

采用20C15* HART调制解调器为环路供电型4 mA–20 mA DAC AD421增添HART®性能

作者: Albert O'Grady

简介

AD421是一款完整的数字式环路供电4 mA–20 mA转换器，专门针对工业控制行业的智能发射器制造商的特定需求而设计。作为一种完全集成的高精度、低成本解决方案，该器件采用紧凑型16引脚封装，是以极低成本提高智能4 mA–20 mA发射器分辨率的理想之选。HART(可寻址远程传感器高速通道)通信协议在业界被广泛接受，是基于智能现场仪表的数字增强型4 mA–20 mA通信的标准。该协议利用Bell 202频移键控(FSK)标准，将低电平数字信号叠加到4 mA–20 mA模拟信号上。这为实现两种通信方式创造了条件，使得能够在主要的过程变量之外在智能现场仪表来回传递额外信息。Symbios Logic出品的SYM20C15旨在为用户实现一

个兼容HART的物理层创造条件。该器件通过必要的调制、解调、载波检测、波形形成和带通滤波将该协议在片上实现。HART协议可在不中断4 mA–20 mA信号的情况下进行通信，且可使主机应用程序(主机)每秒从现场器件获得两个或更多更新数字。由于数字FSK信号具有相位连续性，因此不会对4 mA–20 mA信号造成干扰。如图1所示，二进制的1和0分别用两个不同频率1200 Hz和2200 Hz代表。

这些数字信号以低电平和平均值为零的正弦波叠加在直流信号上，因此，无论线路中是否发送数字信号，都不会有直流分量叠加到现有4 mA–20 mA信号上。因此，现有的模拟仪表仍可在采用HART协议的系统中正常运行；因为低通滤波器可消除数字信号。一个单极点10 Hz低通滤波器可将通信信号有效降低至一个相当于满量程信号0.01%左右的纹波。图2所示为采用HART协议的现场仪表的框图。

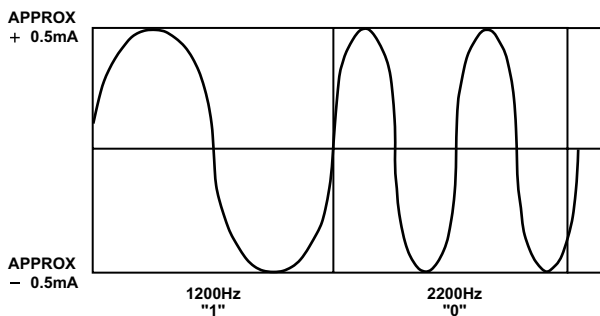


图1 采用HART协议的数字传输

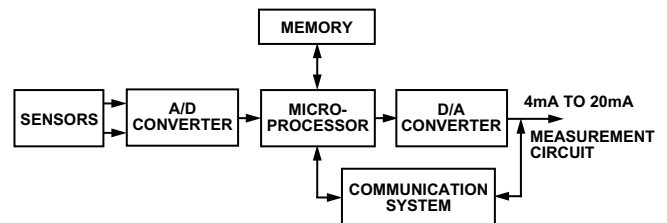


图2 智能现场仪表

本应用笔记主要处理环路供电型4 mA–20 mA DAC AD421与20C15 HART调制解调器之间的接口问题，同时探讨实现兼容HART协议的仪表所需的必要步骤。

*20C15由Symbios Logic供货，联系电话：(408) 433-8000。
HART是HART通信基金会的注册商标。

AD421电流控制电路

AD421内置一个16-位 Σ - Δ DAC，用以将载入输入锁存器的数字信息转换为电流。 Σ - Δ 架构分辨率高，在单调性方面具有得天独厚的优势，尤其适用于带宽要求相对较低的工业控制环境。AD421可以保证16位水平的单调性。

器件上的 Σ - Δ DAC由一个二阶调制器构成，其后为一个连续时间滤波器。来自调制器的单个位流控制着一个开关电流源。然后，该电流源由三个电阻电容滤波器节进行滤波处理。各个滤波器节均采用片内电阻，三个电容则应分别连接至C1、C2和C3引脚。为了满足HART协议物理层的要求，需要一个双极点，截止频率为25 Hz的低通滤波器，相应的电容C1应为0.01 μ F，C2 = 0.5 μ F，C3 = 0.16 μ F。HART信号则通过节点C3处的C_c电容耦合到环路中。电容C_c和C3旨在确保获得1200 Hz和2200 Hz HART频率时的平坦响应。图3所示为AD421中的电流控制电路框图。

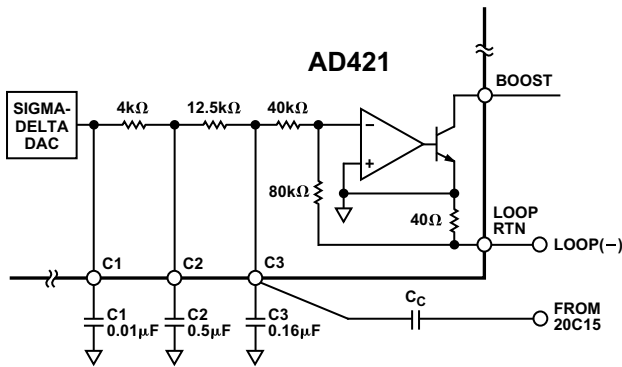


图3 AD421电流控制电路

DAC输出电流驱动第二节，即充当电流放大器的一个运放和NPN晶体管，用以设定从LOOP RTN引脚流出的电流。NPN晶体管的基极驱动电路伺服于通过40 Ω 检测电阻的电压，以使其等于连接于DAC输出与环路之间的80 k Ω 电阻的两端电压。

选择耦合电容C_c

环路上的HART输出信号为1 mA峰峰值，如前所述，这可以在AD421内部通过向C3引脚施加合适的电压信号来产生。HART协议同时支持数字和模拟通信，因此，注入环路的数字HART信号不得干扰模拟环路电流的均值，这一点十分重要。HART信号采用交流耦合模式，以避免引起错误。C_c和C3两个电容对来自20C15的HART电压信号进行衰减处理，以确保在HART传输过程中有一个1 mA峰峰值的HART信号能进入环路。C3引脚上的信号作用于一个40 k Ω 电阻上，两倍于该信号的信号被强制作用于40 Ω 环路电流检测电阻上。因此，C3引脚处要求一个20 mV信号，以确保环路中存在1 mA的电流。要求来自20C15的HART输入信号V_H具有以下衰减系数。

$$\text{衰减系数: } 20 \text{ mV}/V_H = C_c / (C_c + C_3).$$

$$\therefore C_c = (20E-3 \times C_3) / (V_H - 20E-3).$$

$$\text{滤波器时间常数} = (C_c + C_3) (40E + 3).$$

举例来说，如果作用于C_c的HART输入信号为500 mV峰峰值，且滤波器时间常数须对应于25 Hz，即HART信号带宽要求，则C_c应为6.2 nF左右。

AD421-20C15接口

图4所示为AD421-20C15接口的一种评估电路，展示了实现发射接口所需要的各种组件。外部晶体管Q1(耗尽型MOSFET DN25D)与AD421内部运算放大器和电压基准共同形成一个稳压器，通过环路电压调节AD421的供电电压。LK1、LK2和LK3允许将该调节电压编程为5 V、3.3 V或3 V。增加外部调整管(Q2)的目的是降低耗尽型MOSFET Q1上的功率负载。

MOSFET为AD421提供静态电流。AD421上的BOOST引脚吸收从环路流过调整管Q2的必要电流，以使流入BOOST的电流与流入COM的静态电流之和等于设定的环路电流。

U3所示为20C15 HART调制解调器以及实现HART接口所必需的相关电路。耦合电容C15将HART信号耦合至AD421的C3引脚处的模拟4 mA–20 mA环路上。

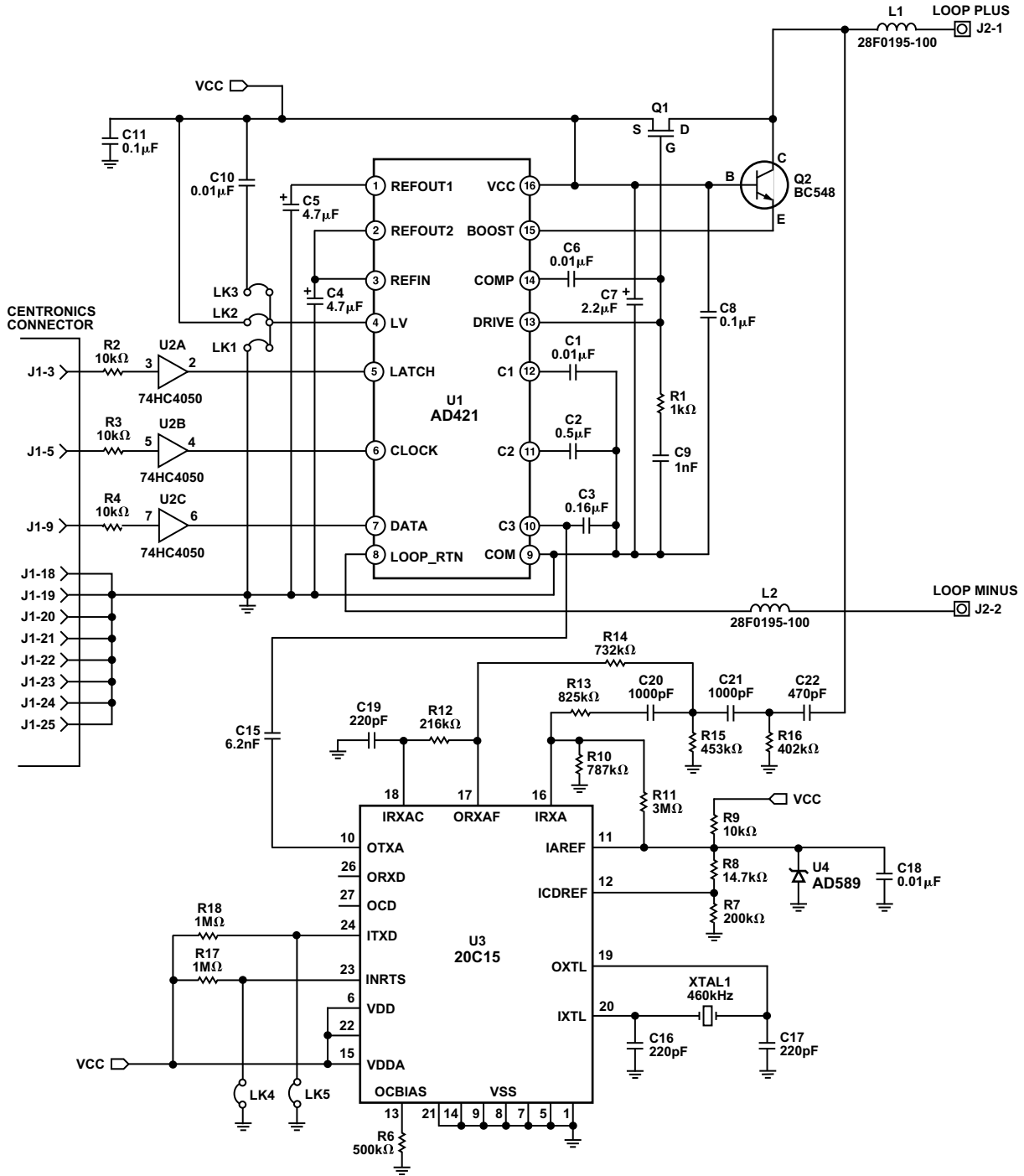


图4 AD421-20C15接口电路图

E3297a-1-6/99

PRINTED IN U.S.A.