

AD8436真均方根-直流(RMS-TO-DC)转换器

作者: James Staley

简介

ADI的AD8436是一款完整的真均方根片上测量系统。该器件能为设计人员提供最大的灵活性,满足应用需求,并兼具最小的整体尺寸和最低的功耗。

AD8436由三个完全独立的电路模块组成,如图1所示。轨到轨场效应晶体管(FET)输入放大器,高动态范围、真零均方根计算内核以及精密轨到轨输出放大器为 $M\Omega$ 级高输入阻抗电压源的测量系统提供了便利。AD8436的这三个元件配合使用可提供高度精确的直流输出电压,等效于施加接近零电平的输入电压时的均方根值;此外,在适当的输入衰减下,可施加的输入电压远超最大额定输入电压。

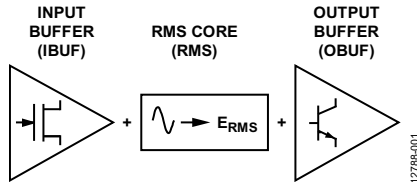


图1. 三个独立电路

本应用笔记以下标表示AD8436的内部元件,如 R_{V-I} 和 R_{I-V} 电阻。诸如CAVG、CIN和CCF电容等外部元件一律以大写字母表示,与评估板保持一致。

概述

如图2所示,AD8436的核心是真零高动态范围模拟计算内核。该内核的设计保证了从 ≤ 1 mV到3 V的电压电平范围内工作的连续性。相比以前的ADI均方根-直流转换器产品,AD8436均方根内核具有更高的动态范围以及速度更快、更一致的响应。

对于信号源容易受负载误差影响的应用或需要提高增益以便放大低电平交流信号的应用而言,集成式FET输入放大器可将真实世界信号与转换器内核相匹配。这样就无需使用额外的元器件占用本已拥挤不堪的印刷电路板(PCB)空间了。

驱动低阻抗负载的精密直流输出放大器可优化转换器内核与下一级之间的性能。输出缓冲器还可配置为Sallen-Key或其他有源滤波器架构,进一步降低建立时间,达到其他模拟甚至数字均方根-直流解决方案所达不到的水平。

所有这些功能均采用符合RoHS标准的20引脚LFCSP和QSOP封装。

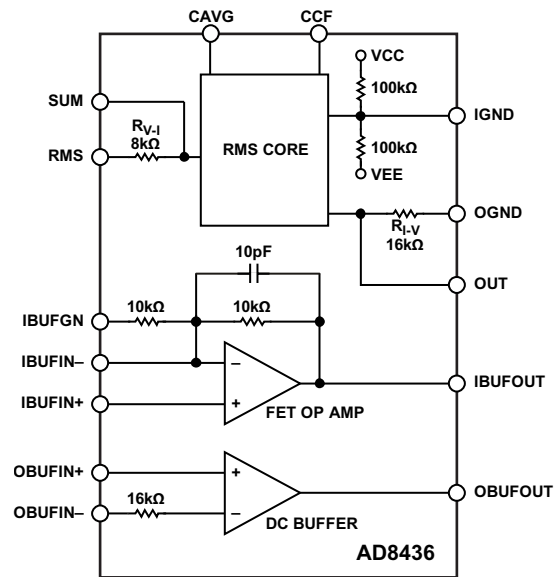


图2. AD8436均方根-直流转换器功能框图

范围

本应用笔记详尽阐述了AD8436的配置选项,并力求清晰明了。本文尽可能收集了工程师的反馈,且涉及的大部分电路通过实验验证。本文最大程度减少仿真和其他假设性内容的篇幅。文中很多应用与创意受大量AD8436用户的电子邮件以及提问启发。

目录

简介.....	1	使用精密直流输出缓冲器.....	9
概述.....	1	单电源供电.....	10
范围.....	1	交流电流、接地故障和三相应用.....	11
修订历史.....	2	危险电路测量.....	11
使用内核.....	3	低成本、三相电源线监控—优化建立时间.....	12
使用RMS引脚.....	3	误差源.....	15
基本交流耦合微调.....	3	PCB注意措施.....	16
输入直流耦合—校准和 V_{OS} 微调.....	3	结论.....	16
SUM引脚.....	4	相关链接.....	16
电容选择.....	4		
输出连接—内核.....	6		
输入和输出运算放大器.....	6		

修订历史

2015年1月—修订版0：初始版

使用内核

使用RMS引脚

对于成本和功耗为首要考虑因素的应用，如需实现基本交流-直流转换，只需内核和两个外部电容即可(无需电源滤波，参见图3和“单电源供电”部分)。输入电压通常通过低漏电容(CIN)——比如金属化聚酯电容或高品质钽电容——交流耦合至RMS引脚。施加的电压通过连接到均方根内核的8 kΩ电阻 R_{V-I} 转换为电流。 R_{V-I} 和内核的结点一定程度上表现出配置为求和放大器的运算放大器特性。更多详情，参见“电容选择”部分和“SUM引脚”部分；这两部分对差异之处给出了解释。由于薄膜电阻 R_{V-I} 和 R_{I-V} 为比率匹配电阻且具有比率式的温度特性，因此RMS引脚可作为几乎全部应用的首选输入端口。

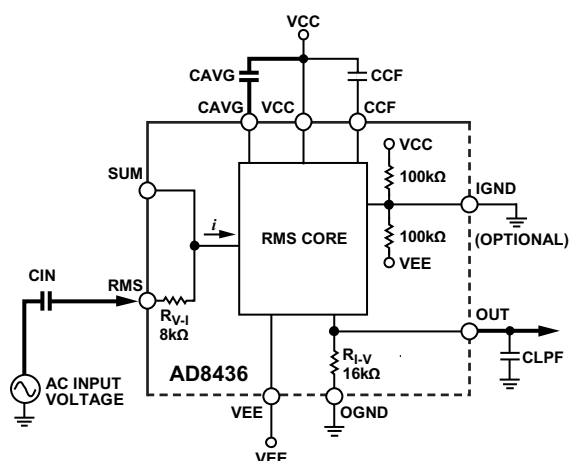


图3. 最大程度减少输入/输出连接数
(粗线表示信号路径)

RMS引脚上的输入阻抗是一个8 kΩ电压-电流转换电阻(R_{V-I})，参考IGND引脚。如果输入由电压源提供(即 $Z_{OUT} = 0 \Omega$)，则输入幅度不受相对较低的8 kΩ输入电阻影响。电容CIN阻隔来自以及去往内核的直流电流，使折合到输入的失调电压极小，可忽略不计(例如 $V_{OS} < \pm 10 \mu V$)。CIN电容经常采用高电压电容，帮助AD8436免受危险电压(比如家用线路电压)的影响。注意，FET输入缓冲器放大器(IBUF)可从非零阻性电压源轻松输出电压，哪怕是MΩ级电压源。详情参见“输入和输出运算放大器”部分。

基本交流耦合微调

对于外部校准而言，通过在信号源和RMS引脚之间插入一个低数值金属薄膜电阻(图4中的200 Ω)可增加内部电阻 R_{V-I} 数值。在OGND和地之间加入一个小调整器(图4中的 $R_{TRIM} = 500 \Omega$)。通过调节RTRIM即可校准AD8436，而不会影响 V_{OS} 。

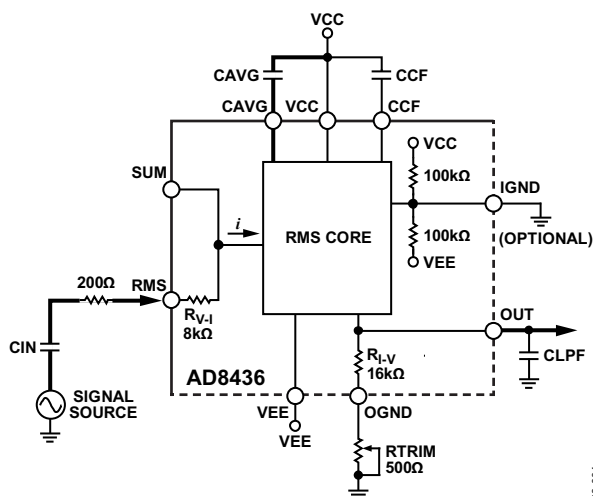


图4. 基本交流耦合校准

输入直流耦合—校准和 V_{OS} 调整

当AD8436的输入引脚RMS直流耦合至信号源时，直流和交流组合信号以交流+直流方式处理(参见“SUM引脚—多路输入特性”部分)。然而，内核中的微弱直流误差源会产生小直流失调误差(V_{OS})。AD8436针对 V_{OS} 误差进行了生产测试，保证数据手册规格(B级型号 $< 0.25 mV$ ，A级和J级型号 $< 0.5 mV$)。

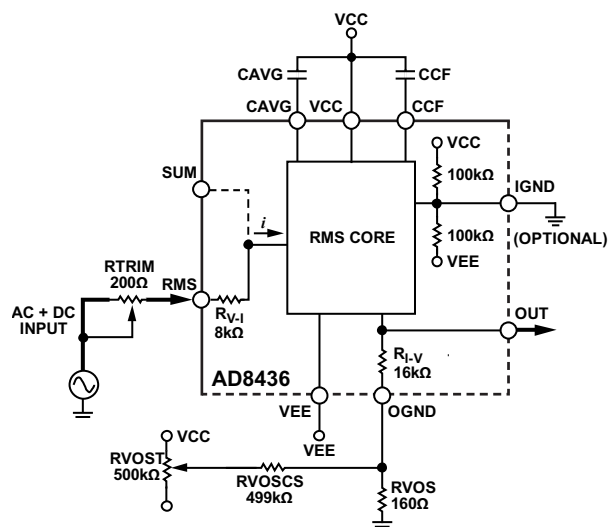


图5. 交流+直流信号的可选输入连接，包括失调校正和调整
($V_{CC} = +5 V$ ， $V_{EE} = -5 V$)

图5显示了如何通过OGND引脚和地之间插入一个小数值固定电阻($R_{VOS} = 160 \Omega$)并与 $R_{I,V}$ 串联,来降低任何小 V_{OS} 误差。由RVOST调整器以及RVOSCS与游标的串联组合组成的电流源连接OGND引脚。电流源增加或减去一个小电流,消除失调电流。由于 $R_{I,V}$ 数值随着 160Ω 电阻的加入而改变,电阻 $R_{I,V}$ 必须通过外部电阻加以补偿;此外部电阻连接RMS引脚与信号源。 200Ω 调整器足以提供充分的调整范围。如需调整器件,可移除一切输入信号,并使用RVOST将OUT引脚的直流输出设为 $0 V$ 。下一步,将 $300 mV$ 、 $1 kHz$ 测试信号到 200Ω 调整器,并调节OUT引脚的 $300 mV$ 直流。如果两次调节之间存在矛盾,则重复操作步骤,直到实现所需结果。

SUM引脚

SUM引脚可直接访问均方根内核,有效更改可用输入电压范围。直接内核访问是AD8436特有的可选功能。

对于范围平移应用,增加或降低 $R_{V,I}$ 可在默认范围内优化所需误差;该误差为内嵌的 $8 k\Omega$ 电阻值所固有。若RMS引脚上的电阻值低于内部 $8 k\Omega$,则内核输入电流增加;若数值大于 $8 k\Omega$ 则情况相反。采用这种方法调节内核很方便,无需使用外部衰减器或放大器。将片内FET输入放大器的可调节增益功能以及输出电压的扩展能力搭配使用,则无需牺牲建立时间性能即可让低电平电压转换为较高的电流电平,其效果与使用RMS引脚相同。

使用SUM引脚时,必须考虑由于 $R_{V,I}$ 和 $R_{I,V}$ 的温度系数失配导致的温度误差。对于AD8436中采用硅铬(SiCr)工艺制造的电阻而言,其电阻温度系数(TCR)小于 $50 ppm$ 。如果温度漂移误差参数很重要,那么应当使用相同TCR的电阻。对于低电流应用,应考虑通过增加恰好足够数值的外部电阻来补充 $8 k\Omega R_{V,I}$,使其等于所需数值。

SUM引脚—多路输入特性

使用独立的V-I电阻,则可将多个电压施加到SUM引脚。然而,与那些输出等于输入电压数学求和的典型运算放大器求和电路不同,该电路中施加到SUM引脚的输入电压转换为输入电压的平方和(RSS)。对于 V_{RMS1} 和 V_{RMS2} 这两个均方根电压而言:

$$V_{OUT} = \sqrt{(V_{RMS1})^2 + (V_{RMS2})^2}$$

举例而言,如果某人将 $100 mV$ 直流电压施加于 $100 mV$ 引脚上,并将 $60 Hz$ 交流电压施加于SUM引脚上,那么直流分量不会在输出端产生交流转换失调(即 $200 mV$),而是产生 $141 mV$ 直流信号。

$$V_{OUT} = \sqrt{(0.1 V ac)^2 + (0.1 V dc)^2} = 0.141 V dc$$

幸运的是,我们有办法在AD8436的输出端添加固定失调电压;这部分内容将在“具有不同共模电压的直流匹配器件”部分讨论。

电容选择

对输入(CIN)去耦、计算均方根直流平均值(CAVG)以及抑制OUT引脚上的纹波时,要求使用外部电容(CLPF)。此外,AD8436配置为产生平均整流值时,也需要用到电容CLPF。电容CAVG和电容CFILT以及内部 $5 k\Omega$ 和 $16 k\Omega$ 充电电阻直接控制转换器的建立时间。电容CCF是一个辅助均值电容,形成无源RC低通滤波器的第二个极点。电容CCF的 $3 dB$ 频率必须调节为不低于CAVG控制的主极点频率的三倍。

输入去耦电容(CIN)

电容CIN连接V-I电阻,形成高通滤波器,并参考IGND(共模)。随着输入频率(f)接近 ∞ , X_C 通过串联衰减接近 0Ω 。换言之,电容值必须增加,以支持较低的频率。

计算CIN值的一种极其简单的方法,是以 $R_{V,I}$ 的百分比表示所需的误差(单位: Ω),然后计算所需频率下的等效电容。本例中, $R_{V,I}$ 为 $8 k\Omega$, 1% 误差的等效串联电阻为 $R_{ERR} = 80 \Omega$,最小电容值为:

$$CIN \approx 1/\omega R_{ERR} = 1/2\pi 50 \times 80 = 40 \mu F$$

最接近的标准值为 $47 \mu F$,该数值下的容性电抗为 68Ω ($50 Hz$),误差为 0.85% 。

均值电容(CAVG)

基本均方根-直流转换需要一个外部电容(CAVG)来提供均方根的平均值。使用下列三种方法的任意一种，选择CAVG电容值。

方法1是一种简单的图形化方法，如图7所示。只需在横轴和纵轴上定位所需的频率和误差电平，然后根据这些点画出线条。在线条的交点处选择或估算较高的电容值。橙色标记和虚线是目标频率为50 Hz以及60 Hz，且可接受误差为1%的两个示例。这两个示例中，最接近的标准电容值均为2.2 μF 。

方法2是利用表1来体现均方根误差表达式。使用这三个经验表达式之一，获得更为精确的数字结果，然后选择下一个更高的标准电容值。

表1. 三个均方根误差值下的CAVG与频率(f)的关系式(方法2)

均方根误差(%)	CAVG (μF)
0.1	$200/f$
1	$70/f$
5	$20/f$

方法3(见图6)是以对数-对数图表示的图形方式。橙色的标记和虚线指定了所需频率(50 Hz)和CAVG值在对数-对数曲线上一致的点，而蓝色对角线表示误差值(1%)。在较高频率应用中，选择较小的平均电容时图6很有用。

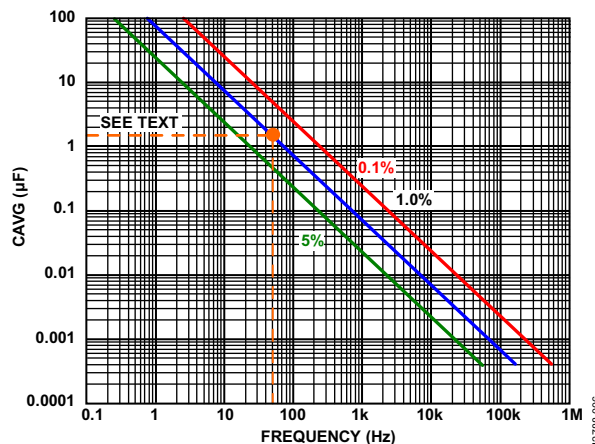


图6. 三个误差值下的CAVG与频率的关系(方法3)

就电路拓扑而言，均值电容位于均方根内核的平方和开方单元之后。它唯一的功是按绝对值周期顺序存储足够的电荷，产生无纹波直流电压。对该功能进行图像化的最佳方式，是考虑所有直流电源中存在的滤波器电容。由于电容位于隐式转换反馈环路内，因而产生的直流电压即包含了均方根-直流转换。对于要求提供均方根结果的大部分应用而言，电容值只需足够大从而对足够多的输入波形周期进行均值求取，即可在目标频率下产生最大允许误差。

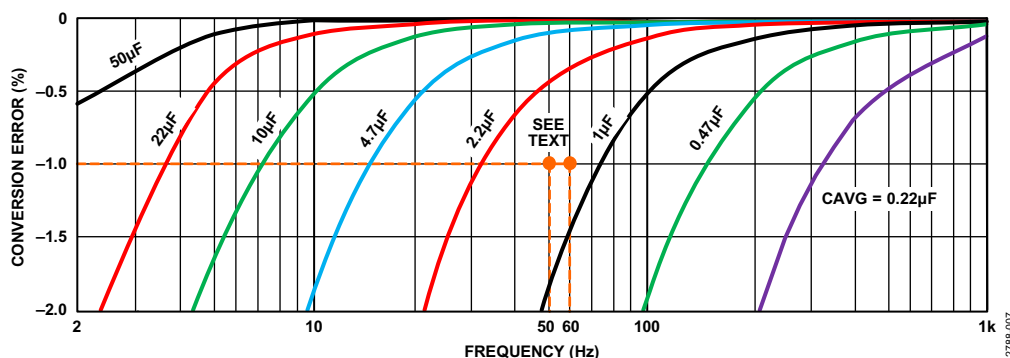


图7. 不同CAVG值的转换误差与频率的关系(方法1)

低通滤波器电容(CLPF)

AD8436参考地的输出阻抗为16 kΩ。由于均方根转换而产生的残留纹波误差在此点可最高效滤除，因为电压源驱动通过5 kΩ电阻以不受驱动阻抗影响的方式对电容CLPF充电。输出结构为：电流源驱动16 kΩ电阻，并转换为具有16 kΩ电阻值的电压源。在该点处(此例中为OUT引脚)连接电容时，它就变为参考地的低通滤波器。实验表明，对于300 mV均方根、60 Hz正弦波输入波形而言，10 μF的CAVG电容和3.3 μF的CLPF电容组合可将纹波降低至1 mV峰峰值以内。噪声和建立时间随输出缓冲器配置为双极点Sallen-Key低通滤波器而改变，如“低成本、三相电源线监控—优化建立时间”部分所述。

波峰因数电容(CCF)

对于大部分正弦应用来说，波峰因数误差并不是什么问题；然而，如需精确测量低占空比方波或脉冲，那么这类误差就很重要。

CCF引脚是连接5 kΩ电阻抽头的节点，可对CAVG电容充电。在此点连接电容可为均方根低通滤波器增加一个极点。CCF电容的确切值不重要，但必须低于CAVG值的10%，以保证两个电容表现为双极点RC低通滤波器。在AD8436-EVALZ评估板中使用100 nF滤波器，是大部分特性化数据的默认值。

电容形式

均方根-直流转换器数据手册建议使用高品质电容作为CAVG电容，但对于本应用而言什么是最关键的因素则言之甚少。传统ADI数据手册建议使用钽电容；它们依旧是不错的选择，但现在有了更多选择。均值电容最关键的属性是直流漏电流(端到端电阻)，第二关键的是电介质吸收(参见图30)。

由于电介质的长足进步，领先的陶瓷电容制造商现已能为汽车市场提供高温表贴电容产品(150°C，尺寸1210)。目前，电容值可高达47 μF。采用X8L电介质和具备高温耐受性的器件通常适用于汽车和/或井下石油钻探应用。这些电容的物理特性更稳定，且无其它所有陶瓷电容电介质的颤噪效应。

薄膜电容同样适合均值电容应用，且在过去几年中尺寸已有所缩小；然而，很多薄膜电容不适合进行回流焊组装。此外，用户还必须注意温度限值。

输出连接—内核

最小输出配置

均方根输出端输出电流，数值为输入电流标称值的一半，并进而转换为16 kΩ电阻 R_{LV} 上的电压。该转换的表达式如下：

对于电压，转换式为：

$$V_{OUT(DC)} = e_{RMSIN}$$

对于以A为单位的电流，转换式为：

$$I_{DCOUT} = (I_{RMSIN}/2) A$$

其中， $I_{RMSIN} = (e_{RMSIN}/8 \text{ k}\Omega)$ 。

如果输出电压直接施加到下一级，则输出表现为一个16 kΩ输出阻抗的电压源。

使用 R_{VI} 和 R_{LV} 电阻调节AD8436，输出较高或较低电压

AD8436的有效范围是输入与输出电流的倍数。例如，考虑300 mV标称输入电压的情况(指定的调整电压)。如果目标输入电压为600 mV，则只需使 R_{VI} 和 R_{LV} 阻值翻倍即可让AD8436的可用输入电压翻倍。当AD8436采用较高的信号电平代替较老的均方根-直流转换器使用时，以输入与输出电流的倍数作为有效范围是AD8436的一个有用属性。必须记住，这些属性是用来改变均方根-直流电压幅度的，动态范围不受影响。

输入和输出运算放大器

如图2所示，片内AD8436输入和输出运算放大器设计为能够与均方根内核实现接口。IBUF是单位增益FET输入运算放大器，2倍增益时为引脚可选。输出运算放大器集成精密双极性直流放大器以及与其同相输入端串联的16 kΩ电流匹配电阻。通过加入几个电阻，用户可以在很宽的增益设置范围内配置任意一个或全部两个运算放大器。

FET输入缓冲器—内部增益选项

高输入阻抗输入缓冲器具有金属氧化物半导体场效应晶体管(MOSFET)输入架构, 以及一对严格匹配的10 k Ω 电阻, 用来提供6 dB引脚可选增益。用户可选择单位增益或6 dB增益设置, 只需通过引脚选择即可; 用户还可使用单个外部电阻获得高达40 dB的外部可调节增益。

单位增益选项如图8所示; 图9显示6 dB增益的引脚连接。注意外部对IGND的10 M Ω 电阻用于为IBUFIN+管脚提供偏置。

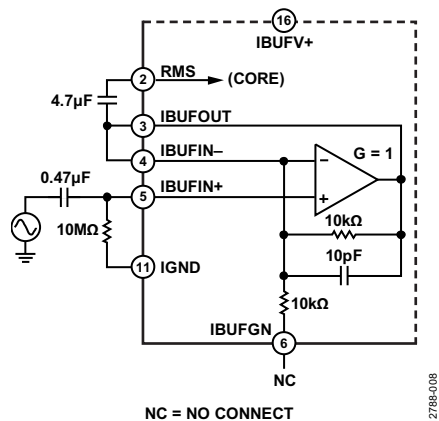


图8. 针对LFCSP配置为单位增益的交流耦合高阻抗输入缓冲器

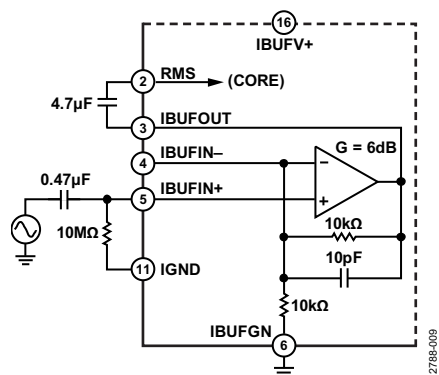


图9. 针对LFCSP配置为G = 6 dB的交流耦合高阻抗输入放大器

10 k Ω 反馈电阻上有一个小电容, 用来降低噪声、增加稳定性。图10和图11分别显示了大信号和小信号带宽, 并分别采用0 dB和6 dB增益选项。

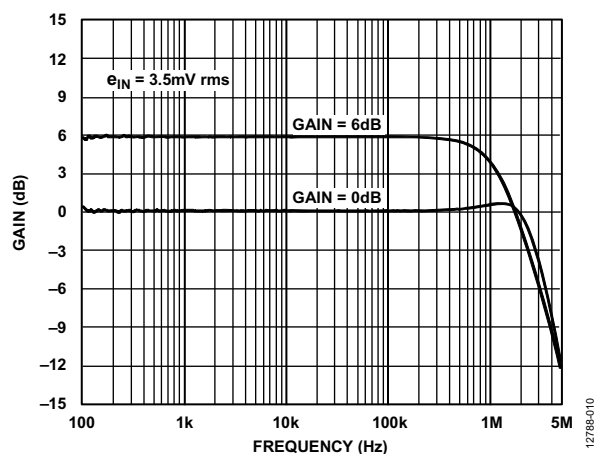


图10. 两个内部增益选项下的AD8436 FET输入缓冲器小信号带宽

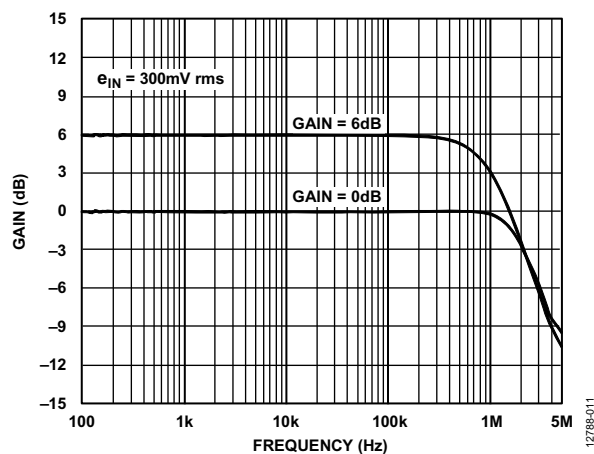


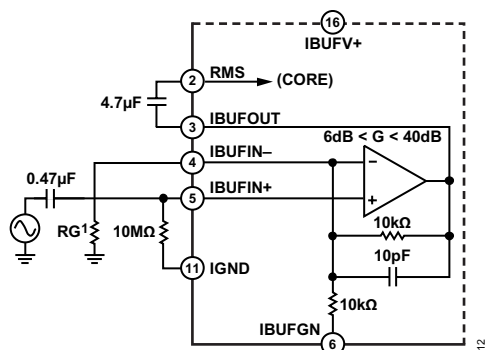
图11. 增益为0 dB和6 dB时的AD8436 FET输入缓冲器大信号带宽

AN-1341

针对大于6 dB的输入增益配置IBUF

AD8436可在较宽的输入电压和频率范围内提供增益。10倍或100倍增益值可将可测量的交流电压可用范围扩展至几十mV以下。较高的增益值要求在IBUFIN-引脚与地之间连接单个外部电阻。与一切运算放大器一样，增益遵循经典增益带宽(GBW) 20 dB/十倍频程关系。内部反馈电阻为10 kΩ，激光调整至1%精度。对于6 dB以上的增益，使用同相增益等式加以变换($G = R_{FB}/R_G + 1$)，以便计算新的增益电阻值R_G(参见图12)。

$$R_G = \frac{10^4}{G - 1}$$



¹SELECT A RESISTOR VALUE FOR 6dB TO 40dB GAIN

图12. 针对LFCSP进行外部增益调节时的FET输入缓冲器配置

IBUF带宽足够用于音频和电源应用。表2显示了5种增益值，以及相应的R_G值。图13显示了相应的GBW曲线结果。

图2. 设置输入缓冲器的增益

增益 (dB)	增益 (x)	R _G (计算值)	R _G (最接近 1%)	测量3 dB 带宽(参见图13)
0	1	∞	保持开路	2.82 MHz
6	2	10 kΩ	10 kΩ	1.29 MHz
10	3.16	4.1625 kΩ	4.64 kΩ	639 kHz
20	10	1.101 kΩ	1.1 kΩ	160 kHz
40	100	101 Ω	101 Ω	15 kHz

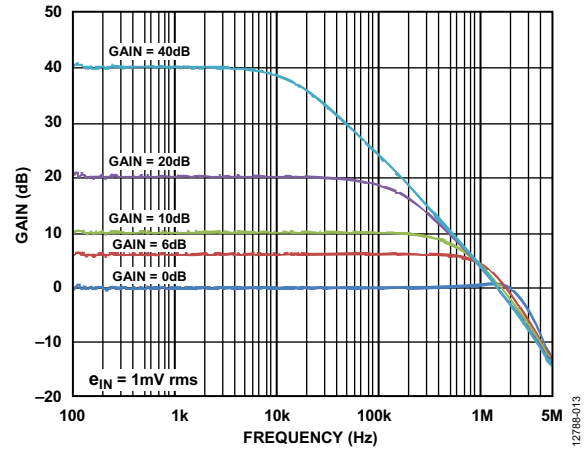


图13. 5种增益值下的FET输入缓冲器增益与带宽选项

FET输入放大器的显著特点是负载对几乎所有真实信号源的影响都很小。很多源电路利用阻性分压器调节高电平电压以供测量使用，比如工具线或电源。数字万用表(DMM)和其他范围开关仪器仪表是这类应用的很好的示例。有关DMM前端设计的完整说明不在本文的讨论范围内，但图14显示了这类仪器仪表前端的原理图，以表示其关键特性。高电压电容(选择元器件时应始终考虑安全性)可保护器件免受意外的直流电压损害。二极管对和小串联电阻将过压箝位至电源，保护低压均方根-直流转换器输入。最后，带一个或多个抽头的大电阻网络用来将输入电压降低至AD8436的可用范围内。注意，1 kΩ电阻用来使输入以IGND引脚为参考。

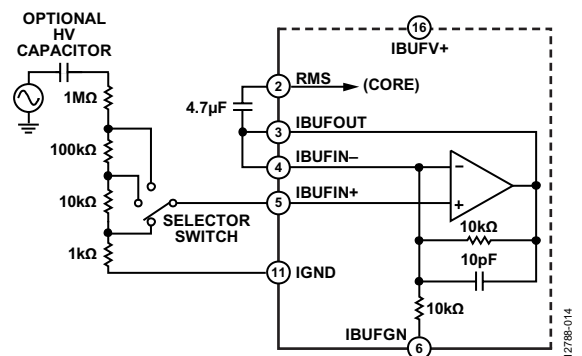


图14. LFCSP AD8436 FET输入缓冲器范围切换

采用极低输入电压为AD8436供电

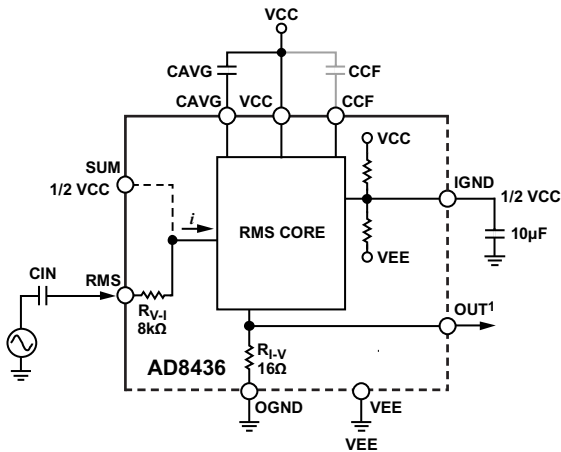
AD8436可转换低于1 mV的输入电压，但如此低的电压会延长上电建立时间。该特性是由于将CAVG电容充电至其工作偏置电压的输入电流电平较低所导致。1 mV均方根输入信号的上电时间典型值为30 s，且随着输入电压的降低而增加。

单电源供电

AD8436完全支持单电源应用，比如手持式DMM以及其他小型便携式仪器仪表。这些应用中的输入信号通常参考0V（即电气接地）。VCC和VEE之间内部连接100 kΩ匹配电阻对，为AD8436电路提供中间电源直流参考，用户可通过IGND引脚进行访问。RMS和SUM引脚均参考IGND；然而，在IBUF+引脚和IGND引脚之间要求使用外部电阻（建议10 MΩ），以偏置FET运算放大器。建议在IGND引脚和VEE(接地)之间连接一个10 μF去耦电容。

最小输入连接

图18显示基本交流输入连接。需要使用CIN电容，以便将以地为参考的交流输入信号与参考RMS引脚的中间电源IGND信号相隔离。



1THE OUT PIN IS REFERRED TO GND REGARDLESS OF SUPPLY VOLTAGE CONFIGURATION.

图18. 带单电源的基本输入连接

不同共模电压下的直流匹配器件

有时需要将AD8436器件与不同直流共模输入器件相匹配——比如模数转换器(ADC)或脉宽调制器(PWM)——此时需要能够平移AD8436输出端的共模电压(参见图19中的“功能框图”)。

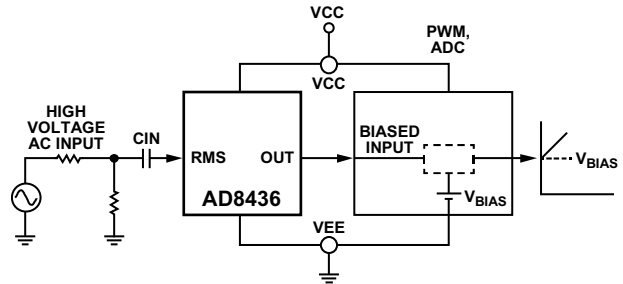


图19. AD8436驱动外部器件需使用固定直流输入偏置（功能框图）

最直观的解决方案是采用失调使能放大器(比如差分放大器或仪表放大器)对AD8436直流输出电压进行电平搬移。在如图20所示的电路图中，AD8237仪表放大器配置为位于信号路径上的AD8436和后续器件之间的缓冲器和电平转换器。AD8237是一款低电流、单电源、轨到轨仪表放大器，非常适用于本应用。将所需的失调电压直接施加在参考输入端，并将AD8436输出施加在AD8237的同相输入端。然后，将反相输入端接地。单个器件即可实现缓冲与电平转换功能，且AD8436输入保护功能不受影响。

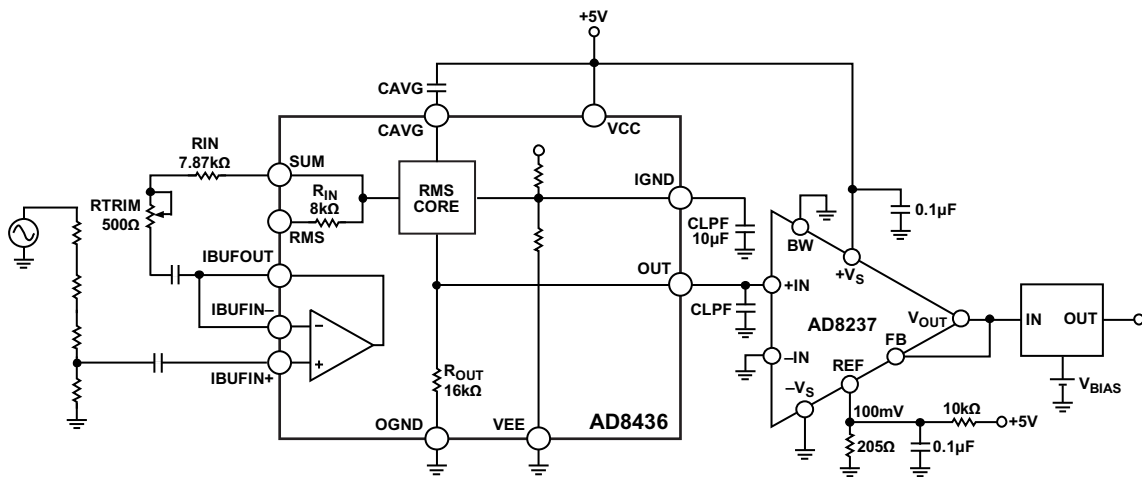


图20. AD8436配置为单电源和偏置输出原理图

交流电流、接地故障和三相应应用 危险电路测量

配置电流互感器

诸如AD8436等单芯片均方根-直流转换器非常适合采用低成本环形电流互感器的电流测量应用。环形电流互感器用于各种范围从mA到高达几百A的电流应用已有多年历史。

这类变压器原边的形状像甜甜圈，它有一圈或多圈穿过铁磁性内核的中央，并在周围缠绕几百圈。原边由一根或多根导线与负载串联并穿过环形中心组成，副边由内核周围的几百圈线圈组成。图21是一个环形电流互感器的基本原理图。

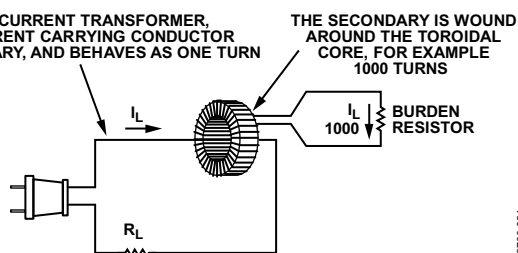


图21. 环形电流互感器原理图

AD8436非常适合用作电流互感器的接口，因为互感器的副边电流必须全部通过负载电阻以获得最大精度，并且FET输入缓冲器不会产生分流路径误差。图23显示了电流互感器实验的基准设置电路，以及如何使用。

下列实验中的电流互感器能够检测低至mA水平的电流值，具有很小的中心通孔(~7 mm)，使用1 kΩ负载电阻时精度约为80%。AD8436 FET输入缓冲器不会产生电流互感器负载误差，并通过单个2.4 kΩ外部反馈电阻以大约2 dB增益对互感器误差进行补偿。

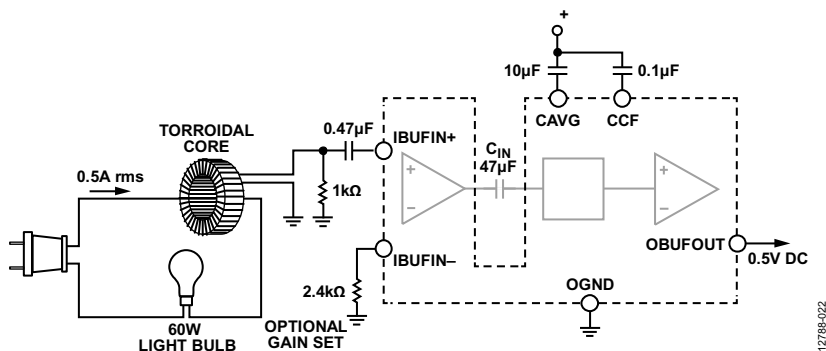


图23. AD8436电流互感器配置功能框图

实验中，可将常用的60 W白炽灯用作有用的电流负载。使用Tektronix电流探头监控电流电平，并通过Agilent或Fluke副边标准DMM测量电压。60 W灯泡的负载电流标称值为0.5 A rms，而测试灯泡的测量值为0.499 A rms。

检测接地故障电流

众所周知，国际上对于连接交流电的设备具有严格的安全标准。UL是美国跨行业电气安全测试组织，为提出申请的制造商提供担保，确保买家购买的设备经过独立的安全性测试。

IEC是一个国际组织，为欧盟制定安全标准，是安全与法规的黄金标准。

这些标准之一便是漏电流，定义为当用户接触设备的导电部件时，从电源出发并流过用户的交流线路电流。这类漏电流称为接地故障电流(在欧盟标准中称为残余电流)，它具有致命的危险。图22显示了接地故障电流路径原理图。注意，接地故障电流太小，无法使主保护设备跳变，但又足够大，可对人体造成致命危害。在美国，室外导线必须配备特殊的断路器，称为接地故障断路器(GFCI)。

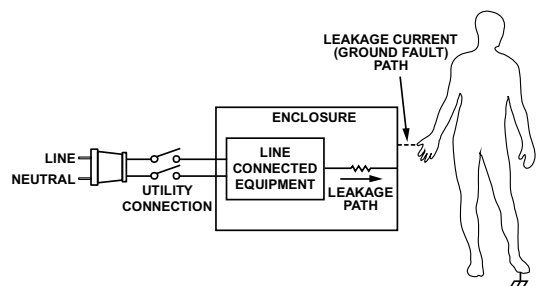


图22. 接地故障电流路径造成人体危害

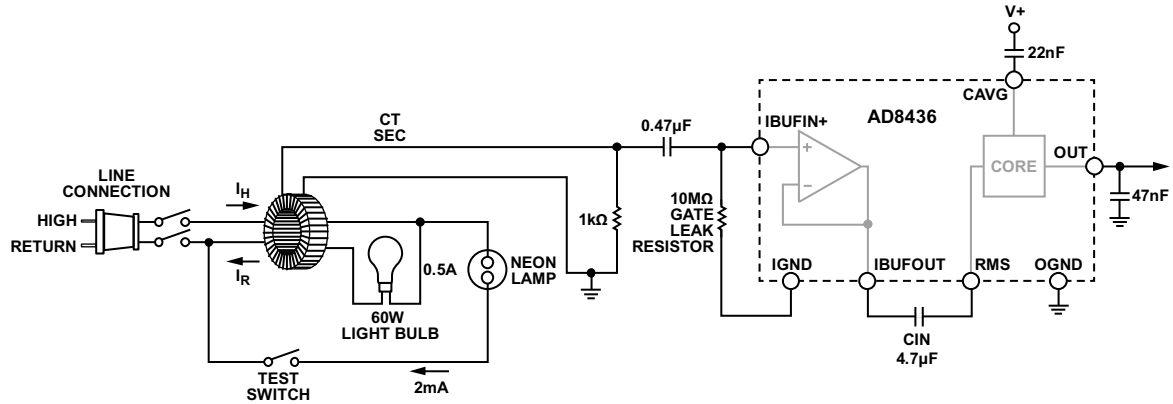


图24. AD8436配置为精密全波整流器(绝对值电路)的接地故障(残余电流)测试电路

如需测量或检测这些小数值电流，则AD8436非常实用。一种常用的技巧是通过导电线缆使用源电流和返回电流配置电流互感器，用来检测差分电流。正常情况下，流入负载的电流等于流出负载的电流，这两者之间的任何不平衡都有可能是漏电流导致的。当电流互感器采用差配置时，意料外的电流会触发警报。图24为采用AD8436检测接地故障电流的实验测试。

将氖灯连接在环形圈周围并产生小差动电流，使通过磁芯中央部分的负载电流发生不平衡。氖灯表现为一个齐纳钳位二极管，低电压下无电流流过，在大约90 V之后启动；在此之后，流过极小的2 mA rms电流。该电流由于幅度较小，而难以检测。

图25是波形的示波器截图。轨迹1是氖灯上的线路电压；轨迹2是流过氖灯的电流，数值大约为2 mA rms；轨迹3是产生的电流互感器副边电压。

注意，该波形是一串瞬态响应，捕捉的是氖灯点亮与熄灭时的电流变化，其幅度极小(约为2 mV p-p)，并在0 V附近对称。此波形仅表示本次实验。有害接地故障电流何时出现通常无法预测，因为它们是由元器件故障或其他随机事件所导致。解决这个问题的一种方法是脉冲整流，同时采用固定参考电平比较器检测幅度。为演示该方法，将AD8436配置为低电平绝对值电路，使其具有出色的检测器特性，以发出峰值约为1 mV的单极脉冲链，如图25中的轨迹4所示。

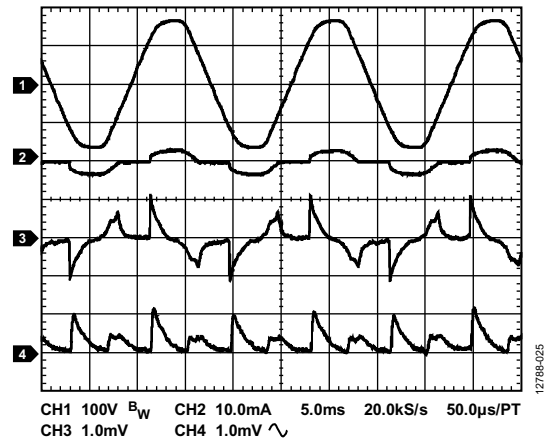


图25. GFI仿真实验测试电路波形(参见图24)；
轨迹1：氖灯电压；轨迹2：氖灯电流；轨迹3：
电流互感器负载电阻波形；轨迹4：AD8436输出
施加在比较器输入端

低成本、三相电源线监控—优化建立时间

AD8436的跨导线性反馈环路设计采用了内部高增益驱动器，可协助稳定建立时间。相比之前的电路，该设计的优势是能够以较小的均值电容实现相同的均方根精度，但纹波稍多。采用时间常数较短的外部2f低通滤波器可轻松消除该纹波，最后实现总建立时间更短的转换器应用，并具有相同的转换精度。

图26(感谢ADI现场应用工程师)显示典型欧洲三相电源分配波形的相位关系。电力系统的高压均方根测量要求采用具有高输入阻抗缓冲器的高电平分压器,减少负载错误。取决于系统中的相位数量,可通过多路复用器选择一个或多个均方根-直流转换器以及低通滤波器,同时利用单个ADC采样,将它们的输出转换为数字信号(参见图27上半部分的多通道测量系统示例)。多路复用器和ADC可在单个20 ms电源线电压周期内很好地对所有相位连续采样。

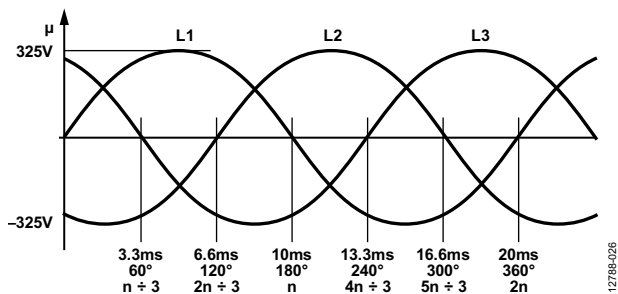


图26. 欧洲50 Hz/三相电力系统

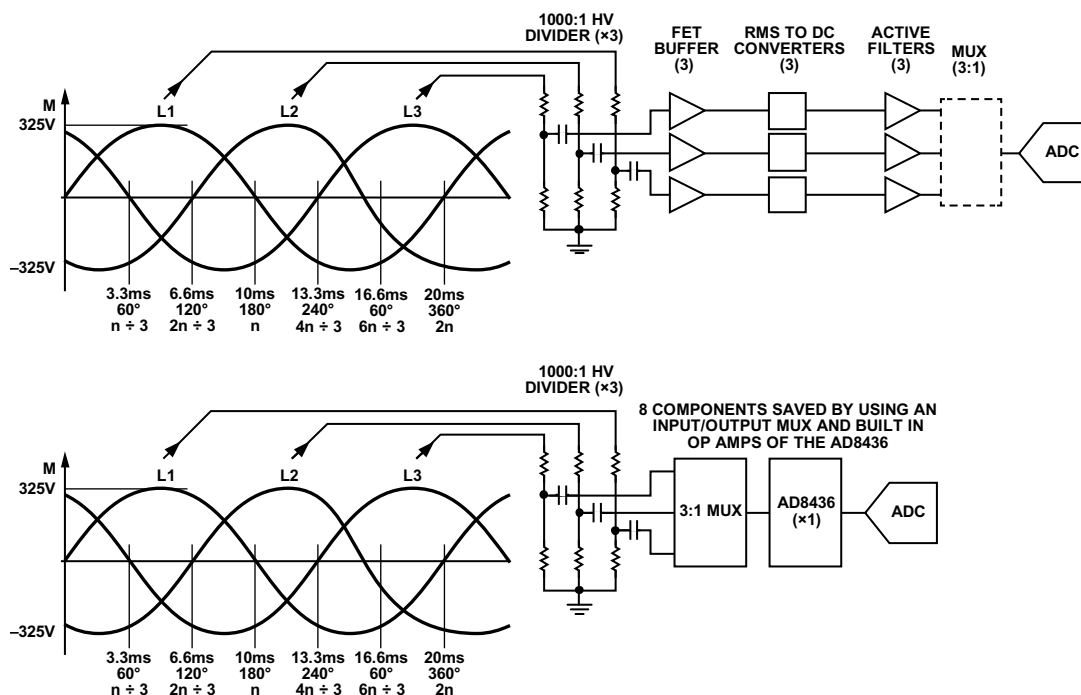


图27. 使用AD8436测量三相电力系统RMS电压的两种方法比较

但是,如果在更长的时间周期内对数据进行更少的采样,使用单个均方根-直流转换器也是可行的。由于电力系统频率为50 Hz至60 Hz(国际标准),并且产生均方根值需要多个全周期,因此相对较长的采样周期(1秒)是可行的。因此,若每过0.33秒采样一次,则单个均方根-直流转换器和低通滤波器可以顺序转换全部三个相位,如图27下半部分所示。

这种情况下,将3:1多路复用器放置在信号路径前方,后接AD8436。通过多路复用器选择各相位,多路复用器的公共输出连接AD8436的IBUFIN+引脚。FET缓冲器减轻了分压器的负载,并驱动均方根-直流转换器。中等带宽(~15 MHz)运算放大器用作双极点Sallen-Key低通滤波器,具有足够的3 dB频率,能够有效滤除一切100 Hz残余输出纹波。注意,采用单个均方根-直流转换器采集三相数据时,复杂度(和成本)大幅下降。如果将FET输入缓冲器配置为Sallen-Key滤波器可进一步降低成本,但某些情况下带宽可能不足。

AN-1341

性能

图28显示的是AD8436按图29所示进行配置后的测试结果记录；使用突发脉冲信号仿真多路复用器(比如ADG1604)输出端的开关样本。4.8 V直流电源为AD8436供电，并通过示波器观察输入和输出。AD8436输出缓冲器配置为双极点10 Hz Sallen-Key低通滤波器，采用2 μ F和1.5 μ F电容以及8.01 k Ω 外部电阻，如图29所示(器件内置16 k Ω 输入电阻)。

测试波形周期为1秒(可大幅缩短)，正弦波输入采用252 mV rms的16个周期50 Hz突发脉冲(20 ms \times 16 = 320 ms)。

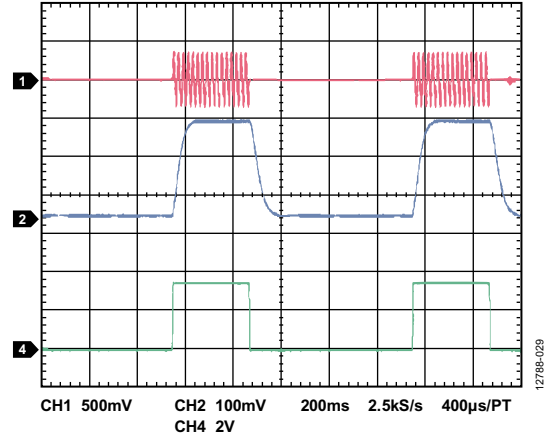


图28. AD8436针对三相转换配置的时序测量；
轨迹1：输入突发脉冲—16个周期，每周期20 ms，持续1秒；轨迹2：输出；轨迹3：时序参考—突发脉冲(函数发生器的同步输出)

直连电源线测量

可通过适当配置的差分放大器以及降压电阻网络(比如AD628)测量线路电压。虽然以某种方式直连电源线的电路在器件数与成本方面有优势，但这种连接对人体存在危害性，只能用在电流隔离应用中。有关线路电压测量的完整描述，请参见技术文章MS-2405：“简单电路测量交流电力线的RMS值”。

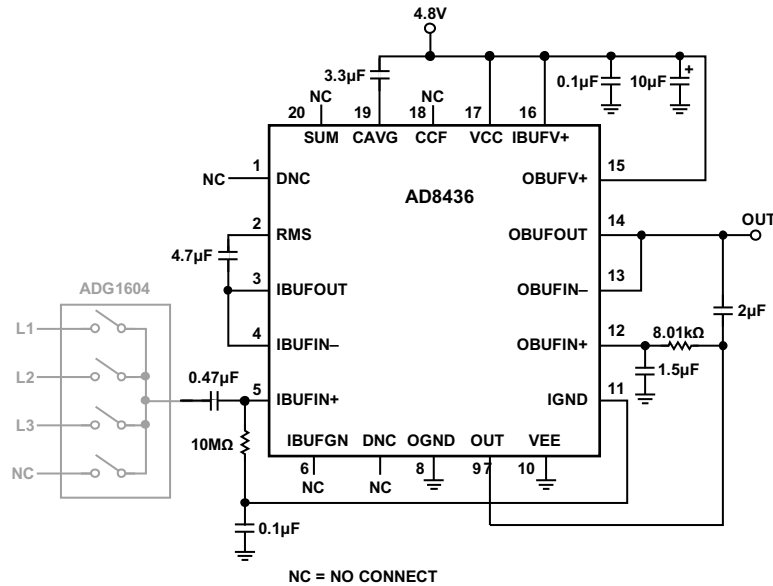


图29. LFCSP AD8436高阻抗输入和精密输出缓冲器配置为支持高阻抗源，以及一个双极点Sallen-Key低通输出滤波器

误差源

AD8436根据数据手册规格进行激光微调；但是，应当谨慎选择电容类型并审查PCB布局布线和装配，且实现精确电平平均方根-直流转换时尤其如此。

CAVG引脚

如图30所示，CAVG引脚上的寄生阻抗和电容类型都可能引入小误差。由于电路板污染或电容漏电流而从输出路径转移的一切外部电流都会降低转换输出电压，引起相应的负误差。应当指明适合互补金属氧化物半导体(CMOS)器件的PCB操作程序。

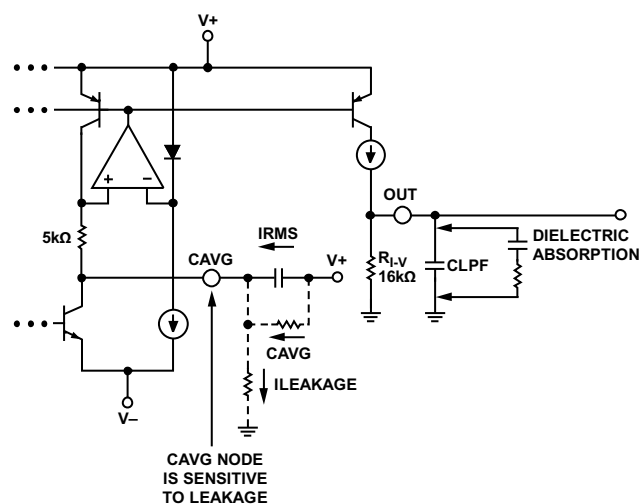


图30. 电容和漏电流误差

CLPF引脚

如图30所示，AD8436输出电流源驱动16 kΩ电阻 R_{1-V} 。用于低通滤波器应用的电容必须具备良好的电介质吸收品质，否则可能产生误差电压，并引发关断或暂时零电平信号事件。电介质吸收等效误差电路如图30所示。

转换误差

如图31所示，AD8436输出除所需输出信号外，还包括部分小幅度以及交流和直流误差成分。交流误差等于输出端均值或滤波之后的输入频率纹波的两倍，可通过正确选用CAVG和CLPF并以最低预期工作频率加以控制。通过外部失调调节补偿固定直流误差；通过调节或校准等外部手段补偿非线性。

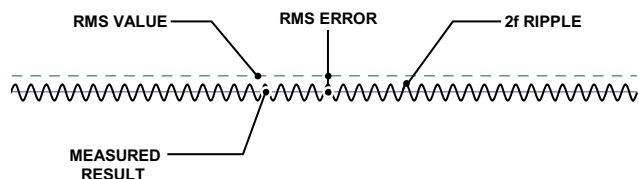


图31. AD8436输出分量

如图31所示，小直流均方根误差表示真均方根和测量直流结果之间的差异。就数学角度而言，随着均值电容或频率值接近无穷大，均方根误差接近零。实际处理时通常忽略这种理论上的收敛性，但对数-对数表示方法对于确定较高频率应用中的均值电容大小而言很有用。此外，对于较高的工作频率而言(比如100 kHz)，也许可以使用交流耦合限制频率响应，从而实现部分输入高通滤波。

在现代ADC或微控制器应用中，取决于精度和位分辨率，纹波误差影响可能是个大问题。在低电源电压转换器中，经常会出现基准电压仅为1 V的情况。对于普通的10位转换器而言，明确采样时要求LSB权重为1 mV，纹波小于500 μV。

直流误差包含固定失调误差，可通过校准去除。其余误差由AD8436采用的跨导线性方法的非线性所导致。幸运的是，它在一个很大的动态范围内是一种很小的误差；然而，如果在扩展范围内使用，则可能需要多个校准点。使用±5 V电源时，内核电阻值调整为300 mV rms输入。

PCB防范措施

选定AD8436提供的多种选项之后，只需少数几个步骤就能让结果极为不同。这里有必要讨论印刷电路和/或其他物理属性。一切AD8436电路板设计都需要专门的接地层，并且能得益于电源层的设计，哪怕电源层包括多个电源和信号走线。顶层和底层的空白空间覆铜，进一步改善噪声性能。AD8436的IBUF采用FET设计，而AD8436的LFCSP版本特别易受电路板表面漏电流的影响。幸运的是，业界对于这些影响早已知晓，并且有数以百万计的MOSFET应用先例。对于QSOP型号，采用合适的溶剂手动清洗便已足够；但对于LFCSP型号而言采用机器冲洗和烘干是移除封装下的残余盐分和焊剂污染的最有效手段。PCB装配工厂都已知晓并能完全应对这些问题。

结论

AD8436相比较早的均方根-直流转换器以及采用各种数字方案的转换器可提供大量灵活性、性能以及成本方面的优势。本文描述的应用和数据为现实场景提供解决方案。很多内容来自客户的贡献和反馈。

相关链接

[AD8436数据手册](#)

[均方根-直流转换器应用指南](#)

[非常见问题解答\(RAQ\)：模拟电路中的电阻](#)