



## 同期整流降圧 DC/DC レギュレータ [ADP2441/ADP2442](#) を使った

### 反転電源の設計

著者 : Kevin Tompsett and Ricky Yang

#### はじめに

バイポーラ・アンプ、オプティカル・モジュール、CCD バイアス、OLED ディスプレイなどのアプリケーションは通常、正の入力電圧から得た負の出力電圧を必要とします。パワー・マネジメント・システムの設計者は、パワー・マネジメントの困難な課題を解決できる多機能スイッチング・コントローラとレギュレータを必要とします。アナログ・デバイセズ社のスイッチング・レギュレータ [ADP2441/ADP2442](#) は同期整流降圧機能を提供します。これは、36V の入力から 0.6 V の出力の範囲で最大 1A を供給し、スイッチング周波数範囲は 300 kHz~1 MHz です。

[ADP2441/ADP2442](#) は同期整流降圧アプリケーションをターゲットにしていますが、多機能であるため、これらのデバイスを使うことにより反転昇降圧トポロジを実現することが可能で、コスト、部品数、ソリューションのサイズを増やすことなく、正の入力電圧から負の出力電圧を発生することができます。

これらのデバイスは同期整流トポロジを利用し

ており、非同期整流デバイスに比べて最大負荷で効率が高く、軽負荷動作でのノイズが低くなります。低負荷で高い効率が必要なアプリケーション向けに、[ADP2441](#) はパルス・スキップ・モード(PSM)を備えています。[ADP2442](#) は、低負荷でノイズを低減する強制一定電流モード(CCM)で動作するか、パルス・スキップ・モード (PSM) で動作することができます。

このアプリケーション・ノートでは、同期整流反転昇降圧トポロジで [ADP2441/ADP2442](#) を実装して、正電圧の入力電源から負の出力電圧を発生する方法を説明します。さらに、設計上のいくつかの課題と可能な解決法を取り上げます。設計に要する時間を短縮するには、[ADIsimPower](#) 設計ツールを利用することができます。このツールは高度に洗練された設計式と設計手法を使用して、あらゆる状況下で要件を満たす堅牢な設計を瞬時に生成します。[ADIsimPower](#) 製品 ページまたは [ADP244x Inverting Buck Boost Designer](#) から直接ダウンロードすることができます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。\*日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2015 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

はじめに .....	1	入力コンデンサの選択 .....	5
改訂履歴 .....	2	補償の選択 .....	6
昇降圧トポロジーの基礎 .....	3	イネーブル信号のレベル・シフト .....	6
ADP2441/ADP2442 を使った実装 .....	3	スタートアップ前の $V_{OUT}$ のオーバーシュート .....	7
出力電圧の設定 .....	4	結論 .....	8
インダクタの選択 .....	4	参考資料 .....	8
ランプ補償 .....	4	関連リンク .....	8
出力コンデンサの選択 .....	5		

## 改訂履歴

7/14—Revision 0: 初版

昇降圧トポロジーの基礎

簡略化した昇降圧トポロジーを図 1 に示します。このトポロジーは、1 個のインダクタ、互いに逆位相で動作する 2 個のパワー・スイッチ、および入力/出力コンデンサで構成されています。

オン・タイムとオフ・タイムに電流が流れる経路をそれぞれ図 2 と図 3 に示します。オン・タイムの間はスイッチ S1 がオンし、S2 がオフし、電流が入力コンデンサから流れてインダクタを充電する一方で、出力コンデンサがエネルギーを負荷に供給します。オフ・タイムの間はスイッチ S1 がオフし、スイッチ S2 がオンし、出力コンデンサを充電しながら電流がインダクタから負荷に流れます。電流はグラウンドから V<sub>OUT</sub> へ流れるので、負の出力電圧になることに注意してください。

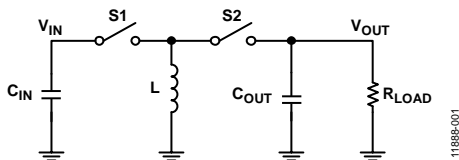


図 1. 昇降圧トポロジー

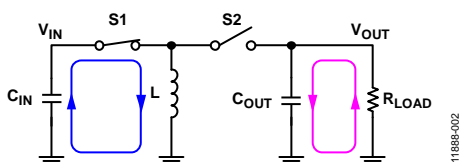


図 2. オン・タイムの電流経路

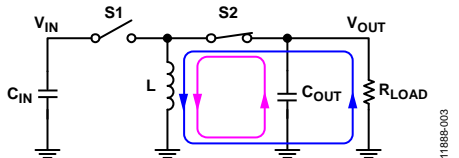


図 3. オフ・タイムの電流経路

このトポロジーのインダクタのボルト・セカンド・バランスとコンデンサの電荷バランスの原理を適用して、定常状態の変換比を式 1 に従って求めることができます。CCM の DC インダクタ電流値  $I_L$  は式 2 で規定され、インダクタのリプル電流  $\Delta I_L$  は式 3 で表されます。

$$\frac{V_{OUT}}{V_{IN}} = \frac{-D}{1-D} \tag{1}$$

$$I_L = \frac{I_{OUT}}{1-D} \tag{2}$$

$$\Delta I_L = \frac{-V_{OUT} \times (1-D)}{L \times f_{SW}} \tag{3}$$

ADP2441/ADP2442 を使った実装

同期整流降圧レギュレータ ADP2441/ADP2442 を使って昇降圧トポロジーの反転電源アプリケーションを実装するには、表 1 に示すいくつかの設計上の制約事項を考慮する必要があります。

表 1. 設計上の制約事項

電圧と電流		デバイスのパラメータ	ADP2441/ ADP2442
V <sub>IN_MIN</sub>	>	V <sub>UVLO</sub>	4.5 V
V <sub>IN_MAX</sub> +  V <sub>OUT</sub>	<	V <sub>MAX</sub>	20 V
I <sub>L_PEAK</sub> (I <sub>L_peak not</sub> = I <sub>OUT</sub> )	<	I <sub>OCP</sub>	1.2 A/1.2 A

昇降圧回路の最小入力電圧は ADP2441/ADP2442 の UVLO 電圧より高くなければなりません。その代表値は、レギュレータを動作させるため 4.5 V です。最大入力電圧と出力電圧の絶対値の和は、レギュレータの最大動作入力電圧 V<sub>MAX</sub> より低くなければなりません。その代表値は 20V です。さらに、インダクタンスの許容誤差のためのゆとりをもたせて、インダクタのピーク電流がレギュレータの OCP トリガ・ポイントより小さいことを確認してください。

同期整流降圧レギュレータを昇降圧トポロジーに変えるには、インダクタと出力コンデンサを降圧トポロジーに似た形で接続します。

図 4 に示すように、グラウンドと出力電圧ポイントを逆にしていることに注意してください。

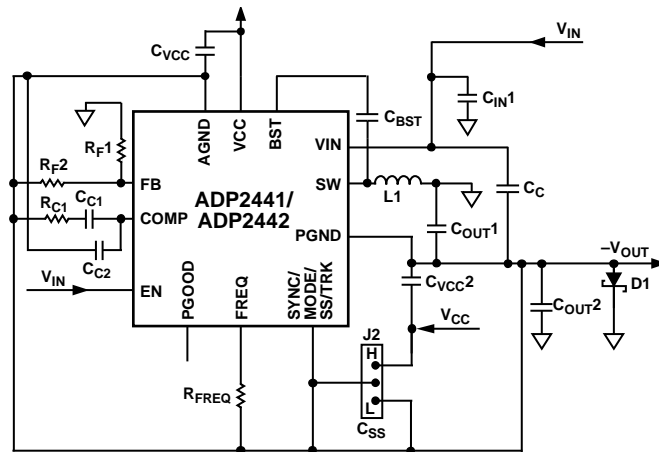


図 4. ADP2441/ADP2442 を使って実装した反転昇降圧トポロジー

## 出力電圧の設定

出力電圧は外付けの抵抗分圧器によって設定します。抵抗値は次式を使って計算します。

$$R_{TOP} = R_{BOTTOM} \times \frac{|V_{OUT}| - 0.6}{0.6} \quad (4)$$

FB バイアス電流(最大 0.1  $\mu$ A)による出力電圧の精度の低下を 0.5% (最大)未満に制限するため、 $R_{BOTTOM} < 30 \text{ k}\Omega$  であることを確認してください。各種出力電圧のための推奨抵抗分圧器を表 2 に示します。

表 2. 各種出力電圧のための抵抗分圧器

V <sub>OUT</sub> (V)	R <sub>TOP</sub> ± 1% (k $\Omega$ )	R <sub>BOTTOM</sub> ± 1% (k $\Omega$ )
-1.2	10	10
-1.8	20	10
-2.5	47.5	15
-3.3	10	2.21
-5	22	3
-12	28	1.47
-15	35.7	1.5

## インダクタの選択

インダクタ値は動作周波数、入力電圧、インダクタのリプル電流によって決まります。小さなインダクタ値を使用すると、過渡応答は速くなりますが、インダクタのリプル電流が大きくなるため、効率が低下します。大きなインダクタ値を使用すると、リプル電流が小さくなり効率は向上しますが、過渡応答は遅くなります。

1つのガイドラインとして、インダクタのリプル電流( $\Delta I_L$ )は、一般に最大平均インダクタ電流( $I_{AVG}$ )の 30% に設定します。インダクタ値は次式で算出されます。

$$L = \frac{V_{IN} \times D}{K_{RP} \times I_{AVG} \times f_{SW}} \quad (5)$$

ここで、

$V_{IN}$  は入力電圧、

$D$  はデューティ・サイクルです。

$$D = \frac{|V_{OUT}|}{|V_{OUT}| + V_{IN}} \quad (6)$$

$K_{RP}$  は選択された電流リップルのパーセントで、経験則では約 30%。

$I_{AVG}$  は平均インダクタ電流。

$$I_{AVG} = \frac{I_{OUT}}{1 - D} \quad (7)$$

$f_{SW}$  はスイッチング周波数です。

## ランプ補償

全ての電流モード・コンバータと同様、反転昇降圧トポロジーの ADP2441/ADP2442 には、電流モードの安定性を保証するためにランプ補償が必要です。ADP2441/ADP2442 には、デューティ・サイク

ルに依存する革新的なアダプティブ・ランプ方式が使われています。これにより、多くのチップで使われている旧来の固定ランプ補償で実現できるよりも広い範囲のデューティ・サイクルにわたって理想的な補償振幅が与えられます。最初に電流モードで安定するインダクタを選択するには、式 5 を使ってインダクタを選択します。次に、式 8 を使って計算した  $Q_n$  が、最小および最大  $V_{IN}$  の両方で 0.2~0.9 であるかチェックします。式 8 は Ridley の論文「*An Accurate and Practical Small-Signal Model for Current-Mode Control*」に基づいています（「参考資料」のセクションを参照）。

$$Q_n = 1 / (\pi \times (0.5 - D + 0.33 \times f_{SW} \times L / (D \times V_{IN})) \quad (8)$$

ここで、

$f_{SW}$  はスイッチング周波数です。

ピーク・インダクタ電流は、DC 成分にピーク to ピーク・インダクタ・リップル電流の 1/2 を加えて計算します。

$$I_{PEAK} = I_{AVG} + \frac{I_{AVG} \times K_{RP}}{2} \quad (9)$$

ピーク・インダクタ電流は内部パワー・スイッチのピーク電流でもあり、このパワー・スイッチは電流を制限するか否かを決めるのに使われる検出素子です。電流制限が早すぎないようにするには、ピーク・インダクタ電流がデバイスの OCP スレッショールド電流  $I_{OCP}$  を超えないようにします。この最大ピーク・インダクタ電流を考慮に入れて、ピーク to ピーク・インダクタ・リップル電流はインダクタの平均電流の 40% であると仮定して、一般的な入力電圧に対する 600 kHz のスイッチング周波数での反転昇降圧トポロジーの ADP2441/ADP2442 のアプリケーション・スペースを図 5 に示します。

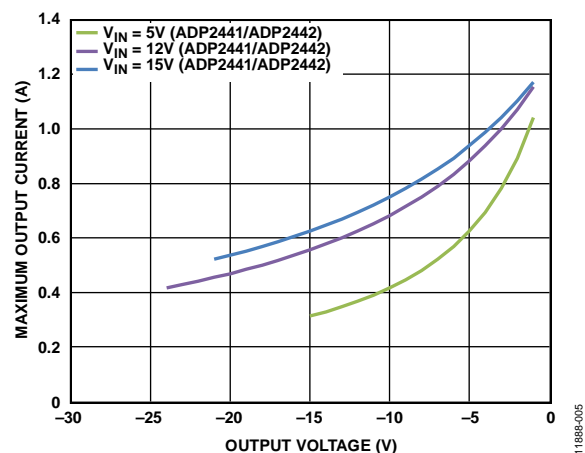


図 5. 一般的な入力電圧に対する  $f_{SW} = 600 \text{ kHz}$  でのアプリケーション・スペース

インダクタの飽和電流はピーク・インダクタ電流より大きくなければなりません。飽和特性が急峻なフェライト・コアのインダクタの場合、インダクタの飽和電流定格が IC の電流制限のスレッシュホールドより高いものにして、通常動作中にインダクタが飽和するのを防ぎます。

### 出力コンデンサの選択

反転昇降圧の出力電圧は降圧コンバータに比べてノイズが大きくなる傾向があります。これは、降圧コンバータと異なり、反転昇降圧トポロジーでは出力電流が不連続になるためです。スイッチ S2 の立ち上がり時間と立ち下がり時間が短いので、S2 の電流が 0 から  $I_L$  へ高速でランプアップし、再び 0 へ戻るとき出力電圧にスパイクが生じます。このため、低 ESR の MLCC コンデンサと適切なレイアウト手法を使って寄生インダクタンスを減らすことが重要です。

式 10 は出力の電圧リップルを許容範囲に抑えるのに必要な最小容量の見積り値を与えます。

$$C_{OUT} \approx \frac{I_{OUT} \times D}{f_{SW} \times (\Delta V_{RIPPLE} - I_{PEAK} \times ESR)} \quad (10)$$

ここで、

$\Delta V_{RIPPLE}$  は許容出力リップル電圧、 $ESR$  は出力コンデンサの合計等価直列抵抗値です。

$I_{PEAK}$  はインダクタのピーク電流です。

出力リップル電圧をできるだけ低くするため、 $ESR$  値の非常に低い MLCC コンデンサを推奨します。

選択した出力コンデンサの rms 電流定格が、式 11 を使って計算した値より大きくなるようにします。

$$I_{RMS\_C_{OUT}} = \sqrt{\left(\frac{I_{OUT} \times D}{1-D}\right)^2 \times (1-D) + \frac{\Delta I_L^2}{12} \times (1-D) + I_{OUT}^2 \times D} \quad (11)$$

### 入力コンデンサの選択

反転昇降圧トポロジーでは入力電流も不連続です。したがって、スイッチ S1 の立ち上がり時間と立ち下がり時間が短いので、スイッチ S1 の電流が 0 から  $I_L$  へ高速でランプアップし、再び 0 へ戻るとき入力レールにノイズ・スパイクが生じます。このため、低 ESR の MLCC コンデンサと適切なレイアウト手法を使って寄生インダクタンスを減らすことが重要です。

式 12 は、オン・タイムの間の入力コンデンサのエネルギー欠乏は入力電圧の 5% を超えないと仮定して、最小入力容量を計算します。

$$C_{IN} = \frac{I_{AVG} \times D}{f_{SW} \times (0.05 \times V_{IN} - I_{PEAK} \times ESR_{C_{IN}})} \quad (12)$$

ここで、

$I_{AVG}$  は平均インダクタ電流です。

$ESR_{C_{IN}}$  は入力コンデンサの等価直列抵抗値です。

少なくとも 1 個の 10  $\mu F$  セラミック・コンデンサを推奨します。これを PVIN ピンにできるだけ近づけて配置します。選択した入力コンデンサの rms 電流は式 13 を使って計算した値より大きくします。

$$I_{RMS\_C_{IN}} = \sqrt{\left(I_{OUT}^2 + \frac{\Delta I_L^2}{12}\right) \times D + \frac{D^2 \times I_{OUT}^2}{1-D}} \quad (13)$$

入力電圧レールの容量の大半はシステム・グラウンドを規準にしていますが、図 6 に示すように、入力電圧から ADP2441/ADP2442 の GND ピンに入力デカップリング・コンデンサを追加して、出力電圧のリップルを低減し、過渡応答を改善することができます。

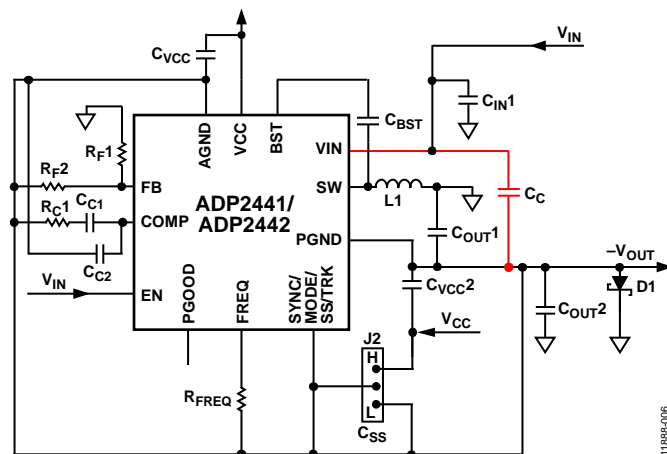


図 6.  $V_{IN}$  から GND ピンへ入力デカップリング・コンデンサを追加した反転昇降圧トポロジー

## 補償の選択

昇降圧トポロジーの電力段の制御から出力までの伝達関数は次式で表すことができます。

$$G_{VD}(s) = K \times \frac{\left(1 - \frac{s}{2\pi \times f_{Z1}}\right) \times \left(1 + \frac{s}{2\pi \times f_{Z2}}\right)}{\left(1 + \frac{s}{2\pi \times f_P}\right)} \quad (14)$$

ここで、

$$K = \frac{R \times (1-D)}{R_f \times (1+D)}$$

$R$  は負荷抵抗です。

$R_f$  は電流検出ゲインで、代表値は 0.49 V/A です。

伝達関数  $G_{VD}(s)$  は、1 個の右半平面ゼロ (RHPZ)  $f_{Z1}$ 、1 個のゼロ  $f_{Z2}$ 、1 個の極  $f_P$  を持っています。ゼロと極の値は以下のとおりです。

$$f_{Z1} = \frac{(1-D)^2 \times R}{2 \times \pi \times L \times D} \quad (15)$$

$$f_{Z2} = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}} \quad (16)$$

$$f_P = \frac{1+D}{2 \times \pi \times R \times C_{OUT}} \quad (17)$$

ここで、

$R_{ESR}$  は出力コンデンサの等価直列抵抗です。

以下の設計ガイドラインを使って、補償ネットワークの部品値を計算します。

- 交差周波数  $f_c$  を  $f_P$  と  $f_{Z1}$  の 1/3 の間に設定します。

$$f_c = \sqrt{f_P \times f_{Z1}} \quad (18)$$

- 次式を使って  $R_C$  の値を計算します。

$$R_C = \frac{f_c \times |V_{OUT}|}{K \times f_P \times g_m \times 0.6} \quad (19)$$

ここで、

$g_m$  は内部エラー・アンプのトランスコンダクタンスで、代表値が 250  $\mu$ S です。

- 電力段の極  $f_P$  の 1/2 に補償のゼロがくるようにします。

$$C_{C1} = \frac{2 \times R \times C_{COUT}}{(1+D) \times R_C} \quad (20)$$

- 補償の極が RHPZ  $f_{Z1}$  にくるようにします。

$$C_{C2} = \frac{D \times L}{(1-D)^2 \times R \times R_C} \quad (21)$$

## イネーブル信号のレベル・シフト

ADP2441/ADP2442 にはレギュレータをイネーブルおよびディスエーブルする EN ピンが備わっています。ただし、反転昇降圧アプリケーションでは、IC はシステム・グラウンドの代わりに負の出力電圧を規準にしています。チップが一度イネーブルされると、イネーブル・ピンをグラウンドに引っ張っても、イネーブル・ピンから IC の AGND への電圧は  $V_{OUT}$  に等しくなるので IC はオフしません。

この問題の可能な解決策の 1 つは、図 7 に示すように、NPN と PNP のトランジスタおよび数個の抵抗を使ってイネーブル・レベルをシフトすることです。

レベル・シフト回路を使用すると、ADP2441/ADP2442 の高精度イネーブル機能は失われることに注意してください。イネーブル機能が不要であれば、図 4 に示すように、EN ピンを単に入力電圧に接続してください。

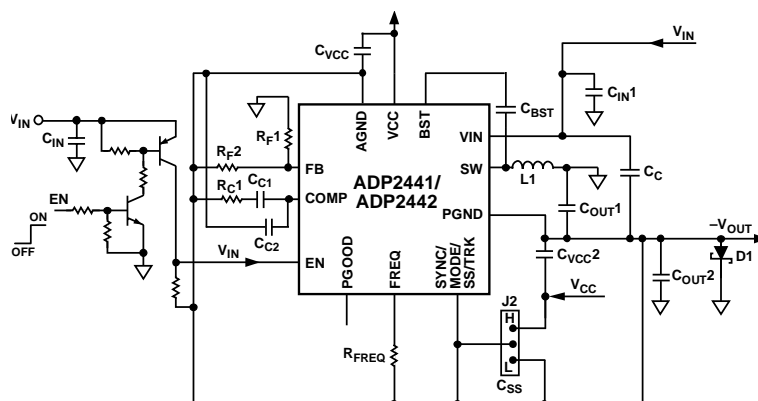


図 7. 反転昇降圧トポロジーの EN レベル・シフト回路

### スタートアップ前の $V_{OUT}$ のオーバーシュート

同期整流降圧レギュレータを反転昇降圧トポロジとして使うとき、一般的な問題の 1 つは、図 8 に示されるように、レギュレータがイネーブルされる前に出力電圧が正電圧で始まることです。

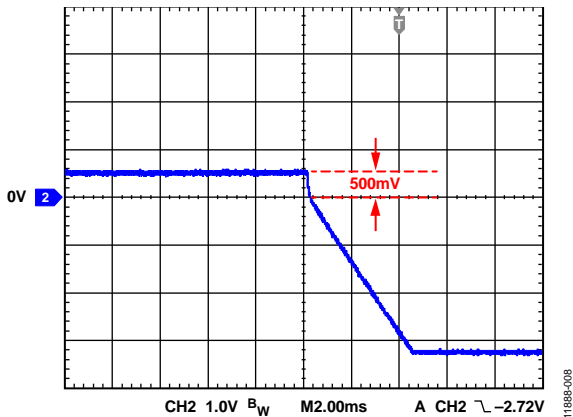


図 8. スタートアップ前の  $V_{OUT}$  のランプアップ

この正の出力電圧は、図 9 に示すように、レギュレータおよび負レールに接続されている全てのチップのシャットダウン電流によって生じます。このシャットダウン電流は IC の PGND ピンからローサイド MOSFET のボディ・ダイオードを通り、システム・グラウンドに戻ります。ローサイド MOSFET のボディ・ダイオードが、 $V_{OUT}$  をボディ・ダイオードの順方向電圧にクランプします。その代表値は 500 mV です。

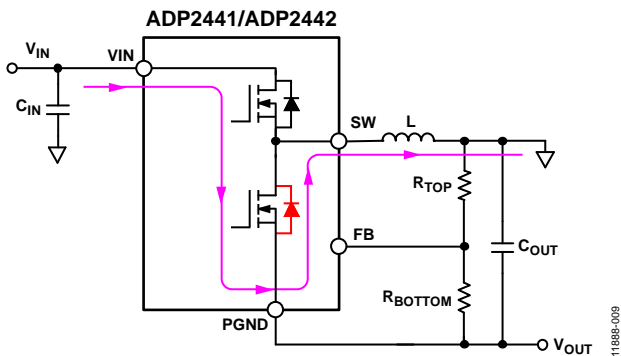


図 9. ローサイド MOSFET のボディ・ダイオードを通して流れる電流

$V_{OUT}$  が (実際は UVLO のような内部回路の基準点である) レギュレータの PGND ピンに接続されているので、PGND ピンに現れる正電圧は UVLO スレッショルド電圧を下げます。入力電圧がレギュレータの UVLO スレッショルド電圧 (代表値 4.0V) に非常に近いときは、レギュレータがスタートアップしないことがあります。

この問題は、降圧レギュレータをここで説明されている反転昇降圧トポロジで動作させるときに全ての降圧レギュレータで見られ、この問題を完全に無くすことは非常に困難です。1 つの解決策はコンバータの出力にショットキー・ダイオードを接続することです。このダイオードは正電圧をいくらか下げて、ADP2441/ADP2442 レギュレータ内部のシリコン・ダイオードや他の負荷部品がオンして問題が生じるのを防ぎます。もう 1 つの解決策は、帰還抵抗分圧器両端の電圧降下がローサイド MOSFET のボディ・ダイオードの順方向電圧より低くなるまで抵抗分圧器の抵抗を下げることで、こうすれば、図 10 に示すように、シャットダウン電流はボディ・ダイオードではなく抵抗分圧器を通して流れ、PGND ピンの正電圧を許容できる値にまで下げることができます。

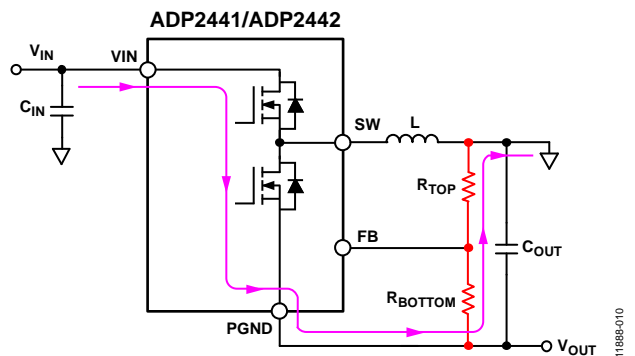


図 10. 帰還抵抗分圧器を通して流れる電流

抵抗分圧器の抵抗値を減らした結果を図 11 に示します。正の  $V_{OUT}$  電圧は 500 mV から 180 mV に低下します。

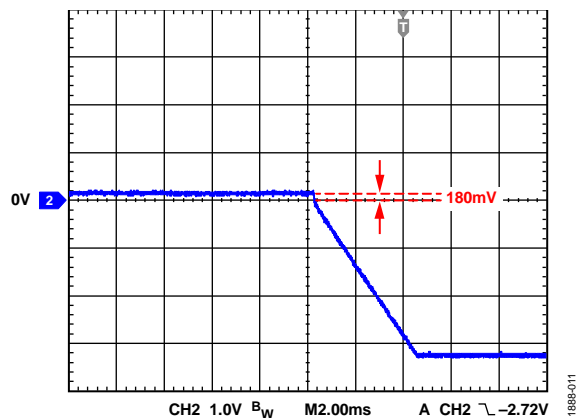


図 11. 帰還抵抗分圧器の抵抗値を減らして  $V_{OUT}$  のランプアップを低減

この解決方法の短所は、帰還抵抗を流れる電流が増えるので、システムの静止時電源電流が増えることです。この静止時電源電流の増加により、軽負荷での効率がかなり下がることがありますが、実際の電力損失はわずかです。

**結論**

負電圧レールを生成する簡単で安価な小型ソリューションを実現する反転昇降圧トポロジーに ADP2441/ADP2442 を使用することができます。必要な全ての設計式の詳細な説明に加えて、このアプリケーション・ノートは、イネーブル/ディスエーブル機能が必要なときの簡単な EN レベル・シフト回路を紹介しています。さらに、反転昇降圧トポロジーに常に伴う潜在的なスタートアップ時の問題を、2つの簡単な解決法で回避しています。

このアプリケーション・ノートの設計式と推奨事項に従うことによって、システム設計者は全ての要件を満たす堅牢な設計を保証することができます。

**参考資料**

R. B. Ridley. *An Accurate and Practical Small-Signal Model for Current-Mode Control*. Ridley Engineering Inc. 1999.

**関連リンク**

リソース	説明
<a href="#">ADP2441</a>	データシート、36V、1 A、同期整流降圧 DC/DC レギュレータ
<a href="#">ADP2442</a>	データシート、同期整流降圧 DC/DC レギュレータ、36V、1A、外部クロック同期機能付
<a href="#">AN-1083</a>	アプリケーション・ノート、スイッチング・レギュレータ ADP2300 と ADP2301 を使った反転降圧ブーストのデザイン
<a href="#">AN-1168</a>	アプリケーション・ノート、Designing an Inverting Power Supply Using the ADP2384/ADP2386 Synchronous Step-Down DC-to-DC Regulators
<a href="#">ADP244x Inverting Buck Boost Designer</a>	ADIsimPower 設計ツール