

このアプリケーション・ノート AN-2034 の本社で発行された英語版 Rev.0 に間違いがありましたので、お詫びして訂正いたします。

この正誤表は、2020年7月10日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。日本語版では修正済みです。

なお、英語版の改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2020年7月10日

アプリケーション・ノート#：AN-2034

対象となるアプリケーション・ノートのリビジョン(Rev)：Rev.0

訂正箇所：

Page 7

英語版アプリケーション・ノートの Page 7 に “Upon successful power-up, the RSTDONE bit of the INT_STATUS register reads 0x0000.” との記載がありますが、“0x4000” の Typo です。INT_STATUS レジスタの RSTDONE ビットは Reset が正常終了すると “1” にセットされます。

本件は明らかな間違いですので、日本語アプリケーション・ノートの当該部分 (Page 7) は、不要な混乱を生じさせないためにも「0x4000」に修正しております。

ADE1202 のレジスタを保護リレー・アプリケーション用に設定する方法

著者：Derek Sam

はじめに

このアプリケーション・ノートでは、300V DC バイナリ入力アプリケーション用の設定を行うために、ADE1202 のレジスタ値を算出する方法を説明します。

このアプリケーション・ノートは、ADE1202 のデータシートと併せて参照してください。

ADE1202 の概要

ADE1202 は、メカニカル・スイッチと低電圧プロセッサ間のインターフェースとして設計された、デュアル・チャンネルの絶縁型デジタル入力モニタリング・ソリューションです。ADE1202 は、図 1 に示すように DC 入力のステータスをシステム・マイクロコントローラへ伝達します。バイナリ入力は、10V~300V の DC 動作、または 8V_{rms}~240V_{rms} の AC 動作に設計されています。このシステムは、ADE1202 のレジスタ値を介してシステム設定を変更することにより、同一のハードウェア回路で異なる範囲のアナログ入力をサポートするように設定できます。本稿では、300V DC バイナリ入力アプリケーション用の設定を行うためにレジスタ値を算出する方法を示します。

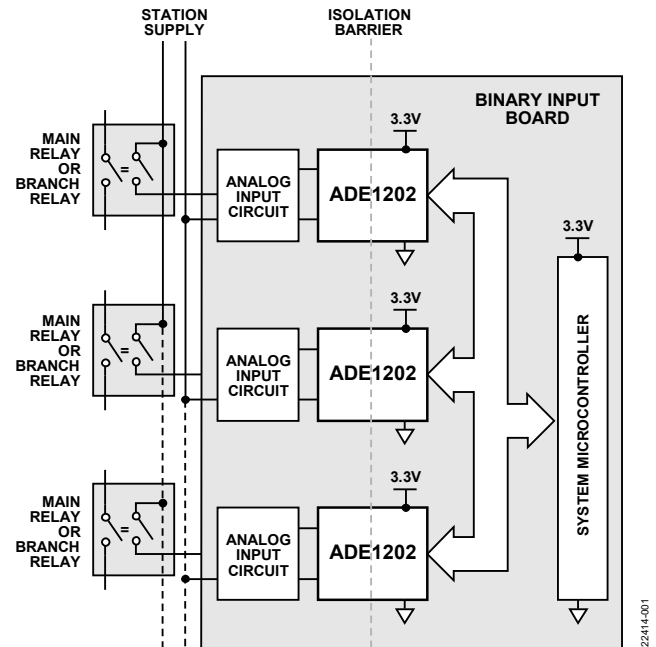


図 1. ADE1202 によるリレー・モニタリング・アプリケーション

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

はじめに	1	レジスタの設定	5
ADE1202 の概要	1	プログラマブル・ゲインの確認	5
改訂履歴	2	閾値コードの確認	5
アプリケーションの概要	3	フィルタ・コードの確認	5
ハードウェアに関する考慮事項	4	電流コードの確認	5
分圧器の選択	4	MOSFET 保護コードの確認	6
簡略化した回路図	4	ADE1202 のスタートアップ	7
MOSFET の選択	4		

改訂履歴

12/2019—Revision 0: Initial Version

アプリケーションの概要

ADE1202 の代表的なアプリケーションとして変電所のバッテリー・システムがありますが、このアプリケーションではシステムの電圧をモニタする必要があります。充電時のバッテリー電圧には±20%程度の変動があり、最大値は 300V DC、最小値は 200V DC になります。推奨アプリケーション回路では更に 10% のヘッドルームを見込んで、最大検知電圧 $V_{SENSEMAX}$ を約 330V DC に設定します。追加されたこのヘッドルームにより、バッテリー・ライン上の過電圧状態が吸収されます。変電所のバイナリ入力接続の代表的セットアップを図 2 に示します。

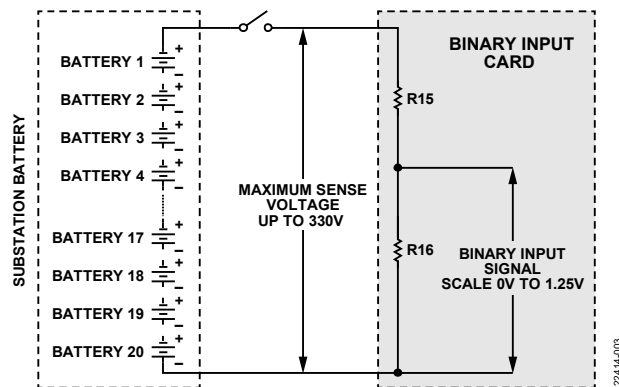


図 2. 変電所バイナリ入力接続の代表的セットアップ

このアプリケーション・ノートでは、デジタル入力（バイナリ入力とも呼ばれます）をモニタして、それがロジック・ハイかローかを反映した DOUT 信号を生成するために、ADE1202 のレジスタを設定する方法を説明します。通常、DOUT はマイクロコントローラまたはフィールド・プログラマブル・ゲート・アレイ（FPGA）によってモニタされ、システム・ソフトウェアが DOUT の状態に基づいて種々の決定を下します。

ハードウェアに関する考慮事項

分圧器の選択

分圧器は、変電所のバッテリー入力電圧を、ADE1202 の入力電圧範囲内である 1.25V に下げます。この分圧比は次式で得られます。

$$\begin{aligned} \text{分圧比} &= \text{最大入力電圧} / V_{\text{SENSEMAX}} \\ &= 1.25\text{V} / 330\text{V} \\ &= \text{約} 0.00378 \end{aligned}$$

抵抗 R15 の値を 285kΩ、R16 の値を 1.1kΩ とすると（図 2 参照）、これに近い比率が得られます。これらの抵抗値によって得られる電圧ゲイン (V_{GAIN}) は 0.003832 です。V_{GAIN} によって、分圧器入力における最大測定可能電圧が 326V DC に設定されます。

簡略化した回路図

R7、R8、R9 は電流制限抵抗です。これらの抵抗は、高電圧の外乱が存在する場合に、システム入力を流れる電流を制限します。金属酸化バリスタ (MOV) V1 は、バイナリ入力カードへの入力における電圧を、予め定められた値にクランプします。抵抗 R1、R2、R3、R10、および R4、R5、R6、R11 は、IN1 ピンまたは IN2 ピンの最大電圧を 1.25V に抑える分圧器を構成します。289.3kΩ の抵抗を 1 個ではなく、95.3kΩ の 1206 抵抗を 3 個使用していますが、これはサージ・テストや静電放電 (ESD)

テスト時、あるいは落雷時の高い電圧レベルに耐え得る沿面距離とクリアランスを確保するためです。R12 と R13 は、金属酸化膜半導体電界効果トランジスタ (MOSFET) のゲート・ピンの電流を制限する抵抗です。コンデンサ C1 と C2 は、システムの入力に加わる外乱の高周波成分を除去します。

MOSFET の選択

MOSFET は、設定された負荷電流のパス・デバイスの役割を果たします。MOSFET の安全動作領域 (SOA) は、その回路の設計時に想定された最大動作温度にディレーティングする必要があります。SOA をディレーティングすれば、回路を正しく動作させて MOSFET の熱破壊を防ぐことができます。MOSFET は、最大入力電圧、パルス電流の振幅、パルス幅、およびデューティ・サイクルに合った定格のものを選ぶ必要があります。最大温度時における MOSFET の動作ポイントは、ディレーティングされた SOA の範囲内に入っていない限りなりません。

EVAL-ADE1202EBZ に搭載されている MOSFET は SIHFRC20TR-GE3 です。その最大ドレイン・ソース電圧 (V_{DS}) は 600V で、ほとんどのアプリケーションに対応できる電流容量を備えており、高い外乱電圧に耐えることができます。

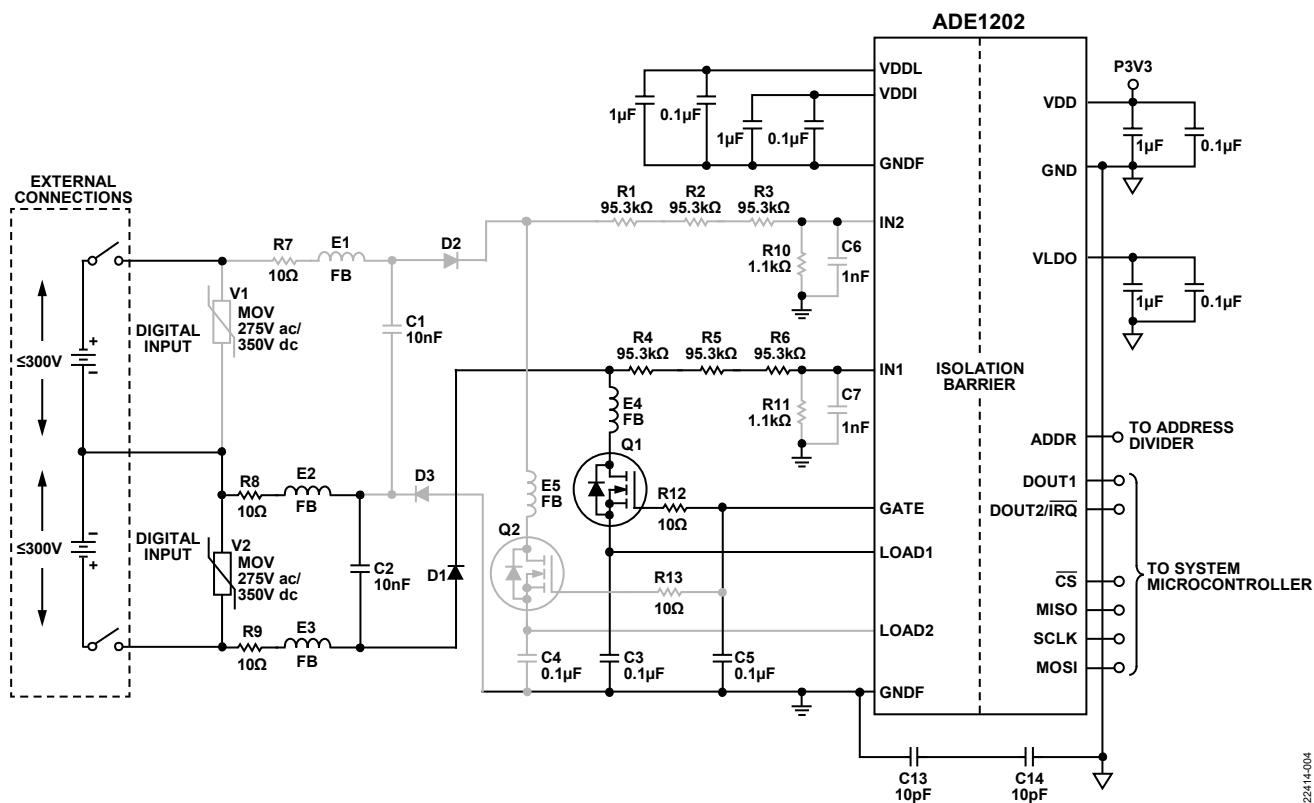


図 3. アプリケーションの簡略回路図

レジスタの設定

この項では、表 1 に示す設定を使用して ADE1202 のセットアップ例を説明します。

表 1. レジスタの設定例

Register	Address	Data
CTRL	0x001	0x1040
BIN_CTRL	0x002	0x3610
BIN_THR	0x003	0x5AAA
WARNA_THR	0x004	0xCCCC
WARNB_THR	0x005	0x5A88
WARNC_THR	0x006	0x2D2D
BIN_FILTER	0x007	0x8096
WARNA_FILTER	0x008	0x80FA
WARNB_FILTER	0x009	0x80FA
WARNC_FILTER	0x00A	0x80FA
PL_CTRL	0x010	0x0000
PL_RISE_THR	0x011	0x001E
PL_LOW_CODE	0x012	0x001E
PL_HIGH_CODE	0x013	0x0050
PL_HIGH_TIME	0x014	0x012C
EGY_MTR_CTRL	0x015	0x0505
EGY_MTR_THR	0x016	0x01CB
PL_EN	0x200	0xC000
PGA_GAIN	0x201	0x0000

プログラマブル・ゲインの確認

ADE1202 には、A/D コンバータ (ADC) のダイナミック・レンジをフルに活用できるように入力信号をスケールリングできる、プログラマブル・ゲイン・アンプ (PGA) が組み込まれています。この例では、PGA ゲインを 1、V_{GAIN} を 0.003832 に設定して使用します。

閾値コードの確認

表 2 に示す警告およびバイナリ・チャンネルの閾値設定はデフォルト値です。表 2 では、PGA ゲイン = 1、V_{SENSEMAX} = 326V というシステム上の前提に基づく対応閾値電圧が示されています。それぞれの閾値を対応レジスタ値に変換する方法については、ADE1202 のデータシートを参照してください。

表 2. 閾値電圧とコード

Register	Threshold Voltage (V)		Threshold Code (Hex)	
	High	Low	High	Low
BIN_THR	217	115	AA	5A
WARNA_THR	261	261	CC	CC
WARNB_THR	174	115	88	5A
WARNC_THR	58	58	2D	2D

フィルタ・コードの確認

このバイナリ入力アプリケーションでは、バイナリ・チャンネルに 3ms のデジタル・フィルタリングに対応する 0x0096 を BIN_FILTER レジスタに設定します。また、警告チャンネルには 5ms のデジタル・フィルタリングに対応する 0x80FA を WARMx_FILTER レジスタに設定します。

バイナリ・チャンネルはデフォルトでディスエーブルされているので、BIN_FILTER レジスタの BIN_EN ビットを 0x1 にセットして、チャンネルをイネーブルする必要があります。この例では、バイナリ・チャンネルと警告フィルタをイネーブルします。フィルタ時間を対応レジスタ値に変換する方法の詳細は、ADE1202 のデータシートを参照してください。

電流コードの確認

濡れ電流はライン上に高電圧ノイズを発生させます。この例における濡れ電流のパルス振幅は 16mA で、幅は 3ms です。したがって、PL_HIGH_CODE レジスタを 0x0050 に、PL_HIGH_TIME を 0x012C に設定します。

パルス終了時には 3mA の定電流が流れるように、PL_LOW_CODE レジスタを 0x001E に設定します。プログラマブル負荷ブロックは、デフォルトでディスエーブルされています。プログラマブル負荷ブロックをイネーブルするには、PL_EN レジスタに 0xC000 を書き込む必要があります。

プログラマブル負荷ブロックには、HIGH_IDLE と LOW_IDLE の 2 つの動作モードがあります。LOW_IDLE モードでは、電圧閾値によってプログラマブル負荷がトリガされます。HIGH_IDLE モードではアイドル状態時でも大きな負荷電流が流れ、電圧閾値には依存しないので、このモードはバイナリ入力チャンネルのノイズを効果的に抑制したい場合に推奨されます。ADE1202 は、デフォルトで LOW_IDLE モードに設定されています。PL_CTRL レジスタのデフォルトは 0x0000 です。

LOW_IDLE モードに使われる閾値は、8 ビット・レジスタの PL_RISE_THR によって設定されます。この例では PL_RISE_THR レジスタを 0x001E に設定しますが、これは 38.4V に相当します。HIGH_IDLE モードでは、PL_RISE_THR の設定は無視されます。

バイナリ入力がハイのときにパルス電流が生成されるようにするには、以下の条件に従う必要があります。

- BIN_FILTER ≥ 0x3
- LOW_IDLE モードで、RISE_THR < BIN_HI_THR

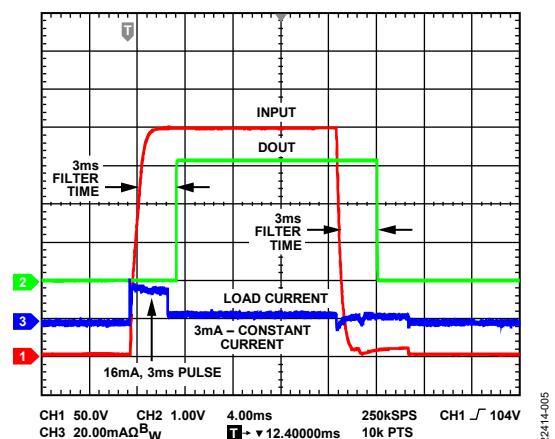


図 4. 300V 入力時の DOUT と負荷電流

MOSFET 保護コードの確認

変電所の高電圧と、プログラマブルな大負荷電流（最大 51mA）が組み合わせると、大電流の複数パルスが連続して外付け MOSFET に加わり、MOSFET が破壊されるおそれがあります。

ADE1202 は、MOSFET で消費される電力を正確に予測できます。MOSFET の保護は、測定入力電圧（または ADC コード）と大電流パルスの幅を使用し、所定の時間内に MOSFET が生成する電力を見積もることによって行われます。

設計フローと計算

以下のステップに従ってレジスタの設定を決定し、MOSFET 保護ブロックを適切に構成してください。

1. MOSFET の最大周囲温度またはケース温度に基づき、MOSFET SOA のディレーティングを行います。ディレーティングした SOA に基づき、動作 V_{DS} 、ドレイン電流 (I_D)、安全パルス幅を決定します。
2. 最大電力量閾値を計算し、その値を EGY_MTR_THR レジスタに書き込みます。
3. MOSFET の熱時定数と電力量閾値に基づいて、EGY_MTR_CTRL レジスタの COOLDOWN_DECR ビットと COOLDOWN_TIMESTEP ビットをセットします。
4. 最大電力量閾値を超えた場合に適用する冷却時間を決定し、EGY_MTR_CTRL レジスタの COOLDOWN_SEC ビットを 0x5 に設定します。
5. チャンネル入力によって ADC がオーバーレンジとなった場合に ADC コードの代わりに使用する値を計算します。EGY_MTR_CTRL レジスタの OV_SCALE ビットは、瞬時累積加算器のスケール・アップを行います。
6. 算出したレジスタ値を、それぞれ対応するレジスタに書き込みます。

これらのレジスタ値の算出に使用する数式については、ADE1202 のデータシートを参照してください。

この例では、電力量計の最大閾値 MAX_EGY_THR を 0x01CB に設定します。これは、ドレイン電圧 250V、パルス電流振幅 16mA、パルス幅 3ms のときに MOSFET で消費される電力に相当します。計算閾値に達すると冷却機能がトリガされ、冷却期間が始まります（図 5 参照）。この時間は、EGY_MTR_CTRL レジスタの COOLDOWN_SEC ビットで指定します。デバイスが冷却期間に入ると、加算器はゼロにリセットされます。パルス電流がオフの場合は、加算器の値が 10 μ s ごとに 5 カウントずつ減らされていきます。デフォルトでは、EGY_MTR_CTRL レジスタは 0x0505 に設定されます。

バイナリ入力電圧が十分に大きい場合は、ADC がフルスケール値 (0xFF) に達することがあります。この値に達すると、EGY_MTR_CTRL レジスタの OV_SCALE ビットが瞬時累積加算器をスケール・アップします。OV_SCALE の係数値は 1、4、8、16 の 4 種類です。

EGY_MTR1 および EGY_MTR2 レジスタは MOSFET 内の累積電力量の値を記録することができます。

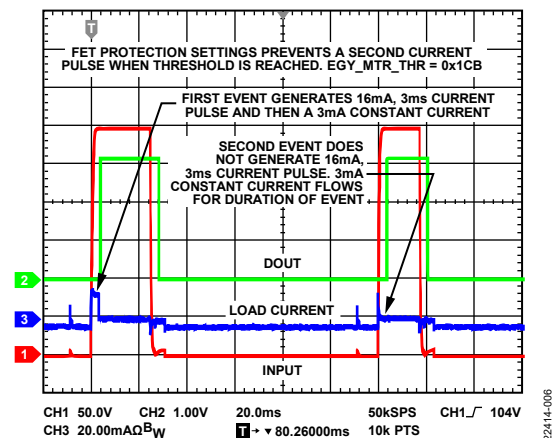


図 5. 電流パルス数を制限する MOSFET 保護設定

ADE1202 のスタートアップ

ハードウェア・リセット後もしくはソフトウェア・リセット後のパワーアップ時は、以下を実行します。

- INT_STATUS レジスタへのポーリング。パワーアップ中は INT_STATUS レジスタが 0xFFFF になり、パワーアップが正常に終了すると INT_STATUS レジスタの RSTDONE ビットが 0x4000 になります。INT_STATUS レジスタの RSTDONE ビット（ビット 14）に 1 を書き込むことで、このビットはクリアされます。
- 残りの設定レジスタには、デフォルト値が設定されます。

バイナリ・チャンネルとプログラマブル負荷はデフォルトでオフになります。バイナリ・チャンネルとプログラマブル負荷をイネーブルするには、以下のステップに従ってください。

1. LOCK レジスタの LOCK_KEY ビットに 0xADE0 を書き込んで、デバイスのロックを解除します。
2. 変更が必要な設定レジスタに新しいレジスタ値を書き込みます。
3. LOCK レジスタの LOCK_KEY ビットに 0xADE1 を書き込んで、デバイスをロックします。これで ADE1202 は使用可能な状態になります。