

AD7770和AD7779的诊断特性

作者: Lluís Beltran Gil和Miguel Usach

简介

AD7770和AD7779是8通道同步采样 Σ - Δ 型模数转换器(ADC)。每个通道都包括一个专用可编程增益放大器(PGA)级(提供1、2、4、8倍的增益)、一个完整 Σ - Δ 型ADC和一个低延迟sinc3数字滤波器。

在AD7770和AD7779的不同模块的模拟域和数字域中均实现了多种诊断和监控功能,例如基准电压模块、调制器或串行接口等(参见图1)。

AD7770和AD7779还内置一个12位逐次逼近型寄存器(SAR)ADC,其电源可以是独立的。该SAR ADC可以用于诊断和监控目的,这样就无需利用外部多路复用器和信号调理,腾出一个专门用于系统测量功能的 Σ - Δ 型ADC通道。内部节点和外部电源也可加以监控,只需通过连接到SAR ADC的内部诊断多路复用器进行选择。

AD7770和AD7779可以利用串行外设接口(SPI)控制模式或引脚控制模式进行配置。在引脚控制模式下,器件在上电时根据施加于MODE0至MODE3引脚及FORMAT0、FORMAT1引脚的电压电平而配置为预定义状态。有关更多信息,参见AD7770和AD7779数据手册。

在引脚控制模式下无法访问器件上实现的许多诊断和监控功能。SPI控制模式与引脚控制模式不同,允许访问全部已实现的诊断和监控功能。因此,若要进行诊断和监控,建议在SPI控制模式下使用器件。

本应用笔记简要介绍这些特性、AD7770和AD7779检测到的错误,以及为诊断和解决这些错误而提供的不同选项。

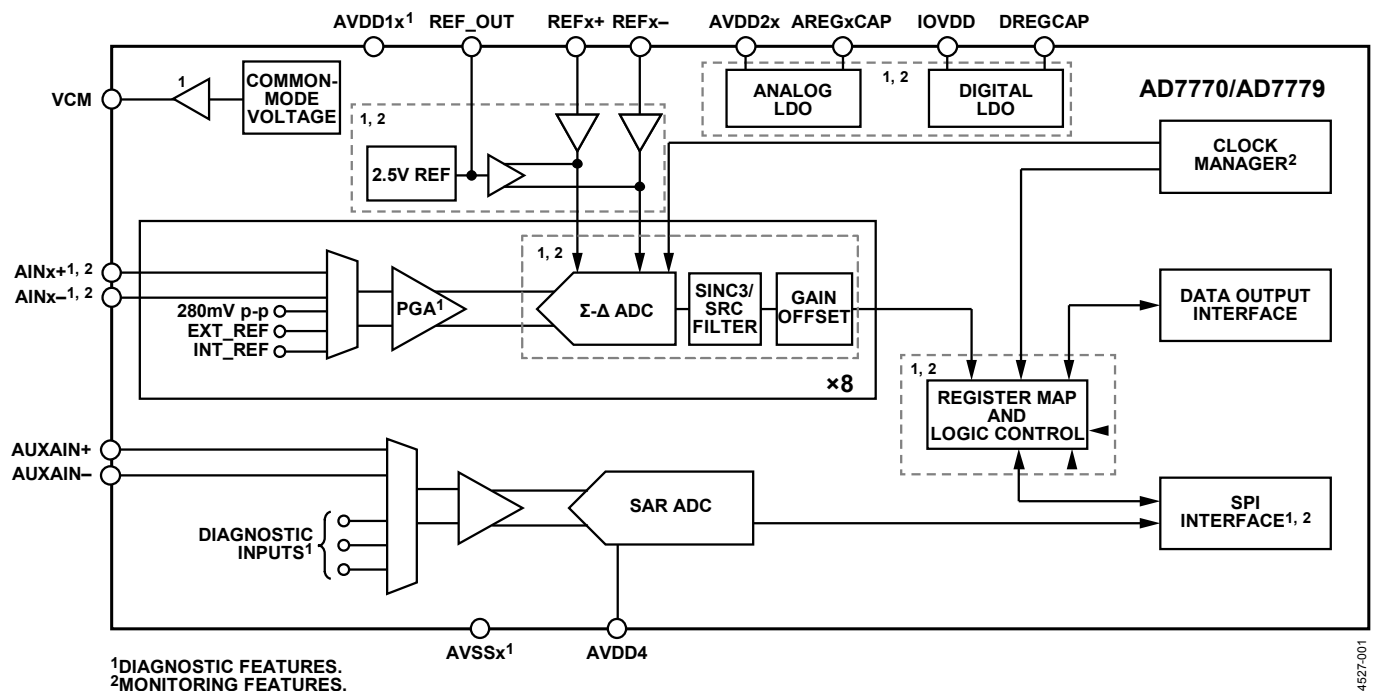


图1. AD7770/AD7779框图 (仅显示8个通道信号链中的一个)

目录

简介.....	1	MCLK 开关错误.....	7
修订历史.....	2	接口完整性.....	8
诊断和监控特性.....	3	SPI 传输错误.....	8
主信号链.....	4	无效读/写.....	8
输出饱和.....	4	SCLK 计数器.....	8
滤波器饱和.....	4	CRC 校验和错误.....	8
调制器饱和.....	4	Σ - Δ 转换.....	9
PGA 增益.....	4	电源.....	10
过压/欠压事件.....	4	内部低压差稳压器(LDO)状态.....	10
基准电压模块.....	6	复位和上电.....	10
基准电压检测.....	6	SAR ADC.....	11
共模.....	6	诊断多路复用器.....	11
数字内核.....	7	Σ - Δ 型 ADC 多路复用器.....	13
ROM 和 MEMMAP CRC.....	7		

修订历史

2017年4月—修订版0: 初始版

诊断和监控特性

除了信号链、基准电压、共模、数字和电源模块以外，AD7770和AD7779还提供了一系列全面的错误检查器，用以保证器件正常工作。当一个错误检查器被触发时，

- ALERT引脚置位。
- Σ - Δ ADC报头的警报位置1。
- 状态寄存器中的CHIP_ERROR位置1（参见表2）。
- 存储器映射中的对应标志位置1。

ALERT引脚（引脚控制模式下为引脚18，SPI控制模式下为引脚16）通常仅在存在错误时为高电平，当错误消失时便会复位；但SPI错误除外，ALERT引脚要等到下一次SPI处理才会复位。

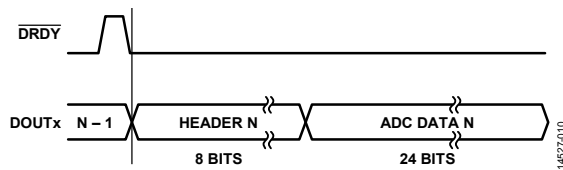


图2. ADC输出8位报头加24位转换数据

Σ - Δ 数据报头居于每一个数据帧之前，且包含一个警报位。警报位是最高有效位(MSB)，其功能类似于ALERT引脚，提醒用户存在错误。此外，通过DOUT_HEADER_FORMAT位（寄存器0x015的位5）， Σ - Δ 循环冗余校验(CRC)报头（如图3所示，默认有效）可切换为错误报头（仅限SPI控制模式）。如果选择错误报头，则报头中的四个最低有效位(LSB)会提供重要错误的附加信息，例如：检测到复位、调制器或数字滤波器饱和、模拟输入超范围或欠范围，如图3所示。

ALERT	CH NUMBER	CH NUMBER	CH NUMBER	CRC	CRC	CRC	CRC
ALERT	CH NUMBER	CH NUMBER	CH NUMBER	RESET	MOD SATURATE	FILTER SATURATE	AIN OV/UN

14827-002

图3. CRC和错误报头

表2. AD7770和AD7779状态寄存器

寄存器	名称	位7	位6	位5	位4	位3	位2	位1	位0
0x05D	STATUS_REG_1	保留		CHIP_ERROR	ERR_LOC_CH4	ERR_LOC_CH3	ERR_LOC_CH2	ERR_LOC_CH1	ERR_LOC_CH0
0x05E	STATUS_REG_2	保留		CHIP_ERROR	ERR_LOC_GEN2	ERR_LOC_GEN1	ERR_LOC_CH7	ERR_LOC_CH6	ERR_LOC_CH5
0x05F	STATUS_REG_3	保留		CHIP_ERROR	INIT_COMPLETE	ERR_LOC_SAT_CH6_7	ERR_LOC_SAT_CH4_5	ERR_LOC_CH6	ERR_LOC_SAT_CH0_1

当任一受监控模块触发错误时，存储器映射中的对应标志位就会置位；因此，引脚控制模式下无法检查错误来源，因为它不能访问存储器映射，而SPI控制模式则可以访问。

存储器映射中的这些错误位是粘滞位，也就是它们仅在错误寄存器被读取且错误源消失时复位。

为了简化错误源搜索，存储器映射包括三个寄存器：STATUS_REG_1、STATUS_REG_2和STATUS_REG_3。这些寄存器指向包含错误源的特定寄存器，如表2所示。

例如，若位于STATUS_REG_1（参见表2）中的ERR_LOC_CH4位置1，则说明CH4_ERR_REG寄存器（寄存器0x050）中的一个标志位被触发（依据表1）。

所有三个状态寄存器中的位5（CHIP_ERROR位）均指示是否有错误位置1。当错误不再存在且回读该寄存器时，此位清0。然而，位[4:0]要等到其指向的寄存器被读取且复位时才会清0。

表1. 寄存器错误源

位名称	寄存器源
ERR_LOC_GEN2	GEN_ERR_REG_2
ERR_LOC_GEN1	GEN_ERR_REG_1
ERR_LOC_CH7	CH7_ERR_REG
ERR_LOC_CH6	CH6_ERR_REG
ERR_LOC_CH5	CH5_ERR_REG
ERR_LOC_CH4	CH4_ERR_REG
ERR_LOC_CH3	CH3_ERR_REG
ERR_LOC_CH2	CH2_ERR_REG
ERR_LOC_CH1	CH1_ERR_REG
ERR_LOC_CH0	CH0_ERR_REG
ERR_LOC_SAT_CH6_7	CH6_7_SAT_ERR
ERR_LOC_SAT_CH4_5	CH4_5_SAT_ERR
ERR_LOC_SAT_CH2_3	CH2_3_SAT_ERR
ERR_LOC_SAT_CH0_1	CH0_1_SAT_ERR

主信号链

在信号链上，AD7770和AD7779包括用来监控输出、滤波器输出、调制器和模拟输入引脚的错误检查器。还能诊断PGA增益。

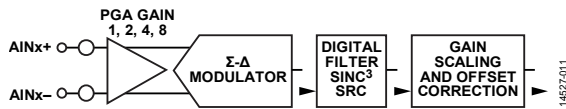


图4. 每个通道的信号链

输出饱和

存储器映射（从寄存器0x01C到寄存器0x04B）中有与每个通道相关联的失调和增益调整寄存器用以校准器件，详见AD7770和AD7779数据手册中的说明。若在设置增益和失调配置时出错，可能导致输出在正满量程或负满量程处削波。例如，若通道6中的增益和失调寄存器编程不当，对应CH6_7_SAT_ERR寄存器的CH6_ERR_OUTPUT_SAT位就会置位，如表3所示。

当该错误被触发时，可以通过读取最后一个转换数据来复查，验证输出是否确实在正满量程或负满量程（+FS或-FS）处削波。验证之后，检查削波的可能原因是否是失调或增益寄存器编程不当，尤其是如果之前未触发滤波器或调制器饱和检查器。然而，如果这些校准寄存器未被覆盖，此错误检查器也可能指示滤波器接近饱和，导致默认增益调整比例将输出放大到+FS或-FS以外。

触发此错误检查器的另一个可能原因是模拟输入超出+FS或-FS，这可以利用SAR ADC来诊断，详见“SAR ADC”部分；或者是PGA未正确调整模拟输入，这可以按照“PGA增益”部分所述来诊断。

滤波器饱和

若滤波器输出超于范围，就会触发滤波器饱和，表示输出码比正或负满量程高出大约20%。

当8个片内数字滤波器中的任意滤波器产生饱和和错误时，位于对应CHx_SAT_ERR寄存器（寄存器0x054至寄存器0x057）中的对应CHx_ERR_FILTER_SAT位置位。例如，当通道6滤波器饱和时，CH6_7_SAT_ERR寄存器的位1置位，如表3所示。

滤波器饱和可通过读取Σ-Δ转换结果来验证。验证之后，建议通过ADC_MUX_CONFIG寄存器（寄存器0x015的位[7:6]）将Σ-Δ基准电压源更改为AVDD引脚以支持更宽的输入范围，从而检查输入电压是否比预期要高，若是则说明ADC前端有错误。

如果滤波器输出超出界限，将会触发输出饱和。因此，检查输出饱和是否触发可表明调制器饱和检查器是否正常工作。

调制器饱和

如果8个Σ-Δ调制器中的任意调制器连续输出20个1或0，饱和检测器就会将对CHx_SAT_ERR寄存器的对应CHx_ERR_MOD_SAT位置位。例如，若通道6连续输出20个1或0，CH6_7_SAT_ERR寄存器的位2就会置1，如表3所示。仅当读取CHx_ERR_MOD_SAT寄存器且错误自动消失时，例如调制器重新输出非全0或全1的值时，此位才会清零。

调制器饱和表明它超出界限，复位调制器需要RESET引脚发出一个脉冲。

调制器超出界限会导致滤波器饱和和被触发。因此，检查滤波器饱和是否触发可表明调制器饱和检查器是否正常工作。

所有三种饱和和检测器（即调制器、滤波器和输出饱和检测器）均默认使能，可通过CHX_ERR_REG_EN寄存器（寄存器0x058[7:5]）禁用，如表3所示。

PGA增益

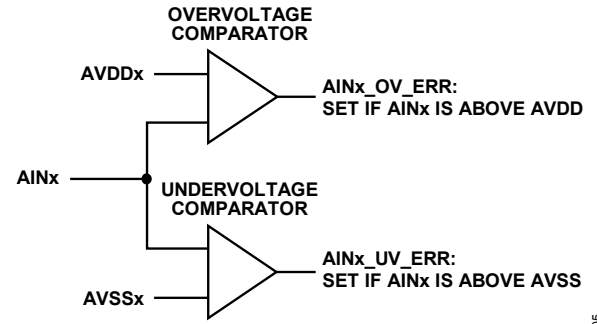
用户可以诊断PGA增益是否正确。通过ADC_MUX_CONFIG（寄存器0x015[5:2]），连接到Σ-Δ转换器输入的内部诊断复用器可以连接280 mV信号。这样便可独立验证每个增益级（1、2、4和8），方法是检查Σ-Δ转换数据经通道配置寄存器（寄存器0x000至寄存器0x007的位[7:6]）设置的增益级放大后，是否对应于280 mV。

过压/欠压事件

AD7770和AD7779的每路模拟输入均包括一个比较器电路，当绝对输入电压超过AINx+或AINx-引脚的AVDD1x电平时（AINx+或AINx-引脚可以单独检查），对应CHx_ERR_REG寄存器（寄存器0x04C至寄存器0x053）的CHx_ERR_AINx_OV位就会被触发。当输入电压回到低于AVDD1x的电平且回读该寄存器时，此位清零。在数据手册限值以外使用ADC会降低其线性度。例如，若通道6正模拟输入（AIN6+）超过AVDD1B电压，CH6_ERR_AINP_OV位（寄存器0x052的位1）就会置位。

同样，通过第二比较器，当输入电压低于AVSSx时，对应CHx_ERR_AINx_UV位会置位，直到电平升到AVSSx以上且回读该寄存器时才清零。图5显示了各路模拟输入中实现的两个比较器（AINx+和AINx-中均有），它们用于监控和触发过压或欠压事件。如果错误长时间存在，可能会降低器

件性能并影响其可靠性。由于比较器阈值容差，触发电平在供电轨的 ± 30 mV范围内，即过压事件为 $AVDDx \pm 30$ mV，欠压事件为 $AVSSx \pm 30$ mV。



NOTES
1. AINx IS AIN+ OR AIN-.

14627-005

图5. 各路模拟输入中的过压和欠压比较器

当这些错误被触发时，可利用SAR型转换器来诊断，将引起触发的模拟输入连接到AUXAIN+/AUXAIN-输入对。更多信息参见SAR ADC部分。

表3. CH6_7_SAT_ERR和CHx_ERR_REG_EN

寄存器	名称	位7	位6	位5	位4	位3	位2	位1	位0
0x057	CH6_7_SAT_ERR	保留		CH7_ERR_MOD_SAT	CH7_ERR_FILTER_SAT	CH7_ERR_OUTPUT_SAT	CH6_ERR_MOD_SAT	CH6_ERR_FILTER_SAT	CH6_ERR_OUTPUT_SAT
0x058	CHX_ERR_REG_EN	OUTPUT_SAT_TEST_EN	FILTER_SAT_TEST_EN	MOD_SAT_TEST_EN	AINM_UV_TEST_EN	AINM_OV_TEST_EN	AINP_UV_TEST_EN	AINP_OV_TEST_EN	REF_DET_TEST_EN

基准电压模块

基准电压检测

AD7770和AD7779基准电压由片内比较器监控，如图6所示。当任意 Σ - Δ 通道的基准电压降至0.7 V以下数微秒时，就会触发此比较器，受影响通道的对应CH_x_ERR_REF_DET位，即该通道的错误寄存器（CH_x_ERR_REG，寄存器0x04C至寄存器0x053）的位0会置1。此错误标志指示施加的基准电压不再有效的转换基准电压。当发生这种情况时，此错误可能说明内部基准电压缓冲器有故障，或基准电压源有故障。

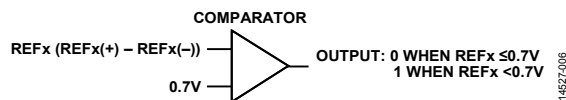


图6. 基准电压检测电路

如果基准电压检测被触发，将利用SAR ADC选择SAR输入复用器上的REF+或REF-信号来诊断基准电压源，详见“SAR ADC”部分。或者可以选择ADC输入复用器上的基准电压源，通过任意 Σ - Δ ADC测量基准电压（参见“ Σ - Δ ADC复用器”部分）。

表4. 基准电压源缓冲器工作模式

基准电压源缓冲器工作模式	REF _x +	REF _x -
使能	BUFFER_CONFIG_1, 位4 = 1; BUFFER_CONFIG_2, 位7 = 0	BUFFER_CONFIG_1, 位3 = 1; BUFFER_CONFIG_2, 位6 = 0
预充电	BUFFER_CONFIG_1, 位4 = 1; BUFFER_CONFIG_2, 位7 = 1	BUFFER_CONFIG_1, 位3 = 1; BUFFER_CONFIG_2, 位6 = 1
禁用	BUFFER_CONFIG_1, 位4 = 0	BUFFER_CONFIG_1, 位3 = 0

表5. Σ - Δ 基准电压源

ADC_MUX_CONFIG, 位[7:6]	通道0至通道3	通道4至通道7
00	REF1+/REF1-	REF2+/REF2-
01	内部基准电压源	内部基准电压源
10	AVDD1A/AVSS1A	AVDD1B/AVSS1B
11	REF1-/REF1+	REF2-/REF2+

为此，选定的基准电压必须是AVDD1A/AVSS1A，使得输入范围可以更宽，支持2.5 V基准电压而不会使调制器饱和（参见表5）。

验证基准电压时，选择基准电压缓冲器的不同工作模式（BUFFER_CONFIG_1和BUFFER_CONFIG_2寄存器），以及/或者从三个可用源中的任意一个选择不同的基准电压（ADC_MUX_CONFIG寄存器，寄存器0x015的位[7:6]），具体选项分别总结在表4和表5中。

基准电压检测错误检查器默认禁用，通过CHX_ERR_REG_EN寄存器的REF_DET_TEST_EN位（寄存器0x058的位0）可使能。

共模

诸如PGA等的共模输出（通常为 $(AVDD1+AVSSx) \div 2$ ）无内置监控功能，因此当输出不正常时，不会触发错误检查器。然而，其运行情况可通过将SAR输入复用器连接到VCM引脚电压来诊断。更多信息参见SAR ADC部分。

数字内核

ROM和MEMMAP CRC

上电期间会进行熔丝验证。为避免再生长引起熔丝错误，AD7770和AD7779内置一个纠错码(ECC)模块，它可以校正每个熔丝库的最多2个熔丝。总共有四个熔丝库。

寄存器和熔丝包含一个CRC模块，它会计算所有片内寄存器的CRC值，包括读/写寄存器、配置寄存器和测试寄存器，并存储结果。每隔几秒钟，CRC会重新计算并与存储的值进行比较。如果存储的CRC值与计算的CRC值不一致，即说明存储器映射(MEMMAP)遭到破坏。每次访问存储器映射时，就会重新计算并存储CRC。

计算CRC并与从熔丝模块本身读取的值相比较，表达式如下：

$$x^{16} + x^{14} + x^{13} + x^{12} + x^{10} + x^8 + x^6 + x^4 + x^3 + x^1 + x^0$$

在ROM验证期间发现错误或MEMMAP遭到破坏时，ROM_CRC_ERR位或MEMMAP_CRC_ERR位会分别置位。这些位位于GEN_ERR_REG_1寄存器（寄存器0x059）中。如果发生错误，应复位器件。

这些检查器默认使能，将GEN_ERR_REG_1_EN寄存器的MEMMAP_CRC_TEST_EN位和/或ROM_CRC_TEST_EN位（寄存器0x05A的位[5:4]）清零可予以禁用。

MCLK开关错误

AD7770和AD7779集成了一个内部振荡器时钟，用于在上电时初始化器件。上电之后，AD7770和AD7779将时钟控制权转交给外部振荡器。如果交接中发生错误，EXT_MCLK_SWITCH_ERR位（GEN_ERR_REG_2，寄存器0x05B的位4）会置位，指示交接未正确完成，器件利用内部振荡器工作。这种情况下可以评估AD7770和AD7779，并且可以读取或写入寄存器，但 Σ - Δ 不产生任何转换结果。通过检查转换结果，可以诊断交接是否正确完成。

此错误假定最低时钟频率为265 kHz。当外部时钟介于132 kHz和265 kHz之间时，根据内部振荡器与外部时钟之间的内部同步，可能不会触发错误。因此，如果外部时钟低于265 kHz，应设置CLK_QUAL_DIS位以禁用检查器。设置此位还会清除错误。如果外部时钟高于265 kHz且该错误被触发，应复位器件。

接口完整性

AD7770和AD7779数字数据传输的完整性很重要，否则ADC和系统之间可能发生误解，导致不正确的信息被传输和处理。

SPI传输错误

在SPI模式下使用AD7770和AD7779时，SPI接口除读取ADC数据以外，还会读取存储器映射寄存器并写入配置寄存器。它实现了多种错误检查器来检测所传输数据中的错误。这些错误不会自动消失，标志位和ALERT引脚会置位，直至回读寄存器并发出新的SPI帧为止。

无效读/写

当主机试图读取无效寄存器地址，或写入无效寄存器地址或只读寄存器时，SPI_INVALID_READ_ERR位或SPI_INVALID_WRITE_ERR位（位于GEN_ERR_REG_1寄存器中，即寄存器0x059中）会置位，并且该读/写操作会被忽略。

SCLK计数器

任何SPI处理都是8时钟周期的倍数。AD7770和AD7779内置一个计数器，当CS引脚为低电平且计数的时钟数不是8的倍数时，它会触发一个标志位，即位于GEN_ERR_REG_1寄存器（寄存器0x059）中的SPI_CLK_COUNT_ERR位。它在CS引脚返回高电平时置位。如果执行的是写操作，而SCLK时钟线包含的SCLK脉冲数不正确，则不会将该值写入所寻址的寄存器，写操作会被中止。

为验证处理是否正确完成，建议读取错误被触发时试图写入的寄存器。

CRC校验和错误

如果使能SPI CRC（寄存器0x05A的位0），则会将8个CRC位附加于所有SPI处理，如图7所示。

如果AD7770和AD7779计算的CRC与主机传输的CRC不一致，就会触发CRC错误，SPI_CRC_ERR位（寄存器0x059的位0）、ALERT引脚和Σ-Δ报头中的ALERT位置位，直至回读寄存器为止。收到的消息会被忽略。

SPI CRC仅影响读/写寄存器映射命令和SAR输出转换。

计算一个写操作的CRC时，使用R/W位、7个地址位和数据位。

AD7770和AD7779将8个CRC位追加到每个传输的数据上。如果前一命令是写入寄存器命令，则SDO引脚移出之前收到的数据。

如果该命令是回读寄存器命令，则AD7770和AD7779利用收到的回读命令的R/W位、7位地址和来自寻址寄存器的回读数据计算CRC。

如果SPI接口回读SAR转换结果，则利用b0000报头和SAR转换数据的12位计算CRC。

要从SPI接口回读SAR结果，应将位于GENERAL_USER_CONFIG寄存器（寄存器0x012）的SAR_DIAG_MODE_EN位置1。

CRC校验和通过以下多项式计算：

$$x^8 + x^2 + x + 1$$

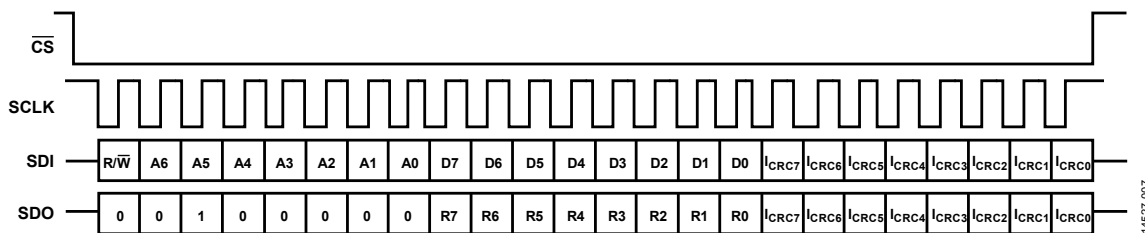


图7. 带CRC的SPI

Σ-Δ转换

Σ-Δ转换结果可通过数据输出接口或SPI接口回读。

在引脚控制模式下，接口通过FORMAT0和FORMAT1引脚选择。在SPI控制模式下，必须将SPI_SLAVE_MODE_EN位置1以通过SPI接口输出ADC数据，而不是通过默认选择的DOUT接口。

来自Σ-Δ的回读数据格式包含每通道的32位、8个报头位和24个数据位，如图2所示。默认情况下，Σ-Δ的8个报头位包含一个警报位（其提供与ALERT引脚相同的信息）、数据的通道来源以及4个CRC位，如图3所示。

CRC利用来自双配对（例如：通道0和通道1、通道2和通道3、通道4和通道5、通道6和通道7）的数据计算。总共使用

56位，举例而言，对于第二个通道对（通道2和通道3），具体情形如下：

$$\begin{aligned} 56 \text{位} &= \text{警报位} + 3 \text{个ADC通道位(010)} + \\ &24 \text{个数据位(通道2)} + \text{警报位} + \\ &3 \text{个ADC通道位(011)} + 24 \text{个数据位(通道3)} \end{aligned}$$

第一配对通道包含CRC MSB，第二配对通道包含CRC LSB。

如果收到的数据与追加的CRC不匹配，则会忽略ADC数据。

当任一接口错误被触发时，ALERT引脚置位并保持该状态，直至读取错误寄存器，即直至成功执行新的SPI处理为止。

SPI错误检查器默认禁用，但可通过GEN_ERR_REG_1_EN寄存器（寄存器0x05A）使能。

电源

当AD7770和AD7779初始化，而器件正在运行时，会执行进一步监控以检查电平，确定是否发生了复位。

内部低压差稳压器(LDO)状态

AD7770和AD7779有两个用于模拟模块的片内LDO (ALDO1和ALDO2)，以及一个用于数字内核的LDO (DLDO)。内部比较器监控各LDO输出电平，若电压超过预定义阈值电平，就会产生错误标志。

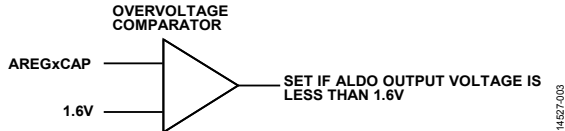


图8. 模拟LDO监控器

如果三个LDO中任意一个的电压降至阈值以下数微秒，对应位就会置位，具体而言是：ALDO1_PSM_ERR、ALDO2_PSM_ERR或DLDO_PSM_ERR，位于GEN_ERR_REG_2寄存器中（寄存器0x5B的位[2:1]）。

需要时，设置BUFFER_CONFIG_2寄存器（寄存器0x01A）的位[2:0]可以独立过驱这些内部LDO，并将外部电源直接施加于AREG1CAP、AREG2CAP或DREGCAP引脚。这种情况下会检测外部输出电压。

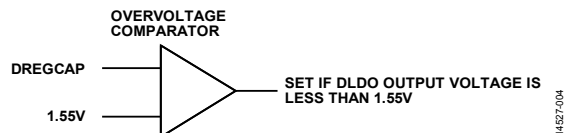


图9. 数字LDO监控器

所有三个检查器均可通过GEN_ERR_REG_2_EN（寄存器0x05C的位[3:2]）分别使能/禁用。

当三个错误检查器中的任意检查器被触发时，可通过如下方式来验证：使用片内SAR ADC并将SAR输入上的多路复用器连接到对应LDO，如“SAR ADC”部分所述。

可以手动触发内部监控器电平以检查检测器是否正常工作，方法是适当地设置寄存器0x05C的位[1:0]，即LDO_PSM_TRIP_TEST_EN位。这些位可将比较器窗口阈值提高到LDO输出以上，迫使比较器触发。

复位和上电

在下述任一情况下，AD7770和AD7779寄存器可复位到默认值：

- 上电过程中，当LDO达到最低电平并触发上电复位(POR)电路时。
- 在RESET输入引脚上引入一个脉冲。建议在器件刚刚上电之后采取这一做法，以保证器件正确初始化。
- 按照对应序列写入GENERAL_USER_CONFIG_1寄存器的SOFT_RESET位（寄存器0x011的位[1:0]），例如先写入SOFT_RESET = 11，再写入SOFT_RESET = 10，以此类推。
- 通过SDI引脚连续输入64个1。

无论何种情况，AD7770和AD7779都会复位，因此RESET_DETECT位（GEN_ERR_REG_2，寄存器0x05B的位5）有效。

AD7770和AD7779会保持复位状态，直至所有LDO输出均处于正确的电平。RESET_DETECT位置位说明软件或硬件复位已发生。例如，RESET_DETECT位检测到RESET引脚上的毛刺。

当RESET_DETECT位置位时，在SPI控制模式下读取GEN_ERR_REG_2寄存器（寄存器0x05B），或在SPI和引脚控制模式下切换SYNC_IN引脚状态，可将该位清零。

SAR ADC

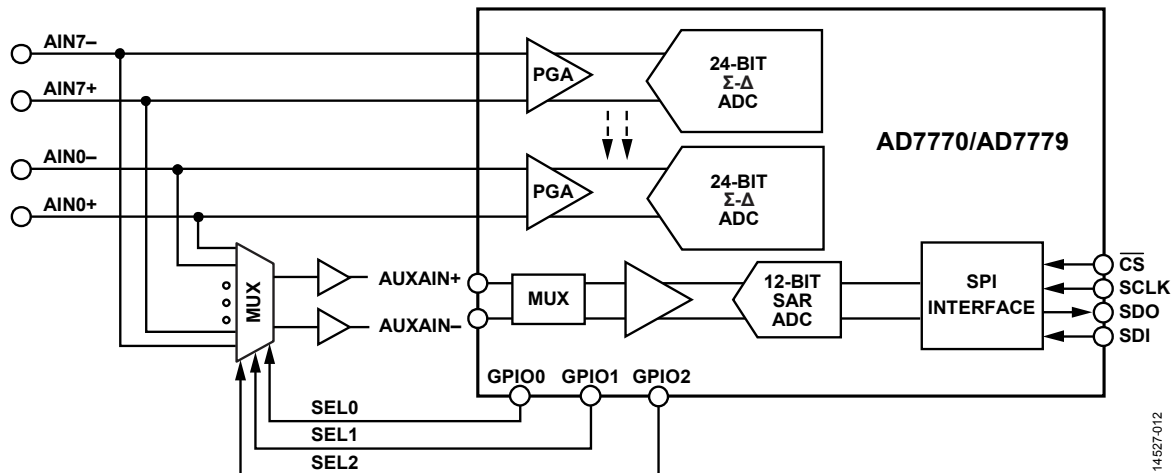


图10. 用于诊断的SAR ADC

AD7770和AD7779的SAR ADC用于上述许多诊断功能，包括片内和系统级诊断功能。它独立于主ADC通道（即AVDD4和AVSS4引脚）进行控制并供电，因此最好利用SAR来执行这些功能，以免中断主ADC转换。同使用另一个 Σ - Δ ADC通道进行诊断相比，使用SAR进行诊断可降低常见故障发生风险，因为SAR使用SPI引脚而非数据输出接口来输出ADC数据。使用外部多路复用器（如图10所示，这样选择线路可由AD7770和AD7779通用输入/输出(GPIO)引脚及一些信号调理电路控制），可以使能SAR ADC诊断信号通道，而不必腾出其他专门用于系统测量功能的 Σ - Δ ADC。

当SAR ADC通过SAR_DIAG_MODE_EN位（寄存器0x012的位5）使能时，所有从SDO引脚线路移出的数据都来自SAR ADC，因此 Σ - Δ ADC可以同时使用DOUT接口而不会中断。

诊断多路复用器

SAR ADC之前有一个多路复用器（如图11所示），允许选择一对外部引脚(AUXAIN+/AUXAIN-)和不同片内电源、信号、LDO输出电压、基准电压源、芯片温度等。

表6列出了所有可通过多路复用器连接到SAR ADC的可能节点，其中一些用于监控目的，已在上文中提到。此多路复用器通过GLOBAL_MUX_CONFIG寄存器（寄存器0x016的位[7:3]）控制。根据这些位的配置，SAR ADC输入连接不同的信号，如表6所示。当上述错误之一被触发时，如果对应信号可连接到SAR输入，那么SAR ADC就能监控其电平，因此它可用于诊断目的。

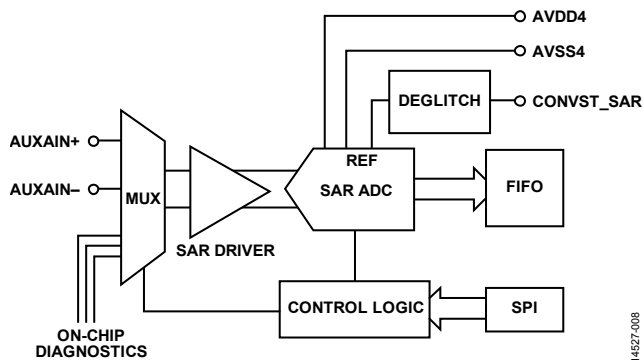


图11. SAR ADC信号链，包括多路复用器、驱动放大器、ADC和逻辑电路

表6. SAR多路复用器输入

GLOBAL_MUX_CTRL	SAR AIN+ ¹	SAR AIN- ¹	衰减÷6
00000	AUXAIN+	AUXAIN-	否
00001	DV _{BE}	AVSSx	否
00010	REF1+	REF1-	否
10011	REF2+	REF2-	否
10100	REF_OUT	AVSSx	否
10101	VCM	AVSSx	否
10110	AREG1CAP	AVSSx	是
10111	AREG2CAP	AVSSx	是
11000	DREGCAP	DGND	是
11001	AVDD1A	AVSSx	是
11010	AVDD1B	AVSSx	是
11011	AVDD2A	AVSSx	是
11100	AVDD2B	AVSSx	是
11101	IOVDD	DGND	是
11110	AVDD4	AVSSx	否
11111	DGND	AVSSx	是
10000	DGND	AVSSx	是
10001	DGND	AVSSx	是
10010	AVDD4	AVSSx	是
10011	REF1+	AVSSx	否
10100	REF2+	AVSSx	否
10101	AVSSx	AVDD4	是

¹ AVSSx代表AVSS1至AVSS4引脚

Σ-Δ型ADC多路复用器

只要PGA之前的信号路径上有一个多路复用器(参见图1),那么每个Σ-Δ型ADC也可用于诊断目的,转换器输入可以连接到零电平、正满量程、负满量程或280 mV固定差分信号,以验证通道是否正常工作,如图12所示。

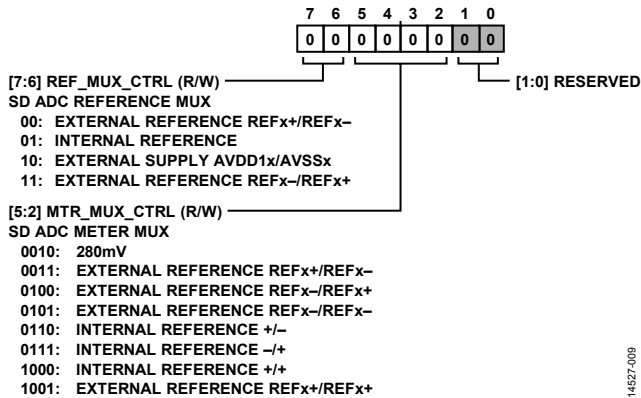


图12. 用于选择ADC基准电压源和输入的ADC_MUX_CONFIG寄存器

诊断多路复用器通过目标通道的CH_x_CONFIG寄存器的CH_x_RX位使能,然后便可通过ADC_MUX_CONFIG寄存器的MTR_MUX_CTRL位(寄存器0x015的位[5:2])控制该多路复用器。因此,该内部多路复用器也可用于诊断目的,如“PGA增益”部分和“基准电压检测”部分所述。

AD7770和AD7779有一些特性支持用户监控内部模块,在警报出现时进行诊断,以及验证错误是否存在。器件还可以应用不同方法来更正这些错误。所有这些特性使AD7770和AD7779成为需要诊断功能以实现功能安全的应用的理想解决方案。