

### 温度センサ内蔵、8チャンネル、I<sup>2</sup>C、12ビット SAR ADC AD7291 の評価用ボード

#### 特長

AD7291のフル機能評価用ボード

接続オプション

アナログ・バイアスアップ回路を内蔵

システム・デモストレーション・プラットフォーム(SDP)と組み合わせて使用してPCから制御

制御用PCソフトウェア

#### 評価用ボードの説明

EVAL-AD7291SDZは、AD7291のすべての機能を容易に評価できるようにデザインされたフル機能評価用ボードです。この評価用ボードは、システム・デモストレーション・プラットフォーム(SDP)のコネクタ(J1)を介して制御することができます。SDPボードを使うと、AD7291評価ソフトウェアを使ってPCのUSBポートを経由して評価用ボードを制御することができます。

実装部品としては、ADP1706ロー・ドロップアウトCMOSリニアレギュレータ、AD8022高速低ノイズアンプ、AD8066高性能145 MHz FastFET™アンプなどがあります。

この評価用ボードはアナログ・バイアスアップ回路を内蔵しています。バイポーラ信号は、VIN SMB コネクタを介して入力し、内蔵バイアスアップ・バッファ回路を使ってバイアスします。バイアスアップされた信号は BIASED\_VIN2 SMB に出力されるので、SMB—SMB 間ケーブルを使って8個のVINx SMB コネクタの1つに加えることができます。

様々な接続オプションは、評価用ボードのハードウェアのセクションで説明します。このボードをスタンドアロン動作に設定する際は、このユーザー・ガイドの接続オプションのセクションを参照してください。

#### デバイスの説明

AD7291は、温度センサーを内蔵した8チャンネル12ビット逐次比較型ADCです。このデバイスは3.3V単電源で動作し、I<sup>2</sup>C® 互換インターフェースを内蔵しています。各AD7291は、I<sup>2</sup>Cインターフェースと互換性を持つ2線式シリアル・インターフェースを内蔵しています。

AD7291は、予め設定しておいた、変換対象チャンネルのシーケンスを選択できるようにするプログラマブルなシーケンスを提供しています。このデバイスは2.5Vリファレンス電圧を内蔵しており、外付けリファレンスを使うときにはこれをディスエーブルすることができます。

AD7291は、高精度バンドギャップ温度センサーを内蔵しており、12ビットADCにより温度を監視しデジタル化して分解能0.25°Cで出力します。

AD7291の仕様全体はAD7291データ・シートに記載されており、アナログ・デバイセズから提供しています。評価用ボードを使用する際には、データ・シートとこのユーザー・ガイドを組み合わせてご使用ください。

#### 機能ブロック図

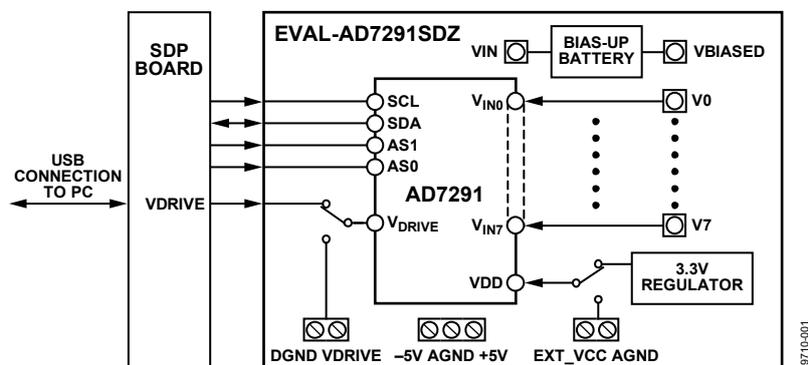


図 1.

最終ページの重要なご注意と法的条項をお読みくださるようお願いいたします。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2011 Analog Devices, Inc. All rights reserved.

Rev. A

## 目次

特長.....	1	ソフトウェアのインストレーション.....	5
評価用ボードの説明.....	1	ソフトウェアの動作.....	5
デバイスの説明.....	1	メイン・ウインドウ.....	6
機能ブロック図.....	1	コマンド・レジスタ.....	7
改訂履歴.....	2	アラート上下限值.....	7
評価用ボードのハードウェア.....	3	ADC サンプル/連続サンプル.....	7
電源.....	3	評価用ボードの回路図とアートワーク.....	9
接続オプション.....	3	オーダー情報.....	13
ソケット/コネクタ.....	4	部品表.....	13
評価用ボード・ソフトウェア.....	5		

## 改訂履歴

### 6/11—Rev. 0 to Rev. A

#### Changes to Features and Evaluation Board Description

Sections.....	1
Changes to Table 1 and Table 2.....	3
Changes to Figure 9 Through Figure 14.....	8
Changes to Bill of Materials, Table 3.....	12

### 3/11—Revision 0: Initial Version

## 評価用ボードのハードウェア

### 電源

電源と信号を評価用ボードに接続する前に、すべての接続位置が必要とされる動作モードに従っていることを確認するよう注意してください。

この評価用ボードとSDPボードを組み合わせて使用する場合、+5 V、-5 V、GNDをコネクタJ2に接続してください。V<sub>DRIVE</sub>はSDPボードから、V<sub>DD</sub>は内蔵レギュレータから、それぞれ供給されます。各電源はEVAL-AD7291SDZ上で10 μFと0.1 μFのコンデンサでデカップリングされています。このボードでは一枚のグラウンド・プレーンを使って高周波ノイズ干渉の影響を小さくしています。

表 1. 接続オプション

Link No.	Position	Function
LK1	Inserted	This link option pulls the AD7291 V <sub>IN0</sub> input to GND via a 10 kΩ resistor.
LK2	Inserted	This link option pulls the AD7291 V <sub>IN1</sub> input to GND via a 10 kΩ resistor.
LK3	Inserted	This link option pulls the AD7291 V <sub>IN6</sub> input to GND via a 10 kΩ resistor.
LK4	Inserted	This link option pulls the AD7291 V <sub>IN7</sub> input to GND via a 10 kΩ resistor.
LK5	Position A	Connects the PD/RST pin to V <sub>DRIVE</sub> voltage.
LK6	Position A	When in Position A, the 3.3 V V <sub>CC</sub> supply is supplied by the on-board regulator, ADP1706.
LK7	Position A	When in Position A, the V <sub>DRIVE</sub> supply is taken from the SDP board via VIO_CONNECTOR.
LK8	Inserted	When inserted, the V <sub>REF</sub> signal is connected to the V <sub>REF</sub> test point.
LK9	Inserted	When inserted, the buffered internal reference voltage is divided by a factor of 3 and used as the bias input for U10.
LK10	Inserted	This link option pulls the AD7291 V <sub>IN2</sub> input to GND via a 10 kΩ resistor.
LK11	Inserted	This link option pulls the AD7291 V <sub>IN3</sub> input to GND via a 10 kΩ resistor.
LK12	Inserted	This link option pulls the AD7291 V <sub>IN4</sub> input to GND via a 10 kΩ resistor.
LK13	Inserted	This link option pulls the AD7291 V <sub>IN5</sub> input to GND via a 10 kΩ resistor.
LK14	Inserted	This link option connects +5 V to Pin 1 of J1.
LK20	Position A	In Position A, the buffered internal reference is used as the bias input for U10.
SL1	Position B	Buffered output from SMA Connector V7 is routed to SMB Connector BUFF_V7.
SL2	Position A	In Position A, there is no amplifier included in the Analog Input Channel V <sub>IN1</sub> path.
SL3	Position B	Buffered output from SMA Connector V0 is routed to SMB Connector BUFF_V0.
SL4	Position B	In Position B, there is an amplifier included on the Analog Input Channel V <sub>IN0</sub> path.

### 接続オプション

表 1に、評価用ボードを梱包する際に設定した接続位置を示します。接続は、SDPボードから制御信号とV<sub>DRIVE</sub>を供給するように設定してあります。

評価用ボードを使用する前に、複数の接続オプション(LKx)とハンダ接続(SLx)オプションを設定して該当する動作セットアップを選択する必要があります。デフォルト接続位置を表 1に、これらのオプション機能を表 2に、それぞれ示します。

## ソケット/コネクタ

この評価用ボードにはAD7291の動作に関するSMB入力ソケットが16個あります。これらのソケットの機能を表2に示します。

表2.ソケット/コネクタの機能

Socket	Function
BIASED_VIN2	SMB socket for the output of the bias up circuit
BUFF_V0	SMB socket for the buffered V0 input (SL3 must be in Position A and SL4 must be in Position B)
BUFF_V7	SMB socket for the buffered V7 input (SL1 must be in Position A)
EXT_OFFSET	SMB socket for an external bias input, which is applied to U10
J3	V0 SMB socket for a single-ended input that is applied to the $V_{IN0}$ pin of the AD7291
J4	V1 SMB socket for a single-ended input that is applied to the $V_{IN1}$ pin of the AD7291
J5	V6 SMB socket for a single-ended input that is applied to the $V_{IN6}$ pin of the AD7291
J6	V7 SMB socket for a single-ended input that is applied to the $V_{IN7}$ pin of the AD7291
J8	V2 SMB socket for a single-ended input that is applied to the $V_{IN2}$ pin of the AD7291
J9	V3 SMB socket for a single-ended input that is applied to the $V_{IN3}$ pin of the AD7291
J10	V4 SMB socket for a single-ended input that is applied to the $V_{IN4}$ pin of the AD7291
J11	V5 SMB socket for a single-ended input that is applied to the $V_{IN5}$ pin of the AD7291
J12	SMB socket connected to the $V_{REF}$ pin of the AD7291 (by default the internal reference is used)
J13	SMB socket connected to the $\overline{PD/RST}$ pin of the AD7291
VIN	SMB socket to connect input to the bias-up circuit
VREF_BUFF	SMB socket for the output of the buffered reference

## 評価用ボード・ソフトウェア

### ソフトウェアのインストール

AD7291評価キットには、CDに自己インストール型のソフトウェアが添付されています。このソフトウェアは、Windows® XP (SP2)とWindows Vista® (32ビット)に互換です。セットアップ・ファイルが自動的に実行されない場合は、CDから**setup.exe**を実行することができます。

評価ソフトウェアをインストールした後に、評価用ボードとSDPボードをPCのUSBポートに接続し、評価システムがPCを接続する際に正しく認識されたことを確認してください。

1. CDからのインストールが完了した後、電源のセクションの説明に従ってAD7291評価用ボードをパワーアップさせます。SDPボード(コネクタA)をAD7291評価用ボード(コネクタJ1)に接続し、次に添付ケーブルを使ってPCのUSBポートに接続します。
2. 評価システムが検出されると表示されるダイアログ・ボックスに従って進みます。これによりインストールが完了します。

### ソフトウェアの動作

ソフトウェアを起動するときは、次のステップに従ってください。

1. **Start**メニューで、**Analog Devices – AD7291 > AD7291 Evaluation Software**を選択します。ソフトウェアのメイン・ウィンドウが表示されます(図 3参照)。
2. ソフトウェアを起動したとき評価システムがUSBポートに接続されていない場合、接続エラーが表示されます(図 2参照)。評価用ボードをPCのUSBポートに接続して、数sec待った後、**Rescan**をクリックします。表示される指示に従ってください。

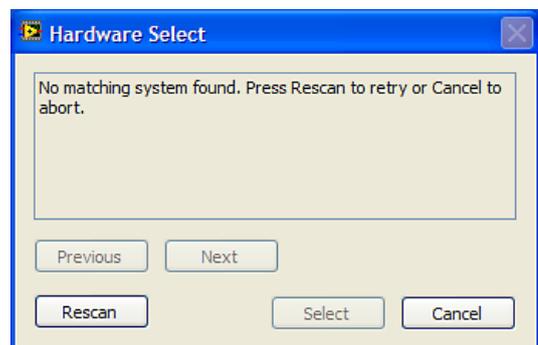


図 2.接続エラー警告

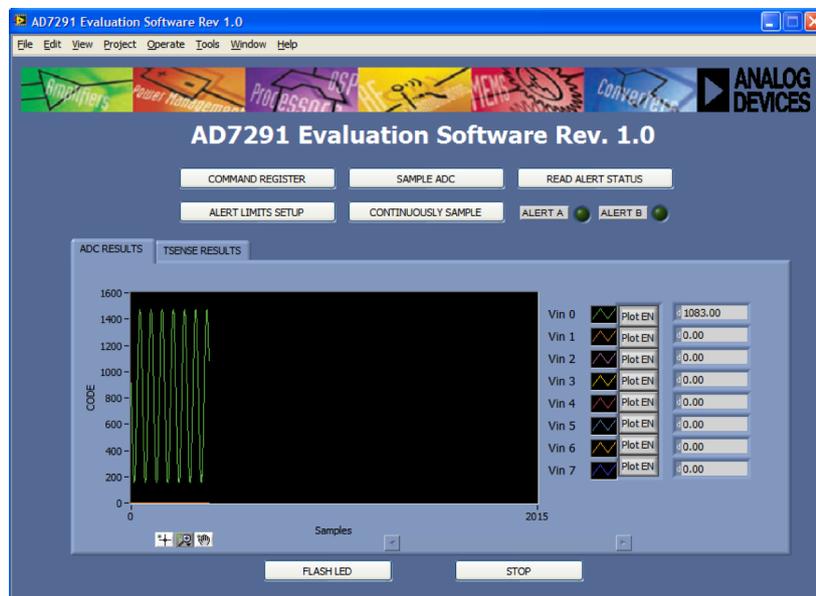


図 3.メイン・ウィンドウ

## メイン・ウインドウ

図 4にAD7291評価ソフトウェアのメイン・ウインドウを示します。デバイスは、**COMMAND REGISTER**ボタンを使って設定することができます。

**CONTINUOUSLY SAMPLE** または **SAMPLE ADC** の選択に応じてサンプルを連続して、または 1 個ずつ取得することができます。

AD7291には 9 対のリミット・レジスタがあります。各対は、各アナログ入力チャンネルと内蔵温度センサーに対する変換の上限と下限を格納します。これらは**ALERT LIMITS SETUP**ボタンで設定することができます。これらの上下限値を超えると、

ALERT AインジケータまたはALERT Bインジケータが赤に変わります。警告上下限値の詳細は、**READ ALERT STATUS**をクリックして何時でも確認できます。

ウインドウの下部に、AD7291データがグラフ表示されます。データ・ディスプレイ・ウインドウのタブ設定を使うと、ADCアナログ入力チャンネル変換結果の表示と内部温度センサー結果の表示を切り替えることができます。図 4に、 $V_{IN0}$  の連続アナログ入力チャンネル変換結果を示します。図 4に、**TSENSE RESULTS**タブを選択した状態のメイン・パネルを示します。

このウインドウの **FLASH LED** をイネーブルすると、SDP ボードのオレンジ色の **LED1A** が点滅するので、デバッグ・ツールとして役立ちます。

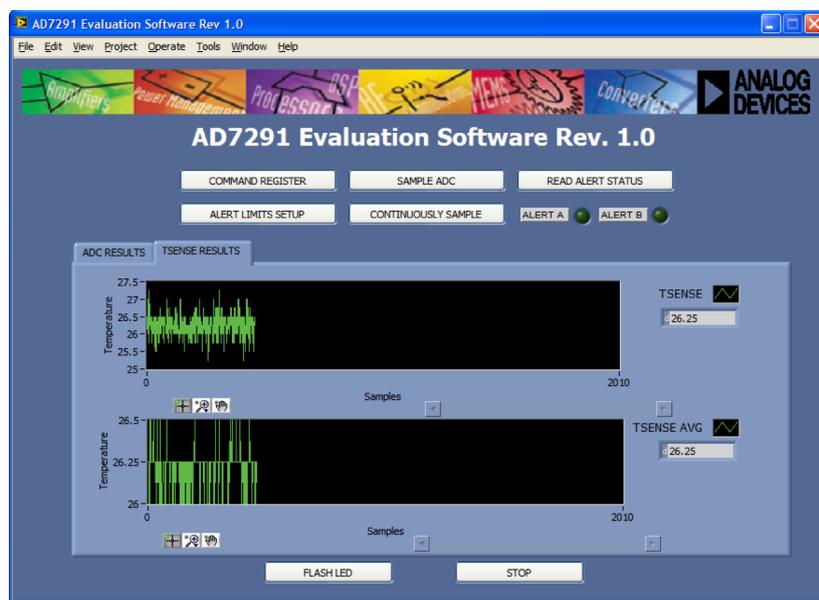


図 4. TSENSE結果とTSENSE平均結果を表示するAD7291メイン・ウインドウ

## コマンド・レジスタ

コントロール・レジスタを設定する前に、**AD7291**データ・シートのコマンド・レジスタ・セクションを参照してください。コマンド・レジスタを設定するときは、**COMMAND REGISTER**をクリックします(図4参照)。

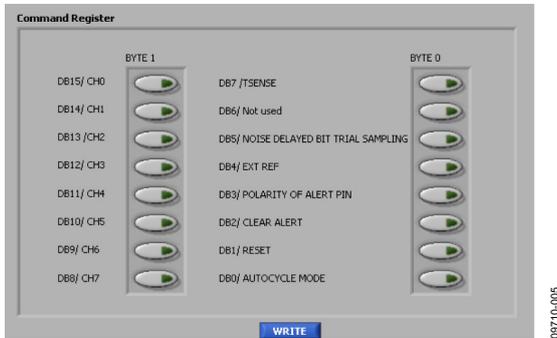


図 5. コマンド・レジスタ

シーケンス内で、変換に必要な ADC チャンネルを選択します。内部温度センサーをイネーブルするときは、**DB7/TSENSE** を選択します。

**DB5/NOISE DELAYED BIT TRIAL SAMPLING**をイネーブルすると、 $I^2C$ バス上に動作がある場合、クリティカル・サンプリング間隔とビット・トライアルが遅延されるので、**AD7291**のDC性能が向上します。

**ALERT** ピンのアクティブ極性は、**DB3/POLARITY OF ALERT PIN** がイネーブルされると、アクティブ・ローに設定されます。逆に、このビットをディスエーブルすると、アクティブ・ハイ動作に設定されます。

**DB2/CLEAR ALERT** では、アラート・ステータス・レジスタ値をクリアします。アラート・ステータス・レジスタ値をクリアした後は、このビットをロジック 0 に再設定して、以後のアラートを検出できるようにする必要があります。

コマンド・レジスタの**DB1/RESET**ビットをイネーブルすると、コマンド・レジスタ自体を含む**AD7291**のすべての内部レジスタ値がそれぞれのデフォルト値へリセットされます。リセット完了後にこのビットをディスエーブルして、内部レジスタを再設定できるようにしてください。

**DB0/AUTOCYCLE MODE**では、自動サイクル・モードをイネーブルします。自動サイクル・モードでは、チャンネル(アナログ入力チャンネルと温度センサー・チャンネル)の選択したシーケンスを連続的に変換するように**AD7291**を設定します。このため、システム・モニタリングに最適な動作モードになります。

このモードでは、ユーザ・インターフェースにアナログ入力チャンネルの変換結果は表示されません。

**WRITE** をクリックすると、コントロール・レジスタが更新されます。

## アラート上下限值

**AD7291**には 9 対のリミット・レジスタがあります。各対は、各アナログ入力チャンネルと内蔵温度センサーに対する変換の上限と下限を格納します。リミット・レジスタの各対には、対応するヒステリシス・レジスタがあります。アラート上下限值と対応するヒステリシス・レジスタを設定するときは、メイン・ウィンドウの**ALERT LIMITS SETUP**をクリックします。

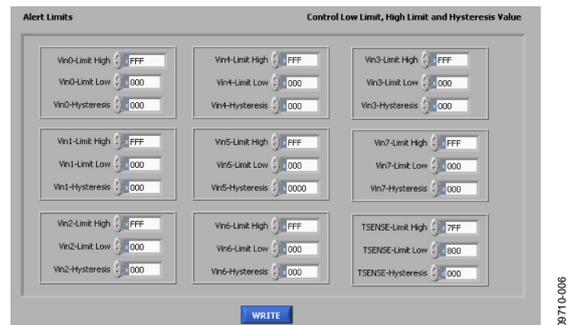


図 6. アラート上下限值の設定

変換結果がリミット・レジスタにより設定された上限または下限の外側になったとき、**AD7291**はハードウェアから警報を発生します。上下限値を超えると、メイン・ウィンドウの**ALERTA**インジケータと**ALERTB**インジケータが赤に変わります(図7参照)。アラート・レジスタAはアナログ電圧変換チャンネルの警告を、アラート・レジスタBは内部温度センサーの警告を、それぞれ格納しています。

アラート・ステータスの詳細については、フロント・パネルの**READ ALERT STATUS**をクリックします。例えば、 $V_{IN0}$  下限、**TSENSE** AVG上限、**TSENSE**上限を超えたときの例を図8に示します。

## ADCサンプル/連続サンプル

選択したチャンネルのサンプル・データを収集するときは、**SAMPLE ADC**または**CONTINUOUSLY SAMPLE**をクリックします。両ボタンはメイン・ウィンドウの中程にあります。サンプリングを停止するときは、**CONTINUOUSLY SAMPLE**を再度クリックします。

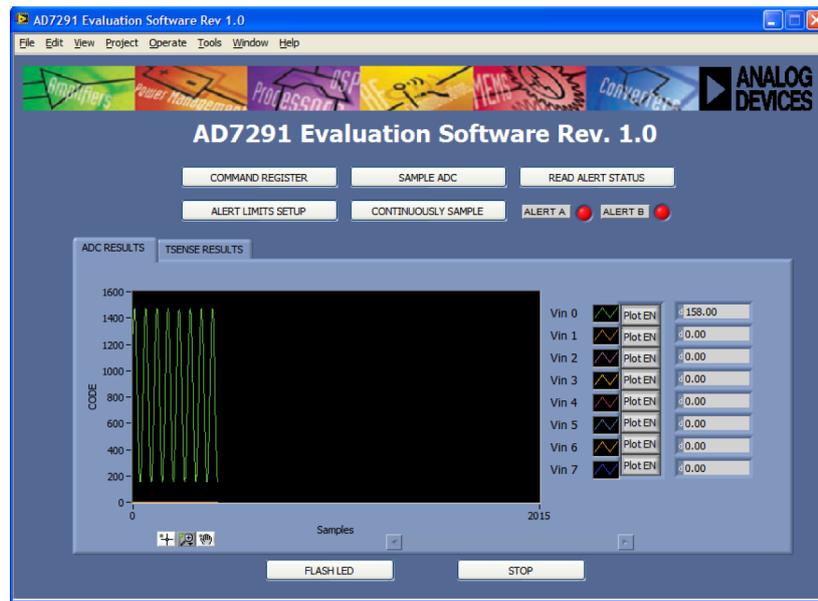


図 7.ALERT AインジケータとALERT Bインジケータで警報発生を表示するAD7291メイン・ウィンドウ

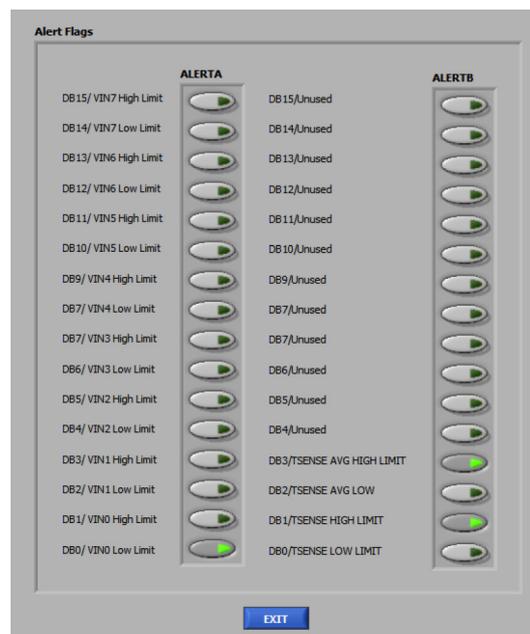


図 8.アラート・ステータスの表示

評価用ボードの回路図とアートワーク

600-01260

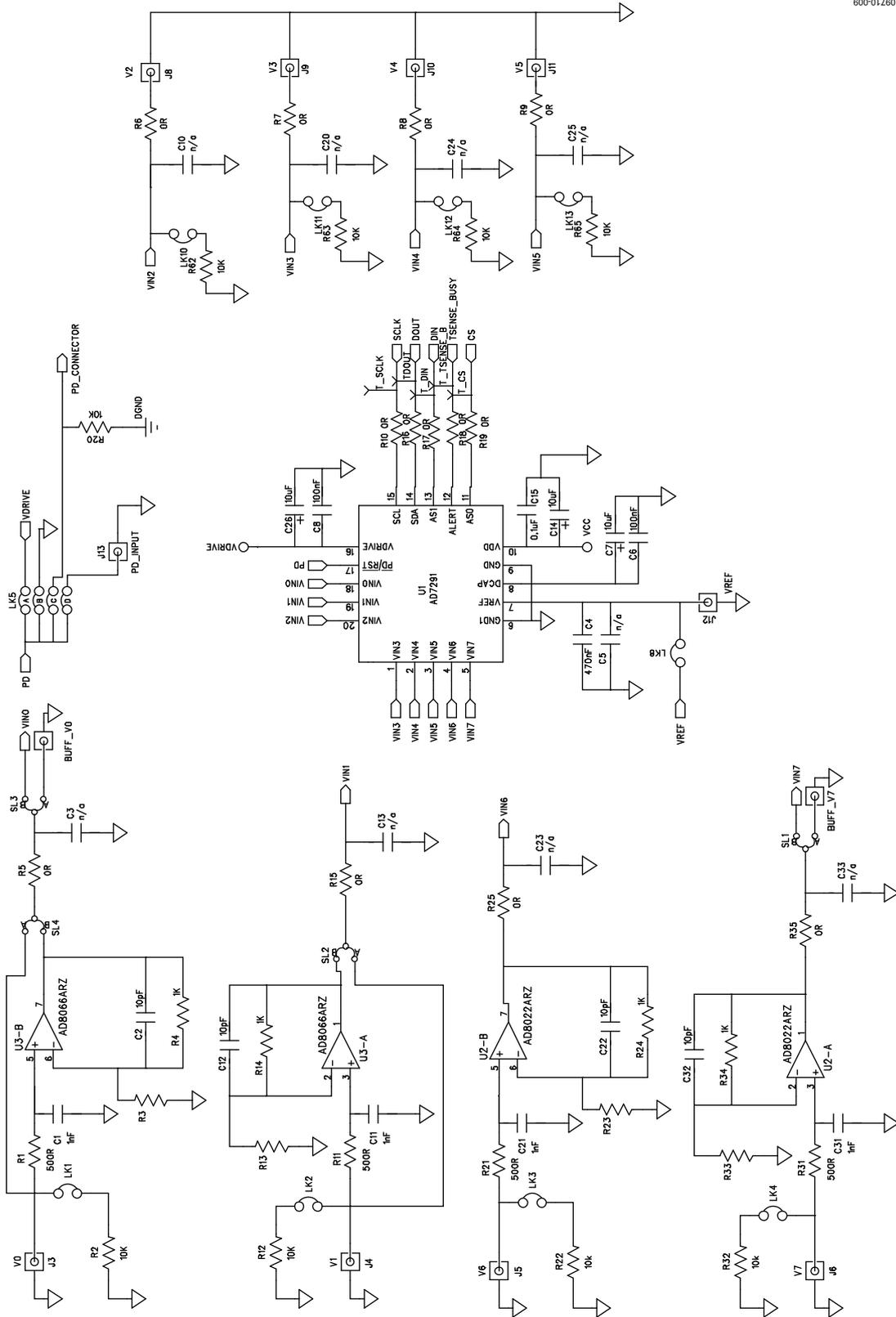
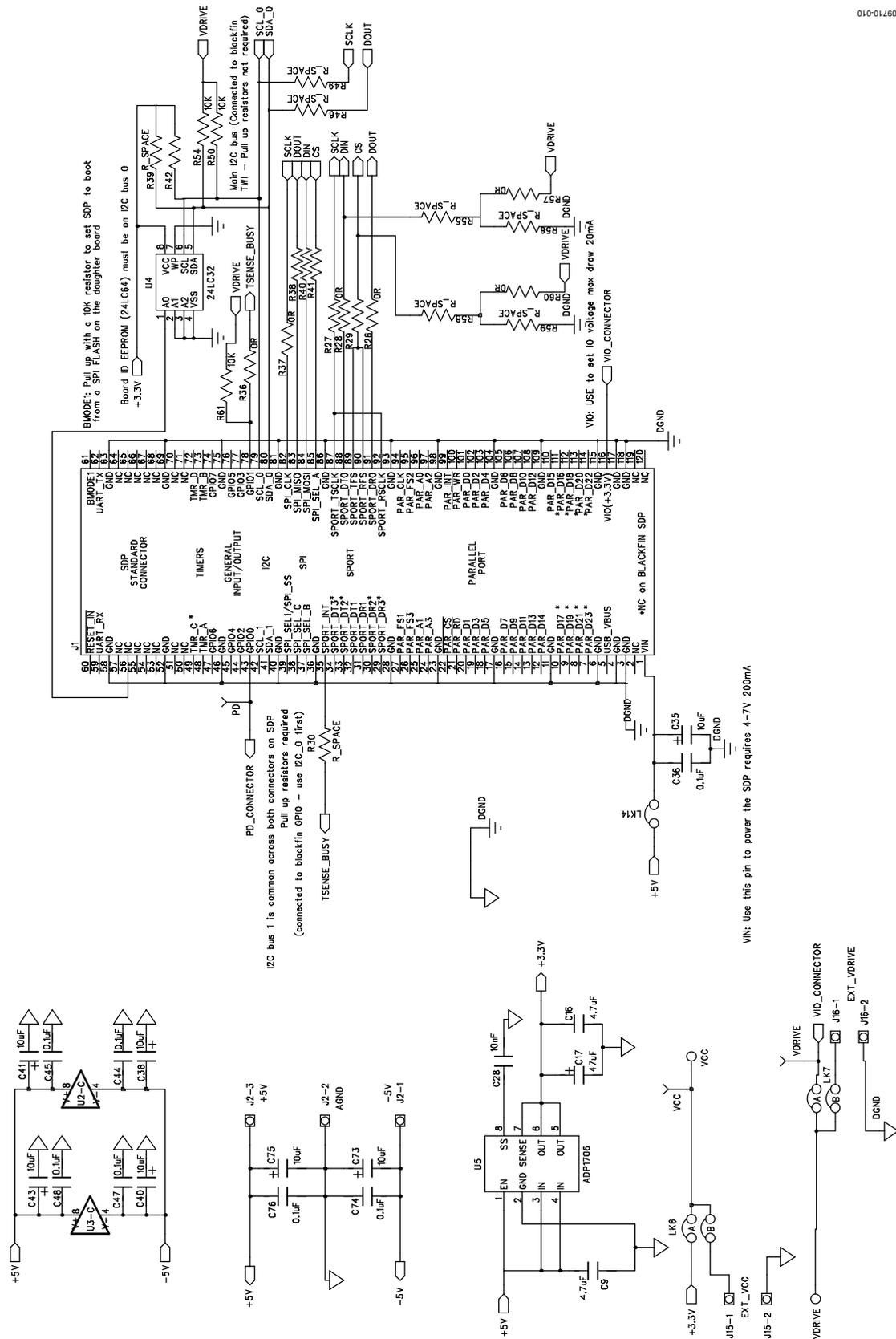


図 9. EVAL-AD7291SDZの回路図 - 1/3

09710-1010



10. EVAL-AD7291SDZの回路図 2/3

110-01260

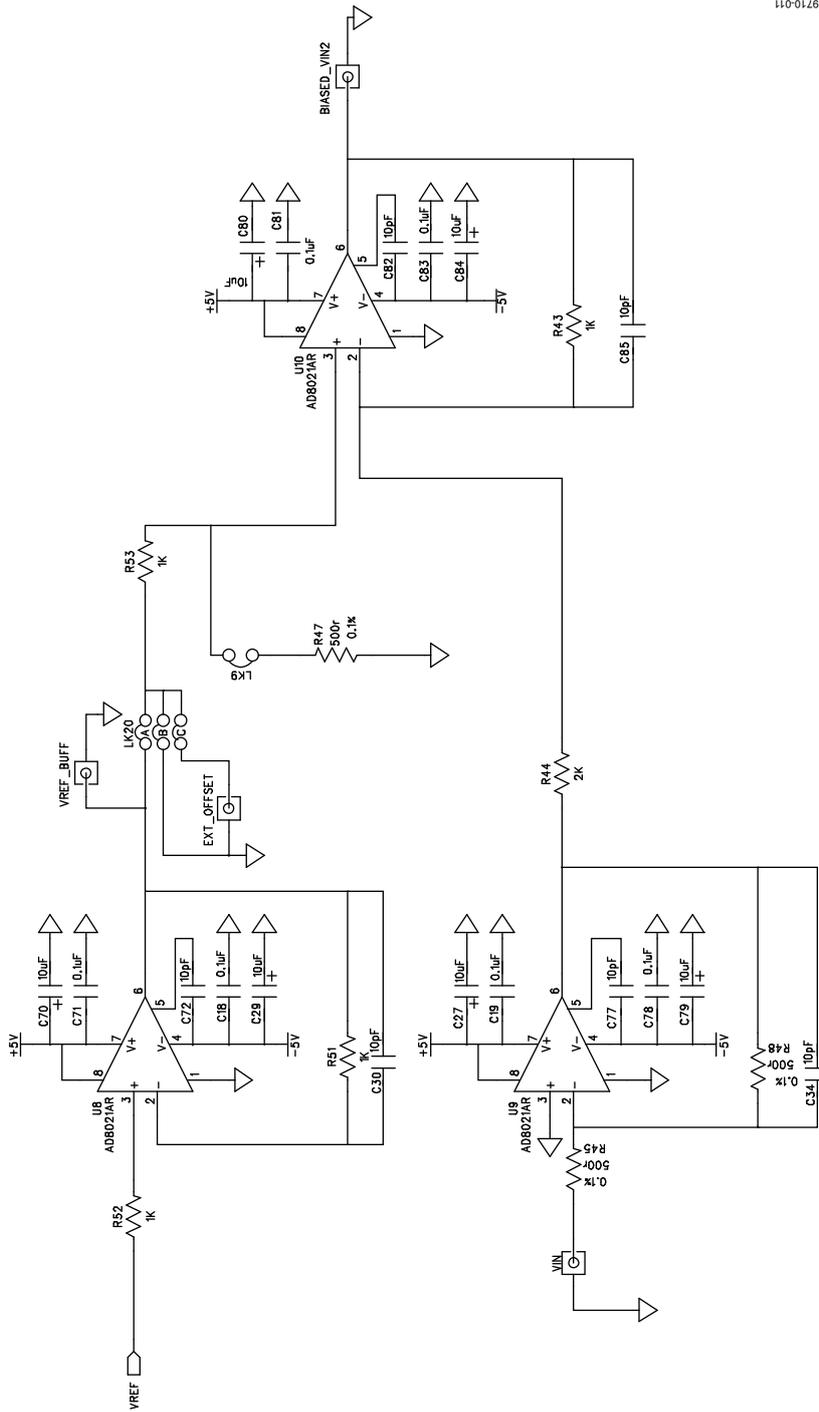
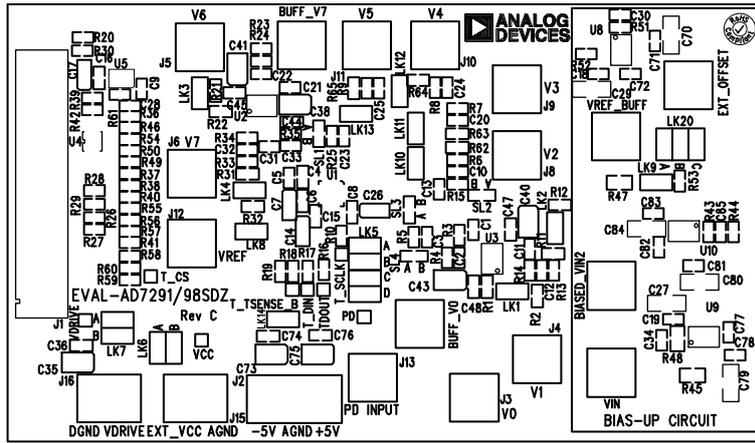
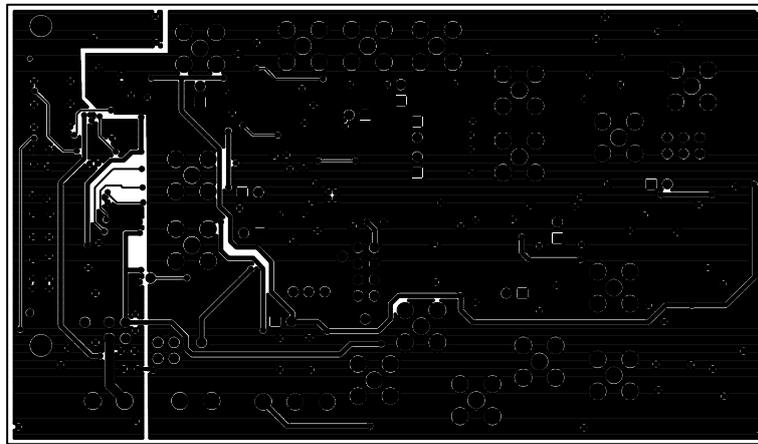


図 11. EVAL-AD7291SDZの回路図 — 3/3



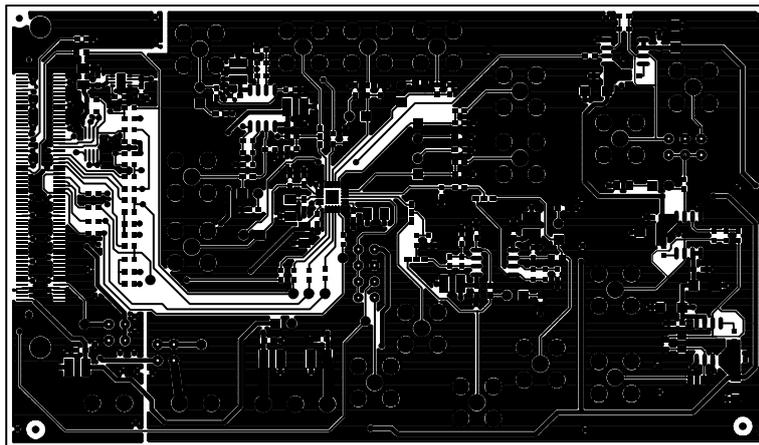
09710-012

図 12.部品面のアートワーク



09710-013

図 12.ハンダ面のアートワーク



09710-014

図 13.部品面のシルクスクリーン

## オーダー情報

## 部品表

表 3.

Reference Designator	Part Type	Value	Tolerance	Part Description	Part Number	Stock Code
C1, C11, C21, C31	Capacitor	1 nF	0.1	50 V X7R multilayer ceramic capacitor	U0603R102KCT	FEC 9406174
C2, C12, C22, C30, C32, C34, C72, C77, C82, C 85,	Capacitor	10 pF	0.05	50 V NPO multilayer ceramic capacitor	06035A100JAT2A	FEC 499110
C3, C5, C7, C10, C13, C20, C23, C24, C25, C33	Not inserted	N/A	N/A	0603 capacitor spacing	N/A	N/A
C4	Capacitor	10 $\mu$ F	0.2	6.3 V X5R ceramic capacitor	C0603C106M9PACTU	FEC 1288201
C6, C8, C15, C36, C44, C45, C47, C48, C74, C76	Capacitor	100 nF	0.05	16 V X7R ceramic capacitor	0603YC104JAT2A	FEC 432210
C9, C16	Capacitor	4.7 $\mu$ F	0.1	10 V X7R multilayer ceramic capacitor 603	C0603C475K8PAC 7867	FEC 1572625
C14, C26	Capacitor	10 $\mu$ F	0.1	10 V SMD tantalum capacitor	TAJA106K010R	FEC 197130
C17	Capacitor	47 $\mu$ F	0.2	SMD tantalum capacitor	TAKA106010R	FEC 1658411
C18, C19, C71, C78, C81, C83	Capacitor	0.1 $\mu$ F	0.1	16 V X7R multilayer ceramic capacitor	B0603R104KCT	FEC 9406140
C27, C29, C70, C79, C80, C84	Capacitor	10 $\mu$ F	0.2	16 V X5R multilayer ceramic capacitor 1206	ECJ-HVB1C106M	Digi-Key PCC2417CT-ND
C28	Capacitor	10 nF	0.1	50 V NPO multilayer ceramic capacitor	06035C103KAZ2A	FEC 7569548
C35, C38, C40, C41, C43, C73, C75	Capacitor	10 $\mu$ F	0.1	16 V SMD tantalum capacitor	AVX TAJB106K016R	FEC 498737
J1	CON-120/ FX8-120S-SV			120-way connector, 0.6 mm pitch	FX8-120S-SV(21)	FEC 1324660
J2	CON/POWER3			3-pin terminal block, 5 mm pitch	CTB5000/3	FEC 151790
J3 to J6, J8 to J13, BUFF_V0, BUFF_V7	SMB			50 W gold plated PCB SMB jack	1-1337482-0	FEC 1206013
J15, J16	CON/POWER			2-pin terminal block, 5 mm pitch	CTB5000/2	FEC 151789
LK1 to LK4, LK8 TO LK14	Jumper			2-pin header and shorting shunt	M20-9990206	FEC 1022247 and 150411
LK5	Jumper			8-pin (4x2) header and shorting shunt	M20-9990206	FEC 1022231 & 150411
LK6, LK7	Jumper			4-pin (2x2) header and shorting shunt	M20-9990206	FEC 1022233 & 150411
LK20	Jumper			6-pin (3x2) header and shorting shunt	M20-9983646	FEC 1022244 % 150411
R1, R11, R21, R31	Resistor	500 $\Omega$	0.01	0603 SMD resistor	MC0.063W06031%499R	FEC 1170758
R2, R12, R20, R22, R32, R50, R54, R61, R62, R63, R64, R65	Resistor	10 k $\Omega$	0.01	0603 SMD resistor	MC0.063W06031%10K	FEC 9330399
R3, R13, R23, R26 to R29, R30, R33, R37, R38, R39, R40, R41, R42, R55, R56, R58, R59	Not inserted	N/A	N/A	0603 resistor space	N/A	N/A
R4, R14, R24, R34, R43, R51, R52, R53	Resistor	1 k $\Omega$	0.01	0603 SMD resistor	MC0.063W06031%1K	FEC 9330380
R5 to R10, R15 to R19, R25, R35, R36, R46, R49, R57, R60	Resistor	0 $\Omega$	0.01	0603 SMD resistor	MC0.063W06030R	FEC 9331662
R44	Resistor	2k	0.01	0603 SMD resistor	MC0.063W06031%2K	FEC 9330763
R45, R47, R48	Resistor	500 $\Omega$	0.001	0805 SMD resistor	CRCW0805499RFKEA	FEC 1152405

Reference Designator	Part Type	Value	Tolerance	Part Description	Part Number	Stock Code
SL1 to SL4	Solder link			two-way solder bridge	N/A	N/A
U1	AD7291			Main device	AD7291BCPZ	AD7291BCPZ
U2	AD8022			Dual op amp	AD8022ARZ	AD8022ARZ
U3	AD8066			Dual op amp	AD8066ARZ	AD8066ARZ
U4	EEPROM			32 kΩ I <sup>2</sup> C serial EEPROM	24LC32A-1/MS	FEC 1331330
U5	ADP1706			Linear regulator	ADP1706ACPZ-3.3V-R7	ADP1706ACPZ-3.3V-R7
U8, U9, U10	AD8021			Op amp	AD8021ARZ	AD8021ARZ
T_SCLK, PD, T_CS, T_DIN, T_TENSE_B, TDOUT, VCC, VDRIVE	Test point			Black test point	20-2137	FEC 8731128
BIASED_VIN2, EXT_OFFSET, VIN, VREF_BUFF	SMB			50Ω SMB jack	SMB1251B1-3GT30G-50	FEC 1111349

I<sup>2</sup>C は、Philips Semiconductors 社(現在の NXP Semiconductors 社)が制定した通信プロトコルです。



ESD に関する注意

ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

法的条項

アナログ・デバイスズの標準販売条項が適用される評価用ボードの購入の場合を除き、ここで説明する評価用ボード (すべてのツール、部品ドキュメント、サポート資料、また評価用ボードも含む) を使用することにより、以下に定める条項(本契約)にお客様は同意するものとします。本契約に同意した方のみ、評価用ボードを使用することができます。お客様が評価用ボードを使用した場合は、本契約に同意したと見なします。本契約は、"お客様"と One Technology Way, Norwood, MA 02062, USA に本社を置く Analog Devices, Inc. (以降 ADI と記載)との間で締結されるものです。本契約条項に従い、ADI は、無償、限定的、一身専属、一時的、非独占的、サブライセンス不能、譲渡不能な評価用ボードを、評価目的でのみ使用するライセンスをお客様に許諾します。お客様は、評価用ボードが上記目的に限定して提供されたこと、さらに他の目的に評価用ボードを使用しないことを理解し、同意するものです。さらに、許諾されるライセンスには次の追加制限事項が適用されるものとします。(i) 評価用ボードを賃借、賃貸、展示、販売、移転、譲渡、サブライセンス、または頒布しないものとします。(ii) 評価用ボードへのアクセスを第三者に許可しないものとします。ここで言う "第三者" には、ADI、お客様、その従業員、関連会社、および社内コンサルタント以外のあらゆる組織が含まれます。この評価用ボードはお客様に販売するものではありません。評価用ボードの所有権などの、本契約にて明示的に許諾されていないすべての権利は、ADI に帰属します。本契約と評価用ボードはすべて、ADI の機密および専有情報と見なされるものとします。お客様は、この評価用ボードの如何なる部分も、如何なる理由でも他者に開示または譲渡しないものとします。評価用ボード使用の中止または本契約の終了の際、お客様は評価用ボードを速やかに ADI へ返却することに同意するものです。<追加制限事項>お客様は、評価用ボード上のチップの逆アセンブル、逆コンパイル、またはリバース・エンジニアリングを行わないものとします。お客様は、ハンダ処理または評価用ボードの構成材料に影響を与えるその他の行為に限らず、評価用ボードに発生したすべての損傷や修正または改変を ADI へ通知するものとします。評価用ボードに対する修正は、RoHS 規制に限らずすべての該当する法律に従うものとします。<契約の終了>ADI は、お客様に書面通知を行うことで、何時でも本契約を終了することができるものとします。お客様は、評価用ボードを速やかに ADI に返却することに同意するものです。<責任の制限>ここに提供する評価用ボードは現状有姿のまま提供されるものであり、ADI はそれに関する如何なる種類の保証または表明も行いません。特に ADI は、明示か黙示かを問わず、評価用ボードにおけるあらゆる表明、推奨または保証 (商品性、権原、特定目的適合性または知的財産権非侵害の黙示の保証を含みますがこれらに限定されません) を行いません。如何なる場合でも、ADI およびそのライセンサーは、利益の喪失、遅延コスト、労賃、またはのれん価値の喪失など (これらには限定されません)、評価用ボードのお客様による所有または使用から発生する、偶発的損害、特別損害、間接損害、または派生的損害については、責任を負うものではありません。すべての原因から発生する ADI の損害賠償責任の負担額は、総額で 100 米ドル (\$100.00) に限定されるものとします。<輸出>お客様は、この評価用ボードを他国に直接的または間接的に輸出しないことに同意し、輸出に関する該当するすべての米連邦法と規制に従うことに同意するものとします。準拠法。本契約は、マサチューセッツ州の実体法に従って解釈されるものとします(法律の抵触に関する規則は排除します)。本契約に関するすべての訴訟は、マサチューセッツ州サフォーク郡を管轄とする州法廷または連邦法廷で審理するものとし、お客様は当該法廷の人的管轄権と裁判地に従うものとします。本契約には、国際物品売買契約に関する国連条約は適用しないものとし、同条約はここに明確に排除されるものです。