

ダイナミック消費電力制御機能および HART 接続機能付 4 チャンネル、16 ビット、シリアル入力、4 mA~20 mA、電圧出力 DAC の 評価用ボード

特長

AD5755、AD5755-1、AD5757 のフル機能評価ボード

接続オプション

アナログ・デバイセズのシステム・デモンストレーション・プラットフォームフォーム(SDP)と組み合わせて使用した PC から制御
制御用 PC ソフトウェア

概要

EVAL-AD575xSDZは、ダイナミック消費電力制御機能とHART接続機能を内蔵した4チャンネル16ビット電流源および電圧出力DAC AD5755、AD5755-1またはAD5757のすべての機能を容易に評価できるようにデザインされたフル機能評価ボードです。このボードは、オンボード・コネクタ(J11)またはSDPコネクタ(J9)を介する2つの方法で制御することができます。SDPボードを使うと、EVAL-AD575xSDZ評価ソフトウェアを使ってWindows® XP (SP2以降)またはWindows Vista® (32ビットまたは64ビット)またはWindows 7 (32ビットまたは64ビット)で動作するPCのUSBポートを経由して評価ボードを制御することができます。

デバイスの説明

AD5755は、-26.4 V~+33 Vの電源範囲で動作する電圧および電流出力クワッドDACであり、内蔵のダイナミック消費電力制御機能により電流モードでのパッケージ消費電力を最小にします。これは、7.4 V~29.5 Vの出力ドライバ電圧をレギュレーションして実現されています。

このデバイスは、最大 30 MHz のクロック・レートで動作し、かつ標準 SPI、QSPI™、MICROWIRE™、DSP、マイクロコントローラの各インターフェース規格と互換性を持つ多機能3線式シリアル・インターフェースを採用しています。また、このインターフェースには、オプションのCRC-8パケット・エラー・チェック機能とインターフェース動作をモニタするウォッチドッグ・タイマ機能も内蔵されています。

AD5757はAD5755の電流出力専用バージョンで、HART互換です。AD5755-1は-VSENSE_x機能が削除されている以外はAD5755と同じで、HART互換です。AD5757とAD5755-1では、各チャンネルに対応するCHARTピンが設けられているため、HART信号を電流出力に接続することができます。

評価用ボードの接続

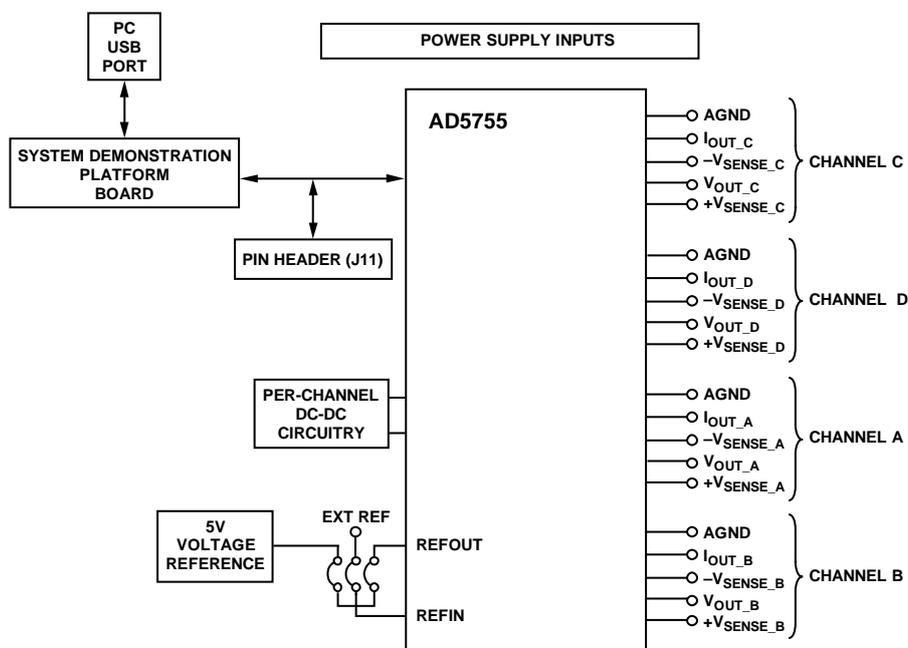


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2011 Analog Devices, Inc. All rights reserved.

最終ページの重要なご注意と法的条項を
お読みくださるようお願いいたします。

Rev. A

目次

特長.....	1	範囲の変更と再設定.....	6
概要.....	1	クリア・コマンド.....	6
デバイスの説明.....	1	デジタル・ピンの制御.....	7
評価用ボードの接続.....	1	データ・レジスタへの書込み.....	7
改訂履歴.....	2	レジスタの読出し.....	7
評価用ボードのハードウェア.....	2	DAC コントロール・レジスタへの書込み.....	7
電源.....	3	DC/DC コントロール・レジスタへの書込み.....	8
接続オプション.....	3	メイン・コントロール・レジスタへの書込み.....	8
出力コネクタ.....	4	スルーレート・コントロール・レジスタへの書込み.....	8
DC/DC ブースト.....	4	ソフトウェア・レジスタ.....	9
パッチワーク.....	4	PEC.....	9
システム・デモストレーション・プラットフォーム(SDP).....	4	ステータス・リードバック.....	9
評価用ボード・ソフトウェア.....	5	評価用ボードの回路図とアートワーク.....	10
ソフトウェアのインストレーション.....	5	オーダー情報.....	15
ソフトウェアの動作.....	5	部品表.....	15
デバイスの選択.....	6	関連リンク.....	15
出力のイネーブル.....	6		

改訂履歴

6/11—Rev. 0 to Rev. A

Added AD5755 and AD5757.....	Universal
Changes to Table 2.....	3
Added Table 5 and Table 6; Renumbered Sequentially; Changes to Table 6, and Changes to Patchwork Section.....	4
Changes to Bill of Materials Section and Related Links Section.....	15

5/11—Revision 0: Initial Version

評価用ボードのハードウェア

電源

次の電源が必要です。

表 1. 電源接続

Connector	Nominal	Comment
AV _{DD}	15 V	Positive analog supply voltage. 10.8 V to 33 V range. (Green LED D2 lights up when power is supplied to AV _{DD} .)
AV _{SS}	-15 V/ +0 V	Negative analog supply voltage. +10.8 V to -26.4 V range, or 0 V for the AD5757 or AD5755-1 in unipolar supply mode.
AV _{CC}	5 V	DC-to-dc supply voltage. 2.7 V to 5.5 V range. The AV _{CC} input supplies all four on-board dc-to-dc blocks and may draw as much as 0.8 A peak current per channel, depending on the configuration (see the device data sheet for more information).
DV _{DD}	3.3 V	Supplied from the SDP connector. 2.7 V to 5.5 V range.
REFIN	5 V	See Table 3 for selecting the reference source: the AD575x internal reference, the on-board ADR02 reference, or externally provided via the REFIN input.

アナログAGND入力とDGND入力はボード上に設けてあります。PGND入力はDC/DCコンバータ回路のグラウンド用であり、AV_{CC}電源のグラウンド接続はこのポイントで行う必要があります。AGNDプレーンとDGNDプレーンは、評価用ボード上の 1 箇所接続されています。AGNDプレーンとDGNDプレーンは、AD5755、AD5755-1またはAD5757デバイスの近くの 1 箇所接続されています。各電源は、10 μFと 0.1 μFのコンデンサで対応

表 3. 接続オプション

Link No.	Device	Description
LK0, LK1, LK2	All Models	These links select the voltage reference source (only one of these should be inserted at any one time). LK0 selects the internal voltage reference of the AD575x as the voltage reference source. LK1 selects an external voltage reference source that can be applied at Connector J7. LK2 selects the on-board ADR02 as the voltage reference source. The ADR02 is supplied by the AV _{DD} supply and operates under the same input voltage range as the AV _{DD} input of the AD575x, that is 9 V to 33 V.
LK3	All Models	Powers the on-board ADR02 5 V reference by connecting the AV _{DD} supply to the ADR02 supply pin.
LK4, LK6, LK10, LK8,	AD5755, AD5755-1	These links connect the +V _{SENSE} input to V _{OUT} for Channel A, Channel B, Channel C, and Channel D, respectively. When this link is inserted, the +V _{SENSE} input is connected directly to the V _{OUTx} pin. When this link is removed, the +V _{SENSE} input is left floating and should be connected to the high-side of the load resistance external to the evaluation board.
LK5, LK7, LK9, LK11,	AD5755	These links connect the +V _{SENSE} input to V _{OUT} for Channel A, Channel B, Channel C, and Channel D, respectively. When this link is inserted, the +V _{SENSE} input is connected directly to the V _{OUT} pin. When this link is removed, the +V _{SENSE} input is left floating and should be connected to the high-side of the load resistance external to the evaluation board.
LK12, LK13, LK14, LK15	All Models	These links allow connection of an external V _{BOOST} supply. (Remove Resistors R43, R44, R17, and R20 to use this feature.) When inserted, these connect the V _{BOOST} pin of Channel A, Channel B, Channel C, and Channel D, respectively, to the AV _{DD} supply. When removed, the V _{BOOST} supplies are controlled by the dc-to-dc converter circuitry.

するグラウンド・プレーンへデカップリングされています。各デバイスの電源ピンは、対応するグラウンド・プレーンに対して再度 10 μFと 0.1 μFのコンデンサ対でデカップリングされています。

接続オプション

ボードを使用する前に、必要とされる動作に合わせて評価ボードの接続オプションを設定する必要があります。接続オプションの機能を表3に示します。

デフォルト接続オプションのセットアップ

デフォルト接続オプションを表 2に示します。

表 2. デフォルト接続オプション

Link No.	AD5755 Link Setup	AD5755-1 Link Setup	AD5757 Link Setup
LK0	Removed	Removed	Removed
LK1	Removed	Removed	Removed
LK2	Inserted	Inserted	Inserted
LK3	Inserted	Inserted	Inserted
LK4	Inserted	Inserted	Removed
LK5	Inserted	Removed	Removed
LK6	Inserted	Inserted	Removed
LK7	Inserted	Removed	Removed
LK8	Inserted	Inserted	Removed
LK9	Inserted	Removed	Removed
LK10	Inserted	Inserted	Removed
LK11	Inserted	Removed	Removed
LK12	Removed	Removed	Removed
LK13	Removed	Removed	Removed
LK14	Removed	Removed	Removed
LK15	Removed	Removed	Removed

コネクタ J11 のピン説明

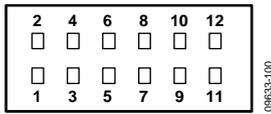


図 2.コネクタ J6 のピン配置

表 4.コネクタ J11 のピン説明¹

Pin No.	Description
1	DV _{DD}
2	DGND
3	SYNC
4	SCLK
5	SDIN
6	SDO (output)
7	LDAC
8	CLEAR
9	POC (AD5755 and AD5755-1)
10	RESET
11	FAULT (output)
12	ALERT (output)

¹ J11 コネクタを使用する場合は SDP ボードを切り離す必要があります。

出力コネクタ

EVAL-AD575xSDZ PCBにはチャンネルごとに 5 個のコネクタがあります。出力コネクタは、表 5、表 6、表 7に示すように使用されます。

表 5.AD5755のオンボード・コネクタ

Connector	Function
GND	There is a per-channel connection to AGND.
A1, B1, C1, D1	I _{OUT} output for Channel A, Channel B, Channel C, and Channel D, respectively.
A2, B2, C2, D2	-V _{SENSE} input for Channel A, Channel B, Channel C, and Channel D, respectively.
A3, B3, C3, D3	V _{OUT} output for Channel A, Channel B, Channel C, and Channel D, respectively.
A4, B4, C4, D4	+V _{SENSE} input for Channel A, Channel B, Channel C, and Channel D, respectively.

表 6.AD5757のオンボード・コネクタ

Connector	Function
GND	There is a per-channel connection to AGND.
A1, B1, C1, D1	I _{OUT} output for Channel A, Channel B, Channel C, and Channel D, respectively.
A2, B2, C2, D2	CHART input for Channel A, Channel B, Channel C, and Channel D, respectively. HART signals should be capacitively coupled onto these pins as described in the AD5757 data sheet.
A4, B3, C3, D4	Connection to the IGATEX pin
A3, B4, C4, D3	Not used.

表 7.AD5755-1のオンボード・コネクタ

Connector	Function
GND	There is a per-channel connection to AGND.
A1, B1, C1, D1	I _{OUT} output for Channel A, Channel B, Channel C, and Channel D, respectively.
A2, B2, C2, D2	CHART input for Channel A, Channel B, Channel C, and Channel D, respectively. HART signals should be capacitively coupled onto these pins as described in the AD5755-1 data sheet.
A3, B3, C3, D3	V _{OUT} output for Channel A, Channel B, Channel C, and Channel D, respectively.
A4, B4, C4, D4	+V _{SENSE} input for Channel A, Channel B, Channel C, and Channel D, respectively.

DC/DC ブースト

各チャンネルには、DC/DC ブースト・コンバータがあります。これは、ショットキー・ダイオード、インダクタ、低 ESR の高電圧コンデンサから構成されています。また、チャンネルごとにローパス RC フィルタも内蔵されています。

表 8.DC/DC 回路

Symbol	Component	Value	Manufacturer
L _{DCDC}	XAL4040-103	10 μH	Coilcraft
C _{DCDC}	GRM32ER71H475KA88L	4.7 μF	Murata
D _{DCDC}	PMEG3010BEA	0.38 V _F	NXP
R _{FILTER}	N/A	10 Ω	N/A
C _{FILTER}	N/A	0.1 μF	N/A

10 μHのインダクタ L_{DCDC}は、410 kHzのスイッチング周波数で最適性能を提供します。DC/DCコンバータ回路の詳細については、AD5755、AD5755-1またはAD5757のデータ・シートを参照してください。

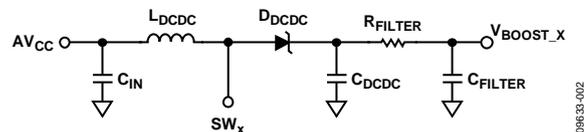


図 3.DC/DC コンバータ回路

パッチワーク

EVAL-AD575xSDZ の出力コネクタの近くにパッチワークが設けてあります。各チャンネルあたり 1 行が AGND に、各チャンネルあたり 1 行が I_{OUT} に、それぞれ接続されています。その他のすべての行はフローティングのままになっています。

EVAL-AD5757SDZ を評価する際に、このパッチワークを経由して、Igate 機能の評価するときには使うことができるディスクリート PMOS トランジスタのドレイン、ゲート、ソースへアクセスすることができます。

システム・デモンストレーション・プラットフォーム(SDP)

EVAL-AD575xSDZ ボードは、J9 コネクタを使って SDP ボードへ接続することができます。SDPは、デジタル制御やリードバックを必要とする、サポートされているアナログ・デバイス製品やシステムに対する PCからの通信手段を提供する、ハードウェアおよびソフトウェア・プラットフォームになっています。SDPにはコアとして Blackfin® (BF527)が内蔵されています。USB 2.0 機能、および SPI、SPORT、I²C、16 ビット・パラレル・インターフェースなどの多くの外部インターフェース・ポートを内蔵しています。SDP ボードに対する接続については、図 20を参照してください。

評価用ボード・ソフトウェア

ソフトウェアのインストール

EVAL-AD575xSDZ評価キットには、自己インストール型のソフトウェアCDが添付されています。このソフトウェアは、Windows XP (SP2)、Windows Vista (32ビットまたは64ビット)、Windows 7 (32ビットまたは64ビット)に互換です。セットアップ・ファイルが自動的に実行されない場合は、CDから**setup.exe**を実行することができます。

評価ソフトウェアをインストールした後に、評価ボードと SDP ボードを PC の USB ポートに接続し、評価システムが PC を接続する際に正しく認識されたことを確認してください。

1. CDからのインストールが完了した後、電源のセクションの説明に従ってEVAL-AD575xSDZをパワーアップさせます。
2. 次に SDP ボードを EVAL-AD575xSDZ に接続し、さらに添付ケーブルを使用してPCのUSBポートへ接続します。
3. 評価システムが検出されると表示されるダイアログ・ボックスに従って進みます。これによりインストールが完了します。

ソフトウェアの動作

ソフトウェアを起動するときは、次のステップに従ってください。

1. **Start** メニューで、**Analog Devices –AD5755 AD5757 AD5755-1 > AD5755 AD5757 AD5755-1 Evaluation Software** を選択します。ソフトウェアのメイン・ウィンドウが表示されます(図 5参照)。
2. ソフトウェアを起動したとき評価用ボードがUSBポートに接続されていない場合、接続エラーが表示されます(図 4参照)。評価ボードをPCのUSBポートに接続して、数sec待った後、**Rescan**をクリックします。表示される指示に従ってください。

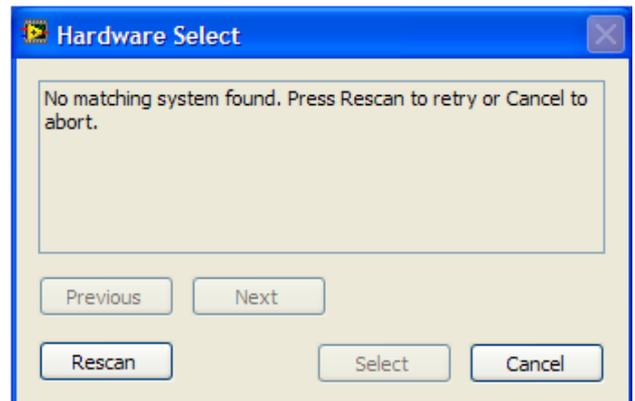


図 4.接続エラー警告

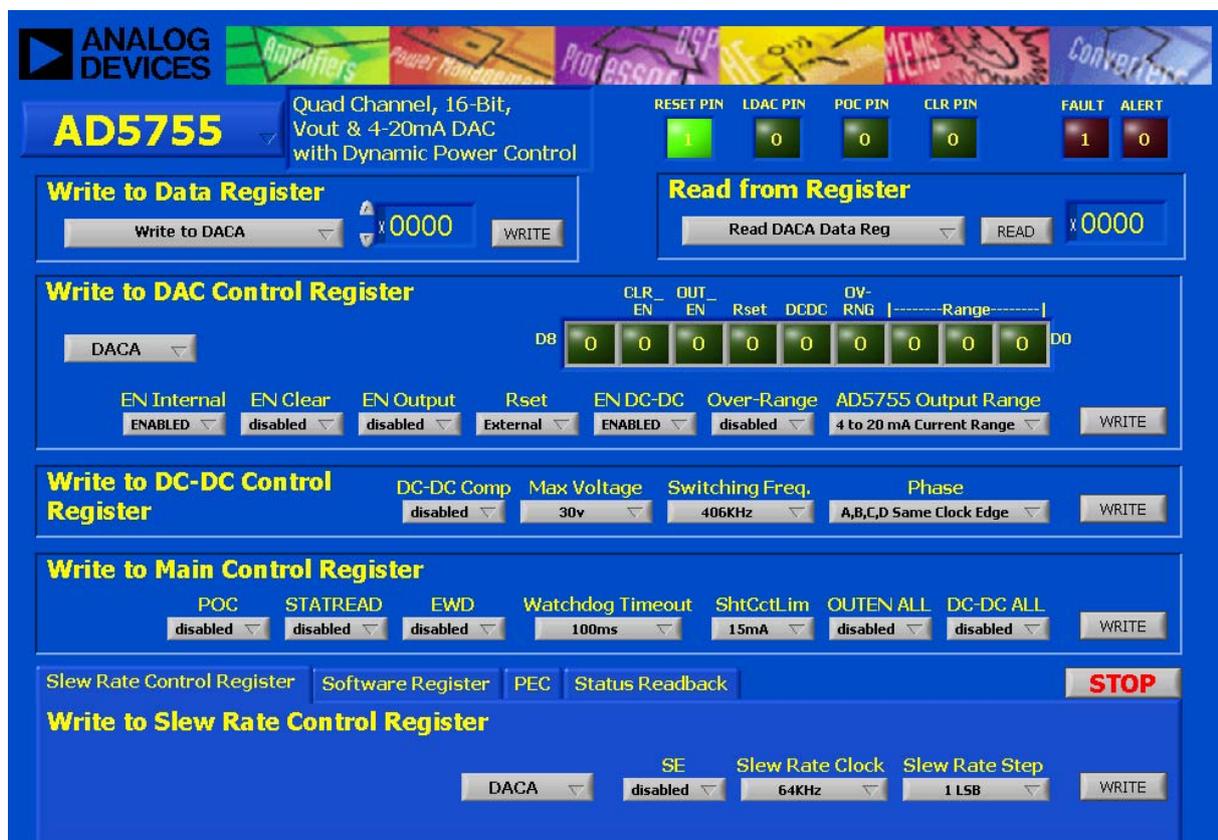


図 5.メイン・ウィンドウ

デバイスの選択



図 6. デバイスの選択

メイン・ウィンドウの左上で、ボード上のメイン・デバイス (AD5755、AD5755-1、またはAD5757) をドロップダウン・リストから選択して(図 6)、使用可能な制御に合わせます。

出力のイネーブル

パワーオン状態後のデバイスへの書込みと設定は、次のシーケンスで行います。

1. 初期パワーオン後にハードウェア・リセットまたはソフトウェア・リセットを行います。
2. DC/DC コンバータ電源ブロックを設定します。DC/DC スイッチング周波数、最大許容出力電圧、4 個の DC/DC チャンネルがクロック駆動される位相を設定します。
3. チャンネルごとに DAC コントロール・レジスタを設定します。出力範囲を選択し、DC/DC コンバータ・ブロックをイネーブルします(DC_DC ビット)。この時点で、他のコントロール・ビットを設定することができます。INT_ENABLE ビットをセットしますが、出力イネーブル・ビット(OUTEN)はセットしません。
4. DAC データ・レジスタにコードを書込みます。これにより内部でフル DAC キャリブレーションが実行されます。出力グリッチを小さくするため、最小 200 μ s 待った後にステップ 5 へ進みます。
5. 再度 DAC コントロール・レジスタへ書込みを行って、出力をイネーブルします(OUTEN ビットをセット)。

このシーケンスのフローチャートを図 7 に示します。

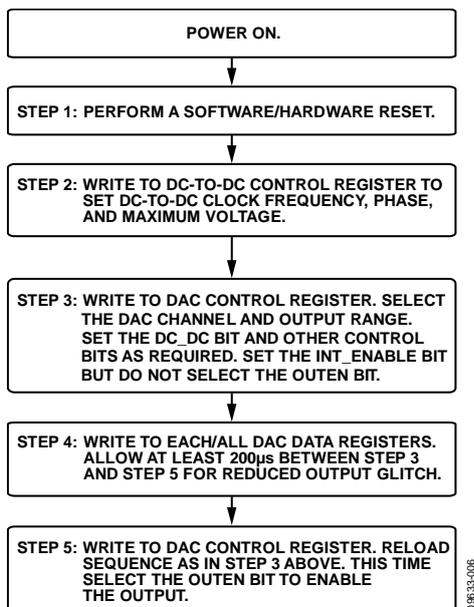


図 7. 出力のイネーブルを行う設定シーケンス

範囲の変更と再設定

範囲を切り替える際、出力のイネーブルのセクションで説明したシーケンスを使う必要があります。出力をディスエーブルする前に範囲をゼロ・ポイント(ミッドスケールまたはゼロスケール)に設定することが推奨されます。DC/DC コンバータのスイッチング周波数、最大電圧、位相が既に選択されているため、これらを再設定する必要はありません。このシーケンスのフローチャートを図 8 に示します。

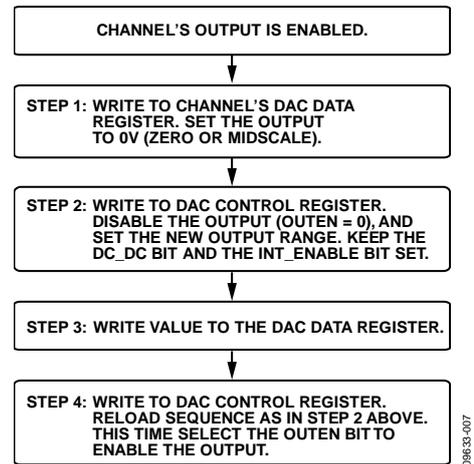


図 8. 出力範囲を変更するステップ

クリア・コマンド

出力をクリアするときは、該当する各チャンネルに対して、対応するデータ・レジスタでクリア・コードを設定しておき(デフォルト 0x0000)、DAC コントロール・レジスタからクリア動作をイネーブルしておく必要があります。これらを設定した後、CLEAR ピンをアサートして選択したチャンネルをクリアします。

デジタル・ピンの制御

RESET、LDAC、POC、ALERTの各ピンはすべて、図 9に示す該当するボックスをクリックして制御することができます。FAULTボックスとALERTボックスは、ALERTピンとFAULTピンのステータスを表示します。デバイスのFAULTピンとALERTピンは、約 100 msごとに評価ソフトウェアからポーリングされます。また、FAULTピンは評価用ボードのリファレンスLED(D1)に、ALERTはオレンジLED(D14)に、それぞれ接続されています。

データ・レジスタへの書き込み

この機能を使うと、すべてのデータ・レジスタへの書き込みが可能です。プルダウン・メニューから書き込み対象のレジスタを選択し、書込む 16 ビット・データワード(16 進)を入力して、WRITE をクリックすると、データがレジスタにロードされます。ゲイン・レジスタとオフセット・レジスタは、DAC に書き込みを行うまで更新されないことに注意してください。

レジスタの読出し

この機能を使うと、すべてのデータ・レジスタ、コントロール・レジスタ、ステータス・レジスタを読出すことができます。プルダウン・メニューから読出対象レジスタを選択して READ をクリックします。16 ビットの LSB データが 16 進フォーマットで数値ボックスに表示されます。

DACコントロール・レジスタへの書き込み

この機能を使うと、選択したチャンネルのDACコントロール・レジスタへの書き込みと設定を行うことができます。プルダウン・メニューから設定対象のDACチャンネルを選択します。設定値を設定した後、WRITE をクリックしてデバイスへ書き込みます。選択したチャンネルのDACコントロール・レジスタへ書込んだLSBデータが、図 12の右上にあるレジスタ表示に表示されます。

表 9.DAC コントロール・レジスタの機能

Option	Description
EN Internal	Powers up internal amplifiers. This should be done when enabling the output.
EN Clear	Selects if the channel clears when the CLEAR pin is activated.
EN Output	Enables/disables the selected output channel.
Rset	Selects whether internal or external sense resistor is used when using a current range.
EN DC-DC	Powers up/down the dc-to-dc converter on a selected channel. To correctly power down the dc-to-dc converter, EN Output and EN Internal must also be disabled.
Over-Range	Enables/disables 20% overrange. This is available on V _{OUT} ranges only.
Output Range	Selects the output range for the specified channel.

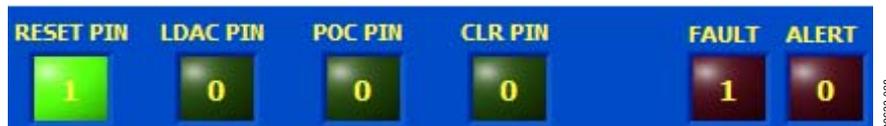


図 9.評価ソフトウェアでのデジタル・ピンの制御と表示



図 10.評価ソフトウェアでのデータ・レジスタへの書き込み



図 11.評価ソフトウェアでのレジスタの読出し



図 12.評価ソフトウェアでの DAC コントロール・レジスタへの書き込み

DC/DCコントロール・レジスタへの書き込み

この機能を使うと、DC/DCコントロール・レジスタへの書き込みと設定を行うことができます。プルダウン・メニューから、所望のクランプ電圧、スイッチング周波数、位相を選択し、**WRITE**をクリックして選択したデータをデバイスへ書き込みます。評価ボード上で、DC/DCコンバータは410 kHzのスイッチング周波数で最適動作を行います(DC/DCブーストのセクション参照)。DC-DC Compビットについては該当するデータ・シートを参照してください。外部補償抵抗を選択すると、R12、R13、R14、R15に設定することができます。

メイン・コントロール・レジスタへの書き込み

この機能を使うと、メイン・コントロール・レジスタへの書き込みと設定を行うことができます。設定値を設定した後、**WRITE**をクリックしてデバイスへ書き込みます。

スルーレート・コントロール・レジスタへの書き込み

スルーレート・コントロール・レジスタは、評価ソフトウェア・ウインドウの下部にあるタブからアクセスすることができます(図15参照)。スルーレート制御機能(**Slew Rate Clock**と**Slew Rate Step**)を使うと、チャンネルごとにスルーレートを設定することができます。設定値を設定した後、**WRITE**をクリックしてデバイスへ書き込みます。

表 10.スルーレート・レジスタの機能

Option	Description
SE	Enable/disable the slew rate control feature.
Slew Rate Clock	Set the slew clock rate.
Slew Rate Step	Set the step size when slewing.



図 13.評価ソフトウェアでのDC/DCコントロール・レジスタへの書き込み



図 14.評価ソフトウェアでのメイン・コントロール・レジスタへの書き込み

表 11.メイン・コントロール・レジスタの機能

Option	Description
POC	Determines the state of the V_{OUT} channel when the voltage output channel is disabled during normal operation. Disabled: disabled V_{OUT} channels goes to the function set by the POC pin. Enabled: disabled V_{OUT} channels goes to the opposite function of the POC pin.
STATREAD	Enable/disable status readback during a write (see the Status Readback section for details about using this feature).
EWD	Enable/disable the watchdog timer (see the Writing to the Main Control Register section for details about using this feature).
Watchdog Timeout	Select timeout period for watchdog timer (using 100 ms or 200 ms with the evaluation software recommended).
ShtCctLim	Selects short-circuit current limit on the V_{OUT} channels.
OUTEN ALL	Enables the output on all four DACs simultaneously. Do not use OUTEN ALL when enabling channels via the DAC control registers.
DC-DC ALL	When set, powers up the dc-to-dc converter on all four channels simultaneously. To power down the dc-to-dc converters, all channels outputs must first be disabled. Do not use the DC-DC ALL option when enabling the dc-to-dc converters via the DAC control registers.

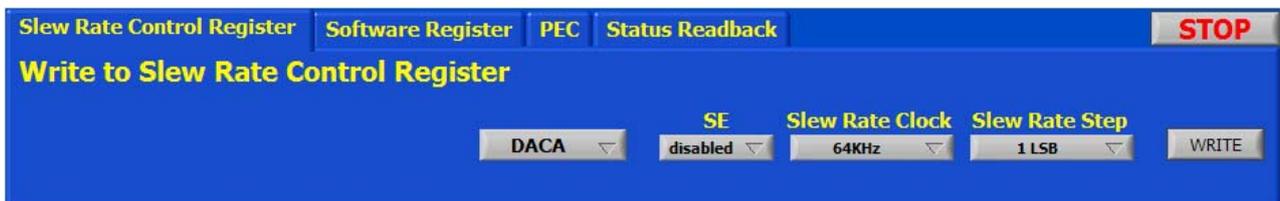


図 15.評価ソフトウェアでのスルーレート・コントロール・レジスタとその他の機能への書き込み

ソフトウェア・レジスタ

図 15に示す**Software Register**タブをクリックして、この機能をアクセスします。このタブで、ステータス・レジスタ内のユーザ・トグル・ビットを設定して、ソフトウェア・リセットを実行することができます。

このタブには、ウォッチドッグ・タイマを使う機能が含まれています。**Delay (ms)**へ値を入力すると、評価ソフトウェアは、ほぼ指定した時間内にソフトウェア・レジスタ(0x195)に必要なとされる SPI コードを送信しようとします。USB 接続の遅延は厳密に規定されていないため、この遅延時間は概略値であり、これよりかなり大きくなることもあります。この機能を使う場合、100 ms または 200 ms のウォッチドッグ・タイムアウトを使用することが推奨されます。

またこのタブには、評価ソフトウェアでALERTピン表示をラッチするオプションも含まれています。ALERTピンの詳細については、デジタル・ピンの制御のセクションを参照してください。

PEC

図 15に示す**PEC**タブをクリックして、この機能をアクセスします。**Use PEC**ボタンをクリックして、デバイスの自動PEC機能をイネーブルします。これにより、各書込みシーケンスの終わりに 8 ビットのPECコードが追加され、各読出しシーケンスの終わりで読出されます。書込まれたデータとPECが、このタブに表示されます。PECエラーが発生すると、**FAULT**ピンが点灯します。読出し動作で、デバイスから受信したデータと受信したPECコードがこのタブに表示されます。

ステータス・リードバック

STATREADをイネーブルすると(図 14参照)、ステータス・レジスタが**Status Readback**タブに表示されます(図 15参照)。書込み動作でのステータス・レジスタ・リードバックは、書込みコマンドの直前に存在したすべてのエラーを報告することに注意してください。

評価用ボードの回路図とアートワーク

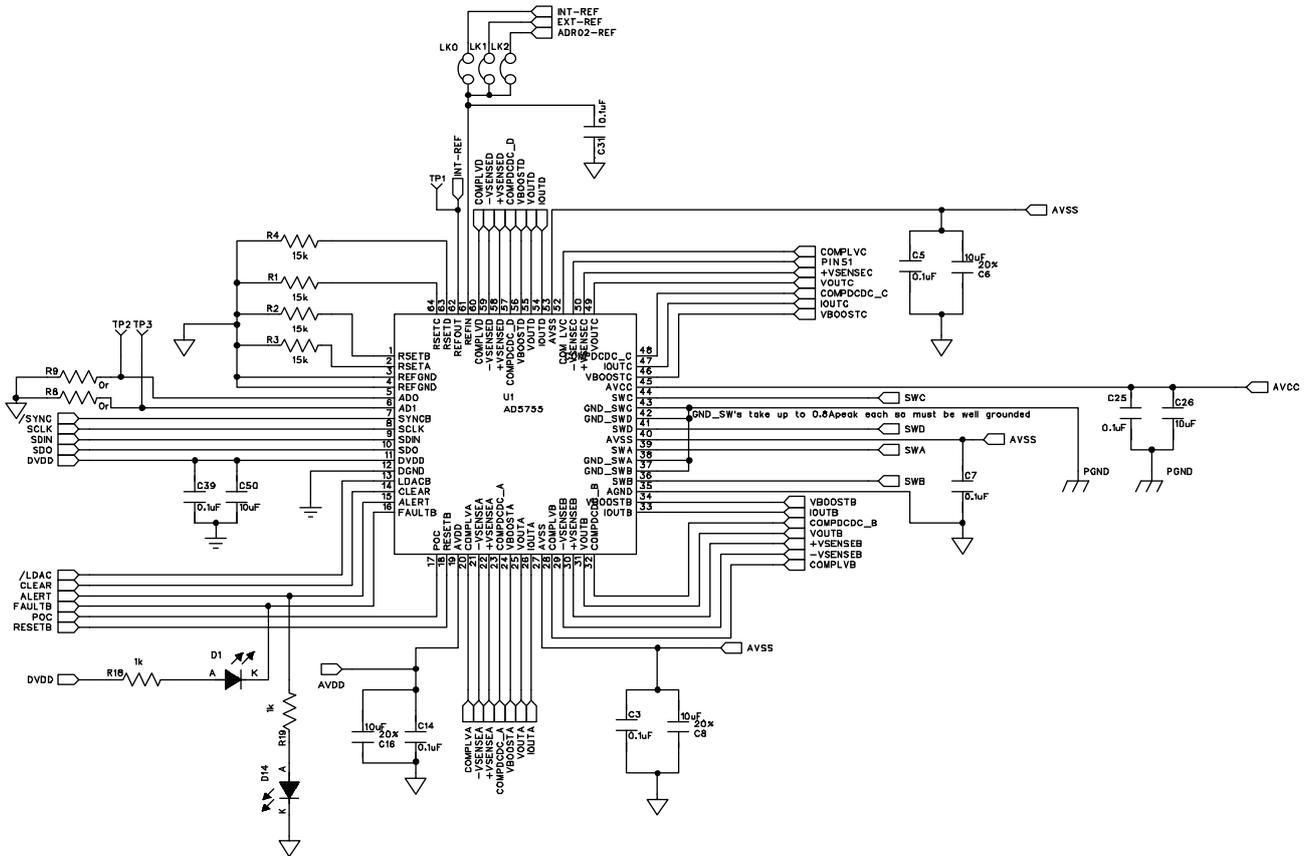


図 16. デバイスのメイン回路

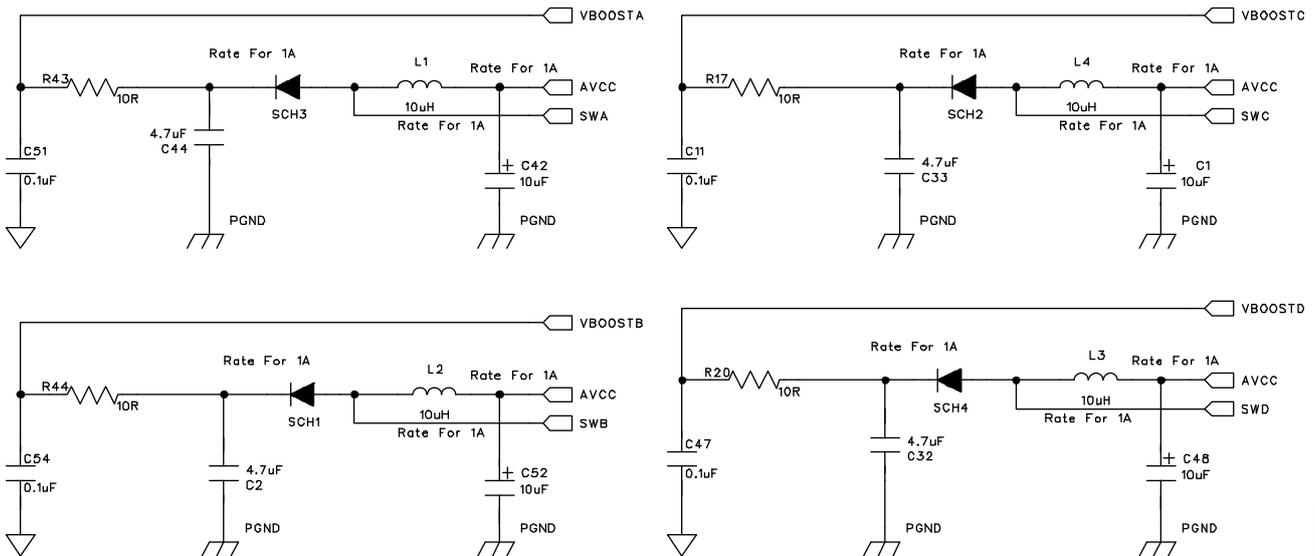


図 17. DC/DC 回路

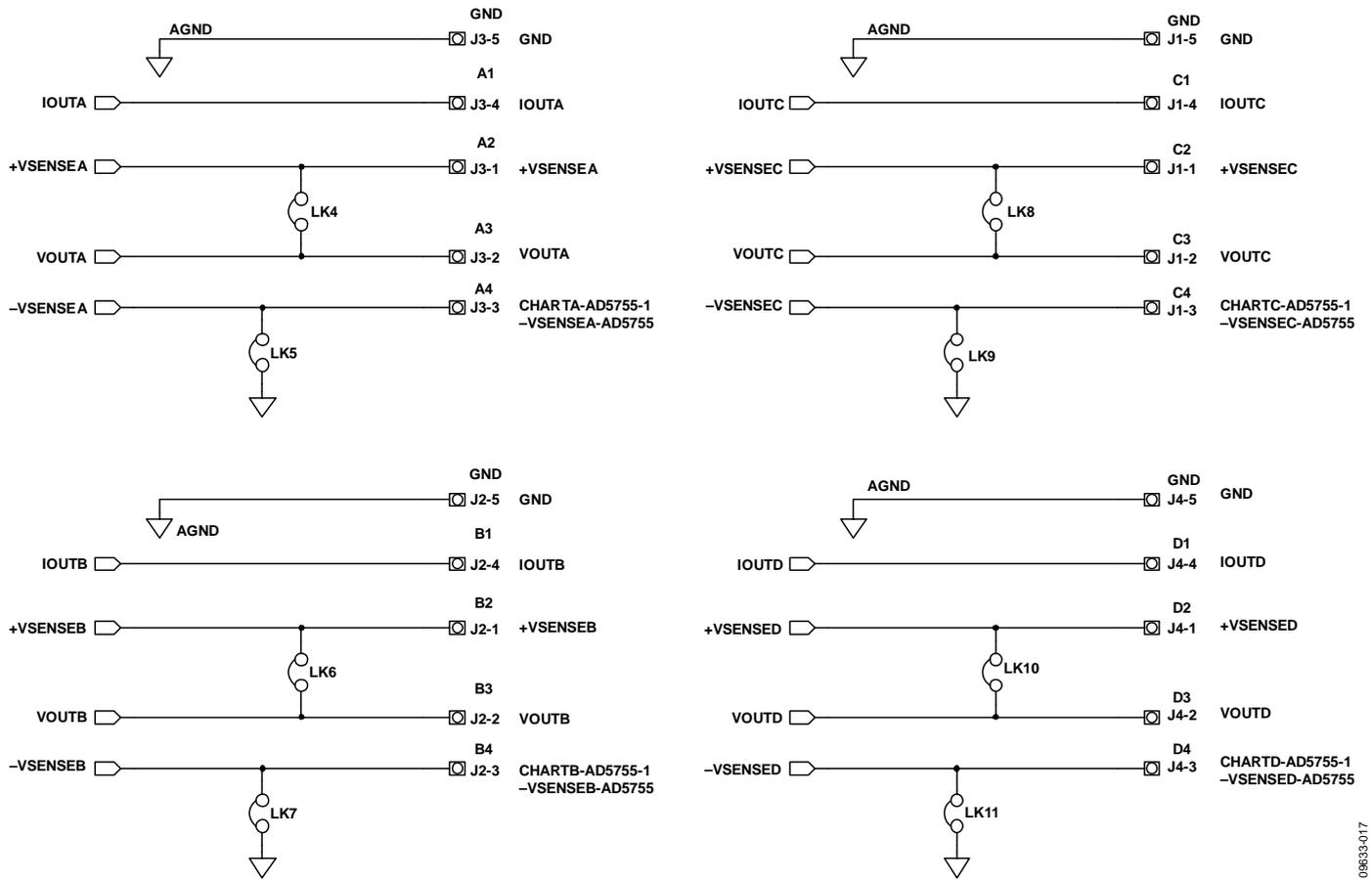


図 18.出力(端子ブロック)回路

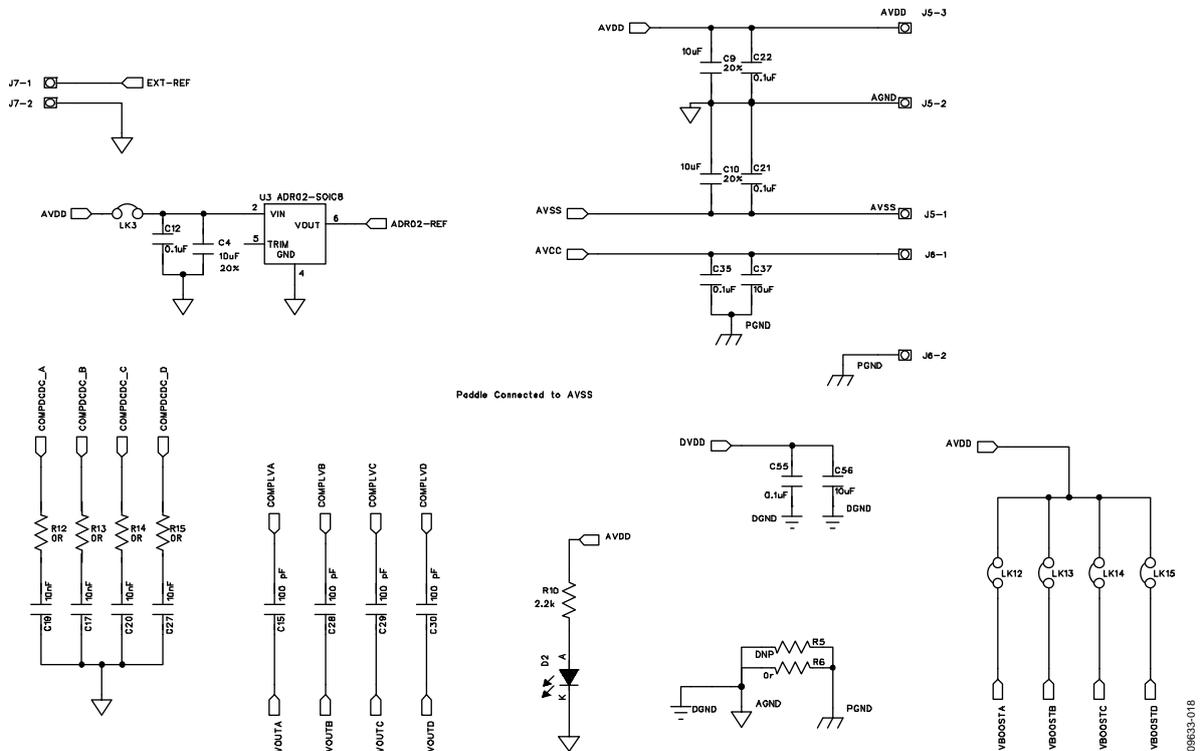


図 19.電源接続と回路

09833-017

09833-018

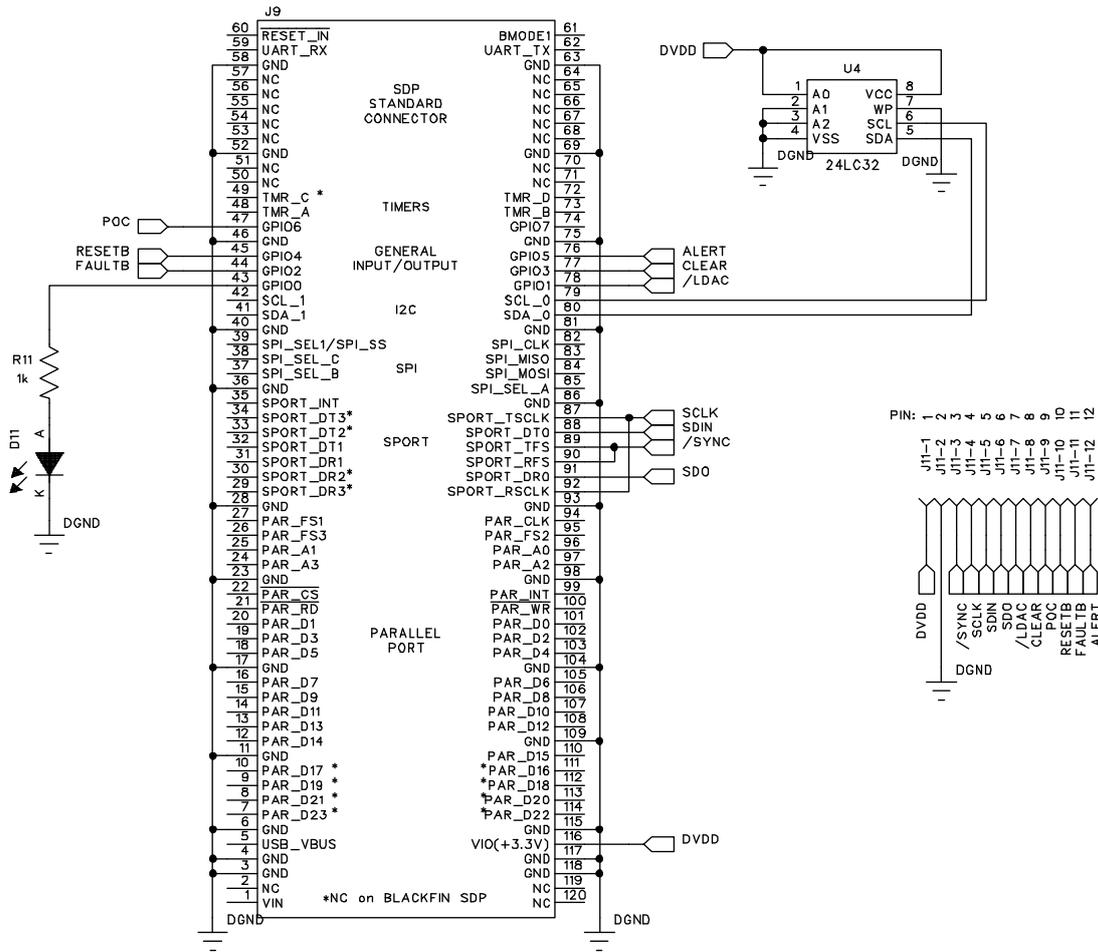


図 20. SDP ボードのコネクタ

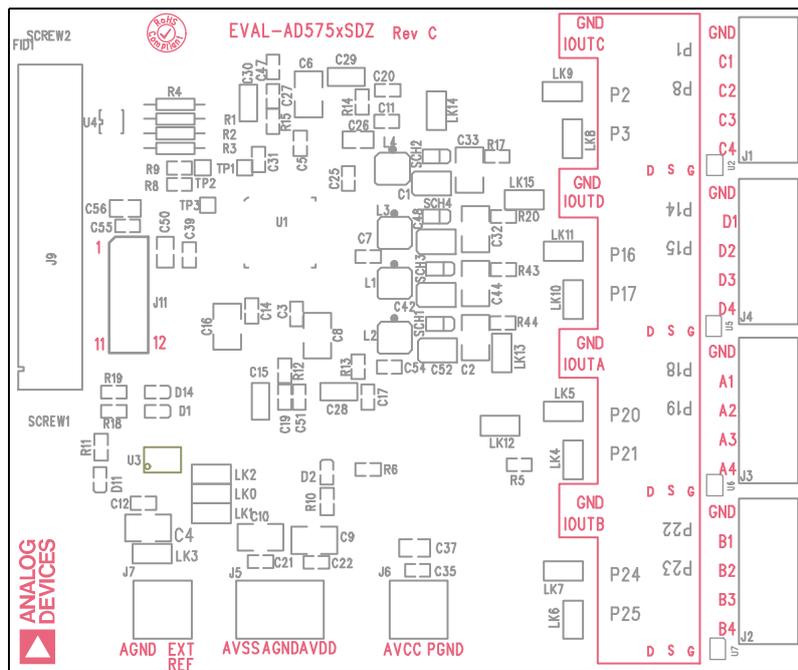
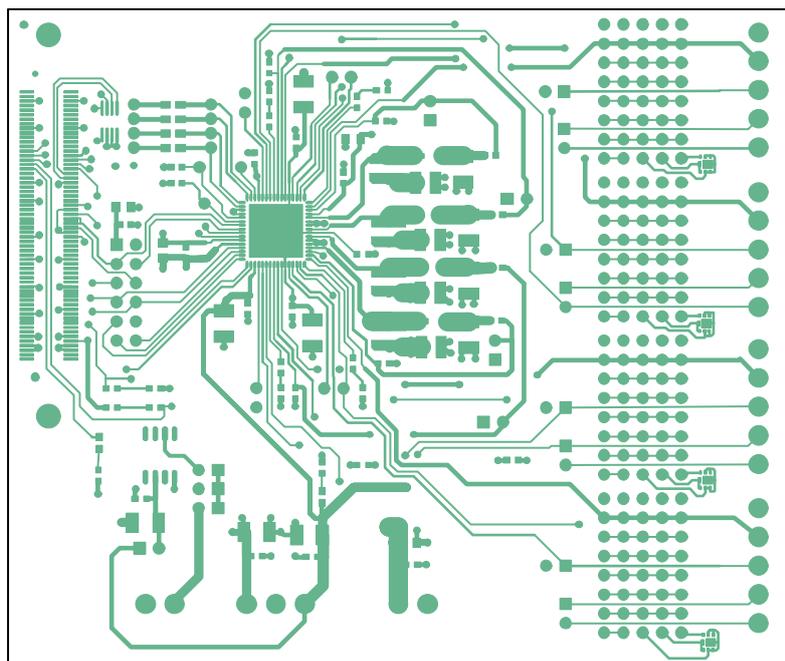
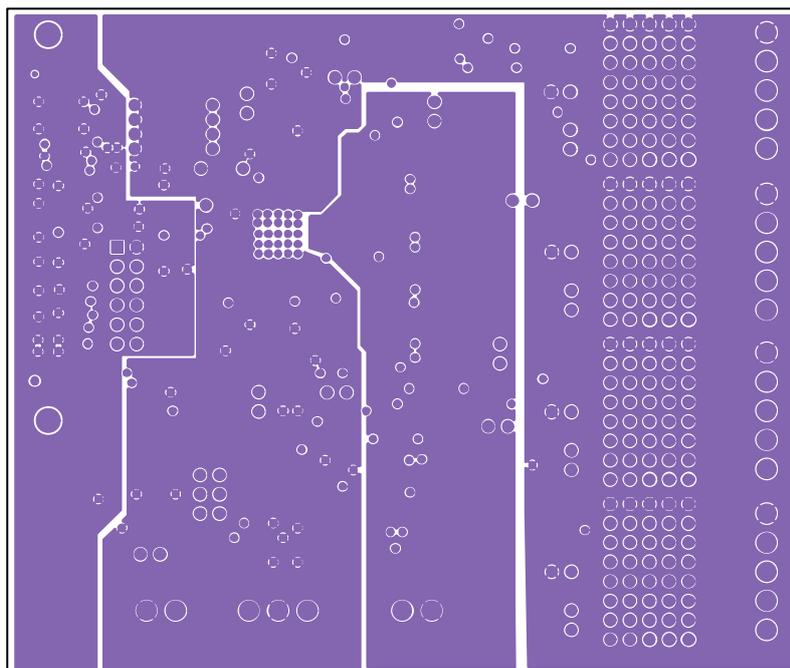


図 21. 部品の配置



09633-021

図 22.PCB 表面層



09633-022

図 23.PCB 1 層目

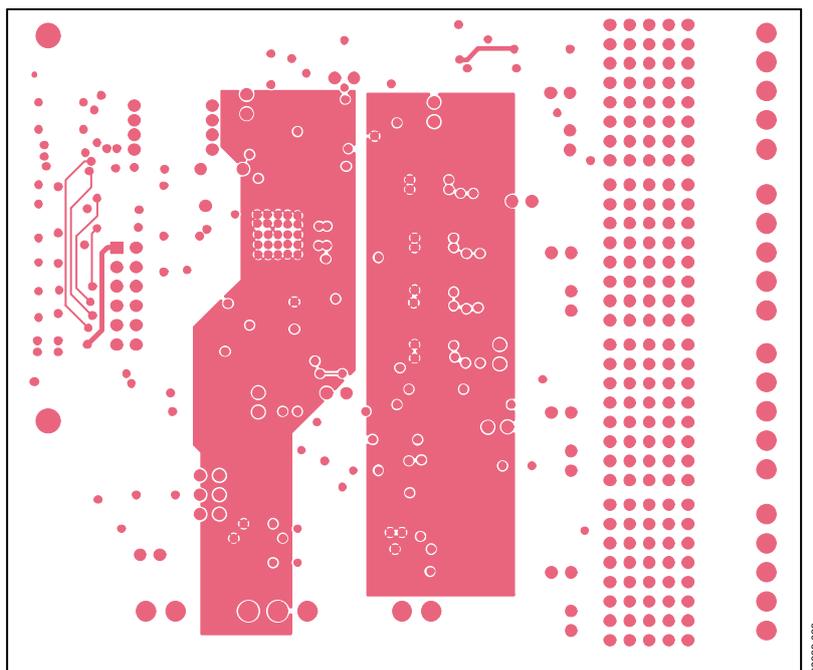


図 24.PCB 2 層目

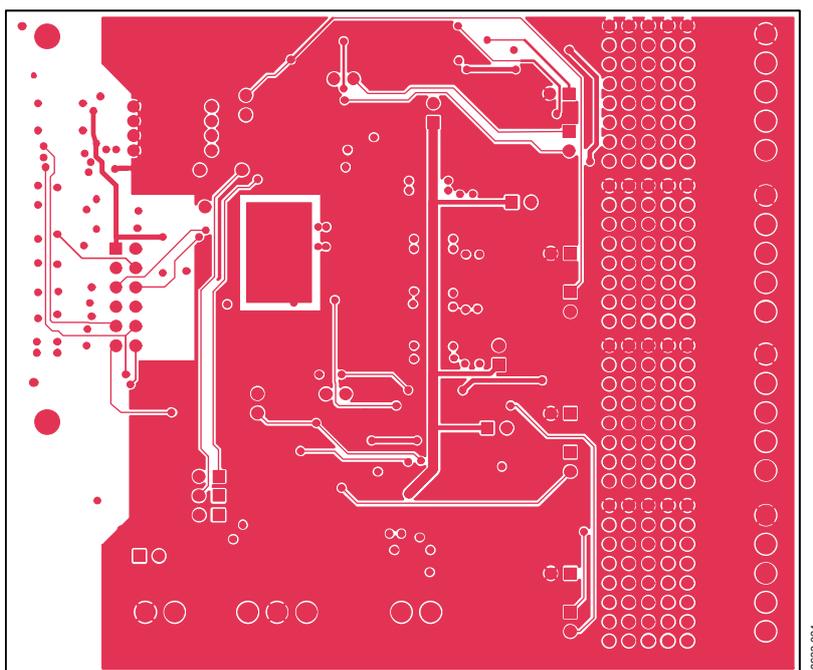


図 25. PCB 底面層

オーダー情報

部品表

表 12.

Qty	Reference Designator	Part Description	Part Number	Stock Code
4	C1, C42, C48, C52	10 μ F, 10 V, SMD tantalum capacitor, Case A	TCJA106M010R0300	FEC 1135234
4	C2, C32, C33, C44	4.7 μ F, 50 V, X7R ceramic capacitor, 1210	GRM32ER71H475KA88L	FEC 1404215
5	C4, C6, C8, C10, C16	10 μ F, 50 V, X5R ceramic capacitor, 1210	UMK325BJ106MM-T	FEC 1683595
17	C3, C5, C7, C9, C11, C12, C14, C21, C22, C25, C31, C35, C39, C47, C51, C54, C55	0.1 μ F, 50 V, X7R ceramic capacitor, 0603	C0603C104K5RAC	FEC 1288255
4	C15, C28 to C30	100 pF, 100 V, C0G ceramic capacitor, radial	B37979G1101J	FEC 1200381
4	C17, C19, C20, C27	10 nF, 50 V, X7R ceramic capacitor, 0603	B37931K5103K60	FEC 753622
4	C26, C37, C50, C56	10 μ F, 16 V, X5R ceramic capacitor, 0805	GRM21BR61C106KE15L	FEC 1762635
1	D1	Red, SMD LED, 0603	SML-D12U8WT86	FEC 1685094
3	D2, D11, D14	Green, SMD LED, 0603	SML-512MWT86R	FEC 1685076
4	J1 to J4	5-pin terminal block (3.81 mm pitch)	3704609	FEC 3704609
1	J5	3-pin terminal block (3.81 mm pitch)	1727023	FEC 3704580
2	J6, J7	2-pin terminal block (3.81 mm pitch)	1727010	FEC 3704579
1	J9	120-way connector, 0.6 mm pitch	FX8-120S-SV(21)	FEC 1324660
1	J11	12-pin (2 \times 6) 0.1" pitch header	M20-9980646	FEC 1022238
4	L1 to L4	Inductor	XAL4040-103	Coilcraft XAL4040-103
16	LK0 to L15	2-pin (0.1" pitch) header and jumper socket	M20-9990246	FEC 1022247 and FEC 150411
4	R1, R2, R3, R4	15 k Ω , low drift, SMD resistor, 0805	PCF0805-13-15K-B-T1	FEC 1108896
1	R5	0 Ω , SMD resistor, 0603	CRCW06030000Z0EA	DNP
7	R6, R8, R9, R12, R13, R14, R15	0 Ω , SMD resistor, 0603	CRCW06030000Z0EA	FEC 1469739
1	R10	2.2 k Ω , SMD resistor, 0603	CRCW06032K20JNEA	FEC 1652868
3	R11, R18, R19	1 k Ω , SMD resistor, 0603	CRCW06031K00JNEA	FEC 1652851
4	R17, R20, R43, R44	10 Ω , SMD resistor, 0603	CRCW060310R0FKEA	FEC 1469751
4	SCH1 to SCH4	1 A, 30 V, Schottky diode, SOD323	PMEG3010BEA	FEC 8737991
3	TP1 to TP3	Test point		DNP
1	U1	Quad 16-bit DAC with dynamic power control	AD5755-1	AD5755-1ACPZ
1	U3	5 V precision reference, 8-lead SOIC	ADR02BRZ	ADR02BRZ
1	U4	32 kB I ² C serial EEPROM, 8-lead MSOP	24LC32A-I/MS	FEC 1331330
4	U2, U5, U6, U7	MOSFET P-channel, 30 V. Only populate on EVAL-AD5757 boards	NTLJS4149PTAG	N/A

関連リンク

Resource	Description
AD5755	Product Page, Quad Channel, 16-Bit, Serial Input, 4 mA to 20 mA and Voltage Output DAC, Dynamic Power Control
AD5757	Product Page, Quad Channel, 16-Bit, Serial Input, 4 mA to 20 mA Output DAC, Dynamic Power Control, HART Connectivity
AD5755-1	Product Page, Quad Channel, 16-Bit, Serial Input, 4 mA to 20 mA and Voltage Output DAC, Dynamic Power Control, HART Connectivity
ADR02	Product Page, Ultracompact, Precision 5.0 V Voltage Reference



ESDに関する注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

法的条項

アナログ・デバイスズの標準販売条項が適用される評価用ボードの購入の場合を除き、ここで説明する評価用ボード(すべてのツール、部品ドキュメント、サポート資料、また評価用ボードも含む)を使用することにより、以下に定める条項(本契約)にお客様は同意するものとします。本契約に同意した方のみ、評価用ボードを使用することができます。お客様が評価用ボードを使用した場合は、本契約に同意したと見なします。本契約は、「お客様」と One Technology Way, Norwood, MA 02062, USA に本社を置く Analog Devices, Inc. (以降 ADI と記載)との間で締結されるものです。本契約条項に従い、ADI は、無償、限定的、一身専属、一時的、非独占的、サブライセンス不能、譲渡不能な評価用ボードを、評価目的でのみ使用するライセンスをお客様に許諾します。お客様は、評価用ボードが上記目的に限定して提供されたこと、さらに他の目的に評価用ボードを使用しないことを理解し、同意するものです。さらに、許諾されるライセンスには次の追加制限事項が適用されるものとします。(i) 評価用ボードを賃借、賃貸、展示、販売、移転、譲渡、サブライセンス、または頒布しないものとします。(ii) 評価用ボードへのアクセスを第三者に許可しないものとします。ここで言う「第三者」には、ADI、お客様、その従業員、関連会社、および社内コンサルタント以外のあらゆる組織が含まれます。この評価用ボードはお客様に販売するものではありません。評価用ボードの所有権などの、本契約にて明示的に許諾されていないすべての権利は、ADI に帰属します。本契約と評価用ボードはすべて、ADI の機密および専有情報と見なされるものとします。お客様は、この評価用ボードの如何なる部分も、如何なる理由でも他者に開示または譲渡しないものとします。評価用ボード使用の中止または本契約の終了の際、お客様は評価用ボードを速やかに ADI へ返却することに同意するものです。<追加制限事項>お客様は、評価用ボード上のチップの逆アセンブル、逆コンパイル、またはリバース・エンジニアリングを行わないものとします。お客様は、ハンダ処理または評価用ボードの構成材料に影響を与えるその他の行為に限らず、評価用ボードに発生したすべての損傷や修正または改変を ADI へ通知するものとします。評価用ボードに対する修正は、RoHS 規制に限らずすべての該当する法律に従うものとします。<契約の終了> ADI は、お客様に書面通知を行うことで、何時でも本契約を終了することができるものとします。お客様は、評価用ボードを速やかに ADI へ返却することに同意するものとします。<責任の制限>ここに提供する評価用ボードは現状有姿のまま提供されるものであり、ADI はそれに関する如何なる種類の保証または表明も行いません。特に ADI は、明示か黙示かを問わず、評価用ボードにおけるあらゆる表明、推奨または保証（商品性、権原、特定目的適合性または知的財産権非侵害の黙示の保証を含みますがこれらに限定されません）を行いません。如何なる場合でも、ADI およびそのライセンサーは、利益の喪失、遅延コスト、労賃、またはのれん価値の喪失など(これらには限定されません)、評価用ボードのお客様による所有または使用から発生する、偶発的損害、特別損害、間接損害、または派生的損害については、責任を負うものではありません。すべての原因から発生する ADI の損害賠償責任の負担額は、総額で 100 米ドル(\$100.00)に限定されるものとします。<輸出>お客様は、この評価用ボードを他国に直接的または間接的に輸出しないことに同意し、輸出に関する該当するすべての米国連邦法と規制に従うことに同意するものとします。準拠法。本契約は、マサチューセッツ州の実体法に従い解釈されるものとします(法律の抵触に関する規則は排除します)。本契約に関するすべての訴訟は、マサチューセッツ州サフォーク郡を管轄とする州法廷または連邦法廷で審理するものとし、お客様は当該法廷の人的管轄権と裁判地に従うものとします。本契約には、国際物品売買契約に関する国連条約は適用しないものとし、同条約はここに明確に排除されるものです。