

# フロート状態のグラウンドと調整可能な デッド・タイムを備えた100Vハーフ・ブリッジ・ドライバ

## 特長

- 独自の対称フローティング・ゲート・ドライバ構造
- 高いノイズ耐性、入出力グラウンド間の±10Vの グラウンド電位差を許容
- ICの電源電圧 Vcc に依存しない最大 100V の入力電圧
- V<sub>CC</sub>動作電圧:6V~14V
- ゲート・ドライバ電圧:4V~14V
- 0.8Ωのプルダウン、1.5Ωのプルアップにより、 高速ターンオン/ターンオフを実現
- 適応型シュートスルー保護
- プログラマブルなデッド・タイム
- イネーブル・ピン付きのスリーステート PWM 入力
- V<sub>CC</sub>のUVLO/OVLOとフローティング電源のUVLO
- デュアルNチャンネルMOSFETを駆動
- オープンドレインのフォルト・インジケータ
- 熱特性が改善された12ピンMSOPで供給可能
- AEC-Q100 車載認定進行中

## アプリケーション

- 自動車用および産業用電源システム
- 通信機器用電源システム
- ハーフ・ブリッジおよびフル・ブリッジ・コンバータ

#### 概要

LTC<sup>®</sup>7060は、ハーフ・ブリッジ構成の2つのNチャンネル MOSFETを最大100Vの電源電圧を使用して駆動します。ハイサイドとローサイドの両方のドライバが、別々のグラウンド・リファレンスを使用してMOSFETを駆動できるため、優れたノイズ耐性と過渡耐圧を実現します。

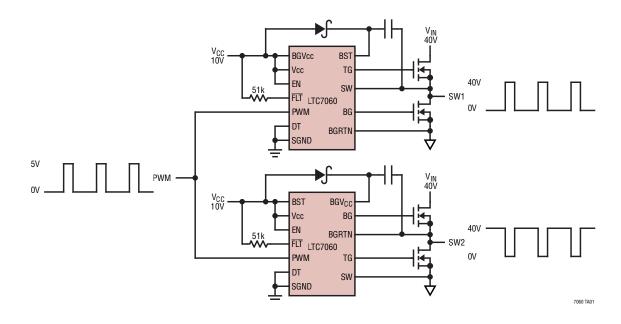
強力な $0.8\Omega$ プルダウンMOSFETドライバと $1.5\Omega$ プルアップ MOSFETドライバにより、ゲート容量の大きな高電圧 MOSFETを使用できます。その他の特長としては、UVLO、スリーステートPWM入力、調整可能なターンオン/オフ遅延、シュートスルー保護があります。

この製品ファミリの類似ドライバについては、次の表を参照してください。

PARAMETER	LTC7060	LTC7061	LTC7062	LTC7063
Input Signal	Three-State PWM	CMOS/ TTL Logic	CMOS/ TTL Logic	Three-State PWM
Shoot-Through Protection	Yes	Yes	No	Yes
Absolute Max Voltage	115V	115V	115V	155V
V <sub>CC</sub> Falling UVLO	5.3V	4.3V	4.3V	5.3V

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例



Rev. A

文書に関するご意見 詳細:www.analog.com

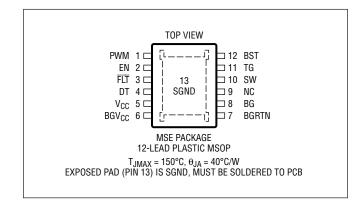
## 絶対最大定格

#### (Note 1)

V <sub>CC</sub> 電源電圧	
上側ドライバ電圧(BST)	0.3V~115V
下側ドライバ電圧(BGV <sub>CC</sub> )	0.3V~115V
SW、BGRTN	10V~100V
(BST-SW)	0.3V~15V
(BGV <sub>CC</sub> -BGRTN)	0.3V~15V
EN, FLT	0.3V~15V
DT、PWM	
ドライバ出力 TG (SW 基準)	0.3V~15V
ドライバ出力 BG	
(BGRTN基準)	0.3V~15V
動作ジャンクション温度範囲	
(Note 2、3)	40°C~150°C
保存温度範囲	−65°C~150°C

注記:注記がない限り、全ての電圧はSGNDを基準にしている。

# ピン配置



## 発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージ	温度範囲			
LTC7060EMSE#PBF	LTC7060EMSE#TRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 125°C			
LTC7060IMSE#PBF	LTC7060IMSE#TRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 125°C			
LTC7060JMSE#PBF	LTC7060JMSE#TRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 150°C			
LTC7060HMSE#PBF	LTC7060HMSE#TRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 150°C			
オートモーティブ製品**	オートモーティブ製品**						
LTC7060EMSE#WPBF	LTC7060EMSE#WTRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 125°C			
LTC7060IMSE#WPBF	LTC7060IMSE#WTRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 125°C			
LTC7060JMSE#WPBF	LTC7060JMSE#WTRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 150°C			
LTC7060HMSE#WPBF	LTC7060HMSE#WTRPBF	LTC7060	12-Lead Plastic MSSOP	-40°C to 150°C			

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。

テープ&リールの仕様。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

<sup>\*\*</sup> このデバイス・バージョンは、オートモーティブ・アプリケーションの品質と信頼性の条件に対応するため、管理の行き届いた製造工程により供給されます。これらのモデルは#W接尾部により指定されます。オートモーティブ・アプリケーション向けには、上記のオートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報とこれらのモデルに特有のオートモーティブ信頼性レポートについては、最寄りのアナログ・デバイセズまでお問い合わせください。

電気的特性 ●は規定動作温度範囲の規格値を意味する。それ以外はT<sub>A</sub> = 25°Cの値(Note 2)。 注記がない限り、V<sub>CC</sub> = V<sub>BGVCC</sub> = V<sub>BST</sub> = 10V、V<sub>BGRTN</sub> = V<sub>SW</sub> = 0V。

SYMB0L	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入力電源とVcc	電源	<u> </u>					
V <sub>IN</sub>	Input Supply Operating Range					100	V
V <sub>CC</sub>	IC Supply Operating Range			6		14	V
lvcc	V <sub>CC</sub> Supply Current	$V_{EN} = V_{PWM} = 0V$ , $R_{DT} = 100k\Omega$			0.4		m <i>A</i>
V <sub>UVLO_VCC</sub>	V <sub>CC</sub> Undervoltage Lockout Threshold	V <sub>CC</sub> Falling		5	5.3	5.6	V
		Hysteresis			0.3		V
V <sub>OVLO_VCC</sub>	V <sub>CC</sub> OVLO Threshold	V <sub>CC</sub> Rising			14.6		V
		Hysteresis			8.0		V
BGゲート・ドラ	イバ電源(BGV <sub>CC</sub> -BGRTN)						
V <sub>BGVCC-BGRTN</sub>	BG Driver Supply Voltage Range (With Respect to BGRTN)			4		14	V
I <sub>BGVCC</sub>	Total BGV <sub>CC</sub> Current (Note 4)	BG = Low			8		μΑ
		BG = High			100		μА
V <sub>UVLO_BGVCC</sub>	Undervoltage Lockout Threshold	BGV <sub>CC</sub> Falling, With Respect to BGRTN			3.4		٧
		Hysteresis			0.3		٧
TGゲート・ドラ	イバ電源(BST-SW)						
V <sub>BST-SW</sub>	TG Driver Supply Voltage Range (With Respect to SW)			4		14	V
I <sub>BST</sub>	Total BST Current (Note 4)	TG = Low			8		μА
		TG = High			100		μА
V <sub>UVLO_BST</sub>	Undervoltage Lockout Threshold	BST Falling, With Respect to SW			3.4		٧
		Hysteresis			0.3		٧
入力信号(PWN	I, EN)						
V <sub>IH(TG)</sub>	TG Turn-On Input Threshold	PWM Rising	•	2.6	3.1	3.6	V
V <sub>IL(TG)</sub>	TG Turn-Off Input Threshold	PWM Falling	•	2.45	2.95	3.45	V
V <sub>IH(BG)</sub>	BG Turn-On Input Threshold	PWM Falling	•	0.5	1	1.5	٧
V <sub>IL(BG)</sub>	BG Turn-Off Input Threshold	PWM Rising	•	0.75	1.25	1.75	٧
V <sub>PWM_TRI</sub>	PWM Input Three-State Float Voltage			1.9	2.1	2.3	٧
R <sub>UP_PWM</sub>	PWM Internal Pull-Up Resistor	To Internal 4.5V Supply			48		kΩ
R <sub>DOWN_PWM</sub>	PWM Internal Pull-Down Resistor				42		kΩ
V <sub>ENR</sub>	EN Pin Rising Threshold	EN Rising	•	1.1	1.2	1.3	V
V <sub>ENF</sub>	EN Pin Falling Threshold	EN Falling			1.1		V
R <sub>EN</sub>	EN Pin Internal Pull-Down Resistor				2		MΩ
デッド・タイムと	:フォルト(DT、FLT)						
tplh(BG) / tplh(TG)	BG/TG Low to TG/BG High Propagation Delay (Dead-Time)	$R_{DT} = 0 \Omega$			32		ns
		$R_{DT} = 24.9 k\Omega$			43		ns
		$R_{DT} = 64.9 k\Omega$			62		ns
		$R_{DT} = 100 k\Omega$			76		ns
		R <sub>DT</sub> = Open			250		ns
R <sub>FLTb</sub>	Open Drain Pull-Down Resistance				60		Ω
t <sub>FLTb</sub>	FLT Pin Release Delay	Low to High			100		μs

# LTC7060

# 電気的特性 ●は規定動作温度範囲の規格値を意味する。それ以外はTA = 25°Cの値(Note 2)。

注記がない限り、 $V_{CC} = V_{BGVCC} = V_{BST} = 10V$ 、 $V_{BGRTN} = V_{SW} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ローサイドの	ゲート・ドライバ出力(BG)		'			
V <sub>OH(BG)</sub>	BG High Output Voltage	$I_{BG} = -100 \text{mA}, V_{OH(BG)} = V_{BGVCC} - V_{BG}$		150		mV
V <sub>OL(BG)</sub>	BG Low Output Voltage	$I_{BG} = 100 \text{mA}, V_{OL(BG)} = V_{BG} - V_{BGRTN}$		80		mV
R <sub>UP(BG)</sub>	BG Pull-Up Resistance	V <sub>BGVCC-BGRTN</sub> =10V		1.5		Ω
R <sub>DOWN(BG)</sub>	BG Pull-Down Resistance	V <sub>BGVCC-BGRTN</sub> =10V		0.8		Ω
ハイサイドの	ゲート・ドライバ出力(TG)					
V <sub>OH(TG)</sub>	TG High Output Voltage	$I_{TG} = -100$ mA, $V_{OH(TG)} = V_{BST} - V_{TG}$		150		mV
V <sub>OL(TG)</sub>	TG Low Output Voltage	$I_{TG} = 100 \text{mA}, V_{OL(TG)} = V_{TG} - V_{SW}$		80		mV
R <sub>UP(TG)</sub>	TG Pull-Up Resistance	V <sub>BST-SW</sub> = 10V	1			Ω
R <sub>DOWN(TG)</sub>	TG Pull-Down Resistance	V <sub>BST-SW</sub> = 10V		0.8		Ω
スイッチング	時間					
t <sub>PHL(BG)</sub>	PWM High to BG Low Propagation Delay			17		ns
t <sub>PHL(TG)</sub>	PWM Low to TG Low Propagation Delay			17		ns
t <sub>r(BG)</sub>	BG Output Rise Time	C <sub>LOAD</sub> = 3.3nF (Note 5)		18		ns
t <sub>f(BG)</sub>	BG Output Fall Time	C <sub>LOAD</sub> = 3.3nF (Note 5)		13		ns
t <sub>r(TG)</sub>	TG Output Rise Time	C <sub>LOAD</sub> = 3.3nF (Note 5)		18		ns
t <sub>f(TG)</sub>	TG Output Fall Time	C <sub>LOAD</sub> = 3.3nF (Note 5)		13		ns
t <sub>PH(EN)</sub>	EN High to TG/BG High Propagation Delay			30		ns
t <sub>PL(EN)</sub>	EN Low to TG/BG Low Propagation Delay			36		ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2:LTC7060Eは、 $0^{\circ}$ C~85°Cのジャンクション温度で性能仕様に適合することが確認されている。 $-40^{\circ}$ C~125°Cの動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC7060Iは $-40^{\circ}$ C~125°Cの動作ジャンクション温度範囲での動作が確認されている。LTC7060Jは $-40^{\circ}$ C~150°Cの動作ジャンクション温度範囲での動作が確認されている。LTC7060Hは $-40^{\circ}$ C~150°Cの動作ジャンクション温度範囲での動作が確認されている。LTC7060Hは $-40^{\circ}$ C~150°Cの動作ジャンクション温度が囲での動作が確認されている。LTC7060Hは $-40^{\circ}$ C~150°Cの動作ジャンクション温度が高いと動作寿命が短くなる。LTC7060Hは $-40^{\circ}$ C~150°Cを超えるジャンクション温度では動作寿命はディレーティングされる。これ

らの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の 環境要因と関連した特定の動作条件によって決まることに注意。

Note  $3:T_J$ は周囲温度  $T_A$ および消費電力 PD から次式に従って計算される。

LFCSPパッケージの場合:  $T_J = T_A + (P_D \bullet 51^\circ C/W)$ 、MSOPパッケージの場合:  $T_J = T_A + (P_D \bullet 40^\circ C/W)$ 。

Note 4: 全電流にはBGV<sub>CC</sub>/BSTからBGRTN/SWへの電流とSGNDへの電流の両方が含まれる。動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加する。

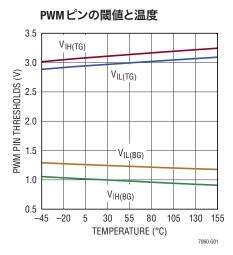
Note 5:立上がり時間と立下がり時間は10%と90%のレベルを使用して測定されている。

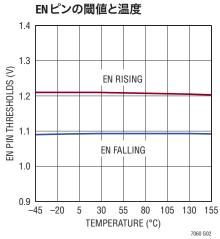
Rev. A

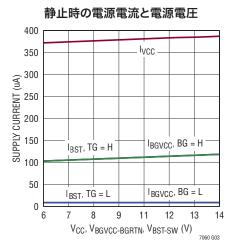
4

詳細:www.analog.com

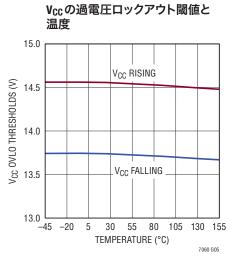
## 代表的な性能特性 特に指定のない限り、TA = 25°C。

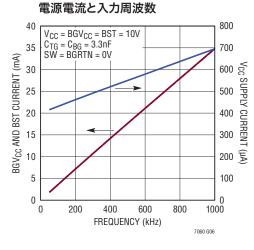


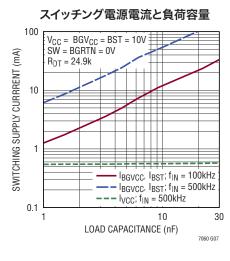


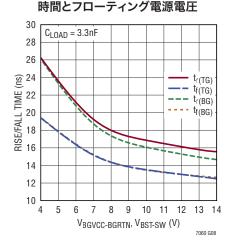


Vcc の低電圧ロックアウト閾値と 温度 6.0 5.8 V<sub>CC</sub> UVLO THRESHOLDS (V) V<sub>CC</sub> RISING 5.6 5.4 5.2 V<sub>CC</sub> FALLING 5.0 -45 -20 80 105 130 30 55 155 TEMPERATURE (°C) 7060 G04

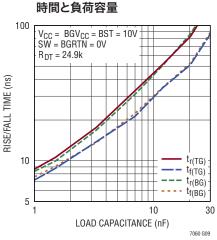






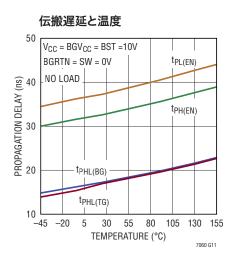


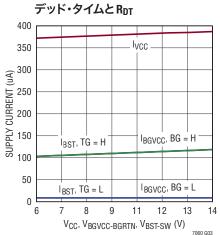
立上がり時間および立下がり



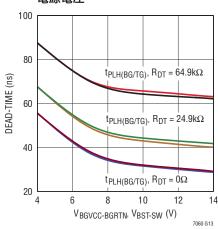
立上がり時間および立下がり

## 代表的な性能特性 特に指定のない限り、TA = 25°C。

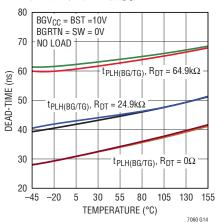




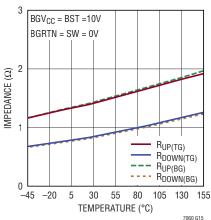
デッド・タイムとフローティング 電源電圧



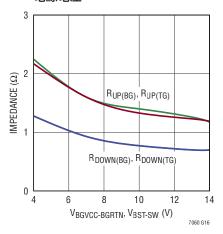
デッド・タイムと温度



TG/BG のプルアップおよび プルダウン抵抗と温度



TG/BG のプルアップおよび プルダウン抵抗とフローティング 電源電圧



## ピン機能

**V<sub>CC</sub>**: V<sub>CC</sub>電源。SGNDピンを基準にしたデバイスのバイアス電源。内部の4.5V電源はV<sub>CC</sub>電源から生成され、内部回路の大半にバイアスを供給します。値が0.1μF以上のバイパス・コンデンサをこのピンとSGNDの間に接続してください。

**BGV<sub>CC</sub>**:下側MOSFETドライバの電源。下側MOSFETのゲート・ドライバは、このピンとBGRTNピンの間でバイアスされます。このピンとBGRTNの間に外付けコンデンサを接続し、デバイスの近くに配置してください。

**BGRTN:**下側MOSFETドライバの帰還先。下側のゲート・ドライバは、BGV<sub>CC</sub>とBGRTNピンの間でバイアスされます。BGRTNを下側MOSFETのソース・ピンにケルビン接続して、ノイズ耐性を高めます。BGRTNピンとSGNDの間の電圧差は、 $-10V\sim100V$ の範囲になります。

**BG**: 下側 MOSFET のゲート・ドライバ出力。このピンは、N チャンネル MOSFET のゲートをBGRTN からBGV $_{CC}$ までの電圧範囲で駆動します。

**BST**:上側MOSFETドライバの電源。上側MOSFETのゲート・ドライバは、このピンとSWピンの間でバイアスされます。このピンとSWピンの間に外付けコンデンサを接続し、デバイスの近くに配置してください。

**SW**:上側MOSFETドライバの帰還先。上側のゲート・ドライバは、BSTとSWの間でバイアスされます。SWを上側MOSFETのソース・ピンにケルビン接続して、ノイズ耐性を高めます。SWピンとSGNDの間の電圧差は、 $-10V\sim100V$ の範囲になります。

**TG**: 上側 MOSFET のゲート・ドライバ出力。このピンは、N チャンネル MOSFET のゲートを SW から BST までの電圧範 囲で駆動します。

DT: SGNDピンを基準にしたデッド・タイムのプログラム・ピン。このピンとSGNDの間に1個の抵抗を接続することにより、BG/TGのローからTG/BGのハイに切り替わるまでの伝搬遅延が設定されます。詳細については動作のセクションを参照してください。

PWM: SGNDピンを基準にしたスリーステートのゲート・ドライバ入力信号。TG/BGの状態はこのピンの電圧によって決まります。このピンをフロート状態にすると、内部の抵抗分圧器により、BGとTGの両方がオフする高インピーダンス・モードが起動します。このピンのパターン容量は最小限に抑えてください。

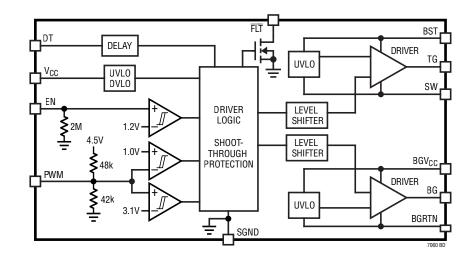
**EN**: SGNDピンを基準にしたイネーブル制御入力ピン。このピンの電圧が1.2Vより高くなると、ゲート・ドライバがイネーブルされます。このピンがロジック・ローである場合、TGピンとBGピンは、どちらもロー状態です。

FLT: SGNDピンを基準にしたオープンドレインのフォルト出力ピン。V<sub>CC</sub>のUVLO/OVLO状態およびフローティング電源のUVLO状態の間SGND電位に低下するオープンドレイン出力。プルダウン抵抗の代表値は60Ωです。

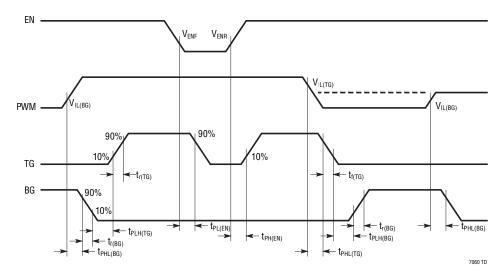
NC:内部接続なし。このピンは常にフロート状態に維持します。このピンは意図的に飛ばして、隣接する高電圧ピンと分離します。

**SGND**: デバイスのグラウンド。電気的接触と定格の熱性能を得るため、露出パッドはPCBのグラウンドにハンダ処理する必要があります。

## ブロック図



## タイミング図



### 動作

#### 概要

LTC7060は、グラウンドを基準にした低電圧のデジタルPWM信号を受信して、ハーフ・ブリッジ構成の2つのNチャンネル・パワーMOSFETを駆動します。ローサイドMOSFETのゲートはハイまたはローに駆動され、BGV<sub>CC</sub>とBGRTNの間でPWMピンの状態に応じて振動します。同様に、ハイサイドMOSFETのゲートは、ローサイドMOSFETと補いあって駆動され、BSTとSWの間で振動します。

ローサイドとハイサイドのドライバは、どちらもフローティング・ゲート・ドライバです。独自のダブル・フローティング構造により、ゲート・ドライバ出力は堅牢になり、グラウンド・ノイズの影響を受けにくくなります。対称的な設計により、ハーフ・ブリッジ出力は、入力ロジックの反転出力または非反転出力にすることができます。

#### Vcc 電源

 $V_{CC}$ は、LTC7060の内部回路の電源です。内部の4.5V電源は $V_{CC}$ 電源から生成され、SGNDを基準にしている内部回路の大半にバイアスを供給します。SGNDとBGRTNの電位が等しい場合は、 $V_{CC}$ ピンを $BGV_{CC}$ ピンに接続してかまいません。 $V_{CC}$ は $V_{IN}$ とは無関係です。

#### 入力段(PWM、EN)

LTC7060は、遷移閾値が固定のスリーステートPWM入力を採用しています。LTC7060の遷移閾値と3つの入力状態との

関係を図1に示します。PWMの電圧が閾値 $V_{IH}(TG)$ より高くなると、TG はBSTまでプルアップされ、ハイサイドMOSFETをオンします。このMOSFETは、PWMの電圧が $V_{IL}(TG)$ より低くなるまでオンのままです。同様に、PWMの電圧が閾値 $V_{IH}(BG)$ より低くなると、BG はBG $V_{CC}$ までプルアップされ、ローサイドMOSFETをオンします。BG は、PWMの電圧が閾値 $V_{IL}(BG)$ より高くなるまでハイのままです。

対応するV<sub>IH</sub>とV<sub>IL</sub>の電圧レベル間のヒステリシスにより、スイッチ遷移時のノイズに起因する誤トリガがなくなります。ただし、特に高周波数、高電圧のアプリケーションでは、ノイズがPWMピンに結合しないように注意する必要があります。

閾値は、BGとTGの両方がローになる領域を考慮して設定されています。PWMピンを駆動する信号が高インピーダン

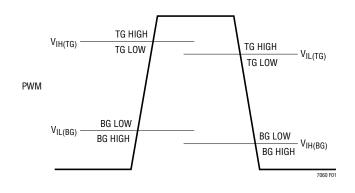


図1. スリーステートPWMの動作

## 動作

ス状態になる場合は、内部の抵抗分圧器がPWMピンの電圧をこの領域に設定します。

また、PWM駆動信号によって高インピーダンス状態にならない場合は、ENピンを使用してBGとTGを両方ともローに維持することもできます。ENピンをローに駆動すると、TGとBGの両方がオフのままになり、ENピンをハイに駆動すると、PWM入力に基づいてTGとBGのスイッチングがイネーブルされます。ENピンとSGNDの間には $2M\Omega$ の内部プルダウン抵抗があり、ENピンの入力が駆動されていない場合、ENのデフォルトの状態をローに維持します。

スイッチング・レギュレータのアプリケーションでは、コントローラICがスリーステートのPWMピンとENピンの両方を使用して、不連続導通モード(DCM)を実行できます。

#### 出力段

簡略化したLTC7060の出力段を図2に示します。BGとTGのデザインは対称であり、両方ともフローティング・ゲート・ドライバ出力を備えています。プルアップ・デバイスは、RDS (ON)が1.5 $\Omega$ (代表値)のPMOSであり、プルダウン・デバイスは、RDS (ON)が0.8 $\Omega$ (代表値)のNMOSです。電源電圧範囲が4V~14Vと広いドライバ電源は、ロジック・レベルのMOSFETや閾値の高いMOSFETなど、様々なパワーMOSFETを駆動できます。ただし、LTC7060は比較的閾値の高いMOSFETに合わせて最適化されています(例えば、BST-SW = 10V およびBGV<sub>CC</sub>-BGRTN = 10V)。ドライバ出

LTC7060 BST  $C_{GD}$ TG HIGH SIDE POWER MOSFET  $C_{GS}$ 0.8Ω SW BGV<sub>CC</sub>  $C_{GD}$ BG LOW SIDE POWER MOSEET  $\mathtt{C}_{\mathsf{GS}}$  $0.8\Omega$ **BGRTN** 7060 F02

図2. ハーフ・ブリッジ構成での簡略化された出力段

力のプルアップ抵抗とプルダウン抵抗は、ドライバの電源電 圧が低くなるほど大きくなることがあります。

一般に、パワーMOSFETはコンバータの電力損失の大部分を占めるため、オンとオフを迅速化し、それによって遷移時間と電力損失を最小限に抑えることが重要です。LTC7060の1.5 $\Omega$ のプルアップ抵抗と $0.8\Omega$ のプルダウン抵抗(いずれも代表値)は、ドライバ電源が10Vのとき、3Aのピーク・プルアップ電流と6Aのピーク・プルダウン電流に相当します。BGとTGは、どちらも3.3nFの負荷を18nsの立上がり時間で駆動する能力により、MOSFETの迅速なターンオン遷移を実行できます。

更に、ドライバ出力での強力なプルダウンにより、相互導通 電流が流れるのを防ぎます。例えば、図2に示すハーフ・ブ リッジ構成では、BGがローサイド・パワーMOSFETをオフに してTGがハイサイド・パワーMOSFETをオンにすると、SW ピンの電圧は極めて急速にVINまで上昇します。この高周 波の正電圧トランジェントは、ローサイド・パワー MOSFET のCGDの容量を通じてBGピンと結合します。BGピンの電 圧が十分に低く保持されていないと、BGピンの電圧がロー サイド・パワー MOSFET の閾値電圧より高くなり、瞬間的に オンに戻る可能性があります。その結果、ハイサイドとロー サイドのパワー MOSFET が導通して、V<sub>IN</sub>からグラウンドへ MOSFETを介して大量の相互導通電流が流れ、そのために かなりの電力損失が発生して、場合によってはMOSFETを 損傷させる可能性があります。この理由から、BGピンとTGピ ンのPCBパターンを短くして、寄生インダクタンスを最小限 に抑えることを推奨します。

## 保護回路

LTC7060を使用するときは、絶対最大定格のセクションで規定されている全ての定格を超えないように注意する必要があります。付加的な防護策として、LTC7060は過熱シャットダウン機能を内蔵しています。ジャンクション温度が約180°Cに達すると、LTC7060はサーマル・シャットダウン・モードに移行し、BGの電圧はBGRTNの電圧まで低下し、同様にTGの電圧はSWの電圧まで低下します。ジャンクション温度が165°Cより低くなると、通常動作が再開します。過熱レベルの出荷テストは実施していません。LTC7060は、150°Cより低い温度で動作することが確認されています。

### 動作

LTC7060は、V<sub>CC</sub>電源をモニタする低電圧ロックアウト検出器と過電圧ロックアウト検出器を両方とも内蔵しています。 V<sub>CC</sub>が5.3Vより低くなるか、14.6Vより高くなると、BGピンと TGピンの電圧は、それぞれBGRTNの電圧とSWの電圧まで低下して、2つの外付けMOSFETは両方ともオフになります。V<sub>CC</sub>の電源電圧が十分な値ではあるが過電圧閾値より低い場合は、通常動作が再開されます。

各フローティング・ドライバ電源には、付加的な低電圧ロックアウト回路が組み込まれています。BGV<sub>CC</sub>からBGRTNまでのフローティング電圧が3.3Vより低くなると、BGの電圧はBGRTNの電圧まで低下します。同様に、BSTからSWまでのフローティング電圧が3.3Vより低くなると、TGの電圧はSWの電圧まで低下します。

通常動作と低電圧/過電圧のロジックの表を表1に示します。

表1. 通常動作と低電圧/過電圧のロジック

PWM	EN	V <sub>CC</sub> の UVL0 または OVL0	(BST-SW)の UVL0	(BGV <sub>CC</sub> - BGRTN)の UVLO	TG	BG
Χ	L	Х	Х	Х	L	L
Х	Χ	Υ	Х	Х	L	L
L	Н	N	Х	N	L	Н
L	Н	N	Х	Υ	L	L
Н	Н	N	N	Х	Н	L
Н	Н	N	Υ	Х	L	L
HIGH-Z	Н	Х	Х	Х	L	L

注記:「X」は「ドント・ケア」を意味する。

#### 適応型シュートスルー保護

内蔵の適応型シュートスルー保護回路は、外付けMOSFET をモニタして、MOSFETが同時に導通しないようにします。 LTC7060では、上側MOSFETのゲート・ソース間電圧が十分に低くなるまで、下側MOSFETをオンすることはできません。逆の場合も同様です。この機能では、スイッチング遷移時にMOSFETを流れる可能性のあるシュートスルー電流をなくすことによって、効率と信頼性を向上します。

#### プログラマブルなデッド・タイム

高電圧ハーフ・ブリッジ構成のアプリケーションやスイッチド・キャパシタ・コンバータのアプリケーションで堅牢な

シュートスルー保護を確保するため、LTC7060はDTピンを備えており、このピンを使用して、BG/TGのローからTG/BGのハイへの遷移時に伝搬遅延(デッド・タイム)をプログラムすることができます。DTピンとSGNDの間に抵抗( $R_{DT}$ )を外付けすることにより、BGのローからTGのハイへの伝搬遅延と、TGのローからBGのハイへの伝搬遅延の両方を設定します。これらの関係については、図3を参照してください。 $R_{DT}$ が100k $\Omega$ より小さい場合、デッド・タイムは次式により概算できます。

#### デッド・タイム = $R_{DT}$ • 0.44ns/k $\Omega$ + 32ns

DTピンをSGNDに短絡した場合、デッド・タイムは32nsです。 DTピンをフロート状態にした場合、デッド・タイムは250ns前後です。

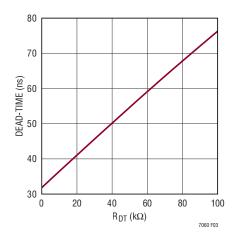


図3. デッド・タイムとRDT

#### フォルト・フラグ

FLTピンは、内部NチャンネルMOSFETのオープンドレインに接続されています。これには、 $V_{CC}$ やその他のバイアス電圧(最大15V)などの電源に接続したプルアップ抵抗(例:51k)が必要です。以下のいずれかの条件を満たすと、FLTピンの電圧は直ちにSGNDまで低下します。

- a. V<sub>CC</sub>がUVLO閾値より低いか、OVLO閾値より高い。
- b. (BGV<sub>CC</sub>-BGRTN)間の電圧がUVLO閾値より小さい。
- c. (BST-SW)間の電圧がUVLO閾値より小さい。
- d. ジャンクション温度が約180°Cに達している。

全てのフォルトが解消されると、組込みの100μsの遅延時間経過後に、FLTピンは外付け抵抗によってプルアップされます。

## アプリケーション情報

### ブートストラップ電源(BGVcc-BGRTN間、BST-SW間)

BGV<sub>CC</sub>-BGRTN間の電源およびBST-SW間の電源のいずれか一方または両方をブートストラップ電源にすることができます。BGV<sub>CC</sub>とBGRTNの間、またはBSTとSWの間に接続された外付けの昇圧コンデンサ $C_B$ は、それぞれのMOSFETドライバのゲート・ドライバ電圧を供給します。外付けMOSFETがオンすると、ドライバはMOSFETのゲート・ソース間に $C_B$ の電圧を印加します。これによってMOSFETが導通して、オンします。

外付けMOSFETをオンにするための電荷は、ゲート電荷  $(Q_G)$ と呼ばれ、通常は外付けMOSFETのデータシートで 規定されています。昇圧コンデンサ $C_B$ はゲート容量の10倍 以上にして、外付けMOSFETを完全にオンにする必要があります。ゲート電荷は、5nC~数百nCの範囲内の値になる可能性があり、使用される外付けMOSFETのゲート駆動レベルおよびタイプに影響されます。ほとんどのアプリケーションでは、 $C_B$ のコンデンサ値を $0.1\mu$ Fにすれば十分です。ただし、複数のMOSFETを並列接続してLTC7060で駆動する場合は、それに応じて $C_B$ の容量を増やす必要があります。

 $C_B$ を充電状態に保つには、外部電源 (通常はショットキー・ダイオードを介して接続した $V_{CC}$ )が必要です。LTC7060は  $C_B$ を充電せず、 $C_B$ を常に放電します。BG/TGがハイの場合、 $BGV_{CC}/BST$ からBGRTN/SWおよびSGNDへ流れる全電流は代表値で $100\mu A$ です。また、BG/TGがローの場合、 $BGV_{CC}/BST$ から流れる全電流は代表値で $8\mu A$ です。

#### 消費電力

正常な動作と長期信頼性を確保するため、最大温度定格を超えてLTC7060を動作させることはできません。パッケージのジャンクション温度は次式により計算できます。

 $T_J = T_A + (P_D) (\theta_{JA})$ 

ここで、

T.」 = ジャンクション温度

T<sub>A</sub> = 周囲温度

Pn = 消費電力

θ<sub>JA</sub> = ジャンクションと周囲温度の間の熱抵抗

消費電力は、スタンバイ、スイッチング、および容量性負荷の 電力損失を合計したものです(次式)。

Pnc = 自己消費電力による損失

PAC = 入力周波数がfinのときの内部スイッチング損失

 $P_{QG} =$ ゲート電荷が $Q_G$ の外付けMOSFETを周波数 $f_{IN}$ でオン/オフすることによる損失

LTC7060の自己消費電流はごくわずかです。 $V_{CC} = 10V$ での DC電力損失はわずか(10V)(0.4mA) = 4mWです。

特定のスイッチング周波数では、内部の電力損失が増加しますが、その原因は、内部ノードの容量を充放電するために必要なAC電流と、内部ロジックのゲートを流れる相互導通電流です。自己消費電流と無負荷での内部スイッチング電流の合計を代表的な性能特性の「電源電流と入力周波数」のグラフに示します。

ゲート電荷損失の主な要因は、外付けMOSFETの容量をスイッチング時に充放電するために必要な大量のAC電流です。スイッチング周波数が $f_{\rm IN}$ のとき、BGとTGでの純粋な容量性負荷 $C_{\rm LOAD}$ が等しい場合、負荷損失は次のようになります。

 $P_{CLOAD} = (C_{LOAD}) (f_{IN}) [(V_{BST-SW})^2 + (V_{BGVCC-BGRTN})^2]$ 

代表的な同期整流式降圧構成では、 $V_{CC}$ を下側MOSFETドライバの電源( $BGV_{CC}$ )に接続しています。 $V_{BST-SW}$ は $V_{CC-}V_D$ と同じ値です。ここで、 $V_D$ は、 $V_{CC}$ とBSTの間の外付けショットキー・ダイオードの順方向電圧降下です。この電圧降下が $V_{CC}$ と比べて小さい場合、負荷損失は次のように概算できます。

 $P_{CLOAD}\approx 2\left(C_{LOAD}\right)\left(f_{IN}\right)\left(V_{CC}\right)^{2}$ 

純粋な容量性負荷とは異なり、ドライバ出力によって認識されるパワーMOSFETのゲート容量は、スイッチング中の $V_{GS}$ の電圧レベルに応じて変化します。MOSFETの容量性負荷の消費電力は、そのゲート電荷 $Q_{G}$ を使用して計算できます。MOSFETの $V_{GS}$ の値(この場合は $V_{CC}$ )に対応する $Q_{G}$ の値は、メーカーの $Q_{G}$ と $V_{GS}$ の曲線から簡単に求めることができます。BGおよび $T_{G}$ での同一の $M_{OSFET}$ の場合は、次のようになります。

 $P_{QG} \approx 2(Q_G) (f_{IN}) (V_{CC})$ 

# アプリケーション情報

### バイパス処理と接地

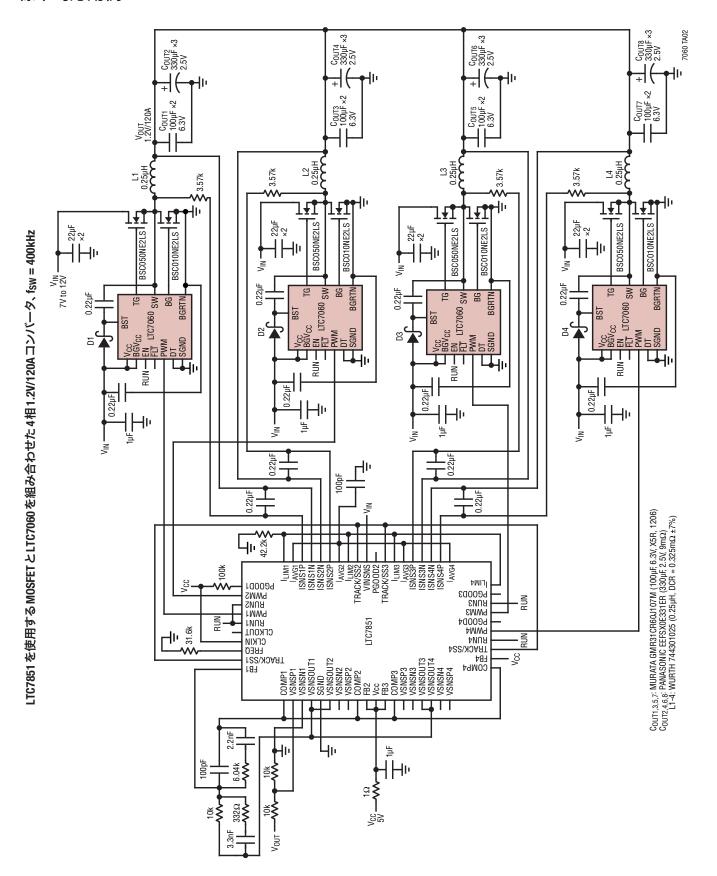
LTC7060では、スイッチングが高速(ナノ秒の単位)でAC 電流が大量(アンペアの単位)のため、VCC、VBST-SW、VBGVCC-BGRTNの各電源に対してバイパス処理を適切に行うことが必要です。部品配置とPCBパターン配線に慎重さを欠くと、過剰なリンギングやアンダーシュート/オーバーシュートが生じる恐れがあります。

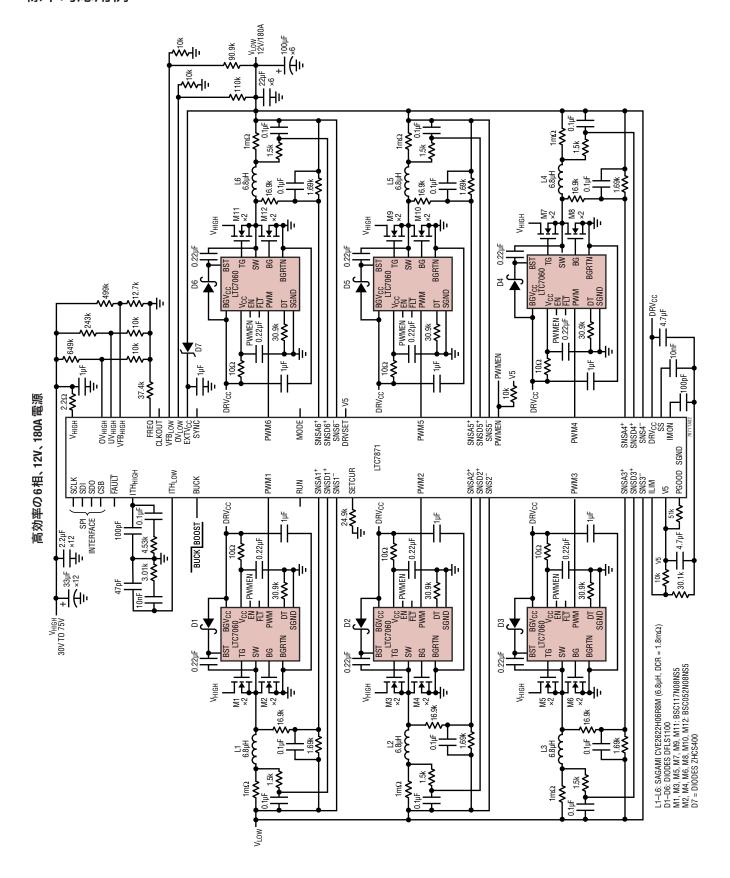
最適な性能を得るため、LTC7060を以下のように構成します。

- バイパス・コンデンサは、V<sub>CC</sub>ピンとSGNDピンの間、 BGV<sub>CC</sub>ピンとBGRTNピンの間、およびBSTピンとSWピンの間に、できるだけ近づけて取り付けます。リード線はできるだけ短くして、リード線のインダクタンスを低減します。
- 低インダクタンス、低インピーダンスのグラウンド・プレーンを使用して、グラウンドの電圧降下や浮遊容量を低減します。LTC7060が切り替えるピーク電流は5Aを超えるため、グラウンドで大きな電圧降下が生じると信号の完全性が損なわれることに注意してください。

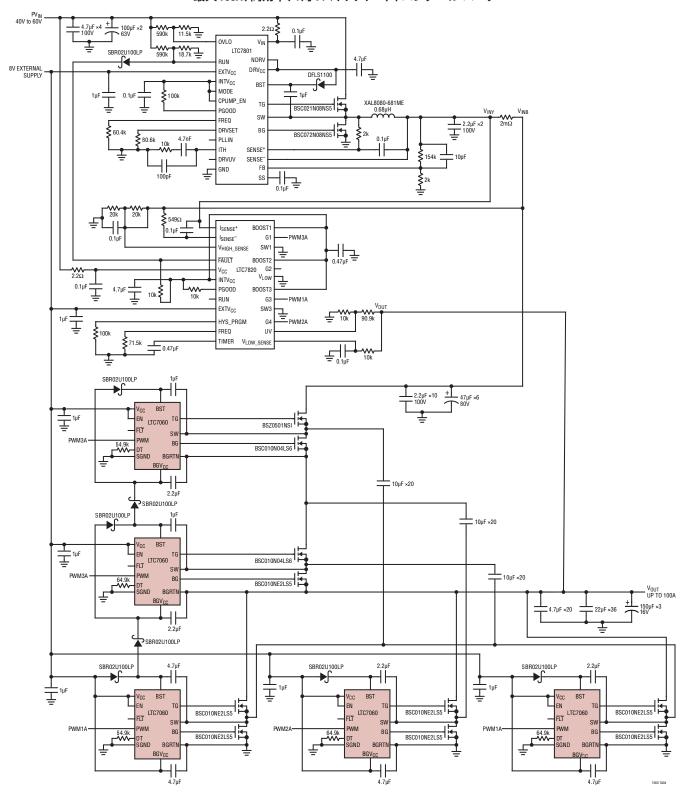
- 電源/グラウンドの配線は慎重に計画します。大量の負荷スイッチング電流の流入元と流出先を把握します。入力ピンと出力パワー段のグラウンド帰還経路は別々にしておきます。
- TGピンを上側MOSFETのゲートに、またSWピンを上側 MOSFETのソースに、それぞれケルビン接続します。BG ピンを下側MOSFETのゲートに、またBGRTNピンを下側MOSFETのソースに、それぞれケルビン接続します。ドライバ出力ピンと負荷の間の銅箔パターンは短く広いものにします。
- LTC7060パッケージの裏面にある露出パッドを基板にハンダ処理するようにしてください。露出した裏面と銅箔基板との間で熱的に十分な接触を確保できないと、熱抵抗がパッケージに対して規定されている値よりはるかに大きくなります。

12 詳細:www.analog.com





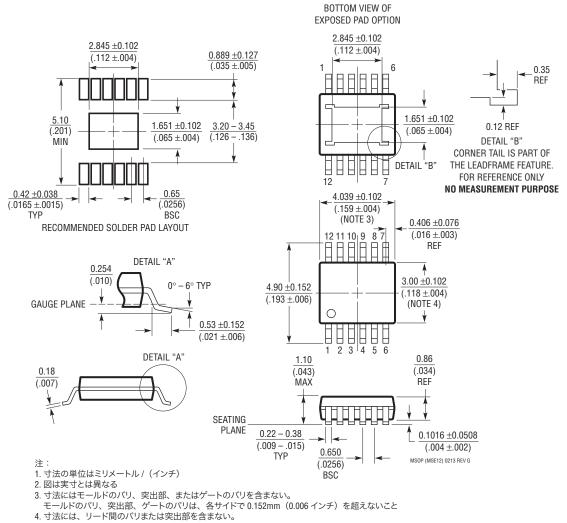
最大100A、高効率、4対1スイッチド・キャパシタ・コンバータ



# パッケージ

#### **MSE Package** 12-Lead Plastic MSOP, Exposed Die Pad

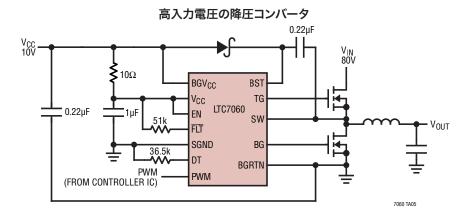
(Reference LTC DWG # 05-08-1666 Rev G)



- 4. 引点には、ソード間のパリと突出部は、各サイドで 0.152mm (.006 イsンチ) を超えないこと 5. リードの平坦度 (整形後のリードの底面) は最大 0.102mm (0.004 インチ) であること 6. 露出パッドの寸法にはモールドのパリを含む。露出パッド上のモールドのパリは、各サイドで 0.254mm (0.010 インチ) を超えないこと

# 改訂履歴

REV	日付	説明	ページ番号
Α	04/20	発注情報を更新。	2
		I <sub>VCC</sub> の行でR <sub>DT</sub> を64.9kΩから100kΩに変更。	3



# 関連製品

製品番号	説明	注釈
LTC4449	高速同期整流式のNチャンネルMOSFETドライバ	最大38Vの電源電圧、4V≤V <sub>CC</sub> ≤6.5V、3.2Aのピーク・プルアップ電流/ 4.5Aのピーク・プルダウン電流
LTC4442/ LTC4442-1	高速同期整流式のNチャンネルMOSFETドライバ	最大38Vの電源電圧、6V ≤ V <sub>CC</sub> ≤ 9.5V、2.4Aのピーク・プルアップ電流/ 5Aのピーク・プルダウン電流
LTC4446	高電圧同期整流式NチャンネルMOSFETドライバ、 シュートスルー保護機能なし	最大100Vの電源電圧、7.2V ≤ V <sub>CC</sub> ≤ 13.5V、 2.5Aのピーク・プルアップ電流/3Aのピーク・プルダウン電流
LTC4444/ LTC4444-5	高電圧同期整流式NチャンネルMOSFETドライバ、 シュートスルー保護機能あり	最大100Vの電源電圧、4.5V/7.2V ≤ V <sub>CC</sub> ≤ 13.5V、2.5Aの ピーク・プルアップ電流/3Aのピーク・プルダウン電流
LTC3774	lmΩ未満のDCRによる検出機能を備えたデュアル、 マルチフェーズ電流モードの同期整流式降圧 DC/DCコントローラ	DrMOS、パワー・ブロック、または外部ドライバ/MOSFETと組み合わせて動作、 $4.5$ V $\leq$ V $_{\rm IN}$ $\leq$ 38V、 $0.6$ V $\leq$ V $_{\rm OUT}$ $\leq$ 3.5V
LTC3861	高精度の電流分担機能を備えたデュアル、 マルチフェーズ電圧モードの降圧 DC/DC コントローラ	パワー・ブロック、 $DrMOS$ 、または外付け $MOSFET$ と組み合わせて動作、 $3V \le V_{IN} \le 24V$
LTC7851	高精度の電流分担機能を備えたクワッド出力 マルチフェーズ電圧モードの降圧 DC/DC コントローラ	DrMOS、パワー・ブロック、または外部ドライバ/ MOSFET と組み合わせて動作、 $V_{IN}$ の範囲は外付け部品に依存、 $3V \le V_{CC} \le 5.5V$ 、 $0.6V \le V_{OUT} \le V_{CC} - 0.5V$
LTC7820	固定比率、高電力、インダクタ不要の (チャージ・ポンプ)DC/DCコントローラ	6V ≤ V <sub>IN</sub> ≤ 72V、2:1の分圧器、1:2の倍電圧器、1:1の電圧反転器、 低ノイズのソフト・スイッチング、4mm×5mm QFN-28
LTC7821	ハイブリッド降圧同期整流式コントローラ	$10V \le V_{IN} \le 72V$ 、 $0.9V \le V_{OUT} \le 20V$ 、低ノイズのソフト・スイッチング、 $5mm \times 5mm$ QFN-32
LTC7871	6相の同期整流式双方向昇降圧コントローラ	V <sub>HIGH</sub> :最大100V、V <sub>LOW</sub> :最大60V、SPIインターフェース、64ピンLQFP
LTC7801	150V 低 IQ 同期整流式降圧 DC/DC コントローラ、 100% のデューティ・サイクルに対応、ゲート駆動電圧を 5V~10V で調整可能	4V≤ V <sub>IN</sub> ≤ 140V、150V <sub>PK</sub> 、0.8V ≤ V <sub>OUT</sub> ≤ 60V、I <sub>Q</sub> = 40μA、 PLL固定周波数:50kHz~900kHz

©ANALOG DEVICES, INC. 2020