

逆接続保護回路を内蔵した アクティブ整流器コントローラ

特長

- -40Vまでの逆入力保護
- ショットキ・ダイオードと比較して向上した性能:
 - 電力損失を90%超低減
 - 電圧降下を20mVに低減
- 超高速トランジェント応答
 - 6V_{p-p}を最大50kHzまで整流
 - 2V_{p-p}を最大100kHzまで整流
- 広い動作電圧範囲:3V ~42V
- 少ない自己消費電流(動作時):20μA
- 少ないシャットダウン時電流:3.5μA
- 高精度のイネーブル・ピン電圧しきい値:1.21V
- 小型10ピンMSOPで供給

アプリケーション

- 自動車のバッテリー保護
- 産業用電源
- ポータブル機器

概要

LT[®]8672は、逆入力保護回路を内蔵したアクティブ整流器コントローラです。このデバイスは、外付けNチャンネルMOSFETを駆動してパワー・ショットキ・ダイオードを置き換えます。その非常に少ない自己消費電流と高速トランジェント応答により、最大100kHzのAC入力信号が存在する自動車用アプリケーションでの困難な要件を満たします。これらの信号は外付けFETでの電力損失が最小限で済むように整流されるので、プリント回路基板での熱管理が簡単になります。

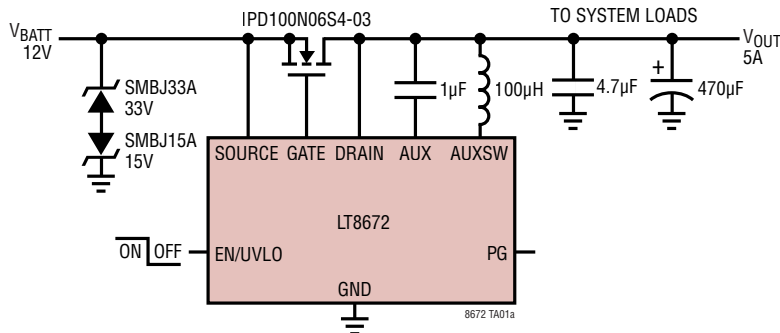
電圧降下がわずか20mVなので、LT8672ソリューションでは、コールド・クランク時や起動/停止時の最小入力電圧要件が緩和され、より簡単で効率的な回路が可能になります。入力電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。使用可能なシャットダウン・モードにより、自己消費電流は3.5μA未満に減少します。

内蔵の補助昇圧レギュレータにより、外付けのFETを完全にオンするための必要な昇圧電圧が得られます。パワーグッド・ピンは、外付けのFETが負荷電流を流す準備が完了していることを示します。

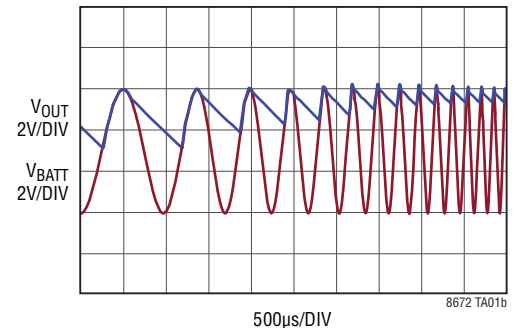
LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、およびSilent Switcherは、アナログ・デバイセス社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

12V、5A自動車の逆バッテリー保護



入力リップルの整流



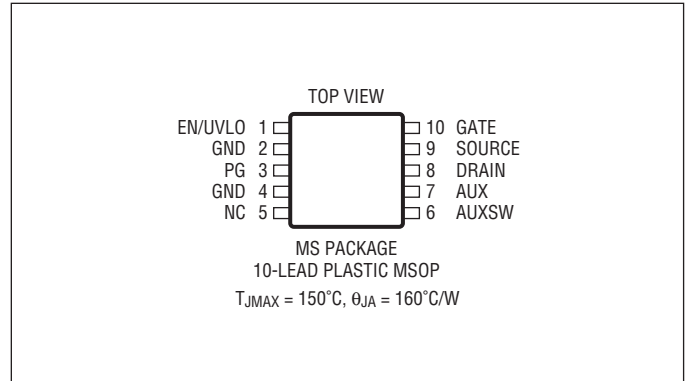
LT8672

絶対最大定格

(Note 1 および 2)

DRAIN	-0.3V~42V
SOURCE、EN/UVLO	-40V~42V
DRAIN-SOURCE 間	-5V~54V
AUX	$V_{DRAIN} + 13V$
GATE	$V_{SOURCE} - 0.3V \sim V_{SOURCE} + 17V$
GATE	$V_{AUX} - 67V \sim V_{AUX} + 0.3V$
PG	-0.3V~5V
動作接合部温度範囲 (Note 3、4)	
E、Iグレード	-40°C~125°C
Hグレード	-40°C~150°C
保存温度範囲.....	-65°C~150°C
リード温度 (半田付け、10秒)	
MSパッケージ	300°C

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LT8672#orderinfo>

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LT8672EMS#PBF	LT8672EMS#TRPBF	LTGYT	10-Lead Plastic MSOP	-40°C to 125°C
LT8672IMS#PBF	LT8672IMS#TRPBF	LTGYT	10-Lead Plastic MSOP	-40°C to 125°C
LT8672HMS#PBF	LT8672HMS#TRPBF	LTGYT	10-Lead Plastic MSOP	-40°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

一部のパッケージは、#TRMPBF 接尾部を付けることにより、指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{\text{SOURCE}} = V_{\text{DRAIN}} = 12\text{V}$ 。(Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Minimum Drain Voltage		●		2.85	3	V
Total System Quiescent Current	$V_{\text{EN/UVLO}} = 0\text{V}$	●		3.5	5	μA
	$V_{\text{EN/UVLO}} = 2\text{V}$, Active Rectifier Controller In Regulation (Note 4)	●		20	26	μA
EN/UVLO Pin Threshold High	Pin Voltage Rising	●	1.22	1.28	1.34	V
EN/UVLO Pin Threshold Low	Pin Voltage Falling	●	1.16	1.21	1.26	V
EN/UVLO Pin Hysteresis				70		mV
EN/UVLO Pin Current	$V_{\text{EN/UVLO}} = 2\text{V}$		-0.1		0.1	μA
PG Pin Leakage	$V_{\text{PG}} = 3.3\text{V}$		-0.1		0.1	μA
PG Pull-Down Resistance	$V_{\text{PG}} = 0.1\text{V}$	●		650	2000	Ω
補助昇圧レギュレータ						
Regulation Voltage $V_{\text{AUX}} - V_{\text{DRAIN}}$		●	10.2	11	11.8	V
Power NMOS Current Limit		●	75	100	120	mA
Power NMOS On-Resistance				2		Ω
Catch Diode Forward Voltage	$I_{\text{DIODE}} = 100\text{mA}$			0.8		V
AUXSW Pin Leakage	$V_{\text{AUXSW}} = 12\text{V}$		-0.2		0.2	μA
アクティブ整流器コントローラ						
SOURCE-DRAIN Regulation Voltage		●	10	20	25	mV
SOURCE-DRAIN Fast Pull-Up Threshold		●	60	75	90	mV
DRAIN Current	With Gate Driver in Regulation			12		μA
SOURCE Current	With Gate Driver in Regulation Fault Condition, $V_{\text{SOURCE}} = -40\text{V}$			5	-1	μA mA
Maximum Gate Drive (GATE-SOURCE)		●	10.2	11	11.8	V
Gate Pull-Up Current			-26	-50		mA
Gate Pull-Down Current			170	300		mA
Gate-Source Off Voltage for Reverse SOURCE	Fault Condition, $V_{\text{SOURCE}} = -5\text{V}$, $I_{\text{GATE}} = 1\text{mA}$ Fault Condition, $V_{\text{SOURCE}} = -40\text{V}$, $I_{\text{GATE}} = 1\text{mA}$	●		0.01	0.3	V
		●		0.01	0.3	V
Gate Turn-Off Delay Time	Step ($V_{\text{SOURCE}} - V_{\text{DRAIN}}$) from -70mV to 130mV $V_{\text{GATE}} - V_{\text{SOURCE}} < 1\text{V}$, $C_{\text{GATE-SOURCE}} = 10\text{nF}$	●		0.6	1.1	μs
Gate Turn-On Delay Time	Step ($V_{\text{SOURCE}} - V_{\text{DRAIN}}$) from 130mV to -70mV $V_{\text{GATE}} - V_{\text{SOURCE}} > 5\text{V}$, $C_{\text{GATE-SOURCE}} = 10\text{nF}$	●		1.7	3.1	μs
Maximum Frequency of AC Input Signal to Be Rectified	AC Input Ripple $< 6\text{V}_{\text{P-P}}$, $C_{\text{GATE-SOURCE}} = 10\text{nF}$ AC Input Ripple $< 2\text{V}_{\text{P-P}}$, $C_{\text{GATE-SOURCE}} = 10\text{nF}$	●	50			kHz
		●	100			kHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

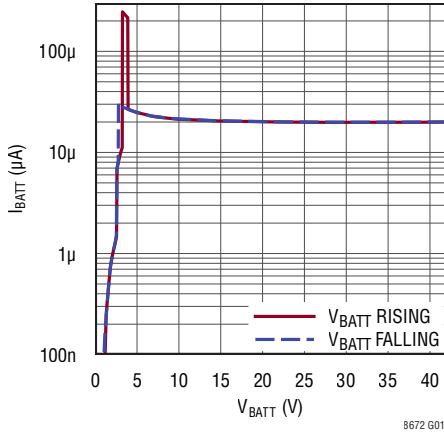
Note 2: 正電流はピンに流れ込み、負電流はピンから流れ出す。最小値と最大値は絶対値を意味する。

Note 3: LT8672Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LT8672Iは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。LT8672Hは、 $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証されている。

Note 4: アクティブ整流器コントローラがレギュレーション状態の場合の全システム電流。

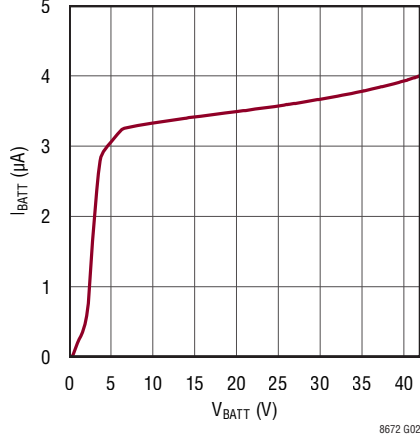
標準的性能特性

レギュレーション時の全入力電流



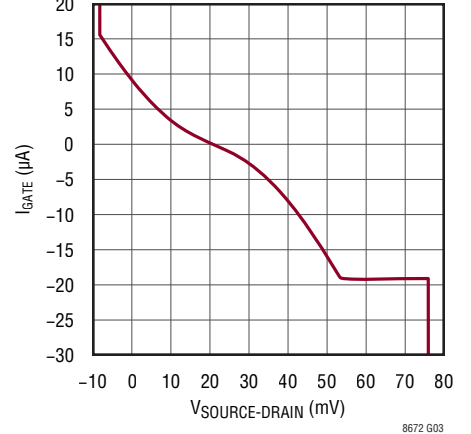
8672 G01

シャットダウン時の全入力電流



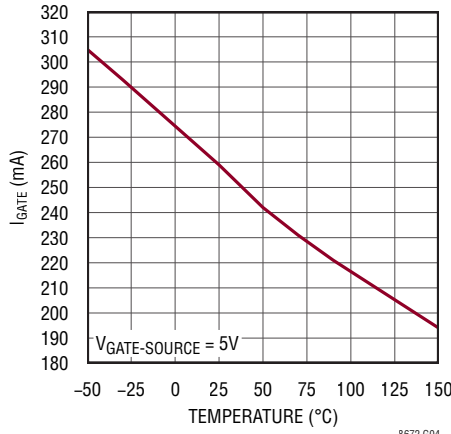
8672 G02

GATEの電流と順方向電圧降下



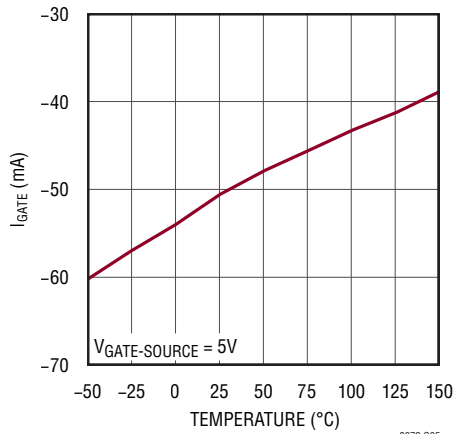
8672 G03

高速プルダウン電流



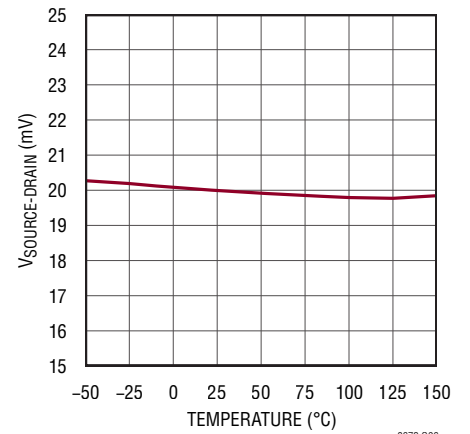
8672 G04

高速プルアップ電流



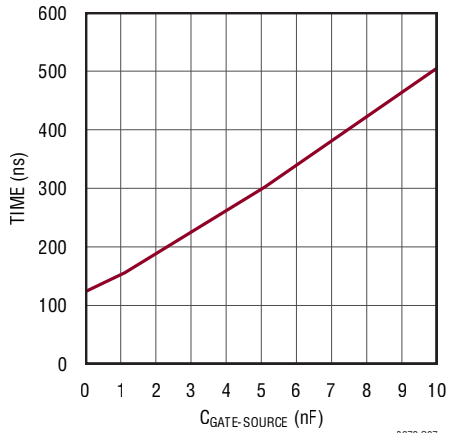
8672 G05

順方向レギュレーション電圧



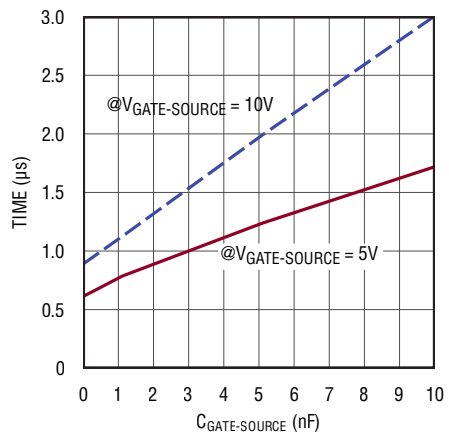
8672 G06

GATEのターンオフ時間とGATEの容量



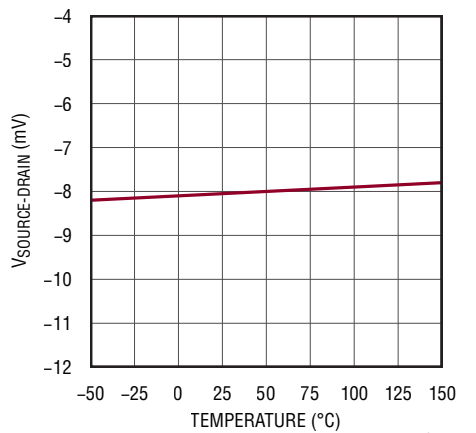
8672 G07

GATEのターンオン時間とGATEの容量



8672 G08

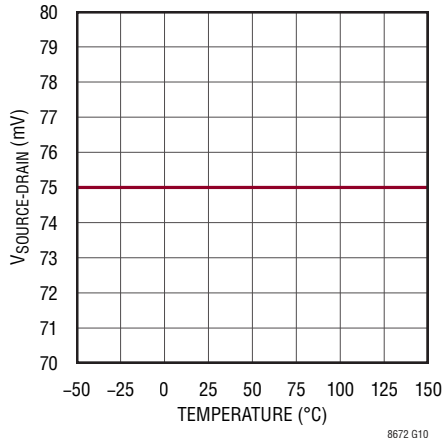
高速プルダウンしきい値



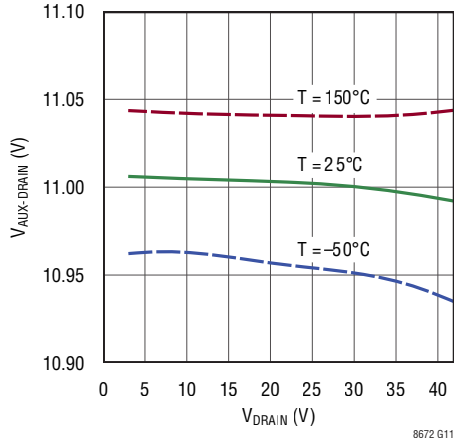
8672 G09

標準的性能特性

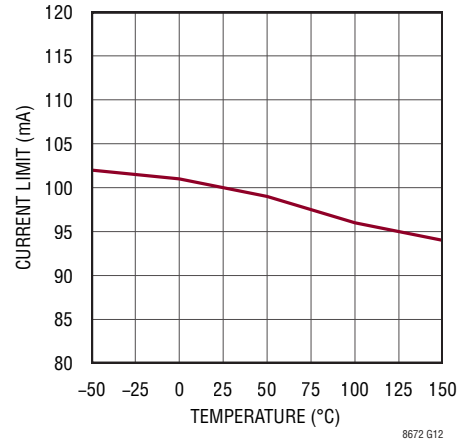
高速プルアップしきい値



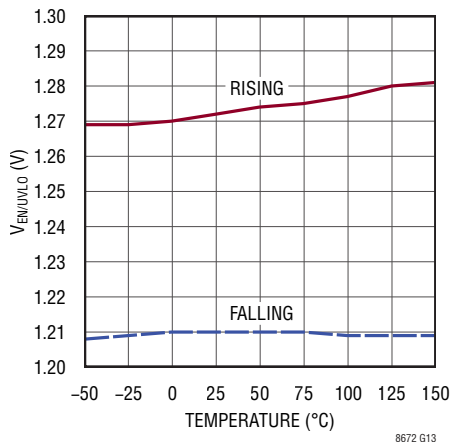
AUX-DRAIN間のレギュレーション電圧



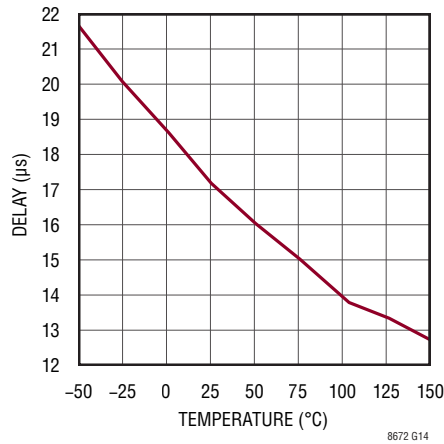
補助昇圧レギュレータの電流制限



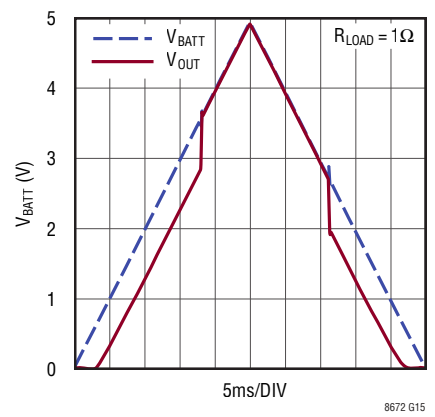
EN/UVLOピンのしきい値



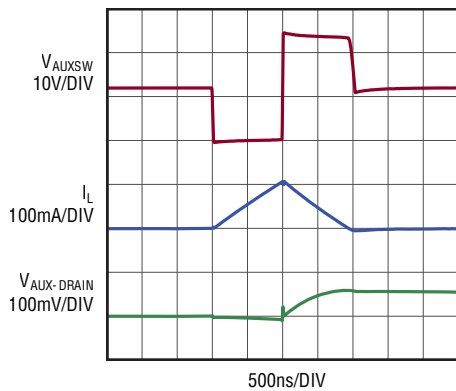
高速プルアップからPGが“L”になるまでの遅延



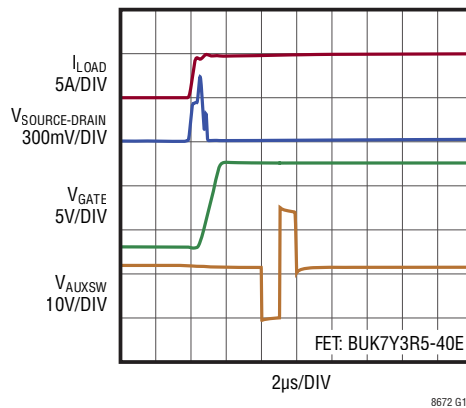
ドロップアウト特性



補助昇圧レギュレータのスイッチング波形



高速プルアップに対する補助昇圧レギュレータの応答



ピン機能

EN/UVLO (ピン1) : LT8672のアクティブ整流器レギュレータと補助昇圧レギュレータは、このピンの電圧が1.21Vより低くなるとシャットダウンします。このシャットダウン機能を使用しない場合は、DRAINに接続してください。

GND (ピン2) : このピンはアプリケーションでは何の役割も果たしておらず、グラウンドに接続します。

PG (ピン3) : PGピンは内部モニタ回路のオープンドレイン出力です。次の基準(デバイスがシャットダウン状態になっている、AUXの電圧が起動時にそのレギュレーション値に達していない、ゲート・ドライバの高速プルアップ経路がアクティブである時間が17 μ sを超える)のいずれかを満たした場合、PGは“L”になります。PGピンを使用して出力負荷を制御すると、これらの条件下でMOSFETが過負荷状態にならないよう保護することができます。PG出力が有効なのは、DRAINが最小入力電圧より高いときです。

GND (ピン4) : これは全ての内部回路のグラウンドです。このピンはデバイス近くのGNDプレーンに直接接続します。

NC (ピン5) : このピンは内部で接続されていません。グラウンドに接続するか、フロート状態のままにしてください。

AUXSW (ピン6) : 補助昇圧レギュレータの内部パワー・スイッチの出力。優れた性能と低いEMIを得るため、プリント回路基板上でのこのノードの面積が小さくなるようにしてください。このピンとDRAINピンの間に昇圧インダクタを接続します。

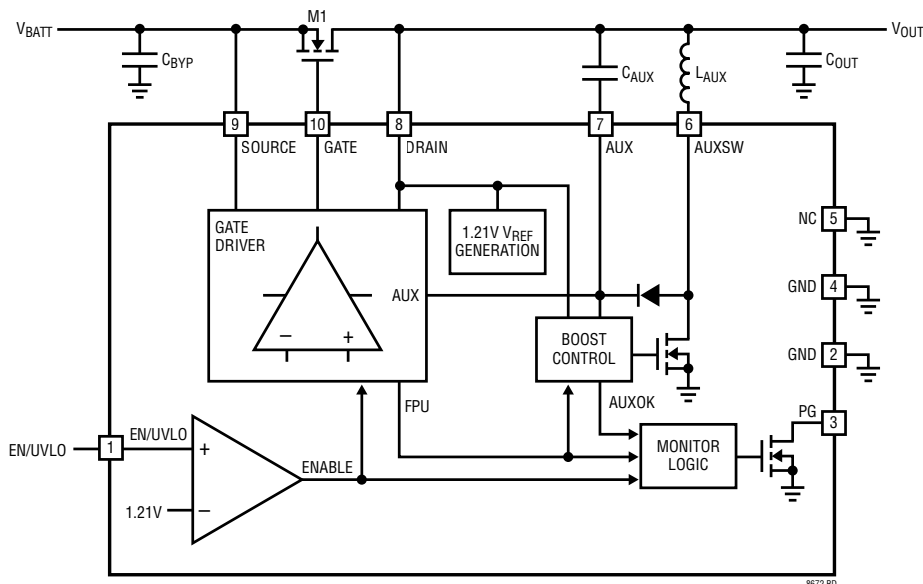
AUX (ピン7) : 補助昇圧レギュレータの出力。このピンは、入力電圧より高い駆動電圧をアクティブ整流器コントローラのゲート・ドライバに供給するために使用します。このピンとDRAINピンの間に1 μ Fのコンデンサを、デバイスにできるだけ近づけて接続します。このピンには、DRAIN以外のどのノードにもコンデンサを接続しないでください。

DRAIN (ピン8) : ドレイン電圧の検出ピンおよび電源電圧ピン。このピンで検出される電圧は外付けMOSFETのゲートを制御する目的で使用されます。また、このピンからはLT8672の内部回路に電流が流れます。このピンは外付けNチャネルMOSFETのドレインにできるだけ近づけて接続してください。このピンは4.7 μ F以上のコンデンサを使用してデバイスの近くでバイパスする必要があります。

SOURCE (ピン9) : ソースの接続ピン。SOURCEはゲート高速プルダウン回路の帰還路です。このピンで検出される電圧もMOSFETのゲートを制御する目的で使用されます。このピンは外付けNチャネルMOSFETのソースにできるだけ近づけて接続してください。

GATE (ピン10) : ゲート駆動出力ピン。このピンは外付けNチャネルMOSFETのゲートを駆動します。このピンはMOSFETのゲートに接続します。

ブロック図



動作

LT8672はアクティブ整流器コントローラで、NチャネルMOSFETを高速で起動するための補助昇圧レギュレータを内蔵しています。「ブロック図」を参照すると、動作をよく理解できます。

アクティブ整流器コントローラ

アクティブ整流器コントローラは外付けのNチャネルMOSFET (M1)を制御して、理想ダイオードを形成します。GATEアンプはDRAIN – SOURCE間の電圧を検出してMOSFETのゲートを駆動し、順方向電圧が20mVになるように制御します。負荷電流が増加すると、GATEピンは、MOSFETが完全にオンする点に達するまで高い電圧に駆動されます。負荷電流が減少した場合、GATEアンプはMOSFETのゲートを低い電圧に駆動して、20mVの電圧降下を維持します。電圧 V_{DRAIN} が減少して、20mVの順方向電圧降下が保持されない点まで達すると、GATEアンプはMOSFETをオフに駆動します。

急速に変化する入力(SOURCE)信号のようなSOURCE–DRAIN間の高速トランジェント時に、20mVループの安定化が遅すぎる場合は、高速プルアップ(FPU)電流経路と高速プルダウン(FPD)電流経路が外付けMOSFETを素早くオン/オフします。これはダイオードの場合と同じように入力信号を整流しますが、電力損失は大幅に少なく済みます。

SOURCEピンとGATEピンは、最大–40Vの逆入力電圧から保護されます。SOURCEの電圧が負になると、GATEはSOURCEに引き込まれるので、MOSFETはオフになり、DRAINは負の入力電圧から切り離されます。

外付けMOSFETのゲート電圧は、補助昇圧レギュレータによって供給され、補助昇圧レギュレータはその出力AUXをDRAINより11V高い電圧に安定化します。

EN/UVLOピンを使用して、アクティブ整流器コントローラと補助昇圧レギュレータをシャットダウンすることができます。EN/UVLOを“L”に設定することにより、全システム入力電流は3.5 μ Aより少なくなります。外付けMOSFETの導通経路は、そのボディ・ダイオードを介してのみ存在します。

補助昇圧レギュレータ

補助昇圧レギュレータは、ヒステリシス制御方式を一定の低電位側電流制限値100mAと組み合わせて使用します。AUX–DRAIN間の電圧がその公称値である標準11Vより小さくなると、低電位側のパワー・スイッチがオンします。L_{AUX}のインダクタ電流は低電位側電流制限値の100mAに達するまで増加し、その時点で低電位側スイッチはオフになり、インダクタの電流は減少してゼロになるまでC_{AUX}に流れ込みます。その後、AUX–DRAIN間の電圧がその公称値より大きくなり、低電位側スイッチは再びオンします。この場合には、自己消費電流を低減するために全ての大電力回路が停止します。

この制御方式では、スイッチング周波数がインダクタの値とDRAINの電圧に依存します。

パワーグッド・ピン(PG)

オープンドレインのパワーグッド・ピンPGは、フォルトが発生していない場合、高インピーダンスになります。これは、外付けのMOSFETが正常に動作していることを示します。

アプリケーション情報

アクティブ整流器コントローラ

阻止ダイオードは電源の入力と直列に配置して、電源の逆極性から保護します。LT8672はこれらのアプリケーションのダイオードをMOSFETに置き換えて、受動部品による解決法に伴う電圧降下と電力損失の両方を低減します。図1に示した曲線は、実用的アプリケーションで達成した電力損失の劇的な改善を示しています。これは、受動素子での電力損失を大きく低減することによる基板面積の大幅な節減を表しています。入力電圧が低いときは余裕が少ないので、図2に示すように、順方向電圧降下による損失がどの程度改善されたかがすぐに分かります。

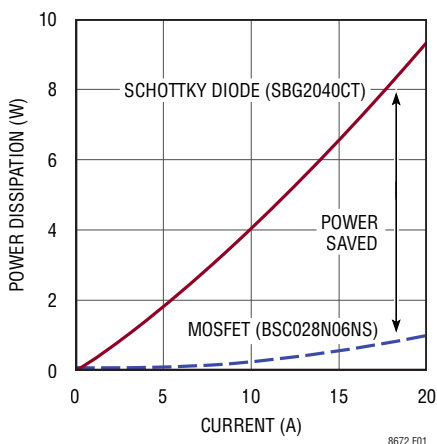


図1. MOSFETとショットキ・ダイオードの電力損失の比較

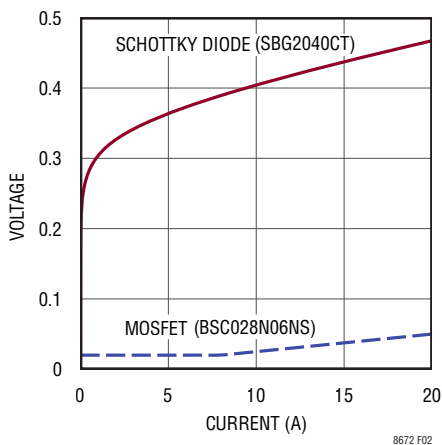


図2. MOSFETとショットキ・ダイオードの順方向電圧降下の比較

LT8672は3V~42Vの範囲で動作し、-40V~42Vの絶対最大定格の範囲では損傷なく耐えることができます。自動車用アプリケーションでは、LT8672は負荷ダンプ、コールド・クラック、2バッテリー・ジャンプの状況で動作し、逆バッテリー接続に耐える上に負荷も保護します。更に、外付けMOSFETの順方向電圧の変化に対する応答が高速なので、振幅が最大6V_{P-P}の入力リップルを最大50kHzまで整流することができます。振幅が最大2V_{P-P}の場合は、最大100kHzまでの整流が可能です。LT8672の高速ゲート駆動機能により、要求の厳しいこれらの条件時に外付けMOSFETが過熱せずに済みます。ボディ・ダイオードが電流を導通させるのは、リップル周期のほんの一部に過ぎないからです。

LT8672のSOURCEピンにはバイパス・コンデンサ(「ブロック図」のC_{BY}P)を接続する必要がありません。このようなコンデンサがほかの理由で(例えば、前段のEMIフィルタの一部として)必要な場合は、その容量が60nFを超えないようにする必要があります。超えてしまうと、ゲート・ドライバの安定性が損なわれる恐れがあります。このことは、プリント回路基板のSOURCEに接続されている全容量に当てはまります。

MOSFETのボディ・ダイオードは常に存在するので、LT8672をディスエーブルして消費電流を3.5μAに減らしているときは、EN/UVLOピンによって入力から負荷を切り離さないよう注意することが重要です。

シャットダウン・モード/低電圧ロックアウト

シャットダウン時に、LT8672はGATEの電圧をSOURCEの電圧より低くしてMOSFETをオフし、消費電流を3.5μAに低減します。シャットダウンでは順方向電流の流れは遮断されません。電流経路はM1のボディ・ダイオードを介して引き続き存在します。LT8672は、イネーブされている場合、アクティブ整流器として動作します。シャットダウンが必要ない場合は、EN/UVLOをDRAINに接続してください。EN/UVLOは3.3Vまたは5Vのロジック信号で駆動できます。デバイスをディスエーブルするには、EN/UVLOを1.21Vより低い電圧にプルダウンする必要があります。

アプリケーション情報

図3に示すように、SOURCEとEN/UVLOの間に抵抗分割器を追加すると、V_{BATT}が次式で与えられるしきい値電圧 V_{BATT(EN/UVLO)}より低いときにデバイス自体をディスエーブルするようにLT8672が設定されます。

$$R1=R2\left(\frac{V_{BATT(EN/UVLO)}}{1.21V}-1\right)$$

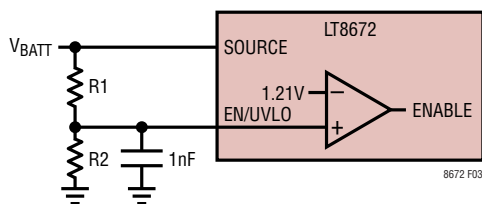


図3. 低電圧ロックアウトをプログラム可能なEN/UVLOピン

コンパレータのヒステリシスのため、V_{BATT}がV_{BATT(EN/UVLO)}よりわずかに高くなるまでLT8672はイネーブルされないことに注意してください。オーム値の高い抵抗を使用してEN/UVLOを接続すると、高いdV/dtを示す近くのクロック線または配線からの容量結合を受けやすくなります。EN/UVLOは1nFを使用してGNDにバイパスし、(ノイズなどが)注入されないようにします。

また、このコンデンサを適切な値に設定すると、V_{BATT}で生じる負の電圧トランジェントによってLT8672が誤ってディスエーブルされないようになります。

入力短絡フォルトと負のトランジェント

高速の負入力トランジェントでは、LT8672はその高速プルダウン (FPD) コンパレータに依存します。ただし、FPDのしきい値は負なので、FPDがオフする前に外付けMOSFETに逆電流が流れます。原因とタイミングは異なりますが、この過程はダイオードの逆回復に似ています。SOURCEの前には、寄生インダクタンスか(前段のEMIフィルタの場合は)所定のインダクタンスが常に存在するので、逆電流が流れるとこのインダクタンスにエネルギーが蓄積されます。外付けMOSFETが最終的にオフすると、このエネルギーによってSOURCEノードは負になります。入力とグラウンドがゼロ・インピーダンスの状態では直接短絡すると、可能な最大の逆電流が発生するので特に困難な状況になります。

この負のトランジェントがSOURCEピンに生じると、LT8672が損傷する可能性があります。SOURCEピンの電圧は-40Vに制限されているからです。LT8672が損傷しないようにするには、図4に示すように、2つのTVSダイオードを接続してグラウンド・ノードにクランプすることにより、SOURCEピンを保護します。FPD状態の間、MOSFETがオフした後に発生する負の電圧スパイクは、D2によってクランプされます。この例(15VのTVS)は自動車用アプリケーションに適しています。このアプリケーションでは、バッテリーの逆接続によって最大14.4Vの逆電圧が発生することがあるので、D2が電流を導通しないようにする必要があります。逆入力保護が必要ない場合、D2は必要ありません。D1は、負荷ステップ状態や過電圧状態の間、SOURCEピンを正の方向で保護します。この例(33VのTVS)は自動車用アプリケーションに適しています。このアプリケー

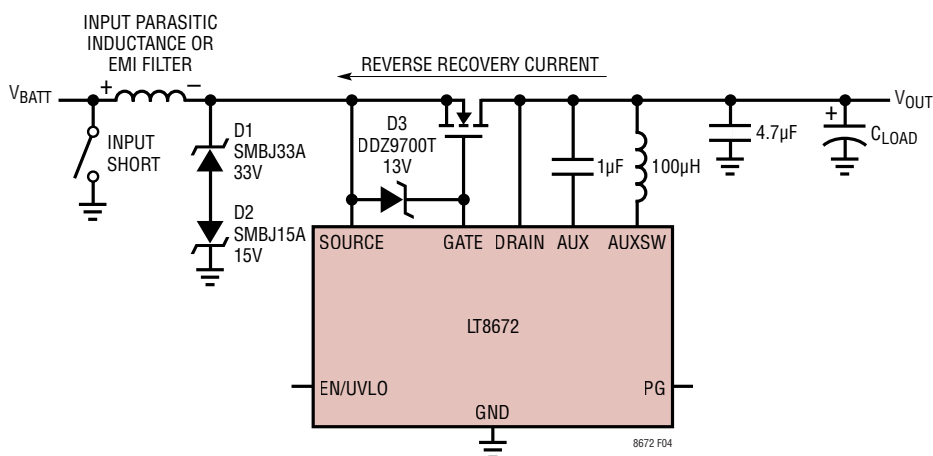


図4. 逆回復により、SOURCEピンに誘導性スパイクが発生する。
寄生インダクタンスの両端にはステップ回復の極性を示す(D3については本文を参照)

アプリケーション情報

ションでは、負荷ダンプによって過電圧が発生することがあるので、D1が電流を導通しないようにする必要があります。

D1と逆電流保護(D2)が両方とも必要ない場合でも、何らかの寄生入力インダクタンスによって生じる負の誘導性スパイクからLT8672を保護するため、SOURCEにはダイオードが必要です。

入力電圧が外付けMOSFETの $V_{GS(MAX)}$ より4V高い場合は、PCBのSOURCEノードで直接短絡すると(最小インダクタンスが数nH未満)、外付けMOSFETの V_{GS} が一時的に増加して $V_{GS(MAX)}$ より高くなることがあります。こうした短絡が予想される場合は、外付けMOSFETを保護するためにD3が必要です。

D3に漏れ電流があると、全自己消費電流はそれに応じて増加します。加えて、D3の漏れ電流は $5\mu A$ を超えないようにしてください。この値を超えると、ゲート・ドライバの入力にオフセットが生じて、SOURCE-DRAIN間のレギュレーション電圧が増加するからです。

高速入力リップルの整流

LT8672は、特にバッテリーに接続された自動車用電子制御装置(ECU)の厳しい規格に対応する目的で設計されています。例えば、自動車の標準規格ISO16750やLV124によると、ECUはその電源に重畳されたACリップル(周波数は最大30kHzで振幅は最大 $6V_{P-P}$)にさらされる可能性があります。

ゲート・ドライバは出力電流が大きく遅延時間が短いので、LT8672はこれらの周波数であっても外付けMOSFETを十分に迅速に制御して、電力損失と逆電流の導通を最小限に抑えることができます。更に、このことによって出力コンデンサのリップル電流は大幅に減少します。

図5、6、および7に、さまざまな入力リップル周波数に対する入力波形および出力波形を示します。

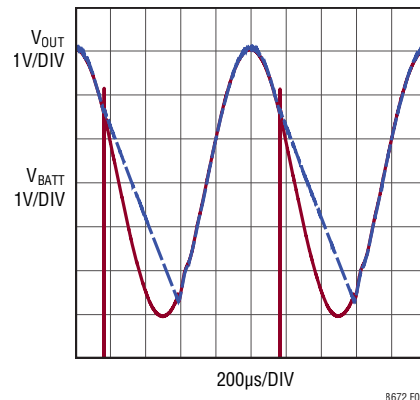


図5. 入力リップル波形の整流
($f=1kHz$ 、負荷電流5A)

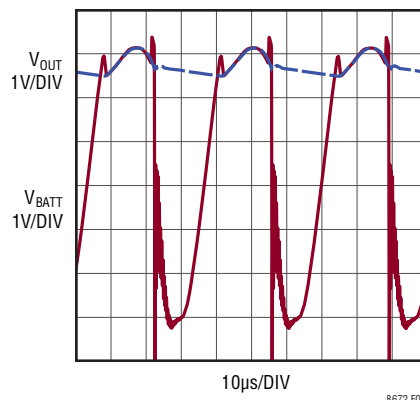


図6. 入力リップル波形の整流
($f=30kHz$ 、負荷電流5A)

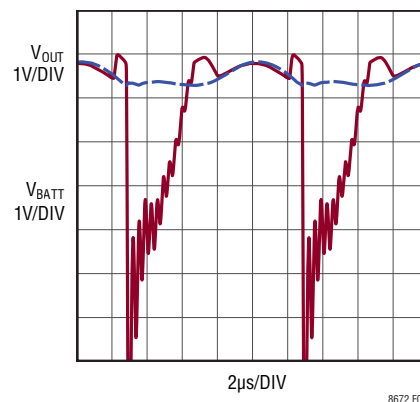


図7. 入力リップル波形の整流
($f=100kHz$ 、負荷電流5A)

アプリケーション情報

MOSFETの選択

全ての負荷電流は外付けMOSFET (M1) を通過します。MOSFETの重要な特性は、オン抵抗 $R_{DS(ON)}$ 、最大ドレイン/ソース間電圧 BV_{DSS} 、ゲートしきい値電圧 $V_{GS(TH)}$ 、および全ゲート電荷 Q_{GTOT} です。

ゲート駆動回路は、標準的なしきい値のMOSFETおよびロジック・レベルのMOSFETと3V~42Vの全動作電圧範囲で互換性があります。ロジック・レベルのMOSFETでは、 $V_{GS(MAX)}$ は±15V以上にします。

ドレイン/ソース間の最大許容電圧 BV_{DSS} は電源電圧より高い必要があります。入力接地されると、MOSFETの両端(ドレイン/ソース間)に全電源電圧が加わります。入力電圧の極性が反転し、充電済みコンデンサ、バッテリー、または電源によって出力電圧が保持されると、入力電圧と出力電圧の和がMOSFETの両端に加わるので、 $BV_{DSS} > V_{OUT} + |V_{BATT}|$ であることが必要です。

MOSFETのオン抵抗($R_{DS(ON)}$)は、順方向電圧降下および電力損失に直接影響します。望ましい順方向電圧降下は、電力損失を低減するにはダイオードの順方向電圧降下より小さくします。良好な出発点は60mVです。次式が成り立つMOSFETを選択します。

$$R_{DS(ON)} < \frac{\text{Forward Voltage Drop}}{I_{LOAD}}$$

この結果、電力損失は次式で求められます。

$$P_d = I_{LOAD}^2 \cdot R_{DS(ON)}$$

ゲート駆動動作を高速にするには、全ゲート電荷 Q_{GTOT} が最も少なく、 BV_{DSS} と $R_{DS(ON)}$ の要件も満たすMOSFETを選択します。MOSFETの Q_{GTOT} が少ないと、オフの時期に逆電流が減少するだけでなく、入力の大振幅のリプルを整流するときに発熱が抑えられます。

MOSFETにゲート保護回路が組み込まれている場合は、その漏れ電流が5 μ Aを超えないようにしてください。この値を超えると、ゲート・ドライバの入力にオフセットが生じて、SOURCE-DRAIN間のレギュレーション電圧が増加するからです。

LT8672がACリップル電圧を整流すると、外付けMOSFETを流れる平均電流は負荷電流と等しいままですが、ピーク電流ははるかに大きくなります。前述したように、MOSFETの電力損失はこの電流の2乗に比例するので、整流時の平均電力損失は定常状態での電力損失を超えます。実際のピーク電流は、外付け部品とそれらの寄生素子により異なります。単純なモデルを図8に示します。このモデルを使用すると、コンピュータ・シミュレーションによってピーク電流を評価することができます。 R_{BATT} は電圧源 V_{BATT} のインピーダンスを表し、インダクタはケーブルとEMIフィルタ・インダクタ(存在する場合)の複合インダクタンスをモデル化したものです。理想ダイオードには抵抗が存在せず、順方向電圧は0Vです。 $R_{DS(ON)}$ は外付けMOSFETのオン抵抗を表すのに対して、 C_{LOAD} および R_{ESR} は電解コンデンサとその等価直列抵抗を表します。

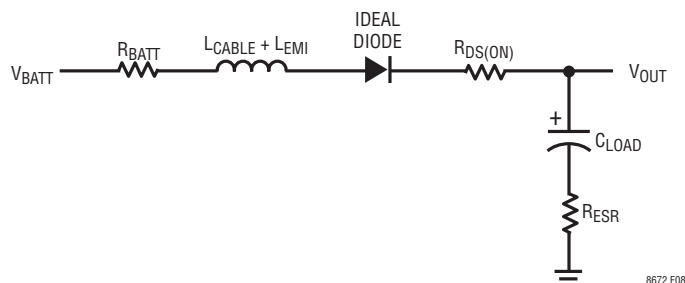


図8. 関連する全ての寄生素子を含む簡略化されたアプリケーション・モデル

アプリケーション情報

例えば、 $C_{LOAD} = 470\mu\text{F}$ 、 $\text{RESR} = 16\text{m}\Omega$ 、 $\text{R}_{\text{DS(ON)}} = 5\text{m}\Omega$ 、 $\text{L}_{\text{CABLE}} + \text{L}_{\text{EMI}} = 1\mu\text{H}$ 、 $\text{R}_{\text{BATT}} = 50\text{m}\Omega$ のアプリケーションは、負荷電流が10Aの定常状態では0.5Wの電力を消費します。ただし、周波数が10kHzで6V_{P-P}のACリップルが V_{BATT} に重畳されると、この電力は1.13Wまで増加します。インダクタンスを全て取り除くと、この電力は更に増加して1.3Wになり、 C_{LOAD} でのRMS電流は12.6Aに達します。

また、このモデルを使用して、対応するRMS電流をACリップルの持続期間に処理できる電解コンデンサを選択することができます。

電解コンデンサとリップル電圧

整流時に、電解コンデンサ C_{LOAD} は負荷に現れるリップル電圧を低減します。SOURCEの正弦波リップル電圧の整流に対応する波形を図9に示します。

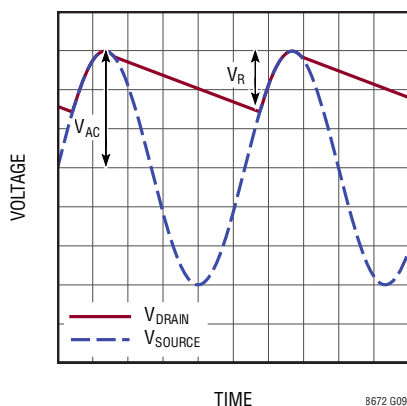


図9. SOURCEの正弦波リップル電圧の整流に対応する波形

負荷は残りのリップル電圧 V_R にさらされます。この電圧は C_{LOAD} 、リップル周波数、リップル振幅、および負荷電流により異なります。このリップル電圧は周波数が高くなるにつれて減少し、概算値は次のとおりです。

$$V_R = \frac{4V_{AC} \cdot I_{LOAD}}{4V_{AC} \cdot f \cdot C_{LOAD} + I_{LOAD}}$$

ここで、 V_{AC} はリップル振幅(V)、 f はリップル周波数(Hz)、 C_{LOAD} は電解コンデンサの容量(F)、 I_{LOAD} は負荷電流(A)です。 C_{LOAD} の等価直列抵抗に起因するリップルが発生した場合、特に周波数が高くなるとそれに応じて V_R が増加するので注意してください。

負荷の電源電圧除去比は、通常は周波数が高くなると低下するので、多くの場合は所定の周波数 f で V_R を制限することが望まれます。前出の式を使用すると、必要な最小容量 C_{LOAD} は次式から計算することができます。

$$C_{LOAD} = \frac{4V_{AC} - V_R}{4V_{AC} \cdot V_R \cdot f} \cdot I_{LOAD}$$

例えば、 $f = 5\text{kHz}$ 、 $V_{AC} = 3\text{V}$ (6V_{P-P})、負荷電流 $I_{LOAD} = 5\text{A}$ のときにリップル電圧 V_R を2V未満に抑える場合、 $C_{LOAD} = 417\mu\text{F}$ になります。

電解コンデンサを選択する場合には、前のセクションで説明したように、周波数が高いとピーク電流が大きくなることも留意してください。

自動車のコールド・クランク

いわゆる「コールド・クランク」(例：LV124 E-11)時には、車両のバッテリー電圧が3.2Vまで低下する場合があります。その結果、ショットキ・ダイオードのようなパッシブ整流器を使用する電圧降下の大きい従来の逆接続保護方式では、電力を受ける回路が2.5Vと低い最小入力電圧で動作することが必要です。その場合には、多くのマイクロコントローラによって要求されることが多い安定した3V電源を得るために、よりシンプルで効率の高い降圧レギュレータではなく、昇降圧レギュレータが必要になる場合があります。

LT8672は最小入力動作電圧が3Vなので、入出力間の電圧降下を最小限に抑えつつ、コールド・クランク・パルスによってアクティブ整流器を動作させることができます。これにより、最小動作電圧が3Vで、LT8650Sのような低ドロップアウト特性を備えた降圧レギュレータを使用して3V電源を生成することができます。

コールド・クランク・パルスを受けているときの入力と出力の波形を、アクティブ整流器コントローラLT8672とショットキ・ダイオードを比較して図10に示します。

アプリケーション情報

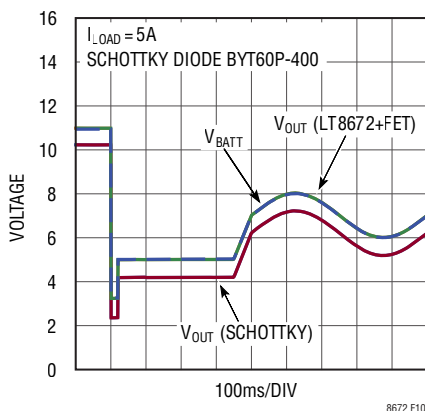


図 10. 自動車のコールド・クランク波形

補助昇圧レギュレータ

補助昇圧レギュレータは、ゲート・ドライバに昇圧電圧を供給して、10V以上のゲート駆動電圧で外付けMOSFETを完全に導通させます。

このレギュレータは、ヒステリシス制御方式を一定の低電位側電流制限値100mAと組み合わせて使用します。この制御方式では、スイッチング周波数の最大値がインダクタの値とDRAINの電圧に依存します。

昇圧レギュレータの推奨外付け受動素子は、1μF/16Vのセラミック・コンデンサと47μH~100μHのインダクタです。インダクタの飽和電流は少なくとも120mA必要であり、ESRは10Ωを超えないようにするため、太陽誘電製のCBC2518T470KやCBC2518T101Kのような小型チップ・インダクタか、Coilcraft製のXPL2010シリーズが適しています。

AUXピンのゲート・ドライバに供給できる昇圧レギュレータの最大出力電流は、次式で概算することができます。

$$I_{AUX(MAX)} = 50 \cdot \frac{V_{DRAIN} - 1}{V_{DRAIN} + 11.8}$$

ここで、 $I_{AUX(MAX)}$ は昇圧レギュレータの最大出力電流(mA)で、 V_{DRAIN} はDRAINピンの電圧(V)です。

この供給可能な最大AUX電流が流れるのは、昇圧レギュレータのスイッチング周波数が最大のときであり、その値は次式で概算することができます。

$$f_{AUXSW(MAX)} = \frac{1180 \cdot (V_{DRAIN} - 0.2)}{(V_{DRAIN} + 11.6) \cdot (10L_{AUX} + 3V_{DRAIN} - 0.6)}$$

ここで、 $f_{AUXSW(MAX)}$ は最小スイッチング周波数(MHz)、 V_{DRAIN} はDRAINピンの電圧(V)、 L_{AUX} は昇圧レギュレータのインダクタ(μH)です。

ただし、外付けMOSFETのオンとオフを周期的に切り替えるためにAUXピンのゲート・ドライバが必要とする全平均電流によっては、昇圧レギュレータが不連続モードになり、次式により与えられる低い周波数で切り替える場合があります。

$$f_{AUXSW} = \frac{2.9 \cdot I_{AUX}}{L_{AUX}}$$

ここで、 f_{AUXSW} はスイッチング周波数(MHz)、 I_{AUX} はゲート・ドライバが必要とする平均電流(mA)、 L_{AUX} は昇圧レギュレータのインダクタ(μH)です。

入力リップルの整流時には、外付けMOSFETのゲート容量を完全に充電して放電するのに平均AUX電流が必要になります。

$$I_{AUX} = \frac{f \cdot Q_G}{1000}$$

ここで、 f はリップル周波数(kHz)、 Q_G は外付けMOSFETの全ゲート電荷(nC)、 I_{AUX} はゲート・ドライバが引き込むAUX電流(mA)です。例えば、全ゲート電荷が100nCの外付けMOSFETを最大負荷条件で使用して、12Vのバッテリー電圧に重畳された6V_{p-p}-50kHzの入力リップルを整流するには、ゲート・ドライバがAUXピンから引き出す平均ターンオン・ゲート電流が5mA必要です。これらの条件下では、昇圧レギュレータは、100μHのインダクタを使用して145kHzのスイッチング周波数で動作します。供給可能な最大AUX電流は、昇圧レギュレータが595kHz付近でスイッチングする場合、約23mAです。

アクティブ整流器が定常状態である場合、ゲート・ドライバが必要とするAUXピン電流は約1μAなので、昇圧レギュレータはほとんどの時間スリープ・モードとなり、ときおり起動してAUXピンの電圧をDRAINの電圧より11V高い電圧に維持します。

アプリケーション情報

AUXの負荷電流が $1\mu\text{A}$ 、 5mA 、および 10mA の場合の標準的な波形を図11、12および13に示します。

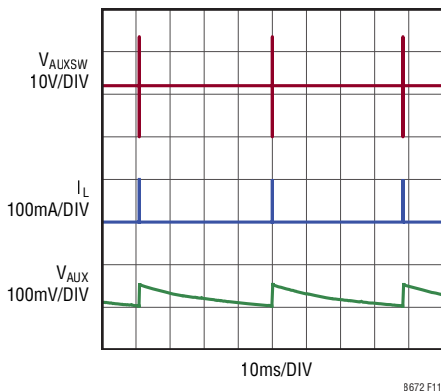


図11. AUXの負荷が $1\mu\text{A}$ の場合の補助昇圧レギュレータの波形(レギュレーション時の定常状態)

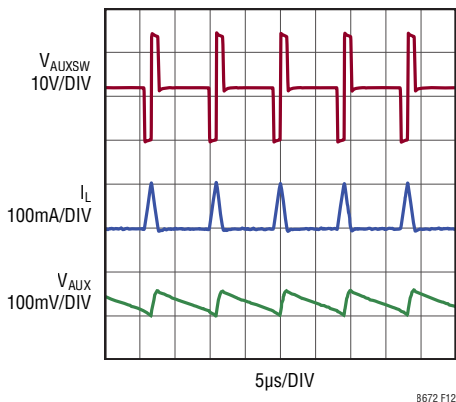


図12. AUXの負荷が 5mA の場合の補助昇圧レギュレータの波形

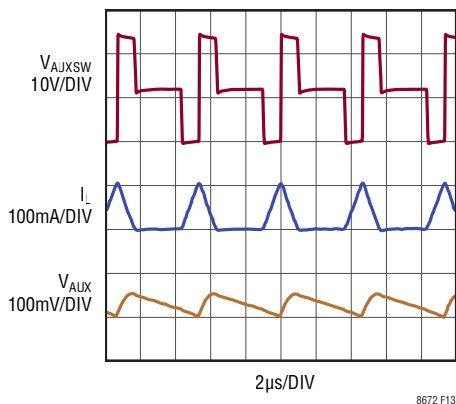


図13. AUXの負荷が 10mA の場合の補助昇圧レギュレータの波形

パワーグッド・ピン

パワーグッド・ピンは内部モニタリング回路の出力であり、ソースとドレインの間の電圧が 75mV 未満の条件で外付けMOSFETが最大負荷電流を流すことができる場合に信号を出力します。PGが“H”になるのは、LT8672がイネーブルされていて、AUXの電圧が起動時にそのレギュレーション値に達した場合と、ゲート・ドライバの高速プルアップ経路が作動していない時間が $17\mu\text{s}$ を超えた場合です。これにより、いくつかのシステム・フォルトを検出することができます。

例えば、外付けMOSFETのゲートがグランドまたはソースに短絡することなどが考えられます。短絡後はMOSFETをオンすることができなくなるので、ゲート・ドライバの高速プルアップ経路が無期限に動作状態のままになり、その結果PGは“L”になります。正常に動作しているシステムでは、高速プルアップ経路が動作している時間がそれほど長くなることはありません。外付けMOSFETのゲートを充電するのに必要な時間はそれよりはるかに短いからです。

AUXの電圧が(例えば起動時や、システム・フォルトが原因で)不十分だと、負荷電流が少ない場合は外付けMOSFETに十分なゲート/ソース間電圧を供給することができますが、負荷電流が重いと供給できない場合があります。したがって、AUXの電圧が起動時にあまりに低すぎるままだと、PGは“L”になります。

PGはシャットダウン時であっても有効です(また、“L”になります)。これにより、PGの外付けプルアップ抵抗を流れる全シャットダウン電流が増加する場合がありますが、LT8672のシャットダウン状態はシステムに正確に通知され続け、また外付けMOSFETを完全に導通させることはできません。

したがって、PGを使用して外付けMOSFETに流れる負荷電流を制御する場合は、そのボディ・ダイオードが大電流を長期間導通しないようにすることができます。これにより、外付けMOSFETによる発熱量はフォルト状態であっても大幅に減少します。

外付けMOSFETの順方向電圧が 75mV を超えると高速プルアップ経路が作動するので、十分大きなMOSFETを選択して、最大負荷電流が流れる場合でもこのしきい値を超えないようにすることを推奨します。アプリケーションでPGフラグが無視される場合は、MOSFETの順方向電圧を高くしてもかまいませんが、その電力損失が安全なレベルの範囲内に維持されることが前提です。

アプリケーション情報

PG出力が有効なのは、DRAINが最小入力電圧より高いときです。いくつかの「MOSFETが準備未完了」条件下でのパワーグッド・ピン波形を図14および15に示します。

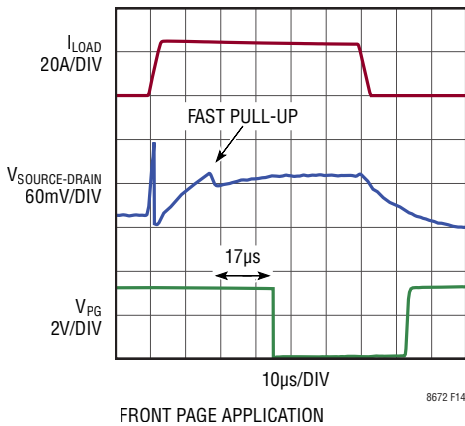


図14. 非常に長い高速プルアップ状態に対してPGがどのように応答するかを示すPG波形

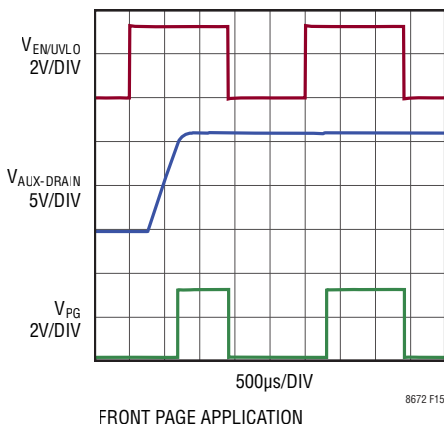


図15. 起動時にPGがどのように動作するか、またPGがEN/UVLOにどのように依存するかを示すPG波形

レイアウトに関する検討事項

SOURCEピンとDRAINピンは、MOSFETのソース・ピンおよびドレイン・ピンにできるだけ近づけて接続してください。MOSFETへの配線は、図16に示すように幅を広く、長さを短くして抵抗性の損失を最小限に抑えてください。サージ・アブソーバおよび必要なトランジェント保護部品は、リード長を短くしてLT8672の近くに配置します。GATEトレースからほかのノードまでの距離を最小距離より長くして、MOSFETがオンする可能性がある漏れ電流が流れないようにしてください。GATEトレースのそばに配線できるのは、SOURCEとDRAINのトレースだけです。無洗浄フラックスを使用して、プリント回路基板ができるだけ汚れないようにしてください。

内蔵の昇圧レギュレータが原因で、 C_{AUX} と C_{OUT} 、更にAUX、AUXSW、およびGNDピンに切り替え電流が流れることに注意してください。図16に示すように、 C_{AUX} と C_{OUT} をLT8672にできるだけ近づけて配置することにより、これらのコンデンサによって形成されるループを最小限に抑えてください。 C_{OUT} は C_{OUT1} (LT8672の近くに配置)と C_{OUT2} (デバイスから離して配置)の2つのコンデンサに分割してもかまいませんが、 C_{OUT1} の容量が1µF以上であることが前提です。

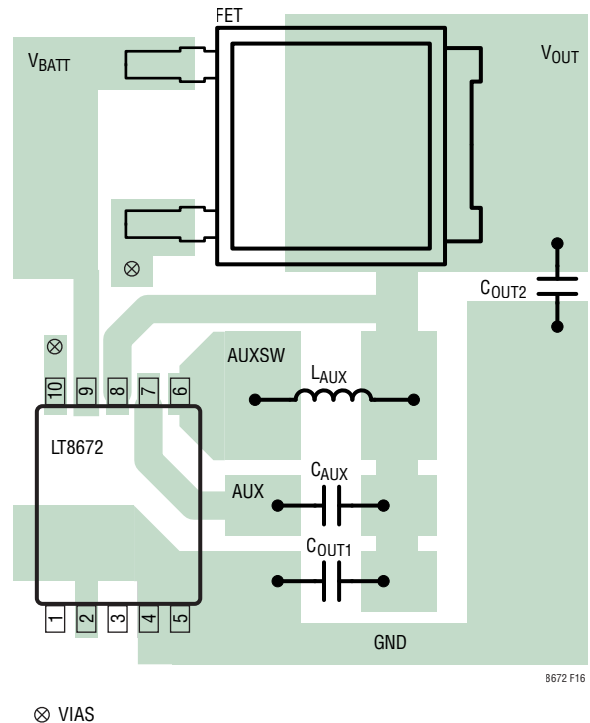
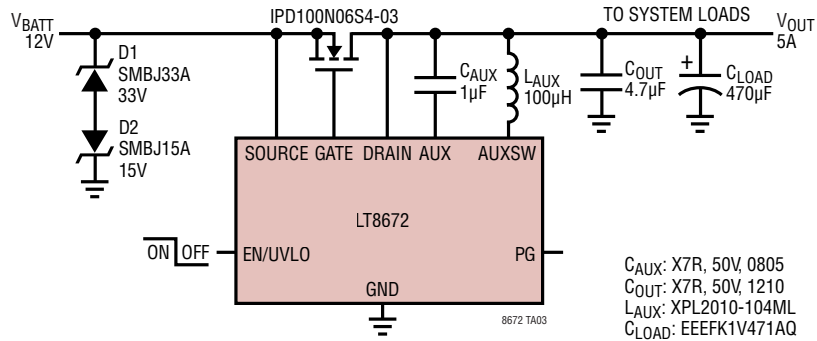


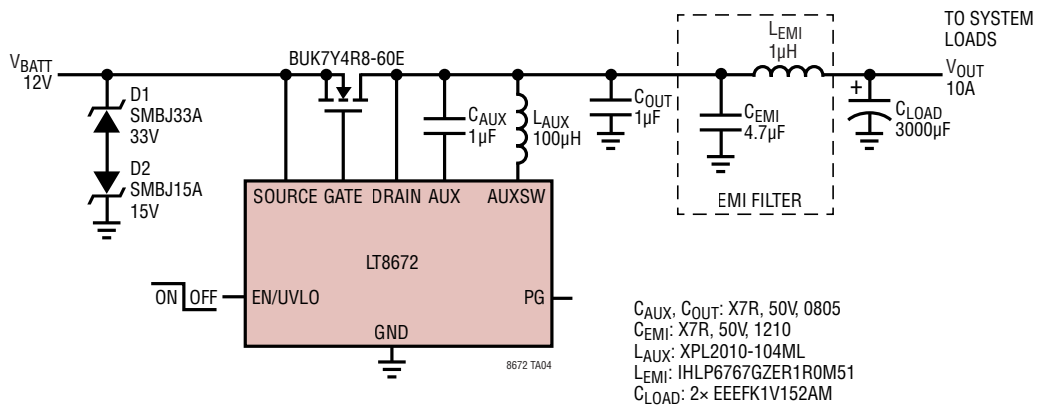
図16. LT8672の推奨のPCBレイアウト

標準的応用例

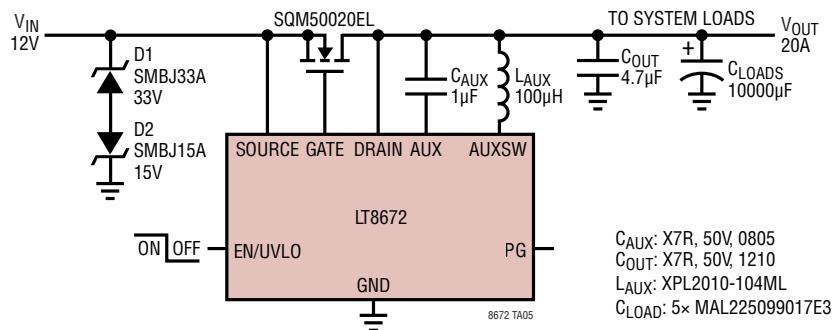
12V 自動車用アプリケーション向けアクティブ整流器



DRAINにEMIフィルタを接続した12V 自動車用アプリケーション向けアクティブ整流器



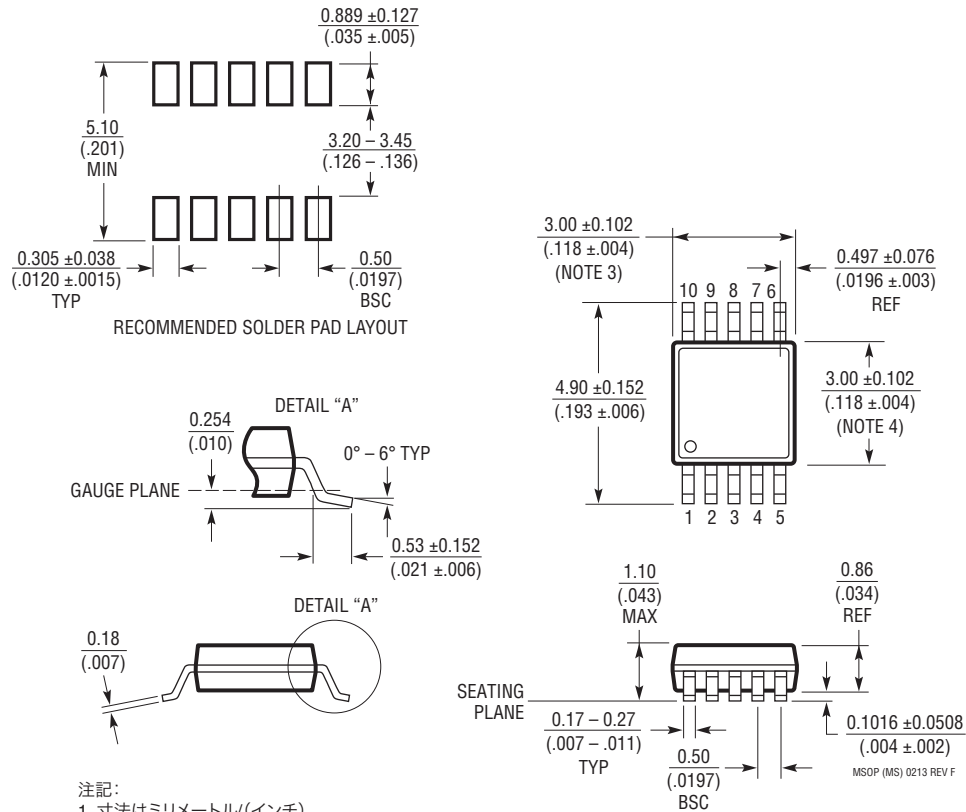
重負荷の12V 自動車用アプリケーション向けアクティブ整流器



パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LT8672#packaging> を参照してください。

MS Package
10-Lead Plastic MSOP
 (Reference LTC DWG # 05-08-1661 Rev F)

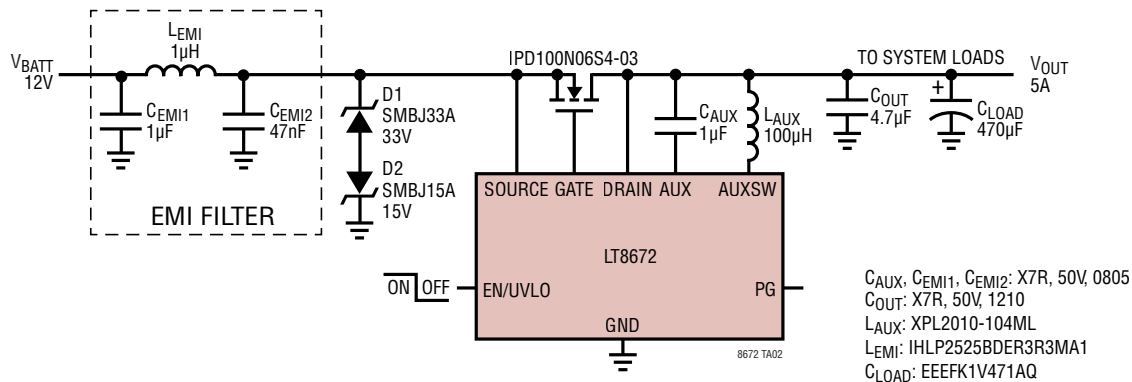


注記:

1. 寸法はミリメートル(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm(0.004")であること

標準的応用例

SOURCEに EMI フィルタを接続した 12V 自動車用アプリケーション向けアクティブ整流器



関連製品

製品番号	概要	注釈
LT3667/LT3668	フォルト保護されたデュアルLDO内蔵の40V(最大60V)、400mA 降圧スイッチング・レギュレータ	$V_{IN(MIN)} = 4.3V$, $V_{IN(MAX)} = 40V$ (最大60V), $V_{OUT(MIN)} = 0.8V$, $I_Q = 50\mu A$, $I_{SD} < 1\mu A$, MSOP-16Eおよび3mm × 5mm QFN-24パッケージ
LTC®4359	逆入力保護を備えた理想ダイオード・コントローラ	$V_{IN(MIN)} = 4V$, $V_{IN(MAX)} = 80V$, $V_{OUT(MIN)} = -40V$ の逆入力保護, $I_Q = 150\mu A$, $I_{SD} < 9\mu A$, MSOP-8および2mm × 3mm DFN-6パッケージ
LT8609S	効率が94%の42V、2A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.8V$, $I_Q = 2.5\mu A$, $I_{SD} < 1\mu A$, 3mm × 3mm LQFN-16パッケージ
LT8650S	効率が95%の42V、デュアル4A、2.2MHz同期整流式 Silent Switcher 2降圧DC/DCコンバータ ($I_Q = 6.2\mu A$)	$V_{IN(MIN)} = 3V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.8V$, $I_Q = 6.2\mu A$, $I_{SD} < 1\mu A$, 4mm × 6mm LQFN-32パッケージ
LT8640S	効率が95%の42V、6A、2.2MHz同期整流式 Silent Switcher®2降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3.4V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.97V$, $I_Q = 2.5\mu A$, $I_{SD} < 1\mu A$, 4mm × 4mm LQFN-24パッケージ
LT8645S	効率が95%の65V、8A、2.2MHz同期整流式 Silent Switcher 2降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3.4V$, $V_{IN(MAX)} = 65V$, $V_{OUT(MIN)} = 0.8V$, $I_Q = 2.5\mu A$, $I_{SD} < 1\mu A$, 4mm × 6mm LQFN-32パッケージ
LT8609/LT8609A/ LT8609B	効率が94%の42V、2A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.8V$, $I_Q = 2.5\mu A$, $I_{SD} < 1\mu A$, MSOP-10Eパッケージ
LT8640	効率が95%の42V、5A、2.2MHz同期整流式 Silent Switcher 2降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3.4V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.97V$, $I_Q = 2.5\mu A$, $I_{SD} < 1\mu A$, 3mm × 4mm QFN-16パッケージ
LT8612	効率が96%の42V、6A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ ($I_Q = 2.5\mu A$)	$V_{IN(MIN)} = 3.4V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.97V$, $I_Q = 3.0\mu A$, $I_{SD} < 1\mu A$, 3mm × 6mm QFN-28パッケージ
LT8602	効率が95%の42V、クワッド出力(2.5A + 1.5A + 1.5A + 1.5A)、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ ($I_Q = 25\mu A$)	$V_{IN(MIN)} = 3V$, $V_{IN(MAX)} = 42V$, $V_{OUT(MIN)} = 0.8V$, $I_Q = 25\mu A$, $I_{SD} < 1\mu A$, 6mm × 6mm QFN-40パッケージ