

自己消費電流が6.2μAの デュアル・チャンネル4A、42V、 同期整流式降圧 Silent Switcher 2

特長

- Silent Switcher®(サイレントスイッチャ)2アーキテクチャ:
 - あらゆるPCB上で超低EMI
 - PCBレイアウトの影響を受けない
 - 内部バイパス・コンデンサによって放射EMIを低減
 - オプションのスペクトラム拡散変調
- 各チャンネルから同時にDC 4Aを供給
- 一方のチャンネルで最大6A
- 超低自己消費電流のBurst Mode®(バーストモード)動作
 - $V_{IN} = 12V$ で $V_{OUT1} = 5V$ および $V_{OUT2} = 3.3V$ を安定化時の $I_Q: 6.2\mu A$
 - 出力リップル $< 10mV_{p-p}$
- オプションの外部VCピン: 高速トランジェント応答および電流分担(チャンネルごとに I_Q が $50\mu A$ 増加)
- 強制連続モード
- 高周波で高効率
- 12V入力、5V/2A出力時の効率: 94.6% (2MHz)
- 12V入力、5V/4A出力時の効率: 93.3% (2MHz)
- 短い最小スイッチオン時間: 40ns
- 広い入力電圧範囲: 3.0V ~ 42V
- 調整可能および同期可能な周波数: 300kHz ~ 3MHz
- 小型4mm × 6mm 32ピンLQFNパッケージ

アプリケーション

- 汎用降圧電源
- 自動車用電源および産業用電源

概要

LT®8650Sは、両チャンネルの連続電流を最大4Aまで供給し、各チャンネルの負荷を最大6Aまでサポートするデュアル降圧レギュレータです。LT8650Sは第2世代のSilent Switcherアーキテクチャを特長としており、EMI放射を最小限に抑えながら、高スイッチング周波数で高い効率を実現します。このデバイスは、高周波電流ループを最適化するバイパス・コンデンサを内蔵しており、レイアウトに対する敏感さをなくすことによって、規定されたEMI性能を簡単に実現できます。

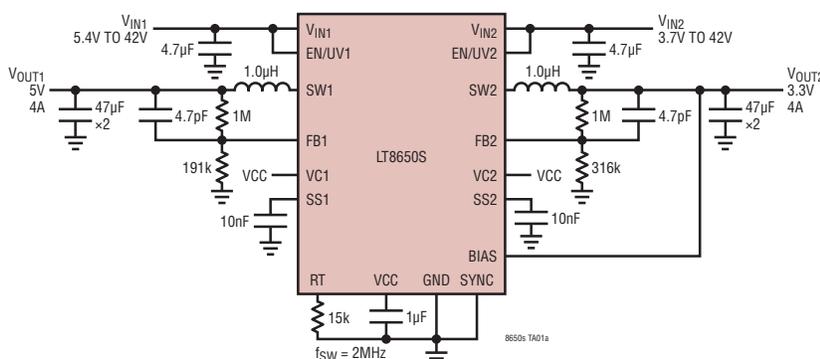
高速でノイズが少なく、オーバーシュートが小さいスイッチング・エッジによって、高スイッチング周波数でも効率の高い動作を可能にし、小さい全体的ソリューション・サイズを実現します。最小オン時間が40nsのピーク電流モード制御により、スイッチング周波数が高い場合に高い降圧比が可能です。

Burst Mode動作では自己消費電流が6.2μAに抑えられるので、低出力電流時の効率が高くなります。強制連続モードでは、出力負荷の全範囲にわたって一定のスイッチング周波数動作が可能です。また、スペクトラム拡散動作では、EMI放射を更に低減することができます。外部VCピンにより、高速トランジェント応答のループ補償を最適化することができます。また、VCピンは電流分担に使用することも可能であり、CLKOUTピンを使用すると、2つのLT8650Sチップを同期させて、4相、16Aの電源を発生させることができます。

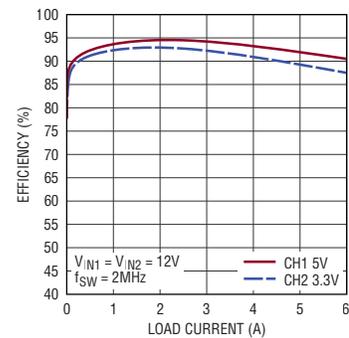
LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、Burst Mode、Silent SwitcherおよびLTspiceは、アナログ・デバイセズ社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。8823345を含む米国特許によって保護されています。

標準的応用例

5V/4A、3.3V/4A 2MHz降圧コンバータ



効率



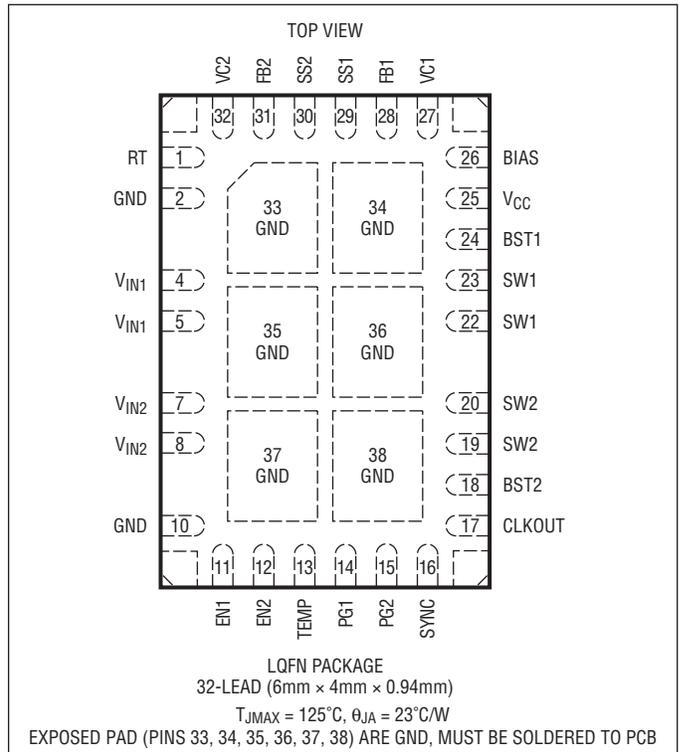
LT8650S

絶対最大定格

(Note 1)

V_{IN1} , V_{IN2} , EN/UV1, EN/UV2, PG1, PG2	42V
BIAS	30V
FB1, FB2, SS1, SS2	4V
VC1, VC2	3.5V
SYNC	6V
動作接合部温度範囲 (Note 2)	
LT8650SE	-40°C~125°C
LT8650SI	-40°C~125°C
保存温度範囲	-65°C~150°C
最大リフロー (パッケージ本体) 温度	260°C

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LT8650S#orderinfo>

製品番号	パッド/ボール仕上げ	製品マーキング		パッケージ** ・タイプ	MSL 定格	温度範囲 (Note 2 参照)
		デバイス	仕上げコード			
LT8650SEV#PBF	Au (RoHS)	8650SV	e4	LQFN (Laminate Package with QFN Footprint)	3	-40°C to 125°C
LT8650SIV#PBF						-40°C to 125°C

- デバイスの温度グレードは出荷時のコンテナのラベルで示してあります。
- パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。
- 端子仕上げの製品マーキングの参照先: www.linear-tech.co.jp/leadfree
- 製品名の末尾がPBFのデバイスはRoHSおよびWEEEに準拠しています。

- 推奨のPCBアセンブリ手順および製造手順についての参照先: www.linear-tech.co.jp/umodule/pcbassembly
- パッケージおよびトレイの図面の参照先: www.linear-tech.co.jp/packaging
- **LT8650Sパッケージの寸法は、標準の6mm x 4mm QFNパッケージと同じである

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Minimum Input Voltage		●	2.6	3	V
V_{IN1} Quiescent Current in Shutdown	$V_{EN/UV1} = V_{EN/UV2} = 0V$, $V_{SYNC} = 0V$	●	1.7	4 8	μA μA
$V_{IN1} + V_{CC}$ Quiescent Current in Sleep with Internal Compensation	$V_{EN/UV1} = V_{EN/UV2} = 2V$, $V_{FB1} = V_{FB2} > 0.8V$, $V_{VC1} = V_{VC2} = V_{CC}$, $V_{SYNC} = 0V$	●	3.7	8 16	μA μA
$V_{IN1} + V_{CC}$ Quiescent Current in Sleep with External Compensation	$V_{EN/UV1} = V_{EN/UV2} = 2V$, $V_{FB1} = V_{FB2} > 0.8V$, $V_{VC1} = V_{VC2} = \text{Float}$, $V_{SYNC} = 0V$	●	80	120 140	μA μA

8650sf

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{IN1} + V_{CC}$ Quiescent Current when Active	$V_{EN/UV1} = V_{EN/UV2} = 2V$, $V_{FB1} = V_{FB2} > 0.8V$, $V_{VC1} = V_{VC2} = V_{CC}$, $V_{SYNC} = 3.4V$	●		5	7	mA
V_{IN} Current in Regulation	$V_{IN} = 12V$, $V_{OUT} = 3.3V$, Output Load = 100 μ A, $V_{VC1} = V_{VC2} = V_{CC}$, $V_{SYNC} = 0V$ $V_{IN} = 12V$, $V_{OUT} = 3.3V$, Output Load = 1mA, $V_{VC1} = V_{VC2} = V_{CC}$, $V_{SYNC} = 0V$			45 350	75 550	μ A μ A
Feedback Reference Voltage		●	0.794 0.790	0.800 0.800	0.806 0.810	V V
Feedback Voltage Line Regulation	$V_{IN} = 4.0V$ to 42V			0.004	0.02	%/V
Feedback Pin Input Current	$V_{FB} = 0.8V$		-20		20	nA
Minimum On-Time	$I_{LOAD} = 3A$, $SYNC = 3.4V$	●		40	60	ns
Oscillator Frequency	$R_T = 133k$ $R_T = 35.7k$ $R_T = 15k$	● ● ●	270 0.95 1.85	300 1.0 2.00	330 1.05 2.15	kHz MHz MHz
Top Power NMOS Current Limit		●	10	12	14	A
Bottom Power NMOS Current Limit			6.5	8.5	10.5	A
SW Leakage Current	$V_{IN} = 42V$, $V_{SW} = 0V, 42V$		-2		2	μ A
EN/UV Pin Threshold	EN/UV Falling	●	0.7	0.74	0.78	V
EN/UV Pin Hysteresis				30		mV
EN/UV Pin Current	$V_{EN/UV} = 2V$		-20		20	nA
PG Upper Threshold Offset from V_{FB}	V_{FB} Falling	●	5.5	7.5	9	%
PG Lower Threshold Offset from V_{FB}	V_{FB} Rising	●	-9.5	-7.5	-6	%
PG Hysteresis				0.3		%
PG Leakage	$V_{PG} = 12V$		-40		40	nA
PG Pull-Down Resistance	$V_{PG} = 0.1V$	●		600	1200	Ohm
SYNC Threshold	SYNC DC and Clock Low Level Voltage SYNC Clock High Level Voltage SYNC DC High Level Voltage		0.4		1.5 2.8	V V V
SYNC Pin Current	$V_{SYNC} = 6V$			120		μ A
SS Source Current		●	1.0	2.0	3.0	μ A
SS Pull-Down Resistance	Fault Condition, $SS = 0.1V$			160		Ω
Error Amplifier Transconductance	$V_C = 1.25V$			0.9		mS
VC Source Current	$V_{FB} = 0.6V$, $V_{VC} = 1.25V$			170		μ A
VC Sink Current	$V_{FB} = 1.0V$, $V_{VC} = 1.25V$			170		μ A
VC Pin to Switch Current Gain				9.6		A/V
TEMP Output Voltage	$I_{TEMP} = 0\mu A$, Temperature = 25 $^\circ\text{C}$ $I_{TEMP} = 0\mu A$, Temperature = 125 $^\circ\text{C}$		190 1100	250 1200	310 1300	mV mV

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

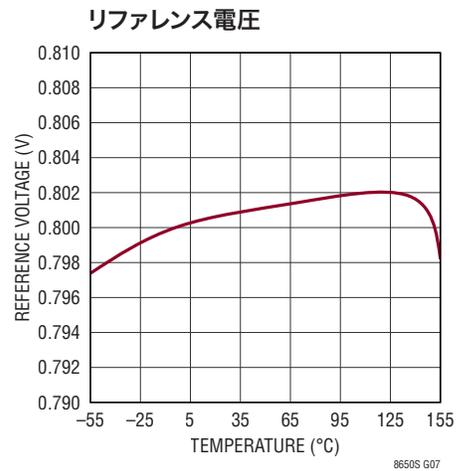
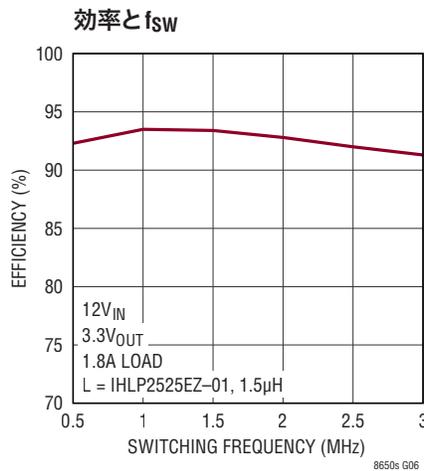
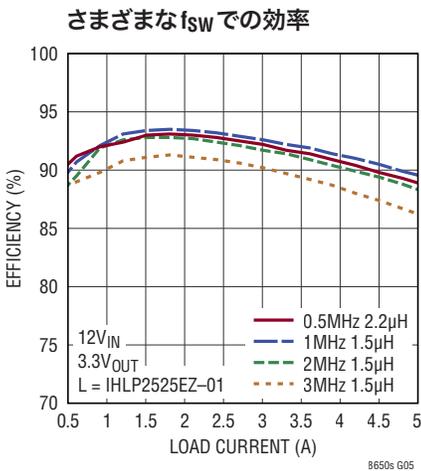
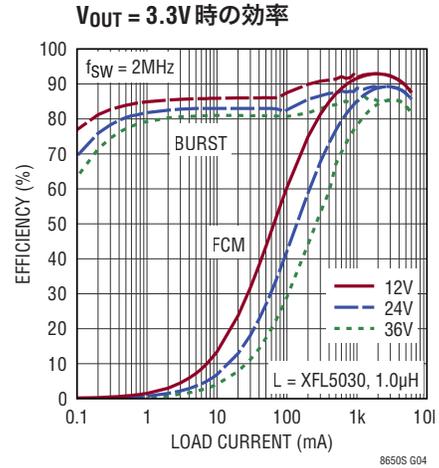
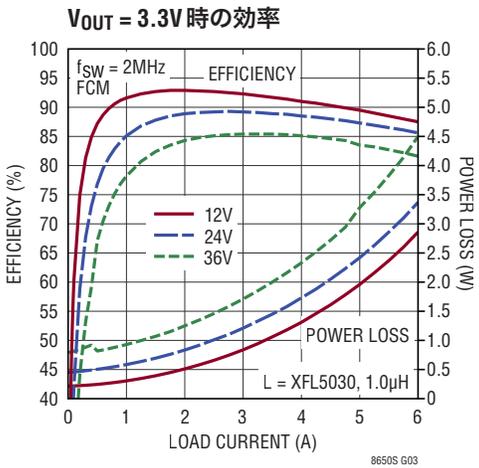
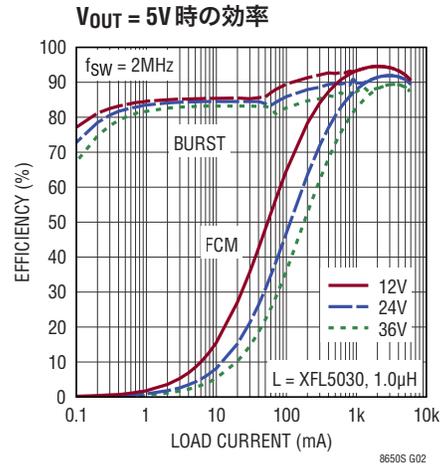
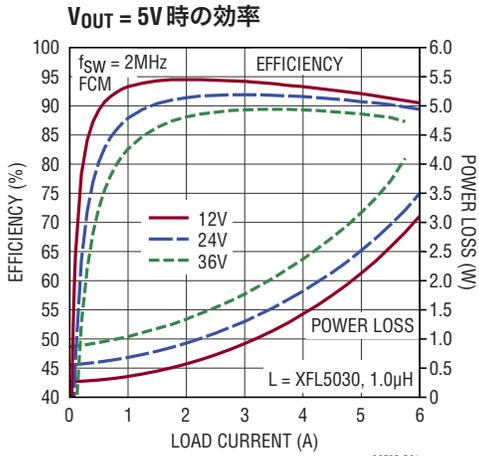
Note 2: LT8650SEは、0 $^\circ\text{C}$ ~125 $^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。-40 $^\circ\text{C}$ ~125 $^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8650SIは、-40 $^\circ\text{C}$ ~125 $^\circ\text{C}$ の全動作接合部温度範囲で保証されている。接合部温度が高いと、動作寿命は短くなる。接合部温度が125 $^\circ\text{C}$

より高くなると動作寿命はディレーティングされる。接合部温度(T_J ($^\circ\text{C}$))は、周囲温度(T_A ($^\circ\text{C}$))および電力損失(P_D (W))から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA}), \text{ここで、}\theta_{JA} \text{ (単位: } ^\circ\text{C/W)} \text{ はパッケージの熱インピーダンス。}$$

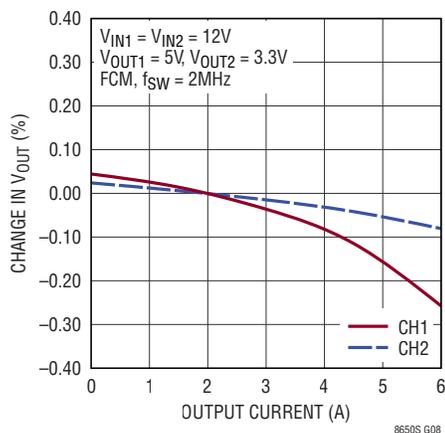
Note 3: このデバイスには過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能が動作しているとき接合部温度は150 $^\circ\text{C}$ を超える。規定されている最大動作接合部温度を超えた状態で動作が継続すると、寿命が短くなる。

標準的性能特性

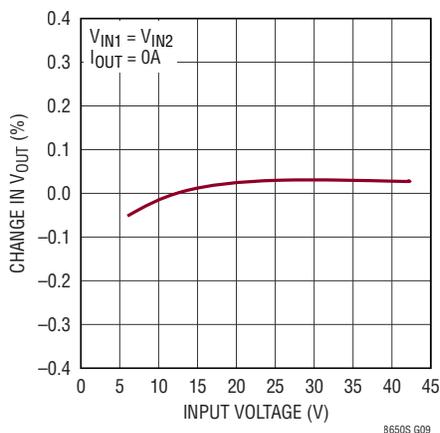


標準的性能特性

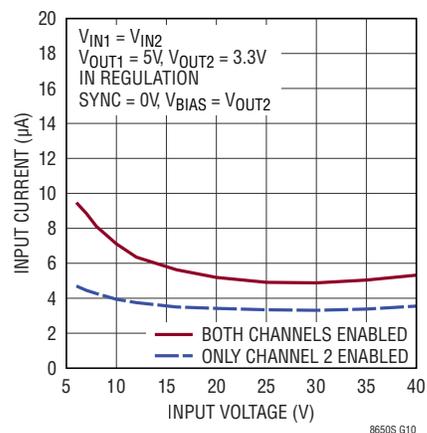
負荷レギュレーション



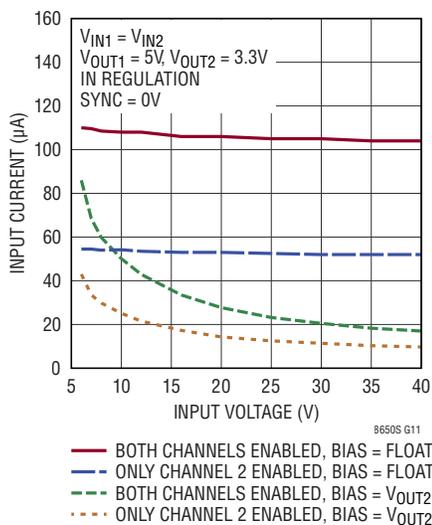
入力レギュレーション



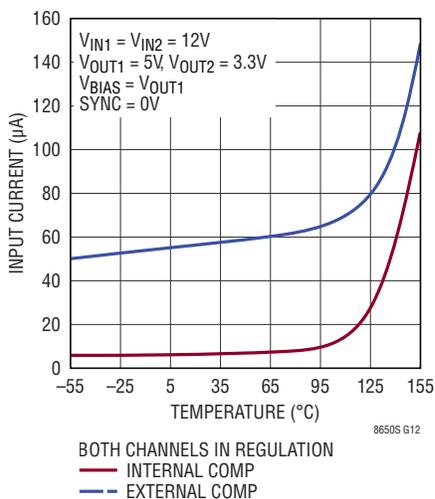
内部補償を使用した場合の
無負荷時電源電流



外部補償を使用した場合の
無負荷時電源電流



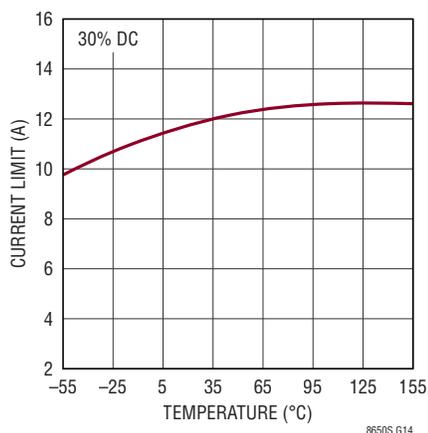
無負荷時電源電流



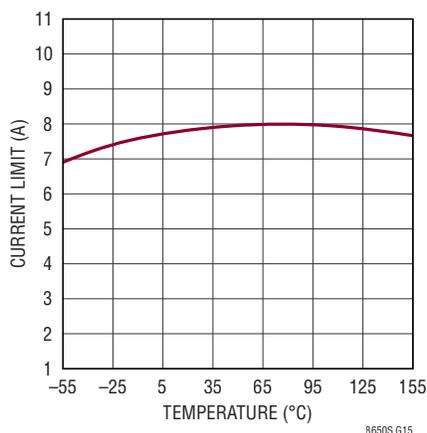
上側FETの電流制限



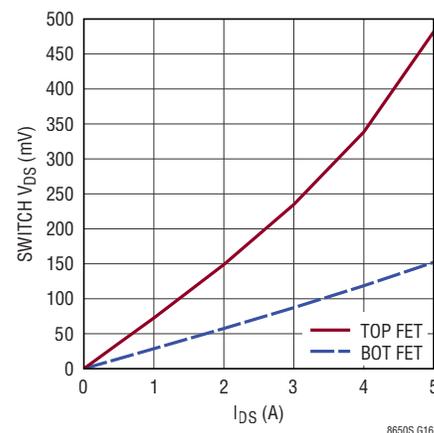
上側FETの電流制限



下側FETの電流制限

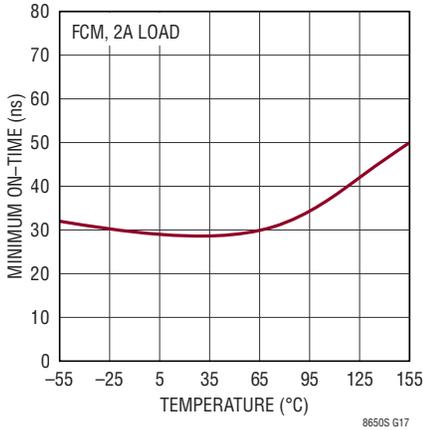


スイッチのV_{DS}

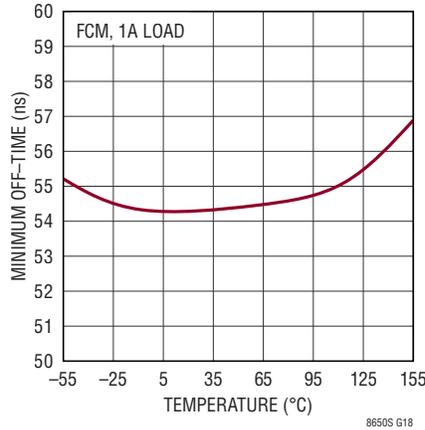


標準的性能特性

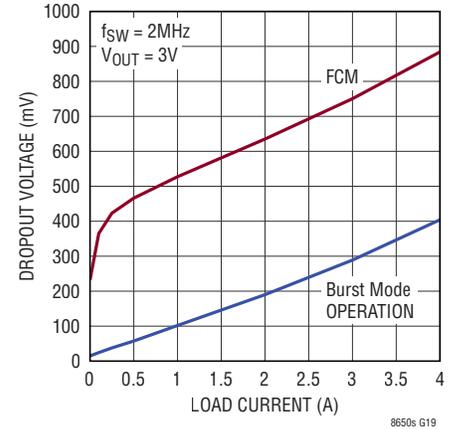
最小オン時間



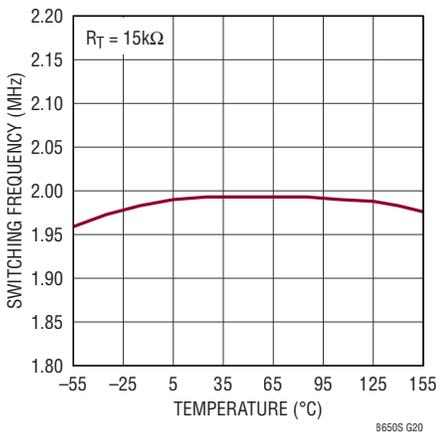
最小オフ時間



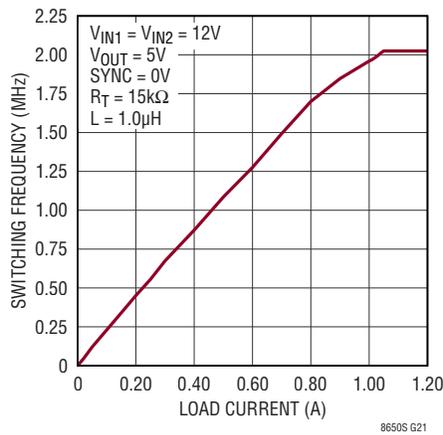
ドロップアウト電圧



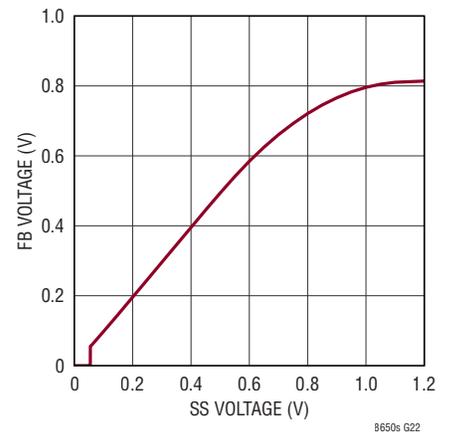
スイッチング周波数



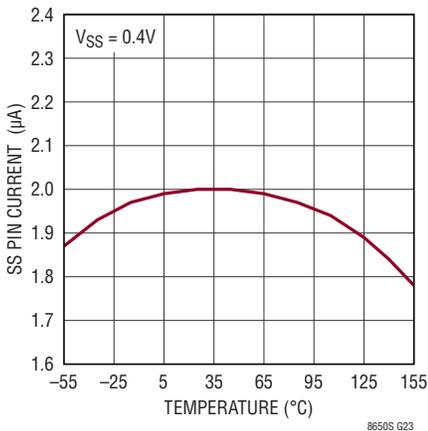
バースト周波数



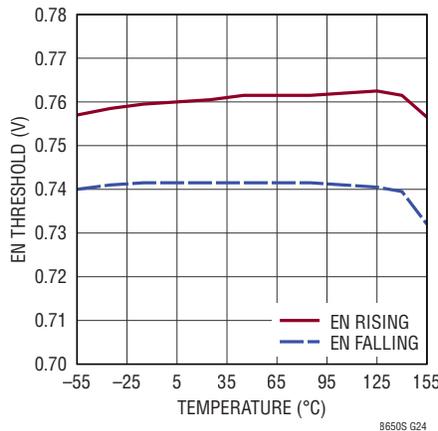
ソフトスタート時のトラッキング



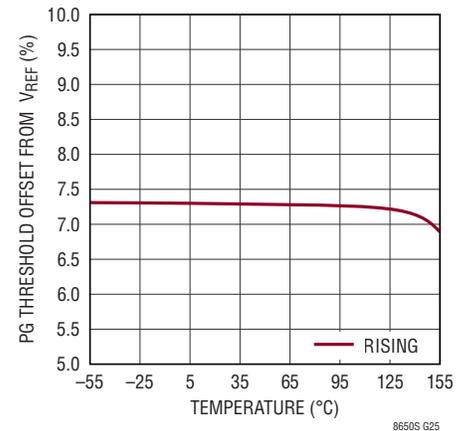
ソフトスタート・ピンの電流



ENピンのしきい値

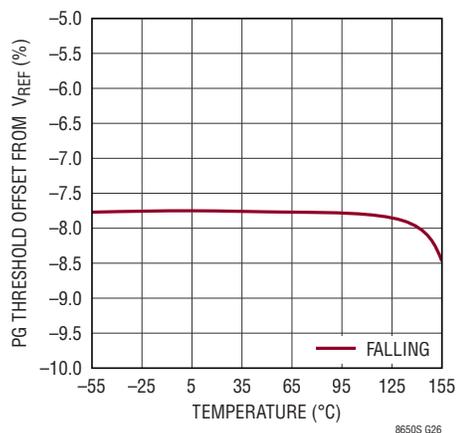


PGピンの“H”しきい値

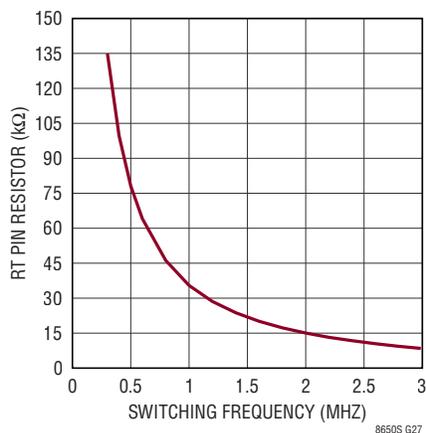


標準的性能特性

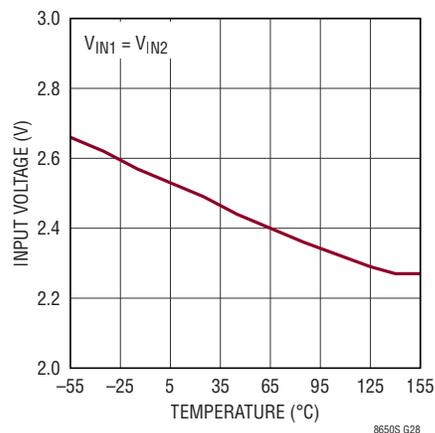
PGピンの“L”しきい値



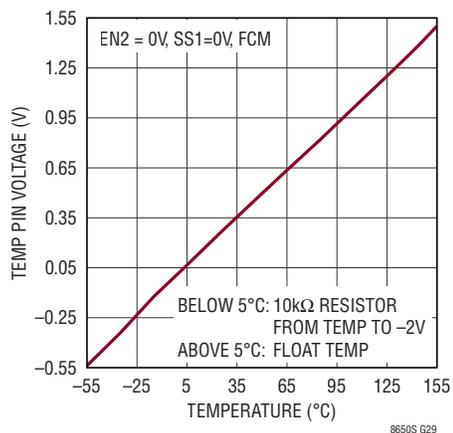
RTで設定したスイッチング周波数



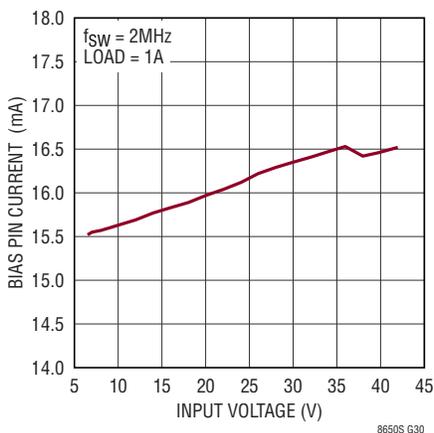
最小入力電圧



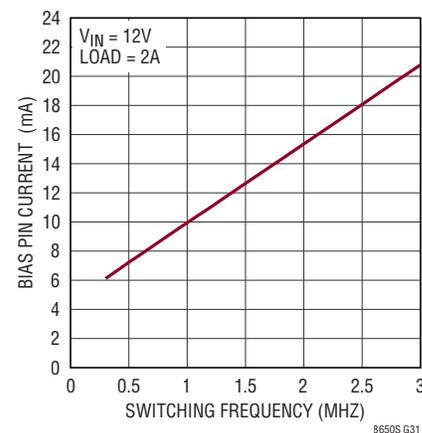
温度モニタ・ピン



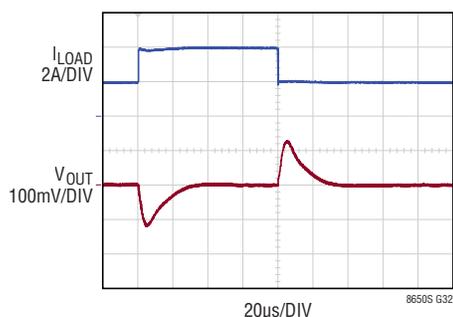
1チャンネル当たりの
バイアス・ピン電流



1チャンネル当たりの
バイアス・ピン電流

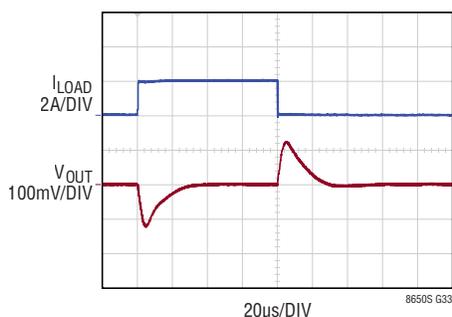


LT8650のトランジェント応答、
内部補償



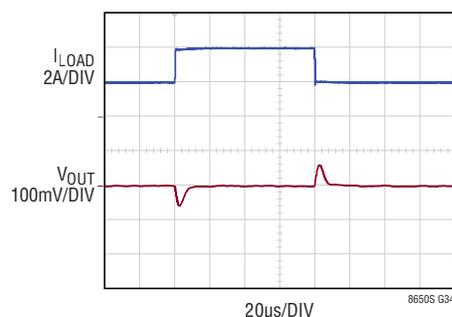
2A TO 4A TRANSIENT
3.3V_{OUT}
C_{OUT} = 47μF × 2
FCM, f_{SW} = 2MHz

LT8650のトランジェント応答、
内部補償



40mA TO 2A TRANSIENT
3.3V_{OUT}
C_{OUT} = 47μF × 2
FCM, f_{SW} = 2MHz

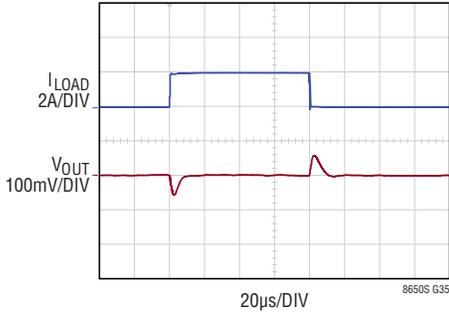
LT8650のトランジェント応答、
外部補償



2A TO 4A TRANSIENT
3.3V_{OUT}
C_{OUT} = 47μF × 2
FCM, f_{SW} = 2MHz
C_C = 220pF, R_C = 14kΩ

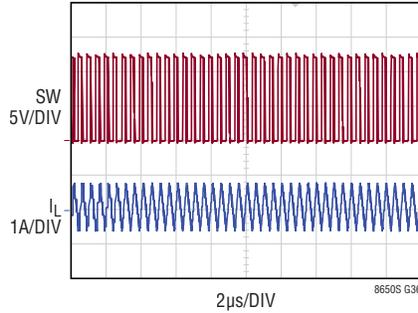
標準的性能特性

LT8650のトランジェント応答、外部補償



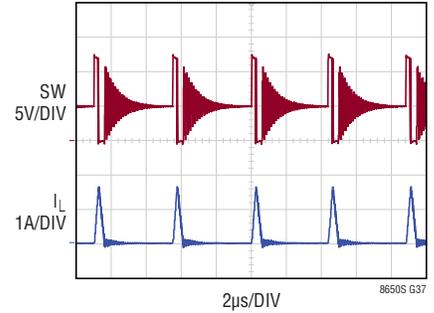
40mA TO 2A TRANSIENT
 $3.3V_{OUT}$
 $C_{OUT} = 47\mu F \times 2$
 FCM, $f_{SW} = 2MHz$
 $C_C = 220pF$, $R_C = 14k\Omega$

強制連続モード (FCM)



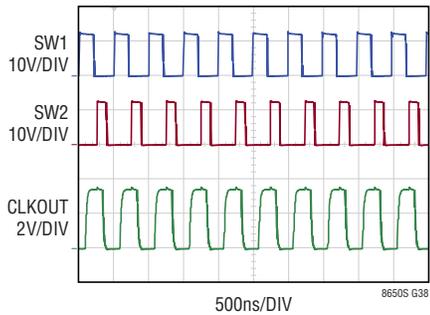
12V_{IN} TO 5V_{OUT} AT 100mA
 SYNC = FLOAT

Burst Mode 動作



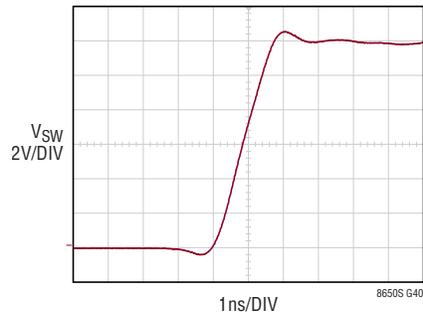
12V_{IN} TO 5V_{OUT} AT 100mA
 SYNC = 0V

CH1, CH2, および CLKOUT

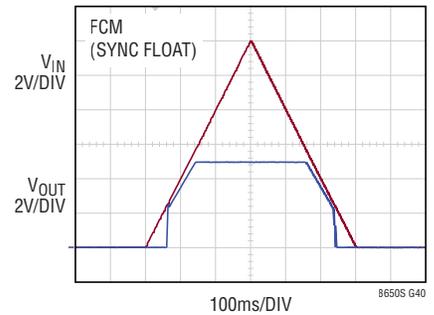


$V_{IN} = 12V$
 CH1 = 5V_{OUT}
 CH2 = 3.3V_{OUT}
 SYNC = FLOAT

スイッチの立ち上がりエッジ

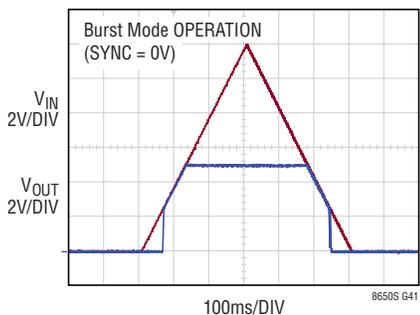


起動時のドロップアウト性能



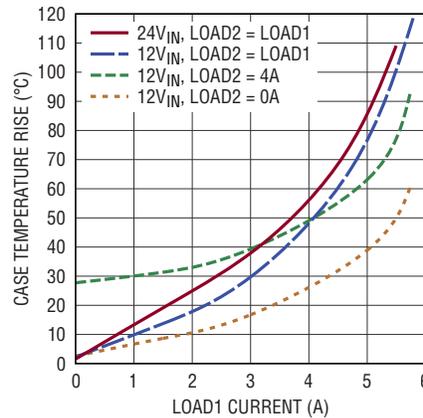
5Ω LOAD
 (1A IN REGULATION)

起動時のドロップアウト性能



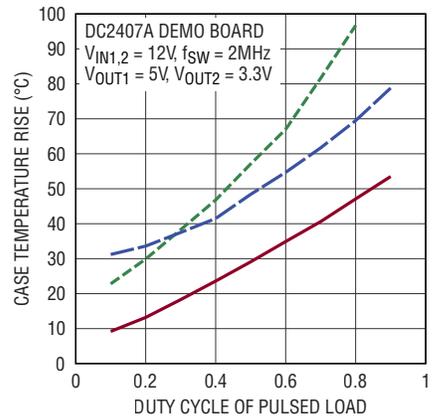
5Ω LOAD
 (1A IN REGULATION)

ケース温度の上昇



DC2407A DEMO BOARD
 $V_{OUT1} = 5V$, $V_{OUT2} = 3.3V$, $f_{SW} = 2MHz$

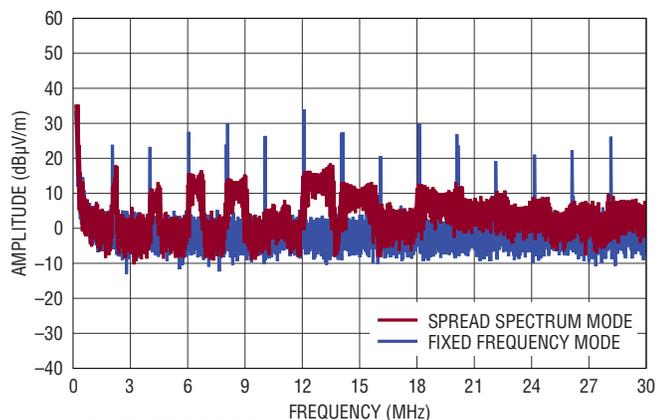
ケース温度の上昇



DC2407A DEMO BOARD
 $V_{IN1,2} = 12V$, $f_{SW} = 2MHz$
 $V_{OUT1} = 5V$, $V_{OUT2} = 3.3V$
 CH1 = 0.5A STANDBY, 6A PULSED; CH2 = 0A DC
 CH1 = 0.5A STANDBY, 6A PULSED; CH2 = 4A DC
 CH1 = CH2 = 2A STANDBY, 6A PULSED

標準的性能特性

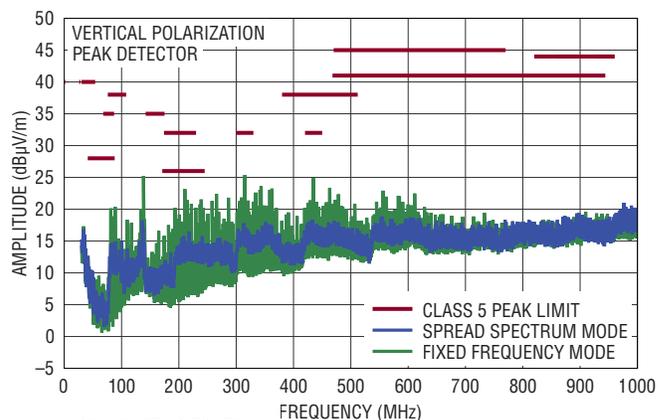
導通 EMI 性能



DC2407A DEMO BOARD
(WITH EMI FILTER INSTALLED)
12V INPUT TO 5V OUTPUT1 AT 4A AND 3.3V OUTPUT2 AT 4A, $f_{SW} = 2\text{MHz}$

8650S G44

EMI 放射性能 (クラス5ピーク限度値での CISPR25 放射エミッション・テスト)



DC2407A DEMO BOARD
(WITH EMI FILTER INSTALLED)
12V INPUT TO 5V OUTPUT1 AT 4A AND 3.3V OUTPUT2 AT 4A, $f_{SW} = 2\text{MHz}$

8650S G45

ピン機能

RT (ピン1) : RTピンとグランドの間に抵抗を接続して、スイッチング周波数を設定します。

V_{IN1} (ピン4、5) : V_{IN1}ピンからはLT8650Sの内部回路とチャンネル1の内部上側パワー・スイッチに電流が供給されます。このピンは短距離でバイパスする必要があります。入力コンデンサの正端子はV_{IN1}ピンのできるだけ近くに配置し、入力コンデンサの負端子はGNDピンのできるだけ近くに配置するようにしてください。

V_{IN2} (ピン7、8) : V_{IN2}ピンからはチャンネル2の内部上側パワー・スイッチに電流が供給されます。このピンは短距離でバイパスする必要があります。入力コンデンサの正端子はV_{IN2}ピンのできるだけ近くに配置し、入力コンデンサの負端子はGNDピンのできるだけ近くに配置するようにしてください。この入力、V_{IN1}とは異なる電源から動作できます。チャンネル2を動作させるには、V_{IN1}を供給する必要があります。

EN/UV1 (ピン11) : LT8650Sのチャンネル1は、このピンが“L”のときシャットダウン状態になり、このピンが“H”のときアクティブになります。ヒステリシスのあるしきい値電圧は上昇時0.77V、下降時0.74Vです。シャットダウン機能を使用しない場合は、V_{IN1}に接続してください。V_{IN1}からの外付け抵抗分割器を使用することにより、特定の値より低くなるとLT8650Sのチャンネル1がシャットダウンするV_{IN}しきい値を設定できます。このピンはフロート状態にしないでください。

EN/UV2 (ピン12) : LT8650Sのチャンネル2は、このピンが“L”のときシャットダウン状態になり、このピンが“H”のときアクティブになります。ヒステリシスのあるしきい値電圧は上昇時0.77V、下降時0.74Vです。シャットダウン機能を使用しない場合は、V_{IN2}に接続してください。V_{IN2}からの外付け抵抗分割器を使用することにより、特定の値より低くなるとLT8650Sのチャンネル2がシャットダウンするV_{IN}しきい値を設定できます。このピンはフロート状態にしないでください。

TEMP (ピン13) : 温度出力ピン。このピンは、接合部温度に比例した電圧を出力します。このピンの電圧は25°Cのとき250mVであり、その勾配は9.5mV/°Cです。このピンの出力は、Burst Mode動作時に両方のチャンネルで出力負荷が軽いときは無効です。全出力負荷範囲にわたってTEMP出力を有効にするには、LT8650Sを強制連続モードにします。詳細については「アプリケーション情報」のセクションを参照してください。

PG1 (ピン14) : PG1ピンは内部コンパレータのオープンドレイン出力です。PG1ピンはFB1ピンの電圧が最終レギュレーション電圧の±7.5%以内に入り、フォルト状態が解消されるまで

“L”のままです。PG1が“L”になるのは、V_{IN1}がUVLO状態のとき、V_{CC}がUVLO状態のとき、サーマル・シャットダウン時、または両方のEN/UVピンが“L”のときです。

PG2 (ピン15) : PG2ピンは内部コンパレータのオープンドレイン出力です。PG2ピンはFB2ピンの電圧が最終レギュレーション電圧の±7.5%以内に入り、フォルト状態が解消されるまで“L”のままです。PG2が“L”になるのは、V_{IN1}がUVLO状態のとき、V_{CC}がUVLO状態のとき、サーマル・シャットダウン時、または両方のEN/UVピンが“L”のときです。

SYNC (ピン16) : 外部クロックの同期入力。低出力負荷での低リップルBurst Mode動作では、このピンを接地します。スペクトラム拡散変調機能ありの強制連続モードにする場合は、2.8V~4VのDC電圧を印加するか、V_{CC}に接続します。スペクトラム拡散変調機能なしの強制連続モードにする場合は、SYNCピンをフロート状態にします。強制連続モードでは、I_Qが数百μAまで増加します。外部周波数と同期させるには、SYNCピンにクロック信号源を入力します。外部周波数を入力すると、LT8650Sは強制連続モードになります。

CLKOUT (ピン17) : 強制連続モードでは、チャンネル1と位相が90度ずれているデューティ・サイクル50%の方形波がCLKOUTピンから出力されます。これにより、最大4相までほかのレギュレータと同期することができます。SYNCピンに外部クロックを入力すると、CLKOUTピンはSYNC波形と同じ位相、同じデューティ・サイクル、同じ周波数の波形を出力します。Burst Modeでは、CLKOUTピンは“L”になります。CLKOUT機能を使用しない場合は、このピンをフロート状態にします。

BOOST2 (ピン18) : このピンは、入力電圧より高い駆動電圧をチャンネル2の上側パワー・スイッチに供給するために使用します。0.1μFの昇圧コンデンサをできるだけデバイスの近くに配置してください。

SW2 (ピン19、20) : SW2ピンは、チャンネル2の内部パワー・スイッチの出力です。これらのピンは互いに接続し、インダクタおよび昇圧コンデンサに接続します。優れた性能を得るため、プリント回路基板上でのこのノードの面積は小さくなるようにしてください。

SW1 (ピン22、23) : SW1ピンは、チャンネル1の内部パワー・スイッチの出力です。これらのピンは互いに接続し、インダクタおよび昇圧コンデンサに接続します。優れた性能を得るため、プリント回路基板上でのこのノードの面積は小さくなるようにしてください。

ピン機能

BOOST1 (ピン 24) : このピンは、入力電圧より高い駆動電圧をチャンネル1の上側パワー・スイッチに供給するために使用します。0.1 μ Fの昇圧コンデンサをできるだけデバイスの近くに配置してください。

V_{CC} (ピン 25) : 内部レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。INTV_{CC}の電流は、V_{BIAS} > 3.1Vの場合はBIASピンから供給され、そうでない場合はV_{IN1}ピンから供給されます。V_{BIAS}が3.0V~3.5Vの範囲の場合、V_{CC}の電圧は2.8V~3.3Vの範囲で変化します。このピンは、1 μ F以上の低ESRセラミック・コンデンサでグラウンドから分離してください。V_{CC}ピンには外部回路による負荷をかけないでください。

BIAS (ピン 26) : BIASピンを3.1Vより高い電圧に接続すると、内部レギュレータにはBIASピンから電流が流れ、V_{IN1}ピンからは流れません。出力電圧が3.3V以上の場合、このピンはV_{OUT}に接続してください。このピンをV_{OUT}以外の電源に接続する場合は、このピンの近くに1 μ Fのバイパス・コンデンサを使用してください。

VC1 (ピン 27) : チャンネル1のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンをV_{CC}ピンに接続します。内部補償を使用した場合、チャンネル1でのBurst Mode自己消費電流はわずか2.5 μ Aです。外部補償を使用する場合、チャンネル1でのBurst Mode自己消費電流は約50 μ Aに増加します。

FB1 (ピン 28) : LT8650SはFB1ピンを800mVに安定化します。帰還抵抗分割器のタップをこのピンに接続します。

SS1 (ピン 29) : チャンネル1の出力トラッキングおよびソフトスタート・ピン。このピンを使用すると、起動時に出力電圧のランプ・レートを制御できます。SS1ピンの電圧が0.8Vより低くなると、LT8650SはFB1ピンの電圧を安定化してSS1ピンの電圧と等しくなるよう動作します。SS1ピンの電圧が0.8Vより高くなるとトラッキング機能がディスエーブルされ、内部リファレンスによってエラーアンプの制御が再開されます。このピンにはV_{CC}から2 μ Aの内部プルアップ電流が流れるので、コン

デンサを接続して出力電圧のスルーレートを設定できます。このピンは、シャットダウン時およびフォルト状態では内部の200 Ω MOSFETによってグラウンド電位になるので、低インピーダンス出力で駆動する場合は直列抵抗を使用してください。ソフトスタート機能を使用しない場合は、このピンをフロート状態のままにしておいてかまいません。

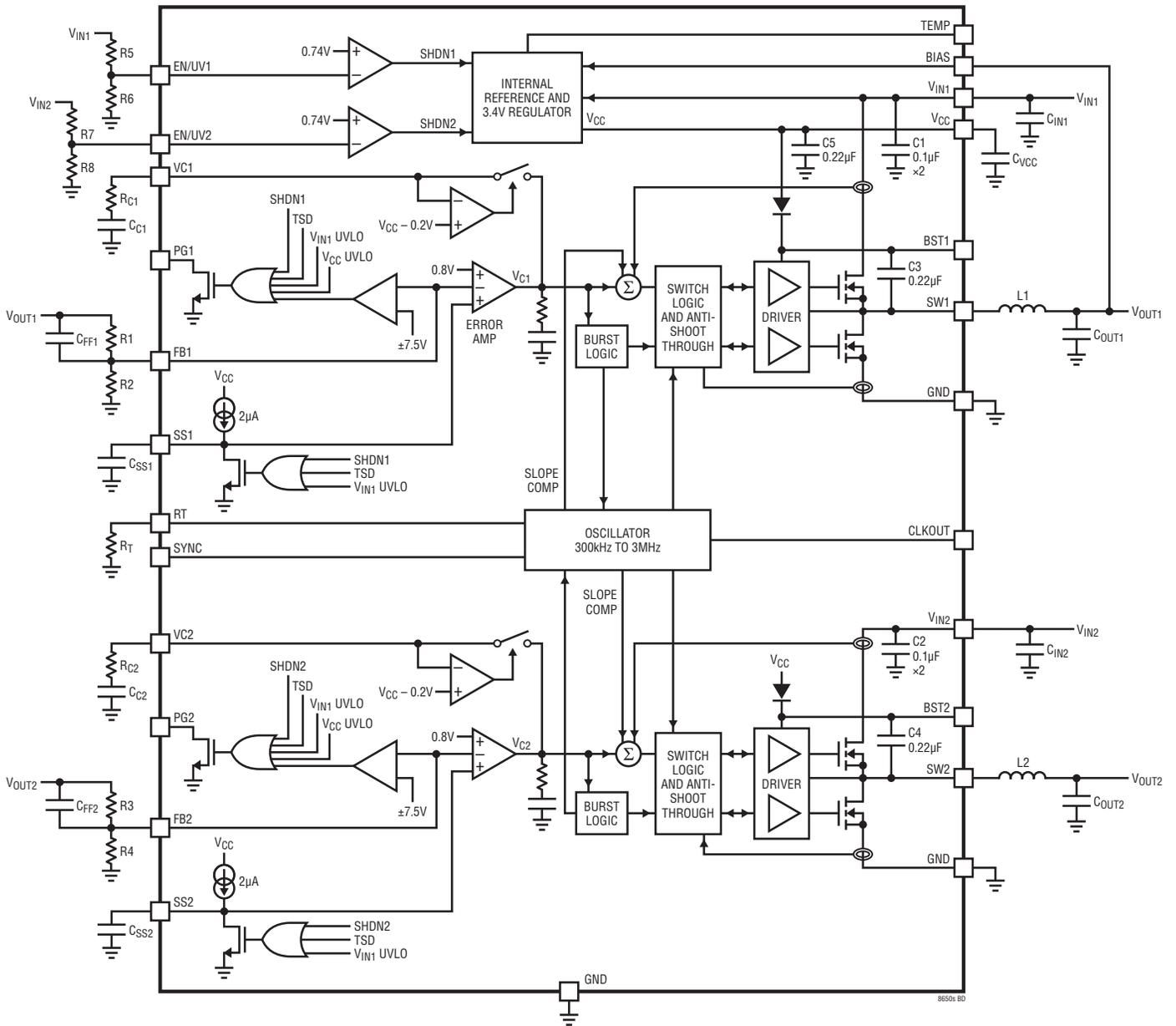
SS2 (ピン 30) : チャンネル2の出力トラッキングおよびソフトスタート・ピン。このピンを使用すると、起動時に出力電圧のランプ・レートを制御できます。SS2ピンの電圧が0.8Vより低くなると、LT8650SはFB2ピンの電圧を安定化してSS2ピンの電圧と等しくなるよう動作します。SS2ピンの電圧が0.8Vより高くなるとトラッキング機能がディスエーブルされ、内部リファレンスによってエラーアンプの制御が再開されます。このピンにはV_{CC}から2 μ Aの内部プルアップ電流が流れるので、コンデンサを接続して出力電圧のスルーレートを設定できます。このピンは、シャットダウン時およびフォルト状態では内部の200 Ω MOSFETによってグラウンド電位になるので、低インピーダンス出力で駆動する場合は直列抵抗を使用してください。ソフトスタート機能を使用しない場合は、このピンをフロート状態のままにしておいてかまいません。

FB2 (ピン 31) : LT8650SはFB2ピンを800mVに安定化します。帰還抵抗分割器のタップをこのピンに接続します。

VC2 (ピン 32) : チャンネル2のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンをV_{CC}ピンに接続します。内部補償を使用した場合、チャンネル2でのBurst Mode自己消費電流はわずか2.5 μ Aです。外部補償を使用する場合、チャンネル2でのBurst Mode自己消費電流は約50 μ Aに増加します。

GND (ピン 2、10、露出パッド・ピン 33~38) : LT8650Sのシステム・グラウンド。これらのピンはシステム・グラウンドおよび基板のグラウンド・プレーンに接続します。入力コンデンサの負端子はGNDピンのできるだけ近くに配置してください。露出パッドは熱抵抗を低減するためPCBに半田付けする必要があります。

ブロック図



動作

はじめに

LT8650Sはデュアル・モノリシック降圧レギュレータです。2つのチャンネルは、電流供給能力およびパワー・スイッチ・サイズの点で同じです。以降のセクションでは、チャンネル1と共通回路の動作について説明します。チャンネル2との違いと相互作用については、該当する場合にのみ明記します。アプリケーションを簡略化するため、 V_{IN1} と V_{IN2} は両方とも同じ入力電源に接続されているものとします。ただし、どちらのチャンネルが動作する場合でも、 V_{IN1} は3Vより高くする必要があります。

動作

LT8650Sはモノリシック、固定周波数、ピーク電流モードのデュアル降圧DC/DCコンバータです。RTピンに接続する抵抗を使用して周波数を設定する発振器により、各クロック・サイクルの開始時に内蔵の上側パワー・スイッチがオンします。次に、インダクタを流れる電流が増加して上側スイッチの電流コンパレータが作動し、上側のパワー・スイッチがオフします。上側スイッチがオフするときのピーク・インダクタ電流は、VCノードの電圧によって制御されます。エラーアンプは、 V_{FB} ピンの電圧を0.8Vの内部リファレンスと比較することによってVCノードをサーボ制御します。負荷電流が増加すると、帰還電圧はリファレンスと比較して低くなるので、エラーアンプによってVCの電圧が上昇し、平均インダクタ電流が新たな負荷電流に釣り合うまで上昇し続けます。強制連続モード(FCM)以外の場合、上側パワー・スイッチがオフすると、同期パワー・スイッチがオンし、次のクロック・サイクルが始まるか、インダクタ電流が0に減少するまでオンのままになります。過負荷状態によって下側のNMOS電流制限値を超える電流が下側スイッチに流れると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルは遅延します。

LT8650SのSは、第2世代のSilent Switcher技術を表しています。この技術は、高スイッチング周波数で高効率を実現するための高速スイッチング・エッジを可能にすると同時に、良好なEMI性能を実現します。これには、 V_{IN1} 、 V_{IN2} 、 V_{CC} 、BST1、およびBST2のセラミック・コンデンサ(「ブロック図」のC1~C5)をパッケージ内に集積化することが含まれます。これらのコンデンサは、全ての高速AC電流ループを小さく抑えて、EMI性能を改善します。

いずれかのEN/UVピンが“L”になると、対応するチャンネルはシャットダウンします。EN/UVピンが両方とも“L”の場合、LT8650Sは完全にシャットダウンし、入力電源から流れる電流は1.7 μ Aになります。EN/UVピンの電圧が0.74Vを超える

と、対応するスイッチング・レギュレータはアクティブになります。 V_{IN1} によって、両チャンネルの共通バイアス回路に3.7 μ Aが供給されます。

各チャンネルは個別にBurst Mode動作に移行して、軽負荷時の効率を最適化することができます。バーストとバーストの間は、出力スイッチの制御に関連した全ての回路がシャットダウンして、入力電源電流に対する該当チャンネルの影響を低減します。標準的なアプリケーションでは、無負荷で1チャンネルを安定化しているとき入力電源から6.2 μ Aを消費します。Burst Mode動作にする場合はSYNCピンを接地し、強制連続モード(FCM)にする場合はSYNCピンをフロート状態にし、FCMとスペクトラム拡散変調機能(SSM)を使用する場合は、2.8V~4VのDC電圧を印加します。SYNCピンにクロックを入力すると、両チャンネルは外部クロックの周波数に同期して、強制連続モードで動作します。強制連続モードの間は発振器が連続して動作し、スイッチング波形の立ち上がり遷移がクロックに揃えられます。軽負荷時には、インダクタ電流を負の方向に流して、設定スイッチング周波数を維持することができます。負のインダクタ電流が大量に流れて入力に戻ることがないように、両方のパワー・スイッチに対して最小電流制限が実行されます。SSMは、RTピンで設定されている設定値から設定値より最大20%高い周波数へスイッチング周波数をデザリングして、スイッチング・エネルギーを周波数領域で拡散させます。Burst ModeではCLKOUTピンから何も出力されませんが、強制連続モードでは位相がチャンネル1から90度シフトした方形波が出力されます。クロックをSYNCピンに入力すると、CLKOUTピンの位相とデューティ・サイクルは外部クロックと同じ値になります。

あらゆる負荷にわたって効率を改善するため、BIASピンのバイアス電圧を3.3V以上にする場合は、内部回路に流れる電源電流をBIASピンから供給することができます。そうでない場合、内部回路に流れる電流は全て V_{IN1} から供給されます。BIASピンは、3.3V以上に設定された最小の V_{OUT} に接続してください。

VCピンにより、事前に設定したスイッチング周波数に基づいて、スイッチング・レギュレータのループ補償を最適化することができます。VCピンを V_{CC} に接続することにより、内部補償を選択できます。こうすると、アプリケーション回路が簡単になります。外部補償ではトランジエント応答が改善されますが、その代償として1チャンネル当たりの自己消費電流が約50 μ A増加します。

動作

出力電圧がレギュレーション電圧から $\pm 7.5\%$ (標準)を超えて変化する場合や、フォルト状態が発生した場合は、FBピンの電圧をモニタするコンパレータによって、対応するPGピンは“L”になります。

TEMPピンに現れる電圧は、LT8650Sの平均ダイ温度に比例します。TEMPピンは、ダイ温度が 25°C の場合は 250mV になり、温度勾配は $9.5\text{mV}/^{\circ}\text{C}$ になります。

外付けのソフトスタート・コンデンサにSSピンを介して定電流を供給して電圧ランプを発生させることにより、トラッキング・ソフトスタートを実装しています。SSピンの電圧が 0.8V を超えるまで、FBの電圧はSSピンの電圧に安定化されます。その

後、FBの電圧は 0.8V のリファレンス電圧に安定化されます。SSピンの電圧が 40mV より低くなると、対応するスイッチング・レギュレータはスイッチングを停止します。シャットダウン時、 $V_{\text{IN}1}$ の低電圧時、またはサーマル・シャットダウン時にSSのコンデンサはリセットされます。

両チャンネルとも最大 6A の出力電流用として設計されていますが、熱に対する配慮から、出力電流は各チャンネルから同時に流れる連続電流として実質的に 4A までに制限されます。チャンネル1には 3V という最小 $V_{\text{IN}1}$ 要件がありますが、チャンネル2は最小 $V_{\text{IN}2}$ 要件なしで動作することができます。ただし、最小 $V_{\text{IN}1}$ 要件が満たされていることが前提です。

アプリケーション情報

超低自己消費電流の実現

軽負荷での効率を高めるため、LT8650Sは低リップルのBurst Modeで動作し、入力自己消費電流と出力電圧リップルを最小に抑えながら、出力コンデンサを目的の出力電圧に充電した状態に保ちます。V_{IN1}により、共通バイアス回路に3.7μAが供給されます。Burst Mode動作では、LT8650Sは単一の小電流パルスを出力コンデンサに供給し、それに続くスリープ期間には出力コンデンサから出力電力が供給されます。スリープ・モード時に両チャンネルが消費する電流はわずか6.2μAです。

出力負荷が減少すると、単一電流パルスの周波数が低下し(図1を参照)、LT8650Sがスリープ・モードで動作する時間の割合が高まるので、軽負荷での効率が標準的なコンバータよりもはるかに高くなります。パルスの間隔を最大にすると、出力負荷がないときの標準的なアプリケーションでは、コンバータの自己消費電流が6.2μAに近づきます。したがって、軽負荷時の自己消費電流の性能を最適化するには、帰還抵抗分割器の電流を最小限に抑える必要があります。この電流は負荷電流として出力に現れるからです。

Burst Mode動作時は上側スイッチの電流制限値が約1.2Aなので、図2に示すような出力電圧リップル波形が得られます。出力リップルは、出力容量を大きくするとそれに比例して減少します。負荷が0から次第に増加すると、それに応じてスイッチング周波数も増加しますが、図1に示すように、RTピンに接続した抵抗で設定されるスイッチング周波数が上限です。LT8650Sが設定周波数に達する出力負荷は、入力電圧、出力電圧、およびインダクタをどう選択するかによって変わります。

アプリケーションによっては、強制連続モード(FCM)を選択して、出力負荷がゼロに減少するまで最大スイッチング周波数を維持することを推奨します。「強制連続モード」のセクションを参照してください。

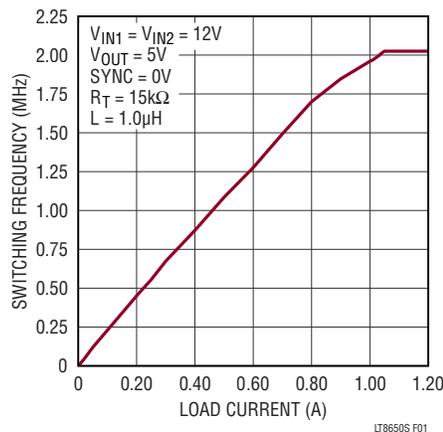


図1. バースト周波数

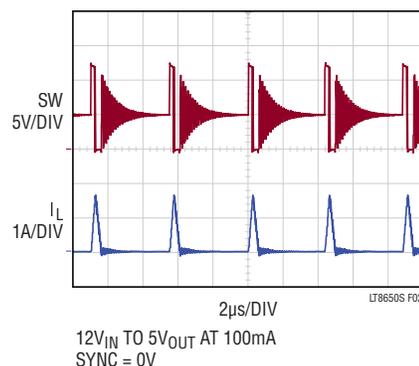


図2. Burst Mode動作

FBの抵抗回路網

出力電圧は、出力とFBピンの間に接続した抵抗分割器(チャンネル1の場合はR1~2、チャンネル2の場合はR3~4)を使用して設定します。抵抗値は次式に従って選択します。

$$R1=R2\left(\frac{V_{OUT1}-1}{0.8V}\right)$$

参照名については「ブロック図」を参照してください。出力電圧の精度を保つため、誤差1%の抵抗を推奨します。

アプリケーション情報

入力自己消費電流を小さくして軽負荷時の効率を良好にする場合は、FBピンの抵抗分割器に大きな値の抵抗を使用します。分割器に流れる電流は負荷電流として機能し、コンバータへの無負荷時入力電流が増加します。この値は次のように概算されます。

$$I_Q = 3.7\mu\text{A} + \left(\frac{V_{\text{OUT1}}}{R1+R2} \right) \left(\frac{V_{\text{OUT1}}}{V_{\text{IN1}}} \right) \left(\frac{1}{n} \right)$$

ここで、3.7μAはチャンネル1と共通回路の自己消費電流、第2項は軽負荷時の効率がhのときチャンネル1の動作の入力に反映される帰還抵抗分割器の電流です。R1 = 1M、R2 = 316kの3.3Vアプリケーションでは、帰還抵抗分割器に2.5μAが流れます。VIN = 12Vおよびh = 80%の場合は、3.7μAの自己消費電流に0.9μAが加わるので、12V電源から流れる無負荷時電流は4.6μAになります。この式は無負荷時電流がVINの関数であることを意味します。このグラフは「標準的性能特性」のセクションに示してあります。

同様な計算を行って、チャンネル2の帰還抵抗による入力電流への影響を求めることができます。R3 = 1M、R4 = 191k、VIN = 12V、およびh = 80%の5Vアプリケーションでは、これによって入力電流に2.2μAが加わるので、両チャンネルがオンした場合は合計で6.8μAになります。

標準的なFB抵抗の1Mを使用する場合は、4.7pF~10pFの位相進みコンデンサをVOUTとFBピンの間に接続してください。

スイッチング周波数の設定

LT8650Sは固定周波数のPWMアーキテクチャを採用しています。このアーキテクチャでは、RTピンとグラウンドの間に接続した1本の抵抗を使用して300kHz~3MHzの範囲でスイッチングするよう設定できます。目的のスイッチング周波数を得るために必要なRTの値を表1に示します。

目的のスイッチング周波数を得るために必要なRTの抵抗値は次式を使用して計算できます。

$$R_T = \frac{41.7}{f_{\text{SW}}} - 5.8$$

ここで、RTの単位はkΩ、fswは目的のスイッチング周波数で単位はMHzです。

LT8650Sの2つのチャンネルは180°位相をずらして動作し、位相の揃ったスイッチング・エッジによるノイズ発生を防ぎ、入力電流リップルを低減します。

表1. スwitching周波数とRTの値

fsw (MHz)	RT (kΩ)
0.3	137
0.4	100
0.5	78.7
0.6	63.4
0.8	46.4
1.0	35.7
1.2	28.7
1.4	23.7
1.6	20
1.8	17.4
2.0	15
2.2	13
2.5	11
3.0	8.06

動作周波数の選択と交換条件

動作周波数の選択には、効率、部品サイズ、および入力電圧範囲の間の交換条件が存在します。高周波数動作の利点は、小さな値のインダクタとコンデンサを使用できることです。欠点は効率が低いことと、入力電圧範囲が狭いことです。

与えられたアプリケーションでの最大スイッチング周波数(fsw(MAX))は、次のように計算することができます。

$$f_{\text{SW(MAX)}} = \frac{V_{\text{OUT}} + V_{\text{SW(BOT)}}}{t_{\text{ON(MIN)}} (V_{\text{IN}} - V_{\text{SW(TOP)}} + V_{\text{SW(BOT)}})}$$

ここで、VINは標準の入力電圧、VOUTは出力電圧、Vsw(TOP)およびVsw(BOT)は内蔵スイッチの電圧降下(最大負荷時にそれぞれ約0.3V、約0.12V)、ton(MIN)は上側スイッチの最小オン時間の60nsです(「電気的特性」を参照)。この式は、高いVIN/VOUT比に対応するには、スイッチング周波数を下げる必要があることを示しています。どちらのチャンネルの周波数制約の値が低いかに基づいて、スイッチング周波数を選択します。

アプリケーション情報

トランジェント動作では、 R_T の値に関係なく、 V_{IN} が42Vの絶対最大定格まで上昇する可能性があります。LT8650Sでは、必要に応じてスイッチング周波数をチャンネルごとに個別に低減することにより、インダクタ電流の制御を維持して安全な動作を保証します。

Burst Modeでは、LT8650Sは99%を超える最大デューティ・サイクルが可能であり、 V_{IN} - V_{OUT} 間のドロップアウト電圧は上側スイッチの $R_{DS(ON)}$ で制限されます。このモードでは、ドロップアウト状態になったチャンネルはスイッチ・サイクルをスキップするので、スイッチング周波数は低くなります。強制連続モードでは、LT8650Sは、デューティ・サイクルを高くするためにサイクルをスキップしません。デバイスは設定スイッチング周波数を維持します。また、最大デューティ・サイクルが小さくなるため、ドロップアウト電圧は大きくなります。

V_{IN}/V_{OUT} 比が低いときに、設定スイッチング周波数からの偏差を許容できないアプリケーションの場合は、次式を使用してスイッチング周波数を設定します。

$$V_{IN(MIN)} = \frac{V_{OUT} + V_{SW(BOT)}}{1 - f_{SW} \cdot t_{OFF(MIN)}} - V_{SW(BOT)} + V_{SW(TOP)}$$

ここで、 $V_{IN(MIN)}$ はスキップされたサイクルがない場合の最小入力電圧、 V_{OUT} は出力電圧、 $V_{SW(TOP)}$ および $V_{SW(BOT)}$ は内部スイッチの電圧降下(最大負荷時にそれぞれ約0.3V、約0.12V)、 f_{SW} は(R_T によって設定された)スイッチング周波数、 $t_{OFF(MIN)}$ は最小スイッチ・オフ時間です。スイッチング周波数が高くなると、サイクル数を減少させて高いデューティ・サイクルを実現できる入力電圧の最小値が高くなることに注意してください。

V_{IN2} は内部共通バイアス回路に電力を供給しないので、最小電圧要件はありません。このため、 V_{IN1} の電源電圧が3V以上である限り、チャンネル2は非常に低い入力電圧で独自に動作することができます。

インダクタの選択と最大出力電流

LT8650Sは、アプリケーションの出力負荷要件に基づいてインダクタを選択できるようにすることで、ソリューション・サイズを最小限に抑えるよう設計されています。LT8650Sでは、高速ピーク電流モード・アーキテクチャの採用により、過負荷状態または短絡状態のときに、インダクタが飽和した動作に支障なく耐えられます。

最初に選択するインダクタの値としては、次の値が適切です。

$$L_{1,2} = \frac{V_{OUT,1,2} + V_{SW(BOT)}}{2f_{SW}}$$

ここで、 f_{SW} はスイッチング周波数(MHz)、 V_{OUT} は出力電圧、 $V_{SW(BOT)}$ は下側スイッチの電圧降下(約0.12V)、 L はインダクタの値(μH)です。過熱や効率低下を防ぐため、インダクタは、その実効値電流定格がアプリケーションの予想最大出力負荷より大きいものを選択する必要があります。さらに、インダクタの飽和電流定格(通常は I_{SAT} と表示)は、負荷電流にインダクタのリップル電流の1/2を加えた値より大きくなければなりません。

$$I_{L(PEAK)} = I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L$$

ここで、 ΔI_L は式1で計算されるインダクタのリップル電流、 $I_{LOAD(MAX)}$ は所定のアプリケーションの最大出力負荷です。

簡単な例として、1Aの出力を必要とするアプリケーションでは、実効値定格が1Aより大きく I_{SAT} が1.3Aより大きいインダクタを使用します。過負荷状態または短絡状態が長時間に及ぶ場合は、インダクタの実効値定格要件を大きくして、インダクタの過熱を防ぐ必要があります。高い効率を保つには、直列抵抗(DCR)が0.04 Ω より小さく、コア材が高周波アプリケーション向けのものにする必要があります。

LT8650Sは、スイッチとシステムを過負荷フォルトから保護するためにピーク・スイッチ電流を制限します。上側スイッチの電流制限値(I_{LIM})は、デューティ・サイクルが低いときは10A以上ですが、デューティ・サイクルが80%になると、直線的に減少して7Aになります。したがって、インダクタの値は目的の最大出力電流($I_{OUT(MAX)}$)を供給するのに十分な大きさにする必要があります。この電流は、スイッチ電流制限値(I_{LIM})およびリップル電流の関数です。

$$I_{OUT(MAX)} = I_{LIM} - \frac{\Delta I_L}{2}$$

インダクタのピーク・トゥ・ピーク・リップル電流は次のように計算することができます。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \quad (1)$$

アプリケーション情報

ここで、 f_{sw} は LT8650S のスイッチング周波数で、 L はインダクタの値です。したがって、LT8650S が供給できる最大出力電流は、スイッチ電流制限値、インダクタの値、入力電圧、および出力電圧に依存します。

各チャネルには2次的な下側スイッチ電流制限があります。上側スイッチがオフした後は、下側スイッチがインダクタ電流を流します。何らかの理由でインダクタ電流が大きすぎる場合は、下側スイッチがオンのままになり、インダクタ電流が安全なレベルに戻るまで上側スイッチがオンするのが遅れます。このレベルは下側のNMOSの電流制限値として規定されており、デューティ・サイクルには依存しません。アプリケーション回路での最大出力電流は、インダクタのリップル電流の2分の1にこの谷電流を加えた値に制限されます。

ほとんどの場合、電流制限は上側スイッチによって実行されます。インダクタ電流が下側スイッチの電流制限によって制御されるのは、最小オン時間の条件が満たされていない場合（高い入力電圧、高い周波数、または飽和インダクタ電流）です。

下側スイッチの電流制限値は、LT8650S の最大定格電流に影響しないように、ピーク電流制限値と等しくなるように設計されています。

最大出力電流と不連続動作の詳細については、リニアテクノロジーの「アプリケーションノート44」を参照してください。

最後に、デューティ・サイクルが50%を超える場合 ($V_{OUT}/V_{IN} > 0.5$) は、低調波発振を防ぐためにインダクタンスを最小限に抑える必要があります。「アプリケーションノート19」を参照してください。

表2. インダクタ・メーカー

メーカー	URL
Coilcraft	www.coilcraft.com
Sumida	www.sumida.com
Toko	www.toko.com
Würth Elektronik	www.we-online.com
Vishay	www.vishay.com

入力コンデンサ

LT8650S 回路の入力は、X7R タイプまたはX5R タイプのセラミック・コンデンサを V_{IN} ピンと GND ピンのできるだけ近くに配置してバイパスします。Y5V 型は、温度や印加される電圧が変化すると性能が低下するので使用しないでください。LT8650S をバイパスするには $4.7\mu\text{F} \sim 10\mu\text{F}$ のセラミック・コンデンサが適しており、リップル電流を容易に処理できます。低

いスイッチング周波数を使用すると、大きな入力容量が必要になることに注意してください。入力電源のインピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには性能の高くない電解コンデンサを使用することができます。

降圧レギュレータには、立ち上がり時間と立ち下がり時間の短いパルス電流が入力電源から流れます。その結果として生じる LT8650S での電圧リップルを減らし、周波数が非常に高いこのスイッチング電流を狭い範囲のループに押し込めて EMI を最小限に抑えるためには、入力コンデンサが必要です。通常は、0402 小型ケース・サイズの $0.1\mu\text{F}$ コンデンサを LT8650S にできるだけ近づけて配置し、より大容量のバルク・セラミック・コンデンサを追加して容量を増やします（「PCBレイアウト」のセクションを参照）。セラミック入力コンデンサに関する2つ目の注意点は、LT8650S の最大入力電圧定格に関することです。セラミック入力コンデンサは、トレースやケーブルのインダクタンスと結合して、質の良い（減衰の小さな）タンク回路を形成します。LT8650S の回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリングングが生じて、LT8650S の電圧定格を超える恐れがあります。ただし、この状況は簡単に回避できます（弊社の「アプリケーション・ノート88」を参照）。

出力コンデンサと出力リップル

出力コンデンサには2つの基本機能があります。出力コンデンサは、インダクタとともに、LT8650S が発生する方形波をフィルタに通して DC 出力を生成します。この機能では出力コンデンサが出力リップルを決定するので、スイッチング周波数でのインピーダンスが低いことが重要です。2番目の機能は、トランジェント負荷条件を満たして LT8650S の制御ループを安定化するためにエネルギーを蓄えることです。セラミック・コンデンサは、等価直列抵抗 (ESR) が非常に小さいので最良のリップル性能が得られます。出発点にふさわしい値については、「標準的応用例」のセクションを参照してください。

X5R または X7R のタイプを使用してください。この選択により、出力リップルが小さくなり、トランジェント応答が良くなります。大きな値の出力コンデンサを使用し、 V_{OUT} と FB の間にフィードフォワード・コンデンサを追加することにより、トランジェント性能を改善することができます。また、出力容量を大きくすると出力電圧リップルが減少します。値の小さい出力コンデンサを使用すればスペースとコストを節約できますが、トランジェント性能が低下し、ループが不安定になる可能性があります。

アプリケーション情報

コンデンサの推奨値については、このデータシートの「標準的応用例」を参照してください。

コンデンサを選択するときには、データシートに特に注意して、電圧バイアスと温度の該当する動作条件での実効容量を計算してください。物理的に大きなコンデンサまたは電圧定格が高いコンデンサが必要なことがあります。

セラミック・コンデンサ

セラミック・コンデンサは小さく堅牢で、ESRが非常に小さいコンデンサです。ただし、セラミック・コンデンサには圧電特性があるため、LT8650Sを使用すると問題を生じることがあります。Burst Mode動作時に、LT8650Sのスイッチング周波数は負荷電流に依存します。また、非常に軽い負荷では、LT8650Sはセラミック・コンデンサを可聴周波数で励起し、可聴ノイズを発生することがあります。LT8650SはBurst Mode動作では低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありません。これが許容できない場合は、高性能のタンタル・コンデンサまたは電解コンデンサを出力に使用してください。低ノイズ・セラミック・コンデンサも使用できます。

表3. セラミック・コンデンサのメーカー

メーカー	WEBサイト
Taiyo Yuden	www.t-yuden.com
AVX	www.avxcorp.com
Murata	www.murata.com
TDK	www.tdk.com

イネーブル・ピン

LT8650Sは、EN/UVピンが両方とも“L”のときシャットダウン状態になり、一方のピンが“H”のときアクティブになります。EN/UVコンパレータの上昇しきい値は0.74Vで、30mVのヒステリシスがあります。EN/UVピンは、シャットダウン機能を使用しない場合にはV_{IN}に接続できます。シャットダウン制御が必要な場合は、ロジック・レベルに接続できます。

抵抗分割器をV_{IN}とEN/UVピンの間に追加すると、LT8650Sは、V_{IN}が目的の電圧より高くなった場合にのみ動作するように設定されます（「ブロック図」を参照）。通常、このしきい値（V_{IN(EN)}）は、入力電源が電流制限されているか、または入力電源のソース抵抗が比較的高い状況で使用されます。スイッチング・レギュレータは電源から一定の電力を引き出すため、電源電圧が低下するにつれて電源電流が増加します。こ

の現象は電源からは負の抵抗負荷のように見えるため、電源電圧が低い状態では、電源が電流を制限するか、または低電圧にラッチする原因になることがあります。V_{IN(EN)}しきい値は、これらの問題が発生する恐れのある電源電圧でレギュレータが動作するのを防ぎます。このしきい値は、次式を満足するようにR5とR6（チャンネル2の場合はR7とR8）の値を設定することにより調整することができます。

$$V_{IN(EN)} = \left(\frac{R5}{R6} + 1 \right) \cdot 0.74V$$

この場合、V_{IN}がV_{IN(EN)}を超えるまで、対応するチャンネルはオフのままです。コンパレータのヒステリシスのため、入力V_{IN(EN)}よりわずかに低くなるまでスイッチングは停止しません。

軽負荷電流に対してBurst Modeで動作しているとき、V_{IN(EN)}の抵抗回路網を流れる電流はLT8650Sが消費する電源電流より簡単に大きくなる可能性があります。したがって、V_{IN(EN)}の抵抗を大きくして軽負荷での効率に対する影響を最小限に抑えてください。

V_{CC}レギュレータ

内部の低ドロップアウト（LDO）レギュレータは、V_{IN1}を基にして、ドライバと内部バイアス回路に電力を供給する3.4V電源を生成します。このため、いずれかのチャンネルを使用するにはV_{IN1}が存在して有効である必要があります。V_{CC}は、LT8650Sの回路に十分な電流を供給可能であり、1μFのセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。パワーMOSFETのゲート・ドライバが必要とする大量のトランジェント電流を供給するには、十分なバイパスが必要です。効率を向上するため、BIASピンの電圧が3.1V以上の場合は、内蔵のLDOによってBIASピンから電流を流すこともできます。通常、BIASピンの接続先にすることができるのは、電圧が最も低い出力か、3.1Vより高い外部電源です。BIASピンをV_{OUT}以外の電源に接続する場合は、デバイスの近くにセラミック・コンデンサを接続してバイパスするようにしてください。BIASピンの電圧が3Vより低い場合は、V_{IN1}から流れる電流が内蔵のLDOによって消費されます。

入力電圧が高く、スイッチング周波数が高いアプリケーションで、V_{IN1}からの電流が内蔵のLDOに流れ込むアプリケーションでは、LDOでの電力損失が大きいためダイ温度が上昇します。V_{CC}ピンには外部負荷を接続しないでください。

アプリケーション情報

周波数補償

LT8650Sは、各チャンネルのループ補償を最適化するために使用できるVCピンを備えています。VCピンをV_{CC}に短絡した場合は、内部補償が使用されます。これによって回路設計が簡略化されて自己消費電流が最小限に抑えられますが、内部補償回路は300kHz～3MHzのスイッチング周波数範囲にわたって安定している必要があるため、内部補償は特に高いスイッチング周波数では最適になりません。最適なトランジェント応答を求める場合は、外部補償回路網をVCピンに接続することができます。この回路網は、通常、直列の抵抗とコンデンサで構成されます(「ブロック図」のR_CおよびC_Cを参照)。

補償回路網の設計は少々複雑で、最適値はアプリケーションにより異なり、特に出力コンデンサのタイプに依存します。実用的な手法としては、このデータシートの回路のうち、目的のアプリケーションに似た回路から出発し、補償回路網を調整して性能を最適化します。この過程では、LTspice®によるシミュレーションが役立ちます。次に、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。

LT8650Sの制御ループの等価回路を図3に示します。エラーアンプは出力インピーダンスが有限のトランスコンダクタンス・アンプです。変調器、パワー・スイッチ、およびインダクタで構成される電源部は、VCピンの電圧に比例した出力電流を発生するトランスコンダクタンス・アンプとしてモデル化されます。出力コンデンサはこの電流を積分し、VCピンのコンデンサ

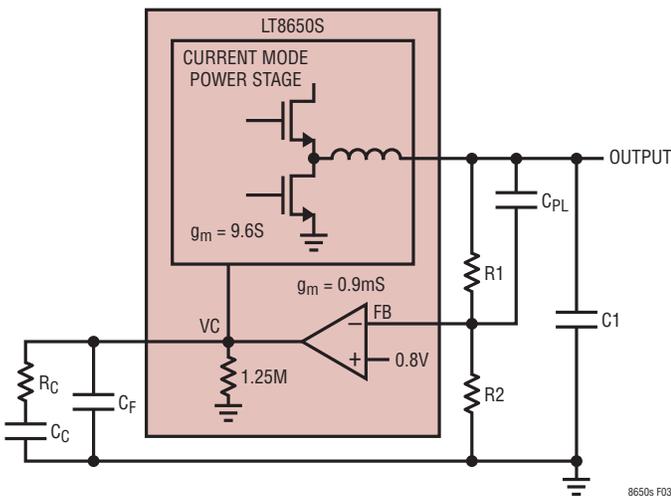
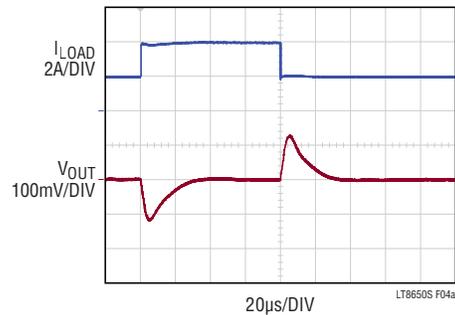


図3. ループ応答のモデル

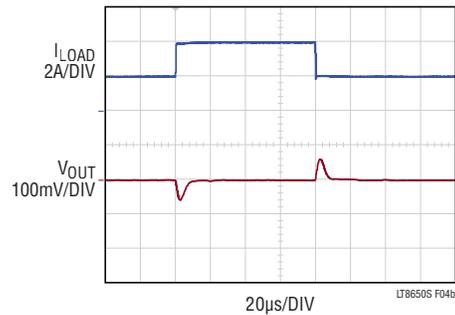
(C_C)はエラーアンプの出力電流を積分するので、ループに2つのポールが生じることに注意してください。ゼロは必須であり、R_CとC_Cを直列に接続することによって得られます。この簡単なモデルは、インダクタの値が大き過ぎず、ループのクロスオーバー周波数がスイッチング周波数よりはるかに低い限り正しく機能します。帰還抵抗分割器の両端に位相進みコンデンサ(C_{PL})を接続してトランジェント応答を改善することができます。また、このコンデンサは、帰還ノードとグラウンドの間の容量によって生じる寄生ポールを相殺するために必要です。

内部補償を使用する表紙のアプリケーションでのトランジェント応答を図4aに示します。14kΩのR_Cと220pFのC_C補償回路網を使用する場合、同じアプリケーションの改善されたトランジェント応答を図4bに示します。外部補償回路網を使用すると、自己消費電流は1チャンネルにつき約40μA増加します。



2A TO 4A TRANSIENT
3.3V_{OUT}
C_{OUT} = 47μF × 2
FCM, f_{SW} = 2MHz

a)



2A TO 4A TRANSIENT
3.3V_{OUT}
C_{OUT} = 47μF × 2
FCM, f_{SW} = 2MHz
C_C = 220pF, R_C = 14kΩ

b)

図4. トランジェント応答

アプリケーション情報

出力電圧トラッキングとソフトスタート

LT8650Sでは、SSピンによって出力電圧のランプ・レートを設定できます。内蔵の2 μ A電流源により、SSピンの電圧はV_{CC}まで上昇します。外付けコンデンサをSSに接続すると、出力をソフトスタートさせて入力電源の電流サージを防ぐことができます。ソフトスタート・ランプの間、出力電圧はSSピンの電圧に比例して追従します。出力トラッキング・アプリケーションでは、別の電圧源によってSSピンを外部から駆動することができます。SSピンの電圧が0V~0.04Vの範囲では、対応するチャンネルがスイッチングするのを停止するので、SSピンをシャットダウン・ピンとして使用することができます。SSピンの電圧が0.04V~0.8Vの範囲では、エラーアンプに入力される0.8Vの内部リファレンスよりSSピンの電圧の方が優先されるので、FBピンの電圧はSSピンの電圧に安定化されます(図5)。SSピンの電圧が0.8Vを超えると、トラッキングはディスエーブルされ、帰還電圧は内部リファレンス電圧に安定化されます。この機能が不要な場合は、SSピンをフロート状態のままにしておいてもかまいません。Burst Modeと強制連続モード(FCM)では、どちらもLT8650SがSSの電圧をより低い電圧に安定化するために出力を放電しないことに注意してください。これを実現するには、SSの電圧が2Vより低いときにFCMをディスエーブルします。

Burst Mode動作(SYNCが“L”)では、SSピンにアクティブなプルダウン回路が接続されています。この回路は、フォルト状態が発生すると外付けのソフトスタート・コンデンサを放電し、フォルト状態が解消すると電圧の上昇を再開します。ソフトスタート・コンデンサが放電されるフォルト状態になるのは、対

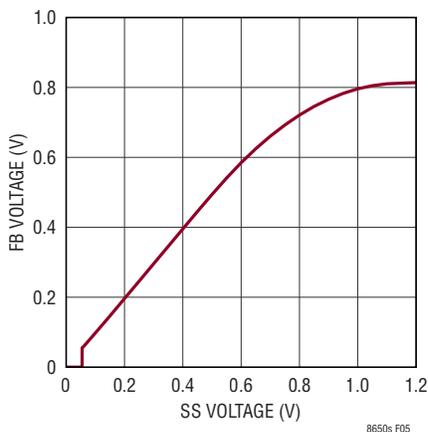


図5. SSピンのトラッキング

応するEN/UVピンの電圧が0.74Vより低くなった場合、V_{IN1}の電圧が低下しすぎた場合、またはサーマル・シャットダウンが発生した場合です。

出力パワーグッド

LT8650Sの出力電圧がレギュレーション点の $\pm 7.5\%$ の範囲内(つまり、FBの電圧が0.74V~0.86V(標準)の範囲内)にある場合、出力電圧は良好な状態であるとみなされ、オープンドレインのPGピンは高インピーダンスになり、通常は外付け抵抗によって“H”になります。そうでない場合は、内部のプルダウン・デバイスにより、PGピンは“L”になります。グリッチの発生を防ぐため、上側と下側のしきい値には、どちらも0.3%のヒステリシスが含まれています。

PGピンは、以下のいくつかのフォルト状態の間も自動的に“L”になります。それらは、対応するEN/UVピンの電圧が0.74Vより低い、V_{CC}の電圧が低下しすぎている、V_{IN1}が低電圧状態である、またはサーマル・シャットダウン発生というフォルト状態です。

シーケンス制御

LT8650Sでは、起動シーケンスとトラッキングをいくつかの方法で構成することができます。必ず一方のチャンネルを有効にしてからもう一方のチャンネルを有効にすることにより、起動順序をシーケンス制御することができます。これを実行するには、最初のチャンネルのPGピンを2番目のチャンネルのEN/UVピンまたはSSピンに接続します。また、最初のチャンネルのSSピンを2番目のチャンネルのEN/UVピンに接続してもかまいません(図6を参照)。

チャンネルを同時に起動することもできます。この場合には、出力電圧を比例方式で追跡できます(図6を参照)。

並列接続

実現可能な出力電流を増加するため、2つのチャンネルを同じ出力に並列接続することができます。このためには、各チャンネルのVC、SS、FBピンを互いに接続し、更に各チャンネルのSWノードを各チャンネル専用のインダクタを介して共通の出力に接続します。出力を並列接続する場合は、外部補償回路網を使用する必要があります。1つのLT8650Sレギュレータの2つのチャンネルを組み合わせ、8AのDC電流と12Aのピーク・トランジェント電流を供給可能な1つの出力を得るアプリケーションを図7に示します。

アプリケーション情報

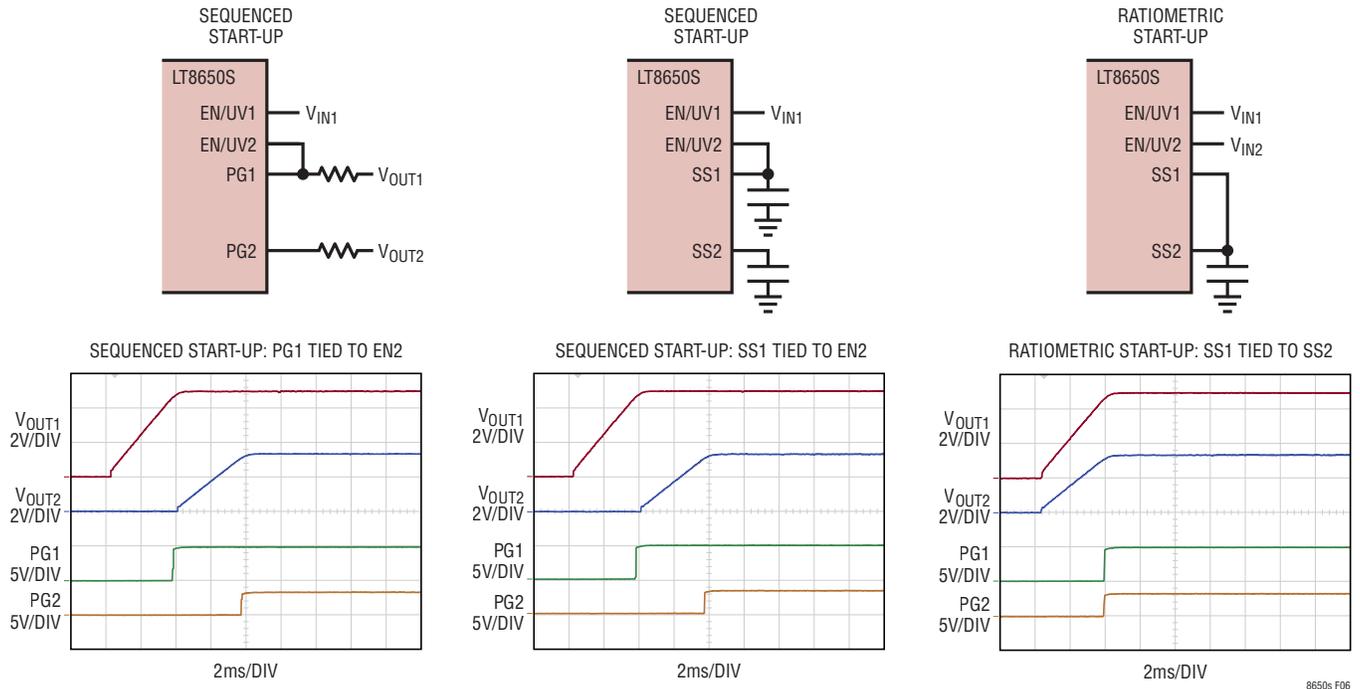


図6. シーケンス制御と起動の構成

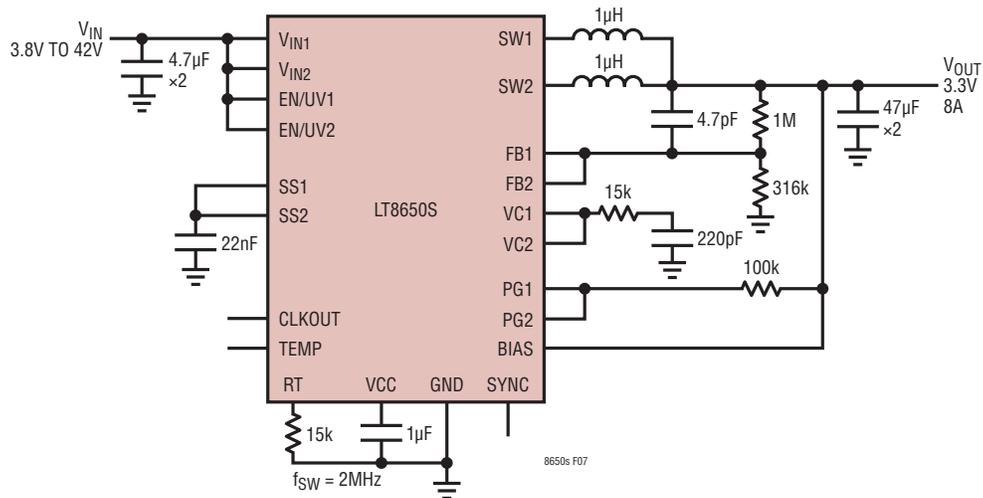


図7. 2相アプリケーション

アプリケーション情報

同期

低リップルのBurst Mode動作を選択するには、SYNCピンを0.4Vより低い電圧に接続します(これはグランドまたはロジック“L”の出力のいずれでもかまいません)。強制連続モード(FCM)を選択するには、SYNCピンをフロート状態にします。FCMとスペクトラム拡散変調(SSM)の組み合わせを選択するには、SYNCピンを2.8Vより高い電圧に接続します(SYNCをV_{CC}に接続してかまいません)。LT8650Sの発振器を外部周波数に同期させるには、(デューティ・サイクルが20%~80%)の方形波をSYNCピンに接続します。方形波の振幅には、0.4Vより低い谷と1.5Vより高い山(最大6V)が必要です。外部クロックと同期する場合、LT8650SはFCMを使用します。

チャンネル1はその正のスイッチ・エッジ遷移をSYNC信号の正のエッジに同期させ、チャンネル2はSYNC信号の負のエッジに同期させます。

LT8650Sは300kHz~3MHzの範囲にわたって同期することができます。R_T抵抗は、LT8650Sのスイッチング周波数を最低同期入力以下に設定するように選択します。例えば、同期信号が500kHz以上になる場合は、(スイッチング周波数が)公称500kHzになるようにR_Tを選択します。

スロープ補償はR_Tの値によって設定され、低調波発振を防ぐのに必要な最小スロープ補償はインダクタのサイズ、入力電圧、および出力電圧によって決まります。同期周波数はインダクタの電流波形のスロープを変えないので、インダクタがR_Tで設定される周波数での低調波発振を防ぐのに十分な大きさであれば、スロープ補償は全同期周波数で十分です。

同期信号にスペクトラム拡散を組み込むとEMIが減少することがあります。SYNC信号のデューティ・サイクルを使用して2つのチャンネルの相対位相を設定し、入力リップルを最小限に抑えることができます。

強制連続モード

強制連続モード(FCM)を作動させるには、SYNCピンをフロート状態にするか、SYNCピンをV_{CC}に接続するか、2.8Vより高いDC電圧をSYNCピンに接続するか、外部クロックをSYNCピンに入力します。

強制連続モードの間は不連続モード動作がディスエーブルされ、インダクタ電流を負の方向に流すことができるので、レギュレータは出力電流がゼロになるまで設定周波数でスイッチングすることができます。このモードには、負荷の全範囲にわたって設定スイッチング周波数を維持する利点があるので、スイッチの高調波とEMIが安定して予測が可能です。強制連続モードの欠点は、Burst Mode動作と比較して軽負荷時の効率が低くなることです。

デバイスがドロップアウト状態になる低入力電圧では、設定スイッチング周波数が維持され、オフ時間をスキップすることはできません。これにより、スイッチング周波数は制御状態に維持されますが、最大デューティ・サイクルの制約により、ドロップアウト電圧はBurst Modeの場合より大きくなります。

負のインダクタ電流は最大で約-2.5Aに制限されるので、LT8650Sが流すことができるシンク電流は最大で約-1.3Aです。これにより、出力から入力に過剰な大量の電流が戻ることを防ぎます。出力から電流を流し込むときに入力コンデンサが充電される場合は、LT8650Sに過電圧が加わらないように、入力電圧が37Vより高い場合は、強制連続モードがディスエーブルされます。そのほかの安全機能としては、SSピンの電圧が1.8Vより低くなると強制連続モードをディスエーブルして、出力をプリバイアスした状態で起動する場合に出力が放電されるのを防止することや、下側FETの電流制限により、最小オン時間の条件が満たされない場合に出力が過剰に充電されるのを防止します。

スペクトラム拡散変調

スペクトラム拡散変調(SSM)を作動させるには、SYNCピンをV_{CC}に接続するか、2.8V~4VのDC電圧をSYNCピンに印加します。SSMが作動すると、R_Tで設定された値と、その値より約20%高い値との間でスイッチング周波数を変調することによってEMI放射が減少します。スイッチング周波数は変調されて直線的に増加し、その後、5kHzの割合で直線的に減少します。これはアナログ機能なので、スイッチング周期は前のものとは異なります。例えば、LT8650Sを2MHzに設定してSSM機能を有効にした場合、スイッチング周波数は2MHzから2.4MHzまで5kHz刻みで変化します。また、SSMが有効なときは、デバイスは強制連続モードでも動作します。

アプリケーション情報

クロック出力

CLKOUTピンは、ほかのレギュレータをLT8650Sに同期させるのに使用できるクロックを出力します。Burst Mode (SYNCピンが“L”)では、CLKOUTピンが接地されています。強制連続モード (SYNCピンがフロート状態またはDCの“H”)では、デューティ・サイクルが50%のクロックがCLKOUTピンから出力されます。ここで、CLKOUTの立ち上がりエッジは、チャンネル1と比較して位相が約90度シフトしています。別のLT8650SレギュレータのSYNCピンにこのCLKOUT波形を入力すると、4相動作を実現することができます。外部クロックをLT8650SのSYNCピンに入力すると、CLKOUTピンが出力する波形の位相とデューティ・サイクルはSYNCピンのクロックと同じになります。CLKOUTピンの“L”レベルはグランドであり、“H”レベルは V_{CC} です。CLKOUTピンの駆動強度は数百 Ω なので、CLKOUT波形の立ち上がり時間と立ち下がり時間は数十nsです。CLKOUTトレースに余分な容量があると、エッジ・レートはより低速になります。

温度モニタ機能

TEMPピンは、ダイ温度に比例した電流を出力します。TEMPピンは25°Cのとき標準で250mVを出力し、その勾配は9.5mV/°Cです。外部回路の補助がない場合、TEMPピンの出力は20°C~150°C (200mV~1.5V)の範囲で有効です。TEMPピンには100 μ Aより大きな負荷電流を流さないでください。TEMPピンの出力を20°Cより低い温度まで広げるには、TEMPピンと負電圧の間に抵抗を接続します。

安全対策として、LT8650Sは補助のサーマル・シャットダウンを標準値の165°Cに設定しています。サーマル・シャットダウン温度を超えると、熱的過負荷の状況が解消されるまで、LT8650Sの両方のチャンネルがシャットダウン状態になります。

なお、TEMPピンの電圧は定常状態の平均ダイ温度を示すものであり、最大接合部温度を超えていないことを保証するために使用することはできないので注意してください。瞬時の電力のほかに温度勾配や時定数の要因が加わると、ダイの一部が最大定格を超えてしまう可能性があります。ダイ温度の上昇分は、定常状態 (1分超) だけでなく、インパルス条件でも計算するようにしてください。

短絡入力保護と逆入力保護

LT8650Sは、出力の短絡に耐えることができます。インダクタ電流が安全なレベルを超えた場合は、インダクタ電流が安全なレベルに減少する時点まで上側スイッチのスイッチングが遅れるように、下側スイッチの電流がモニタされます。デバイスがサーマル・シャットダウン状態に入らない場合には、一方のチャンネルのフォルト状態がもう一方のチャンネルの動作に影響することはありません。

LT8650Sに入力が加わっていないときにも出力が高い電圧に保たれるシステムでは、別の状況を考慮する必要があります。その状況が発生する可能性があるのは、バッテリーや他の電源がチャンネル1の出力とOR接続されている、バッテリー充電アプリケーションやバッテリー・バックアップ・システムです。 V_{IN1} ピンをフロート状態にすることができる場合で、いずれかのEN/UVピンが (ロジック信号によって、あるいは V_{IN1} に接続されているために) “H”に保持されていると、SW1ピンを介してLT8650Sの内部回路に自己消費電流が流れます。このことは、システムがこの状態で流れる電流に耐えられる場合は許容できます。両方のEN/UVピンを接地している場合、SW1ピンの電流は1.7 μ A近くまで減少します。ただし、チャンネル1の出力を高く保持した状態で V_{IN1} ピンを接地すると、EN/UV1ピンの状態に関係なく、出力からSW1ピンおよび V_{IN1} ピンを通過して、LT8650S内部の寄生ボディ・ダイオードに電流が流れ、デバイスを損傷する可能性があります。

V_{IN2} は共用の内部電源には接続されていないので、フロート状態のままでも電流はまったく流れません。 V_{IN1} と V_{IN2} の両方をフロート状態にした場合は、EN/UVピンの状態に関係なく、チャンネル2の出力に負荷はかかりません。ただし、チャンネル2の出力を高く保持した状態で V_{IN2} ピンを接地すると、出力からSW2ピンおよび V_{IN2} ピンを通過して、LT8650S内部の寄生ボディ・ダイオードに電流が流れ、デバイスを損傷する可能性があります。

入力電圧が印加されている場合のみLT8650Sが動作し、短絡入力や逆入力に対しては保護する V_{IN} ピンとEN/UVピンの接続を図8に示します。

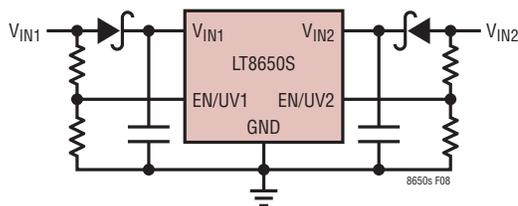


図8. 2つの独立した入力電圧に対する V_{IN} の逆入力保護

アプリケーション情報

PCBレイアウト

適切に動作させ、EMIを最小にするには、プリント回路基板のレイアウト時に注意が必要です。推奨部品配置と、トレース、グラウンド・プレーン、およびビアの位置を図9に示します。LT8650の V_{IN} ピン、GNDピン、および入力コンデンサに大量のスイッチング電流が流れることに注意してください。入力コンデンサによって形成されるループは、入力コンデンサを V_{IN} ピンおよびGNDピンの近くに配置することにより、できるだけ小さくしてください。物理的に大きな入力コンデンサを使用すると、形成されるループが大きくなりすぎる可能性があります。この場合には、筐体/値の小さいコンデンサを V_{IN} ピンおよびGNDピンの近くに配置して、大型のコンデンサを遠くに配置することを推奨します。これらの部品に加えて、インダクタおよび出力コンデンサは回路基板の同じ側に配置し、その層で接続を行うようにしてください。表面層に最も近い層のアプリケーション回路の下には、デバイス付近にある切れ目のないグラウンド・プレーンを配置します。SWノードとBOOSTノードはできるだけ小さくします。最後に、グラウンド・トレースがSWノードとBOOSTノードからFBノードとRTノードをシールドするように、FBノードとRTノードは小さく保ちます。露出パッドはヒートシンクとして機能し、電氣的にグラウンドに接続されています。熱抵抗を低く保つには、グラウンド・プレーンをできるだけ広げ、LT8650の下や近くから回路基板内および底面の追加グラウンド・プレーンまでサーマル・ビアを追加します。PCBレイアウトの例については図9を参照してください。

高温に関する検討事項

PCBのレイアウトに注意を払い、LT8650Sが十分放熱できるようにします。パッケージ底面の露出パッドをグラウンド・プレーンに半田付けする必要があります。このグラウンドは、サーマル・ビアを使用して、下にある広い銅層に接続してください。これらの層は、LT8650Sが発生する熱を放散します。ビアを追加すると、熱抵抗をさらに減らすことができます。周囲温度が最大接合部温度の定格に近づくと、最大負荷電流をディレーティングします。LT8650S内部の電力損失は、効率の測定結果から全電力損失を計算し、それからインダクタの損失を減じることによって推定することができます。ダイの温度は、LT8650Sの電力損失に、接合部から周囲までの熱抵抗を掛けて計算します。

接合部温度が 165°C を超えると、LT8650S内部のサーマル・シャットダウン保護回路がスイッチングを停止して、フォルト状態を示します。温度が低下して 160°C より低くなると、フォルト状態が解消されてスイッチングが再開されます。

LT8650Sの温度上昇が最悪になるのは、負荷が重く、 V_{IN} とスイッチング周波数が高いときです。与えられたアプリケーションでのケース温度が高すぎる場合は、 V_{IN} 、スイッチング周波数、負荷電流のいずれかを減らして許容可能なレベルまで温度を下げるすることができます。ケース温度と V_{IN} 、スイッチング周波数、および負荷の例を図10に示します。

LT8650Sの内部パワー・スイッチは、最大6Aのピーク出力電流を安全に供給できます。ただし、熱制限のため、パッケージは6Aの負荷に短時間しか対処できません。1kHz、6Aのパルス負荷のデューティ・サイクルに対して、ケース温度の上昇値がどのように変化するかを例を図11に示します。

アプリケーション情報

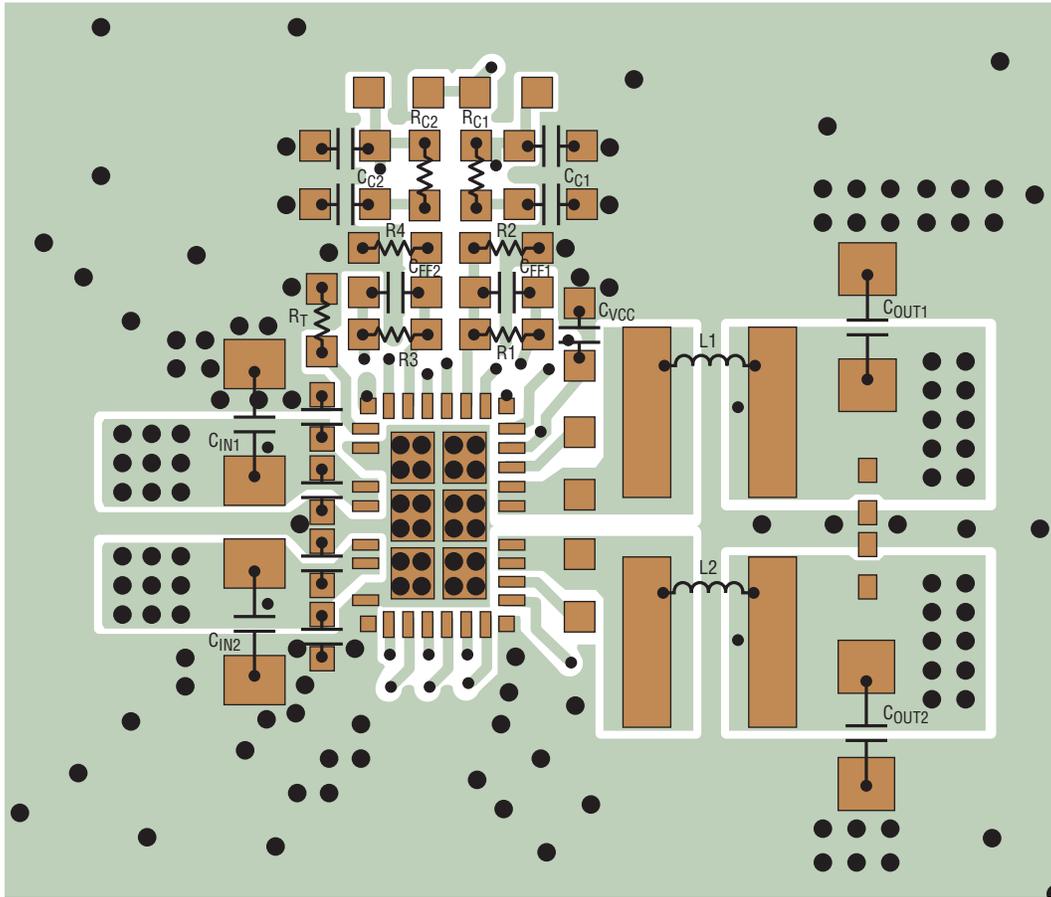


図9. 推奨レイアウト

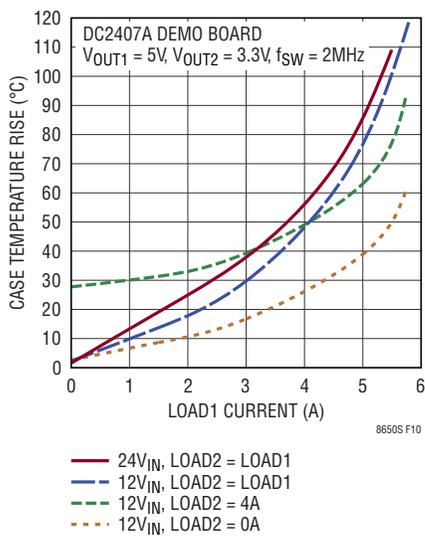


図10. ケース温度の上昇

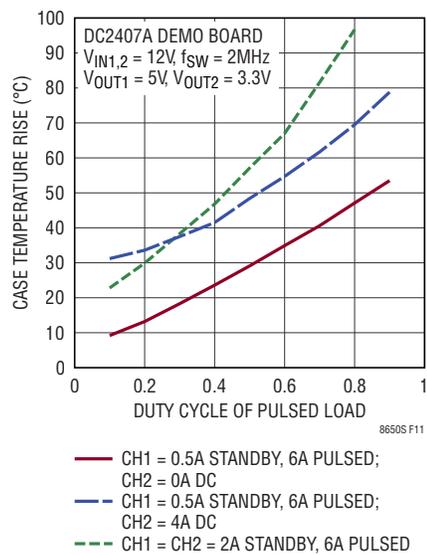
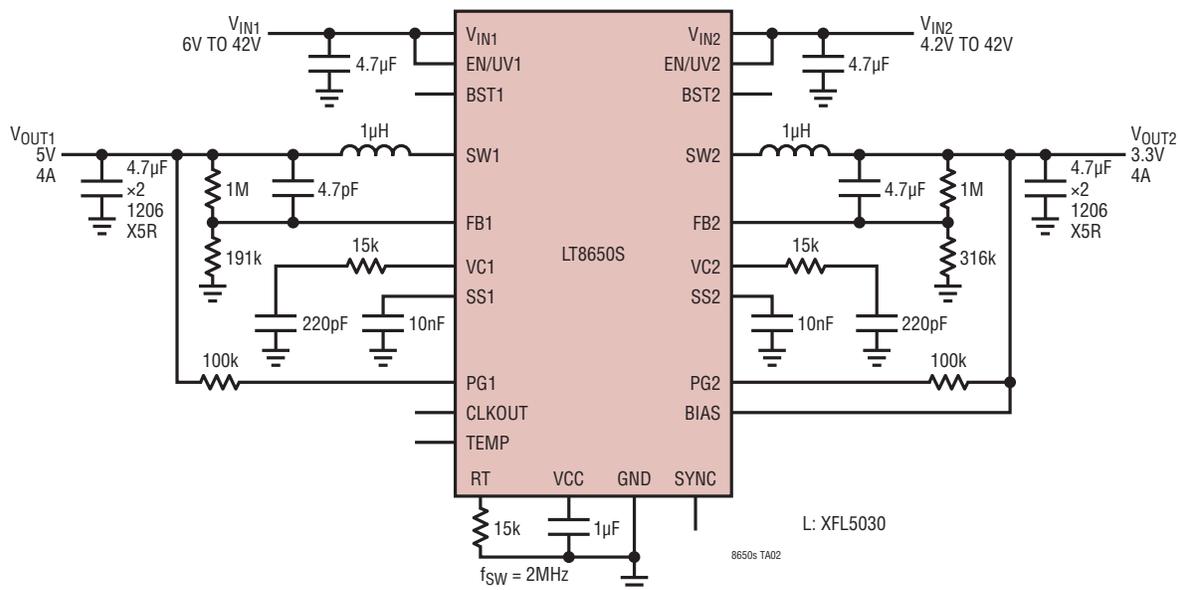


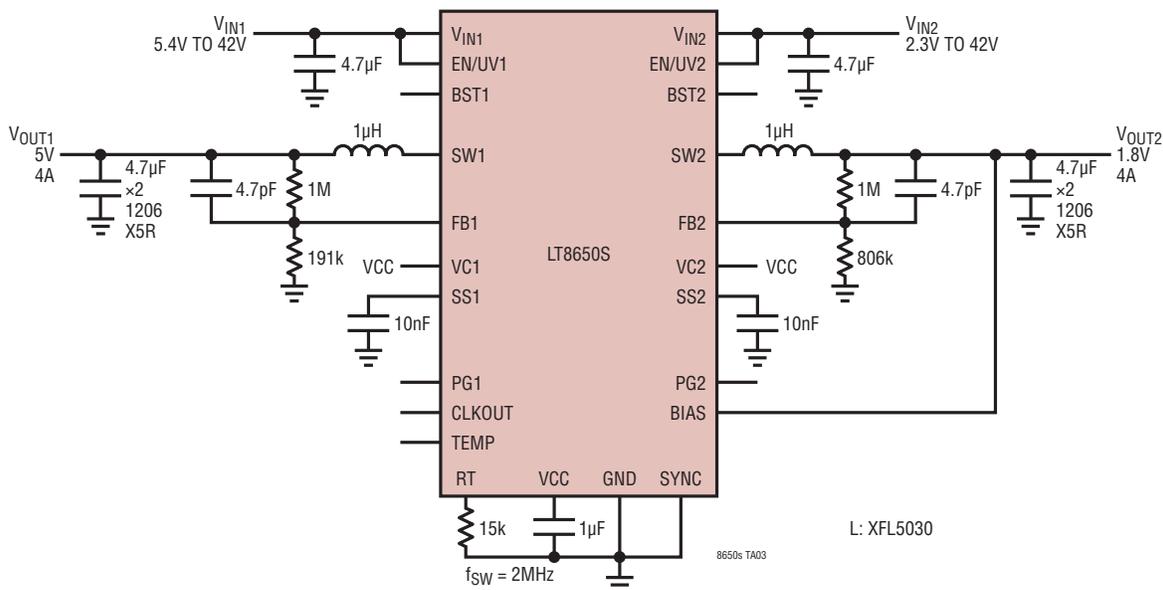
図11. ケース温度の上昇と6Aパルス負荷

標準的応用例

FCMと外部補償を設定した5V、3.3V、2MHz降圧コンバータ

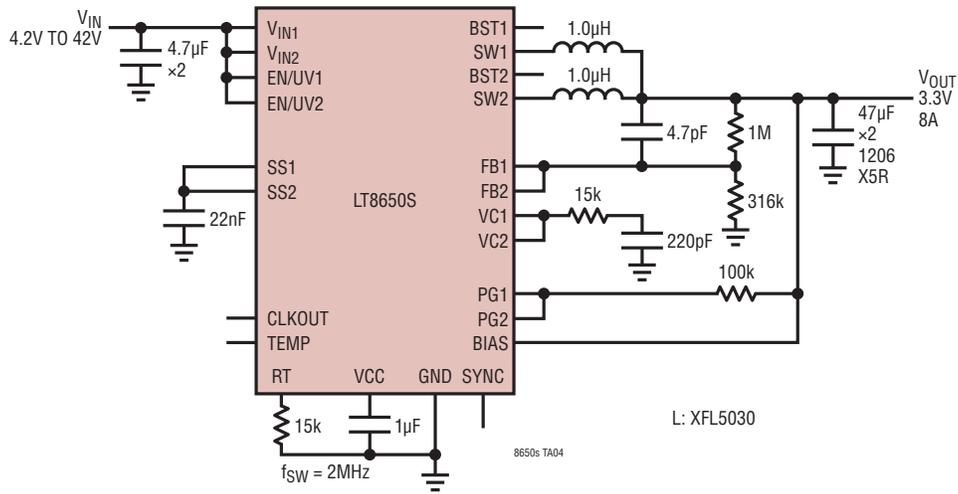


Burst Modeと内部補償を設定した5V、1.8V、2MHz降圧コンバータ

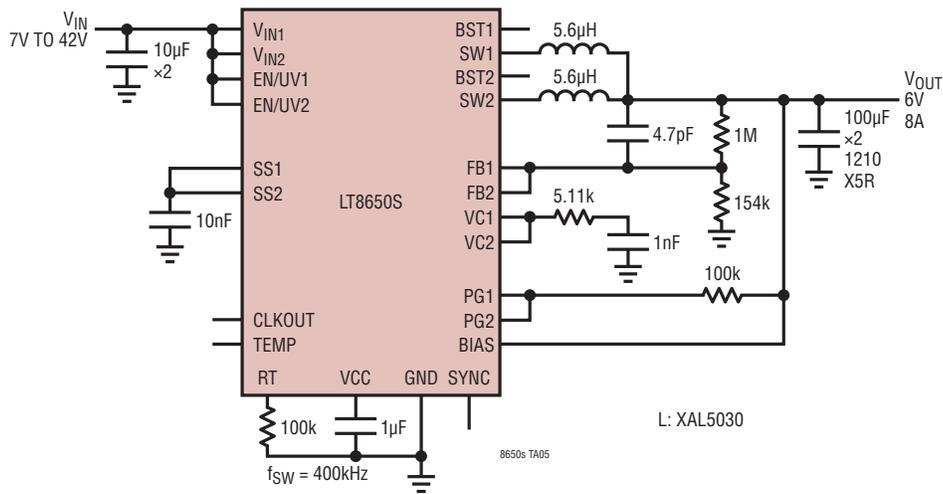


標準的応用例

2相、3.3V/8A、2MHz降圧コンバータ

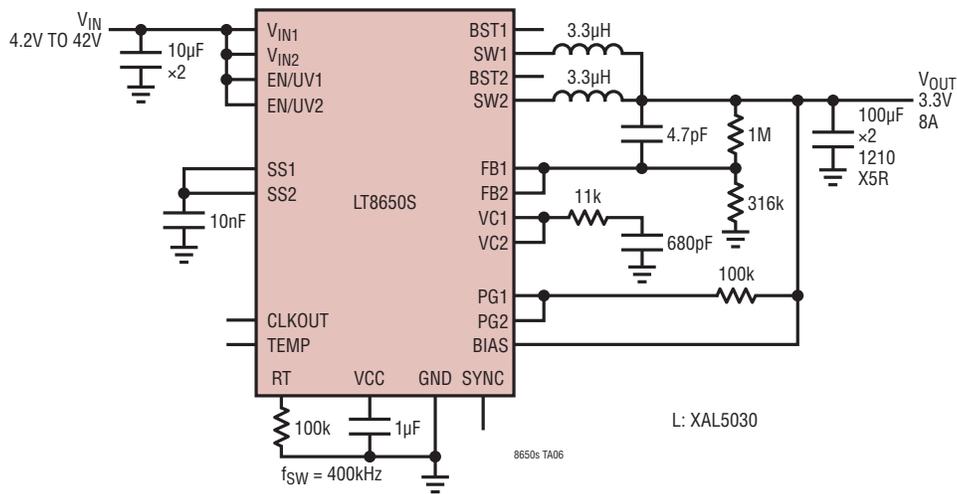


2相、6V/8A、400kHz降圧コンバータ



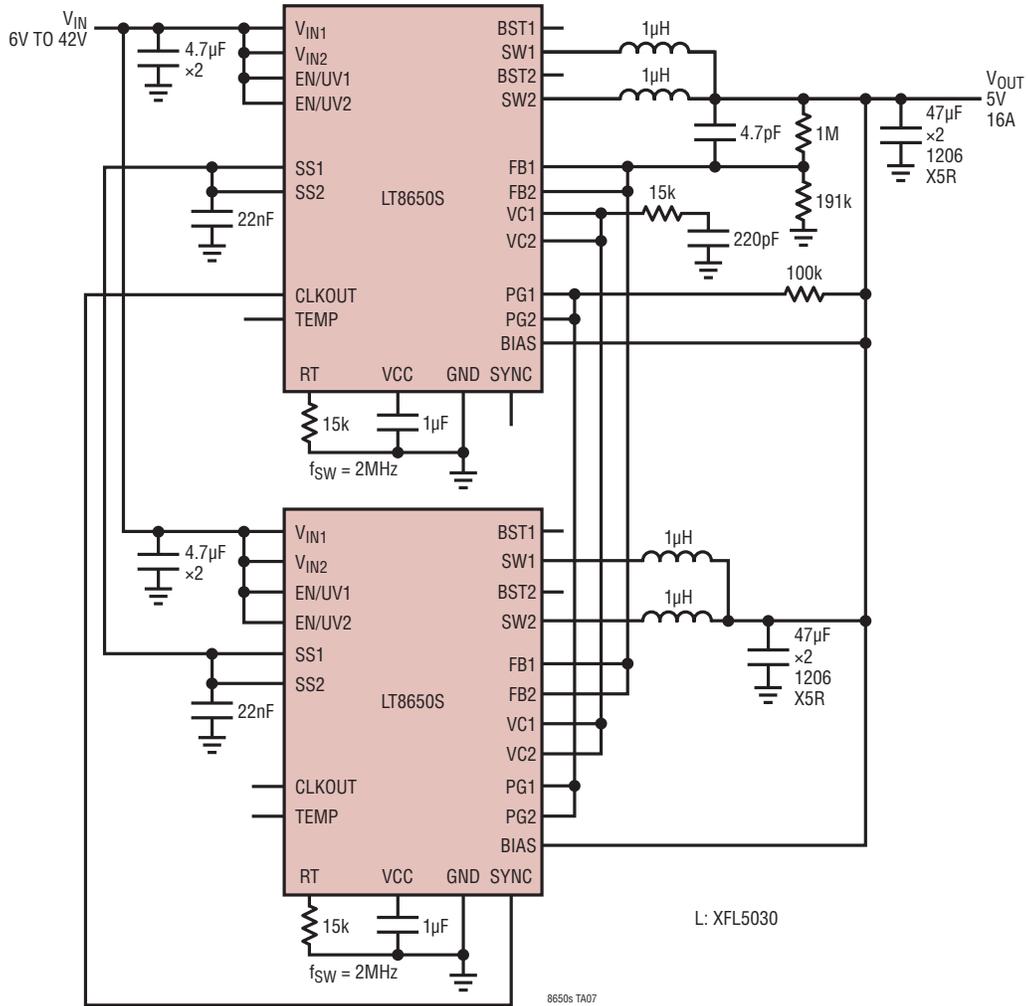
標準的応用例

2相、3.3V/8A、400kHz降圧コンバータ



標準的応用例

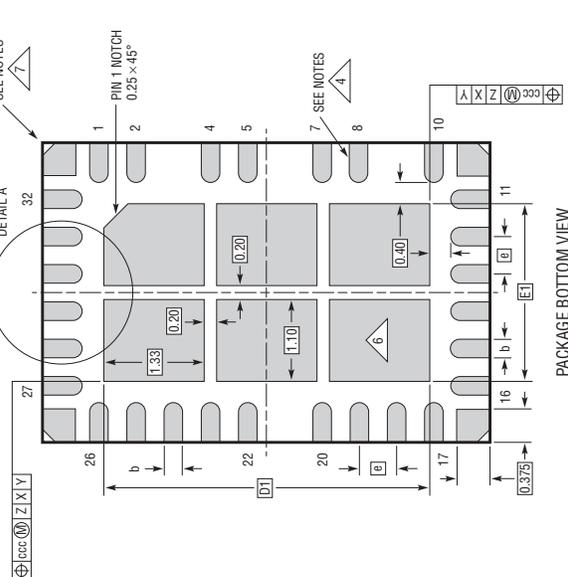
4相、5V/16A、2MHz降圧コンバータ



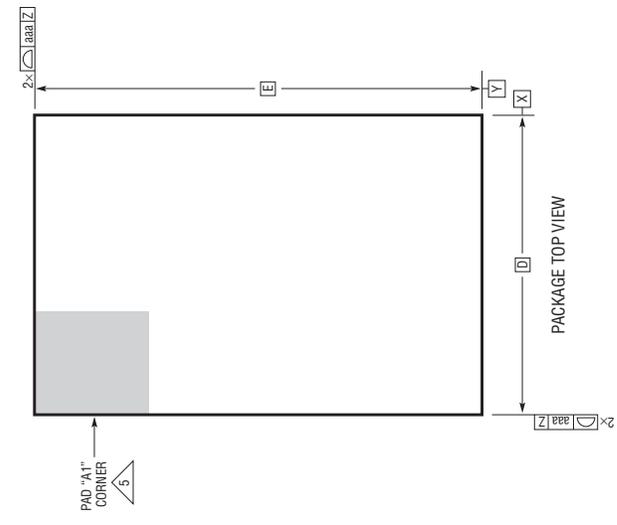
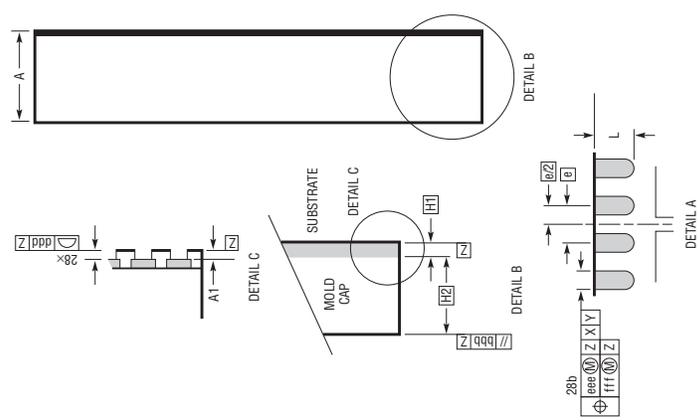
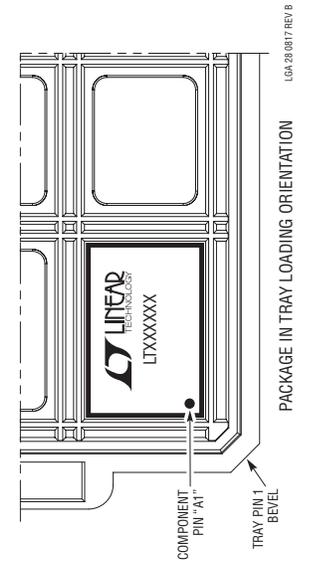
パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LT8650S#packaging> を参照してください。

LQFN Package 32(28)-Lead (6mm × 4mm × 0.94mm) (Reference LTC DWG # 05-08-1665 Rev B)



- 注記:
- 寸法と許容誤差は ASME Y14.5M-1994 による
 - 全ての寸法はミリメートル
 - 主データム-Z₁ はシーディングプレーン
 - これらの端子と放熱部が見えにくくならないように、半田マスク開口部の下にある金属部は表示されていない
 - パッド#の識別マークの詳細はオプションだが、示された領域内にはなければならない。パッド#の識別マークはモールドまたはマーキングにすることができる
 - 放熱用露出部はいくつかの部分に分けられており、縦横に配列されている。オプションで各部分の角に丸みを付けることができる
 - 角の支持パッドの面取りはオプション

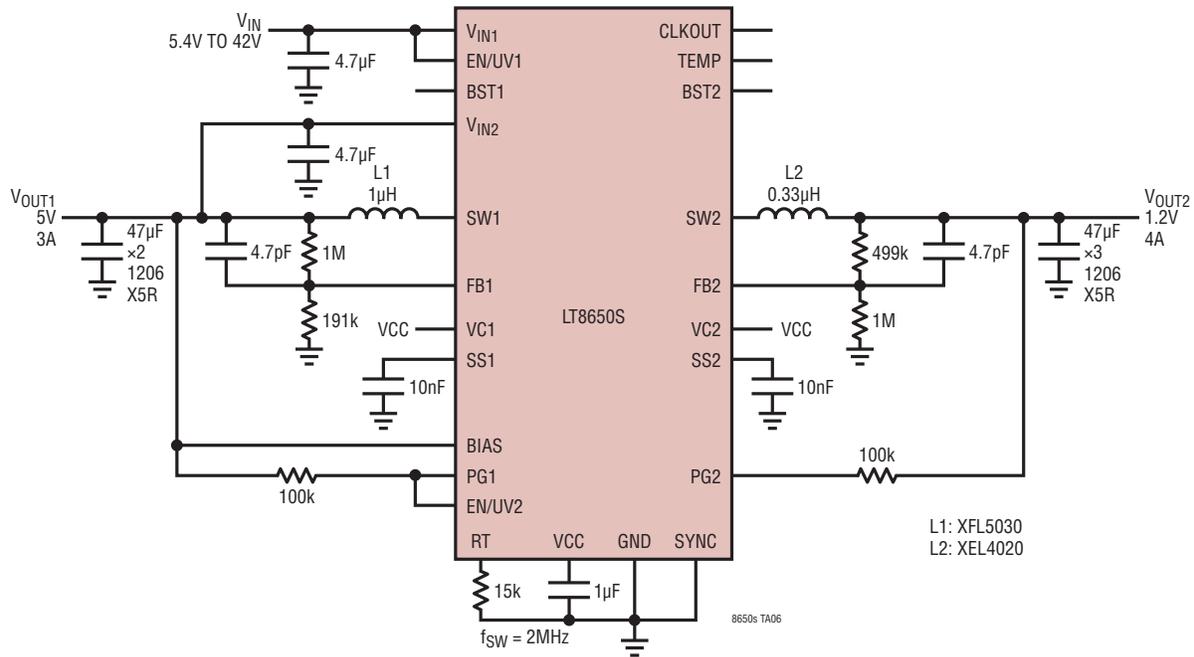


SYMBOL	DIMENSIONS		NOTES
	MIN	NOM	
A	0.85	0.94	1.03
A1	0.01	0.02	0.03
L	0.30	0.40	0.50
b	0.22	0.25	0.28
D		4.00	
E		6.00	
D1		2.40	
E1		4.40	
e		0.50	
H1		0.24	
H2		0.70	
aaa			0.10
bbb			0.10
ccc			0.10
ddd			0.10
eee			0.15
fff			0.08

リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

標準的応用例

出力をシーケンス制御する5V、1.2V、2MHz、2段降圧コンバータ



関連製品

製品番号	概要	注釈
LT8640S	効率が95%の42V、5A、2.2MHz同期整流式 Silent Switcher 2 降圧 DC/DC コンバータ (I _Q =2.5µA)	V _{IN} = 3.4V~42V、V _{OUT(MIN)} = 0.97V、I _Q = 2.5µA、I _{SD} < 1µA、4 × 4 QFN-24 パッケージ
LT8609S	効率が95%の42V、2A、2.2MHz同期整流式 Silent Switcher 2 降圧 DC/DC コンバータ (I _Q =2.5µA)	V _{IN} = 3V~42V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5µA、I _{SD} < 1µA、3 × 3 QFN-16 パッケージ
LT8645S	効率が95%の65V、7A、2.2MHz同期整流式 Silent Switcher 2 降圧 DC/DC コンバータ (I _Q =2.5µA)	V _{IN} = 3.4V~65V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5µA、I _{SD} < 1µA、4 × 6 QFN-32 パッケージ
LT8609/ LT8609A	効率が94%の42V、2A、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 2.5µA)	V _{IN} = 3V~42V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5µA、I _{SD} < 1µA、MSOP-10E パッケージ
LT8616	効率が95%の42V、デュアル2.5A + 1.5A、3MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 6.5µA)	V _{IN} = 3.4V~42V、V _{OUT(MIN)} = 0.8V、I _Q = 6.5µA、I _{SD} < 1µA、TSSOP-28E、3 × 6 QFN-28 パッケージ
LT8610A/ LT8610AB	効率が96%の42V、3.5A、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 2.5µA)	V _{IN} = 3.4V~42V、V _{OUT(MIN)} = 0.97V、I _Q = 2.5µA、I _{SD} < 1µA、MSOP-16E パッケージ
LT8610AC	効率が96%の42V、3.5A、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 2.5µA)	V _{IN} = 3V~42V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5µA、I _{SD} < 1µA、MSOP-16E パッケージ
LT8610	効率が96%の42V、2.5A、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 2.5µA)	V _{IN} = 3.4V~42V、V _{OUT(MIN)} = 0.97V、I _Q = 2.5µA、I _{SD} < 1µA、MSOP-16E パッケージ
LT8612	効率が96%の42V、6A、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 2.5µA)	V _{IN} = 3.4V~42V、V _{OUT(MIN)} = 0.97V、I _Q = 3.0µA、I _{SD} < 1µA、3 × 6 QFN-28 パッケージ
LT8602	効率が95%の42V、クワッド出力(2.5A+1.5A+1.5A+1.5A)、2.2MHz同期整流式マイクロパワー降圧 DC/DC コンバータ (I _Q = 25µA)	V _{IN} = 3V~42V、V _{OUT(MIN)} = 0.8V、I _Q = 2.5µA、I _{SD} < 1µA、6 × 6 QFN-40 パッケージ