

65V/3.6Aのスイッチを内蔵した オプトカプラ不要の 42V 入力マイクロパワー絶縁型 フライバック・コンバータ

特長

- 入力電圧範囲: 2.8V ~ 42V
- 3.6A、65V DMOS パワー・スイッチ内蔵
- 低静止電流:
 - 106 μ A (スリープ・モード時)
 - 380 μ A (アクティブ・モード時)
- 重負荷時の準共振境界モード動作
- 軽負荷時の低リップル Burst Mode[®] 動作
- 最小負荷 < 全出力の 0.5% (標準)
- トランスの3次巻線や光アイソレータ不要で出力電圧レギュレーションが可能
- 高精度の EN/UVLO しきい値およびヒステリシス
- 内部補償およびソフトスタート
- 出力ダイオードの温度補償
- 出力短絡保護
- 熱特性が改善された 8ピン SO パッケージ

アプリケーション

- 自動車用、産業用、医療用の絶縁型電源
- 絶縁型補助電源 / ハウスキーピング電源

概要

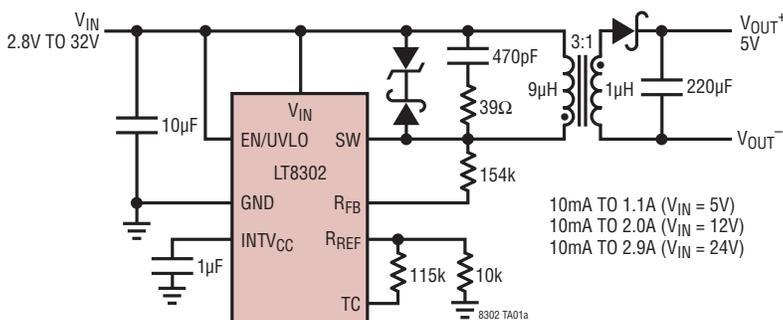
LT[®]8302 は、モノリシックのマイクロパワー絶縁型フライバック・コンバータです。絶縁出力電圧を1次側のフライバック波形から直接サンプリングすることにより、デバイスは3次巻線および光アイソレータ不要でレギュレーションが可能です。出力電圧は、2本の外付け抵抗と第3の温度補償抵抗(オプション)により設定されます。境界モード動作により、負荷レギュレーションの優れた小型磁気ソリューションを実現します。低リップルの Burst Mode 動作により、軽負荷時の効率を高く維持する一方で、出力電圧リップルを最小限に抑えます。3.6A、65V DMOS パワー・スイッチのほかに、すべての高電圧回路および制御ロジックを熱特性の改善された 8ピン SO パッケージに集積しています。

LT8302 は 2.8V ~ 42V の入力電圧範囲で動作し、最大 18W の絶縁出力電力を供給します。高い集積レベルと境界モードおよび低リップル Burst Mode の採用により、絶縁型の電力を供給するための使いやすく部品点数の少ない高効率アプリケーション・ソリューションが得られます。

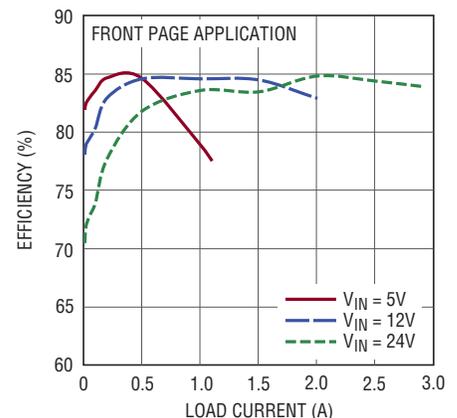
LT、LT、LTC、LTM、Linear Technology、Linear のロゴおよび Burst Mode は Linear テクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5438499、7463497、7471522 を含む米国特許によって保護されています。

標準的応用例

2.8V ~ 32V 入力、5V 出力の絶縁型フライバック・コンバータ



効率と負荷電流



8302 TA01b

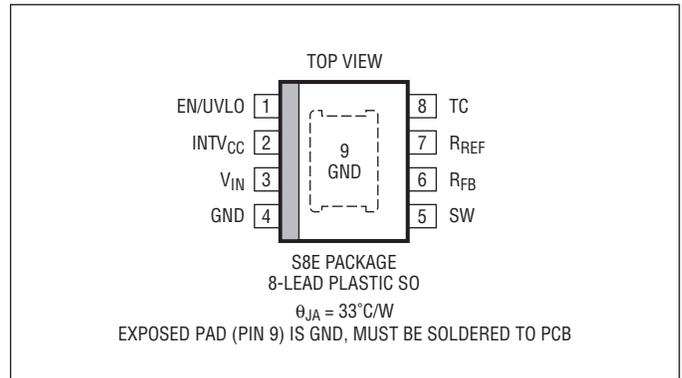
LT8302

絶対最大定格

(Note 1)

SW (Note 2)	65V
V_{IN}	42V
EN/UVLO	V_{IN}
R_{FB}	$V_{IN} - 0.5V \sim V_{IN}$
R_{FB} への流入電流	200 μ A
INTV _{CC} 、R _{REF} 、TC	4V
動作接合部温度範囲 (Note 3, 4)	
LT8302E, LT8302I	-40°C ~ 125°C
LT8302H	-40°C ~ 150°C
LT8302MP	-55°C ~ 150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LT8302ES8E#PBF	LT8302ES8E#TRPBF	8302	8-Lead Plastic SO	-40°C to 125°C
LT8302IS8E#PBF	LT8302IS8E#TRPBF	8302	8-Lead Plastic SO	-40°C to 125°C
LT8302HS8E#PBF	LT8302HS8E#TRPBF	8302	8-Lead Plastic SO	-40°C to 150°C
LT8302MPS8E#PBF	LT8302MPS8E#TRPBF	8302	8-Lead Plastic SO	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 5\text{V}$ 、 $V_{EN/UVLO} = V_{IN}$ 、 $C_{INTVCC} = 1\mu\text{F}$ (GNDに接続)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNIT
V_{IN}	V_{IN} Voltage Range		● 2.8		42	V
I_Q	V_{IN} Quiescent Current	$V_{EN/UVLO} = 0.3\text{V}$ $V_{EN/UVLO} = 1.1\text{V}$ Sleep Mode (Switch Off) Active Mode (Switch On)		0.5 53 106 380	2	μA μA μA μA
	EN/UVLO Shutdown Threshold	For Lowest Off I_Q	● 0.3	0.75		V
	EN/UVLO Enable Threshold	Falling	● 1.178	1.214	1.250	V
	EN/UVLO Enable Hysteresis			14		mV
I_{HYS}	EN/UVLO Hysteresis Current	$V_{EN/UVLO} = 0.3\text{V}$ $V_{EN/UVLO} = 1.1\text{V}$ $V_{EN/UVLO} = 1.3\text{V}$	-0.1 2.3 -0.1	0 2.5 0	0.1 2.7 0.1	μA μA μA
V_{INTVCC}	INTVCC Regulation Voltage	$I_{INTVCC} = 0\text{mA}$ to 10mA	2.85	3	3.1	V
I_{INTVCC}	INTVCC Current Limit	$V_{INTVCC} = 2.8\text{V}$	10	13	16	mA
	INTVCC UVLO Threshold	Falling	2.39	2.47	2.55	V
	INTVCC UVLO Hysteresis			105		mV
	($R_{FB} - V_{IN}$) Voltage	$I_{RFB} = 75\mu\text{A}$ to $125\mu\text{A}$	-50		50	mV
	R_{REF} Regulation Voltage		● 0.98	1.00	1.02	V
	R_{REF} Regulation Voltage Line Regulation	$2.8\text{V} \leq V_{IN} \leq 42\text{V}$	-0.01	0	0.01	%/V
V_{TC}	TC Pin Voltage			1.00		V
I_{TC}	TC Pin Current	$V_{TC} = 1.2\text{V}$ $V_{TC} = 0.8\text{V}$	12	15 -200	18	μA μA
f_{MIN}	Minimum Switching Frequency		11.3	12	12.7	kHz
$t_{ON(MIN)}$	Minimum Switch-On Time			160		ns
$t_{OFF(MAX)}$	Maximum Switch-Off Time	Backup Timer		170		μs
$I_{SW(MAX)}$	Maximum Switch Current Limit		3.6	4.5	5.4	A
$I_{SW(MIN)}$	Minimum Switch Current Limit		0.78	0.87	0.96	A
$R_{DS(ON)}$	Switch On-Resistance	$I_{SW} = 1.5\text{A}$		80		$\text{m}\Omega$
I_{LKG}	Switch Leakage Current	$V_{SW} = 65\text{V}$		0.1	0.5	μA
t_{SS}	Soft-Start Timer			11		ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: SW ピンの過渡電圧定格は最大 65V である。漏れインダクタンスによる電圧スパイクに応じて、SW ピンの動作波形を減定格して、フライバック電圧スパイクを 65V 未満に維持する必要がある (図 5 を参照)。

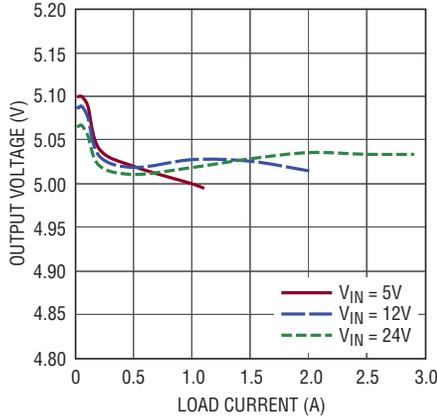
Note 3: LT8302E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8302I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度

範囲で動作することが保証されている。LT8302H は $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。LT8302MP は $-55^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。接合部温度が高いと動作寿命は短くなる。 125°C を超える接合部温度では動作寿命がディレーティングされる。

Note 4: LT8302 には、瞬間的な過負荷状態時にデバイスを保護するための過熱保護機能が備わっている。過熱保護機能が動作しているとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

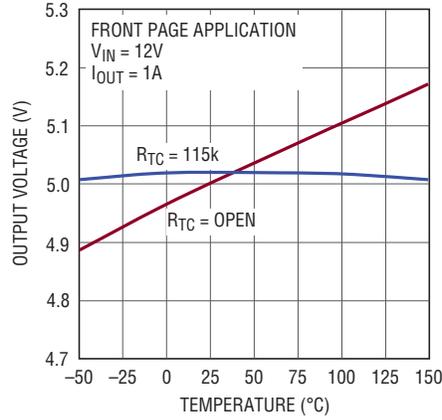
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

出力負荷と
ラインレギュレーション



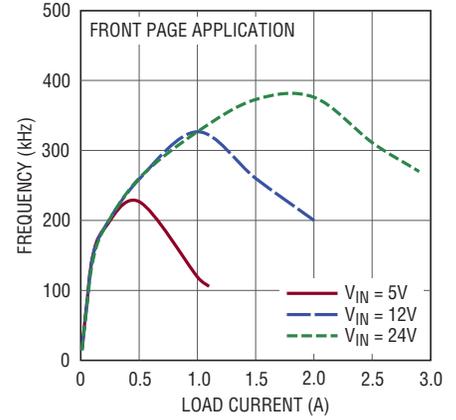
8302 G01

出力温度の変動



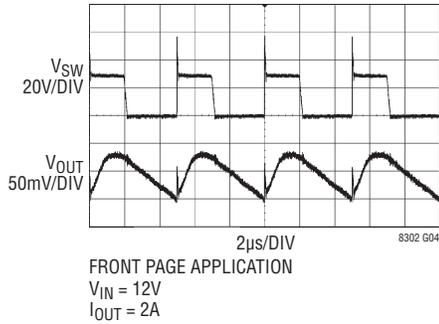
8302 G02

スイッチング周波数と負荷電流



8302 G03

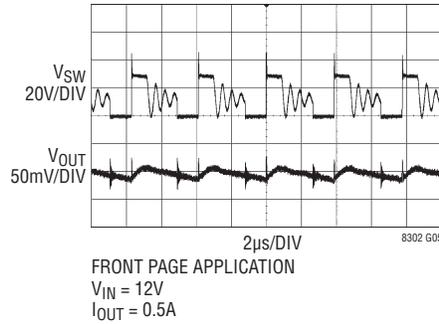
境界モードの波形



8302 G04

FRONT PAGE APPLICATION
 $V_{IN} = 12\text{V}$
 $I_{OUT} = 2\text{A}$

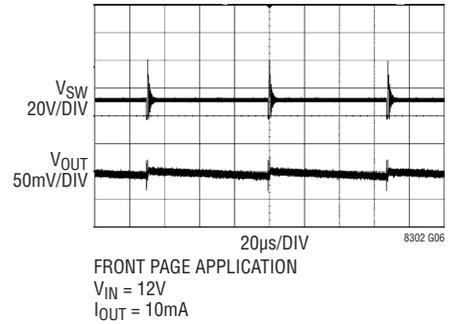
不連続モードの波形



8302 G05

FRONT PAGE APPLICATION
 $V_{IN} = 12\text{V}$
 $I_{OUT} = 0.5\text{A}$

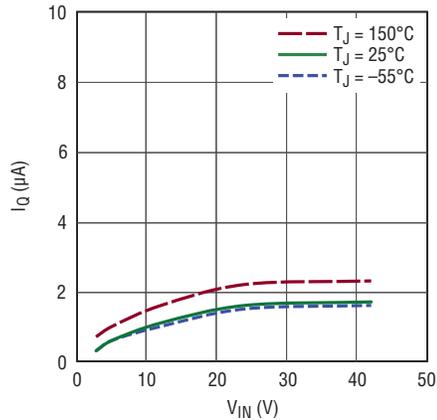
Burst Modeの波形



8302 G06

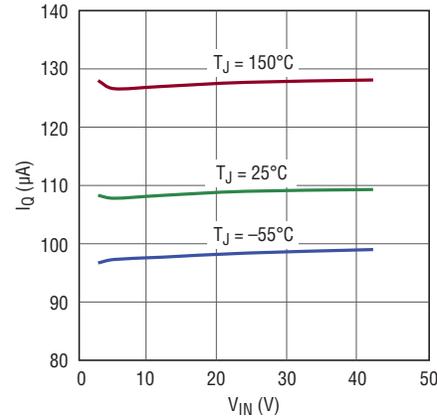
FRONT PAGE APPLICATION
 $V_{IN} = 12\text{V}$
 $I_{OUT} = 10\text{mA}$

V_{IN} のシャットダウン電流



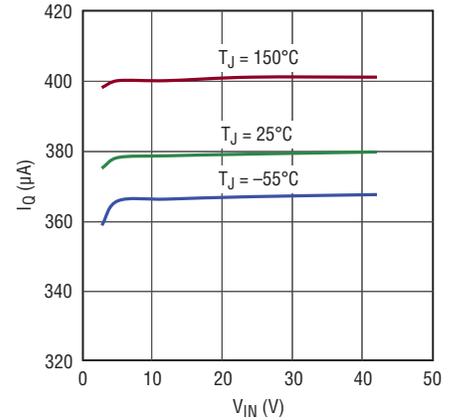
8302 G07

V_{IN} の静止電流
(スリープ・モード)



8302 G08

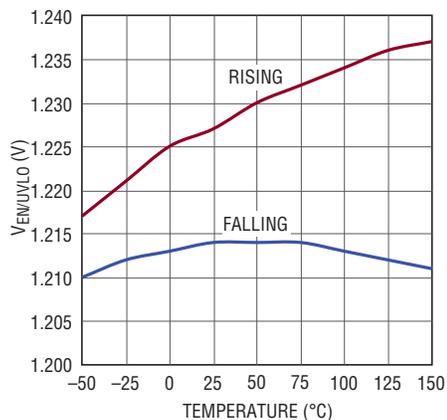
V_{IN} の静止電流
(アクティブ・モード)



8302 G09

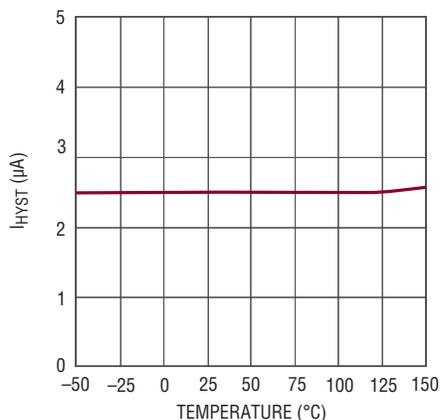
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

EN/UVLOのインエールしきい値



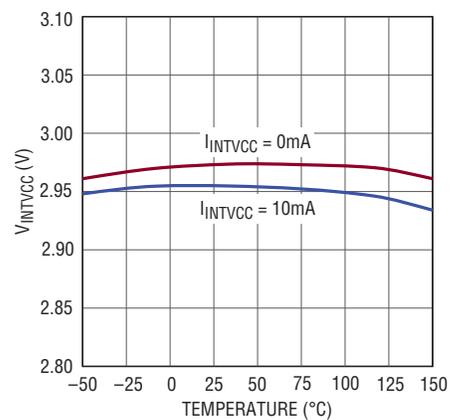
8302 G10

EN/UVLOのヒステリシス電流



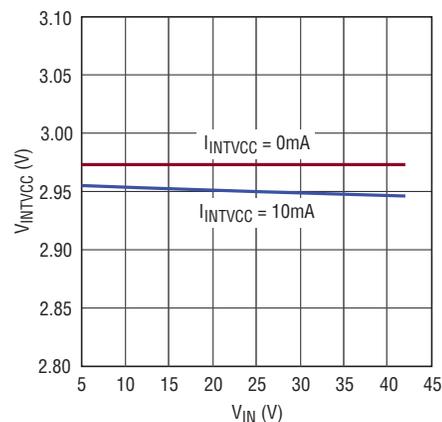
8302 G11

INTV_{CC}の電圧と温度



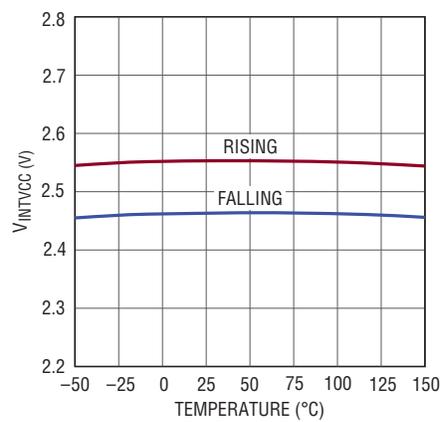
8302 G12

INTV_{CC}電圧とV_{IN}



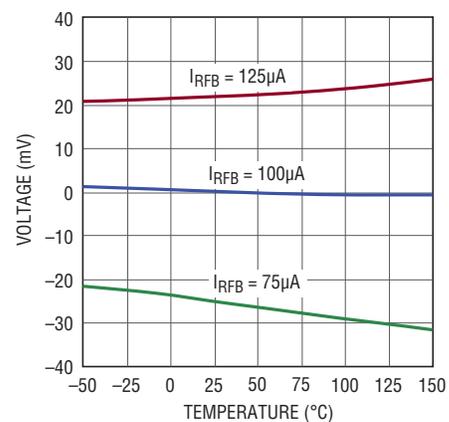
8302 G13

INTV_{CC}のUVLOしきい値



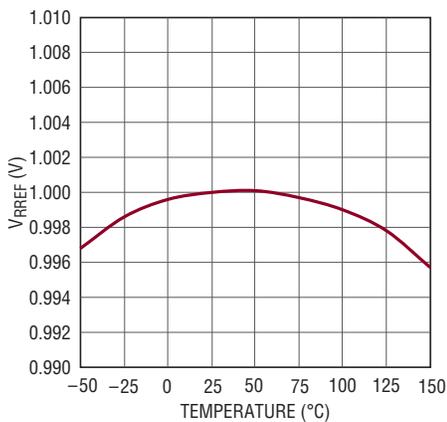
8302 G14

(R_{F_B} - V_{IN})の電圧



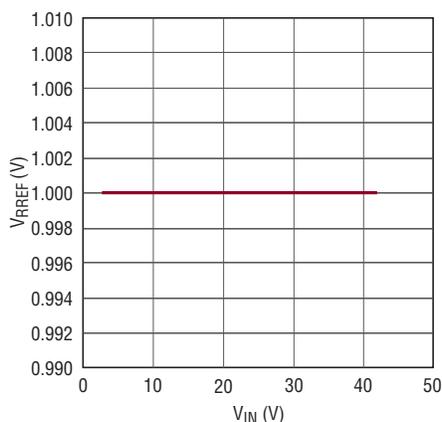
8302 G15

R_{REF}のレギュレーション電圧



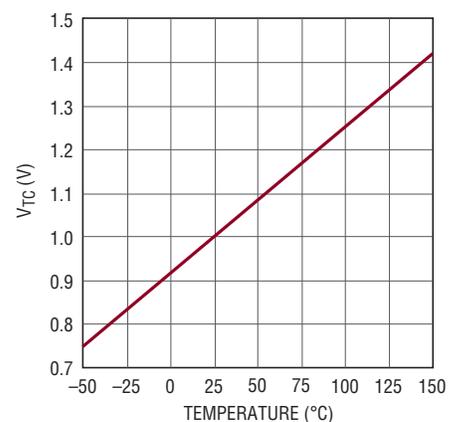
8302 G16

R_{REF}のライン・レギュレーション



8302 G17

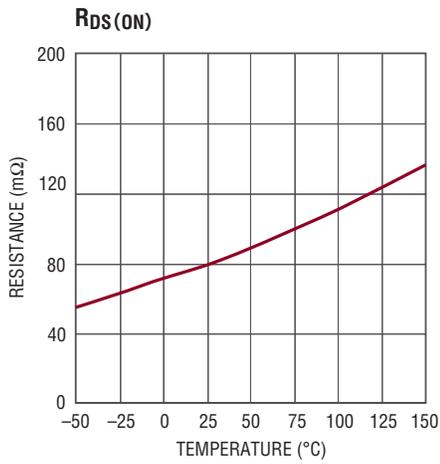
TCピンの電圧



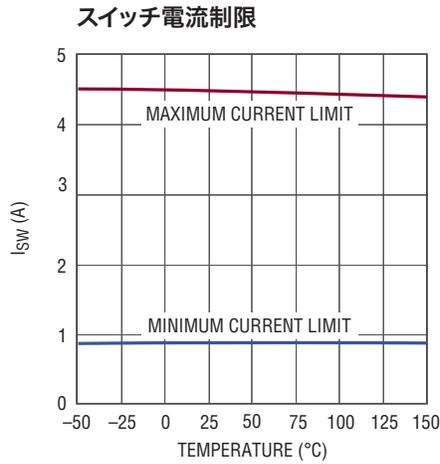
8302 G18

LT8302

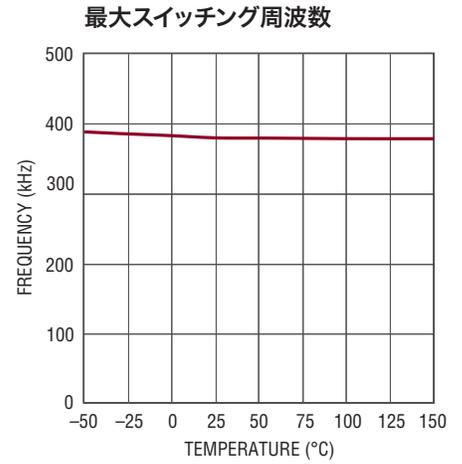
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。



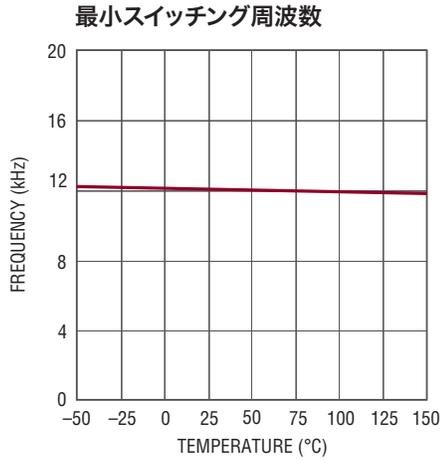
8302 G19



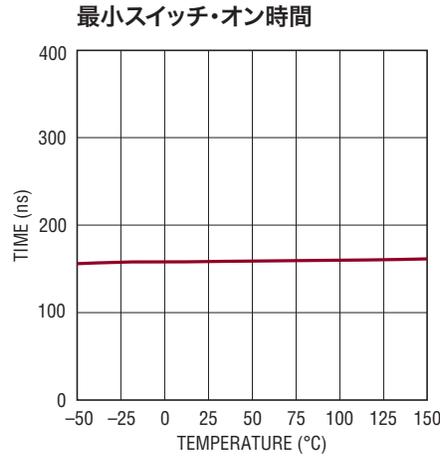
8302 G20



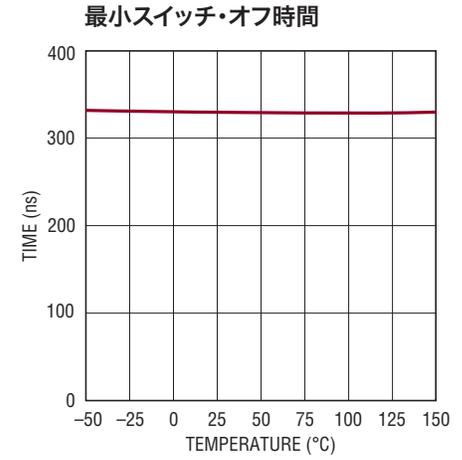
8302 G21



8302 G22



8302 G23



8302 G24

ピン機能

EN/UVLO (ピン1) : イネーブル/低電圧ロックアウト。EN/UVLOピンはLT8302をイネーブルするのに使用します。LT8302をシャットダウンするには、このピンの電圧を0.3Vより低くします。このピンは高精度な1.214Vのしきい値を備えており、 V_{IN} からグランド間に接続した抵抗分割器を使用することで、 V_{IN} の低電圧ロックアウト(UVLO)しきい値を設定できます。2.5 μ Aの電流ヒステリシスにより、 V_{IN} にUVLOヒステリシスを設定できます。どちらの機能も使用しない場合、このピンは V_{IN} に直接接続します。

INTV_{CC} (ピン2) : 内蔵の3Vリニア・レギュレータの出力。INTV_{CC}ピンは V_{IN} から電源供給を受けており、内部制御回路およびゲート・ドライバに電力を供給します。3次巻線の電源などの外部電源でINTV_{CC}ピンをオーバードライブすることはしないでください。このピンは1 μ F以上のセラミック・コンデンサでデバイス近くのグランドにバイパスします。

V_{IN} (ピン3) : 入力電源。 V_{IN} ピンは、内部回路に電流を供給し、 R_{FB} ピンに接続された帰還回路のリファレンス電圧として機能します。このピンはコンデンサを使ってデバイス近くのグランドにバイパスします。

GND (ピン4、露出パッドのピン9) : グランド。露出パッドは、グランドへの電氣的接続とプリント回路基板への良好な熱接触の両方を実現します。露出パッドは直接グランド・プレーンに半田付けしてください。

SW (ピン5) : 内部DMOSパワー・スイッチのドレイン。EMIと電圧スパイクを低減するため、このピンのトレース面積を最小限に抑えます。

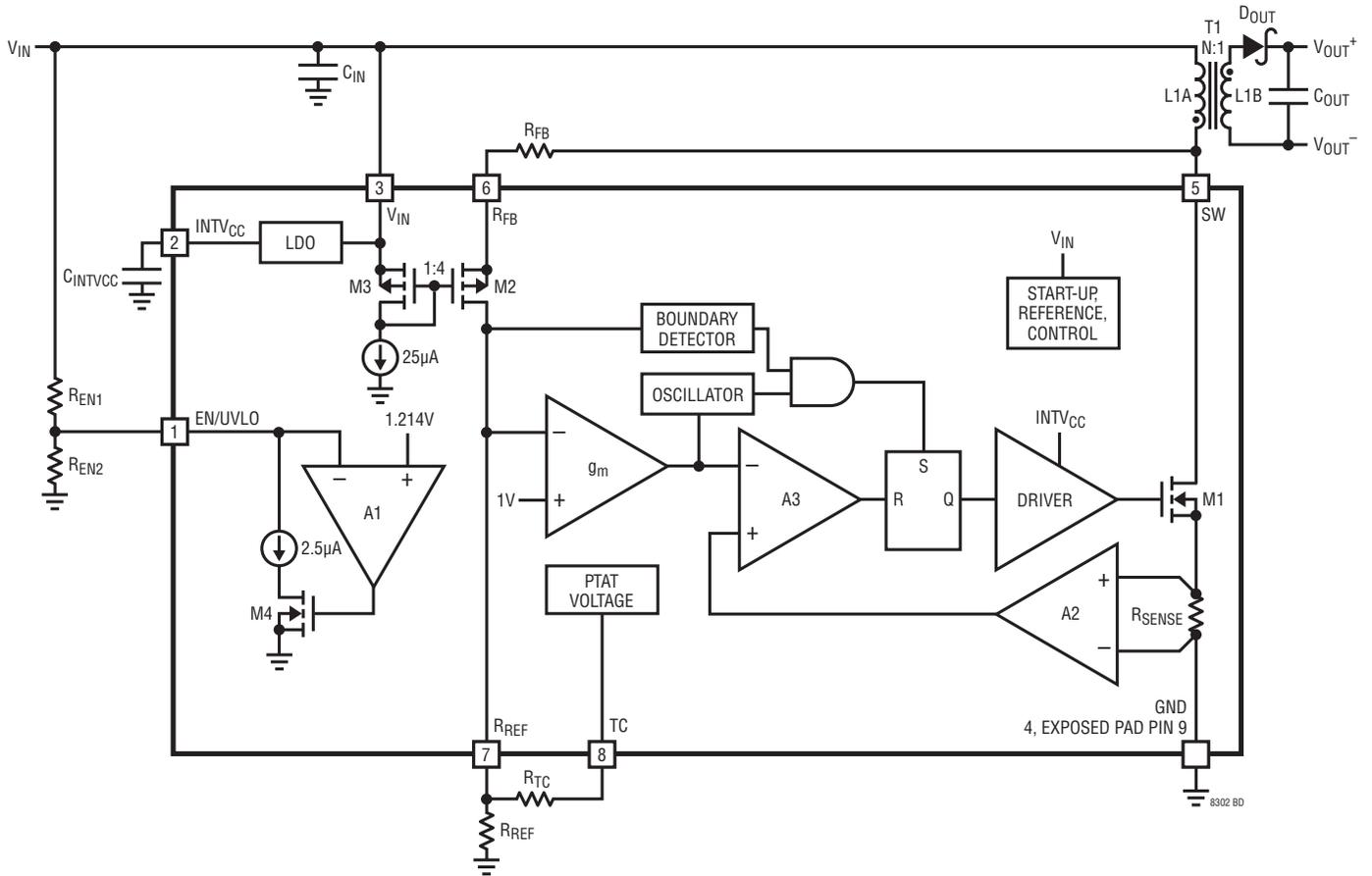
R_{FB} (ピン6) : 外付け帰還抵抗の入力ピン。このピンからトランスの1次側SWピンの間に抵抗を接続します。抵抗 R_{FB} と抵抗 R_{REF} の比に内部電圧リファレンスを掛けた値によって出力電圧が決定します(これに1以外のトランスの巻数比の影響が加わります)。このピンのトレース面積は最小限に抑えます。

R_{REF} (ピン7) : グランドを基準とした外付けリファレンス抵抗の入力ピン。このピンの抵抗は10kレンジにする必要がありますが、抵抗分割比を選択する便宜上、値の範囲は9.09k~11.0kでかまいません。

TC (ピン8) : 出力電圧の温度補償ピン。このピンの電圧は、温度係数が3.35mV/ $^{\circ}$ K(つまり室温25 $^{\circ}$ Cで1V)に等しい絶対温度(PTAT)に比例します。TCピンの電圧を使用して、LT8302の接合部温度を概算できます。このピンと R_{REF} ピンの間に抵抗を接続して、出力ダイオードの温度係数を補償します。

LT8302

ブロック図



動作

LT8302は、特に絶縁型フライバック・トポロジー用に設計された、電流モードのスイッチング・レギュレータICです。絶縁型トポロジーの主な課題は、レギュレーションを実現するため、トランスの絶縁された2次側から1次側へ、出力電圧の情報をどのように伝達するかです。従来は、光アイソレータや追加のトランス巻線によって、絶縁境界をまたいでこの情報を伝達していました。光アイソレータ回路は出力電力を浪費し、追加の部品によって電源のコストと物理的サイズが増大します。また、光アイソレータは、制限されたダイナミック応答、非直線性、ユニットごとのばらつき、経年劣化によるシステムの問題を生じることがあります。追加のトランス巻線を採用した回路にも短所があります。追加の巻線を使用すると、トランスの物理的サイズとコストが増大し、多くの場合ダイナミック応答の質が劣ります。

LT8302では、絶縁出力電圧を1次側のフライバック・パルス波形からサンプリングします。この方法では、レギュレーションに光アイソレータも追加のトランス巻線も不要です。LT8302は境界導通モードと不連続導通モードのいずれかで動作するため、出力電圧は必ず2次側電流がゼロのときにSWピン上でサンプリングされます。この方法では、外付けの負荷補償部品なしに負荷レギュレーションが改善されます。

LT8302は、熱特性が改善された8ピンSOパッケージに収められた、使いやすいマイクロパワー絶縁型フライバック・コンバータです。出力電圧は2本の外付け抵抗を使用して設定します。オプションのTC抵抗により、出力ダイオードの温度補償

を容易に行うことができます。ループ補償回路とソフトスタート回路を内蔵することにより、外付け部品点数を削減しています。ブロック図に示すように、ブロックの多くは従来のスイッチング・レギュレータにあるものと同様で、リファレンス、レギュレータ、発振器、ロジック、電流アンプ、電流コンパレータ、ドライバ、パワー・スイッチなどです。目新しい部分として、フライバック・パルス検出回路、サンプル・ホールド・エラーアンプ、境界モード検出器に加え、境界導通モード、不連続導通モード、および低リップル Burst Mode 動作のための追加ロジックがあります。

準共振境界モード動作

LT8302は、重負荷時での準共振境界導通モード動作を特長としています。このモードでは、2次側の電流がゼロになり、SWピンの電圧がリングングしてその谷に達すると、1次側のパワー・スイッチがオンになります。境界導通モードは、可変周波数、可変ピーク電流のスイッチング方式です。パワー・スイッチがオンすると、トランスの1次側電流が内部制御されるピーク電流制限に達するまで増加します。パワー・スイッチがオフすると、SWピンの電圧は、出力電圧にトランスの1次対2次の巻数比を掛けた電圧に入力電圧を足した電圧まで上昇します。出力ダイオードを流れる2次側の電流がゼロに減少すると、SWピンの電圧が急激に低下し V_{IN} 付近でリングングします。境界モード検出器はこの事象を検出し、パワー・スイッチの電圧が谷のときにパワー・スイッチをオンに戻します。

動作

境界導通モードではサイクルごとに2次側の電流をゼロに戻すので、寄生抵抗による電圧低下によって負荷レギュレーションの誤差が生じることはありません。また、境界導通モードでは、連続導通モードに比べて小型のトランスを使用することができ、低調波発振が生じません。

不連続導通モードの動作

境界導通モードでは、負荷が軽くなるほどスイッチング周波数が上昇し、スイッチ・ピーク電流が同じ割合で減少します。最大数MHzの高いスイッチング周波数で動作した場合、スイッチング損失とゲート電荷損失が増加します。これを回避するため、LT8302は、最大スイッチング周波数を380kHz未満にクランプする追加の内部発振器を備えています。スイッチング周波数がこの内部周波数クランプに達すると、デバイスはスイッチのターンオンを遅延し、不連続導通モードで動作し始めます。

低リップル Burst Mode 動作

従来のフライバック・コンバータと異なり、LT8302は、出力電圧を正確にサンプリングするため、最小限の時間、最小周波数以上でオン/オフする必要があります。固有の最小スイッチ電流制限と最小スイッチ・オフ時間は、特定のアプリケーションの正確な動作を保証するために必要です。

負荷が非常に軽くなると、LT8302は、最小スイッチ電流制限を維持しながらスイッチング周波数を折り返し始めます。そのため、サンプル・ホールド・エラーアンプの最小スイッチ・オフ時間を見込んだ上で、負荷電流を低減することができます。同時に、スリープ・モードとアクティブ・モード間を切り替えて、実効静止電流を低減し、軽負荷時の効率を向上できます。この場合、LT8302は低リップル Burst Mode で動作します。標準12kHzの最小スイッチング周波数により、出力電圧をサンプリングする頻度と最小負荷要件が決定されます。

アプリケーション情報

出力電圧

ブロック図に示す抵抗 R_{FB} および R_{REF} は、出力電圧を設定するのに使用する外付け抵抗です。LT8302は、絶縁型出力電圧をフライバック・パルスからサンプリングすることにより安定化する独自のフライバック・パルス検出回路とサンプル・ホールド・エラーアンプを使用していることを除き、従来の電流モード・スイッチング・レギュレータと同様に動作します。

動作は次のとおりです。パワー・スイッチ M1 がオフすると、SW ピンの電圧が V_{IN} 電源を上回ります。このフライバック・パルスの振幅(つまり SW ピン電圧と V_{IN} 電源の差)は、次式で与えられます。

$$V_{FLBK} = (V_{OUT} + V_F + I_{SEC} \cdot ESR) \cdot N_{PS}$$

$$V_F = \text{出力ダイオードの順方向電圧}$$

$$I_{SEC} = \text{トランスの2次側電流}$$

$$ESR = \text{2次側回路の全インピーダンス}$$

$$N_{PS} = \text{トランスの1次対2次の実効巻数比}$$

このフライバック電圧は、抵抗 R_{FB} とフライバック・パルス検出回路 (M2 および M3) によって電流 I_{RFB} に変換されます。この電流 I_{RFB} は抵抗 R_{REF} にも流れて、グラウンドを基準にした電圧が発生します。この結果得られる電圧がサンプル・ホールド・エラーアンプの反転入力になります。サンプル・ホールド・エラーアンプは2次側電流がゼロのときに電圧をサンプリングするため、 V_{FLBK} の式の $(I_{SEC} \cdot ESR)$ の項はゼロとみなせます。

内部リファレンス電圧 V_{REF} (1.00V) は、サンプル・ホールド・エラーアンプの非反転入力に供給されます。ループ全体の利得が比較的大きいので、 R_{REF} ピンの電圧は、内部リファレンス電圧 V_{REF} にほぼ等しくなります。したがって、 V_{FLBK} と V_{REF} の関係は次のように表現できます。

$$\left(\frac{V_{FLBK}}{R_{FB}} \right) \cdot R_{REF} = V_{REF} \text{ or}$$

$$V_{FLBK} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right)$$

$$V_{REF} = \text{内部リファレンス電圧 (1.00V)}$$

上式と前に得られた V_{FLBK} の式を組み合わせると、 V_{OUT} を抵抗 R_{FB} および R_{REF} 、トランスの巻数比、ダイオードの順方向電圧で表す次の式が得られます。

$$V_{OUT} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - V_F$$

出力電圧の温度補償

V_{OUT} の式の最初の項には温度依存性はありませんが、出力ダイオードの順方向電圧 V_F には大きな負の温度係数 ($-1\text{mV}/^\circ\text{C} \sim -2\text{mV}/^\circ\text{C}$) があります。このような負の温度係数により、全温度範囲の出力電圧に約 $200\text{mV} \sim 300\text{mV}$ の電圧変動が生じます。

電圧出力が 12V 、 24V のように高い場合は、出力ダイオードの温度係数が出力電圧レギュレーションに与える影響はほとんどありません。しかし、電圧出力が 3.3V 、 5V のように低い場合、出力ダイオードの温度係数は出力電圧レギュレーションにプラス $2 \sim 5\%$ の影響を与えます。

LT8302の接合部温度は、通常、出力ダイオードの接合部温度を1次まで追跡します。出力ダイオードの負の温度係数を補償するため、TCピンと R_{REF} ピンの間に接続されている抵抗 R_{TC} により、絶対温度に比例した (PTAT) 電流が発生します。PTAT電流は 25°C では流れず、高温では R_{REF} ピンに流れ込み、低温では R_{REF} ピンから流れ出します。抵抗 R_{TC} を所定の場所に接続した場合、出力電圧の式は以下のように修正されます。

$$V_{OUT} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - V_F(TO) - (\delta V_{TC} / \delta T) \cdot$$

$$(T - TO) \cdot \left(\frac{R_{FB}}{R_{TC}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - (\delta V_F / \delta T) \cdot (T - TO)$$

$$TO = \text{Room temperature } 25^\circ\text{C}$$

$$(\delta V_F / \delta T) = \text{Output diode forward voltage temperature coefficient}$$

$$(\delta V_{TC} / \delta T) = 3.35\text{mV}/^\circ\text{C}$$

アプリケーション情報

出力ダイオードの温度係数を相殺するには、以下の2つの式を満たす必要があります。

$$V_{OUT} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - V_F(T_0)$$

$$(\delta V_{TC}/\delta T) \cdot \left(\frac{R_{FB}}{R_{TC}} \right) \cdot \left(\frac{1}{N_{PS}} \right) = -(\delta V_F/\delta T)$$

R_{REF}、R_{FB}、R_{TC}の実際の抵抗値の選択

LT8302は、独自のサンプリング手法を使用して絶縁出力電圧を安定化します。サンプリングの特性上、この手法には、出力電圧に影響を与え、R_{FB}とR_{TC}の抵抗値を強制的に再評価する反復可能な遅延と誤差原因が含まれます。したがって、抵抗値の選択には、単純な2段階の順次処理を推奨します。

前のセクションのV_{OUT}の式を整理すると、次のようなR_{FB}の開始値が得られます。

$$R_{FB} = \frac{R_{REF} \cdot N_{PS} \cdot (V_{OUT} + V_F(T_0))}{V_{REF}}$$

V_{OUT} = 出力電圧

V_F(T₀) = 25°Cでの出力ダイオードの順方向電圧 = 約0.3V

N_{PS} = トランスの1次対2次の実効巻数比

この式は、R_{FB}の抵抗値がR_{TC}の抵抗値と無関係であることを示しています。TCピンとR_{REF}ピンの間に接続されている抵抗R_{TC}は、25°Cでの出力電圧設定には影響しません。TCピンの電圧は、25°CではR_{REF}のレギュレーション電圧に等しいからです。

R_{REF}の抵抗値は約10kにします。LT8302はこの値を使用してトリミングされ、規定されているからです。R_{REF}の抵抗値が10kから大きく変化すると、余計な誤差が生じます。ただし、R_{REF}のばらつきは最大10%まで許容できます。したがって、公称のR_{FB}/R_{REF}比を実現するのに、標準の1%抵抗値を選択すれば問題ありません。

まず、初期値のR_{REF}、R_{FB}(抵抗R_{TC}は未接続)およびその他の部品を接続し、アプリケーション回路を構築して電源を投入し、安定化出力電圧V_{OUT(MEAS)}を測定します。R_{FB}の新しい値は、次のように調整できます。

$$R_{FB(NEW)} = \frac{V_{OUT}}{V_{OUT(MEAS)}} \cdot R_{FB}$$

次に、R_{FB}の新しい値を選択したら、アプリケーションでの出力ダイオードの温度係数をテストしてR_{TC}の値を決定できます。引き続きR_{TC}抵抗を接続しない状態で、目的とするターゲット出力負荷でのV_{OUT}を全温度範囲で測定します。この評価では、出力ダイオードとLT8302の両方の温度が均一になるようにすることが非常に重要です。急冷スプレーまたはヒートガンを使用した場合は、2つのデバイス間温度が大幅にずれて、大きな誤差を生じる可能性があります。恒温槽など、均一な加熱または冷却を行う方法がない場合は、ダイオードのデータシートからデータを外挿してみるという方法もあります。動作温度範囲全体に広がる2つ以上のデータ点をとることにより、出力ダイオードの温度係数を次式で求めることができます。

$$-(\delta V_F/\delta T) = \frac{V_{OUT}(T_1) - V_{OUT}(T_2)}{T_1 - T_2}$$

測定した出力ダイオードの温度係数を使用して、次式によりR_{TC}の正確な値を選択できます。

$$R_{TC} = \frac{(\delta V_{TC}/\delta T)}{-(\delta V_F/\delta T)} \cdot \left(\frac{R_{FB}}{N_{PS}} \right)$$

R_{REF}、R_{FB}、およびR_{TC}の値を一度選択すれば、特定のアプリケーションにおける基板間のレギュレーション精度は非常に安定し、システムのすべての部品のデバイス間ばらつきを含めて標準で±5%未満になります(抵抗の許容誤差とトランスの巻線の整合誤差を±1%以下と仮定)。しかし、トランスまたは出力ダイオードを変更するか、レイアウトを大きく変更した場合、V_{OUT}がいくらか変化する可能性があります。

アプリケーション情報

出力電力

フライバック・コンバータは、降圧コンバータや昇圧コンバータに比べて、入力電流と出力電流の間に複雑な関係があります。昇圧コンバータは入力電圧に関係なく最大入力電流が比較的一定であり、降圧コンバータは入力電圧に関係なく最大出力電流が比較的一定です。これは2つの電流の動作が連続していて切り替わらないからです。フライバック・コンバータは入力電流と出力電流の両方が不連続なので、非絶縁型昇降圧コンバータに似たものになります。デューティ・サイクルが入力電流と出力電流に影響を与えるので、出力電力を予測するのは困難です。さらに、出力電流を増加させるため、スイッチ電圧が高くなることを代償に巻数比を変えることができます。

図1～図4のグラフは、3.3V、5V、12V、および24Vの出力電圧に対して可能な標準の最大出力電力を示しています。この

最大出力電力曲線は、スイッチ・オフ時間の間のスイッチの電圧が50Vの場合の計算によって得られた出力電力です。漏れインダクタンス電圧スパイクに対して15Vのマーヅンが見込まれています。与えられた入力でこの電力レベルを実現するには、スイッチに50Vを印加する巻数比の値を計算する必要がありますが、半端な値の比になることがあります。以下の最大出力電力曲線の下の各曲線は、一般的な巻数比の値と、与えられた入力電圧での出力電力の大きさの例です。

設計の一例は、最小入力電圧が8V、最大入力電圧が32Vの5V出力のコンバータです。3:1の巻数比がこの設計例に適合し、出力は32Vで15.3Wに等しくなりますが、8Vでは7.7Wまで減少します。

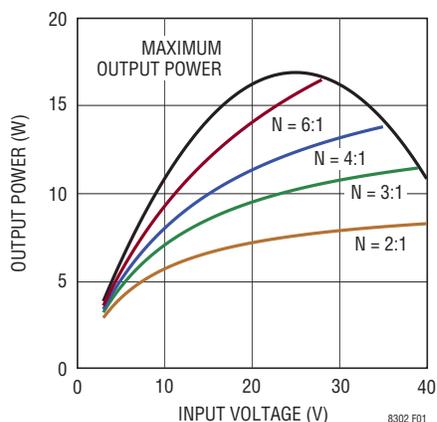


図1. 3.3V出力での出力電力

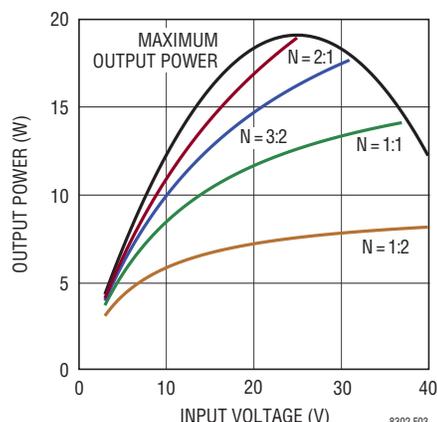


図3. 12V出力での出力電力

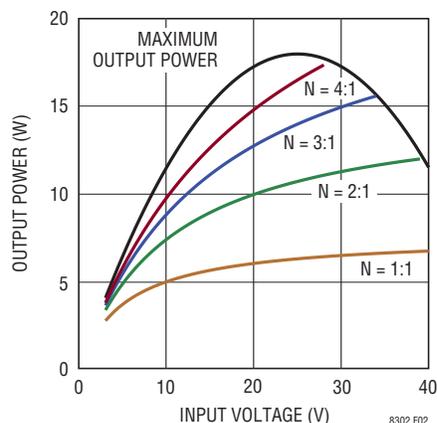


図2. 5V出力での出力電力

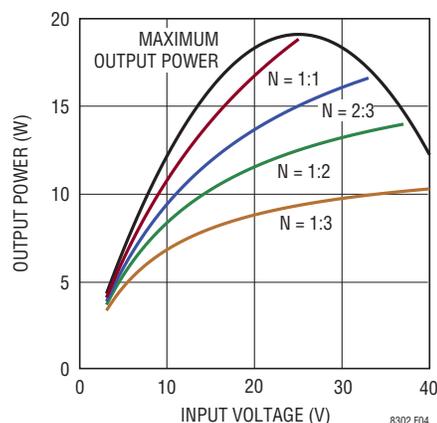


図4. 24V出力での出力電力

アプリケーション情報

以下の式により出力電力が計算されます。

$$P_{OUT} = \eta \cdot V_{IN} \cdot D \cdot I_{SW(MAX)} \cdot 0.5$$

η = 効率 = 約 85%

$$D = \text{Duty Cycle} = \frac{(V_{OUT} + V_F) \cdot N_{PS}}{(V_{OUT} + V_F) \cdot N_{PS} + V_{IN}}$$

$I_{SW(MAX)}$ = 最大スイッチ電流制限 = 3.6A(MIN)

1次側インダクタンスの要件

LT8302は、SWピンに反映された出力電圧から出力電圧の情報を得ます。2次巻線に電流が流れると、1次側SWピンの出力電圧に反映されます。サンプル・ホールド・エラーアンプは、反映された出力電圧を安定させてサンプリングするまでに最短で350ns必要とします。適切なサンプリングを行うためには、2次巻線に少なくとも350nsの間電流を流す必要があります。以下の式から1次側励磁インダクタンスの最小値が与えられます。

$$L_{PRI} \geq \frac{t_{OFF(MIN)} \cdot N_{PS} \cdot (V_{OUT} + V_F)}{I_{SW(MIN)}}$$

$t_{OFF(MIN)}$ = 最小スイッチ・オフ時間 = 350ns(TYP)

$I_{SW(MIN)}$ = 最小スイッチ電流制限 = 0.87A(TYP)

最小スイッチ・オフ時間に関する1次側インダクタンスの要件の他に、LT8302には、最小スイッチ・オン時間の要件があり、デバイスのパワー・スイッチを約160nsより短い時間オンする

ことはできません。この最小スイッチ・オン時間の主な目的は、初回スイッチ・ターンオン時の電流スパイクによる誤動作を防止するためのリーディング・エッジ・ブランキングです。その時間内にインダクタ電流が所期の電流制限を超えると、電流制御ループがその制御能力を失って出力が発振する可能性があります。そのため、1次側励磁インダクタンスを選択するとき、最大入力電圧に関する以下の式にも従う必要があります。

$$L_{PRI} \geq \frac{t_{ON(MIN)} \cdot V_{IN(MAX)}}{I_{SW(MIN)}}$$

$t_{ON(MIN)}$ = 最小スイッチ・オン時間 = 160ns(TYP)

一般的に、上式で計算された最小値よりも40~60%大きい1次側励磁インダクタンスを持つトランスを選択してください。それ以上大きなインダクタンスを持つトランスでは、物理的サイズが大きくなり、軽負荷時に不安定になる可能性があります。

トランスの選択

トランスの仕様と設計は、LT8302をうまく利用する上でおそらく最も重要な部分です。高周波数用絶縁型電源トランスの設計に関する一般的なガイドラインに加えて、以下の情報を注意深く検討します。

リニアテクノロジーは、LT8302と共に使用するために事前に設計されたフライバック・トランスを製造するため、主要な磁気部品メーカ数社と協力してきました。これらのトランスの詳細を表1に示します。

表1. 事前設計トランス-標準的な仕様

トランスの製品番号	寸法 (W×L×H) (mm)	L _{PRI} (μH)	L _{LKG} (μH)	N _P :N _S	R _{PRI} (mΩ)	R _{SEC} (mΩ)	メーカー	ターゲット・アプリケーション		
								V _{IN} (V)	V _{OUT} (V)	I _{OUT} (A)
750311625	17.75×13.46×12.70	9	0.35	4:1	43	6	Würth Elektronik	8~32	3.3	2.1
750311564	17.75×13.46×12.70	9	0.12	3:1	36	7	Würth Elektronik	8~32	5	1.5
750313441	15.24×13.34×11.43	9	0.6	2:1	75	18	Würth Elektronik	8~32	5	1.3
750311624	17.75×13.46×12.70	9	0.18	3:2	34	21	Würth Elektronik	8~32	8	0.9
750313443	15.24×13.34×11.43	9	0.3	1:1:1	85	100	Würth Elektronik	8~36	±12	0.3
750313445	15.24×13.34×11.43	9	0.25	1:2	85	190	Würth Elektronik	8~36	24	0.3
750313457	15.24×13.34×11.43	9	0.25	1:4	85	770	Würth Elektronik	8~36	48	0.15
750313460	15.24×13.34×11.43	12	0.7	4:1	85	11	Würth Elektronik	4~18	5	0.9
750311342	15.24×13.34×11.43	15	0.44	2:1	85	22	Würth Elektronik	4~18	12	0.4
750313439	15.24×13.34×11.43	12	0.6	2:1	115	28	Würth Elektronik	18~42	3.3	2.1
750313442	15.24×13.34×11.43	12	0.75	3:2	150	53	Würth Elektronik	18~42	5	1.6

アプリケーション情報

巻数比

出力電圧を設定するのに R_{FB}/R_{REF} の抵抗比を選択すると、所定のアプリケーションに適合するようにトランスの巻数比を比較的自由に選択できることに注目してください。対照的に、小さな整数の単純な比 (3:1, 2:1, 1:1 など) を使うと、全巻数と相互インダクタンスをより自由に設定できます。

一般に、トランスの巻数比は利用可能な出力電力が最大になるように選択します。低い出力電圧 (3.3V または 5V) では、1 次巻数を 2 次巻数の複数倍にして、N:1 の巻数比を使用し、トランスの電流利得 (および出力電力) を最大にすることができます。ただし、SW ピンには、最大入力電源電圧と、出力電圧に巻数比を乗じた電圧の和に等しい電圧が現れることに注意してください。さらに、漏れインダクタンスは、この反映された電圧の上に電圧スパイク ($V_{LEAKAGE}$) を生じます。この全体の大きさは、内部パワー・スイッチの破損を防ぐため、SW ピンの絶対最大定格である 65V より低く保つ必要があります。これらの条件を総合することによって、所定のアプリケーションの巻数比 (N_{PS}) の上限が決まります。次式を満たすように十分小さな巻数比を選択します。

$$N_{PS} < \frac{65V - V_{IN(MAX)} - V_{LEAKAGE}}{V_{OUT} + V_F}$$

N:1 の値が大きい場合は、追加の電流を供給するために物理的サイズが大きなトランスを選択します。さらに、十分大きなインダクタンスを選択し、スイッチのオフ時間を十分に長くして、出力電圧を正確にサンプリングできるようにします。

出力電力レベルが低い場合は、トランスのサイズを絶対的に最小にするために、1:1 または 1:N のトランスを選択します。1:N のトランスを使うと励磁インダクタンス (およびサイズ) は最小になりますが、利用可能な出力電力も制限されます。1:N の巻数比を大きくすると、内部パワー・スイッチのブレークダウン電圧を超えることなく非常に高い出力電圧が可能になります。

巻数比は、絶縁型帰還方式において重要な要素であり、出力電圧の精度に直接影響します。トランスのメーカーが $\pm 1\%$ 以内の巻数比の精度を保証していることを確認してください。

飽和電流

トランスの巻線の電流は定格飽和電流を超えてはなりません。コアが飽和すると、注入されたエネルギーは 2 次側に伝達されずにコア内で消費されます。LT8302 と一緒に使用するカスタムのトランスを設計する場合、必ずトランスのメーカーが飽和電流を規定している必要があります。

巻線抵抗

1 次側または 2 次側のいずれかの巻線に抵抗があると、全体的な電力効率が落ちます。LT8302 の境界/不連続導通モード動作により、十分な出力電圧レギュレーションが巻線抵抗に関係なく維持されます。

漏れインダクタンスとスナバ回路

1 次側または 2 次側のいずれかにトランスの漏れインダクタンスがあると、パワー・スイッチがオフした後に電圧スパイクが 1 次側に発生します。このスパイクは負荷電流が大きくなるほど顕著になり、より大きな蓄積エネルギーを消費しなければなりません。トランスの漏れインダクタンスを最小限に抑えることは非常に重要です。

アプリケーションを設計する際には、過負荷状態におけるワーストケースの漏れ電圧スパイクに対しても十分なマージンを確保します。図 5 に示すように、ほとんどの場合は、1 次側に反映された出力電圧と V_{IN} の和は 50V 未満に保たれます。これにより、ライン条件および負荷条件にわたり、漏れスパイクについて少なくとも 15V のマージンが得られます。巻数が不十分なトランスや過度の漏れインダクタンスに対しては、さらに大きな電圧マージンが必要です。

アプリケーション情報

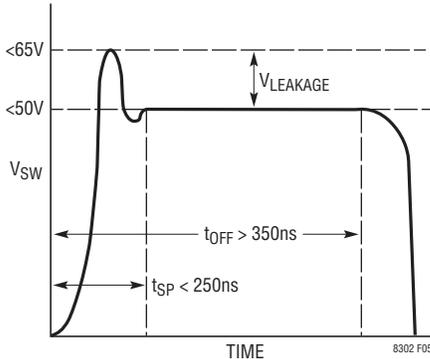


図5. SWピンのフライバック波形の最大電圧

漏れインダクタンスは、電圧スパイクの他に、パワー・スイッチがオフした後しばらくの間SWピンにリングングを生じます。電圧のリングングによって境界モード検出器が誤作動するのを防ぐため、LT8302は約250nsの間、境界モード検出器を内部的にブランキングします。250ns経過しても電圧のリングングが残っている場合、2次側電流がゼロになる前にパワー・スイッチが再度オンになることがあります。この場合、LT8302は連続導通モードに移行します。そのため、漏れインダクタンスによるスパイク・リングングは、250ns未満に制限する必要があります。

漏れ電圧スパイクをクランプして減衰させるには、図6の(RC + DZ) スナバ回路を推奨します。RC (抵抗・コンデンサ) スナバ回路は、電圧スパイクのリングングを急速に減衰させ、優れた負荷レギュレーション性能とEMI性能を実現します。また、DZ (ダイオード・ツェナー) スナバ回路は、明確に規定された、ばらつきのないクランピング電圧を確保して、SWピンが65Vの絶対最大定格を超えないよう保護します。

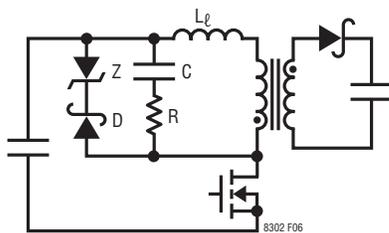


図6. (RC + DZ) スナバ回路

RCスナバ回路の推奨設計手順は、スナバ回路なしでパワー・スイッチをオフするときのSWピンのリングング時間を測定し、次いで、リングング時間が1.5倍～2倍になるまで容量を

増やします。この時間の変化によって寄生容量の値が求められ、これにより寄生インダクタンスも初期時間から求められます。いったんSWノードの容量とインダクタンスの値が分かると、スナバ容量に直列抵抗を追加することによって電力を消費し、リングングを大幅に減衰させることができます。観測された時間(t_{PERIOD} および $t_{PERIOD(SNUBBED)}$)とスナバ容量($C_{SNUBBER}$)を使って最適な直列抵抗を求める式を以下に示します。

$$C_{PAR} = \frac{C_{SNUBBER}}{\left(\frac{t_{PERIOD(SNUBBED)}}{t_{PERIOD}}\right)^2 - 1}$$

$$L_{PAR} = \frac{t_{PERIOD}^2}{C_{PAR} \cdot 4\pi^2}$$

$$R_{SNUBBER} = \sqrt{\frac{L_{PAR}}{C_{PAR}}}$$

RCスナバによって吸収されるエネルギーは熱に変換され、負荷には供給されないことに注意してください。高電圧や大電流のアプリケーションでは、スナバ回路を熱損失に対応したサイズにする必要があります。470pFのコンデンサと39Ωの抵抗を直列に接続するのが初期値として適しています。

DZスナバ回路では、ダイオードとツェナー・ダイオードの両方を選択するときに十分注意してください。通常はショットキ・ダイオードが最適ですが、使用できるPNダイオードもあります。漏れインダクタンスによるスパイクを制限するのに十分な高速オン時間のPNダイオードです。SWピンの最大電圧より高い逆電圧定格を持つダイオードを選択してください。ツェナー・ダイオードのブレイクダウン電圧は、電力損失とスイッチ電圧の保護のバランスがとれるように選択します。最善の妥協案は、最も高いブレイクダウン電圧に5Vのマージンを持たせたものを選択することです。適切に選択するには次式を使用します。

$$V_{ZENER(MAX)} \leq 60V - V_{IN(MAX)}$$

最大入力電圧が32Vのアプリケーションでは、 $V_{ZENER(MAX)}$ が28Vの最大値より低い約26Vである24Vのツェナー・ダイオードを選択します。DZスナバ回路での電力損失によってツェナー・ダイオードの電力定格が決まります。通常は1.5Wのツェナー・ダイオードを推奨します。

アプリケーション情報

低電圧ロックアウト (UVLO)

V_{IN} ピンから EN/UVLO ピンに抵抗分割器を接続することによって低電圧ロックアウト (UVLO) が実現されます。EN/UVLO のイネーブル立ち下がりしきい値は 1.214V に設定されており、14mV のヒステリシスがあります。また、EN/UVLO ピンの電圧が 1.214V より低いと、このピンに 2.5μA のシンク電流が流れます。この電流は、R1 の値に基づいてユーザが設定可能なヒステリシスを与えます。設定可能な UVLO しきい値は次のようになります。

$$V_{IN(UVLO^+)} = \frac{1.228V \cdot (R1+R2)}{R2} + 2.5\mu A \cdot R1$$

$$V_{IN(UVLO^-)} = \frac{1.214V \cdot (R1+R2)}{R2}$$

図7では、UVLO 機能を使って外部シャットダウン制御を行う回路も示しています。NMOS をオンすると EN/UVLO ピンが接地され、LT8302 は静止電流が 2μA 未満のシャットダウン状態になります。

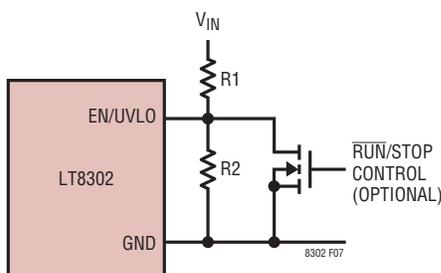


図7. 低電圧ロックアウト (UVLO)

最小負荷の要件

LT8302 では、絶縁出力電圧を 1 次側のフライバック・パルス波形からサンプリングします。1 次側スイッチがオフして 2 次巻線に電流が流れると、フライバック・パルスが発生します。出力電圧をサンプリングするため、LT8302 のオンおよびオフは最小の時間かつ最小の周波数で行う必要があります。LT8302

は、軽負荷状態のときも最小量のエネルギーを供給して出力電圧の正確な情報を確保します。最小量のエネルギー供給を行うため、最小負荷の要件が生じます。これは、次のように概算できます。

$$I_{LOAD(MIN)} = \frac{L_{PRI} \cdot I_{SW(MIN)}^2 \cdot f_{MIN}}{2 \cdot V_{OUT}}$$

L_{PRI} = トランスの 1 次側インダクタンス

I_{SW(MIN)} = 最小スイッチ電流制限 = 0.96A (MAX)

f_{MIN} = 最低スイッチング周波数 = 12.7kHz (MAX)

通常、LT8302 は、最小負荷として、全出力電力の 0.5% 未満を必要とします。また、事前に負荷をかけることが認められない場合は、ブレイクダウン電圧が出力電圧より 10% 高いツェナー・ダイオードを最小負荷として使用できます。出力電圧が 5V の場合には、カソードを出力に接続した 5.6V のツェナー・ダイオードを使用します。

出力短絡保護

出力が著しく過負荷になるかグランドに短絡した場合、反映された SW ピンの波形は、内部ブランキング時間よりも長くリングします。350ns の最小スイッチ・オフ時間が経過した後、余分なリングングによって境界モード検出器が誤作動し、2 次側電流がゼロになる前にパワー・スイッチが再度オンになります。この条件下で、LT8302 は 380kHz の最大スイッチング周波数で連続導通モードに入ります。サンプリングされた R_{REF} の電圧が 11ms (標準) のソフトスタート・タイマ経過後も引き続き 0.6V 未満である場合、LT8302 は新しいソフトスタート・サイクルを開始します。サンプリングされた R_{REF} の電圧が 11ms 後に 0.6V より高くなると、スイッチ電流が暴走して、4.5A の最大電流制限値を超える可能性があります。スイッチ電流が 7.2A の過電流制限値に達すると、LT8302 も新しいソフトスタート・サイクルを開始します。いずれの状態でも、新しいソフトスタート・サイクルによってスイッチ電流制限値とスイッチ周波数の両方が抑えられます。この出力短絡保護は、スイッチ電流の暴走を防ぎ、平均出力ダイオード電流を制限します。

アプリケーション情報

設計例

LT8302のアプリケーションを設計するための目安として、以下の設計例を使用します。この設計例では、1.5Aの負荷電流と8V～32Vの入力範囲で5V出力を設計します。

$$V_{IN(MIN)} = 8V, V_{IN(NOM)} = 12V, V_{IN(MAX)} = 32V, \\ V_{OUT} = 5V, I_{OUT} = 1.5A$$

ステップ1: トランスの巻数比を選択します。

$$N_{PS} < \frac{65V - V_{IN(MAX)} - V_{LEAKAGE}}{V_{OUT} + V_F}$$

$$V_{LEAKAGE} = \text{トランスの漏れスパイクのマーヅン} = 15V$$

$$V_F = \text{出力ダイオードの順方向電圧} = \sim 0.3V$$

例:

$$N_{PS} < \frac{65V - 32V - 15V}{5V + 0.3V} = 3.4$$

トランスの巻数比の選択は、コンバータの出力電流能力を決める重要な要素です。異なるトランスの巻数比に対する、スイッチ電圧ストレスと出力電流能力を表2に示します。

表2. 巻数比に対するスイッチ電圧ストレスおよび出力電流能力

NPS	$V_{IN(MAX)}$ での $V_{SW(MAX)}$ (V)	$V_{IN(MIN)}$ での $I_{OUT(MAX)}$ (A)	デューティ・サイクル (%)
1:1	37.3	0.92	14-40
2:1	42.6	1.31	25-57
3:1	47.9	1.53	33-67

明らかに、 $N_{PS} = 3$ だけが1.5Aの出力電流要件を満たすので、この例での巻数比として $N_{PS} = 3$ を選択します。

ステップ2: 1次側インダクタンスを決定します。

最小スイッチ・オフ時間および最小スイッチ・オン時間の要件を満たすため、トランスの1次側インダクタンスは最小値より大きい値に設定する必要があります。

$$L_{PRI} \geq \frac{t_{OFF(MIN)} \cdot N_{PS} \cdot (V_{OUT} + V_F)}{I_{SW(MIN)}}$$

$$L_{PRI} \geq \frac{t_{ON(MIN)} \cdot V_{IN(MAX)}}{I_{SW(MIN)}}$$

$$t_{OFF(MIN)} = 350ns$$

$$t_{ON(MIN)} = 160ns$$

$$I_{SW(MIN)} = 0.87A$$

例:

$$L_{PRI} \geq \frac{350ns \cdot 3 \cdot (5V + 0.3V)}{0.87A} = 6.4\mu H$$

$$L_{PRI} \geq \frac{160ns \cdot 32V}{0.87A} = 5.9\mu H$$

ほとんどのトランスでは、1次側インダクタンスの許容差が±20%に規定されています。他の部品の許容差を考慮し、上式で計算された最小値よりも40～60%大きい1次側インダクタンスを持つトランスを選択してください。この例では、 $L_{PRI} = 9\mu H$ を選択します。

1次側インダクタンスが決まると、最大負荷スイッチング周波数が次式で計算できます。

$$f_{SW} = \frac{1}{t_{ON} + t_{OFF}} = \frac{1}{\frac{L_{PRI} \cdot I_{SW}}{V_{IN}} + \frac{L_{PRI} \cdot I_{SW}}{N_{PS} \cdot (V_{OUT} + V_F)}}$$

$$I_{SW} = \frac{V_{OUT} \cdot I_{OUT} \cdot 2}{\eta \cdot V_{IN} \cdot D}$$

アプリケーション情報

例:

$$D = \frac{(5V + 0.3V) \cdot 3}{(5V + 0.3V) \cdot 3 + 12V} = 0.57$$

$$I_{SW} = \frac{5V \cdot 1.5A \cdot 2}{0.8 \cdot 12V \cdot 0.57}$$

$$f_{SW} = 277\text{kHz}$$

また、トランスの定格は、ライン条件および負荷条件に対して適切な飽和電流レベルに定められている必要があります。LT8302とともに動作するには、7Aを超える飽和電流定格が必要です。フライバック・トランスとしてWürthの750311564を使用します。

ステップ3: 出力ダイオードを選択します。

出力ダイオードの主な2つの選択基準は、順方向電流定格と逆電圧定格です。最大負荷要件は、出力ダイオードの平均電流要件における1次推定値として適しています。出力短絡状態では、出力ダイオードが相当大きな電流を導通させる必要があります。したがって、確実な線での基準値は、最大スイッチ電流制限値の60%に巻数比を掛けた値です。

$$I_{DIODE(MAX)} = 0.6 \cdot I_{SW(MAX)} \cdot N_{PS}$$

例:

$$I_{DIODE(MAX)} = 8.1A$$

次に、最大 V_{IN} を使用して、逆電圧要件を計算します。

$$V_{REVERSE} = V_{OUT} + \frac{V_{IN(MAX)}}{N_{PS}}$$

例:

$$V_{REVERSE} = 5V + \frac{32V}{3} = 15.7V$$

Diodes Inc. のPDS835L (8A、35Vのダイオード)を選択します。

ステップ4: 出力コンデンサを選択します。

出力コンデンサは出力電圧リップルが最小になるように選択し、大容量のコンデンサの場合はサイズとコストの増加を考慮する必要があります。次式を使用して出力容量を計算します。

$$C_{OUT} = \frac{L_{PRI} \cdot I_{SW}^2}{2 \cdot V_{OUT} \cdot \Delta V_{OUT}}$$

例:

出力電圧リップルが V_{OUT} の±1% (つまり100mV)未満になるよう設計します。

$$C_{OUT} = \frac{9\mu H \cdot (4.5A)^2}{2 \cdot 5V \cdot 0.1V} = 182\mu F$$

セラミック・コンデンサは印加電圧によって容量が減少することに注意してください。容量は、最大電圧定格のときに想定容量の40%まで減少する可能性があります。このため220 μ F、6.3V定格のセラミック・コンデンサを選択します。

ステップ5: スナバ回路を設計します。

スナバ回路は、漏れインダクタンスによる電圧スパイクからパワー・スイッチを保護します。このアプリケーションでは、(RC + DZ) スナバ回路を推奨します。470pFのコンデンサと39 Ω の抵抗を直列に接続したものをRCスナバ回路として選択します。

ツェナー・ダイオードのブレイクダウン電圧の最大値は、最大 V_{IN} に従って次のように設定します。

$$V_{ZENER(MAX)} \leq 60V - V_{IN(MAX)}$$

例:

$$V_{ZENER(MAX)} \leq 60V - 32V = 28V$$

最大26Vの24Vツェナー・ダイオードが最適な保護を実現し、電力損失を最小限に抑えます。したがって、Central Semiconductorの24V、1.5Wのツェナー・ダイオード(CMZ5934B)を選択します。

高速であり、逆ブレイクダウン電圧が十分なダイオードを選択します。

$$V_{REVERSE} > V_{SW(MAX)}$$

$$V_{SW(MAX)} = V_{IN(MAX)} + V_{ZENER(MAX)}$$

例:

$$V_{REVERSE} > 60V$$

Diodes Inc. の100V/1Aのダイオード(DFLS1100)を選択します。

アプリケーション情報

ステップ6: 抵抗 R_{REF} および R_{FB} を選択します。

次の式を使用して、 R_{REF} と R_{FB} の初期値を計算します。

$$R_{FB} = \frac{R_{REF} \cdot N_{PS} \cdot (V_{OUT} + V_F(T_0))}{V_{REF}}$$

$$R_{REF} = 10k$$

例:

$$R_{FB} = \frac{10k \cdot 3 \cdot (5V + 0.3V)}{1.00V} = 159k$$

1% 精度の標準値として、158k の抵抗を選択します。

ステップ7: 出力電圧に基づいて R_{FB} の抵抗値を調整します。

アプリケーション部品を使用してアプリケーション回路を構築して電源を投入し、安定化出力電圧を測定します。測定された出力電圧に基づいて R_{FB} の抵抗値を調整します。

$$R_{FB(NEW)} = \frac{V_{OUT}}{V_{OUT(MEASURED)}} \cdot R_{FB}$$

例:

$$R_{FB} = \frac{5V}{5.14V} \cdot 158k = 154k$$

ステップ8: 出力電圧の温度変動に基づいて R_{TC} の抵抗を選択します。

恒温槽のような温度が制御された環境で出力電圧を測定し、出力の温度係数を求めます。一定の負荷電流および入力電圧での出力電圧を、全動作温度範囲にわたって測定します。

V_F の温度係数を計算します。

$$-(\delta V_F / \delta T) = \frac{V_{OUT}(T_1) - V_{OUT}(T_2)}{T_1 - T_2}$$

$$R_{TC} = \frac{3.35mV/^\circ C}{-(\delta V_F / \delta T)} \cdot \left(\frac{R_{FB}}{N_{PS}} \right)$$

例:

$$-(\delta V_F / \delta T) = \frac{5.189V - 5.041V}{100^\circ C - (0^\circ C)} = 1.48mV/^\circ C$$

$$R_{TC} = \frac{3.35mV/^\circ C}{1.48mV/^\circ C} \cdot \left(\frac{154}{3} \right) = 115k$$

ステップ9: EN/UVLO の抵抗を選択します。

必要なヒステリシスの大きさを決定し、 R_1 の抵抗値を計算します。

$$V_{IN(HYS)} = 2.5\mu A \cdot R_1$$

例:

2V のヒステリシス、 $R_1 = 806k$ を選択します。

UVLO しきい値を決定し、 R_2 の抵抗値を計算します。

$$V_{IN(UVLO+)} = \frac{1.228V \cdot (R_1 + R_2)}{R_2} + 2.5\mu A \cdot R_1$$

例:

V_{IN} の UVLO 立ち上がりしきい値を 7.5V に設定します。

$$R_2 = 232k$$

$$V_{IN(UVLO+)} = 7.5V$$

$$V_{IN(UNLO-)} = 5.5V$$

ステップ10: 最小負荷を確保します。

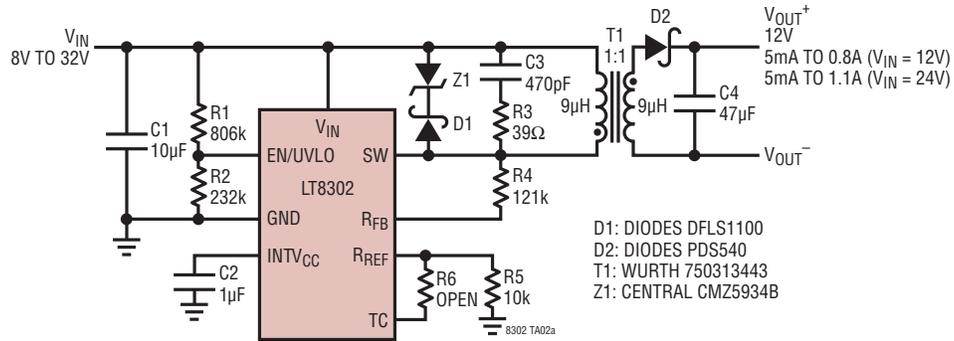
理論上の最小負荷は次式で概算できます。

$$I_{LOAD(MIN)} = \frac{9\mu H \cdot (0.96A)^2 \cdot 12.7kHz}{2 \cdot 5V} = 10.5mA$$

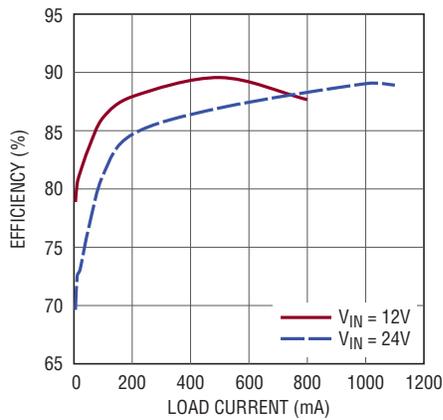
必ず、実際のアプリケーションにおける最小負荷要件を確認する必要があります。最小負荷が生じるのは、出力で消費されるよりも大きなエネルギーをコンバータが供給するのに伴って出力電圧が上昇し始める時点です。このアプリケーションの実際の最小負荷は約 10mA です。この例では、最小負荷として 500Ω の抵抗を選択します。

標準的応用例

8V～32V入力、12V出力の絶縁型フライバック・コンバータ

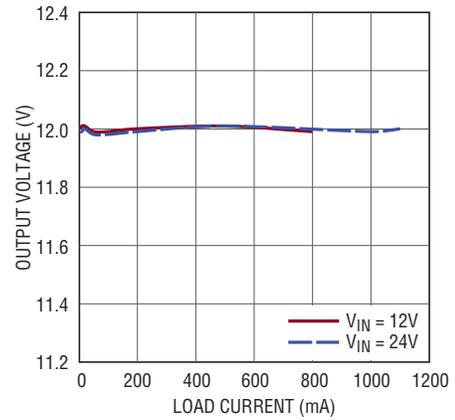


効率と負荷電流



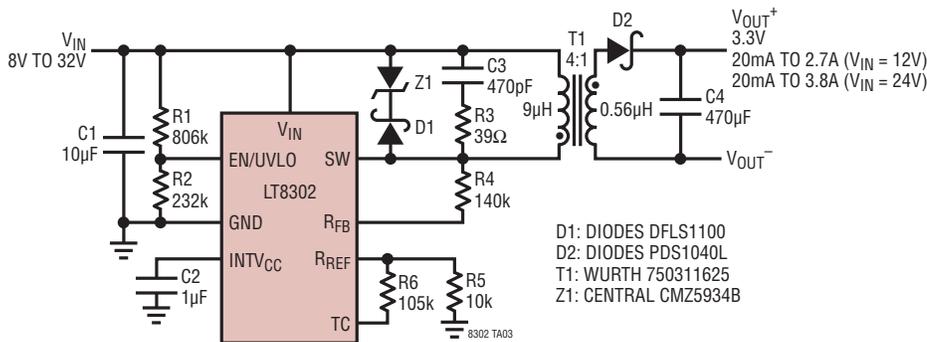
8302 TA02b

負荷と入力レギュレーション

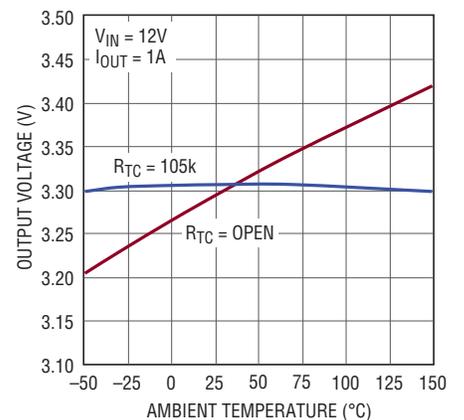


8302 TA02c

8V～32V入力、3.3V出力の絶縁型フライバック・コンバータ



出力温度の変動

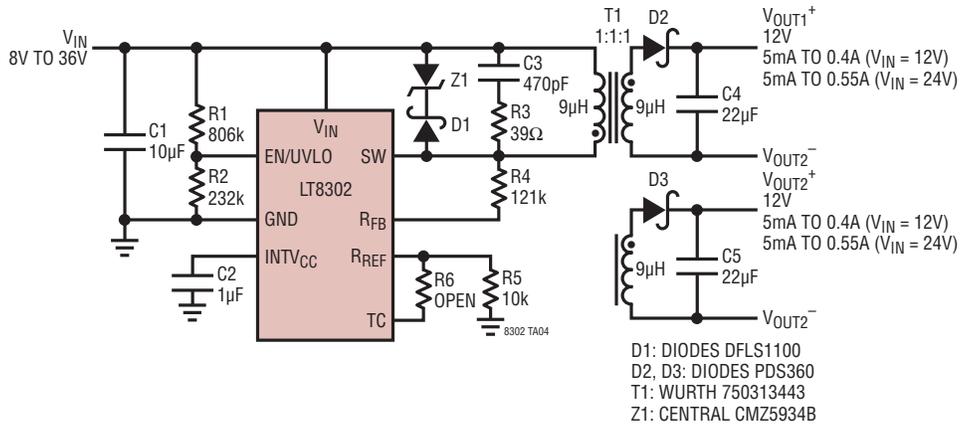


8302 TA03b

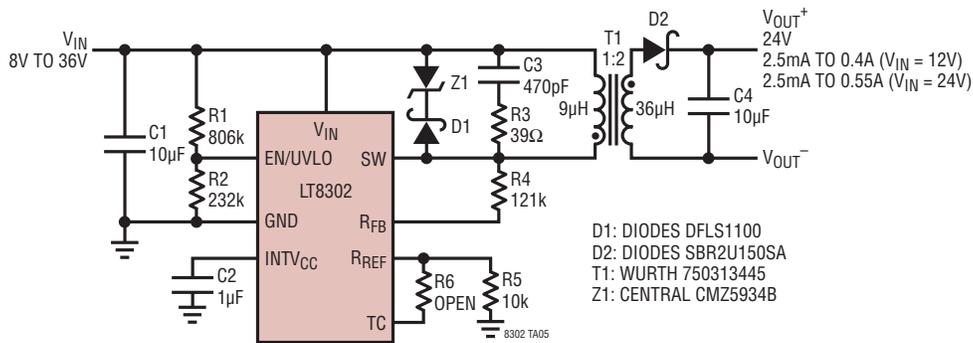
8302fa

標準的応用例

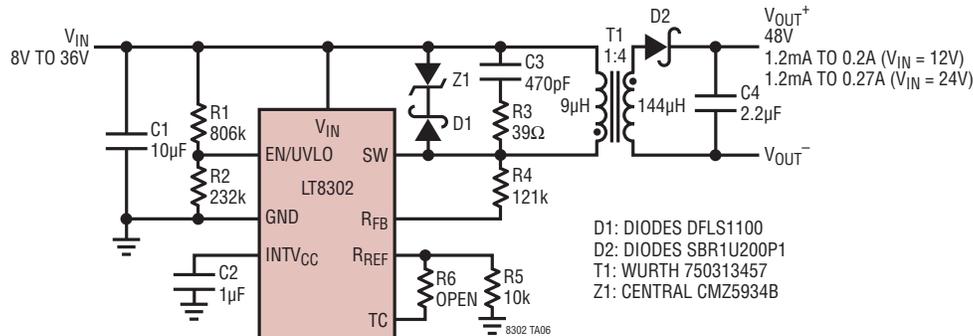
8V ~ 36V 入力、±12V 出力の絶縁型フライバック・コンバータ



8V ~ 36V 入力、24V 出力の絶縁型フライバック・コンバータ

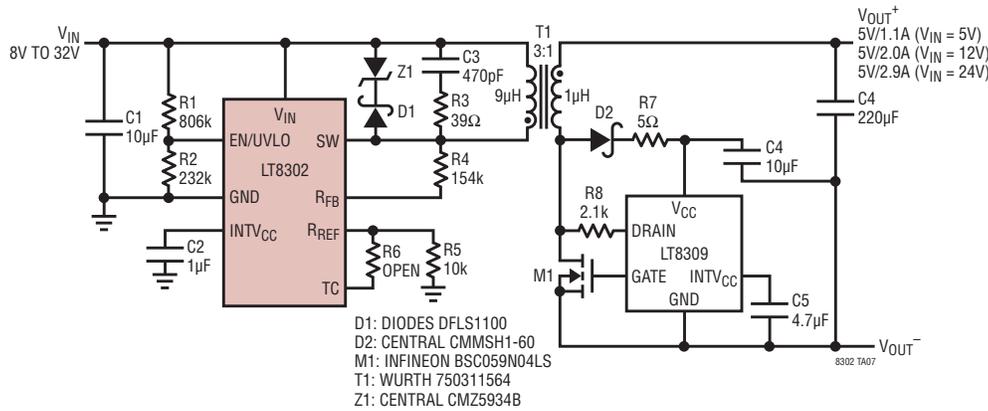


8V ~ 36V 入力、48V 出力の絶縁型フライバック・コンバータ

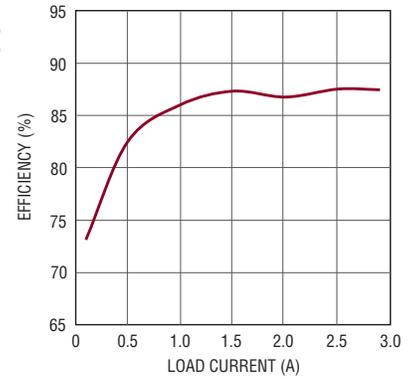


標準的応用例

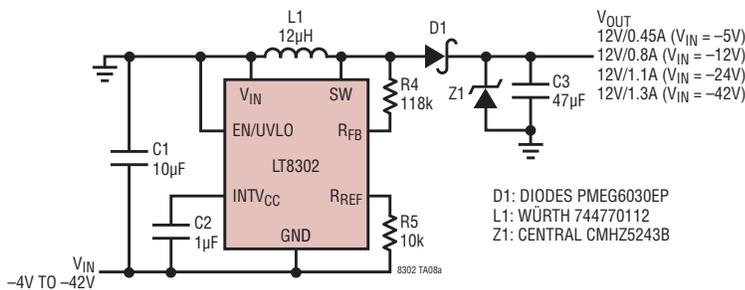
8V～32V入力、5V出力の絶縁型フライバック・コンバータ (LT8309も使用)



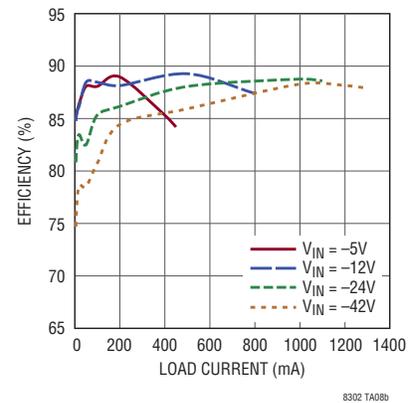
効率と負荷電流



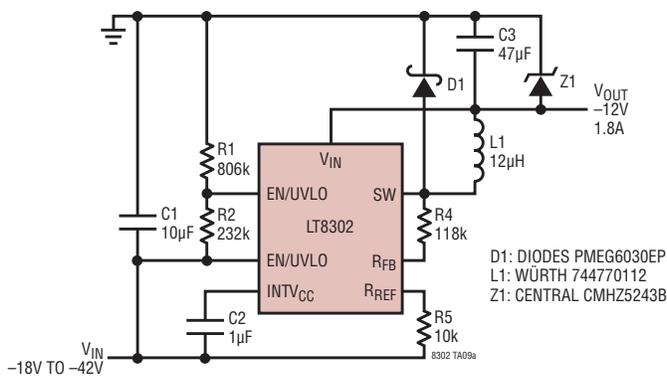
-4V～-42V入力、12V出力の昇降圧コンバータ



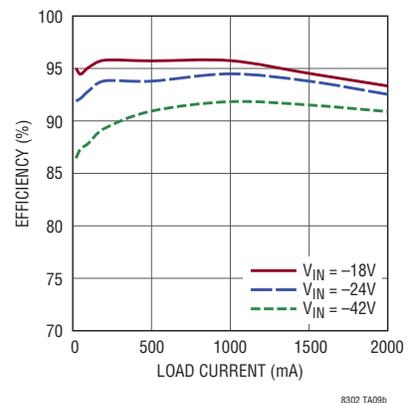
効率と負荷電流



-18V～-42V入力、-12V出力の負電圧降圧コンバータ



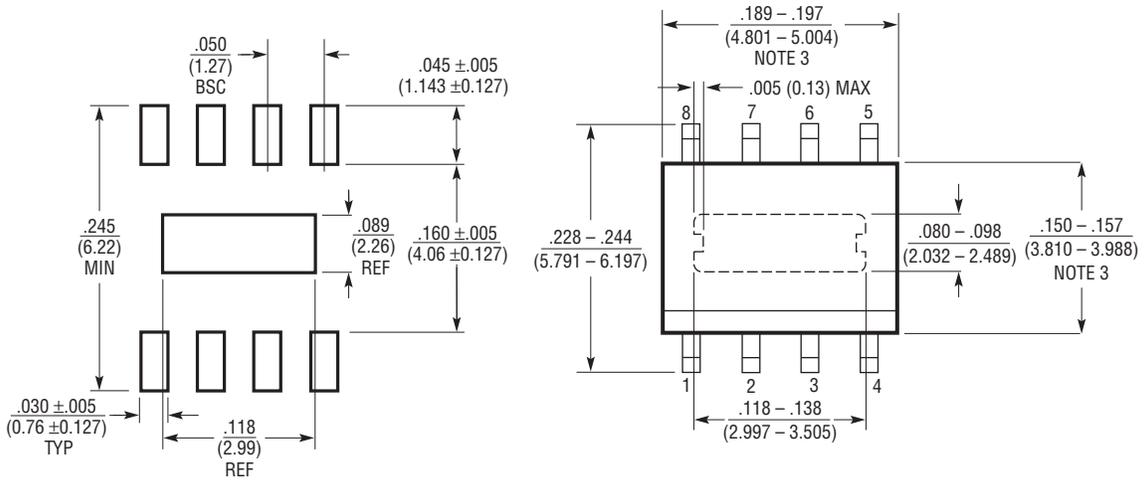
効率と負荷電流



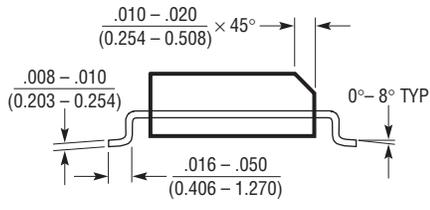
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

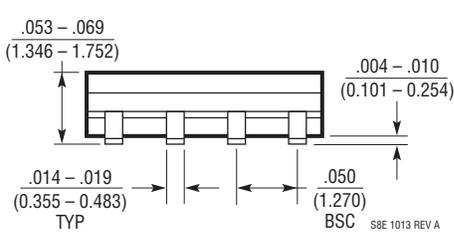
S8E Package 8-Lead Plastic SOIC (Narrow .150 Inch) Exposed Pad (Reference LTC DWG # 05-08-1857 Rev A)



RECOMMENDED SOLDER PAD LAYOUT



- NOTE :
1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
 2. 図は実寸とは異なる
 3. これらの寸法にはモールドのバリまたは突出部を含まない
モールドのバリまたは突出部は $0.006''$ (0.15mm) を超えないこと



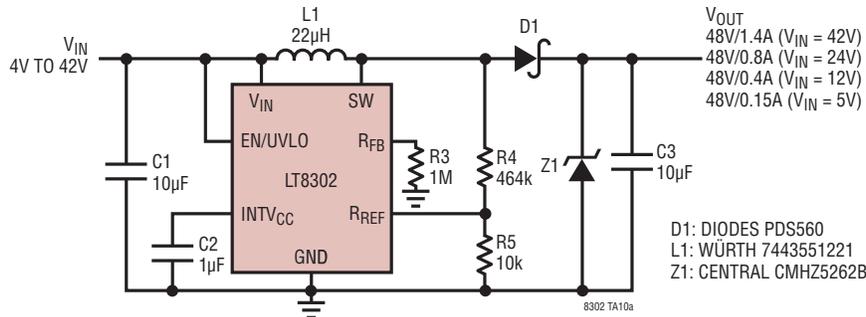
S8E 1013 REV A

改訂履歴

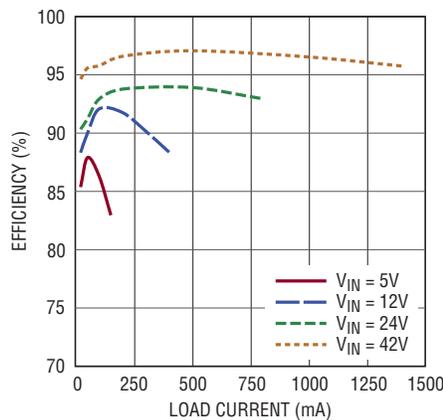
REV	日付	概要	ページ番号
A	11/14	I _Q とI _{HVS} の条件を修正。 L _{PRI} の等式を修正。 図を修正。 関連製品を更新。	3 14 23 26

標準的応用例

4V～42V入力、48V出力の昇圧コンバータ



効率と負荷電流



関連製品

製品番号	説明	注釈
LT8301	65V/1.2A スイッチを備えた42V入力のマイクロパワー絶縁型フライバック・コンバータ	光アイソレータ不要の低I _Q モノリシック・フライバック・コンバータ、5ピンTSOT-23
LT8300	150V/260mA スイッチを備えた100V入力のマイクロパワー絶縁型フライバック・コンバータ	光アイソレータ不要の低I _Q モノリシック・フライバック・コンバータ、5ピンTSOT-23
LT8309	2次側同期整流器ドライバ	4.5V ≤ V _{CC} ≤ 40V、オン/オフが高速、5ピンTSOT-23
LT3573/LT3574 LT3575	40V絶縁型フライバック・コンバータ	1.25A/0.65A/2.5Aスイッチを内蔵したオプトカプラ不要のモノリシック・フライバック・コンバータ
LT3511/LT3512	100V絶縁型フライバック・コンバータ	240mA/420mAスイッチを内蔵したオプトカプラ不要のモノリシック・フライバック・コンバータ、MSOP-16(12)
LT3748	100V絶縁型フライバック・コントローラ	5V ≤ V _{IN} ≤ 100V、光アイソレータ不要のフライバック・コントローラ、MSOP-16(12)
LT3798	アクティブPFC機能を備えたオプトカプラ不要のオフライン絶縁型フライバック・コントローラ	外付け部品によってのみV _{IN} とV _{OUT} を制限
LT3757A/LT3759 LT3758	40V/100Vフライバック/昇圧コントローラ	小型パッケージ、強力なゲートドライブを備えた汎用コントローラ
LT3957/LT3958	40V/80V昇圧/フライバック・コンバータ	5A/3.3Aスイッチを内蔵したモノリシック・コンバータ