

# 高精度、低消費電力、 レール・トゥ・レール出力の 差動オペアンプ

## 特長

- 最大オフセット電圧: 100 $\mu$ V
- 最大入力オフセット電流: 50nA
- 高速セトリング: 18ビット、8V<sub>P-P</sub>出力到達まで780ns
- 電源電流: 1.9mA
- 入力換算ノイズ: 2.9nV/ $\sqrt{\text{Hz}}$
- 電源電圧範囲: 2.8V( $\pm 1.4$ V) ~ 11V( $\pm 5.5$ V)
- 差動レール・トゥ・レール出力
- 入力同相範囲にグランドを含む
- 低歪み: SFDR: 2kHz、18V<sub>P-P</sub>のとき115dB
- 利得帯域幅積: 500MHz
- -3dB帯域幅: 35MHz
- 低消費電力のシャットダウン: 20 $\mu$ A ( $V_S = 3$ V)
- 8ピンMSOPおよび2mm $\times$ 3mmの8ピンDFNパッケージ

## アプリケーション

- 20ビット、18ビット、および16ビットのSAR A/Dコンバータ・ドライバ
- シングルエンドから差動への変換
- 低消費電力のパイプライン型A/Dコンバータ・ドライバ
- 差動ライン・ドライバ
- バッテリ駆動計測器

## 概要

LTC<sup>®</sup>6363は低消費電力、低ノイズの完全差動オペアンプで、そのレール・トゥ・レール出力は低消費電力のSAR A/Dコンバータを駆動するよう最適化されています。LTC6363は、動作時に流れる電源電流がわずか1.9mAであり、消費電力が20 $\mu$ A ( $V_S = 3$ V)に減少するシャットダウン・モードを備えています。

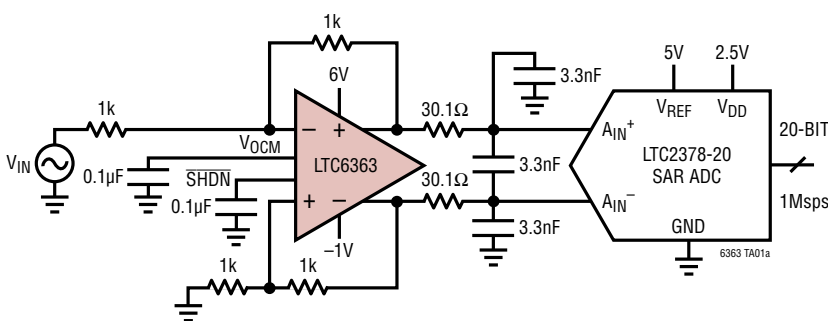
このアンプは、シングルエンドの入力信号を差動出力信号に変換するよう構成することや、差動で駆動することができます。このアンプは、低オフセット電圧と低入力オフセット電流により、A/Dコンバータ・ドライバとして使用するのに適している以外に、シグナルチェーン内の前段に使用して、最大10対1のフィルタリング、利得、または減衰を実現し、高電圧信号を低電圧のA/Dコンバータに適したレベルに変換するのにも適しています。

LTC6363は、8ピンMSOPパッケージと2mm $\times$ 3mmのリードレスDFNパッケージで供給され、-40 $^{\circ}$ C ~ 125 $^{\circ}$ Cの温度範囲で動作し、その温度範囲で規格値が保証されています。

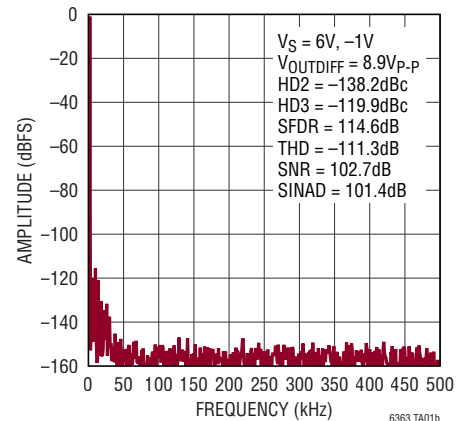
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴは、リアテクノロジー社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

グランドを基準にしたシングルエンド入力から  
LTC2378-20 SAR ADCまでのDC結合インタフェース



LTC2378-20を駆動するLTC6363  
 $f_{IN} = 2\text{kHz}$ 、-1dBFS、175kポイントのFFT



# LTC6363

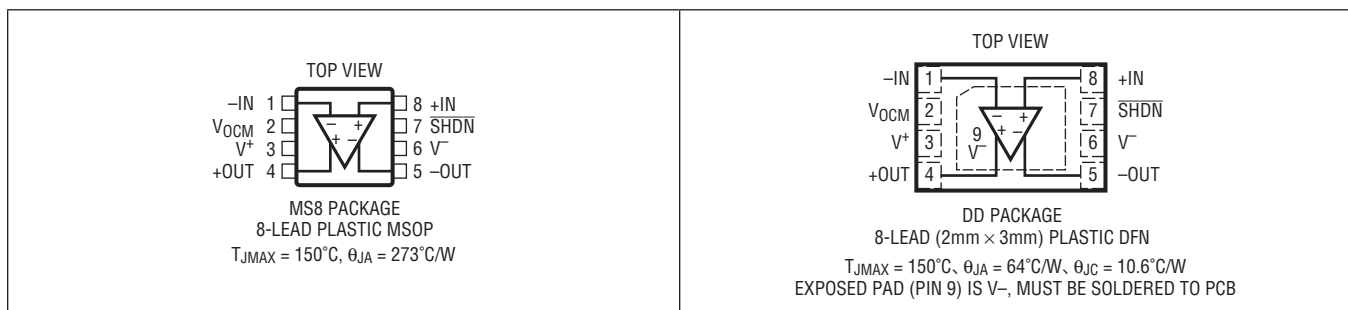
## 絶対最大定格 (Note 1)

全電源電圧 ( $V^+ \sim V^-$ )	12V
入力電流 (+IN、-IN、 $V_{OCM}$ 、SHDN) (Note 2)	$\pm 10\text{mA}$
出力短絡時間 (Note 3)	温度により制限
動作温度範囲 (Note 4)	
LTC6363I	$-40^\circ\text{C} \sim 85^\circ\text{C}$
LTC6363H	$-40^\circ\text{C} \sim 125^\circ\text{C}$

## 規定温度範囲 (Note 5)

LTC6363I	$-40^\circ\text{C} \sim 85^\circ\text{C}$
LTC6363H	$-40^\circ\text{C} \sim 125^\circ\text{C}$
最大接合部温度	150°C
保存温度範囲	$-65^\circ\text{C} \sim 150^\circ\text{C}$
MSOPリード温度 (半田付け、10秒)	300°C

## ピン配置



## 発注情報

鉛フリー仕様	テープ・アンド・リール	製品マーキング*	パッケージ	規定温度範囲
LTC6363IMS8#PBF	LTC6363IMS8#TRPBF	LTGSQ	8-Lead Plastic MSOP	$-40^\circ\text{C}$ to $85^\circ\text{C}$
LTC6363HMS8#PBF	LTC6363HMS8#TRPBF	LTGSQ	8-Lead Plastic MSOP	$-40^\circ\text{C}$ to $125^\circ\text{C}$
無鉛仕上げ				
テープ・アンド・リール(ミニ)	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC6363IDCB#TRMPBF	LTC6363IDCB#TRPBF	LGVG	8-Lead (2mmx3mm) Plastic DFN	$-40^\circ\text{C}$ to $85^\circ\text{C}$
LTC6363HDCB#TRMPBF	LTC6363HDCB#TRPBF	LGVG	8-Lead (2mmx3mm) Plastic DFN	$-40^\circ\text{C}$ to $125^\circ\text{C}$

TRM = 500個。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OCM}} = V_{\text{ICM}} = 5\text{V}$ 、 $V_{\text{SHDN}} = \text{開放}$ 。 $V_S$  は  $(V^+ - V^-)$  として定義されている。 $V_{\text{OUTCM}}$  は、 $(V_{+OUT} + V_{-OUT})/2$  として定義されている。 $V_{\text{ICM}}$  は、 $(V_{+IN} + V_{-IN})/2$  として定義されている。 $V_{\text{OUTDIFF}}$  は、 $(V_{+OUT} - V_{-OUT})$  として定義されている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{\text{OSDIFF}}$	Differential Offset Voltage (Input Referred)	$V_S = 3\text{V}$ $V_{\text{ICM}} = 1.5\text{V}$	●	25	100 200	$\mu\text{V}$ $\mu\text{V}$	
		$V_S = 5\text{V}$ $V_{\text{ICM}} = 2.5\text{V}$	●	25	100 200	$\mu\text{V}$ $\mu\text{V}$	
		$V_S = 10\text{V}$ $V_{\text{ICM}} = 5\text{V}$	●	25	100 200	$\mu\text{V}$ $\mu\text{V}$	
$\Delta V_{\text{OSDIFF}}/\Delta T$ (Note 6)	Differential Offset Voltage Drift (Input Referred)	$V_S = 3\text{V}$	●	0.45	1.25	$\mu\text{V}/^\circ\text{C}$	
		$V_S = 5\text{V}$	●	0.45	1.25	$\mu\text{V}/^\circ\text{C}$	
		$V_S = 10\text{V}$	●	0.45	1.25	$\mu\text{V}/^\circ\text{C}$	
$I_B$ (Note 7)	Input Bias Current	$V_S = 3\text{V}$	●	-1	-0.5	-0.1	$\mu\text{A}$
		$V_S = 5\text{V}$	●	-1	-0.5	-0.1	$\mu\text{A}$
		$V_S = 10\text{V}$	●	-1	-0.5	-0.1	$\mu\text{A}$
$I_{\text{OS}}$ (Note 7)	Input Offset Current	$V_S = 3\text{V}$	●		$\pm 5$	$\pm 50$ $\pm 75$	$\text{nA}$ $\text{nA}$
		$V_S = 5\text{V}$	●		$\pm 5$	$\pm 50$ $\pm 75$	$\text{nA}$ $\text{nA}$
		$V_S = 10\text{V}$	●		$\pm 5$	$\pm 50$ $\pm 75$	$\text{nA}$ $\text{nA}$
$\Delta I_{\text{OS}}/\Delta T$ (Note 6)	Input Offset Current Drift	$V_S = 3\text{V}$	●	$\pm 30$	$\pm 150$	$\text{pA}/^\circ\text{C}$	
		$V_S = 5\text{V}$	●	$\pm 30$	$\pm 150$	$\text{pA}/^\circ\text{C}$	
		$V_S = 10\text{V}$	●	$\pm 30$	$\pm 150$	$\text{pA}/^\circ\text{C}$	
$R_{\text{IN}}$	Input Resistance	Common Mode		50		$\text{M}\Omega$	
		Differential Mode		40		$\text{k}\Omega$	
$C_{\text{IN}}$	Input Capacitance	Differential Mode		2		$\text{pF}$	
$e_n$	Differential Input Noise Voltage Differential Input Noise Voltage Density	0.1Hz to 10Hz		2.5		$\mu\text{V}_{\text{P-P}}$	
		$f = 100\text{kHz}$ (Not Including $R_I/R_F$ )		2.9		$\text{nV}/\sqrt{\text{Hz}}$	
$e_{\text{nvocm}}$	Common Mode Noise Voltage Density	$f = 100\text{kHz}$		14		$\text{nV}/\sqrt{\text{Hz}}$	
$i_n$	Input Noise Current Density	$f = 100\text{kHz}$ (Not Including $R_I/R_F$ )		0.55		$\text{pA}/\sqrt{\text{Hz}}$	
$V_{\text{ICMR}}$ (Note 8)	Input Common Mode Range	$V_S = 3\text{V}$	●	0	1.8	$\text{V}$	
		$V_S = 5\text{V}$	●	0	3.8	$\text{V}$	
		$V_S = 10\text{V}$	●	0	8.8	$\text{V}$	
$\text{CMRRI}$ (Note 9)	Input Common Mode Rejection Ratio (Input Referred) $\Delta V_{\text{ICM}}/\Delta V_{\text{OSDIFF}}$	$V_S = 3\text{V}$ , $V_{\text{ICM}}$ from 0V to 1.8V	●	78	110	$\text{dB}$	
		$V_S = 5\text{V}$ , $V_{\text{ICM}}$ from 0V to 3.8V	●	85	115	$\text{dB}$	
		$V_S = 10\text{V}$ , $V_{\text{ICM}}$ from 0V to 8.8V	●	90	120	$\text{dB}$	
$\text{CMRRIO}$ (Note 9)	Output Common Mode Rejection Ratio (Input Referred) $\Delta V_{\text{OCM}}/\Delta V_{\text{OSDIFF}}$	$V_S = 3\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 2.5V	●	70	120	$\text{dB}$	
		$V_S = 5\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 4.5V	●	80	120	$\text{dB}$	
		$V_S = 10\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 9.5V	●	90	120	$\text{dB}$	
$\text{PSRR}$ (Note 10)	Differential Power Supply Rejection ( $\Delta V_S/\Delta V_{\text{OSDIFF}}$ )	$V_S = 2.8\text{V}$ to 11V	●	90	125	$\text{dB}$	
$\text{PSRRCM}$ (Note 10)	Output Common Mode Power Supply Rejection ( $\Delta V_S/\Delta V_{\text{OSCM}}$ )	$V_S = 2.8\text{V}$ to 11V	●	70	90	$\text{dB}$	
$\text{GCM}$	Common Mode Gain ( $\Delta V_{\text{OUTCM}}/\Delta V_{\text{OCM}}$ )	$V_S = 3\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 2.5V	●	1		$\text{V/V}$	
		$V_S = 5\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 4.5V	●	1		$\text{V/V}$	
		$V_S = 10\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 9.5V	●	1		$\text{V/V}$	
$\Delta\text{GCM}$	Common Mode Gain Error $100 \cdot (\text{GCM} - 1)$	$V_S = 3\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 2.5V	●	0.2	1	%	
		$V_S = 5\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 4.5V	●	0.1	0.5	%	
		$V_S = 10\text{V}$ , $V_{\text{OCM}}$ from 0.5V to 9.5V	●	0.07	0.4	%	

# LTC6363

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OCM}} = V_{\text{ICM}} = 5\text{V}$ 、 $V_{\text{SHDN}} = \text{開放}$ 。 $V_S$  は  $(V^+ - V^-)$  として定義されている。 $V_{\text{OUTCM}}$  は、 $(V_{+OUT} + V_{-OUT})/2$  として定義されている。 $V_{\text{ICM}}$  は、 $(V_{+IN} + V_{-IN})/2$  として定義されている。 $V_{\text{OUTDIFF}}$  は、 $(V_{+OUT} - V_{-OUT})$  として定義されている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
BAL	Output Balance ( $\Delta V_{\text{OUTCM}}/\Delta V_{\text{OUTDIFF}}$ )	$\Delta V_{\text{OUTDIFF}} = 2\text{V}$ Single-Ended Input	●	-58	-35	dB	
		Differential Input	●	-58	-35	dB	
AVOL	Open-Loop Voltage Gain			125		dB	
VOSCM	Common Mode Offset Voltage ( $V_{\text{OUTCM}} - V_{\text{OCM}}$ )	$V_S = 3\text{V}$	●	$\pm 1$	$\pm 6$	mV	
		$V_S = 5\text{V}$	●	$\pm 1$	$\pm 6$	mV	
		$V_S = 10\text{V}$	●	$\pm 1$	$\pm 6$	mV	
$\Delta V_{\text{OSCM}}/\Delta T$	Common Mode Offset Voltage Drift		●	10		$\mu\text{V}/^\circ\text{C}$	
VOUTCMR (Note 8)	Output Signal Common Mode Range (Voltage Range for the $V_{\text{OCM}}$ Pin)	$V_{\text{OCM}}$ Driven Externally, $V_S = 3\text{V}$	●	0.5	2.5	V	
		$V_{\text{OCM}}$ Driven Externally, $V_S = 5\text{V}$	●	0.5	4.5	V	
		$V_{\text{OCM}}$ Driven Externally, $V_S = 10\text{V}$	●	0.5	9.5	V	
VOCM	Self-Biased Voltage at the $V_{\text{OCM}}$ Pin	$V_{\text{OCM}}$ Not Connected, $V_S = 3\text{V}$	●	1.38	1.5	1.82	V
		$V_{\text{OCM}}$ Not Connected, $V_S = 5\text{V}$	●	2.33	2.5	2.82	V
		$V_{\text{OCM}}$ Not Connected, $V_S = 10\text{V}$	●	4.79	5	5.21	V
RINVOCM	Input Resistance, $V_{\text{OCM}}$ Pin		●	1.3	1.8	2.3	M $\Omega$
VOUT	Output Voltage, High, Either Output Pin	$I_L = 0\text{mA}$ , $V_S = 3\text{V}$	●	2.8	2.88	V	
		$I_L = -5\text{mA}$ , $V_S = 3\text{V}$	●	2.75	2.83	V	
		$I_L = 0\text{mA}$ , $V_S = 5\text{V}$	●	4.8	4.88	V	
		$I_L = -5\text{mA}$ , $V_S = 5\text{V}$	●	4.75	4.83	V	
		$I_L = 0\text{mA}$ , $V_S = 10\text{V}$	●	9.8	9.88	V	
		$I_L = -5\text{mA}$ , $V_S = 10\text{V}$	●	9.7	9.83	V	
	Output Voltage, Low, Either Output Pin	$I_L = 0\text{mA}$ , $V_S = 3\text{V}$	●		0.1	0.15	V
		$I_L = 5\text{mA}$ , $V_S = 3\text{V}$	●		0.15	0.25	V
		$I_L = 0\text{mA}$ , $V_S = 5\text{V}$	●		0.1	0.15	V
		$I_L = 5\text{mA}$ , $V_S = 5\text{V}$	●		0.15	0.25	V
		$I_L = 0\text{mA}$ , $V_S = 10\text{V}$	●		0.1	0.2	V
		$I_L = 5\text{mA}$ , $V_S = 10\text{V}$	●		0.15	0.3	V
Isc	Output Short-Circuit Current, Either Output Pin, Sinking	$V_S = 3\text{V}$ , Output Shorted to 1.5V	●	12	25	mA	
		$V_S = 5\text{V}$ , Output Shorted to 2.5V	●	13	35	mA	
		$V_S = 10\text{V}$ , Output Shorted to 5V	●	14	40	mA	
Output Short-Circuit Current, Either Output Pin, Sourcing	$V_S = 3\text{V}$ , Output Shorted to 1.5V	●	25	55	mA		
	$V_S = 5\text{V}$ , Output Shorted to 2.5V	●	27	75	mA		
	$V_S = 10\text{V}$ , Output Shorted to 5V	●	30	90	mA		
SR	Slew Rate	Differential 18V <sub>P-P</sub> Output		75		V/ $\mu\text{s}$	
GBW	Gain-Bandwidth Product	$f_{\text{TEST}} = 200\text{kHz}$	●	390	500	MHz	
				230		MHz	
f <sub>-3dB</sub>	-3dB Bandwidth	$R_I = R_F = 1\text{k}$		35		MHz	
FPBW (Note 12)	Full Power Bandwidth	10V <sub>P-P</sub> Output		2.4		MHz	
		18V <sub>P-P</sub> Output		1.3		MHz	
HD2/HD3	2nd/3rd Order Harmonic Distortion Single-Ended Input	$f = 1\text{kHz}$ , $V_{\text{OUT}} = 18\text{V}_{\text{P-P}}$		-113/-118		dBc	
		$f = 10\text{kHz}$ , $V_{\text{OUT}} = 18\text{V}_{\text{P-P}}$		-122/-111		dBc	
		$f = 100\text{kHz}$ , $V_{\text{OUT}} = 18\text{V}_{\text{P-P}}$		-76/-79		dBc	
ts	Settling Time to a 8V <sub>P-P</sub> Output Step	0.1%		350		ns	
		0.01%		420		ns	
		0.0015% (16-Bit)		470		ns	
		4ppm (18-Bit)		780		ns	
V <sub>S</sub> (Note 11)	Supply Voltage Range		●	2.8	11	V	

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_{OCM} = V_{ICM} = 5\text{V}$ 、 $V_{SHDN} = \text{開放}$ 。 $V_S$  は  $(V^+ - V^-)$  として定義されている。 $V_{OUTCM}$  は、 $(V_{+OUT} + V_{-OUT})/2$  として定義されている。 $V_{ICM}$  は、 $(V_{+IN} + V_{-IN})/2$  として定義されている。 $V_{OUTDIFF}$  は、 $(V_{+OUT} - V_{-OUT})$  として定義されている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$I_S$	Supply Current	$V_S = 3\text{V}$ , Active	●	1.7	1.8 1.95	mA mA
		$V_S = 3\text{V}$ , Shutdown	●	20	40	$\mu\text{A}$
		$V_S = 5\text{V}$ , Active	●	1.75	1.85 2	mA mA
		$V_S = 5\text{V}$ , Shutdown	●	30	65	$\mu\text{A}$
		$V_S = 10\text{V}$ , Active	●	1.9	2 2.2	mA mA
		$V_S = 10\text{V}$ , Shutdown	●	70	130	$\mu\text{A}$
$V_{IL}$	SHDN Input Logic Low		●	$(V^+ + V^-)/2 + 0.4$		V
$V_{IH}$	SHDN Input Logic High		●	$(V^+ + V^-)/2 + 1.2$		V
$t_{ON}$	Turn-On Time			4		$\mu\text{s}$
$t_{OFF}$	Turn-Off Time			2		$\mu\text{s}$
$R_{SHDN}$	Input Resistance, SHDN Pin		●	300	500 700	k $\Omega$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

**Note 2:** 入力ピン(+IN、-IN、 $V_{OCM}$ 、およびSHDN)の電圧がいずれか一方の電源電圧を超える場合は、入力電流を10mA未満に制限する必要がある。さらに、差動入力電圧が1.4Vを超える場合は、入力電流を10mA未満に制限する必要がある。

**Note 3:** 出力が無期限に短絡される場合は、接合部温度を絶対最大定格より低く抑えるためにヒートシンクが必要になることがある。

**Note 4:** LTC6363Iは、 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲で動作することが保証されている。LTC6363Hは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作温度範囲で動作することが保証されている。

**Note 5:** LTC6363Iは $-40^\circ\text{C} \sim 85^\circ\text{C}$ で性能仕様に適合することが保証されている。LTC6363Hは $-40^\circ\text{C} \sim 125^\circ\text{C}$ で性能仕様に適合することが保証されている。

**Note 6:** 最大差動入力換算オフセット電圧ドリフトおよびオフセット電流ドリフトは、標準的なデバイスをサンプリングすることによって決定される。ドリフトがこの値でのテストまたはQAサンプリングによって保証されることはない。

**Note 7:** 入力バイアス電流は、入力ピン(-INおよび+IN)に流れる入力電流の平均値として定義される。入力オフセット電流は、入力バイアス電流の差として定義される( $I_{OS} = I_{B^+} - I_{B^-}$ )。

**Note 8:** 入力同相電圧範囲のテストでは、「電气的特性」の表に記載されている制限値で、差動オフセット( $V_{OSDIFF}$ )と同相オフセット( $V_{OSCM}$ )が、 $V_{ICM} = 5\text{V}$ ( $V_S = 10\text{V}$ )、 $V_{ICM} = 2.5\text{V}$ ( $V_S = 5\text{V}$ )、および $V_{ICM} = 1.5\text{V}$ ( $V_S = 3\text{V}$ )の場合と比較して、それぞれ $\pm 200\mu\text{V}$ 以内および $\pm 10\text{mV}$ 以内になっていることを検査する。

出力同相電圧範囲のテストでは、「電气的特性」の表に記載されている制限値で、同相オフセット( $V_{OSCM}$ )が、 $V_{OCM} = 5\text{V}$ ( $V_S = 10\text{V}$ )、 $V_{OCM} = 2.5\text{V}$ ( $V_S = 5\text{V}$ )、および $V_{OCM} = 1.5\text{V}$ ( $V_S = 3\text{V}$ )の場合と比較して、 $\pm 15\text{mV}$ 以内になっていることを検査する。

**Note 9:** 入力CMRRは、+INピンまたは-INピンでの入力同相電圧の変化と差動入力換算オフセット電圧の変化の比として定義される。出力CMRRは、 $V_{OCM}$ ピンの電圧の変化と差動入力換算オフセット電圧の変化の比として定義される。この規格は2つの出力とそれぞれの入力の間の帰還比の整合に大きく依存し、アンプ性能を測定するのは困難である(「アプリケーション情報」のセクションの「抵抗対の不整合による影響」を参照)。帰還部品の整合に依存しない実際のアンプ性能を示すより優れた指標については、PSRRの規格を参照。

**Note 10:** 差動電源電圧除去比(PSRR)は、電源電圧の変化と差動入力換算オフセット電圧の変化の比として定義される。同相電源電圧除去比(PSRR<sub>CM</sub>)は、電源電圧の変化と同相オフセット電圧の変化の比として定義される。

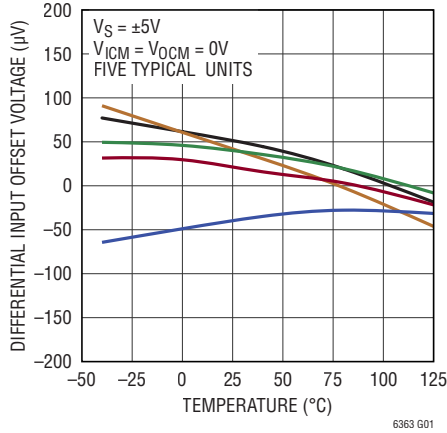
**Note 11:** 電源電圧範囲は電源電圧除去比のテストによって保証される。

**Note 12:** フルパワー帯域幅(FPBW)は次式のとおりスルーレート(SR)から計算される。  

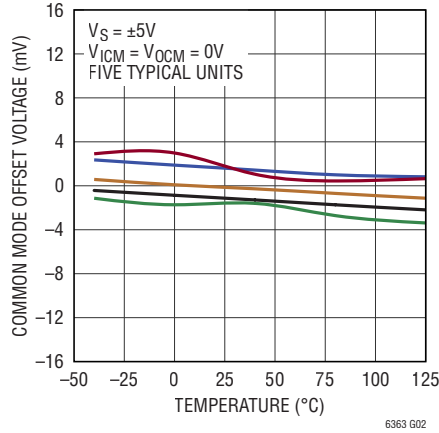
$$\text{FPBW} = \text{SR} / (2 \cdot \pi \cdot V_P)$$

## 標準的性能特性

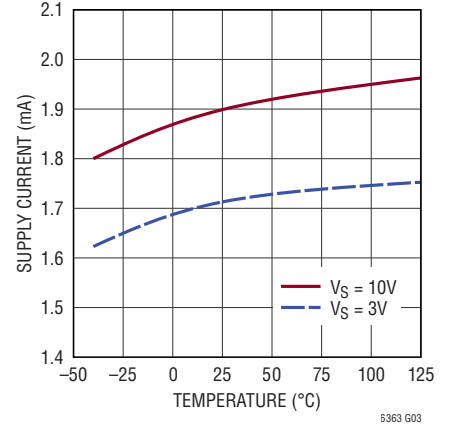
差動入力オフセット電圧と温度



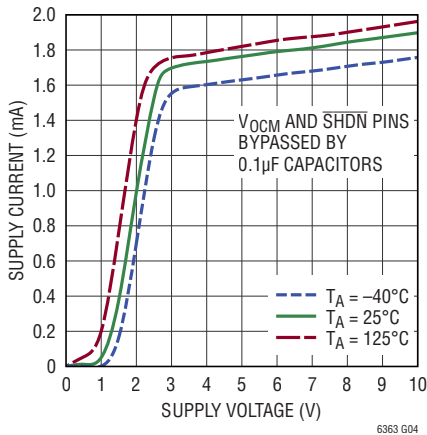
同相オフセット電圧と温度



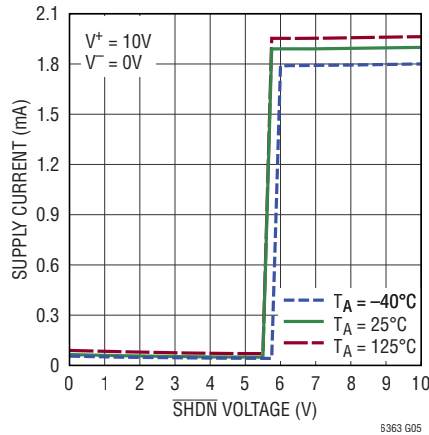
電源電流と温度



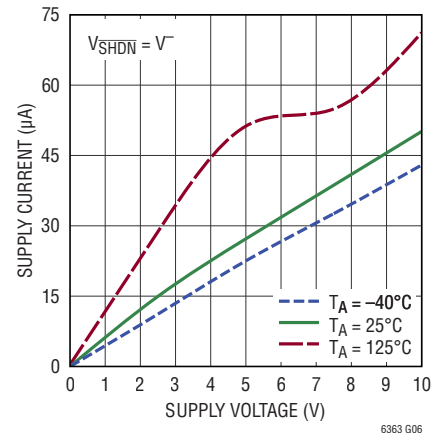
電源電流と電源電圧



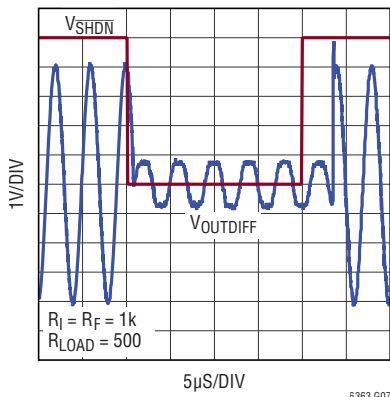
電源電流とSHDN電圧



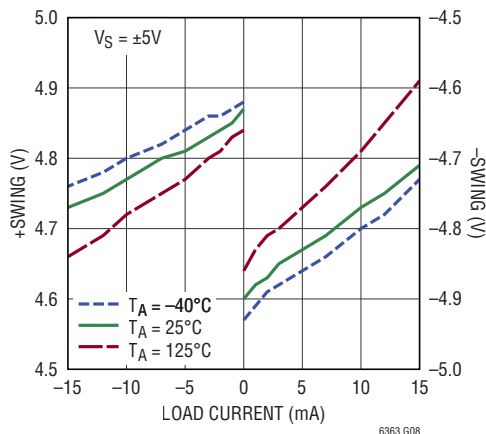
シャットダウン時電源電流と電源電圧



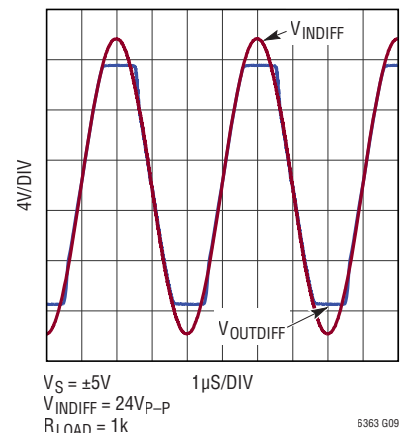
ターンオンおよび  
ターンオフトランジェント応答



出力電圧振幅と負荷電流

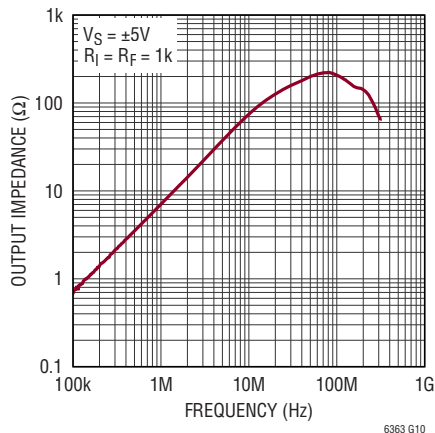


出力オーバードライブからの復帰

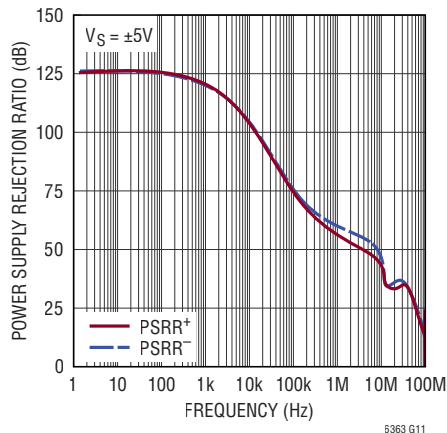


標準的性能特性

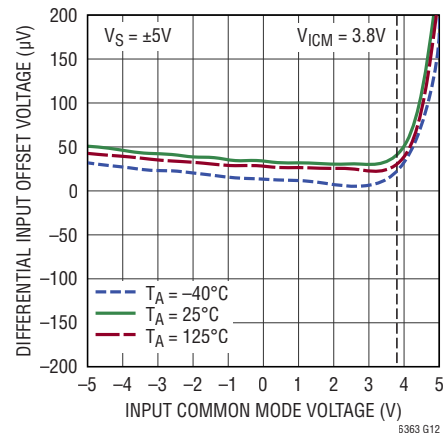
差動出力インピーダンスと周波数



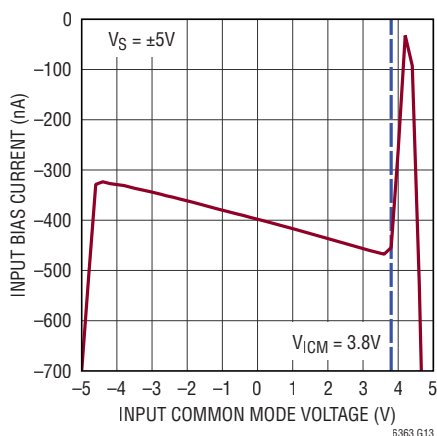
差動電源電圧除去比と周波数



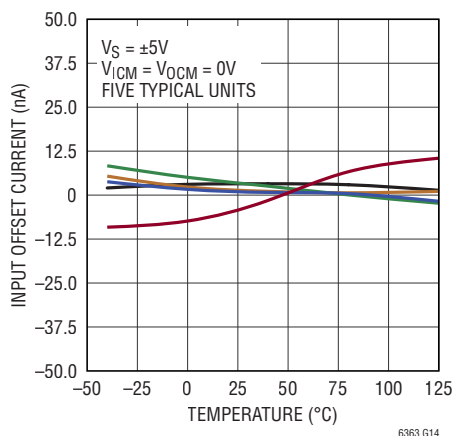
差動入力オフセット電圧と入力同相電圧



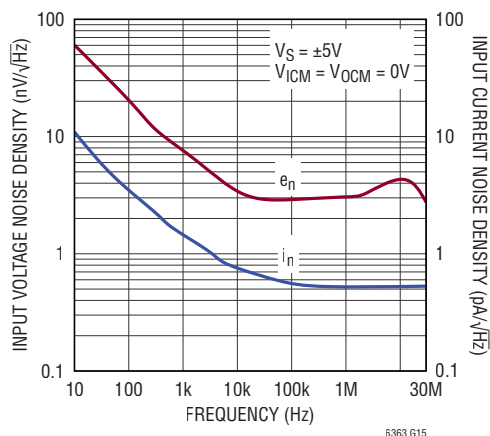
入力バイアス電流と入力同相電圧



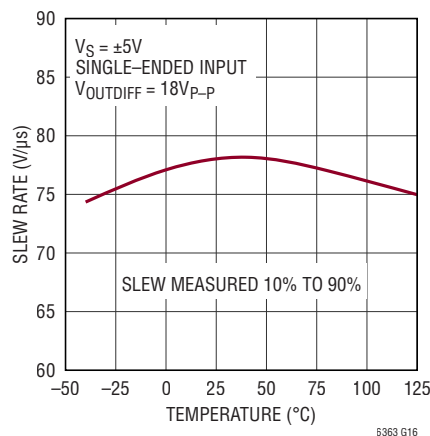
入力オフセット電流と温度



入力ノイズ密度と周波数

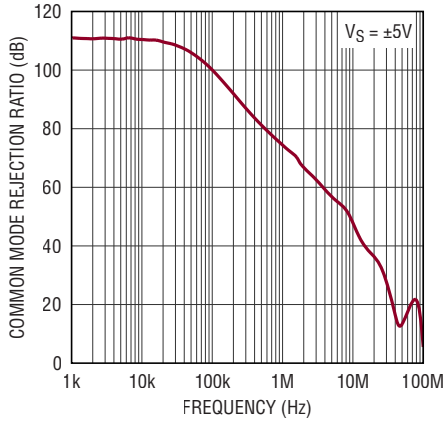


スルーレートと温度

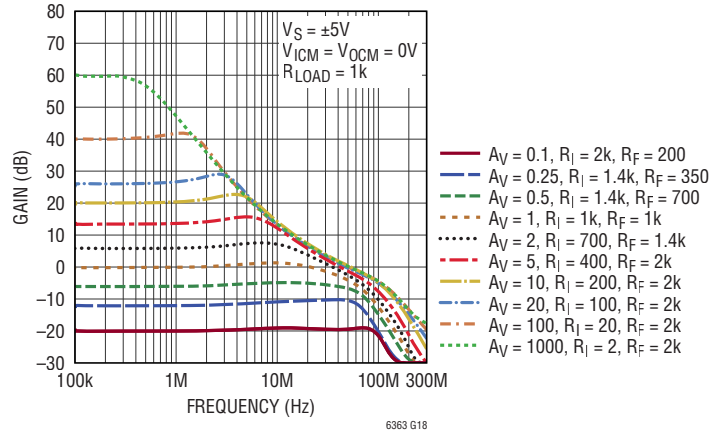


## 標準的性能特性

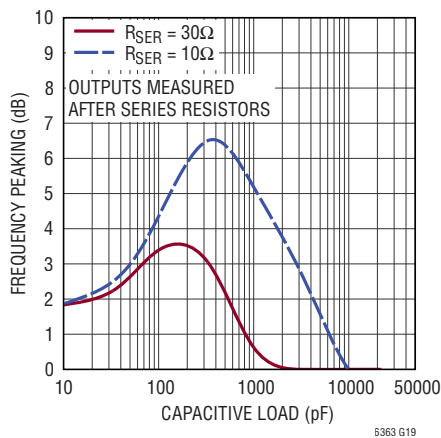
入力同相除去比と周波数



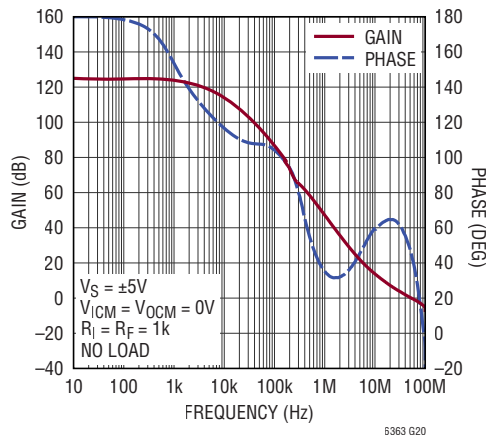
周波数応答と閉ループ利得



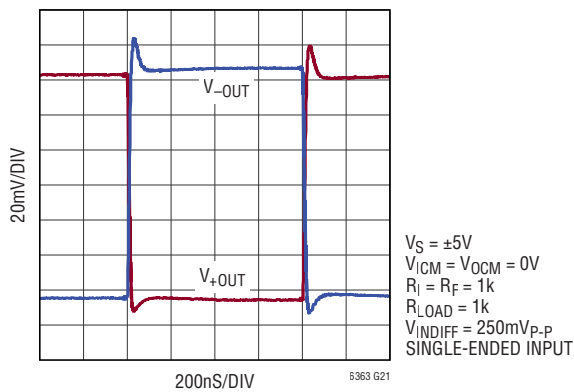
周波数のピーキングと  
負荷容量および直列出力抵抗



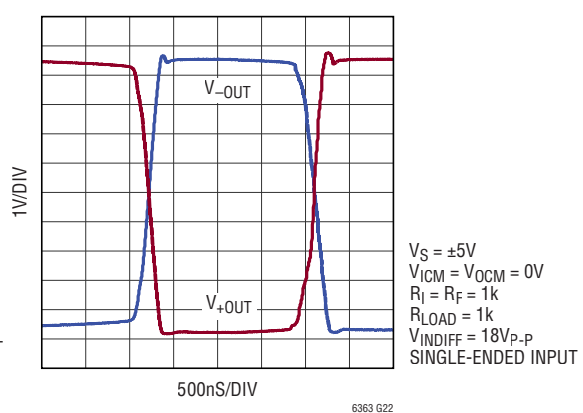
開ループ利得および位相と周波数



小信号ステップ応答



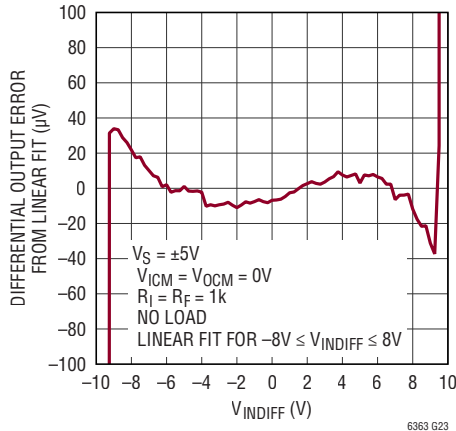
大信号ステップ応答





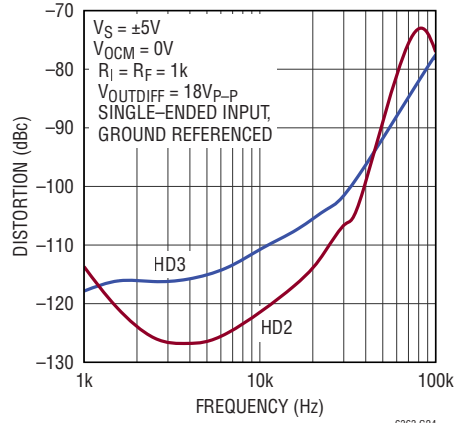
標準的性能特性

DC直線性



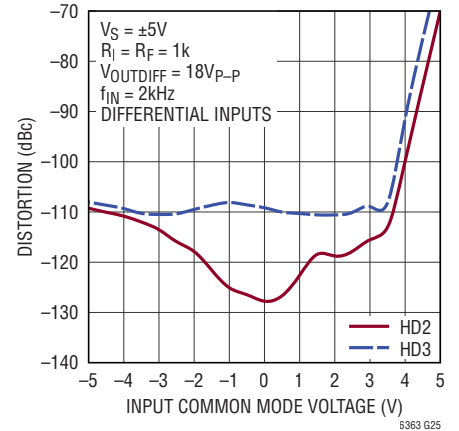
6363 G23

高調波歪みと周波数



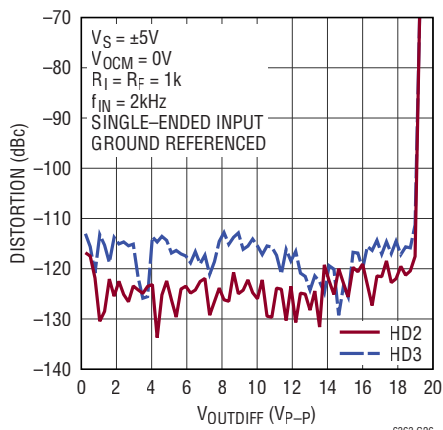
6363 G24

高調波歪みと入力同相電圧



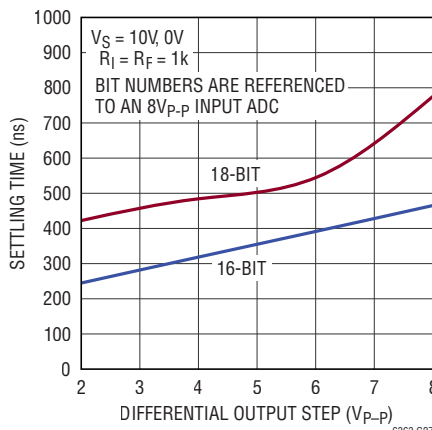
6363 G25

高調波歪みと出力振幅



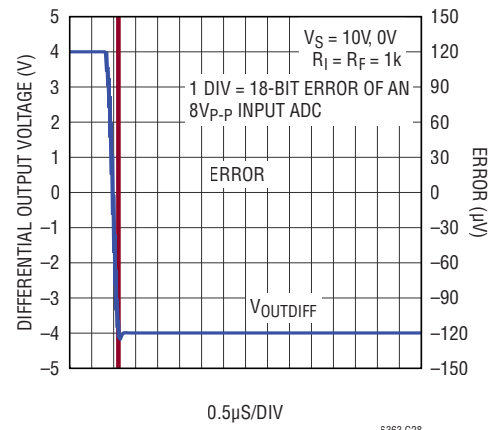
6363 G26

セトリング時間と出力ステップ



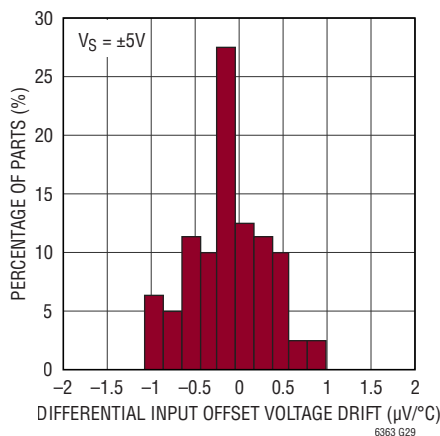
6363 G27

8V<sub>p-p</sub>までのセトリング時間と出力ステップ



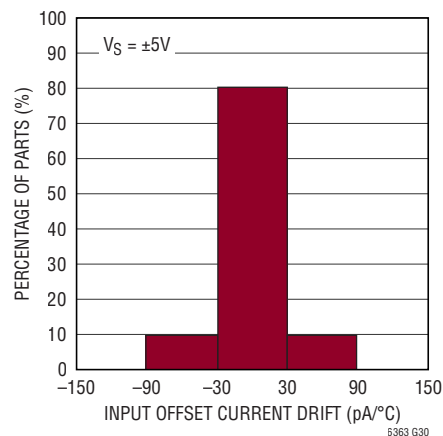
6363 G28

差動入力オフセット電圧ドリフトの標準分布



6363 G29

入力オフセット電流ドリフトの標準分布



6363 G30

# LTC6363

## ピン機能

**-IN (ピン 1):** アンプの反転入力。

**V<sub>OCM</sub> (ピン 2):** 出力同相リファレンス電圧。このピンに電圧を印加して出力同相電圧のレベルを設定します。フロートのままにすると、内部の抵抗分割器によって、デフォルトの電圧 ( $V^+$  および  $V^-$  間の電圧の約 1/2 の電圧) が発生します。

**V<sup>+</sup> (ピン 3):** 正電源の動作電圧範囲は、2.8V ~ 11V ( $V^- = 0V$  の場合) です。

**+OUT (ピン 4):** 正の出力ピン。出力はレール・トゥ・レールの振幅が可能です。

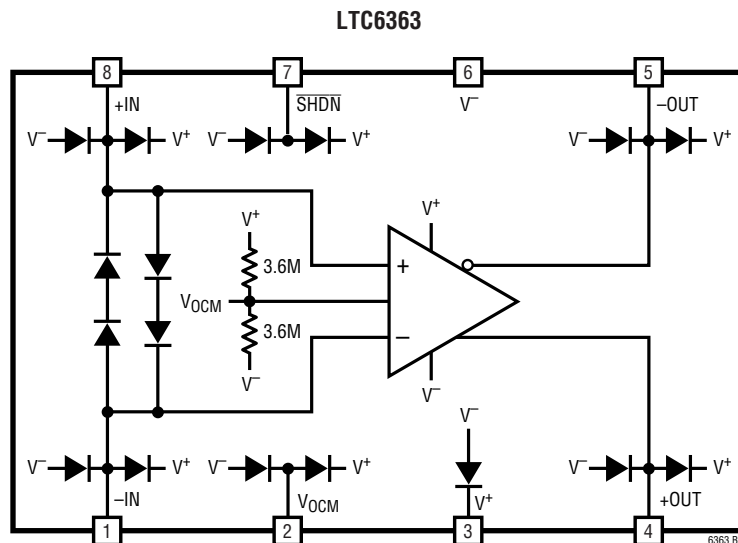
**-OUT (ピン 5):** 負の出力ピン。出力はレール・トゥ・レールの振幅が可能です。

**V<sup>-</sup> (ピン 6/露出パッド・ピン 9):** 負電源。負電源は、 $2.8V \leq (V^+ - V^-) \leq 11V$  が印加されている間、負であることができます。

**SHDN (ピン 7):**  $\overline{\text{SHDN}}$  ピンをフロート状態にするか“H”に駆動すると、LTC6363 は通常の (アクティブな) 動作モードに入ります。 $\overline{\text{SHDN}}$  ピンを  $V^-$  に接続するか、“L”に駆動すると、デバイスはディスエーブルされ、流れる電源電流は約 20 $\mu\text{A}$  ( $V_S = 3V$ ) になります。詳細は、このデータシートの「アプリケーション情報」セクションの「SHDN ピン」を参照してください。

**+IN (ピン 8):** アンプの非反転入力。

## ブロック図



6363f

## アプリケーション情報

### 機能の説明

LTC6363は、完全差動、低消費電力、低ノイズの高精度アンプです。このアンプは、完全な差動信号またはシングルエンド信号を、高性能、低消費電力の差動 $\Sigma\Delta$ またはSAR A/Dコンバータに適した低インピーダンスの平衡差動出力に変換するように最適化されています。このアンプの平衡差動特性により、偶数次高調波歪みを取り除かれ、(電源ノイズなどの)同相ノイズの影響を受けにくくなります。

LTC6363の出力はレール・トゥ・レールの振幅が可能で、最大90mAの電流をソースしたり、最大40mAの電流をシンクすることができます。LTC6363は帯域幅が広く低消費電力のアプリケーション向けに最適化されています。対グラウンドでは50pF、差動では25pFを超える負荷容量がある場合は、10 $\Omega$ ～50 $\Omega$ の直列抵抗を各出力から接続してデカップリングし、発振やリングングを防ぐ必要があります。

### SHDNピン

LTC6363はSHDNピンを備えており、このピンをV<sup>-</sup>に接続するか、(V<sup>+</sup>+V<sup>-</sup>)/2+0.4V未満に駆動すると、アンプ動作がシャットダウンし、20 $\mu$ A (V<sub>S</sub> = 3V)～70 $\mu$ A (V<sub>S</sub> = 10V)の電流のみが電源から流れます。全ての条件で完全なシャットダウンを保証するため、プルダウン回路には12 $\mu$ A以上のシンク電流能力が必要です。通常のアンプ動作では、SHDNピンに対して、次のいずれかを行う必要があります。

- 0.1 $\mu$ Fのコンデンサを使用してグラウンドにバイパスする
- 電源電圧が30ms以上確立された後に、(V<sup>+</sup>+V<sup>-</sup>)/2+1.2Vに駆動する

これによって、温度と電源電圧のあらゆる動作条件の下でLTC6363が通常動作でパワーアップすることが保証され、さらに、ノイズの混入および電源レールのトランジェントによってアンプが誤ってシャットダウンするのを防ぎます。SHDNピンを直接正電源(V<sup>+</sup>)に接続しないでください。

### 一般的なアンプのアプリケーション

図1では、V<sub>INP</sub>およびV<sub>INM</sub>から得られるV<sub>OUTDIFF</sub>に対する利得は次式で表されます。

$$V_{OUTDIFF} = V_{+OUT} - V_{-OUT} \approx \left( \frac{R_F}{R_I} \right) \cdot (V_{INP} - V_{INM})$$

この式では、差動出力電圧(V<sub>+OUT</sub> - V<sub>-OUT</sub>)が入力と出力の同相電圧、つまり同相ピンの電圧とは無関係であることに注意してください。このためLTC6363は、シングルエンド信号の前置増幅、レベルシフト、差動出力信号への変換を行って、差動入力のA/Dコンバータを駆動するのに最適です。

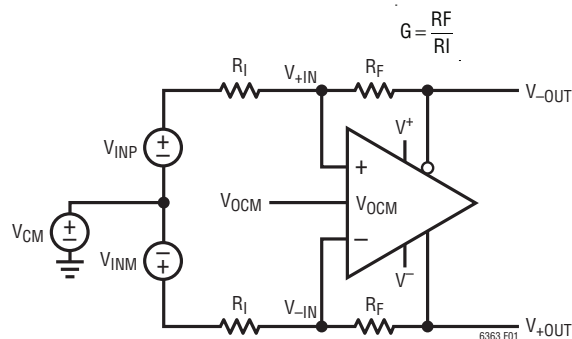


図1. 定義および用語

### 出力同相電圧とV<sub>OCM</sub>ピン

出力同相電圧は2つの出力の平均として定義されます。

$$V_{OUTCM} = \left( \frac{V_{+OUT} + V_{-OUT}}{2} \right) = V_{OCM}$$

この式が示すように、出力同相電圧は入力同相電圧とは無関係であり、同相帰還ループが内蔵されているために、むしろV<sub>OCM</sub>ピンの電圧によって決まります。

V<sub>OCM</sub>ピンを開放のままにすると、内部の抵抗分割器によって、デフォルトの電圧(V<sup>+</sup>およびV<sup>-</sup>間の電圧の約1/2の電圧)が発生します。さらに高い精度または柔軟性が必要な場合は、V<sub>OCM</sub>ピンを別の電圧にオーバードライブすることができます。例えば、A/Dコンバータを駆動するとき、同相電圧を設定するためのリファレンスがA/Dコンバータから得られる場合は、V<sub>OCM</sub>ピンによって示される1.8Mの入力抵抗を駆動する能力がA/Dコンバータにある限り、リファレンスをV<sub>OCM</sub>ピンに直接接続することができます。V<sub>OCM</sub>ピンに入力できる電圧の有効な範囲(V<sub>OUTCMR</sub>)は、「電気的特性」の表に規定されています。

## アプリケーション情報

### 入力同相電圧範囲

LTC6363の入力同相電圧( $V_{ICM}$ )は、2つの入力ピン $V_{+IN}$ と $V_{-IN}$ の電圧の平均として定義されます。LTC6363の入力は、電気的特性表に定義された範囲で振幅することができます( $V_{ICMR}$ を参照)。利得設定用抵抗および帰還抵抗の外付け抵抗分割器動作により、処理できる信号の有効な範囲は規定された範囲よりも広がります。オペアンプ入力での入力同相電圧範囲は、回路構成( $G$  = 利得)、 $V_{OCM}$ 、および $V_{CM}$ により異なります(図1を参照)。完全な差動入力アプリケーションの場合、つまり $V_{INP} = -V_{INM}$ である場合、同相入力電圧はおおよそ次のようになります。

$$V_{ICM} = V_{CM} \cdot \frac{G}{G+1} + V_{OCM} \cdot \frac{1}{G+1}$$

$V_{INM} = 0$ であるシングルエンド・アプリケーションの場合、入力同相電圧は、入力信号によっても変わります。その場合、LTC6363の入力ピンの入力同相電圧は、おおよそ次式の値になります。

$$V_{ICM} = (V_{CM} + V_{INP} / 2) \cdot \frac{G}{G+1} + V_{OCM} \cdot \frac{1}{G+1}$$

例えば、入力信号( $V_{INP}$ )が正弦波の場合は、その正弦波が減衰した信号もLTC6363の入力に現れます。

一般に、次の不等式を満たしている場合、 $V_{CM}$ (図1を参照)は有効です。

$$V - \frac{G+1}{G} - \frac{V_{OCM}}{G} \leq V_{CM} \leq (V^+ - 1.2) \frac{G+1}{G} - \frac{V_{OCM}}{G}$$

### 入力ピンの保護

LTC6363のオペアンプの入力段は、 $+IN$ と $-IN$ の間に背面接続された2対の直列ダイオードによって、1.4Vを超える差動入力電圧から保護されます。差動入力電圧が1.4Vを超える場合は、入力電流を10mA未満に制限してデバイスへの損傷を防ぐ必要があります。さらに、全てのピンには正負両方の電源に対してクランピング・ダイオードが接続されています。任意のピンがいずれか一方の電源電圧を超える電圧まで駆動されると、デバイスの損傷を防ぐために電流は10mA以下に制限されます。

### 入力インピーダンスと負荷の影響

図1の $V_{INP}$ 入力または $V_{INM}$ 入力に対する低周波数での入力インピーダンスは、入力の駆動方法によって異なります。完全な差動入力信号源の場合( $V_{INP} = -V_{INM}$ )、一方の入力から見た入力インピーダンスは単純に次のようになります。

$$R_{INP} = R_{INM} = R_i$$

シングルエンド入力の場合は、入力での信号の不均衡により、均衡のとれた差動の場合よりも入力インピーダンスが増加します。入力インピーダンスはどちらの入力の場合も次式で表されます。

$$R_{INP} = R_{INM} = \frac{R_i}{1 - \left(\frac{1}{2}\right) \cdot \left(\frac{R_f}{R_i + R_f}\right)}$$

インピーダンスが0ではない入力信号源は、帰還回路網の対の間で帰還の不均衡を生じることもあります。最良の性能を発揮するには、入力信号源のインピーダンスを補償することを推奨します。信号源でインピーダンスの整合が要求される場合は、次式に当てはまるように終端抵抗 $R_1$ を選択してください(図2を参照)。

$$R_1 = \frac{R_{INM} \cdot R_s}{R_{INM} - R_s}$$

図2によると、上の式で示すように、差動アンプへの入力インピーダンス( $R_{INM}$ )は、シングルエンドの信号源の場合を反映しています。また、 $R_2$ は次式に従って選択します。

$$R_2 = R_1 \parallel R_s = \frac{R_1 \cdot R_s}{R_1 + R_s}$$

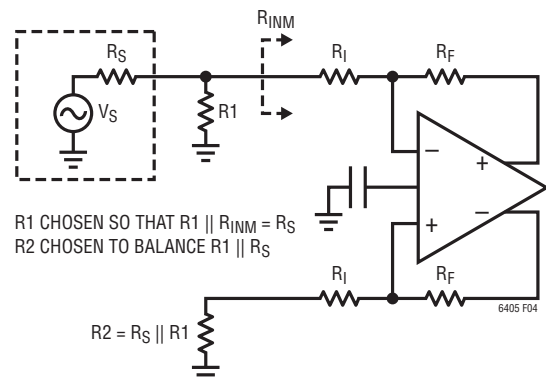


図2. 信号源インピーダンスの最適な補償

## アプリケーション情報

### 抵抗対の不整合による影響

抵抗の不整合を考慮した回路図を図3に示します。多くの場合、抵抗の不整合によって、CMRRがアンプの仕様よりもはるかに低く制限されます。開ループ利得が無限であると仮定すると、差動出力の関係は次式によって表されます。

$$V_{OUT(DIFF)} = V_{+OUT} - V_{-OUT}$$

$$\approx V_{INDIFF} \cdot \frac{R_F}{R_I} + V_{CM} \cdot \frac{\Delta\beta}{\beta_{AVG}} - V_{OCM} \cdot \frac{\Delta\beta}{\beta_{AVG}}$$

ここで、 $R_F$ は $R_{F1}$ と $R_{F2}$ の平均、 $R_I$ は $R_{I1}$ と $R_{I2}$ の平均です。

$\beta_{AVG}$ は、出力からそれぞれの入力への平均帰還率として定義されます。

$$\beta_{AVG} = \frac{1}{2} \cdot \left( \frac{R_{I1}}{R_{I1} + R_{F1}} + \frac{R_{I2}}{R_{I2} + R_{F2}} \right)$$

$\Delta\beta$ は帰還率の差として定義されます。

$$\Delta\beta = \frac{R_{I2}}{R_{I2} + R_{F2}} - \frac{R_{I1}}{R_{I1} + R_{F1}}$$

ここで、 $V_{CM}$ および $V_{INDIFF}$ は、それぞれ2つの入力電圧 $V_{INP}$ および $V_{INM}$ の平均および差として定義されます。

$$V_{CM} = \frac{V_{INP} + V_{INM}}{2}$$

$$V_{INDIFF} = V_{INP} - V_{INM}$$

帰還率に不整合( $\Delta\beta$ )があると、同相から差動への変換が行われます。差動入力を0に設定( $V_{INDIFF} = 0$ )すると、同相から差動への変換の程度は次式によって得られます。

$$V_{OUTDIFF} \approx (V_{CM} - V_{OCM}) \cdot \Delta\beta / \beta_{AVG}$$

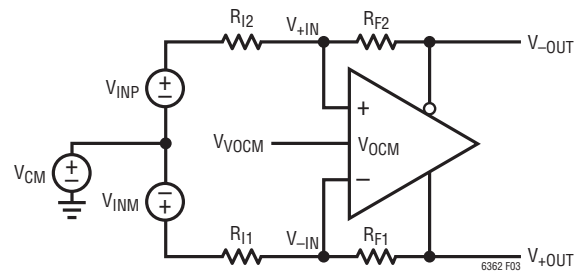


図3. 帰還抵抗対に不整合がある実際のアプリケーション

一般に、帰還対の不整合は2つの信号およびノイズが同相から差動に変換される原因の1つです。例えば、表1はワーストケースを示しており、外付け抵抗を使用して1の利得に構成されたLTC6363のアンプのCMRRが、抵抗によって制限されています。

表1.

許容誤差	CMRR
5%	20dB
1%	34dB
0.1%	54dB
0.01%	74dB
LT5400	86dB
0.001%	94dB

入力信号源と $V_{OCM}$ ピンの両方のリファレンスとして、低インピーダンスのグランド・プレーンを使用する必要があります。

## アプリケーション情報

### ノイズ

LTC6363の差動入力換算の電圧ノイズ密度および電流ノイズ密度は、それぞれ $2.9\text{nV}/\sqrt{\text{Hz}}$ および $0.55\text{pA}/\sqrt{\text{Hz}}$ です。アンプで発生するノイズの他に、周辺の帰還抵抗もノイズの発生源になります。簡素化されたノイズのモデルを図4に示します。アンプと帰還部品の双方から発生する出力ノイズは次式によって求められます。

$$e_{no} = \sqrt{\left[ e_{ni} \cdot \left( 1 + \frac{R_F}{R_I} \right) \right]^2 + 2 \cdot (i_n \cdot R_F)^2 + 2 \cdot \left[ e_{nRI} \cdot \frac{R_F}{R_I} \right]^2 + 2 \cdot e_{nRF}^2}$$

例えば、 $R_F = R_I = 1\text{k}$ の場合、回路の出力ノイズは $e_{no} = 10\text{nV}/\sqrt{\text{Hz}}$ となります。

アンプ周辺の回路が十分に均衡がとれている場合、上に示す差動出力ノイズの式には同相ノイズ( $e_{nvocm}$ )が現れません。

LTC6363の入力換算電圧ノイズは、 $510\Omega$ の抵抗によって発生するノイズと等価です。これより値が大きい抵抗で帰還回路網が構成されている場合、出力ノイズの中心となるのは抵抗ノイズとアンプの電流ノイズです。 $510\Omega$ より小さい値の抵抗で構成される帰還回路網の場合、出力ノイズの中心となるのは電圧ノイズです。抵抗値を低くするとノイズは必ず小さくなります。

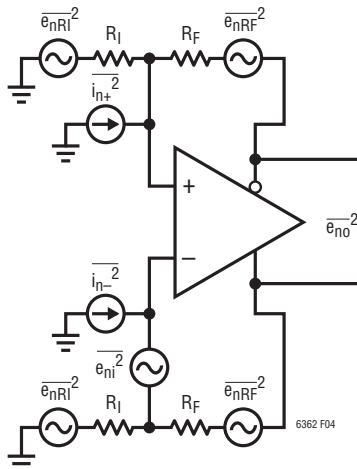


図4. 簡略ノイズ・モデル

ますが、出力の帰還回路網の負荷が重くなるために歪みが大きくなるというマイナス面があります。抵抗値を高くすると出力ノイズが大きくなりますが、出力の負荷が軽くなるので通常は歪み特性が改善されます。

### 利得帯域幅積と $f_{-3dB}$

利得帯域幅積(GBW)および $-3\text{dB}$ 周波数( $f_{-3dB}$ )は、LTC6363の速度を表す2つの異なる測定基準として「電気的特性」に規定されています。GBWは、特定の周波数( $f_{\text{TEST}}$ )でアンプの開ループ利得を測定し、その後「利得 $\times f_{\text{TEST}}$ 」を計算することによって求められます。GBWはアンプの内部設計と補償のみに依存するパラメータで、内部アンプ固有の速度性能を規定するのに適した測定基準です。

実用性の観点でさらに興味深い $f_{-3dB}$ は、この低周波数以下で閉ループ利得が $3\text{dB}$ になる周波数です。 $f_{-3dB}$ の値は内部アンプの速度と帰還率に依存します。

大半のアンプでは、ユニティ・ゲインのクロスオーバー周波数より低いほとんどの周波数領域で、開ループ利得の応答が従来の単一ポール減衰を示し、GBWとユニティ・ゲイン周波数は互いに近い値になります。しかし、LTC6363では、GBWが1の閉ループ利得における $f_{-3dB}$ より大幅に大きくなるように意図的に補償されています。これは、通常アンプの入力が動作する低い周波数領域では、アンプの利得が大きくなり、したがって帰還ループ利得が大きくなることを意味します。これによって、さらにアンプが線形化され、これらの周波数での歪みが改善されます。

## アプリケーション情報

### 帰還コンデンサ

LTC6363の入力での寄生容量の結合(デバイス+プリント回路基板)によって、アンプの閉ループ帯域幅の範囲内に周波数が入るポールが形成される場合には、外付け帰還抵抗( $R_F$ )と並列にコンデンサ( $C_F$ )を追加して、安定性の低下を打ち消すことができます。 $C_F$ はポールの周波数に近い周波数でゼロを生成するように選ぶ必要があります。

### 基板のレイアウトとバイパス・コンデンサ

単電源アプリケーションでは、高品質の0.1 $\mu$ Fセラミック・バイパス・コンデンサを $V^+$ ピンと $V^-$ ピンの間に短い配線で直接配置することを推奨します。 $V^-$ ピンは配線を極力短くして低インピーダンスのグランド・プレーンに直接接続してください。両(分割)電源の場合は、 $V^+$ とグランドの間、および $V^-$ とグランドの間に、やはり最短の配線長で高品質の0.1 $\mu$ Fセラミック・バイパス・コンデンサを追加して使用することを推奨します。寸法の小さい(例えば0603サイズの)表面実装セラミック・コンデンサは、リード付きコンデンサよりもはるかに自己共振周波数が高く、LTC6363に最適です。

安定性応答の低下を防ぐには、プリント回路基板の接続配線を可能な限り短くすることにより、LTC6363の入力ピン(+INおよび-IN)での浮遊容量を徹底的に小さくすることを強く推奨します。

出力では、LTC6363の差動特性を常に念頭においてください。両方の出力に存在する負荷インピーダンス(浮遊インピーダンスまたは意図的なインピーダンス)をできるだけ均衡させ対称にすることが非常に重要であるからです。このことは、偶数次高調波歪みの発生を最小限に抑えて同相信号および同相ノイズを最大限に除去するLTC6363のバランスのとれた動作を維持するのに役立ちます。

$V_{OCM}$ ピンは高品質の0.1 $\mu$ Fセラミック・コンデンサを使用してグランド・プレーンにバイパスする必要があります。こうすると、インピーダンスの不整合により、このピンの同相信号および同相ノイズが誤って差動信号および差動ノイズに変換されるのをデバイスの外部と内部の両方で防ぐことができます。

### 電力損失

電源電圧範囲が広いので、LTC6363が特定の条件下で最大接合部温度を超える可能性があります。最大接合部温度( $T_J$ )は、周囲温度( $T_A$ )および電力損失( $P_D$ )から次式のように計算されます。 $T_J = T_A + (P_D \cdot \theta_{JA})$  デバイス内での電力損失は、電源電圧、出力電圧、負荷抵抗、入力抵抗、および帰還抵抗の関数です。電源電圧が与えられている場合、ワーストケースの電力損失 $P_{D(MAX)}$ となる条件は、静止電源電流が最大で、かつ出力電圧がどちらかの電源電圧の1/2(または最大振幅が電源電圧の1/2より小さい場合は最大振幅)の場合です。この条件では、LTC6363は、負荷抵抗および入力抵抗と帰還抵抗( $R_I$ と $R_F$ )に電流を供給します。 $P_{D(MAX)}$ は次式で求められます。

$$P_{D(MAX)} = (V^+ - V^-) (I_{S(MAX)}) + 2 \cdot \frac{\left(\frac{V^+}{2}\right)^2}{R_L} + 2 \cdot \frac{\left(\frac{V^+}{2} \left(1 + \frac{R_I}{R_F}\right)\right)^2}{R_I + R_F}$$

例: 8ピンMSOPパッケージに收容されているLTC6363HMS8の熱抵抗 $\theta_{JA}$ は、273°C/Wです。 $\pm 5V$ 電源で動作し、 $R_I = R_F = 1k$ とし、各出力でグランドに接続された1kの負荷を駆動する場合、ワーストケースの電力損失は次式で求められます。

$$P_{D(MAX)} = (10V)(2.2mA) + 2 \cdot \frac{(2.5V)^2}{1000\Omega} + 2 \cdot \frac{(5V)^2}{2000\Omega} = 60mW$$

この例では、デバイスが動作可能な最大周囲温度は次のとおりです。

$$T_A = T_J - (P_{D(MAX)} \cdot 273^\circ\text{C/W})$$

$$T_A = 150^\circ\text{C} - (60mW)(273^\circ\text{C/W}) = 133.6^\circ\text{C}$$

同じ条件の場合に、さらに高い周囲温度でデバイスを動作させるには、8ピンDFNパッケージのLTC6363を使用します。

## アプリケーション情報

## A/Dコンバータとのインタフェース

A/Dコンバータを駆動するときは、LTC6363の出力とA/Dコンバータの入力の間を受動フィルタを追加してください。アプリケーションによっては、単一ポールのRCフィルタで十分なことがよくあります。A/Dコンバータのサンプリング過程では、A/Dコンバータのサンプリング・コンデンサのスイッチングによって電荷の過渡現象が発生します。これにより、アンプとサンプリング・コンデンサの間を電荷が移動するときに、アンプの出力で瞬間的に高周波電流パルスが発生します。入力信号の有効な表現を得るには、収集期間が終了する前にアンプがこの負荷トランジェントから回復して安定状態に戻る必要があります。ドライバの出力とA/Dコンバータの入力に接続されたRC回路網は、このサンプリング時トランジェントを減結合します(図5を参照)。この容量はサンプリング過程に大量の電荷を供給する役割を果たし、LTC6363の出力に取り付けた2本の抵抗は、A/Dコンバータから注入された電荷を抑制して減衰させるために使用されます。さらに、RCフィルタの帯域幅は、広帯域の出力ノイズを制限します。

適切なフィルタの選択は個別のA/Dコンバータによって異なりますが、フィルタ部品の値を選択する場合には以下の手順を推奨します。入力信号に対して適切なRC時定数を選択することから始めます。一般に、時定数を長くするとSNRは改善されますが、セトリング時間が長くなります。出力トランジェントを20ビット精度まで完全に安定化するには、RC時定数のほぼ14倍の時間がかかります。抵抗値を選択するときは、デカップリング回路網の抵抗を $10\Omega$ 以上にする必要があることを忘れないでください。これらの抵抗はLTC6363の出力を負荷容量から減結合する役割も果たしていることに注意してく

ださい。抵抗値が大きすぎるとセトリング時間が不十分になります。抵抗値が小さすぎるとサンプリング過程の負荷トランジェントを十分に抑制できず、セトリングに要する時間が長くなります。歪みを最小限に抑えるには、COG積層セラミック・コンデンサなど、誘電吸収の小さいコンデンサを選択してください。一般に、コンデンサの値が大きいと固定非線形充電のキックバックが減衰しますが、コンデンサの値が非常に大きくと目的の入力周波数でドライバに重い負荷がかかるので、ドライバで歪みが発生します。入力振幅が小さいと、ドライバでの負荷処理の要求が減少するので、フィルタ・コンデンサの値を大きくすることができます。この特性は、特定のA/Dコンバータに対する微分非線形充電のキックバックが特定の入力振幅に依存することによって制限される場合があります。

アプリケーションによっては、A/Dコンバータの入力に直列抵抗を配置すると歪み性能がさらに改善することがあります。これらの直列抵抗はA/Dコンバータのサンプリング・コンデンサとの組み合わせにより、潜在的なグラウンド・バウンスなど、高速サンプリングによる外乱を減衰させる役割を果たします。さらに、これらの抵抗は、ドライバ出力まで伝播してしまう残留フィルタ・グリッチの立ち上がり時間を制限します。可能性があるグリッチ伝播の立ち上がり時間をドライバの小信号帯域幅の範囲内に制限すると、外乱の少ない出力セトリングが可能になります。

LTC6363の特定のアプリケーションがLTC2378-20 SAR ADCを駆動する場合の、RCフィルタの推奨部品値を図5に示します。これらの部品の値は最適な歪み性能とノイズ性能が得られるように選択されています。

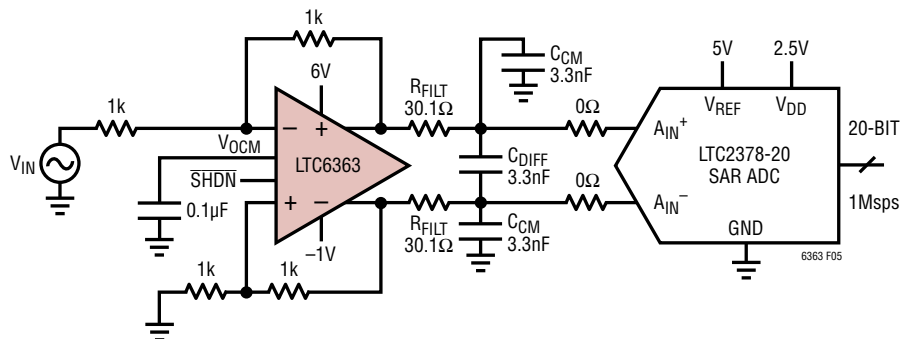
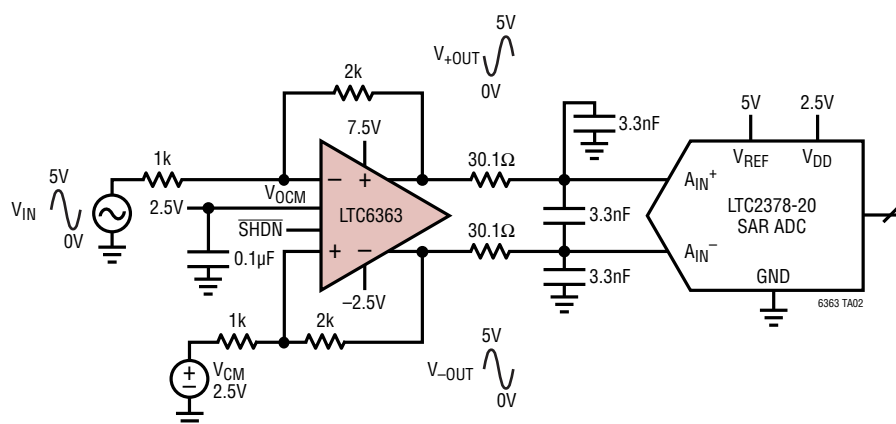


図5. LTC2378-20 SAR ADCを駆動するための推奨インタフェース解決策

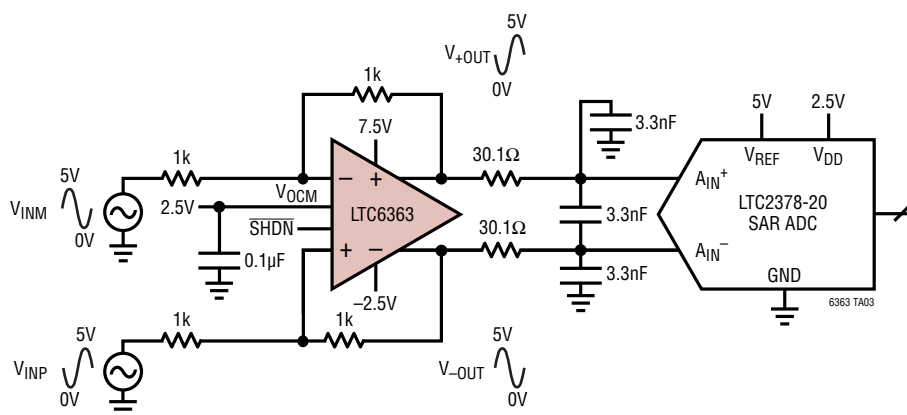


## 標準的応用例

2.5Vを基準にした5Vp-pの入力を $A_V = 2$ の利得でシングルエンドから差動に変換してA/Dコンバータを駆動



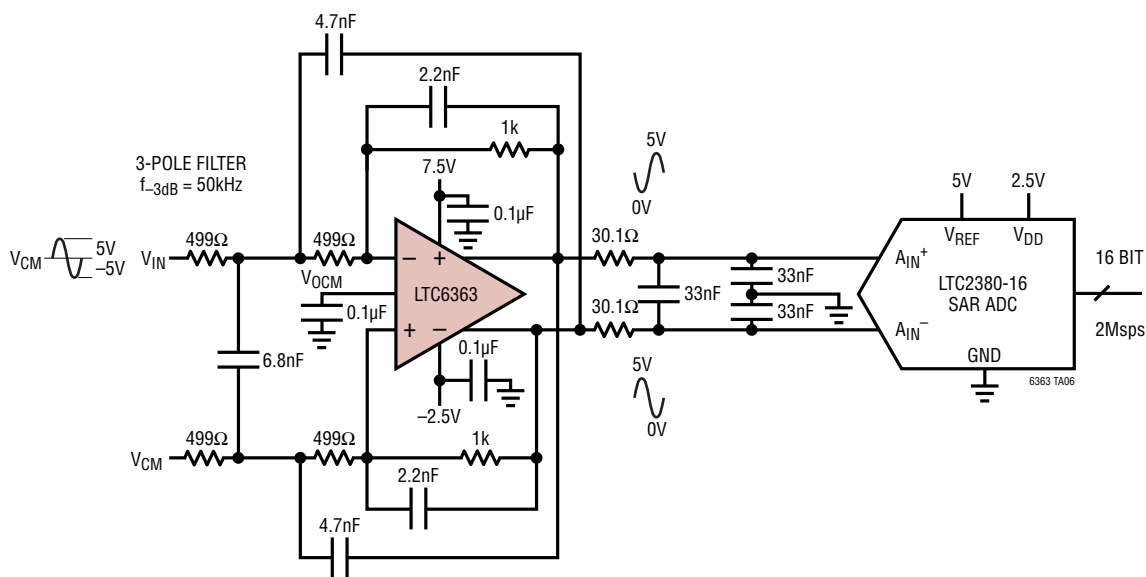
$\Delta V_{IN} = 10V_{p-p}$  および  $A_V = 1$  という利得でA/Dコンバータを差動で駆動



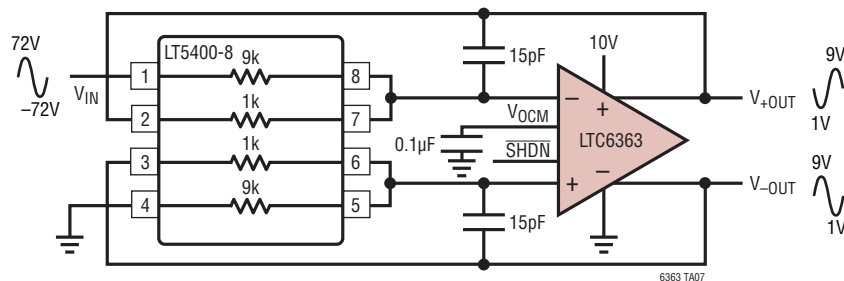


標準的応用例

ローパス・フィルタ/ドライバとして使用するLTC6363。10V<sub>p-p</sub>のシングルエンド入力、SAR A/Dコンバータを駆動



4回路入りの整合した抵抗回路網であるLT<sup>®</sup>5400を使用した $A_V = 1/9$ の差動構成

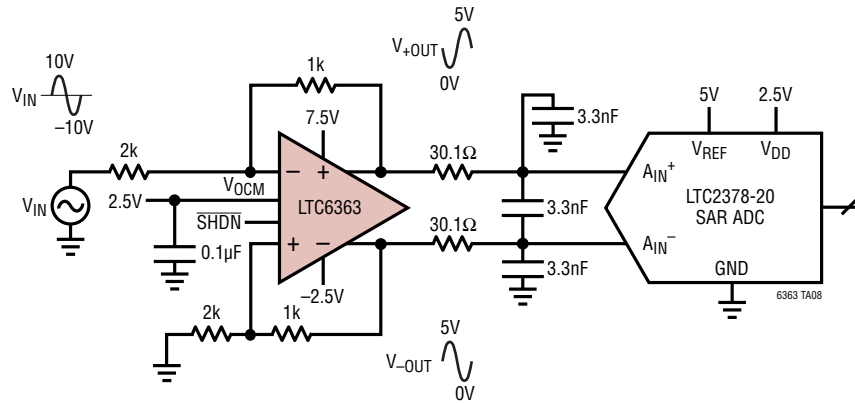






## 標準的応用例

グラウンドを基準にした20V<sub>p-p</sub>の入力をA<sub>V</sub> = 0.5の利得でシングルエンドから差動に変換してA/Dコンバータを駆動



## 関連製品

製品番号	説明	注釈
<b>完全差動アンプ</b>		
LTC6362	高精度、低消費電力、レール・トゥ・レール入出力、差動オペアンプ/SAR ADCドライバ	1mA、1kHzでの歪み: -116dBc、8V <sub>p-p</sub> 出力
LTC1992/LTC1992-X	3MHz~4MHzの完全差動入出力アンプ	帰還抵抗を内蔵(利得 = 1、2、5、10)
LT1994	低ノイズ、低歪みの70MHz完全差動入出力アンプ/ドライバ	13mA、1MHzでの歪み: -94dBc、2V <sub>p-p</sub> 出力
<b>オペアンプ</b>		
LT6350	低ノイズ、シングルエンドから差動へのコンバータ/ADCドライバ	4.8mA、100kHzでの歪み: -97dBc、4V <sub>p-p</sub> 出力
LTC6246/LTC6247/ LTC6248	シングル/デュアル/クワッド180MHz、レール・トゥ・レール低消費電力オペアンプ	アンプ1回路あたりの静止電流: 1mA、4.2nV/√Hz
LTC6360	真のゼロ出力を備えた超低ノイズの1GHzシングルエンドSAR ADCドライバ	13.6mA、HD2/HD3 = -103dBc/-109dBc (40kHz)、4V <sub>p-p</sub> 出力
<b>整合した抵抗回路網</b>		
LT5400	高精度の整合したクワッド抵抗回路網	比率 = 1:1、1:4、1:5、1:9、1:10
<b>A/Dコンバータ</b>		
LTC2378-20	INLが0.5ppmの20ビット、1Msps、低消費電力SAR A/Dコンバータ	2.5V電源、差動入力、SNR: 104dB、入力範囲: ±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2379-18/LTC2378-18 LTC2377-18/LTC2376-18	18ビット、1.6Msps/1Msps/500ksps/250kspsシリアル、低消費電力ADコンバータ	2.5V電源、差動入力、SNR: 101.2dB、入力範囲: ±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2380-16/LTC2378-16 LTC2377-16/LTC2376-16	16ビット、2Msps/1Msps/500ksps/250kspsシリアル、低消費電力A/Dコンバータ	2.5V電源、差動入力、SNR: 96.2dB、入力範囲: ±5V、DGC、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2393-16/LTC2392-16/ LTC2391-16	16ビット、1Msps/500ksps/250kspsパラレル/シリアルA/Dコンバータ	5V電源、差動入力、SNR: 94dB、入力範囲: ±4.096V、7mm×7mm LQFP-48およびQFN-48パッケージのピン互換ファミリ
LTC2383-16/LTC2382-16/ LTC2381-16	16ビット、1Msps/500ksps/250kspsシリアル、低消費電力ADC	2.5V電源、差動入力、SNR: 92dB、入力範囲: ±2.5V、MSOP-16および4mm×3mm DFN-16パッケージのピン互換ファミリ
LTC2355-14/LTC2356-14	14ビット、3.5MspsシリアルA/Dコンバータ	3.3V電源、1チャンネル、単極性/双極性、18mW、MSOP-10パッケージ
LTC2366	12ビット、3MspsシリアルADC	電源: 2.35V~3.6V、6ピンおよび8ピンTSOT-23パッケージ
LTC2162/LTC2161/ LTC2160	16ビット、65/40/25Msps低消費電力ADC	1.8V電源、差動入力、SNR: 77dB、入力範囲: 2V <sub>p-p</sub> 、7mm×7mm QFN-48パッケージのパイプライン型A/Dコンバータ

6363f