

トリプル10A 降圧 DC/DC μ Module レギュレータ

特長

- 独立した3つの10A DC出力電流レギュレータ・チャンネル
- 入力電圧範囲: 4.7V ~ 16V
- 外部5Vバイアス使用時は 2.375V ~ 16V
- $V_{OUT1,2}$ の電圧範囲: 0.8V ~ 1.8V
- V_{OUT3} の電圧範囲: 0.8V ~ 5.5V
- 全DC出力電圧誤差: 最大 $\pm 1.5\%$
- 電流モード制御/高速トランジェント応答
- 周波数同期
- 出力過電圧保護および過電流保護
- V_{OUT1} および V_{OUT2} で電流分担可能なマルチフェーズ動作
- 汎用の温度モニタ
- ソフトスタート/電圧トラッキング
- パワーグッド・モニタ
- 15mm \times 15mm \times 5.01mm BGA パッケージ

アプリケーション

- 通信機器、ネットワーク機器および産業用機器
- 高密度ポイントオプロード・レギュレーション

概要

LTM[®]4633 μ Module[®] (マイクロモジュール)レギュレータは、3つの完全な10Aスイッチング・モードDC/DCコンバータを1つの小型パッケージにまとめたものです。スイッチング・コントローラ、パワーFET、インダクタ、およびほとんどの支持部品がパッケージに搭載されています。LTM4633の3つのレギュレータは、4.7V ~ 16Vまたは2.375V ~ 16V (外部5Vバイアス使用時)の入力レールで動作します。 V_{OUT1} と V_{OUT2} の出力電圧範囲は0.8V ~ 1.8Vですが、 V_{OUT3} の出力電圧範囲は0.8V ~ 5.5Vです。各出力電圧は1本の外付け抵抗で設定します。

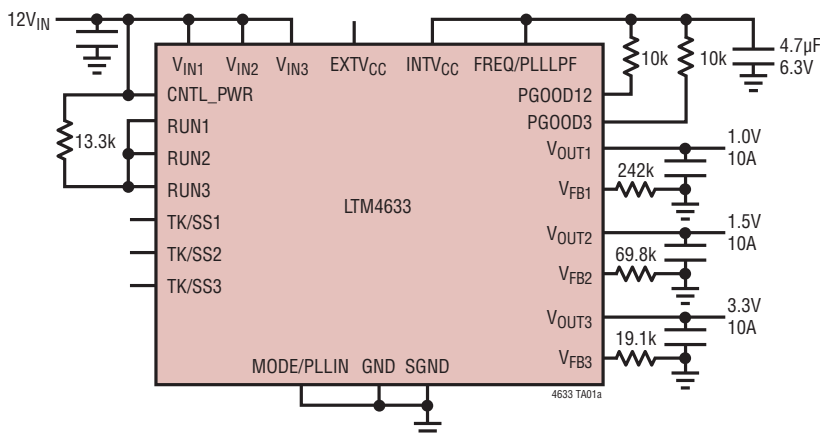
高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。このデバイスは、周波数同期、 V_{OUT1} および V_{OUT2} のマルチフェーズ並列動作、ソフトスタート、および出力電圧トラッキングによる電源レール・シーケンシングをサポートします。

フォルト保護機能には、過電圧保護、過電流保護、および温度モニタが含まれます。この電源モジュールは、省スペースで熱特性が改善された15mm \times 15mm \times 5.01mm BGAパッケージで供給されます。LTM4633は無鉛仕上げでRoHSに準拠しています。

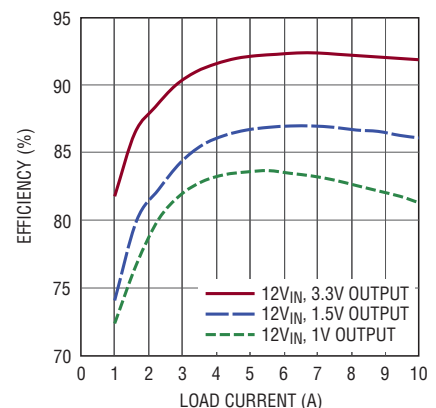
LT、LT、LTC、LTM、 μ Module、PolyPhase、Burst Mode、Linear Technology および リニアのロゴはリアテクノロジー社の登録商標です。PowerPath および LTpowerCAD はリアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、5705919、5929620、6100678、6144194、6177787、6304066、6580258、8163643を含む米国特許により保護されています。その他に出願中の特許があります。

標準的応用例

入力12V、出力1.0V、1.5V、および3.3Vのレギュレータ



効率と負荷電流



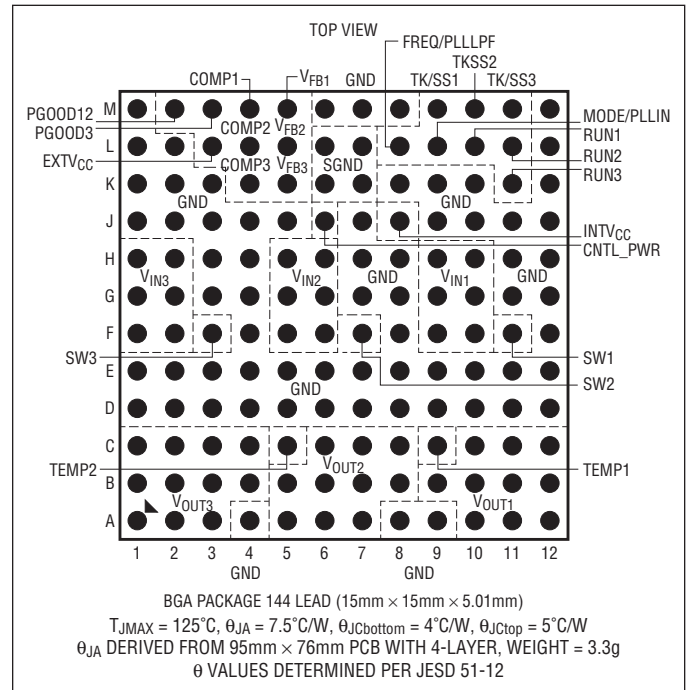
LTM4633

絶対最大定格

(Note 1)

CNTL_PWR	-0.3V ~ 18V
V _{IN1} , V _{IN2} , V _{IN3}	-0.3V ~ 18V
V _{OUT1} , V _{OUT2}	-0.3V ~ 2.2V
V _{OUT3}	-0.3V ~ 5.5V
スイッチ電圧 (SW1, SW2, および SW3)	-1V ~ 18V
MODE/PLLIN, TK/SS1, TK/SS2, TK/SS3, FREQ/PLLLPF, V _{FB1} , V _{FB2} , V _{FB3}	-0.3V ~ INTV _{CC}
COMP1, COMP2, COMP3 (Note 6)	-0.3V ~ INTV _{CC}
RUN1, RUN2, RUN3, INTV _{CC} , EXTV _{CC} , PGOOD12, PGOOD3	-0.3V ~ 6V
TEMP1, TEMP2	-0.3V ~ 0.8V
INTV _{CC} のピーク出力電流	75mA
動作接合部温度範囲 (Note 2)	-55°C ~ 125°C
保存温度範囲	-55°C ~ 125°C
半田リフローのピーク・ボディ温度	245°C

ピン配置



発注情報

無鉛仕上げ	トレイ	製品マーキング*	パッケージ	温度範囲 (Note 2)
LTM4633EY#PBF	LTM4633EY#PBF	LTM4633Y	144-Lead (15mm × 15mm × 5.01mm) BGA	-40°C to 125°C
LTM4633IY#PBF	LTM4633IY#PBF	LTM4633Y	144-Lead (15mm × 15mm × 5.01mm) BGA	-40°C to 125°C
LTM4633MPY#PBF	LTM4633MPY#PBF	LTM4633Y	144-Lead (15mm × 15mm × 5.01mm) BGA	-55°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。

この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/>をご覧ください。

電気的特性 ●は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。
各レギュレータ・チャンネルの標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN}	Input DC Voltage	CNTL_PWR Powered from Separate Supply (5V to 16V Range)	●	2.375	16	V	
		CNTL_PWR Powered Tied to V_{IN} Supply	●	4.7	16	V	
$V_{OUT(RANGE)}$	Output Voltage Range V_{OUT1} , V_{OUT2} Output Voltage Range V_{OUT3}		●	0.8	1.8	V	
			●	0.8	5.5	V	
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load, V_{OUT1} , V_{OUT2} , V_{OUT3}	$C_{IN} = 22\mu\text{F} \times 3$, $C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, $R_{FB} = 69\text{k}$, MODE/PLLIN = 0V, $V_{IN} = 4.7\text{V}$ to 16V, $I_{OUT} = 0\text{A}$ to 10A (Note 4)	●	1.477	1.50	1.523	V

入力の仕様

V_{RUN}	RUN1, RUN 2, RUN 3 Pin ON Threshold	V_{RUN} Rising		1.15	1.3	1.4	V
$V_{RUN(HYS)}$	RUN Pin Hysteresis			175			mV
$I_{Q(VIN)}$	Input Supply Bias Current Each Channel	$V_{OUT} = 1.5\text{V}$, Burst Mode Operation $V_{OUT} = 1.5\text{V}$, Pulse-Skipping Mode $V_{OUT} = 1.5\text{V}$, Switching Continuous Shutdown, RUN = 0V			0.5		mA
					1		mA
					45		mA
					50		μA
$I_{S(VIN)}$	Input Supply Current Each Channel	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 10\text{A}$		1.5			A

出力の仕様

$I_{OUT(DC)}$	Output Continuous Current Range Each Channel	$V_{OUT} = 1.5\text{V}$ (Note 4)		0	10		A
$\frac{\Delta V_{OUT(LINE)}}{V_{OUT}}$	Line Regulation Accuracy per Channel	$V_{OUT} = 1.5\text{V}$, V_{IN} from 2.375V to 16V $I_{OUT} = 0\text{A}$, CNTL_PWR = 12V	●		0.015	0.02	%/V
$\frac{\Delta V_{OUT(LOAD)}}{V_{OUT}}$	Load Regulation Accuracy per Channel	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 10A (Note 4)	●		0.3	0.5	%
$V_{OUT(AC)}$	Output Ripple Voltage per Channel	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, $V_{OUT} = 1.5\text{V}$			15		mV
$\Delta V_{OUT(START)}$	Turn-On Overshoot per Channel	$C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$			20		mV
t_{START}	Turn-On Time per Channel	$C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, No Load, TK/SS = 0.01 μF			6		ms
V_{OUTLS}	Peak Deviation for Dynamic Load per Channel	Load:0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, $V_{OUT} = 1.5\text{V}$ Typical Bench Data			100		mV
t_{SETTLE}	Settling Time for Dynamic Load Step per Channel	Load:0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic $\times 3$, $V_{OUT} = 1.5\text{V}$ Typical Bench Data			40		μs
$I_{OUT(PK)}$	Output Current Limit per Channel	$V_{OUT} = 1.5\text{V}$			13		A

制御部の仕様

V_{FB}	Voltage at V_{FB} Pin per Channel	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$ $I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	●	0.792	0.80	0.808	V
				0.794	0.80	0.806	V
I_{FB}	Current at V_{FB} Pin per Channel	(Note 3)			-10	-50	nA
V_{OVL}	Feedback Overvoltage Lockout per Channel		●	0.84	0.86	0.88	V
$I_{TK/SS}$	Track Pin Soft-Start Pull-Up Current per Channel	TK/SS = 0V		1.1	1.5	1.9	μA
$t_{ON(MIN)}$	Minimum On-Time	(Note 3)			90		ns
Max DC	Maximum Duty Cycle	2.375V to 2V at 10A, 5.5V to 5V at 0A (Note 6)			100		%

LTM4633

電気的特性 ●は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。
各レギュレータ・チャンネルの標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
R _{FBI}	Resistor Between V _{OUT} and V _{FB} Pins		60	60.4	60.8	k Ω
V _{PGOOD}	PGOOD Trip Level PGOOD12 PGOOD3	V _{FB} With Respect to Set Output V _{FB} Ramping Negative V _{FB} Ramping Positive		-7.5 7.5		% %
V _{PGL}	PGOOD Voltage Low	I _{PGOOD} = 2mA		0.1	0.3	V
INTV_{CC} リニア・レギュレータ						
V _{INTVCC}	Internal V _{CC} Voltage	6V < V _{IN} < 16V	4.8	5	5.2	V
V _{INTVCC} Load Reg	INTV _{CC} Load Regulation	I _{CC} = 0mA to 50mA		0.5		%
V _{EXTVCC}	EXTV _{CC} Switchover Voltage	Float MODE/PLLIN EXTV _{CC} Ramping Positive ●	4.5	4.7		V
V _{LDO EXT}	EXTV _{CC} Voltage Drop	I _{CC} = 20mA, V _{EXTVCC} = 5V		30	75	mV
V _{LDOHYS}	EXTV _{CC} Hysteresis			200		mV
発振器とフェーズロック・ループ						
f _{SYNC}	SYNC Capture Range	Clock Input Duty Cycle = 50%	600		750	kHz
f _S	Switching Frequency	V _{FREQ} /PLLLPF = INTV _{CC}	700	750	800	kHz
R _{MODE/PLLIN}	MODE/PLLIN Input Resistance			250		k Ω
V _{IH(MODE/PLLIN)}	Clock Input Level High		2.0			V
V _{IL(MODE/PLLIN)}	Clock Input Level Low				0.8	V
Clock Phase	V _{OUT2} to V _{OUT1} Phase V _{OUT3} to V _{OUT2} Phase V _{OUT1} to V _{OUT3} Phase	V _{FREQ} /PLLLPF = 1.2V (Note 3)		120 120 120		Deg Deg Deg
V _{TEMP1,2}	Temperature Diode Forward Voltage	I _{TEMP} = 100 μ A at 25 $^\circ\text{C}$		0.598		V
TC V _{TEMP}	Temperature Coefficient			-2.0		mV/ $^\circ\text{C}$

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4633は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4633Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の内部動作温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTM4633Iは、 -40°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。LTM4633MPは、 -55°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: ウェハ・レベルで全数テストされる。

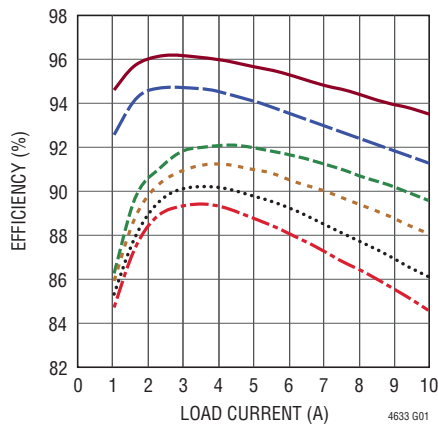
Note 4: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のデレーティング曲線を参照。

Note 5: 設計により保証されている。

Note 6: 高デューティ・サイクルの設計回路は、温度上昇の最大値と周囲温度状態でのデレーティングに基づいて検証する必要がある。

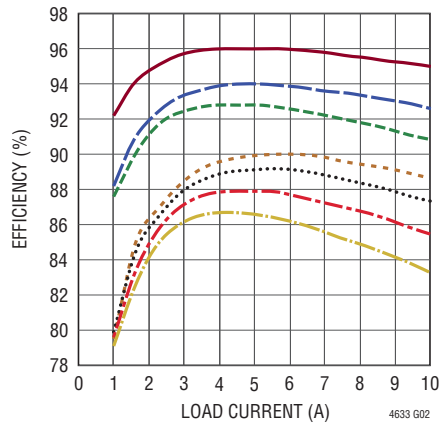
標準的性能特性

5V 入力の効率



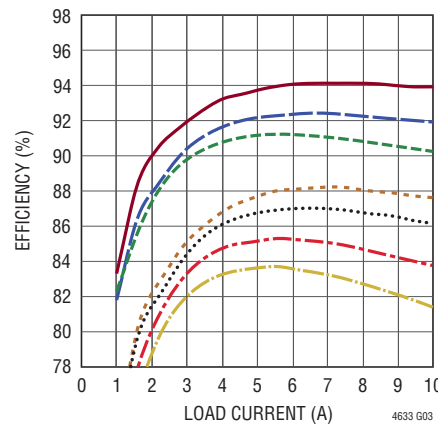
4633 G01
 — 5V_{IN} TO 3.3V (700kHz) — 5V_{IN} TO 1.5V (700kHz)
 — 5V_{IN} TO 2.5V (700kHz) — 5V_{IN} TO 1.2V (700kHz)
 — 5V_{IN} TO 1.8V (700kHz) — 5V_{IN} TO 1V (700kHz)

8V 入力の効率



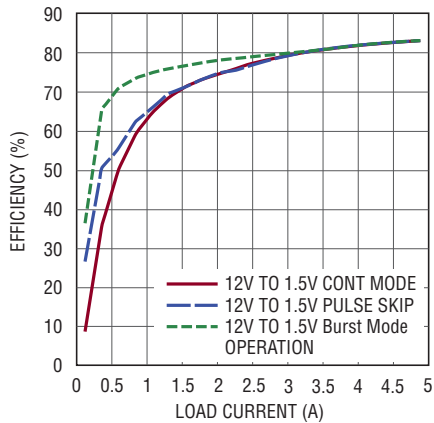
4633 G02
 — 8V_{IN} TO 5V (700kHz) — 8V_{IN} TO 1.5V (700kHz)
 — 8V_{IN} TO 3.3V (700kHz) — 8V_{IN} TO 1.2V (700kHz)
 — 8V_{IN} TO 2.5V (700kHz) — 8V_{IN} TO 1V (700kHz)
 — 8V_{IN} TO 1.8V (700kHz)

12V 入力の効率



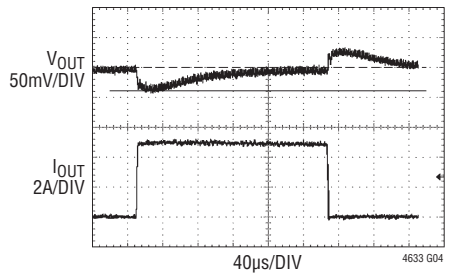
4633 G03
 — 12V_{IN} TO 5V (700kHz) — 12V_{IN} TO 1.5V (700kHz)
 — 12V_{IN} TO 3.3V (700kHz) — 12V_{IN} TO 1.2V (700kHz)
 — 12V_{IN} TO 2.5V (700kHz) — 12V_{IN} TO 1V (700kHz)
 — 12V_{IN} TO 1.8V (700kHz)

軽負荷時の効率



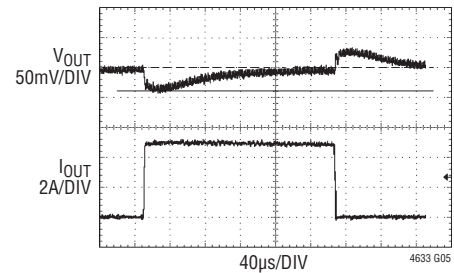
— 12V TO 1.5V CONT MODE
 - - 12V TO 1.5V PULSE SKIP
 ···· 12V TO 1.5V Burst Mode OPERATION

12V 入力、1V 出力の
負荷ステップ応答



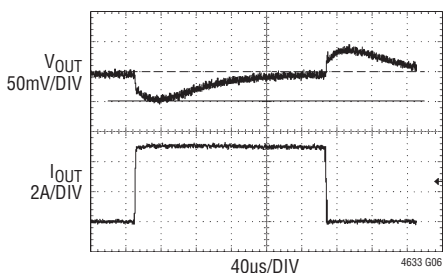
4633 G04
 $C_{FF} = 220\text{pF}$ 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

12V 入力、1.2V 出力の
負荷ステップ応答



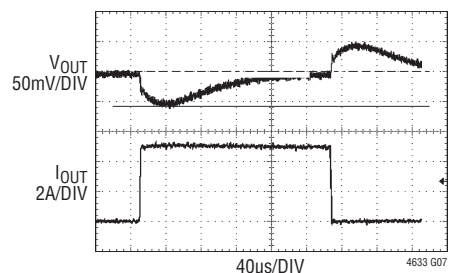
4633 G05
 $C_{FF} = 220\text{pF}$ 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

12V 入力、1.5V 出力の
負荷ステップ応答



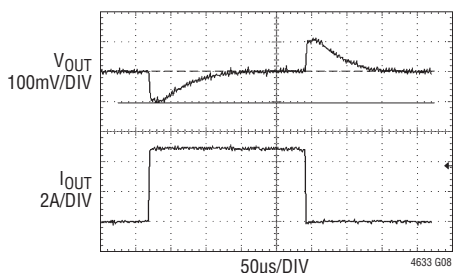
4633 G06
 $C_{FF} = 220\text{pF}$ 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

12V 入力、1.8V 出力の
負荷ステップ応答



4633 G07
 $C_{FF} = 220\text{pF}$ 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

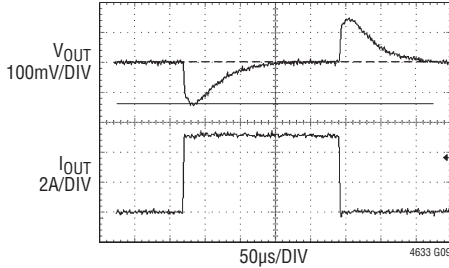
12V 入力、2.5V 出力の
負荷ステップ応答



4633 G08
 $C_{FF} = 100\text{pF}$ 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}$

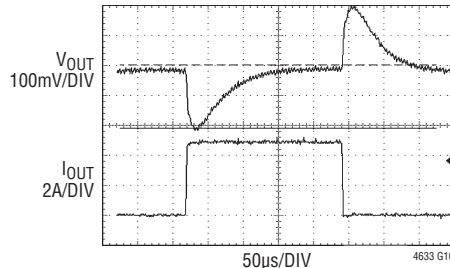
標準的性能特性

**12V 入力、3.3V 出力の
負荷ステップ応答**



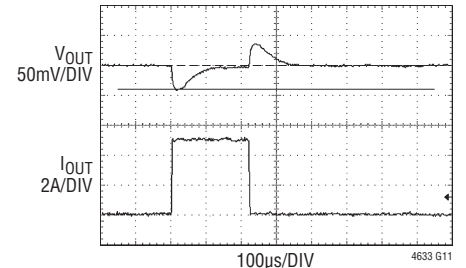
$C_{FF} = 100\text{pF}$, 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}$

**12V 入力、5V 出力の
負荷ステップ応答**



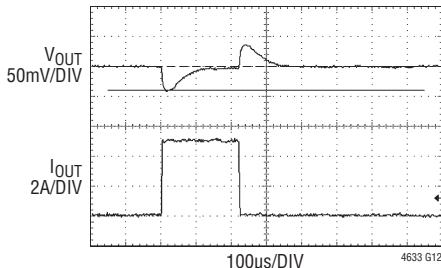
$C_{FF} = 100\text{pF}$, 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}$

**3.3V 入力、1V 出力の
負荷ステップ応答**



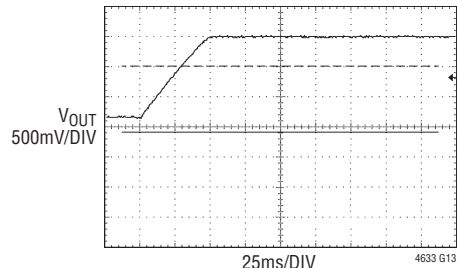
$C_{FF} = \text{NONE}$, 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

**3.3V 入力、1.8V 出力の
負荷ステップ応答**



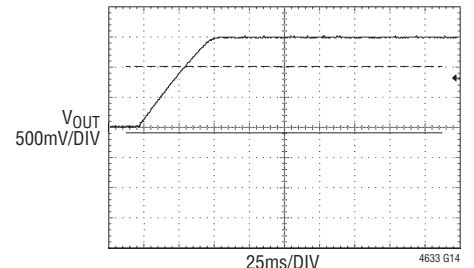
$C_{FF} = \text{NONE}$, 0A TO 5A LOAD STEP AT 5A/ μs
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

**12V 入力、1.5V 出力、
無負荷時の起動**



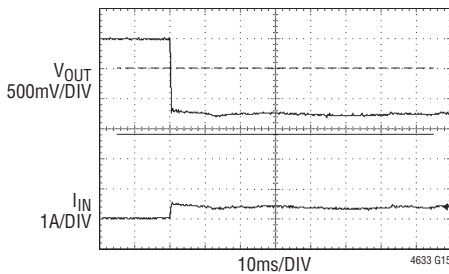
TK/SS CAPACITOR = 0.1 μF
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

**12V 入力、1.5V 出力、
全負荷時の起動**

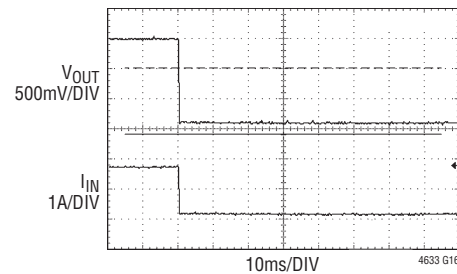


TK/SS CAPACITOR = 0.1 μF
 $C_{OUT} = 2 \times 100\mu\text{F CERAMIC}, 1 \times 470\mu\text{F POSCAP}$

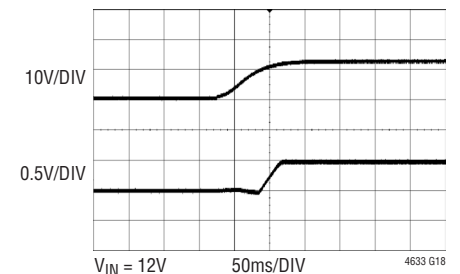
**12V 入力、1.5V 出力、
無負荷時の短絡**



12V 入力、1.5V 出力、10A 負荷短絡



プリバイアス出力までの起動



$V_{IN} = 12\text{V}$
 $V_{OUT} = 1\text{V}$
PRE-BIASED AT 500mV

ピン機能



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトを確認してください。

GND (A4、A8～A9、D1～D12、E1～E12、F4、F8、F12、G3～G4、G7～G8、G11～G12、H3～H4、H7～H8、H11～H12、J1～J5、J7、J9～J12、K1～K3、K8～K10、K12、L1～L2、L12、M1、M6～M8、M12) : 入力帰路と出力帰路の両方のグラウンド・ピン。すべてのグラウンド・ピンはデバイスの下にある広い銅箔領域に接続する必要があります。

VOUT1、VOUT2、VOUT3 (A10～A12、B9～B12、およびC10～C12)、(A5～A7、B5～B8、C6～C8)、(A1～A3、B1～B4、C1～C4) : 電源の出力ピン。出力負荷は、これらのピンとGNDピンの間にかかるようにしてください。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。表5を参照してください。

TEMP1 および TEMP2 (C9、C5) : VBE 接合電圧の温度変化をモニタする2つの内蔵温度検出ダイオード。PNPトランジスタに接続されているこれら2つの温度検出ダイオードは、それぞれチャンネル1とチャンネル2の中間、およびチャンネル2とチャンネル3の中間に配置されています。「アプリケーション情報」セクションおよび図19の例を参照してください。

VIN1、VIN2、VIN3 (F9～F10、G9～G10、H9～H10)、(F5～F6、G5～G6、H5～H6)、(F1～F2、G1～G2、H1～H2) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはVINピンとGNDピンの間に直接配置することを推奨します。VINの経路をすべて結合して1つの電源から供給しても、個々の電源から供給してもかまいません。CNTL_PWRピンを4.7V～16Vの範囲内で電源から独立してバイパスすれば、VINの経路は最小2.375Vまで動作できます。「アプリケーション情報」のセクションを参照してください。

SW1 (F11)、SW2 (F7)、SW3 (F3) : スイッチング波形をモニタするための各レギュレータ・チャンネルの内部スイッチ・ノード。これらのピンにRCスナバ回路を配置すればスイッチ・ノードのリングング・ノイズを取り除くことができます。

CNTL_PWR (J6) : 内部コントローラおよびMOSFETドライバに電力を供給する内部バイパスLDOの入力電源。このピンは4.7V～16Vの入力電源電圧範囲に接続します。CNTL_PWRの電圧が5.5V以下の場合、INTV_{CC}ピンをCNTL_PWRに接続して効率を最適化する必要があります。CNTL_PWRの電圧が5.5Vより高い場合は、INTV_{CC}に推奨のデカップリング・コンデンサを接続してフロート状態のままにしておきます。複数の入力電源を使用する場合は、4.7V～16Vの範囲内で最も低い電圧の入力電源を選択してCNTL_PWRピンの電源にします。こうすると内部での電力損失が少なくなり、効率が向上します。

INTV_{CC} (J8) : 内部コントローラ回路に電力を供給する内部バイパスLDOの出力。4.7 μ Fのセラミック・コンデンサをグラウンドに接続してデカップリングします。CNTL_PWRの電圧が5.5V以下の場合、INTV_{CC}ピンをCNTL_PWRに接続して効率を最適化します。CNTL_PWRの電圧が5.5Vより高い場合は、INTV_{CC}をフロート状態のままにしておきます。「アプリケーション情報」のセクションを参照してください。

SGND (K6～K7、L6～L7) : 信号グラウンドの接続ピン。モジュール内の信号グラウンド接続ピンは、内部の2.2 Ω 抵抗により、通常の電源グラウンド(GND)と分離されています。これにより、設計者はレギュレータ・チャンネルの出力の外付け出力コンデンサ近くのGNDに信号グラウンド・ピンを近づけて接続することができます。内部の小信号帰還回路全体がSGNDを基準にしているので、優れた出力レギュレーションが可能になります。「アプリケーション情報」セクションの推奨レイアウトを参照してください。

EXTV_{CC} (L3) : 外部バイパス電源入力。EXTV_{CC}の電圧が4.7Vより高い場合、内部バイパスLDOは常にバイパスされます。このピンの電圧が決して6Vを超えないようにすることと、CNTL_PWRの電圧がEXTV_{CC}の電圧より常時高くなるようにして、内部バイパスLDOでの逆極性を防止します。使用する場合は1 μ Fのコンデンサをグラウンドに接続し、使用しない場合はフロート状態のままにします。チャンネル3で5V出力を発生する場合は、5V出力をこのピンに接続して効率を向上できます。

ピン機能

FREQ/PLLLPF (L8) : 周波数設定ピンおよびPLLローパス・フィルタ・ピン。このピンをDC電圧で駆動して、動作周波数を設定します。通常、このピンはINTV_{CC}に単に接続して750kHzの標準動作周波数を設定します。このピンに1.4VのDC電圧を印加すると周波数は600kHzに設定され、1.6Vを印加すると700kHzに設定されます。外部クロックを使用する場合には、FREQ/PLLLPFピンにDC電圧を印加しないようにする必要があります。このピンはフロート状態にする必要があります。フロート状態では、内部ループ・フィルタに対して適切な内部補償が行われます。V_{OUT1,2,3} ≤ 1.5Vの場合は600kHzを使用し、V_{OUT1,2,3} ≥ 1.5Vの場合は700kHz以上を使用します。これらの周波数に設定することにより、効率が最適化され、1V未満の出力電圧での最小オン時間の問題が解消されます。「アプリケーション情報」のセクションを参照してください。

MODE/PLLIN (L9) : 強制連続モード、Burst Modeまたはパルス・スキップ・モードの選択ピンおよび位相検出器への外部同期入力ピン。すべてのチャンネルを強制的に連続モード動作に設定するには、このピンをSGNDに接続します。パルス・スキップ・モード動作をイネーブルするにはINTV_{CC}に接続します。このピンをフロート状態にしておくとBurst Mode動作がイネーブルされます。このピンにクロックを入力すると、コントローラは連続動作モードを強制され、内部発振器に同期します。

RUN1, RUN2, RUN3 (L10, L11, K11) : 実行制御入力。いずれかのRUNピンの電圧が1.3Vを超えると、該当する特定のチャンネルがオンします。ただし、これらのRUNピンのいずれかを強制的に1.2V未満にすると、該当のチャンネルはシャットダウンします。各RUNピンにはグラウンドとの間に10kの抵抗が内蔵されています。この抵抗を入力電圧への外付けプルアップ抵抗と組み合わせて使用すると、該当チャンネルのUVLOを設定したり、単にそのチャンネルをオンしたりすることができます。RUNピンの最大電圧は6Vです。「アプリケーション情報」のセクションを参照してください。

PGOOD12, PGOOD3 (M2, M3) : 出力電圧のパワーグッド・インジケータは、V_{OUT1}とV_{OUT2}は結合されており、V_{OUT3}は分かれています。オープン・ドレインのロジック出力で、出力電圧がレギュレーション・ポイントの±7.5%以内になると、グラウンドに引き下げられます。

COMP1, COMP2, COMP3 (M4, L4, K4) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータのしきい値はこの制御電圧に応じて増加します。LTM4633のレギュレータ・チャンネルは、適正な安定性を確保するためにすべて内部で補償されています。COMP1とCOMP2を接続すると20AのPolyPhase®並列動作が可能です。「アプリケーション情報」のセクションを参照してください。

VFB1, VFB2, VFB3 (M5, L5, K5) : 3つのチャンネルのそれぞれのエラーアンプの負入力。これらの各ピンは、60.4kの高精度抵抗により内部でそれぞれの出力に接続されています。個々のV_{FB}ピンとグラウンドの間に抵抗を追加して、異なる出力電圧を設定することができます。PolyPhase動作では、VFB1ピンとVFB2ピンを結線することにより、最大20Aの並列動作が可能です。詳細については、「アプリケーション情報」のセクションを参照してください。

TK/SS1, TK/SS2, TK/SS3 (M9, M10, M11) : 出力電圧トラッキングおよびソフトスタートの入力ピン。特定の1チャンネルをマスターとして構成すると、このピンとグラウンドの間にコンデンサを接続することにより、マスター・チャンネルの出力電圧のランプ・レートを設定できます。チャンネルをスレーブとして構成すると、マスター・チャンネルのV_{FB}の電圧が抵抗分割器によって再現され、このピンに加わります。1.5μAの内部ソフトスタート電流がソフトスタート・コンデンサを充電しています。デュアル出力(2+1)モードでは、TK/SS1とTK/SS2を外部で短絡する必要があります。

ブロック図

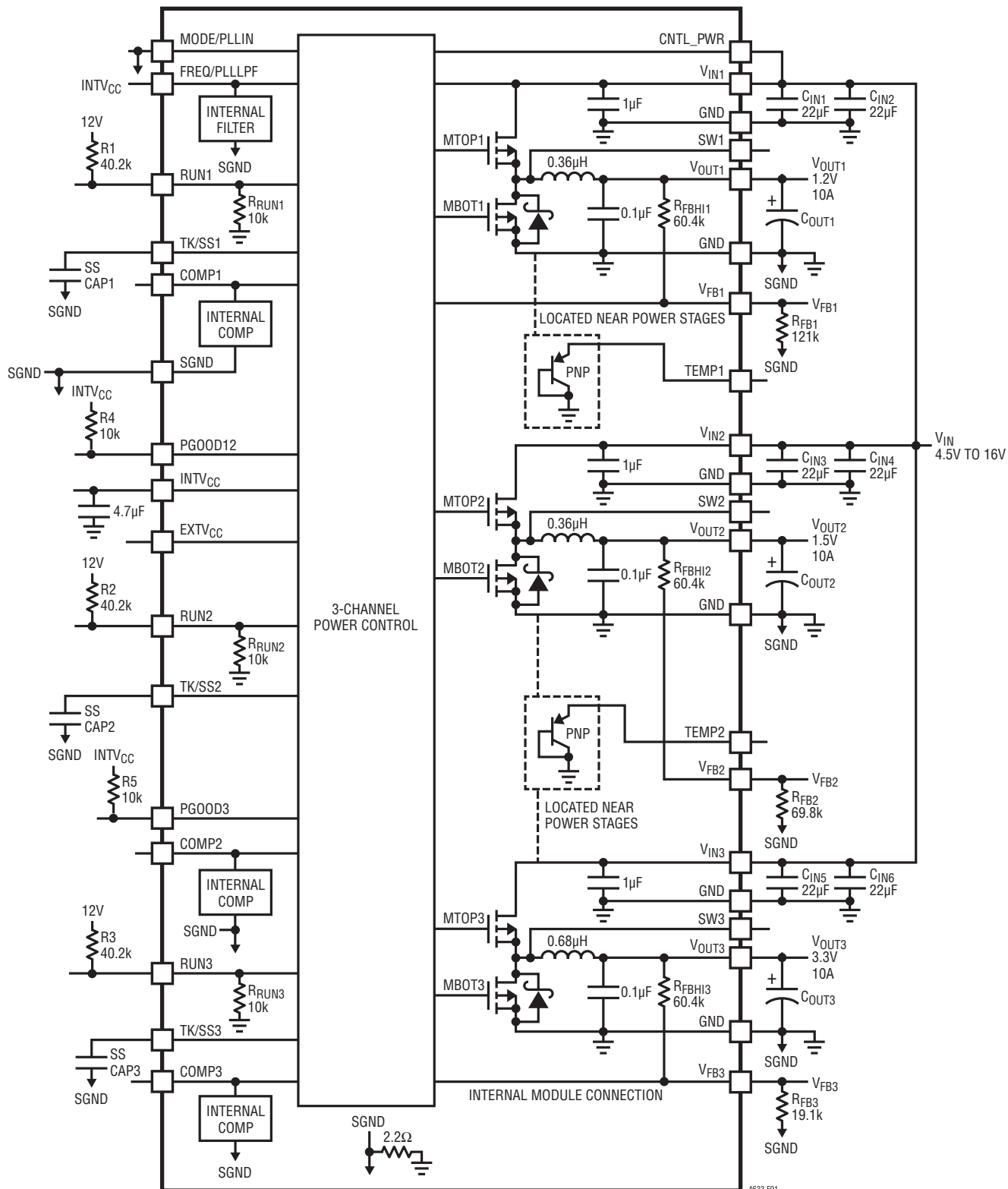


図1. LTM4633の簡略ブロック図

動作

電源モジュールの概要

LTM4633は、高性能トリプル出力の非絶縁型スイッチング・モードDC/DC電源です。数個の入力コンデンサと出力コンデンサを外付けするだけで1つの出力につき10Aの出力を供給できます。このモジュールは、外付け抵抗によりDC0.8V～1.8Vの範囲でプログラム可能な高精度の安定化出力電圧(V_{OUT1} および V_{OUT2})を供給します。また、CNTL_PWRピンに制御バイアス電圧を印加する場合は2.375V～16Vの入力電圧範囲で、制御バイアス・ピンを V_{IN} に接続する場合は4.7V～16Vの入力電圧範囲でDC0.8V～5.5Vの範囲の出力電圧(V_{OUT3})を供給します。4.7V～5.5Vの範囲で制御バイアスを印加する場合は、制御バイアスをCNTL_PWRおよびINVT_{CC}に接続します。制御バイアスが5.5Vより高い場合は、CNTL_PWRピンのみをバイアスします。標準的応用回路を図16に示します。

LTM4633は、固定周波数電流モード・レギュレータ、パワーMOSFET、パワー・インダクタ、その他のディスクリートのサポート部品を備えています。標準スイッチング周波数は750kHzです。スイッチング・ノイズの影響を受けやすいアプリケーションでは、600kHz～750kHzの範囲で外部同期可能です。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4633モジュールは、広範囲の出力コンデンサを使って(すべてセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御により、過電流状態でのサイクルごとの高速電流制限が行われます。内部過電圧モニタにより、7.5%を超える過電圧が生じたときに出力電圧が保護されます。上側MOSFETはオフし、下側MOSFETはオンして、過電圧出力状態が解消されるまでこの状態が続きます。LTM4633には2つ

の温度モニタがあります。TEMP1はチャンネル1と2の厳密な相対温度をモニタし、TEMP2はチャンネル2と3の厳密な相対温度をモニタします。2つのダイオード接続PNPトランジスタはモジュール内で接地されているので、シングルエンド接続のモニタ用として設計されているデバイスを使用することにより、汎用の温度モニタとして使用できます。

いずれかのRUNピンを1.3Vより低くすると、対応するレギュレータは強制的にシャットダウン状態になります。TK/SSピンは、起動時の出力電圧のランプと電圧トラッキングをプログラムするのに使用されます。「アプリケーション情報」のセクションを参照してください。

LTM4633は内部補償され、あらゆる動作条件で安定しています。いくつかの動作条件での入力容量と出力容量のガイドラインを表5に示します。トランジェントと安定性の解析のためLTpowerCAD™ソフトウェア・ツールが用意されています。V_{FB}ピンは、グランドとの間に1本の外付け抵抗を接続して、出力電圧の設定に使用します。

各チャンネルは120°の位相シフトで動作し、マルチフェーズ動作に対応しています。V_{OUT1}とV_{OUT2}を組み合わせることにより、20Aのシングル出力を供給できます。2つのチャンネルは180°の位相シフトでは動作しませんが、組み合わせると20A設計回路にした場合は120°の位相シフトで動作します。このため、入力RMS電流は位相シフトが180°の設計回路の場合より大きくなります。「アプリケーション情報」のセクションを参照してください。

MODE/PLLINピンを使用して選択可能なBurst Mode動作により、軽負荷時に高効率を実現できます。これらの軽負荷に対応する機能はバッテリー動作に適しています。「標準的性能特性」に軽負荷動作での効率のグラフが掲載されています。

アプリケーション情報

LTM4633の代表的なアプリケーション回路を図16に示します。外付け部品は、主に最大負荷電流と出力電圧に基づいて選択します。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表5を参照してください。

V_{IN}からV_{OUT}への降圧比

所定の入力電圧で実現可能なV_{IN}からV_{OUT}への降圧比には制限があります。V_{IN} - V_{OUT}間の最小ドロップアウト電圧は、負荷電流の関数であり、周囲温度が高いと内部の上側パワーMOSFETの定格が10A動作に対応していないので、入力電圧が非常に低くデューティ・サイクルの高いアプリケーションでは、出力電力が制限される可能性があります。非常に低いデューティ・サイクルでは、90nsの最小オン時間を維持する必要があります。周波数調整に関するセクションと温度デレーティング曲線を参照してください。

出力電圧のプログラミング

PWMコントローラには0.8V±1%の内部リファレンス電圧があります。「ブロック図」に示すように、60.4kの高精度内部帰還抵抗によって、V_{OUT}ピンとV_{FB}ピンが相互接続されています。

帰還抵抗がないとき、出力電圧はデフォルトで0.8Vになります。V_{FB}ピンとグランドの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$V_{OUT} = 0.8V \cdot \left(\frac{60.4k + R_{FB}}{R_{FB}} \right), R_{FB} = \frac{48.32k}{V_{OUT} - 0.8V}$$

表1. 各種出力電圧に対するV_{FB}抵抗

V _{OUT} (V)	0.8	1.0	1.2	1.5	1.8	2.5	3.3	5.0
R _{FB} (kΩ)	開放	242	121	69.8	48.7	28.7	19.1	11.5

V_{OUT1}とV_{OUT2}を並列動作させる場合は、次式を使ってR_{FB}を求めることができます。

$$R_{FB} = \frac{60.4k}{\frac{2}{V_{OUT} - 1} - 0.8V}$$

並列動作では、V_{FB1}ピンとV_{FB2}ピン、COMP1ピンとCOMP2ピン、TK/SS1ピンとTK/SS2ピン、RUN1ピンとRUN2ピンをそれぞれ接続します。

入力コンデンサ

LTM4633モジュールは低ACインピーダンスのDC電源に接続します。RMS入力リップル電流の定格を満たすためには、入力コンデンサを追加する必要があります。後出するI_{CIN}(RMS)の式を使って入力コンデンサの要件をチャンネルごとに算出することができます。通常は、RMSリップル電流定格がそれぞれ約2Aの22μFのX7Rセラミック・コンデンサを選択するのが適しています。より大きな入力バルク容量には、47μF～100μFの表面実装アルミ電解コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリードやトレースまたはソースの容量不足によって入力ソース・インピーダンスが損なわれる場合にだけ必要です。低インピーダンスの電源プレーンを使用している場合は、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタのリップル電流を考慮しなければ、入力コンデンサのRMS電流は、各出力に対して次のように概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)} \quad (1)$$

この式で、η%は、与えられたV_{OUT}とV_{IN}の比に対するパワー・モジュールの推定効率(小数形式:0.nn)です。

3相アーキテクチャと、一方のチャンネルのみが動作している場合に流れるワーストケースのRMS電流に対するこのアーキテクチャの影響によって、C_{IN}の選択は簡単です。これが正しいのは、3つのチャンネルの電源を共通のV_{IN}から供給している場合です。上式では、最も高いデューティ・サイクルDのピークが0.5のチャンネルと最大負荷電流を使用する必要があります。こ

アプリケーション情報

れにより、コンデンサの最大RMS電流要件を求めることができます。他方のチャンネルから流れ出す出力電流を増やすと、実際には入力RMSリップル電流がその最大値から減少します。位相非同調方式では、単相の電源ソリューションと比較すると、入力コンデンサのRMSリップル電流が一般に50%ほど減少します。3つのチャンネルの電源が独立した入力電源から供給される場合、入力RMS電流定格は、それぞれ対応するチャンネルに限定して計算する必要があります。

出力コンデンサ

LTM4633は出力電圧リップル・ノイズを小さくするように設計されています。C_{OUT}として定義されているバルク出力コンデンサは、出力電圧リップルとトランジェントの要件を満たすために、等価直列抵抗(ESR)が十分に小さいものを選択します。C_{OUT}には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使用することができます。標準的な出力容量範囲は200 μ F～470 μ Fです。出力リップルや動的トランジェント・スパイクをさらに低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。異なる出力電圧と、5A/ μ sの過渡での電圧降下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表5に示します。この表では、最適のトランジェント性能を得るために、全ESRと全バルク容量が最適化されています。表5のマトリックスは安定性に対する判定基準が考慮されており、安定性の解析を行う場合はLTpowerCADを自由に使用できます。LTpowerCADは、実装される位相数をN倍に増加させたときの、出力リップルの減少を計算できます。

Burst Mode 動作

LTM4633は、パワーMOSFETが負荷要件に応じて間欠的に動作するBurst Mode動作が可能なので、静止電流を節減できます。非常に軽い負荷での効率最大化を重視するアプリケーションでは、Burst Mode動作を使用します。Burst Mode動作をイネーブルするには、MODE/PLLINピンをフロート状態にすれば済みます。Burst Mode動作の間、COMPピンの電圧が低い値を示しても、インダクタのピーク電流は通常動作

時の最大ピーク電流値の約30%に設定されます。インダクタの平均電流が負荷の要求値より大きいと、COMPピンの電圧は下がります。COMPピンの電圧が0.5Vを下回ると、バースト・コンパレータがトリップし、内部のスリープ・ラインが“H”になって両方のパワーMOSFETをオフします。

スリープ・モードでは、内部回路が部分的にオフし、静止電流が減少します。このとき、負荷電流は出力コンデンサから供給されます。出力電圧が低下して、COMPの電圧が上昇すると、内部のスリープ・ラインは“L”になり、LTM4633は通常動作を再開します。次の発振器サイクルで上側のパワーMOSFETがオンし、スイッチング・サイクルを繰り返します。

パルス・スキップ・モードの動作

低出力リップルおよび中程度の電流での高い効率が望まれるアプリケーションでは、パルス・スキップ・モードを使います。パルス・スキップ動作により、LTM4633は低出力負荷時にサイクルをスキップすることができるので、スイッチング損失が減少して効率が向上します。MODE/PLLINピンをINTV_{CC}に接続すると、パルス・スキップ動作がイネーブルされます。軽負荷時のパルス・スキップ動作では、内部電流コンパレータが数サイクルにわたってトリップしたままになることがあり、動作サイクルがスキップされることがあります。このモードはリップルがBurst Mode動作より小さく、Burst Mode動作より高い周波数動作を維持します。

強制連続動作

低電流での効率より周波数固定の動作が重要で、更に出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使います。強制連続動作はMODE/PLLINピンをグランドに接続すればイネーブルできます。このモードでは、インダクタ電流が低出力負荷の間反転可能で、COMPの電圧が電流コンパレータのしきい値を常に制御し、上側のMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4633の出力電圧が安定化されるまで、強制連続モードがデイスエーブルされ、インダクタ電流の反転が防止されます。

アプリケーション情報

PLLによる周波数同期

LTM4633 デバイスは最大750kHzで動作します。このデバイスは、“H”レベルが2Vより高く“L”レベルが0.8Vより低いクロックをMODE/PLLINピンに入力することにより、そのクロックと同期することもできます。入力クロックと同期する場合は、FREQ/PLLLPFピンをフロート状態にする必要があります。LTM4633は、外部クロック周波数といったん同期すると、常に強制連続動作状態で動作します。同期範囲は600kHz～750kHzです。V_{OUT1,2,3} ≤ 1.5Vの場合は600kHzを使用し、V_{OUT1,2,3} ≥ 1.5Vの場合は700kHz以上を使用します。これらの周波数では、入力電圧および出力電圧の全範囲で効率が最適化され、1V未満の出力での最小オン時間の問題が解消され、インダクタのリップル電流が制御されます。

クロック同期を使用しない場合は、FREQ/PLLLPFピンにDC電圧を印加して動作周波数を設定する必要があります。INTV_{CC}ピン(5V)とグラウンドの間に分圧器を使用して周波数を600kHz(1.4Vに設定)または700kHz(1.6Vに設定)に設定できます。あるいは、FREQ/PLLLPFピンをINTV_{CC}ピンに結線して750kHzに設定することもできます。分圧器の上側の抵抗は50kとし、下側の抵抗は600kHz(1.4Vに設定)の場合は19.6k、700kHz(1.6Vに設定)の場合は23.7kにします。最小オン時間が100nsより短くならない限り、ほとんどの場合はFREQ/PLLLPFピンをINTV_{CC}ピンに接続して750kHz動作に設定できます。一例としては、図18を参照してください。

並列チャネル動作

10Aを超える出力負荷電流が必要な場合、LTM4633 デバイスはV_{OUT1}とV_{OUT2}を並列にして20Aの負荷電流を供給できます。この2つのチャネルは位相を120°ずらして動作します。入力のRMSリップル電流は式(1)を使用して計算できます。たとえば、入力が12Vで出力が1.2V(20A時)の場合はデューティ・サイクルDが0.1に相当します。

$$I_{CIN(RMS)} = \frac{20A}{0.84} \cdot \sqrt{0.1 \cdot (1-0.1)}$$

計算するとI_{CIN(RMS)} = 7.14A_{RMS}となります。それぞれが2A_{RMS} 定格の4×22μF 16V X5RまたはX7Rセラミック・コンデンサを使用します。

LTM4633レギュレータは本質的に電流モード制御デバイスなので、V_{OUT1}とV_{OUT2}の2つのチャネルは電流をうまく分担できます。こうすると設計回路の発熱バランスが調整されます。これら2チャネルで電流を均等に分担する場合は、COMP、V_{FB}、TK/SS、RUNの各ピンを結線してください。並列構成の回路を図18に示します。

最小オン時間

最小オン時間t_{ON}は、3つのレギュレータ・チャネルのいずれかが上側MOSFETをオンすることができる最小時間です。これは内部のタイミング遅延と、上側のMOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の限度に接近する可能性があるため、次の条件を満たすように注意してください。

$$\frac{V_{OUT}}{V_{IN} \cdot FREQ} > t_{ON(MIN)}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、電圧リップルと電流リップルが増加します。最小オン時間を長くするには、スイッチング周波数を低くします。経験上の目安としては、最小オン時間を100nsにします。

出力電圧のトラッキング

出力電圧のトラッキングはTK/SSピンを使って外部から設定することができます。出力を別のレギュレータによってトラッキングアップおよびトラッキングダウンさせることができます。マスター・レギュレータの出力は、スレーブ・レギュレータの帰還分割器と同じ外部抵抗分割器によって分割され、同時トラッキングを実装します。LTM4633は、各チャネルの上側帰還抵抗として60.4kの高精度抵抗を内蔵しています。V_{OUT1}とV_{OUT2}の同時トラッキングの例を図2に示します。V_{OUT1}がマスターでV_{OUT2}がスレーブです。

$$V_{SLAVE} = \left(1 + \frac{60.4k}{R_{TA}} \right) V_{TRACK}$$

アプリケーション情報

V_{TRACK}はスレーブのトラック・ピンに印加するトラック・ランプです。V_{TRACK}の制御範囲は0V～0.8V(内部リファレンスの電圧)です。スレーブの出力を設定するのに使われる抵抗値と同じ値でマスターの出力が分圧されると、スレーブはその最終値に達するまでマスターを同時トラッキングします。マスターはスレーブのレギュレーション・ポイントからその最終値まで上昇を続けます。V_{TRACK}が0.8Vを超えると、電圧トラッキングがディスエーブルされます。同時トラッキングの場合、図2のR_{TA}はR_{FB2}に等しくなります。

マスターのTK/SSピンは、マスター・レギュレータのTK/SSピンとグランドとの間に接続したコンデンサによって制御できます。TK/SSピンは、1.5μAの電流源によってリファレンス電圧まで充電され、その後最大INTV_{CC}まで電圧が高くなります。0.8Vまで上昇した後は、TK/SSピンに対する制御は解除され、内部電圧リファレンスが帰還抵抗分割器を介して出力レギュレーションを制御します。トラッキングまたはソフトスタートに含まれる上記のシーケンス実行中は、フォールドバック電流制限はディスエーブルされます。RUNピンの電圧が1.3Vより

低くなるか、INTV_{CC}の電圧が3.5Vより低くなると、TK/SSピンは“L”になります。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} = \left(\frac{0.8V \cdot C_{SS}}{1.5\mu A} \right)$$

MODE/PLLINピンで選択されたモードには関係なく、レギュレータ・チャンネルは、TK/SS = 0.64Vまでは常にパルス・スキップ・モードで起動します。TK/SS = 0.64V～0.74Vでは強制連続モードで動作し、TK/SS > 0.74Vになると選択されたモードに復帰します。100mVの強制連続モード範囲の間は出力リップルが最小限に抑えられ、クリーンなPGOOD信号を保証します。

チャンネルが別の電源をトラッキングするように構成されると、その別の電源の帰還電圧が抵抗分圧器によって再現され、TK/SSピンに与えられます。したがって、このピンの電圧ランプレートは別の電源の電圧のランプレートによって決まります。ソフトスタート・コンデンサの小さな充電電流は常に流れており、小さなオフセット誤差が生じることに注意してください。この誤

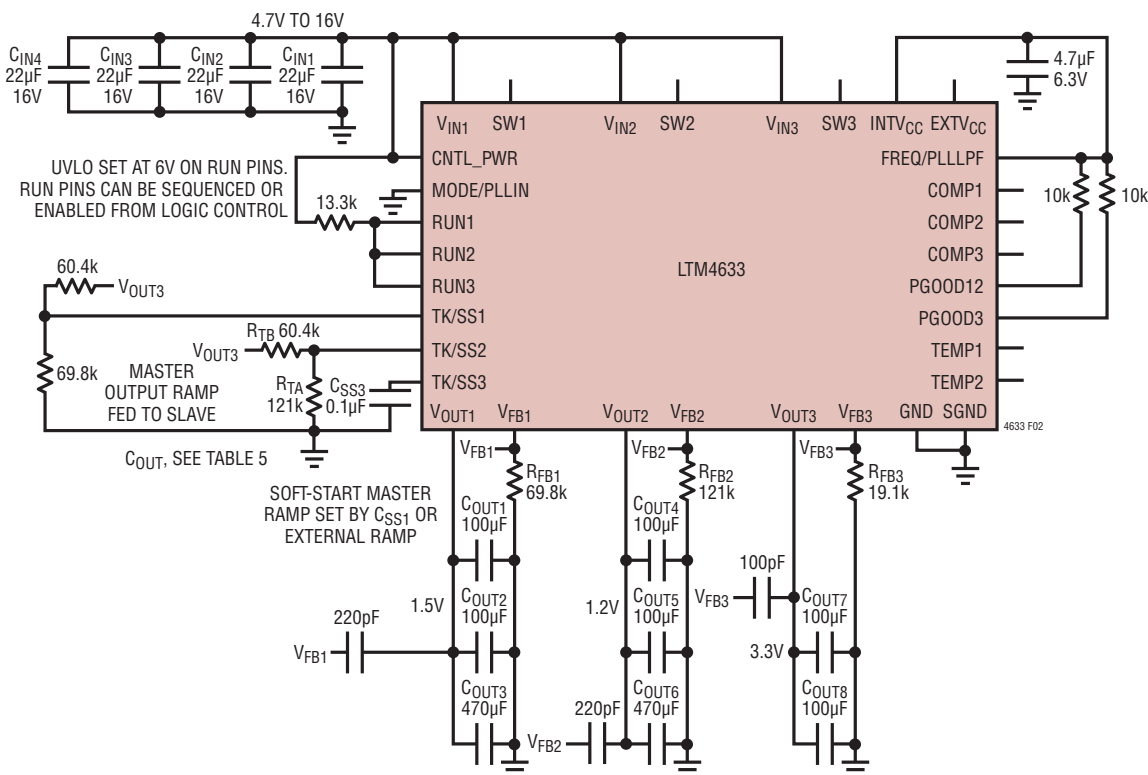


図2. トリプル出力、1.5Vと1.2Vは3.3Vにトラッキング

アプリケーション情報

差を最小限に抑えるために、この誤差を無視できるほどの小さいトラッキング抵抗分割器の値を選択します。LTM4633は、ソフトスタートの段階が終了すると、別のチャンネルを追跡するために、MODE/PLLINピンの設定に関係なく、V_{FB}の電圧が低電圧しきい値の0.74Vより低くなるとすぐに、強制的に連続動作モードに切り替わります。ただし、負荷がないときは、LTM4633を常に強制連続モードのトラッキング状態に設定するようにします。TK/SSの電圧が0.1Vより低くなると、そのチャンネルは不連続モードで動作します。

マスターのTK/SSピンのスルーレートは、マスターの出力スルーレート(単位:ボルト/時間)に等しくなります。式は次のようになります。

$$R_{TB} = \left(\frac{MR}{SR} \right) \cdot 60.4k$$

ここで、MRはボルト/時間で表したマスターの出力スルーレート、SRはスレーブの出力スルーレートです。同時トラッキングが必要な場合には、MRとSRが等しくなるのでR_{TB}は60.4kに等しくなります。R_{TA}は次式から求められます。

$$R_{TA} = \frac{0.8V}{\frac{V_{FB}}{60.4k} + \frac{V_{FB}}{R_{FB}} - \frac{V_{TRACK}}{R_{TB}}}$$

ここで、V_{FB}はレギュレータの帰還電圧リファレンスで、V_{TRACK}は0.8Vです。R_{TB}はスルーレートが等しい(つまり同時トラッキング時の)スレーブ・レギュレータの60.4kのトップ帰還抵抗に等しいので、V_{FB} = V_{TRACK}のとき、R_{TA}はR_{FB}に等しくなります。したがって、図2のR_{TB} = 60.4k、R_{TA} = 60.4kになります。

比例トラッキングでは、スレーブ・レギュレータ用に異なるスルーレートが必要になる場合があります。SRがMRより低いときのR_{TB}を求めることができます。マスターの出力より前にスレーブの出力電圧がその最終値に達するように、十分速いスレーブ電源のスルーレートが選択されていることを確認してください。

パワーグッド

PGOOD12ピンはV_{OUT1}とV_{OUT2}の有効な出力電圧レギュレーションをモニタするために使用できるオープンドレイン・ピンであり、PGOOD3ピンはV_{OUT3}をモニタするためのピンです。これらのピンは0.8Vの帰還電圧の前後±7.5%の範囲をモニタして、V_{FB1,2,3}のいずれかが出力レギュレーション・ポイントから外れているかどうかを調べます。モニタ用の抵抗を、最大6Vを超えない特定の電源電圧でプルアップできます。いずれかのチャンネルのRUNピンが“L”になると、対応するチャンネルのPGOODピンも“L”になります。

過電流保護と過電圧保護

各レギュレータ・チャンネルは、電流モード動作と同様にピーク・インダクタ電流をサイクル単位で検出します。電流制限値に達すると、出力電圧は低下し始め、出力電圧が当初の値の50%より低くなると、内部の電流制限しきい値が折り返し始めます。フォールドバック電流制限は、起動時やトラッキング電圧上昇時はディスエーブルされます。低デューティ・サイクル動作時の短絡状態では、レギュレータの各チャンネルがサイクルをスキップし始めて短絡電流を制限します。

過電圧保護機能は、レギュレータの各V_{FB}ピンをモニタすることによって実現されます。V_{FB}の電圧が0.8Vのリファレンス値より約7.5%高くなると、内部コンパレータのモニタによって上側のパワー・スイッチがオフになり、下側のパワー・スイッチがオンして負荷を保護します。上側のパワー・スイッチに短絡フォルトが発生する場合は、ヒューズまたは回路ブレーカでシステムを保護することを推奨します。これは、下側のスイッチがオンして過電圧から出力を保護しているときに、上側のスイッチが短絡することになるからです。大電流が流れて下側のスイッチが損傷する可能性があります。

アプリケーション情報

安定性補償

LTM4633はあらゆる出力電圧に対して内部で補償済みです。表5は、ほとんどのアプリケーションの要件に対して示されており、安定性が確認されています。その他の制御ループの最適化にはLTpowerCADを使用することができます。

実行イネーブル

RUN1ピン～RUN3ピンのイネーブルしきい値は最大1.4V、標準1.3Vで、175mVのヒステリシスが付加されています。これらのピンはそれぞれのチャンネルの導通を制御します。各ピンとグランドの間には10kの抵抗があります。5V動作の場合はRUNピンをV_{IN}に直接プルアップできます。入力が5Vより高い場合はRUNピンに抵抗を接続し、その抵抗をV_{IN}に接続できます。この抵抗は内蔵の10k抵抗と合わせて設定し、V_{IN}が設定値より低くなった場合に特定のレギュレータ・チャンネルがシャットダウンするように低電圧ロックアウト(UVLO)レベルをプログラムできます。次の式を使用します。

$$R = \frac{10k(V_{UVLO} - 1.3V)}{1.3V}$$

ここで、RはRUNピンとV_{IN}の間に接続してUVLOの作動点を設定する抵抗です。たとえば、UVLOの作動点を6.25Vにする一方で12V入力で動作する場合は次の値にします。

$$R = \frac{10k(6.25V - 1.3V)}{1.3V} \approx 38.3k$$

図17の「標準的応用回路」を参照してください。RUNピンの電圧を最大電圧の6Vより高くすることはできません。レギュレータをイネーブルするにはRUNピンをプルアップする必要があります。

SWピン

通常、SWピンは対象のピンをモニタすることにより、テストの目的で使用します。また、SWピンは、スイッチング動作する電流経路のLC寄生素子によって発生する、スイッチ・ノードのリングングを減衰させる目的にも使用できます。これには通常、スナバ回路と呼ばれる直列RC回路を使用します。抵抗が共振を減衰させ、コンデンサには、抵抗両端の高周波リングングだけに作用する値を選択します。

浮遊インダクタンスまたは容量を測定できる場合、または近似値が既知の場合は、スナバ回路の値を選択するのにある程度解析的な手法を適用できます。通常は、インダクタンスの方が予測が容易です。これはPowerPath™基板インダクタンスとMOSFETの相互接続インダクタンスを組み合わせた値になります。

はじめに、高帯域幅のオシロスコープと高周波のプロープを使用してSWピンをモニタします。これによって、その回路定数でのリングング周波数を測定できます。周波数から、次式によってインピーダンスZを計算できます。

$$Z(L) = 2\pi \cdot f \cdot L$$

ここで、fはリングングの共振周波数、Lはスイッチング・パスの寄生インダクタンスの合計値です。この式のZに等しい抵抗を選べば、リングングは減衰するはずですが、スナバのコンデンサの値は、インピーダンスがリングング周波数における抵抗に等しくなるように選択されます。

$$Z(C) = \frac{1}{2\pi \cdot f \cdot C}$$

これらの値は、検討を始める初期値として妥当です。ただし、レギュレータの変換効率を低下させずにリングングを減衰できるように、これらの部品の値は変更する必要があります。

INTV_{CC}とEXTV_{CC}

LTM4633は、CNTL_PWRによって電力が供給されるリニア・レギュレータを内蔵しています。このレギュレータはINTV_{CC}からおおむね5Vの出力を供給して、3つのレギュレータ・チャンネルすべての内部コントローラおよびMOSFETドライバに電力を供給します。CNTL_PWRには、4.7V～16Vの電圧が必要です。INTV_{CC}とグランドの間に4.7μFのセラミック・コンデンサを接続してデカップリングします。CNTL_PWRに供給される電圧が5.5V以下の場合、INTV_{CC}をCNTL_PWRに接続します。そうでない場合、INTV_{CC}はフロート状態のままにしてください。内蔵のリニア・レギュレータで電力損失が生じないようにして効率を改善するには、EXTV_{CC}に4.7V～6Vの電源を接続します。EXTV_{CC}にバイアスを与えると、内部LDOでの電力損失が(V_{CNTL_PWR} - 5V)・70mAだけ減少します。EXTV_{CC}を使用する場合は、EXTV_{CC}とグランドの間に1μFのセラミック・コンデンサを追加し、CNTL_PWRの

アプリケーション情報

電圧が起動時やシャットダウン時を含めて常にEXTV_{CC}の電圧より高くなるようにしてください。V_{OUT3}が5V出力である場合は、V_{OUT3}をEXTV_{CC}に接続すると、シーケンシング要件に合致する便利な方法になると考えられます。EXTV_{CC}を使用しない場合はフロート状態にしてください。

熱に関する検討事項および出力電流のディレーティング

データシートの「ピン配置」のセクションに記載されている熱抵抗はJESD 51-12で定義されているパラメータと整合しており、有限要素解析 (FEA) ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、JESD 51-9 (“Test Boards for Area Array Surface Mount Package Thermal Measurements”) で定義されているハードウェア・テスト基板に実装した μ Module パッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す目的は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に記載されています。

FEA の作業の代わりや補足のため、多くの設計者は、さまざまな電気的および環境的動作条件での実際のアプリケーションにおける μ Module レギュレータの熱性能を予測するのに、実験室の装置やテスト手段 (デモ用基板など) を使おうとします。FEA ソフトウェアがないと、「ピン配置」セクションに記載されている熱抵抗自体では熱性能の目安を示すことになりません。代わりに、このデータシートで後出のディレーティング曲線を各ユーザーのアプリケーション/使用法に関する見通しと参考情報が得られるやり方で使用することや、ディレーティング曲線を適合させて熱性能をユーザー独自のアプリケーションと対応付けることができます。

「ピン配置」セクションには、JESD 51-12 に明示的に定義されている4つの熱係数に基づいた値を示しています。これらの係数について以下に示します。

1. θ_{JA} : 接合部から周囲雰囲気までの熱抵抗は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
2. $\theta_{Jcbottom}$: 接合部から製品のケースの底面までの熱抵抗は、内部の全電力損失をパッケージの底面を通して流し出すことによって求めます。標準的な μ Module レギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
3. θ_{Jctop} : 接合部から製品のケースの上面までの熱抵抗は、部品のほぼ全電力損失がパッケージの上面を通して流し出すことによって求めます。標準的な μ Module レギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{Jcbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
4. θ_{JB} : 接合部からプリント回路基板までの熱抵抗は、熱の大部分が μ Module パッケージの底部を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{Jcbottom}$ と、デバイスの底部から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD 51-9に記述されています。

アプリケーション情報

前述した熱抵抗の図解を図3に示します。青の抵抗は μ Moduleレギュレータに内蔵されていますが、緑の抵抗は μ Moduleパッケージの外部にあります。

実際には、JESD51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 μ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。たとえば、基板に実装された通常のアプリケーションでは、標準規格が θ_{JcTop} および $\theta_{JcBottom}$ をそれぞれ定義しているように、デバイスの全電力損失(熱)の100%がパッケージの上面だけを通して、または底面だけを通して熱的に伝わることはありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4633の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形にはなっていないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリン

グを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4633と指定のPCBの機械的形狀モデルを高精度で作成します。(2)このモデルにより、JESD51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4633の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているデレレーティング曲線が得られました。

これらの実験室での評価を行い、LTM4633モデルと相関を得てから θ_{JB} と θ_{BA} を合計すると、適切に規定された環境チャンバ内における空気流およびヒートシンクなしのデバイス・モデ

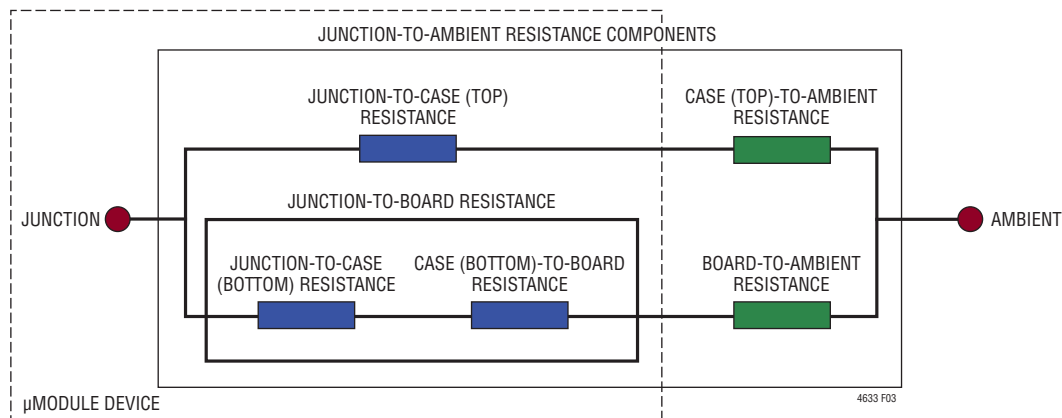


図3. JESD51-12の熱係数の図解

アプリケーション情報

ル条件と、きわめてよい相関が得られました。この $\theta_{JB} + \theta_{BA}$ の値は、空気流や上面に実装したヒートシンクがない状態では、電力損失のほぼ100%が接合部から基板を通過して周囲に流れるので、 θ_{JA} の値に正確に等しくなります。

LTM4633の熱に関する検討事項および出力電流のデレーティング

5V入力、8V入力、および12V入力での電力損失曲線を図7～図9に示します。これらの電力損失曲線を図10～図15の負荷電流デレーティング曲線と組み合わせて使用することにより、LTM4633の熱抵抗 θ_{JA} をさまざまなヒートシンク条件や空気流条件で概算することができます。電力損失曲線は室温で測定し、125°Cの接合部温度では1.4の倍率で増加します。この倍率は、レギュレータの電力損失が25°Cから150°Cの間に約50%増加するという事実に基づいているので、50%の変化を温度差125°Cに均等に振り分ければ、電力損失の増加は約0.4%/°Cになります。最大接合部温度の125°Cから室温の25°Cを引くと、温度増は100°Cです。この100°Cの温度増に0.4%/°Cを掛けると、125°Cの接合部では損失が40%増大することになり、ここから倍率の1.4が得られます。

デレーティング曲線は、30Aの出力電流と40°Cの周囲温度を起点としてプロットされます。30Aという数値は、3チャンネルがそれぞれ10Aで動作していることに基づいています。これにより、この熱試験での負荷設定が簡単になります。3チャンネルすべてに負荷が並列にかかる場合、出力電圧は1.0Vおよび1.8Vです。チャンネル1およびチャンネル2は、最大1.8Vの出力で動作するよう設計されています。1.8V/各10A、合計20Aで動作しているチャンネル1とチャンネル2の2つのデレーティング曲線を追加して示していますが、チャンネル3は5V時に負荷電流10Aが周囲温度によってデレーティングされています。これを行った理由は、いくつかの出力電力条件を調べて、LTM4633パワー・モジュールをデレーティングするために使用できる

熱抵抗の数値を別の出力電力要件と互いに関係づけるためです。特定の出力電圧および出力電流での電力損失曲線の値を出力ごとにとって1.4倍し、接合部温度が125°Cでの増加した電力損失を算出します。熱モデルは、制御温度室での数回の温度測定と熱モデリング解析から得られます。エアフローありとエアフローなしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はデレーティング曲線に加味されています。周囲温度を上げながら、他方、出力電流つまり電力は減らして、接合部温度を最大125°Cに維持します。周囲温度を上げながら出力電流を減らすと、内部モジュールの損失が減少します。モニタされた125°Cの接合部温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。たとえば図11では、空気流もヒートシンクもない場合、1Vの負荷電流は約85°Cで約20Aにデレーティングされています。図9では、入力が12Vで出力が1.0Vの場合、1チャンネル当たり6.66Aでの電力損失は1.4Wです。全電力損失は1.4Wの3倍、つまり4.2Wになります。125°Cの接合部温度では、この4.2Wに倍率1.4を掛けます。この結果である5.88Wという値と、全温度上昇分の125°Cから85°Cの周囲温度を引いた値(40°C)を使用して、熱抵抗 θ_{JA} を計算します。125°Cの接合部温度から85°Cの周囲温度を引き、その差の40°Cを5.88Wで割ると6.8°C/Wの熱抵抗 θ_{JA} が得られます。表2はこれと非常に近い6°C/Wの値を規定しています。表2～表4は、空気流とヒートシンクの有無を条件として、1.0V出力、1.8V出力、および1.8V出力と5V出力の組み合わせの等価熱抵抗を示しています。表2～表4で得られるさまざまな条件での熱抵抗に、125°Cの最大接合部温度の関数として算出した電力損失を掛けると、温度上昇と周囲温度の合計が125°Cの最大接合部温度より低いかどうかを確認できます。熱画像処理つまり赤外線画像処理を実施して、計算結果を検証する必要があります。室温での電力損失は図8～図10の電力損失曲線から

アプリケーション情報

得られ、倍率1.4で調整できます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。BGAヒートシンクを表4に示します。

温度モニタ (TEMP1 および TEMP2)

ダイオード接続PNPトランジスタの電圧を全温度範囲にわたってモニタすることにより、このトランジスタを温度モニタ機能に使用します。このダイオードの温度依存性は次式で理解できます。

$$D = nV_T \ln\left(\frac{I_D}{I_S}\right)$$

ここで、 V_T は熱電圧 (kT/q) であり、 n は理想係数で、LTM4633で使用されている2つのダイオード接続PNPでは1です。 I_D には、 I_S の標準的な経験式(次式)から理解できる指数関数的な温度依存性があります。

$$I_S = I_0 \exp\left(\frac{-V_{G0}}{V_T}\right)$$

ここで、 I_0 は一定のプロセスおよび形状に依存する電流であり (I_0 は通常、室温での I_S よりおよそ20桁大きいので、 I_0 は I_D の標準値よりかなり大きい値)、 V_{G0} は -273°C の絶対零度まで外挿された1.2Vのバンドギャップ電圧です。100uAの電流源でバイアスされているダイオード接続PNPトランジスタのダイオード温度特性のプロットを図4に示します。このプロットを左側に延ばすと、 -273°C では1.2Vに戻ります。この曲線はテスト・システムの限界により、 -55°C で止まっています。

I_S の式を V_D の式に代入すると、次式が得られます。

$$V_D = V_{G0} - \left(\frac{kT}{q}\right) \ln\left(\frac{I_0}{I_D}\right), \quad V_T = \frac{kT}{q}$$

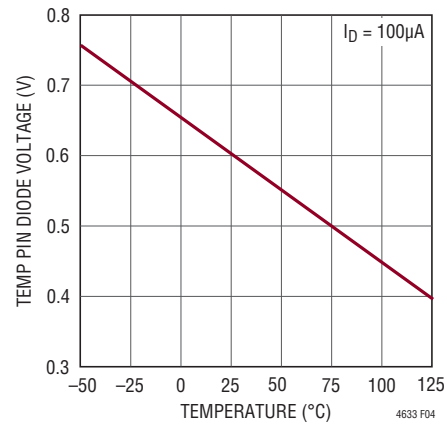


図4. TEMPピンのダイオードの電圧と温度

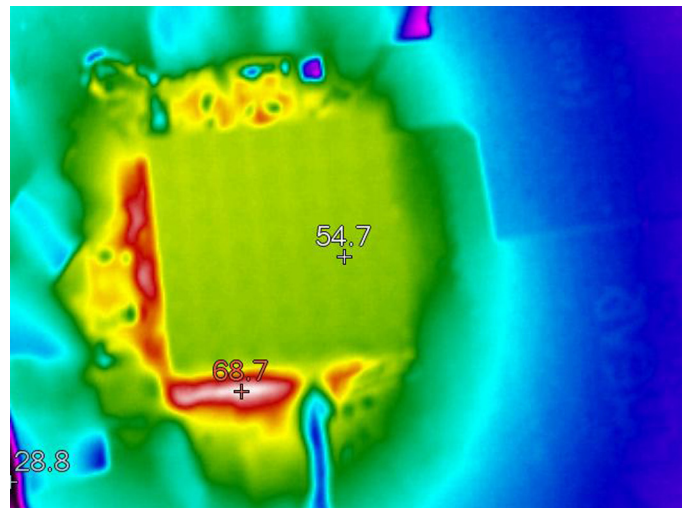


図5. 入力:12V、出力1:1.8V/10A、出力2:1.8V/10A、出力3:5V/8Aの熱画像(空気流が200LFMの場合)

この式は、 V_{G0} の値が絶対零度での1.2Vから温度上昇に伴って減少するまでの間 I_0 が一定であった場合、ダイオード接続PNPの接合部電圧が直線的に減少することを示しています。

アプリケーション情報

この式を温度Tについて微分すると、次式が得られます。

$$\frac{dV_D}{dt} = -\frac{V_{G0} - V_D}{T}$$

温度の関数としてのこのdVD/dTの変化は、標準で約-2.0mV/°Cです。この式は一次微分について単純化されます。

Tについて解くと、 $T = -(V_{G0} - V_D) / dV_D$ となり、温度が得られます。

第1の例：図4から、27°C (300K)ではダイオードの電圧が0.598Vなので、 $300K = -(1200mV - 598mV) / (-2.0 mV/°C)$ となります。

第2の例：図4から、75°C (350K)ではダイオードの電圧が0.50Vなので、 $350K = -(1200mV - 500mV) / (-2.0mV/°C)$ となります。

ケルビン温度から摂氏への変換は、単純にケルビン温度から273を引き算して行います。

標準的な順方向電圧を測定し、データシートの「電気的特性」のセクションに記載しており、図4はこの順方向電圧のプロットです。この順方向電圧を27°Cで測定して、基準点を確立します。その後、全温度範囲で順方向電圧を測定しつつ、前述の式を使用すると、汎用の温度モニタが得られます。

TEMPピンのダイオード接続PNPトランジスタを使用することにより、LTM4633の内部温度をモニタできます。TEMPとVINの間に抵抗を接続して電流を100µAに設定し、温度によるダイオード電圧の低下をモニタすることで、汎用の温度モニタを実装できます。一例としては、図19を参照してください。

安全性に関する検討事項

LTM4633モジュールでは、VINと3つのVOUTの間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、定格電流が最大入力電流より高いスロー・ブロー・ヒューズを使用することにより、壊滅的故障発生時にデバイスを保護できます。

ヒューズの代わりにインライン回路ブレーカ機能を使用することもできます。

内蔵の上側MOSFETのフォルトによる過電圧状態の間、レギュレータへの電流を制限するために、ヒューズまたは回路ブレーカを選定してください。内蔵の上側MOSFETに障害が発生した場合、これをターンオフするだけでは過電圧は解消されません。このため、内蔵の下側MOSFETがオンしつづけて負荷の保護を試みます。このようなフォルト条件では、障害が発生した内部の上側MOSFETとイネーブルされた内部の下側MOSFETを通して、入力電圧源からグラウンドにきわめて大きな電流が流れます。この電流によって、入力電圧源がこのシステムに供給できる電力量に応じて、過剰な熱が発生したり、ボードに損傷を与えたりします。このような状況に対する二次的なフォルト保護として、ヒューズまたは回路ブレーカを使用できます。

レイアウトのチェックリスト/例

LTM4633は高度に一体化されているので、PCBボードのレイアウトが非常に簡単で容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が依然として必要です。

VIN、GND、VOUT1、VOUT2、VOUT3を含む大電流経路にはPCB銅箔面積を広く確保します。PCBの導通損失と熱ストレスを最小に抑えるのに役立ちます。入力と出力の高周波用セラミック・コンデンサをVIN、GNDおよびVOUTの各ピンに隣接させて配置し、高周波ノイズを最小限に抑えてください。

デバイスの下に専用の電源グラウンド層を配置します。ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使います。

充填ビアまたはメッキ・ビアでない限り、パッドの上に直接ビアを置かないでください。信号ピンに接続された部品には、別のSGNDグラウンド銅領域を使います。SGNDとGNDをデバイスの下で接続します。信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。推奨レイアウトの良い例を図6に示します。

アプリケーション情報

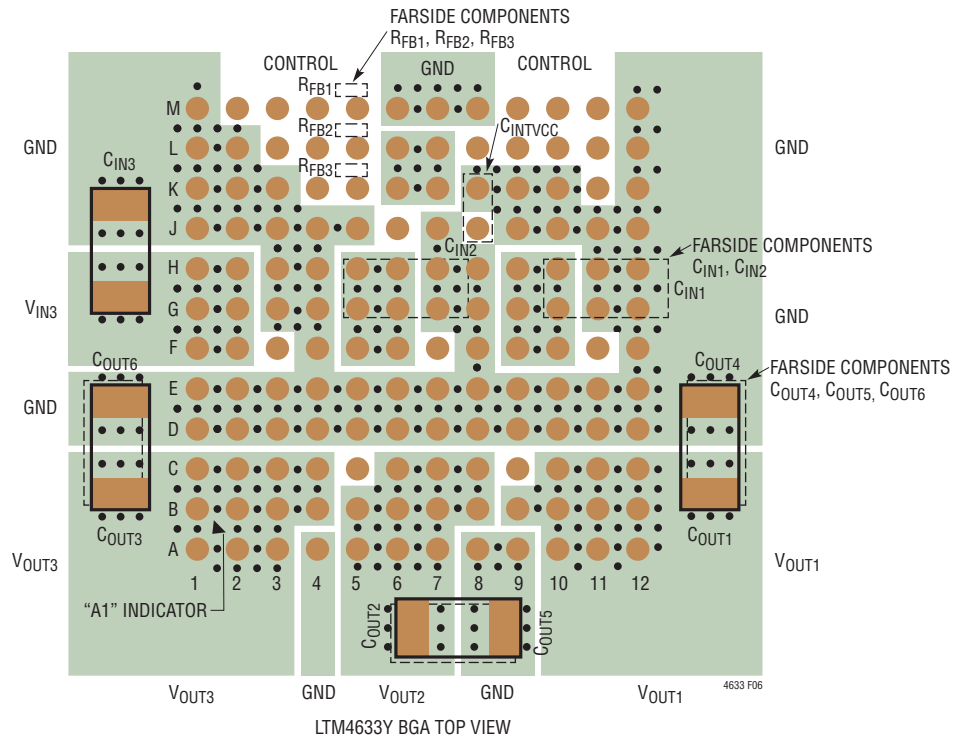


図6. PCBの推奨レイアウト

アプリケーション情報

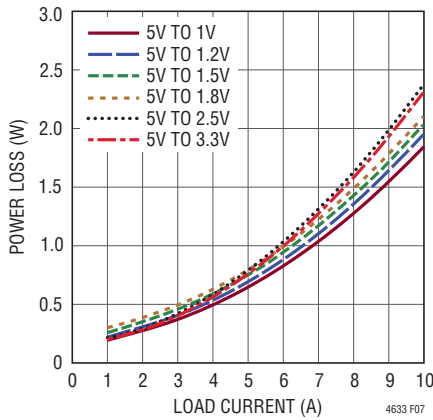


図 7. 5V入力での電力損失

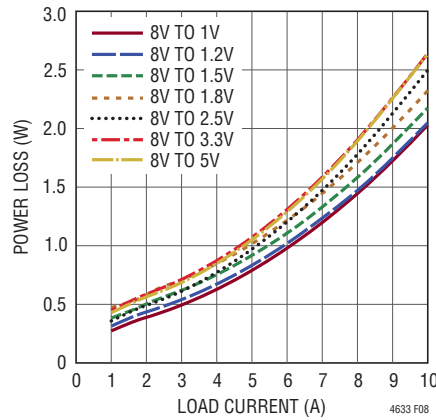


図 8. 8V入力での電力損失

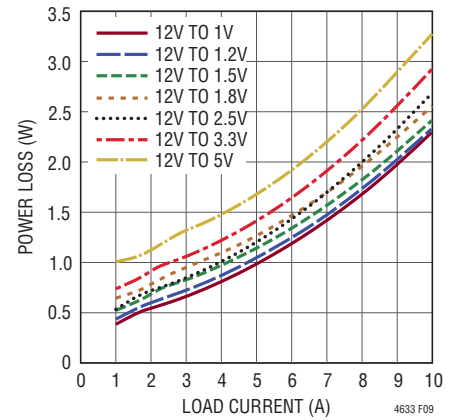


図 9. 12V入力での電力損失

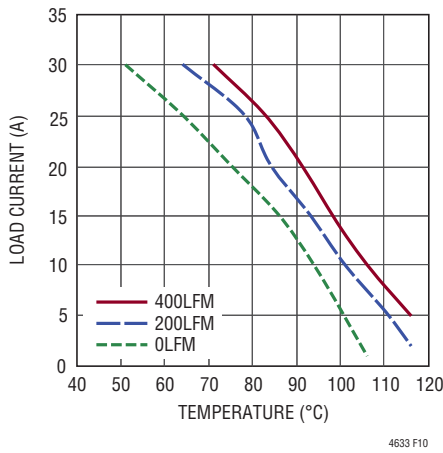


図 10. $V_{IN}:12V$, $V_{OUT}:1V$ 、ヒートシンクなし、全チャンネルで各10A

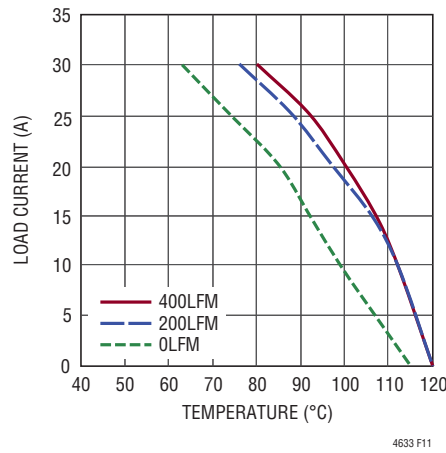


図 11. $V_{IN}:12V$, $V_{OUT}:1V$ 、ヒートシンクあり、全チャンネルで各10A

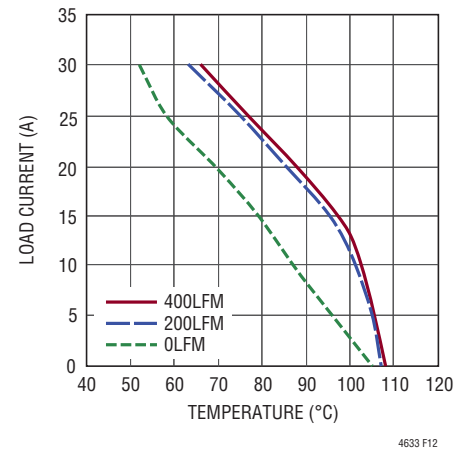


図 12. $V_{IN}:12V$, $V_{OUT}:1.8V$ 、ヒートシンクなし、全チャンネルで各10A

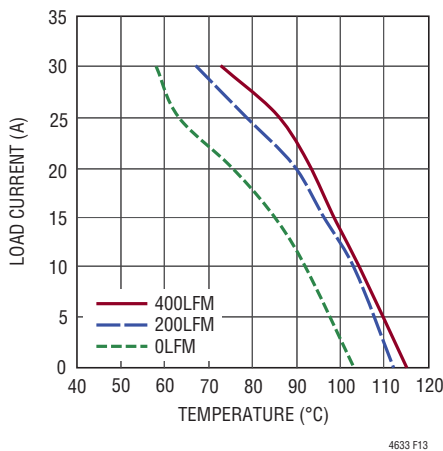


図 13. $V_{IN}:12V$, $V_{OUT}:1.8V$ 、ヒートシンクあり、全チャンネルで各10A

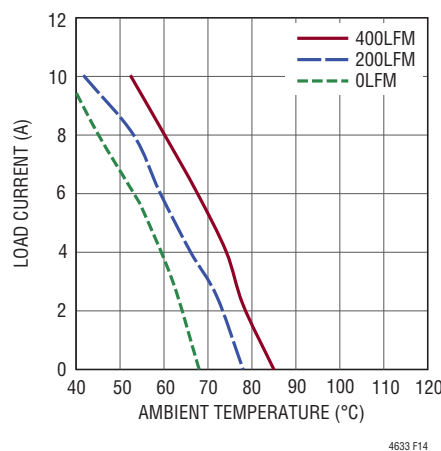


図 14. $V_{IN}:12V$, $V_{OUT}:1.8V/20A$ および5Vディレーティング、ヒートシンクなし

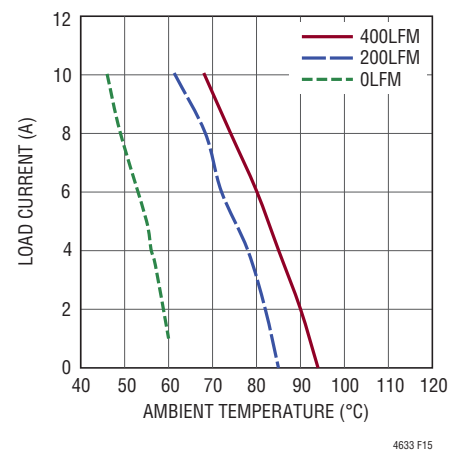


図 15. $V_{IN}:12V$, $V_{OUT}:1.8V/20A$ および5Vディレーティング、ヒートシンクあり

LTM4633

アプリケーション情報

表2. 1.0V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図10	12	図7~図9	0	なし	7.5
図10	12	図7~図9	200	なし	6
図10	12	図7~図9	400	なし	5
図11	12	図7~図9	0	BGAヒートシンク	6
図11	12	図7~図9	200	BGAヒートシンク	4.75
図11	12	図7~図9	400	BGAヒートシンク	4.0

表3. 1.8V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図12	12	図7~図9	0	なし	7.5
図12	12	図7~図9	200	なし	6
図12	12	図7~図9	400	なし	5
図13	12	図7~図9	0	BGAヒートシンク	6
図13	12	図7~図9	200	BGAヒートシンク	4.75
図13	12	図7~図9	400	BGAヒートシンク	4.0

表4. 5V出力、チャンネル1とチャンネル2では1.8V出力(20A)

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図14	12	図7~図9	0	なし	7.5
図14	12	図7~図9	200	なし	6
図14	12	図7~図9	400	なし	5
図15	12	図7~図9	0	BGAヒートシンク	6
図15	12	図7~図9	200	BGAヒートシンク	4.75
図15	12	図7~図9	400	BGAヒートシンク	4.0

ヒートシンクのメーカー、製品番号、Webサイト

Aavid Thermalloy	375424B00034G	www.aavid.com
Cool Innovations	4-050503P~4-050508P	www.coolinnovations.com

アプリケーション情報

表 5. 出力電圧応答と部品のマトリックス (図 16 を参照)、0A から 5A への負荷ステップ時の標準的測定値

C _{OUT1} (セラミック) のメーカー	値	製品番号	C _{OUT2} (バルク) のメーカー	値	製品番号	ESR	C _{IN} (バルク) のメーカー	値	製品番号
TDK	100μF 6.3V	C4532X5R0J107MZ	三洋電機 POSCAP	470μF 2.5V	2R5TPD470M5	9mΩ	三洋電機	56μF 25V	25SVP56M
村田製作所	100μF 6.3V	GRM32ER60J107M	三洋電機 POSCAP	470μF 6.3V	6TPD470M	9mΩ			
AVX	100μF 6.3V	18126D107MAT							

V _{OUT}	C _{IN} (セラミック)	C _{IN} (バルク)*	C _{OUT1} (セラミック)	C _{OUT2} (バルク)	C _{FF}	V _{IN}	垂下電圧	7A 負荷ステップ時のピーク・トゥ・ピーク変動	回復時間 (概略)	負荷ステップ	R _{FB}	周波数
1V	22μF×3	56μF	100μF×2	470μF	220pF	5V, 12V	39mV	80mV	100μs	5A/μs	242kΩ	700kHz
1V	22μF×3	56μF	100μF×3	220μF	220pF	5V, 12V	38mV	78mV	100μs	5A/μs	242kΩ	700kHz
1.2V	22μF×3	56μF	100μF×2	470μF	220pF	5V, 12V	40mV	90mV	100μs	5A/μs	121kΩ	700kHz
1.2V	22μF×3	56μF	100μF×3	220μF	220pF	5V, 12V	43mV	88mV	100μs	5A/μs	121kΩ	700kHz
1.5V	22μF×3	56μF	100μF×2	470μF	220pF	5V, 12V	50mV	100mV	100μs	5A/μs	69.8kΩ	700kHz
1.5V	22μF×3	56μF	100μF×3	220μF	220pF	5V, 12V	63mV	120mV	100μs	5A/μs	69.8kΩ	700kHz
1.8V	22μF×3	56μF	100μF×2	220μF	100pF	5V, 12V	65mV	120mV	100μs	5A/μs	48.7kΩ	700kHz
1.8V	22μF×3	56μF	100μF×4	None	100pF	5V, 12V	67mV	130mV	100μs	5A/μs	48.7kΩ	700kHz
2.5V	22μF×3	56μF	100μF	220μF	220pF	5V, 12V	121mV	240mV	100μs	5A/μs	28.7kΩ	700kHz
2.5V	22μF×3	56μF	100μF×2	None	100pF	5V, 12V	120mV	240mV	100μs	5A/μs	28.7kΩ	700kHz
3.3V	22μF×3	56μF	100μF×2	None	100pF	5V, 12V	140mV	300mV	100μs	5A/μs	19.1kΩ	700kHz
3.3V	22μF×3	56μF	100μF	None	47pF	5V, 12V	180mV	320mV	100μs	5A/μs	19.1kΩ	700kHz
5V	22μF×3	56μF	100μF×2	None	100pF	12V	220mV	400mV	100μs	5A/μs	11.5kΩ	700kHz
5V	22μF×3	56μF	100μF×3	None	330pF	12V	220mV	400mV	100μs	5A/μs	11.5kΩ	700kHz

*V_{IN} の入力インピーダンスが非常に低い場合のバルク容量はオプションです。

標準的応用例

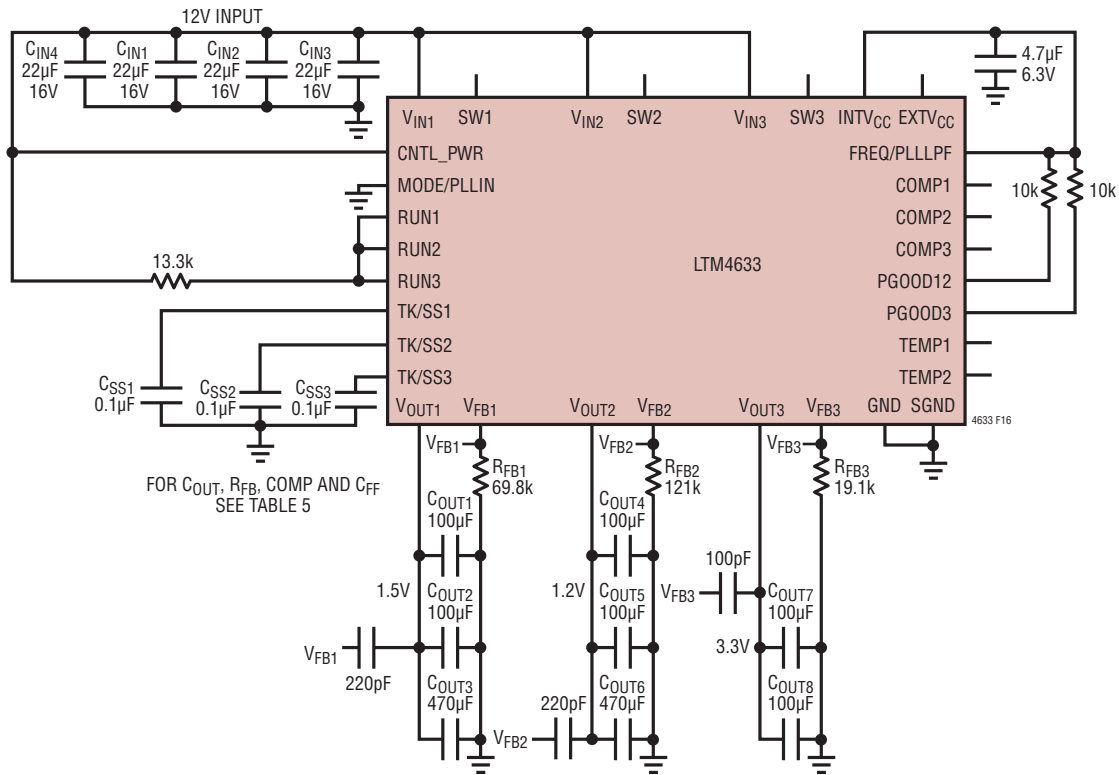


図 16. LTM4633、標準的な 12V 入力、出力: 1.5V/10A、1.2V/10A、3.3V/10A

標準的応用例

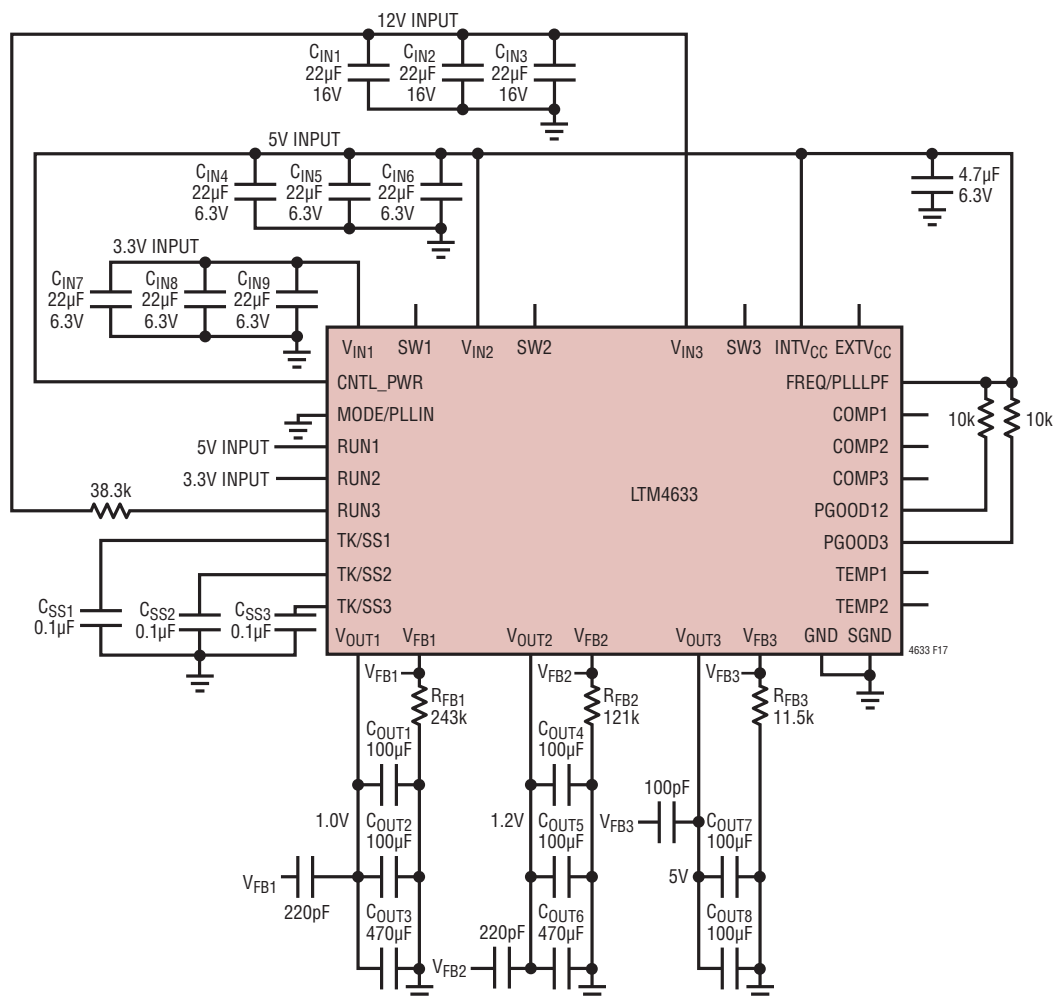


図17. LTM4633、トリプル入力およびトリプル出力(1.0V、1.2V、および5V)、10A 負荷

標準的応用例

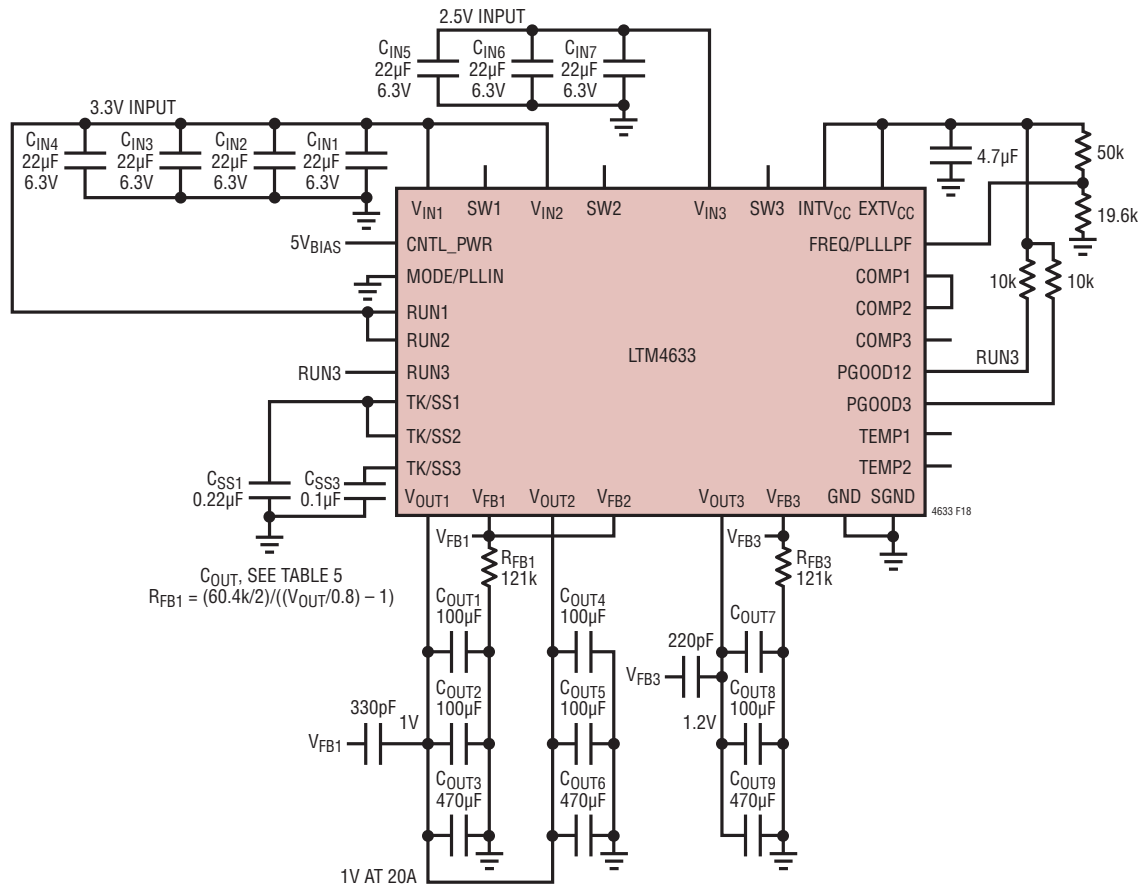
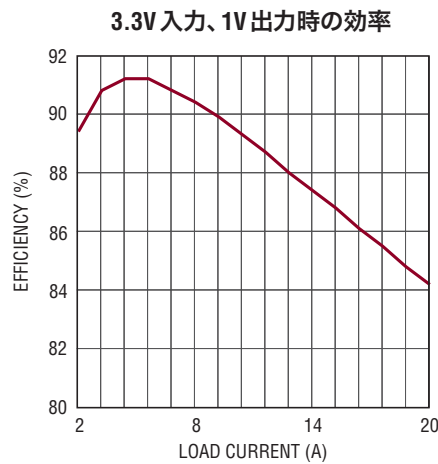


図 18. 3.3V 入力、1V/20A 出力と、2.5V 入力、1.2V/10A 出力



4633 F22b

標準の応用例

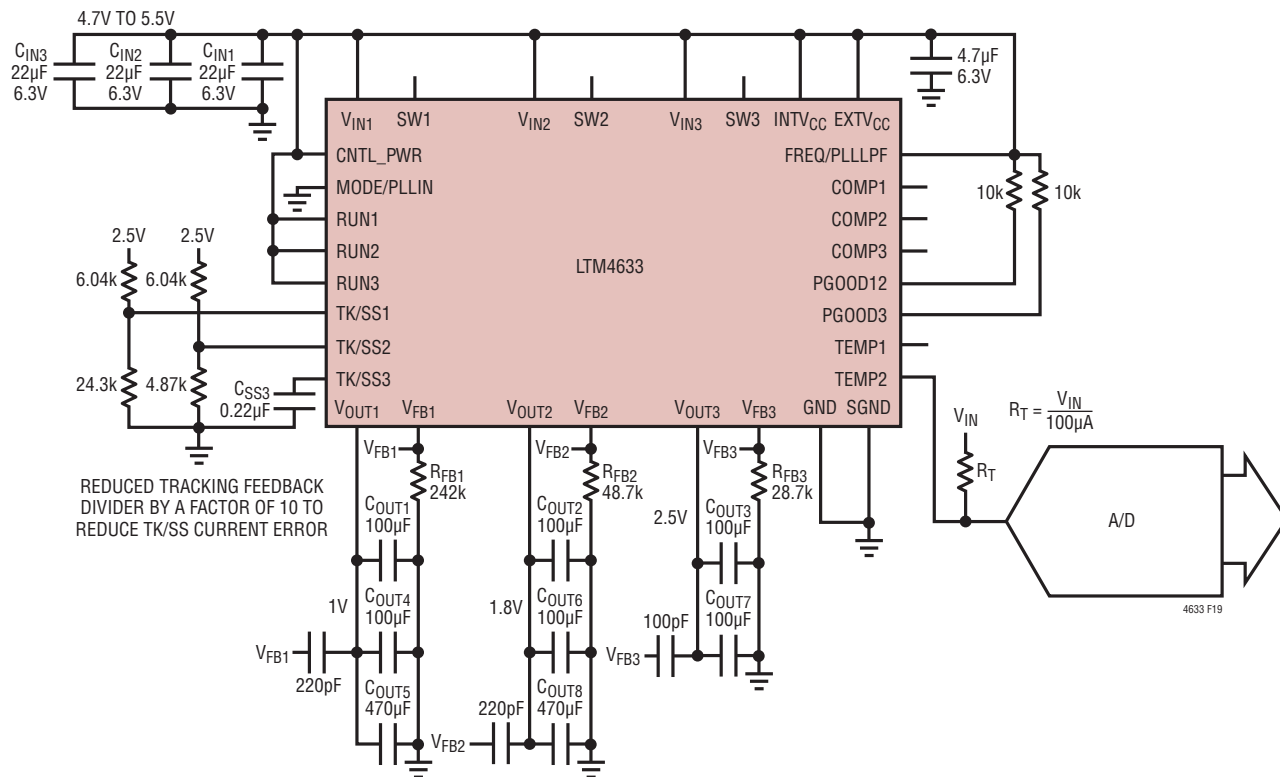


図19. 入力:5V、出力:1V、1.8V、および2.5V(10A、トラッキングあり)

LTM4633

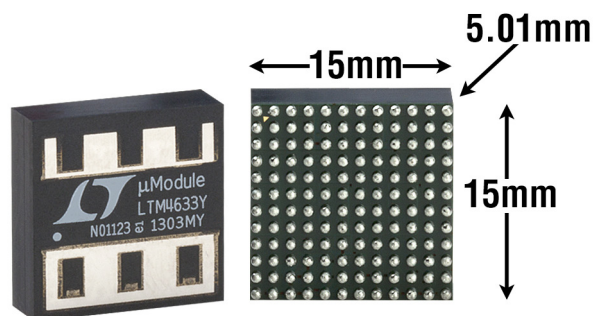
パッケージ

LTM4633の構成要素のBGAピン配列

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	V _{OUT3}	B1	V _{OUT3}	C1	V _{OUT3}	D1	GND	E1	GND	F1	V _{IN3}
A2	V _{OUT3}	B2	V _{OUT3}	C2	V _{OUT3}	D2	GND	E2	GND	F2	V _{IN3}
A3	V _{OUT3}	B3	V _{OUT3}	C3	V _{OUT3}	D3	GND	E3	GND	F3	SW3
A4	GND	B4	V _{OUT3}	C4	V _{OUT3}	D4	GND	E4	GND	F4	GND
A5	V _{OUT2}	B5	V _{OUT2}	C5	TEMP2	D5	GND	E5	GND	F5	V _{IN2}
A6	V _{OUT2}	B6	V _{OUT2}	C6	V _{OUT2}	D6	GND	E6	GND	F6	V _{IN2}
A7	V _{OUT2}	B7	V _{OUT2}	C7	V _{OUT2}	D7	GND	E7	GND	F7	SW2
A8	GND	B8	V _{OUT2}	C8	V _{OUT2}	D8	GND	E8	GND	F8	GND
A9	GND	B9	V _{OUT1}	C9	TEMP1	D9	GND	E9	GND	F9	V _{IN1}
A10	V _{OUT1}	B10	V _{OUT1}	C10	V _{OUT1}	D10	GND	E10	GND	F10	V _{IN1}
A11	V _{OUT1}	B11	V _{OUT1}	C11	V _{OUT1}	D11	GND	E11	GND	F11	SW1
A12	V _{OUT1}	B12	V _{OUT1}	C12	V _{OUT1}	D12	GND	E12	GND	F12	GND

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
G1	V _{IN3}	H1	V _{IN3}	J1	GND	K1	GND	L1	GND	M1	GND
G2	V _{IN3}	H2	V _{IN3}	J2	GND	K2	GND	L2	GND	M2	PGOOD12
G3	GND	H3	GND	J3	GND	K3	GND	L3	EXTV _{CC}	M3	PGOOD3
G4	GND	H4	GND	J4	GND	K4	COMP3	L4	COMP2	M4	COMP1
G5	V _{IN2}	H5	V _{IN2}	J5	GND	K5	V _{FB3}	L5	V _{FB2}	M5	V _{FB1}
G6	V _{IN2}	H6	V _{IN2}	J6	CNTL_PWR	K6	SGND	L6	SGND	M6	GND
G7	GND	H7	GND	J7	GND	K7	SGND	L7	SGND	M7	GND
G8	GND	H8	GND	J8	INTV _{CC}	K8	GND	L8	FREQ/PLLLPF	M8	GND
G9	V _{IN1}	H9	V _{IN1}	J9	GND	K9	GND	L9	MODE/PLLIN	M9	TK/SS1
G10	V _{IN1}	H10	V _{IN1}	J10	GND	K10	GND	L10	RUN1	M10	TK/SS2
G11	GND	H11	GND	J11	GND	K11	RUN3	L11	RUN2	M11	TK/SS3
G12	GND	H12	GND	J12	GND	K12	GND	L12	GND	M12	GND

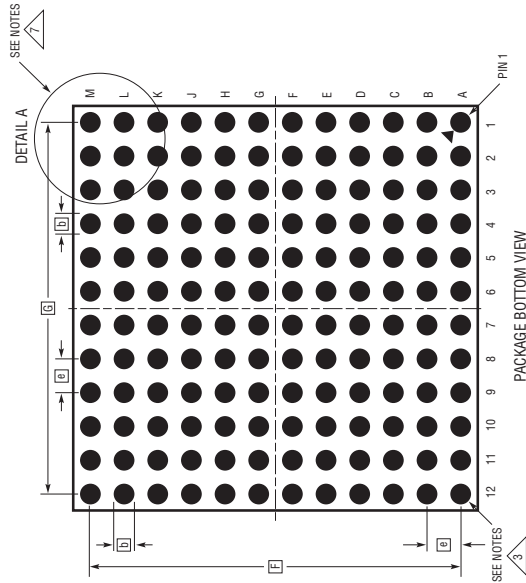
パッケージの写真



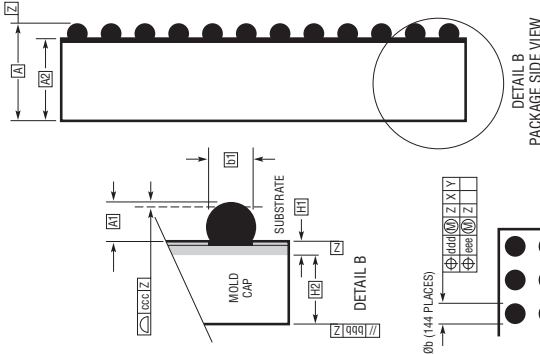
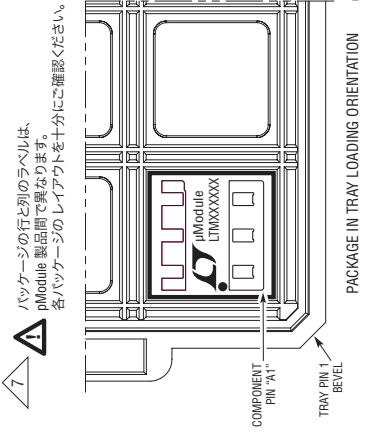
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

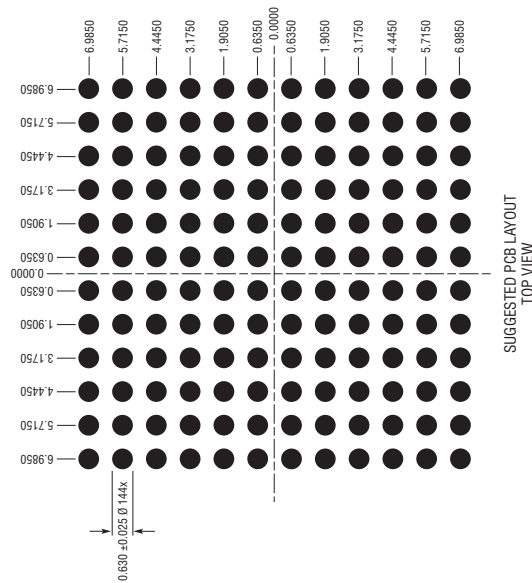
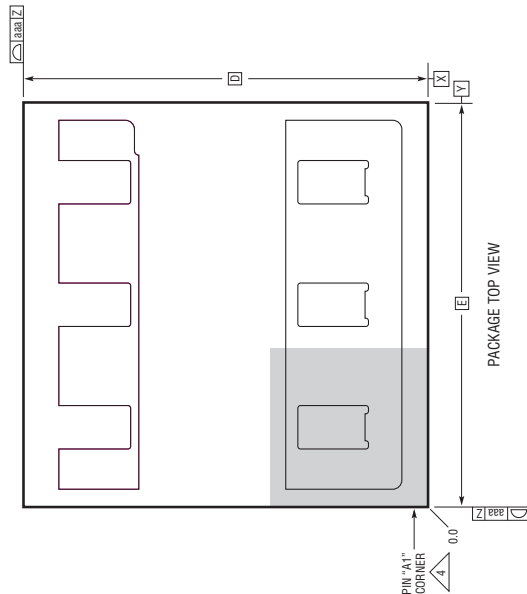
BGA Package
144-Lead (15mm × 15mm × 5.01mm)
 (Reference LTC DWG # 05-08-1908 Rev 0)



- 注記:
1. 寸法と許容公差は ASME Y14.5M-1994 による
 2. 全ての寸法はミリメートル
 3. ボールは JESD MS-028 および JEP95 による
 4. ピン #1 の識別マークの詳細はオプションだが、示された領域内になければならない。ピン #1 の識別マークはモールドまたはマーキングにすることができる
 5. 主アークラム-Z はシーディングプレーン
 6. 半田ボールは、元素構成比が Sn (Sn) 96.5%、銀 (Ag) 3.0%、銅 (Cu) 0.5% の合金
 7. パッケージの行と列のラベルは、μModule 製品間で異なるります。各パッケージのレイアウトを十分に確認してください。



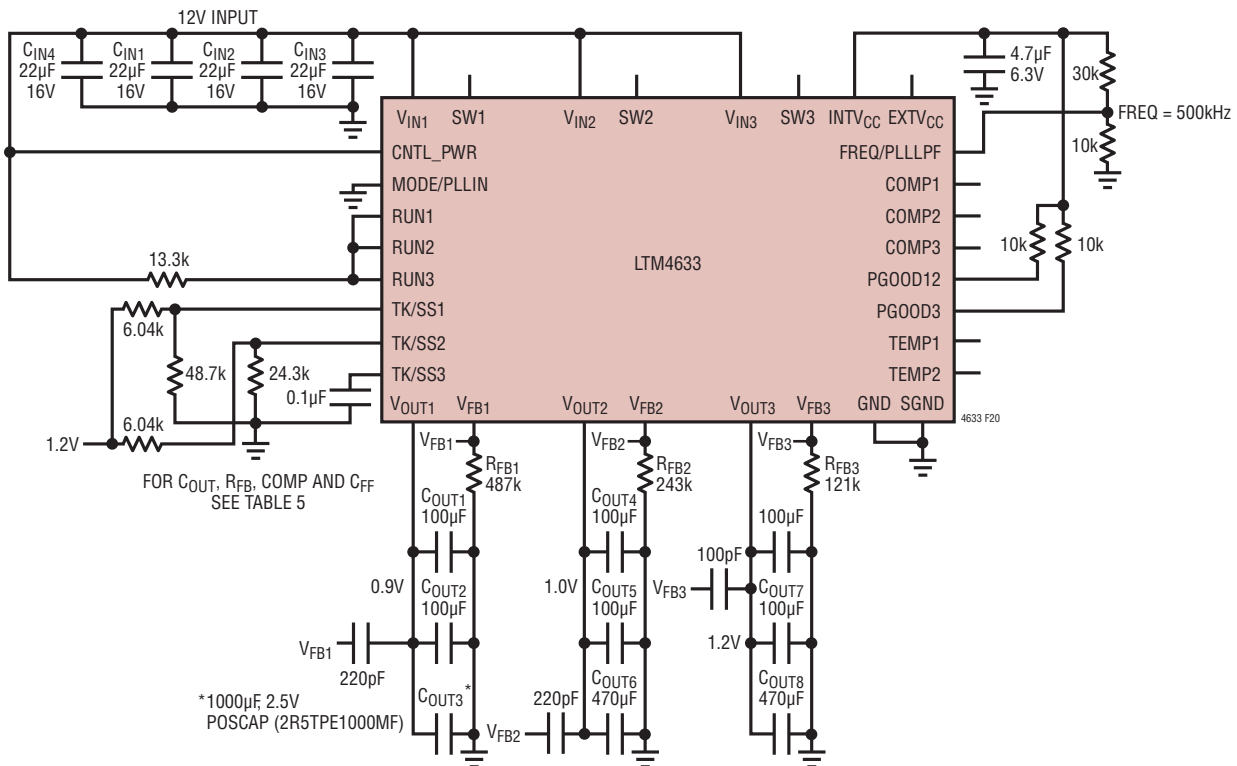
DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	4.81	5.01	5.21	
A1	0.50	0.60	0.70	
A2	4.31	4.41	4.51	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		15.00		
E		15.00		
e		1.27		
F		13.97		
G		13.97		
H1	0.36	0.41	0.46	
H2	3.95	4.00	4.05	
aaa		0.15		
bbb		0.10		
ccc		0.20		
ddd		0.30		
eee		0.15		
TOTAL NUMBER OF BALLS: 144				



LTM4633

標準的応用例

LTM4633、標準的な12V入力、出力:0.9V/10A、1.0V/10A、1.2V/10A(0.9Vと1.0Vは1.2Vにトラッキング)



デザイン・リソース

主題	説明
µModuleのデザイン/製造リソース	デザイン: • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール 製造: • クイック・スタート・ガイド • PCBのデザイン、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
TechClipビデオ	µModule 製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ

関連製品

製品番号	説明	注釈
LTM4630	15V 入力、デュアル 18A または シングル 36A 降圧 µModule レギュレータ、V _{OUT} は最大 1.8V	4.5V ≤ V _{IN} ≤ 15V、0.6V ≤ V _{OUT} ≤ 1.8V、PLL 入力、リモート検出アンプ、V _{OUT} のトラッキング、PGOOD、CLKOUT、内部温度モニタ、16mm × 16mm × 4.41mm LGA
LTM4624	14V 入力、4A 降圧 µModule レギュレータ、6.25mm × 6.25mm × 5.01mm 小型 BGA	4V ≤ V _{IN} ≤ 14V、0.6V ≤ V _{OUT} ≤ 5.5V、V _{OUT} のトラッキング、PGOOD、軽負荷モード、1cm ² 以内 (片面 PCB) の完全なソリューション
LTM8028	36V 入力、UltraFast™、低出力ノイズの 5A µModule レギュレータ	6V ≤ V _{IN} ≤ 36V、0.8V ≤ V _{OUT} ≤ 1.8V (3 ピンのスリープステート・インタフェースを介して設定)、V _{OUT} のリップル < 1mV、高精度 (10%) 電流制限、PGOOD、15mm × 15mm × 4.9mm BGA
LTM4637	20V 入力、20A DC/DC µModule 降圧レギュレータ	4.5V ≤ V _{IN} ≤ 20V、0.6V ≤ V _{OUT} ≤ 5.5V、PLL 入力、V _{OUT} のトラッキング、リモート検出アンプ、PGOOD、15mm × 15mm × 4.32mm LGA

4633f