

## 特長

- 発熱を低減し、熱設計の問題を解消
- 電力効率を最大化
- 動作時の静止電流: 800 $\mu$ A 未満
- IEEE 802.3 の検出および分類と完全に互換
- 受電装置 (PD) コントローラと対にした場合 IEEE 802.3 に適合
- 2 対および 4 対の PoE アプリケーションと連携
- PoE、PoE+、および LTPoE++™ と互換
- 絶対最大定格の電圧: 100V
- H グレード・バージョンは最大 125°C まで動作
- 4mm × 4mm の 16 ピン QFN パッケージ

## アプリケーション

- PoE/PoE+/ LTPoE++ 受電装置
- 通信機器用電源の DC 極性補正および理想ダイオード OR 接続

## 概要

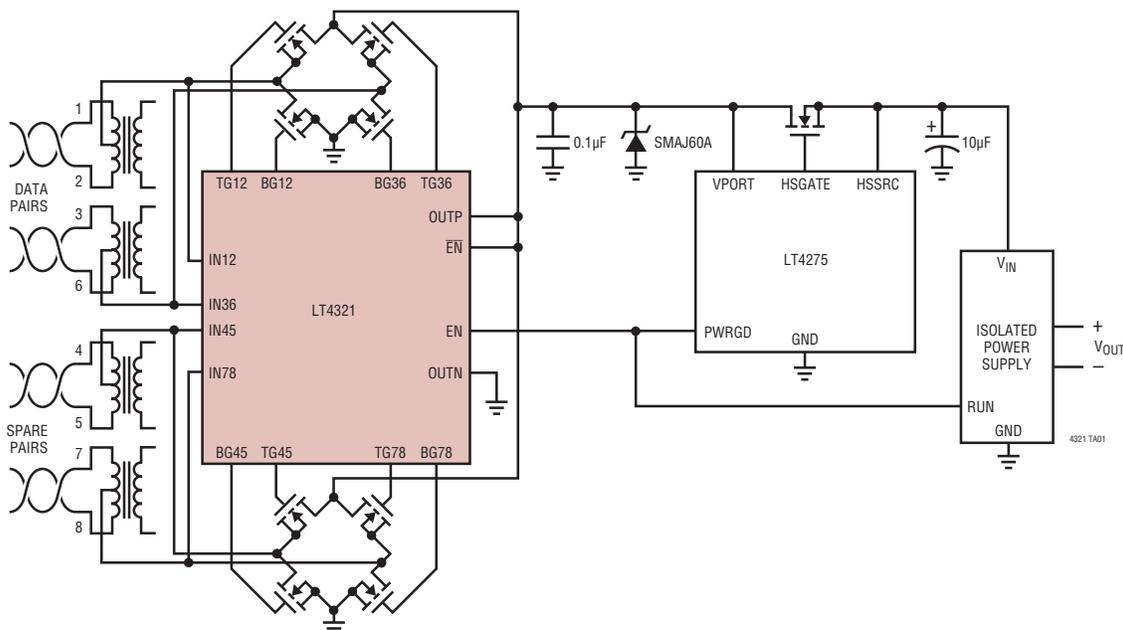
LT®4321 はデュアル理想ダイオード・ブリッジ・コントローラであり、Power over Ethernet (PoE) 受電装置 (PD) をイネーブルして、RJ-45 コネクタのデータ対、予備のデータ対、またはその両方から正負いずれかの電圧極性で電力を受け取ります。LT4321 と 8 つの N チャンネル MOSFET が受動 PoE 整流器ブリッジの 8 つのダイオードを置き換えます。LT4321 では熱設計が容易になっており、供給電力も増加しています。

内部チャージポンプにより、大型で高価な PMOS スイッチをなくしてすべて NMOS ブリッジにすることができます。LT4321 は 2 対および 4 対のアプリケーションと連携します。入力検出ピンはインピーダンスが高いため、未使用ピンでの逆電流を防止します。電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。ディスクリートの理想ブリッジ・ソリューションとは異なり、LT4321 はトランジェントの間、受電していない対の MOSFET をイネーブルせずに動作します。

LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。PowerPath および LTPoE++ はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

PoE (最大 13W)、PoE+ (最大 25.5W)、またはリニアテクノロジーの LTPoE++ (最大 90W) システム用の受電装置



4321f

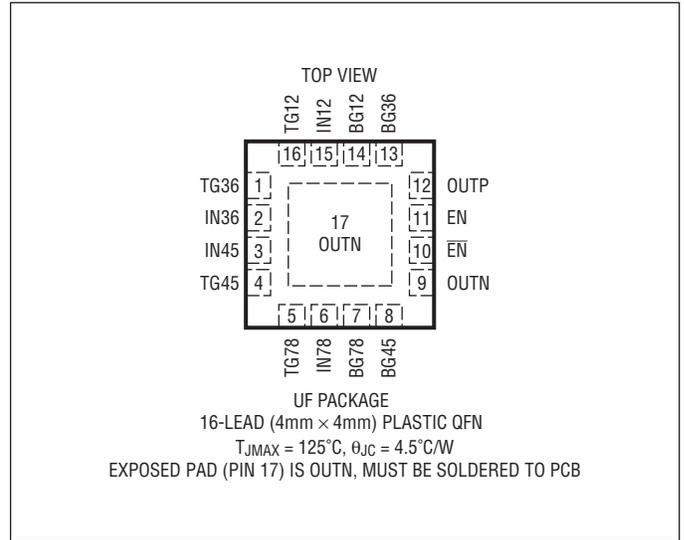
# LT4321

## 絶対最大定格

(Note 1, 2)

|                                    |                           |
|------------------------------------|---------------------------|
| OUTP-OUTN ピン間 .....                | -0.3V ~ 100V              |
| IN12, IN36, IN45, IN78 .....       | -2V ~ OUTPUTピンの電圧 + 2V    |
| BG12, BG36, BG45, BG78 ピンの電圧 ..... | -0.3V ~ 100V              |
| TG12, TG36, TG45, TG78 ピンの電圧 ..... | -0.3V ~ OUTPUTピンの電圧 + 12V |
| TG12-IN12 ピン間の電圧 .....             | -0.3V ~ 12V               |
| TG36-IN36 ピン間の電圧 .....             | -0.3V ~ 12V               |
| TG45-IN45 ピン間の電圧 .....             | -0.3V ~ 12V               |
| TG78-IN78 ピン間の電圧 .....             | -0.3V ~ 12V               |
| EN, $\overline{\text{EN}}$ .....   | -0.3V ~ 100V              |
| 動作周囲温度範囲                           |                           |
| LT4321L .....                      | -40°C ~ 85°C              |
| LT4321H .....                      | -40°C ~ 125°C             |
| 保存温度範囲 .....                       | -65°C ~ 150°C             |

## ピン配置



## 発注情報

| 無鉛仕上げ         | テープアンドリール       | 製品マーキング* | パッケージ                         | 温度範囲          |
|---------------|-----------------|----------|-------------------------------|---------------|
| LT4321IUF#PBF | LT4321IUF#TRPBF | 4321     | 16-Lead 4mm × 4mm Plastic QFN | -40°C ~ 85°C  |
| LT4321HUF#PBF | LT4321HUF#TRPBF | 4321     | 16-Lead 4mm × 4mm Plastic QFN | -40°C ~ 125°C |

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
 テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $\text{OUTP} = 20\text{V} \sim 80\text{V}$ 。

| SYMBOL            | PARAMETER  | CONDITIONS   |   | MIN  | TYP  | MAX | UNITS         |
|-------------------|--|--|---|------|------|-----|---------------|
|                   | Operating Supply Range                                 | IN12-IN36 ,  IN45-IN78 , OUTP  | ● | 20   |      | 80  | V             |
| $V_{UVLO}$        | Undervoltage Lockout                                   | OUTP-OUTN  | ● | 15   | 17   | 18  | V             |
| $I_S(\text{DET})$ | Total Supply Current in Detect Region                  | OUTP < 10V   | ● |      | 0.8  | 5   | $\mu\text{A}$ |
| $I_S(\text{OFF})$ | Total Supply Current in Shutdown                       | OUTP > 12V, EN < $V_{IL}$ and $\overline{\text{EN}}$ > $V_{IH}$                      | ● |      | 32   | 60  | $\mu\text{A}$ |
| $I_S(\text{ON})$  | Total Operating Supply Current                         | EN > $V_{IH}$ or $\overline{\text{EN}}$ < $V_{IL}$ , OUTP > 20V                      | ● |      | 0.5  | 0.8 | mA            |
|                   | Top Gate Drive   | INn = OUTP + $\Delta V_{SD(\text{MAX})}$ + 5mV, 10 $\mu\text{A}$ Out of TGn (Note 3) | ● | 7.7  | 9.5  | 11  | V             |
| $V_{BG}$          | Bottom Gate Drive                                      | 10 $\mu\text{A}$ Out of BGn (Note 3)   | ● | 10   | 11.5 | 13  | V             |
|                   | Top Gate Pull-Up Current                               | TGn = INn (Note 3)   | ● | 50   | 120  | 250 | $\mu\text{A}$ |
|                   | Top Gate Pull-Down Current                             | INn = OUTP - 0.25V; TGn - INn = 5V   | ● | 1.25 |      |     | mA            |
|                   | Bottom Gate Pull-Up Current                            | BGn < $V_{BG}$ (Note 3)  | ● | 15   | 30   | 45  | $\mu\text{A}$ |
|                   | Bottom Gate Pull-Down Current                          | BGn = 5V   | ● | 3    |      |     | mA            |
|                   | $\overline{\text{EN}}$ Pull-Up Resistance (Active Low) | OUTP = 55V   | ● | 160  | 250  | 310 | k $\Omega$    |
|                   | EN Pull-Down Resistance (Active High)                  | OUTP = 55V   | ● | 160  | 250  | 310 | k $\Omega$    |
| $V_{IH}$          | Digital Input High                                     | EN, $\overline{\text{EN}}$   | ● |      |      | 2.6 | V             |
| $V_{IL}$          | Digital Input Low                                      | EN, $\overline{\text{EN}}$   | ● | 0.5  |      |     | V             |
| $V_{ENOC}$        | $\overline{\text{EN}}$ Open Circuit Voltage            | OUTP = 55V   | ● | 2    | 2.5  | 3   | V             |
| $\Delta V_{SD}$   | Topside Forward Regulation Voltage                     | INn - OUTP   | ● | 2    | 10   | 18  | mV            |
|                   | Bottom Comparator Turn-On Threshold                    | INn - OUTN   | ● | -30  | -15  | 0   | mV            |
|                   | Bottom Comparator Turn-Off Threshold                   | INn - OUTN   | ● | 2    | 15   | 30  | mV            |

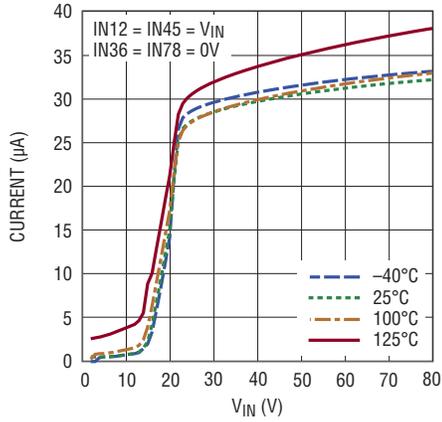
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性があります。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** 特に規定のない限り、OUTNピンの電圧を基準とする。

**Note 3:** 外付けMOSFETがオンになるすべての条件を満たす必要がある。表1および表2を参照。

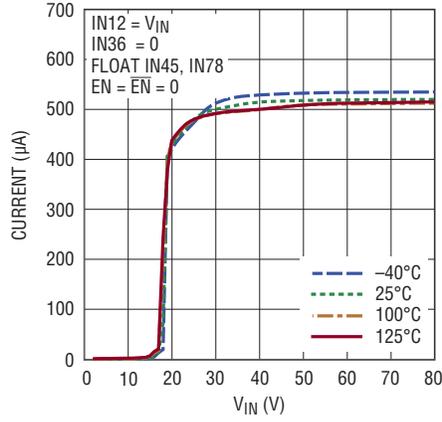
## 標準的性能特性

シャットダウン時の全電源電流



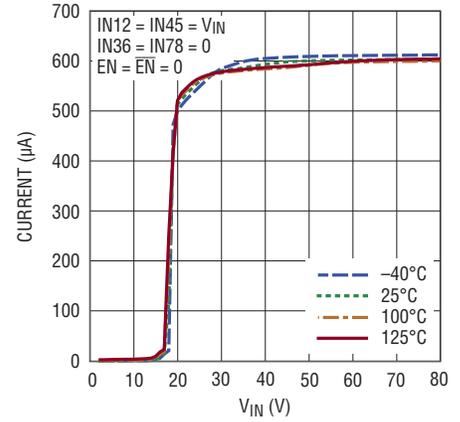
4321 G01

理想ダイオード・ブリッジ・モードでの全電源電流 (2対)



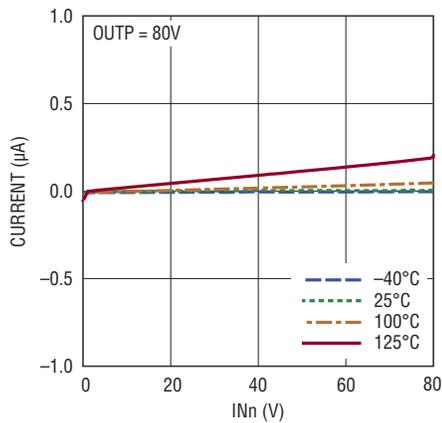
4321 G02

理想ダイオード・ブリッジ・モードでの全電源電流 (4対)



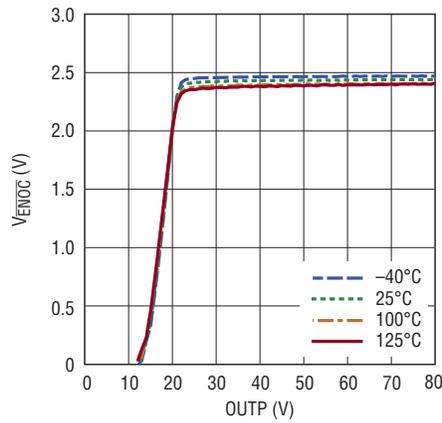
4321 G03

入力ピンの電流



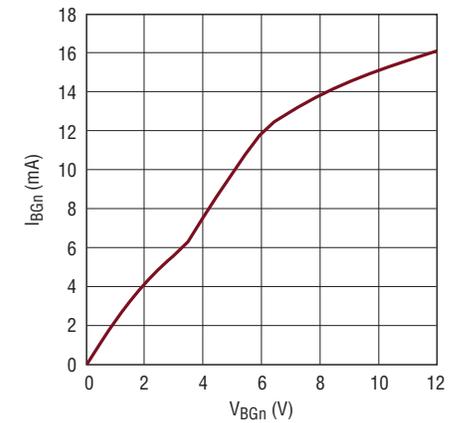
4321 G04

ENピンの開回路電圧



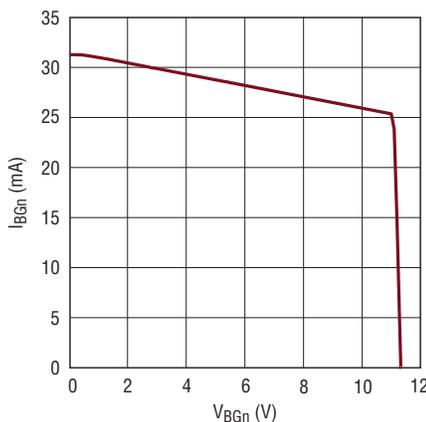
4321 G05

BGnのプルダウン電流の大きさ



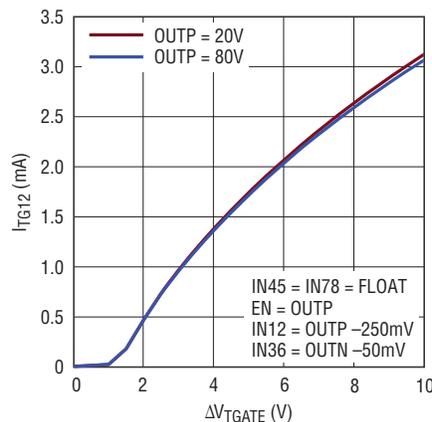
4321 G06

BGnのプルアップ電流の大きさ



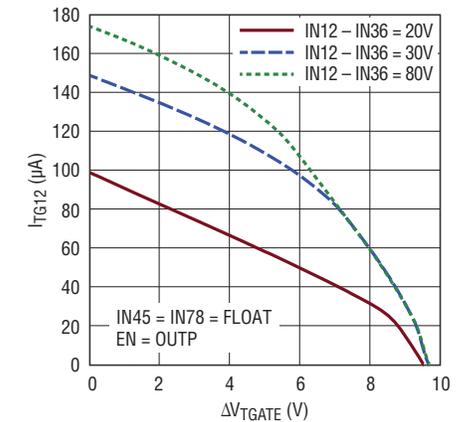
4321 G07

TGのプルダウン電流の大きさ



4321 G08

TGのプルアップ電流の大きさ



4321 G09

## ピン機能

**IN12:** データ対の入力1。PoEシステムでは、IN12ピンはRJ45コネクタのピン1および2に接続されるトランスのセンタータップに接続します。

**IN36:** データ対の入力2。PoEシステムでは、IN36ピンはRJ45コネクタのピン3および6に接続されるトランスのセンタータップに接続します。

**IN45:** 予備のデータ対の入力1。PoEシステムでは、IN45ピンはRJ45コネクタのピン4および5に接続されるトランスのセンタータップに接続します。

**IN78:** 予備のデータ対の入力2。PoEシステムでは、IN78ピンはRJ45コネクタのピン7および8に接続されるトランスのセンタータップに接続します。

**TG12:** 上側ゲート・ドライバの出力。IN12ピンの電圧がOUTPピンの電圧より高くIN36ピンの電圧がOUTNピンの電圧より低いと、TG12ピンはIN12ピンの電圧を基準にして“H”になります。

**TG36:** 上側ゲート・ドライバの出力。IN36ピンの電圧がOUTPピンの電圧より高くIN12ピンの電圧がOUTNピンの電圧より低いと、TG36ピンはIN36ピンの電圧を基準にして“H”になります。

**TG45:** 上側ゲート・ドライバの出力。IN45ピンの電圧がOUTPピンの電圧より高くIN78ピンの電圧がOUTNピンの電圧より低いと、TG45ピンはIN45ピンの電圧を基準にして“H”になります。

**TG78:** 上側ゲート・ドライバの出力。IN78ピンの電圧がOUTPピンの電圧より高くIN45ピンの電圧がOUTNピンの電圧より低いと、TG78ピンはIN78ピンの電圧を基準にして“H”になります。

**BG12:** 下側ゲート・ドライバの出力。IN36ピンの電圧がOUTPピンの電圧より高くIN12ピンの電圧がOUTNピンの電圧より低いと、BG12ピンはOUTNピンの電圧を基準にして“H”になります。

**BG36:** 下側ゲート・ドライバの出力。IN12ピンの電圧がOUTPピンの電圧より高くIN36ピンの電圧がOUTNピンの電圧より低いと、BG36ピンはOUTNピンの電圧を基準にして“H”になります。

**BG45:** 下側ゲート・ドライバの出力。IN78ピンの電圧がOUTPピンの電圧より高くIN45ピンの電圧がOUTNピンの電圧より低いと、BG45ピンはOUTNピンの電圧を基準にして“H”になります。

**BG78:** 下側ゲート・ドライバの出力。IN45ピンの電圧がOUTPピンの電圧より高くIN78ピンの電圧がOUTNピンの電圧より低いと、BG78ピンはOUTNピンの電圧を基準にして“H”になります。

**EN:** イネーブル・ピン(アクティブ“L”)。OUTNピンの電圧まで低くすると、理想ダイオード・ブリッジ・モードがイネーブルされます。ENピンの電圧は内部で $V_{ENOC}$ まで高くなります。ENピンを使用して理想ダイオード・ブリッジ・モードをイネーブルするアプリケーション回路の場合は、OUTPピンに接続します。

**EN:** イネーブル・ピン(アクティブ“H”)。電圧を高くすると理想ダイオード・ブリッジ・モードがイネーブルされます。ENピンの電圧は内部でOUTNピンの電圧まで低くなります。ENピンを使用して理想ダイオード・ブリッジ・モードをイネーブルするアプリケーション回路の場合は、OUTNピンに接続します。

**OUTP:** 正の出力電圧。OUTPピンの電圧は、LT4321が供給する電力の基になる整流電圧です。

**OUTN:** 負の出力電圧。OUTNピンの電圧は負の整流電圧です。

**露出パッド:** 露出パッドはOUTNピンに電気的に接続する必要があります。

## アプリケーション情報

### 概要

LT4321は、2つの独立したDCチャンネルを1つの出力に整流する目的で設計されたデュアル理想ダイオード・ブリッジ・コントローラです。LT4321は2つの入力チャンネル(|IN12-IN36|または|IN45-IN78|)のうち電圧の大きい方を検出し、正しい極性で出力に接続します。強制ドロップアウト電圧 $\Delta V_{SD}$ により、チャンネル間のスムーズな交差が保証されています。

ごく一般的なアプリケーションはIEEE 802.3受電装置(PD)で、そのRJ-45入力では両方の極性の電圧に対応できることが要求されます。極性補正デバイスにより、PDは標準ケーブルまたは交差ケーブルおよびエンドスパンPSEまたはミッドスパンPSEを等しく良好に処理できます。極性補正デバイスは、PDからイーサネット・ケーブルに逆給電電流が流れるのも防ぎます。

PDの極性補正は従来型のダイオード・ブリッジを使用して行うのが一般的ですが、この方法では、導通している2つのダイオードの両端に発生する順方向電圧降下により、効率の損失が生じます。この電圧降下により、供給可能な電源電圧が減少し、電力を大幅に損失します。

LT4321では、能動的に駆動したMOSFETを使用して、順方向電圧降下をほとんど取り除きます。LT4321では、供給可能な電圧を最大限に高めて電力損失を低減(図1)することにより、PDの設計を簡略化して電源のコストを削減します。また、このデバイスは熱設計の問題を解消し、高価なヒートシンクを不要にして、プリント回路基板面積を低減します。

設計回路によっては、ディスクリート部品で実現した理想ダイオード・ブリッジ回路を使用しています。これらのブリッジでは、多くの場合、トランジエントや漏れ電流に対する許容範囲と静止電流との間の相反関係に悩まされます。静止電流をPoEに合わせて適度に調整すると、ブリッジ部品間に流れるPCB浮遊漏れ電流が、偶発的な導通、ラッチアップ、および回路の破壊を引き起こすのに十分な大きさになることがあります。

LT4321はディスクリートによる解決策と比較して大幅に改善されています。この一体型ブリッジ・コントローラでは、PowerPath™ MOSFETの精巧な検出および制御が可能なので、本来オフになっているはずのMOSFETが確実にオフ状態に維持されます。LT4321によって制御される理想ダイオード・ブリッジは、活線挿入、入力短絡、同相電圧シフト、およびアプリケーション回路でのPCB漏れ電流に対する耐性があります。

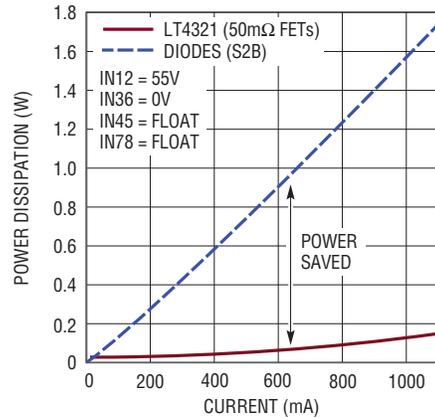


図1. 電力損失と負荷電流

### 動作モード

#### 理想ダイオード・ブリッジ・モード

理想ダイオード・ブリッジ・モードでは、LT4321は電力経路のダイオードの代わりにMOSFETを導通させることによって消費電力を節減します。LT4321が理想ダイオード・ブリッジ・モードに移行するのは、OUTPピンの電圧が $V_{UVLO}$ より高く、ENピンまたは $\overline{EN}$ ピンがアサートされたときです。

LT4321は、イネーブルされると、出力電圧を基準にして入力電圧を検出し、どの外付けMOSFETをオンするかを決定します。入力はIN12/IN36とIN45/IN78の対にグループ分けされます。それぞれの入力対の内部では、一方の入力電圧をOUTPピンの電圧より高くし、もう一方の入力電圧をOUTNピンの電圧より低くしてから、該当する入力対に関連した外付けMOSFETをイネーブルする必要があります。たとえば、IN36ピンの電圧がOUTPピンの電圧より高くIN12ピンの電圧がOUTNピンの電圧より低いと、TG36とBG12のMOSFETがオンになります。理想ダイオード・ブリッジが導通する条件の概要を表1および表2に示します。

#### シャットダウン・モード

シャットダウン・モードの目的は、LT4321の静止電流がPoEシステムでの検出および分類を妨害しないようにすることです(図2)。LT4321は、OUTPピンの電圧が $V_{UVLO}$ より低いときは常にシャットダウン・モードです。ENピンと $\overline{EN}$ ピンを両方もデアサートすれば、このデバイスは全動作電圧範囲でシャットダウン・モードを維持できます。

アプリケーション情報

表 1. IN12/IN36 での理想ダイオード・ブリッジ・モードの状態

| PoEのモード                       | OUTP                | EN   EN | IN12   | IN36   | IN45 | IN78 | TG12 | TG36 | BG12 | BG36 |
|-------------------------------|---------------------|---------|--------|--------|------|------|------|------|------|------|
| 検出/分類                         | < V <sub>UVLO</sub> | X       | X      | X      | X    | X    | オフ   |      |      |      |
| 分類/突入                         |                     | 0       |        |        |      |      |      |      |      |      |
| 電源オン                          | > V <sub>UVLO</sub> | 1       | > OUTP | < OUTN | X    | X    | オン   | オフ   | オフ   | オン   |
|                               |                     |         | < OUTN | > OUTP |      |      | オフ   | オン   | オン   | オフ   |
| IN12 – IN36  <<br>OUTP – OUTN |                     |         | > OUTN |        |      |      | オフ   |      |      |      |
|                               |                     |         | < OUTP |        |      |      |      |      |      |      |

表 2. IN45/IN78 での理想ダイオード・ブリッジ・モードの状態

| PoEのモード                       | OUTP                | EN   EN | IN12 | IN36 | IN45   | IN78   | TG45 | TG78 | BG45 | BG78 |
|-------------------------------|---------------------|---------|------|------|--------|--------|------|------|------|------|
| 検出/分類                         | < V <sub>UVLO</sub> | X       | X    | X    | X      | X      | オフ   |      |      |      |
| 分類/突入                         |                     | 0       |      |      |        |        |      |      |      |      |
| 電源オン                          | > V <sub>UVLO</sub> | 1       | X    | X    | > OUTP | < OUTN | オン   | オフ   | オフ   | オン   |
|                               |                     |         |      |      | < OUTN | > OUTP | オフ   | オン   | オン   | オフ   |
| IN45 – IN78  <<br>OUTP – OUTN |                     |         |      |      | > OUTN |        | オフ   |      |      |      |
|                               |                     |         |      |      | < OUTP |        |      |      |      |      |

LT4321 をシャットダウンしても負荷は切り離されません。外付け MOSFET はゲートとソースが短絡されており、ブリッジの電流は MOSFET のボディ・ダイオードによって伝達されます。8 つのボディ・ダイオードは、2 つの従来型ダイオード・ブリッジのよう動作します。

軽負荷では、ボディ・ダイオードの順方向電圧降下での電力損失が、LT4321 の静止電流による電力損失より小さくなります。低消費電力のスリープ・モードがあるアプリケーションでは、負荷電流が 20mA より少ない場合、必要に応じて LT4321 をシャットダウン・モードにして消費電力を節約できます。

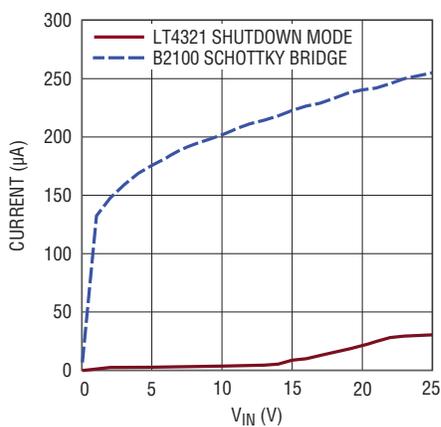


図 2. 125°C での漏れ電流

外部インタフェースと部品の選択

バイパス容量

0.1µF のセラミック・コンデンサを OUTP ピンと OUTN ピンの間に取り付ける必要があります。

PD アプリケーションでは、IEEE 802.3 標準規格により、PD インタフェースでのポート容量 (C<sub>PD</sub>) が最大 0.12µF に制限されます。LT4321 と PD インタフェース・コントローラは両方ともデバイスの近くにバイパス容量が必要ですが、0.1µF の同じコンデンサを共用することができます。LT4321 と PD インタフェース・コントローラの両方を共用のバイパス・コンデンサに隣接して配置できない場合は、0.047µF のセラミック・コンデンサを LT4321 の近くに配置し、別の 0.047µF セラミック・コンデンサを PD インタフェース・コントローラの近くに配置することにより、C<sub>PD</sub> 容量を 2 つのチップ間で分割してください。

LT4321 をイネーブルする場合は、OUTP ピンと OUTN ピンの間に 10µF 以上の容量を接続する必要があります。PoE アプリケーションでは、C<sub>PORT</sub> 容量を PD インタフェース・コントローラの活線挿抜 FET で接続すれば十分です。PoE 以外のアプリケーションでは、コンデンサ C<sub>PORT</sub> を OUTP ピンと OUTN ピンの間に常時接続できます。

## アプリケーション情報

### トランジェント電圧サプレッサ

LT4321の絶対最大定格電圧は100Vと規定されており、短期間の過電圧は許容できるように設計されています。ただし、イーサネット・ケーブルや離れた場所の通信機器電源とのインタフェースをとるピンには、過剰なピーク電圧が日常的に現れます。LT4321を保護するため、OUTPピンとOUTNピンの間にSMAJ60Aなどの単方向トランジェント電圧サプレッサ(TVS)を取り付けてください。このTVSはLT4321にできるだけ近づけて取り付ける必要があります。

ケーブル放電が著しく大きい場合やサージ保護については、弊社にお問い合わせください。

### MOSFETの選択

ドレイン-ソース間のブレイクダウン電圧が最大入力電圧より高い外付けMOSFETを選択します。PoEシステムでは、ドレイン-ソース間のブレイクダウン電圧が100V以上必要です。すべてのアプリケーションで、ゲート電圧のしきい値は2V以上にする必要があります。

LT4321によって節減される電力の大きさは、外付けMOSFETのチャネル抵抗 $R_{DS(ON)}$ により異なります。性能と電力節減量を最大にするには、順方向電圧降下 $V_F$ の値が20mV～70mVの範囲内に収まるように $R_{DS(ON)}$ を選択します。平均出力負荷電流 $I_{AVG}$ が与えられている場合は、次式が得られます。

$$R_{DS(ON)} = V_F / I_{AVG}$$

たとえば、PoE+クラス4 PDの最大平均電流 $I_{AVG}$ は600mAです。順方向電圧降下が40mVのMOSFETを選択すると、消費電力はB2100ショットキ・ダイオード・ブリッジの1/15に減少します。

$$R_{DS(ON)} = 40\text{mV} / 600\text{mA} = 66\text{m}\Omega$$

### イネーブル・ピン

OUTPピンの電圧が $V_{UVLO}$ より高い場合、ENピンおよび $\overline{\text{EN}}$ ピンは、LT4321をシャットダウン・モードまたは理想ダイオード・ブリッジ・モードのいずれにするかを制御します(表1および表2)。ENピンおよび $\overline{\text{EN}}$ ピンは、3.3Vまたは5Vのロジック信号で駆動するか、オープン・ドレインまたはオープン・コレクタで駆動することができます。

$\overline{\text{EN}}$ ピンの電圧は、内部の250k $\Omega$ 抵抗により、内部生成電圧 $V_{ENOC}$ まで上昇します。ENピンの電圧は内部の250k $\Omega$ 抵抗により、OUTNピンの電圧まで低下します。OUTPピンの電圧が12Vより低くなると、イネーブル・ピンは高インピーダンスになり、これらの抵抗によるPoE検出の失敗を防止します。

イネーブル・ピンは100V(絶対最大定格)に耐えるので、必要に応じてOUTPピンまたはOUTNピンに直接接続することができます。

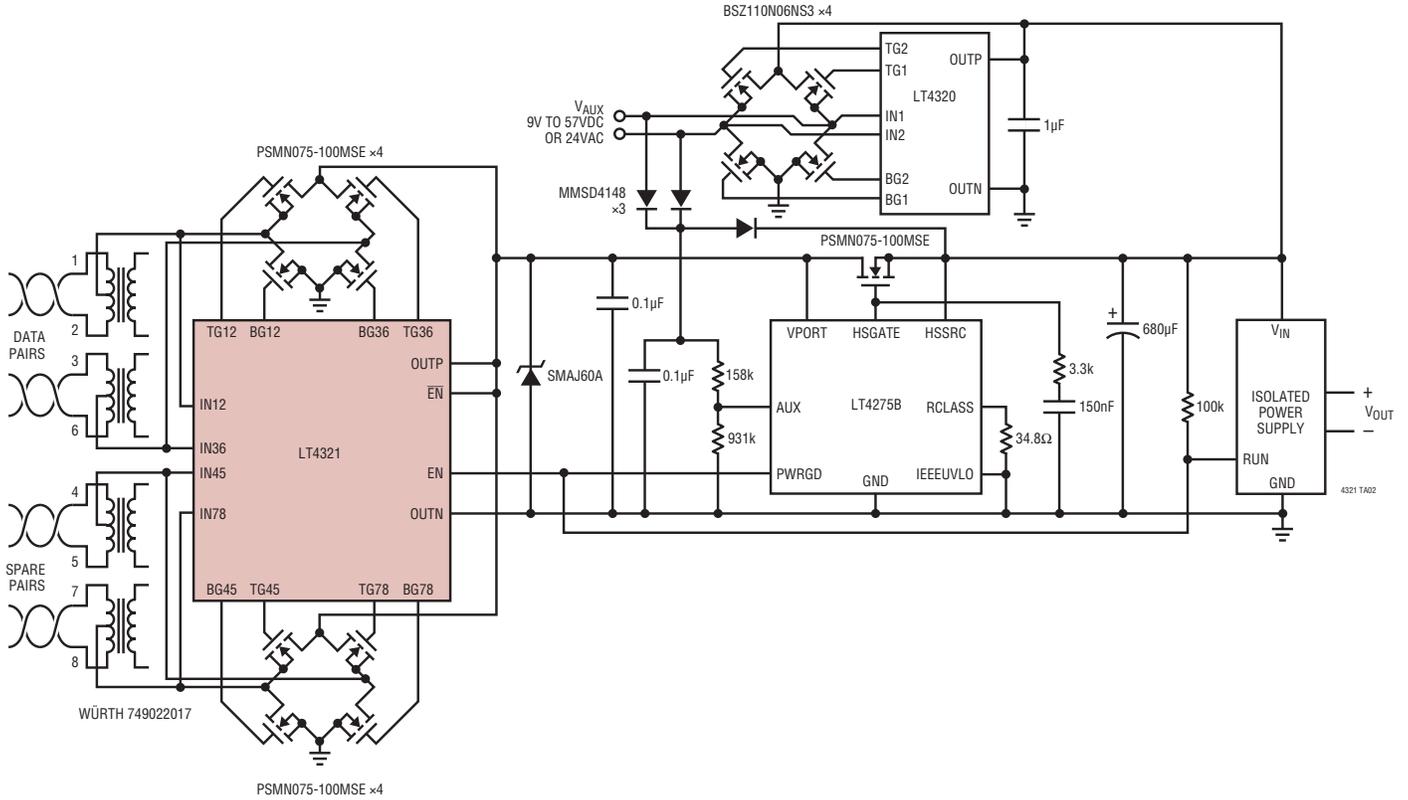
イネーブル・ピンとPDインタフェース・コントローラとのインタフェース方法を図3および図4に示します。これらの構成では、LT4321 PoE理想ダイオード・ブリッジがイネーブルされるのは、検出と分類の完了後とPDが大量の電流を消費する前です。



# LT4321

## 標準的応用例

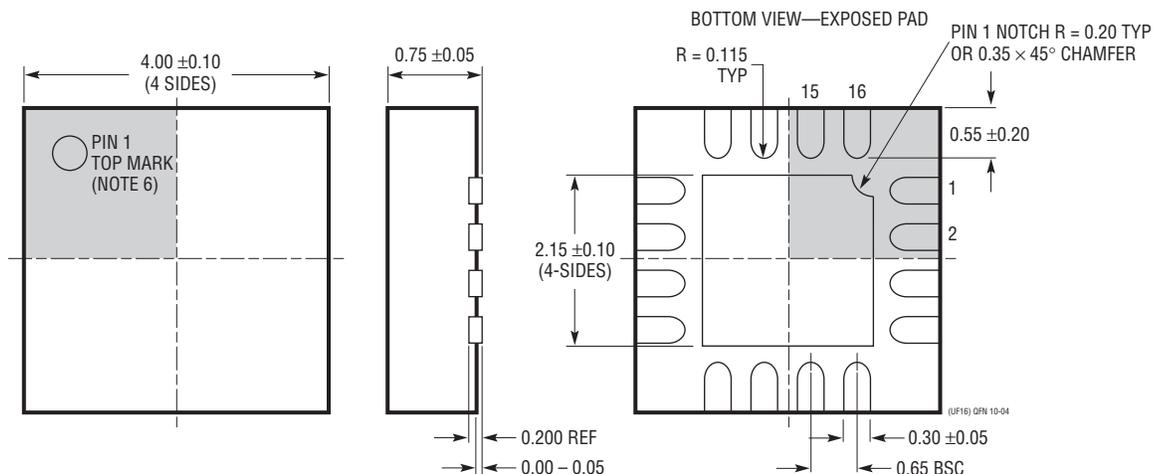
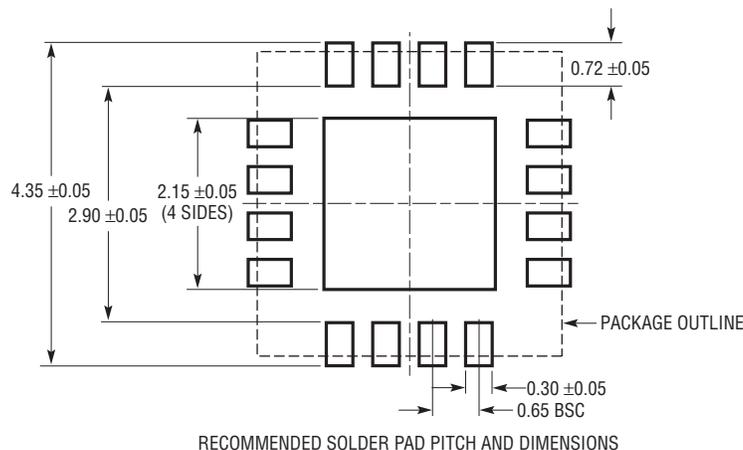
### DC12V および AC24V 補助入力による高効率 25W PD ソリューション



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**UF Package**  
**16-Lead Plastic QFN (4mm × 4mm)**  
 (Reference LTC DWG # 05-08-1692 Rev 0)

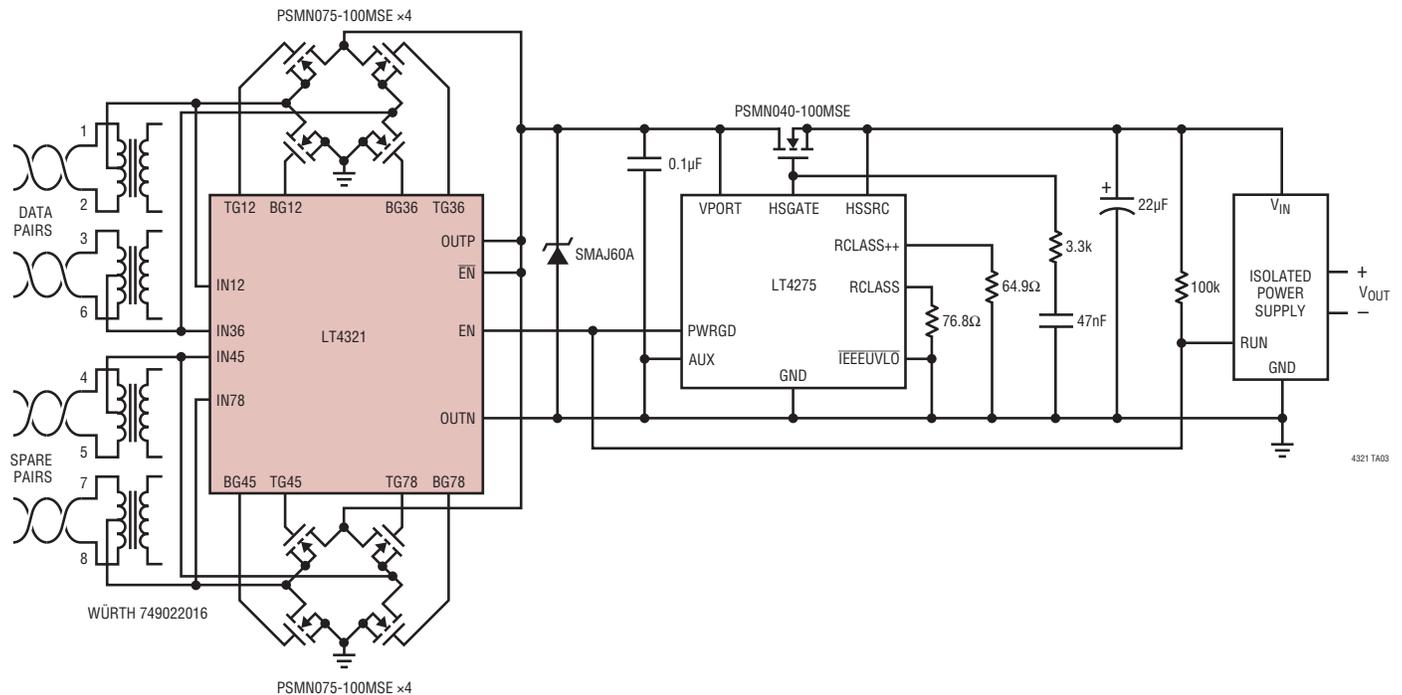


- 注記:
1. 図面は JEDEC のパッケージ外形 MO-220 のバリエーション(WGGC)に適合
  2. 図は実寸とは異なる
  3. 全ての寸法はミリメートル
  4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
  5. 露出パッドは半田メッキとする
  6. 灰色の部分はパッケージのトップとボトムのピン 1 の位置の参考に過ぎない

# LT4321

## 標準的応用例

### LTPoE++ 70W 受電装置



## 関連製品

| 製品番号                                      | 説明  | 注釈   |
|---|---|--|
| <a href="#">LTC4265</a>                   | IEEE 802.3at PD インタフェース・コントローラ                  | 100V、1A スイッチを内蔵、2 イベント分類を認識  |
| <a href="#">LTC4266/LTC4266A/LTC4266C</a> | クワッド PoE PSE コントローラ                             | IEEE 802.3at、LTPoE++、IEEE 802.3af の電力レベル   |
| <a href="#">LTC4269-1/LTC4269-2</a>       | スイッチング・レギュレータ内蔵の IEEE 802.3af PD インタフェース        | フライバック・レギュレータの場合は LTC4269-1、フォワード・レギュレータの場合は LTC4269-2                                   |
| <a href="#">LTC4270/LTC4271</a>           | 12ポート PoE/PoE+/LTPoE++ PSE コントローラ               | トランスによる絶縁、IEEE802.3af、IEEE802.3at、および LTPoE++ PD に対応                                     |
| <a href="#">LTC4274/LTC4274A/LTC4274C</a> | シングル PoE PSE コントローラ                             | IEEE 802.3at、LTPoE++ 90W、IEEE 802.3af の電力レベル   |
| <a href="#">LT4275A/LT4275B/LT4275C</a>   | LTPoE++/PoE+/PoE PD コントローラ                      | 外部スイッチ、LTPoE++ をサポート   |
| <a href="#">LTC4278</a>                   | フライバック・スイッチング・レギュレータ内蔵の IEEE 802.3af PD インタフェース | 2 イベント分類、プログラム可能なクラス、同期整流式 No-Opto フライバック・コントローラ、スイッチング周波数: 50kHz ~ 250kHz、12V の補助電源サポート |
| <a href="#">LTC4290/LTC4271</a>           | 8ポート PoE/PoE+/LTPoE++ PSE コントローラ                | トランスによる絶縁、IEEE802.3af、IEEE802.3at、および LTPoE++ PD に対応                                     |
| <a href="#">LT4320</a>                    | 理想ダイオード・ブリッジ・コントローラ                             | 9V ~ 72V、DC ~ 600Hz、Nチャネル理想ダイオード・ブリッジ  |
| <a href="#">LTC4354</a>                   | 負電圧ダイオード OR コントローラ およびモニタ                       | 2個の Nチャネル MOSFET を制御、1.2µs のターンオフ時間、-80V 動作  |
| <a href="#">LTC4355</a>                   | 正電圧ダイオード OR コントローラ およびモニタ                       | 2個の Nチャネル MOSFET を制御、0.4µs のターンオフ時間、9V ~ 80V の動作電圧範囲                                     |
| <a href="#">LTC4359</a>                   | 逆入力保護を備えた理想ダイオード・コントローラ                         | Nチャネル、4V ~ 80V、MSOP-8 および DFN-6 パッケージ  |

4321f