

### 特長

- 電力効率を最大化
- 熱設計の問題を解消
- DC ~ 600Hz
- 動作電圧範囲: 9V ~ 72V
- $I_Q = 1.5\text{mA}$  (標準)
- 利用可能な電圧を最大化
- 8ピン (3mm×3mm) DFN、12ピン MSOP および 8ピン PDIP パッケージで供給

### アプリケーション

- 防犯カメラ
- 地上用または航空機搭載用の電力分散システム
- 2次入力のある PoE (Power-over-Ethernet) 受電装置
- 極性が不確実な電源の入力
- ダイオード・ブリッジの置き換え

LT、LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。特許出願中。

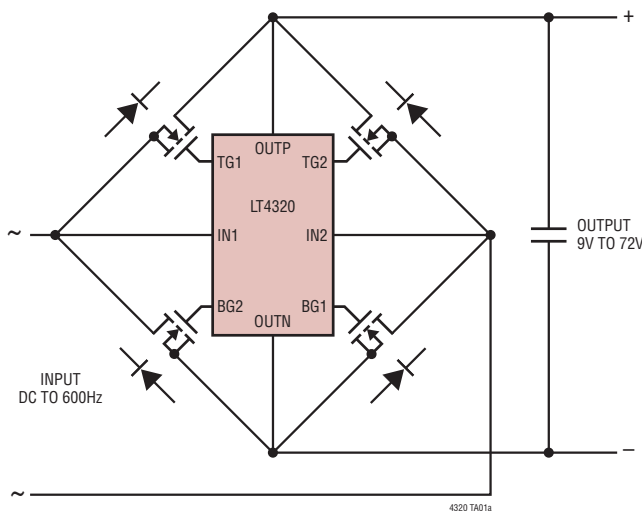
### 概要

LT<sup>®</sup>4320/LT4320-1 は、4つのNチャネルMOSFETを駆動する理想ダイオード・ブリッジ・コントローラで、標準ではDC ~ 600Hzの範囲で電圧の整流に対応します。この理想ダイオード・ブリッジは、利用可能な電圧を最大限に高めて電力損失を低減(下記のサーモグラフ比較を参照)することにより、電源設計を簡素化し、(特に低電圧アプリケーションでの)電源のコストを節減します。

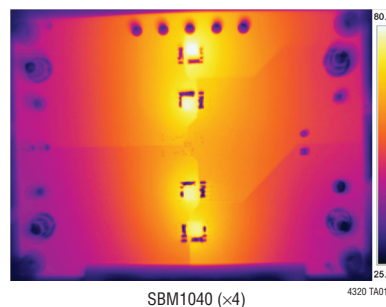
また、理想ダイオード・ブリッジは熱設計の問題を解消して高価なヒートシンクが不要になるので、プリント回路基板面積も大幅に減少します。LT4320の内部チャージポンプはすべてのNMOS設計に対応するので、大型で高価なPMOSスイッチが不要になります。電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。

LT4320は標準でDC ~ 60Hzの電圧を整流する設計になっていますが、LT4320-1は標準でDC ~ 600Hzの電圧を整流する設計になっています。MOSFETのサイズと動作負荷電流によっては、より高い周波数での動作が可能です。

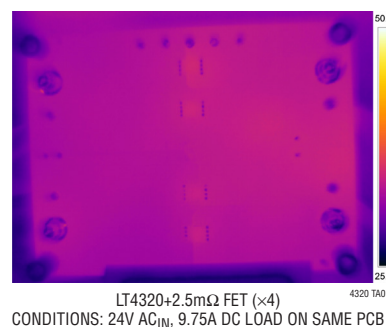
### 標準的応用例



受動ダイオード・ブリッジのサーモグラフ



4つのMOSFETを駆動するLT4320のサーモグラフ



CONDITIONS: 24V AC<sub>IN</sub>, 9.75A DC LOAD ON SAME PCB

温度上昇(°C)

電流 (A)	MOSFET 2.5mΩ	ダイオード SBM 1040
2	0.6	15
4	3.5	32
6	6.7	49
8	11	66
10	16	84

DC入力、同じPCB上

# LT4320/LT4320-1

## 絶対最大定格 (Note 1, 2)

### 電源電圧

IN1, IN2 .....	-3V ~ 80V
OUTP .....	-0.3V ~ 80V

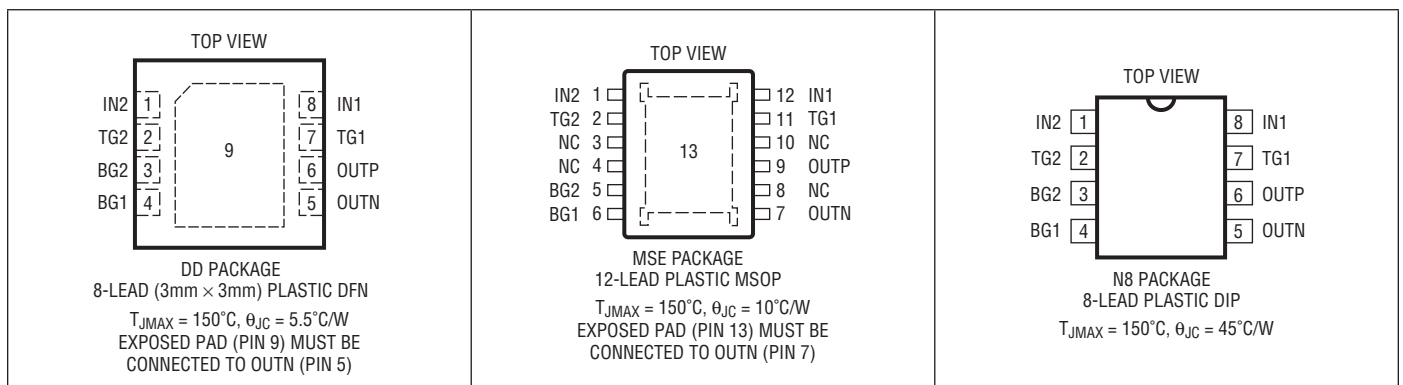
### 出力電圧 (Note 3)

BG1, BG2, TG1, TG2 .....	-0.3V ~ 80V
TG1-IN1, TG2-IN2 .....	-0.3V ~ 12V

### 動作接合部温度範囲

LT4320I .....	-40°C ~ 85°C
LT4320H .....	-40°C ~ 125°C
LT4320MP .....	-55°C ~ 125°C
保存温度範囲 .....	-65°C ~ 150°C
リード温度 (半田付け、10秒) MSE, PDIP パッケージ .....	300°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	動作接合部温度範囲
LT4320IDD#PBF	LT4320IDD#TRPBF	LGCV	8-Lead (3mm x 3mm) Plastic DFN	-40°C to 85°C
LT4320HDD#PBF	LT4320HDD#TRPBF	LGCV	8-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT4320IDD-1#PBF	LT4320IDD-1#TRPBF	LGCV	8-Lead (3mm x 3mm) Plastic DFN	-40°C to 85°C
LT4320HDD-1#PBF	LT4320HDD-1#TRPBF	LGCV	8-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT4320IMSE#PBF	LT4320IMSE#TRPBF	4320	12-Lead Plastic MSOP	-40°C to 85°C
LT4320HMSE#PBF	LT4320HMSE#TRPBF	4320	12-Lead Plastic MSOP	-40°C to 125°C
LT4320MPMSE#PBF	LT4320MPMSE#TRPBF	4320	12-Lead Plastic MSOP	-55°C to 125°C
LT4320IMSE-1#PBF	LT4320IMSE-1#TRPBF	43201	12-Lead Plastic MSOP	-40°C to 85°C
LT4320HMSE-1#PBF	LT4320HMSE-1#TRPBF	43201	12-Lead Plastic MSOP	-40°C to 125°C
LT4320MPMSE-1#PBF	LT4320MPMSE-1#TRPBF	43201	12-Lead Plastic MSOP	-55°C to 125°C
LT4320IN8#PBF	NA	LT4320N8	8-Lead PDIP	-40°C to 85°C
LT4320HN8#PBF	NA	LT4320N8	8-Lead PDIP	-40°C to 125°C
LT4320IN8-1#PBF	NA	LT4320N8-1	8-Lead PDIP	-40°C to 85°C
LT4320HN8-1#PBF	NA	LT4320N8-1	8-Lead PDIP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 2)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
	OUTP Voltage Range		●	9		72	V
	OUTP Undervoltage Lockout (UVLO) Threshold	INn = OUTP, Other IN = 0V	●	6.2	6.6	7.0	V
$V_{INT}$	INn Turn-On/Off Threshold	OUTP = 9V, Other IN = 0V	●	1.3		3.7	V
$I_{OUTP}$	OUTP Pin Current	INn = OUTP + $\Delta V_{SD(MAX)}$ + 5mV, Other IN = 0V	●		1.0	1.5	mA
$I_{INn}$	INn Pin Current at 9V at 72V	INn = OUTP + $\Delta V_{SD(MAX)}$ + 5mV, Other IN = 0V	●		44	63	$\mu\text{A}$
			●		0.3	0.4	mA
$\Delta V_{SD}$	Topside Source-Drain Regulation Voltage (INn – OUTP) LT4320 LT4320-1		●	8	20	35	mV
			●	26	40	55	mV
$\Delta V_{TGATE}$	Top Gate Drive (TGn – INn)	INn = OUTP + $\Delta V_{SD(MAX)}$ + 5mV, 10 $\mu\text{A}$ Out of TGn, Other IN = 0V	●	6.6		10.8	V
$V_{BGATE}$	Bottom Gate Drive (BGn)	INn = OUTP, 10 $\mu\text{A}$ Out of BGn, Other IN = 0V	●	7.0		12	V
$I_{TGUn}$	Top Gate Pull-Up Current	TGn – INn = 0V, INn = OUTP + 0.1V TGn – INn = 5V, INn = OUTP + 0.1V Current Flows Out of TGn, Other IN = 0V	●	425			$\mu\text{A}$
			●	120			$\mu\text{A}$
$I_{TGSn}$	Top Gate Pull-Down Current to INn	TGn – INn = 5V, INn = OUTP – 0.25V Current Flows Into TGn, Other IN = 0V	●	1.25			mA
$I_{TGGn}$	Top Gate Pull-Down Current to OUTN	INn = 0V, Other IN = OUTP = 9.0V, TGn = 5V Current Flows Into TGn	●	6.0			mA
$I_{BGUn}$	Bottom Gate Pull-Up Current	BGn = 5V; INn = OUTP = 9.0V, Other IN = 0V Current Flows Out of BGn	●	1.9			mA
$I_{BGDn}$	Bottom Gate Pull-Down Current	BGn = 5V; INn = 0V, Other IN = OUTP = 9.0V Current Flows Into BGn	●	12.5			mA

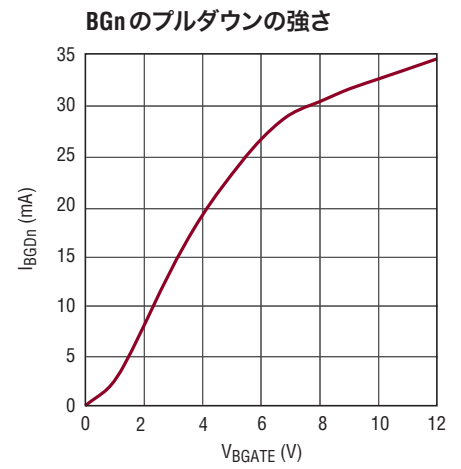
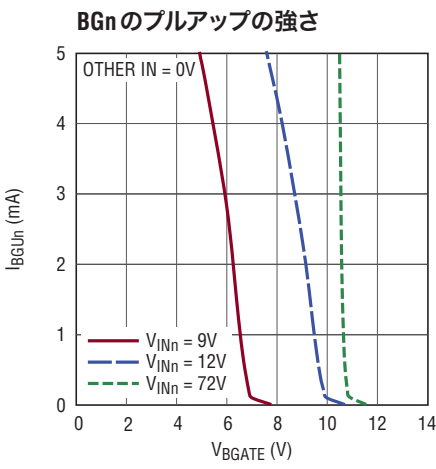
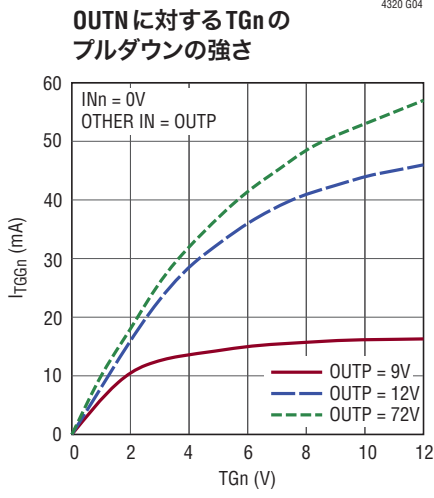
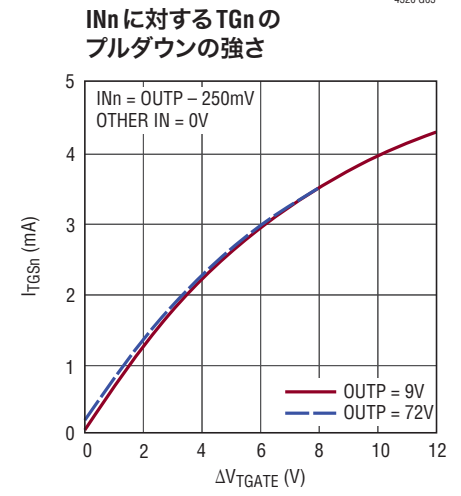
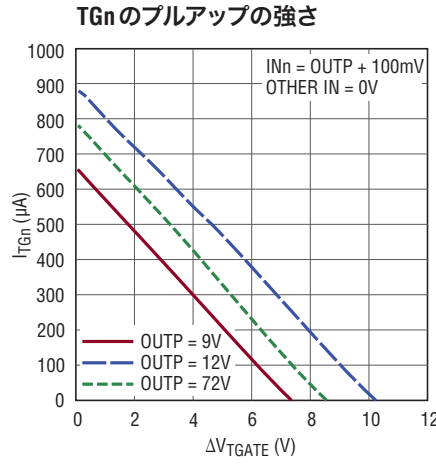
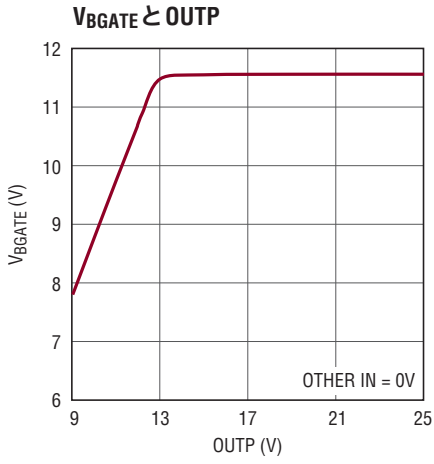
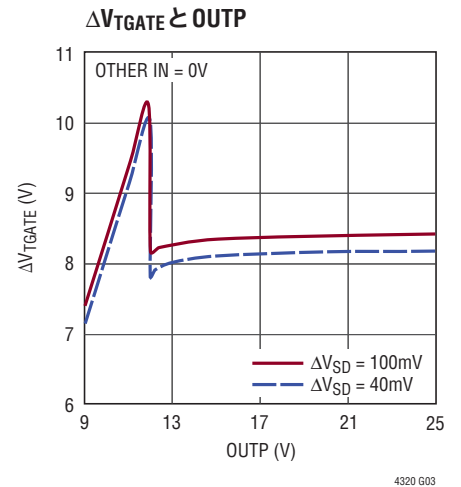
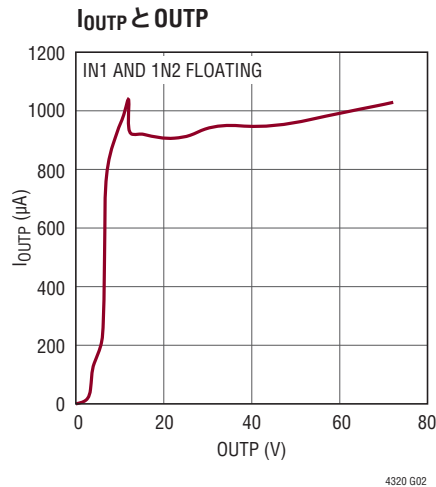
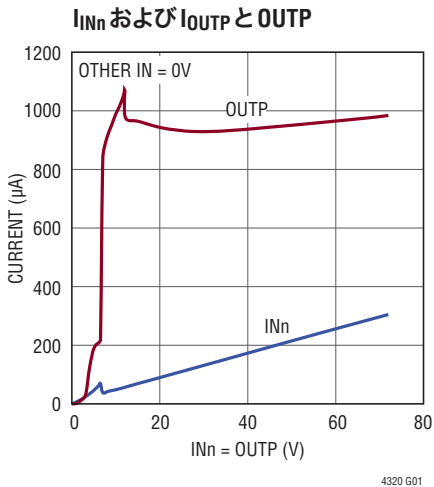
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。注記がない限り、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** 注記がない限り、すべての電圧は OUTN = 0V を基準にしている。

**Note 3:** 外的に強制される絶対最大電圧。LT4320は通常動作時にこの制限を超えることがある。

# LT4320/LT4320-1

## 標準的性能特性



**ピン機能 (DFN, PDIP/MSOP)**

**IN2 (ピン1/ピン1)** : ブリッジ整流器の入力。IN2は、外部NMOSトランジスタのMTG2ソース、MBG1ドレイン、電源入力に接続されます。

**TG2 (ピン2/ピン2)** : トップサイド・ゲート・ドライバの出力。TG2ピンはMTG2ゲートを駆動します。

**BG2 (ピン3/ピン5)** : ボトムサイド・ゲート・ドライバの出力。BG2ピンはMBG2ゲートを駆動します。

**BG1 (ピン4/ピン6)** : ボトムサイド・ゲート・ドライバの出力。BG1ピンはMBG1ゲートを駆動します。

**OUTN (ピン5/ピン7)** : OUTNは整流された負の出力電圧で、MBG1およびMBG2のソースに接続されます。

**OUTP (ピン6/ピン9)** : OUTPはLT4320に電力を供給する整流された正の出力電圧で、MTG1およびMTG2のドレインに接続されます。

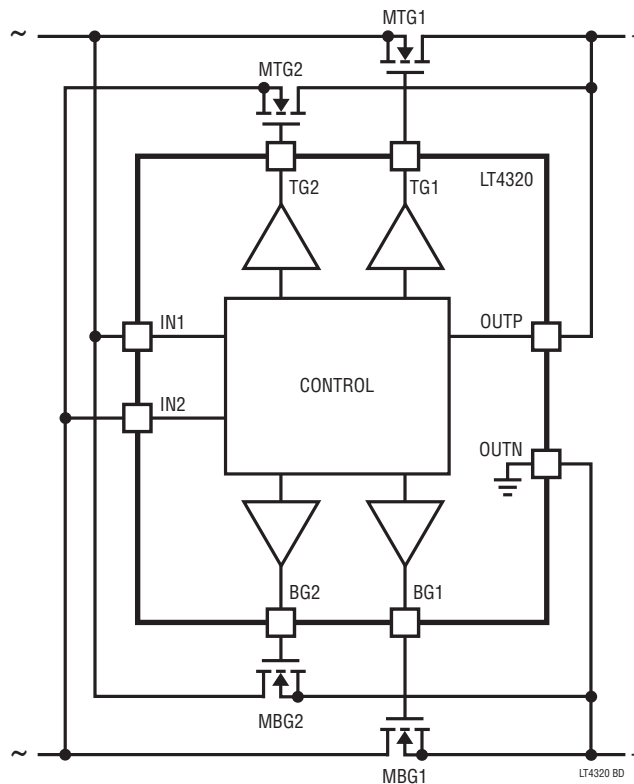
**TG1 (ピン7/ピン11)** : トップサイド・ゲート・ドライバの出力。TG1ピンはMTG1ゲートを駆動します。

**IN1 (ピン8/ピン12)** : ブリッジ整流器の入力。IN1は、外部NMOSトランジスタのMTG1ソース、MBG2ドレイン、電源入力に接続されます。

**NC (ピン3、4、8、10、MSOPのみ)** : 接続なし。内部で接続されていません。

**露出パッド (ピン9/ピン13)** : DFNおよびMSOP。OUTNに接続してください。

**ブロック図**



# LT4320/LT4320-1

## 動作

AC電源または極性が不確実なDC電源から電力を供給される電子システムには、しばしば4ダイオード整流器が使用されます。従来のダイオード・ブリッジでは、導通している2個のダイオードに発生する電圧降下のために効率が損なわれます。この電圧降下により、利用可能な電源電圧が低減され、特に低電圧アプリケーションではかなりの電力が失われます。

理想ダイオード・ブリッジは、利用可能な電圧を最大限に高めて電力損失を低減することにより、電源設計を簡素化し、電源のコストを節減します。また、理想ダイオード・ブリッジは

熱設計の問題を解消して高価なヒートシンクが不要になるので、プリント回路基板面積も大幅に減少します。

LT4320は標準でDC～60Hzの電圧を整流する設計になっていますが、LT4320-1は標準でDC～600Hzの電圧を整流する設計になっています。MOSFETのサイズと動作負荷電流によっては、より高い周波数での動作が可能です。

図2に、AC電圧を整流する設計でのゲート・ピンの波形の例を示します。

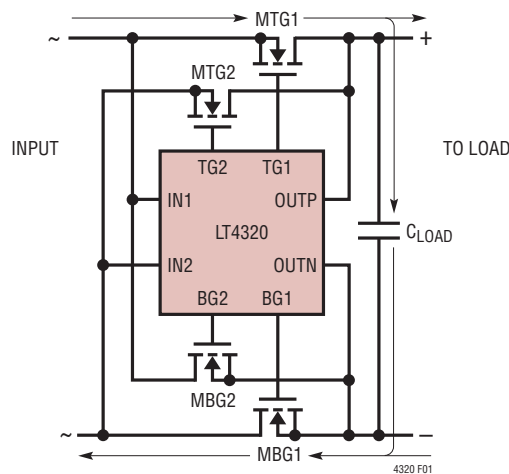


図1. 4つのNチャンネルMOSFETを備えたLT4320 (IN1が正の場合の電流の流れを示す)

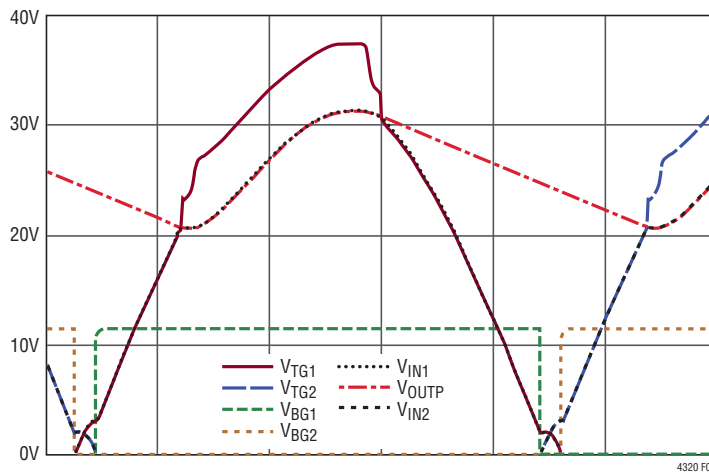


図2. 24V ACの波形の例

## アプリケーション情報

### MOSFETの選択

始めに、理想ブリッジの電圧降下をLT4320の場合はMOSFETあたり30mVに減らします(LT4320-1の場合はMOSFETあたり50mV)。平均出力負荷電流( $I_{AVG}$ )に基づいて、次式に従って $R_{DS(ON)}$ を選択します。

$$R_{DS(ON)} = \frac{30mV}{I_{AVG}} \text{ for a DC power input}$$

or

$$R_{DS(ON)} = \frac{30mV}{3 \cdot I_{AVG}} \text{ for an AC power input}$$

AC電力入力の計算の $3 \cdot I_{AVG}$ は、電流導通の持続時間がACの期間の1/3を占めると想定しています。

最大入力電圧より高くなるように、最大許容ドレイン-ソース間電圧( $V_{DSS}$ )を選択します。

### 設計例

24W、12V DC/24V ACアプリケーションの場合、12V DC動作では $I_{AVG} = 2A$ になります。12V DC動作に対応する $R_{DS(ON)}$ は、次のように計算されます。

$$R_{DS(ON)} = \frac{30mV}{2A} = 15m\Omega$$

24V AC動作では、 $I_{AVG} = 1A$ になります。24V AC動作に対応する $R_{DS(ON)}$ は、次のように計算されます。

$$R_{DS(ON)} = \frac{30mV}{3 \cdot 1A} = 10m\Omega$$

このようにして得られる $R_{DS(ON)}$ 値の始めの範囲から選択できます。

AC整流中に予想されるピーク電流に対応できるように、MOSFETが $3 \cdot I_{AVG}$ の連続電流を処理できるようにします。つまり、3A以上の $I_D$ を選択します。24V ACの波形は34Vピークに達することがあるため、 $V_{DSS}$ が34Vよりはるかに大きいMOSFETを選択します。24V ACアプリケーションでは、推奨 $V_{DSS}$ は60Vです。

### MOSFETの選択における他の考慮事項

LT4320ベースの理想的なブリッジ・アプリケーションでMOSFETを選択する際に考慮すべき事項として、所望の $R_{DS(ON)}$ を得るために、有効な最も低い総ゲート電荷量( $Q_g$ )を選ぶことが挙げられます。その際、MOSFETが大き過ぎな

いように注意します。MOSFETが大き過ぎると、最大動作周波数が制限され、思わぬ効率の損失を引き起こします。その結果、ターンオフ/ターンオン時間が長くなり、ソリューションのための総コストが増大します。ACアプリケーションでは、「電気的特性」のセクションで規定されたLT4320のゲート・プルアップ/プルダウン電流強度と、MOSFETの総ゲート電荷( $Q_g$ )がMOSFETのターンオン/ターンオフ時間と最大動作周波数を決定します。 $R_{DS(ON)}$ を満たしながら最低のゲート容量を選択すれば、フル・エンハンスメント、レギュレーション、ターンオフ、入力の短絡の各イベントの応答時間を高速化できます。

$V_{GS(th)}$ は少なくとも2V以上でなければなりません。2Vより低いゲート・スレッショルド電圧はお勧めできません。しきい値より下でのゲートの放電に時間がかかりすぎて、活線挿入または入力の短絡イベント時の電流の導通が止まることがあります。

### $C_{LOAD}$ の選択

1 $\mu$ Fのセラミック・コンデンサと最小10 $\mu$ Fの電解コンデンサをOUTPピンとOUTNピンに接続する必要があります。1 $\mu$ Fのセラミック・コンデンサはLT4320のできるだけ近くに配置します。下流側で必要な電力と許容される電圧リップルにより、OUTPとOUTNの間にどれだけの追加容量が必要かが決まります。 $C_{LOAD}$ の値は一般的に数百～数千 $\mu$ Fです。

始めに、次式に従って $C_{LOAD}$ を選択します。

$$C_{LOAD} \geq I_{AVG} / (V_{RIPPLE} \cdot 2 \cdot \text{Freq})$$

ここで、 $I_{AVG}$ は平均出力負荷電流、 $V_{RIPPLE}$ は最大許容出力リップル電圧、Freqは入力AC電源の周波数です。例えば、60Hz/24V ACアプリケーションで負荷電流1A、許容リップル15Vの場合は、 $1A / (15V \cdot 2 \cdot 60Hz) = 556\mu F$ 以上の $C_{LOAD}$ を選択します。

また、整流された出力電圧(OUTP-OUTN)がLT4320/LT4320-1の指定されたOUTP電圧範囲内に収まるように、 $C_{LOAD}$ を選択する必要があります。

### トランジェント電圧サプレッサ

LT4320の絶対最大定格を超える短い過電圧イベントが発生する可能性があるアプリケーションでは、LT4320のできるだけ近くに、OUTPピンとOUTNピンの間に単方向トランジェント電圧サプレッサ(TVS)を取り付けてください。

## 標準的応用例

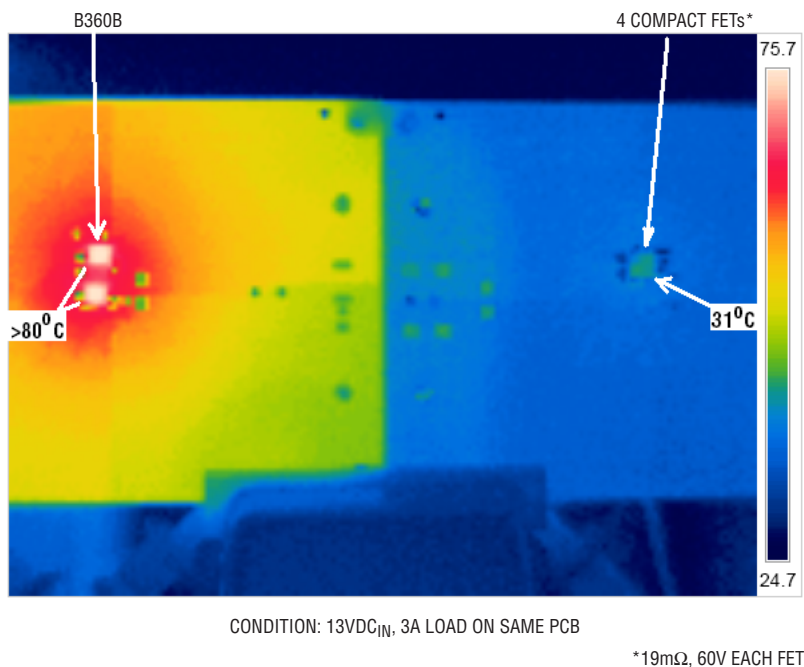


図3. サーモグラフ: B360Bと、4つの小型FETを持つLT4320



標準的応用例

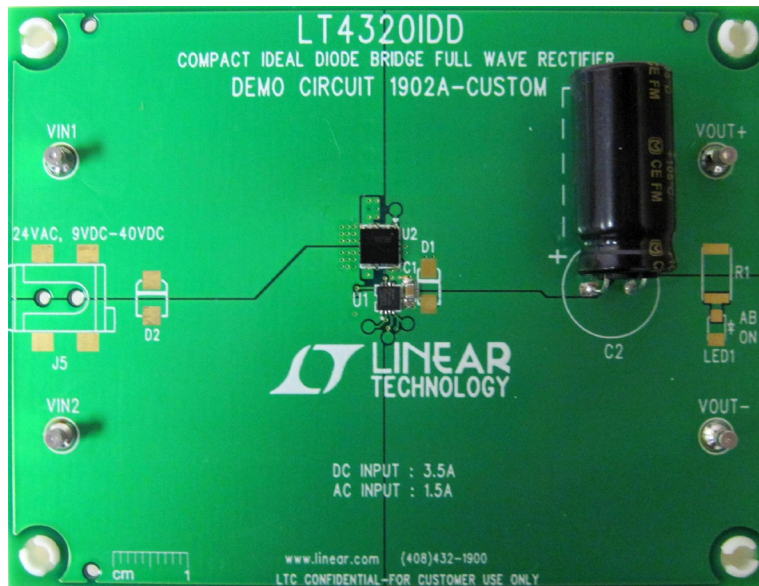


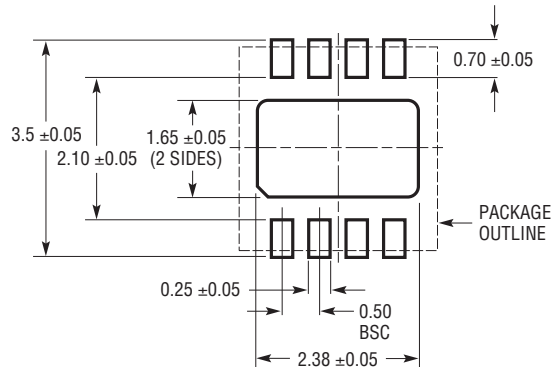
図4. 図3のサーモグラフで使用したデモ回路1902A

# LT4320/LT4320-1

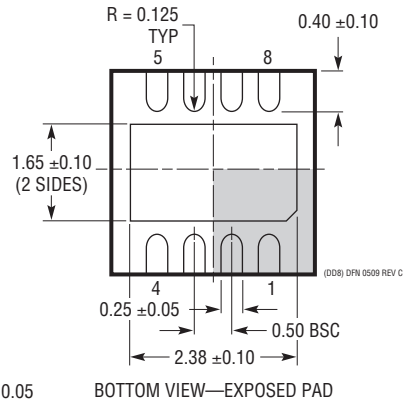
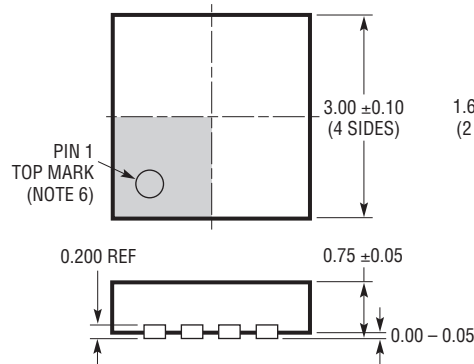
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

### DD Package 8-Lead Plastic DFN (3mm × 3mm) (Reference LTC DWG # 05-08-1698 Rev C)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS  
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



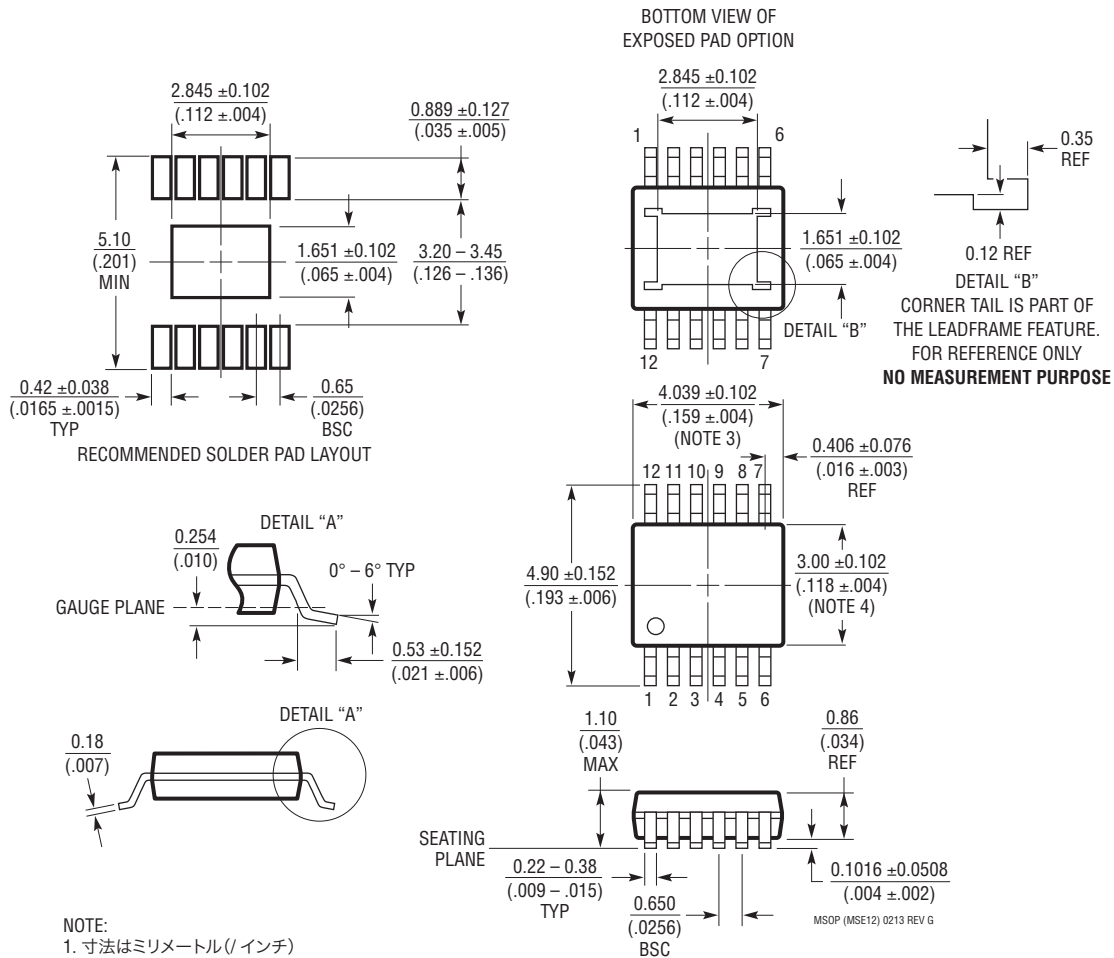
#### NOTE:

1. 図は JEDEC のパッケージ外形 MO-229 のバリエーション (WEED-1) になる予定
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

**MSE Package**  
**12-Lead Plastic MSOP, Exposed Die Pad**  
 (Reference LTC DWG # 05-08-1666 Rev G)



NOTE:

1. 寸法はミリメートル(/インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない  
 モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法にはリード間のバリまたは突出部を含まない  
 リード間のバリまたは突出部は各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大 0.102mm (0.004") であること
6. 露出パッドの寸法には、モールドのバリを含まない。E-PAD 上のモールドのバリは、各サイドで 0.254mm (0.010") を超えないこと。

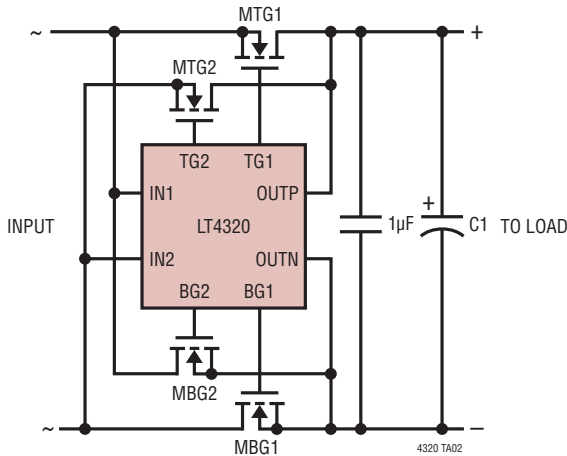


## 改訂履歴

REV	日付	概要	頁番号
A	11/13	入力周波数範囲に標準値 (60Hz、600Hz) を使用し明確化。	1、6
		PDIP パッケージを追加。	2、12
		「MOSFET の選択」と「設計例」のセクションで MOSFET 降下を 70mV から 30mV に低減。	7
		「MOSFET の選択における他の考慮事項」に追加ガイダンスを提供。	7
		MSE パッケージの図を更新。	10
B	2/14	H グレードと MP グレードの情報を追加。	2

# LT4320/LT4320-1

## 標準的応用例



LT4320 理想ブリッジ					ダイオード・ブリッジ
MTG1、MTG2 MBG1、MBG2	動作 電圧	負荷電流	C1 (最小)	電力 損失	電力損失
BSZ110N06NS3	55V DC	3.5A	10 $\mu$ F	0.22W	4.2W
	24V AC	1.5A	560 $\mu$ F	0.13W	1.9W
BSC031N06NS3	55V DC	30A	10 $\mu$ F	4.5W	36W
	24V AC	10A	3.3mF	1.6W	12W
PSMN040-100MSE	72V DC	2A	10 $\mu$ F	0.24W	2.4W

## 関連製品

製品番号	説明	注釈
LT4321	PoE 理想ダイオード・ブリッジ・コントローラ	8つのNチャンネルMOSFETが8つのダイオードを置き換え、発熱を低減、電力効率を最大化
LTC4352	モニタ機能付き低電圧理想ダイオード・コントローラ	Nチャンネル、0V～18V、UV、OV、MSOP-12およびDFN-12パッケージ
LTC4353	デュアル低電圧理想ダイオード・コントローラ	デュアルNチャンネル、0V～18V、MSOP-16およびDFN-16パッケージ
LTC4354	負電圧ダイオードORコントローラおよびモニタ	2個のNチャンネルMOSFETを制御、1 $\mu$ sのターンオフ時間、-80V動作
LTC4355	正電圧ダイオードORコントローラおよびモニタ	2個のNチャンネルMOSFETを制御、0.5 $\mu$ sのターンオフ時間、9V～80V動作
LTC4357	正の高電圧理想ダイオード・コントローラ	1個のNチャンネルMOSFETを制御、0.5 $\mu$ sのターンオフ時間、9V～80V動作
LTC4358	5A 理想ダイオード	統合型MOSFETを備えた正の電圧理想ダイオード、9V～26.5V動作
LTC4359	逆入力保護を備えた理想ダイオード・コントローラ	Nチャンネル、4V～80V、MSOP-8およびDFN-6パッケージ
LTC4370	2電源ダイオードOR電流平衡コントローラ	デュアルNチャンネル、0V～18V、MSOP-16およびDFN-16パッケージ
LTC4415	電流制限を調整可能なデュアル4A理想ダイオード	動作電圧範囲1.7V～5.5V

4320fb