

### 特長

- I<sup>2</sup>Cで調整可能な高効率のクワッド降圧DC/DCコンバータ: 2.5A、2.5A、1.5A、1.5A
- 3つの300mA LDOレギュレータ(2つは可変)
- V<sub>TT</sub>およびVTTRリファレンスを備えたDDR電源ソリューション
- システム・リセット付きの押しボタンによるオン/オフ制御
- 独立したイネーブル・ピンの結線またはI<sup>2</sup>Cによるシーケンシング
- プログラム可能な自律型電源切断制御
- 動的な電圧調整
- パワーグッド機能とリセット機能
- スwitchング周波数を選択可能: 2.25MHzまたは1.12MHz
- 常時動作状態の25mA LDOレギュレータ
- スタンバイ電流: 12μA
- 高さの低い40ピン 6mm×6mm×0.75mm QFNパッケージ

### アプリケーション

- Freescale i.MX6、ARM Cortex、およびその他のアプリケーション・プロセッサをサポート
- ハンドヘルド計測器およびスキャナ
- 携帯型産業用機器および医療機器
- 自動車用インフォテインメント機器
- ハイエンドの民生用機器
- マルチレール・システム

### 概要

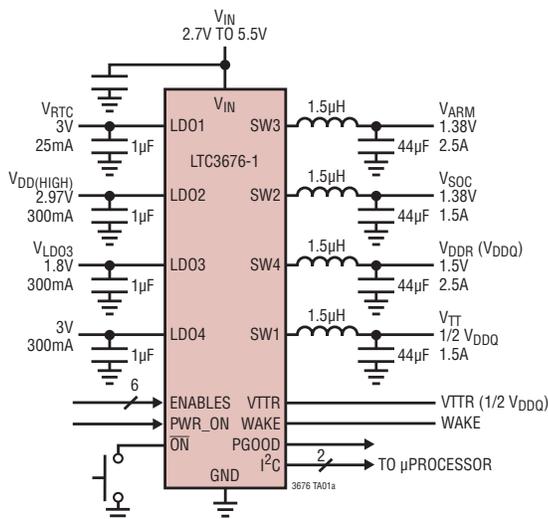
LTC<sup>®</sup>3676は、先進のポータブル・アプリケーション・プロセッサ・ベース・システム向けの完全なパワーマネージメント・ソリューションです。このデバイスは、コア、メモリ、I/O、およびシステム・オンチップ(SoC)電源レール用の同期整流式降圧DC/DCコンバータ4つと、低ノイズ・アナログ電源用の300mA LDOレギュレータ3つを内蔵しています。LTC3676-1は、DDR終端とVTTRリファレンス出力をサポートするよう構成された±1.5A降圧レギュレータを備えています。I<sup>2</sup>Cシリアル・ポートを使用して、レギュレータのイネーブル、電源切断シーケンシング、出力電圧レベル、動的な電圧調整、動作モード、および状態通知を制御します。

レギュレータの起動シーケンスは、出力を所望の順序でイネーブル・ピンに接続して制御するか、またはI<sup>2</sup>Cポートを介して制御します。システムの電源投入、電源切断、リセットの各機能は、押しボタン・インタフェース、ピン入力、またはI<sup>2</sup>Cで制御します。

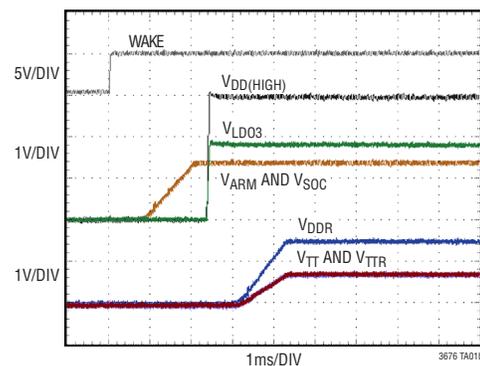
LTC3676は、8つの独立した電源レールにより、i.MX、PXAおよびOMAPプロセッサを適切な電力レベルでサポートします。その他の特長として、設定された動作出力電圧とスタンバイ出力電圧の間で最大4つの電源レールを同時に切り換えるVSTBピンなどのインタフェース信号を備えています。このデバイスは40ピン6mm×6mm QFNパッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、LinearのロゴおよびBurst Modeはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

### 標準的応用例



起動シーケンス



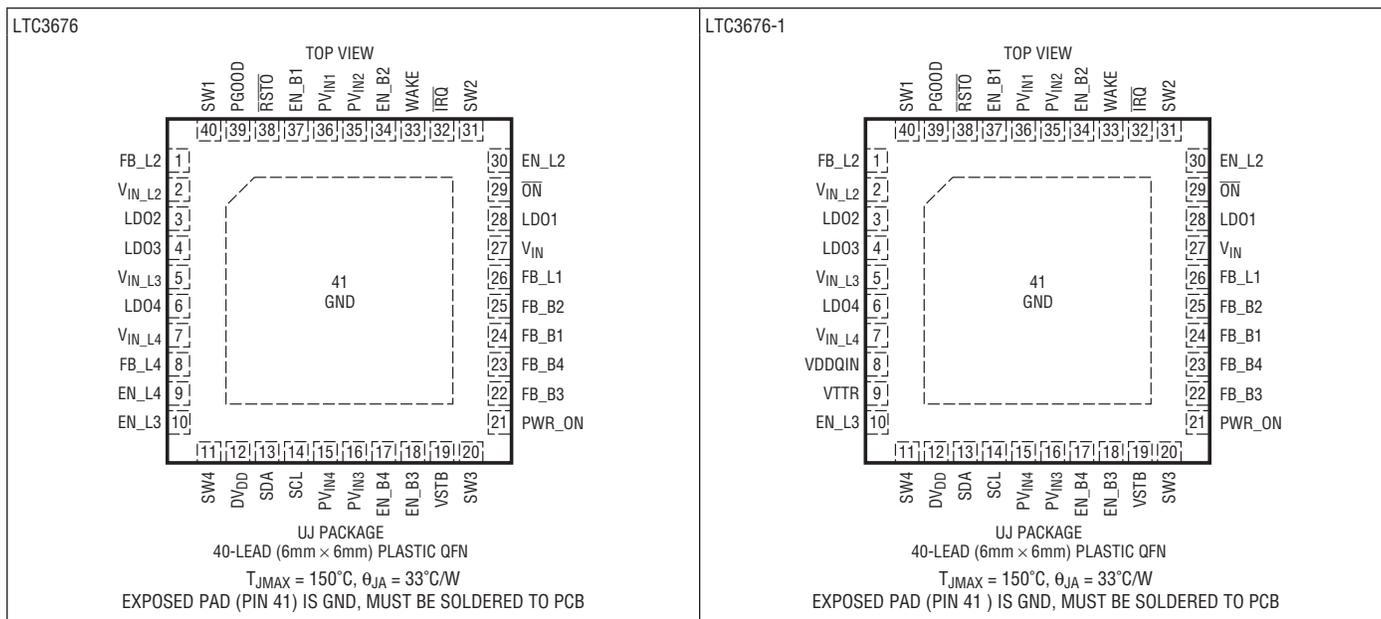
# LTC3676/LTC3676-1

## 絶対最大定格 (Note 1)

$V_{IN}$ ,  $DV_{DD}$ , SW1, SW2, SW3, SW4 .....  $-0.3V \sim 6V$   
 SW1, SW2, SW3, SW4 (トランジエント  $t < 1\mu s$ ,  
 デューティサイクル  $< 5\%$ ) .....  $-2V \sim 7V$   
 $PV_{IN1}$ ,  $PV_{IN2}$ ,  $PV_{IN3}$ ,  $PV_{IN4}$ ,  $V_{IN\_L2}$ ,  
 $V_{IN\_L3}$ ,  $V_{IN\_L4}$  .....  $-0.3V \sim (V_{IN} + 0.3V)$   
 LDO1, FB\_L1, LDO2, FB\_L2, LDO3, FB\_L3, LDO4,  
 FB\_L4, FB\_B1, FB\_B2, FB\_B3, FB\_B4, PGOOD,  
 VSTB, EN\_B1, EN\_B2, EN\_B3, EN\_B4, EN\_L2,  
 EN\_L3, EN\_L4,  $\overline{ON}$ , WAKE,  $\overline{RSTO}$ , PWR\_ON,  $\overline{IRQ}$ ,  
 VTTR, VDDQIN .....  $-0.3V \sim 6V$

$SDA$ ,  $SCL$  .....  $-0.3V \sim (DV_{DD} + 0.3V)$   
 動作接合部温度範囲 (Note 2, 3) .....  $-40^{\circ}C \sim 150^{\circ}C$   
 保存温度範囲 .....  $-65^{\circ}C \sim 150^{\circ}C$

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3676EUJ#PBF	LTC3676EUJ#TRPBF	LTC3676UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3676IUJ#PBF	LTC3676IUJ#TRPBF	LTC3676UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3676HUJ#PBF	LTC3676HUJ#TRPBF	LTC3676UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $150^{\circ}C$
LTC3676EUJ-1#PBF	LTC3676EUJ-1#TRPBF	LTC3676UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3676IUJ-1#PBF	LTC3676IUJ-1#TRPBF	LTC3676UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3676HUJ-1#PBF	LTC3676HUJ-1#TRPBF	LTC3676UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $150^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

3636fa

**電気的特性** ●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  の値 (Note 2)。

$V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_L2} = V_{IN\_L3} = V_{IN\_L4} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブル。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Input Supply Voltage, $V_{IN}$		●	2.7		5.5	V
$V_{IN}$ Standby Current	PWR_ON = 0V	●		12	21	$\mu\text{A}$
<b>降圧スイッチング・レギュレータ1、2、3および4</b>						
Output Voltage Range			$V_{FB}$		$PV_{IN}$	V
Burst Mode <sup>®</sup> $V_{IN}$ Quiescent Current	$V_{FB} = 850\text{mV}$ (Note 5)	●		23	50	$\mu\text{A}$
Pulse-Skipping Mode $V_{IN}$ Quiescent Current	$V_{FB} = 850\text{mV}$ (Note 5)	●		120	200	$\mu\text{A}$
Forced Continuous $V_{IN}$ Quiescent Current	$V_{FB} = 0\text{V}$ (Note 5)	●		170	300	$\mu\text{A}$
Feedback Pin Input Current	$V_{FB} = 850\text{mV}$		-0.05		0.05	$\mu\text{A}$
Maximum Duty Cycle	$V_{FB} = 0\text{V}$		100			%
SW Pull-Down Resistance	Regulator Disabled			625		$\Omega$
Feedback Reference Soft-Start Rate	(Note 6)			0.8		V/ms
High Feedback Regulation Voltage ( $V_{FB}$ )	$DVBxA[4:0] = DVBxB[4:0] = 11111$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$	●	788	800	812	mV
Default Feedback Regulation Voltage ( $V_{FB}$ )	$DVBxA[4:0] = DVBxB[4:0] = 11001$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$	●	714	725	736	mV
Low Feedback Regulation Voltage ( $V_{FB}$ )	$DVBxA[4:0] = DVBxB[4:0] = 00000$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$	●	404	412.5	421	mV
Feedback LSB Step Size				12.5		mV
Switching Frequency	$BUCKx[2] = 0$ $BUCKx[2] = 1$	● ●	1.7 0.85	2.25 1.125	2.7 1.35	MHz MHz
<b>1.5A 降圧スイッチング・レギュレータ1および2</b>						
PMOS Current Limit		●	2			A
PMOS On-Resistance (Note 7)				160		$\text{m}\Omega$
NMOS On-Resistance (Note 7)				80		$\text{m}\Omega$
<b>2.5A 降圧スイッチング・レギュレータ3および4</b>						
PMOS Current Limit		●	3.0			A
PMOS On-Resistance (Note 7)				120		$\text{m}\Omega$
NMOS On-Resistance (Note 7)				70		$\text{m}\Omega$
<b>降圧スイッチング・レギュレータ1およびVTTR (LTC3676-1)</b>						
Buck 1 Feedback Regulation Voltage	$V_{DDQIN} = 1.5\text{V}$	●	$VTTR - 10$	$VTTR$	$VTTR + 10$	mV
VTTR Output Voltage	$V_{DDQIN} = 1.5\text{V}$	●	$0.49 \cdot V_{DDQIN}$	$0.5 \cdot V_{DDQIN}$	$0.51 \cdot V_{DDQIN}$	mV
VTTR Maximum Output Current		●	-10		10	mA
$I_{VIN}$ VTTR Enabled				1		mA
<b>LDOレギュレータ2、3および4</b>						
Feedback Reference Soft-Start Rate				10		V/ms
Output Pull-Down Resistance	Regulator Disabled			625		$\Omega$
<b>LDOレギュレータ1</b>						
Output Voltage Range			$V_{FB\_L1}$		$V_{IN}$	
Feedback Regulation Voltage ( $V_{FB\_L1}$ )		●	689	725	761	mV
Line Regulation	$I_{LDO1} = 1\text{mA}$ , $LDO1 = 1.2\text{V}$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$			0.15		%/V
Load Regulation	$I_{LDO1} = 0.1\text{mA}$ to $25\text{mA}$ , $LDO1 = 3.3\text{V}$			0.1		%

# LTC3676/LTC3676-1

**電気的特性** ●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  の値 (Note 2)。

$V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_L2} = V_{IN\_L3} = V_{IN\_L4} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブル。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Available Output Current		●	25			mA
Short-Circuit Output Current Limit				65	100	mA
Dropout Voltage (Note 4)	$I_{LD01} = 25\text{mA}$ , $V_{LD01} = 3.3\text{V}$			200	280	mV
Feedback Pin Input Current	$V_{FB\_L1} = 850\text{mV}$		-0.05		0.05	$\mu\text{A}$

## LDOレギュレータ2

$V_{IN\_LD02}$ Input Voltage		●	1.7		$V_{IN}$	V
LDO2 Output Voltage Range	$I_{LD02} = 1\text{mA}$		$V_{FB\_L2}$		$V_{IN\_L2}$	V
Available Output Current		●	300			mA
$V_{IN\_L2}$ Quiescent Current	Regulator Enabled, $I_{LD02} = 0\text{A}$	●		12	25	$\mu\text{A}$
$V_{IN\_L2}$ Shutdown Current	Regulator Disabled	●		0	1	$\mu\text{A}$
$V_{IN}$ Quiescent Current	Regulator Enabled	●		50	85	$\mu\text{A}$
Feedback Regulation Voltage ( $V_{FB\_L2}$ )		●	0.707	0.725	0.743	V
Line Regulation	$I_{LD02} = 1\text{mA}$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$			0.01		%/V
Load Regulation	$I_{LD02} = 1\text{mA}$ to $300\text{mA}$			0.01		%
Short-Circuit Current Limit					770	mA
Dropout Voltage (Note 4)	$I_{LD02} = 300\text{mA}$ , $V_{LD02} = 2.5\text{V}$ $I_{LD02} = 300\text{mA}$ , $V_{LD02} = 1.2\text{V}$			210 450	260 615	mV mV
Feedback Pin Input Current	$V_{LD02\_FB} = 725\text{mV}$		-0.05		0.05	$\mu\text{A}$

## LDOレギュレータ3

$V_{IN\_L3}$ Input Voltage		●	2.35		$V_{IN}$	V
Output Voltage	$V_{IN\_L3} = V_{IN}$ , $I_{LD03} = 1\text{mA}$	●	1.746	1.8	1.854	V
Available Output Current		●	300			mA
$V_{IN\_L3}$ Quiescent Current	Regulator Enabled, $I_{LD03} = 0\text{A}$	●		14	25	$\mu\text{A}$
$V_{IN\_L3}$ Shutdown Current	Regulator Disabled	●		0	1	$\mu\text{A}$
$V_{IN}$ Quiescent Current		●		50	85	$\mu\text{A}$
Line Regulation	$I_{LD03} = 1\text{mA}$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$			0.01		%/V
Load Regulation	$I_{LD03} = 1\text{mA}$ to $300\text{mA}$			0.05		%
Short-Circuit Current Limit					770	mA
Dropout Voltage (Note 4)	$I_{LD03} = 300\text{mA}$ , $V_{LD03} = 1.8\text{V}$			280	350	mV

## LDOレギュレータ4

$V_{IN\_L4}$ Input Voltage		●	1.7		$V_{IN}$	V
LDO4 Output Voltage Range (LTC3676)	$I_{LD04} = 1\text{mA}$		$V_{FB\_L4}$		$V_{IN\_L4}$	V
Feedback Regulation Voltage (LTC3676) ( $V_{FB\_L4}$ )		●	0.707	0.725	0.743	V
Output Voltage (LTC3676-1)	$I_{LD04} = 1\text{mA}$ , $LDOB[4:3] = 00$ $LDOB[4:3] = 01$ $LDOB[4:3] = 10$ $LDOB[4:3] = 11$	● ● ● ●	1.164 2.425 2.716 2.91	1.2 2.5 2.8 3.0	1.236 2.575 2.884 3.09	V V V V
Available Output Current		●	300			mA
$V_{IN\_L4}$ Quiescent Current	Regulator Enabled, $I_{LD04} = 0\text{A}$	●		12	25	$\mu\text{A}$
$V_{IN\_L4}$ Shutdown Current	Regulator Disabled	●		0	1	$\mu\text{A}$
$V_{IN}$ Quiescent Current	Regulator Enabled	●		50	85	$\mu\text{A}$
Line Regulation	$I_{LD04} = 1\text{mA}$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$			0.01		%/V

3636fa

**電気的特性** ●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  の値 (Note 2)。

$V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_L2} = V_{IN\_L3} = V_{IN\_L4} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブル。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Load Regulation (LTC3676)	$I_{LD04} = 1\text{mA}$ to $300\text{mA}$		0.01		%
Load Regulation (LTC3676-1)			0.05		%
Short-Circuit Current Limit				770	mA
Dropout Voltage (Note 4)	$I_{LD04} = 300\text{mA}$ , $V_{LD04} = 2.5\text{V}$		210	260	mV
	$I_{LD04} = 300\text{mA}$ , $V_{LD04} = 1.2\text{V}$		450	615	mV
Feedback Pin Input Current (LTC3676)	$V_{LD04\_FB} = 725\text{mV}$	-0.05		0.05	$\mu\text{A}$

#### イネーブル入力

Threshold Rising	All Enables Low	●		0.75	1.2	V
Threshold Falling	One Enable High	●	0.4	0.7		
Precision Threshold	One or More Enables	●	0.370	0.400	0.430	V
Input Pull-Down Resistance				4.5		$\text{M}\Omega$

#### VSTB、PWR\_ON 入力

Threshold		●	0.370	0.400	0.430	V
Pull-Down Resistance				4.5		$\text{M}\Omega$

#### プッシュボタン・インタフェース

$\overline{\text{ON}}$ Threshold Rising		●		0.75	1.2	V
$\overline{\text{ON}}$ Threshold Falling		●	0.4	0.7		V
$\overline{\text{ON}}$ Input Current	$\overline{\text{ON}} = V_{IN}$ $\overline{\text{ON}} = 0\text{V}$		-1	-40	1	$\mu\text{A}$ $\mu\text{A}$
$\overline{\text{ON}}$ Low Time to $\overline{\text{IRQ}}$ Low				50		ms
$\overline{\text{ON}}$ High Time to $\overline{\text{IRQ}}$ High				0.2		$\mu\text{s}$
$\overline{\text{ON}}$ Low Time to WAKE High				400		ms
$\overline{\text{ON}}$ Low Time to Hard Reset	CNTRL[6] = 0			10		sec
$\overline{\text{IRQ}}$ Minimum Pulse Width				50		ms
$\overline{\text{IRQ}}$ Blanking from WAKE Low				1		sec
Minimum WAKE Low Time				1		sec
WAKE High Time with PWR_ON = 0V				5		sec
PWR_ON High to WAKE High				3		ms
PWR_ON Low to WAKE Low				3		ms

#### 状態出力ピン (WAKE、PGOOD、RSTO、 $\overline{\text{IRQ}}$ )

WAKE Output Low Voltage	$I_{WAKE} = 3\text{mA}$			0.1	0.4	V
WAKE Output High Leakage Current	$V_{WAKE} = 3.8\text{V}$		-0.1		0.1	$\mu\text{A}$
PGOOD Output Low Voltage	$I_{PGOOD} = 3\text{mA}$			0.1	0.4	V
PGOOD Output High Leakage Current	$V_{PGOOD} = 3.8\text{V}$		-0.1		0.1	$\mu\text{A}$
PGOOD Threshold Rising				-6		%
PGOOD Threshold Falling				-8		%
$\overline{\text{RSTO}}$ Output Low Voltage	$I_{\overline{\text{RSTO}}} = 3\text{mA}$			0.1	0.4	V
$\overline{\text{RSTO}}$ Output High Leakage Current	$V_{\overline{\text{RSTO}}} = 3.8\text{V}$		-0.1		0.1	$\mu\text{A}$
LDO1 Power Good Threshold Rising				-7.5		%
LDO1 Power Good Threshold Falling				-10		%
$\overline{\text{IRQ}}$ Output Low Voltage	$I_{\overline{\text{IRQ}}} = 3\text{mA}$			0.1	0.4	V
$\overline{\text{IRQ}}$ Output High Leakage Current	$V_{\overline{\text{IRQ}}} = 3.8\text{V}$		-0.1		0.1	$\mu\text{A}$

# LTC3676/LTC3676-1

**電気的特性** ●は規定動作接合部温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  の値 (Note 2)。

$V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_L2} = V_{IN\_L3} = V_{IN\_L4} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブル。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Undervoltage Lockout Rising		●		2.55	2.65	V
Undervoltage Lockout Falling		●	2.35	2.45		V
Undervoltage Warning	CNTRL[4:2] = 000 (POR Default)			2.7		V
	CNTRL[4:2] = 001			2.8		V
	CNTRL[4:2] = 010			2.9		V
	CNTRL[4:2] = 011			3.0		V
	CNTRL[4:2] = 100			3.1		V
	CNTRL[4:2] = 101			3.2		V
	CNTRL[4:2] = 110			3.3		V
	CNTRL[4:2] = 111			3.4		V

SYMBOL	PARAMETER	CONDIONS		MIN	TYP	MAX	UNITS
<b>I<sup>2</sup>Cポート</b>							
DV <sub>VDD</sub>	DV <sub>VDD</sub> Input Supply Voltage		●	1.6		5.5	V
I <sub>DVDD</sub>	DV <sub>VDD</sub> Quiescent Current	SCL/SDA = 0kHz			0.3	1	μA
DV <sub>VDD_UVLO</sub>	DV <sub>VDD</sub> UVLO Level				1		V
ADDRESS	LTC3676 Device Address LTC3676-1 Device Address				0111100[R/W] 0111101[R/W]		
V <sub>IH</sub>	SDA/SCL Input Threshold Rising				70		%DV <sub>VDD</sub>
V <sub>IL</sub>	SDA/SCL Input Threshold Falling				30		%DV <sub>VDD</sub>
I <sub>IH</sub>	SDA/SCL High Input Current	SDA = SCL = 5.5V		-1	0	1	μA
I <sub>IL</sub>	SDA/SCL Low Input Current	SDA = SCL = 0V		-1	0	1	μA
V <sub>OL_SDA</sub>	SDA Output Low Voltage	I <sub>SDA</sub> = 3mA				0.4	V
f <sub>SCL</sub>	Clock Operating Frequency					400	kHz
t <sub>BUF</sub>	Bus Free Time Between Stop and Start Condition			1.3			μs
t <sub>HD_STA</sub>	Hold Time After Repeated Start Condition			0.6			μs
t <sub>SU_STA</sub>	Repeated Start Condition Setup Time			0.6			μs
t <sub>SU_STO</sub>	Stop Condition Setup Time			0.6			μs
t <sub>HD_DAT(O)</sub>	Data Hold Time Output			0		900	ns
t <sub>HD_DAT(I)</sub>	Data Hold Time Input			0			ns
t <sub>SU_DAT</sub>	Data Setup Time			100			ns
t <sub>LOW</sub>	SCL Clock Low Period			1.3			μs
t <sub>HIGH</sub>	SCL Clock High Period			0.6			μs
t <sub>f</sub>	Clock/Data Fall Time	C <sub>B</sub> = Capacitance of BUS Line (pF)		20 + 0.1C <sub>B</sub>		300	ns
t <sub>r</sub>	Clock/Data Rise Time	C <sub>B</sub> = Capacitance of BUS Line (pF)		20 + 0.1C <sub>B</sub>		300	ns
t <sub>SP</sub>	Input Spike Suppression Pulse Width					50	ns

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTC3676は  $T_J$  が  $T_A$  にほぼ等しいノルマル負荷条件でテストされる。LTC3676Eは  $0^\circ\text{C} \sim 85^\circ\text{C}$  の接合部温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲での仕様、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3676Iは  $-40^\circ\text{C} \sim 125^\circ\text{C}$  の動作接合部温度範囲で保証され、LTC3676Hは  $-40^\circ\text{C} \sim 150^\circ\text{C}$  の全動作接合部温度範囲で保証されている。高い接合部温度は

動作寿命に悪影響を及ぼす。 $125^\circ\text{C}$  を超える接合部温度では動作寿命はディレーティングされる。接合部温度 ( $T_J$  ( $^\circ\text{C}$ )) は周囲温度 ( $T_A$  ( $^\circ\text{C}$ ))、電力損失 ( $P_D$  (W))、およびパッケージ-接合部間熱インピーダンス ( $\theta_{JA}$  ( $W/^\circ\text{C}$ )) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

## 電気的特性

**Note 3:** LTC3676 には、短時間の過負荷状態の間デバイスを守るための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

**Note 4:**  $V_{LD0x}$  が  $V_{IN} = V_{IN\_Lx} = 4.3V$  で測定された  $V_{LD0x}$  より 3% 低い場合、LD01 のドロップアウト電圧は  $(V_{IN} - V_{LD01})$ 、その他の LDO のドロップアウト電圧は  $(V_{IN\_Lx} - V_{LD0x})$  と定義される。

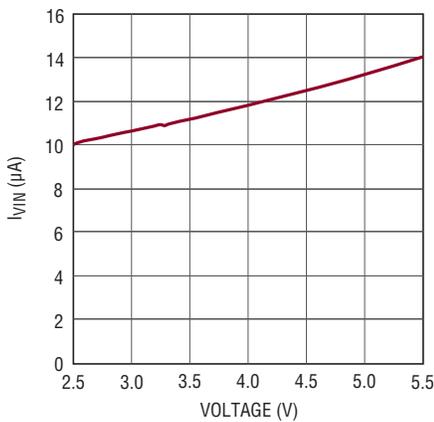
**Note 5:** 動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加する。

**Note 6:** ユニティゲイン・モードのレギュレータのエラーアンプによってテスト・モードで測定されたソフトスタート。

**Note 7:** スwitching・レギュレータの PMOS と NMOS のオン抵抗は、ウェハーレベルの測定との相関によって保証されている。

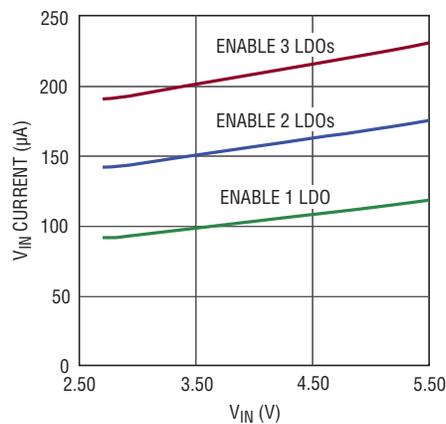
## 標準的性能特性 注記がない限り、 $V_{IN} = 3.8V$ 、 $T_A = 25^\circ C$ 。

スタンバイ時の  $I_{VIN}$  と  $V_{IN}$



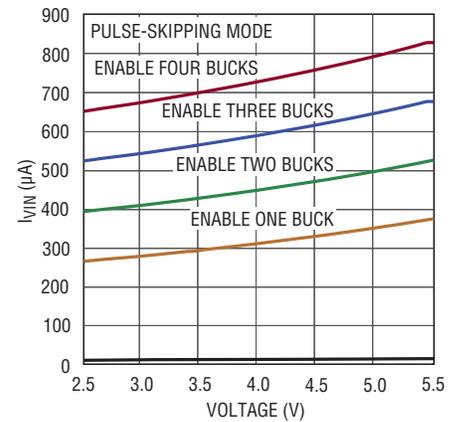
3676 G01

LD02 ~ LD04 の  $I_{VIN}$  と  $V_{IN}$



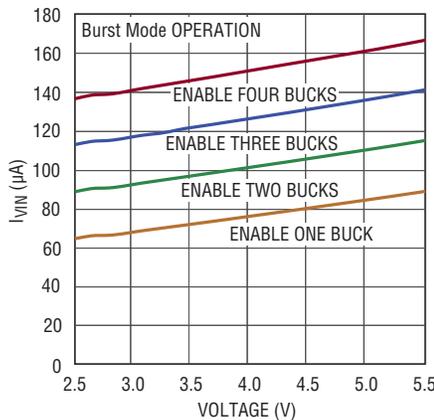
3676 G02

降圧スイッチング・レギュレータの  $I_{VIN}$  と  $V_{IN}$



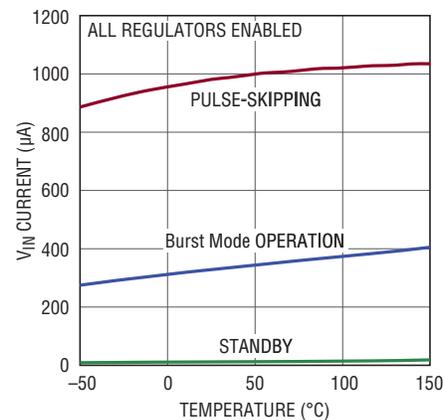
3676 G03

降圧スイッチング・レギュレータの  $I_{VIN}$  と  $V_{IN}$



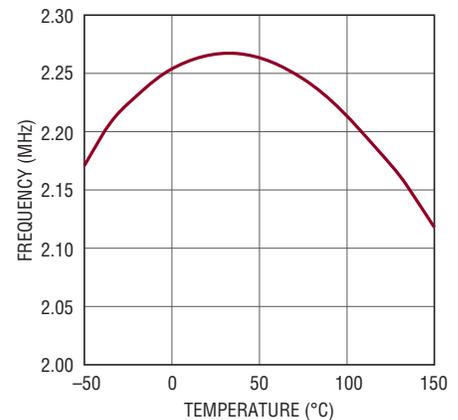
3676 G04

入力電源電流と温度



3676 G05

発振器周波数と温度

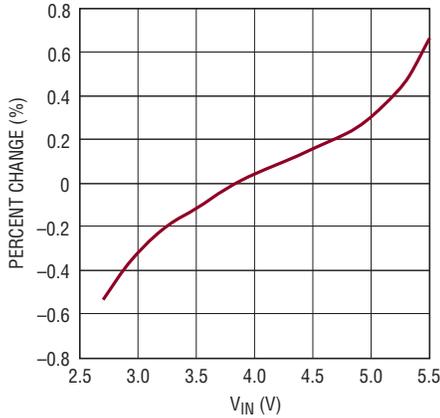


3676 G06

# LTC3676/LTC3676-1

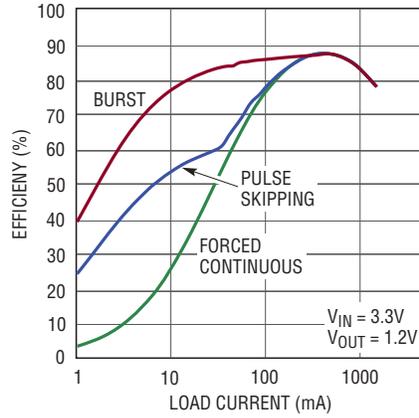
## 標準的性能特性

発振器周波数の変化と  $V_{IN}$



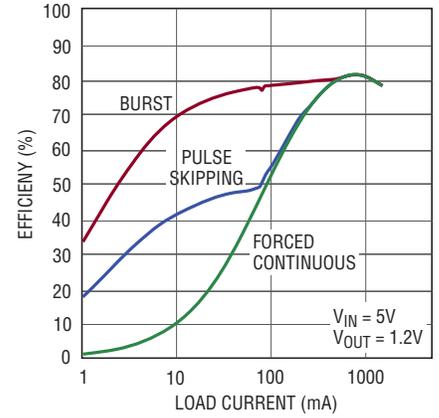
3676 G07

降圧スイッチング・レギュレータ1 および2の効率と  $I_{OUT}$



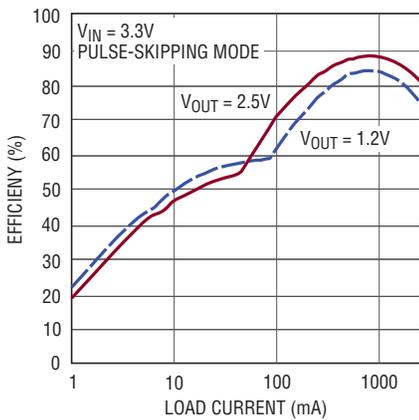
3676 G08

降圧スイッチング・レギュレータ1 および2の効率と  $I_{OUT}$



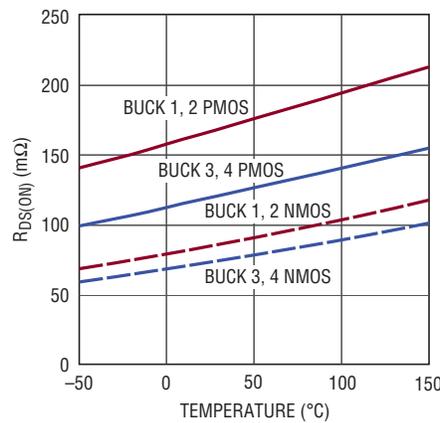
3676 G09

降圧スイッチング・レギュレータ3 および4の効率と  $I_{OUT}$



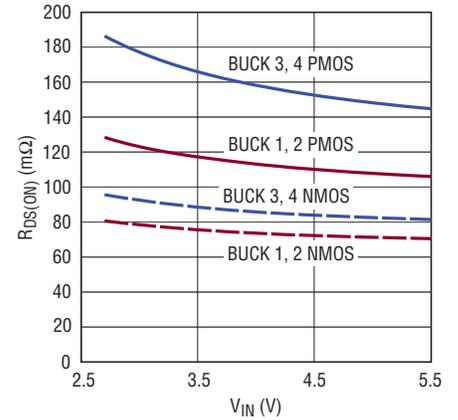
3676 G10

降圧スイッチング・レギュレータの  $R_{DS(ON)}$  と温度



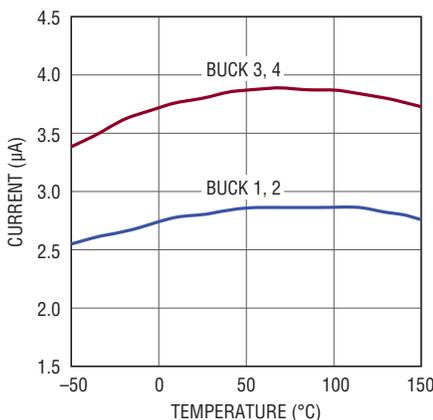
3676 G11

降圧スイッチング・レギュレータの  $R_{DS(ON)}$  と  $V_{IN}$



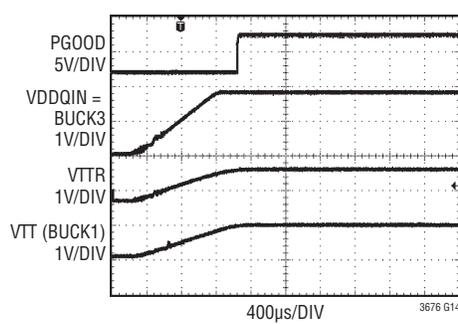
3676 G12

降圧スイッチング・レギュレータの電流制限と温度



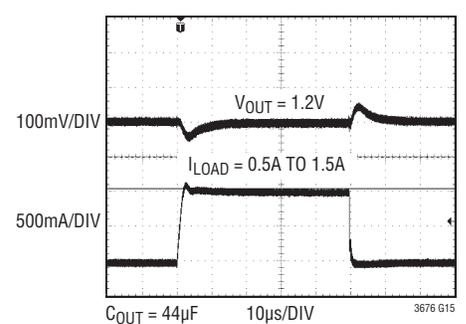
3676 G13

LTC3676-1の  $V_{DDQIN}$ 、 $V_{TTR}$  および  $V_{TT}$  の起動



3676 G14

降圧スイッチング・レギュレータの負荷ステップ

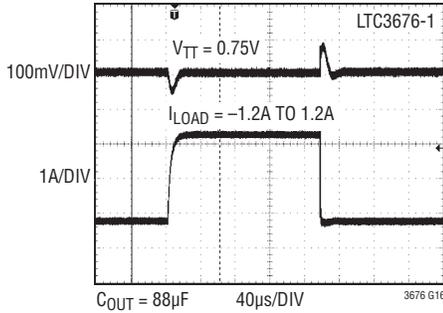


3676 G15

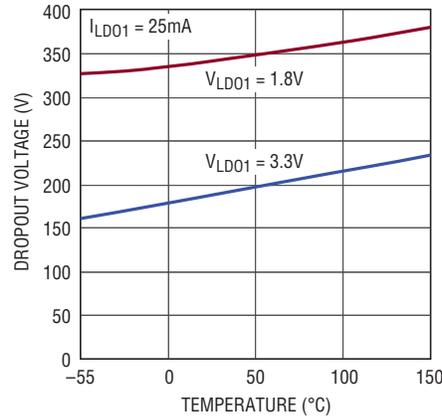
3636fa

## 標準的性能特性

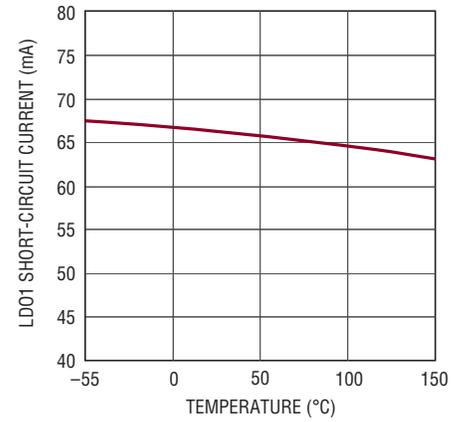
LTC3676-1の $V_{TT}$ の負荷ステップ



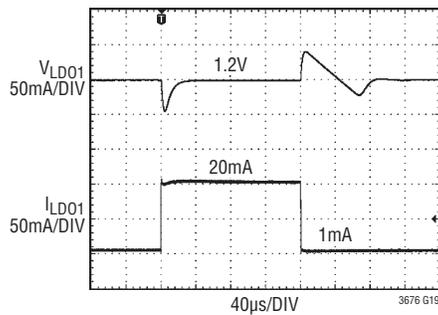
LD01のドロップアウト電圧と温度



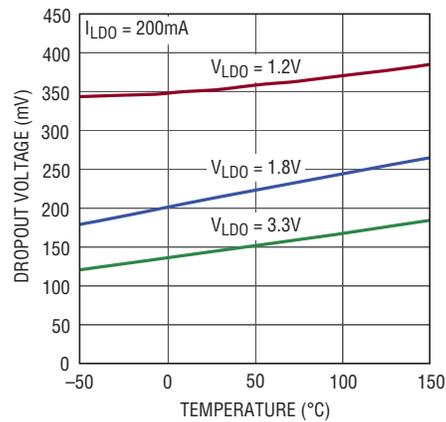
LD01の出力短絡電流と温度



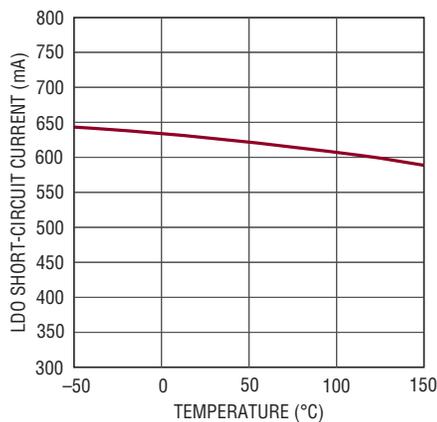
LD01の負荷ステップ応答



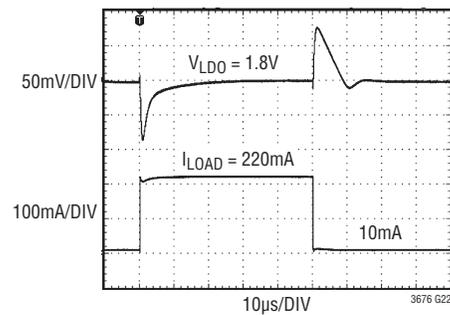
LD02～LD04のドロップアウト電圧と温度



LD02～LD04の短絡電流と温度



LD02～LD04の負荷ステップ応答



## ピン機能

**FB\_L2 (ピン1)** : LDO2の帰還入力。LDO2からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

**V<sub>IN\_L2</sub> (ピン2)** : LDO2の電源入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサでグラウンドにバイパスする必要があります。V<sub>IN\_L2</sub>の電圧はV<sub>IN</sub>ピンの電圧を超えてはなりません。

**LD02 (ピン3)** : LDO2の出力電圧。公称出力電圧は、725mVの固定リファレンスにサーボ制御する抵抗帰還分割器を使って設定します。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**LD03 (ピン4)** : LDO3の出力電圧。公称出力電圧は1.8Vに固定されています。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**V<sub>IN\_L3</sub> (ピン5)** : LDO3の電源入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。V<sub>IN\_L3</sub>の電圧はV<sub>IN</sub>ピンの電圧を超えてはなりません。

**LD04 (ピン6)** : LDO4の出力電圧。公称出力電圧は、725mVの固定リファレンスにサーボ制御する抵抗帰還分圧器を使って設定します。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**V<sub>IN\_L4</sub> (ピン7)** : LDO4の電源入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。V<sub>IN\_L4</sub>の電圧はV<sub>IN</sub>ピンの電圧を超えてはなりません。

**FB\_L4 (ピン8)** : LTC3676のLDO4の帰還入力。LDO4からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

**VDDQIN (ピン8)** : LTC3676-1のV<sub>DD</sub>検出入力。このピンにはDDRメモリのV<sub>DD</sub>電源を接続します。

**EN\_L4 (ピン9)** : LTC3676のLDO4をイネーブルする入力。アクティブ“H”でLDO4がイネーブルされます。フロート状態のままにすると、EN\_L4は弱いプルダウンによって“L”に引き下げられます。

**VTTR (ピン9)** : LTC3676-1のDDRメモリのV<sub>REF</sub>出力ピン。ピン8のVDDQIN電圧の半分に等しいバッファされたリファレンスです。

**EN\_L3 (ピン10)** : LDO3をイネーブルする入力。アクティブ“H”でLDO3がイネーブルされます。フロート状態のままにすると、EN\_L3は弱いプルダウンによって“L”に引き下げられます。

**SW4 (ピン11)** : 降圧スイッチング・レギュレータ4のスイッチ・ピン。このピンには、降圧スイッチング・レギュレータ4のインダクタの片側を接続します。

**DV<sub>DD</sub> (ピン12)** : I<sup>2</sup>Cシリアル・ポートの電源電圧。このピンにより、I<sup>2</sup>CのSCLピンとSDAピンのロジック・リファレンス・レベルが設定されます。DV<sub>DD</sub>を1V未満にすると、I<sup>2</sup>Cレジスタがパワーオン状態にリセットされます。SCLとSDAのロジック・レベルはDV<sub>DD</sub>を基準に調整されます。このピンとグラウンドの間に0.1 $\mu$ Fのデカップリング・コンデンサを接続します。

**SDA (ピン13)** : I<sup>2</sup>Cシリアル・ポートのデータ・ピン。I<sup>2</sup>Cのロジック・レベルはDV<sub>DD</sub>を基準に調整されます。

**SCL (ピン14)** : I<sup>2</sup>Cシリアル・ポートのクロック・ピン。I<sup>2</sup>Cのロジック・レベルはDV<sub>DD</sub>を基準に調整されます。

**PV<sub>IN4</sub> (ピン15)** : 降圧スイッチング・レギュレータ4の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、10 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**PV<sub>IN3</sub> (ピン16)** : 降圧スイッチング・レギュレータ3の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、10 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**EN\_B4 (ピン17)** : 降圧スイッチング・レギュレータ4をイネーブルします。アクティブ“H”入力で降圧スイッチング・レギュレータ4がイネーブルされます。フロート状態のままにすると、EN\_B4は弱いプルダウンによって“L”に引き下げられます。

**EN\_B3 (ピン18)** : 降圧スイッチング・レギュレータ3をイネーブルします。アクティブ“H”入力で降圧スイッチング・レギュレータ3がイネーブルされます。フロート状態のままにすると、EN\_B3は弱いプルダウンによって“L”に引き下げられます。

**VSTB (ピン19)** : 電圧スタンバイ。VSTBが“L”の場合、コマンド・レジスタ・ビットDVBxA[5]によってDACレジスタが選択されます。VSTBが“H”の場合には、DACレジスタはDVBxBレジスタに強制されます。使用しない場合はVSTBをグラウンドに接続します。

**SW3 (ピン20)** : 降圧スイッチング・レギュレータ3のスイッチ・ピン。このピンには、降圧スイッチング・レギュレータ3のインダクタの片側を接続します。

**PWR\_ON (ピン21)** : 外部パワーオン。パワーオン・シーケンスが正常に終了したことをアクノリッジするハンドシェイク・ピンです。パワーオン状態を保つには、WAKEが“H”になってから5秒以内にPWR\_ONを“H”にする必要があります。PWR\_ONは、“H”に駆動してWAKE出力をアクティブにするために使用できます。WAKEをシャットダウンするには“L”にします。

**FB\_B3 (ピン22)** : 降圧スイッチング・レギュレータ3の帰還入力。降圧スイッチング・レギュレータ3の出力からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

## ピン機能

**FB\_B4 (ピン23) :** 降圧スイッチング・レギュレータ4の帰還入力。降圧スイッチング・レギュレータ4の出力からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

**FB\_B1 (ピン24) :** 降圧スイッチング・レギュレータ1の帰還入力。降圧スイッチング・レギュレータ1の出力からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

**FB\_B2 (ピン25) :** 降圧スイッチング・レギュレータ2の帰還入力。降圧スイッチング・レギュレータ2の出力からこのピンとグラウンドに接続された抵抗分割器を使って、フルスケール出力電圧を設定します。

**FB\_L1 (ピン26) :** LDO1の帰還入力。LDO1からこのピンとグラウンドに接続された抵抗分割器を使って、出力電圧を設定します。

**V<sub>IN</sub> (ピン27) :** 電源電圧入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。すべてのスイッチング・レギュレータのPV<sub>IN</sub>電源はV<sub>IN</sub>に接続する必要があります。

**LD01 (ピン28) :** 常時オンLDO1の出力。このピンは、ウォッチドッグ・マイクロプロセッサやリアルタイム・クロックなどの軽負荷に有効な常時オンの電源電圧を供給します。LDO1とグラウンドの間に0.1 $\mu$ Fのコンデンサを接続します。

**ON (ピン29) :** プッシュボタン入力。フロート状態のままにすると、ONは弱い内部プルアップによって“H”に強制されます。ボタンが押されると、通常オープン状態のプッシュボタンがONからグラウンドに接続され、“L”状態に強制されます。

**EN\_L2 (ピン30) :** LDO2をイネーブルする入力。アクティブ“H”でLDO2がイネーブルされます。フロート状態のままにすると、EN\_L2は弱いプルダウンによって“L”に引き下げられます。

**SW2 (ピン31) :** 降圧スイッチング・レギュレータ2のスイッチ・ピン。このピンには、降圧スイッチング・レギュレータ2のインダクタの片側を接続します。

**IRQ (ピン32) :** 割込み要求出力。パワーグッド、低電圧、および過熱警告状態とフォルト状態では、オープンドレイン・ドライバが“L”に引き下げられます。IRQは、I<sup>2</sup>C CLIRQコマンド・レジスタへの書込みによってクリアします。

**WAKE (ピン33) :** システム起動。プッシュボタン操作またはPWR\_ON入力によって信号が送られると、オープンドレイン・ドライバ出力が“H”になります。レギュレータのイネーブル・ピンに接続することにより、ピンの結線によるパワーアップ・シーケンスを開始するのに使用することができます。

**EN\_B2 (ピン34) :** 降圧スイッチング・レギュレータ2をイネーブルします。アクティブ“H”入力で降圧スイッチング・レギュレータ2がイネーブルされます。フロート状態のままにすると、EN\_B2は弱いプルダウンによって“L”に引き下げられます。

**PV<sub>IN2</sub> (ピン35) :** 降圧スイッチング・レギュレータ2の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、10 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**PV<sub>IN1</sub> (ピン36) :** 降圧スイッチング・レギュレータ1の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、10 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**EN\_B1 (ピン37) :** 降圧スイッチング・レギュレータ1をイネーブルします。アクティブ“H”で降圧スイッチング・レギュレータ1がイネーブルされます。フロート状態のままにすると、EN\_B1は弱いプルダウンによって“L”に引き下げられます。

**RST0 (ピン38) :** リセット出力。常時オンのレギュレータLDO1がレギュレーション電圧を下回るか、またはプッシュボタン入力やコマンド・レジスタによってハード・リセットが開始されているときに、オープンドレイン出力が“L”になります。

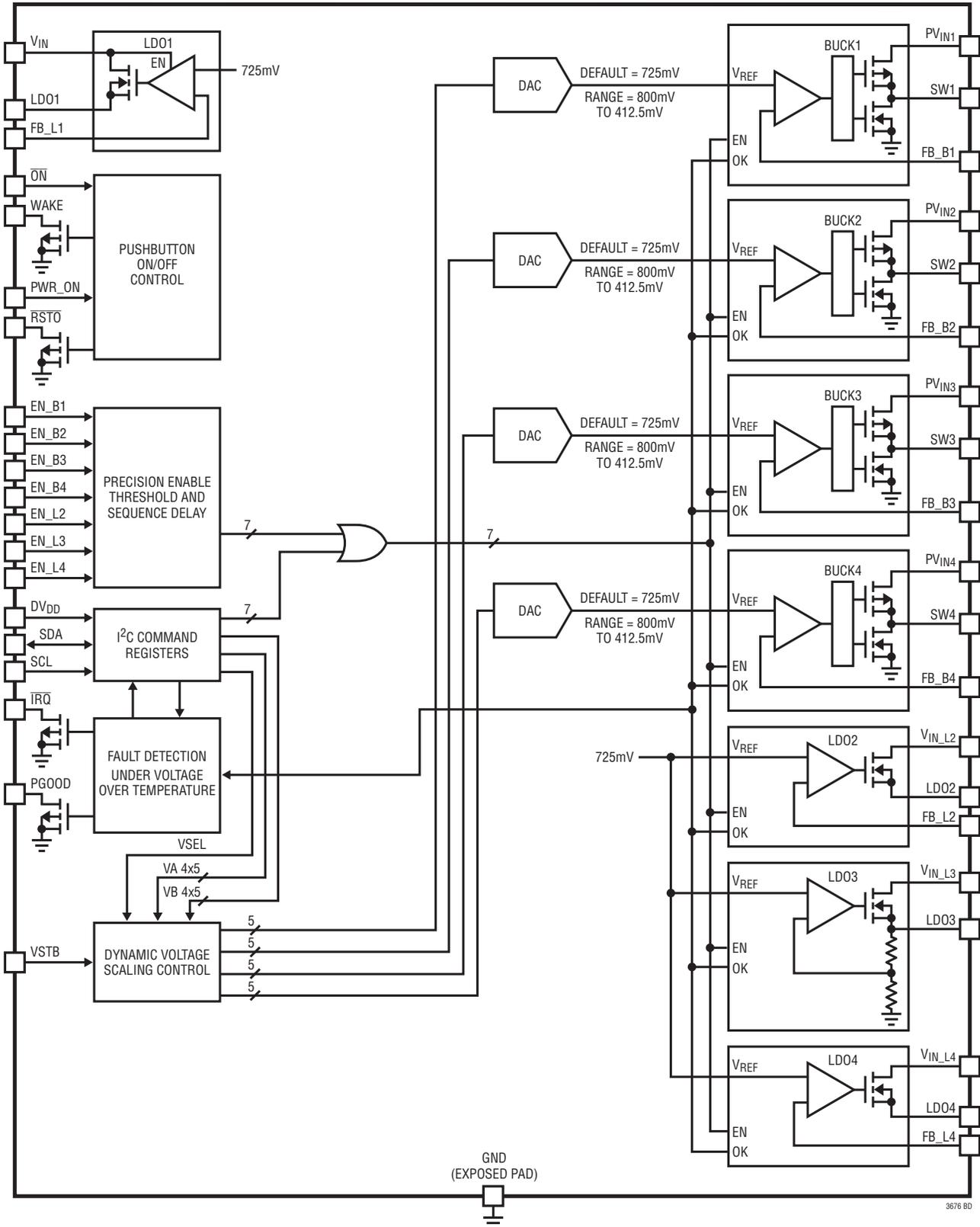
**PGOOD (ピン39) :** パワーグッド出力。いずれかのイネーブルされたレギュレータがパワーグッドしきい値を下回るか、またはダイナミック電圧のスルー時は、コマンド・レジスタでディスエーブルされていない限り、オープンドレイン出力が“L”になります。すべてのレギュレータがディスエーブルされているときは“L”になります。

**SW1 (ピン40) :** 降圧スイッチング・レギュレータ1のスイッチ・ピン。このピンには、降圧スイッチング・レギュレータ1のインダクタの片側を接続します。

**GND (露出パッド・ピン41) :** グラウンド。電気的および熱的な伝導を最大にするため、LTC3676の真下に配置した複数の相互接続ビアを使って、露出パッドをプリント回路基板の連続したグラウンド・プレーンに接続する必要があります。

# LTC3676/LTC3676-1

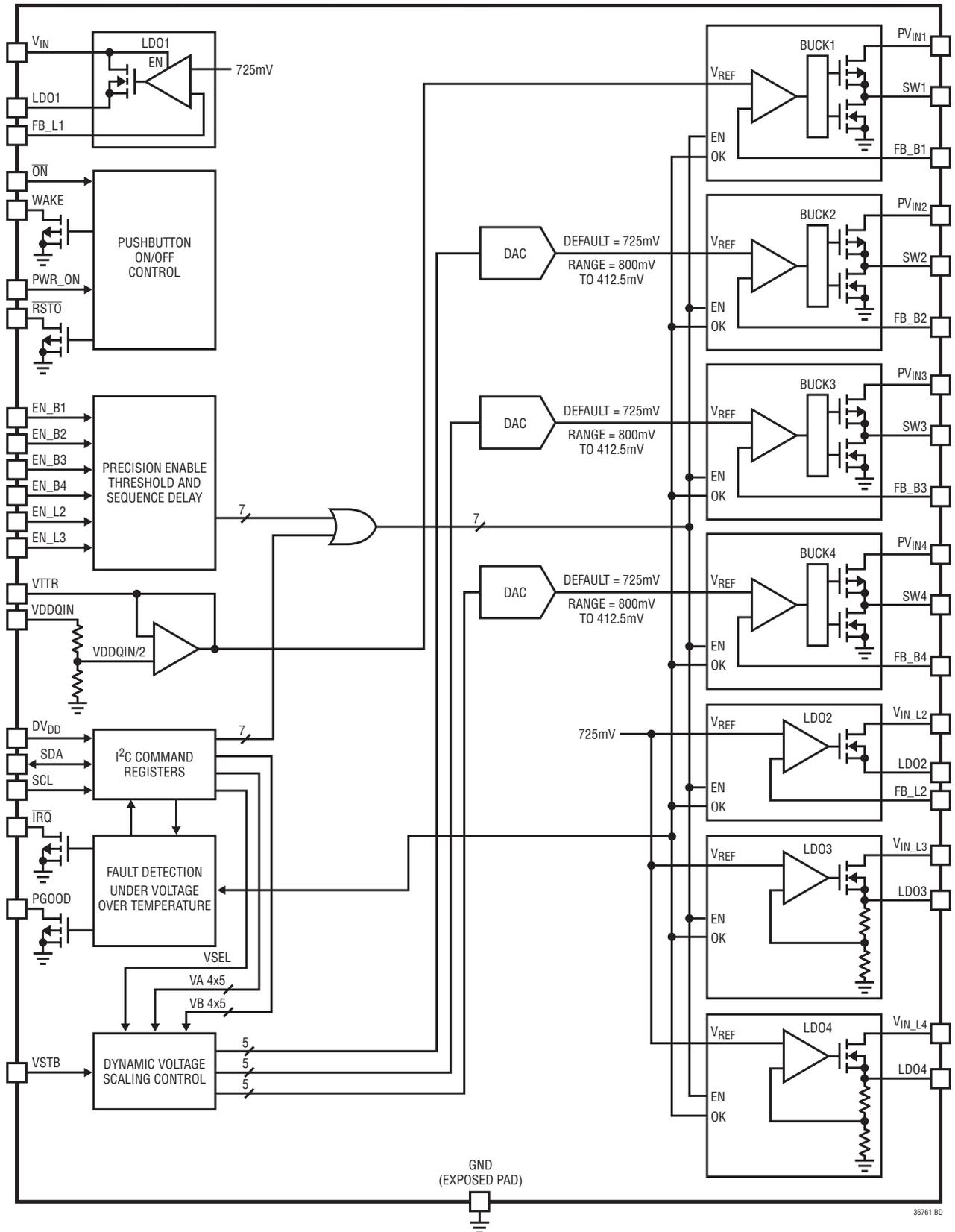
## ブロック図—LTC3676



3676 BD

3636fa

ブロック図—LTC3676-1



3676fa

## 動作

### はじめに

LTC3676は、携帯型マイクロプロセッサや周辺機器用のフル機能パワーマネージメント・ソリューションです。このデバイスは、プロセッサのコア、DDRメモリ、I/O、常時オンのリアルタイム・クロック、HDDなどの機能への電力供給用に合計8つの電圧レールを生成します。電圧レールを供給するのは、1個の常時オンの低消費電流25mA LDO、2個の2.5A降圧レギュレータ、2個の1.5A降圧レギュレータ、3個の300mA低ドロップアウト・レギュレータです。これら複数のレギュレータは、高度な設定が可能なパワーオン・シーケンス制御、ダイナミック電圧調整によるDAC出力電圧制御、プッシュボタン・インタフェース・コントローラ、I<sup>2</sup>Cインタフェースによる制御、さらに広範な状態出力と割込み出力などの機能を備えています。

LTC3676-1は、LTC3676のLDO4帰還ピンとイネーブル・ピンをそれぞれVTTQINピンとVTTRピンに置き換えることにより、DDRメモリ・アプリケーションに対応しています。DDRメモリのV<sub>DD</sub>電源はLTC3676-1のVDDQINピンに接続されます。VDDQINの電圧の半分に等しいバッファされたDDR終端電圧がVTTRに出力されます。VTTR電圧は、LTC3676-1の降圧レギュレータ1のエラーアンプのリファレンス側に内部で接続されています。降圧レギュレータ1が利得1に設定されていると、レギュレータの出力はDDR終端電源に使用できます。LTC3676とLTC3676-1の機能の違いを表1に示します。

表1. LTC3676とLTC3676-1の機能の違い

	LTC3676	LTC3676-1
降圧1のデフォルト周波数	2.25MHz	1.125MHz
降圧1のデフォルト・モード	パルススキップ	強制連続
降圧1出力	外付け抵抗分割器。スルーDACのリファレンス	外部ユニティ・ゲイン。VTTRリファレンス
LDO4のイネーブル	EN_L4ピンまたはI <sup>2</sup> C	I <sup>2</sup> C
LDO4の出力	外付け抵抗分割器。725mVのリファレンス	I <sup>2</sup> Cで4つの固定出力の1つを選択
FB_L4ピン	外付け抵抗分割器	—
EN_L4ピン	LDO4をイネーブル。	—
VDDQINピン	—	DDRメモリの電源に接続
VTTRピン	—	VDDQINの半分に等しいバッファされた出力
I <sup>2</sup> Cデバイス・アドレス	書込み=0x78 読出し=0x79	書込み=0x7A 読出し=0x7B

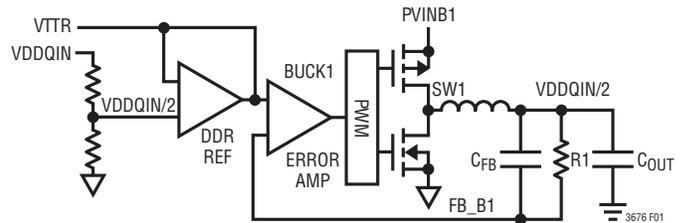


図1. V<sub>TT</sub>降圧レギュレータとVTTRリファレンスのブロック図

### 常時オンの25mA低ドロップアウト・レギュレータ

LTC3676は低消費電流の低ドロップアウト・レギュレータを内蔵しており、V<sub>IN</sub>に有効な電力が接続されていると動作を維持します。常時オンのLDO1は、V<sub>IN</sub>が2.0V(標準)を下回るまでアクティブ状態を保ちます。これは、実質的にLTC3676の残りの回路の低電圧しきい値である2.5Vよりも低い値です。常時オンLDOは、スタンバイ・マイクロコントローラ、リアルタイム・クロックなどのキープアラライブ回路に電力を供給するために使用されます。このLDOは25mAの負荷に対応できることが保証されています。補償のため、1μFの低インピーダンス・セラミック・バイパス・コンデンサをLDO1とGNDの間に接続する必要があります。LDO1がそのレギュレーション目標を8%下回ると、パワーグッド・モニタがRSTOを“L”にします。LDO1は、短絡と過負荷から保護する電流制限回路を備えています。LDO1の出力電圧は、図2に示すように、LDO1の出力ピンから帰還ピンFB\_L1に接続された抵抗分割器によって設定されます。出力電圧は次式で計算されます。

$$V_{LDO1} = 725 \cdot \left( 1 + \frac{R1}{R2} \right) \text{ (mV)}$$

### 300mA低ドロップアウト・レギュレータ

LTC3676の3個のLDOレギュレータは、それぞれ最大300mAの出力を供給します。各LDOレギュレータは個別の入力電源を備えており、LDO出力デバイスの電力損失を管理するのに役立ちます。LDOレギュレータはピン入力またはI<sup>2</sup>Cコマンド・レジスタによってイネーブルされます。ディスエーブルされると、レギュレータ出力は625Ωの抵抗を介してグランドに引き下げられます。LDO出力とグランドの間に低ESRの1μFセラミック・コンデンサを接続する必要があります。300mA LDOレギュレータは電流制限制御回路を備えています。LDOの入力電圧V<sub>IN\_L2</sub>、V<sub>IN\_L3</sub>、およびV<sub>IN\_L4</sub>は、V<sub>IN</sub>以下の値にする必要があります。

LDOレギュレータのI<sup>2</sup>Cコマンド・レジスタによる制御を表2と表3に示します。

## 動作

### LTC3676の抵抗で設定可能なLD02とLD04

LDO2およびLDO4の出力電圧は、図2に示すように、LDOの出力ピンから帰還ピンに接続された抵抗分割器によって設定されます。出力電圧は次式で計算されます。

$$V_{LDO} = 725 \cdot \left( 1 + \frac{R1}{R2} \right) \text{ (mV)}$$

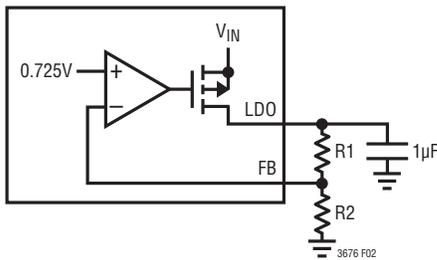


図2.LD01、LD02およびLD04のアプリケーション回路

### 固定出力のLD03

レギュレータLDO3の電圧出力は1.8Vに固定されています。

表2.LD02およびLD03の制御コマンド・レジスタの設定

コマンド・レジスタ[ビット]	値	設定
LDOA[0]	0* 1	スタンバイ時にLD02をキープアライブにしない スタンバイ時にLD02をキープアライブにする
LDOA[1]	0* 1	任意の出力電圧でLD02をイネーブル 出力電圧が300mV未満のときだけLD02をイネーブル
LDOA[2]	0* 1	EN_L2が“L”のときにLD02をディスエーブル LD02をイネーブル
LDOA[3]	0* 1	スタンバイ時にLD03をキープアライブにしない スタンバイ時にLD03をキープアライブにする
LDOA[4]	0* 1	任意の出力電圧でLD03をイネーブル 出力電圧が300mV未満のときだけLD03をイネーブル
LDOA[5]	0* 1	EN_L3が“L”のときにLD03をディスエーブル LD03をイネーブル

\* デフォルトのパワーオン値を示します。

### LTC3676-1のLD04の動作

LTC3676-1のLDO4はイネーブル・ピンも帰還ピンも備えていません。コマンド・レジスタ・ビットLDOB[4:3]によって選択可能な4つのLDO4出力電圧があります。パワーオン時のデフォルト出力は1.2Vで、2.5V、2.8V、3.0Vの出力が選択可能です。

LDO4はコマンド・レジスタ・ビットLDOB[2]によってのみイネーブルされます。

### LD04コマンド・レジスタの制御

表3.LD04の制御コマンド・レジスタの設定

コマンド・レジスタ[ビット]	値	設定
LDOB[0]	0* 1	スタンバイ時にLD04をキープアライブにしない スタンバイ時にLD04をキープアライブにする
LDOB[1]	0* 1	任意の出力電圧でLD04をイネーブル 出力電圧が300mV未満のときだけLD04をイネーブル
LDOB[2] (LTC3676)	0* 1	EN_L4が“L”のときにLD04をディスエーブル LD04をイネーブル
LDOB[2] (LTC3676-1)	0* 1	LD04をディスエーブル LD04をイネーブル
LDOB[4:3] (LTC3676-1)	00*	LD04出力=1.2V
LDOB[4:3] (LTC3676-1)	01	LD04出力=2.5V
LDOB[4:3] (LTC3676-1)	10	LD04出力=2.8V
LDOB[4:3] (LTC3676-1)	11	LD04出力=3V

\* デフォルトのパワーオン値を示します。

### 降圧スイッチング・レギュレータ

LTC3676は4個の降圧レギュレータを備えています。降圧レギュレータのうち2個は最大2.5Aの負荷電流を、他の2個のレギュレータはそれぞれ最大1.5Aを供給することが可能です。これらのレギュレータは、順方向および逆方向の電流制限、ソフトスタート、および放射EMIを低減するためのスイッチ・スルーレート制御機能を備えています。

LTC3676の降圧レギュレータは100%のデューティサイクルまたはドロップアウトのレギュレーションが可能です。ドロップアウト状態では、レギュレータの出力電圧は、負荷電流にコンバータのPMOSデバイスのR<sub>DS(ON)</sub>とインダクタのDCRの和を掛けた値をPV<sub>IN</sub>から差し引いた値に等しくなります。

各降圧レギュレータは、イネーブル・ピンまたはI<sup>2</sup>Cコマンド・レジスタによる制御を使ってイネーブルされます。動作モード、起動オプション、リファレンス電圧、およびスイッチ・スルーレートはI<sup>2</sup>Cポートを使って制御されます。

降圧コンバータのI<sup>2</sup>Cコマンド・レジスタによる制御を表4～表7に示します。

## 動作

### 動作モード

降圧レギュレータは、パルススキップ、Burst Mode動作、または強制連続モードのいずれかで動作可能です。パルススキップ・モードの設定では、レギュレータは軽負荷でパルスをスキップしますが、固定周波数で動作します。Burst Modeの設定では、レギュレータは軽負荷時にはBurst Mode動作で、重負荷時には固定周波数PWMモードで動作します。強制連続モードの設定では、デューティサイクルの全範囲にわたってインダクタ電流をゼロよりも小さくすることができます。強制連続動作では、降圧レギュレータが出力電流をシンクすることができます。レギュレータは出力負荷に関係なくサイクルごとにスイッチングしているため、強制連続モードは軽負荷時に出力電圧リップルが最小になります。

### 出力電圧の設定

それぞれの降圧コンバータは、動的スルーDACをそのリファレンスに使用します。DACリファレンスの出力電圧は5ビットのI<sup>2</sup>Cコマンド・レジスタで選択可能です。出力電圧は、図3に示すように、降圧スイッチング・レギュレータの出力から帰還ピンに接続された抵抗分割器を使用することによって設定されます。出力電圧は次式で計算されます。

$$V_{OUT} = \left(1 + \frac{R1}{R2}\right) \cdot (DVBx \cdot 12.5 + 412.5) \text{ (mV)}$$

DVBxは、I<sup>2</sup>Cコマンド・レジスタの5ビット2進数の10進値です。デフォルトのDAC入力コードは11001(10進数では25)で、725mVのリファレンス電圧に相当します。R1の標準値は、

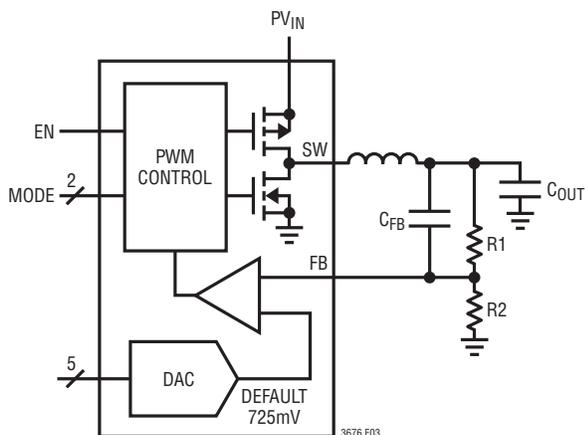


図3. 降圧スイッチング・レギュレータのアプリケーション回路

40k～1Mです。コンデンサC<sub>FB</sub>は、帰還抵抗とFBピンの入力容量によって生じるポールをキャンセルし、負荷ステップ・トランジェント応答の改善に役立ちます。10pFの値を推奨します。

### インダクタの選択

降圧スイッチング・レギュレータのインダクタの選択は、コンバータの効率と出力電圧リップルに影響を与えます。インダクタ値を大きくするとピーク電流が平均出力電流に近くなるので、効率が向上します。インダクタ値を大きくすると一般に直列抵抗が大きくなり、ピーク電流の減少による効率上の利点が損なわれます。

インダクタのリップル電流は、次式に示すように、スイッチング周波数、インダクタンス、V<sub>IN</sub>、およびV<sub>OUT</sub>と相関関係があります。

$$\Delta I_L = \frac{1}{f \cdot L} \cdot V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

設計の出発点としては、出力電流の30%に等しいリップルを生じるインダクタを使用するのが妥当です。インダクタが飽和しないようにするため、DC電流定格が最大負荷電流の少なくとも1.5倍あるインダクタを選択します。

### 入力コンデンサと出力コンデンサの選択

スイッチング・レギュレータの入力電源と出力電源の両方に、低ESRセラミック・コンデンサを使用する必要があります。X5RとX7Rのセラミック・コンデンサは、他のタイプのセラミック・コンデンサに比べて電圧安定性と温度安定性が優れているため、X5RまたはX7Rのみを使用します。

### 動作周波数

LTC3676スイッチング・レギュレータのそれぞれのスイッチング周波数は、I<sup>2</sup>Cコマンド・レジスタを使って設定できます。デフォルトのスイッチング周波数は2.25MHzで、選択可能な周波数は1.125MHzです。低い周波数で動作させると、内部ゲート充電損失とスイッチング損失が小さくなることによって効率が向上しますが、その代償としてインダクタ値が大きくなります。

降圧コンバータの最小デューティサイクルは最小オン時間によって決まります。最小オン時間は、コンバータがそのトップPMOSをオンにして再びオフにすることができる最短時間です。この時間は、ゲート充電時間にピーク電流検出とPWM制御

## 動作

の内部遅延を加えたものです。2.25MHzでのコンバータのデューティサイクルが20%以下になる場合、最小デューティサイクルにならないように1.125MHzの設定を使用することを推奨します。デューティサイクルがコンバータの最小オン時間を下回ると、コンバータがサイクルをスキップするに従って出力電圧リップルが増加します。

LTC3676-1の降圧レギュレータ1のスイッチング周波数は1.125MHzにデフォルト設定され、DDR 終端リファレンス電圧での最小オン時間を無効にします。

### 位相の選択

スイッチング・レギュレータに流れるサイクルごとのピーク電流を減らすため、LTC3676の各降圧レギュレータのPMOSスイッチがオンするクロック位相は、I<sup>2</sup>C コマンド・レジスタの設定値を使って設定できます。

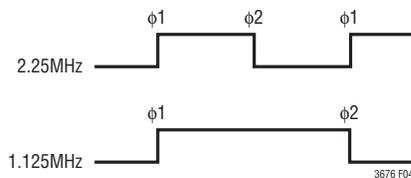


図4. 降圧クロックの最高と半分の速度での位相設定

### スイッチのスルーレート制御

EMIを低減するため、各降圧レギュレータのスイッチの立ち上がり時間はデフォルトでスルーレートが制限されています。I<sup>2</sup>C 降圧コマンド・レジスタを使った高速設定が選択可能です。エッジレートを制限する必要がない場合、高速設定によって効率が向上します。

### ソフトスタート

起動時に突入電流を減らすため、各降圧レギュレータはイネーブルされるとソフトスタートを行います。イネーブルされると、内部リファレンス電圧がグラウンドからスルー DAC 出力のレベルまで0.8V/msの速度でランプアップします。ソフトスタートの間、コマンド・レジスタのモード設定に関係なく、コンバータはパルス・スキップ・モードに強制されます。

表4. 降圧レギュレータ1の制御コマンド・レジスタ

コマンド・レジスタ[ビット]	値	設定
BUCK1[0]	0*	スイッチのスルーレートが通常
	1	スイッチのスルーレートが高速
BUCK1[1]	0*	デバイスのスタンバイ時にイネーブル状態のままにしない
	1	デバイスのスタンバイ時にイネーブル状態のままにする
BUCK1[2] (LTC3676)	0*	スイッチング周波数: 2.25MHz
	1	スイッチング周波数: 1.125MHz
BUCK1[2] (LTC3676-1)	0*	スイッチング周波数: 1.125MHz
	1	スイッチング周波数: 2.25MHz
BUCK1[3]	0*	クロック位相1
	1	クロック位相2
BUCK1[4]	0*	任意の出力電圧でイネーブル
	1	出力電圧が300mV未満のときだけイネーブル
BUCK1[6:5]	00*	パルススキップ・モード
	01	Burst Mode 動作
	10	強制連続モード
BUCK1[7]	0*	EN_B1ピンが“L”のとき降圧1をディスエーブル
	1	降圧1をイネーブル

\* デフォルトのパワーオン値を示します。

表5. 降圧レギュレータ2の制御コマンド・レジスタ

コマンド・レジスタ[ビット]	値	設定
BUCK2[0]	0*	スイッチのスルーレートが通常
	1	スイッチのスルーレートが高速
BUCK2[1]	0*	デバイスのスタンバイ時にイネーブル状態のままにしない
	1	デバイスのスタンバイ時にイネーブル状態のままにする
BUCK2[2]	0*	スイッチング周波数: 2.25MHz
	1	スイッチング周波数: 1.125MHz
BUCK2[3]	0*	クロック位相1
	1	クロック位相2
BUCK2[4]	0*	任意の出力電圧でイネーブル
	1	出力電圧が300mV未満のときだけイネーブル
BUCK2[6:5]	00*	パルススキップ・モード
	01	Burst Mode 動作
	10	強制連続モード
BUCK2[7]	0*	EN_B2ピンが“L”のとき降圧2をディスエーブル
	1	降圧2をイネーブル

\* デフォルトのパワーオン値を示します。

## 動作

表6. 降圧レギュレータ3の制御コマンド・レジスタ

コマンド・レジスタ[ビット]	値	設定
BUCK3[0]	0* 1	スイッチのスルーレートが通常 スイッチのスルーレートが高速
BUCK3[1]	0* 1	デバイスのスタンバイ時にイネーブル状態のままにしない デバイスのスタンバイ時にイネーブル状態のままにする
BUCK3[2]	0* 1	スイッチング周波数: 2.25MHz スイッチング周波数: 1.125MHz
BUCK3[3]	0* 1	クロック位相1 クロック位相2
BUCK3[4]	0* 1	任意の出力電圧でイネーブル 出力電圧が300mV未満のときだけイネーブル
BUCK3[6:5]	00* 01 10	パルススキップ・モード Burst Mode 動作 強制連続モード
BUCK3[7]	0* 1	EN_B3ピンが“L”のとき降圧3をディスエーブル 降圧3をイネーブル

\* デフォルトのパワーオン値を示します。

表7. 降圧レギュレータ4の制御コマンド・レジスタ

コマンド・レジスタ[ビット]	値	設定
BUCK4[0]	0* 1	スイッチのスルーレートが通常 スイッチのスルーレートが高速
BUCK4[1]	0* 1	デバイスのスタンバイ時にイネーブル状態のままにしない デバイスのスタンバイ時にイネーブル状態のままにする
BUCK4[2]	0* 1	スイッチング周波数: 2.25MHz スイッチング周波数: 1.125MHz
BUCK4[3]	0* 1	クロック位相1 クロック位相2
BUCK4[4]	0* 1	任意の出力電圧でイネーブル 出力電圧が300mV未満のときだけイネーブル
BUCK4[6:5]	00* 01 10	パルススキップ・モード Burst Mode 動作 強制連続モード
BUCK4[7]	0* 1	EN_B4ピンが“L”のとき降圧4をディスエーブル 降圧4をイネーブル

\* デフォルトのパワーオン値を示します。

### スルー DAC リファレンスの動作

LTC3676の各降圧スイッチング・レギュレータのエラーアンプのリファレンス電圧は、出力電圧範囲が12.5mVステップで412.5mV～800mVの5ビットDACから供給されます。I<sup>2</sup>Cコマンド・レジスタに格納された2つの5ビット・コードの1つがDACの入力として選択されます。DAC制御回路によってコー

ドの変化が検出されると、DACの出力は3.5mV/μsの速度で新しい値にスルーします。

### ダイナミック電圧調整

降圧スイッチング・レギュレータの入力リファレンスDACのダイナミック電圧調整(DVS)の制御に使用されるコマンド・レジスタを表8に示します。コマンド・レジスタのビットDVB1A[4:0]およびDVB1B[4:0]に、降圧レギュレータ1のDACリファレンスへの2つの5ビット入力格納されています。コマンド・レジスタDVB1A[5]に格納されたビットにより、DVB1A[4:0]またはDVB1B[4:0]に格納された5ビットがDACリファレンスへの入力として選択されます。降圧レギュレータ2～4は、表8に示すAとBに割り当てられたコマンド・レジスタを使って同様に動作します。DACが入力コードの変化を検出すると、3.5mV/μsの速度で新しい値に自動的にスルーします。I<sup>2</sup>C選択ビットまたはVSTBピンを使ってDVSを開始することができます。

LTC3676のVSTBピンを“H”にすると、4つのDVB<sub>x</sub>のBレジスタのすべてに格納された5ビットが選択されます。これにより、DACがAレジスタの値とBレジスタの値で同時にスルーできます。VSTBピンはI<sup>2</sup>Cコマンド・レジスタ・ビットと論理的にOR接続されています。I<sup>2</sup>C選択ビットが既に“H”に設定されていると、Bレジスタが既に選択されていて、VSTBは無効になります。VSTBピンを使った出力の変化を望まない場合、Aレジスタの値をBレジスタと等しい値に設定します。

コマンド・レジスタビット、ビットDVB1B[5]、DVB2B[5]、DVB3B[5]、およびDVB4B[5]は、DAC出力のスルー時にPGOOD状態ピンを“L”にするかどうかを制御します。コマンド・レジスタのデフォルト設定では、DACのスルー時にPGOODピンを“L”にします。DVSの間、DVSの期間だけPGOODが“L”に保たれ、PGSTATレジスタは影響を受けません。

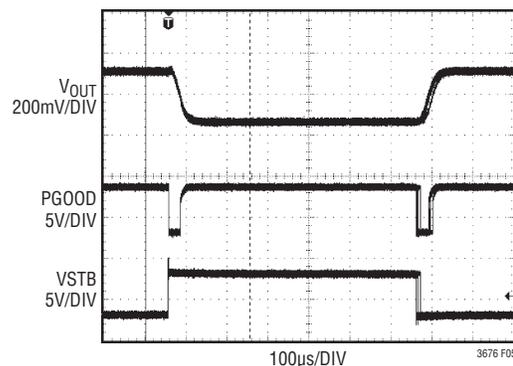


図5. ダイナミック電圧調整

## 動作

表 8. 降圧レギュレータ1～降圧レギュレータ4のスルーDAC制御コマンド・レジスタ

コマンド・レジスタ[ビット]	値	設定
DVB1A[4:0]	bbbbbb	降圧1のリファレンスDAC入力A
DVB1A[5]	0* 1	DVB1A[4:0]を選択 DVB1B[4:0]を選択
DVB1B[4:0]	bbbbbb	降圧1のリファレンスDAC入力B
DVB1B[5]	0* 1	降圧1のスルー時にPGOODを“L”にする 降圧1のスルー時にPGOODを“L”にしない
DVB2A[4:0]	bbbbbb	降圧2のリファレンスDAC入力A
DVB2A[5]	0* 1	DVB2A[4:0]を選択 DVB2B[4:0]を選択
DVB2B[4:0]	bbbbbb	降圧2のリファレンスDAC入力B
DVB2B[5]	0* 1	降圧2のスルー時にPGOODを“L”にする 降圧2のスルー時にPGOODを“L”にしない
DVB3A[4:0]	bbbbbb	降圧3のリファレンスDAC入力A
DVB3A[5]	0* 1	DVB3A[4:0]を選択 DVB3B[4:0]を選択
DVB3B[4:0]	bbbbbb	降圧3のリファレンスDAC入力B
DVB3B[5]	0* 1	降圧3のスルー時にPGOODを“L”にする 降圧3のスルー時にPGOODを“L”にしない
DVB4A[4:0]	bbbbbb	降圧4のリファレンスDAC入力A
DVB4A[5]	0* 1	DVB4A[4:0]を選択 DVB4B[4:0]を選択
DVB4B[4:0]	bbbbbb	降圧4のリファレンスDAC入力B
DVB4B[5]	0* 1	降圧4のスルー時にPGOODを“L”にする 降圧4のスルー時にPGOODを“L”にしない

\* デフォルトのパワーオン値を示します。

## プッシュボタン動作

## 動作モードの状態図

LTC3676のイネーブルとシーケンスのコントローラの状態図を図6に示します。VINピンに最初に電力が供給されると、コントローラはパワーオン・リセット/ハード・リセット(POR/HRST)状態になります。この状態ではI<sup>2</sup>Cコマンド・レジスタがデフォルト値に設定されており、LDO1のみが動作し、デバイスはプッシュボタン入力またはPWR\_ON入力を待っています。POR/HRST状態では、レギュレータのイネーブル・ピンとコマンド・レジスタのイネーブル・ビットは無視され、VINに標準12μAの電流が流れます。

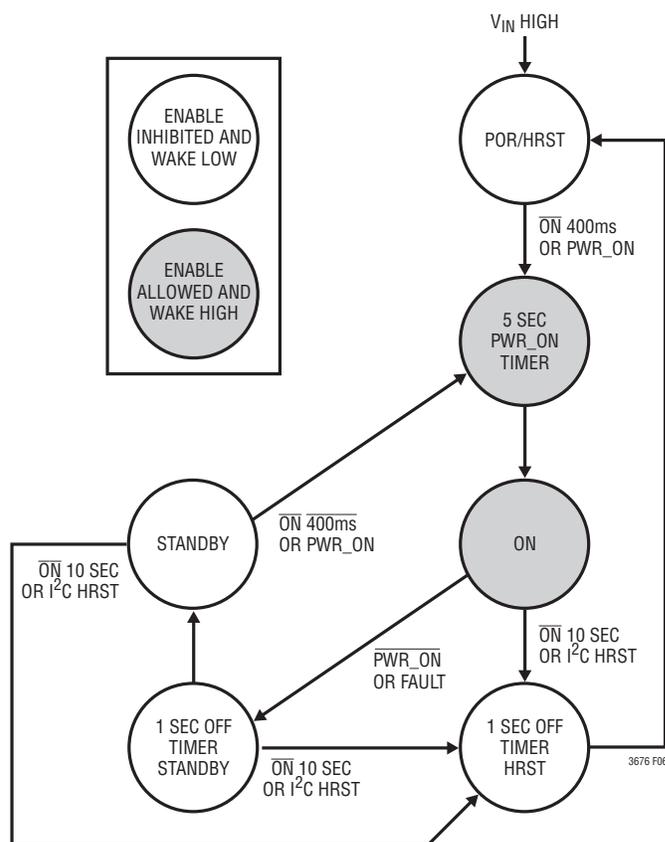


図 6. LTC3676の動作モードの状態図

## プッシュボタンを使用したパワーアップ

ONピンが400msの間“L”に保たれると、WAKEピンが“H”に引き上げられ、イネーブル・ピンが認識され、5秒のPWR\_ONタイマが始動します。オン状態でPWR\_ONが“L”になるかまたはフォルトが検出されると、WAKEが“L”になってから1秒のパワーダウン時間の後に、STANDBY状態になります。STANDBY状態では、コマンド・レジスタのイネーブル・ビットがクリアされ、イネーブル・ピンが無視されます。それぞれの状態でのコマンド・レジスタ、イネーブル、およびWAKEの制御を表9に示します。

5秒のパワーオン状態は、電源レールが正常で、レールをアクティブに保つためにPWR\_ONピンが“H”に駆動されているかまたはコマンド・レジスタ・ビットCNTRL[7]がセットされていることを、システムが検出するを目的としています。プロセッサ

## 動作

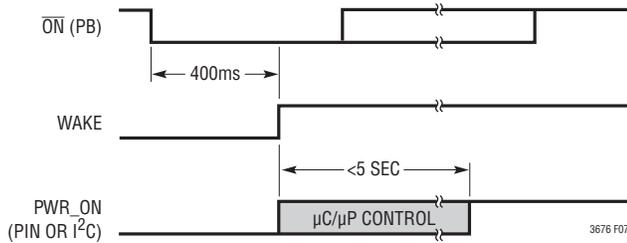


図7. プッシュボタンを使用したパワーアップ

を PWR\_ON でドライブしておくのにシステム・レベルの問題が生じると、LTC3676 は、WAKE を“L”にし、すべてのレギュレータをオフにして STANDBY 状態になります。STANDBY 状態も 12μA (標準) の低消費電力です。

表9. 動作モード状態制御時のレジスタ、イネーブル、WAKE の制御

状態	レジスタ	イネーブル	WAKE
POR/HRST デフォルト	R/W	禁止	“L”
5秒の PWR_ON タイマ	R/W	許可	“H”
オン	R/W	許可	“H”
1秒のオフ・タイマ HRST	POR デフォルトに設定	シーケンス・ダウン	“L”
1秒のオフ・タイマ・スタンバイ	I²C イネーブル・ビットと SW モード・ビットのクリア	シーケンス・ダウン	“L”
スタンバイ	R/W	禁止	“L”

### プッシュボタンを使用したパワーダウン

オン状態では、プッシュボタン・イベントが生じたときの動作をシステム・コントローラが決定します。IRQ 状態ピンと

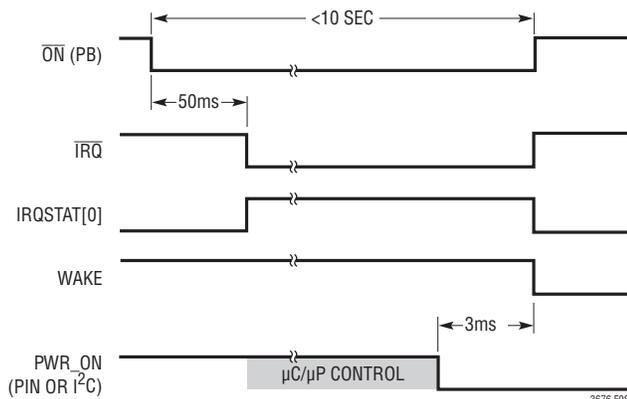


図8. プッシュボタンを使用したパワーダウン

IRQSTAT[0] 状態レジスタのビットをモニタすることにより、コントローラはプッシュボタン要求を検出できます。スタンバイ状態へのパワーダウンが必要な場合、コントローラは PWR\_ON を“L”にしてコマンド・レジスタ・ビット CNTRL[7] を“L”に設定する必要があります。

### ボタン状態の表示

オン状態でプッシュボタンが 50ms の間 ON を“L”にすると、IRQ が“L”に引き下げられ、IRQSTAT[0] 状態レジスタの PB 状態ビットがセットされます。ON が最小 50ms の間“L”になると、IRQ と IRQSTAT 状態ビットがアクティブになります。

### PWR\_ON によるパワーアップとパワーダウン

PWR\_ON ピンは、ON ピンを使用する代わりに LTC3676 をパワーアップする手段です。PWR\_ON が“H”になるか、またはコマンド・レジスタ CNTRL[7] が“H”に設定されると、WAKE が“H”に引き上げられ、LTC3676 は 5 秒の PWR\_ON タイマを通してオン状態になります。PWR\_ON と WAKE のタイミングを図9に示します。WAKE は最小 5 秒の間“H”を保ちます。

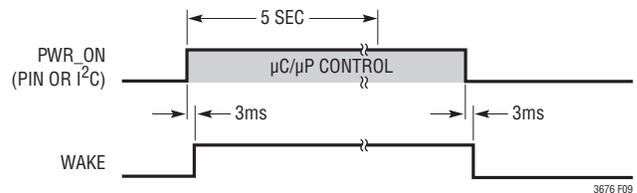


図9. PWR\_ON によるパワーアップとパワーダウン

### パワーオン・シーケンス制御

#### イネーブル・ピンの動作

LTC3676 のイネーブル・ピンは、出力レールをイネーブル・ピンに結線して、LTC3676 のレギュレータを任意の順序でパワーアップ・シーケンス制御する機能を備えています。ピンの結線によるシーケンス接続の例を図10に示します。イネーブル・ピンには通常、0.8V (標準) の入力電圧しきい値があります。

いずれかのイネーブル・ピンが“H”になると、残りのイネーブル・ピンの入力しきい値は 400mV の高精度しきい値に切り替わります。シーケンス制御された電源レールを分離させるため、レギュレータの内部イネーブルと交差するイネーブル・ピンしきい値から 450μs の内部遅延があります。図10に示す例の起動タイミングを図11に示します。

## 動作

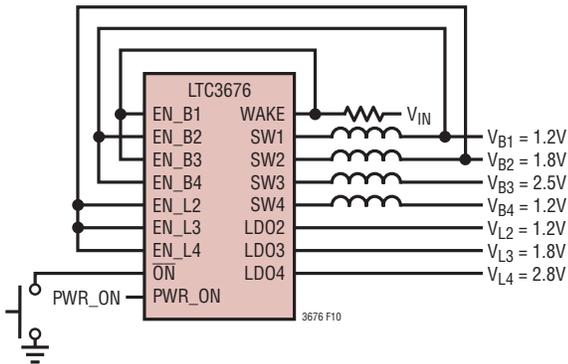


図10. ピンの結線によるパワーオン・シーケンスのアプリケーション

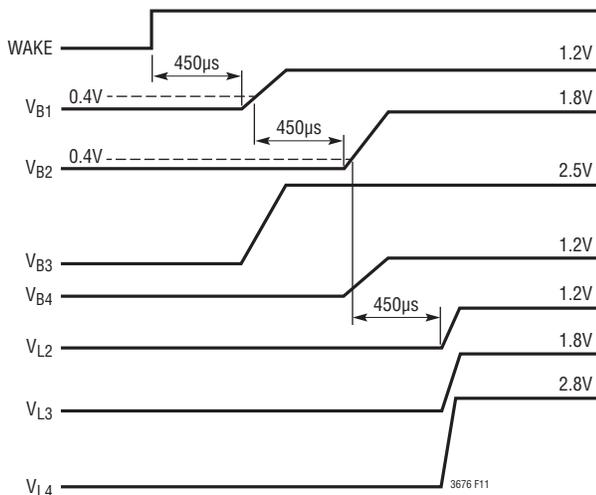


図11. ピンの結線によるパワーオン・シーケンス

## ソフトウェア制御モード

パワーアップ・シーケンスが完了すると、各レギュレータは、コマンド・レジスタ・ビット CNTRL[5]を使用することにより、パワー・マネージメント要件に応じ、システムによる個別のイネーブルやディスエーブルが可能になります。CNTRL[5]が“H”に設定されると、レギュレータはそれらのイネーブル・ピンの状態を無視し、I<sup>2</sup>C コマンド・レジスタ・ビットの設定値にのみ応答します。1秒のスタンバイ状態とハード・リセット・タイマ状態でソフトウェア制御モード・ビットがリセットされるので、LTC3676の次のパワーオンでピンの結線によるシーケンスが開始されます。

## キープアライブ動作

各レギュレータには専用のコマンド・レジスタのキープアライブ・ビットがあり、このビットがセットされると、イネーブル・ピン、コマンド・レジスタのイネーブル・ビット、LTC3676の動作状態

に関係なく、レギュレータは強制的にイネーブルされます。キープアライブ・ビットは、ハード・リセットまたはフォルト・シャットダウンによってリセットされます。

## パワーオフ・シーケンス制御

シーケンス・ダウン・コマンド・レジスタ SQD1 および SQD2 を使って、PWR\_ON の低下またはフォルトによるシャットダウンによってレギュレータがディスエーブルされる時間を WAKE の立ち下がりを基準に設定します。SQD1 および SQD2 のレジスタの設定を表10に示します。

表10. シーケンス・ダウン制御コマンド・レジスタの設定

コマンド・レジスタ[ビット]	値	設定
SQD1[1:0]	00*	WAKE の立ち下がりで降圧1をディスエーブル
	01	WAKE の立ち下がり+100msで降圧1をディスエーブル
	10	WAKE の立ち下がり+200msで降圧1をディスエーブル
	11	WAKE の立ち下がり+300msで降圧1をディスエーブル
SQD1[3:2]	00*	WAKE の立ち下がりで降圧2をディスエーブル
	01	WAKE の立ち下がり+100msで降圧2をディスエーブル
	10	WAKE の立ち下がり+200msで降圧2をディスエーブル
	11	WAKE の立ち下がり+300msで降圧2をディスエーブル
SQD1[5:4]	00*	WAKE の立ち下がりで降圧3をディスエーブル
	01	WAKE の立ち下がり+100msで降圧3をディスエーブル
	10	WAKE の立ち下がり+200msで降圧3をディスエーブル
	11	WAKE の立ち下がり+300msで降圧3をディスエーブル
SQD1[7:6]	00*	WAKE の立ち下がりで降圧4をディスエーブル
	01	WAKE の立ち下がり+100msで降圧4をディスエーブル
	10	WAKE の立ち下がり+200msで降圧4をディスエーブル
	11	WAKE の立ち下がり+300msで降圧4をディスエーブル
SQD2[1:0]	00*	WAKE の立ち下がりで LDO2 をディスエーブル
	01	WAKE の立ち下がり+100msで LDO2 をディスエーブル
	10	WAKE の立ち下がり+200msで LDO2 をディスエーブル
	11	WAKE の立ち下がり+300msで LDO2 をディスエーブル
SQD2[3:2]	00*	WAKE の立ち下がりで LDO3 をディスエーブル
	01	WAKE の立ち下がり+100msで LDO3 をディスエーブル
	10	WAKE の立ち下がり+200msで LDO3 をディスエーブル
	11	WAKE の立ち下がり+300msで LDO3 をディスエーブル
SQD2[5:4]	00*	WAKE の立ち下がりで LDO4 をディスエーブル
	01	WAKE の立ち下がり+100msで LDO4 をディスエーブル
	10	WAKE の立ち下がり+200msで LDO4 をディスエーブル
	11	WAKE の立ち下がり+300msで LDO4 をディスエーブル

\* デフォルトのパワーオン値を示します。

シャットダウン・シーケンスの例を図12に示します。この例では、コマンド・レジスタ SQD1 および SQD2 のビットが、LDO2、LDO3、および LDO4 が WAKE と同時にオフするように設定されています。降圧レギュレータ2と降圧レギュレータ4は WAKE の100ms後にオフします。降圧レギュレータ3は WAKE の200ms後にオフし、降圧レギュレータ1は WAKE の300ms後にオフします。

## 動作

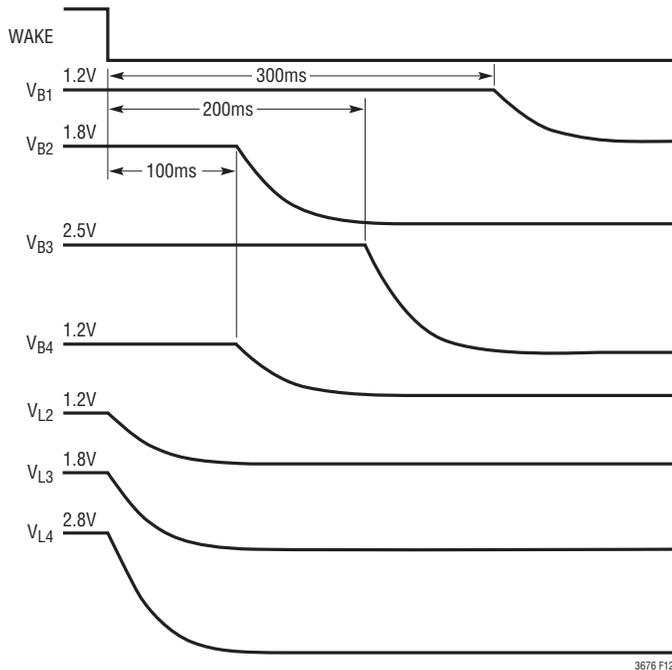


図12. パワーダウン・シーケンス

### フォルトの検出と通知

LTC3676は、 $V_{IN}$ の低電圧、ダイの過熱、およびレギュレータ出力の低電圧をモニタするフォルト検出回路を備えています。フォルト検出回路の状態は $\overline{IRQ}$ ピンとPGOODピン、ならびにIRQSTAT状態レジスタとPGSTAT状態レジスタで示されます。

### $V_{IN}$ の低電圧

低電圧(UV)回路は、入力電源電圧( $V_{IN}$ )をモニタし、この電圧が2.45Vを下回ると、LTC3676を強制的にスタンバイ状態にするフォルト状態を生成します。LTC3676は、表11に示すように、ユーザが設定可能な $V_{IN}$ 電圧でトリガされる低電圧警告機能も備えています。

表11. 低電圧警告しきい値コマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	$V_{IN}$ の下降時しきい値
CNTRL[4:2]	000*	2.7V
	001	2.8V
	010	2.9V
	011	3.0V
	100	3.1V
	101	3.2V
	110	3.3V
	111	3.4V

\* デフォルトのパワーオン値を示します。

### 過熱

熱による損傷を防止するため、LTC3676は過熱(OT)保護回路を備えています。ダイ温度が $155^{\circ}\text{C}$ に達すると、過熱保護回路がLTC3676を強制的にスタンバイ状態にするフォルト状態を生成します。過熱保護回路が温度が $140^{\circ}\text{C}$ を下回ったことを検出すると、フォルト状態は解消されます。LTC3676は、ダイ温度が過熱フォルトしきい値に近づいていることを示す過熱警告回路も備えています。過熱警告しきい値は、表12に示すように、ユーザが設定することができます。

表12. 過熱警告しきい値コマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	過熱警告しきい値
CNTRL[1:0]	00*	過熱フォルトより $10^{\circ}\text{C}$ 下
	01	過熱フォルトより $20^{\circ}\text{C}$ 下
	10	過熱フォルトより $30^{\circ}\text{C}$ 下
	11	過熱フォルトより $40^{\circ}\text{C}$ 下

\* デフォルトのパワーオン値を示します。

### PGOOD 状態ピン

すべてのレギュレータがディスエーブルされると、PGOODオープンドレイン状態ピンが“L”に引き下げられます。すべてのイネーブルされたレギュレータ出力が設定値の93%を上回ると、PGOODは解除されます。いずれかのイネーブルされたレギュレータ出力が $50\mu\text{s}$ 以上設定値の92%を下回ると、PGOODピンが“L”に引き下げられます。PGOODの $50\mu\text{s}$ のトランジェント・フィルタにより、トランジェントによるPGOODグリッチが防止されます。エラー状態が20ms以上継続すると、 $\overline{IRQ}$ ピンが“L”に引き下げられ、状態レジスタIRQSTATのビット2がセットされてPGOODフォルトの継続を示します。PGOODピンは、“L”の出力状態に1msを加えた期間“L”に保たれます。イネーブル・イベントとフォルト・イベントの間のPGOODのタイミングを図13に示します。

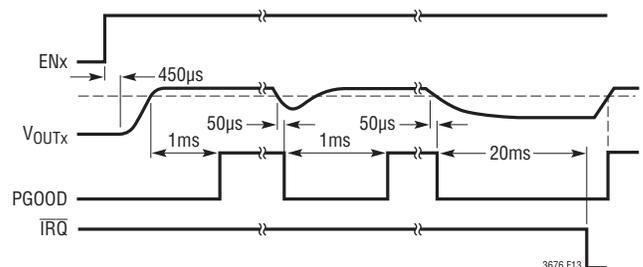


図13. 出力“L”電圧のPGOODと $\overline{IRQ}$ のタイミング

## 動作

### PGSTATレジスタとMSKPGレジスタ

各レギュレータのパワーグッド状態は、LTC3676のI<sup>2</sup>Cインタフェースを介してPGSTAT状態レジスタの内容を読み出すことによってアクセス可能です。PGSTATレジスタの内容を表13に示します。PGSTATLレジスタのデータは、“L”電圧状態に1msを加えた期間維持されます。PGSTATRTレジスタのデータは、“L”電圧状態の間だけ維持されます。

表13. パワーグッド状態レジスタ

状態レジスタ [ビット]	値	レギュレータ出力“L”状態
PGSTAT[0]	0 1	降圧1出力“L” 降圧1出力OK
PGSTAT[1]	0 1	降圧2出力“L” 降圧2出力OK
PGSTAT[2]	0 1	降圧3出力“L” 降圧3出力OK
PGSTAT[3]	0 1	降圧4出力“L” 降圧4出力OK
PGSTAT[4]	0 1	LD01出力“L” LD01出力OK
PGSTAT[5]	0 1	LD02出力“L” LD02出力OK
PGSTAT[6]	0 1	LD03出力“L” LD03出力OK
PGSTAT[7]	0 1	LD04出力“L” LD04出力OK

表14に示すように、各レギュレータにはMSKPG状態レジスタに対応するビットがあります。ビットがセットされると、対応するレギュレータによる低出力電圧フォルトが生じたときにPGOODピンが“L”に引き下げられないようにします。MSKPGコマンド・レジスタのビットをセットしても、PGSTAT状態レジスタの状態をマスクすることはありません。

表14. パワーグッド状態マスキング・コマンド・レジスタ

コマンド・レジスタ [ビット]	値	
MSKPG [0]	0 1*	降圧1のPGOOD状態をマスク 降圧1のPGOOD状態をパス
MSKPG [1]	0 1*	降圧2のPGOOD状態をマスク 降圧2のPGOOD状態をパス
MSKPG [2]	0 1*	降圧3のPGOOD状態をマスク 降圧3のPGOOD状態をパス
MSKPG [3]	0 1*	降圧4のPGOOD状態をマスク 降圧4のPGOOD状態をパス
MSKPG [5]	0 1*	LD02のPGOOD状態をマスク LD02のPGOOD状態をパス
MSKPG [6]	0 1*	LD03のPGOOD状態をマスク LD03のPGOOD状態をパス
MSKPG [7]	0 1*	LD04のPGOOD状態をマスク LD04のPGOOD状態をパス

\* デフォルトのパワーオン値を示します。

### IRQ状態ピン

低電圧、過熱または継続したPGOODイベントが生じると、IRQピンが“L”に引き下げられてラッチされます。IRQピンは、CLIRQコマンド・レジスタを呼出すか、またはONを50msの間“L”に保つことによってクリアされます。

表15. 割込み要求状態レジスタ

状態レジスタ [ビット]	値	IRQSTATレジスタ・ビットの意味
IRQSTAT [0]	0 1	ブッシュボタン状態がアクティブ(リアルタイム)
IRQSTAT [1]	0 1	ハード・リセットが発生
IRQSTAT [2]	0 1	PGOODタイムアウトが発生
IRQSTAT [3]	0 1	低電圧警告
IRQSTAT [4]	0 1	低電圧スタンバイの発生
IRQSTAT [5]	0 1	過熱警告
IRQSTAT [6]	0 1	過熱スタンバイの発生

## 動作

### IRQSTATレジスタとMSKIRQレジスタ

MSKIRQコマンド・レジスタのビットをセットして、 $\overline{\text{IRQ}}$ ピンへの警告、フォルト、およびプッシュボタン状態の通知をマスクします。マスクするようにセットすると、フォルトや警告の結果として $\overline{\text{IRQ}}$ ピンが“L”に引き下げられることはありません。 $\overline{\text{IRQ}}$ ピンが“L”に引き下げられなくても、IRQSTATレジスタのマスクされたビットはセットされます。低電圧フォルト、過熱フォルト、およびハード・リセット信号がマスクされると、 $\overline{\text{IRQ}}$ ピンは“L”に引き下げられませんが、LTC3676の状態コントローラがSTANDBY状態またはPOR/HRST状態になります。CLRIRQ状態レジスタにアクセスすることにより、IRQSTAT状態レジスタのラッチされたビットがクリアされて $\overline{\text{IRQ}}$ ピンが解放されます。

表 16. 割込み要求マスク・コマンド・レジスタ

コマンド・レジスタ [ビット]	値	
MSKIRQ [0]	0* 1	プッシュボタン状態をパス プッシュボタン状態をマスク
MSKIRQ [2]	0* 1	PGOODタイムアウトをパス PGOODタイムアウトをマスク
MSKIRQ [3]	0* 1	低電圧警告をパス 低電圧警告をマスク
MSKIRQ [4]	0* 1	低電圧シャットダウンをパス 低電圧シャットダウンをマスク
MSKIRQ [5]	0* 1	過熱警告をパス 過熱警告をマスク
MSKIRQ [6]	0* 1	過熱シャットダウンをパス 過熱シャットダウンをマスク

\* デフォルトのパワーオン値を示します。

IRQとIRQSTATは、ハード・リセットやフォルト・シャットダウンによってクリアされません。LTC3676がSTANDBY状態またはPOR/HRST状態のときに $V_{\text{IN}}$ に電力が供給されているままだと、次のパワーアップでIRQSTATを読み出し、フォルトやハード・リセットが生じたかどうかを確認できます。

### $\overline{\text{RSTO}}$ 状態ピン

常時オンのLDO1が設定値を8%下回るか、またはLTC3676が1秒のHRSTタイマ状態の場合、LTC3676の $\overline{\text{RSTO}}$ 状態ピンが“L”に引き下げられます。

### ハード・リセット

$\overline{\text{ON}}$ ピンを“L”に保つか、またはHRSTコマンド・レジスタに書き込みを行うことにより、ハード・リセットを開始することができます。

まず、CNTRLコマンド・レジスタのビット6により、ハード・リセットを開始するために $\overline{\text{ON}}$ が“L”を保つのに必要な時間が決まります。ハード・リセットにより、すべてのI<sup>2</sup>Cコマンド・レジスタ・ビットがそれぞれのデフォルト・パワーオン状態に設定されます。ハード・リセット機能のコマンド・レジスタ制御を表17に示します。

表 17. ハード・リセット時間制御コマンド・レジスタ

コマンド・レジスタ [ビット]	値	設定
CNTRL [6]	0* 1	10秒 5秒

\* デフォルトのパワーオン値を示します。

ハード・リセット・コマンドにより、LTC3676の状態コントローラが1秒のHRSTタイマ状態を経由してPOR/HRST状態になります。

### フォルト・シャットダウン

低電圧フォルトまたは過熱フォルトにより、LTC3676の状態コントローラが1秒のスタンバイ・タイマ状態を経由してスタンバイ状態になります。コマンド・レジスタでパワーダウン・シーケンスが選択されると、このシーケンスは1秒のパワーダウン期間で実行されます。

### LTC3676-1の動作

LTC3676-1はオプションで、DDRメモリ終端リファレンスとVDDQIN (ピン8)に供給される電圧の半分に等しい電源レールを生成することにより、DDRメモリの動作に対応しています。

内部抵抗分割器により、VDDQINの電圧の半分のリファレンス電圧が生成されます。V<sub>TT</sub>リファレンス・バッファがこのリファレンスを使って、VTTR (ピン9)にVDDQINの半分の電圧を出力します。VTTR電圧は、DDR終端電源に使用される1.5Aスイッチング・レギュレータ1のリファレンスとして使用されます。

LTC3676-1のDDR終端リファレンスと終端電源の標準的応用例の接続を図1に示します。

LDO4の出力電圧は、I<sup>2</sup>Cコマンド・レジスタで選択可能な1.2V (デフォルト)、1.8V、2.5Vおよび2.8Vで、I<sup>2</sup>Cコマンド・レジスタを使用するだけでイネーブルされます。LTC3676-1のLDO4のコマンド・レジスタ制御を表18に示します。

## 動作

表 18. LD04 の制御コマンド・レジスタの設定 (LTC3676-1)

コマンド・レジスタ[ビット]	値	設定
LD0B[0]	0* 1	スタンバイ時に LD04 をキープアライブにしない スタンバイ時に LD04 をキープアライブにする
LD0B[1]	0* 1	任意の出力電圧で LD04 をイネーブル 出力電圧が 300mV 未満のときだけ LD04 を イネーブル
LD0B[2]	0* 1	LD04 をディスエーブル LD04 をイネーブル
LD0B[4:3]	00* 01 10 11	1.2V 2.5V 2.8V 3.0V

\* デフォルトのパワーオン値を示します。

### I<sup>2</sup>C 動作

LTC3676 は、標準 I<sup>2</sup>C 2 線インタフェースを使ってバス・マスタと通信することができます。バス上の信号の関係を図 14 のタイミング図に示します。バスが使用されていないときは、2 本のバスライン (SDA と SCL) を “H” にする必要があります。SDA と SCL には、外付けプルアップ抵抗または LTC1694 SMBus アクセラレータなどの電流源が必要です。LTC3676 はスレーブ・レシーバであり、スレーブ・トランスミッタでもあります。I<sup>2</sup>C 制御信号、SDA、SCL は DV<sub>DD</sub> 電源に対して内部で調整されています。DV<sub>DD</sub> はバスのプルアップ抵抗と同じ電源に接続する必要があります。

I<sup>2</sup>C ポートの DV<sub>DD</sub> ピンは低電圧ロックアウト機能を備えています。DV<sub>DD</sub> が約 1V より低いと、I<sup>2</sup>C シリアル・ポートはクリアされ、コマンド・レジスタはデフォルトの POR 値に設定されます。

すべての I<sup>2</sup>C コマンド・レジスタを表 21 に示します。

### I<sup>2</sup>C バスの速度

I<sup>2</sup>C ポートは最大 400kHz の速度で動作します。ポートにはタイミング遅延が組み込まれており、I<sup>2</sup>C に準拠したマスタ・デバイスから呼び出されたときに適正に動作するようにします。バスの動作が不安定になった場合でもグリッチを抑制するように設計された入力フィルタも備えています。

### I<sup>2</sup>C の START 条件と STOP 条件

バス・マスタは、START 条件を送って通信開始を知らせます。START 条件は、SCL が “H” のときに SDA を “H” から “L” に遷移させることによって発生させます。マスタは、スレーブ書込みアドレスか、またはスレーブ読出しアドレスのどちらかを送信することができます。いったん LTC3676 にデータが書き込まれると、マスタは、LTC3676 に新たなコマンド・セットに従って動作するように指示する STOP 条件を送信することができます。STOP 条件は、SCL が “H” のときに SDA を “L” から “H” に遷移させることにより、マスタが送信します。この後、バスは別の I<sup>2</sup>C デバイスとの通信のために自由に使用できます。

### I<sup>2</sup>C のバイト・フォーマット

LTC3676 に送信する、または LTC3676 から受信する各バイトは 8 ビット長でなければならず、その後にはアクノリッジ・ビットのための追加のクロック・サイクルが続く必要があります。データは最上位ビット (MSB) を先頭にして LTC3676 に送ります。

### I<sup>2</sup>C のアクノリッジ

アクノリッジ信号はマスタとスレーブの間のハンドシェイクに使用されます。LTC3676 は、書込みが行われると、その書込みアドレスとそれに続くデータ・バイトに対してアクノリッジを返します。LTC3676 からの読出しが行われると、その読出しアドレスのみに対してアクノリッジを返します。バス・マスタは、LTC3676 から返されたデータに対してアクノリッジを返すようにします。

LTC3676 によって生成されるアクノリッジは、情報の最新のバイトが受信されたことをマスタに知らせます。マスタは、アクノリッジ・クロック・サイクルの間にアクノリッジに関係するクロックを生成し、SDA ラインを解放します。書込みアクノリッジ・クロック・パルスが “H” の間 SDA ラインが “L” に留まるように、LTC3676 はこのクロック・パルスの間 SDA ラインをプルダウンします。

読出し動作の間 LTC3676 から転送されるデータ・バイトの終了時に、LTC3676 は SDA ラインを解放し、マスタがデータの受信に対してアクノリッジを返せるようにします。マスタが LTC3676 からのデータにアクノリッジを返さなくても、I<sup>2</sup>C ポートの動作への影響はありません。

## 動作

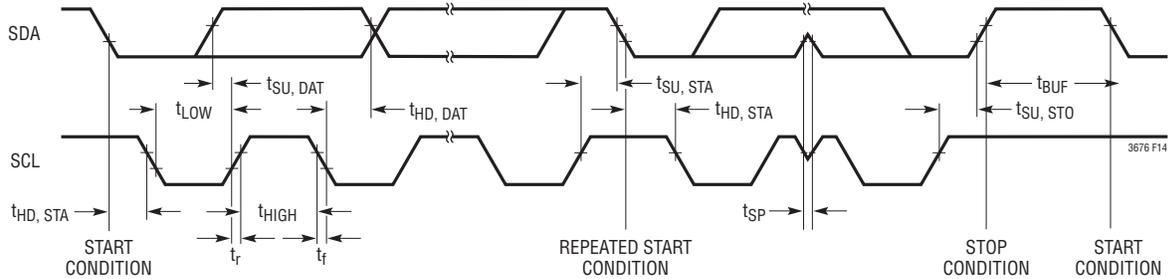


図14.LTC3676のI<sup>2</sup>Cシリアル・ポートのタイミング

### I<sup>2</sup>Cスレーブ・アドレス

LTC3676は、出荷時に設定された読出しアドレスと書込みアドレスに応答します。アドレス・バイトの最下位ビットは、データ書込み時に0、データ読出し時に1になります。LTC3676で選択できる読出しアドレスと書込みアドレスを表19に示します。

表19.LTC3676とLTC3676-1のI<sup>2</sup>Cの読出しアドレスと書込みアドレス

LTC製品番号	R/W	アドレス
LTC3676	$\bar{W}$	0111 1000, 0x78
LTC3676	R	0111 1001, 0x79
LTC3676-1	$\bar{W}$	0111 1010, 0x7A
LTC3676-1	R	0111 1011, 0x7B

### I<sup>2</sup>Cの書込み動作

LTC3676には、制御入力用に22個のコマンド・レジスタがあります。これらは、サブアドレスを使用する書込みシステムを介してI<sup>2</sup>Cポートによってアクセスされます。

LTC3676の1つの書込みサイクルは、割込み解除コマンドまたはハード・リセット・コマンドが書き込まれているときを除き、ちょうど3バイトで構成されます。最初のバイトは常にLTC3676の書込みアドレスになります。2番目のバイトはLTC3676のサブアドレスを表します。サブアドレスは、LTC3676内の後続のデータ・バイトのロケーションを指示するポインタです。3番目のバイトは、サブアドレスで指示されたロケーションに書き込まれるデータで構成されます。

図15に示すように、LTC3676は複数のサブアドレスを使用する書込み動作をサポートしています。デバイスの書込みアドレスに続いて送られるデータ・ペアは、サブアドレスとデータとして解読されます。任意の数のサブアドレスとデータのペアを送ることができます。コマンド・レジスタのデータは、STOP信号が発行されるまでLTC3676によって処理されません。

反復START条件が生じると、LTC3676はレジスタへの一時的な書込みを続けます。反復STARTを使って、STOP条件を送る前にI<sup>2</sup>Cバスのその他のデバイスを設定することができます。STOP条件が検出されると、LTC3676は、反復STARTの前に書き込まれたデータを処理することができます。

### I<sup>2</sup>Cの読出し動作

LTC3676のコマンド・レジスタの読出しシーケンスを図16に示します。バス・マスタは、最初にLTC3676の書込みアドレス、次に読出しを行うサブアドレスを書き込むことにより、LTC3676のコマンド・レジスタまたは状態レジスタから1バイトのデータを読み出します。LTC3676は2つのバイトのそれぞれにアクノリッジを返します。次に、バス・マスタは新しいSTART条件を開始し、LTC3676の読出しアドレスを送ります。LTC3676による読出しアドレスのアクノリッジに続き、LTC3676は8クロック・サイクルの間I<sup>2</sup>Cバスにデータを送出します。次いで、バス・マスタは9個目のクロックでこのデータにアクノリッジを返します。

LTC3676に書き込まれる最後の読出しサブアドレスが格納されます。これにより、サブアドレスを再書き込みする必要なく、コマンド・レジスタまたは状態レジスタを繰り返しポーリングすることができます。さらに、START条件に続いて読出しアドレスを発行し、データをクロックで出力することにより、書き込まれた最後のレジスタを即座に読み出すことができます。

動作

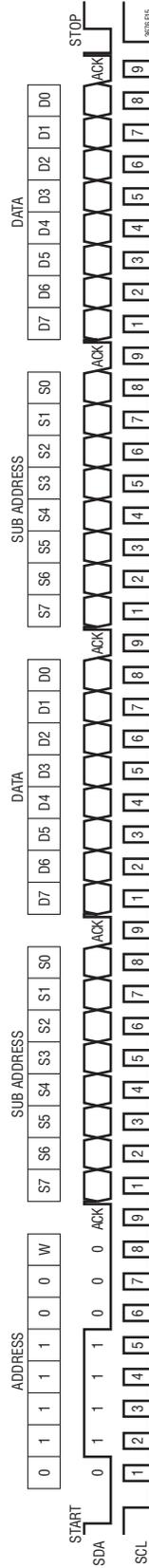


図 15. LTC3676 の I<sup>2</sup>C シリアル・ポートの複数書き込みパターン

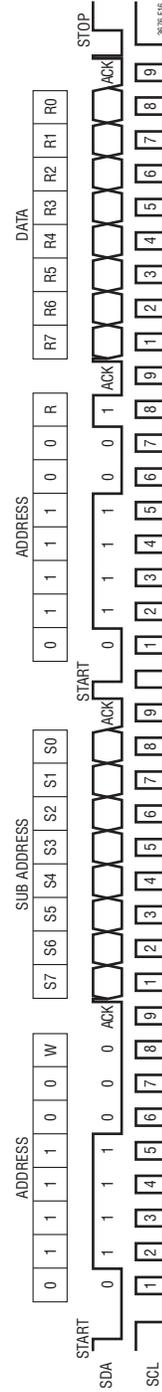


図 16. LTC3676 の I<sup>2</sup>C シリアル・ポートの読み出しパターン

# LTC3676/LTC3676-1

## 動作

表 21. LTC3676 のコマンド・レジスタ

レギュレータ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x01	BUCK1	イネーブル: 0 = EN_B1が "L"のときに ディスエーブル 1 = イネーブル	モード: 00 = パルス・スキップ 01 = Burst 10 = 強制連続		起動: 0 = 任意の出力 電圧でイネーブル 1 = 出力電圧が 300mV未満の ときだけ イネーブル	位相選択: 0 = クロック 位相1 1 = クロック 位相2	クロックレート: 0 = 2.25MHz 1 = 1.125MHz	降圧1のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダウ ン時にキープ アライブにする	スイッチのDV/ DT制御: 0 = 低速 1 = 高速	0000 0000
0x02	BUCK2	イネーブル: 0 = EN_B2が "L"のときに ディスエーブル 1 = イネーブル	モード: 00 = パルス・スキップ 01 = Burst 10 = 強制連続		起動: 0 = 任意の出力 電圧でイネーブル 1 = 出力電圧が 300mV未満の ときだけ イネーブル	位相選択: 0 = クロック 位相1 1 = クロック 位相2	クロックレート: 0 = 2.25MHz 1 = 1.125MHz	降圧2のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダウ ン時にキープ アライブにする	スイッチのDV/ DT制御: 0 = 低速 1 = 高速	0000 0000
0x03	BUCK3	イネーブル: 0 = EN_B3が "L"のときに ディスエーブル 1 = イネーブル	モード: 00 = パルス・スキップ 01 = Burst 10 = 強制連続		起動: 0 = 任意の出力 電圧でイネーブル 1 = 出力電圧が 300mV未満の ときだけ イネーブル	位相選択: 0 = クロック 位相1 1 = クロック 位相2	クロックレート: 0 = 2.25MHz 1 = 1.125MHz	降圧3のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダウ ン時にキープ アライブにする	スイッチのDV/ DT制御: 0 = 低速 1 = 高速	0000 0000
0x04	BUCK4	イネーブル: 0 = EN_B4が "L"のときに ディスエーブル 1 = イネーブル	モード: 00 = パルス・スキップ 01 = Burst 10 = 強制連続		起動: 0 = 任意の出力 電圧でイネーブル 1 = 出力電圧が 300mV未満の ときだけ イネーブル	位相選択: 0 = クロック 位相1 1 = クロック 位相2	クロックレート: 0 = 2.25MHz 1 = 1.125MHz	降圧4のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダウ ン時にキープ アライブにする	スイッチのDV/ DT制御: 0 = 低速 1 = 高速	0000 0000
0x05	LDOA	予備	予備	LD03の イネーブル: 0 = EN_L3が "L"のときに ディスエーブル 1 = イネーブル	LD03の起動: 0 = 任意の出力 電圧でイネーブル 1 = 出力電圧が 300mV未満の ときだけ イネーブル	LD03のキープ アライブ: 0 = キープアラ イブにしない 1 = シャット ダウン時に キープアライブ にする	LD02の イネーブル: 0 = EN_L2が "L"のときに ディスエーブル 1 = イネーブル	LD02の起動: 0 = 任意の出力 電圧でイネー ブル 1 = 出力電圧が 300mV未満の ときだけイネー ブル	LD02のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダ ウン時にキープ アライブに する	XX00 0000
0x06	LDOB	予備	予備	予備	LTC3676-1のLD04の出力電圧: 00 = 1.2V 01 = 2.5V 10 = 2.8V 11 = 3.0V		LD04の イネーブル: 0 = EN_L4が "L"のときに ディスエーブル 1 = イネーブル	LD04の起動: 0 = 任意の出力 電圧でイネー ブル 1 = 出力電圧が 300mV未満の ときだけイネー ブル	LD04のキープ アライブ: 0 = キープアラ イブにしない 1 = シャットダ ウン時にキープ アライブに する	XX00 0000
0x07	SQD1	降圧4のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms		降圧3のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms	降圧2のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms	降圧1のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms				0000 0000

## 動作

レギュレータ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x08	SQD2	予備	予備	LD04のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms		LD03のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms		LD02のシーケンス・ダウン: 00 = WAKE 01 = WAKE + 100ms 10 = WAKE + 200ms 11 = WAKE + 300ms		XX00 0000
0x09	CNTRL	PWR_ON: 0 = PWR_ON でない 1 = PWR_ON PWR_ONピン とOR接続	プッシュ ボタン・ ハード・ リセット・ タイマ: 0 = 10秒 1 = 5秒	ソフトウェア 制御モード: 0 = ピンまた はレジスタに よる制御 1 = ピンによ る制御を禁止		UV警告しきい値: 000 = 2.7V 001 = 2.8V 010 = 2.9V 011 = 3.0V 100 = 3.1V 101 = 3.2V 110 = 3.3V 111 = 3.4V		過熱警告レベル: 00 = 過熱状態より10°C下 01 = 過熱状態より20°C下 10 = 過熱状態より30°C下 11 = 過熱状態より40°C下		0000 0000
0x0A	DVB1A	予備	予備	降圧1のリファ レンス選択: 0 = DVB1A[4-0] 1 = DVB1B[4-0]		降圧1の帰還リファレンス入力 (VA): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ				XX01 1001
0x0B	DVB1B	予備	予備	PGOODマスク: 0 = スルー時 にPGOODが “L” 1 = スルー時 にPGOODが “L”に強制さ れない		降圧1の帰還リファレンス入力 (VB): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ				XX01 1001
0x0C	DVB2A	予備	予備	降圧2のリファ レンス選択: 0 = DVB2A[4-0] 1 = DVB2B[4-0]		降圧2の帰還リファレンス入力 (VA): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ				XX01 1001
0x0D	DVB2B	予備	予備	PGOODマスク: 0 = スルー時 にPGOODが “L” 1 = スルー時 にPGOODが “L”に強制さ れない		降圧2の帰還リファレンス入力 (VB): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ				XX01 1001
0x0E	DVB3A	予備	予備	降圧3のリファ レンス選択: 0 = DVB3A[4-0] 1 = DVB3B[4-0]		降圧3の帰還リファレンス入力 (VA): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ				XX01 1001

# LTC3676/LTC3676-1

## 動作

レギュレータ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x0F	DVB3B	予備	予備	PGOODマスク: 0=スルー時にPGOODが“L” 1=スルー時にPGOODが“L”に強制されない	降圧3の帰還リファレンス入力 (VB): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ					XX01 1001
0x10	DVB4A	予備	予備	降圧4のリファレンス選択: 0 = DVB4A[4-0] 1 = DVB4B[4-0]	降圧4の帰還リファレンス入力 (VA): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ					XX01 1001
0x11	DVB4B	予備	予備	PGOODマスク: 0=スルー時にPGOODが“L” 1=スルー時にPGOODが“L”に強制されない	降圧4の帰還リファレンス入力 (VB): 00000 = 412.5mV 11001 = 725mV 11111 = 800mV 12.5mVステップ・サイズ					XX01 1001
0x12	MSKIRQ	予備	過熱シャットダウンをマスク	過熱警告をマスク	低電圧シャットダウンをマスク	低電圧警告をマスク	PGOODタイムアウトをマスク	予備	プッシュボタン状態をマスク	X000 00X0
0x13	MSKPG	LD04のPGOODフォルトを許可	LD03のPGOODフォルトを許可	LD02のPGOODフォルトを許可	無効	降圧4のPGOODフォルトを許可	降圧3のPGOODフォルトを許可	降圧2のPGOODフォルトを許可	降圧1のPGOODフォルトを許可	1111 1111
0x14	USER	ユーザ・ビット7	ユーザ・ビット6	ユーザ・ビット5	ユーザ・ビット4	ユーザ・ビット3	ユーザ・ビット2	ユーザ・ビット1	ユーザ・ビット0	0000 0000
0x1E	HRST	ハード・リセット・コマンド。データなし								
0x1F	CLRQ	IRQコマンドをクリア。データなし								

表 22. LTC3676 の状態レジスタ

レギュレータ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]
0x15	IRQSTAT	予備	過熱シャットダウン	過熱警告	低電圧シャットダウン	低電圧警告	PGOODタイムアウト	ハード・リセット	プッシュボタン状態 (リアルタイム)
0x16	PGSTATL	LD04のPGOODホールド時間が1ms	LD03のPGOODホールド時間が1ms	LD02のPGOODホールド時間が1ms	LD01のPGOODホールド時間が1ms	降圧4のPGOODホールド時間が1ms	降圧3のPGOODホールド時間が1ms	降圧2のPGOODホールド時間が1ms	降圧1のPGOODホールド時間が1ms
0x17	PGSTATRT	LD04のPGOOD	LD03のPGOOD	LD02のPGOOD	LD01のPGOOD	降圧4のPGOOD	降圧3のPGOOD	降圧2のPGOOD	降圧1のPGOOD

## アプリケーション情報

### 熱に関する検討事項と基板レイアウト

#### プリント回路基板の電力損失

最適な性能を維持し、あらゆるレギュレータに最大出力電力を供給できるようにするには、LTC3676のパッケージ裏面にある露出グランド・パッドを基板のグランド・プレーンに半田付けすることが重要です。この露出パッドは、LTC3676にとって唯一のGND接続箇所です。1オンス両面銅基板の2500mm<sup>2</sup>のグランド・プレーンに正しく半田付けすると、LTC3676の熱抵抗( $\theta_{JA}$ )は約34°C/Wになります。パッケージ裏面の露出パッドと適切なサイズのグランド・プレーン間の熱接触が良くないと、34°C/Wよりはるかに大きな熱抵抗になります。LTC3676のダイの接合部温度が最大定格制限値を超えないようにして過熱フォルトを防ぐため、アプリケーションによってLTC3676の電力出力を管理する必要があります。LTC3676内での総電力損失は、それぞれのスイッチング・レギュレータやLDOレギュレータの電力損失を総計することによって概算できます。スイッチング・レギュレータの電力損失は次式で計算できます。

$$P_{D(SWX)} = V_{OUTX} \cdot I_{OUTX} \cdot \frac{100 - \text{Eff}\%}{100} \text{ (W)}$$

ここで、 $V_{OUTX}$ は設定された出力電圧、 $I_{OUTX}$ は負荷電流、Effは%効率で、実際に測定するか、または設定された出力電圧に対する効率曲線で調べることができます。

LDOレギュレータによって消費される電力は次式で計算できます。

$$P_{DLDOx} = V_{IN(LDOx)} - V_{LDOx} \cdot I_{LDOx} \text{ (W)}$$

ここで、 $V_{LDOx}$ は設定された出力電圧、 $V_{IN(LDOx)}$ はLDOの電源電圧、 $I_{LDOx}$ は出力負荷電流です。スイッチング・レギュレータの出力の1つがLDOの電源電圧として使用されている場合、電力損失の計算時にLDOの電源電圧をスイッチング・レギュレータの負荷電流に含めるのを忘れないようにしてください。

表23のパラメータと上式を用いた例では、周囲温度が55°Cで接合部温度が120°Cのアプリケーションが示されています。LDO2、LDO3、およびLDO4は、降圧レギュレータ2と降圧レギュレータ4から電力が供給されています。降圧レギュレータ2と降圧レギュレータ4の合計負荷は、アプリケーションの負荷

とLDOの負荷の合計です。この例では、LDOレギュレータの電流は定格値の1/3で、スイッチング・レギュレータの電流は定格値の3/4です。

表23.LTC3676の電力損失の例

	V <sub>IN</sub>	V <sub>OUT</sub>	アプリケーションの 負荷 (A)	全負荷 (A)	効率 (%)	P <sub>D</sub> (mW)
LD01	3.8	1.2	0.01	0.010	-	26.00
LD02	1.8	1.2	0.1	0.100	-	60.00
LD03	3.3	1.8	0.1	0.100	-	150.00
LD04	3.3	2.5	0.1	0.100	-	80.00
降圧1	3.8	1.2	1.875	1.875	80	450.00
降圧2	3.8	1.8	1.775	1.875	85	506.25
降圧3	3.8	1.25	1.125	1.125	80	281.25
降圧4	3.8	3.3	0.925	1.125	90	371.25
合計電力=						1925
周囲温度55°Cでの内部接合部温度						120°C

#### プリント回路基板のレイアウト

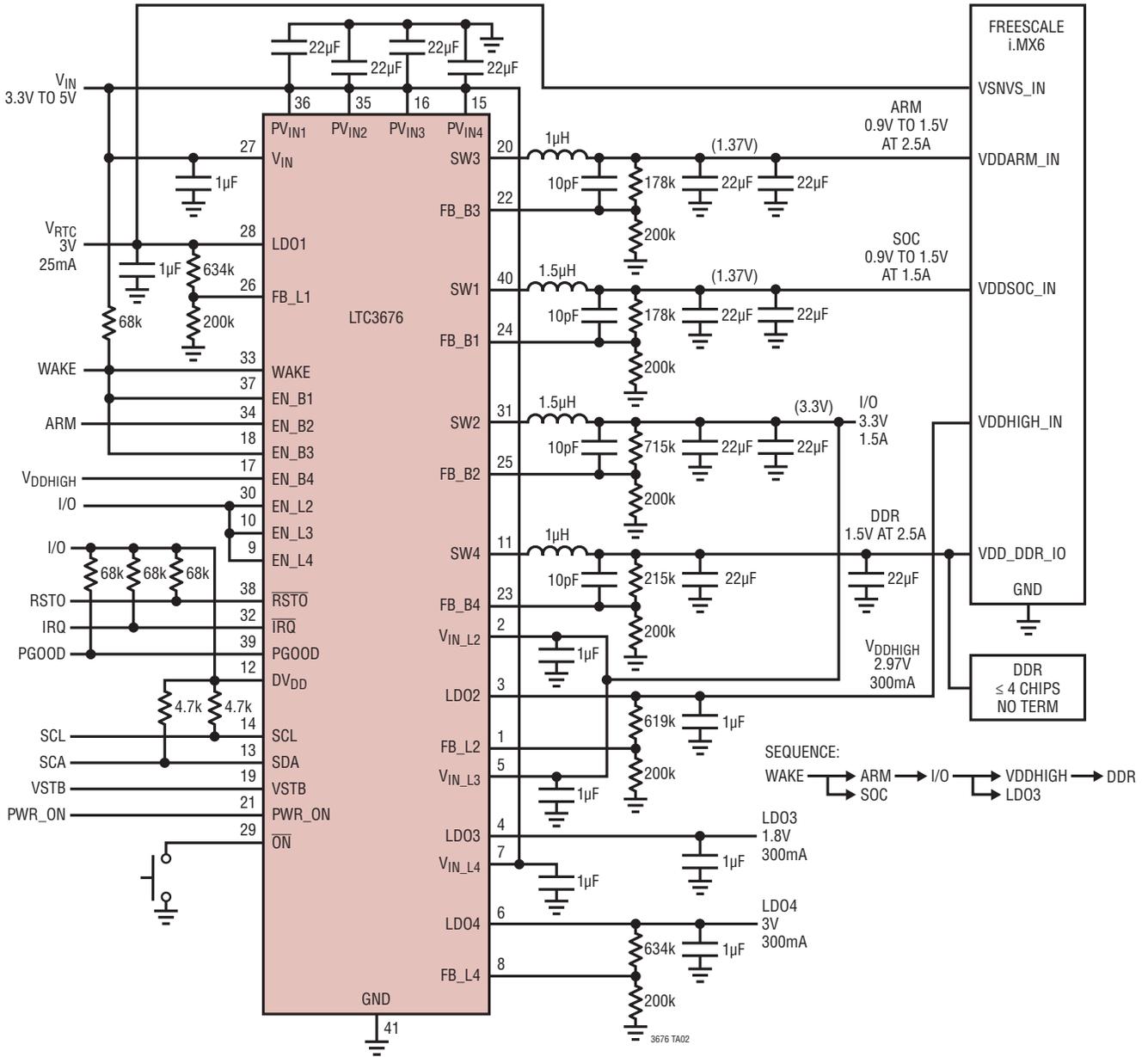
プリント回路基板をレイアウトするときには、以下のチェックリストに従ってLTC3676が正しく動作するようにします。

1. パッケージの露出パッド(ピン41)は面積が大きいグランド・プレーンに直接接続し、熱的および電氣的インピーダンスを最小限に抑えます。
2. スwitchング・レギュレータの入力電源からデカップリング・コンデンサへのトレースはできるだけ短くします。コンデンサのGND側は基板のグランド・プレーンに直接接続します。デカップリング・コンデンサは内蔵のパワー MOSFETとそれらのドライバにAC電流を供給します。このコンデンサからLTC3676のピンまでのインダクタンスを最小限に抑えることが重要です。
3. SW1、SW2、SW3、およびSW4をインダクタに接続するスイッチング電源のトレースは、放射EMIと寄生結合を減らすために最小限に抑えます。帰還ピンなどの敏感なノードは、スイッチング・ノードの大きな電圧振幅から離すか、シールドします。
4. 降圧スイッチング・レギュレータのインダクタと出力コンデンサの間の接続はできるだけ短くします。出力コンデンサのGND側は、基板の放熱用グランド・プレーンに直接接続してください。

# LTC3676/LTC3676-1

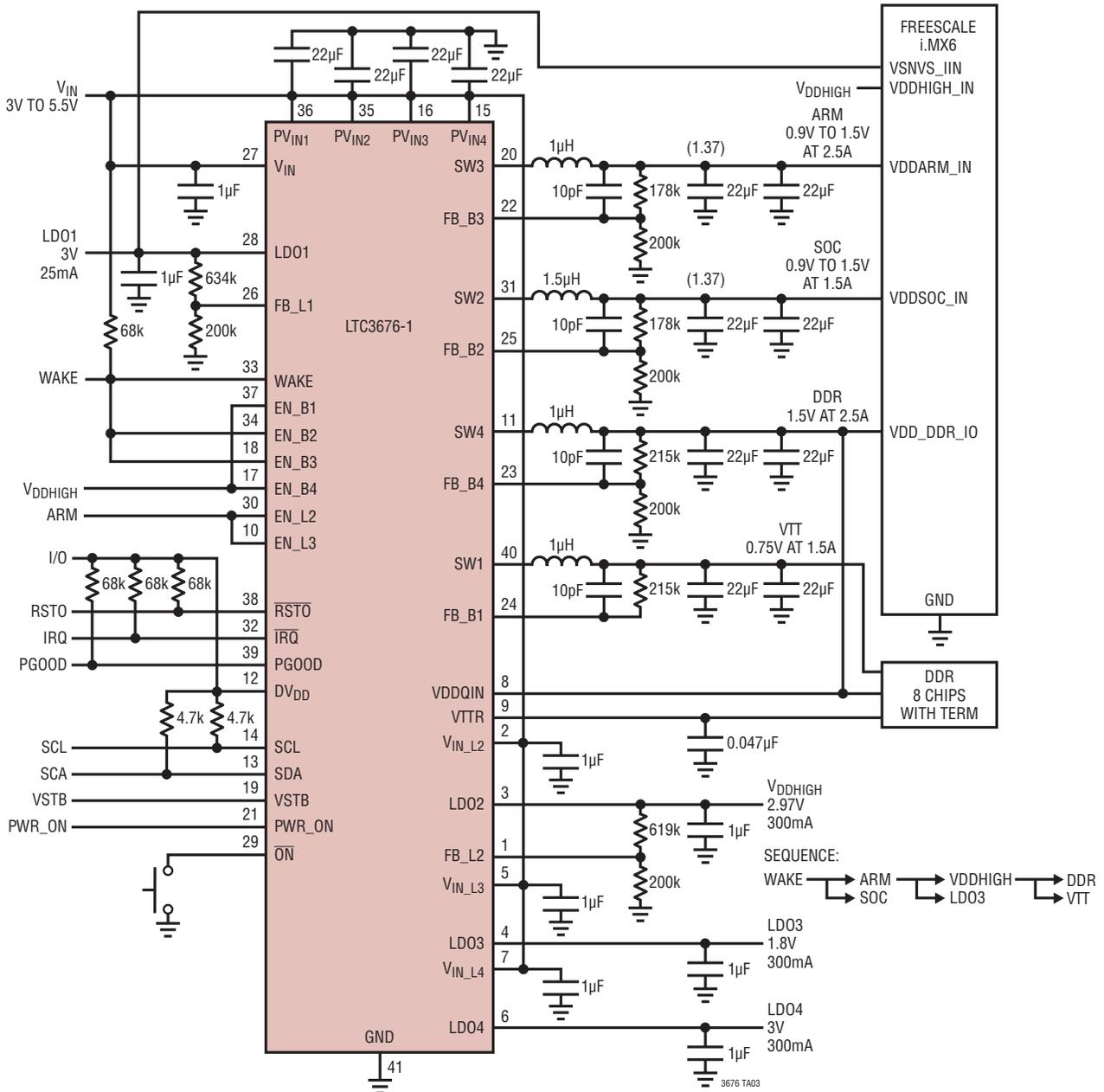
## 標準的応用例

Freescal e i.MX6 プロセッサをサポートするように構成された LTC3676 PMIC



## 標準的応用例

DDRメモリのV<sub>TT</sub>とVTTRを備え、Freescale i.MX6プロセッサをサポートするように構成されたLTC3676-1 PMIC





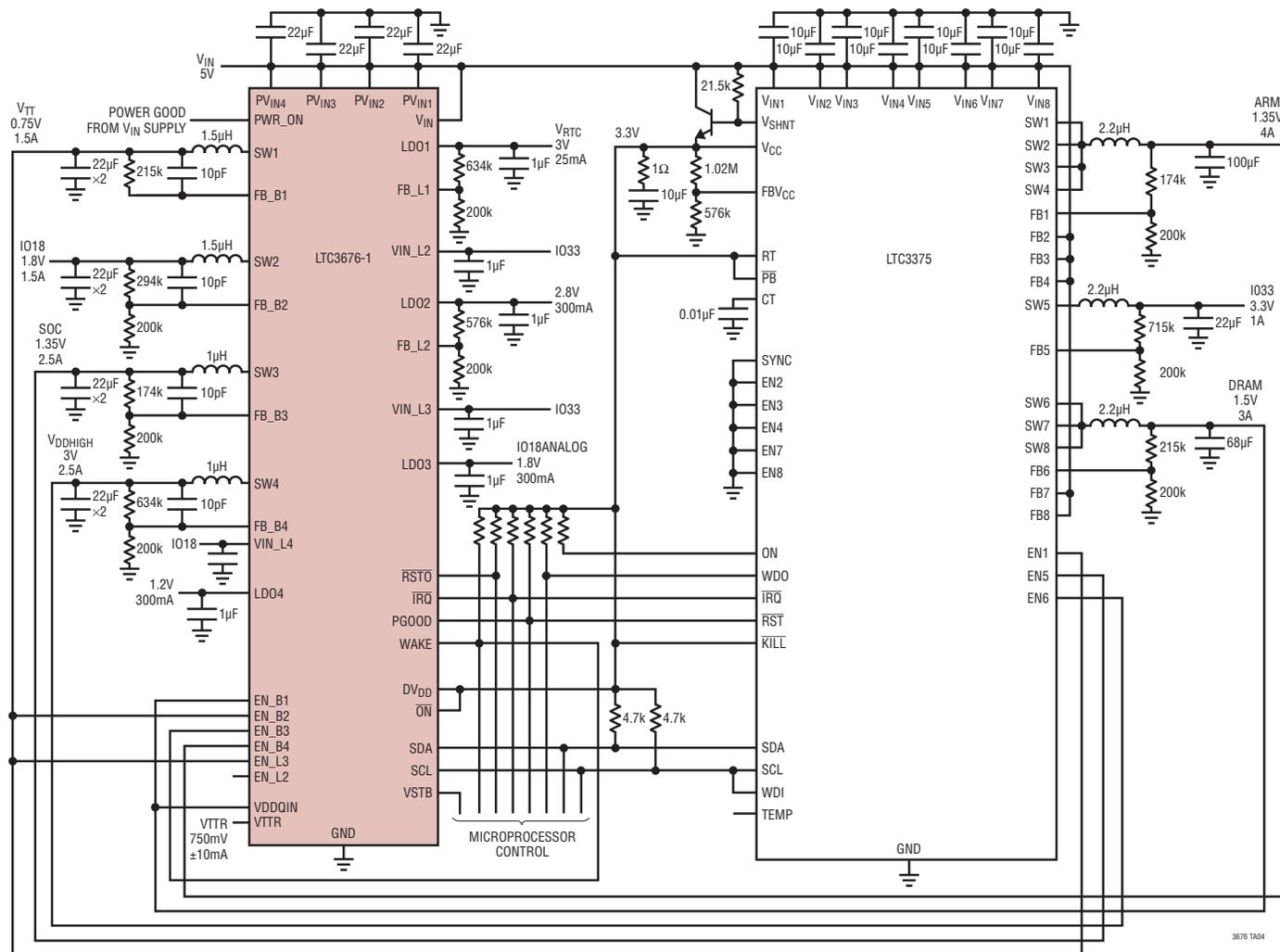
## 改訂履歴

REV	日付	概要	ページ番号
A	12/13	「標準的応用例」の回路図を修正。	1
		「起動シーケンス」を修正。	1
		V <sub>IN</sub> Burst Mode Quiescent Current の条件の変更。	3
		「出力電圧の設定」からトランジェント応答のコメントを削除。	16
		コマンド・レジスタの表を修正。	28～30
		「プリント回路基板の電力損失」セクションの P <sub>D</sub> の式と表 23 を修正。	31
		「標準的応用例」の R と C の値を変更。	32、33、36

# LTC3676/LTC3676-1

## 標準的応用例

並列接続可能なLTC3375降圧コンバータを使用した、高性能プロセッサおよびDDRメモリ用のシーケンス制御された電源



## 関連製品

製品番号	説明	注釈
LTC3101	1.8V電源からUSBポートまでの複数出力DC/DCコンバータと低損失USBパワー・コントローラ	複数の入力電源間でのシームレスな移行、入力電圧範囲: 1.8V ~ 5.5V、昇降圧コンバータの出力電圧範囲: 1.5V ~ 5.25V、 $V_{IN} \geq 3V$ で3.3V/800mAの出力、デュアル350mA降圧レギュレータ、 $V_{OUT}: 0.6V \sim V_{IN}$ 、Burst Mode動作時の消費電流: 38µA、24ピン4mm×4mm×0.75mm QFNパッケージ
LTC3375	プログラム可能および並列接続可能な8チャンネルの1A降圧DC/DCコンバータ	8チャンネルの独立した降圧DC/DCコンバータ、1つのインダクタで出力チャンネル当たり最大4Aまでマスタ・スレーブ構成可能、ダイ温度モニタ出力、48ピン7mm×7mm QFNパッケージ
LTC3589/ LTC3589-1/ LTC3589-2	シーケンス制御とI <sup>2</sup> Cを備えた8出力レギュレータ	I <sup>2</sup> Cで調整可能な3個の高効率降圧DC/DCコンバータ: 1.6A、1A、1A、高効率1.2A昇降圧DC/DCコンバータ、トリプル250mA LDOレギュレータ、システム・リセット付きプッシュボタンオン/オフ制御、ピンの結線による柔軟なシーケンス制御動作、I <sup>2</sup> Cおよび個別のインネブル制御ピン、DVSとスルーレートを制御、40ピン6mm×6mm×0.75mm QFNパッケージ
LTC3586/ LTC3586-1	リチウムイオン/リチウムポリマー・バッテリー・チャージャ搭載のスイッチングUSBパワー・マネージャPMIC	完全な多機能PMIC: スwitchング・パワー・マネージャ、1A昇降圧レギュレータ+2個の降圧レギュレータ+昇圧レギュレータ+LDO、4mm×6mm QFN-38パッケージ、LTC3586-1のV <sub>FLOAT</sub> : 4.1V

3636fa