

## シーケンス制御とI<sup>2</sup>Cを備えた 8出力レギュレータ

### 特長

- I<sup>2</sup>Cで調整可能な高効率のトリプル降圧DC/DCコンバータ:  
1.6A、1A/1.2A、1A/1.2A
- 高効率の1.2A昇降圧DC/DCコンバータ
- トリプル250mA LDOレギュレータ
- システム・リセット付きのプッシュボタン・オン/オフ制御
- ピン結線による柔軟なシーケンス制御動作
- I<sup>2</sup>Cおよび個別のイネーブル制御ピン
- パワーグッド出力とリセット出力
- 動的な電圧値変更とスルーレートの制御
- 選択可能なスイッチング周波数: 2.25MHzまたは1.12MHz
- 常時通電の25mA LDOレギュレータ
- スタンバイ電流: 8μA
- 40ピン6mm×6mm×0.75mm QFNパッケージ

### アプリケーション

- ハンドヘルド計測器およびスキャナー
- 携帯型産業用機器
- 車載インフォテインメント
- 医療用機器
- ハイエンド民生機器
- マルチレール・システム
- Freescaleのi.MX53/51、MarvellのPXAなどの  
アプリケーション・プロセッサ

### 概要

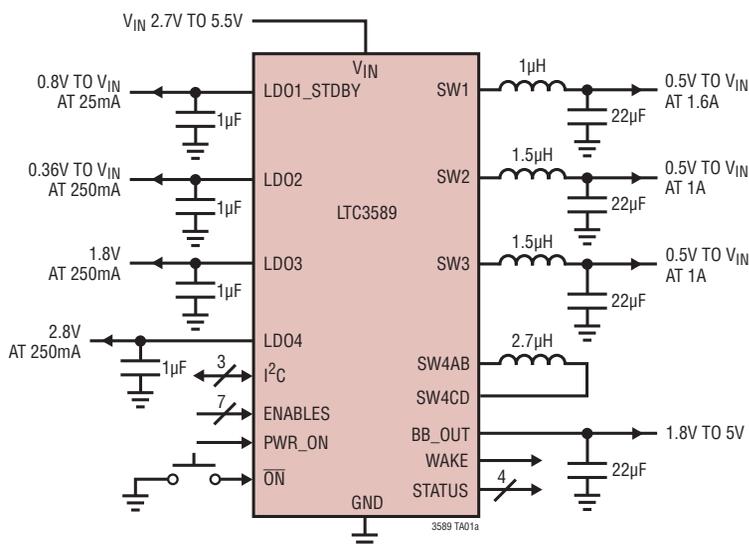
LTC<sup>®</sup>3589はARMプロセッサやARMベースのプロセッサ、先進的な携帯型マイクロプロセッサ・システムに対応する、パワーマネジメント・ソリューションです。このデバイスは、コア、メモリ、SoCに電源レールを供給する3個の降圧DC/DCコンバータの他に、1.8V～5VのI/O用電源を供給する1個の昇降圧レギュレータ、低ノイズのアナログ電源向けに3個の250mA LDOレギュレータを内蔵しています。I<sup>2</sup>Cシリアル・ポートを使用して、イネーブル、出力電圧レベル、動的電圧値変更、動作モード、状態通知を制御することができます。表1にLTC3589、LTC3589-1、LTC3589-2の違いをまとめてあります。

レギュレータの起動は、望みの順番でレギュレータ出力をイネーブル・ピンに接続するか、あるいはI<sup>2</sup>Cポートを介してシーケンス制御されます。システムのパワーオン、パワーオフ、リセットの各機能は、プッシュボタン・インタフェース、ピン入力、あるいはI<sup>2</sup>Cインタフェースによって制御されます。

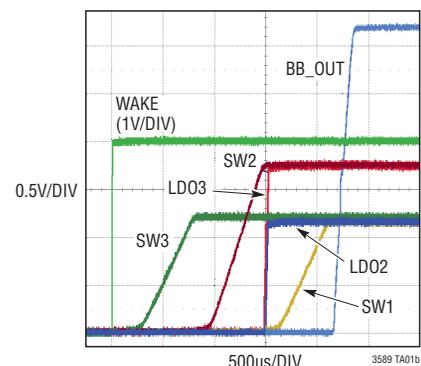
LTC3589は、適切な電力レベルの8つの独立した電源レールにより、i.MX53/51、PXAおよびOMAPプロセッサをサポートします。この他の特長として、設定された動作出力電圧とスタンバイ出力電圧の間で最大4つの電源レールを同時に切り換えるVSTBピンなどのインタフェース信号を備えています。このデバイスは露出パッド付きの高さの低い40ピン6mm×6mm QFNパッケージで供給されます。

LT、LTC、LTM、Burst Mode、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

### 標準的応用例



起動シーケンス



## 目次

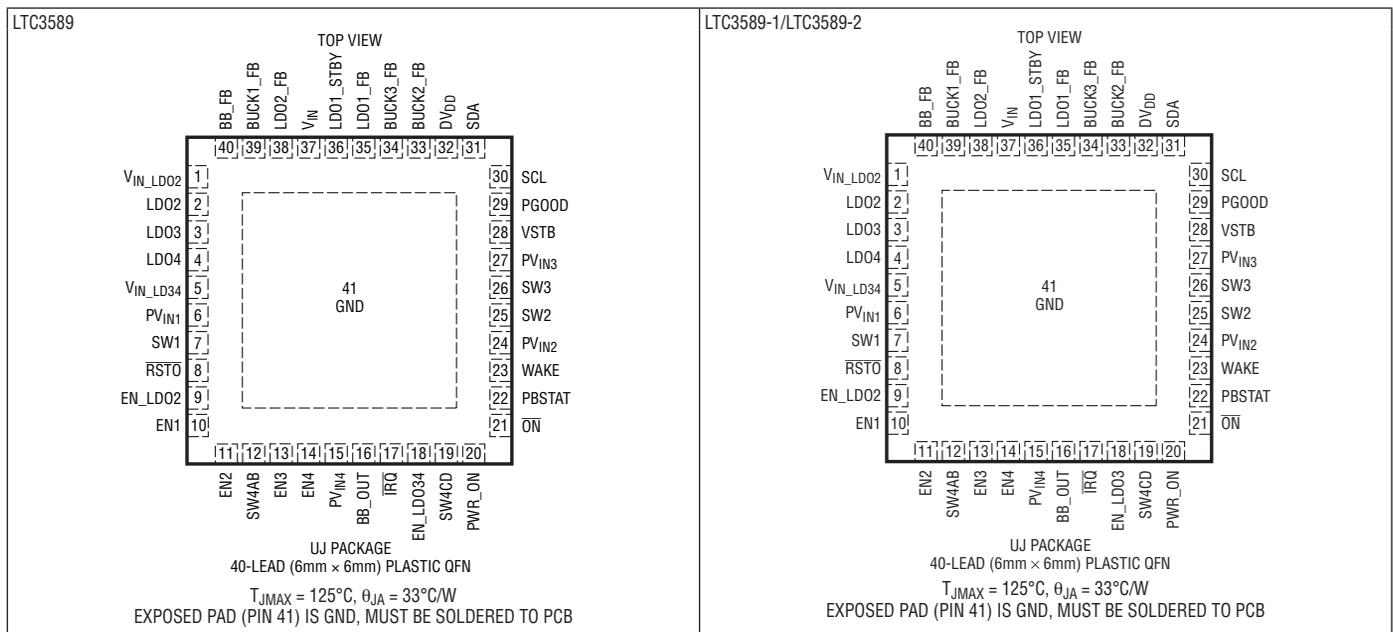
特長 .....	1
標準的応用例.....	1
概要 .....	1
目次 .....	2
絶対最大定格.....	3
ピン配置 .....	3
発注情報.....	3
電気的特性.....	4
標準的性能特性 .....	9
ピン機能 .....	13
ブロック図.....	15
動作 .....	16
はじめに.....	16
LTC3589、LTC3589-1、およびLTC3589-2の機能比較.....	17
降圧スイッチング・レギュレータ .....	20
昇降圧スイッチング・レギュレータ .....	24
スルーイングDACリファレンスの動作 .....	28
プッシュボタンの動作.....	29
イネーブルとパワーオンのシーケンス制御 .....	31
フォールト検出、シャットダウン、および通知.....	32
I <sup>2</sup> C動作 .....	36
熱に関する検討事項と基板のレイアウト .....	42
アプリケーション情報.....	44
標準的応用例.....	46
パッケージ.....	48
改訂履歴.....	49
標準的応用例.....	50
関連製品.....	50

## 絶対最大定格 (Note 1, 3)

$V_{IN}$ 、 $DV_{DD}$ 、SW1、SW2、SW3、SW4AB、SW4CD .....  $-0.3V \sim 6V$   
 SW1、SW2、SW3、SW4AB、SW4CD  
 (過渡 <  $1\mu s$ 、デューティ・サイクル < 5%) .....  $-2V \sim 7V$   
 $PV_{IN1}$ 、 $PV_{IN2}$ 、 $PV_{IN3}$ 、 $PV_{IN4}$  .....  $-0.3V \sim (V_{IN} + 0.3V)$   
 $V_{IN\_LD02}$ 、 $V_{IN\_LD034}$  .....  $-0.3V \sim (V_{IN} + 0.3V)$   
 $LD01\_STBY$ 、 $LD01\_FB$ 、 $BUCK1\_FB$ 、 $BUCK2\_FB$ 、 $BUCK3\_FB$ 、

$BB\_FB$ 、 $BB\_OUT$ 、 $LD02$ 、 $LD02\_FB$ 、 $LD03$ 、 $LD04$ 、 $PGOOD$ 、  
 $VSTB$ 、 $EN1$ 、 $EN2$ 、 $EN3$ 、 $EN4$ 、 $EN\_LD02$ 、 $EN\_LD034$ 、 $EN\_LD03$ 、  
 $\overline{ON}$ 、 $PBSTAT$ 、 $WAKE$ 、 $\overline{RSTO}$ 、 $PWR\_ON$ 、 $IRQ$  .....  $-0.3V \sim 6V$   
 $SDA$ 、 $SCL$  .....  $-0.3V \sim (DV_{DD} + 0.3V)$   
 動作接合部温度範囲 (Note 2) .....  $-40^{\circ}C \sim 150^{\circ}C$   
 保存温度範囲 .....  $-65^{\circ}C \sim 150^{\circ}C$

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3589EIJ#PBF	LTC3589EIJ#TRPBF	LTC3589UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589IUIJ#PBF	LTC3589IUIJ#TRPBF	LTC3589UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589HUIJ#PBF	LTC3589HUIJ#TRPBF	LTC3589UJ	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $150^{\circ}C$
LTC3589EUIJ-1#PBF	LTC3589EUIJ-1#TRPBF	LTC3589UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589IUIJ-1#PBF	LTC3589IUIJ-1#TRPBF	LTC3589UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589HUIJ-1#PBF	LTC3589HUIJ-1#TRPBF	LTC3589UJ-1	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $150^{\circ}C$
LTC3589EUIJ-2#PBF	LTC3589EUIJ-2#TRPBF	LTC3589UJ-2	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589IUIJ-2#PBF	LTC3589IUIJ-2#TRPBF	LTC3589UJ-2	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $125^{\circ}C$
LTC3589HUIJ-2#PBF	LTC3589HUIJ-2#TRPBF	LTC3589UJ-2	40-Lead (6mm × 6mm) Plastic QFN	$-40^{\circ}C$ to $150^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。  
 非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。  
 無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

# LTC3589/LTC3589-1/ LTC3589-2

## 電気的特性

●は全規定動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。 $V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_LD02} = V_{IN\_LD034} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブルされている。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{IN}$	Operating Input Supply Voltage, $V_{IN}$		●	2.7		5.5	V
$I_{STANDBY}$	$V_{IN}$ Standby Current	All Enables = 0V, PWR_ON = 0, $I_{LD01} = 0$	●		8	18	$\mu\text{A}$
$f_{OSC}$	Oscillator Frequency		●	1.8	2.25	2.6	MHz

### 降圧スイッチング・レギュレータ1、2、3

$I_{VIN}$	Pulse-Skipping Mode $V_{IN}$ Quiescent Current Per Buck	$V_{FB} = 0.85\text{V}$ (Note 5)	●		120	200	$\mu\text{A}$
	Burst Mode <sup>®</sup> $V_{IN}$ Quiescent Current Per Buck		●		23	40	$\mu\text{A}$
$I_{FB}$	Feedback Pin Input Current	$V_{FB} = 0.8\text{V}$		-50		50	nA
$D_X$	Maximum Duty Cycle	$V_{FB} = 0\text{V}$		100			%
$R_{SW}$	SW Pull-Down Resistance	Regulators Disabled			2.5		k $\Omega$
$t_{SS}$	Soft-Start Rate	(Note 6)			0.8		V/ms
$V_{FB(MAX)}$	Maximum Feedback Voltage	$BxDTV1 = BxDTV2 = 11111$ , $V_{IN} = 2.7\text{V to } 5.5\text{V}$	●	0.735	0.75	0.765	V
$V_{FB(LSB)}$	Feedback LSB Step Size				12.5		mV
$V_{FB(MIN)}$	Minimum Feedback Voltage	$BxDTV1 = BxDTV2 = 00000$ , $V_{IN} = 2.7\text{V to } 5.5\text{V}$	●	0.351	0.3625	0.374	V

### 1.6A降圧スイッチング・レギュレータ1(降圧1)

$I_{LIM1}$	Peak PMOS Current Limit SW1		●	2.0	2.7		A
RP1	$R_{DS(ON)}$ of PMOS1	$I_{SW1} = 100\text{mA}$			180		m $\Omega$
RN1	$R_{DS(ON)}$ of NMOS1	$I_{SW1} = 100\text{mA}$			110		m $\Omega$

### 1.0A/1.2A降圧スイッチング・レギュレータ2および3

$I_{LIM2,3}$	Peak PMOS Current Limit SW2 and SW3 (LTC3589) Peak PMOS Current Limit SW2 and SW3 (LTC3589-1/ LTC3589-2)		●	1.5	1.9		A
			●	1.8	2.3		A
RP2,3	$R_{DS(ON)}$ of PMOS2 and PMOS3				250		m $\Omega$
RN2,3	$R_{DS(ON)}$ of NMOS2 and NMOS3				130		m $\Omega$

### 1.2A昇降圧スイッチング・レギュレータ4(昇降圧)

$I_{VIN}$	PWM Mode $V_{IN}$ Quiescent Current Burst Mode $V_{IN}$ Quiescent Current	$V_{BB\_FB} = 0.85\text{V}$ (Note 5)	●		115	170	$\mu\text{A}$
			●		19	35	$\mu\text{A}$
$V_{BB\_FB}$	Feedback Voltage	$V_{IN} = 2.7\text{V to } 5.5\text{V}$ , $V_{OUT} = 5.5\text{V}$	●	0.776	0.8	0.824	V
$V_{OUTBB}$	Output Voltage Range			1.8		5.0	V
$I_{LIM4}$	Peak PMOS Current Limit SW4AB		●	2.3	2.9		A
$I_{PEAK4}$	Forward Burst Current Limit (Switch A)	Burst Mode Operation			600		mA
$I_{LIMR4}$	Reverse Current Limit (Switch D)				1		A
$I_{ZERO4}$	Reverse Burst Current Limit (Switch D)	Burst Mode Operation			0		mA
RP4	$R_{DS(ON)}$ of Switch A and Switch D	$I_{SW4AB} = I_{SW4CD} = 100\text{mA}$			160		m $\Omega$
RN4	$R_{DS(ON)}$ of Switch B and Switch C	$I_{SW4AB} = I_{SW4CD} = -100\text{mA}$			110		m $\Omega$
$R_{OUT4}$	BB_OUT Pull-Down Resistance	Regulator Disabled			2.5		k $\Omega$
$t_{SS}$	Soft-Start Rate	(Note 6)			2		V/ms
$I_{FB}$	Feedback Pin Input Current	$V_{FB} = 0.85\text{V}$		-50		50	nA

3589ff

## 電気的特性

●は全規定動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。 $V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_LD02} = V_{IN\_LD034} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブルされている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>LDOレギュレータ</b>							
$t_{LDO\_SS}$	Soft-Start Time LD02, LD03, LD04			100		$\mu\text{s}$	
$R_{LDO\_PD}$	Output Pull-Down Resistance LD02, LD03, LD04	LDO Disabled		2.5		$\text{k}\Omega$	
<b>常時オン・レギュレータ (LD01_STDBY)</b>							
$V_{LD01\_FB}$	LD01 Feedback Voltage		● 0.76	0.8	0.84	V	
$V_{LD01}$	LD01 Line Regulation	$I_{LD01\_STBY} = 1\text{mA}$ , $I_{LD01\_STBY} = 1.2\text{V}$ , $V_{IN} = 2.7\text{V}$ to $5.5\text{V}$		0.15		%/V	
	LD01 Load Regulation	$I_{LD01} = 0.1\text{mA}$ to $25\text{mA}$ , $I_{LD01\_STBY} = 1.2\text{V}$		0.1		%	
$I_{LD01}$	Available Output Current		● 25			mA	
$I_{LD01\_SC}$	Short Circuit Output Current Limit			65	100	mA	
$V_{DROPI}$	Dropout Voltage (Note 4)	$I_{LD01} = 25\text{mA}$ , $I_{LD01\_STBY} = 3.3\text{V}$		200		mV	
$I_{LD01\_FB}$	LD01_FB Input Current	$V_{LD01\_FB} = 0.85\text{V}$		-50	50	nA	
<b>LDOレギュレータ2 (LD02)</b>							
$V_{IN\_LD02}$	$V_{IN\_LD02}$ Input Voltage Range		● 1.7		$V_{IN}$	V	
$I_{VIN\_LD02}$	$V_{IN\_LD02}$ Quiescent Current $V_{IN\_LD02}$ Shutdown Current	Regulator Enabled Regulator Disabled	● ●	12 0	20 1	$\mu\text{A}$ $\mu\text{A}$	
$I_{VIN}$	$V_{IN}$ Quiescent Current	EN_LD02 = High	●	50	85	$\mu\text{A}$	
$V_{FB2(MAX)}$	LD02 Maximum Feedback Voltage	L2DTV1 = L2DTV2 = 11111	●	0.735	0.75	0.765	V
$V_{FB2(LSB)}$	LD02 Feedback LSB Step Size			12.5		mV	
$V_{FB2(MIN)}$	LD02 Minimum Feedback Voltage	L2DTV1 = L2DTV2 = 00000 $V_{IN\_LD02} = V_{IN} = 2.7\text{V}$ to $5.5\text{V}$ , $I_{LD02} = 1\text{mA}$	●	0.351	0.3625	0.374	V
	LD02 Line Regulation	$I_{LD02} = 1\text{mA}$ , $V_{INLD02} = 2.7\text{V}$ to $5.5\text{V}$		0.01		%/V	
	LD02 Load Regulation	$I_{LD02} = 1\text{mA}$ to $250\text{mA}$		0.01		%	
$I_{OUT2}$	LD02 Available Output Current		● 250			mA	
$I_{SC2}$	LD02 Short-Circuit Current Limit			300	450	600	mA
$V_{DROPI2}$	Dropout Voltage (Note 4)	$I_{LD02} = 200\text{mA}$ , $V_{LD02} = 2.5\text{V}$ $I_{LD02} = 200\text{mA}$ , $V_{LD02} = 1.2\text{V}$		140	180	350	mV
$I_{LD02\_FB}$	LD02_FB Input Current	$V_{LD02\_FB} = 0.8\text{V}$		-50	50	nA	
<b>LDOレギュレータ3 (LD03)</b>							
$V_{IN\_LD034}$	$V_{IN\_LD034}$ Input Range (LTC3589) $V_{IN\_LD034}$ Input Range (LTC3589-1/LTC3589-2)		● ●	2.35 3.0	$V_{IN}$ $V_{IN}$	V V	
$I_{VIN\_LD034}$	$V_{IN\_LD034}$ Quiescent Current $V_{IN\_LD034}$ Shutdown Current	Regulator Enabled Regulator Disabled	● ●	15 0	29 1	$\mu\text{A}$ $\mu\text{A}$	
$I_{VIN}$	$V_{IN}$ Quiescent Current		●	50	85	$\mu\text{A}$	
$V_{LD03}$	LD03 Output Voltage (LTC3589) LD03 Output Voltage (LTC3589-1/LTC3589-2)	$V_{IN\_LD034} = V_{IN} = 2.7\text{V}$ to $5\text{V}$ , $I_{LD03} = 1\text{mA}$	● ●	1.746 2.716	1.8 2.8	1.854 2.884	V V
	LD03 Line Regulation	$I_{LD03} = 1\text{mA}$ , $V_{INLD034} = 2.7\text{V}$ to $5.5\text{V}$		0.01		%/V	
	LD03 Load Regulation	$I_{LD03} = 1\text{mA}$ to $250\text{mA}$		0.05		%	
$I_{LD03}$	LD03 Available Output Current		● 250			mA	
$I_{LD03\_SC}$	LD03 Short-Circuit Current Limit			300	450	600	mA
$V_{DROPI3}$	LD03 Dropout Voltage (LTC3589) (Note 4) LD03 Dropout Voltage (LTC3589-1/LTC3589-2) (Note 4)	$I_{LD03} = 200\text{mA}$ , $V_{LD03} = 1.8\text{V}$ $I_{LD03} = 200\text{mA}$ , $V_{LD03} = 2.8\text{V}$		190	250	140	mV

# LTC3589/LTC3589-1/ LTC3589-2

## 電気的特性

●は全規定動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。 $V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_LD02} = V_{IN\_LD034} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブルされている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>LD0レギュレータ4 (LD04)</b>							
$V_{IN\_LD034}$	$V_{IN\_LD034}$ Input Range (LTC3589)		● 2.35		$V_{IN}$	V	
	$V_{IN\_LD034}$ Input Range (LTC3589-1/LTC3589-2)		● 1.7		$V_{IN}$	V	
$I_{VIN\_LD034}$	$V_{IN\_LD034}$ Quiescent Current	Regulator Enabled	●	14	24	$\mu\text{A}$	
	$V_{IN\_LD034}$ Shutdown Current	Regulator Disabled	●	0	1	$\mu\text{A}$	
$I_{VIN}$	Enabled $V_{IN}$ Quiescent Current		●	50	85	$\mu\text{A}$	
$V_{LD04}$ (LTC3589)	LDO 4 Output Voltage	$I_{LD04} = 1\text{mA}$ , L2DTV2[6:5] = 00	●	2.716	2.8	2.884	V
		L2DTV2[6:5] = 01	●	2.425	2.5	2.575	V
		L2DTV2[6:5] = 10	●	1.746	1.8	1.854	V
		L2DTV2[6:5] = 11	●	3.201	3.3	3.399	V
$V_{LD04}$ (LTC3589-1) (LTC3589-2)	LDO 4 Output Voltage	$I_{LD04} = 1\text{mA}$ , L2DTV2[6:5] = 00	●	1.164	1.2	1.236	V
		L2DTV2[6:5] = 01	●	1.746	1.8	1.854	V
		L2DTV2[6:5] = 10	●	2.425	2.5	2.575	V
		L2DTV2[6:5] = 11	●	3.104	3.2	3.296	V
	LD04 Line Regulation	$I_{LD04} = 1\text{mA}$ , $V_{INLD04} = 2.7\text{V to } 5.5\text{V}$ , $V_{OUT} = 1.8\text{V}$		0.01		%/V	
	LD04 Load Regulation	$I_{LD04} = 1\text{mA to } 250\text{mA}$		0.05		%	
$I_{LD04}$	LD04 Available Output Current		● 250			mA	
$I_{LD04\_SC}$	LD04 Short-Circuit Current Limit		300	450	600	mA	
$V_{DROP4}$	LD04 Dropout Voltage (Note 4)	$I_{LD04} = 200\text{mA}$ , $V_{LD04} = 3.3\text{V}$		120	160	mV	
		$I_{LD04} = 200\text{mA}$ , $V_{LD04} = 1.8\text{V}$		190	250	mV	
		$I_{LD04} = 200\text{mA}$ , $V_{LD04} = 3.2\text{V}$ (LTC3589-1/LTC3589-2)		120	160	mV	

## イネーブル入力

$V_{ENX\_THR}$	Threshold Rising, All Enables Low		●	0.8	1.2	V
$V_{ENX\_THR2}$ $V_{ENX\_THF2}$	Threshold Rising, Any Enable High		●	0.5	0.530	V
	Threshold Falling, Any Enable High		●	0.420	0.45	V
$R_{ENX}$	Input Pull-Down Resistance			4.5		M $\Omega$

## VSTB入力およびPWR\_ON入力

$V_{VSTB\_THR}$ $V_{VSTB\_THF}$	VSTB Pin Threshold Rising		●	0.8	1.2	V
	VSTB Pin Threshold Falling		●	0.4	0.7	V
$R_{VSTB}$	Pull-Down Resistance			4.5		M $\Omega$
$V_{PWR\_ONTHR}$ $V_{PWR\_ONTHF}$	PWR_ON Pin Threshold Rising		●	0.8	1.2	V
	PWR_ON Pin Threshold Falling		●	0.4	0.7	V
$R_{PWR\_ON}$	Pull-Down Resistance			4.5		M $\Omega$

## I<sup>2</sup>Cポート

$DV_{DD}$	$DV_{DD}$ Input Supply Voltage		●	1.6	5.5	V
$I_{DVDD}$	$DV_{DD}$ Quiescent Current	SCL/SDA = 0kHz		0.5		$\mu\text{A}$
$V_{DVDD\_UVLO}$	$DV_{DD}$ UVLO Level			0.8		V
ADDRESS	Device Address – Write			01101000		
	Device Address – Read			01101001		
$V_{IH}$ SDA, SCL	SDA and SCL Input Threshold Rising			70		% $DV_{DD}$
$V_{IL}$ SDA, SCL	SDA and SCL Input Threshold Falling				30	% $DV_{DD}$
$I_{IHSCx}$ $I_{ILSCx}$	SDA and SCL Input Current	SDA = SCL = 0V to 5.5V		-250	250	nA
$V_{OL}$ SDA	SDA Output Low Voltage	$I_{SDA} = 3\text{mA}$	●		0.4	V
$f_{SCL}$	SCL Clock Operating Frequency				400	kHz

3589ff

## 電気的特性

●は全規定動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。 $V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_LD02} = V_{IN\_LD034} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブルされている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{SU\_STA}$	Repeated Start Condition Set-Up Time		0.6			$\mu\text{s}$
$t_{SU\_STO}$	Stop Condition Set-Up Time		0.6			$\mu\text{s}$
$t_{HD\_DAT(O)}$	Data Hold Time Output		0		900	ns
$t_{HD\_DAT(I)}$	Data Hold Time Input		0			ns
$t_{SU\_DAT}$	Data Set-Up Time		100			ns
$t_{LOW}$	SCL Clock Low Period		1.3			$\mu\text{s}$
$t_{HIGH}$	SCL Clock High Period		0.6			$\mu\text{s}$
$t_f$	Data Fall Time	$C_B = \text{Capacitance of One BUS Line (pF)}$	$20 + 0.1C_B$		300	ns
$t_r$	Data Rise Time	$C_B = \text{Capacitance of One BUS Line (pF)}$	$20 + 0.1C_B$		300	ns
$t_{SP}$	Input Spike Suppression Pulse Width				50	ns

## プッシュボタン・インタフェース

$V_{ON\_TH}$	$\overline{ON}$ Threshold Rising $\overline{ON}$ Threshold Falling		● ●	0.4 0.8 0.7	1.2	V V
$I_{ON}$	$\overline{ON}$ Input Current	$\overline{ON} = V_{IN}$ $\overline{ON} = 0\text{V}$		-100	40 100	nA $\mu\text{A}$
$t_{ON\_PBSTAT1}$	$\overline{ON}$ Low Time to PBSTAT Low				50	ms
$t_{ON\_PBSTAT2}$	$\overline{ON}$ High Time to PBSTAT High				0.2	$\mu\text{s}$
$t_{ON\_WAKE}$	$\overline{ON}$ Low Time to WAKE High				400	ms
$t_{ON\_HR}$	$\overline{ON}$ Low Time to Hard Reset				5	s
$t_{PBSTAT\_PW}$	PBSTAT Minimum Pulse Width				50	ms
$t_{PBSTAT\_BK}$	PBSTAT Blanking from WAKE Low				1	s
$t_{WAKE\_OFF}$	Minimum WAKE Low Time				1	s
$t_{WAKE\_ON}$	WAKE High Time with $PWR\_ON = 0\text{V}$				5	s
$t_{PWR\_ON}$	$PWR\_ON$ to WAKE High (LTC3589) $PWR\_ON$ to WAKE High (LTC3589-1/LTC3589-2)				50 2	ms ms
$t_{PWR\_OFF}$	$PWR\_ON$ to WAKE Low (LTC3589) $PWR\_ON$ to WAKE Low (LTC3589-1/LTC3589-2)				50 2	ms ms

## 状態出力カピン (PBSTAT、WAKE、PGOOD、 $\overline{RSTO}$ 、 $\overline{IRQ}$ )

$V_{PBSTAT}$	PBSTAT Output Low Voltage	$I_{PBSTAT} = 3\text{mA}$			0.1 0.4	V
$I_{PBSTAT}$	PBSTAT Output High Leakage Current	$V_{PBSTAT} = 3.8\text{V}$		-0.1	0.1	$\mu\text{A}$
$V_{WAKE}$	WAKE Output Low Voltage	$I_{WAKE} = 3\text{mA}$			0.1 0.4	V
$I_{WAKE}$	WAKE Output High Leakage Current	$V_{WAKE} = 3.8\text{V}$		-0.1	0.1	$\mu\text{A}$
$V_{PGOOD}$	PGOOD Output Low Voltage	$I_{PGOOD} = 3\text{mA}$			0.1 0.4	V
$I_{PGOOD}$	PGOOD Output High Leakage Current	$V_{PGOOD} = 3.8\text{V}$		-0.1	0.1	$\mu\text{A}$
$V_{PGOOD}$	PGOOD Threshold Rising PGOOD Threshold Falling				-6 -8	% %
$V_{NRSTO}$	LDO1 Power Good Threshold Rising LDO1 Power Good Threshold Falling				-6 -8	% %
$V_{UVLO}$	Undervoltage Lockout Rising Undervoltage Lockout Falling				2.65 2.55	V V
$V_{UVWARN}$	Undervoltage Warning Rising Undervoltage Warning Falling				3 2.9	

# LTC3589/LTC3589-1/ LTC3589-2

## 電気的特性

●は全規定動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。 $V_{IN} = PV_{IN1} = PV_{IN2} = PV_{IN3} = PV_{IN4} = V_{IN\_LDO2} = V_{IN\_LDO34} = DV_{DD} = 3.8\text{V}$ 。注記がない限り、すべてのレギュレータはディスエーブルされている。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{RSTO}$	$\overline{RSTO}$ Output Low Voltage	$I_{RSTO} = 3\text{mA}$		0.1	0.4	V
$I_{RSTO}$	$\overline{RSTO}$ Output High Leakage Current	$V_{RSTO} = 3.8\text{V}$	-0.1		0.1	$\mu\text{A}$
$V_{IRQ}$	$\overline{IRQ}$ Output Low Voltage	$I_{IRQ} = 3\text{mA}$		0.1	0.4	V
$I_{IRQ}$	$\overline{IRQ}$ Output High Leakage Current	$V_{IRQ} = 3.8\text{V}$	-0.1		0.1	$\mu\text{A}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTC3589は $T_J$ が $T_A$ にほぼ等しいパルス負荷条件でテストされる。LTC3589Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3589Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で保証され、LTC3589Hは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証される。高い接合部温度は動作寿命に悪影響を及ぼす。 $125^\circ\text{C}$ を超える接合部温度では動作寿命はディレーティングされる。接合部温度 $T_J$  (単位 $^\circ\text{C}$ )は、周囲温度 $T_A$  (単位 $^\circ\text{C}$ )および電力損失PD (単位W)から次式に従って計算される。

$$T_J = T_A + (PD \cdot \theta_{JA})$$

ここで、パッケージの接合部から周囲までの熱抵抗 $\theta_{JA} = 33^\circ\text{C}/\text{W}$ 。

これらの仕様と調和する最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

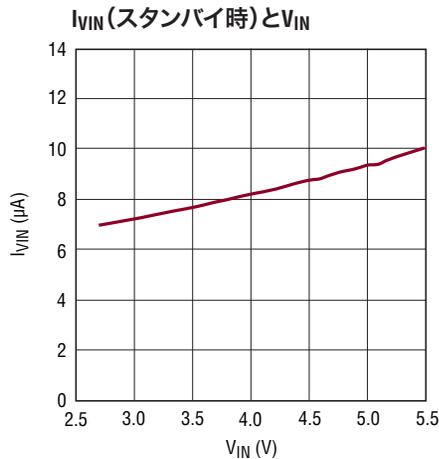
**Note 3:** LTC3589には短時間の過負荷状態のあいだデバイスを保護するための過温度保護が備わっている。過温度保護がアクティブなとき接合部温度は $150^\circ\text{C}$ を超える。規定された最大動作温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

**Note 4:**  $V_{IN} = V_{IN\_LDO} = 4.3\text{V}$ で測定された $V_{LDO}$ より $V_{LDO}$ が3%低くなる時、LDO1の損失電圧は $(V_{IN} - V_{LDO})$ 、その他のLDOの損失電圧は $(V_{IN\_LDO} - V_{LDO})$ と定義される。

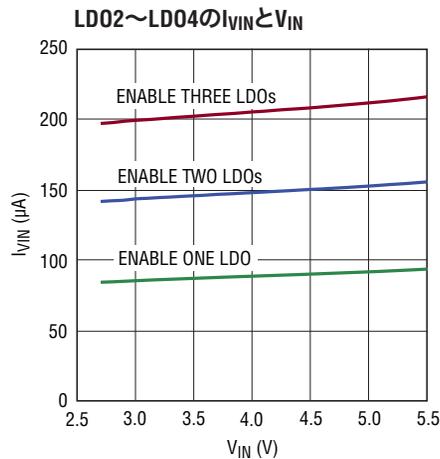
**Note 5:** スイッチング周波数で供給されるゲート電荷により、動作時電源電流は増加する。

**Note 6:** ユニティゲイン・モードのレギュレータのエラーアンプによってテスト・モードで測定されたソフトスタート。

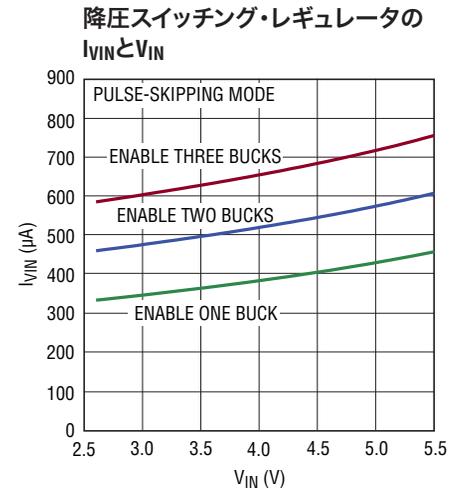
標準的性能特性 注記がない限り、 $V_{IN} = 3.8V$ 、 $T_A = 25^\circ C$ 。



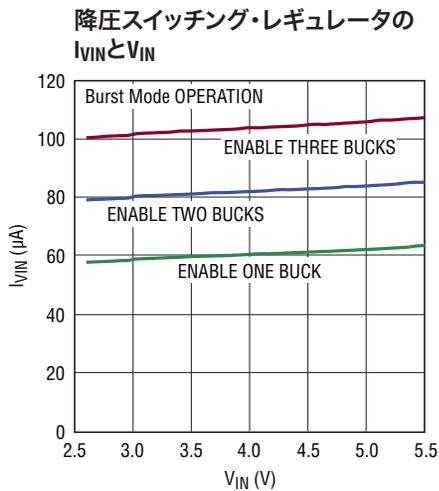
22554 G01



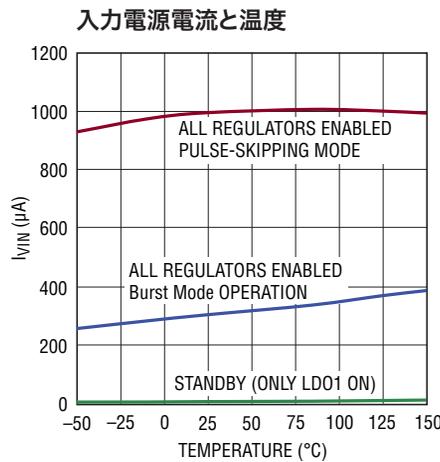
3589 G02



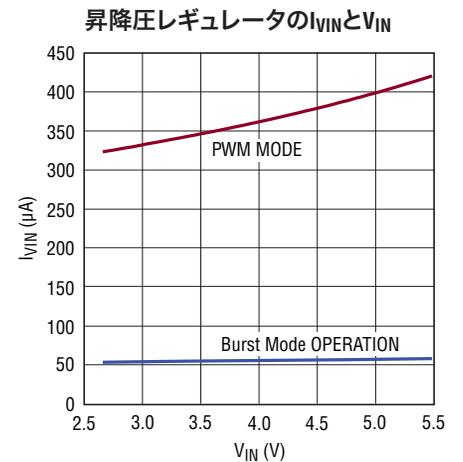
3589 G03



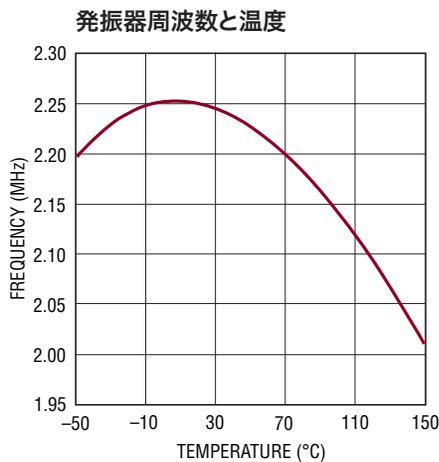
3589 G04



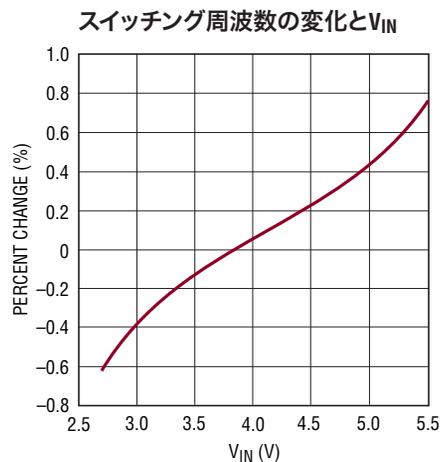
3589 G05



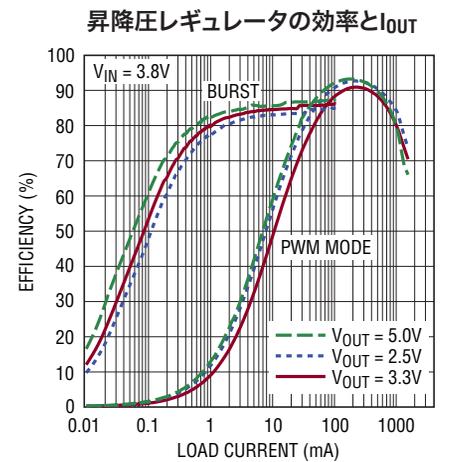
3589 G06



3589 G07



3589 G08

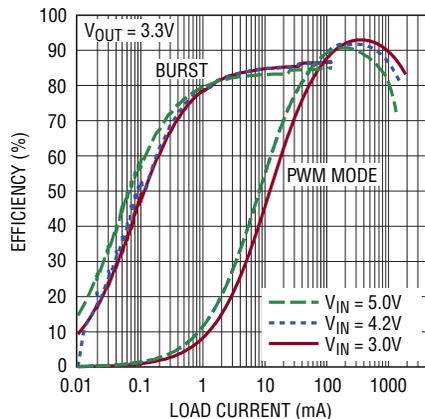


3589 G9

# LTC3589/LTC3589-1/ LTC3589-2

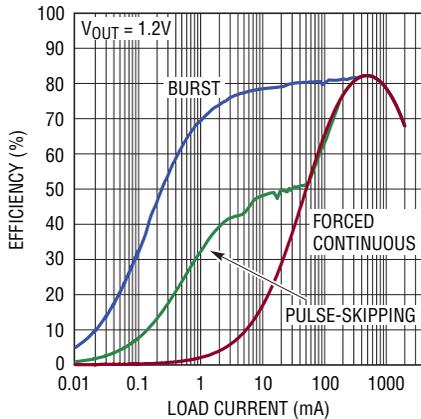
標準的性能特性 注記がない限り、 $V_{IN} = 3.8V$ 、 $T_A = 25^\circ C$ 。

昇降圧レギュレータの効率と $I_{OUT}$



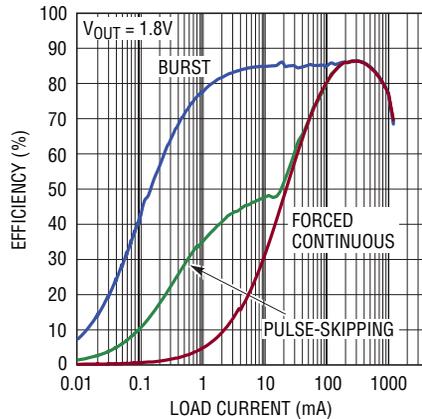
3589 G10

降圧スイッチングレギュレータ1の効率と $I_{OUT}$



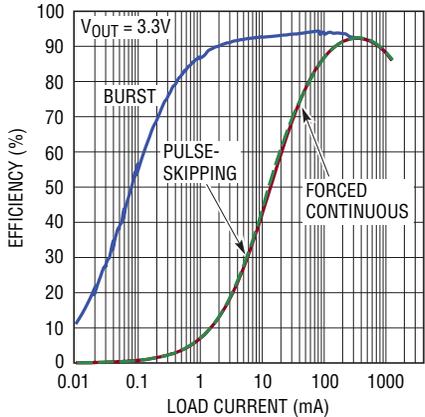
3589 G11

降圧スイッチングレギュレータ2の効率と $I_{OUT}$



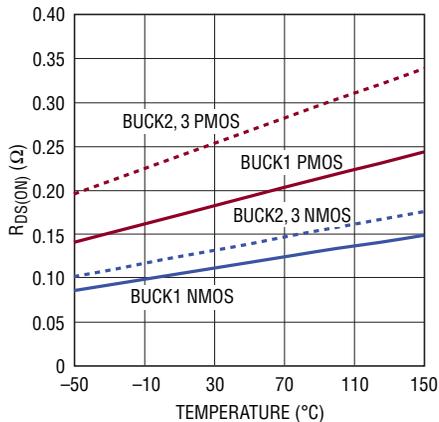
3589 G12

降圧スイッチングレギュレータ3の効率と $I_{OUT}$



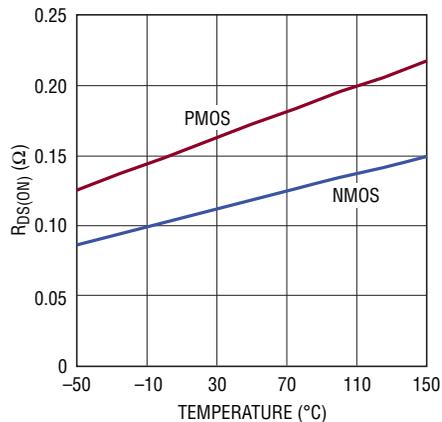
3589 G13

降圧スイッチングレギュレータの $R_{DS(ON)}$ と温度



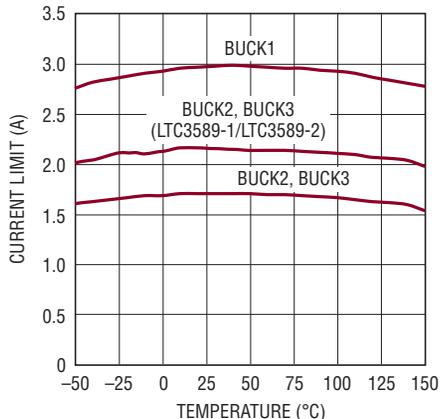
3589 G14

昇降圧レギュレータの $R_{DS(ON)}$ と温度



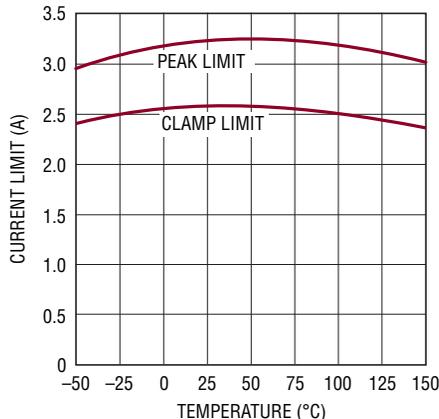
3589 G15

降圧スイッチングレギュレータの電流制限と温度



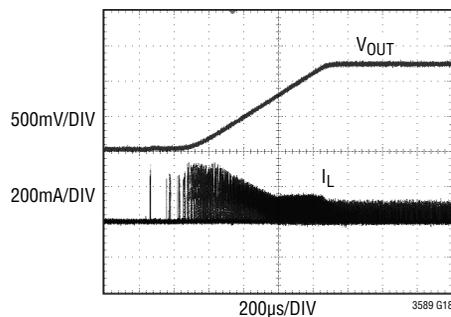
3589 G16

昇降圧スイッチングレギュレータの電流制限と温度



3589 G17

降圧スイッチングレギュレータのソフトスタート

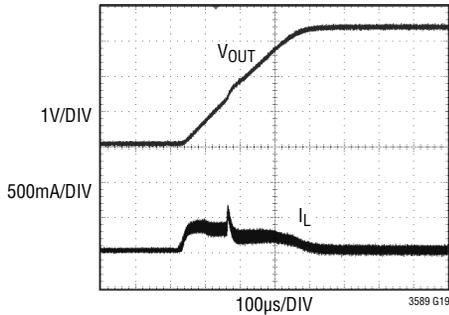


3589 G18

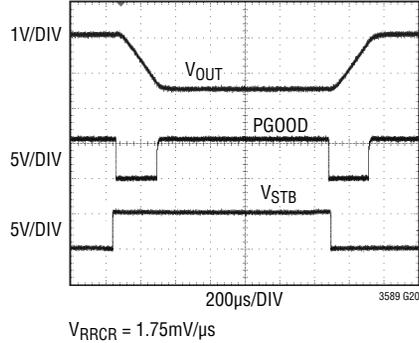
3589ff

標準的性能特性 注記がない限り、 $V_{IN} = 3.8V$ 、 $T_A = 25^\circ C$ 。

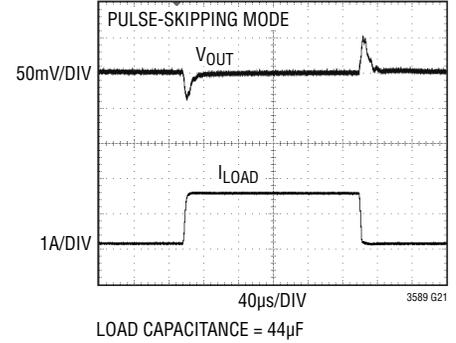
昇降圧スイッチング・レギュレータの  
ソフトスタート



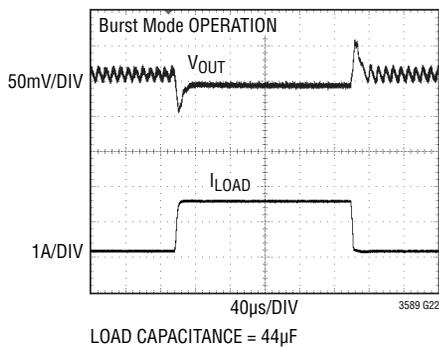
動的電圧スルー



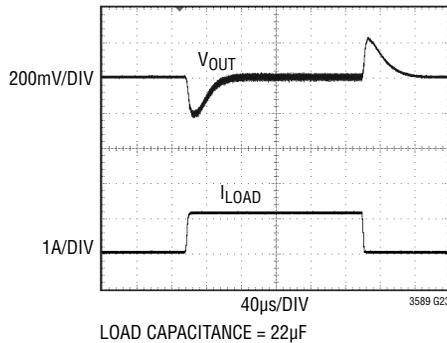
降圧スイッチング・レギュレータ1の  
負荷ステップ



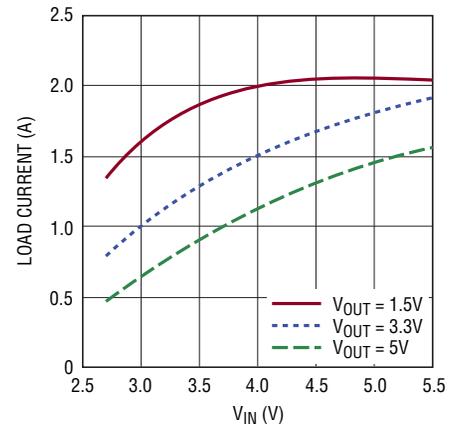
降圧スイッチング・レギュレータ1の  
負荷ステップ



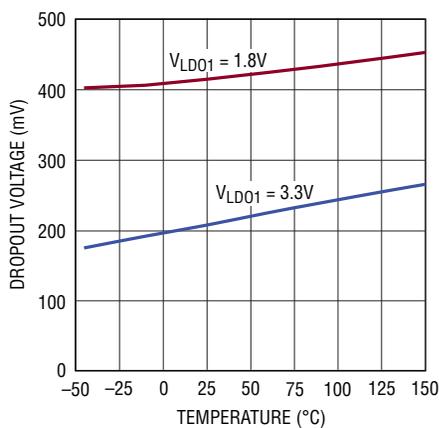
昇降圧スイッチング・レギュレータ1の  
負荷ステップ



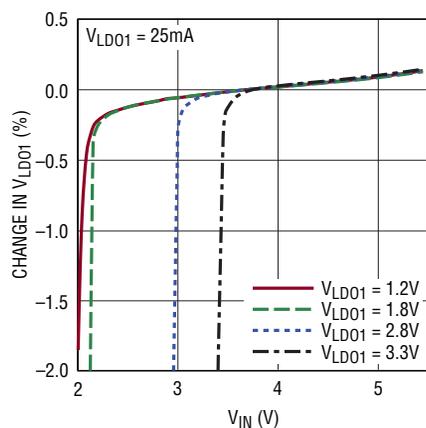
昇降圧スイッチング・レギュレータの  
最大負荷電流と $V_{IN}$



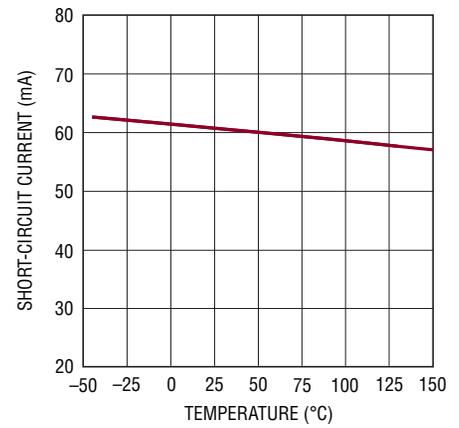
LD01の損失電圧と温度



LD01の出力変化と $V_{IN}$



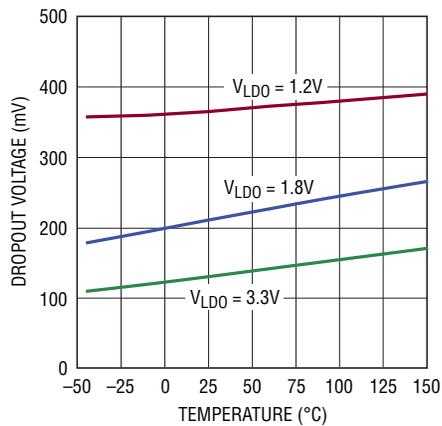
LD01の短絡電流と温度



# LTC3589/LTC3589-1/ LTC3589-2

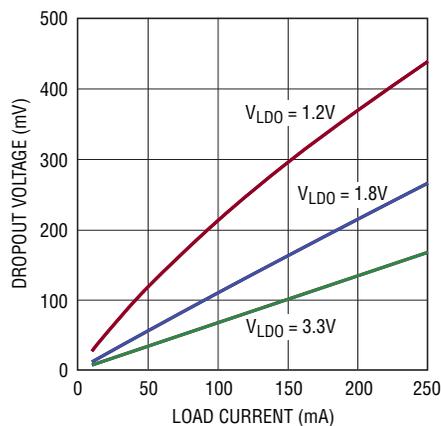
標準的性能特性 注記がない限り、 $V_{IN} = 3.8V$ 、 $T_A = 25^\circ C$ 。

LD02、LD03、LD04の  
損失電圧と温度



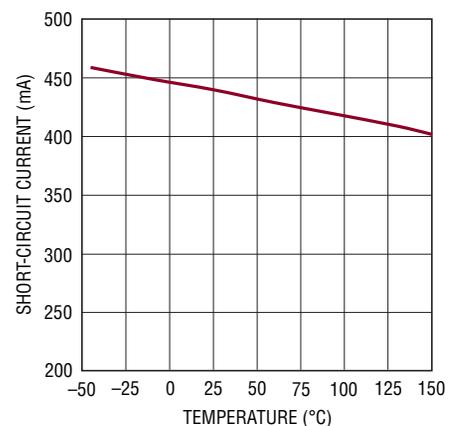
3589 G28

LD02、LD03、LD04の  
損失電圧と負荷電流



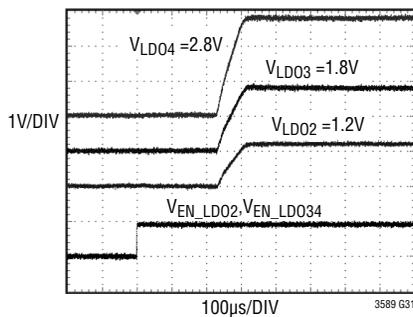
3589 G29

LD02、LD03、LD04の  
短絡電流と温度



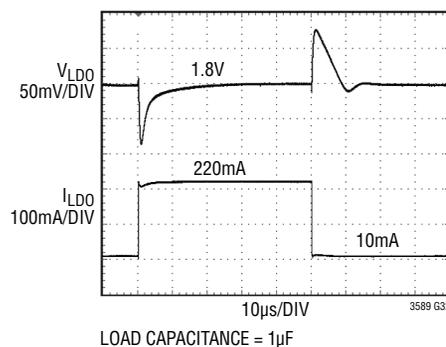
3589 G30

LD02、LD03、LD04の  
イネーブル応答



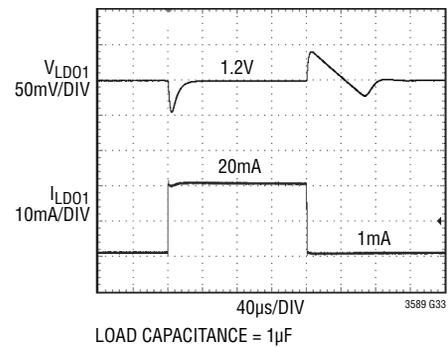
3589 G31

LD02、LD03、LD04の  
負荷ステップ応答



3589 G32

LD01の負荷ステップ応答



3589 G33

3589ff

## ピン機能

**V<sub>IN\_LDO2</sub> (ピン1)**: LDO2の電源入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**LD02 (ピン2)**: LDO2の出力電圧。公称出力電圧は、I<sup>2</sup>Cレジスタによって制御されるDACリファレンスにサーボ制御する帰還抵抗分割器によって設定されます。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**LD03 (ピン3)**: LDO3の出力電圧。公称出力電圧は1.8Vまたは2.8V (LTC3589-1/LTC3589-2)に固定されています。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**LD04 (ピン4)**: LDO4の出力電圧。I<sup>2</sup>Cポートを介して出力電圧を選択します。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**V<sub>IN\_LDO34</sub> (ピン5)**: LDO3とLDO4の電源入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**PV<sub>IN1</sub> (ピン6)**: 降圧スイッチング・レギュレータ1の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、4.7 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**SW1 (ピン7)**: 降圧スイッチング・レギュレータ1のスイッチ・ピン。降圧スイッチング・レギュレータ1のインダクタの片側をこのピンに接続します。

**RSTO (ピン8)**: リセット出力。常時オンのレギュレータLDO1がレギュレーション電圧を下回った場合と、プッシュボタン入力によってハードリセットが開始された場合は、オープンドレイン出力が“L”になります。

**EN\_LDO2 (ピン9)**: LDO2をイネーブルするロジック入力。LDO2をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN\_LDO2は弱いプルダウンによって“L”に強制されます。

**EN1 (ピン10)**: 降圧スイッチング・レギュレータ1をイネーブルします。降圧スイッチング・レギュレータ1をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN1は弱いプルダウンによって“L”に強制されます。

**EN2 (ピン11)**: 降圧スイッチング・レギュレータ2をイネーブルします。降圧スイッチング・レギュレータ2をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN2は弱いプルダウンによって“L”に強制されます。

**SW4AB (ピン12)**: 昇降圧スイッチング・レギュレータ4のスイッチ・ピン。昇降圧内部パワースイッチAとBに接続されています。このピンとSW4CD (ピン19)の間にインダクタを接続します。

**EN3 (ピン13)**: 降圧スイッチング・レギュレータ3をイネーブルします。降圧スイッチング・レギュレータ3をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN3は弱いプルダウンによって“L”に強制されます。

**EN4 (ピン14)**: 昇降圧スイッチング・レギュレータ4をイネーブルします。昇降圧スイッチング・レギュレータ4をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN4は弱いプルダウンによって“L”に強制されます。

**PV<sub>IN4</sub> (ピン15)**: 昇降圧スイッチング・レギュレータ4の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、4.7 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**BB\_OUT (ピン16)**: 昇降圧スイッチング・レギュレータ4の出力電圧。このピンは、22 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**IRQ (ピン17)**: 割り込み要求出力。パワーグッド、低電圧、および過温度による警告状態とフォールト状態では、オープンドレイン・ドライバが“L”になります。IRQはI<sup>2</sup>C CLIRQコマンド・レジスタへの書き込みによってクリアします。

**EN\_LDO34 (ピン18)**: LTC3589のLDO3およびLDO4をイネーブルするロジック入力。LDO3とLDO4をイネーブルするアクティブ“H”入力です。LDO4は、I<sup>2</sup>Cコマンド・レジスタOVENまたはL2DTV2を使用し、I<sup>2</sup>Cソフトウェア・コマンドによってディスエーブルします。フロート状態のままにすると、EN\_LDO34は弱いプルダウンによって“L”に強制されます。

**EN\_LDO3 (ピン18)**: LTC3589-1/LTC3589-2のLDO3をイネーブルするロジック入力。LDO3をイネーブルするアクティブ“H”入力です。フロート状態のままにすると、EN\_LDO3は弱いプルダウンによって“L”に強制されます。

**SW4CD (ピン19)**: 昇降圧スイッチング・レギュレータ4のスイッチ・ピン。昇降圧内部パワースイッチCとDに接続されています。このノードとSW4AB (ピン12)の間にインダクタを接続します。

**PWR\_ON (ピン20)**: 外部パワーオン。パワーオン・シーケンスが正常に終了したことをアクノリッジするハンドシェイク・ピンです。パワーオン状態を保つには、WAKEが“H”になってから5秒以内にPWR\_ONを“H”にする必要があります。“H”にドライブしてWAKE出力をアクティブにするために使用できます。WAKEをシャットダウンするには“L”にします。

## ピン機能

**$\overline{\text{ON}}$  (ピン21)**: プッシュボタン入力。フロート状態のままにすると、 $\overline{\text{ON}}$ は弱い内部プルアップによって“H”に強制されます。このピンは、 $\overline{\text{ON}}$ からグラウンドに接続された通常オープン状態のプッシュボタンにより“L”状態に強制されます。

**PBSTAT (ピン22)**: プッシュボタンの状態。プロセッサの割り込みに使うオープンドレイン出力。PBSTATは $\overline{\text{ON}}$ プッシュボタン・ピンの状態を反映します。PBSTATには、デバウンスのため $\overline{\text{ON}}$ ピンに対して50msの遅延があります。

**WAKE (ピン23)**: システム・ウェイクアップ。プッシュボタン操作またはPWR\_ON入力によって信号が送られると、オープンドレイン・ドライバ出力が“H”になります。レギュレータのイネーブ・ピンにこのピンを接続することによって、ピン・ストラップによるパワーアップ・シーケンスを開始することができます。

**PVIN2 (ピン24)**: 降圧スイッチング・レギュレータ2の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、4.7 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**SW2 (ピン25)**: 降圧スイッチング・レギュレータ2のスイッチ・ピン。降圧スイッチング・レギュレータ2のインダクタの片側をこのピンに接続します。

**SW3 (ピン26)**: 降圧スイッチング・レギュレータ3のスイッチ・ピン。降圧スイッチング・レギュレータ3のインダクタの片側をこのピンに接続します。

**PVIN3 (ピン27)**: 降圧スイッチング・レギュレータ3の電源入力。このピンはV<sub>IN</sub>電源に接続します。このピンは、4.7 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**VSTB (ピン28)**: 電圧スタンバイ。VSTBが“L”のときは、コマンド・レジスタVCCRのビット値によってDACリファレンス・レジスタが選択されます。VSTBが“H”のときは、DACリファレンス・レジスタはxxDVT2レジスタに強制されます。VSTBを使用しない場合は、グラウンドに接続します。

**PGOOD (ピン29)**: パワーグッド出力。いずれかのレギュレータがパワーグッド・スレッシュホールドを下回ったときと、レギュレータが動的電圧スルー中は、I<sup>2</sup>Cレジスタでディスエーブルされていない限りオープンドレイン出力が“L”になります。すべてのレギュレータがディスエーブルされているときは“L”になります。

**SCL (ピン30)**: I<sup>2</sup>Cシリアル・ポート用のクロック入力ピン。I<sup>2</sup>Cのロジックレベルは、DV<sub>DD</sub>を基準にスケールされます。

**SDA (ピン31)**: I<sup>2</sup>Cシリアル・ポート用のデータ入力ピン。I<sup>2</sup>Cのロジックレベルは、DV<sub>DD</sub>を基準にスケールされます。

**DV<sub>DD</sub> (ピン32)**: I<sup>2</sup>Cシリアル・ポート用電源電圧。このピンは、SCLおよびSDA I<sup>2</sup>Cピンのロジック・リファレンス・レベルを設定します。DV<sub>DD</sub>を1V未満にすると、I<sup>2</sup>Cレジスタがパワーオン状態にリセットされます。SCLとSDAのロジックレベルはDV<sub>DD</sub>を基準にスケールされます。このピンとグラウンドの間には0.1 $\mu$ Fのデカップリング・コンデンサを接続します。

**BUCK2\_FB (ピン33)**: 降圧スイッチング・レギュレータ2の帰還入力。降圧スイッチング・レギュレータ2の出力からこのピンとグラウンドに接続された抵抗分割器を使用して、フルスケールの出力電圧を設定します。

**BUCK3\_FB (ピン34)**: 降圧スイッチング・レギュレータ3の帰還入力。降圧スイッチング・レギュレータ3の出力からこのピンとグラウンドに接続された抵抗分割器を使用して、フルスケールの出力電圧を設定します。

**LDO1\_FB (ピン35)**: LDO1の帰還入力。LDO1\_STDBYからこのピンとグラウンドに接続された抵抗分割器を使用して、出力電圧を設定します。

**LDO1\_STBY (ピン36)**: 常時オンLDO1の出力。このピンは、ウォッチドッグ・マイクロプロセッサやリアルタイム・クロックなどの軽負荷に有効な常時オンの電源電圧を供給します。LDO1\_STBYとグラウンドの間に1 $\mu$ Fのコンデンサを接続します。

**V<sub>IN</sub> (ピン37)**: 電源電圧入力。このピンは、1 $\mu$ F以上のセラミック・コンデンサを使ってグラウンドにバイパスする必要があります。

**LDO2\_FB (ピン38)**: LDO2の帰還入力。LDO2\_OUTからこのピンとグラウンドに接続された抵抗分割器を使用して、フルスケールの出力電圧を設定します。

**BUCK1\_FB (ピン39)**: 降圧スイッチング・レギュレータ1の帰還入力。降圧スイッチング・レギュレータ1の出力からこのピンとグラウンドに接続された抵抗分割器を使用して、フルスケールの出力電圧を設定します。

**BB\_FB (ピン40)**: 昇降圧スイッチング・レギュレータ4の帰還入力。BB\_OUTからこのピンとグラウンドに接続された抵抗分割器を使用して、出力電圧を設定します。

**GND (露出パッド・ピン41)**: グラウンド。熱伝達を最大にするため、LTC3589の直下に配置された複数の相互接続ビアを使って、露出パッドをプリント回路基板の2番目の層にある切れ目のないグラウンド・プレーンに接続する必要があります。



## 動作

### はじめに

LTC3589は、携帯型マイクロプロセッサおよび周辺機器用の統合されたパワーマネジメント・ソリューションです。このデバイスは、プロセッサのコア、SDRAM、システム・メモリ、PCカード、常時オンのリアルタイム・クロック、HDDといった機能への電力供給用に合計8つの電圧レールを生成します。電圧レールを供給するのは、常時オンの低消費電流25mA LDO 1個、1.6A降圧レギュレータ1個、1A (LTC3589-1/LTC3589-2では、1.2A)降圧レギュレータ2個、1.2A昇降圧レギュレータ1個、250mA低損失レギュレータ3個です。これら複数のレギュレータは、高度な設定が可能なパワーオン・シーケンス制御機能、動的電圧スルーDACによる出力電圧制御、プッシュボタン・インタフェース・コントローラ、I<sup>2</sup>Cインタフェースを介したレギュレータ制御、さらに広範な状態出力と割り込み出力などの機能を備えています。

LTC3589は2.7V~5.5Vの入力電源範囲で動作します。250mA LDOレギュレータの入力電源は、低出力電圧時の電力損失を制限するために1.7Vという低電圧でも動作可能です。

常時オンLDO1の出力電圧は抵抗により最小0.8Vまでプログラム可能で、25mAの電流を供給することができます。常時オンLDOのみがアクティブな状態でLTC3589が消費する電流は、わずか8μA (標準)です。常時オンLDO1は、メモリとRTC機能をできるだけ長く維持するために、V<sub>IN</sub>レベルが2.0V (標準)に低下するまで動作を継続します。

それぞれの250mAレギュレータは、独自の出力電圧設定を有しています。LDO3は1.8V (LTC3589-1/LTC3589-2では、2.8V)の固定出力です。LDO4はI<sup>2</sup>Cインタフェースを介して4つの出力レベルを選択できます。可能な出力は1.8V、2.5V、2.8V、3.3V (LTC3589-1/LTC3589-2では、1.2V、1.8V、2.5V、3.2V)です。LDO2は動的スルーDACのセットポイントをベースにしたリファレンスと、抵抗分割器で出力電圧範囲を設定するための外部帰還ピンを備えています。各LDOの消費電流は60μA (標準)です。

LTC3589は、内部補償された固定周波数の電流モード降圧スイッチング・レギュレータを3個内蔵しており、2個は1Aの出力電流を、1個は1.6Aの出力電流を供給可能です。LTC3589-1/LTC3589-2の降圧レギュレータはそれぞれ1.2A、1.2A、1.6Aを供給可能です。降圧レギュレータのスイッチング周波数は2.25Hzまたは1.125Hzで、これは、I<sup>2</sup>Cコマンド・レジスタを使いそれぞれの降圧レギュレータで個別に選択されます。パワーオン時のデフォルト周波数は2.25MHzです。各降圧レギュレ

ータは、動的スルーDACベースの入力リファレンスと、出力電圧範囲を設定するための外部帰還ピンを備えています。降圧レギュレータの3つの動作モード (パルス・スキップ、バースト、または強制連続)は、I<sup>2</sup>Cインタフェースを使って設定します。パルス・スキップ・モードでは、レギュレータは100%のデューティ・サイクルをサポートします。低出力負荷で最大の効率を得るには、Burst Mode動作を選択してください。強制連続モードでは、軽負荷時の出力電圧リップルが最小になります。

4スイッチ昇降圧DC/DC電圧モード・コンバータは、ユーザーがプログラムできる1.8V~5Vの出力電圧レールを生成します。この昇降圧コンバータは独自のスイッチング・アルゴリズムを使用し、必要とされる電圧レールよりも高い入力電圧、低い入力電圧、あるいは同じ入力電圧で効率の高い低ノイズの動作を維持します。昇降圧エラーアンプは固定0.8Vのリファレンスを使用し、出力電圧は外付けの抵抗分割器によって設定されます。Burst Mode動作は、I<sup>2</sup>C制御レジスタを介してイネーブルされます。昇降圧コンバータ用の外付け補償部品は不要です。

3つの降圧レギュレータとLDO2のリファレンス入力は、選択可能なスルーレートで出力電圧がランプアップまたはランプダウンする5ビットD/Aコンバータです。スルーの終点電圧と選択ビットは、DACごとにI<sup>2</sup>Cレジスタに保存されます。I<sup>2</sup>Cコマンド・レジスタ内の選択ビットは、それぞれの目標電圧に対してどのレジスタを使用するかを選択します。リファレンスのスルーレートは可変で、I<sup>2</sup>Cレジスタ内で0.88mV/μs~7mV/μsの範囲で選択できます。4つのDACはそれぞれ、電圧レジスタ、電圧選択レジスタ、およびスルーレート制御レジスタを個別に持っています。

LTC3589は、WAKE出力のアクティブ化、PBSTATピンを介したプッシュボタン状態表示、およびレギュレータのハード・リセット・シャットダウン開始のためのプッシュボタン制御回路を備えています。プッシュボタンを使ってONピンを400msにわたって接地すると、WAKEピンが“H”に強制されます。WAKEピン出力は、パワーオン・シーケンスの最初のレギュレータのイネーブル・ピンに接続することができます。パワーオン状態になった後で50msより長くボタンを押すと、それがPBSTAT出力に反映されます。ONを5秒間“L”に維持するとすべてのレギュレータがデイスエーブルされてWAKEピンが“L”になり、さらにRSTOが1秒間“L”になってハードリセットが行われたことをプロセッサに知らせます。ハードリセット後はすべてのレギュレータがイネーブルされ、1秒間プッシュボタン入力ができなくなります。

## 動作

LTC3589は、レギュレータをイネーブルし、イネーブルのシーケンスを制御するための柔軟なオプションを備えています。レギュレータは、入力ピンまたはI<sup>2</sup>Cシリアル・ポートを使用してイネーブルします。パワーオン・シーケンスを決定するには、パワーアップする最初のレギュレータのイネーブル・ピンをWAKEピンに接続します。さらに最初のレギュレータの出力を2番目のレギュレータのイネーブル・ピンに接続し、以降同様にピンを接続していきます。1つまたは複数のレギュレータを任意のシーケンスで起動することが可能です。それぞれのイネーブル・ピンには、ピンとレギュレータの内部イネーブルの間に200μs（標準）の遅延があります。システム・コントローラが電源レールのアップを確認したら、コントローラはWAKEをアクティブにするためにPWR\_ONを“H”にする必要があります。起動シーケンス制御が正しく行われるようにするために、レギュレータの各出力を再度イネーブルする前に300mV未満に放電する必要があります。これらの出力は電圧コンパレータによってモニタされます。レギュレータが自身のイネーブル・ピンを実効的に無視しながらI<sup>2</sup>Cレジスタのイネーブルには対応するよう設定を行う、ソフトウェア制御のコマンド・レジスタ機能を使用することができます。この機能は、ピン・ストラップされたレギュレータの組み合わせをソフトウェアのみで制御可能にし、システムの省電力モードの実装に有効です。キープアライブ・モードは、選択したレギュレータが通常のシャットダウン時にオフするのを防ぎます。キープアライブ・モードでは、LTC3589は正常にパワーダウンして次の起動シーケンスに備えますが、選択されたレギュレータは、システム・スタンバイ・モード中にメモリその他の機能に電力を供給するためオン状態に保たれます。

LTC3589は、高温にさらされた場合、V<sub>IN</sub>が低電圧となった場合、およびレギュレータ出力電圧が長時間にわたって低下したままの場合は、すべてのレギュレータをシャットダウンしてWAKEピンを“L”にします。ハード・シャットダウンの状態は、 $\overline{\text{IRQ}}$ 状態ピンとIRQSTAT状態レジスタによって通知されます。

LTC3589のI<sup>2</sup>Cシリアル・ポートにはそれぞれのレギュレータを制御するための13個のコマンド・レジスタと、各レギュレータのパワーグッド状態をモニタするための読み出し専用レジスタ1個、 $\overline{\text{IRQ}}$ イベントの原因を読み取るための読み出し専用レジスタ1個、およびクリアIRQコマンド・レジスタ1個が含まれています。LTC3589のI<sup>2</sup>Cは、すべてのレジスタのランダム・アドレス指定をサポートしています。

## LTC3589、LTC3589-1、およびLTC3589-2の機能比較

LTC3589、LTC3589-1、およびLTC3589-2の機能の違いを表1に示します。

表1. LTC3589、LTC3589-1、およびLTC3589-2の機能の違い

	LTC3589	LTC3589-1	LTC3589-2
パワーオン禁止イネーブル遅延	1 秒	<2ms	<2ms
降圧レギュレータ2の電流出力	1A	1.2A	1.2A
降圧レギュレータ3の電流出力	1A	1.2A	1.2A
PGOOD フォルト・タイムアウト	デフォルトでイネーブル。I <sup>2</sup> Cでディスエーブル。	デフォルトでディスエーブル。I <sup>2</sup> Cでイネーブル。	デフォルトでディスエーブル。I <sup>2</sup> Cでイネーブル。
PWR_ON から WAKE までの遅延	50ms	2ms	2ms
LD03 の V <sub>OUT</sub>	1.8V	2.8V	2.8V
LD04 の V <sub>OUT</sub> * デフォルトの V <sub>OUT</sub> を示す。	1.8V、2.5V、2.8V*、3.3V	1.2V*、1.8V、2.5V、3.2V	1.2V*、1.8V、2.5V、3.2V
デフォルトの LD04 イネーブル	LD034_EN ピン	I <sup>2</sup> C	I <sup>2</sup> C
出力 < 300mV を待ってからイネーブル	デフォルトで設定有効。I <sup>2</sup> Cで選択。	デフォルトで有効。I <sup>2</sup> Cで選択。	デフォルトで無効。I <sup>2</sup> Cで選択。
ディスエーブル時に 2k の放電抵抗を挿入	「出力 < 300mV」となるのを待ってからイネーブルする起動の場合に設定有効	「出力 < 300mV」となるのを待ってからイネーブルする起動の場合に設定有効	常に有効

LTC3589の動作の詳細については以下のセクションで説明します。

## 常時オンLDO

LTC3589は低消費電流の低損失レギュレータを内蔵しており、このレギュレータはV<sub>IN</sub>に有効な電力が供給されていれば常にオン状態に保たれます。常時オンLDOは、V<sub>IN</sub>が2.0V（標準）より低くなるまでアクティブな状態に維持されます。これは、実質的にLTC3589の他のすべての回路の低電圧スレッショルドである2.5Vよりも低い値です。常時オンLDOは、スタンバイ状態のマイクロコントローラ、リアルタイム・クロック、その他のキープアライブ回路に電力を供給するために使われま

## 動作

このLDOは25mAの負荷に対応できることが保証されています。補償のため、1μFの低インピーダンス・セラミック・バイパス・コンデンサをLDO1\_STBYとGNDの間に接続する必要があります。LDO1\_STBYがそのレギュレーション目標を8%下回ると、パワーグッド・モニタがRSTOを少なくとも14ms(標準)“L”にします。LDO1\_STBYの低電圧状態は、PGOOD状態レジスタに通知されます。LDO1の出力電圧は、図1に示すようにLDO1\_STBYから帰還ピンLDO1\_FBに接続された抵抗分割器によって設定されます。

$$V_{LDO\_STBY} = 0.8 \cdot \left(1 + \frac{R1}{R2}\right) (V)$$

R1の標準的な値は40k~1Mの範囲です。

LDO1\_STBYは、短絡および過負荷から保護されています。

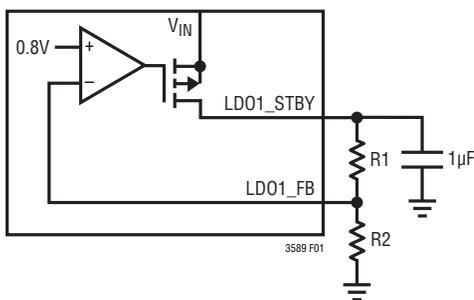


図1. 常時オンLDOのアプリケーション回路

## 250mA LDOレギュレータ

LTC3589の3個のLDOレギュレータは、それぞれ最大250mAの出力を供給します。LDOレギュレータは、ピン入力またはI<sup>2</sup>Cコマンド・レジスタによってイネーブルされます。EN\_LDO2ピンがLDO2をイネーブルし、LTC3589のEN\_LDO34ピンがLDO3とLDO4をイネーブルします。I<sup>2</sup>Cコマンド・レジスタ・ビットを使用してLDO4をEN\_LDO34ピンから分離し、コマンド・レジスタのみでLDO4を制御することもできます。LTC3589-1/LTC3589-2のEN\_DO3ピンはLDO3のみをイネーブルします。LDO4はI<sup>2</sup>Cコマンド・レジスタでのみ制御されます。すべてのレギュレータが電流制限保護回路を備えており、LTC3589のデフォルト動作では、LDOレギュレータがデイスエーブルされると、2.5kのプルダウン抵抗がレギュレータ出力に接続されません。

システム内でのLDOの電力損失を低減するために、レギュレータは、メインV<sub>IN</sub>電源より低い専用電源入力を備えています。LDO2、LDO3、およびLDO4の各出力ピンには、低ESRの1μFコンデンサを接続します。

## LDOレギュレータ2

LTC3589の動的スルーDACの1つは、LDO2のリファレンス入力として機能します。LDO2の出力範囲は、図2に示すようにLDO2から帰還ピンLDO2\_FBに接続された抵抗分割器によって設定されます。LDO2の出力電圧は次の式を使って設定します。

$$V_{OUT} = \left(1 + \frac{R1}{R2}\right) \cdot (0.3625 + L2DTVx \cdot 0.0125)$$

L2DTV<sub>x</sub>は、LDO2動的目標電圧1 (L2DTV1) コマンド・レジスタまたはLDO2動的目標電圧2 (L2DTV2) コマンド・レジスタに格納される5ビット・ワードです。L2DTV<sub>x</sub>[4-0]のデフォルト値は11001で、0.675Vのリファレンス電圧が出力されます。LDO2は、出力電圧イネーブル (OVEN) コマンド・レジスタのビット4に1を書き込むか、LDO2\_ENピンを“H”にすることによってイネーブルされます。LDO2のDACリファレンスを低い電圧にスルーするコマンドが与えられると、組み込みの2.5kプルダウン抵抗がLCO2出力に接続されます。

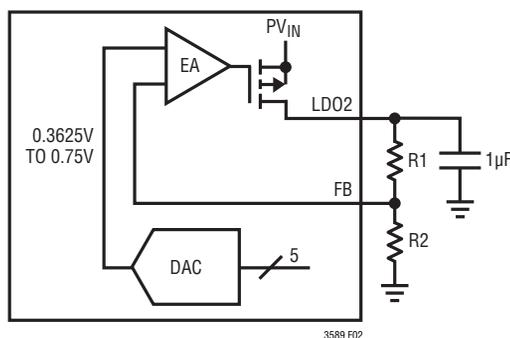


図2. LDO2アプリケーション回路

## 動作

LDO2の制御に使用するI<sup>2</sup>Cコマンド・レジスタの設定を表2に示します。

表2. LDO 2のコマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	設定
OVEN[4]	0* 1	ディスエーブル イネーブル
SCR2[4] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[4] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル
VCCR[5]	0* 1	レジスタL2DTV1 (V1)のリファレンスを選択 レジスタL2DTV2 (V2)のリファレンスを選択
VCCR[6]	1	動的電圧スルーを開始
VRRCR[7-6]	00 01 10 11*	リファレンスのスルーレート=0.88mV/μs リファレンスのスルーレート=1.75mV/μs リファレンスのスルーレート=3.5mV/μs リファレンスのスルーレート=7mV/μs
L2DTV1[4-0]	11001*	DACの動的目標電圧V1
L2DTV1[5]	0* 1	スルー時にPGOODを“L”に強制 スルー時に通常のPGOOD動作
L2DTV1[7]	0* 1	通常通りLDO2をシャットダウン LDO2をオン状態に維持
L2DTV2[4-0]	11001*	DACの動的目標電圧V2

\* デフォルトのパワーオン値を示します。

### LDOレギュレータ3

LDO3は1.8Vまたは2.8V (LTC3589-1/LTC3589-2)の固定出力のレギュレータです。LDO3は、EN\_LDO34ピンまたはEN\_LDO3ピンを“H”にするか、命令レジスタOVEN[5]に1を書き込むことによってイネーブルされます。

LDO3の制御に使用するI<sup>2</sup>Cコマンド・レジスタの設定を表3に示します。

表3. LDO3コマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	設定
OVEN[5]	0* 1	ディスエーブル イネーブル
SCR2[5] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[5] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル

\* デフォルトのパワーオン値を示します。

### LDOレギュレータ4

LDO4には4つの出力電圧オプションがあり、これはコマンド・レジスタL2DTV2のビット6とビット5の内容によって制御されます。EN\_LDO34ピンが“L”のとき、LDO3とLDO4は、それぞれコマンド・レジスタ・ビットOVEN[5]とOVEN[6]への書き込みによって制御されます。デフォルトでは、LTC3589のEN\_LDO34ピンは、コマンド・レジスタ・ビットOVEN[5]とOVEN[6]が“L”のときにLDO3とLDO4を同時にイネーブルまたはディスエーブルします。コマンド・レジスタ・ビットL2DTV2[7]が“H”のとき、LDO4の制御はEN\_LDO34ピンから分離され、EN\_LDO34の状態とは関係なくコマンド・レジスタ・ビットOVEN[6]によって制御されます。LTC3589-1/LTC3589-2のEN\_LDO34ピンはLDO3のみをイネーブルします。LTC3589-1/LTC3589-2のLDO4はI<sup>2</sup>Cでのみ制御されます。LDO4の制御に使用するI<sup>2</sup>Cコマンド・レジスタの設定を表4に示します。

表4. LTC3589のLDO4コマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	設定
OVEN[6]	0* 1	ディスエーブル イネーブル
SCR2[6]	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
L2DTV2[6-5]	00* 01 10 11	V <sub>LDO4</sub> = 2.8V V <sub>LDO4</sub> = 2.5V V <sub>LDO4</sub> = 1.8V V <sub>LDO4</sub> = 3.3V
L2DTV2[7]	0* 1	LDO4のイネーブルはEN_LDO34によって制御 LDO4のイネーブルはOVEN[6]によって制御

LTC3589-1/LTC3589-2のLDO4 コマンド・レジスタの設定

OVEN[6]	0* 1	ディスエーブル イネーブル
SCR2[6] LTC3589-1	0* 1	「出力<300mV」となるのを待ってからイネーブル 直ちにイネーブル
SCR2[6] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるのを待ってからイネーブル
L2DTV2[6-5]	00* 01 10 11	V <sub>LDO4</sub> = 1.2V V <sub>LDO4</sub> = 1.8V V <sub>LDO4</sub> = 2.5V V <sub>LDO4</sub> = 3.2V
L2DTV2[7]	0* 1	未使用

\* デフォルトのパワーオン値を示します。

## 動作

### 降圧スイッチング・レギュレータ

#### 出力電圧の設定

それぞれの降圧コンバータは、動的スルーDACの出力をそのリファレンスに使用します。フルスケール出力電圧は、図3に示すように、降圧スイッチング・レギュレータの出力から帰還ピン (B1\_FB、B2\_FB、およびB3\_FB) に接続された抵抗分割器を使用することによって設定されます。降圧スイッチング・レギュレータの出力電圧は次式を使って設定します。

$$V_{OUT} = \left(1 + \frac{R1}{R2}\right) \cdot (0.3625 + BxDTVx \cdot 0.0125)(V)$$

BxDTVxは、I<sup>2</sup>C BxDTV1またはBxDTV2コマンド・レジスタ内の5ビット2進数の10進数値です。BxDTV1とBxDTV2はデフォルトで11001に設定され、0.675Vのリファレンス電圧が出力されます。R1の標準的な値は40k~1Mの範囲です。コンデンサC<sub>FB</sub>は、帰還抵抗とFBピンの入力容量によって生じるポールをキャンセルするほか、負荷ステップ過渡応答の改善にも役立ちます。大部分のアプリケーションには10pFの値を推奨します。容量が10pF~33pFのコンデンサを使用すると過渡応答が改善される場合があります。

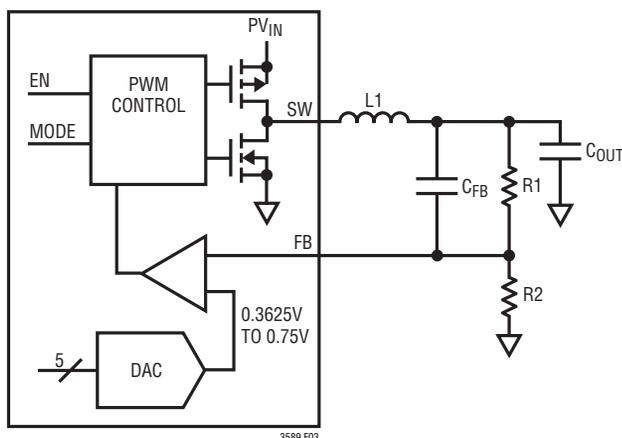


図3. 降圧スイッチング・レギュレータのアプリケーション回路

#### 動作モード

降圧スイッチング・レギュレータには、さまざまなアプリケーションのノイズおよび電力要件に対応するために、3つの動作モードがあります。

パルス・スキップ・モードでは、各サイクルの開始時に、メインPチャンネルMOSFETスイッチをオンするラッチがセットされます。サイクル中は、電流コンパレータがピーク・インダクタ電流をエラーアンプの出力と比較します。電流コンパレータの出力がこのラッチをリセットします。このときPチャンネルMOSFETスイッチはオフして、NチャンネルMOSFET同期整流器がオンします。クロック・サイクルが終了するかインダクタ電流が低下してゼロ以下になると、NチャンネルMOSFET同期整流器はオフします。エラーアンプはこの動作方法を使用してピーク・インダクタ電流を調節し、必要な出力電力を供給します。必要なループ補償機能はすべて降圧スイッチング・レギュレータに内蔵されているので、1個のセラミック出力コンデンサを使用するだけで安定させることができます。軽負荷のパルス・スキップ・モードでは、各パルスでインダクタ電流がゼロになって、NチャンネルMOSFET同期整流器がオフすることがあります。この場合、スイッチ・ノード (SW1、SW2、またはSW3) が高インピーダンスになり、リングングが発生します。これは不連続動作で、スイッチング・レギュレータでは正常な動作です。極めて軽負荷のパルス・スキップ・モードでは、降圧スイッチング・レギュレータは必要に応じて自動的にパルスをスキップして、出力のレギュレーションを維持します。高デューティ・サイクル ( $V_{OUTX} > V_{IN}/2$ ) では軽負荷時にインダクタ電流が反転し、その結果降圧スイッチング・レギュレータが連続して動作する可能性があります。連続して動作しているときもレギュレーションと低ノイズ出力電圧は維持されますが、入力動作電流は数ミリアンペアに増加します。

強制連続動作モードでは、デューティ・サイクルの全範囲にわたってインダクタ電流をゼロよりも小さくすることができます。強制連続モードでの動作ではパルス・スキップ動作よりも軽負荷時のノイズが低下しますが、MOSFETスイッチと整流器が連続して動作するため、V<sub>IN</sub>電流が増加するという欠点があ

## 動作

ります。強制連続動作ではインダクタ電流を負にできるので、降圧スイッチング・レギュレータが出力電流をシンクできるようになります。LTC3589は、DACの電圧リファレンスを動的にスルーダウンするとき、降圧スイッチング・レギュレータを自動的に強制連続モードに強制します。

LTC3589の降圧スイッチング・レギュレータがBurst Mode動作を行っているとき、これらのレギュレータは負荷電流に基づいて、固定周波数のパルス・スキップ動作とヒステリシスを持つBurst Mode制御を自動的に切り替えます。軽負荷時、降圧スイッチング・レギュレータはインダクタ電流を直接制御し、ノイズとスイッチング損失の両方を最小にするためにヒステリシスを持つ制御ループを使用します。Burst Mode動作中は、レギュレーション・ポイントよりわずかに高い電圧まで出力コンデンサが充電されます。その後降圧スイッチング・レギュレータは低消費電力のスリープ・モードに入り、その間は出力コンデンサが負荷電流を供給します。スリープ・モードでは、バッテリーの電力を節約するためにスイッチング・レギュレータのほとんどの回路がパワーオフされます。出力電圧がレギュレーション・ポイントを下回るとレギュレータ回路がパワーオンされ、新しいバースト・サイクルが始まります。バースト・サイクルの間隔は負荷電流が増加するにつれて短くなります。負荷電流が定格出力負荷の約1/4を超えると、降圧スイッチング・レギュレータは低ノイズの固定周波数PWM動作に切り替わります。

降圧スイッチング・レギュレータの動作モードは、I<sup>2</sup>Cコマンド・レジスタSCR1を使用して設定します。3個のレギュレータは、それぞれ独立してモードを制御できます。

降圧スイッチング・レギュレータは、入力電圧が設定出力電圧の近くまで低下するとドロップアウト状態になることがあります。たとえば、3.4Vのバッテリー電圧が放電してレギュレータの設定出力電圧3.3Vまで低下したような場合です。このような場合、PチャネルMOSFETスイッチのデューティ・サイクルは、デューティ・サイクル100%の連続動作になるまで増加します。ドロップアウト状態では、レギュレータの出力電圧は、レギュレータの入力電圧から内部PチャネルMOSFETとインダクタDC抵抗による電圧降下を差し引いた電圧に等しくなります。

降圧スイッチング・レギュレータの制御に使用するI<sup>2</sup>Cコマンド・レジスタの設定を表5、表6、および表7に示します。

表5. 降圧スイッチング・レギュレータ1のコマンド・レジスタ設定

コマンド・レジスタ [ビット]	値	設定
SCR1[1-0]	00* 01 10	パルス・スキップ・モード Burst Mode動作 強制連続モード
OVEN[0]	0* 1	ディスエーブル イネーブル
SCR2[0] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[0] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル
VCCR[1]	0* 1	レジスタB1DTV1 (V1)のリファレンスを選択 レジスタB1DTV2 (V2)のリファレンスを選択
VCCR[0]	1	動的電圧スルーを開始
VRRCR[1-0]	00 01 10 11*	リファレンスのスルーレート=0.88mV/μs リファレンスのスルーレート=1.75mV/μs リファレンスのスルーレート=3.5mV/μs リファレンスのスルーレート=7mV/μs
B1DTV1[5]	0* 1	スルー時にPGOODを“L”に強制 スルー時に通常のPGOOD動作
B1DTV1[4-0]	11001*	DACの動的目標電圧V1
B1DTV2[4-0]	11001*	DACの動的目標電圧V2
B1DTV2[5]	0* 1	スイッチング周波数が2.25MHz スイッチング周波数が1.125MHz
B1DTV2[6]	0* 1	クロック位相1で切り替え クロック位相2で切り替え
B1DTV2[7]	0* 1	通常通りレギュレータ1をシャットダウン レギュレータ1をオン状態に維持

\* デフォルトのパワーオン値を示します。

## ソフトスタート

ソフトスタートは、それぞれの降圧スイッチング・レギュレータの入力リファレンス電圧を、0Vから動的リファレンスDACの出力レベルまで0.8V/msの率で徐々に増加させることによって行われます。これによってそれぞれの出力がゆっくり立ち上がるので、レギュレータの出力コンデンサを充電するのに必要な突入電流を最小限に抑えることができます。レギュレータを最初にイネーブルするときや、フォールト状態からパワーアップ

## 動作

するときは、必ずソフトスタート・サイクルが実行されます。動作モードの変更や動的な電圧スルーによってソフトスタート・サイクルがトリガされることはありません。ソフトスタート中は、SCR1コマンド・レジスタの設定に関わらず、コンバータはパルス・スキップ・モードに強制されます。

表6. 降圧スイッチング・レギュレータ2のコマンド・レジスタ設定

コマンド・レジスタ [ビット]	値	設定
SCR1[3-2]	00* 01 10	パルス・スキップ・モード Burst Mode動作 強制連続モード
OVEN[1]	0* 1	ディスエーブル イネーブル
SCR2[1] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[1] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル
VCCR[3]	0* 1	レジスタB2DTV1 (V1) のリファレンスを選択 レジスタB2DTV2 (V2) のリファレンスを選択
VCCR[2]	1	動的電圧スルーを開始
VRRRCR[3-2]	00 01 10 11*	リファレンスのスルーレート=0.88mV/μs リファレンスのスルーレート=1.75mV/μs リファレンスのスルーレート=3.5mV/μs リファレンスのスルーレート=7mV/μs
B2DTV1[5]	0* 1	スルー時にPGOODを”L”に強制 スルー時に通常のPGOOD動作
B2DTV1[4-0]	11001*	DACの動的目標電圧V1
B2DTV2[4-0]	11001*	DACの動的目標電圧V2
B2DTV2[5]	0* 1	スイッチング周波数が2.25MHz スイッチング周波数が1.125MHz
B2DTV2[6]	0* 1	クロック位相1で切り替え クロック位相2で切り替え
B2DTV2[7]	0* 1	通常通りレギュレータ2をシャットダウン レギュレータ2 をオン状態に維持

\* デフォルトのパワーオン値を示します。

### スイッチングEMIの制御

降圧スイッチング・レギュレータは、スイッチ・ノードSW1、SW2、およびSW3のエッジレートを制限する特許出願中の新しい回路を備えています。この新しい回路は数ナノ秒で行われるスイッチ・ノードの遷移を制御し、効率を維持しながら放射EMIと伝導電源ノイズを大幅に減らします。スイッチ・ノードのスルーレートを遅くすると効率が低下するので、降圧ス

スイッチング・レギュレータのスルーレートは、I<sup>2</sup>Cコマンド・レジスタB1DTV1のビット6とビット7を使って調整できます。効率やEMIは、必要に応じて4つの異なるスルーレートを使用して最適化します。パワーオン・デフォルトは最も速いスルーレートで、最も効率の高い設定になっています。

表7. 降圧スイッチング・レギュレータ3のコマンド・レジスタ設定

コマンド・レジスタ [ビット]	値	設定
SCR1[5-4]	00* 01 10	パルス・スキップ・モード Burst Mode動作 強制連続モード
OVEN[2]	0* 1	ディスエーブル イネーブル
SCR2[2] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[2] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル
VCCR[5]	0* 1	レジスタB3DTV1 (V1) のリファレンスを選択 レジスタB3DTV2 (V2) のリファレンスを選択
VCCR[4]	1	動的電圧スルーを開始
VRRRCR[5-4]	00 01 10 11*	リファレンスのスルーレート=0.88mV/μs リファレンスのスルーレート=1.75mV/μs リファレンスのスルーレート=3.5mV/μs リファレンスのスルーレート=7mV/μs
B3DTV1[5]	0* 1	スルー時にPGOODを”L”に強制 スルー時に通常のPGOOD動作
B3DTV1[4-0]	11001*	DACの動的目標電圧V1
B3DTV2[4-0]	11001*	DACの動的目標電圧V2
B3DTV2[5]	0* 1	スイッチング周波数が2.25MHz スイッチング周波数が1.125MHz
B3DTV2[6]	0* 1	クロック位相1で切り替え クロック位相2で切り替え
B3DTV2[7]	0* 1	通常通りレギュレータ3をシャットダウン レギュレータ3 をオン状態に維持

\* デフォルトのパワーオン値を示します。

### 動作周波数

LTC3589のそれぞれの降圧スイッチング・レギュレータのスイッチング周波数は、I<sup>2</sup>Cコマンド・レジスタ・ビットB1DTV2[5]、B2DTV2[5]、およびB3DTV2[5]を使用して個別に設定できます。パワーオン時のデフォルト周波数は2.25MHzです。ビットBxDTV2[5]を”H”にすると、スイッチング周波数は1.125MHzになります。動作周波数の選択は、望みの効率、部

## 動作

品サイズ、およびコンバータのデューティ・サイクルによって決まります。

動作周波数を低くすると、内部ゲート充電損失とスイッチング損失が小さくなるので効率が向上しますが、出力リップル電圧を同等にするにはインダクタンス値と容量値を大きくする必要があります。降圧スイッチング・レギュレータの最小デューティ・サイクルは、コンバータの最小オン時間によって決まります。最小オン時間は、コンバータがそのトップPMOSをオンにして再びオフにすることのできる最短の時間です。この時間は、ゲート充電時間にピーク電流検出に伴う内部遅延を加えたものです。LTC3589の最小オン時間は約90nsです。デューティ・サイクルが最小オン時間で対応できる値を下回ると、コンバータはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電流とリップル電圧が増加します。スイッチング周波数を2.25MHzに設定した場合、使用できる最小デューティ・サイクルは20%です。1.125MHzのスイッチング周波数では、コンバータは10%のデューティ・サイクルをサポートできます。

### 位相の選択

スイッチング・レギュレータに流れるサイクルごとのピーク電流を減らすために、LTC3589の各降圧スイッチング・レギュレータのクロック位相は、I<sup>2</sup>Cコマンド・レジスタ・ビットB1DTV2[6]、B2DTV2[6]、およびB3DTV2[6]を使用して設定できます。内部フルレート・クロックの公称デューティ・サイクルは20%で、ハーフレート・クロックのデューティ・サイクルは50%です。これらのコマンド・レジスタ・ビットを“H”に設定すると、選択した動作周波数に応じて各コンバータのスイッチング・サイクルの開始が20%または50%遅くなります。

### インダクタの選択

降圧スイッチング・レギュレータのインダクタの選択は、コンバータの効率と出力電圧リップルの大きさに影響を与えます。インダクタ値を大きくするとインダクタの電流リップルが減るので、出力電圧リップルも下がります。インダクタの値を大きくするとピーク電流が減少して平均出力電流に近くなるので、効率が向上します。しかし、インダクタの値を大きくすると一般に

直列抵抗が大きくなり、ピーク電流の減少による効率上の利点が損なわれます。

インダクタのリップル電流は、次の式に示すように、スイッチング周波数、インダクタンス、V<sub>IN</sub>、およびV<sub>OUT</sub>の関数です。

$$\Delta I_L = \frac{1}{f \cdot L} \cdot V_{OUT} \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

LTC3589の降圧スイッチング・レギュレータ3の最大負荷を1A、V<sub>IN</sub>を3.8Vとして、V<sub>OUT</sub>が1.2Vに設定されているアプリケーションを例に考えてみます。設計の開始点として設定するインダクタ・リップルの値としては、出力電流の30%、つまり300mAが妥当です。リップル電流の式を使用して、1.2μHのインダクタを選択します。

DC抵抗の小さいインダクタは、コンバータの効率を向上させます。最大負荷電流の少なくとも1.5倍のDC電流定格を備えたインダクタを選択し、通常動作時にインダクタが飽和しないようにしてください。短絡の可能性がある場合には、降圧コンバータに対して規定された最大ピーク電流を処理できる定格のインダクタを使用します。降圧スイッチング・レギュレータに適したインダクタを表8に示します。

### 入力/出力コンデンサの選択

スイッチング・レギュレータの出力と入力電源には、低ESR（等価直列抵抗）のセラミック・コンデンサを使用する必要があります。X5RやX7Rのセラミック・コンデンサは他のセラミック・コンデンサのタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RやX7Rのみを使用します。降圧スイッチング・レギュレータの出力には、22μFのコンデンサで十分です。過渡応答と安定性を良くするには、出力コンデンサが全動作温度とバイアス電圧にわたって少なくとも10μFの容量を維持する必要があります。それぞれのPV<sub>IN</sub>ピンのできるだけ近くに、少なくとも4.7μFのデカップリング・コンデンサを配置してください。推奨されるセラミック・コンデンサの製造元を表12に示します。

## 動作

### 昇降圧スイッチング・レギュレータ

#### 出力電圧の設定

LTC3589の昇降圧スイッチング・レギュレータの出力電圧は、図4に示すようにBB\_OUTから帰還ピンBB\_FBとGNDに接続された外付け抵抗分割器を使用して設定します。

$$V_{BB\_OUT} = 0.8 \cdot \left( 1 + \frac{R1}{R2} \right) (V)$$

R1の値は、昇降圧電圧モード制御ループの動特性に一定の影響を与えます。一般に、R1の値を大きくすると安定性が増しますが、過渡応答速度が低下します。開始点として妥当な方法は、R1を1MΩとして、目標の出力電圧を設定するために必要なR2の値を計算することです。大きな出力コンデンサを使用した場合はコンバータの帯域幅が狭くなり、過渡応答を改善するためにR1を小さくしなければならないことがあります。大きいインダクタや小さい出力コンデンサを使用した場合は、より安定したループ動作を実現するためにR1の値を大きくする必要があります。

表8. 降圧スイッチング・レギュレータ1用のインダクタ

製造元	製品番号	値 (μH)	DCR (Ω)	最大DC電流 (A)	サイズ(mm) W×L×H
Coilcraft	XPL4020-102ML	1.0	0.029	4.00	4.2 × 4.2 × 2.0
	XPL4020-152ML	1.5	0.036	3.60	4.2 × 4.2 × 2.0
	XPL4020-222ML	2.2	0.060	2.60	4.2 × 4.2 × 2.0
	LPS6225-222ML	2.2	0.045	3.90	6.0 × 6.0 × 2.0
	LPS6225-332ML	3.3	0.055	3.50	6.0 × 6.0 × 2.0
	LPS6225-472ML	4.7	0.065	3.00	6.0 × 6.0 × 2.0
Cooper	SD14-1R2-R	1.2	0.034	3.35	5.2 × 5.2 × 1.45
	SD14-1R5-R	1.5	0.039	2.91	5.2 × 5.2 × 1.45
	SD14-2R0-R	2.0	0.045	2.56	5.2 × 5.2 × 1.45
	SD25-2R2-R	2.2	0.031	2.80	5.2 × 5.2 × 2.5
Sumida	CDRH5D16NP-3R3N	3.3	0.045	2.60	5.6 × 5.6 × 1.8
TDK	VL5014ST-1R0N2R7	1.0	0.050	2.7	4.8 × 4.6 × 1.4
	VL5014st-2R2N2R3	2.2	0.073	2.3	4.8 × 4.6 × 1.4
	VL5020T-2R2N2R6-1	2.2	0.071	2.6	5.0 × 5.0 × 2.0
TOKO	1124BS-1R2N	1.2	0.047	2.9	4.5 × 4.7 × 1.8
	1124BS-1R8N	1.8	0.056	2.7	4.5 × 4.7 × 1.8
Tokin	H-DI-0520-2R2	2.2	0.048	2.6	5.3 × 5.3 × 2.0
	H-DI-0630-2R4	2.4	0.028	2.5	6.3 × 6.3 × 3.0
	H-DI-0630-3R8	3.8	0.040	2	6.3 × 6.3 × 3.0
Würth	744042001	1.0	0.028	2.60	4.8 × 4.8 × 1.8
	744052002	2.5	0.030	2.4	5.8 × 5.8 × 1.8
	744053003	3.0	0.024	2.8	5.8 × 5.8 × 2.8
	7440530047	4.7	0.030	2.4	5.8 × 5.8 × 2.8
	7440430022	2.2	0.023	2.5	4.8 × 4.8 × 2.8

動作

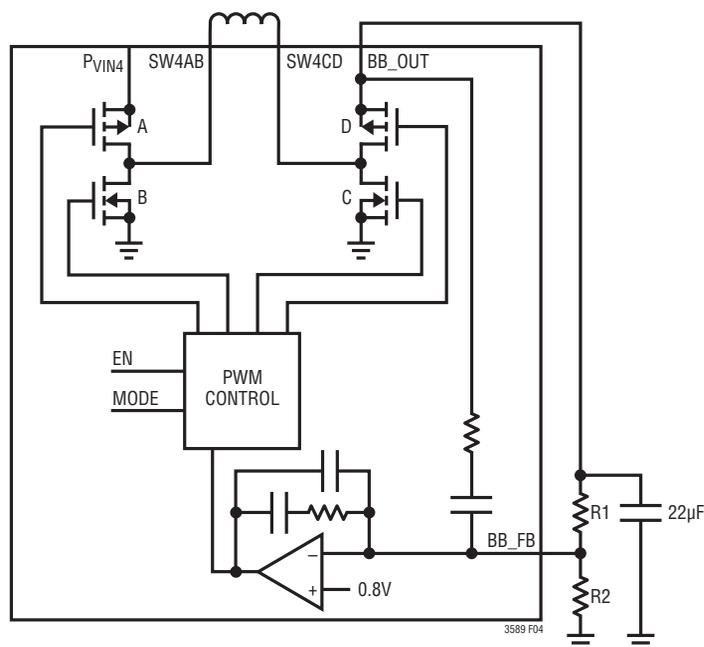


図4. 昇降圧スイッチング・レギュレータのアプリケーション回路

表9. 降圧スイッチング・レギュレータ2と3用のインダクタ

製造元	製品番号	値 (µH)	DCR (Ω)	最大DC電流 (A)	サイズ(mm) W×L×H
Coilcraft	XPL4020-102ML	1.0	0.029	4.00	4.2 × 4.2 × 2.0
	XPL4020-152ML	1.5	0.036	3.60	4.2 × 4.2 × 2.0
	XPL4020-472ML	4.7	0.130	1.90	4.2 × 4.2 × 2.0
Cooper	SD14-1R2-R	1.2	0.034	3.35	5.2 × 5.2 × 1.45
	SD14-3R2-R	3.2	0.066	2.00	5.2 × 5.2 × 1.45
	SD25-3R3-R	3.3	0.038	2.21	4.8 × 4.8 × 2.5
Sumida	CDRH5D16NP-4R7N	4.7	0.064	2.05	5.6 × 5.6 × 1.8
	CDRH38D16RHPNP-3R3M	3.3	0.059	1.46	4.2 × 4.2 × 1.8
TDK	VLF5014ST-2R2N2R3	2.2	0.073	2.3	4.8 × 4.6 × 1.4
	VLCF5020T-2R7N2R2-1	2.7	0.083	2.2	5.0 × 5.0 × 2.0
	VLCF5020T-3R3N2R0-1	3.3	0.096	2	5.0 × 5.0 × 2.0
TOKO	1124BS-2R4N	2.4	0.065	2.30	4.5 × 4.7 × 1.8
	1124BS-3R3N	3.3	0.074	2.10	4.5 × 4.7 × 1.8
Tokin	H-DI-0520-3R3	3.3	0.062	2.00	5.3 × 5.3 × 2.0
	H-DI-0520-4R7	4.7	0.090	1.80	5.3 × 5.3 × 2.0
	H-DI-0630-3R8	3.8	0.040	2.00	6.3 × 6.3 × 3.0
	H-DI-0630-4R7	4.7	0.043	1.90	6.3 × 6.3 × 3.0
Würth	744043004	4.7	0.052	1.55	5.0 × 5.0 × 3.0
	744052002	2.5	0.030	2.4	5.8 × 5.8 × 1.8
	7440530047	4.7	0.030	2.4	5.8 × 5.8 × 2.8
	744042003	3.3	0.055	1.95	4.8 × 4.8 × 1.8
	7440430022	2.2	0.023	2.5	4.8 × 4.8 × 2.8

## 動作

### 動作モード

LTC3589の昇降圧コンバータの動作モードを制御するために使用するI<sup>2</sup>Cコマンド・レジスタを表10に示します。コマンド・レジスタSCR1のビット6を”L”にすると、LTC3589の昇降圧スイッチング・レギュレータは電圧モード帰還制御を使用し、固定周波数パルス幅変調モードで動作します。独自のスイッチング・アルゴリズムにより、コンバータは、インダクタ電流やループ特性に不連続性を生じることなく、降圧モード、昇降圧モード、および昇圧モードの間を移行することができます。スイッチのトポロジーを図4のアプリケーション回路に示します。

入力電圧が出力電圧を大幅に上回っていると、昇降圧コンバータは降圧モードで動作します。スイッチDは連続してオンし、スイッチCはオフしたままです。スイッチAとBはパルス幅変調され、必要なデューティ・サイクルを発生して出力の安定化電圧を維持します。入力電圧が低下すると、スイッチAはスイッチング・サイクルの大部分でオンを維持します。デューティ・サイクルが約85%に達すると、スイッチ・ペアACがスイッチング周期の一部分でオンし始めます。入力電圧がさらに低下すると、ACスイッチ・ペアはより長い時間オン状態を維持し、BDフェーズの持続時間がそれに比例して減少します。入力電圧が出力電圧を下回ると、最終的にBDフェーズがなくなるポイントまでACフェーズが増加します。この時点でスイッチAは連続してオンのままになり、スイッチCDは昇圧コンバータとして動作して望みの出力電圧を安定化します。

昇降圧レギュレータは、コマンド・レジスタSCR1のビット6に1を書き込むことによってBurst Mode動作に設定されます。軽負荷時にBurst Modeを使用すると効率が向上し、ゼロ負荷時のスタンバイ電流が減少します。Burst Mode動作では、インダクタは一定のピーク振幅の電流パルスのバーストによって充電されます。これらの電流パルスは目標出力電圧を維持するのに必要な頻度で繰り返されます。Burst Mode動作で供給可能な最大出力電流は入力電圧と出力電圧によって変わります。通常、Burst ModeでのI<sub>OUT(MAX)</sub>は次の値に等しくなります。

$$I_{OUT(MAX)} = \frac{0.28 \cdot V_{IN}}{V_{OUT} + V_{IN}} \text{ (A)}$$

昇降圧レギュレータの負荷がBurst Modeの最大電流能力を超えると、出力レールが安定化状態から外れ、パワーグッド・コンパレータがフォールト状態を示します。

LTC3589の昇降圧レギュレータがイネーブルされていない状態では、BB\_OUTとグラウンドの間に2.5kのプルダウン抵抗が接続されます。

### ソフトスタート

昇降圧コンバータは電圧モードのソフトスタート回路を内蔵しており、昇降圧エラーアンプのリファレンスを2V/msの率で0Vから800mVまで徐々に上昇させます。ソフトスタート中、コンバータは徐々に上昇するリファレンスに合わせて安定化され、出力負荷過渡にตอบสนองします。ソフトスタート中、昇降圧コンバータはSCR1コマンド・レジスタの状態には関係なく連続モード動作に強制されます。

### 電流制限動作

LTC3589の昇降圧レギュレータは、スイッチAを流れる順方向電流とスイッチDを流れる逆方向電流を制限する電流制限回路を備えています。主順方向電流制限回路は、インダクタ電流が2.7A(標準)を超えると、その一部を帰還ノードに流します。電流を高利得帰還回路の帰還ノードに強制的に流すと、スイッチAの平均電流が電流制限値に等しくなるまで出力電圧を下げるすることができます。平均制限値には有効な線形状態にあるエラーアンプが使用されるので、フォールト状態が解消されればほとんどオーバーシュートなしでスムーズに回復します。

昇降圧レギュレータの出力でハードな短絡が発生すると、インダクタ電流が2.7Aの平均電流制限を超えます。補助電流制限回路は、ピーク・インダクタ電流が3A(標準)に達するとスイッチAをオフします。瞬時順方向電流制限は、ハードな短絡が突然発生した場合に追加の保護機能を提供します。

Dスイッチの逆方向電流コンパレータは、BB\_OUTピンに流れ込む電流をモニタします。この電流が1A(標準)を超えると、スイッチング・サイクルの残りの時間はスイッチDがオフします。この機能は、外部ソースによって昇降圧出力がレギュレーション・ポイントよりも高い値に維持されている場合に、昇降圧コンバータを過大な逆方向電流から保護します。

## 動作

### インダクタの選択

昇降圧コンバータのインダクタ選択基準は、降圧スイッチングレギュレータで説明したものと同じです。昇降圧コンバータは、1 $\mu$ H~3.3 $\mu$ Hの範囲のインダクタを使用するように設計されています。ほとんどのアプリケーションには1.5 $\mu$ Hのインダクタを使用します。最大負荷電流の少なくとも2倍のDC電流定格を備えたインダクタを選択し、通常動作時にインダクタが飽和しないようにしてください。出力短絡の可能性がある場合には、昇降圧コンバータに対して規定された最大ピーク電流を処理する定格のインダクタを使用します。LTC3589の昇降圧レギュレータとの使用に適したいくつかのインダクタを表10に示します。

表10. 昇降圧コマンド・レジスタの設定

コマンド・レジスタ [ビット]	値	設定
SCR1[6]	0* 1	連続モード Burst Mode動作
OVEN[3]	0* 1	ディスエーブル イネーブル
SCR2[3] LTC3589/LTC3589-1	0* 1	「出力<300mV」となるまで待ってからイネーブル 直ちにイネーブル
SCR2[3] LTC3589-2	0* 1	直ちにイネーブル 「出力<300mV」となるまで待ってからイネーブル

\* デフォルトのパワーオン値を示します。

表11. 昇降圧スイッチングレギュレータ用のインダクタ

製造元	製品番号	値 ( $\mu$ H)	DCR ( $\Omega$ )	最大DC電流 (A)	サイズ (mm) W×L×H
Coilcraft	XFL4020-152ME	1.5	0.014	4.10	4.0 × 4.0 × 2.1
	XFL4020-222ME	2.2	0.021	3.10	4.0 × 4.0 × 2.1
	XFL4020-332ME	3.3	0.035	2.70	4.0 × 4.0 × 2.1
	LPS6225-332ML	3.3	0.055	3.50	6.0 × 6.0 × 2.0
	LPS6225-472ML	4.7	0.065	3.00	6.0 × 6.0 × 2.0
Cooper	SD14-1R5-R	1.5	0.039	2.91	5.2 × 5.2 × 1.45
	SD14-2R0-R	2.0	0.045	2.56	5.2 × 5.2 × 1.45
	SD14-2R5-R	2.5	0.060	2.29	5.2 × 5.2 × 1.45
	SD14-3R2-R	3.2	0.066	2.00	5.2 × 5.2 × 1.45
	SD25-3R3-R	3.3	0.038	2.21	4.8 × 4.8 × 2.5
Sumida	CDRH5D16NP-3R3N	3.3	0.045	2.60	5.6 × 5.6 × 1.8
	CDRH5D16NP-4R7N	4.7	0.064	2.05	5.6 × 5.6 × 1.8
TDK	VLF5014ST-2R2N2R3	2.2	0.073	2.3	4.8 × 4.6 × 1.4
	VLCF5020T-2R7N2R2-1	2.7	0.083	2.2	5.0 × 5.0 × 2.0
	VLCF5020T-3R3N2R0-1	3.3	0.096	2	5.0 × 5.0 × 2.0
TOKO	1124BS-1R8N	1.8	0.056	2.70	4.5 × 4.7 × 1.8
	1124BS-3R3N	3.3	0.074	2.10	4.5 × 4.7 × 1.8
Tokin	H-DI-0520-3R3	3.3	0.062	2.00	5.3 × 5.3 × 2.0
	H-DI-0630-3R8	3.8	0.040	2.00	6.3 × 6.3 × 3.0
Würth	744052002	2.5	0.030	2.4	5.8 × 5.8 × 1.8
	7440420027	2.7	0.047	2.2	4.8 × 4.8 × 1.8
	744053003	3.0	0.024	2.8	5.8 × 5.8 × 2.8
	7440530047	4.7	0.030	2.4	5.8 × 5.8 × 2.8

## 動作

### コンデンサの選択

昇降圧スイッチング・レギュレータの出力と入力電源には、低ESRのセラミック・コンデンサを使用する必要があります。X5RやX7Rのセラミック・コンデンサは他のセラミック・コンデンサのタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RやX7Rのみを使用します。昇降圧スイッチング・レギュレータの出力には22μFのコンデンサで十分です。過渡応答と安定性を良くするには、出力コンデンサが動作温度とバイアス電圧の全範囲にわたって少なくとも10μFの容量を維持する必要があります。PV<sub>IN4</sub>ピンのできるだけ近くに、少なくとも4.7μFのデカップリング・コンデンサを配置してください。推奨セラミック・コンデンサの製造元を表12に示します。

表12. セラミック・コンデンサの製造元

AVX	www.avxcorp.com
Murata	www.murata.com
Taiyo Yuden	www.t-yuden.com
Vishay Siliconix	www.vishay.com
TDK	www.tdk.com

### スルーイングDACリファレンスの動作

#### DACリファレンスの制御

LTC3589の3個の降圧スイッチング・レギュレータとリニア・レギュレータLDO2は、プログラム可能なDACリファレンス入力を備えています。それぞれのDACは、0.3625Vから0.75Vまで12.5mVステップでプログラム可能です。

$$V_{OUT} = \left(1 + \frac{R1}{R2}\right) \cdot (0.3625 + B \times DTVx \cdot 0.0125)(V)$$

DACリファレンスは、4つあるスルーレートから1つを選び、2つの電圧間を個別にスルーするようにコマンドで設定することができます。スルーイングDAC動作の制御に使用するコマンド・レジスタの概要を表13に示します。

表13. スルーイングDACコマンド・レジスタ制御の概要

コマンド・レジスタ[ビット]	機能
VCCR[0], VCCR[2], VCCR[4], VCCR[6]	電圧変更制御レジスタ スルー開始 VCCR[1], VCCR[3], VCCR[5], VCCR[7]で選択された電圧へのスルーを開始するにはそれぞれのレジスタに1を書き込む。 スルー動作の終了時にビットは0にリセットされる。
VCCR[1], VCCR[3], VCCR[5], VCCR[7]	電圧変更制御レジスタ 動的目標電圧選択 レジスタB1DTV1[4-0], B2DTV1[4-0], B3DTV1[4-0], L2DTV1[4-0]に格納された電圧V1を選択するには0を書き込む。 レジスタB1DTV2[4-0], B2DTV2[4-0], B3DTV2[4-0], L2DTV2[4-0]の電圧V2を選択するには1を書き込む。
B1DTV1[4-0], B2DTV1[4-0], B3DTV1[4-0], L2DTV1[4-0]	動的目標電圧1 各DACからのV1出力に対応する5ビット
B1DTV1[5], B2DTV1[5], B3DTV1[5], L2DTV1[5]	PGOODマスク スルー時に通常のPGOOD動作を継続するときは1を書き込む。 スルー時にPGOODを強制的に“L”にするには0を書き込む。
B1DTV2[4-0], B2DTV2[4-0], B3DTV2[4-0], L2DTV2[4-0]	動的目標電圧2 各DACからのV2出力に対応する5ビット
VRRCR[1-0], VRRCR[3-2], VRRCR[5-4], VRRCR[7-6]	電圧ランプ・レート制御 降圧スイッチング・レギュレータとLDO2のDAC出力のスルーレートを設定する2ビット

#### DAC出力の設定とスルーイング

動的目標電圧コマンド・レジスタB1DTV1、B2DTV1、B3DTV1、およびL2DTV1の5ビット・ワードは、リファレンス電圧V1を設定します。コマンド・レジスタB1DTV2、B2DTV2、B3DTV2、およびL2DTV2の5ビット・ワードは、リファレンス電圧V2を設定します。出力の抵抗分割器ネットワークとレギュレータの帰還ピンは、その出力電圧を設定します。

## 動作

電圧変更制御レジスタVCCRの奇数ビットに0または1を書き込むと、それぞれDAC出力電圧V1またはV2が選択されます。DACのスルーは、レジスタVCCRの偶数ビットに1を書き込むことによって開始されます。DAC出力は、レジスタVCCRの奇数ビットによる選択に応じて、電圧V1またはV2のどちらかにスルーします。I<sup>2</sup>CのSTOP条件が検出されるとスルーが開始されます。スルー動作終了時には、コマンド・レジスタVCCRの開始ビットがクリアされます。

各レギュレータのスルーレートは、ランプ・レート制御レジスタVRRRCRによって設定されます。各DACは独自の出力電圧レジスタを持ち、電圧レジスタの選択や、スルーレート制御および起動制御を個別に行うことができます。DAC出力を変更するためにレギュレータをイネーブルする必要はありません。

DACの制御された出力レールを低消費電力のスタンバイ状態に設定するには、VSTBピンを使用します。VSTBを“H”にすると、4つのDACリファレンスすべてが直ちにV2にスルーします。VSTBを使用してレールをスタンバイ電圧に設定する場合、通常のレール電圧にはV1を、スタンバイ・レール電圧にはV2を選択します。すべてのDAC出力を直ちにV2にスルーするには、VSTBを“H”にします。VSTBを“L”にすると、DAC出力はV1にスルーします。

すべての動的目標電圧レジスタのデフォルトのパワーアップ値は11001で、これは0.675VのDAC出力電圧に相当します。DTVレジスタは、動的スルーイングのために、パワーアップ・シーケンス開始前または任意の時点で設定し直すことができます。

降圧スイッチング・レギュレータの出力がスルーダウンするときは、レギュレータが電流をシンクできるように、そのモードが自動的に強制連続モードに切り替わります。LDO2がスルーダウンするときは、その出力に2.5kのプルダウンが接続されます。

降圧スイッチング・レギュレータ1を1.2Vと1Vの間で70μsかけてスルーできるようにするためのコマンド・レジスタと帰還抵抗分割器の設定を表14に示します。電圧ランプ・レート制御レジスタ・ビットVRRRCR[1:0]を01に設定すると、DAC出力で1.75mV/μsのランプ・レートが選択されます。レギュレータ出力におけるスルーレートは、帰還抵抗分割器の利得の関数です。この例では、スルーレートは $1.75 \cdot (1 + 301/499) = 2.8\text{mV}/\mu\text{s}$ に等しくなります。したがって、200mVのスルーには70μsがかかります。1.2Vから1Vへの変化を開始するには、電圧変更制御

レジスタのビットVCCR[1:0]に11を書き込みます。VCCR[1]は目標電圧レジスタB1DTV2を選択してレギュレータのリファレンス入力を0.625Vに設定します。VCCR[0]を1に設定すると、新しい電圧への動的スルーが開始されます。1.2Vにスルーバックするには、コマンド・レジスタ・ビットVCCR[1:0]に01を書き込みます。

表14. 降圧スイッチング・レギュレータ1の動的スルーイングの例

コマンド・レジスタ	V <sub>OUT</sub> = 1.2V	V <sub>OUT</sub> = 1V	
VRRRCR[1:0]	01	01	動的スルーレート
VCCR[1]	0	1	DTVを選択
B1DTV1[4:0]	11111	11111	図3に示す抵抗分割器 R1 = 301kΩ R2 = 499kΩ
B1DTV2[4:0]	10101	10101	

## プッシュボタンの動作

### 状態イベント図

LTC3589のプッシュボタンの状態図を図5に示します。LTC3589のV<sub>IN</sub>ピンに電源が最初に印加されると、内部のパワーオン・リセット回路によってプッシュボタンがパワーダウン (PDN) 状態になり、1秒のタイマがスタートします。1秒が経過して常時オンのLDO1がパワーグッド状態を示すまで、LTC3589の状態ピンRSTOは“L”です。1秒が経過すると、プッシュボタン回路はパワーオフ (POFF) スタンバイ状態に移行します。LTC3589-1/LTC3589-2は電源が投入されると、1秒間の遅延なしで直接POFF状態になります。LDO1がパワーグッド状態を示すと、状態ピンRSTOは“H”になります。プッシュボタンは、 $\overline{\text{ON}}$ が少なくとも400msの間“L”に維持されるか (PB400ms) PWR\_ONがPWR\_ONピンによってアクティブにされるまでLTC3589はPOFF状態のまま、その後パワーアップ状態 (PUP) になります。コントローラがPUP状態になると、

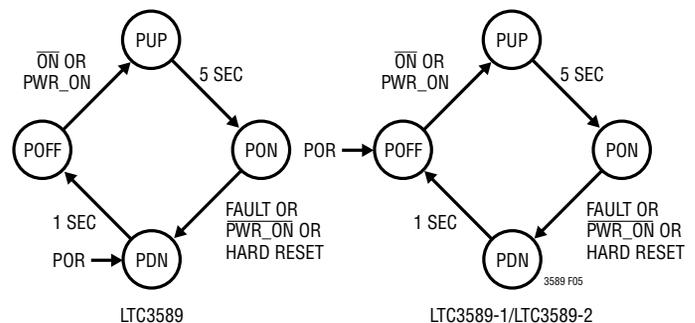


図5. プッシュボタン・コントローラの状態図

## 動作

オープンドレインのWAKEピンが“H”になります。WAKEピンは、通常、起動シーケンスの最初のレギュレータをイネーブルするために使われます。プッシュボタンの状態は、パワーオン(PON)状態に移行するまで5秒間PUPのままになります。PUPを離れる前に、アプリケーションによってPWR\_ONピンを“H”にし、システム・レールが正しい状態にあることを示す必要があります。5秒が経過した時点でPWR\_ONがアクティブになっていない場合、プッシュボタン・コントローラはPONを飛ばして直接パワーダウン(PDN)状態に移行し、WAKEピンを“L”にします。プッシュボタンは、次の3つのイベントによってPON状態を離れます。すなわち、1)PWR\_ONピンを“L”にする、2) $\overline{\text{ON}}$ ピンを5秒間“L”に維持することにより強制的にハードリセットを行う、3)フォールト状態が検出される、の3イベントです。フォールト状態は、 $V_{\text{IN}}$ の低下、デバイスの過温度、またはレギュレータ出力の1つが長時間低電圧状態になる、のいずれかです。PDN状態にあるときは、すべてのレギュレータのイネーブル、 $\overline{\text{ON}}$ 入力、およびPWR\_ON信号が1秒間禁止されます。PDN状態で1秒間経過すると、プッシュボタン・コントローラはPOFFに戻ります。

### PBSTATの動作

PBSTATは、最初にプッシュボタンを押して( $\overline{\text{ON}}$ が“L”)から50ms後に“L”になり、少なくとも50msの間“L”の状態を保ちます。PBSTATは、50msの最小オン時間が経過する前に $\overline{\text{ON}}$ が“H”にならない限り、 $\overline{\text{ON}}$ が“H”になるのと同時に“H”になります。

### プッシュボタンを使用したパワーアップ

POFF状態のときは、常時オンLDO1とレギュレータがキープアライブ制御ビットによってイネーブルされている場合を除き、LTC3589は完全なシャットダウン状態になります。WAKEピンをイネーブル・ピンに接続した状態でパワーアップ・シーケンスを開始するには、プッシュボタンを使って400msの間 $\overline{\text{ON}}$ ピンをグランドに引き下げます。パワーオン状態を維持するようにLTC3589に信号を送るには、PWR\_ONを“H”にします。

### プッシュボタンを使用したパワーダウン

プッシュボタンによるパワーダウン操作は、システムのマイクロプロセッサでPBSTATピンをモニタすることによって行います。PON状態になったとき、プッシュボタン・イベントに対してどのような動作をするかはシステム・コントローラが決定します。50msのデバウンス時間にわたって $\overline{\text{ON}}$ ピンが“L”に保た

れると、PBSTATピンは“L”になります。システム・コントローラは、プッシュボタンが押されたかどうかを判断するために、PBSTATピンをモニタする必要があります。さらに、パワーダウンが必要だとコントローラが判断した場合、コントローラはPWR\_ONピンを“L”にする必要があります。

### PWR\_ONピンを使用したパワーアップとパワーダウン

もう1つのパワーアップ方法は、PWR\_ONピンを“H”状態にすることです。PWR\_ON信号から50ms遅れてWAKEピンが“H”になり、レギュレータのイネーブル・ピンをドライブします。PWR\_ONが5秒間“H”を維持すると、シーケンス・コントローラがPON状態になります。パワーダウンするには、PWR\_ONピンを“L”にします。50ms後にWAKEピンが“L”になり、イネーブルされているすべてのレギュレータがディスエーブルされてOVENコマンド・レジスタが0x00にリセットされます。

### プッシュボタンを使用したハードリセット

$\overline{\text{ON}}$ ピンを5秒間“L”にするとハードリセットが開始されます。5秒経過時点でWAKEが“L”になり、I<sup>2</sup>Cコマンド・レジスタがPOR状態にリセットされ、イネーブル・ピンの状態が無視されて、1秒間のパワーダウン・タイマがスタートします。パワーダウン時間中、レギュレータの出力を放電できるようにイネーブル・ピンの状態は引き続き無視されます。パワーダウン時間中 $\overline{\text{RSTO}}$ ピンは“L”になり、プッシュボタン・ハードリセットが開始されたことを示します。1秒間のパワーダウン時間の終了時にPWR\_ONピンが“L”になっている場合、LTC3589はスタンバイ・モードのままになります。1秒経過時にPWR\_ONが“H”でフォールト状態が存在しない場合、LTC3589は図8と同じ要領でパワーアップします。

### フォールト状態によるハードリセット

$V_{\text{IN}}$ の電圧低下、長時間にわたる出力レールの低電圧状態、または過熱状態によってハードリセットが行われると、LTC3589はハード・シャットダウンを開始します。フォールト状態が発生するとWAKEが“L”になり、I<sup>2</sup>Cコマンド・レジスタがPOR状態にリセットされ、イネーブル・ピン入力が無視されて、1秒間のパワーダウン・タイマがスタートします。パワーダウン時間中、レギュレータの出力を放電できるようにイネーブル・ピンの状態は引き続き無視されます。パワーダウン時間の終了時にPWR\_ONピンが“L”になっている場合、LTC3589は、常時オンLDOだけが動作した状態でスタンバイ・モードを維持

## 動作

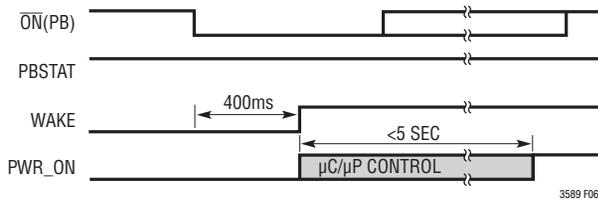


図6. プッシュボタンを使用したパワーアップ

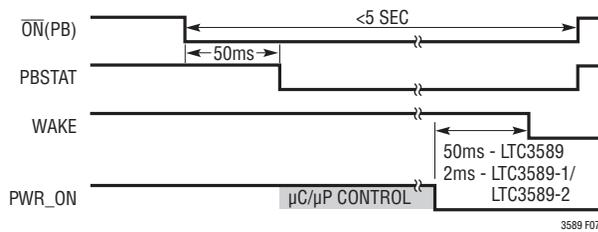


図7. プッシュボタンを使用したパワーダウン

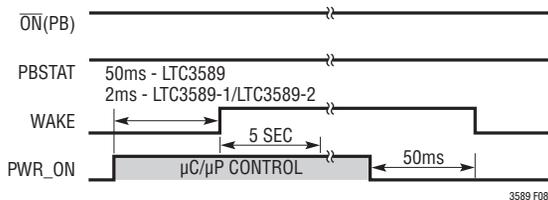


図8. PWR\_ONピンを使用したパワーアップとパワーダウン

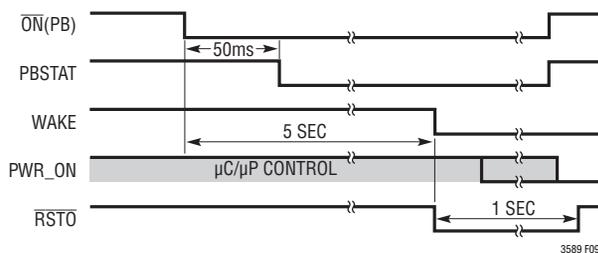


図9. プッシュボタンを使用したハードリセット

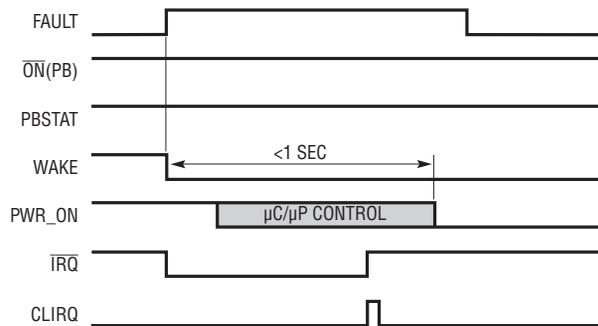


図10. フォールト状態によるハードリセット

します。1秒経過時にPWR\_ONが“H”でフォールト状態が解消されている場合、LTC3589は図8と同じ要領でパワーアップします。フォールト状態によるシャットダウンでは、 $\overline{IRQ}$ も状態レジスタもクリアされません。

## イネーブルとパワーオンのシーケンス制御

### イネーブル入力ピンの動作

レギュレータのイネーブル入力ピンを使用すれば、出力レールと次のレギュレータのイネーブル・ピンのピン・ストラップを望みの順番で容易に行うことができます。レギュレータのイネーブル入力の入力スレッショルドは通常0.8V(標準)です。いずれかのイネーブルが“H”になると、残りのイネーブルの入力スレッショルドは、より精確な500mV(標準)スレッショルドに切り替わります。

標準的なピン・ストラップによる起動シーケンス制御のアプリケーション回路を図11に示します。 $\overline{ON}$ を400msの間“L”に保つと、EN1とEN3に接続したWAKEピンが“H”になって、降圧スイッチング・レギュレータ1と3がイネーブルします。レギュレータ1の出力は、降圧スイッチング・レギュレータ2と昇降圧スイッチング・レギュレータ4をイネーブルするEN2とEN4に接続されます。降圧スイッチング・レギュレータ2の出力はEN\_LDO2とEN\_LDO34に接続され、LDO2、LDO3、およびLDO4をイネーブルします。マイクロプロセッサまたはマイクロコントローラは、WAKEが“H”になってから5秒以内にPWR\_ONを“H”にして、レールが良好な状態にあることをLTC3589に知らせてパワーオン状態を継続する必要があります。

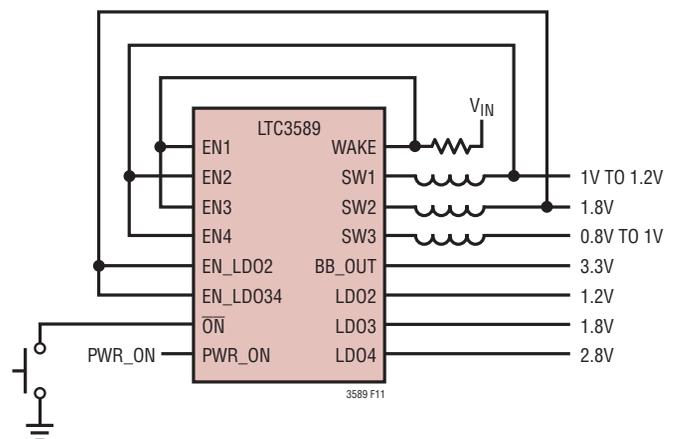


図11. ピン・ストラップによる起動シーケンス制御のアプリケーション回路

## 動作

図11に示すアプリケーションの起動タイミングを図12に示します。イネーブル・ピンと各レギュレータへの内部イネーブル信号の間には200µs(標準)の遅延があります。

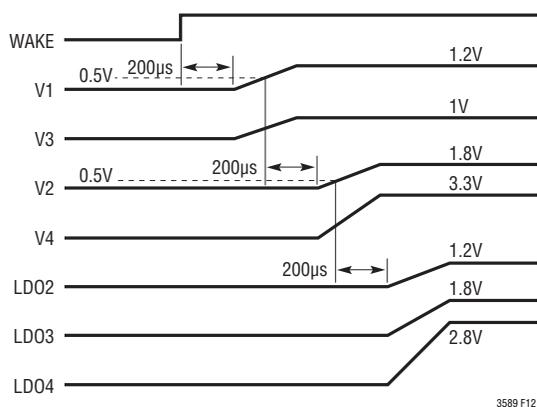


図12. ピン・ストラップによるシーケンス制御のタイミング

起動のシーケンス制御を確実にを行うため、LTC3589は、出力が300mV以下まで放電するまでレギュレータの内部イネーブルを防ぐように設計されています。I<sup>2</sup>Cシステム制御レジスタ2(SCR2)により、LTC3589がイネーブルを待つか直ちにイネーブルするかが制御されます。LTC3589とLTC3589-1のPORデフォルト設定では、出力が300mV以下になるのを待ってからイネーブルします。LTC3589とLTC3589-1のレギュレータの出力放電抵抗はSCR2の設定値に接続されます。

レギュレータの出力を300mVより高い電圧に逆ドライブする可能性があるシステムで使用する場合、LTC3589-2のPORデフォルト設定では、出力電圧に関係なく常にレギュレータをイネーブルし、レギュレータがイネーブルされていないときは常に放電抵抗を作動します。

### キープアライブ動作

システムがスタンバイ状態にあるときに電源レールをアクティブにしておく必要があるシステムでは、PWR\_ONおよびWAKEの状態に関わらず、LTC3589の3個の降圧スイッチング・レギュレータのいずれか、またはLDO2を起動状態にしておくことができます。レギュレータの動的目標電圧レジスタのキープアラ

イブ・ビットに1を書き込めば、LTC3589がスタンバイ(POFF)モードのときもレギュレータはオン状態のままになります。キープアライブ・ビットがセットされたレギュレータは、同じビットに“L”を書き込んでリセットする、プッシュボタン・ハードリセットによってLTC3589をリセットする、またはフォールト状態(UVLO、PGOOD、タイムアウト、またはサーマル・シャットダウン)が発生する、のいずれかの状態になるまでイネーブルされたままになります。PWR\_ONとWAKEが“L”になると、キープアライブ・レギュレータのIRQSTATレジスタとPGSTATレジスタ、およびIRQピンとPGOODピンによってPGOODおよびフォールト状態が通知されます。

### ソフトウェア制御モード

パワーアップ・シーケンスが完了すれば、パワーモード要件に従い、システムによって各レギュレータを個別にイネーブル/ディスエーブルすることができます。出力電圧イネーブル・コマンド・レジスタ・ビットOVEN[7]を“H”に設定すると各レギュレータをそのイネーブル・ピンから分離できるので、OVENコマンド・レジスタだけで制御することができます。ソフトウェア制御モードにするには、コマンド・ビットOVEN[7]を“H”に設定してOVEN[6:0]の希望のイネーブル・ビットを“H”にします。OVEN[6:0]でイネーブルされたレギュレータは、OVEN[7]が“H”であればイネーブル・ピンの状態に関わらずオンのままになります。レギュレータ・イネーブル・ビットとOVEN[7]のソフトウェア制御ビットは、同じI<sup>2</sup>C起動-停止シーケンスの中で設定することができます。PWR\_ONを使用した通常シャットダウンでは、すべてのレギュレータを確実にオフするために、OVENレジスタの8ビットすべてが0x00にリセットされます。

### フォールト検出、シャットダウン、および通知

LTC3589は、V<sub>IN</sub>、出力レール電圧、内部ダイ温度をモニタします。V<sub>IN</sub>が2.9V未満になったときと内部ダイ温度がサーマル・シャットダウン温度に近付いたときは警告状態が示されます。V<sub>IN</sub>が2.6V未満になったとき、いずれかのレギュレータ出力が14msにわたり8%低くなったとき、または内部ダイ温度が高くなったときはフォールト状態になります。警告状態とフォールト状態は、 $\overline{\text{IRQ}}$ ピン、PGOODピン、および $\overline{\text{RTSO}}$ ピンによって通知されます。具体的なフォールト状態は、I<sup>2</sup>Cシリアル・ポート状態レジスタIRQSTATとPGSTATを介して読み取られます。

## 動作

### RSTOピンの機能

RSTO(リセット出力)ピンは、パワーオン・リセット信号として使用するためのオープンドレイン出力です。このピンは最初のパワーアップ時に“L”になり、LDO1がその目標値の8%以内になって最初の1秒間の起動タイマが終了するまでその状態を維持します。通常動作時はRSTOは“H”に維持され、LDO1が25 $\mu$ sを超えて安定化状態から外れるか、プッシュボタン・ハードリセットが開始されると“L”になります。LDO1が安定化状態に戻ると、14ms後にRSTOが“H”になります。

RSTOピンの初期パワーアップを図13に示します。1秒間の起動時間の終了時にV<sub>IN</sub>が低電圧スレッシュホールドを超えていない場合は、IRQピンが“L”になってIRQSTAT状態レジスタの低電圧ビットがセットされます。

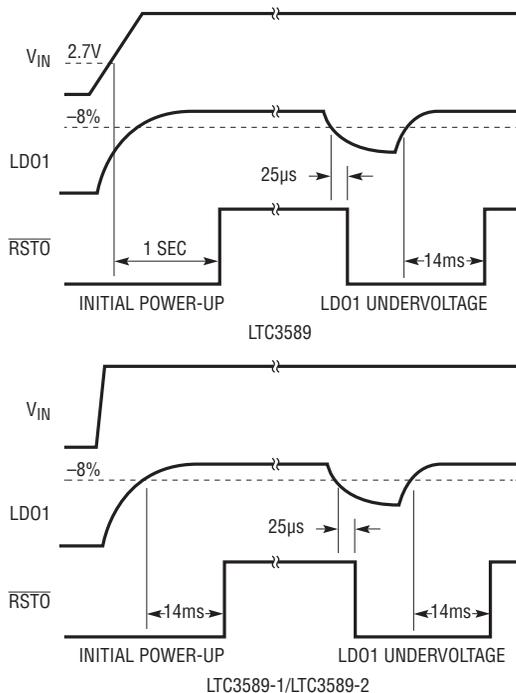


図13. 初期パワーアップとLDO1の低電圧のRSTOのタイミング

### PGOODピンとPGSTAT状態レジスタの機能

LT3589の各レギュレータには内部パワーグッド出力があり、レギュレータの帰還ピンの電圧が入力リファレンス電圧の7% (標準) 以内にあるときは常にアクティブになっています。内部パワーグッド信号のどれかが25 $\mu$ s (標準) を超えて低電圧状

態を示す場合はPGOODピンが“L”になり、PGSTAT状態レジスタの該当ビットがセットされます(表15)。

表15. PGSTAT読み出し専用レジスタ・ビットの定義

PGSTAT [ビット]	値	設定
0	0	LDO1_STBY出力が低い
	1	LDO1_STBY出力がグッド
1	0	降圧スイッチング・レギュレータ1の出力が低い
	1	降圧スイッチング・レギュレータ1の出力がグッド
2	0	降圧スイッチング・レギュレータ2の出力が低い
	1	降圧スイッチング・レギュレータ2の出力がグッド
3	0	降圧スイッチング・レギュレータ3の出力が低い
	1	降圧スイッチング・レギュレータ3の出力がグッド
4	0	昇降圧レギュレータ4の出力が低い
	1	昇降圧レギュレータ4の出力がグッド
5	0	LDO2の出力が低い
	1	LDO2の出力がグッド
6	0	LDO3の出力が低い
	1	LDO3の出力がグッド
7	0	LDO4の出力が低い
	1	LDO4の出力がグッド

PGOODピンとPGSTAT状態レジスタのタイミングを図14に示します。イネーブルされているレギュレータがないときは、PGOODピンは“L”、PGSTATのビットも“L”になっています。PGOODとPGSTATビットは、最後にイネーブルされたレギュレータがその目標電圧の7%以内になってから250 $\mu$ s後に“H”になります。

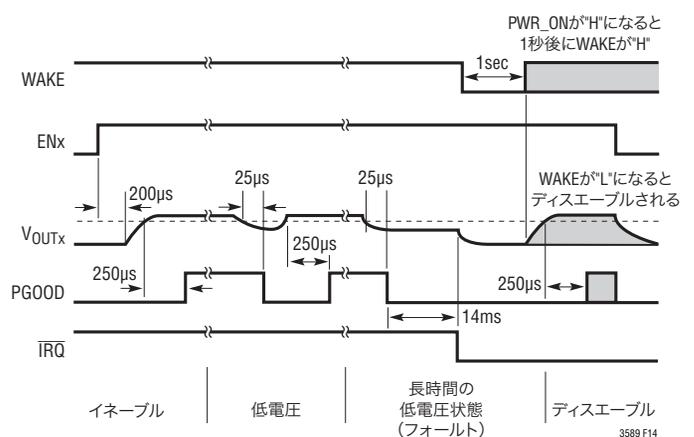


図14. PGOODピンとPGSTAT状態レジスタのタイミング

## 動作

イネーブルされたレギュレータの出力が7%以上低下した状態が25 $\mu$ sを超えると、PGOODが“L”になってPGSTATレジスタの該当する状態ビットが0に設定されます。PGOODピンとPGSTAT状態ビットは、低電圧状態が終了してからさらに250 $\mu$ sの間“L”の状態を維持します。

低出力レール状態が続いてPGOODピンが“L”の状態が14msを超えるとPGOODタイムアウト・フォールト状態となり、I<sup>2</sup>Cレジスタ・ビットSCR2[7]がマスクされていない場合はハードリセットがトリガされます。SCR2[7]が“H”の場合、PGOODは通常の動作をします。

動的電圧スルーの間は、各レギュレータの動的目標電圧レジスタのビット5が“H”に設定されていない限り、PGOODは“L”になります。状態レジスタPGSTATは動的電圧スルーの影響を受けません。

### 低電圧の検出

LTC3589の低電圧(UV)検出回路は、V<sub>IN</sub>が2.7Vに達するまでレギュレータ動作をロックアウトしてフォールト状態を出力します。V<sub>IN</sub>が2.7Vを超えると、LTC3589はV<sub>IN</sub>が2.55V(標準)に低下するまで通常動作をします。V<sub>IN</sub>が2.55Vを下回るとフォールト状態となり、ハード・シャットダウン・リセットが開始されます。低電圧警告レベルと低電圧フォールト検出レベルを図15に示します。

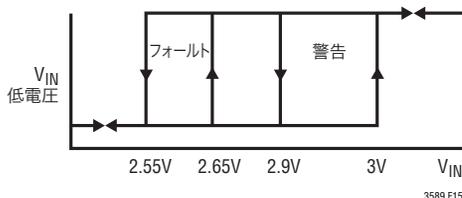


図15. UV検出ハードリセットと警告のレベル

低電圧警告状態になると、レジスタ・ビットIRQSTAT[4]がセットされて $\overline{IRQ}$ ピンが“L”になります。

すべてのレギュレータがオフすると、待機消費電流をできるだけ少なくするためにUVLOおよび熱センサ回路がディスエーブルされます。

### サーマル・シャットダウン・フォールトと警告

V<sub>IN</sub>低電圧検出回路と同様に、過温度検出回路は警告レベルとフォールト・レベルをチェックします。過温度フォールトが発生すると、フォールトによるシャットダウンが開始されます。過温度警告状態になると、レジスタ・ビットIRQSTAT[6]がセットされて $\overline{IRQ}$ ピンが“L”になります。

### IRQピンとIRQSTAT状態レジスタの機能

$\overline{IRQ}$ ピンとIRQSTAT状態レジスタは、PGOODタイムアウト・フォールト、V<sub>IN</sub>低電圧警告とV<sub>IN</sub>低電圧フォールト、過温度警告と過温度フォールトを通知します。IRQSTATの読み出し専用レジスタ・ビットの意味を表16に示します。

表16. IRQSTAT読み出し専用レジスタ・ビットの定義

IRQSTAT [ビット]	値	設定
3	1	PGOODタイムアウト・フォールト (PGOOD “L” > 14ms)
4	1	V <sub>IN</sub> 低電圧警告 (V <sub>IN</sub> < 2.9V)
5	1	V <sub>IN</sub> 低電圧フォールト (V <sub>IN</sub> < 2.6V)
6	1	熱制限警告 (T <sub>J</sub> > 130°C)
7	1	熱制限フォールト (T <sub>J</sub> > 150°C)

警告 (V<sub>IN</sub> < 2.9Vまたは過温度による警告) イベントに続く $\overline{IRQ}$ とIRQSTAT状態レジスタのタイミングを図16に示します。警告状態になると、 $\overline{IRQ}$ が“L”にラッチされてビットIRQSTAT[4]またはIRQSTAT[6]がセットされます。I<sup>2</sup>CによるCLRIRQコマンドによって警告状態が解消されるまで $\overline{IRQ}$ は“L”のまま、IRQSTAT状態ビットもアクティブのままになります。

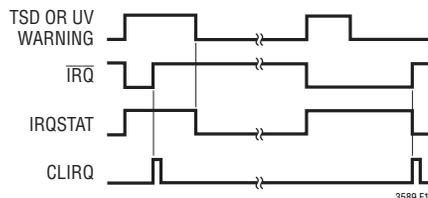


図16.  $\overline{IRQ}$ とIRQSTAT状態レジスタの警告タイミング

## 動作

フォールトによるハード・シャットダウン・イベントに続く $\overline{\text{IRQ}}$ ピンとIRQSTAT状態レジスタのタイミングを図17に示します。フォールト状態になると $\overline{\text{IRQ}}$ が“L”にラッチされて、ビットIRQSTAT[3]、IRQSTAT[5]、またはIRQSTAT[7]がセットされます。 $\overline{\text{IRQ}}$ はCLIRQコマンドが出されるまで“L”のままです。CLIRQ命令が出されると、IRQSTAT状態ビットは、1秒間のイネーブル禁止時間、またはフォールト状態が続いている時間のどちらか長い方の時間、セットされた状態を維持します。

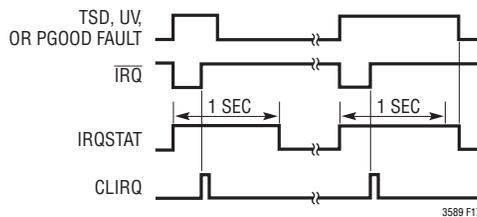


図17.  $\overline{\text{IRQ}}$ とIRQSTAT状態レジスタのフォールト・タイミング

## フォールトによるシャットダウン

3つのフォールト状態のどれかが発生すると、ハードリセット・シャットダウンが開始されて以下のイベントがトリガされます。1) 状態レジスタIRQSTAT内のそのフォールトに対応するビットがセットされる、2)  $\overline{\text{IRQ}}$ ピンとWAKEピンが“L”になる、3) イネーブル・ピン入力が無視されてレギュレータがディスエーブルされる、4) 出力電圧イネーブル用OVENコマンド・レジスタ内のすべてのイネーブル・ビットとソフトウェア制御モード・ビットがクリアされる、5) プッシュボタン・コントローラが1秒間PDN状態になってからPOFF状態になる。レギュレータ出力が放電できるだけの十分な時間を確保するために、フォールト状態が解消され、かつ1秒間のタイムアウト時間が経過するまで、レギュレータを再度イネーブルすることはできません。1秒間のタイムアウト時間が経過し、かつフォールト状態が解消され、さらにPWR\_ONが“H”になっていれば、WAKEが“H”になり、LTC3589は“H”になっているすべてのイネーブル・ピンに応答します。

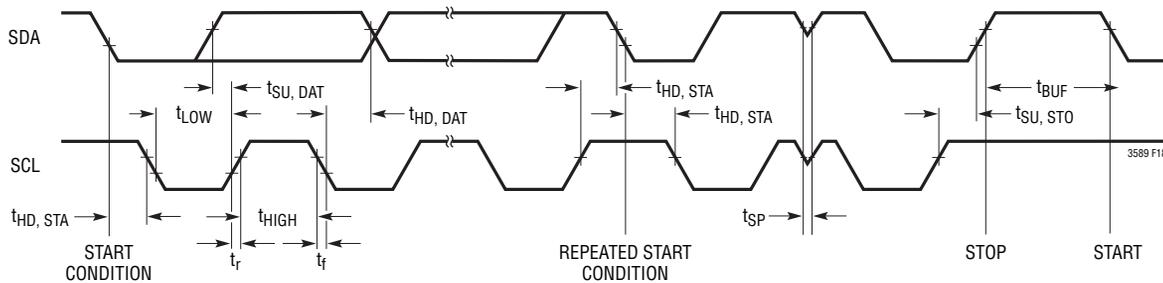


図18. LTC3589のI<sup>2</sup>Cタイミング

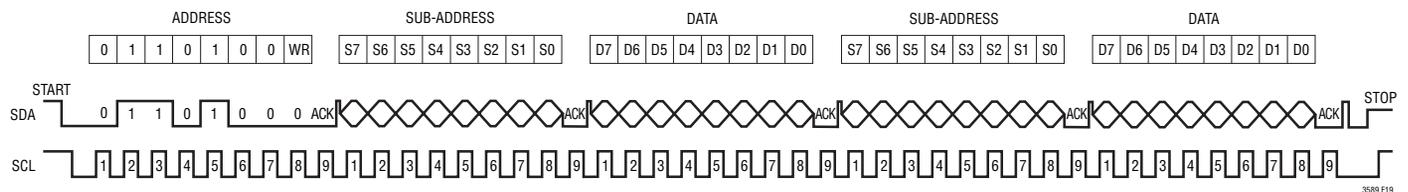


図19. LTC3589のI<sup>2</sup>Cシリアル・ポートの複数書き込みパターン

## 動作

### I<sup>2</sup>C動作

#### I<sup>2</sup>Cインタフェース

LTC3589は、標準的なI<sup>2</sup>Cの2線インタフェースを使ってバス・マスタと通信します。2つのバス・ラインSDAとSCLは、バスを使用しないときは“H”にしておく必要があります。これらのライン上には、外付けのプルアップ抵抗かLTC1694のSMBusアクセラレータのような電流源が必要です。LTC3589は、スレーブ・レシーバであると同時にスレーブ・トランスミッタでもあります。I<sup>2</sup>C制御信号のSDAとSCLは、DV<sub>DD</sub>電源に合わせて内部でスケールアップされます。DV<sub>DD</sub>は、バスのプルアップ抵抗と同じ電源に接続する必要があります。

I<sup>2</sup>Cポートは、DV<sub>DD</sub>ピンに低電圧ロックアウトを備えています。DV<sub>DD</sub>が約1Vを下回ると、I<sup>2</sup>Cシリアル・ポートがパワーオン状態にリセットされてレジスタがデフォルト値に設定されます。

#### I<sup>2</sup>Cバス速度

I<sup>2</sup>Cポートは最大400kHzの速度で動作します。このポートにはタイミング遅延が組み込まれており、I<sup>2</sup>C準拠のマスタ・デバイスから呼び出されたときに正しく動作するように保証されています。万が一バスの状態が乱された場合にグリッチを抑制するように設計された入力フィルタも備えています。

#### I<sup>2</sup>CのSTART条件とSTOP条件

バス・マスタはSTART条件を送信することによって通信開始を知らせます。START条件はSCLを“H”に保ったままSDAを“H”から“L”に遷移させて発生させます。マスタはスレーブ書き込みアドレスまたはスレーブ読み出しアドレスのどちらかを送信することができます。データがLTC3589に書き込まれると、マスタはSTOP条件を送信することができます。この条件はLTC3589が新しいコマンド・セットに対してアクションをとるように命令します。STOP条件は、SCLを“H”に保ったままSDAを

“L”から“H”に遷移させることにより、マスタによって送信されます。この後は、別のI<sup>2</sup>Cデバイスとの通信のために自由にバスを使えます。

#### I<sup>2</sup>Cのバイト・フォーマット

LTC3589に対して送受信する各バイトは8ビット長で、その後にはアクノリッジ・ビットのための1クロック・サイクルが続く必要があります。データは最上位ビット(MSB)を先頭にしてLTC3589に送ります。

#### I<sup>2</sup>Cのアクノリッジ

アクノリッジ信号はマスタとスレーブの間のハンドシェイクに使われます。LTC3589に書き込みが行われると、LTC3589はその書き込みアドレスとそれに続くレジスタ・アドレス、およびデータ・バイトに対してアクノリッジを返します。LTC3589からの読み出しが行われると、その読み出しアドレスと8ビットの状態バイトに対してアクノリッジを返します。

LTC3589によって生成されるアクノリッジ・パルス(アクティブ“L”)は、情報の最新のバイトが受信されたことをマスタに知らせます。マスタは、アクノリッジ・クロック・サイクルの間にクロック・サイクルを生成してSDAライン(“H”)を解放します。書き込みアクノリッジ・クロック・パルスが“H”の間SDAラインが安定して“L”に保たれるように、LTC3589はこのクロック・パルスの間SDAラインを引き下げます。

#### I<sup>2</sup>Cスレーブ・アドレス

LTC3589は製造時にプログラムされた読み出しアドレスと書き込みアドレスにตอบสนองします。書き込みアドレスは0x68、読み出しアドレスは0x69です。読み出し/書き込みビットと呼ばれるアドレス・バイトの最下位ビットは、LTC3589へのデータ書き込みでは0、データ読み出しでは1にします。

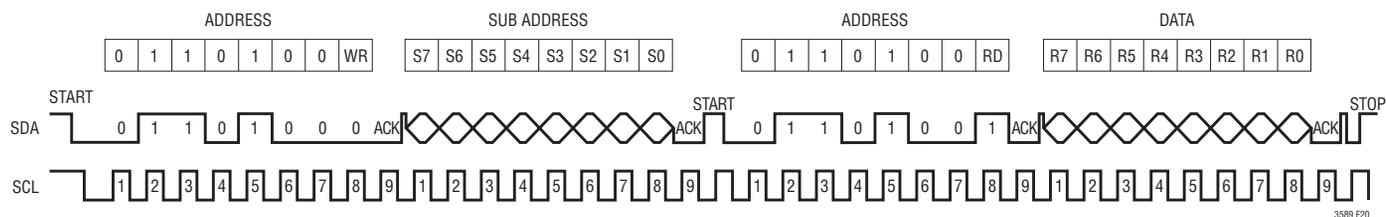


図20. LTC3589のI<sup>2</sup>Cシリアル・ポート読み出しパターン

## 動作

### I<sup>2</sup>Cのサブアドレスによる書き込み

LTC3589には制御入力用のコマンド・レジスタが14個あります。これらへのアクセスは、サブアドレスを使う書き込みシステムを介してI<sup>2</sup>Cポートによって行われます。

LTC3589のそれぞれの書き込みサイクルは、LTC3589の書き込みアドレスで始まる3バイト以上のバイト群で構成されます。第2バイトは書き込み対象となるコマンド・レジスタのサブアドレスです。このサブアドレスは、第3バイトのデータが格納されるレジスタを指すポインタです。第3バイトは、第2バイトで受け取ったサブアドレスに書き込まれるデータです。1つのSTARTシーケンスで複数のレジスタへの書き込みを行うには、サブアドレスとデータ・バイトを交互に繰り返します。

### I<sup>2</sup>Cバスの書き込み動作

マスタはSTART条件とLTC3589の書き込みアドレスを使ってLTC3589との通信を開始します。アドレスがLTC3589のアドレスと一致すると、LTC3589はアクノリッジ・パルスを返します。マスタはこれに対してサブアドレスを送る必要があります。LTC3589はこのサブアドレスに対して再度アクノリッジを返し、データ・バイトについてもこのサイクルが繰り返されます。LTC3589がアクノリッジを返すとデータ・バイトが内部保持ラッチに転送され、引き続きサブアドレスとデータのペアが保持ラッチに書き込まれます。個々のサブアドレスとデータのペアについてLTC3589のアドレスを指定する必要はありません。必要に応じ、マスタはREPEAT-START条件を開始して、I<sup>2</sup>Cバス上の別のデバイスのアドレスを指定することができます。LTC3589は受信した有効なデータを記憶します。I<sup>2</sup>Cバス上の全てのデバイスが呼び出されて有効データが送られ、さらにグローバルSTOPが送られると、LTC3589は、受信したデータを使ってそのコマンド・ラッチを更新します。

### I<sup>2</sup>Cのサブアドレスによる読み出し

LTC3589のI<sup>2</sup>Cインタフェースは、I<sup>2</sup>Cコマンド・レジスタと状態レジスタのランダム・アドレス読み出しをサポートしています。レジスタの読み出しを行う場合は、事前にそのレジスタのサブアドレスが書き込まれている必要があります。START条件にLTC3589の書き込みアドレスと読み出しを行うレジスタのサブアドレスを付加して送ります。このサブアドレスはレジスタを指すポインタとして格納されます。REPEAT-START条件にはLTC3589の読み出しアドレスを付加して送ります。その読み出しアドレスのアクノリッジに続けて、LTC3589は次の8クロック・サイクルで1サイクルごとに1ビットの情報を返します。この読み出し動作にSTOP条件は必要ありません。読み出しサブアドレ

スは、新しいサブアドレスが書き込まれるまで格納されたままになります。

STOP条件を送る前にデータをリードバックすることによって、コマンド・レジスタにデータをコミットする前に内部データ保持ラッチに書き込まれたデータを確認します。

START条件に続いてLTC3589の読み出しアドレスを送り、次いで読み出しアドレスのアクノリッジ後にデータをクロックアウトし、これを繰り返して継続的にレジスタをポーリングします。

### I<sup>2</sup>Cコマンド・レジスタと状態レジスタ

LTC3589のI<sup>2</sup>Cコマンド・レジスタと状態レジスタを表17と表18に示します。システム制御レジスタ(SCR1)はスイッチング・レギュレータの動作モードを設定します。各降圧スイッチング・レギュレータは、パルス・スキップ・モード、Burst Mode動作、または強制連続モードで動作します。昇降圧スイッチング・レギュレータは、強制連続モードまたはBurst Modeで動作させることができます。

出力電圧イネーブル(OVEN)コマンド・レジスタは、各レギュレータのイネーブルを個別に制御します。OVEN[7]のロジック値が“L”に設定されると、OVEN[6-0]の各ビットとそれらのビットに対応するイネーブル・ピンとのOR(論理和)が取られます。OVEN[7]が“H”のときは入力ピンEN1、EN2、EN3、EN4、EN\_LDO2、およびEN\_LDO34は無視され、LTC3589のレギュレータはOVENレジスタのみに応答します。レギュレータがハードワイヤード・パワーアップ・シーケンスで設定されているときは、OVEN[7]をセットすることにより個々のレギュレータをソフトウェアで制御することができます。PWR\_ONピンを“L”にすると、OVENレジスタ内のすべてのビットがPOR状態(0x00)にリセットされます。

システム制御レジスタ2(SCR2)は、レギュレータの起動動作とレギュレータのパワーグッド(PGOOD)ハード・シャットダウン動作を制御します。14msより長い拡張PGOODフォルト状態の間、コマンド・レジスタ・ビットSCR2[7]がLTC3589の動作を制御します。ビットSCR2[7]は、IRQピンまたはIRQSTAT状態レジスタによるPGOOD状態通知を変更しません。SCR2[6-0]のビットは、レギュレータの出力が300mVより高いときにレギュレータがオンするのを待つかどうかを制御します。デフォルトでPORが“L”になると、LTC3589とLTC3589-1のレギュレータは出力が300mV以下まで放電するのを待ちます。LTC3589-2ではデフォルトでPORが“L”になると、レギュレータは任意の出力電圧で起動できます。

3589ff

動作

表17. LTC3589のコマンド・レジスタの表

レジスタ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x07	SCR1		昇降圧レギュレータのモード: 0 = 連続 1 = Burst Mode	降圧スイッチング・レギュレータ3のモード: 0 0 = パルス・スキップ 0 1 = Burst 1 0 = 強制連続		降圧スイッチング・レギュレータ2のモード: 0 0 = パルス・スキップ 0 1 = Burst 1 0 = 強制連続		降圧スイッチング・レギュレータ1のモード: 0 0 = パルス・スキップ 0 1 = Burst 1 0 = 強制連続		0000 0000
0x10	OVEN	ソフトウェア制御モード: 0 = ピンまたはOVENレジスタでイネーブル 1 = OVENレジスタのみでイネーブル/ディスエーブル	EN_LD04	EN_LD03	EN_LD02	EN4	EN3	EN2	EN1	0000 0000
0x12 LTC3589	SCR2	PGOODハード・シャットダウンのマスク: 0 = PGOODタイムアウト・ハード・シャットダウンを許可 1 = PGOODハード・シャットダウンを禁止	LD04の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	LD03の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	LD02の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	昇降圧レギュレータの起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ3の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ2の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ1の起動: 0 = 「出力 < 300mV」となるまで待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	0000 0000
0x12 LTC3589-1	SCR2	PGOODハード・シャットダウンのマスク: 0 = PGOODタイムアウト・ハード・シャットダウンを禁止 1 = PGOODハード・シャットダウンを許可	LD04の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	LD03の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	LD02の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	昇降圧レギュレータの起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ3の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ2の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	降圧スイッチング・レギュレータ1の起動: 0 = 「出力 < 300mV」となるのを待ってからイネーブル 1 = 待機せずに放電抵抗をディスエーブル	0000 0000

動作

表17. LTC3589のコマンド・レジスタの表

レジスタ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x12 LTC3589-2	SCR2	PGOODハード・シャットダウンのマスク: 0 = PGOODタイムアウト・ハード・シャットダウンを禁止 1 = PGOODハード・シャットダウンを許可	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	LD04の起動: 0 = 「出力 <300mV」となるのを待たずにイネーブル 1 = 「出力 <300mV」となるのを待ってからイネーブル	0000 0000
0x20	VCCR	LD02リファレンスの選択: 0 = L2DTV1[4-0] 1 = L2DTV2[4-0]	LD02のスルー開始: 0 = 終了 1 = 開始	降圧スイッチング・レギュレータ3のリファレンス選択: 0 = B3DTV1[4-0] 1 = B3DTV2[4-0]	降圧スイッチング・レギュレータ2のリファレンス選択: 0 = B2DTV1[4-0] 1 = B2DTV2[4-0]	降圧スイッチング・レギュレータ1のリファレンス選択: 0 = B1DTV1[4-0] 1 = B1DTV2[4-0]	0000 0000			
0x21	CLIRQ									
0x23	B1DTV1	降圧スイッチング・レギュレータのスイッチのDV/DT制御: 00 = 1ns 01 = 2ns 10 = 4ns 11 = 8ns	PGOODマスク: 0 = スルー時にPGOODが“L” 1 = スルー時にPGOODが“L”に強制されない	降圧スイッチング・レギュレータ1の帰還リファレンス入力 (V1) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ						0001 1001
0x24	B1DTV2	キープアライブ・モード 0 = 通常のシャットダウン 1 = キープアライブ	位相選択: 0 = クロック位相1 1 = クロック位相2	降圧スイッチング・レギュレータ1のクロックレート 0 = 2.25MHz 1 = 1.12MHz	降圧スイッチング・レギュレータ1の帰還リファレンス入力 (V2) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x25	VRRCR	LD02の動的リファレンスのスルーレート: 00 = 0.88mV/μs 01 = 1.75mV/μs 10 = 3.5mV/μs 11 = 7mV/μs	降圧スイッチング・レギュレータ3の動的リファレンスのスルーレート: 00 = 0.88mV/μs 01 = 1.75mV/μs 10 = 3.5mV/μs 11 = 7mV/μs	降圧スイッチング・レギュレータ2の動的リファレンスのスルーレート: 00 = 0.88mV/μs 01 = 1.75mV/μs 10 = 3.5mV/μs 11 = 7mV/μs	降圧スイッチング・レギュレータ1の動的リファレンスのスルーレート: 00 = 0.88mV/μs 01 = 1.75mV/μs 10 = 3.5mV/μs 11 = 7mV/μs					1111 1111

動作

表17. LTC3589のコマンド・レジスタの表

レジスタ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x26	B2DTV1	未使用		PGOODマスク: 0 = スルー時にPGOODが“L” 1 = スルー時にPGOODが“L”に強制されない	降圧スイッチング・レギュレータ2の帰還リファレンス入力 (V1) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x27	B2DTV2	キープアライブ・モード 0 = 通常シャットダウン 1 = キープアライブ	位相選択: 0 = クロック位相1 1 = クロック位相2	降圧スイッチング・レギュレータ2のクロックレート 0 = 2.25MHz 1 = 1.125MHz	降圧スイッチング・レギュレータ2の帰還リファレンス入力 (V2) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x29	B3DTV1	未使用		PGOODマスク: 0 = スルー時にPGOODが“L” 1 = スルー時にPGOODが“L”に強制されない	降圧スイッチング・レギュレータ3の帰還リファレンス入力 (V1) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x2A	B3DTV2	キープアライブ・モード 0 = 通常のシャットダウン 1 = キープアライブ	位相選択: 0 = クロック位相1 1 = クロック位相2	降圧スイッチング・レギュレータ3のクロックレート 0 = 2.25MHz 1 = 1.125MHz	降圧スイッチング・レギュレータ3の帰還リファレンス入力 (V2) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x32	L2DTV1	キープアライブ・モード 0 = 通常のシャットダウン 1 = キープアライブ	未使用	PGOODマスク: 0 = スルー時にPGOODが“L” 1 = スルー時にPGOODが変更されない	LD02の帰還リファレンス入力 (V1) 00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001

## 動作

表17. LTC3589のコマンド・レジスタの表

レジスタ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	デフォルト
0x33 LTC3589	L2DTV2	LD04の制御モード: 0 = EN_LD034によりLD04をイネーブル 1 = OVEN[6]によりLD04をイネーブル	LD04の出力電圧: 00 = 2.8V 01 = 2.5V 10 = 1.8V 11 = 3.3V		LD02の帰還リファレンス入力 (V2)  00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001
0x33 LTC3589-1 LTC3589-2	L2DTV2	未使用	LD04の出力電圧: 00 = 1.2V 01 = 1.8V 10 = 2.5V 11 = 3.2V		LD02の帰還リファレンス入力 (V2)  00000 = 362.5mV 11001 = 675mV 11111 = 750mV 12.5mVステップ・サイズ					0001 1001

表18. LTC3589の読み出し専用状態レジスタの表

レジスタ	名称	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]
0x02	IRQSTAT	熱制限ハード・シャットダウンが発生	熱制限に近い	低電圧ハード・シャットダウンが発生	低電圧制限に近い	PGOOD タイムアウト・ハード・シャットダウンが発生	未使用	未使用	未使用
0x13	PGSTAT	LD04 の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	LD03 の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	LD02 の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	Buck_Boost の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	降圧スイッチング・レギュレータ3の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	降圧スイッチング・レギュレータ2の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	降圧スイッチング・レギュレータ1の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好	LD01 の状態: 0 = V <sub>OUT</sub> が低い 1 = V <sub>OUT</sub> は良好

## 動作

LDO2と降圧スイッチング・レギュレータ1~3は、それぞれ電圧変更制御レジスタVCCR内に1組の制御ビットを持っています。リファレンス選択ビットは、レギュレータの帰還リファレンスDAC入力への入力として、2つある5ビット・ワードのどちらを使うかを選択します。スルー開始ビットは、リファレンス選択ビットによって選択された電圧へのDACのスルーを開始します。スルーが完了すると、スルー開始ビットは“L”にリセットされます。

CLIRQコマンド・レジスタにアクセスすると、 $\overline{IRQ}$ ピンがクリアされて“H”になります。このピンは、LTC3589がサブアドレスをアクノリッジするとクリアされます。CLIRQコマンド・レジスタに書き込まれたデータは無視されます。

帰還リファレンス用スルーDACへの5ビットの動的目標電圧入力を格納するために使われるコマンド・レジスタは8個あります。すなわち、B1DTV1、B1DTV2、B2DTV1、B2DTV2、B3DTV1、B3DTV2、L2DTV1、およびL2DTV2です。V2で終わる名前のレジスタは、ビット4からビット0までを使ってレギュレータのV2帰還リファレンス電圧を格納します。レギュレータ入力リファレンス電圧は、VCCR内でリファレンス選択ビットを“H”に設定し、VCCRの開始ビットに書き込みを行うことによってV2に設定されます。VSTBピンが“H”になったときも、常にV2電圧が選択されます。V1で終わる名前のレジスタは、ビット4からビット0までを使ってレギュレータのV1帰還電圧リファレンスを格納します。レギュレータの入力リファレンス電圧は、コマンド・レジスタVCCR内でリファレンス選択ビットを“L”に設定することによってV1電圧に設定されます。5ビットの値を変更するかVCCRのリファレンス選択ビットを変更することによって新しい動的目標電圧が設定されたときは、常に、VCCRの開始ビットに書き込みを行って動的電圧スルーを開始する必要があります。B1DTV1、B2DTV1、B3DTV1、およびL2DTV1のビット5が“L”のときは、動的電圧スルー中、PGOODピンが“L”になります。B1DTV1のビット7とビット6は、すべての降圧スイッチング・レギュレータのスイッチのDV/DT速度を設定します。B1DTV2、B2DTV2、B3DTV2のビット5は、降圧スイッチング・レギュレータ1、2、3のスイッチング周波数を選択します。このビットに“L”を書き込むとスイッチング周波数が2.25MHzに設定され、“H”を書き込むとスイッチング周波数は1.125MHzに設定されます。

4個ある帰還リファレンスDACの動的スルーレートは、電圧ランプ・レート・コマンド・レジスタ(VRRCR)のビットを使用して個別に設定されます。ここで示されるスルーレートは、DAC出力がその目標値にスルーアップまたはスルーダウンする際の値です。出力電圧のスルーレートは、レギュレータの出力電圧を設定する抵抗分割器ネットワークの利得によってスケールされます。たとえば、0.75Vの動的目標電圧リファレンスに対して出力電圧が1.2Vに設定されたレギュレータの利得は1.6です。レギュレータ出力を1.2Vから1Vにスルーするには、DAC出力を750mVから625mVへ125mVスルーダウンする必要があります。VRRCRのスルーレート設定が01の場合、レギュレータ出力のスルー時間は71μsです。

## 熱に関する検討事項と基板のレイアウト

### プリント回路基板の電力損失

最適な性能を維持し、あらゆるレギュレータに最大出力電力を供給できるようにするには、LTC3589のパッケージ裏面にある露出グラウンド・パッドを基板のグラウンド・プレーンに半田付けすることが重要です。この露出パッドは、LTC3589にとって唯一のGND接続箇所です。1オンス両面銅基板の2500mm<sup>2</sup>のグラウンド・プレーンに正しく半田付けすると、LTC3589の熱抵抗( $\theta_{JA}$ )は約34°C/Wになります。パッケージ裏面の露出パッドと適切なサイズのグラウンド・プレーン間の熱接触が良くないと、34°C/Wよりはるかに大きな熱抵抗になります。

LTC3589のダイの接合部温度が最大定格制限値を超えないようにして過温度フォールト防ぐために、LTC3589の電力出力はアプリケーションによって管理する必要があります。LTC3589内での合計電力損失は、それぞれのスイッチング・レギュレータやLDOレギュレータの電力損失を総計することによって概算できます。

スイッチング・レギュレータの電力損失は次式で予測できます。

$$P_{D(SWX)} = (V_{OUTX} \cdot I_{OUTX}) \cdot \frac{100 - \text{Eff}}{100}$$

ここで、 $V_{OUTX}$ はプログラムされた出力電圧、 $I_{OUTX}$ は負荷電流、Effは%効率で、実際に測定するか、またはプログラムされた出力電圧に対して効率表で調べることができます。

## 動作

LDOレギュレータによる電力損失は次式で予測できます。

$$P_{D(LDOX)} = (V_{IN(LDOX)} - V_{LDOX}) \cdot I_{LDOX}$$

ここで $V_{LDOX}$ はプログラムされた出力電圧、 $V_{IN(LDOX)}$ はLDOの電源電圧、 $I_{LDOX}$ は出力負荷電流です。スイッチング・レギュレータ出力の1つがLDOの電源電圧として使われている場合は、電力損失の計算時にLDOの電源電流をスイッチング・レギュレータの負荷電流に含めるのを忘れないようにしてください。

表19のパラメータと上に示した式を用いた例では、周囲温度85°Cで最大接合部温度125°Cのアプリケーションが示されています。LDO2、LDO3、およびLDO4は、降圧スイッチング・レギュレータ2と昇降圧スイッチング・レギュレータによって電力が供給されています。これら2つのスイッチング・レギュレータの合計負荷は、アプリケーションの負荷とLDOの負荷の合計です。この例におけるLDOレギュレータの電流は定格値の1/2、スイッチング・レギュレータの電流は定格値の3/4です。

表19.  $T_J$ の計算例

OUTPUT	$V_{IN}$	$V_{OUT}$	APP LOAD	TOTAL LOAD	EFF	POWER DISS
LDO1_VSTB	3.8V	1.2V	10mA	10mA		30mW
LDO2	1.8V	1.2V	100mA	100mA		60mW
LDO3	3.3V	1.8V	100mA	100mA		150mW
LDO4	3.3V	2.5V	100mA	100mA		80mW
$V_{OUT1}$	3.8V	1.2V	1.2A	1.2A	80%	290mW
$V_{OUT2}$	3.8V	1.8V	0.65A	0.75A	90%	140mW
$V_{OUT3}$	3.8V	1.25V	0.75A	0.75A	85%	140mW
$V_{OUT4}$	3.8V	3.3V	0.70A	0.90A	90%	300mW
合計電力						1180mW
周囲温度85°Cにおける内部接合部温度						125°C

## プリント回路基板レイアウト

プリント回路基板をレイアウトするときは、以下のチェックリストに従ってLTC3589が正しく動作するようにします。

1. パッケージの露出パッド(ピン41)は面積が大きいグランド・プレーンに直接接続し、熱インピーダンスと電氣的インピーダンスを最小限に抑えます。
2. スwitchング・レギュレータの入力電源のトレースはできるだけ短くし、それらのデカップリング・コンデンサもできるだけ近くに配置します。コンデンサのGND側は、基板のグランド・プレーンに直接接続します。デカップリング・コンデンサは、内部パワーMOSFETとそのドライバにAC電流を供給します。コンデンサからLTC3589のピンへのインダクタンスを最小限に抑えることが重要です。
3. SW1、SW2、SW3、および昇降圧スイッチ・ピンSW4ABとSW4CDをインダクタに接続するスイッチング電源のトレースは、放射EMIと寄生結合を減らすために、できるだけ短くしてください。帰還ピンなどの敏感なノードは、スイッチング・ノードの大きな電圧振幅から離すか、シールドします。
4. 降圧スイッチング・レギュレータのインダクタと出力コンデンサ間の接続はできるだけ短くします。出力コンデンサのGND側は、基板の放熱用グランド・プレーンに直接接続してください。
5. 昇降圧レギュレータの出力(BB\_OUT)と出力コンデンサ間の接続はできるだけ短くします。出力コンデンサのGND側は、基板の放熱用グランド・プレーンに直接接続してください。

## アプリケーション情報

LTC3589は、Marvell PXA3xxおよびPXA168 Xscaleプロセッサ、新しいi.MX53およびi.MX51を含むFreescale i.MXファミリ、Smart Reflex技術を利用したTI OMAPプロセッサ、その他数多くのARMプロセッサなど、さまざまな先進的な携帯アプリケーション用プロセッサ・ファミリをサポートできるように最適化されています。

### PXA3XX Monahansプロセッサのサポート

PXA3XXプロセッサは、低電力状態からプロセッサの電源レールをパワーアップするために、特定のコマンド・レジスタ・アドレスでPMICと通信するようにハードコードされています。LTC3589のI<sup>2</sup>Cデバイス・アドレスとコマンド・レジスタ・アドレスは、PXA3xxのコマンド・レジスタのサブアドレス要件に従ってマップされています。LTC3589の書き込みアドレスは0x68です。PXA3xxのサポートにとって重要なコマンド・レジスタ・アドレスは、アドレス0x10の出力電圧イネーブル(OVEN)レジスタです。VCC\_APPS/A\_ENはOVENのビット0(降圧スイッチング・レギュレータ1をイネーブル)にマップされ、VCC\_SRAM/S\_ENはOVENのビット2(降圧スイッチング・レギュレータ3をイネーブル)にマップされています。コマンド・レジスタ・アドレス0x20の電圧変更制御レジスタ(VCCR)は、低電圧スタンバイ・モードまたはスリープ・モードから実行モードに移行する際の電圧変更とスルーの命令に必要な、動的電圧選択ビットと開始ビットを制御します。動的目標電圧(xxDTV[1,2])レジスタは、必須コマンド・レジスタ・アドレスにマップされています。表16と表17に示したLTC3589のフル・レジスタ・マップは、Monahansの始業時動作作用にハードコードされたI<sup>2</sup>Cコマンド、電圧変更シーケンス、電源イネーブル、D0復帰状態シーケンスをサポートしています。

LTC3589はMonahansのSYS\_ENおよびPWR\_RNイネーブル・ピンを特に参照しているわけではありませんが、個別のイネーブル入力ピンEN[1-4]とEN\_LDO[2,34]によってこれらの信号をサポートしており、これらのピンは、システムレベルで正しい電源シーケンス制御を行うように必要に応じてSYS\_ENまたはPWR\_ENにハードワイヤ接続する必要があります。

LTC3589のRSTO $\bar{O}$ 信号はMonahansのハードリセット信号nRESETをドライブするために使われ、常時オンのレギュレータの出力LDO1\_STBYの状態と、プッシュボタンによるハードリセット要求に基づいています。RSTO $\bar{O}$ 出力のリリースには必要に応じて少なくとも10msの遅延があり、プッシュボタン・コントローラによってLTC3589がリセットされた場合の遅延は1秒です。

### PXA16X Armadaプロセッサのサポート

LTC3589には、休眠状態の設定と取り消し、および動作再開のためにプロセッサがアクセスできるスピア・レジスタ・ビットが含まれています。

キープアライブ機能を使用すれば、降圧スイッチング・レギュレータは、Armadaプロセッサの休眠シャットダウン状態の間もシステム・メモリを維持することができます。

### i.MX53およびi.MX51プロセッサのサポート

LTC3589は、Freescale Semiconductorの最新のi.MXファミリのプロセッサ用に特に設計されたハードウェア機能を備えています。i.MX53およびi.MX51は、LTC3589のVSTB入力ピンを制御して、実行モードのコア電圧と低レベルのスタンバイ電圧間の遷移を命令します。動作電圧レベルとスタンバイ電圧レベルは、I<sup>2</sup>Cコマンド・レジスタxxBTV1とxxBTV2によって初期設定されます。VSTBピンが”H”にアサートされると、動的に制御される4つの出力電源レールはすべてxxBTV2セットポイントにスルーされます。xxBTV1とxxBTV2が同じ値に設定されると、スルーイングは行われません。これにより、1つのVSTBピンで4個のDAC制御レジスタのあらゆる組み合わせを制御して、2つの設定出力電圧間をスルーさせることが可能です。VSTBのアサートが解除されて値がゼロになると、レギュレータはxxBTV1のセットポイントまでスルーバックします。

## アプリケーション情報

i.MX31などの初期のi.MXファミリ・プロセッサは2つのVSTBピンを備えており、低電圧スタンバイ・モード、公称電圧実行モード、および高電圧オーバードライブ・モードでのレギュレータ出力制御に使用しています。LTC3589は、VSTB入力ピンを使用して動作電圧とスタンバイ電圧を選択したり、最小のソフトウェア・オーバーヘッドでI<sup>2</sup>Cコマンド・レジスタ内にオーバードライブ電圧を設定したりすることで、これらのプロセッサとともに使用することができます。

すべてのxxBTVxレジスタ内のデフォルトDACリファレンス値は0x19です。これは、i.MXプロセッサやオーバードライブ電圧を必要とする他のプロセッサに対応しています。この値は、オーバードライブや公称動作電圧を上回る電源マーージングのために0x1Fまで増やすことができます。I<sup>2</sup>Cコマンド・レジスタxxBTVx内に設定された2つの電圧出力は、VSTBピンによって選択できます。すべての電圧レベルの設定と変更は、I<sup>2</sup>Cシリアル・ポートを使って完全に制御可能です。

### リファレンス設計およびドライバ

リファレンス設計、回路図、およびソフトウェア・ドライバは、LTC3589を使用するFreescale i.MX53システムの開発のサポートに利用可能です。詳細については、弊社または弊社代理店にお問い合わせください。

### OMAP3およびDaVinciプロセッサのサポート

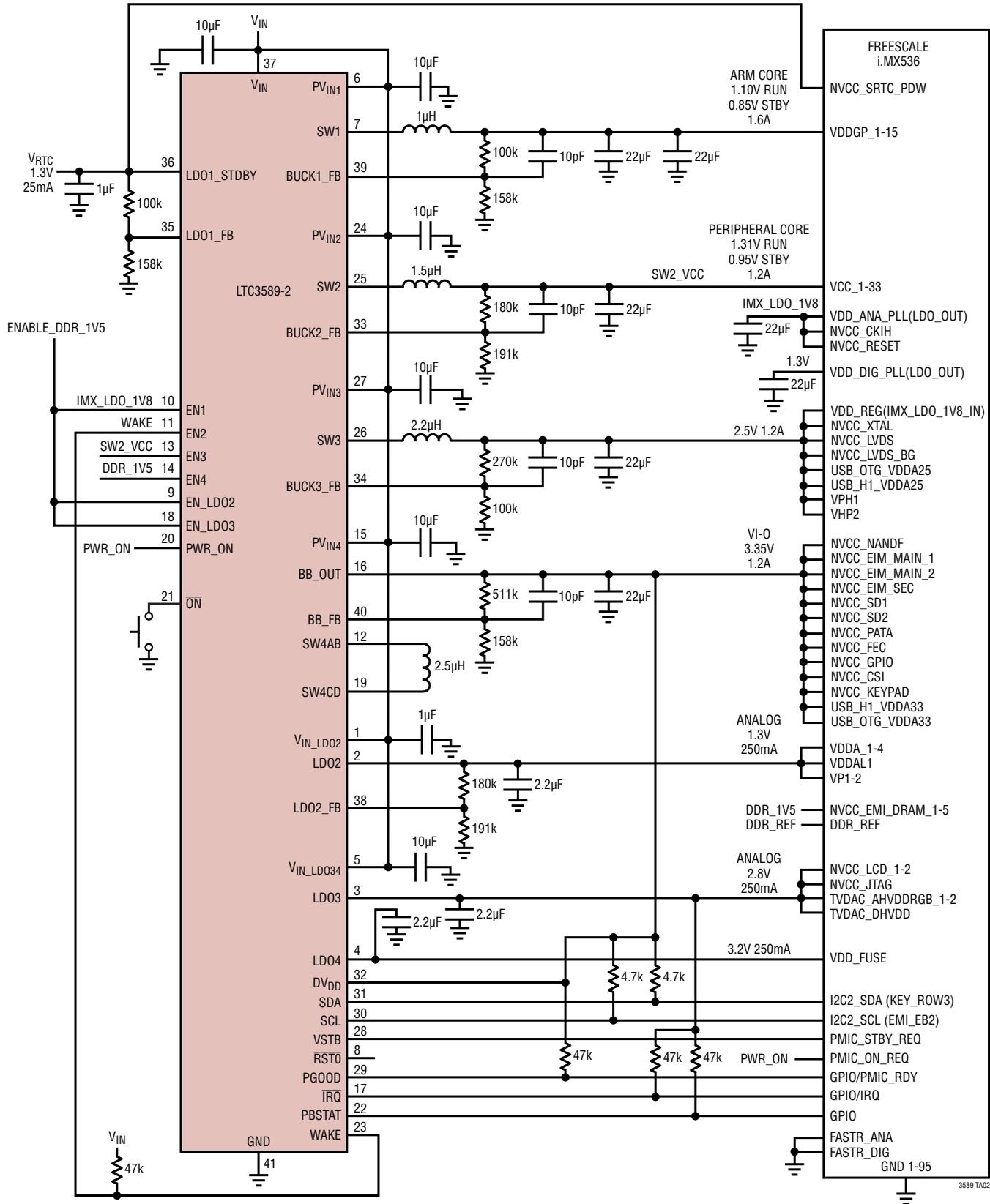
OMAP3ファミリのARMプロセッサは、以上に述べたプロセッサと同様の要件を備えています。LTC3589のI<sup>2</sup>C制御は、LTC3589のレジスタ・マッピングに合わせて作られた適切なソフトウェア・ドライバを組み込むことによって、Smart Reflexの動的電圧制御に完全に対応することができます。LTC3589の評価用ボードは、I<sup>2</sup>C制御を使用して出力の構成と動的スルー、およびシーケンス制御を評価します。OMAP3およびその他のターゲット・プロセッサ用の組み込みソフトウェア・ドライバにも同じ機能を持たせることができます。

### LTC3589出力の逆ドライブ

マルチレール・プロセッサや基板レベルの設計では、電源レール間に大きな漏れ経路が生じる可能性があります。起動シーケンスの間、LTC3589のレギュレータの出力が300mVより高い電圧に引き上げられる可能性があります。これにより、LTC3589とLTC3589-1の起動シーケンスのデフォルト設定が乱されます。LTC3589-2のパワーアップ・デフォルトではレギュレータが任意の出力電圧でイネーブル可能なので、電源レールが逆ドライブ状態の設計に推奨します。

# LTC3589/LTC3589-1/ LTC3589-2

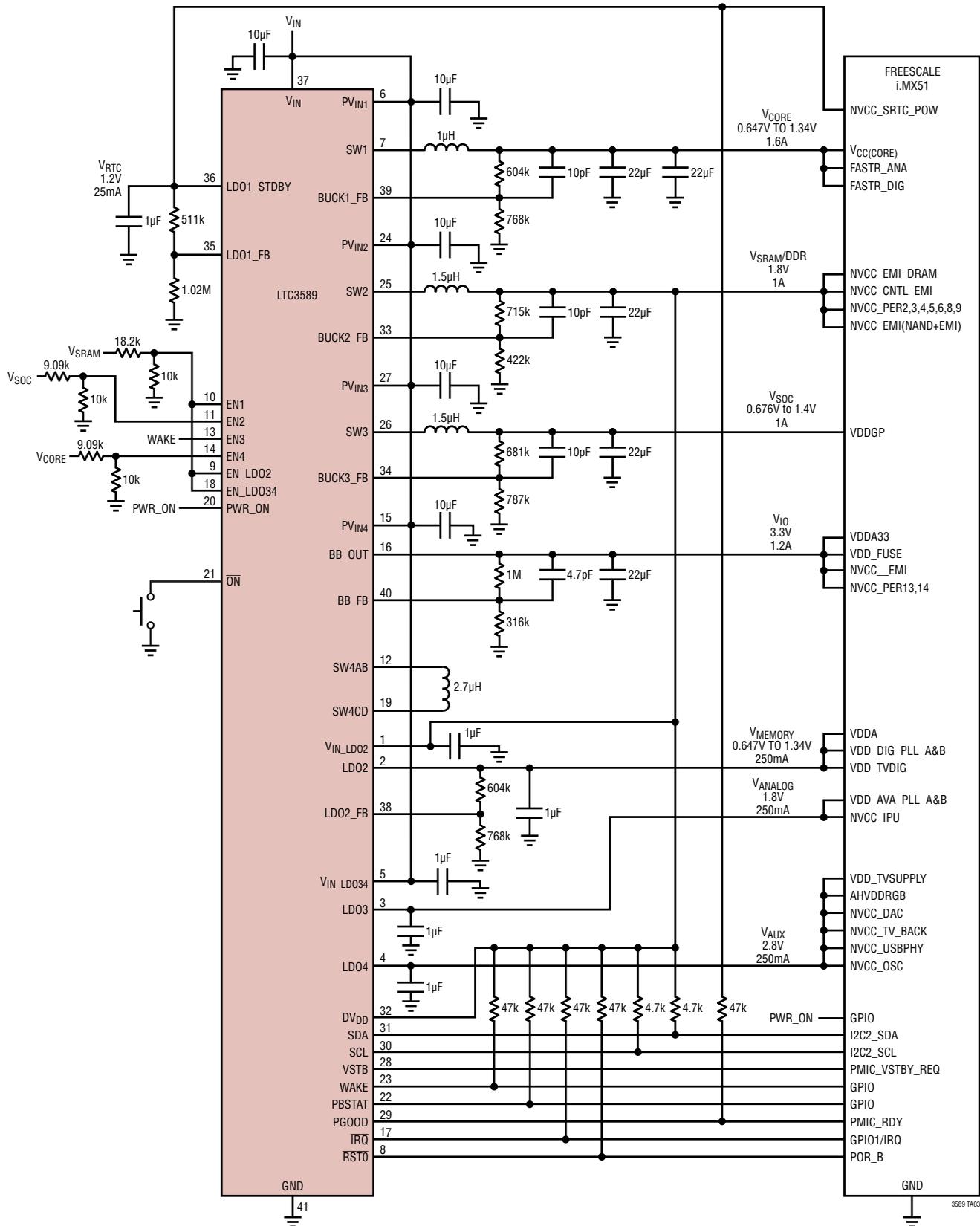
## 標準的応用例



3589 TA02

3589ff

標準の応用例

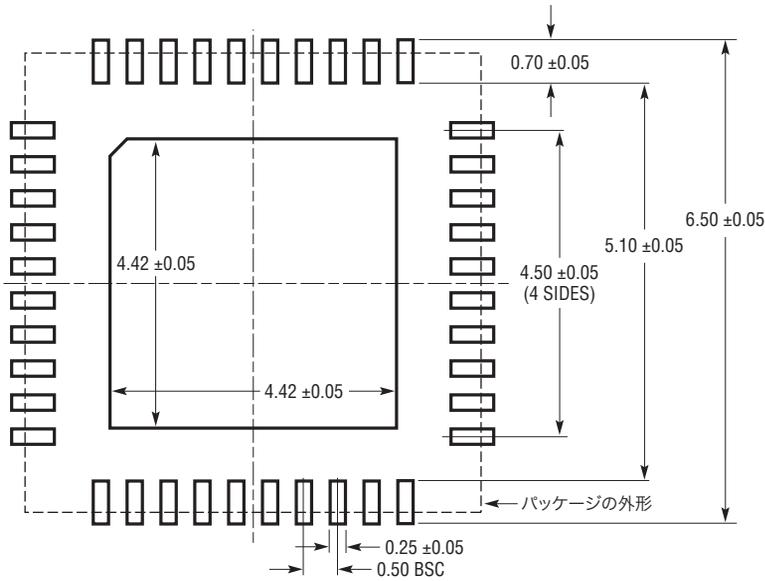


# LTC3589/LTC3589-1/ LTC3589-2

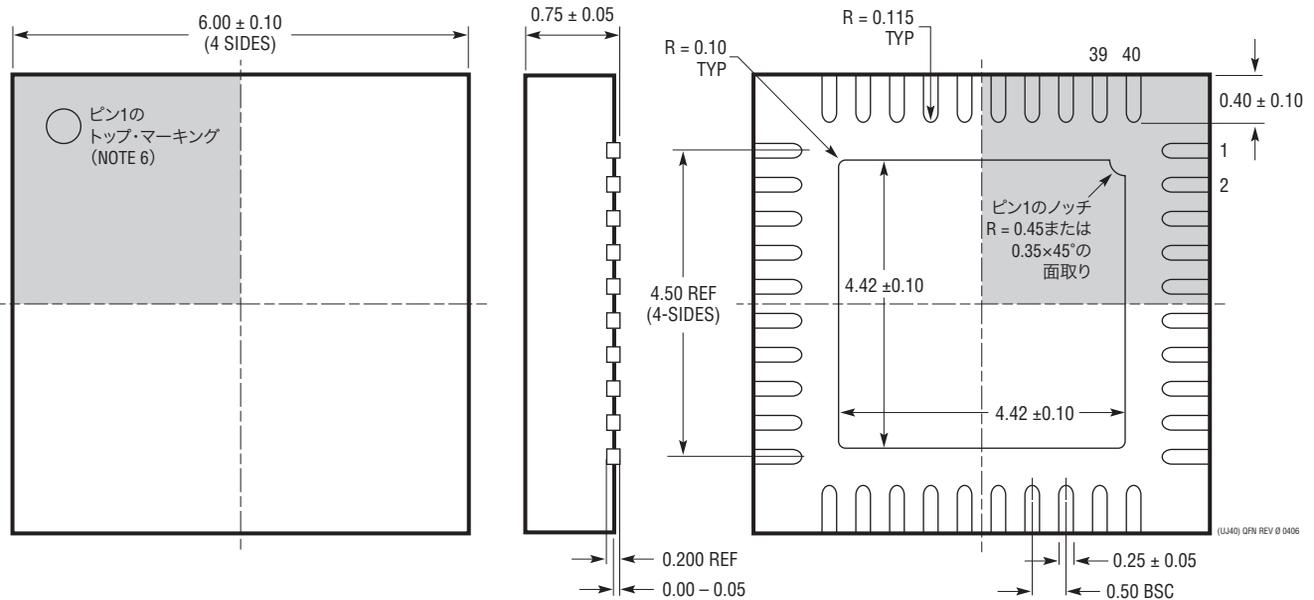
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

UJパッケージ  
40ピン・プラスチックQFN (6mm×6mm)  
(Reference LTC DWG # 05-08-1728 Rev 0)



推奨半田パッドのピッチと寸法  
半田付けされない領域には半田マスクを使用する



- NOTE:
1. 図はJEDECパッケージの外形のバリエーション(WJJD-2)
  2. 図は実寸とは異なる
  3. すべての寸法はミリメートル
  4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは(もしあれば)各サイドで0.20mmを超えないこと
  5. 露出パッドは半田メッキとする
  6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

底面図－露出パッド

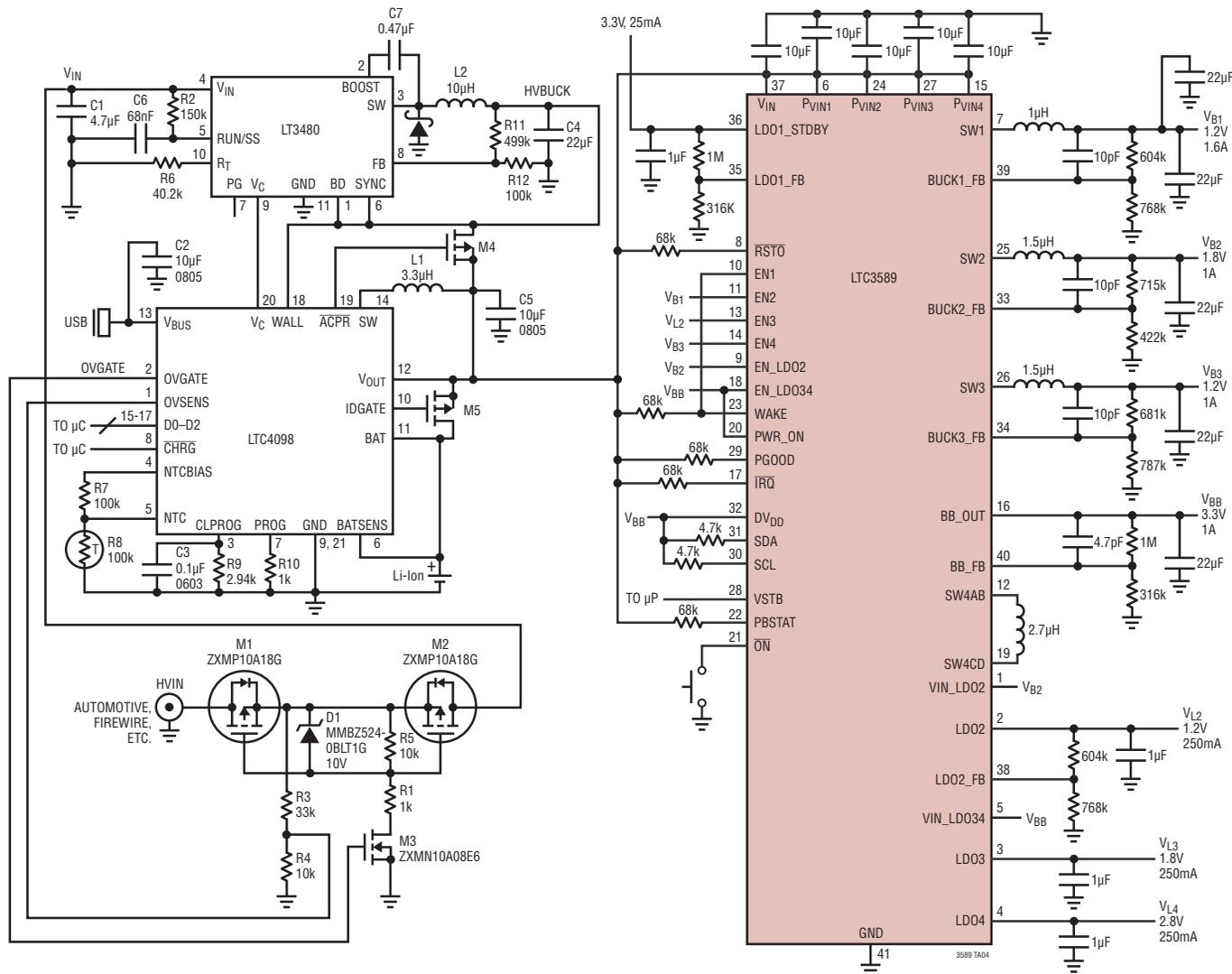
## 改訂履歴

REV	日付	概要	ページ番号
A	9/10	ブロック図のLD04から“0V”を削除	15
B	12/10	「発注情報」セクションの製品マーキングを更新	3
C	02/11	LTC3589-1デバイスを追加、変更をデータシート全体に反映	1 ~ 46
D	01/12	iMxアプリケーション・プロセッサの製品番号を更新 「絶対最大定格」と「ピン配置」セクションを更新 「リファレンスの設計およびドライバ」セクションを追加 「標準的応用例」を追加 「標準的応用例」を更新	1、42 3 43 44 45
E	03/12	LTC3589-2を追加してデータシート全体に反映 「表 1. LTC3589、LTC3589-1およびLTC3589-2の機能比較」を更新 「イネーブルとパワーオンのシーケンス制御」セクションの記述をより明確化 「I <sup>2</sup> Cコマンド・レジスタと状態レジスタ」セクションの記述をより明確化 コマンド・レジスタの表の更新 「LTC3589出力の逆ドライブ」セクションを追加	1 ~ 50 17 31 ~ 32 37 38 ~ 39 45
F	02/13	「絶対最大定格」を明確化 WAKEピンの機能動作を明確化 「昇降圧スイッチング・レギュレータ用のインダクタ」の製品名を明確化 「イネーブル入力ピンの動作」を明確化 I <sup>2</sup> Cタイミング図を明確化 コマンド・レジスタの表を明確化	3 14 27 31 36 39、41

# LTC3589/LTC3589-1/ LTC3589-2

## 標準的応用例

モバイル・マイクロプロセッサ・システム向け集積化パワーICとUSB/車載バッテリー・チャージャ



## 関連製品

製品番号	説明	注釈
LTC3101	1.8V電源からUSBポートまで広い入力範囲で動作可能な複数出力DC/DCコンバータと低損失USBパワー・コントローラ	複数の入力電源間でのシームレスな自動移行、入力電圧範囲: 1.8V~5.5V、昇降圧コンバータの出力電圧範囲: 1.5V~5.25V、 $V_{IN} \geq 3V$ で 3.3V/800mAの出力、デュアル350mA 降圧レギュレータの $V_{OUT}: 0.6V \sim V_{IN}$ 、Burst Mode動作時の消費電流: 38 $\mu$ A、24ピン4mm×4mm×0.75mm QFNパッケージ
LTC3556	リチウムイオン/ポリマー・バッテリー・チャージャ搭載のスイッチングUSBパワーマネージャPMIC	多機能PMIC: スイッチング・パワーマネージャ、1A昇降圧レギュレータ+2個の降圧レギュレータ+LDO、4mm×5mm QFN-28パッケージ
LTC3577/ LTC3577-1/ LTC3577-3/ LTC3577-4	携帯機器/ナビゲーション向け高集積PMIC	多機能PMIC: リニア・パワーマネージャ、3個の降圧レギュレータ、10個のLEDをドライブ可能な昇圧レギュレータ、4mm×7mm QFN-44パッケージ、LTC3577-1およびLTC3577-4の $V_{FLOAT}: 4.1V$ 、LTC3577-3はSiRF Atlas IVプロセッサに対応
LTC3586/ LTC3586-1	リチウムイオン/ポリマー・バッテリー・チャージャ搭載のスイッチングUSBパワーマネージャPMIC	多機能PMIC: スイッチング・パワーマネージャ、1A昇降圧レギュレータ+2個の降圧レギュレータ+昇圧レギュレータ+LDO、4mm×6mm QFN-38パッケージ、LTC3577-1の $V_{FLOAT}: 4.1V$

3589ff