

USB On-The-Go付き スイッチング・パワーマネージャと トリプル降圧DC/DC

特長

- Bat-Track[™]適応出力制御機能を備えた双方向 スイッチング・レギュレータにより、効率的に充電を 行い、USB On-The-Go向け5V出力を供給
- 外部高電圧降圧スイッチング・レギュレータの Bat-Track制御
- 過電圧保護機能により損傷を防止
- バッテリ消耗時の「瞬時オン」動作
- 出力をI²Cで調整可能なトリプル降圧スイッチング・ レギュレータ(I_{DUT}が1A、400mA、400mA)
- 内蔵の180mΩ理想ダイオードと外付け理想ダイオード・ コントローラにより、バッテリ・モードで負荷に給電
- リチウムイオン/ポリマー・バッテリ・チャージャ (充電電流:最大1.5A)
- バッテリ・フロート電圧:4.2V(LTC3576)、4.1V(LTC3576-1)
- 小型(4mm×6mm×0.75mm)38 ピン QFN パッケージ

アプリケーション

- HDDベースのメディア・プレーヤ
- GPS、PDA、デジタル・カメラ、スマートフォン
- 車載対応の携帯電子機器

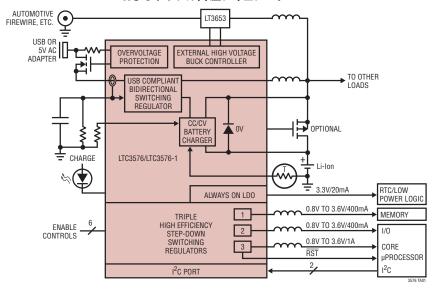
概要

LTC®3576/LTC3576-1は、リチウムイオン/ポリマー・バッテリ ・アプリケーション向けの高集積パワーマネージメントおよび バッテリ・チャージャICです。これらのデバイスはいずれも、負 荷の優先順位付けを自動的に行う高効率の双方向スイッチ ングPowerPath[™]マネージャ、バッテリ・チャージャ、理想ダイ オード、外部高電圧スイッチング・レギュレータのコントロー ラ、出力電圧をI²Cで調整可能な3個の汎用降圧スイッチング ・レギュレータを搭載しています。内部スイッチング・レギュレー タは、USBと互換性をもたせるために入力電流を自動的に制 限し、さらにバッテリから給電するUSB On-The-Goアプリケー ションに対して5V/500mAを生成することも可能です。USBと 外部スイッチング・レギュレータのパワーパスはいずれもBattrackが最適化された充電を行い、38Vの高電圧電源からアプ リケーションに最大電力を供給します。過電圧保護回路によ り、わずか2個の外付け部品を使用するだけでVBUSピンまた はWALLピンの高電圧による損傷からLTC3576/LTC3576-1 を保護します。LTC3576/LTC3576-1 は高さの低い38ピン (4mm×6mm×0.75mm)OFNパッケージで供給されます。

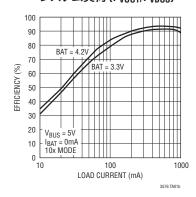
【▼、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。Bat-TrackとPowerPathはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。6522118および6404251を含む米国特許によって保護されています。

標準的応用例

過電圧保護付き高効率PowerPathマネージャ およびトリプル降圧レギュレータ



PowerPathスイッチング・レギュレータの効率とシステム負荷(PyouT/PyBus)





LTC3576/LTC3576-1

絶対最大定格

(Notes 1, 2, 3)

V_{BUS}、WALL (過渡時) t < 1ms、

デューティ・サイクル < 1% -0.3V~7V

VBUS、WALL (静止時)、BAT、VIN1、VIN2、VIN3、

V_{OUT}, ENOTG, NTC, SDA, SCL, DV_{CC},

 ICHRG、IRST3
 50mA

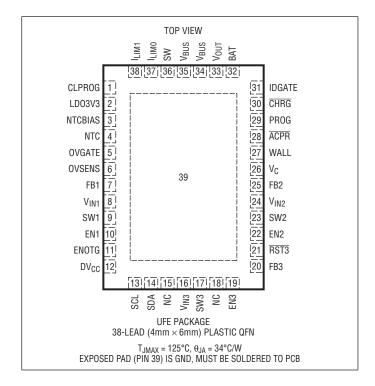
 IPR0G
 2mA

 ILD03V3
 30mA

 ISW1、ISW2(連続)
 600mA

 ISW、ISW3、IBAT、IVOUT(連続)
 2A

ピン配置



発注情報

鉛フリー仕様	鉛フリー仕様 テープアンドリール 製品		パッケージ	温度範囲
LTC3576EUFE#PBF	LTC3576EUFE#TRPBF	3576	38-Lead (4mm × 6mm) Plastic QFN	-40°C to 85°C
LTC3576EUFE-1#PBF	LTC3576EUFE-1#TRPBF	35761	38-Lead (4mm × 6mm) Plastic QFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、http://www.linear-tech.co.jp/leadfree/ をご覧ください。 テープアンドリールの仕様の詳細については、http://www.linear-tech.co.jp/tapeandree// をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{BUS} = 5V、BAT = 3.8V、DV_{CC} = 3.3V、R_{CLPROG} =3.01k。

SYMBOL	PARAMETER	CONDITIONS	CONDITIONS			MAX	UNITS		
PowerPath Switch	PowerPath Switching Regulator—Step-Down Mode								
V _{BUS}	Input Supply Voltage			4.35		5.5	V		
TVBUS(LIM)	Total Input Current	1× Mode 5× Mode 10× Mode Low Power Suspend Mode High Power Suspend Mode	•	82 440 800 0.32 1.6	90 472 880 0.39 2.05	100 500 1000 0.5 2.5	mA mA mA mA mA		
I _{VBUSQ} (Note 4)	Input Quiescent Current	1× Mode 5×, 10× Modes Low/High Power Suspend Modes			7 17 0.045		mA mA mA		

LINEAR TECHNOLOGY

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はTA = 25°Cでの値。注記がない限り、VBUS = 5V、BAT = 3.8V、DVCC = 3.3V、RCLPROG =3.01k。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
h _{CLPROG} (Note 4)	Ratio of Measured V _{BUS} Current to CLPROG Program Current	1× Mode 5× Mode 10× Mode Low Power Suspend Mode High Power Suspend Mode			210 1160 2200 9.6 56		mA/mA mA/mA mA/mA mA/mA
Ivout(powerpath)	V _{OUT} Current Available Before Discharging Battery	1× Mode, BAT = 3.3V 5× Mode, BAT = 3.3V 10× Mode, BAT = 3.3V Low Power Suspend Mode High Power Suspend Mode		0.26 1.6	121 667 1217 0.31 2	0.41 2.4	mA mA mA mA
V _{CLPROG}	CLPROG Servo Voltage in Current Limit	Switching Modes Suspend Modes			1.18 100		V mV
V_{UVLO}	V _{BUS} Undervoltage Lockout	Rising Threshold Falling Threshold		3.95	4.30 4.00	4.35	V
V _{DUVLO}	V _{BUS} to BAT Differential Undervoltage Lockout	Rising Threshold Falling Threshold			200 50		mV mV
V _{OUT}	V _{OUT} Voltage	$1\times$, $5\times$, $10\times$ Modes, $0V < BAT < 4.2V$, $I_{VOUT} = 0$ mA, Battery Charger Off USB Suspend Modes, $I_{VOUT} = 250\mu A$		3.4 4.5	BAT + 0.3 4.6	4.7 4.7	V V
f _{OSC}	Switching Frequency			1.8	2.25	2.7	MHz
R _{PMOS} _ POWERPATH	PMOS On-Resistance				0.18		Ω
R _{NMOS} _ POWERPATH	NMOS On-Resistance				0.30		Ω
I _{PEAK_POWERPATH}	Peak Inductor Current Limit	1× Mode (Note 5) 5× Mode (Note 5) 10× Mode (Note 5)			1 2 3		A A A
R _{SUSP}	Suspend LDO Output Resistance	Closed Loop			10		Ω
PowerPath Switc	hing Regulator—Step-Up Mode (USB On-	-the-Go)					
V _{BUS}	Output Voltage	$0mA \leq I_{VBUS} \leq 500mA, \ V_{OUT} > 3.2V$		4.75		5.25	V
V _{OUT}	Input Voltage			2.9		5.5	V
I _{VBUS}	Output Current Limit		•	550	680		mA
I _{PEAK}	Peak Inductor Current Limit	(Note 5)			1.8		А
I _{OTGQ}	V _{OUT} Quiescent Current	$V_{OUT} = 3.8V$, $I_{VBUS} = 0$ mA (Note 6)			1.38		mA
V _{CLPROG}	Output Current Limit Servo Voltage				1.15		V
V _{OUT(UVLO)}	V _{OUT} UVLO—V _{OUT} Falling V _{OUT} UVLO—V _{OUT} Rising			2.5	2.6 2.8	2.9	V V
t _{SCFAULT}	Short-Circuit Fault Delay	V _{BUS} < 4V and PMOS Switch Off			7.2		ms
Bat-Track Switch	ing Regulator Control						
V _{WALL}	Absolute WALL Input Threshold	Rising Threshold Hysteresis		4.2	4.3 1.1	4.4	V
ΔV_{WALL}	Differential WALL Input Threshold	WALL-BAT Falling Hysteresis		0	30 60	45	mV mV
V _{OUT}	Regulation Target Under V _C Control			3.55	BAT + 0.3		V
I _{WALLQ}	WALL Quiescent Current				400		μА
RACPR	ACPR Pull-Down Strength				150		Ω
V _{HACPR}	ACPR High Voltage				V _{OUT}		V
V _{LACPR}	ACPR Low Voltage				0		V



LTC3576/LTC3576-1

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{BUS} = 5V、BAT = 3.8V、DV_{CC} = 3.3V、R_{CLPROG} =3.01k。

Battery Charger	SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Voysare	Overvoltage Prot	ection						
Vorsens	V _{OVCUTOFF}	Overvoltage Protection Threshold	With 6.2k Series Resistor		6.1	6.35	6.7	V
Battery Charger	V _{OVGATE}	OVGATE Output Voltage	V _{OVSENS} < V _{OVCUTOFF} V _{OVSENS} > V _{OVCUTOFF}				12	V
Valoat	t _{RISE}	OVGATE Time to Reach Regulation	OVGATE C _{LOAD} = 1nF			2.2		ms
LTC3576-1	Battery Charger							
Name	V _{FLOAT}	BAT Regulated Output Voltage	LTC3576	•				V
Battery Drain Current Value > Valu			LTC3576-1	•				V
V_PROG	I _{CHG}	Constant Current Mode Charger Current						mA mA
VPROG PROG Pin Servo Voltage 1.000	I _{BAT}	Battery Drain Current				3.6	6	μА
VPROG_TRKL PROG Pin Servo Voltage in Trickle Charge BAT < V _{TRKL} 0.100 VC/10 C/10 Threshold Voltage at PROG 100 100 NPROG Ratio of I _{BAT} to PROG Pin Current 1030 mA/ ITRKL Trickle Charge Current BAT < V _{TRKL} , RPROG = 1k 100 100 VTRKL Trickle Charge Threshold Voltage BAT Rising 2.7 2.85 3.0 ΔV _{TRKL} Trickle Charge Hysteresis Voltage 135 3.0 3.0 4 ΔV _{RECHRG} Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} -75 -100 -125 TERM Safety Timer Termination Period Timer Starts When V _{BAT} = V _{FLOAT} 3.3 4 5 H Head Badbatry Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H hC/10 End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ VCHRG CHRG Pin Leakage Current V _{CHRG} = 5mA 65 100 1 Ron_CHG Battery Charger Power FET On-Resistance (B			V _{BUS} = 0V, I _{VOUT} = 0μA (Ideal Diode Mode)			28	45	μА
VC/10 C/10 Threshold Voltage at PROG 100 hPROG Ratio of I _{BAT} to PROG Pin Current 1030 mA/ ITRKL Trickle Charge Current BAT < V _{TRKL} , R _{PROG} = 1k 100 V V _{TRKL} Trickle Charge Threshold Voltage BAT Rising 2.7 2.85 3.0 ΔV _{TRKL} Trickle Charge Hysteresis Voltage 135 3.3 4 5 ΔV _{RECHRG} Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} -75 -100 -125 1 t _{TERM} Safety Timer Termination Period Timer Starts When V _{BAT} = V _{FLOAT} 3.3 4 5 H t _{BADBAT} Bad Battery Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H t _{BADBAT} Bad Battery Termination Time BAT < V _{TRKL} 0.085 0.1 0.112 mA/ V _{CHRG} CHRG Pin Output Low Voltage I _{CHRG} = 5mA 65 100 1 1 1 1 1 1 1 1 1 1 1 1	V _{PROG}	PROG Pin Servo Voltage				1.000		V
V _{C/10} C/10 Threshold Voltage at PROG 100 N _{PROG} Ratio of I _{BAT} to PROG Pin Current 1030 mA/ I _{TRKL} Trickle Charge Current BAT < V _{TRKL} , R _{PROG} = 1k 100 V V _{TRKL} Trickle Charge Threshold Voltage BAT Rising 2.7 2.85 3.0 ΔV _{TRKL} Trickle Charge Hysteresis Voltage 135 135 135 ΔV _{RECHRG} Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} −75 −100 −125 1 _{TERM} Safety Timer Termination Period Timer Starts When V _{BAT} = V _{FLOAT} 3.3 4 5 H Hababat Bad Battery Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H h _{C/10} End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ V _{CHRG} CHRG Pin Leakage Current V _{CHRG} = 5MA 65 100 10 10 10 10 10 10 10 10 10 10 10 10 10 10 <td>V_{PROG_TRKL}</td> <td>PROG Pin Servo Voltage in Trickle Charge</td> <td>BAT < V_{TRKL}</td> <td></td> <td></td> <td>0.100</td> <td></td> <td>V</td>	V _{PROG_TRKL}	PROG Pin Servo Voltage in Trickle Charge	BAT < V _{TRKL}			0.100		V
NPROG Ratio of I _{BAT} to PROG Pin Current Howard of I _{TRKL} 1030 mA/ I _{TRKL} Trickle Charge Current BAT < V _{TRKL} , R _{PROG} = 1k 100		C/10 Threshold Voltage at PROG				100		mV
VTRKL Trickle Charge Threshold Voltage BAT Rising 2.7 2.85 3.0 ΔVTRKL Trickle Charge Hysteresis Voltage 135 135 ΔVRECHRG Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} -75 -100 -125 tTERM Safety Timer Termination Period Timer Starts When V _{BAT} = V _{FLOAT} 3.3 4 5 H tBADBAT Bad Battery Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H hC/10 End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ VCHRG CHRG Pin Output Low Voltage I _{CHRG} = 5mA 65 100<		Ratio of I _{BAT} to PROG Pin Current				1030		mA/mA
AVTRKL Trickle Charge Hysteresis Voltage 135 AVRECHRG Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} −75 −100 −125 trend Safety Timer Termination Period Timer Starts When V _{BAT} = V _{FLOAT} 3.3 4 5 H tBADBAT Bad Battery Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H hc/10 End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ VCHRG CHRG Pin Output Low Voltage I _{CHRG} = 5mA 65 100 I	I _{TRKL}	Trickle Charge Current	BAT < V _{TRKL} , R _{PROG} = 1k			100		mA
AVRECHAG Recharge Battery Threshold Voltage Threshold Voltage Relative to V _{FLOAT} -75 -100 -125	V _{TRKL}	Trickle Charge Threshold Voltage	BAT Rising		2.7	2.85	3.0	V
tTERM Safety Timer Termination Period Timer Starts When VBAT = VFLOAT 3.3 4 5 H tBADBAT Bad Battery Termination Time BAT < VTRKL 0.4 0.5 0.6 H hC/10 End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ VCHRG CHRG Pin Output Low Voltage ICHRG = 5mA 65 100 65 100 ICHRG CHRG Pin Leakage Current VCHRG = 5V 1 1 RON_CHG Battery Charger Power FET On-Resistance (Between Vout and BAT) Resistance (Between Vout and BAT) 110 TLIM Junction Temperature in Constant Temperature Mode Rising Threshold Hysteresis 75 76.5 78 %NTCBI VCOLD Cold Temperature Fault Threshold Voltage Falling Threshold Hysteresis 33.4 34.9 36.4 %NTCBI VHOT Hot Temperature Fault Threshold Voltage Falling Threshold Hysteresis 0.7 1.7 2.7 %NTCBI VDIS NTC Disable Threshold Voltage Falling Threshold Hysteresis 0.7 1.7	ΔV_{TRKL}	Trickle Charge Hysteresis Voltage				135		mV
Badbaat Bad Battery Termination Time BAT < V _{TRKL} 0.4 0.5 0.6 H hc/10 End of Charge Current Ratio (Note 7) 0.085 0.1 0.112 mA/ VCHRG CHRG Pin Output Low Voltage I _{CHRG} = 5mA 65 100 1 ICHRG CHRG Pin Leakage Current V _{CHRG} = 5V 1 1 Ron_CHG Battery Charger Power FET On-Resistance (Between V _{OUT} and BAT) 0.18 10 10 NTC Junction Temperature in Constant Temperature Mode 110 </td <td>ΔV_{RECHRG}</td> <td>Recharge Battery Threshold Voltage</td> <td>Threshold Voltage Relative to V_{FLOAT}</td> <td></td> <td>-75</td> <td>-100</td> <td>-125</td> <td>mV</td>	ΔV_{RECHRG}	Recharge Battery Threshold Voltage	Threshold Voltage Relative to V _{FLOAT}		-75	-100	-125	mV
Note	t _{TERM}	Safety Timer Termination Period	Timer Starts When V _{BAT} = V _{FLOAT}		3.3	4	5	Hour
VCHRG CHRG Pin Output Low Voltage ICHRG = 5mA 65 100 ICHRG CHRG Pin Leakage Current VCHRG = 5V 1 RON_CHG Battery Charger Power FET On-Resistance (Between VOUT and BAT) 0.18 TLIM Junction Temperature in Constant Temperature Mode 110 NTC VCOLD Cold Temperature Fault Threshold Voltage Hysteresis 75 76.5 78 %NTCB VHOT Hot Temperature Fault Threshold Voltage Hysteresis Falling Threshold Hysteresis 33.4 34.9 36.4 %NTCB VDIS NTC Disable Threshold Voltage Falling Threshold Hysteresis 0.7 1.7 2.7 %NTCB Intc NTC Leakage Current NTC = NTCBIAS = 5V -50 50	t _{BADBAT}	Bad Battery Termination Time	BAT < V _{TRKL}		0.4	0.5	0.6	Hour
CHRG	h _{C/10}	End of Charge Current Ratio	(Note 7)		0.085	0.1	0.112	mA/mA
Ron_CHG Battery Charger Power FET On-Resistance (Between Vout and BAT) TLIM Junction Temperature in Constant Temperature Mode NTC VCOLD Cold Temperature Fault Threshold Voltage Hysteresis 1.6 %NTCBI VHOT Hot Temperature Fault Threshold Voltage Hysteresis 3.4 34.9 36.4 %NTCBI Hysteresis 3.5 %NTC Disable Threshold Voltage Falling Threshold Hysteresis 5.0 %NTCBI NTC NTC Leakage Current NTC = NTCBIAS = 5V -50 50	V _{CHRG}	CHRG Pin Output Low Voltage	I _{CHRG} = 5mA			65	100	mV
Resistance (Between V _{OUT} and BAT) T _{LIM} Junction Temperature in Constant Temperature Mode NTC V _{COLD} Cold Temperature Fault Threshold Voltage Hysteresis V _{HOT} Hot Temperature Fault Threshold Voltage Falling Threshold Hysteresis V _{DIS} NTC Disable Threshold Voltage Falling Threshold Hysteresis So S	I _{CHRG}	CHRG Pin Leakage Current	V _{CHRG} = 5V				1	μA
Temperature Mode NTC V_{COLD} Cold Temperature Fault Threshold Voltage Hysteresis NTC Hot Temperature Fault Threshold Voltage Hysteresis NTC Disable Threshold Voltage Falling Threshold Disable Disab	R _{ON_CHG}					0.18		Ω
VCOLD Cold Temperature Fault Threshold Voltage Hysteresis Rising Threshold Hysteresis 75 76.5 78 %NTCBI %NTCBI VHOT Hot Temperature Fault Threshold Voltage Hysteresis Falling Threshold Hysteresis 33.4 34.9 36.4 %NTCBI %NTCBI VDIS NTC Disable Threshold Voltage Falling Threshold Hysteresis 0.7 1.7 2.7 %NTCBI %NTCBI INTC NTC Leakage Current NTC = NTCBIAS = 5V -50 50	T _{LIM}					110		°C
Hysteresis 1.6	NTC							
Hysteresis 1.5	V _{COLD}	Cold Temperature Fault Threshold Voltage			75		78	%NTCBIAS %NTCBIAS
Hysteresis 50	V _{HOT}	Hot Temperature Fault Threshold Voltage			33.4		36.4	%NTCBIAS %NTCBIAS
I _{NTC} NTC Leakage Current NTC = NTCBIAS = 5V -50 50	$\overline{V_{DIS}}$	NTC Disable Threshold Voltage	Falling Threshold		0.7		2.7	%NTCBIAS mV
	I _{NTC}	NTC Leakage Current			-50		50	nA
ldeal Diode								
V _{FWD} Forward Voltage I _{VOUT} = 10mA 15	V _{FWD}	Forward Voltage	I _{VOUT} = 10mA			15		mV
R _{DROPOUT} Internal Diode On-Resistance Dropout I _{VOUT} = 200mA 0.18		Internal Diode On-Resistance Dropout	I _{VOUT} = 200mA			0.18		Ω
I _{MAX_DIODE} Diode Current Limit 2	I _{MAX_DIODE}	Diode Current Limit			2	<u> </u>		А

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{BUS} = 5V、BAT = 3.8V、DV_{CC} = 3.3V、R_{CLPROG} =3.01k。

SYMBOL	PARAMETER	CONDITIONS	MIN	ТҮР	MAX	UNITS
Always On 3.3V	LDO Supply	,				
V _{LD03V3}	Regulated Output Voltage	0mA < I _{LD03V3} < 20mA	3.1	3.3	3.5	V
R _{CL_LD03V3}	Closed-Loop Output Resistance			2.7		Ω
R _{0L_LD03V3}	Dropout Output Resistance			23		Ω
Logic (I _{LIMO} , I _{LIN}	_{M1} , EN1, EN2, EN3, ENOTG, and SCL, SDA v	vhen DV _{CC} = 0V)				
V_{IL}	Logic Low Input Voltage				0.4	V
V_{IH}	Logic High Input Voltage		1.2			V
I _{PD1}	I _{LIM0} , I _{LIM1} , EN1, EN2, EN3, ENOTG, SCL, SDA Pull-Down Current			2		μА
I ² C Port						
DV _{CC}	Input Supply		1.6		5.5	V
I _{DVCC}	DV _{CC} Current	SCL/SDA = 0kHz, DV _{CC} = 3.3V		0.5		μА
V _{DVCC(UVLO)}	DV _{CC} UVLO			1.0		V
ADDRESS	I ² C Address			0001001[0]		
V _{IH} , SDA, SCL	Input High Threshold		70			%DV _{CC}
V _{IL} , SDA, SCL	Input Low Threshold				30	%DV _{CC}
I _{PD2} , SDA, SCL	Pull-Down Current			2		μА
V_{OL}	Digital Output Low (SDA)	I _{SDA} = 3mA			0.4	V
f _{SCL}	Clock Operating Frequency				400	kHz
t _{BUF}	Bus Free Time Between Stop and Start Condition		1.3			μs
t _{HD_STA}	Hold Time After (Repeated) Start Condition		0.6			μs
t _{SU_STA}	Repeated Start Condition Setup Time		0.6			μs
t _{SU_STO}	Stop Condition Setup Time		0.6			μs
t _{HD_DAT(0)}	Data Hold Time Output		0		900	ns
t _{HD_DAT(I)}	Data Hold Time Input		0			ns
t _{SU_DAT}	Data Setup Time		100			ns
t_{LOW}	SCL Low Period		1.3			μs
t _{HIGH}	SCL High Period		0.6			μs
t _f	SDA/SCL Fall Time		20		300	ns
$\overline{t_r}$	SDA/SCL Rise Time		20		300	ns
t _{SP}	Input Spike Suppression Pulse Width				50	ns
General Purpose	Switching Regulators 1, 2 and 3					
V _{IN1,2,3}	Input Supply Voltage	(Note 8)	2.7		5.5	V
V _{OUT(UVLO)}	V _{OUT} UVLO—V _{OUT} Falling V _{OUT} UVLO—V _{OUT} Rising	V _{IN1,2,3} Connected to V _{OUT} Through Low Impedance. Switching Regulators are Disabled in UVLO	2.5	2.6 2.8	2.9	V
f _{OSC}	Switching Frequency		1.8	2.25	2.7	MHz
I _{FB1,2,3}	FBx Input Current	V _{FB1,2,3} = 0.85V	-50		50	nA
D1,2,3	Maximum Duty Cycle		100			%
R _{SW1,2,3_PD}	SWx Pull-Down in Shutdown			10		kΩ



LTC3576/LTC3576-1

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外はTA = 25°Cでの値。注記がない限り、VBUS = 5V、BAT = 3.8V、DV_{CC} = 3.3V、R_{CLPROG} =3.01k。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I _{VIN1,2,3}	Pulse-Skipping Mode Input Current	I _{OUT1,2,3} = 0μA (Note 9)			90		μΑ
	Burst Mode® Input Current	I _{OUT1,2,3} = 0μA (Note 9)			20	35	μΑ
	LDO Mode Input Current	I _{OUT1,2,3} = 0μA (Note 9)			15	25	μΑ
	Shutdown Input Current Limit	I _{OUT1,2,3} = 0μA, FB1,2,3 = 0V				1	μΑ
V _{FBHIGH1,2,3}	Maximum Servo Voltage	Full Scale (1,1,1,1) (Note 10)	•	0.78	0.80	0.82	V
V _{FBLOW1,2,3}	Minimum Servo Voltage	Zero Scale (0,0,0,0) (Note 10)		0.405	0.425	0.445	V
V _{LSB1,2,3}	V _{FB1,2} Servo Voltage Step Size				25		mV
R _{LD0_CL1,2,3}	LDO Mode Closed-Loop R _{OUT}	V _{FB1,2,3} = V _{OUT1,2,3} = 0.8V			0.25		Ω
R _{LD0_0L1,2,3}	LDO Mode Open-Loop R _{OUT}	(Note 11)			2.5		Ω
General Purpos	se Switching Regulator 1 and 2	·					
I _{LIM1,2}	PMOS Switch Current Limit	Pulse-Skipping/Burst Mode Operation (Note 5)		600	900	1300	mA
I _{OUT1,2}	Available Output Current	LDO Mode		50			mA
R _{P1,2}	PMOS R _{DS(ON)}				0.6		Ω
R _{N1,2}	NMOS R _{DS(ON)}				0.7		Ω
General Purpos	se Switching Regulator 3						
I _{LIM3}	PMOS Switch Current Limit	it Pulse-Skipping/Burst Mode Operation (Note 5)		1300	1800	2800	mA
I _{OUT3}	Available Output Current	LDO Mode		50			mA
R _{P3}	PMOS R _{DS(0N)}				0.18		Ω
R _{N3}	NMOS R _{DS(ON)}				0.3		Ω
t _{RST3}	Power-On Reset Time for Switching Regulator	V _{FB3} Within 92% of Final Value to RST3 Hi-Z		230		ms	

Burst Modeはリニアテクノロジー社の登録商標です。

Note 1: 絶対最大定格はそれを超えるとデバイスに永続的な損傷を与える可能性がある値。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2:LTC3576E/LTC3576E-1は0°C~85°Cの温度範囲で性能仕様に適合することが保証されている。-40°C~85°Cの動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3: LTC3576E/LTC3576E-1には短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき接合部温度は125°Cを超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 4:合計入力電流は、消費電流、I_{VBUSO}、次式で求められる測定電流の和である。 V_{CLPROG}/R_{CLPROG} • (h_{CLPROG}+1) Note 5: このデバイスの電流制限機能は、短時間または間欠的なフォールト状態からデバイスを保護するためのものである。規定された最大ピン電流定格を超えた動作が継続すると、デバイスの劣化または故障が生じる恐れがある。

Note 6: 双方向スイッチャの消費電流は V_{BUS} ピンにブートストラップされ、アプリケーションでは $(V_{BUS}V_{OUT})$ ・1/効率だけ V_{OUT} に反映される。合計消費電流は、 V_{OUT} ピンに流れ込む電流と反映された電流の和である。

Note 7: $h_{C/10}$ は、示されているPROG抵抗を使って測定された最大充電電流に対する割合として表わされる。

Note 8: V_{OUT} はUVLO状態ではない。

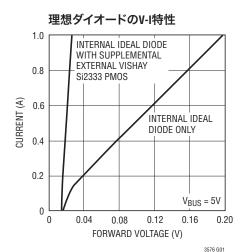
Note 9: レギュレータがスリープ状態であるようなレギュレーションを超えるFBx。仕様には V_{INx} に反映された抵抗分割器電流は含まれない。

Note 10: パルススキップおよびBurst Mode動作にだけ適用される。

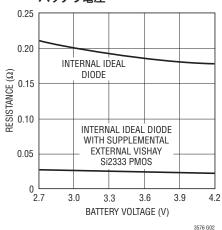
Note 11: インダクタの直列抵抗が開ループ R_{OUT} に加わる。



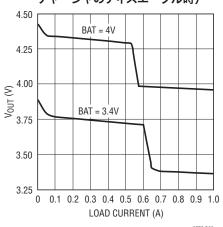
標準的性能特性 注記がない限り、T_A = 25°C。



理想ダイオードの抵抗と バッテリ電圧

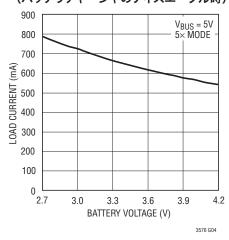


Vout電圧と負荷電流(バッテリ チャージャのディスエーブル時)

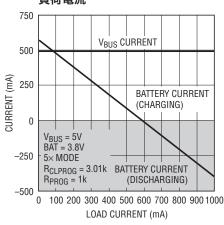


3576 G03

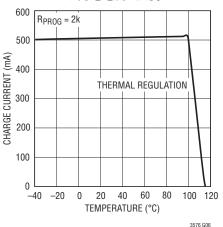
USBで制限された負荷電流とバッテリ電圧 (バッテリチャージャのディスエーブル時)



バッテリ電流およびVBUS電流と 負荷電流

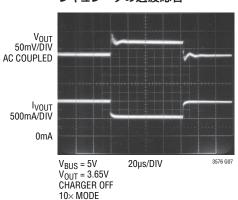


バッテリ充電電流と温度

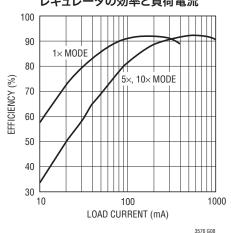


3576 G05

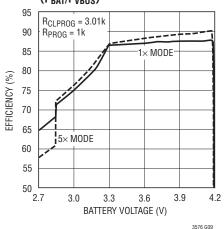
PowerPathスイッチング・ レギュレータの過渡応答

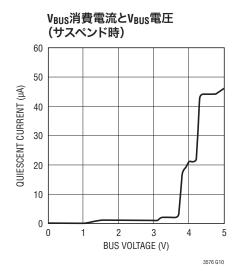


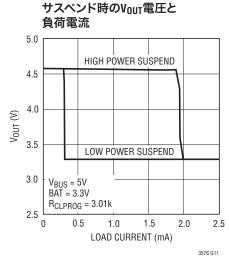
PowerPathスイッチング・ レギュレータの効率と負荷電流

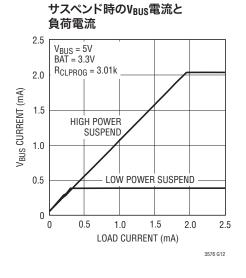


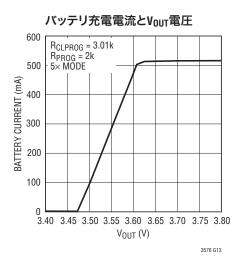
外部負荷がないときのバッテリ 充電効率とバッテリ電圧 (PBAT/PVBUS)

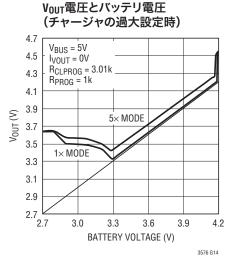


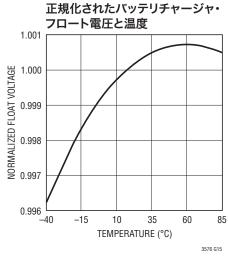


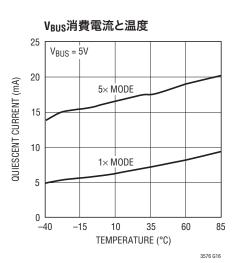


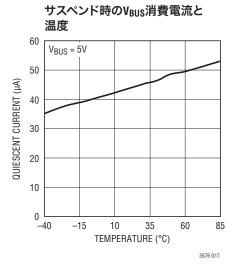


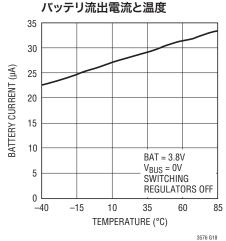


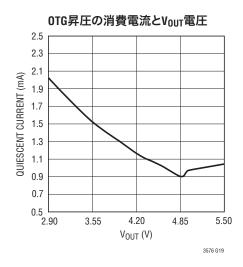


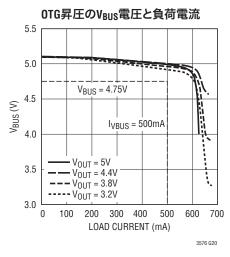


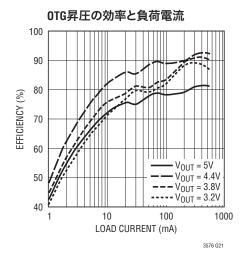


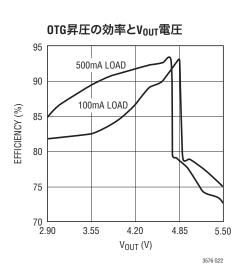


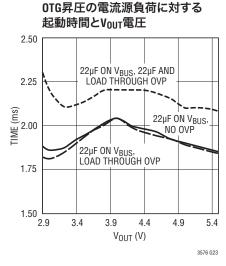


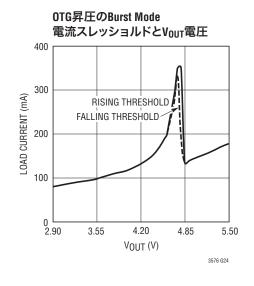


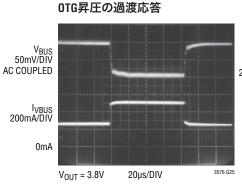


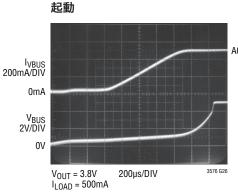




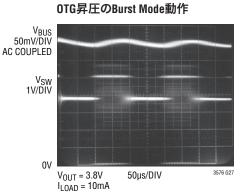


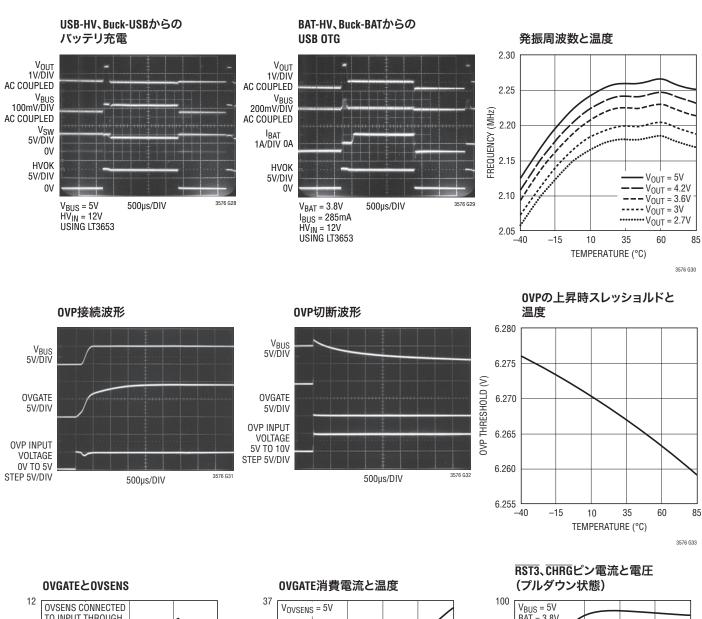


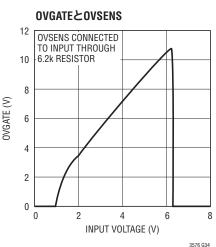


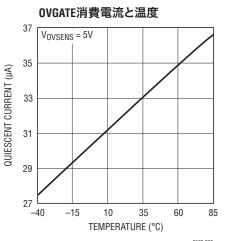


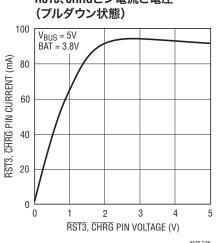
OTG昇圧の電流源負荷に対する



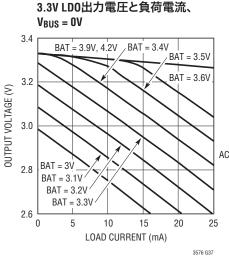




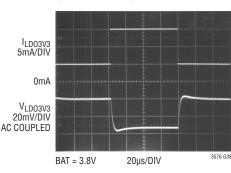




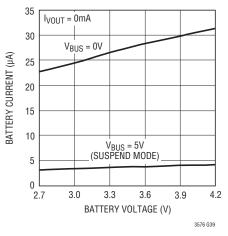




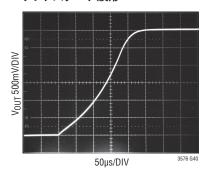
3.3V LDOステップ応答 (5mAから15mA)



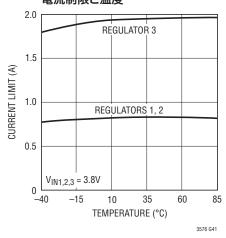
バッテリ流出電流とバッテリ電圧



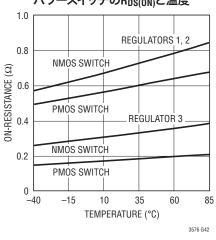
スイッチング・レギュレータの ソフトスタート波形



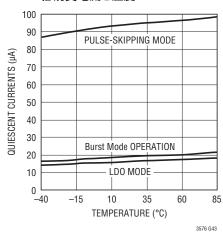
スイッチング・レギュレータの 電流制限と温度



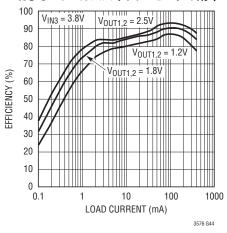
スイッチング・レギュレータの パワースイッチのR_{DS(ON)}と温度



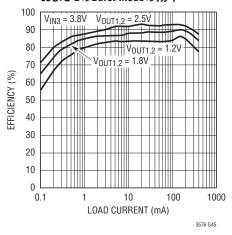
スイッチング・レギュレータの 低消費電流と温度

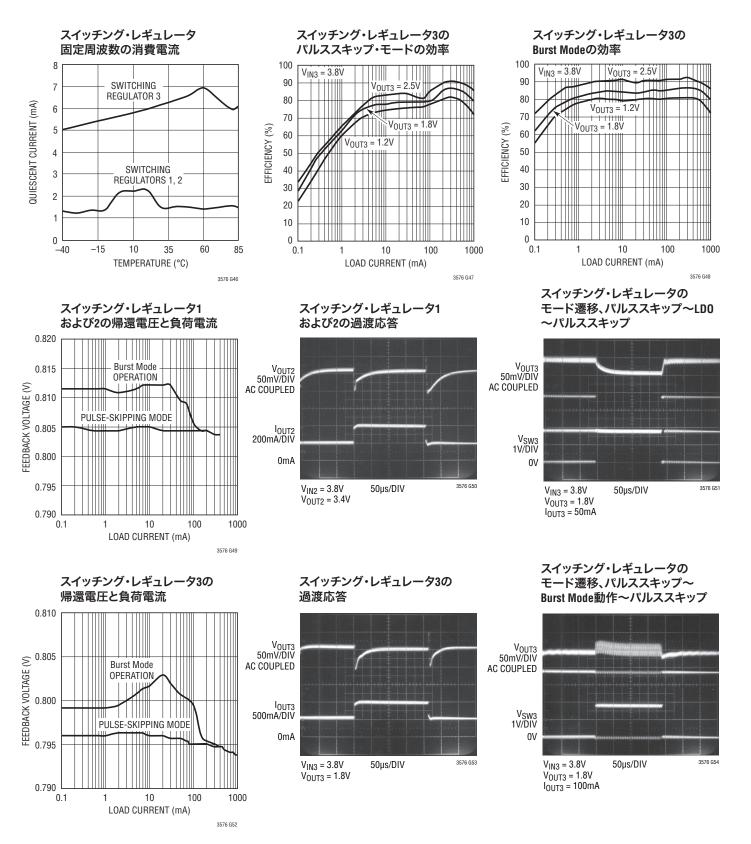


スイッチング・レギュレータ1 および2のパルススキップ・モードの効率



スイッチング・レギュレータ1 および2のBurst Modeの効率





LINEAR

ピン機能

CLPROG(ピン1):USB電流制限設定およびモニタ用ピン。 CLPROGからグランドに接続された1%抵抗によって、VRUS ピンから引き出されるまたはソースされる電流の上限が決ま ります。PowerPathスイッチング・レギュレータのPMOSスイッ チがオンのとき、V_{BUS}電流に対する正確な比率(h_{CLPROG}) がCLPROGピンに送られます。スイッチング・レギュレータ は、CLPROGピンが降圧モード時に1.18V、昇圧モード時に 1.15Vに達するまで電力を供給します。スイッチング・レギュ レータが降圧モードのとき、CLPROGは平均入力電流の安 定化に使用されます。ユーザー入力によっていくつかのVBUS 電流制限の設定を利用できます。それらは一般に500mAと 100mAのUSB仕様に対応します。スイッチング・レギュレータ が昇圧モード(USB On-The-Go)のとき、CLPROGは平均出 力電流を680mAに制限するのに使用されます。CLPROGを フィルタリングするには、積層セラミック平均化コンデンサまた はR-Cネットワークが必要になります。

LDO3V3(ピン2):3.3V LDOの出力ピン。このピンは安定化された常時オン3.3V電源電圧を供給します。LDO3V3はVouTから電力を供給されます。この電源は、ウォッチドッグ・マイクロプロセッサやリアルタイム・クロックなどの軽負荷に使用することができます。LDO3V3からグランドに1μFのコンデンサを接続する必要があります。LDO3V3出力を使用しない場合、VouTに接続することによってディスエーブルする必要があります。

NTCBIAS (ピン3): NTCサーミスタのバイアス出力。NTC動作が必要な場合、NTCBIASとNTCの間にバイアス抵抗を、NTCとGNDの間にNTCサーミスタを接続します。NTC動作をディスエーブルするには、NTCをGNDに接続し、NTCBIASをオープン状態のままにします。

NTC(ピン4):サーミスタ・モニタ回路の入力。NTCピンは負の温度係数をもつサーミスタに接続します。このサーミスタは通常、バッテリと一緒に実装され、バッテリの温度が充電するには高すぎるか低すぎるかを判断します。バッテリの温度が有効範囲を外れると、バッテリの温度が有効範囲に戻るまで充電が停止されます。NTCBIASからNTCに低ドリフト・バイアス抵抗を接続し、NTCからグランドにサーミスタを接続する必要があります。NTC動作をディスエーブルするには、NTCをGNDに接続し、NTCBIASをオープン状態のままにします。

OVGATE(ピン5):過電圧保護ゲート出力。OVGATEは外付けNチャネルMOSパス・トランジスタのゲート・ピンに接続します。トランジスタのソースはVBUSに接続し、ドレインは製品のDC入力コネクタに接続します。過電圧状態でない場合、このピンは、パス・トランジスタを十分にオーバードライブして完全に導通させることが可能な内部チャージポンプに接続されます。過電圧状態が検出されると、OVGATEが急激にGNDに引き下げられ、LTC3576/LTC3576-1が損傷しないようにします。OVGATEはOVSENSと連動してこの保護を行います。

OVSENS(ピン6):過電圧保護センス入力。OVSENSは、6.2k 抵抗を介して入力電源コネクタに接続し、さらに外付けNチャネルMOSパス・トランジスタのドレインに接続します。このピンの電圧がVovcutoffを上回ると、OVGATEピンがGNDに引き下げられ、パス・トランジスタをディスエーブルしてLTC3576/LTC3576-1を保護します。ピンの電圧を6Vに保つため、OVSENSピンは過電圧過渡時に電流をシャントします。

FB1(ピン7): スイッチング・レギュレータ1の帰還入力。レギュレータ1の制御ループが完成すると、このピンは、I²Cシリアル・ポートからのコマンドの値に基づく16の設定可能なセットポイントの1つにサーボ制御されます。表4を参照してください。

V_{IN1}(ピン8):スイッチング・レギュレータ1の電源入力。このピンは通常、V_{OUT}に接続します。このピンには1µFのMLCCコンデンサを推奨します。

SW1(ピン9):スイッチング・レギュレータ1の電力送出ピン。

EN1(ピン10):ロジック入力。このロジック入力ピンは、スイッチング・レギュレータ1を個別にイネーブルします。このピンはアクティブ"H"で、 I^2 Cシリアル・ポートの対応するビットとOR接続されています。表3を参照してください。 2μ Aのプルダウン電流源を内蔵しています。

ENOTG (ピン11): ロジック入力。このロジック入力ピンは、双方向スイッチング・レギュレータを個別にイネーブルして V_{OUT} の電圧を昇圧し、USB On-The-Goアプリケーションに対して V_{BUS} の5V出力を供給します。このピンはアクティブ"H"で、 I^2 Cシリアル・ポートの対応するビットとOR接続されています。表3を参照してください。 2μ Aのプルダウン電流源を内蔵しています。



ピン機能

 DV_{CC} (ピン12): I^2 Cシリアル・ポートのロジック電源。シリアル・ポートが不要な場合、 DV_{CC} を接地することによってディスエーブルすることができます。 DV_{CC} が接地されると、 I^2 Cビットはデフォルト値に設定されます。表3を参照してください。

SCL(ピン13): I²Cシリアル・ポートのクロック入力ピン。I²CのロジックレベルはDV_{CC}を基準にしてスケーリングされます。DV_{CC}が接地されると、SCLピンはI²Cシリアル・ポートのC2、C4、C6の各ビットと等しくなります。DV_{CC}が接地された場合、SCLはSDAと連動してスイッチング・レギュレータ1、2、3の動作モードを決定します。表3と表5を参照してください。2µAのプルダウン電流源を内蔵しています。

SDA(ピン14): I²Cシリアル・ポートのデータ入力ピン。 I²CのロジックレベルはDV_{CC}を基準にしてスケーリングされます。DV_{CC}が接地されると、SDAピンはI²Cシリアル・ポートのC3、C5、C7の各ビットと等しくなります。DV_{CC}が接地された場合、SDAはSCLと連動してスイッチング・レギュレータ1、2、3の動作モードを決定します。表3と表5を参照してください。2µAのプルダウン電流源を内蔵しています。

NC(ピン15):未接続ピン。このピンはデバイスに内部接続されていません。 V_{IN3} のPCBトレースの幅を広くするためにこのピンを V_{IN3} に接続してもかまいません。

V_{IN3}(ピン16):スイッチング・レギュレータ3の電源入力。このピンは通常、V_{OUT}に接続します。このピンには1µFのMLCCコンデンサを推奨します。

SW3(ピン17):スイッチング・レギュレータ3の電力送出ピン。

NC(ピン18):未接続ピン。このピンはデバイスに内部接続されていません。SW3のPCBトレースの幅を広くするためにこのピンをSW3に接続してもかまいません。

EN3(ピン19):ロジック入力。このロジック入力ピンは、スイッチング・レギュレータ3を個別にイネーブルします。このピンはアクティブ"H"で、I²Cシリアル・ポートの対応するビットとOR接続されています。表3を参照してください。2µAのプルダウン電流源を内蔵しています。

FB3(ピン20):スイッチング・レギュレータ3の帰還入力。レギュレータ3の制御ループが完成すると、このピンは、I²Cシリアル・ポートからのコマンドの値に基づく16の設定可能なセットポイントの1つにサーボ制御されます。表4を参照してください。

RST3(ピン21):ロジック出力。これは、スイッチング・レギュレータ3が最終値にセトリングしたことを示すオープンドレイン出力です。この出力は、主マイクロプロセッサのパワーオン・リセットとして、または電源シーケンシングのために他のスイッチング・レギュレータをイネーブルするのに使用することができます。

EN2(ピン22):ロジック入力。このロジック入力ピンは、スイッチング・レギュレータ2を個別にイネーブルします。このピンはアクティブ"H"で、I²Cシリアル・ポートの対応するビットとOR接続されています。表3を参照してください。2μAのプルダウン電流源を内蔵しています。

SW2(ピン23):スイッチング・レギュレータ2の電力送出ピン。

 V_{IN2} (ピン24):スイッチング・レギュレータ2の電源入力。このピンは通常、 V_{OUT} に接続します。このピンには 1μ FのMLCCコンデンサを推奨します。

FB2(ピン25):スイッチング・レギュレータ2の帰還入力。レギュレータ2の制御ループが完成すると、このピンは、I²Cシリアル・ポートからのコマンドの値に基づく16の設定可能なセットポイントの1つにサーボ制御されます。表4を参照してください。

 $V_{C}(\mathcal{C} \to 26)$:外部スイッチング・レギュレータのBat-Track制御出力。このピンは、外部のリニアテクノロジーの降圧スイッチング・レギュレータの V_{C} ピンをドライブします。 V_{OUT} に電力供給するために、ゲートを \overline{ACPR} ピンに接続した外付けPチャネルMOSFETが必要になる場合があります(「アプリケーション情報」を参照)。WALLおよび \overline{ACPR} と連動して V_{OUT} を安定化し、バッテリ・チャージャの効率を最大にします。

WALL(ピン27):外部電源のセンス入力。WALLは、外部の高電圧スイッチング・レギュレータの出力と外付けPチャネルMOSFET(使用されている場合)のドレインに接続します。これは、外部のレギュレータに電源が印加されたことを確認するのに使用されます。電源が検出されると、ACPRが"L"にドライブされてUSB入力が自動的にディスエーブルされます。このピンを4.3Vより高い電圧に引き上げると、Vcピンがイネーブルされます。

LINEAR

ピン機能

ĀCPR(ピン28):外部電源接続出力(アクティブ"L")。 $\overline{\text{ACPR}}$ は、LTC3576/LTC3576-1が外部の高電圧降圧スイッチング・レギュレータの出力を使用できる状態を示します。このピンは、ソースが V_{OUT} に接続され、ドレインがWALLに接続された外付けPチャネルMOSFETのゲートに接続します。 $\overline{\text{ACPR}}$ の"H"レベルは V_{OUT} で、"L"レベルはGNDです。 $\overline{\text{ACPR}}$ が"L"のとき、USB双方向スイッチャがディスエーブルされます。

PROG(ピン29): 充電電流の設定および充電電流のモニタ用ピン。PROGからグランドに1%抵抗を接続することによって充電電流が設定されます。定電流モードで十分な入力電力が供給されると、このピンは1Vにサーボ制御されます。このピンの電圧は、次式を使用することによって常に実際の充電電流を表します。

$$I_{BAT} = \frac{V_{PROG}}{R_{PROG}} \bullet 1030$$

CHRG(ピン30):オープンドレインの充電状態出力。CHRGピンはバッテリ・チャージャの状態を示します。CHRGによって、充電、非充電、バッテリ無応答、バッテリ温度範囲外の4つの可能なチャージャの状態が示されます。さらに、CHRGを使用して、双方向スイッチング・レギュレータが昇圧モード(On-The-Go)時のVBUS上に短絡状態があるかどうかを示します。CHRGは人またはマイクロプロセッサによって容易に認識できるように、35kHzで変調され、低デューティ・サイクルと高デューティ・サイクルの間で切り替わります。表1を参照してください。CHRGにはプルアップ抵抗や表示用のLEDが必要です。

IDGATE(ピン31):理想ダイオード・アンプの出力。このピンによって、VoutとBATの間の理想ダイオードとして使用されるオプションの外付けPチャネルMOSFETのゲートが制御されます。外付け理想ダイオードは内部理想ダイオードと並列に動作します。PチャネルMOSFETのソースをVoutに接続し、ドレインをBATに接続します。外付け理想ダイオードMOSFETを使用しない場合には、IDGATEはフロートさせておきます。

BAT(ピン32):1セル・リチウムイオン・バッテリ・ピン。使用可能なV_{BUS}電力に応じて、BATに接続されたリチウムイオン・バッテリは理想ダイオードを介してV_{OUT}に電力を供給するか、またはバッテリ・チャージャを介してV_{OUT}から充電されます。

Vout(ピン33):降圧モード時の双方向PowerPathスイッチング・レギュレータの出力電圧とバッテリ・チャージャの入力電圧。携帯製品の大部分にはVoutから電力を供給します。LTC3576/LTC3576-1は、Voutの外部負荷と内部バッテリ・チャージャの間で使用可能な電力を分割します。外部負荷が優先されているので、任意の追加電力を使用してバッテリを充電できます。BATからVoutに接続された理想ダイオードにより、負荷がVBUSからの割り当てられた電力を超えても、VBUS電源が取り外されても、Voutに電力が供給されます。On-The-Goモード時には、このピンはSWピンを介してVBUSに電力を供給します。Voutは、低インピーダンスのセラミック・コンデンサを使用してバイパスします。

VBUS(ピン34、35):電源ピン。これらのピンは、USBポートやACアダプタなどのDCソースから制御された電流を引き出すことにより、SWピンを介してVOUTへ電力を供給します。On-The-Goモード時には、これらのピンが外部負荷に電力を供給します。2つのVBUSピンはデバイスで相互に接続し、低インピーダンスの積層セラミック・コンデンサでバイパスします。

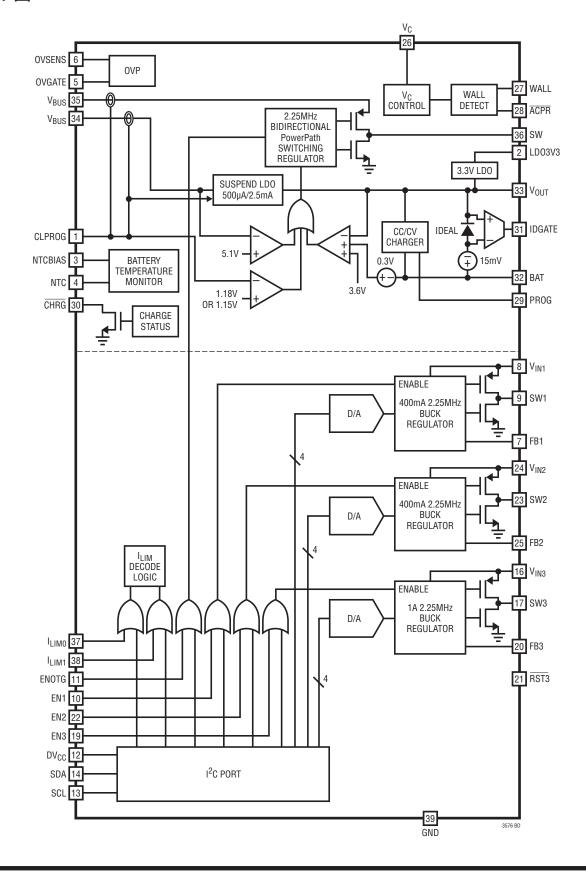
SW(ピン36):SWピンは、双方向スイッチング・レギュレータを介してV_{BUS}とV_{OUT}の間で電力を伝達します。インダクタンス値と電流定格については「アプリケーション情報」を参照してください。

 I_{LIM0} 、 I_{LIM1} (ピン37、38): I_{LIM0} と I_{LIM1} はPowerPathスイッチング・レギュレータの電流制限の制御を行います。表1を参照してください。 I_{LIM0} と I_{LIM1} のどちらのピンも、 I^2 Cシリアル・ポートの対応するビットとOR接続されています。表3と表6を参照してください。それぞれ、 2μ Aのプルダウン電流源を内蔵しています。

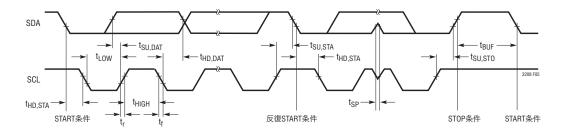
露出パッド(ピン39):グランド。露出パッドは、LTC3576/LTC3576-1の直下に配置した複数のビアにより、プリント回路基板の2番目の層の連続したグランド・プレーンに接続します。



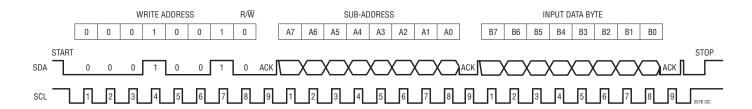
ブロック図



タイミング図



I²Cの書き込みプロトコル



はじめに

LTC3576/LTC3576-1は高度に集積化されたパワーマネージメント・デバイスで、電力消費を最小限に押さえて熱管理の制約を緩和しながら、様々なソースから得られる電力を最適に使用するように設計されています。このデバイスには、高効率の双方向PowerPathスイッチング・レギュレータ、外部高電圧降圧スイッチング・レギュレータのコントローラ、バッテリ・チャージャ、理想ダイオード、常時オンLDO、過電圧保護回路、3個の汎用降圧スイッチング・レギュレータなどが搭載されています。デバイス全体が直接デジタル制御とI²Cシリアル・ポートのいずれかまたは両方で制御されます。

革新的なPowerPathアーキテクチャを採用しているので、完全に放電しきったバッテリを使用しているときでさえ、アプリケーションへの電力供給を優先することにより、外部電圧が印加された直後にアプリケーションに電力供給することができます。

降圧コンバータとして動作している場合、LTC3576/LTC3576-1の双方向スイッチング・レギュレータはUSB、ACアダプタなどの5V電源から電力を引き出してアプリケーションに電力供給し、Bat-Trackを使用してバッテリを効率的に充電します。電力が節約されるので、LTC3576/LTC3576-1ではVoutの負荷電流はUSBポートから供給される電流を超えることが可能で、バッテリ充電に許容されるUSB電力を最大限に使用できます。USBに互換性をもたせるため、スイッチング・レギュレータには高精度平均入力電流制限機能が搭載されています。PowerPathスイッチング・レギュレータとバッテリ・チャージャは情報をやり取りし、平均入力電流が決してUSB仕様を超えないようにします。

さらに、双方向スイッチング・レギュレータは5V同期整流式昇圧コンバータとしても動作するので、外付け部品を追加せずに、VOUTから電力を引き出してVBUSに最大500mAを供給することができます。これにより、USBデュアルロール・トランシーバを使用したシステムがUSB On-The-Goデュアルロール・デバイスとして機能することができます。短絡保護用に、真の出力切断機能と平均出力電流制限機能が搭載されています。

車載、FireWireなどの高電圧アプリケーション用に、LTC3576/LTC3576-1は外部のLTC降圧スイッチング・レギュレータのBat-Track制御を行い、バッテリ・チャージャの効率を最大にして発熱を最小限に抑えます。USBと補助入力の両方から電力が供給される場合、補助入力が優先されます。

LTC3576/LTC3576-1は、 $180m\Omega$ 理想ダイオードのほか、オプションの外付けPチャネルMOSFETとともに使用するための理想ダイオード・コントローラも内蔵しています。BATから V_{OUT} に接続された理想ダイオードによって、 V_{BUS} またはWALLの電力が不十分または電力がない場合でも、 V_{OUT} に常に十分な電力を供給できます。

「常時オン」LDOによって、VOUTで得られる電力から安定化された3.3Vが供給されます。消費電流が非常に少ないこのLDOは常にオンしており、20mAを供給するのに使用することができます。

LTC3576/LTC3576-1は、外付けNチャネルMOSFETと連動し、高電圧の偶発的な印加によって生じる入力の損傷を防ぐように設計された過電圧保護回路を備えています。

デバイスがサスペンド時のUSBポートに接続されたときのバッテリからの流出を防ぐため、VBUSからVOUTに接続されたLDOによって低電力または高電力のUSBサスペンド電流をアプリケーションに供給します。

3個の汎用スイッチング・レギュレータは、直接デジタル制御またはI²Cシリアル・ポートの動作により、個別にイネーブルすることができます。3個のスイッチング・レギュレータはすべて調整可能なセットポイントを備えているので、高いプロセッサ性能を必要としない場合には、I²C制御のもとに電圧を下げることができます。3個のスイッチング・レギュレータはすべて、固定周波数PWMモードに加えて、軽負荷状態での消費電流を大幅に減らすための自動Burst Mode動作モードとLDOモードを備えています。

双方向PowerPathスイッチング・レギュレータ (降圧モード)

VBUSからVOUTに供給される電力は、降圧モードで動作する 2.25MHzの固定周波数双方向スイッチング・レギュレータに よって制御されます。VOUTは外部負荷(降圧スイッチング・レギュレータ1、2、3)とバッテリ・チャージャを結合したものをドライブします。USBの最大負荷仕様を満たすため、スイッチング・レギュレータには計測システムと制御システムが搭載されており、平均入力電流がCLPROGで設定されたレベル以下を維持するようにします。

結合された負荷によってスイッチング・レギュレータが設定された入力電流制限まで達しない場合、VOUTはバッテリ電圧より約0.3V高い電圧をトラッキングします。バッテリ・チャージャの電圧をこの低レベルに保つことによって、バッテリ・チャージャの電力損失が最小限に抑えられます。降圧モード時の電力の流れを図1に示します。

結合された外部負荷とバッテリ充電電流が十分に大きいことによってスイッチング・レギュレータが設定された入力電流制限に達すると、バッテリ・チャージャは外部負荷を満たすのに必要な分だけ正確に充電電流を低減します。バッテリ充電電流が許容できるUSB電流を超える値に設定されても、平均入力電流のUSB仕様に違反することはありません。それはバッテリ・チャージャが必要に応じて電流を低減するからです。さらに、Voutの負荷電流がVBUSから供給される設定された電力を超えると、バッテリ・チャージャがイネーブルされていても、理想ダイオードを介してバッテリから負荷電流が供給されます。

CLPROGから流出する電流は V_{BUS} 電流を正確に分割した分です。CLPROGからGNDに設定抵抗と平均化コンデンサを接続すると、CLPROGの電圧はスイッチング・レギュレータの平均入力電流を示します。入力電流が設定制限値に近づくと、CLPROGは1.18Vに達し、スイッチング・レギュレータによって供給される電力は一定に保たれます。

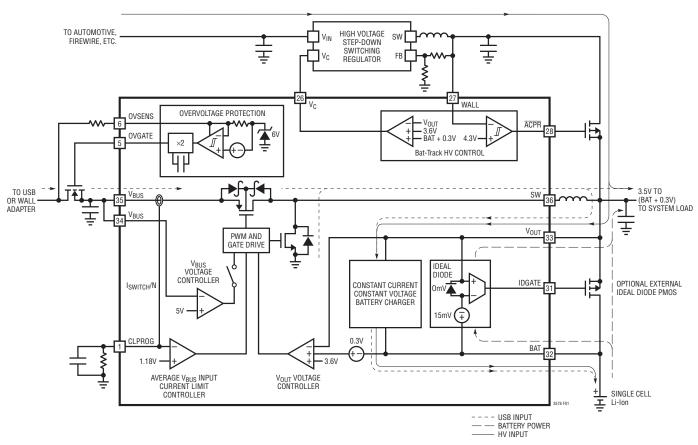


図1. PowerPathのブロック図(USB/ACアダプタから電力を供給)



入力電流制限は I_{LIM0} ピンと I_{LIM1} ピンまたは I^2 Cシリアル・ポートによって設定されます。入力電流制限は、USBサスペンド・モードの制限値500 μ AからACアダプタ・アプリケーション用の1Aまでの範囲の5つの値に設定可能です。これらの設定値の2つは、特に100mAおよび500mAのUSBアプリケーションでの使用を意図しています。 I_{LIM0} ピンと I_{LIM1} ピンを使用した電流制限の設定値については表1を、 I^2 Cポートを使用した電流制限の設定値については表6を参照してください。

表1. li imnとli im1を使用したUSB電流制限の設定値

I _{LIM1}	I _{LIM0}	USBの設定
0	0	1倍モード(USB 100mAに制限)
0	1	10倍モード(ACアダプタ1Aに制限)
1	0	低電力サスペンド(USB 500μAに制限)
1	1	5倍モード(USB 500mAに制限)

スイッチング・レギュレータがアクティブになると、平均入力電流はCLPROGの設定抵抗により次式に従って制限されます。

$$I_{VBUS} = I_{VBUSQ} + \frac{V_{CLPROG}}{R_{CLPROG}} \bullet (h_{CLPROG} + 1)$$

ここで、 I_{VBUSQ} はLTC3576/LTC3576-1の消費電流、 V_{CLPROG} は電流制限時のCLPROGサーボ電圧、 R_{CLPROG} は設定抵抗の値、そして h_{CLPROG} は V_{BUS} で測定される電流とCLPROGに供給されるサンプル電流との比率です。 h_{CLPROG} 、 V_{CLPROG} 、および I_{VBUSQ} の値については「電気的特性」の表を参照してください。 R_{CLPROG} が3.01k以上であれば、回路の許容誤差がワーストケースであっても、100mAモードまたは500mAモードの平均入力電流のUSB仕様に違反することはありません。

電流制限されていない間は、スイッチング・レギュレータのBat-Track機能によってVoutがBATの電圧より約300mV高い電圧に設定されます。ただし、BATの電圧が3.3V以下で、かつ負荷要件によってスイッチング・レギュレータが電流制限を超えることがない場合、図2に示すようにVoutは3.6Vに固定されます。この「瞬時オン」動作により、携帯製品に電源を印加したときにバッテリの充電を待つことなく直ちに起動することができます。負荷がVBUSの電流制限を超えてしまうと、図2の網掛けの部分で示すように、Voutの範囲は無負荷電圧とバッテリ電圧をわずかに下回る電圧の間になります。

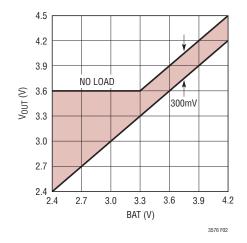


図2. VOUTとBAT

バッテリ電圧が非常に低い場合、バッテリ・チャージャは負荷のような動作をしますが、入力電力が限られているので、その電流によってVouTが3.6Vの「瞬時オン」電圧を下回る傾向があります。VouTがこのレベルを下回らないように、低電圧回路がVouTの低下を自動的に検出してバッテリ充電電流を必要に応じて低減します。この低減によって負荷の電流と電圧が常に優先されますが、バッテリ充電電流をできる限り供給します。「アプリケーション情報」の「バッテリ・チャージャの過大設定」を参照してください。

電圧レギュレーション・ループはVOUTの容量によって補償されます。ループを安定化させるためには10µFのMLCCコンデンサが必要です。この値より大きな容量を追加すると過渡応答が改善されます。

内部低電圧ロックアウト回路はV_{BUS}をモニタし、V_{BUS}が4.30Vを上回り、バッテリ電圧より約200mV高くなるまで、スイッチング・レギュレータをオフに保ちます。V_{BUS}が4Vを下回るかまたはバッテリ電圧の50mV以内になると、UVLOのヒステリシスによってレギュレータがオフします。これが生じると、理想ダイオードを介してV_{OUT}のシステム電源がバッテリから供給されます。

双方向PowerPathスイッチング・レギュレータ (昇圧モード)

USB On-The-Goアプリケーションでは、双方向PowerPathスイッチング・レギュレータが昇圧コンバータとして動作して V_{OUT} から V_{BUS} に電力供給します。 V_{OUT} からの電力はバッテリまたは外部の高電圧スイッチング・レギュレータの出力から得ることができます。昇圧コンバータとして、双方向スイッチング・レギュレータは V_{BUS} に5Vを生成し、最小500mAを供給することができます。



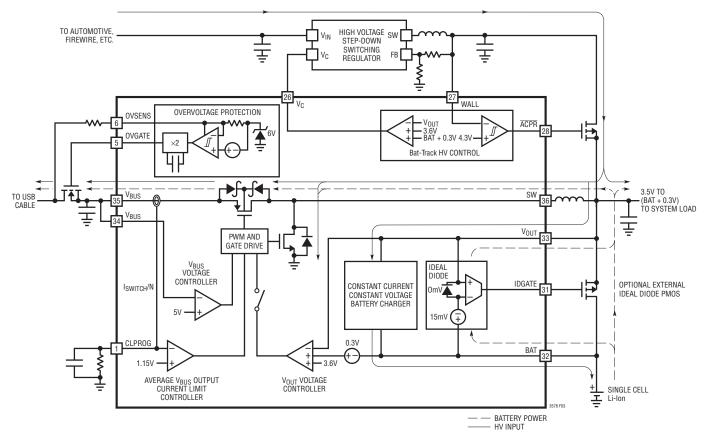


図3. PowerPathのブロック図 (USB On-the-Go)

USB On-The-Goは、外部制御ピン(ENOTG)または I^2 Cのいずれかによりイネーブルすることができます。昇圧モード時の電力の流れを図3に示します。

低電圧ロックアウト回路は V_{OUT} をモニタし、 V_{OUT} が2.8Vを上回るまで昇圧変換が行われないようにします。入力電力が供給されるときに V_{BUS} がバックドライブしないように、昇圧モードがイネーブルされた時点で V_{BUS} が4.3Vを上回っていると、 V_{BUS} の低電圧ロックアウト回路が昇圧変換を防止します。スイッチング・レギュレータは、内部PMOSスイッチのボディー・ダイオードが導通しないようにすることにより、真の出力切断を可能にするようにも設計されています。これにより、短絡状態またはシャットダウンの間 V_{BUS} をゼロ・ボルトにすることができるので、 V_{OUT} から電流が流れません。

電圧レギュレーション・ループはVBUSの容量によって補償されます。ループを安定化させるためには4.7µFのMLCCコンデンサが必要です。この値より大きな容量を追加すると、過渡

応答が改善されます。出力電流が500mAまでの V_{BUS} 電圧のロード・レギュレーションは約3%です。軽負荷時、スイッチング・レギュレータはBurst Mode動作になります。レギュレータは V_{BUS} が5.1Vになるまで電力を供給し、その後、NMOSスイッチとPMOSスイッチがシャットオフします。 V_{BUS} が5.1Vを下回ると、レギュレータは再度 V_{BUS} に電力を供給します。

スイッチング・レギュレータには、ピーク・インダクタ電流制限と平均出力電流制限のどちらの機能もあります。ピーク電流モード・アーキテクチャにより、ピーク・インダクタ電流がサイクルごとに制限されます。ピーク電流制限はV_{BUS}/2Ω(最大1.8A)に等しいので、急な短絡が生じた場合には、電流制限は小さい値にフォールドバックします。昇圧モード時に、CLPROGからGNDに設定抵抗と平均化コンデンサを接続すると、CLPROGの電圧はスイッチング・レギュレータの平均出力電流を示します。CLPROGに3.01kの抵抗を使用すると、双方向スイッチング・レギュレータの出力電流制限値は680mAになります。出力電流がこの制限値に近づくと、CLPROGが



1.15Vにサーボ制御されてV_{BUS}がV_{OUT}まで急激に低下します。V_{BUS}がV_{OUT}に近づく場合、NMOSスイッチがオンのときにPMOSスイッチがオンしてインダクタ電流の増加を均衡させると、インダクタ電流の負の傾斜が不十分になる可能性があります。これにより、インダクタ電流が暴走してCLPROGの電圧が上昇します。CLPROGが1.2Vに達すると、同期PMOSのスイッチングが終了し、V_{OUT}がそのゲートに静的に印加されます。これにより、電流が出力に流れている間、インダクタ電流が十分な負の傾斜をもつようになります。CLPROGが1.15Vまで低下すると、PMOSはスイッチングを再開します。

たとえVouTがVBUSを上回っても、LTC3576/LTC3576-1は電圧レギュレーションを維持します。これはPMOSスイッチをディスエーブルすることによって実現します。インダクタ電流が電流制限されていないときに暴走しないように、PMOSスイッチは、VBUSがVouT+180mVを上回るとイネーブルされ、VouT+70mVを下回るとディスエーブルされます。このモードではPMOSは低インピーダンス・スイッチとして動作しなくなるので、デバイス内部での電力損失が増加します。これによって効率が急激に低下します。

 V_{BUS} が4Vを下回りPMOSスイッチが7.2ms以上ディスエーブルされた場合には短絡フォールトを示し、デバイスはシャットオフします。 \overline{CHRG} ピンは35kHzで点滅し、そのデューティ・サイクルは4Hzの速度で12%と88%の間を変動します。表2を参照してください。昇圧モードを再イネーブルするには、ENOTGピンを接地して I^2 CポートのB0ビットを"L"にしてから"H"にする必要があります。

Bat-Track補助高電圧スイッチング・レギュレータ制御

図1と図3に示すように、WALLピン、ACPRピン、Vcピンは、LT®3480やLT3653などの外部高電圧降圧スイッチング・レギュレータと組み合わせて使用し、高い電圧源で動作するときの発熱を最小限に抑えることができます。Bat-Track制御回路は、外部スイッチング・レギュレータの出力電圧を(BAT+300mV)または3.6Vの高い方に制御します。これにより、バッテリ・チャージャの効率を最大にしながら、バッテリが過放電しているときの瞬時オン動作を可能にします。

高電圧レギュレータの帰還ネットワークは、4.5V~5.5Vの出力電圧を生成するように設定します。外部レギュレータに高電圧が印加されると、WALLはこの設定された出力電圧に向かって上昇します。WALLが約4.3Vを上回ると、ACPRが"L"になり、LTC3576/LTC3576-1のBat-Track制御によって外部の

高電圧降圧スイッチング・レギュレータのローカルVc制御が 無効になります。したがって、Bat-Track制御がイネーブルされ ると、出力電圧はスイッチング・レギュレータの帰還ネットワー クに関係なく設定されます。

Bat-Track制御により、簡単な5Vスイッチング・レギュレータの 出力を使用したバッテリ・チャージャのドライブで大幅な効率 向上が得られます。5V出力でV_{OUT}をドライブする場合、バッ テリ・チャージャの効率はほぼ次式のようになります。

$$\eta_{TOTAL} = \eta_{BUCK} \bullet \frac{V_{BAT}}{5V}$$

ここで、η_{BUCK}は高電圧スイッチング・レギュレータの効率、5V はスイッチング・レギュレータの出力電圧です。標準的なスイッ チング・レギュレータの効率87%と標準的なバッテリ電圧3.8V を使用すると、バッテリ・チャージャの総合効率は約66%になります。充電電流を1Aと仮定すると、バッテリを充電するだけで1.7Wの電力が消費されます。

Bat-Trackを使用すると、バッテリ・チャージャの効率はほぼ次式のようになります。

$$\eta_{TOTAL} = \eta_{BUCK} \bullet \frac{V_{BAT}}{V_{BAT} + 0.3V}$$

上記と同じ仮定を用いると、バッテリ・チャージャの総合効率は約81%になります。この例では電力損失が1W以下、つまり発熱がほぼ60%以下になります。

LT3480とBat-Track制御付きのLT3653を使用した全体回路 図を「標準的応用例」に示します。

BATからVoutへの理想ダイオード

LTC3576/LTC3576-1はそれぞれ、内部理想ダイオードのほかオプションの外付け理想ダイオードのコントローラも備えています。内部理想ダイオードおよび外付け理想ダイオードはどちらも常時オンで、VOUTがBATを下回るたびに即座に応答します。

負荷電流がスイッチング・レギュレータからの許容電力を超えて増加すると、追加の電力が理想ダイオードを介してバッテリから供給されます。さらに、VBUSへの電源(USBまたはACアダプタ)が取り外されると、アプリケーションの電源はすべて理想ダイオードを介してバッテリから供給されます。理想ダイオー

LINEAR

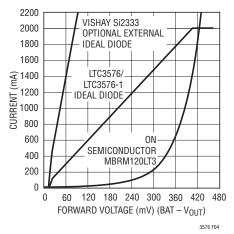


図4. 理想ダイオードのV-I特性

ドは十分に高速なので、スイッチング・レギュレータに必要な蓄積容量だけでVoutの垂下が防止されます。内部理想ダイオードは、Voutの電圧がBATの電圧より約15mV(VFWD)低いときは常に大型の内蔵PチャネルMOSFETを作動させる高精度アンプで構成されています。アンプのリニア範囲内では、理想ダイオードの小信号抵抗は非常に小さいので、順方向電圧降下を15mV近くに保ちます。電流レベルが大きいとMOSFETは十分に導通します。

内部理想ダイオードを補完するために、BATからVouTに外付けのPチャネルMOSFETトランジスタを接続することができます。LTC3576/LTC3576-1のIDGATEピンは外付けPチャネルMOSFETのゲートをドライブして、理想ダイオードを自動的に制御します。外付けPチャネルMOSFETのソースをVouTに接続し、ドレインをBATに接続します。IDGATEピンは1nFの負荷をドライブできるので、オン抵抗が30mΩ以下の外付けPチャネルMOSFETトランジスタを制御することができます。

サスペンドLDO

LTC3576/LTC3576-1がUSBサスペンド・モードに設定されている場合、双方向スイッチング・レギュレータはディスエーブルされ、サスペンドLDOがV_{OUT}ピンに電力を供給します(V_{BUS}へ供給可能な電力があると想定した場合)。このLDOは、サスペンド時のUSBポートに携帯製品が接続されたときのバッテリ切れを防止します。このLDOは4.6Vに安定化されており、スイッチング・コンバータがディスエーブルされたとき(サスペンド時)だけアクティブになります。サスペンドLDOはV_{BUS}電流をスケーリングした電流をCLPROGピンに供給するので、このモードでは約100mVにサーボ制御されます。USB仕様に準拠

させておくため、LDOへの入力は電流制限されているので、低電力または高電力のサスペンド仕様を超えることはありません。VOUTの負荷がサスペンド電流制限を超えると、理想ダイオードを介してバッテリから電流が追加供給されます。

3.3V常時オンLD0電源

LTC3576/LTC3576-1は、常時電力が供給される低消費電流で低損失のレギュレータを備えています。このLDOを使用して、システムのプッシュボタン・コントローラ、スタンバイ・マイクロコントローラやリアルタイム・クロックに電力を供給することができます。最大20mAを供給するように設計されているので、常時オンLDOを補償するのに少なくとも1µFの低インピーダンス・セラミック・バイパス・コンデンサが必要です。LDOはVOUTから電力を供給されるので、VOUTが3.3V近くに低下すると20mAより小さい負荷でドロップアウト状態になります。LDO3V3出力を使用しない場合には、VOUTに接続することによってディスエーブルする必要があります。

バッテリ・チャージャ

LTC3576/LTC3576-1には、自動再充電機能付き定電流/定電圧バッテリ・チャージャ、安全タイマによる自動終了、低電圧トリクル充電、不良セル検出、温度範囲外で充電を停止するサーミスタ・センサ入力などが搭載されています。

バッテリの予備調整

バッテリの充電サイクルが開始されると、バッテリ・チャージャは最初にバッテリが過放電しているかを判定します。バッテリ電圧がVTRKL(標準2.85V)より低いと、自動トリクル充電機能によってバッテリ充電電流が設定値の10%に設定されます。低電圧が0.5時間以上持続すると、バッテリ・チャージャは自動的に停止し、CHRGピンによってバッテリが応答しないことを示します。

バッテリ電圧が2.85Vを上回ると、チャージャはフルパワーの定電流モードで充電を開始します。バッテリに供給される電流は1030/RPROGに達しようとします。使用できる入力電力および外部負荷の状態によっては、バッテリ・チャージャが設定されたフルレートで充電できることもあればできないこともあります。外部負荷がバッテリ充電電流よりも常に優先されます。同様に、USB電流制限の設定は常に実行され、追加電力のみがバッテリの充電に使用されます。システム負荷が軽い場合、バッテリ充電電流は最大になります。



充電終了

バッテリ・チャージャは安全タイマを内蔵しています。バッテリの電圧があらかじめ設定されたフロート電圧に達すると、バッテリ・チャージャはバッテリ電圧を安定化し、充電電流が自然に減少します。バッテリがフロート電圧に達したことをバッテリ・チャージャが検出すると、4時間の安全タイマが始動します。安全タイマが終了すると、バッテリの充電が中止され、電流はそれ以上供給されません。

自動再充電

バッテリ・チャージャは充電を終了するとオフ状態を保つので、バッテリからは数マイクロアンペアの電流しか流れません。携帯製品を長期間この状態にしておくと、バッテリは最終的に自己放電します。バッテリが常に満充電になるように、バッテリ電圧がチャージャのフロート電圧より標準で100mVより低い再充電スレッショルドを下回ったときに充電サイクルが自動的に開始されます。安全タイマの作動中にバッテリ電圧が再充電スレッショルドを下回ると、タイマはゼロにリセットされます。再充電スレッショルドを下回る短時間の電圧低下によって安全タイマがリセットされないように、バッテリ電圧を1ms以上の間再充電スレッショルドより低くする必要があります。VBUSのUVLOを"L"にしてから"H"にする(たとえば、VBUSを取り外してから付け直す)、またはI²Cポートによってバッテリ・チャージャをオンにしてからオフにすると、充電サイクルと安全タイマも再スタートします。

充電電流

充電電流は、PROGからグランドに接続された1本の抵抗を使用して設定されます。バッテリ充電電流の1/1030がPROGに送られ、これによって1.000Vへのサーボが試みられます。このように、バッテリ充電電流はPROGピンの電流の1030倍に達しようとします。設定抵抗と充電電流は次式を使用して算出されます。

$$I_{CHG} = \frac{V_{PROG}}{R_{PROG}} \bullet 1030$$

定電流または定電圧のいずれの充電モードでも、PROGピンの電圧はバッテリに供給される実際の充電電流に比例します。したがって、実際の充電電流はPROGピンの電圧をモニタし、次式を使用することによっていつでも決定できます。

$$I_{BAT} = \frac{V_{PROG}}{R_{PROG}} \bullet 1030$$

多くの場合、供給される入力電力が限られていることとVOUT からシステム負荷に優先して供給されることにより、実際のバッテリ充電電流(IRAT)はICHGより少なくなります。

バッテリ・チャージャのアルゴリズムを「バッテリ・チャージャの フローチャート」に示します。

充電状態表示

CHRGピンはバッテリ・チャージャの状態を示します。CHRGによって、充電、非充電、バッテリ無応答、バッテリ温度範囲外の4つの状態を示すことができます。

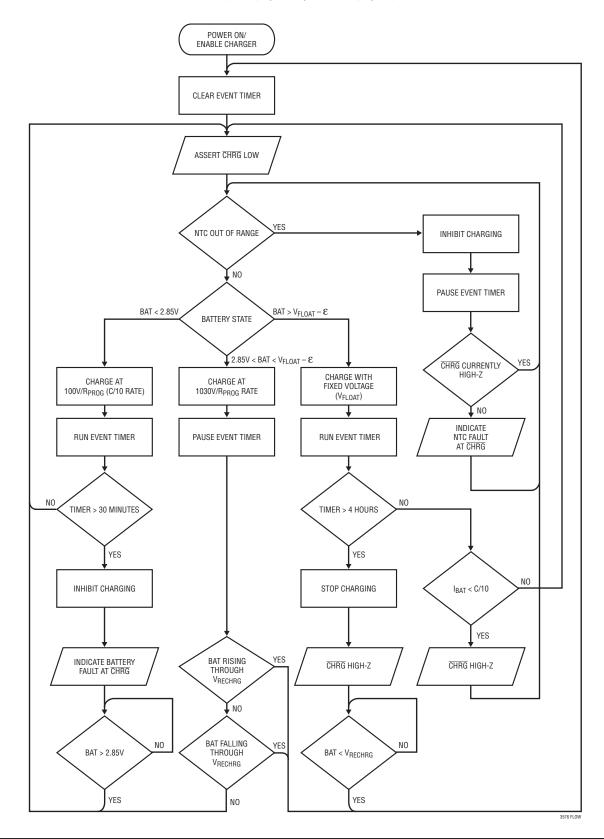
CHRGピンの信号は、人またはマイクロプロセッサによって、上記の4つの状態の1つとして容易に認識できます。オープンドレイン出力のCHRGピンは、電流制限抵抗によって表示LEDをドライブして人とのインタフェースを行うか、または単にプルアップ抵抗によってマイクロプロセッサとのインタフェースを行うことができます。

人とマイクロプロセッサの両方にCHRGピンが容易に認識されるように、このピンは充電時に"L"、非充電時に"H"になるか、または高周波数(35kHz)でスイッチングさせて可能な2つのフォールト状態(バッテリ無応答とバッテリ温度範囲外)を示します。

充電が開始されると、CHRGは"L"になり、通常の充電サイクルの間"L"に保たれます。充電が完了する(つまりBATピンがフロート電圧に達し、充電電流が設定値の1/10に低下する)と、CHRGピンは開放されます(ハイ・インピーダンス)。フォールトが生じると、このピンは35kHzでスイッチングされます。スイッチングの間、デューティ・サイクルは非常に低い周波数で、高い値と低い値の間で変調されます。低いデューティ・サイクルと高いデューティ・サイクルは十分に区別が付き、LEDがオンやオフをしているように見えることによって、「点滅」表示が実現されます。2つのフォールトにはそれぞれ、人の認識用に独自の「点滅」速度があり、マシンの認識用に2つの独自のデューティ・サイクルがあります。



バッテリ・チャージャのフローチャート





LTC3576/LTC3576-1がV_{BUS}の電流制限時には、CHRGピンはC/10スレッショルドに応答しません。これにより、バッテリ・チャージャに供給される電力が不足していることによる充電終了の誤表示が防止されます。

バッテリ・チャージャが動作しているときのCHRGピンの4つの可能な状態を表2に示します。

表2. CHRG信号

状態	周波数	変調(点滅) 周波数	デューティ・ サイクル
充電	0Hz	0Hz (Low-Z)	100%
非充電	0Hz	0Hz (Hi-Z)	0%
NTCフォールト	35kHz	1Hz at 50%	6%, 94%
バッテリ不良 またはOn-The-Go 短絡フォールト	35kHz	4Hz at 50%	12%, 88%

NTCフォールトはデューティ・サイクルが6%と94%の間を1Hz の速度で切り替わる35kHzのパルス列で表されます。人は1Hz の速度がバッテリ温度の範囲外を示す「遅い」点滅であることを容易に認識し、マイクロプロセッサは6%または94%のデューティ・サイクルをNTCフォールトと解読することができます。

バッテリが充電に無応答(つまり、バッテリ電圧が0.5時間2.85Vを下回ったまま)であることが検出されると、CHRGピンはバッテリ不良フォールトを示します。このフォールトの場合、人はLEDの4Hzの「速い」点滅を容易に認識し、マイクロプロセッサは12%または88%のデューティ・サイクルをバッテリ不良フォールトと解読することができます。

LTC3576/LTC3576-1は、バッテリの充電よりもシステム負荷が常に優先される3端子PowerPathデバイスです。システム負荷が過大なことにより、バッテリ不良タイムアウト時間以内にバッテリをトリクル充電スレッショルド電圧以上に充電するだけの十分な電力が得られないことがあります。この状況では、バッテリ・チャージャは誤ってバッテリ不良を示します。この場合、システム・ソフトウェアによって負荷を減らしてからバッテリ・チャージャをリセットして再試行できます。

CHRGピンは充電状態のほか、双方向スイッチング・レギュレータがOn-The-Goモード時のVBUS上に短絡状態があるかどうかを示すのにも使用されます。短絡状態が検出されると、CHRGはバッテリ不良フォールトと同じ変調周波数とデューティ・サイクルで点滅します。チャージャがOn-The-Goのイネーブルと同時にオンすると、CHRGの12%と88%のデューティ・サイクルからなる4Hzの変調によって、バッテリ不良またはVBUSの短絡フォールトが示されることがあります。システム・ソフトウェアがチャージャまたはOn-The-Goをオフして、どのフォールトが生じたかを確認します。

ほとんどありえませんが、デューティ・サイクルの測定が(低 デューティ・サイクルから高デューティ・サイクルへの)明暗転 換時に行われる可能性もあります。これが行われると、デュー ティ・サイクルの測定値は正確に50%になります。デューティ・ サイクルの測定値が50%の場合、システム・ソフトウェアはそれ を無効として新たなデューティ・サイクルの測定を行います。

NTCサーミスタ

バッテリの温度は負温度係数(NTC)サーミスタをバッテリ・パックの近くに配置して測定します。

この機能を使用するには、NTCピンとグランドの間にNTCサーミスタ (R_{NTC})を接続し、NTCBIASからNTCにバイアス抵抗 (R_{NOM})を接続します。 R_{NOM} は、選択したNTCサーミスタの 25°Cでの値 (R_{25})に等しい値で許容誤差が1%の200ppm抵抗にします。

NTCサーミスタの抵抗がR25の値の0.54倍になる、つまり100kのサーミスタが約54kに低下すると、LTC3576/LTC3576-1は充電を停止します。Vishayの曲線1のサーミスタの場合、これは約40°Cに相当します。バッテリ・チャージャが定電圧(フロート)モードの場合、サーミスタが有効温度に戻ったことを示すまで安全タイマも停止します。温度が低下するに従って、NTCサーミスタの抵抗は増加します。LTC3576/LTC3576-1は、NTCサーミスタの値がR25の値の3.25倍まで増加すると充電を停止するようにも設計されています。Vishayの曲線1の100kのサーミスタの場合、この抵抗(325k)は約0°Cに相当します。高温コンパレータと低温コンパレータにはそれぞれ約3°Cのヒステリシスがあり、トリップ・ポイントの近くでの発振が防止されます。NTCピンを接地するとNTC機能はすべてディスエーブルされます。

LINEAR TECHNOLOGY

サーマル・レギュレーション

LTC3576/LTC3576-1や周辺部品の熱的損傷を防止するため、ダイ温度が105°Cに上昇すると、内部サーマル・フィードバック・ループが設定充電電流を自動的に低減します。このサーマル・レギュレーション手法によって、LTC3576/LTC3576-1は高電力動作や高周囲温度環境に起因する過度の温度上昇から保護されるので、ユーザーは所定の回路基板設計での電力処理能力の限界を押し上げることができます。LTC3576/LTC3576-1のサーマル・レギュレーション・ループの利点として、ワーストケースの条件ではチャージャは自動的に電流を減らすという保証があるので、特定のアプリケーションに対してワーストケースの条件ではなく実際の条件に従って充電電流を設定することができます。

過電圧保護

LTC3576/LTC3576-1は、NチャネルMOSFETと6.2k抵抗の2個の外付け部品を使用するだけで、VBUSやWALLへ過大な電圧が誤って印加されることからデバイスを保護することができます。最大安全過電圧の大きさは、外付けMOSFETとそれに付随するドレイン・ブレークダウン電圧の選択によって決まります。

過電圧保護モジュールには2つのピンがあります。1つ目のOVSENSは、外付け抵抗を介して外部から印加される電圧の測定に使用されます。2つ目のOVGATEは、外付けMOSFETのゲート・ピンのドライブに使用される出力です。OVSENSが6Vより低いと、内部チャージポンプがOVGATEを約1.88 × OVSENSにドライブします。これにより、NチャネルMOSFETが導通してVBUSまたはWALLへの低インピーダンス接続が行われ、次いでLTC3576/LTC3576-1に電力供給されます。フォールトや不適切なACアダプタの使用によってOVSENSが6Vを上回ると、OVGATEがGNDに引き下げられて外付けMOSFETがディスエーブルされるので、下流の回路が保護されます。この電圧が再度6Vを下回ると、外付けMOSFETが再イネーブルされます。

USB On-The-Goがイネーブルされると、双方向スイッチング・レギュレータが外付けMOSFETのボディー・ダイオードを使用して過電圧保護回路を起動するので、たとえV_{BUS}が電力をソースしていてもデバイスは保護されます。外付けMOSFETのドレインに高電圧が印加されると、V_{BUS}は5Vに維持されます。高電圧が印加されなくなると、外付けMOSFETのドレインは5Vに戻ります。

OVGATEのチャージポンプ出力のドライブ能力は限られています。動作に悪影響を与えることがあるので、このピンのリーク電流を防ぐように注意する必要があります。

抵抗の電力消費定格の計算、推奨部品の表、デュアル入力および逆入力保護の例については、「アプリケーション情報」を参照してください。

I²Cインタフェース

LTC3576/LTC3576-1は、標準2線 I^2 Cインタフェースを使用してホスト(マスタ)からコマンドを受信できます。バスの信号のタイミング関係を「タイミング図」に示します。2本のバスライン(SDAおよびSCL)は、バスが使用されていないとき"H"にする必要があります。これらのラインには、外付けのプルアップ抵抗またはLTC1694 I^2 Cアクセラレータなどの電流源が必要です。LTC3576/LTC3576-1は受信するだけのスレーブ・デバイスです。 I^2 C制御信号、SDA、SCLはDVCC電源に内部でスケーリングされています。DVCCは、 I^2 C信号を生成するマイクロコントローラと同じ電源に接続します。

 I^2 Cポートは DV_{CC} ピンに低電圧ロックアウト機能を備えています。 DV_{CC} が約IVを下回ると、 I^2 Cシリアル・ポートがクリアされてスイッチング・レギュレータI、2、3はフルスケールに設定されます。

バスの速度

I²Cポートは最大400kHzの速度で動作するように設計されています。ポートにはタイミング遅延が内蔵されており、I²Cに準拠したマスタ・デバイスからアドレス指定されると適正に動作することが保証されます。バスが損傷した場合でもグリッチを抑制するように設計された入力フィルタも備えています。

START条件とSTOP条件

バス・マスタはSTART条件を送って通信開始をスレーブ・デバイスに知らせます。START条件は、SCLを"H"に保ったまま SDAを"H"から"L"に遷移させることによって生成されます。マスタはスレーブとの通信を終了したら、SCLを"H"に保ったままSDAを"L"から"H"に遷移させることによりSTOP条件を送信します。この後、バスは別の I^2 Cデバイスと自由に通信できます。



バイトのフォーマット

LTC3576/LTC3576-1に送られる各バイトは8ビット長でなければならず、その後にアクノリッジ・ビットのための追加のクロック・サイクルが続く必要があります。データは最上位ビット (MSB)を先頭にしてLTC3576/LTC3576-1に送られます。

アクノリッジ

アクノリッジ信号はマスタとスレーブ間のハンドシェークに使用されます。スレーブ (LTC3576/LTC3576-1)によって生成されるアクノリッジ (アクティブ "L")は、情報の最新のバイトが受信されたことをマスタに知らせます。アクノリッジに関連したクロック・パルスはマスタによって生成されます。マスタはアクノリッジ・クロック・サイクルの間にSDAラインを解放 ("H")にします。スレーブレシーバは、アクノリッジ・クロック・パルスの間SDAラインをプルダウンし、このクロック・パルスが"H"の間SDAラインが安定して"L"に保たれるようにする必要があります。

スレーブ・アドレス

アドレス・バイトは7ビット・アドレスと読み出し/書き込み(R/\overline{W})ビットで構成されます。LTC3576/LTC3576-1は、製造時に0001001に設定されている7ビット・アドレスにだけ応答します。 R/\overline{W} ビットはアドレス・バイトの最下位ビットです。LTC3576/LTC3576-1は書き込み専用デバイスなので、デバイスがアドレスを認識できるように、このビットは0にする必要があります。したがって、アドレス・バイトは0x12になります。正しい7ビット・アドレスが与えられても R/\overline{W} ビットが1であると、LTC3576/LTC3576-1は応答しません。

サブアドレス書き込み

LTC3576/LTC3576-1は制御入力用に4個のコマンドレジスタを備えています。これらは、サブアドレス書き込みシステムを介したf²Cポートによってアクセスされます。

LTC3576/LTC3576-1への各書き込みは3バイトで構成されます。最初のバイトは常にLTC3576/LTC3576-1の書き込みアドレスになります。2番目のバイトはLTC3576/LTC3576-1のサブアドレスを表します。サブアドレスは、LTC3576/LTC3576-1内の次のデータ・バイトを指定するポインタとして機能します。3番目のバイトは、サブアドレスで示されるロケーションに書き込まれるデータで構成されます。LTC3576/LTC3576-1には、ロケーション0x00、0x01、0x02、0x03に4つのサブアドレスがあります。

バスの書き込み動作

START条件と7ビットのアドレス、それに続く R/\overline{W} ビット = 0 によって、マスタはLTC3576/LTC3576-1との通信を開始しま す。アドレスがLTC3576/LTC3576-1のアドレスと一致すると、 LTC3576/LTC3576-1はアクノリッジを返します。するとマスタ はサブアドレスを送ります。LTC3576/LTC3576-1は再度アクノ リッジを返し、データ・バイトに対してこのサイクルが繰り返さ れます。データ・バイトは、LTC3576/LTC3576-1によってそのア クノリッジが返されると、内部のホールディング・ラッチに転送 されます。この手順は、新しいデータを必要とする各サブアド レスに対して繰り返す必要があります。1つ以上のデータ・バイ トがLTC3576/LTC3576-1に転送されると、マスタはSTOP条件 を使用して通信を終了することができます。代わりに、マスタは 反復START条件を開始してI²Cバス上の別のチップをアドレ ス指定することもできます。このサイクルは無期限に継続可能 で、LTC3576/LTC3576-1は受信した有効データの最後の入 力を記憶します。バス上のすべてのチップがアドレス指定され て有効データが送られると、グローバルなSTOP条件を送るこ とができ、LTC3576/LTC3576-1は受信したデータを使用して コマンド・ラッチを更新します。

状況によっては、I²Cバスのデータが損傷することがあります。このような場合、LTC3576/LTC3576-1は受信した最後の完全なデータセットだけを保存することによって適切に応答します。たとえば、LTC3576/LTC3576-1が正常にアドレス指定されてデータを受信中にSTOP条件が誤って発生したと仮定します。LTC3576/LTC3576-1はこのSTOP条件を無視し、新しいSTART条件、正しいアドレスおよびサブアドレス、新しいデータセット、STOP条件が送信されてくるまで応答しません。

同様に、1つの例外を除いて、LTC3576/LTC3576-1が以前にアドレス指定され、有効なデータが送られてきてもSTOPで更新されない場合、反復STARTが何回発生したかに関係なく、バス上に現れるどのSTOPにも応答します。反復STARTが与えられ、LTC3576/LTC3576-1がアドレスおよびサブアドレスを正常にアクノリッジする場合、新しいデータ・バイトをすべて受信してアクノリッジするまでLTC3576/LTC3576-1はSTOPに応答しません。

LINEAR

入力データ

LTC3576/LTC3576-1に書き込み可能な4つのデータ・バイトを表3に示します。

サブアドレス0にある最初のバイトは、スイッチング・レギュレー タ1と2のサーボ電圧を制御します。サブアドレス1にある2番 目のバイトは、スイッチング・レギュレータ3のサーボ電圧、3個のスイッチング・レギュレータすべてのイネーブル信号、さらには V_{BUS} をパワーアップしてUSB On-The-GoにするためのPowerPathスイッチング・レギュレータのイネーブル信号を制御します。サーボ電圧は表4にデコードされています。デフォルトのサーボ電圧は0.8Vです。

表3. I²Cシリアル・ポートの割り当て*

	A7	A6	A5	A4	A3	A2	A1	A0	В7	В6	B5	B4	В3	B2	B1	В0
		チング・し 電圧(表					ンギュレ- 4を参照)				ッギュレー 4を参照)		イネーブル3	イネーブル2	イネーブル1	イネーブル0TG
リセット値	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0
	C7	C6	C5	C4	C3	C2	C1	C0	D7	D6	D5	D4	D3	D2	D1	D0
	レギュ	チング・ レータ1 :ード :参照)	レギュ	チング・ レータ2 ード き参照)	スイッ: レギュ のモ (表5を	ノータ3 ード		流制限 :参照)	バッテリ・チャージャ のディスエーブル	高電力サスペンド			未依	使用		
リセット値	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

^{*}デバイスに電力供給されてDV $_{CC}$ = 0の場合、A7~A0およびB7~B4のビットはデフォルトで1に、その他のビットは0になる。

表4. スイッチング・レギュレータのサーボ電圧

A7	A6	A5	A4	スイッチング・レギュレータ1のサーボ電圧
A3	A2	A1	A0	スイッチング・レギュレータ2のサーボ電圧
В7	В6	B5	B4	スイッチング・レギュレータ3のサーボ電圧
0	0	0	0	0.425
0	0	0	1	0.450
0	0	1	0	0.475
0	0	1	1	0.500
0	1	0	0	0.525
0	1	0	1	0.550
0	1	1	0	0.575
0	1	1	1	0.600
1	0	0	0	0.625
1	0	0	1	0.650
1	0	1	0	0.675
1	0	1	1	0.700
1	1	0	0	0.725
1	1	0	1	0.750
1	1	1	0	0.775
1	1	1	1	0.800
				-



サブアドレス2にある3番目のデータ・バイトは、各スイッチング・レギュレータの動作モードの制御のほか入力電流制限の設定も行います。各スイッチング・レギュレータは、表5に示す3つの動作モードの1つに個別に設定できます。

表5. 汎用スイッチング・レギュレータのモード

C3 (SDA)*	C2 (SCL)*	パルススキップ・モード
1	0	LDOモード
1	1	Burst Mode動作

^{*}SDAとSCLはDVCC = OVのときだけこの設定になる。

入力電流制限の設定値は表6のとおりにデコードされます。この表は、Voutの負荷(バッテリ・チャージャとシステム負荷との和)が供給可能な電力を上回った場合にVBUSピンから流れる最大電流を示します。追加の電力はバッテリから供給されます。入力電流制限の起動状態の設定値は00で、低電力の100mA USBの設定を示します。

表6. USB電流制限の設定

D6	C1 (I _{LIM1})*	C0 (I _{LIM0})*	USBの設定
Χ	0	0	1倍モード(USB 100mAに制限)
Χ	0	1	10倍モード(ACアダプタ1Aに制限)
0	1	0	低電力サスペンド(USB 500µAに制限)
1	1	0	高電力サスペンド(USB 2.5mAに制限)
Χ	1	1	5倍モード(USB 500mAに制限)

^{*}I_{LIM1}とI_{LIM0}は低電力サスペンド・モードをイネーブルするときだけ使用することができ、 それぞれC1、C0とOR接続されている。

サブアドレス3にある入力データの4番目かつ最後のバイトには、バッテリ・チャージャのディスエーブル・ビットと2.5mAの高電力サスペンド・モード電流制限のイネーブル・ビットがあります。

I²Cポートのディスエーブル

DV_{CC}ピンをグランドに接続することによって、I²Cシリアル・ポートをディスエーブルすることができます。このモードでは、LTC3576/LTC3576-1は各ロジック入力ピンEN1、EN2、EN3、ENOTG、I_{LIM1}、SDA、SCLを使用して制御されます。スイッチング・レギュレータ1、2、3の出力電圧の設定、バッテリ・チャージャのディスエーブル機能、高電力サスペンド・モードなど、このモードではいくつかの機能が使用できません。このモードでは、スイッチング・レギュレータの設定可能な固定サーボ電圧は0.8Vです。DV_{CC}が接地された場合、SDAピンとSCLピンはこの設定以外にはならないので、これらのピンはスイッチング・レギュレータのモード・ビットC2~C7を制御するために再割り当てされます。SCLはC2、C4、C6に割り当てられ、SDAはC3、C5、C7に割り当てられます。

RST3ピン

RST3ピンは、スイッチング・レギュレータ3がイネーブルされて 最終電圧に達していることを示すのに使用されるオープンドレ イン出力です。RST3は、レギュレータ3がレギュレーション値の 92%に達するまでは低インピーダンスのままです。

システム・マイクロコントローラが自身をリセットするのに十分な時間を与えるため、230msの遅延時間があります。RST3は、レギュレータ3によって電力を供給されるマイクロプロセッサのパワーオン・リセットとして使用するか、または電源シーケンシング用にレギュレータ1または2あるいは両方をイネーブルするのに使用することができます。RST3はオープンドレイン出力であり、レギュレータ3の出力電圧または別の適切な電源にプルアップ抵抗を接続する必要があります。

シャットダウン・モード

降圧モード時の双方向USBスイッチング・レギュレータは、 V_{BUS} が V_{UVLO} 電圧を上回り、LTC3576/LTC3576-1が2つの USBサスペンド・モード(500 μ Aまたは2.5 μ A)のいずれでもないときは、必ずイネーブルされます。USBと補助入力の両方から電力が供給される場合には、補助入力が優先されてUSBスイッチング・レギュレータはディスエーブルされます。

理想ダイオードは常にイネーブルされていて、ディスエーブルすることはできません。

LINEAR

降圧スイッチング・レギュレータ

LTC3576/LTC3576-1は、3個の汎用2.25MHz降圧固定周波 数電流モードスイッチング・レギュレータを備えています。2個 のレギュレータは最大400mAを供給し、3番目のスイッチン グ・レギュレータは最大1Aを供給することができます。3個の スイッチング・レギュレータはすべて0.8Vの最小起動出力電 圧に設定可能で、マイクロコントローラのコア、マイクロコント ローラのI/O、メモリ、ディスク・ドライブなどのロジック回路へ の電力供給に使用できます。また、3個すべてのスイッチング・ レギュレータに、I²Cで設定可能なオンザフライでの省電力 のためのセットポイントがあります。これらは、入力電圧が出 力電圧の非常に近くまで低下すると、100%デューティ・サイク ル動作(低損失モード)もサポートします。多様なアプリケー ションに適合させるため、選択可能なモード機能を使用して、 ノイズと効率のトレードオフを行うことができます。LTC3576/ LTC3576-1の汎用スイッチング・レギュレータの動作を制御す るのに3つのモードを使用することができます。中負荷時から 重負荷時には、パルススキップ・モードによってノイズが最小 のスイッチング・ソリューションが得られます。軽負荷時には、 Burst Mode動作またはLDOモードを選択することができます。 スイッチング・レギュレータは、起動時の突入電流を制限する ソフトスタート、短絡電流保護、放射EMIを低減するスイッチ・ ノードのスルーレート制限回路などを備えています。外付け の補償部品は必要ありません。レギュレータの動作モードは、 I²C制御によって、またはI²Cポートを使用しない場合にはSDA ピンとSCLピンのマニュアル制御によって設定することができ ます。各コンバータは、EN1、EN2、EN3の各外部制御ピンまた はI²Cポートのいずれかによって個別にイネーブルすることが できます。3個すべてのスイッチング・レギュレータが、それぞれ I²C制御により設定可能な帰還サーボ電圧を備えています。ス イッチング・レギュレータの入力電源V_{IN1}、V_{IN2}、V_{IN3}は通常、 システム負荷ピンVOUTに接続します。

降圧スイッチング・レギュレータの動作モード

LTC3576/LTC3576-1の汎用スイッチング・レギュレータには3 つの可能な動作モードがあり、様々なアプリケーションのノイズ/電力要件を満たします。

パルススキップ・モードでは、内部ラッチが各サイクルの開始 点でセットされ、メインPチャネルMOSFETスイッチをオンし ます。各サイクルで、電流コンパレータがピーク・インダクタ電 流をエラーアンプの出力と比較します。電流コンパレータの出 力が内部ラッチをリセットすることによって、メインPチャネル MOSFETスイッチがオフし、NチャネルMOSFET同期整流器 がオンします。NチャネルMOSFET同期整流器は、2.25MHz のサイクルの終了時か、NチャネルMOSFET同期整流器を流 れる電流がゼロに低下したときにオフします。この動作手法を 使用して、エラーアンプはピーク・インダクタ電流を調節し、必 要な出力電力を供給します。必要な補償機能はすべてスイッ チング・レギュレータに内蔵されているので、1個のセラミック 出力コンデンサを使用するだけで安定させることができます。 PWMモードで軽負荷の場合、インダクタ電流は各パルスでゼ ロに達することがあり、NチャネルMOSFET同期整流器をオフ します。この場合、スイッチ・ノード(SW)は高インピーダンスに なり、スイッチ・ノードの電圧にリンギングが生じます。これは 不連続モード動作であり、スイッチング・レギュレータでは通 常の動作です。パルススキップ・モードでの非常に軽い負荷で は、スイッチング・レギュレータは必要に応じて自動的にパルス をスキップして出力を安定状態に保ちます。

高デューティ・サイクル $(V_{OUTx} > V_{INx}/2)$ では、軽負荷でインダクタ電流が反転してレギュレータが連続的に動作する可能性があります。これは正常で、レギュレーションは維持されますが、連続スイッチングにより、消費電流が数mAに増加します。



Burst Mode動作時には、スイッチング・レギュレータは、負荷電流 に応じて固定周波数PWM動作とヒステリシスをもった制御動 作の間で自動的に切り替わります。軽負荷時には、レギュレータ はヒステリシス・モードで動作し、定電流アルゴリズムを使用し てインダクタ電流を制御します。Burst Mode動作時に、出力コン デンサがレギュレーション・ポイントよりわずかに高い電圧まで 充電されます。次いで、降圧スイッチング・レギュレータはスリー プ・モードになり、その間、出力コンデンサが負荷電流を供給し ます。スリープ・モードでは、レギュレータの回路のほとんどがパ ワーダウンするので、バッテリの電力を節約することができます。 出力電圧があらかじめ決められた値を下回ると、スイッチング・レ ギュレータ回路がオンし、新しいバースト・サイクルが開始されま す。レギュレータがスリープ・モードで動作する時間は負荷電流 によって決まります。スリープ時間は負荷電流が増加するにつれ て減少します。Burst Mode動作では、パルススキップ・モードと比 較した場合、出力リップルが大きくなりますが、軽負荷時の効率 が大幅に改善されます。重負荷でのBurst Mode動作はパルスス キップ・モードと同じように行われます。

最後に、スイッチング・レギュレータには出力電圧を安定させるためのDCオプションを提供するLDOモードがあります。LDOモードでは、スイッチング・レギュレータはリニア・レギュレータに変換され、SWxピンから各インダクタを通して電力を連続的に供給します。このモードでは、出力ノイズを最小にすることが可能で、軽負荷時の消費電流が小さくなります。

降圧スイッチング・レギュレータではオンザフライでのモードの移行が可能なので、負荷がかけられていてもモード間のシームレスな移行を行うことができます。これにより、モード間を交互に切り替えて、必要に応じて出力リップルを低減するか、または低電流の効率を向上させることができます。

降圧スイッチング・レギュレータのドロップアウト動作

スイッチング・レギュレータの入力電圧(V_{INx})を設定された出力電圧に近づけることは可能です(たとえば、設定された出力電圧が3.3Vでバッテリ電圧が3.4V)。この状態が生じると、PMOSスイッチのデューティ・サイクルは100%で連続的にオンするまで増加します。このドロップアウト状態では、それぞれの出力電圧は、レギュレータの入力電圧から内部PチャネルMOSFETとインダクタの電圧降下を差し引いた電圧に等しくなります。

降圧スイッチング・レギュレータの低電源電圧動作

LTC3576/LTC3576-1は V_{OUT} の低電圧ロックアウト回路を内蔵しており、 V_{OUT} が V_{OUT} (UVLO)を下回ると汎用スイッチング・レギュレータをシャットダウンします。このUVLOは不安定動作を防ぎます。

降圧スイッチング・レギュレータのソフトスタート動作

ソフトスタートは、各スイッチング・レギュレータのピーク・インダクタ電流を500μsの時間をかけて徐々に増加させることによって実行します。これによって各出力がゆっくり立ち上がるので、バッテリのサージ電流を最小限に抑えることができます。ソフトスタート・サイクルは、所定のスイッチング・レギュレータがイネーブルされるたび、またはフォールト状態(サーマル・シャットダウンまたはUVLO)が生じた後に開始されます。ソフトスタート・サイクルは動作モードの変更によってトリガされることはありません。これにより、Burst Mode動作、パルススキップ・モード、LDOモード間の移行時にシームレスな出力動作が可能になります。

降圧スイッチング・レギュレータの スイッチング・スルーレートの制御

降圧スイッチング・レギュレータには、スイッチ・ノード(SWx)のスルーレートを制限する特許出願中の新規回路が搭載されています。この新規回路は、スイッチ・ノードを数ナノ秒の時間で遷移させ、EMIの放射と電源ノイズの伝導を大幅に低減するように設計されています。

シャットダウン時の降圧スイッチング・レギュレータ

降圧スイッチング・レギュレータは、動作がイネーブルされていないときはシャットダウン状態になります。シャットダウン状態では、降圧スイッチング・レギュレータのすべての回路はスイッチング・レギュレータの入力電源から切り離されており、数ナノアンペアのリーク電流が残るだけです。シャットダウン時には、降圧スイッチング・レギュレータの出力はそれぞれSWxピンの10k抵抗によってグランドに引き下げられます。

LINEAD

双方向PowerPathスイッチング・レギュレータの CLPROG抵抗とコンデンサの選択

「双方向スイッチング・レギュレータ(降圧モード)」で説明されているように、スイッチング・レギュレータが1倍モード(USB 100mA)、5倍モード(USB 500mA)または10倍モードのいずれかに設定されているとき、CLPROGピンの抵抗によって平均VBUS入力電流制限が決まります。VBUS入力電流は、VOUTのドライブに使用される電流とスイッチング・レギュレータの消費電流の2つの成分から構成されます。USB仕様に確実に準拠させるため、入力電流の両方の成分を考慮する必要があります。「電気的特性」の表で、すべての設定の消費電流の標準値と電流制限の設定精度が規定されています。500mAや100mAの規格値にできるだけ近い値を得るには、高精度抵抗を使用する必要があります。IvBUS = IvBUSQ+VCLPROG/RCLPPROG (hCLPROG+1)であることを思い出してください。

スイッチング・レギュレータが平均入力電流を決定できるように、抵抗と並列に平均化コンデンサを接続する必要があります。また、電流制限に達したときに、このコンデンサによって帰還ループの支配的ポールが得られます。安定性を確保するため、CLPROGのコンデンサは0.1µF以上でなければなりません。

双方向PowerPathスイッチング・レギュレータのインダクタの選択

PoowerPathスイッチング・レギュレータの入力電圧範囲と出力 電圧範囲はどちらも非常に狭いので、LTC3576/LTC3576-1は 3.3µHという特定のインダクタンス値に設計されています。この アプリケーションに適すると思われるいくつかのインダクタを 表7に示します。

表7. LTC3576向けに推奨するPowerPathインダクタ

インダクタ の種類	L (µH)	最大 I _{DC} (A)	最大 DCR (Ω)	寸法 (単位:mm) (L×W×H)	製造元
LPS4018	3.3	2.2	0.08	$3.9 \times 3.9 \times 1.7$	Coilcraft www.coilcraft.com
D53LC DB318C	3.3 3.3	2.26 1.55	0.034 0.070	$5 \times 5 \times 3$ $3.8 \times 3.8 \times 1.8$	Toko www.toko.com
WE-TPC Type M1	3.3	1.95	0.065	4.8 × 4.8 × 1.8	Wurth Electronik www.we-online.com
CDRH6D12 CDRH6D38	3.3 3.3	2.2 3.5	0.063 0.020	6.7 × 6.7 × 1.5 7 × 7 × 4	Sumida www.sumida.com

双方向PowerPathスイッチング・レギュレータの VBUSとVOUTのバイパス・コンデンサの選択

LTC3576/LTC3576-1と一緒に使用されるコンデンサの種類と容量の値によって、レギュレータ制御ループの安定性、入力電圧リップルなど、いくつかの重要なパラメータが決まります。LTC3576/LTC3576-1では、VBUSとVOUTの間に双方向スイッチング・レギュレータを使用しているので、VBUS電流の波形には高周波成分が含まれています。VBUSのバイパスには、等価直列抵抗(ESR)が小さい積層セラミック・コンデンサ(MLCC)を使用することを強く推奨します。タンタル・コンデンサやアルミ・コンデンサはESRが大きいので推奨できません。VBUSのコンデンサの値によって、与えられた負荷電流に対する入力リップルの大きさが直接制御されます。このコンデンサのサイズを大きくすると、入力リップルが小さくなります。

USBデバイスの突入電流制限の仕様は、 V_{BUS} のバイパス・コンデンサを5Vまで充電するのに必要な総クーロン数から算出されます。USB On-The-Goデバイスの最大突入電荷は33 μ Cです。リニアなコンデンサを想定すると、これにより V_{BUS} の容量は6.5 μ Fに制限されます。ただし、ほとんどのセラミック・コンデンサの容量はバイアス電圧によって変化します。突入電流制限の仕様を満たすため、 $0V\sim5V$ のバイアス電圧範囲での平均容量は6.5 μ F以下である必要があります。村田製作所のGRM21BR71A106KE51Lなど、0805パッケージの 10μ Fコンデンサが V_{BUS} のバイパス・コンデンサに適しています。過電圧保護回路を使用しているとき、ノイズ性能と安定性を向上するために大きな容量が必要になる場合には V_{BUS} ピンに直接接続します。この追加の容量は数ミリ秒の間ソフト接続されて突入電流を制限し、 V_{BUS} の過度の過渡電圧降下を防ぎます。

過渡負荷時に大きなV_{OUT}電圧ステップが発生しないように、MLCCを使用してV_{OUT}をバイパスすることも推奨します。出力コンデンサはスイッチング・レギュレータの補償に使用されます。V_{OUT}にはESRが小さい10µF以上のコンデンサが必要です。さらに容量を増やすと負荷過渡性能と安定性が改善されます。

MLCCは、一般に非常に優れたESR特性を備えています。 MLCCは密なボード・レイアウトと切れ目のないグランド・プレーンと組み合わせることによって、非常に良好な性能と低EMI放射を実現します。



MLCCは数種類の誘電体を使用したものが入手可能で、そ れぞれかなり特性が異なっています。たとえば、X7Rタイプ のMLCCは電圧と温度の安定性が最良です。X5Rタイプの MLCCはあきらかに高密度にパッキングされていますが、定格 電圧および定格温度の全範囲にわたって性能が劣っていま す。Y5VタイプのMLCCはパッキング密度が最高ですが、容量 対電圧の特性が極端に非直線的なので、注意して使用する 必要があります。セラミック・コンデンサの実際の回路内の容 量は、回路内で予測される小さなAC信号とDCバイアスを使 用して測定する必要があります。販売元の多くは1VRMSのAC テスト信号を使用して容量対電圧を規定しているので、アプリ ケーションで示されるコンデンサの容量が過大になります。ア プリケーションと同じ動作条件を使用するには、選択したコン デンサがアプリケーションで必要な最小容量を満たしている かどうかを確認するため、ユーザーは容量を測定するか販売 元に実際の容量を問い合わせる必要があります。

降圧スイッチング・レギュレータの出力電圧の設定

3個すべてのスイッチング・レギュレータにはI²Cで設定可能なセットポイントが備わっており、最小0.8Vの起動出力電圧に設定することができます。各スイッチング・レギュレータのフルスケール出力電圧は、スイッチング・レギュレータの出力からFBxピンに抵抗分割器を接続することによって、次式のように設定します。

$$V_{OUTx} = V_{FBx} \left(\frac{R1}{R2} + 1 \right)$$

ここで、 V_{FBx} の範囲は $0.425V\sim0.8V$ です。図5を参照してください。

R1の標準値は40k~1Mの範囲です。コンデンサCFBは帰還 抵抗とFBxピンの入力容量によって生じるポールをキャンセル し、0.8Vをはるかに上回る出力電圧の過渡応答を改善するの

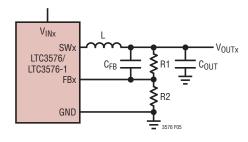


図5. 降圧コンバータのアプリケーション回路

にも役立ちます。CFBには様々なサイズのコンデンサを使用することができますが、ほとんどのアプリケーションには10pFの値を推奨します。2pF~22pFの容量のコンデンサで実験すると過渡応答が改善される場合があります。

降圧スイッチング・レギュレータのインダクタの選択

様々なサイズや形状のインダクタが多くの製造元から提供されています。このようにデバイスの幅広い選択肢から適正なインダクタを選ぶのは困難と思われますが、いくつかの基本的ガイドラインに従うことによって、選択プロセスが非常にシンプルになります。

汎用降圧コンバータは、2μΗ~10μΗの範囲のインダクタを使 用して動作するように設計されています。ほとんどのアプリケー ションでは、低電流のスイッチング・レギュレータ1および2用 に4.7uHのインダクタを、高電流のスイッチング・レギュレータ3 用に2µHのインダクタを推奨します。インダクタ値を大きくする とリップル電流が減少し、出力リップル電圧が改善されます。 インダクタ値を小さくするとリップル電流が増加し、過渡応答 時間が改善されます。効率を最大にするには、低DC抵抗のイ ンダクタを選択します。1.2Vの出力の場合、400mAの負荷電 流では100mΩの直列抵抗ごとに効率は約2%低下し、100mA の負荷電流では300mΩの直列抵抗ごとに約2%低下します。 最大負荷電流の少なくとも1.5倍のDC電流定格を備えたイ ンダクタを選択し、通常動作時にインダクタが飽和しないよう にします。出力短絡の可能性がある場合には、降圧コンバー タで規定された最大ピーク電流を処理する定格のインダクタ を使用します。コアの材質と形状が異なると、インダクタのサ イズ/電流および価格/電流の関係が変わります。フェライトや Permallovを素材とするトロイド・コアやシールドされたポット 型コアは、小型でエネルギー放射は大きくありませんが、同様 な電気的特性を有する鉄粉コアのインダクタより一般に高価 です。非常に薄いか、または体積が非常に小さいインダクタは 通常、コア損失とDCR損失が非常に大きくなるので、最高の 効率は得られません。使用するインダクタの種類は、多くの場 合、LTC3576/LTC3576-1の動作要件よりも、価格対サイズ、性 能、放射EMIの要件に応じて選択されます。

LINEAR TECHNOLOGY

インダクタ値はBurst Mode動作にも影響を与えます。インダクタ値が小さいと、Burst Modeのスイッチング周波数が上昇します。

LTC3576/LTC3576-1の汎用レギュレータに適したインダクタのいくつかを表8に示します。これらのインダクタは、電流定格、DCR、物理的サイズの間でうまく妥協が図られています。すべてのインダクタの詳細については各製造元へお問い合わせください。

表8. 推奨するインダクタ

インダクタ の種類	L (µH)	最大 I _{DC} (A)	最大 DCR (Ω)	寸法(単位:mm) (L×W×H)	製造元
DE2818C	4.7	1.25	0.072	$3.0 \times 2.8 \times 1.8$	Toko
	3.3	1.45	0.053	$3.0 \times 2.8 \times 1.8$	www.toko.comm
D312C	4.7	0.79	0.24	$3.6 \times 3.6 \times 1.2$	
	3.3	0.90	0.20	$3.6 \times 3.6 \times 1.2$	
DE00100	2.2	1.14	0.14	$3.6 \times 3.6 \times 1.2$	
DE2812C	4.7 3.3	1.2 1.4	1.13* 0.10*	$3.0 \times 2.8 \times 1.2$ $3.0 \times 2.8 \times 1.2$	
	2.0	1.8	0.10	$3.0 \times 2.8 \times 1.2$	
CDRH3D16	4.7	0.9	0.11	$4.0 \times 4.0 \times 1.8$	Sumida
סו עפחאעט	3.3	1.1	0.11	$4.0 \times 4.0 \times 1.8$ $4.0 \times 4.0 \times 1.8$	www.sumida.com
	2.2	1.2	0.003	$4.0 \times 4.0 \times 1.8$	www.sumua.com
CDRH2D11	4.7	0.5	0.17	$3.2 \times 3.2 \times 1.2$	
	3.3	0.6	0.123	$3.2 \times 3.2 \times 1.2$	
	2.2	0.78	0.098	$3.2 \times 3.2 \times 1.2$	
CLS4D09	4.7	0.75	0.19	$4.9 \times 4.9 \times 1.0$	
SD3118	4.7	1.3	0.162	$3.1 \times 3.1 \times 1.8$	Cooper
	3.3	1.59	0.113	$3.1 \times 3.1 \times 1.8$	www.cooperet.com
000440	2.2	2.0	0.074	$3.1 \times 3.1 \times 1.8$	
SD3112	4.7	0.8	0.246	$3.1 \times 3.1 \times 1.2$	
	3.3	0.97	0.165 0.14	3.1 × 3.1 × 1.2 3.1 × 3.1 × 1.2	
SD12	4.7	1.12	0.14	$5.2 \times 5.2 \times 1.2$	
ODIZ	3.3	1.42	0.104*	$5.2 \times 5.2 \times 1.2$ $5.2 \times 5.2 \times 1.2$	
	2.2	1.80	0.075*	$5.2 \times 5.2 \times 1.2$	
SD10	4.7	1.08	0.153*	$5.2 \times 5.2 \times 1.0$	
	3.3	1.31	0.108*	$5.2 \times 5.2 \times 1.0$	
	2.2	1.65	0.091*	$5.2 \times 5.2 \times 1.0$	
LPS3015	4.7	1.1	0.2	$3.0 \times 3.0 \times 1.5$	Coilcraft
	3.3	1.3	0.13	$3.0 \times 3.0 \times 1.5$	www.coilcraft.com
	2.2	1.5	0.11	$3.0 \times 3.0 \times 1.5$	

*標準DCR

降圧スイッチング・レギュレータの 入出力バイパス・コンデンサの選択

各スイッチング・レギュレータの入力電源(V_{INx})とともに各スイッチング・レギュレータの出力には、低ESR(等価直列抵抗)のMLCCを使用します。X5RやX7Rのセラミック・コンデンサは他のセラミック・コンデンサのタイプに比べて広い電圧範囲と

温度範囲で容量を維持するのでX5RやX7Rのみを使用します。ほとんどのアプリケーションでは10µFの出力コンデンサで十分です。過渡応答および安定性を良好にするには、出力コンデンサは全動作温度とバイアス電圧にわたって少なくとも4µFの容量を維持する必要があります。各スイッチング・レギュレータの入力電源は1µFのコンデンサでバイパスします。セラミック・コンデンサの品揃えと仕様の詳細についてはコンデンサの製造元へお問い合わせください。現在、高さが制限された設計に使用するのに最適な非常に薄い(高さ1mm未満)セラミック・コンデンサが多くの製造元から提供されています。セラミック・コンデンサの製造元のいくつかを表9に示します。

表9. 推奨するセラミック・コンデンサの製造元

AVX	www.avxcorp.com
Murata	www.murata.com
Taiyo Yuden	www.t-yuden.com
Vishay Siliconix	www.vishay.com
TDK	www.tdk.com

過電圧保護

図6に示すように、抵抗R1とNチャネルMOSFET(MN1)の2個の追加部品を使用して、VBUSを過電圧による損傷から保護することができます。MN1の推奨部品を表10に示します。

表10. 過電圧保護回路向けに推奨するNチャネルMOSFET

製品番号	BVDSS	R _{ON}	パッケージ
Si1472DH	30V	82m Ω	SC70-6
Si2302ADS	20V	$60 \text{m}\Omega$	S0T-23
Si2306BDS	30V	$65 \text{m}\Omega$	S0T-23
Si2316BDS	30V	$80 \text{m}\Omega$	S0T-23
IRLML2502	20V	$35 \text{m}\Omega$	S0T-23
FDN372S	30V	$50 \text{m}\Omega$	SOT-23
NTLJS4114N	30V	$35 \text{m}\Omega$	WDFN6

R1は6.2kの抵抗で、最大過電圧時に消費される電力の定格を必要とします。過電圧時にOVSENSピンは6Vにクランプされます。R1は出力される電力を適切に放散するサイズにする必要があります。たとえば、1/10Wの6.2k抵抗の両端に印加できる電圧は最大で $\sqrt{P_{MAX}} \cdot 6.2k\Omega = 25$ Vです。OVSENSが6Vの場合、この抵抗が耐えられる最大過電圧の大きさは31Vです。1/4Wの6.2k抵抗ではこの値は45Vに上昇します。OVSENSの10mAの絶対最大電流定格によって保護の上限が68Vになります。



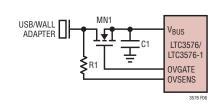


図6. 過電圧保護

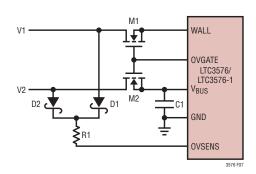


図7. デュアル入力の過電圧保護

図7に示すように、いくつかの部品を追加して V_{BUS} とWALLのどちらも過電圧による損傷から保護することが可能です。ショットキー・ダイオードD1およびD2は、 V_{1} と V_{2} の高い方を R_{1} と OVSENSに伝えます。 V_{1} と V_{2} のいずれかが $6V_{1}$ に V_{2} にやきっと、OVGATEがGNDに引き下げられてWALL入力とUSB入力のどちらも保護されます。各入力は、MN1とMN2のドレイン-ソース間ブレークダウン電圧 (BVDSS)まで保護されます。 R_{1} は最大過電圧時に消費される電力の定格も必要とします。

逆電圧保護

図8に示すように、LTC3576/LTC3576-1は逆電圧の印加に対しても容易に保護することができます。D1とR1は、正の過電圧が生じているときにMP1から見た最大VGSを制限するのに必要になります。D1のブレークダウン電圧はMP1のBVGSを確実に下回る必要があります。図8に示す回路は、MN1のBVDSSまでの順方向電圧保護とMP1のBVDSSまでの逆電圧保護を行います。

バッテリ・チャージャの過大設定

USBの高電力仕様では、USBポートから最大2.5Wを供給することができます。降圧モード時のLTC3576/LTC3576-1の双方向スイッチング・レギュレータは、VBUSの電圧をBATのレベルをわずか上回る電圧に変換するとともに、電力をCLPROGで

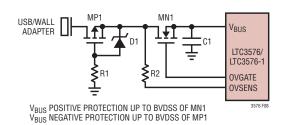


図8. 両極性の電圧保護

設定される値以下に制限します。チャージャはUSB仕様にかかわらず、最大安全充電電流を供給するように、PROGピンを使用して設定する必要があります。設定されたレートでバッテリを充電するのに使用できる電流が不足していると、Voutのシステム負荷およびVBUS電流制限の条件を満たすまで充電電流を低減します。チャージャの電流を使用可能な大きさ以上に設定しても、平均入力電流制限に違反することはありません。これにより、バッテリ・チャージャが供給されるすべての電力を使用してできるだけ即座にバッテリを充電することが可能になるだけで、チャージャ内での電力消費は最小限に抑えられます。

バッテリ・チャージャの安定性に関する検討事項

LTC3576/LTC3576-1のバッテリ・チャージャは、定電圧と定電流のどちらの制御ループも備えています。定電圧のループは、バッテリが低インピーダンスのリードで接続されているときは補償がなくても安定しています。ただし、リードが長すぎると、十分大きな直列インダクタンスが加わり、BATからGNDに少なくとも1µFのバイパス・コンデンサが必要になることがあります。

低ESRの大容量MLCCでは定電圧のループの位相マージンが低減されるので、不安定になる可能性があります。最大 22μ Fをバッテリと並列に接続できますが、コンデンサの容量が大きい場合には $0.2\Omega\sim1\Omega$ の直列抵抗を使用してデカップルする必要があります。

さらに、BATからGNDに $100\mu FOMLCC$ を 0.3Ω の抵抗と直列に接続し、バッテリが取り外されたときの発振を防止する必要があります。

定電流モードでは、バッテリ電圧ではなくPROGピンが帰還 ループを構成します。PROGピンの容量によって追加のポー ルが生じるので、このピンの容量は最小限に抑える必要があ ります。PROGピンに容量が追加されなければ、チャージャは

LINEAD

設定抵抗値が25kまで安定します。ただし、このノードの容量が増えると最大許容設定抵抗が小さくなります。PROGピンのポール周波数は100kHz以上に保つ必要があります。したがって、PROGピンに寄生容量(C_{PROG})がある場合、次式を使用してR_{PROG}の最大抵抗値を算出します。

$$R_{PROG} \le \frac{1}{2\pi \cdot 100 \text{kHz} \cdot C_{PROG}}$$

NTCサーミスタの代替とバイアス

LTC3576/LTC3576-1は、片側が接地されたサーミスタおよびバイアス抵抗をNTCに接続すると、温度規定充電を行います。サーミスタ(R25)の室温の抵抗値に等しいバイアス抵抗を使用することにより、上側と下側の温度がそれぞれVishayの曲線1のサーミスタを想定し、約40°Cと0°Cにあらかじめ設定されます。

上側と下側の温度スレッショルドはバイアス抵抗の値を変えるか、または2つ目の調整抵抗を回路に追加することによって調整できます。バイアス抵抗だけを調整すると、上側か下側のいずれかのスレッショルドを変更できますが、両方を変更することはできません。他方のトリップ・ポイントはサーミスタの特性によって決定されます。調整抵抗に加えてバイアス抵抗を

使用すると、上側と下側の温度スレッショルドの差を縮めることはできないという制約はありますが、上側と下側の温度のトリップ・ポイントを個別に設定できます。それぞれの手法の例を以下に示します。

NTCサーミスタには、抵抗-温度変換表で示される温度特性があります。次の例で使用されるVishay-DaleのサーミスタNTHS0603N011-N1003Fは、公称値が100kで、Vishayの曲線1の抵抗-温度特性に従います。

以下の説明では次の表記を使用します。

R25 = 25°Cでのサーミスタの値

R_{NTCICOLD} = 低温トリップ・ポイントでのサーミスタの値

R_{NTCIHOT} = 高温トリップ・ポイントでのサーミスタの値

rcold = RNTC|COLDとR25の比率

rhot = RNTCIHOTとR25の比率

R_{NOM} = サーミスタの初期バイアス抵抗(図9を参照)

R1 = オプションの温度範囲調整抵抗(図10を参照)

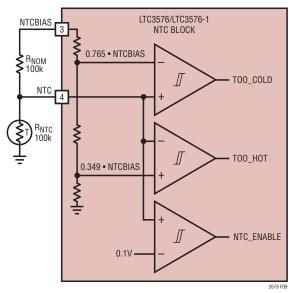


図9. 標準NTCの構成

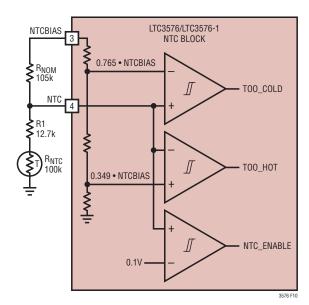


図10. 変形NTCの構成



LTC3576/LTC3576-1の温度条件のトリップ・ポイントは、高温 スレッショルドでは0.349 • NTCBIASに、低温スレッショルド では0.765 • NTCBIASに内部設定されます。

したがって、高温トリップ・ポイントは次の場合に設定されます。

$$\frac{R_{\text{NTC}|\text{HOT}}}{R_{\text{NOM}} + R_{\text{NTC}|\text{HOT}}} \bullet \text{NTCBIAS} = 0.349 \bullet \text{NTCBIAS}$$

そして、低温トリップ・ポイントは次の場合に設定されます。

$$\frac{R_{\text{NTC}|\text{COLD}}}{R_{\text{NOM}} + R_{\text{NTC}|\text{COLD}}} \bullet \text{NTCBIAS} = 0.765 \bullet \text{NTCBIAS}$$

これらの式を解いてR_{NTC|COLD}とR_{NTC|HOT}を求めると次のようになります。

RNTCIHOT = 0.536 • RNOM

そして

RNTC|COLD = 3.25 • RNOM

 R_{NOM} をR25に等しい値に設定すると、上の式から r_{HOT} = 0.536および r_{COLD} = 3.25になります。これらの比率をVishayの抵抗-温度曲線1のグラフに当てはめると、約40°Cの高温トリップ・ポイントおよび約0°Cの低温トリップ・ポイントが得られます。高温トリップ・ポイントと低温トリップ・ポイントの差は約40°Cです。

R25と値の異なるバイアス抵抗(R_{NOM})を使用することによって、高温トリップ・ポイントおよび低温トリップ・ポイントはいずれかの方向に移動させることができます。温度スパンはサーミスタの非直線的な動作によってある程度変化します。次の式を使用してバイアス抵抗の新たな値を算出できます。

$$R_{NOM} = \frac{r_{HOT}}{0.536} \cdot R25$$
$$R_{NOM} = \frac{r_{COLD}}{3.25} \cdot R25$$

ここで、rHOTおよびrCOLDは所期の高温トリップ・ポイントおよび低温トリップ・ポイントでの抵抗の比率です。これらの式には相関がある点に注目してください。したがって、2つのトリップ・ポイントの一方だけを選択することが可能で、他方はデバイスで設計されたデフォルトの比率によって決定されます。60°Cの高温トリップ・ポイントが必要な場合の例について検討します。

Vishayの曲線1のR-T特性から、 60° Cでの r_{HOT} は0.2488になります。上記の式を使用するときは、 R_{NOM} を46.4kに設定します。この R_{NOM} の値では、 r_{COLD} は1.436で低温トリップ・ポイントは約16°Cになります。スパンは上記の40°Cではなく44°Cになることに注目してください。これは、絶対温度が上昇するに従ってサーミスタの「温度利得」が低下するからです。

図10に示すように、バイアス抵抗を追加することによって、上側と下側の温度トリップ・ポイントを個別に設定できます。次の式を使用してRNOMおよびR1の値を算出することができます。

$$R_{NOM} = \frac{r_{COLD} - r_{HOT}}{2.714} \cdot R25$$

$$R1 = 0.536 \cdot R_{NOM} - r_{HOT} \cdot R25$$

たとえば、トリップ・ポイントを0℃と45℃に設定するには、 Vishayの曲線1のサーミスタを次のように決定します。

$$R_{NOM} = \frac{3.266 - 0.4368}{2.714} \cdot 100k = 104.2k$$

最も近い1%値は105kです。

 $R1 = 0.536 \cdot 105k - 0.4368 \cdot 100k = 12.6k$

最も近い1%値は12.7kです。最終的な解は図10に示されており、上側のトリップ・ポイントは45℃、また下側のトリップ・ポイントは0℃になります。

活線挿入とUSB突入電流制限

過電圧保護回路は、OVGATEがNチャネルMOSFETを完全に導通させるのに長い時間をかけることにより、突入電流の制限を行います。これにより、ケーブル中で急激に電流が生じることがなくなるので、VBUSでの共振によるオーバーシュートが抑えられます。過電圧保護回路が使用されていない場合にLTC3576/LTC3576-1を実験用電源に接続すると、VBUSの電圧オーバーシュートを観測することができます。このオーバーシュートは、電源からVBUSまでの長いリードのインダクタンスによるものです。電源からVBUSまでのワイヤを寄り合わせると、これらの長いリードの寄生インダクタンスを大きく低減できるので、VBUSの電圧が安全なレベルに保たれます。USBケーブルは一般に電源リードと近接するように製造されているので、寄生インダクタンスがかなり小さくなります。

LINEAR TECHNOLOGY

活線挿入とUSB On-the-Go

On-the-Goがイネーブルされたときの V_{BUS} が4.3Vより高いと、双方向スイッチング・レギュレータは V_{BUS} をドライブしようとしません。USB On-the-Goがイネーブルされてから V_{BUS} に外部電源が接続されると、外部電源の特性に応じて3つの事象の1つが生じます。外部電源のレギュレーション電圧が5.1Vより高いと、双方向スイッチング・レギュレータがスイッチングを停止し、 V_{BUS} を外部電源のレギュレーション電圧に保ちます。外部電源のレギュレーション電圧に保ちます。外部電源のレギュレーション電圧が低くて電流のソースしかできない場合、 V_{BUS} は5.1Vに安定化されます。外部電源は V_{BUS} に電流をソースしません。

電流をシンクすることも可能でレギュレーション電圧が5.1Vより低い電源の場合、双方向スイッチング・レギュレータはVBUSを5.1Vに上昇させようとして外部電源に電流をソースします。外部電源がVBUSを4VまたはVOUT+70mVより高い電圧に保っている間、双方向スイッチング・レギュレータは電源に680mAまでソースします。VBUSが4VおよびVOUT+70mVより低い電圧に保たれると、短絡タイマが7.2ms後にスイッチング・レギュレータをシャットオフします。すると、CHRGピンが点滅して短絡電流フォールトを示します。

V_{BUS}のバイパス容量とUSB On-The-Goの セッション・リクエスト・プロトコル

2つのOn-The-Goデバイスを接続する場合、デバイスがマイク ロAプラグかマイクロBプラグのいずれに接続されるかに応じ て、一方がAデバイスになり他方がBデバイスになります。Aデ バイスがBデバイスに電力を供給し、ホストとして起動します。 バッテリ寿命を延ばすため、バスが使用されていないときにA デバイスはVBUSをパワーダウンすることができます。Aデバイ スがVBUSをパワーダウンした場合、BデバイスはAデバイスに VBUSのパワーアップを要求し、セッション・リクエスト・プロト コル(SRP)を使用して新たなセッションを開始することができ ます。SRPでは、データ・ラインへのパルスの送出とVBUSへの パルスの送出が行われます。Bデバイスは、D⁺またはD⁻デー タ・ラインへ最初にパルスを送る必要があります。次いで、Aデ バイスがデータ・ライン・パルスに応答しない場合のみ、Bデバ イスはVBUSへパルスを送る必要があります。Aデバイスはこの パルス送出手法の1つだけに対応する必要があります。VBUS をパワーダウンすることのないAデバイスはSRPに応答する必 要はありません。

 V_{BUS} へパルスを送出する場合、Aデバイスの V_{BUS} 容量を制限することにより、BデバイスがパワーダウンしたOn-The-Goデバイスとパワーダウンした標準ホストを区別することができます。 6.5μ F以上の容量があってはならないOn-The-GoのAデバイスに接続されている場合、Bデバイスは V_{BUS} を2.1V~5.25V に引き上げる電流パルスを送出します。 V_{BUS} ~のパルス送出に応答できる場合、On-The-GoのAデバイスは、電流パルスが V_{BUS} を2.1V\$も前い電圧に引き上げたら直ちに V_{BUS} をドライブする必要があります。

最小96 μ Fを必要とする標準ホストに接続されている場合、この同じ電流パルスは V_{BUS} を2V以上に引き上げてはなりません。標準ホストの96 μ Fは、 V_{BUS} が4.75V~5.25Vのときの最小容量を表します。SRPパルスが V_{BUS} を2V以上にドライブしてはならないので、特にMLCCが使用されている場合、この電圧レベルでの容量は96 μ F以上になる可能性があります。したがって、96 μ Fは、電流パルスの振幅と持続時間を決定するための標準ホストのバイパス容量の下限を表します。容量を大きくしても、 V_{BUS} が所定の電流パルスに立ち上がる最大レベルが低下するだけです。

Aデバイスとして動作するLTC3576/LTC3576-1を使用したOn-The-Goデバイスを図11に示します。過電圧保護回路を使用する場合、LTC3576/LTC3576-1のVBUSピンに容量を追加することができます。この追加の容量により、Bデバイスはパワーダウンした過電圧保護付きのLTC3576/LTC3576-1とパワーダウンした標準ホストを区別できなくなる可能性があります。さらに、SRPパルスがVBUSを4.3VのUVLOスレッショルドより高い電圧に引き上げると、LTC3576/LTC3576-1は入力電力が供給されているとみなしてVBUSをドライブしようとしません。したがつて、LTC3576/LTC3576-1を使用したOn-The-Goデバイスはデータ・ラインへのパルス送出に応答することを推奨します。

図12のように、LTC3576/LTC3576-1を使用したOn-The-GoデバイスがBデバイスになる場合、データ・ライン・パルスに続いて V_{BUS} パルスを送出し、Aデバイスからのセッションを要求する必要があります。On-The-Goデバイスの設計では、LTC3576/LTC3576-1の V_{BUS} ピンに接続する容量の大きさを選択して、パワーダウンしたOn-The-GoのAデバイスとパワーダウンした標準ホストとを区別することが可能な V_{BUS} パルスを生成することができます。LTC3576/LTC3576-1の V_{BUS} ピンに6.5 μ Fより



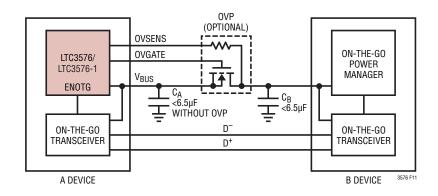


図11. AデバイスとしてのLTC3576/LTC3576-1

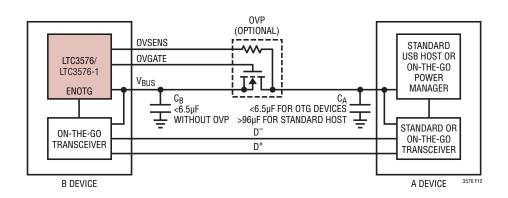


図12. BデバイスとしてのLTC3576/LTC3576-1

いくらか大きな容量が接続されていても、On-The-GoのAデバイスと標準ホストのバイパス容量は大きく異なるので、適切なパルスを生成することができます。

基板レイアウトに関する検討事項

LTC3576/LTC3576-1のパッケージ裏面の露出パッドは、PC ボードのグランドにしっかりと半田付けする必要があります。これはパッケージの主要なグランド・ピンで、制御回路とN チャネルMOSFETスイッチの両方のリターン・パスの役割を果たします。

さらに、高周波のスイッチング回路を搭載しているので、入力コンデンサ、インダクタ、および出力コンデンサをLTC3576/LTC3576-1にできるだけ近づけて配置し、LTC3576/LTC3576-1およびすべての外付け高周波部品の下を切れ目のないグランド・プレーンにしなければなりません。VBUS、VINI、VIN2、VIN3の各電流のような高周波電流は、基板上面の入力経路の直下のミラー・パスに沿ってグランド・プレーン上を流れる傾向があります。グランド・プレーンにその層の別

のトレースのためのスリットつまり切れ込みがあると、電流はスリットの周囲に沿って流れるように強制されます。高周波電流を自然な最小面積の経路を通して還流させることができないと、過度の電圧が生じて電磁放射が起きます(図13を参照)。グランド・ピン(露出パッド)の裏面の真下に一群のビアを配置し、内部のグランド・プレーンに直接接続する必要があります。寄生インダクタンスを最小限に抑えるため、グランド・プレーンはPCボードのトップ・プレーンにできるだけ近づける必要があります(第2層)。

外付け理想ダイオード・コントローラのIDGATEピンは、ドライブ電流が非常に制限されています。隣接するPCボードのトレースへのリークを最小限に抑える配慮が必要です。このピンから100nAがリークすると、理想ダイオードに約10mVのオフセットが追加されます。リークを最小限に抑えるために、このトレースはPCボード上でVoutに接続されたメタルで囲むことによってガードすることができ、一般にIDGATE電圧より1ボルト以上高くならないようにする必要があります。

/ LINEAR

3576fb

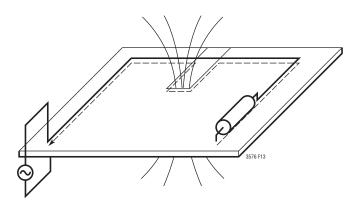


図13. 高周波グランド電流はその入力経路に沿って流れる。 グランド・プレーンの切れ込みによってループで囲まれた 面積が大きくなる。ループで囲まれた面積が大きくなると、 経路のインダクタンスが増加してシステム・ノイズが大きくなる

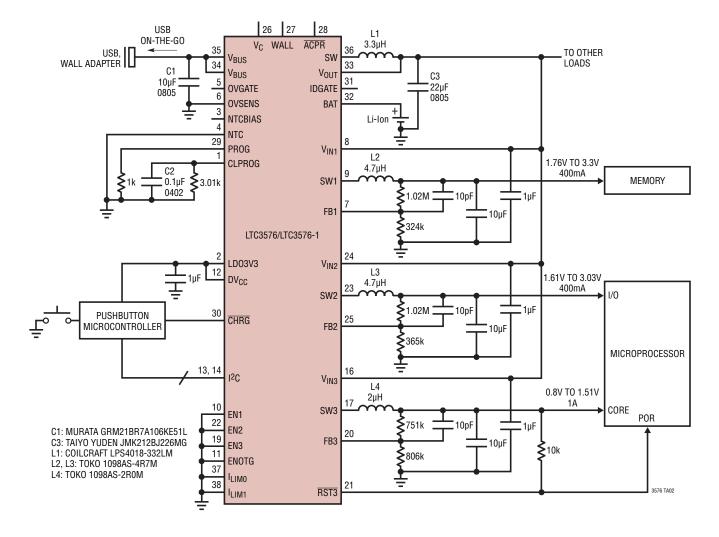
PCボードをレイアウトするときには、以下のチェックリストを使用してLTC3576/LTC3576-1が正しく動作するようにします。

- 1. パッケージの露出パッド(ピン39)は面積が大きいグランド・プレーンに直接接続し、熱的および電気的インピーダンスを最小限に抑えます。
- 2. 外部降圧スイッチング・レギュレータの V_{BUS} 、 V_{IN1} 、 V_{IN2} 、 V_{IN3} 、 V_{IN} をそれぞれのデカップリング・コンデンサに接続するトレースはできるだけ短くします。これらのコンデンサのGND側はデバイスのグランド・プレーンに直接接続します。これらのコンデンサは内部パワーMOSFETとそれらのドライバにAC電流を供給します。これらのコンデンサからLTC3576/LTC3576-1および外部降圧スイッチング・レギュレータまでのインダクタンスを最小限に抑えることが重要です。
- 3. (内部と外部の) 降圧スイッチング・レギュレータのインダクタとそれぞれの出力コンデンサの接続はできるだけ短くし、可能な限り広い面積を使用します。これはPowerPathスイッチング・レギュレータのインダクタとVOUTの出力コンデンサにも適用します。出力コンデンサのGND側はデバイスの放熱用グランド・プレーンに直接接続します。

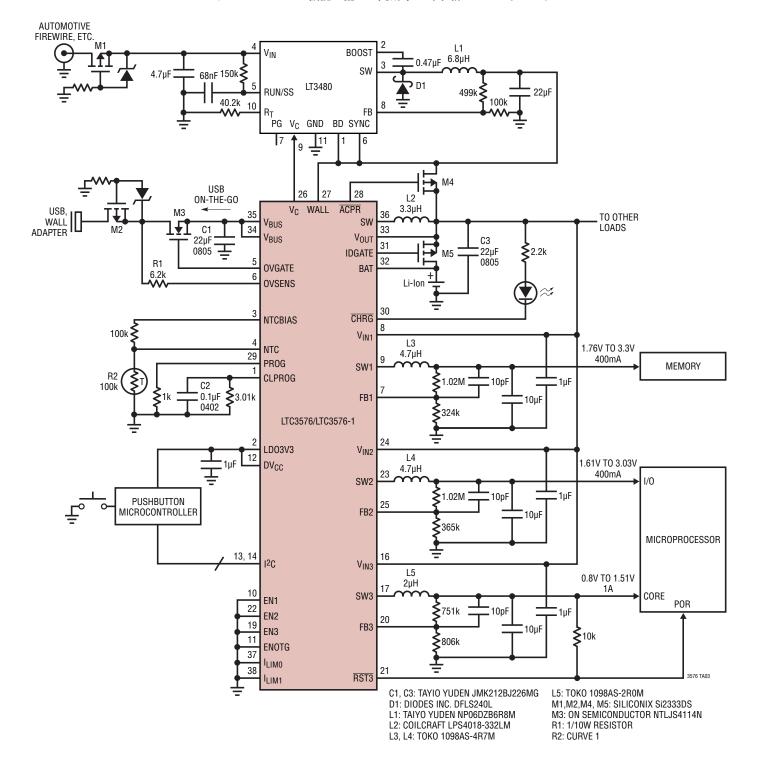
- 4. SW、SW1、SW2、SW3および外部降圧スイッチング・レギュレータのスイッチ・ノードをそれぞれのインダクタに接続するスイッチング電源のトレースは最小限に抑えて放射EMIと寄生結合を低減します。スイッチング・ノードの電圧振幅が大きいので、帰還ノード(FB1、FB2、FB3)などの敏感なノードはスイッチング・ノードから遠ざけるかまたはシールドします。そうしないと性能が低下します。
- 5. 帰還ピン(FB1、FB2、FB3および外部降圧スイッチング・レギュレータのFB)のトレースはできるだけ短くします。帰還トレースとすべてのスイッチング・ノード(つまり、SW、SW1、SW2、SW3およびロジック信号)の間のすべての寄生容量を最小限に抑えます。必要であれば、帰還ノードをGNDトレースでシールドします。
- $6. V_{\text{IN1}}, V_{\text{IN2}}$ および V_{IN3} を短い低インピーダンスのトレースで V_{OUT} に接続します。



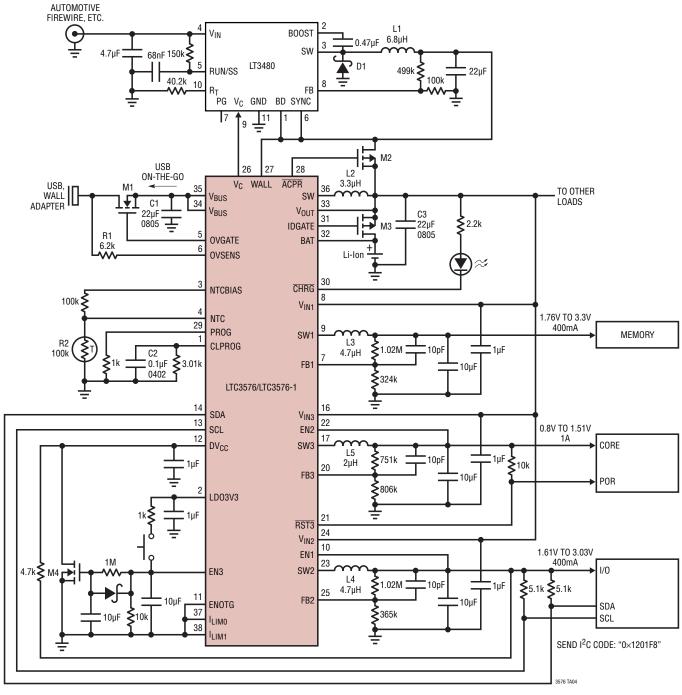
低バッテリ起動およびUSB On-the-Go機能を備えた最小部品数のUSBパワーマネージャ



過電圧保護、逆電圧保護、低バッテリ起動 およびUSB On-the-Go機能を備えた高効率USB/車載パワーマネージャ



過電圧保護、USB On-the-Go、プッシュボタン・スタート、自動電源シーケンシングおよび10秒間プッシュアンドホールドの ハード・シャットダウン機能を備えた高効率USB/車載パワーマネージャ



C1. C3: TAYIO YUDEN JMK212BJ226MG

D1: DIODES INC. DFLS240L

L1: TAIYO YUDEN NP06DZB6R8M

L2: COILCRAFT LPS4018-332LM

L3, L4: TOKO 1098AS-4R7M L5: TOKO 1098AS-2R0M

M1: ON SEMICONDUCTOR NTLJS4114N

M2, M3: SILICONIX Si2333DS

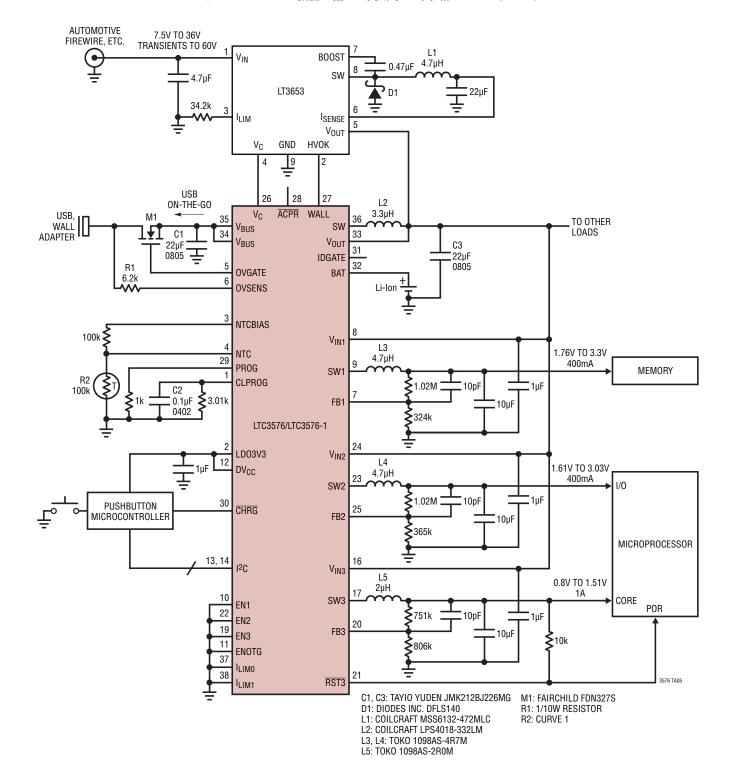
M4: 2N7002

R1: 1/10W RESISTOR

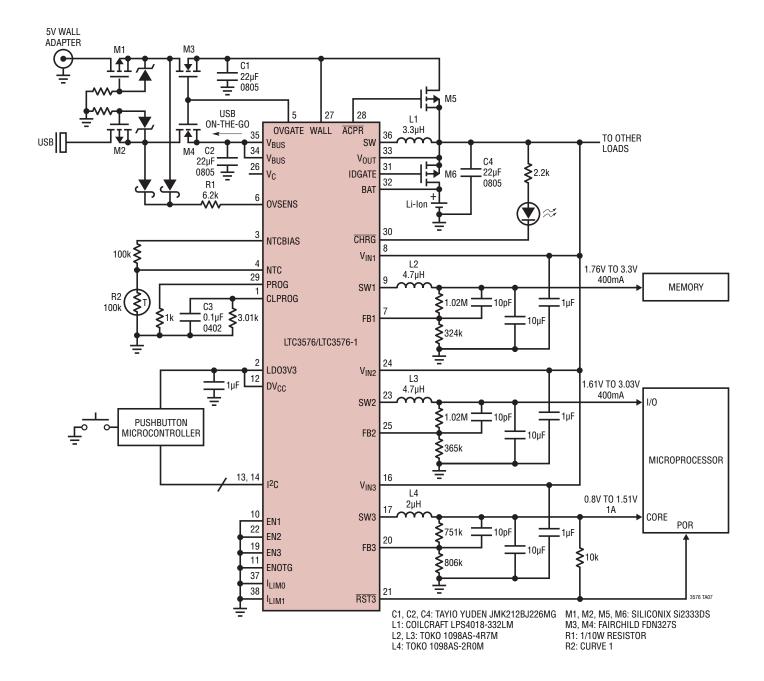
R2: CURVE 1



電流制限、両入力の過電圧保護、低バッテリ起動 およびUSB On-the-Go機能を備えた高効率USB/車載パワーマネージャ



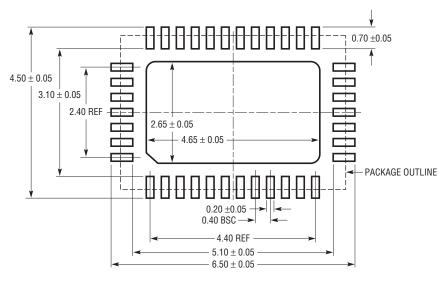
デュアル過電圧保護、逆電圧保護、低バッテリ起動 およびUSB On-the-Go機能を備えた高効率USB/ACアダプタ・パワーマネージャ

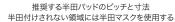


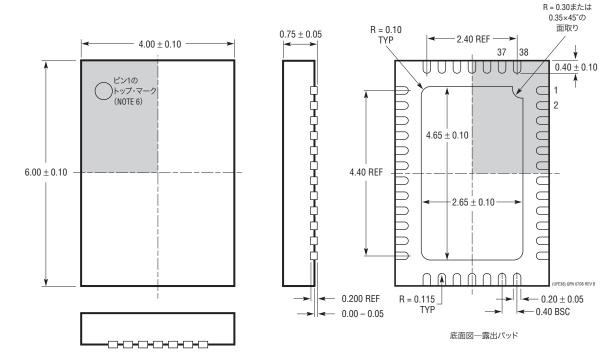
ピン1のノッチ

パッケージ

UFEパッケージ 38ピン・プラスチックQFN(4mm×6mm) (Reference LTC DWG # 05-08-1750 Rev B)



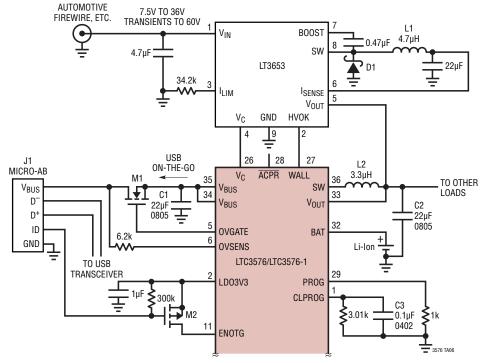




NOTE:

- 1. 図はJEDECのパッケージ外形ではない
- 2. 図は実寸とは異なる
- 3. すべての寸法はミリメートル
- 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。 モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 5. 露出パッドは半田メッキとする
- 6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

自動USB On-the-Goおよび過電圧保護機能を備えたFireWire/車載バッテリ・チャージャ



 V_{BUS} powers up when id pin has less than 10 Ω to GND (Micro-A Plug connected)

C1, C2: TAIYO YUDEN JMK212BJ226MG L2: COILCRAFT LPS4018-332LM D1: DIODES INC. DFLS140 M1: FAIRCHILD FDN372S

J1: HIROSE ZX62-AB-5PA

L1: COILCRAFT MSS6132-472MLC

M2: SILICONIX Si2333DS

関連製品

製品番号	説明	注釈
パワーマネージメント		
LTC3555/LTC3555-1 LTC3555-3	リチウムイオン/ポリマー・チャージャとトリプル 降圧DC/DCを搭載したスイッチングUSB パワーマネージャ	USBポートから利用可能な電力を最大化、Bat-Track、充電電流:最大1.5A、<50mΩオプション付き180mΩ理想ダイオード、3.3V/25mA「常時オン」LDO、3個の降圧レギュレータ(400mAが2個、1Aが1個)「瞬時オン」動作(LTC3555-1)、「瞬時オン」動作と4.1Vのフロート電圧(LTC3555-3)、4mm×5mmの28ピンQFNパッケージ
LTC3556	リチウムイオン/ポリマー・チャージャ、 デュアル降圧DC/DC、昇降圧DC/DCを搭載した スイッチングUSBパワーマネージャ	USBポートから利用可能な電力を最大化、Bat-Track、「瞬時オン」動作、 充電電流:最大1.5A、<50mΩオプション付き180mΩ理想ダイオード、 3.3V/25mA「常時オン」LDO、2個の400mA降圧レギュレータ、1個の 1A昇降圧レギュレータ、4mm×5mmの28ピンQFNパッケージ
LTC3586	リチウムイオン/ポリマー・チャージャ、デュアル 降圧DC/DC、昇降圧DC/DC、昇圧DC/DCを 搭載したスイッチングUSBパワーマネージャ	USBポートから利用可能な電力を最大化、Bat-Track、「瞬時オン」動作、 充電電流:最大1.5A、<50mΩオプション付き180mΩ理想ダイオード、 3.3V/25mA「常時オン」LDO、2個の400mA同期整流式降圧レギュレータ、 1個の1A昇降圧レギュレータ、1個の600mA昇圧レギュレータ、4mm×6mmの 38ピンQFNパッケージ
LTC4098/LTC4098-1	過電圧保護付きスイッチングUSB パワーマネージャおよびバッテリ・チャージャ	USBポートから利用可能な電力を最大化、Bat-Track、「瞬時オン」動作、 充電電流:最大1.5A、<50mΩオプション付き180mΩ理想ダイオード、 外部高電圧降圧レギュレータのコントローラ、最大60Vの過渡に対する保護、 3.3V/25mA「常時オン」LDO、4.1Vのフロート電圧(LTC4098-1)、 4mm×3mmの14ピンDFNパッケージ

3576fb