

クーロン・カウンタを内蔵した ナノパワー昇降圧 DC/DC コンバータ

特長

- 入力静止電流: 680nA
(無負荷での出力レギュレーション状態)
- 入力動作範囲: 1.8V ~ 5.5V
- 選択可能な出力電圧: 1.8V、2.5V、2.8V、3V、3.3V、3.6V、4.5V、5V
- バッテリーの累積放電量を測定するクーロン・カウンタを内蔵
- バッテリー放電量の測定精度: $\pm 5\%$
- プログラム可能なピーク入力電流: 5mA、10mA、15mA、25mA、50mA、100mA、150mA、250mA
- 出力電流: 最大 50mA
- 効率: 最大 90%
- 広範囲のバッテリー・サイズを対象とするプログラム可能なクーロン・カウンタ・プリスケアラ
- プログラム可能な放電アラームしきい値
- I²C インタフェース
- 高さの低い (0.75mm) 20ピン (3mm×4mm) QFN パッケージ

アプリケーション

- 長寿命の一次電池アプリケーション
- ワイヤレス・センサ
- リモート・モニタ
- Dust Networks[®] SmartMesh[®] アプリケーション

概要

LTC[®]3335は、高効率、低静止電流(680nA)の昇降圧DC/DCコンバータで、長寿命のバッテリー駆動アプリケーションでバッテリーの累積放電量をモニタする高精度のクーロン・カウンタを内蔵しています。この昇降圧コンバータは最小1.8Vの入力電圧で動作可能で、ピンで選択可能な8種類の出力電圧と最大50mAの出力電流を供給できます。

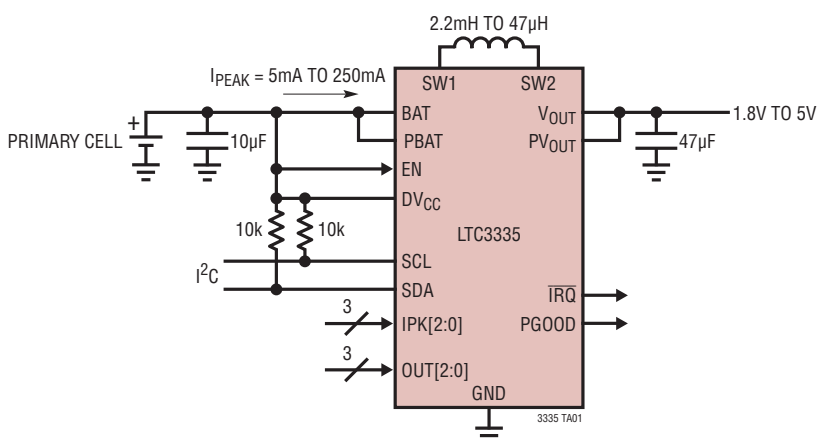
クーロン・カウンタは、I²Cインタフェースを介してアクセスできる内部レジスタにバッテリーの累積放電量を格納します。LTC3335は、プログラム可能な放電アラームしきい値機能を備えています。しきい値に到達すると、 $\overline{\text{IRQ}}$ ピンで割り込みが発生します。

広範囲のバッテリー・タイプおよびバッテリー・サイズに対応するため、最小5mA程度～最大250mA程度の範囲でピーク入力電流を選択可能であり、フルスケールのクーロン・カウンタのプログラム可能な範囲は32,768:1です。

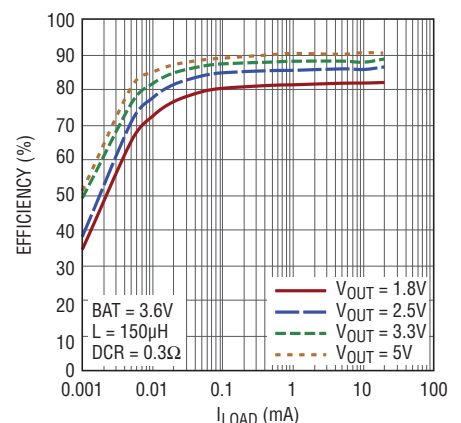
LTC3335は3mm×4mmのQFN-20パッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、SmartMesh、およびDust NetworksはLinear Technology社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例



100mAのI_{PEAK}設定の効率と負荷



3335 TA01a

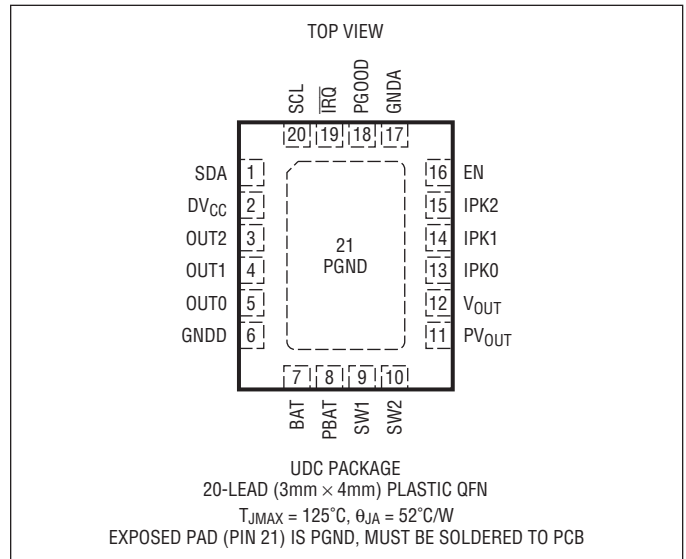
LTC3335

絶対最大定格

(Note 1)

BAT, PBAT, V_{OUT}, PV_{OUT}の電圧 -0.3V ~ 6V
 EN, OUT[2:0],
 IPK[2:0]の電圧 -0.3V ~ [(BAT + 0.3V)と6Vの低い方]
 DV_{CC}, SDA, SCLの電圧 -0.3V ~ 6V
 PGOOD,
 IRQの電圧 -0.3V ~ ((DV_{CC} + 0.3V)と6Vの低い方)
 SW1, SW2の電流 350mA
 動作接合部温度範囲
 (Note 2, 3) -40°C ~ 125°C
 保存温度範囲 -65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3335EUDC#PBF	LTC3335EUDC#TRPBF	LGTR	20-Lead (3mm×4mm) Plastic QFN	-40°C to 125°C
LTC3335IUDC#PBF	LTC3335IUDC#TRPBF	LGTR	20-Lead (3mm×4mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
 非標準の鉛ベース仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。

BAT = PBAT = DV_{CC} = 3.6V、GNDA = GNDD = PGND = 0V、V_{OUT} = PV_{OUT}。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
昇降圧 DC/DC						
Input Voltage Range		●	1.8		5.5	V
Input Quiescent Current	BAT and PBAT Combined			440	700	nA
Shutdown	EN = 0			680	1000	nA
Sleeping (In Regulation)	EN = 1			360	540	μA
Not Sleeping	EN = 1, I _{SW1} = I _{SW2} = 0 (Note 4)					
Regulated Output Voltage	1.8V Output Setting					
	Sleep Threshold	●		1.806	1.863	V
	Wake-Up Threshold	●	1.737	1.794		V
	2.5V Output Setting					
	Sleep Threshold	●		2.508	2.575	V
	Wake-Up Threshold	●	2.425	2.492		V
	2.8V Output Setting					
	Sleep Threshold	●		2.809	2.884	V
Wake-Up Threshold	●	2.716	2.791		V	
3V Output Setting	Sleep Threshold	●		3.010	3.090	V
	Wake-Up Threshold	●	2.910	2.990		V
3.3V Output Setting	Sleep Threshold	●		3.311	3.400	V
	Wake-Up Threshold	●	3.200	3.289		V
3.6V Output Setting	Sleep Threshold	●		3.612	3.708	V
	Wake-Up Threshold	●	3.492	3.588		V
4.5V Output Setting	Sleep Threshold	●		4.515	4.635	V
	Wake-Up Threshold	●	4.365	4.485		V
5V Output Setting	Sleep Threshold	●		5.017	5.150	V
	Wake-Up Threshold	●	4.850	4.983		V
PGOOD Falling Threshold	(Note 5)	●	89	92	95	%
V _{OUT} Leakage Current	All Output Settings, V _{OUT} in Regulation			100	150	nA
Input Peak Switch Current	250mA I _{PEAK} Setting (Note 6)	●	225	250	275	mA
			200	250	275	mA
	150mA I _{PEAK} Setting (Note 6)	●	135	150	165	mA
			125	150	165	mA
	100mA I _{PEAK} Setting (Note 6)	●	90	100	110	mA
			85	100	110	mA
	50mA I _{PEAK} Setting (Note 6)	●	45	50	55	mA
			42.5	50	55	mA
25mA I _{PEAK} Setting (Note 6)		●	21.5	25	27.5	mA
			20	25	27.5	mA
15mA I _{PEAK} Setting (Note 6)		●	12.5	15	16.5	mA
			12	15	16.5	mA
10mA I _{PEAK} Setting (Note 6)		●	8.25	10	11	mA
			8	10	11	mA
5mA I _{PEAK} Setting (Note 6)		●	4	5	5.5	mA
			3.75	5	5.5	mA
I _{ZERO} Current Threshold (Note 7)	All I _{PEAK} Settings			0		mA
Available Output Current	100mA I _{PEAK} Setting, V _{OUT} = 3.3V		20			mA

3335f

LTC3335

電気的特性 ●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。

BAT = PBAT = DV_{CC} = 3.6V, GNDA = GNDD = PGND = 0V, V_{OUT} = PV_{OUT}。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PMOS Switch A On-Resistance (From PBAT to SW1)	250mA I _{PEAK} Setting		0.38		Ω
	150mA I _{PEAK} Setting		0.55		Ω
	100mA I _{PEAK} Setting		0.76		Ω
	50mA I _{PEAK} Setting		1.40		Ω
	25mA I _{PEAK} Setting		2.67		Ω
	15mA I _{PEAK} Setting		4.36		Ω
	10mA I _{PEAK} Setting		6.48		Ω
	5mA I _{PEAK} Setting		12.82		Ω
NMOS Switch B On-Resistance (From SW1 to PGND)	250mA I _{PEAK} Setting		0.57		Ω
	150mA I _{PEAK} Setting		0.85		Ω
	100mA I _{PEAK} Setting		1.20		Ω
	50mA I _{PEAK} Setting		2.26		Ω
	25mA I _{PEAK} Setting		4.37		Ω
	15mA I _{PEAK} Setting		7.18		Ω
	10mA I _{PEAK} Setting		10.69		Ω
	5mA I _{PEAK} Setting		21.20		Ω
NMOS Switch C On-Resistance (From SW2 to PGND)	IPK[2:0] = 1xx		0.37		Ω
	IPK[2:0] = 0xx		2.05		Ω
PMOS Switch D On-Resistance (From PV _{OUT} to SW2) PV _{OUT} = V _{OUT} = 3.3V	250mA I _{PEAK} Setting		0.60		Ω
	150mA I _{PEAK} Setting		0.86		Ω
	100mA I _{PEAK} Setting		1.18		Ω
	50mA I _{PEAK} Setting		2.14		Ω
	25mA I _{PEAK} Setting		4.06		Ω
	15mA I _{PEAK} Setting		6.61		Ω
	10mA I _{PEAK} Setting		9.81		Ω
	5mA I _{PEAK} Setting		19.40		Ω
PMOS Switch Leakage	Switches A, D SW1 = SW2 = 0V, BAT = 5.5V, V _{OUT} = 5.5V		0	10	nA
NMOS Switch Leakage	Switches B, C SW1 = BAT = 5.5V, SW2 = V _{OUT} = 5.5V		0	10	nA

クーロン・カウンタ

q _{LSB} (for Prescaler setting M=0) (Note 8,9)	250mA I _{PEAK} Setting		7.031		A • hr	
	150mA I _{PEAK} Setting		4.218		A • hr	
	100mA I _{PEAK} Setting (Note 10)	●	2.728	2.812	2.896	A • hr
	50mA I _{PEAK} Setting		1.406		A • hr	
	25mA I _{PEAK} Setting		703.1		mA • hr	
	15mA I _{PEAK} Setting		421.8		mA • hr	
	10mA I _{PEAK} Setting		281.2		mA • hr	
	5mA I _{PEAK} Setting		140.6		mA • hr	
Full-Scale Coulomb Count (Battery Capacity)	5mA I _{PEAK} Setting, M=15, L = 2.2mH; (Smallest Battery)		1.094		mA • hr	
	100mA I _{PEAK} Setting, M = 8, L = 100μH	●	2.717	2.801	2.885	A • hr
	250mA I _{PEAK} Setting, M = 0, L = 47μH; (Largest Battery)		1793		A • hr	
Total Unadjusted Coulomb Counter Error (Note 10)	Buck-Boost Switching, 100mA I _{PEAK} Setting, V _{OUT} = 3.3V, BAT = 3.6V	●	-5	5	%	

デジタル入力とデジタル出力

DV _{CC} Voltage		●	1.8	5.5	V
Digital Input High Voltage	For Pins EN, IPK[2:0], OUT[2:0] For Pins SDA, SCL	●	BAT - 0.5 70		V %DV _{CC}

3335f

電気的特性

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。

BAT = PBAT = DV_{CC} = 3.6V, GNDA = GNDD = PGND = 0V, V_{OUT} = PV_{OUT}

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Digital Input Low Voltage	For Pins EN, IPK[2:0], OUT[2:0] For Pins SDA, SCL	●		0.5 30	V %DV _{CC}
Digital Output High Voltage	For Pins PGOOD, $\overline{\text{IRQ}}$; 1 μA Out of Pin	●	DV _{CC} - 0.5		V
Digital Output Low Voltage	For Pins PGOOD, $\overline{\text{IRQ}}$; 1 μA Into Pin For Pin SDA; 3mA Into Pin	●		0.5 0.4	V V
Input High Current	For Pins EN, IPK[2:0], OUT[2:0], SDA, SCL		0	10	nA
Input Low Current	For Pins EN, IPK[2:0], OUT[2:0], SDA, SCL		0	10	nA

I²Cのタイミング特性 (図1を参照)

I ² C Read Address			11001001		
I ² C Write Address			11001000		
Clock Operating Frequency	f _{SCL}			400	kHz
Bus Free Time Between STOP/START	t _{BUF}		1.3		μs
Repeated START Set-Up Time	t _{SU,STA}		600		ns
Hold Time (Repeated) START Condition	t _{HD,STA}		600		ns
Set-Up Time for STOP Condition	t _{SU,STO}		600		ns
Data Set-Up Time (Input)	t _{SU,DAT}		100		ns
Data Hold Time (Input)	t _{HD,DATI}		0		μs
Data Hold Time (Output)	t _{HD,DATO}		0	0.9	μs
Clock/Data Fall Time	t _f		20	300	ns
Clock/Data Rise Time	t _r		20	300	ns
Clock LOW Period	t _{LOW}		1.3		μs
Clock HIGH Period	t _{HIGH}		0.6		μs
Spike Suppression Time	t _{SP}			50	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期間にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: LTC3335は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3335Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3335Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: T_J は周囲温度 (T_A) および電力損失 (P_D) から次式に従って計算される。
 $T_J = T_A + (P_D \cdot \theta_{JA})$

Note 4: 動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加する。

Note 5: PGOOD の下降しきい値は、選択された出力ごとに測定されたスリプしきい値および復帰しきい値の平均に対するパーセント値で規定される。PGOOD の上昇しきい値は、スリプしきい値に等しい。安定化出力電圧の仕様を参照。

Note 6: 100mA の I_{PEAK} 設定に関して表に示された値は、100 μH のインダクタ、3.6V の BAT 電圧、および LTC3335 のスイッチングを使用して構成された閉ループで測定されている。その他の 7 つの I_{PEAK} 設定に関して表に示された値は、I_{PEAK} の開ループ DC 測定 (LTC3335 はスイッチングしない)、I_{PEAK} コンパレータの伝搬遅延、および I_{PEAK} 設定ごとの推奨インダクタ値から計算されている。

Note 7: I_{ZERO} の測定は、LTC3335 がスイッチング動作を行っていないときに行われる。動作時に測定される値は、コンパレータの伝搬遅延のため、わずかに低い値になる。

Note 8: 累積電荷量レジスタ内の LSB の等価電荷量は、I_{PEAK} 設定および内部のプリスケール係数 M によって決まる。詳細は、「クーロン・カウンタのプリスケール M の選択」を参照。
 $1\text{mA} \cdot \text{hr} = 3.6\text{A} \cdot \text{s} = 3.6\text{C}$ 。

Note 9: 表に示された値は、各 I_{PEAK} 設定に対して推奨されたインダクタ値を使用するアプリケーションの場合である。

Note 10: AC (ON) 時間測定のフルスケールのオン時間が、実際の I_{PEAK} 値の誤差を補正するように内部で調整されるため、パーセントで規定された Q_{LSB} の精度は、対応する I_{PEAK} の精度よりも高い。規定された合計未調整クーロン・カウンタ誤差には、Q_{LSB} の不正確さが含まれている。

タイミング図

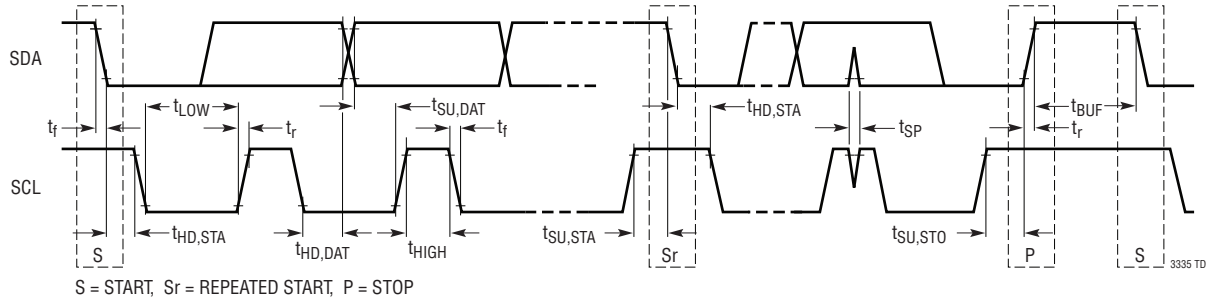
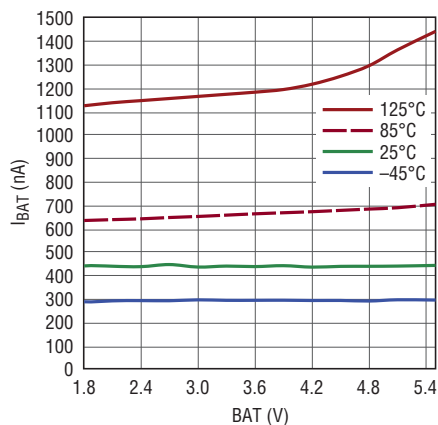


図1. I²Cバスのタイミングの定義

標準的性能特性

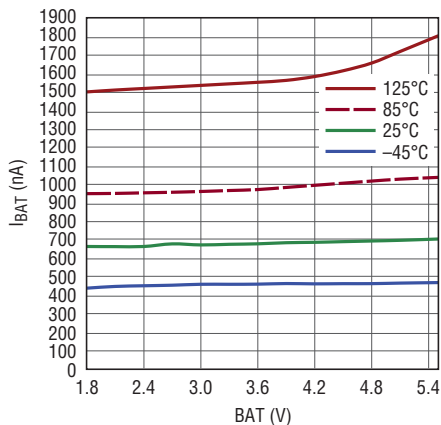
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $BAT = PBAT = 3.6\text{V}$ 、 $GNDA = GNDD = PGND = 0\text{V}$ 、 $V_{OUT} = PV_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定。

シャットダウン状態での
入力静止電流とBAT



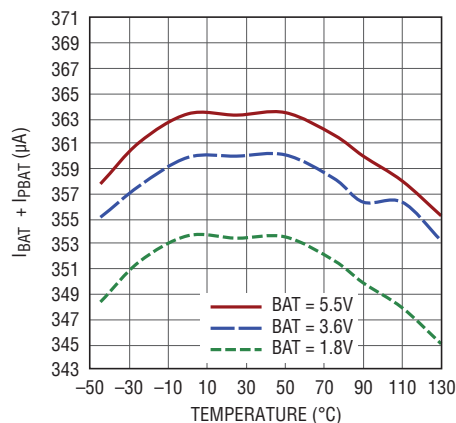
3335 G01

スリープ状態での入力静止電流と
BAT



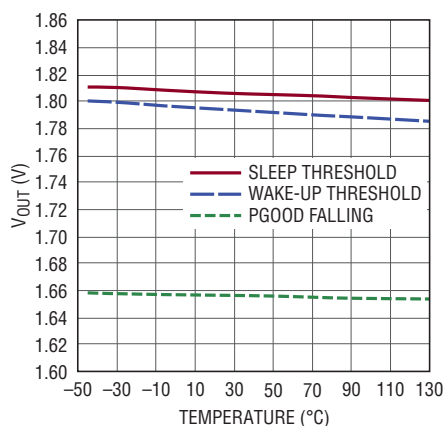
3335 G02

入力静止電流(アクティブ)と温度



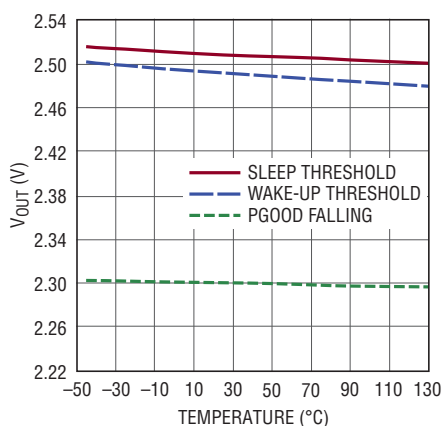
3335 G03

1.8V出力と温度



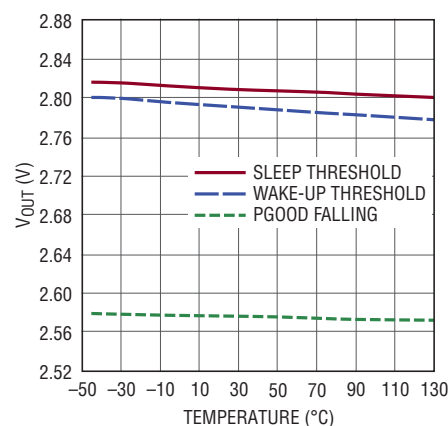
3335 G04

2.5V出力と温度



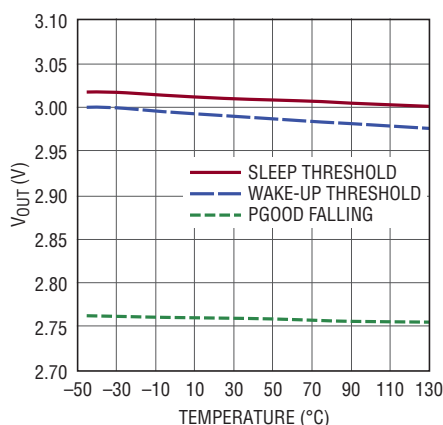
3335 G05

2.8V出力と温度



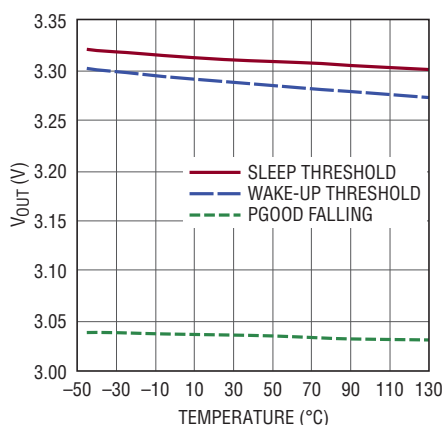
3335 G06

3V出力と温度



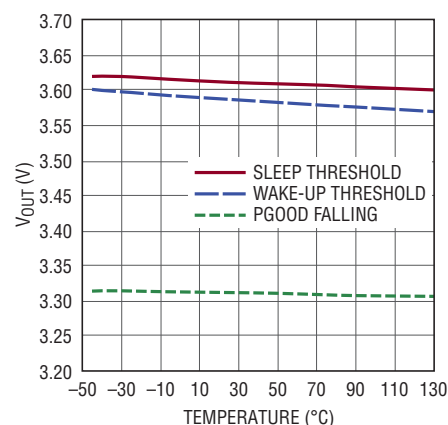
3335 G07

3.3V出力と温度



3335 G08

3.6V出力と温度



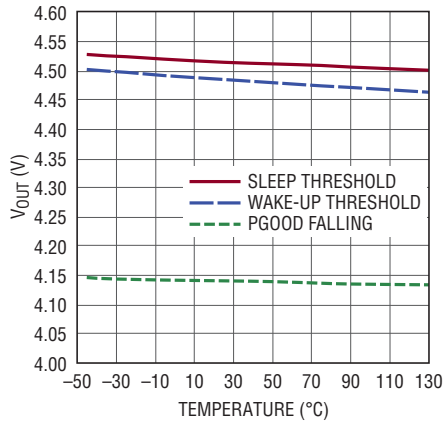
3335 G09

LTC3335

標準的性能特性

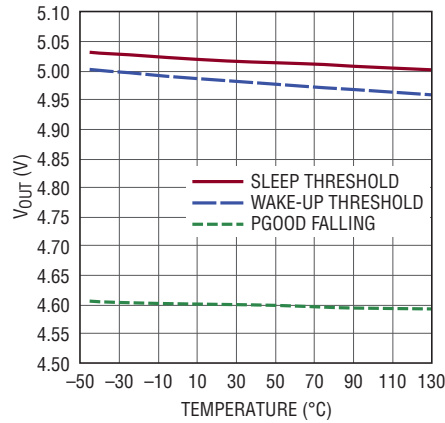
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $BAT = PBAT = 3.6\text{V}$ 、 $GNDA = GNDD = PGND = 0\text{V}$ 、 $V_{OUT} = PV_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定。

4.5V出力と温度



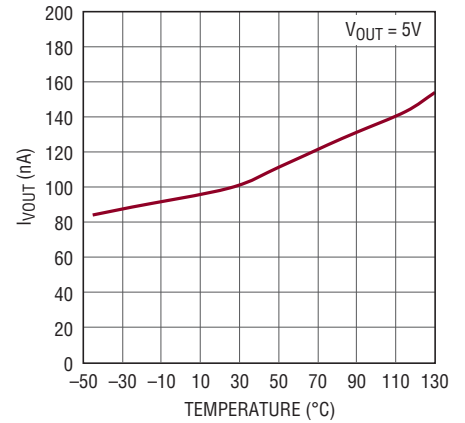
3335 G10

5V出力と温度



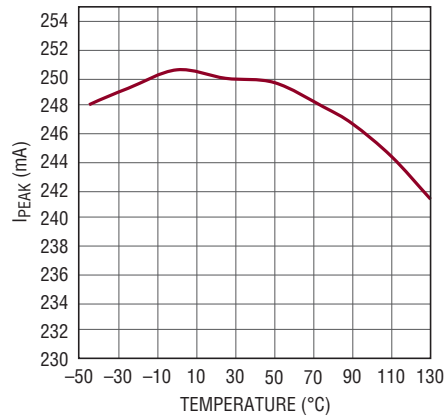
3335 G11

I_{VOUT} と温度



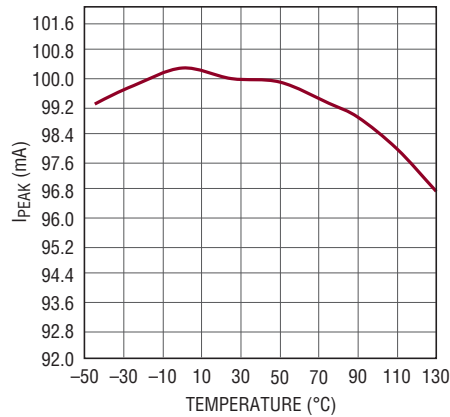
3335 G12

I_{PEAK} と温度、250mA設定



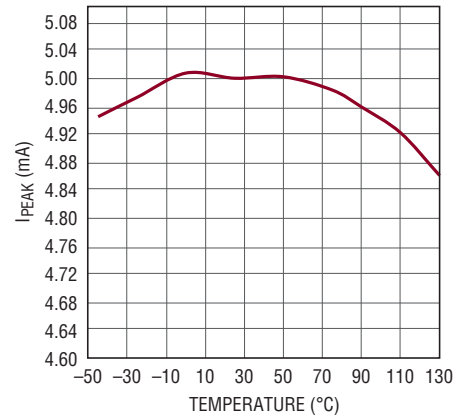
3335 G13

I_{PEAK} と温度、100mA設定



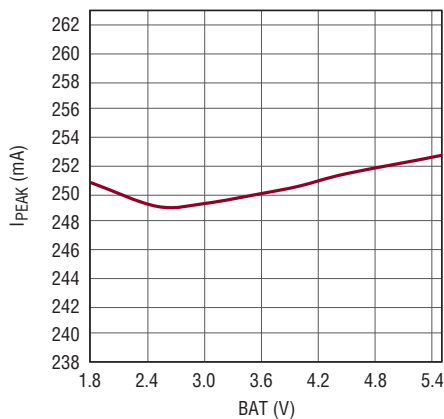
3335 G14

I_{PEAK} と温度、5mA設定



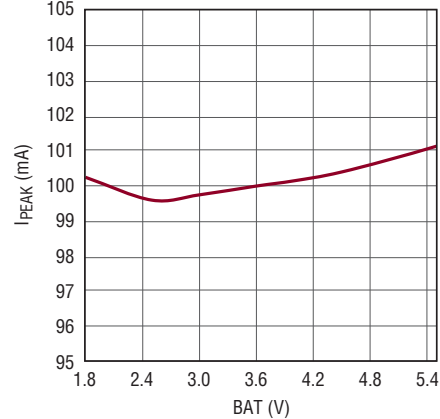
3335 G15

I_{PEAK} とBAT、250mA設定



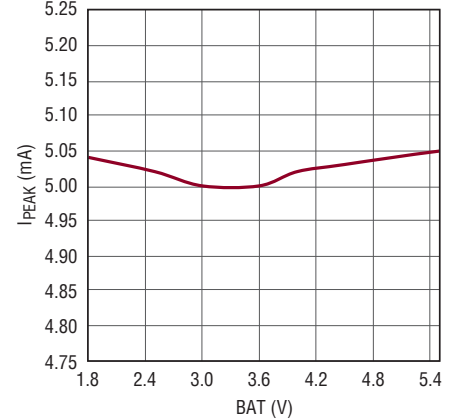
3335 G16

I_{PEAK} とBAT、100mA設定



3335 G17

I_{PEAK} とBAT、5mA設定



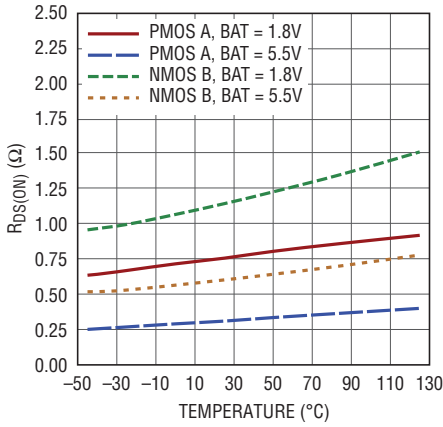
3335 G18

3335f

標準的性能特性

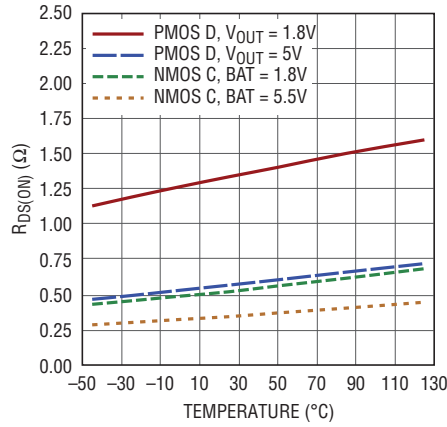
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $BAT = PBAT = 3.6\text{V}$ 、 $GNDA = GNDD = PGND = 0\text{V}$ 、 $V_{OUT} = PV_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定。

$R_{DS(ON)}$ と温度、250mA設定



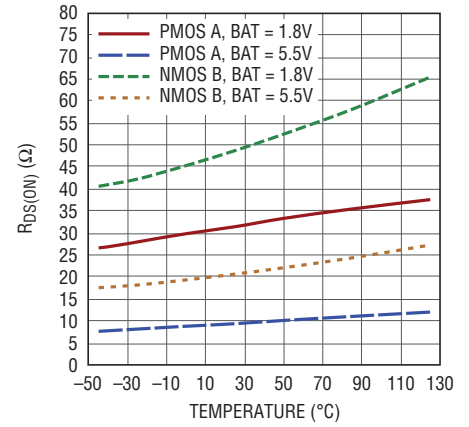
3335 G19

$R_{DS(ON)}$ と温度、250mA設定



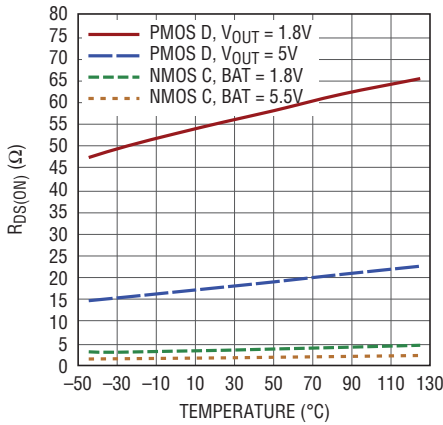
3335 G20

$R_{DS(ON)}$ と温度、5mA設定



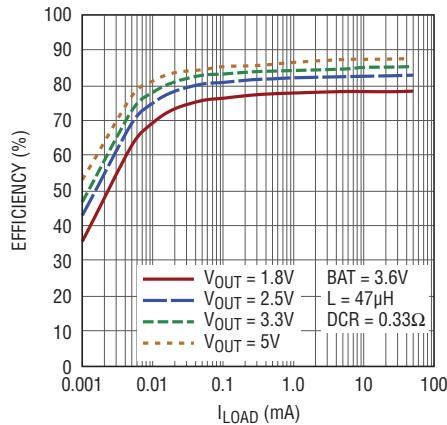
3335 G21

$R_{DS(ON)}$ と温度、5mA設定



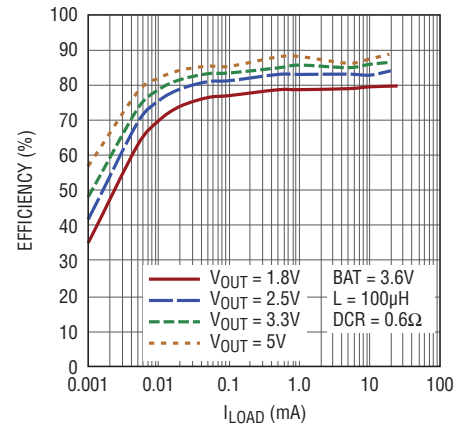
3335 G22

効率と負荷電流
(250mAの I_{PEAK} 設定)



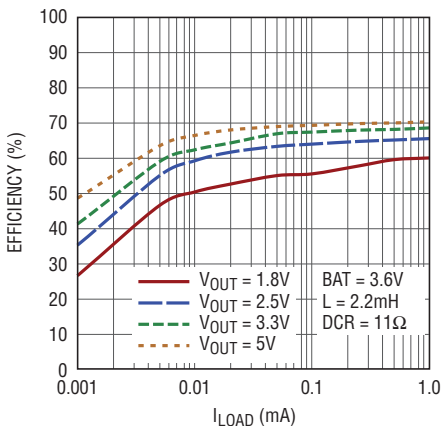
3335 G23

効率と負荷電流
(100mAの I_{PEAK} 設定)



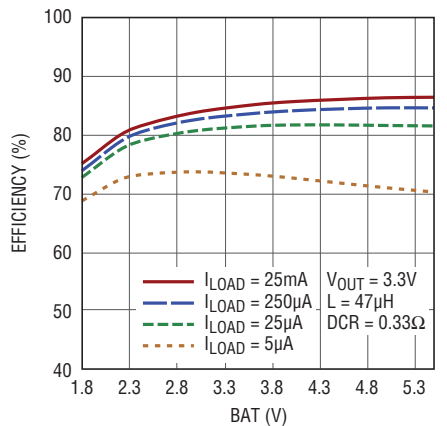
3335 G24

効率と負荷電流
(5mAの I_{PEAK} 設定)



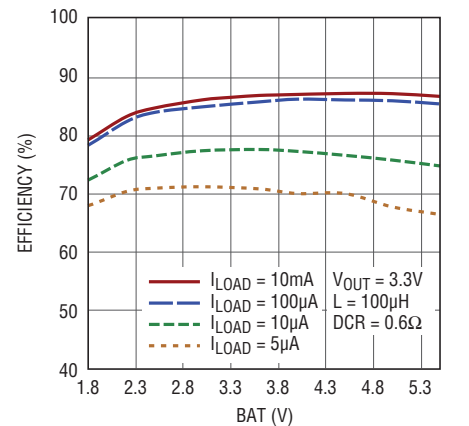
3335 G25

効率とBAT (250mAの I_{PEAK} 設定)



3335 G26

効率とBAT (100mAの I_{PEAK} 設定)

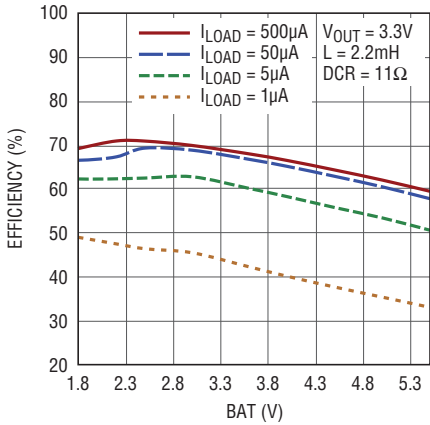


3335 G27

標準的性能特性

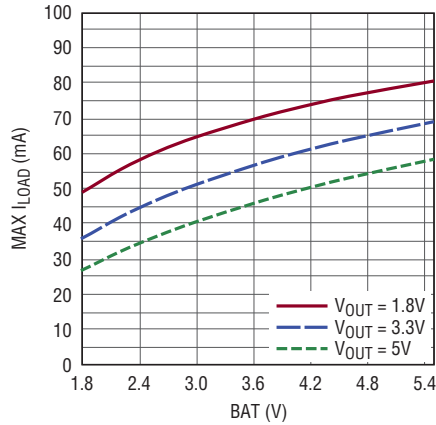
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $BAT = PBAT = 3.6\text{V}$ 、 $GNDA = GNDD = PGND = 0\text{V}$ 、 $V_{OUT} = PV_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定。

効率とBAT (5mAの I_{PEAK} 設定)



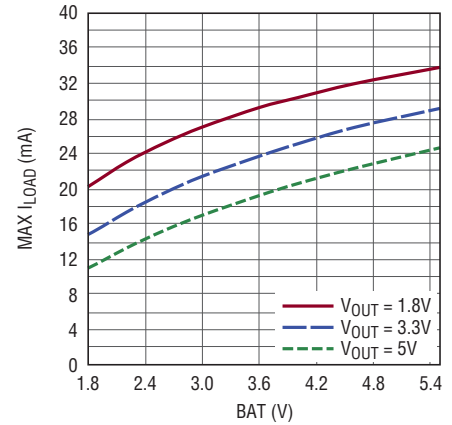
3335 G28

昇降圧コンバータの最大負荷とBAT (250mAの I_{PEAK} 設定)



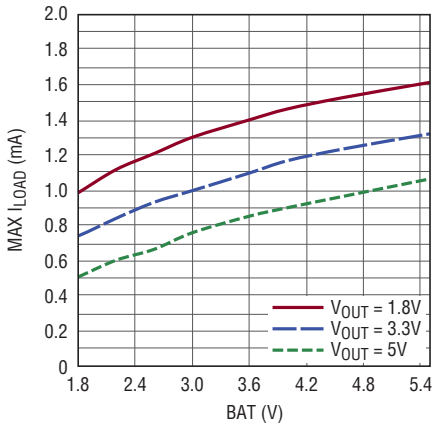
3335 G29

昇降圧コンバータの最大負荷とBAT (100mAの I_{PEAK} 設定)



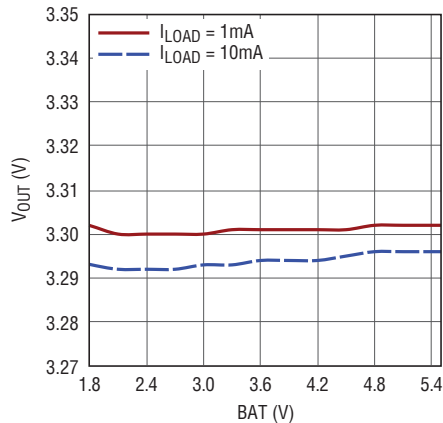
3335 G30

昇降圧コンバータの最大負荷とBAT (5mAの I_{PEAK} 設定)



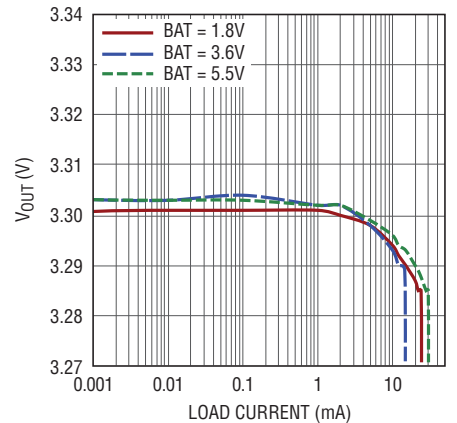
3335 G31

昇降圧コンバータの入力レギュレーション ($V_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定)



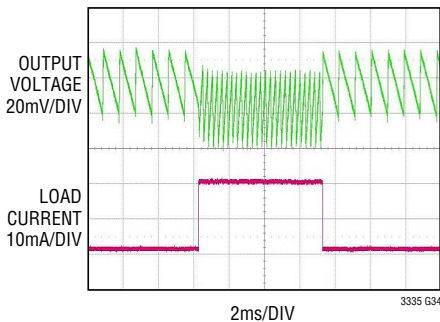
3335 G32

昇降圧コンバータの負荷レギュレーション ($V_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定)



3335 G33

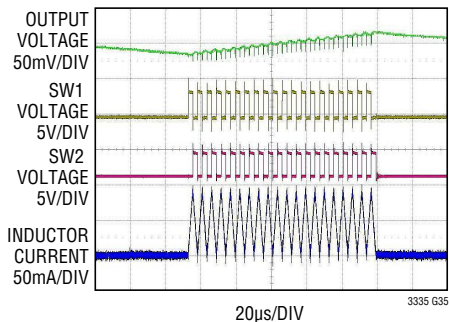
昇降圧コンバータの負荷ステップ・トランジェント



3335 G34

BAT = 3.6V, $V_{OUT} = 3.3\text{V}$
 $C_{OUT} = 47\mu\text{F}$, $L = 100\mu\text{H}$
 100mA I_{PEAK} SETTING
 LOAD STEP FROM 1mA TO 20mA

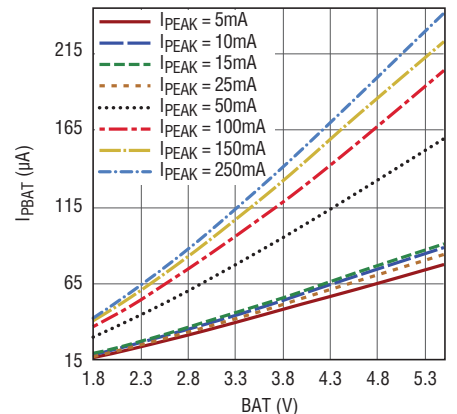
昇降圧コンバータのスイッチング波形



3335 G35

BAT = 3.6V, $V_{OUT} = 3.3\text{V}$
 $C_{OUT} = 100\mu\text{F}$, $L = 100\mu\text{H}$
 100mA I_{PEAK} SETTING
 $I_{LOAD} = 10\text{mA}$

ゲート電荷に起因してPBATに流れる入力静止電流、 $V_{OUT} = 3.3\text{V}$ 、連続的な動作



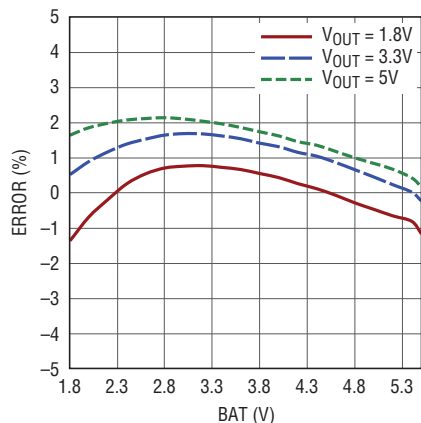
3335 G36

3335f

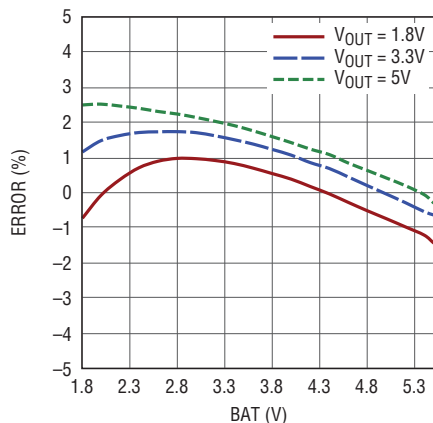
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $BAT = PBAT = 3.6\text{V}$ 、 $GNDA = GNDD = PGND = 0\text{V}$ 、 $V_{OUT} = PV_{OUT} = 3.3\text{V}$ 、 100mA の I_{PEAK} 設定。

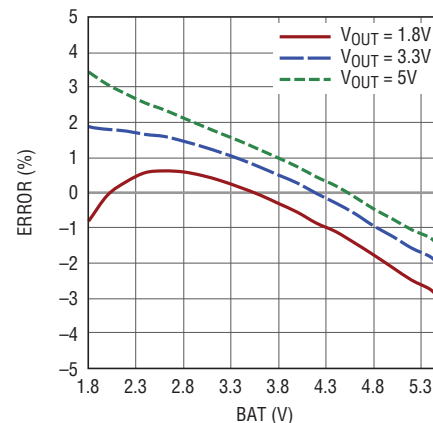
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(250mAの I_{PEAK} 設定)



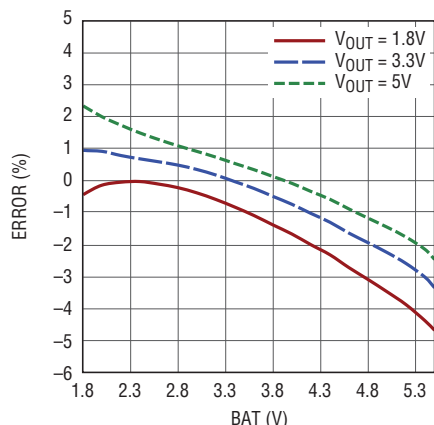
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(150mAの I_{PEAK} 設定)



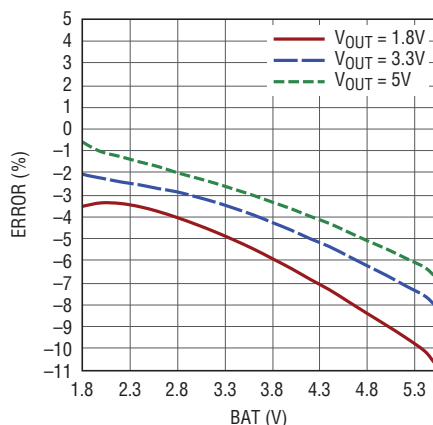
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(100mAの I_{PEAK} 設定)



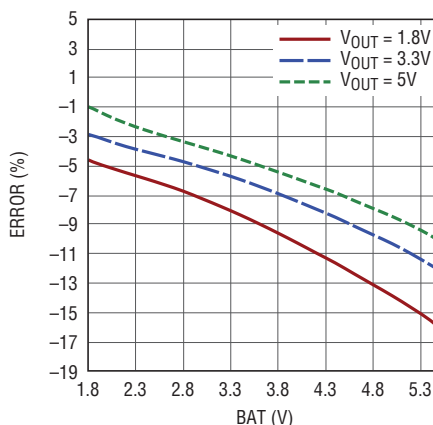
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(50mAの I_{PEAK} 設定)



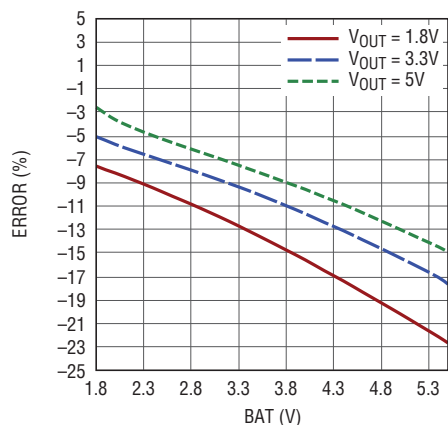
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(25mAの I_{PEAK} 設定)



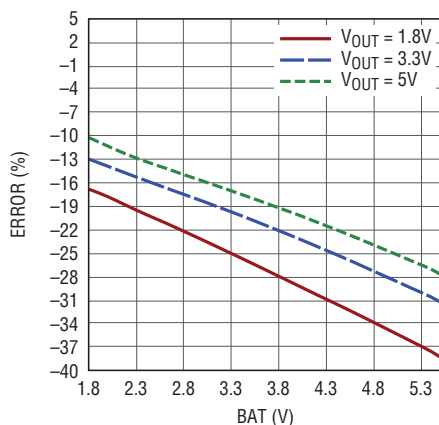
連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(15mAの I_{PEAK} 設定)



連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(10mAの I_{PEAK} 設定)



連続的なスイッチング時の合計
未調整クーロン・カウンタ誤差
(5mAの I_{PEAK} 設定)



ピン機能

SDA (ピン1) : I²C シリアル・ポートのシリアル・データ入出力。I²C 入力レベルは、I²C に準拠するために、DV_{CC} を基準にしてスケール調整されます。フロート状態にしないでください。

DV_{CC} (ピン2) : I²C シリアル・バスの電源レール。DV_{CC} は、I²C に準拠するために、SDA ピンと SCL ピンのリファレンス・レベルを設定します。SDA と SCL の外付け I²C プルアップ抵抗を DV_{CC} に接続します。特定のアプリケーションに応じて、DV_{CC} を BAT、V_{OUT}、または 1.8V ~ 5.5V の別の外部電源に接続できます。ほとんどのアプリケーションでは、DV_{CC} を、I²C レジスタを読み出すマイクロプロセッサの I/O レールに接続します。

OUT[2:0] (ピン3、4、5) : V_{OUT} ピンの電圧の選択ビット。“H”にするピンを BAT に接続するか“L”にするピンを GNDA に接続して、目的の V_{OUT} を選択します(表2を参照)。フロート状態にしないでください。

GNDD (ピン6) : 内部デジタル回路の信号グランド。GNDA および PGND に接続します。

BAT (ピン7) : 昇降圧コンバータの入力電圧検出ピン。PBAT に接続します。

PBAT (ピン8) : 昇降圧コンバータの入力電圧。このピンは、レギュレータの電源入力です。BAT に接続します。

SW1 (ピン9) : 昇降圧コンバータのスイッチ・ピン。内部パワー・スイッチ A および B に接続されています。インダクタ(表8の値)を、このノードと SW2 の間に接続します。

SW2 (ピン10) : 昇降圧コンバータのスイッチ・ピン。内部パワー・スイッチ C および D に接続されています。インダクタ(表8の値)を、このノードと SW1 の間に接続します。

PV_{OUT} (ピン11) : 昇降圧コンバータの出力電圧。このピンはレギュレータの電力出力です。V_{OUT} に接続します。

V_{OUT} (ピン12) : 昇降圧コンバータの出力電圧検出ピン。PV_{OUT} に接続します。

IPK[2:0] (ピン15、14、13) : ピーク入力電流選択ビット。“H”にするピンを BAT に接続するか“L”にするピンを GNDA に接続して、目的の I_{PEAK} を選択します(表1を参照)。フロート状態にしないでください。

EN (ピン16) : 昇降圧コンバータのイネーブル入力。“H”にするピンを BAT に接続するか“L”にするピンを GNDA に接続して、昇降圧コンバータをイネーブル/ディスエーブルします。EN を“L”に引き下げると、昇降圧コンバータがディスエーブルされますが、内部レジスタの内容は保存されます。フロート状態にしないでください。

GNDA (ピン17) : 内部アナログ回路の信号グランド。GNDD および PGND に接続します。

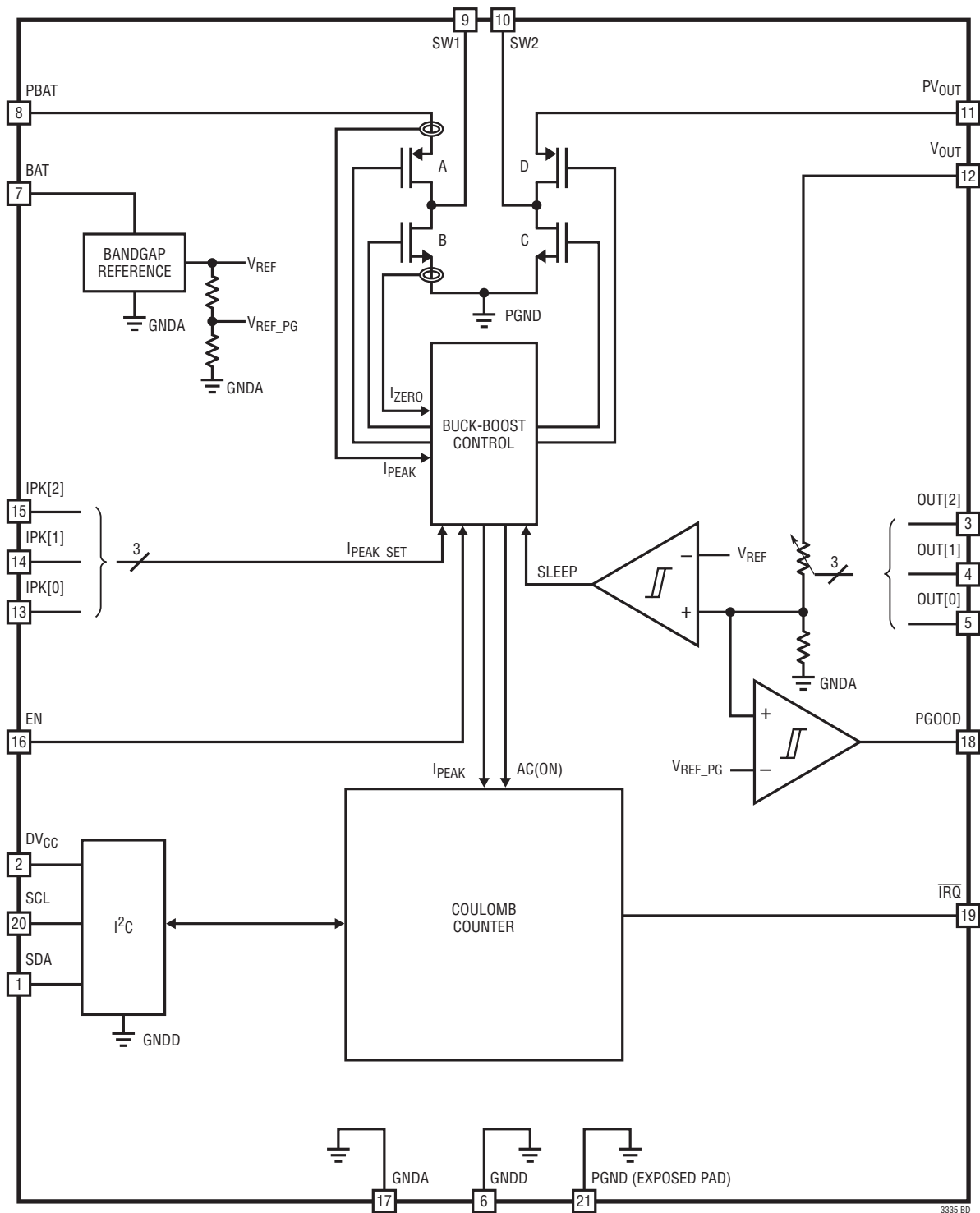
PGOOD (ピン18) : パワーグッド出力。DV_{CC} ピンの電圧を基準にしたロジック・レベル出力。昇降圧コンバータがイネーブルされると、この出力は“L”に引き下げられ、V_{OUT} がレギュレーションに達するまで“L”のままになります。

IRQ (ピン19) : 割り込み出力。DV_{CC} ピンの電圧を基準にしたロジック・レベル出力。アクティブ“L”。このピンは、通常ロジック“H”ですが、プリセットされたアラーム・レベルに達するか、クローン・カウンタまたは AC (ON) 時間測定でオーバーフローが発生した場合に、“L”に遷移します。

SCL (ピン20) : I²C シリアル・ポートのシリアル・クロック入力。I²C 入力レベルは、I²C に準拠するために、DV_{CC} を基準にしてスケール調整されます。フロート状態にしないでください。

PGND (露出パッド・ピン21) : 電源グランド。露出パッドは内部 N チャネル・パワー MOSFET のソースに接続されています。PGND は PCB に半田付けし、できるだけ短く最小のインピーダンスの接続を介して電氣的にシステム・グランドに接続する必要があります。GNDA および GNDD に接続します。

ブロック図



3335 BD

動作

昇降圧レギュレータ

この昇降圧レギュレータは、4つの内部スイッチ(図2に示したA、B、C、およびD)と制御回路で構成され、それらが組み合わさって入力電圧と出力電圧をパワー・インダクタに接続しています。

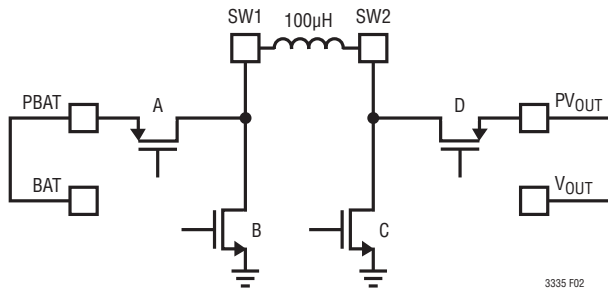


図2. パワー FET

昇降圧コンバータは、スリープ状態ではない場合、BATとV_{OUT}の全ての状態に対してHブリッジとして動作します。つまり、スイッチAおよびCは常に同時にオンし、その後、スイッチBおよびDが常に同時にオンします。ヒステリシス電圧のアルゴリズムが使用され、V_{OUT} 検出ピンからの内部帰還電圧によって出力を制御します。

昇降圧レギュレータは、インダクタを介して出力コンデンサを充電します。最初に、スイッチAおよびCを介してインダクタ電流をI_{PEAK}に上昇させることによって電流を供給し、その後、スイッチBおよびDを介してインダクタ電流を0mAに低下させます。I_{PEAK}レベルは、IPK[2:0]ピンを通じて5mA～250mAの範囲で設定します(表1を参照)。

表1. I_{PEAK}の選択

IPK2	IPK1	IPK0	I _{PEAK}
0	0	0	5mA
0	0	1	10mA
0	1	0	15mA
0	1	1	25mA
1	0	0	50mA
1	0	1	100mA
1	1	0	150mA
1	1	1	250mA

このサイクルは、出力電圧がレギュレーション・ポイント(スリープしきい値)よりもわずかに高い値に上昇するまで繰り返されます。その後、コンバータは低静止電流のスリープ状態に移行し、スリープ・コンパレータを使用して出力電圧をモニタします。このスリープ状態の間、負荷電流は出力コンデンサによって供給されます。

出力電圧がレギュレーション・ポイント(復帰しきい値)よりもわずかに低い値に低下すると、昇降圧レギュレータが起動し、その後、3µs(標準)以内にインダクタ電流が再び上昇し始めます。

安定化出力電圧を供給するというこのヒステリシス方式は、FETのスイッチングに伴う損失を低減し、軽負荷時の出力を安定化します。

V_{OUT}は、出力電圧選択ピンOUT[2:0]により1.8V～5Vの範囲内で設定できます(表2を参照)。

表2. ピンによる出力電圧選択

OUT2	OUT1	OUT0	V _{OUT}
0	0	0	1.8V
0	0	1	2.5V
0	1	0	2.8V
0	1	1	3.0V
1	0	0	3.3V
1	0	1	3.6V
1	1	0	4.5V
1	1	1	5.0V

出力電圧がスリープしきい値に達したことをスリープ・コンパレータが検出したとき、昇降圧コンバータはサイクルの途中の状態、電流がまだインダクタを流れていることがあります。コンバータは、インダクタ電流が0mAに達した後、AC-BDサイクル全体が終了した場合にのみ、低静止電流のスリープ状態に移行します。この動作は、クーロン値を正確にカウントするために必要です。

起動時にV_{OUT}が約1.2Vに上昇するまで、スイッチDはオフに保たれ、そのボディ・ダイオードが導通します。これによって、適切なI_{PEAK}/I_{ZERO}の動作が保証され、高精度のクーロン・カウンタを実現します。

動作

V_{OUT}のパワーグッド

V_{OUT}の出力電圧に対してパワーグッド・コンパレータが用意されています。LTC3335が初めてスリープ状態になると、PGOODピンが“H”に遷移し、V_{OUT}の電圧がレギュレーション状態に達したことを示します。V_{OUT}がレギュレーション時の平均値の92% (標準)まで低下すると、PGOODピンは“L”に遷移します。

クーロン・カウンタ

LTC3335は、昇降圧コンバータが電流をV_{OUT}に供給している間、常にバッテリーから転送される電荷の累積電荷量をモニタする正確なクーロン・カウンタを内蔵しています。昇降圧コンバータは、スリープ状態ではない場合、BAT/V_{OUT}の全ての状態に対してHブリッジとして動作します(図3を参照)。各バースト・サイクルの開始時に、スイッチAおよびCがオンになります。インダクタ電流がI_{PEAK}に上昇してから、スイッチAおよびCがオフになります。その後、スイッチBおよびDは、インダクタ電流がゼロ(I_{ZERO})に低下するまでオンになります。V_{OUT}がスリープしきい値に達するまでこのサイクルが繰り返されます。

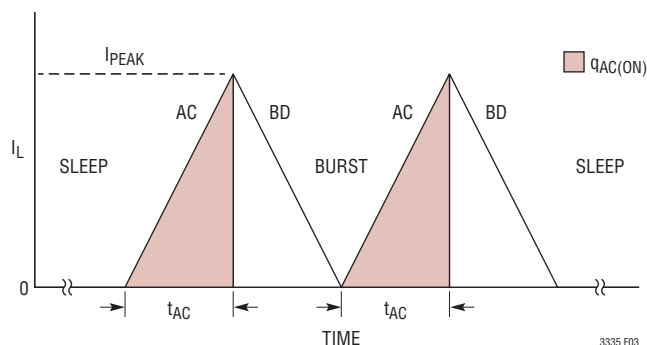


図3

I_{PEAK}とスイッチAC (ON)時間(t_{AC})が両方ともわかっている場合、BATの放電クーロン値(図3の網掛け領域)は、AC (ON)サイクルの数をカウントし、その値に、次の式(1)で得られるAC (ON)サイクルあたりの電荷量を掛けることによって計算できます。

$$q_{AC(ON)} = \frac{I_{PEAK} \cdot t_{AC}}{2} \quad (1)$$

昇降圧コンバータが動作している場合、LTC3335は、フルスケールのオン時間(t_{FS}、約11.74μs)を基準にして実際のAC (ON)時間を測定します。フルスケールのオン時間は、電源、温度、およびプロセスの変動に起因する実際のI_{PEAK}値と理

想的なI_{PEAK}との間の差異を補正するように内部で調整されます。その結果、各AC (ON)サイクルの間にバッテリーから転送された電荷量の極めて高精度な測定結果が得られます。この測定結果は8ビットの数値で表され、スイッチAおよびCがオンになるたびに、既に累積されている合計クーロン・カウンタに加算されます。この加算器のキャリー・ビットは、残りの42ビットのリプル・カウンタのクロックです。昇降圧コンバータがスリープ状態にある場合、クーロン・カウンタはその状態を維持し、電流が流れません。

クーロン・カウンタ・チェーンには合計50ビットが存在しますが、I²Cを経由して読み出すことができるのは、上位8ビットのみです。これらのビットは、レジスタC (累積電荷量レジスタ)に含まれています。累積電荷量レジスタ(レジスタC)の最下位ビット(q_{LSB})によって表される電荷量は、デフォルトのプリスケアラ設定(内部カウンタの最大長を使用するM = 0)の場合の8つのI_{PEAK}設定について、「電気的特性」セクションに記載されています。ゼロ以外のプリスケアラ設定を使用してq_{LSB}を計算する手順については、「クーロン・カウンタのプリスケアラMの選択」のセクションを参照してください。

I²Cインタフェース

LTC3335の7ビット・ハードワイヤードI²Cアドレスは1100100[R/W]です。LTC3335は、スレーブ専用デバイスです。つまり、シリアル・クロック・ライン(SCL)は入力のみですが、シリアル・データ・ライン(SDA)は双方向です。

内部レジスタ

LTC3335は、表3に示すように、5つの内部サブアドレスI²Cレジスタを備えています。レジスタA、B、およびEは書き込み専用、レジスタCは読み出し/書き込み用、レジスタDは読み出し専用です(それぞれ、表4、5、および6を参照)。

表3. レジスタ・マップ

サブアドレス	レジスタ名	レジスタの内容	R/W	デフォルト
01h	A	V _{OUT} selection and prescaler selection	W	00h
02h	B	Alarm threshold	W	FFh
03h	C	Accumulated charge	R/W	00h
04h	D	Alarms	R	00h
05h	E	Interrupt register	W	00h

R = 読み出し、W = 書き込み

動作

表4. 書き込みレジスタA、B、およびE

ビット	名称	動作	デフォルト
A[3:0]	Prescaler Bits	Set coulomb counter p rescaling factor M from 0 to 15	0000
A[7:4]	V _{OUT} Selection	Selection of output voltage	0000
B[7:0]	Alarm Level	Coulomb count alarm level threshold calculated by the user based on battery capacity and I _{PEAK} current	11111111
E[0]	Clear_Int	Clear interrupt (Alarm reset)	0
E[1]	Counter Test	Counter check using $\overline{\text{IRQ}}$ pin	0
E[7:2]	Not Used		

表5. 読み出し/書き込みレジスタC

ビット	名称	動作	デフォルト
C[7:0]	Accumulated Charge	Read back 8 MSBs of counter data	00000000

表6. 読み出しレジスタD

ビット	名称	動作	デフォルト
D[0]	AC(ON) Time Overflow	AC(ON) time operating fault ($t_{AC} > t_{FS}$) due to improperly chosen inductor value timing out the AC(ON) measurement	0
D[1]	Coulomb Counter Overflow	Coulomb counter operating fault due to an improperly chosen prescaler causing the ripple counter to overflow	0
D[2]	Alarm Trip	Accumulator Register C value has met or exceeded the Alarm threshold set in Register B	0
D[7:3]	Not Used		00000

I²Cを介した出力電圧設定

出力電圧の選択は、OUT[2:0]ピンを介して行うだけでなく、I²Cを介して行うこともできます(表7を参照)。ユーザーは、レジスタAに書き込むことによって、V_{OUT}設定を動的に変更することができます。ただし、ビットA[6:4]が有効になるには、ビットA[7]を1に設定する必要があります。

表7. V_{OUT} 選択ビット

ビット	設定	説明
A[4]	0/1	Overwrite OUT0 Pin
A[5]	0/1	Overwrite OUT1 Pin
A[6]	0/1	Overwrite OUT2 Pin
A[7]	1	Must be 1 to set output voltage via I ² C

クーロン・カウンタのプリスケアラMの選択

バッテリー容量とピーク電流値の広い範囲にわたってデジタル分解能を維持するために、LTC3335はプログラム可能なプリスケアラを内蔵しています。ビットA[3:0]に書き込むことによって、0~15のプリスケアラ値を設定することができます。プリスケアラのデフォルト値は0です。

累積電荷量レジスタCの範囲の大部分を使用するには、次の式(2)に従い、与えられたバッテリー容量Q_{BAT}に対してプリスケアラ係数Mを選択します。

$$M = \log_2 \left(\frac{q_{\text{LSB}} \cdot 255}{Q_{\text{BAT}}} \right) \quad (2)$$

ここで、Q_{BAT}はバッテリー・サイズ(A・hr)、q_{LSB}は選択したI_{PEAK}について電気的特性表に記載された標準値(M=0の場合)です。Mは整数である必要があります。そのため、式(2)の結果の小数点以下を切り捨てて、次の整数値にする必要があります。Mは最大値の15です。

バッテリー容量が小さい場合、バッテリー容量が大きい場合と比べて、同じI_{PEAK}に対して、より大きいプリスケアラ係数Mが必要になります。同様に、I_{PEAK}が低い場合、I_{PEAK}が高い場合と比べて、同じバッテリー容量に対して、より大きいプリスケアラ係数Mが必要になります。

累積電荷量レジスタの最下位ビットで表される電荷量(q_{LSB_M})は次の式から得られます。

$$q_{\text{LSB}_M} = \frac{q_{\text{LSB}}}{2^M} \quad (3)$$

ここで、q_{LSB}は選択したI_{PEAK}について電気的特性表に記載されている標準値です。

カウンタ確認テスト

ビットE[1]=1を設定すると、累積電荷量レジスタが00000000からインクリメントされるのを待たなくても、クーロン・カウンタが正常に動作していることを確認できます。このモードでは、リップル・カウンタの入力クロックが $\overline{\text{IRQ}}$ ピンへの出力になり、 $\overline{\text{IRQ}}$ ピンに発生するスイッチングの周波数が出力負荷とともに増加します。

動作

アラーム

アラームが発生すると、 $\overline{\text{IRQ}}$ ピンが“L”に引き下げられます。レジスタDを読み出して、アラームの原因を特定することができます。その後、ビットE[0]に1を書き込んで、アラームをクリアできます。この割り込みクリア・ビットは、 $\overline{\text{IRQ}}$ ピンが作動した後に、セルフクリアされます。

アラームをクリアしているときに、別のアラームがトリップした場合、 $\overline{\text{IRQ}}$ ピンが1 μs (標準)の間“H”になってから、再び“L”に戻ります。この間、割り込みクリア・ビットE[0]もゼロにリセットされます。

以下の3種類のフォルト/アラーム状態があります。

- 1) 不適切に選択されたインダクタ値によってAC (ON) 時間測定がタイムアウトすることによるAC (ON) 時間オーバーフロー (D[0]が“H”)。アラームがクリアされた後に、 $\overline{\text{IRQ}}$ ピンが“H”になり、少なくとも次のAC (ON) パルスが測定されるまで“H”に留まります。アラームが連続してトリップしないようにするために、別のインダクタまたは I_{PEAK} 設定を選択する必要があります。
- 2) 不適切に選択されたプリスケアラ値によってリップル・カウンタがオーバーフローすることによるクーロン・カウンタ・オーバーフロー (D[1]が“H”)。アラームがクリアされた後に、 $\overline{\text{IRQ}}$ ピンは1 μs の間解放され、その後、レジスタCがさらに低い値で上書きされず、かつプリスケアラが変更されなければ、再び“L”に引き下げられます。
- 3) リップル・カウンタの最上位8ビットの値がレジスタBの8ビットの値以上になると、プリセットされたアラーム・レベルに達します (D[2]が“H”)。ユーザーは、レジスタBのアラームしきい値を増やしてから、ビットE[0]に1を書き込んでアラームをクリアする必要があります。

このアラームしきい値は、各AC (ON) パルスの後、またはI²Cを介してレジスタCへの書き込みが実行された場合のみチェックされます。したがって、レジスタBまたはC (あるいは、その両方)の内容を変更しないでビットE[0]を1に設定してアラーム割り込みをクリアする場合、これを長いスリープ時間の間に実行すると、 $\overline{\text{IRQ}}$ がクリアされ、次のAC (ON) パルスが発生するまで再び“L”に戻りません。

電源投入時のシーケンス

バッテリーが最初に挿入され、内部回路がパワーアップすると、LTC3335は、加算器やリップル・カウンタを含む全てのレジスタをデフォルト状態にリセットします。昇降圧コンバータは、V_{OUT}が目標値に充電されるまでの有限な起動時間を必要とします。V_{OUT}がPGOODしきい値に達すると、PGOODピンが“H”になります。全起動シーケンスの間、クーロン・カウンタは正確にカウントします。

ENピンが“L”に引き下げられると、昇降圧コンバータがディスエーブルされます。ただし、クーロン・カウンタのデジタル・レジスタの内容は、メモリに保存されたままになります。再びイネーブルされると、クーロン・カウンタは中止したところからカウントを続行します。デジタル・レジスタは、BAT電圧が失われた場合にのみリセットされます。

DV_{CC} I²C電源

DV_{CC}ピンは、BAT、V_{OUT}、または1.8V～5.5Vの別の外部電源に接続することができます。パワーオン・リセット回路は、DV_{CC}電源をモニタします。DV_{CC}電圧が1.3V (標準)を下回った場合、I²Cインタフェースがディスエーブルされます。ユーザーは読み出したり書き込みを行うことができませんが、クーロン・カウンタはまだ完全に機能しています。

BAT電圧が失われると、クーロン・カウンタおよび昇降圧コンバータがオフになり、全てのデジタル・レジスタの内容が失われます。クーロン・カウンタの完全な機能は、1.8V以上のBAT電圧に対して保証されます。

DV_{CC}をV_{OUT}または別の外部電源に接続した場合、起動時などのV_{OUT} = 0Vの場合でも、クーロン・カウンタは、まだ完全に機能しています。

SDAピンおよびSCLピンの外付けプルアップ抵抗には、10k Ω を推奨します。

アプリケーション情報

入力/出力コンデンサの選択

BATピンに接続する昇降圧コンバータの入力コンデンサは、4.7μF以上のコンデンサでGNDにバイパスする必要があります。バッテリーの直列抵抗が高い場合は、トランジェントを処理するためにコンデンサの容量を大きくした方が望ましいことがあります。

容量の大きいコンデンサは、高めのI_{PEAK}を設定して1.8V近くで動作する場合にも必要になることがあります。これは、昇降圧コンバータがスイッチングしているときにバッテリーの電圧が1.8Vより低くならないようにするためです。

昇降圧レギュレータのスリープ時間は、負荷電流とV_{OUT}コンデンサの容量により異なります。スリープ時間は、負荷電流が増加するにつれて、または出力コンデンサの容量が減少するにつれて減少します。スリープのヒステリシス電圧範囲(DC)は1.8V出力設定では±6mVであり、出力電圧の設定値に応じて直線的に拡大/縮小します(3.6V設定では±12mVなど)これは、理想的にはスリープ時間が次式によって決定されることを意味しています。

$$t_{\text{SLEEP}} = C_{\text{OUT}} \cdot \frac{V_{\text{DC_HYS}}}{I_{\text{LOAD}}} \quad (4)$$

この式は100μF以上の出力容量では正確ですが、出力容量が減少して10μFに近づくのにつれ、内部スリープ・コンパレータでの遅延時間に加えて負荷電流自体の影響により、V_{OUT}の電圧がDCしきい値を通過することがあります。これにより、スリープ時間が長くなり、V_{OUT}のリップルが増加します。V_{OUT}のリップルが望ましくないレベルまで増加する可能性があるため、22μF未満の出力容量は推奨しません。

供給可能な最大値を超えるトランジェント負荷電流が必要な場合は、さらに大容量のコンデンサを出力に使用してください。このコンデンサは負荷状態時に連続して放電するので、次式に示すようにV_{OUT}の電圧降下を許容できる容量にすることができます。

$$C_{\text{OUT}} = t_{\text{LOAD}} \cdot \frac{I_{\text{LOAD}} - I_{\text{DC/DC}}}{V_{\text{OUT}^+} - V_{\text{OUT}^-}} \quad (5)$$

ここで、V_{OUT}⁺はPGOODが“H”になったときのV_{OUT}の値であり、V_{OUT}⁻はV_{OUT}の所望の下限値です。I_{DC/DC}は、昇降圧コンバータから供給される平均電流、t_{LOAD}はトランジェント負荷の期間です。

LTC3335は、起動時でも、必ずHブリッジとして動作します。起動時間は負荷電流と出力コンデンサによって決まり、出力コンデンサが大きいほど起動時間が長くなります。

C_{OUT}には、標準的な表面実装セラミック・コンデンサを使用できます。ただし、アプリケーションによっては、リーク電流の少ないアルミ電解コンデンサまたはスーパーキャパシタのほうに適している場合があります。これらのコンデンサは、Vishay、Illinois Capacitor、AVX、CAP-XXなどのメーカーから入手できます。

インダクタの選択

AC(ON)時間およびBD(ON)時間は、BAT、V_{OUT}、インダクタ値、およびI_{PEAK}電流設定によって1次近似で決定されます。

$$AC(\text{ON}) = \frac{I_{\text{PEAK}} \cdot L}{\text{BAT}} \quad (6)$$

$$BD(\text{ON}) = \frac{I_{\text{PEAK}} \cdot L}{V_{\text{OUT}}} \quad (7)$$

昇降圧コンバータは、100mAのピーク電流設定を使用する標準的アプリケーションの場合、100μHのインダクタと連携するように設計されています。

その他の7つのI_{PEAK}設定の場合、I_{PEAK}・Lの積がほぼ一定になるようにインダクタ値の大きさを増減する必要があります。これによって、高精度のクローン・カウンタ動作に必要なオン時間が維持されます。I_{PEAK}設定ごとの推奨される公称インダクタ値(L_{REC})を表8に示します。

表8. 推奨インダクタ値L_{REC}とI_{PEAK}

I _{PEAK} 設定 (mA)	L _{REC} (μH)
5	2200
10	1000
15	680
25	470
50	220
100	100
150	68
250	47

アプリケーション情報

インダクタ値を大きくすると、AC (ON) および BD (ON) の両方が増えることによってスイッチング損失が低下するという効果が得られます。ただし、AC (ON) が最大フルスケール時間 t_{FS} (11.74 μ s) を超えないように注意する必要があります。

表8の推奨インダクタ値は、1.8V～5.5VのBAT、1.8V～5Vの V_{OUT} 、および $\pm 20\%$ のインダクタ値の変動に対して、AC (ON) 時間が必ず11.74 μ sを下回ることを保証します。

アプリケーションの最小BAT電圧が1.8Vを超える場合、次の式を使用してインダクタ値を増やすことができます。

$$L_{MAX} = \frac{BAT_{MIN} \cdot L_{REC}}{1.8} \quad (8)$$

ここで、 L_{MAX} は最大インダクタ値(製造ばらつきを含む)、 L_{REC} は表8に記載されたインダクタ値、および BAT_{MIN} はアプリケーションで使用される最小BAT電圧です。インダクタの標準的な製造ばらつきは、 $\pm 20\%$ です。

インダクタのDCRは損失源なので、効率に影響を及ぼします。さらに、インダクタのDCRは、AC (ON) 時間の間のインダクタ電流の非線形性を高めるため、クーロン・カウンタの誤差の発生源になります。

選択した I_{PEAK} の値より I_{SAT} の定格値が50%以上大きいインダクタを選択します。表9に、適切に動作する複数のインダクタを示します。価格、大きさ、DCR間の交換条件を評価する必要があります。

負荷電流能力

昇降圧コンバータがサポートできる最大負荷電流は、 I_{PEAK} 設定、BAT電圧、および V_{OUT} 電圧によって決まり、理想的には次の式で与えられます。

$$I_{LOAD(MAX)} = \frac{I_{PEAK}}{2} \cdot \frac{BAT}{BAT + V_{OUT}} \quad (9)$$

ただし、パワーFET A、B、C、およびDの有限な $R_{DS(ON)}$ およびインダクタDCRにより、実際には、供給可能な最大電流はさらに低下します。さまざまな条件の下での実際の負荷電流能力については、「標準的性能特性」のセクションに示されたグラフを参照してください。

クーロン・カウンタの誤差

バッテリー放電のクーロン値は、AC (ON) サイクル数をカウントし、その値に、次の式から得られるAC (ON) 時間あたりのクーロン数を掛けることによって計算されます。

$$q_{AC(ON)} = \frac{I_{PEAK} \cdot t_{AC}}{2} \quad (10)$$

この式では、LTC3335の入力静止電流、ゲート充電電流、パワー・スイッチの $R_{DS(ON)}$ 、およびインダクタDCRの影響を無視できることが仮定されています。全てのパルスが0に等しいインダクタ電流から開始し、 I_{PEAK} で終了することも仮定されています。これらの各誤差の寄与について、以降のセクションで説明します。

入力静止電流による誤差

昇降圧コンバータの制御回路は、スリープ状態ではない場合、DC静止電流を消費します。この電流は、「標準的性能特性」のセクションに示されているように、BAT電圧と温度によって決まります。この電流(標準で360 μ A)によって生じる誤差は、250mAのピーク電流設定では小さいですが、図4および5に示すように、さらに低いピーク電流設定では大きくなる可能性があります。

昇降圧コンバータがスリープ状態の場合、DC静止電流は680nA(標準)になります。この電流は、1年の累積スリープ時間あたり、5.96mA・hrの誤差に相当します。18.3A・hrのバッテリー容量の場合、この誤差は1年あたりわずか0.033%です。

図6に示すように、約100 μ A未満の負荷電流の場合、スリープ電流によって大きな誤差が生じる可能性があります。

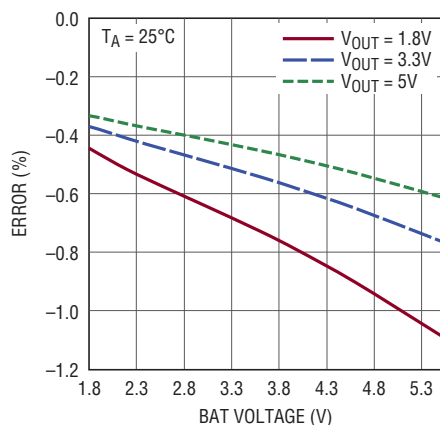
LTC3335

アプリケーション情報

表 9. LTC3335 用の推奨インダクタ

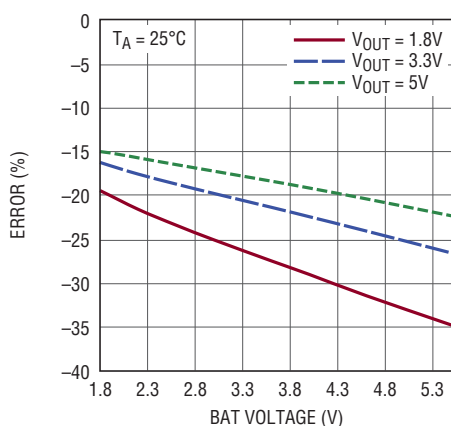
メーカー	デバイス・ファミリ	L (μH)	IsAT (MAX) (A)	DCR MAX (Ω)	幅 (mm)	長さ (mm)	高さ (mm)
250mA の IPEAK 設定の場合							
Coilcraft	LPS5030	47	0.55	0.33	5.51	5.51	2.9
Vishay	IDCS-2512	47	0.5	0.23	6.6	4.45	2.92
Sumida	CDRH4D29	47	0.36	0.239	5.1	5.1	3
Würth	WE-TPC SMD 4828	47	0.5	0.28	4.8	4.8	2.8
150mA の IPEAK 設定の場合							
Coilcraft	LPS5030	68	0.44	0.44	5.51	5.51	2.9
Vishay	IDCS-2512	68	0.4	0.29	6.6	4.45	2.92
Sumida	CDRH4D29	68	0.3	0.355	5.1	5.1	3
Würth	WE-TPC SMD 4828	68	0.4	0.4	4.8	4.8	2.8
100mA の IPEAK 設定の場合							
Coilcraft	LPS5030	100	0.32	0.6	5.51	5.51	2.9
Vishay	IDCS-2512	100	0.3	0.48	6.6	4.45	2.92
Sumida	CDRH4D29	100	0.24	0.523	5.1	5.1	3
Würth	WE-TPC SMD 4828	100	0.29	0.6	4.8	4.8	2.8
50mA の IPEAK 設定の場合							
Coilcraft	LPS5030	220	0.245	1.35	5.51	5.51	2.9
Vishay	IDCS-2512	220	0.22	0.77	6.6	4.45	2.92
Sumida	CDRH60D45	220	0.39	1.02	6.4	6.1	4.8
Würth	WE-TPC SMD 4828	220	0.2	1.25	4.8	4.8	2.8
25mA の IPEAK 設定の場合							
Coilcraft	LPS5030	470	0.146	2.8	5.51	5.51	2.9
Vishay	IDCS-2512	470	0.19	1.8	6.6	4.45	2.92
Sumida	CDMPIH58D28	470	0.14	3	6	6	3.2
Würth	WE-TPC SMD 4828	470	0.125	2.6	4.8	4.8	2.8
15mA の IPEAK 設定の場合							
Coilcraft	LPS5030	680	0.126	3.8	5.51	5.51	2.9
Vishay	IDCS-2512	680	0.18	2.2	6.6	4.45	2.92
Sumida	CDMPIH58D28	680	0.12	4.4	6	6	3.2
Würth	WE-PD SMD 7332	680	0.22	5.73	7.3	7.3	3.2
10mA の IPEAK 設定の場合							
Coilcraft	LPS5030	1000	0.11	5.1	5.51	5.51	2.9
Vishay	IDCS-2512	1000	0.15	3.4	6.6	4.45	2.92
Sumida	CDMPIH58D28	1000	0.09	6.6	6	6	3.2
Würth	WE-TPC SMD 4828	1000	0.08	7	4.8	4.8	2.8
5mA の IPEAK 設定の場合							
Coilcraft	LPS5030	2200	0.08	11	5.51	5.51	2.9
Vishay	IDCS-2512	2200	0.1	8.5	6.6	4.45	2.92
Sumida	CDMPIH58D28	2200	0.065	16.5	6	6	3.2
Würth	WE-PD2 SMD 1054	2200	0.26	5.3	10	9	5.4

アプリケーション情報



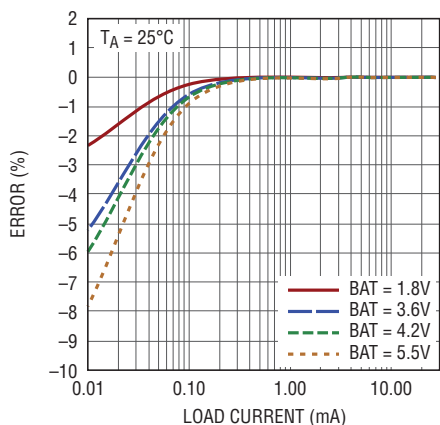
3335 F04

図4. 入力静止電流に起因する標準的な誤差
(250mAの I_{PEAK} 設定)



3335 G05

図5. 入力静止電流に起因する標準的な誤差
(5mAの I_{PEAK} 設定)



3335 F06

図6. スリープ電流に起因する標準的な誤差
(250mAの I_{PEAK} 設定、 $V_{OUT} = 3.3V$)

ゲート充電電流による誤差

スイッチA、B、およびCをオン/オフするために必要なゲート充電電流も、クーロン・カウンタの誤差の発生源になります。この誤差は、BAT電圧が高くなると増加し、通常、低い I_{PEAK} 設定で増加します(図7、8、および9を参照)。スイッチDのゲート充電電流は、出力から供給されるため、誤差を発生させません。

パワー・スイッチの $R_{DS(ON)}$ による誤差

バッテリー放電のクーロン値は、インダクタ電流が I_{PEAK} 設定値に線形に増加すると仮定して計算されます。しかし、スイッチAおよびCの有限な $R_{DS(ON)}$ によって、実際のインダクタ電流がわずかに曲線的に増加するめ、クーロン・カウンタにカウントもれが発生します(図10を参照)。この誤差は、BAT電圧が低く、温度が高いほど増加します。

インダクタDCRによる誤差

高いDCRを持つインダクタは、インダクタ電流波形の非線形の変化に起因する、パワー・スイッチの $R_{DS(ON)}$ による誤差と同じタイプの誤差を発生させます。表9に示す推奨インダクタを使用すると、DCRに起因するクーロン・カウンタの誤差が確実に少なくなります。

その他の誤差

前述したクーロン・カウンタの各誤差項によって、バッテリー放電のクーロン値のカウントもれ(負のパーセント誤差)が発生します。ただし、バッテリー放電のクーロン値の過剰カウント(正のパーセント誤差)に寄与する可能性のあるその他の誤差項があります。例えば、 I_{ZERO} は、ある条件の下でわずかに負になる可能性があり、これによってわずかな過剰カウントが発生します。この誤差は、具体的には、低いBAT電圧、高い I_{PEAK} 設定、または高い V_{OUT} 電圧(あるいは、その全て)で発生する可能性が高くなります。

合計クーロン・カウンタ誤差

「標準的性能特性」セクションの合計未調整クーロン・カウンタ誤差のグラフは、実際の回路から取得された実際のデータを示し、前述した誤差の発生源の全ての影響を含んでいます。ただし、これらのグラフは、連続スイッチング動作で取得されたため、スリープ電流による誤差を含んでいません。連続スイッチング動作時に存在する誤差は、与えられた一連の動作条件に対して適切に特性評価され、LTC3335がレポートした未調整のクーロン・カウンタに乗算スケール係数を適用す

3335f

アプリケーション情報

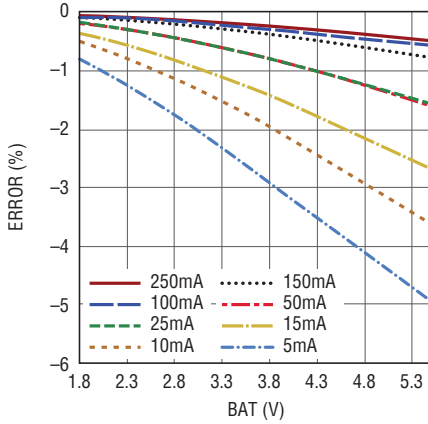


図7. ゲート充電電流に起因する標準的な誤差 (V_{OUT} = 1.8V、周囲温度)

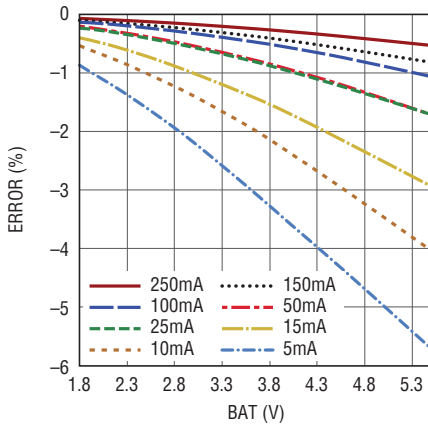


図8. ゲート充電電流に起因する標準的な誤差 (V_{OUT} = 3.3V、周囲温度)

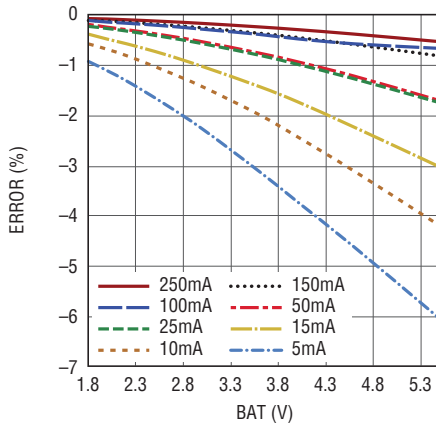


図9. ゲート充電電流に起因する標準的な誤差 (V_{OUT} = 5V、周囲温度)

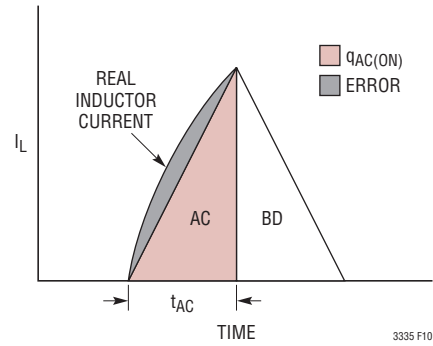


図10.

ることによって、一次近似で補正することができます。その後、スリープ電流による誤差は、スリープ電流に累積スリープ時間（不明な場合は、バッテリー動作時間）を掛けた値に等しいオフセット項を追加することによって補正できます。誤差の調整は次式で与えられます。

$$\text{調整されたクーロン・カウント} = (\text{未調整のクーロン・カウント}) \cdot [1/(1+\text{Error})] + (5.96\text{mA} \cdot \text{hr}) \cdot \text{Years}/q_{\text{LSB_M}}$$

ここで、Errorは「標準的性能特性」の図G37～G44に示された%単位の誤差、q_{LSB_M}は選択したプリスケアラMに対する累積電荷量レジスタの最下位ビット(A・hr単位)、Yearsは累積バッテリー動作年数です。

以下の2つの例で、未調整のクーロン・カウントの誤差を補正する方法について詳細に説明します。

例1:Tadiran TL4903一次電池(公称3.6V、2.4A・hr)が3.3V出力に電力を供給し、I_{PEAK}設定は100mAです。適切なプリスケアラはM=8です。「標準的性能特性」のグラフG39から、これらの条件の下での連続スイッチング動作の公称誤差は、わずかに+0.5%です。LTC3335から読み出された未調整のクーロン・カウントC[7:0]は、1/(1+0.005)を掛けることで調整できます。その結果に、スリープ電流に起因する誤差(1年使用すごとに5.96mA・hr)を追加できますが、この追加項は、1年あたり、バッテリー容量の0.25%未満に相当します。この例では、未調整のクーロン・カウントと調整されたクーロン・カウントの差は最小限です。

アプリケーション情報

例2: Panasonic CR2032 一次電池 (公称 3.0V、225mA・hr) が 5V の出力に電力を供給し、I_{PEAK} 設定は 5mA です。適切なプリスケールは M=7 です。「標準的性能特性」のグラフ G44 から、これらの条件の下での連続スイッチング動作の公称誤差は、-16% です。この場合、未調整のままでは、クーロン・カウントの誤差が大きな影響を与えます。バッテリーが 6 ヶ月間動作したと仮定すると、累積電荷量レジスタ C[7:0] には 28h (16 進数) または 40 (10 進数) が書き込まれています。調整されたクーロン・カウントは、次式で与えられます。

$$\text{調整されたクーロン・カウント} = 40 \cdot (1 / (1 - 0.16)) + (5.96 \text{mA} \cdot \text{hr}) \cdot 0.5 / (140.6 \text{mA} \cdot \text{hr} / 2^7) = 51$$

調整されたクーロン・カウントは、実際のクーロン値をより正確に表すことができます。この補正を行うために、プリセットされたアラーム・レベル (使用する場合) を次のように適切に調整できます。

$$\text{調整されたアラーム設定カウント} = [(\text{目的のアラーム・レベル} / 100) \cdot Q_{\text{BAT}} - (5.96 \text{mA} \cdot \text{hr} \cdot \text{Years})] \cdot (1 + \text{Error} / 100) \cdot 1 / \text{qLSB}_M$$

ここで、目的のアラーム・レベルは、アラームをトリップするための、バッテリー容量に対するパーセント値です。

I²C インタフェース

LTC3335 は、標準 I²C 2 線インタフェースを使ってバス・マスタと通信することができます。バス信号の関係をタイミング図 (図 1) に示します。バスを使用しない場合、2 本のバスライン (SDA と SCL) を “H” にする必要があります。これらのラインには外付けのプルアップ抵抗が必要です。I²C 制御信号、SDA、SCL は DV_{CC} 電源に対して内部で調整されています。DV_{CC} はバスのプルアップ抵抗と同じ電源に接続する必要があります。

I²C ポートの DV_{CC} ピンは低電圧ロックアウト機能を備えています。DV_{CC} が約 1.3V を下回ると、I²C シリアル・ポートがデイスレーブルされます。

バス速度

I²C ポートは最大 400kHz の速度で動作するように設計されています。ポートにはタイミング遅延が組み込まれており、I²C に準拠したマスタ・デバイスから呼び出されたときに適正に動作するようにします。グリッチを抑制するように設計された入力フィルタも内蔵されています。

START 条件と STOP 条件

バス・マスタは、START 条件を送信して通信開始を知らせます。START 条件は、SCL が “H” のときに SDA を “H” から “L” に遷移することによって発生します。マスタは、スレーブ書き込みアドレスか、またはスレーブ読み出しアドレスのどちらかを送信することができます。LTC3335 にデータが書き込まれると、マスタは、LTC3335 に新たなコマンド・セットに従って動作するように指示する STOP 条件を送信することができます。STOP 条件は、SCL が “H” のときに SDA を “L” から “H” に遷移させることで、マスタによって送信されます。

バイト・フォーマット

LTC3335 に送信する、または LTC3335 から受信する各バイトは 8 ビット長でなければならず、その後にアックノリッジ・ビットのための追加のクロック・サイクルが続く必要があります。データは最上位ビット (MSB) を先頭にして LTC3335 に送る必要があります。

マスタとスレーブのトランスミッタおよびレシーバ

I²C バスに接続されたデバイスは、マスタまたはスレーブのいずれかに分類することができます。標準的なバスは、1 つ以上のマスタ・デバイスと複数のスレーブ・デバイスで構成されます。

一部のデバイスは、マスタまたはスレーブのいずれかとして動作することができますが、トランザクションが進行している間、それらの役割を変更することはできません。

トランスミッタ/レシーバの関係は、マスタとスレーブの関係とは異なります。トランスミッタは、各フレームの 8 ビット・データの部分が送信される間、SDA ラインを制御する機能を担います。レシーバは、各フレームの 9 番目のビットおよび最後のアックノリッジ・クロック・サイクルが送信される間、SDA を制御する機能を担います。

全てのトランザクションは、マスタが START 条件または反復 START 条件を使用して開始します。マスタは、マスタの状態がトランスミッタなのかレシーバなのかに関わらず、SCL の各クロック・パルスのアクティブ (立ち下がり) エッジを制御します。スレーブ・デバイスが SCL を “L” にすることはありません。

LTC3335 はクロック・ストレッチを行わず、どのような状況でも SCL を “L” に保つことはありません。

アプリケーション情報

マスタ・デバイスは、トランスミッタとして各I²Cトランザクションを開始し、スレーブ・デバイスはレシーバとして各トランザクションを開始します。バス書き込み動作の場合、トランザクションの期間中に、マスタはトランスミッタとして動作し、スレーブはレシーバとして動作します。バス読み出し動作の場合、マスタとスレーブは、アドレス・フレームの後のトランザクションの残りの間、送信/受信の役割を交換します。

アクノリッジ

アクノリッジ信号(ACK)はトランスミッタとレシーバの間のハンドシェイクに使用されます。LTC3335に書き込みが行われると、LTC3335はスレーブ・レシーバとして、その書き込みアドレスおよび後続のデータ・バイトにアクノリッジを返します。LTC3335から読み出しが行われると、LTC3335はスレーブ・レシーバとして、その読み出しアドレスにアクノリッジを返します。その後、LTC3335はスレーブ・トランスミッタに変化し、マスタ・レシーバは必要に応じ、LTC3335からの後続のデータ・バイトの受信にアクノリッジを返すことができます。

アクノリッジに関連したクロック・パルスは必ずバス・マスタによって生成されます。トランスミッタ(マスタまたはスレーブ)は、アクノリッジ・クロック・サイクルの間、SDAラインを(“H”に)解放します。

アクノリッジ・クロック・パルスが“H”の間SDAラインが“L”に留まるように、レシーバ(スレーブまたはマスタ)はこのクロック・パルスの間SDAラインをプルダウンします。

LTC3335から読み出しが行われると、マスタがデータ受信にアクノリッジを返せるように、LTC3335は8番目のデータ・ビットの後SDAラインを解放します。I²C仕様では、読み出しトランザクション中の最後のデータ・バイトの後に、マスタ・レシーバによる非アクノリッジ(NACK)の送信が必要です。NACKを受信すると、スレーブ・トランスミッタはバスの制御を解放するように指示されます。LTC3335は、どのような状況でも1バイトのデータだけを送信するので、LTC3335によって送信されたデータにアクノリッジを返すマスタもアクノリッジを返さないマスタも結果を得られません。LTC3335はどちらの場合もバスを解放します。

スレーブ・アドレス

LTC3335は7ビット・アドレスに対応しており、製造時に1100100[R/W]に設定されています。アドレス・バイトのLSB(読み出し/書き込みビット)は、LTC3335へデータを書き込むときは0、LTC3335からデータを読み出すときは1にします。アドレスを8ビット・ワードと考えると、書き込みアドレスは0xC8で、読み出しアドレスは0xC9になります。

LTC3335は読み出しアドレスと書き込みアドレスのどちらにもアクノリッジを返します。

サブアドレス・アクセス

LTC3335は、制御入力用の3つの書き込みレジスタ、アラーム・レポート用の1つの読み出しレジスタ、および累積バッテリー放電用の1つの読み出し/書き込みレジスタを備えています。これらのレジスタはサブアドレス・ポインタ・システムを介してI²Cポートによってアクセスされます。ここで、各サブアドレス値により、LTC3335内の5つの制御レジスタまたは状態レジスタのうちの1つが示されます。サブアドレス情報の構成については、表3を参照してください。

サブアドレス・ポインタは常に、バスの書き込み動作時にLTC3335の書き込みアドレスの直後に書き込まれる最初のバイトになります。サブアドレス・ポインタの値はバスの書き込み動作の後も維持され、後続のバスの読み出し動作時にLTC3335が返すデータ・バイトを決定します。

バス書き込み動作

バス・マスタは、START条件とLTC3335の書き込みアドレスを使ってLTC3335との通信を開始します。

アドレスがLTC3335のアドレスと一致すると、LTC3335はアクノリッジを返します。次にバス・マスタはサブアドレスを送ります。LTC3335がサブアドレスのアクノリッジ・ビットを返すと、サブアドレスの値はLTC3335内の特殊なポインタ・レジスタに転送されます。マスタは、書き込みトランザクションを続行したい場合、次にデータ・バイトを送信できます。LTC3335がデータ・バイトにアクノリッジを返すと、このデータ・バイトはサブアドレス・ポインタのロケーションの保留状態の内部データ・レジスタに転送されます。この時点でLTC3335は新しいサブアドレスを受信できる状態になり、必要に応じて、[SUBADDRESS][DATA]のサイクルを無期限に繰り返します。書き込みアドレスの後の奇数番目のバイトはサブアドレス・ポインタ割り当てを

アプリケーション情報

常に表し、偶数番目のバイトはサブアドレス・ポインタが参照する位置に格納されるデータを常に表します。マスタは、反復START条件またはSTOP条件を使って偶数バイトまたは奇数バイトの後、LTC3335との通信を終了することができます。反復START条件がマスタによって開始された場合、その後、I²Cバス上のLTC3335またはその他のデバイス呼び出すことができます。LTC3335は、各サブアドレス位置で受信した有効データの最後の入力を記憶しますが、処理しません。このサイクルは、無期限に続行することもできます。バス上の全てのデバイスが呼び出されて有効データが送られると、グローバルなSTOP信号を送ることができ、LTC3335は前に受信した最新の未決データを使ってコマンド・レジスタの全てを直ちに更新します。

バス読み出し動作

LTC3335には2つの読み出し可能なレジスタがあります。1つは読み出し専用であり、アラーム情報を格納します(レジスタD)。もう1つは累積バッテリー放電情報を格納し(レジスタC)、バス・マスタによって書き込みと読み出しの両方を行うことができます。

各バス読み出し動作中にアクセスできるサブアドレス・データ・レジスタは1つのみです。LTC3335が返すデータは、サブアドレス・ポインタ・レジスタの内容によって指定されるデータ・レジスタからです。ポインタ・レジスタの内容は、前のバス書き込み動作によって決まります。

バス読み出し動作に備えて、バス・マスタが奇数個のバイトのみを送信した後に、STOP条件または反復START条件を使用して書き込みトランザクションを早期に終了するのが有益である場合があります。その場合、最後に送信されたバイトは、その後のバス読み出し動作の対象になるレジスタへのポインタを表します。

バス・マスタは、START条件または反復START条件と、それに続くLTC3335の読み出しアドレスを使ってLTC3335の状態データを読み出します。読み出しアドレスがLTC3335のアドレスと一致すると、LTC3335はアクノリッジを返します。読み出しアドレスのアクノリッジに続き、LTC3335は、サブアドレス・ポインタによって選択されたレジスタから次の8クロック・サイクルのそれぞれに対して1ビットの状態情報を返します。単一データ・バイトが読み出された後のマスタからの追加クロック・サイクルは、SDAラインを“H”のままにします(0xFFが送信される)。LTC3335は、バスの読み出し動作中はその読み出しアドレスを除き、どのバイトにもアクノリッジを返しません。

再び同じレジスタを読み出すには、START条件とそれに続くLTC3335の読み出しアドレスを使ってトランザクションを繰り返すことができます。サブアドレスが変更されていない場合、サブアドレス・ポインタ・レジスタに再度書き込む必要はありません。別のレジスタを読み出すには、読み出しトランザクションが繰り返される前に、START条件または反復START条件とそれに続くLTC3335の書き込みアドレスおよびサブアドレス・ポインタ・バイトを使って書き込みトランザクションを開始する必要があります。

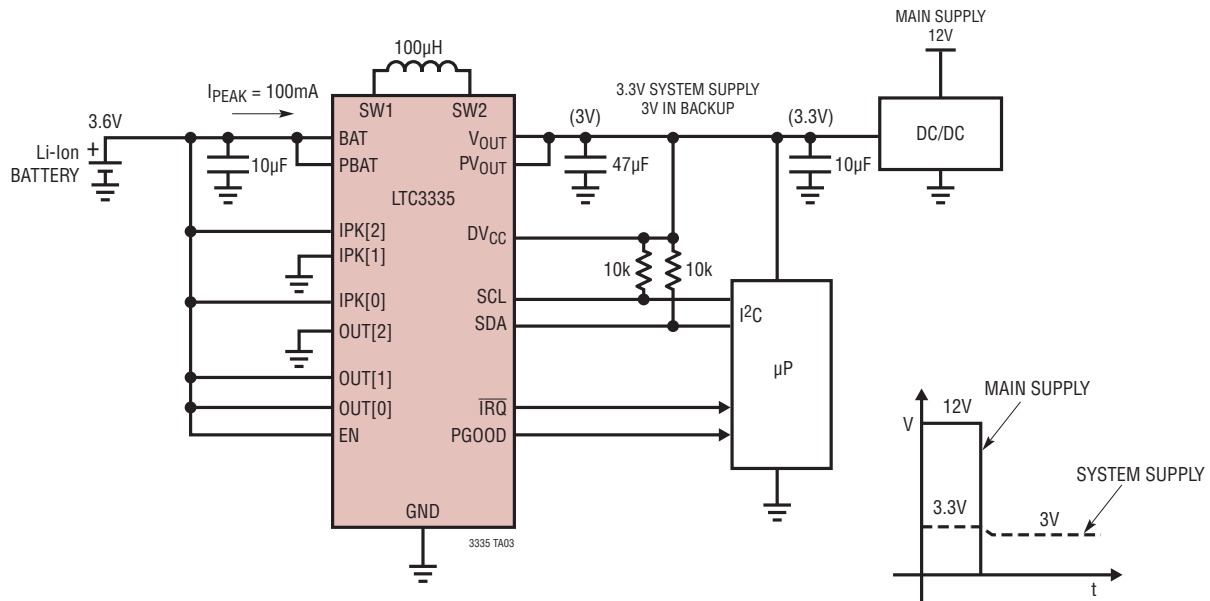
サブアドレス・ポインタ・レジスタの内容が書き込み専用コマンド・レジスタ(A、B、E)を指している場合、バス読み出し動作で返されるデータは、最後のSTOP条件以降にその位置でのコマンド・データが変更されていれば、その未決コマンド・データです。STOP条件の後、全ての未決データがコマンド・レジスタにコピーされ、直ちに有効になります。

サブアドレス・ポインタ・レジスタの内容が書き込み可能かつ読み出し可能なコマンド・レジスタCを指している場合、バス読み出し動作で返されるデータは、前の書き込み動作からの未決コマンド・データではなく、その位置のデータです。STOP条件の後に、全ての未決データがコマンド・レジスタにコピーされ、直ちに有効になり、その後の読み出し動作で有効なデータを読み出すことができます。

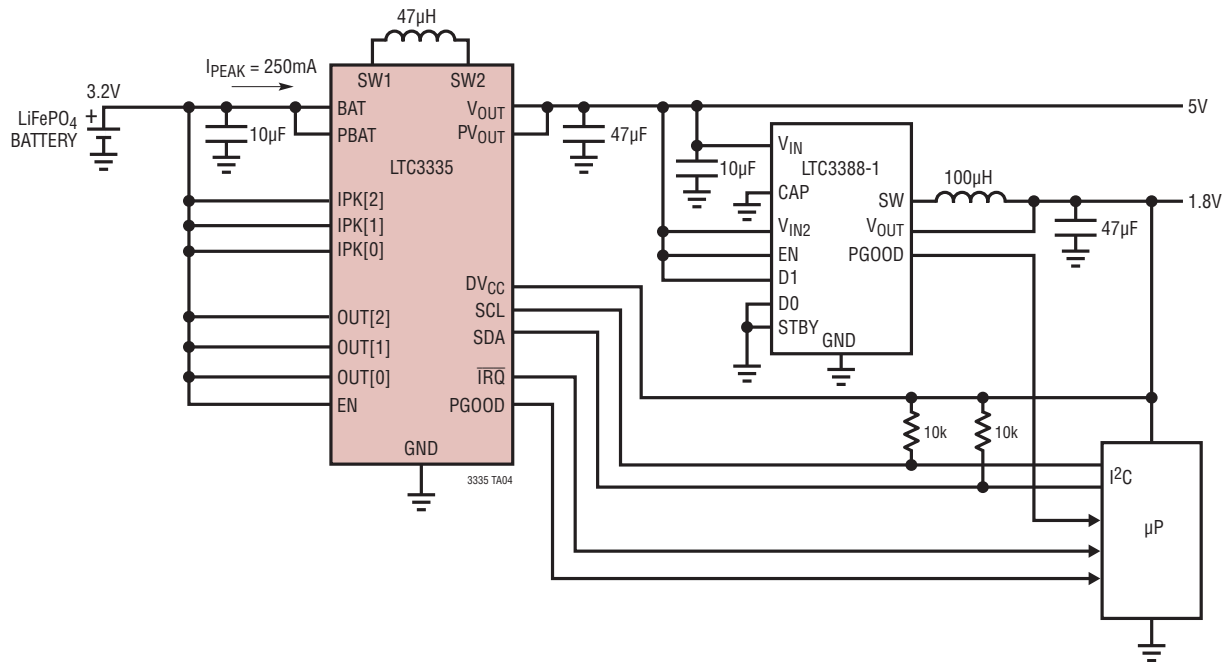
サブアドレス・ポインタ・レジスタの内容が読み出し専用のアラーム・レジスタDを示す場合、返されるデータはLTC3335の状態の特定の瞬間のデータです。割り込み要求が保留されていないと、バスの読み出し動作中にLTC3335がデータ送信を始める直前、LTC3335がその読み出しアドレスにアクノリッジを返すときに状態データがサンプリングされます。アラーム/フォルトが発生した場合、 $\overline{\text{IRQ}}$ ピンが“L”に駆動され、その瞬間、データがアラーム・レジスタDにラッチされます。その後の全てのレジスタDからの読み出し動作では、この固定データが返されるため、割り込み要求の原因の特定が容易になります。バス・マスタがLTC3335の割り込み要求(E[0]=1)を解除すると、状態ラッチがクリアされます。その後再び、バス読み出し動作で、読み出しアドレス・アクノリッジまたは次の割り込みアサートのいずれかが先に発生した時点のデータが返されます。

標準的応用例

バックアップ電源



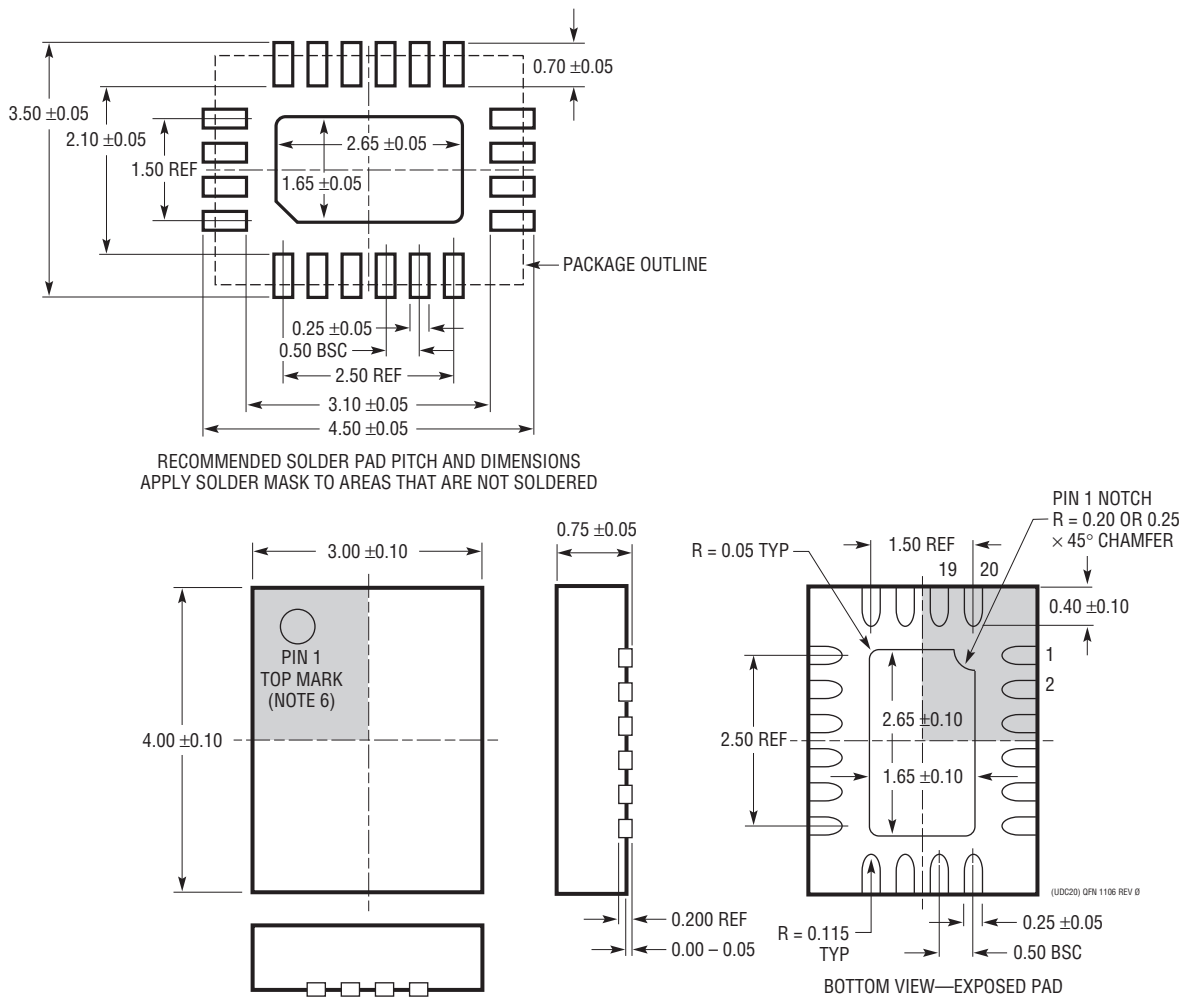
LTC3335が両方の出力レールのクーロン値をカウントするデュアル5V/1.8Vレギュレータ



パッケージ寸法

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

UDC Package
20-Lead Plastic QFN (3mm × 4mm)
 (Reference LTC DWG # 05-08-1742 Rev 0)

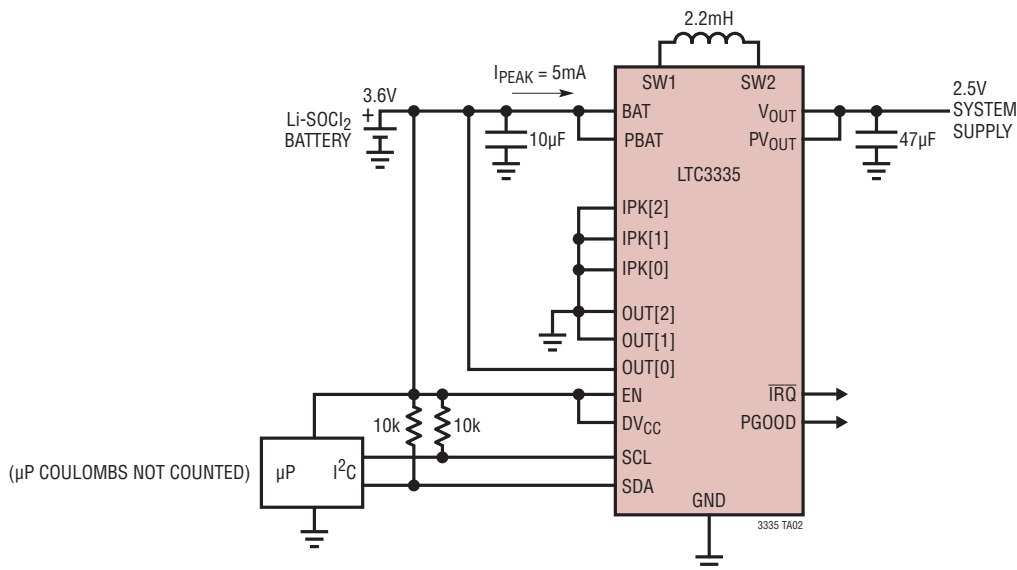


注記:

- 図はJEDECのパッケージ外形ではない
- 図は実寸とは異なる
- 全ての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 露出パッドは半田メッキとする
- 灰色の部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

標準的応用例

塩化チオニルリチウム一次電池から給電されるアプリケーション



関連製品

製品番号	説明	注釈
LTC2941	I ² C インタフェース付きバッテリー・ガスゲージ	2.7V ~ 5.5V 動作、ハイサイド R _{SENSE} 、検出電圧範囲: ±50mV、充電精度: 1%
LTC2941-1	検出抵抗内蔵の I ² C インタフェース付き 1A バッテリー・ガスゲージ	2.7V ~ 5.5V 動作、50mΩ ハイサイド R _{SENSE} を内蔵、検出電流範囲: ±1A、充電精度: 1%
LTC2942	温度/電圧測定付きバッテリー・ガスゲージ	14ビット ΔΣ-ADC、LTC2941 とピン互換
LTC2942-1	検出抵抗内蔵、温度/電圧測定付き 1A バッテリー・ガスゲージ	14ビット ΔΣ-ADC、LTC2941-1 とピン互換
LTC2943	温度/電圧および電流測定付きマルチセル・バッテリー・ガスゲージ	3.6V ~ 20V 動作、ハイサイド R _{SENSE} 、検出電圧範囲: ±50mV、14ビット ΔΣ-ADC、電圧、電流、および充電の精度: 1%
LTC3129/ LTC3129-1	マイクロパワーの 200mA 同期整流式昇降圧 DC/DC コンバータ	V _{IN} : 2.42V ~ 15V、V _{OUT} : 1.4V ~ 15V、I _Q = 1.3µA、I _{SD} = 10nA、MSOP-16E、3mm×3mm QFN-16 パッケージ
LTC3330	環境発電 (エナジーハーベスト) バッテリー寿命延長回路を内蔵した ナノパワー昇降圧 DC/DC コンバータ	V _{IN} : 2.7V ~ 20V、BAT: 1.8V ~ 5.5V、I _Q : 750nA、5mm×5mm QFN-32 パッケージ
LTC3331	環境発電 (エナジーハーベスト) バッテリー・チャージャを内蔵した ナノパワー昇降圧 DC/DC コンバータ	V _{IN} : 2.7V ~ 20V、BAT フロート電圧: 3.45V/4V/4.1V/4.2V、I _Q : 950nA、5mm×5mm QFN-32 パッケージ
LTC3388-1/ LTC3388-3	20V/50mA 高効率 ナノパワー降圧レギュレータ	V _{IN} : 2.7V ~ 20V、V _{OUT} : 固定 1.1V ~ 5.5V、I _Q = 720nA、I _{SD} = 400nA、MSOP-10、3mm×3mm DFN-10 パッケージ
LTC3588-1/ LTC3588-2	出力電流が最大 100mA の ナノパワー環境発電 (エナジーハーベスト) 電源	V _{IN} : 2.7V ~ 20V、V _{OUT} : 固定 1.8V ~ 5V、I _Q = 950nA、I _{SD} = 450nA、MSOP-10、3mm×3mm DFN-10 パッケージ
LTC4150	クローン・カウンタ/バッテリー・ガスゲージ	2.7V ~ 8.5V 動作、ハイサイド R _{SENSE} 、検出電圧範囲: ±50mV