

広範囲のデュアル電源モニタ

特長

- レール・トゥ・レールの入力電圧範囲:0V~100V
- 広い入力電源電圧範囲:2.7V~100V
- 電流、電圧、電力を測定
- 100Vを超える電源用のシャント・レギュレータ
- 全未調整誤差が±0.3%未満の8/12ビットADC
- ADCの入力として構成可能な4つの汎用入出力
- 連続スキャン・モードとスナップショット・モード
- 最小と最大の測定値を格納
- 警報しきい値を超えた場合はアラート
- I_Q が50 μ A未満のシャットダウン・モード
- SDAピンの分割により光絶縁が容易
- 4mm×3mmの16ピンDFNパッケージおよびMSOPパッケージで供給可能

アプリケーション

- 通信機器のインフラ
- 産業用機器
- 自動車用機器
- コンピュータ・システムおよびサーバ

概要

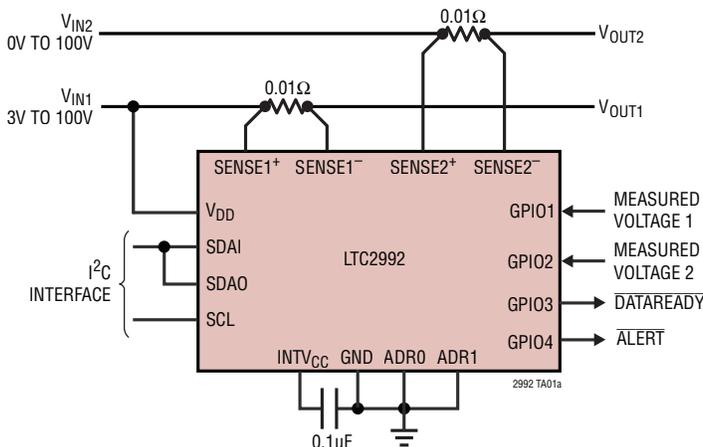
LTC[®]2992は、2つの電源の電流、電圧、および電力を測定するレール・トゥ・レールのシステム・モニタです。2.7V~100Vの動作電圧範囲を特長としており、100Vを超える電源向けにシャント・レギュレータを内蔵しています。0V~100Vでの電圧測定範囲は入力電源に依存しません。2つのADCが各電源の電流を同時に測定します。3つ目のADCは入力電圧と4つの補助外部電圧をモニタします。各電源の電流および電力は、システムの全消費電力に加算されます。最小値および最大値が格納され、プログラム可能なしきい値を持つオーバーレンジ警報機能により、ソフトウェアによるポーリングの必要性が最小限に抑えられます。データは標準のI²Cインタフェースを介して通知されます。シャットダウン・モードでは、消費電流が標準で25 μ Aまで減少します。

LTC2992のI²Cインタフェースは、データ入力ピンとデータ出力ピンが別個になっているので、標準または光絶縁型のI²C接続で使用できます。LTC2992-1は反転型のデータ出力を内蔵しているため、反転型の光アイソレータ構成で使用できます。

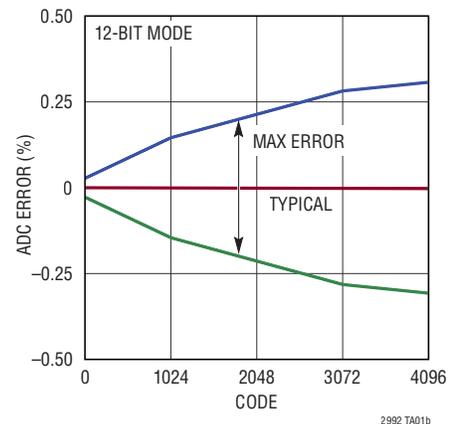
LT、LT、LTC、LTM、Linear Technology、および会社ロゴは、アナログ・デバイセズの登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

広範囲のデュアル電源モニタ



ADCの誤差(GPIO)



LTC2992

絶対最大定格

(Note 1, 2)

電源電圧

V_{DD} -0.3V ~ 100V

$INTV_{CC}$ (Note 3) -0.3V ~ 5.8V または $V_{DD} + 0.3V$ の低い方

アナログ入力電圧

SENSE n^+ , SENSE n^- -1V ~ 100V

SENSE n^+ と SENSE n^- の間 -1V ~ 1V

ADRO, ADR1 -0.3V ~ 7V

GPIO1 ~ 4 -0.3V ~ 7V

デジタル入力/出力電圧

SCL, SDAI (Note 4) -0.3V ~ 5.9V

SDAO, \overline{SDAO} , GPIO1 ~ 4 -0.3V ~ 7V

ピンの平均電流

$INTV_{CC}$ -10mA ~ 35mA

SCL, SDAI 5mA

SDAO, \overline{SDAO} , GPIO1 ~ 4 20mA

動作ジャンクション温度範囲

LTC2992C 0°C ~ 70°C

LTC2992I -40°C ~ 85°C

LTC2992H -40°C ~ 125°C

保存温度範囲

リード温度 (半田付け, 10秒)

MSパッケージのみ 300°C

ピン配置

<p>LTC2992</p> <p>TOP VIEW</p> <p>DE PACKAGE 16-LEAD (4mm × 3mm) PLASTIC DFN $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 43^{\circ}C/W$, $\theta_{JC} = 5.5^{\circ}C/W$ EXPOSED PAD (PIN 17) PCB GND CONNECTION IS OPTIONAL</p>	<p>LTC2992</p> <p>TOP VIEW</p> <p>MS PACKAGE 16-LEAD PLASTIC MSOP $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 120^{\circ}C/W$, $\theta_{JC} = 21^{\circ}C/W$</p>
<p>LTC2992-1</p> <p>TOP VIEW</p> <p>DE PACKAGE 16-LEAD (4mm × 3mm) PLASTIC DFN $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 43^{\circ}C/W$, $\theta_{JC} = 5.5^{\circ}C/W$ EXPOSED PAD (PIN 17) PCB GND CONNECTION IS OPTIONAL</p>	<p>LTC2992-1</p> <p>TOP VIEW</p> <p>MS PACKAGE 16-LEAD PLASTIC MSOP $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 120^{\circ}C/W$, $\theta_{JC} = 21^{\circ}C/W$</p>

発注情報 <http://www.linear-tech.co.jp/product/LTC2992#orderinfo>

チューブ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC2992CDE#PBF	LTC2992CDE#TRPBF	2992	16-Lead (4mm×3mm) Plastic DFN	0°C to 70°C
LTC2992IDE#PBF	LTC2992IDE#TRPBF	2992	16-Lead (4mm×3mm) Plastic DFN	-40°C to 85°C
LTC2992HDE#PBF	LTC2992HDE#TRPBF	2992	16-Lead (4mm×3mm) Plastic DFN	-40°C to 125°C
LTC2992CDE-1#PBF	LTC2992CDE-1#TRPBF	29921	16-Lead (4mm×3mm) Plastic DFN	0°C to 70°C
LTC2992IDE-1#PBF	LTC2992IDE-1#TRPBF	29921	16-Lead (4mm×3mm) Plastic DFN	-40°C to 85°C
LTC2992HDE-1#PBF	LTC2992HDE-1#TRPBF	29921	16-Lead (4mm×3mm) Plastic DFN	-40°C to 125°C
LTC2992CMS#PBF	LTC2992CMS#TRPBF	2992	16-Lead Plastic MSOP	0°C to 70°C
LTC2992IMS#PBF	LTC2992IMS#TRPBF	2992	16-Lead Plastic MSOP	-40°C to 85°C
LTC2992HMS#PBF	LTC2992HMS#TRPBF	2992	16-Lead Plastic MSOP	-40°C to 125°C
LTC2992CMS-1#PBF	LTC2992CMS-1#TRPBF	29921	16-Lead Plastic MSOP	0°C to 70°C
LTC2992IMS-1#PBF	LTC2992IMS-1#TRPBF	29921	16-Lead Plastic MSOP	-40°C to 85°C
LTC2992HMS-1#PBF	LTC2992HMS-1#TRPBF	29921	16-Lead Plastic MSOP	-40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

一部のパッケージは、#TRMPBF 接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

- は全動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 3\text{V} \sim 100\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
電源							
V_{DD}	V_{DD} Input Supply Voltage		●	3	100	V	
V_{CC}	$INTV_{CC}$ Input Supply Voltage		●	2.7	5.8	V	
I_{DD}	V_{DD} Supply Current	$V_{DD} = 48\text{V}$, $INTV_{CC}$ Open Shutdown	●	1.2	1.6	mA	
			●	25	50	μA	
I_{CC}	$INTV_{CC}$ Supply Current	$INTV_{CC} = V_{DD} = 5\text{V}$ Shutdown	●	1.0	1.4	mA	
			●	25	50	μA	
$V_{CC(LDO)}$	$INTV_{CC}$ Linear Regulator Voltage	$8\text{V} < V_{DD} < 100\text{V}$ $I_{LOAD} = 0\text{mA}$	●	4.6	5	5.4	V
$\Delta V_{CC(LDO)}$	$INTV_{CC}$ Linear Regulator Load Regulation	$8\text{V} < V_{DD} < 100\text{V}$ $I_{LOAD} = 0\text{mA}$ to 10mA	●	100	250	mV	
V_{CCZ}	Shunt Regulator Voltage at $INTV_{CC}$	$V_{DD} = 48\text{V}$, $I_{CC} = 1.5\text{mA}$	●	5.8	6.2	6.7	V
ΔV_{CCZ}	Shunt Regulator Load Regulation	$V_{DD} = 48\text{V}$, $I_{CC} = 1.5\text{mA}$ to 35mA	●		250	mV	
$V_{CC(UVL)}$	$INTV_{CC}$ Supply Undervoltage Lockout	$INTV_{CC}$ Rising, $V_{DD} = INTV_{CC}$	●	2.2	2.5	2.69	V
$V_{DD(UVL)}$	V_{DD} Supply Undervoltage Lockout	V_{DD} Rising, $INTV_{CC}$ Open	●	2.4	2.7	3	V
$V_{CC12C(RST)}$	$INTV_{CC}$ I ² C Logic Reset	$INTV_{CC}$ Falling, $V_{DD} = INTV_{CC}$	●	1.7	2.1		V
$V_{DD12C(RST)}$	V_{DD} I ² C Logic Reset	V_{DD} Falling, $INTV_{CC}$ Open	●	1.7	2.1		V
SENSE入力							
$I_{SENSE^+(HI)}$	48V SENSE ⁺ Input Current	SENSE ⁺ , SENSE ⁻ , $V_{DD} = 48\text{V}$ Shutdown	●	120	170	μA	
			●		2	μA	
$I_{SENSE^-(HI)}$	48V SENSE ⁻ Input Current	SENSE ⁺ , SENSE ⁻ , $V_{DD} = 48\text{V}$ Shutdown	●		20	μA	
			●		1	μA	

電気的特性

● は全動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 3\text{V} \sim 100\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$I_{\text{SENSE}^+(\text{LO})}$	0V SENSE^+ Source Current	$\text{SENSE}^+, \text{SENSE}^- = 0\text{V}, V_{DD} = 48\text{V}$ Shutdown	●		-10 -1	μA μA
$I_{\text{SENSE}^-(\text{LO})}$	0V SENSE^- Source Current	$\text{SENSE}^+, \text{SENSE}^- = 0\text{V}, V_{DD} = 48\text{V}$ Shutdown	●		-5 -1	μA μA

ADC

RES	Resolution (No Missing Codes) (Note 5)	NADC[7] = 1 NADC[7] = 0	●	8 12			Bits Bits
V_{FS}	Full-Scale Voltage	ΔSENSE (Note 6) SENSE^+ GPIO	●	50.9 102 2.042	51.2 102.4 2.048	51.5 102.8 2.054	mV V V
LSB	LSB Step Size 8-Bit Mode	ΔSENSE SENSE^+ GPIO			200 400 8		μV mV mV
	LSB Step Size 12-Bit Mode	ΔSENSE SENSE^+ GPIO			12.5 25 0.5		μV mV mV
TUE	Total Unadjusted Error (Note 7) 8-Bit Mode	ΔSENSE SENSE^+ GPIO	●			± 0.8 ± 0.8 ± 0.8	% % %
	Total Unadjusted Error 12-Bit Mode	ΔSENSE SENSE^+ GPIO	●			± 0.6 ± 0.4 ± 0.3	% % %
V_{OS}	Offset Error 8-Bit Mode	$\Delta\text{SENSE}, \text{SENSE}^+, \text{GPIO}$	●			± 1	LSB
	Offset Error 12-Bit Mode	ΔSENSE (C-, I-Grade) ΔSENSE (H-Grade) SENSE^+ GPIO	●			± 2.1 ± 3.1 ± 1.5 ± 1.1	LSB LSB LSB LSB
INL	Integral Nonlinearity 8-Bit Mode	$\Delta\text{SENSE}, \text{SENSE}^+, \text{GPIO}$	●			± 1	LSB
	Integral Nonlinearity 12-Bit Mode	ΔSENSE $\text{SENSE}^+, \text{GPIO}$	●			± 3.5 ± 2	LSB LSB
σ_T	Transition Noise	ΔSENSE SENSE^+ GPIO			0.5 0.3 5	μVRMS mVRMS μVRMS	
t_{CONV}	Conversion Time (Snapshot Mode) 8-Bit Mode	ΔSENSE $\text{SENSE}^+, \text{GPIO}$	●	3.9 0.97	4.1 1.02	4.3 1.08	ms ms
	Conversion Time (Snapshot Mode) 12-Bit Mode	ΔSENSE $\text{SENSE}^+, \text{GPIO}$	●	62.4 15.6	65.6 16.4	68.8 17.2	ms ms

GPIO

$V_{\text{GPIO}(\text{TH})}$	GPIO Pin Input Threshold	V_{GPIO} Rising	●	1.13	1.23	1.33	V
$V_{\text{GPIO}(\text{OL})}$	GPIO Pin Output Low Voltage	$I_{\text{GPIO}} = 8\text{mA}$	●		0.15	0.4	V
I_{GPIO}	GPIO Pin Input Current	$V_{DD} = 48\text{V}, \text{GPIO} = 3\text{V}$	●		0	± 1	μA

 $I^2\text{C}$ インタフェース ($V_{DD} = 48\text{V}$)

$V_{\text{ADR}(\text{H})}$	ADR0, ADR1 Input High Threshold		●	1.8	2.4	2.7	V
$V_{\text{ADR}(\text{L})}$	ADR0, ADR1 Input Low Threshold		●	0.3	0.6	0.9	V
$I_{\text{ADR}(\text{IN})}$	ADR0, ADR1 Input Current	ADR0, ADR1 = 0V, 3V	●			± 13	μA
$I_{\text{ADR}(\text{IN,Z})}$	Allowable Leakage When Open		●			± 7	μA

電气的特性

● は全動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 3\text{V} \sim 100\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{OD(OL)}$	SDAO, $\overline{\text{SDAO}}$, Output Low Voltage	$I_{\text{SDAO}}, I_{\overline{\text{SDAO}}} = 8\text{mA}$	●	0.15	0.4	V	
$I_{\text{SDA,SCL(IN)}}$	SDAI, SDAO, $\overline{\text{SDAO}}$, SCL Leakage Current	SDAI, SDAO, $\overline{\text{SDAO}}$, SCL = 5V	●	0	± 1	μA	
$V_{\text{SDA,SCL(TH)}}$	SDAI, SCL Input Threshold		●	1.5	1.8	2.1	V
$V_{\text{SDA,SCL(CL)}}$	SDAI, SCL Clamp Voltage	$I_{\text{SDAI}}, I_{\text{SCL}} = 0.5\text{mA}, 5\text{mA}$	●	5.9	6.9	V	

I²C インタフェースのタイミング

$f_{\text{SCL(MAX)}}$	Maximum SCL Clock Frequency		●	400		kHz	
t_{LOW}	SCL Low Period		●	0.65	1.3	μs	
t_{HIGH}	SCL High Period		●	50	600	ns	
$t_{\text{BUF(MIN)}}$	Bus Free Time Between STOP/START Condition		●	0.12	1.3	μs	
$t_{\text{HD, STA(MIN)}}$	Hold Time after (Repeated) START Condition		●	140	600	ns	
$t_{\text{SU, STA(MIN)}}$	Repeated START Condition Setup Time		●	30	600	ns	
$t_{\text{SU, STO(MIN)}}$	STOP Condition Setup Time		●	30	600	ns	
$t_{\text{HD, DATI(MIN)}}$	Data Hold Time Input		●	-100	0	ns	
$t_{\text{HD, DATO(MIN)}}$	Data Hold Time Output		●	300	600	900	ns
$t_{\text{SU, DAT(MIN)}}$	Data Setup Time		●	30	100	ns	
$t_{\text{SP(MAX)}}$	Maximum Suppressed Spike Pulse Width		●	50	110	250	ns
t_{RST}	Stuck Bus Reset Time	SCL or SDAI Held Low	●	25	33	ms	
C_X	SCL, SDAI Input Capacitance (Note 5)			5	10	pF	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: ピンに流れ込む電流は全て正とする。注記がない限り、全ての電圧はグラウンドを基準にしている。

Note 3: 内部シャント・レギュレータが INTV_{CC} ピンを最小 5.8V に制限する。このピンを 5.8V より高い電圧に駆動するとデバイスを損傷する恐れがある。このピンは、電流を 35mA 未満に制限する抵抗を介して、より高い電圧に安全に接続することができる。

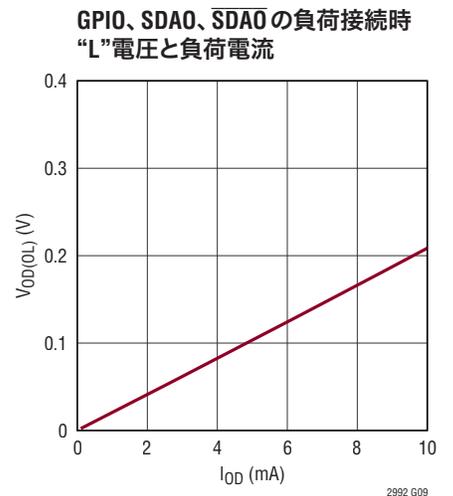
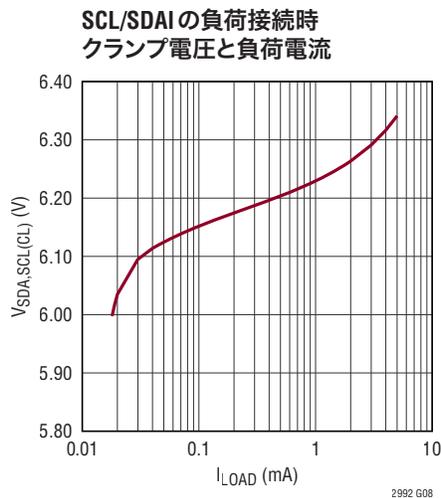
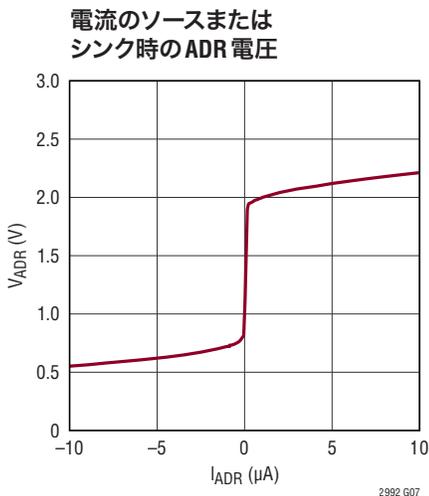
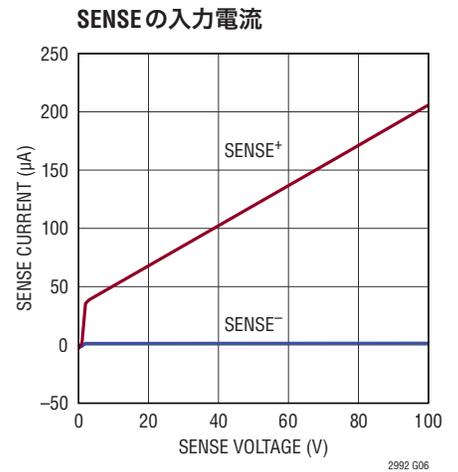
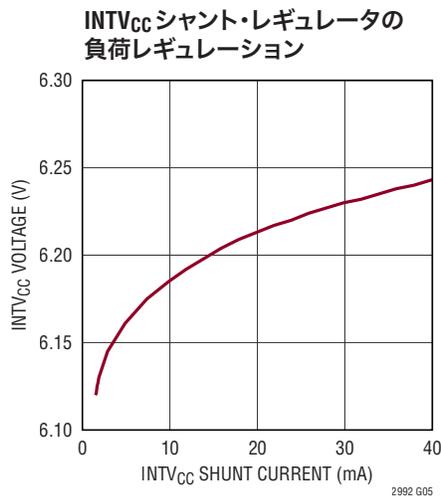
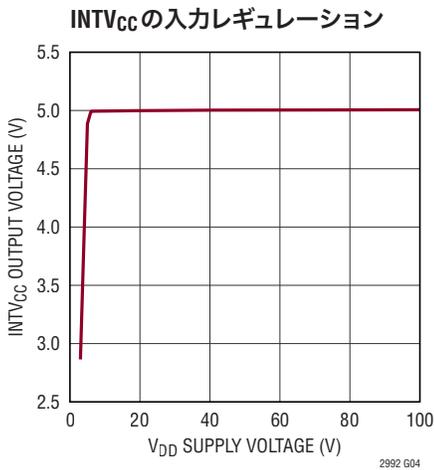
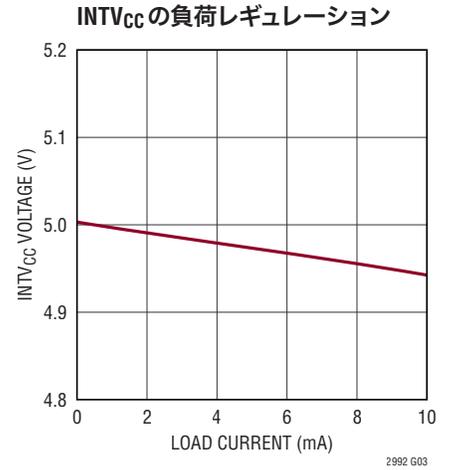
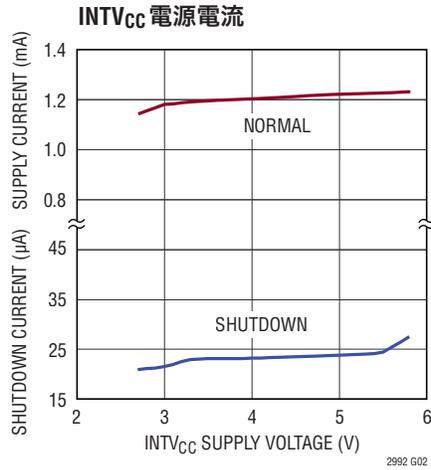
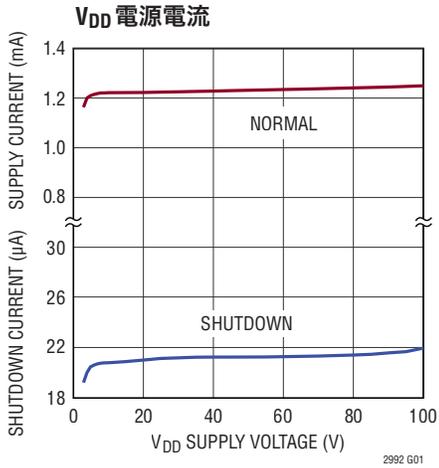
Note 4: 内蔵クランプが SCL および SDAI ピンを最小 5.9V に制限する。これらのピンをクランプより高い電圧にドライブするとデバイスを損傷する恐れがある。このピンは、電流を 5mA 未満に制限する抵抗を介して、より高い電圧に安全に接続することができる。

Note 5: 設計によって保証されており、テストされない。

Note 6: ΔSENSE の定義は $V_{\text{SENSE}^+} - V_{\text{SENSE}^-}$ である。

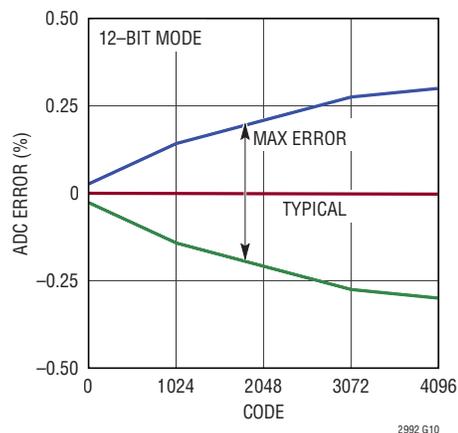
Note 7: TUE は任意のコードに対する ADC の最大誤差であり、フルスケールのパーセント値として表される。

標準的性能特性

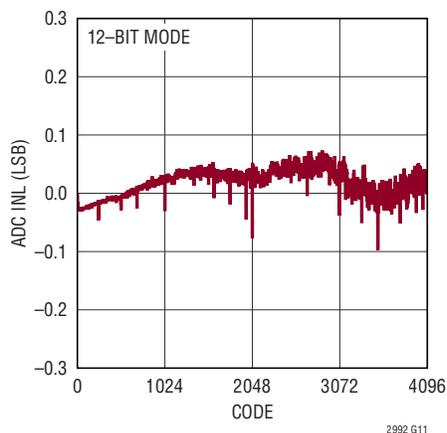


標準的性能特性

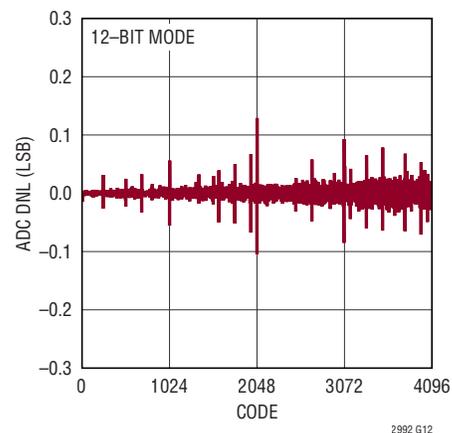
ADCの誤差 (GPIO)



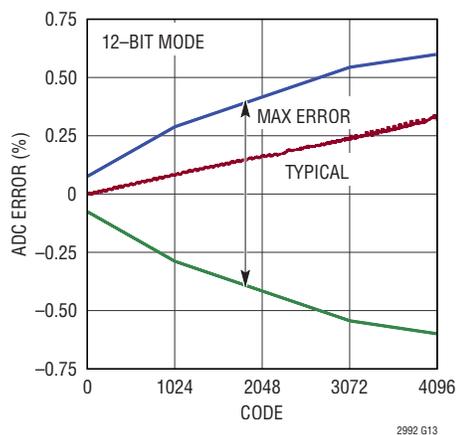
ADCの積分非直線性 (GPIO)



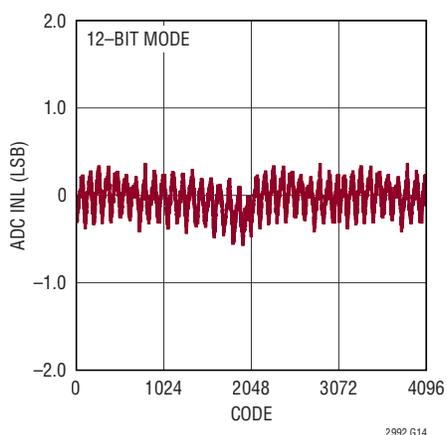
ADCの微分非直線性 (GPIO)



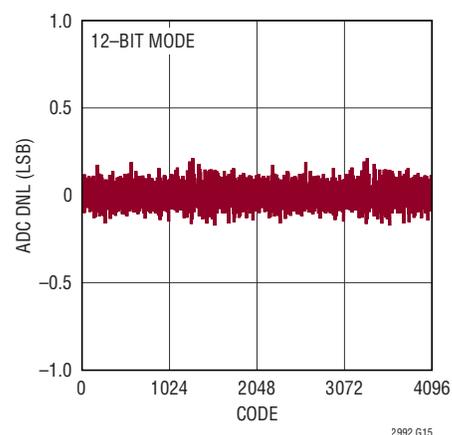
ADCの誤差 (Δ SENSE)



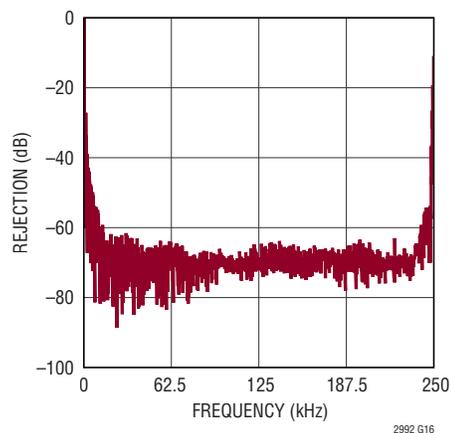
ADCの積分非直線性 (Δ SENSE)



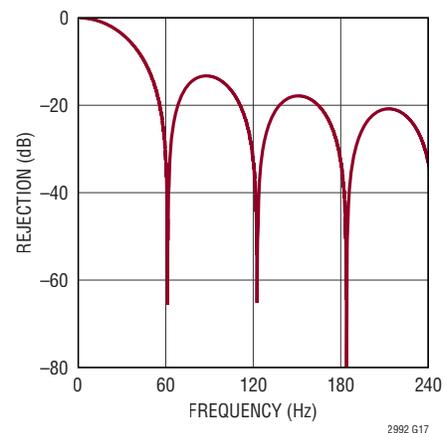
ADCの微分非直線性 (Δ SENSE)



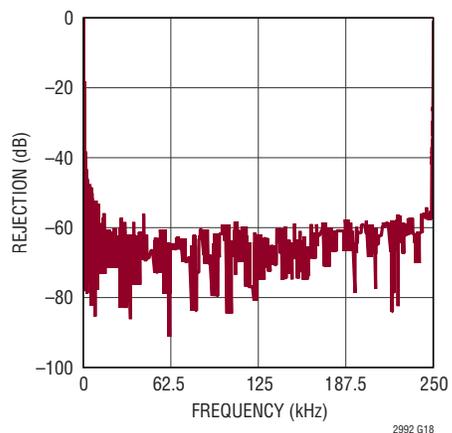
ADCの入力信号減衰量 (GPIO)



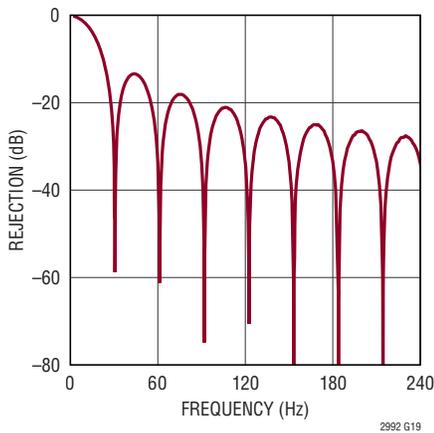
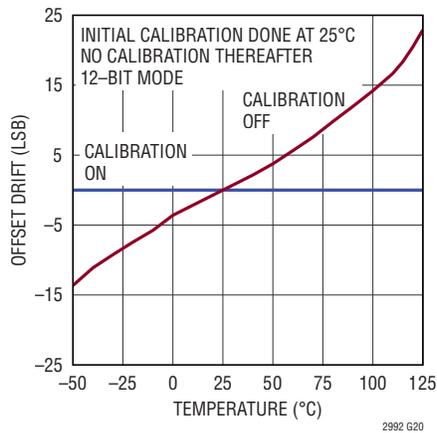
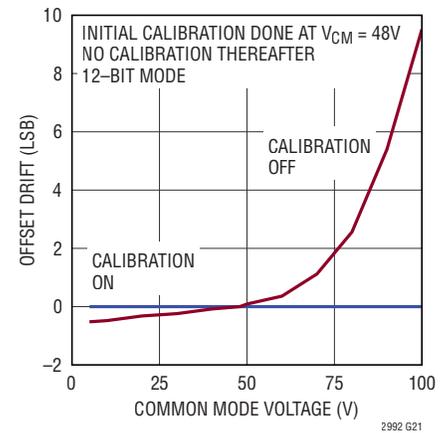
ADCの入力信号減衰量 (GPIO、低周波数)



ADCの入力信号減衰量 (Δ SENSE)



標準的性能特性

ADCの入力信号減衰量
(Δ SENSE、低周波数)異なる温度に対する電流検出
アンプのオフセット・ドリフト入力同相範囲にわたる電流検出
アンプのオフセット・ドリフト

ピン機能

ADR1、ADR0：I²C デバイス・アドレス入力。これらのピンを INTV_{CC} または GND に接続するか、開放のままにすることで、可能な9つのアドレスのうち1つに設定されます。詳細は、「アプリケーション情報」のセクションの表3を参照してください。

露出パッド：露出パッドは開放のままでも、デバイスのグラウンドに接続してもかまいません。最高の熱性能を発揮するには、ビアの列を設けて銅プレーンに接続します。

GND：デバイスのグラウンド。

GPIO1、GPIO2：汎用入出力（オープン・ドレイン）。汎用出力、ロジック入力、またはデータ・コンバータ入力に構成することができます。使用しない場合はグラウンドに接続します。詳細は、「アプリケーション情報」のセクションの表18を参照してください。

GPIO3：汎用入出力（オープン・ドレイン）。汎用出力、ロジック入力、データ・コンバータ入力、またはデータ準備完了信号（DATAREADY）に構成することができます。DATAREADYとして構成した場合は、ADCのいずれかのデータが読み取り可能になると、「L」にラッチされるか16 μ sまたは128 μ sの“L”パルスが出力されます。使用しない場合はグラウンドに接続します。詳細は、「アプリケーション情報」のセクションの表18を参照してください。

GPIO4：汎用入出力（オープン・ドレイン）。汎用出力、ロジック入力、データ・コンバータ入力、または SMBus アラート（ALERT）に構成することができます。ALERTとして構成した場合は、フォルトが発生するとグラウンドにプルダウンされ、ホスト・コントローラに警告を発します。フォルト・アラートは、表7、11、13および15に示すように ALERT レジスタの対応ビットをセットすることでイネーブルされます。使用しない場合はグラウンドに接続します。詳細は、「アプリケーション情報」セクションの表18および19を参照してください。

INTV_{CC}：内部低電圧電源入力/出力。このピンは内部回路への給電に使用します。低電圧電源の直接入力、V_{DD}に接続されたより高い電源電圧からのリニア・レギュレータ、またはシャント・レギュレータのいずれかに構成できます。2.7V～5.8Vの電源が使用可能ならば、直接このピンに接続してください。INTV_{CC}を外部電源から給電する場合は、V_{DD}ピンをINTV_{CC}に接続します。V_{DD}が8V～100Vの電源に接続されている場合、INTV_{CC}は外部回路に最大10mAを供給できる内部直列レギュレータの5V出力になります。更に高い電源電圧、またはフロート・トポロジーが必要な場合は、INTV_{CC}を6.2V シャント・レギュレータとして使用できます。電流を35mA未満に制限する抵抗または電流源を介して、電源をINTV_{CC}に接続します。このピンの電圧が2.5Vを下回ると、低電圧ロッ

ピン機能

クアウト回路がADCをディスエーブルします。このピンとグラウンドの間に0.1 μ F以上のバイパス・コンデンサを接続してください。外部負荷が存在する場合は、ループ安定性を確保するため、1 μ F以上のバイパス・コンデンサを使用してください。「柔軟性の高い電源」のセクションを参照してください。

SCL : I²Cバス・クロック入力。SDAIピンのデータは、SCLの立ち上がりエッジでシフト・インまたはシフト・アウトされます。このピンは、マスタ・コントローラのオープン・コレクタ出力によって駆動されます。SCLとV_{DD}またはINTV_{CC}の間には、外付けのプルアップ抵抗または電流源が必要です。SCLの電圧は内部で6.3V(標準)にクランプされます。

SDAI : I²Cバス・データ入力。アドレス、コマンド、データのビットをシフト・インするために使用します。このピンは、マスタ・コントローラのオープン・コレクタ出力によって駆動されます。SDAIとV_{DD}またはINTV_{CC}の間には、外付けのプルアップ抵抗または電流源が必要です。SDAIの電圧は内部で6.3V(標準)にクランプされます。SDAOに接続すると、通常のI²C動作になります。

SDAO (LTC2992のみ) : I²Cバス・データ出力。データをマスタ・コントローラに送り返すため、または書き込み動作のアクノレッジを返すために使用されるオープンドレイン出力。外付けのプルアップ抵抗または電流源が必要です。SDAIに接続すると、通常のI²C動作になります。

SDAO (LTC2992-1のみ) : I²Cバス・データの反転出力。データをマスタ・コントローラに送り返すため、または書き込み動作のアクノレッジを返すために使用されるオープンドレイン出力。光絶縁使用時の利便性のためにデータが反転されています。外付けのプルアップ抵抗または電流源が必要です。LTC2992-1は、追加の部品なしには非絶縁型I²Cアプリケーションで使用できません。

SENSE1⁺、SENSE2⁺ : 電源電圧および電流の検出入力。内部電流検出アンプの電源電圧および電流検出入力として使用します。このピンの電圧は、フルスケール入力範囲102.4Vの内蔵ADCによってモニタされます。推奨されるケルビン接続については図19を参照してください。

SENSE1⁻、SENSE2⁻ : 電流検出入力。SENSE⁺とSENSE⁻の間に外付けの検出抵抗を接続します。SENSE⁺とSENSE⁻の間の差動電圧が、フルスケール検出電圧51.2mVの内蔵ADCによってモニタされます。電流測定を使用しない場合は、SENSE⁻とSENSE⁺を両方とも0V~100Vの範囲の電圧に接続します。

V_{DD} : 高電圧電源入力。このピンは、入力電圧範囲が3V~100Vの内部直列レギュレータに電力を供給し、V_{DD}が8Vより高くなるとINTV_{CC}に5Vを発生します。INTV_{CC}ピンに外部負荷を接続する場合は、このピンとグラウンドの間に0.1 μ F以上のバイパス・コンデンサを接続してください。「柔軟性の高い電源」のセクションを参照してください。

動作

LTC2992は、0V～100Vの2つの電源の電流、電圧、電力を正確にモニタします。内部リニア・レギュレータによって、LTC2992は3V～100Vのレールから直接動作するか、2.7V～5.8Vの外部電源電圧によって動作することができます。通常動作時の自己消費電流は1.6mA未満です。I²Cインタフェースを介してシャットダウン・モードをイネーブルすると、自己消費電流は減少して50μA未満になります。

「機能図」に示すように、8/12ビットのADCを3つ内蔵しています。各電源の負荷電流は、SENSE⁺とSENSE⁻の間に外付けの電流検出抵抗を接続して測定します。内部アンプは、IADCによるモニタリングに備えて、検出抵抗の両端に生じる電圧降下を増幅します(フルスケールで51.2mV)。VADCは電圧測定のために使用され、その入力はSENSE1⁺、SENSE2⁺(フルスケール102.4V)、または4つのGPIOピンのいずれか(フルスケール2.048V)に選択的に接続されます。各変換の所要時間は、12ビット・モードではIADCの場合33ms、VADCの場合16msです。8ビット・モードを選択すると、変換時間を16分の1に短縮できます。

ADCは連続して動作させること(連続スキャン・モード)も、要求に応じて動作させること(スナップショット・モード)もできます。連続スキャン・モードでは、VADCは6つの入力の電圧を順繰りに選択して測定します。詳細については、「アプリケーション情報」を参照してください。ADC STATUSレジスタのステータス・ビットは、ADCからの新しい変換結果が内蔵レジスタに書き込まれていることを示します。

また、GPIO1～GPIO4ピンも汎用入力または汎用オープンドレイン出力です。更に、GPIO3はDATAREADY^Y出力として構成できるのに対して、GPIO4はSMBusアラート(ALERT^Y)出力でもあります。DATAREADY^YはいずれかのADCから最新の交換結果が得られていることを示すのに対して、ALERT^Yはフォルトが1回以上発生したことを示します。

内蔵メモリにはADCの測定ごとに最小値と最大値が格納され、格納された電流データと電圧データの数値を乗じることによって電力データが計算されます。ADCの測定値が事前設定しきい値の範囲外になると、フォルト・イベントが記録されます。また、ALERT^Y(GPIO4)をオプションで“L”にすることができます。LTC2992は、2つのモニタ対象電源の全電流と消費電力も計算します。

LTC2992は、内蔵データ・レジスタへのアクセスや、アラートしきい値、構成、および制御レジスタのプログラムに使用するI²Cインタフェースを備えています。2つのトライステート・ピンADR1とADR0をデコードすることで9通りのデバイス・アドレスを使用できます(表3参照)。SDAピンは、光絶縁を容易にするために、SDAI(入力)とSDAO(出力、LTC2992)またはSDAO⁻(出力、LTC2992-1)に分割されています。通常の非絶縁型I²C動作にするには、SDAIとSDAOを互いに接続します。

アプリケーション情報

LTC2992は、ハイサイドまたはローサイドの電流検出アプリケーションで2つの電源レールの電力をモニタする小型で総合的なソリューションを提供します。0V～100Vの入力同相範囲と、2.7V～100Vの幅広い入力電源動作電圧範囲を実現したこのデバイスは、自動車、産業用、通信機器インフラストラクチャなどの多岐にわたるパワー・マネージメント・アプリケーションに最適です。図1に示す基本的なアプリケーション回路は、ハイサイド電流(フルスケール5.12A/10.24A)、入力電圧(フルスケール102.4V)、および2つの外部電圧(フルスケール2.048V)を、いずれも内蔵の12ビットADCを使用してモニタします。

データ・コンバータ

LTC2992の特長は、8ビットまたは12ビットに構成できる3つの $\Delta\Sigma$ A/Dコンバータ(ADC)です。 $\Delta\Sigma$ アーキテクチャでは、測定期間中、入力信号とノイズが本質的に平均化されます。2つのADC(IADC1およびIADC2)は、SENSE⁺とSENSE⁻の間の差動電圧(Δ SENSE)をフルスケール51.2mVでモニタして、値の小さなシャント抵抗を流れる負荷電流を正確に測定することができます。3番目のADC(VADC)は、2つのSENSE⁺ピンをフルスケール102.4Vで測定し、4つのGPIOピンをフルスケール2.048Vで測定します。

電源電圧データは、外部アプリケーション回路に応じてSENSE1⁺およびSENSE2⁺またはGPIO1およびGPIO2から得られます。デフォルトでは、SENSE1⁺とSENSE2⁺が電源電圧に通常接続されるので、これらが選択されます。電源電圧が負のシステムでは、GPIO1ピンとGPIO2ピンに抵抗分割器を外付けすることにより、電源電圧を測定することができます。詳細については「柔軟性の高い電源」のセクションを参照してください。

ADCの動作シーケンスと変換シーケンス、乗算器のオペランド、およびVADC入力の実装は、表1に示すように、CTRLAレジスタでの設定によって制御されます。

これらの構成のいくつかのタイミング・シーケンスを図2(2a～2f)に示します。図2aに示すタイミング図は、デフォルトの構成(CTRLA[7:0]=0x00)での変換シーケンスを示しています。電源投入時(t_1)に、IADCは対応する電流検出アンプのオフセット(較正值)と、その後負荷電流(Δ SENSE1/2)を必ず測定します。その間に、VADCはSENSE1⁺、SENSE2⁺、GPIO1、GPIO2、GPIO3、およびGPIO4の測定を次々に開始します。

t_3 になると、IADCの新しい変換が始まります。電力を生成するため、図3に示すように、VADCからの最新の電圧データ(t_2 ではS1、 t_3 ではS2)が加算器へのオペランドとしてラッチに格納されます。IMOD1は、負荷電流を1ビットのデータ・ストリームに変換するIADC1の変調器を表します。 t_5 でIADCの変換が終了するときに、電力の値 $I1 \times S1$ および $I2 \times S2$ がアキュムレータに格納されるように、ビットストリームに1が出現するたびにアキュムレータに電圧データが追加されます。電圧ラッチの内容は、その後更新され、対応するデータ・レジスタに格納されます。I1をI2に加算して全電流を求め、P1をP2に加算して電力を求めます。加算の過程で、結果の最下位ビットは切り捨てられます。その結果、加算結果を1ビット左側にシフトして正しい数に戻す必要があります。両方の電源の電流と電力についてLSBの計算結果(「設計例」のセクション参照)が一致する必要があります。一致しない場合は、外部マイクロプロセッサを使用して各電源の電流と電力の物理量を最初に計算し、その後加算することができます。

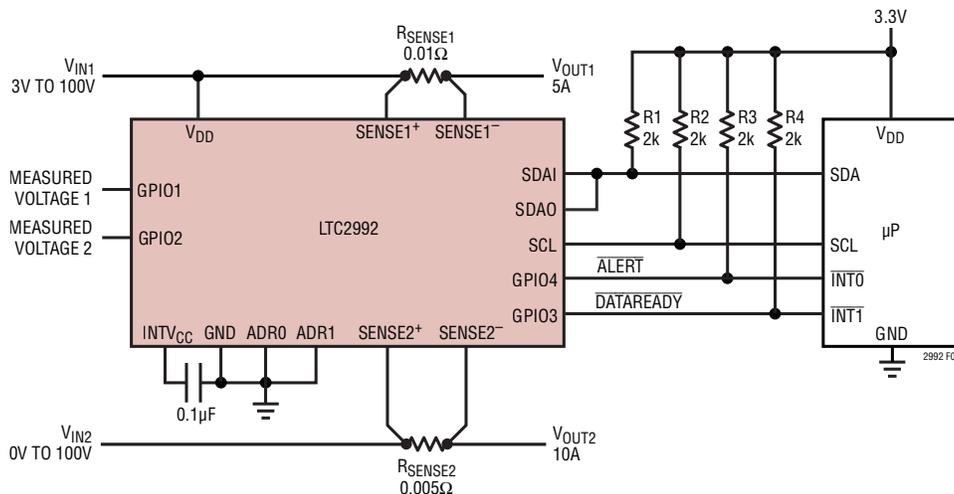


図1. デュアル・ハイサイド電源モニタ

アプリケーション情報

LTC2992は電流検出アンプの入力オフセットを測定して、IADCのその後の測定結果を校正します。オフセットの測定中には、IADCが負荷電流の情報を取り込むことはできません。デフォルトでは、図2aに示すように、こうした校正はIADCの変換ごとに行われます。ほとんどのアプリケーションでは、CTRLA[7]ビットを1にセットしてCTRLAレジスタに書き込むことにより、校正周波数を低くすることができます。その後、図2bに示すように、I²C書き込み動作の直後に1回限りの校正が行われます。

デフォルトでは、図2aに示すように、VADCが6つの入力電圧を各入力につき10Hzの更新レートで順次モニタします。したがって、平均値が変化する頻度が5Hzより低い電源レール電圧などの入力信号を正確にモニタすることができます。それ以外の場合は、CTRLA[4:3]によってモニタ対象の入力の数を

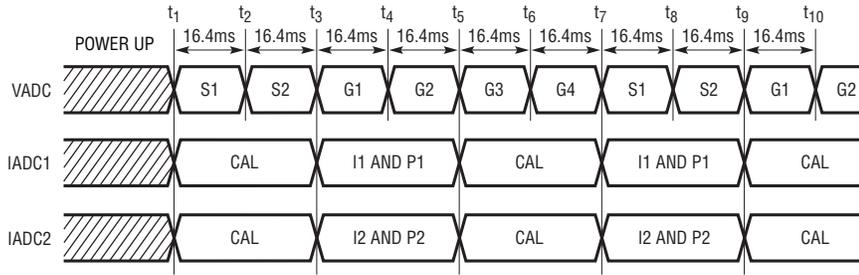
減らすことにより、入力更新レートを高くしてもかまいません。連続スキャン・モードにおける、30Hzの有効な更新レートでのSENSE⁺ピンのモニタ結果だけを図2cに示します。残りの入力は、必要に応じてスナップショット・モードに切り替えることによってモニタすることができます。

スナップショット・モードを使用すると、選択した1箇所の電圧 (SENSE1⁺、SENSE2⁺、GPIO1、GPIO2、GPIO3、またはGPIO4)、または選択した2箇所の電圧 (SENSE1⁺とSENSE2⁺、またはGPIO1とGPIO2)を、電力データを更新せずに要求に応じて測定することができます。スナップショット測定を実行するには、CTRLA[2:0]に目的の電圧入力用の3ビット・コードを書き込み、CTRLA[6:5]に01を書き込みます。変換が完了すると、ADCは停止し、ADC STATUSレジスタ(表10)の対応するビットがセットされて、新しいデータが利用できることが示されま

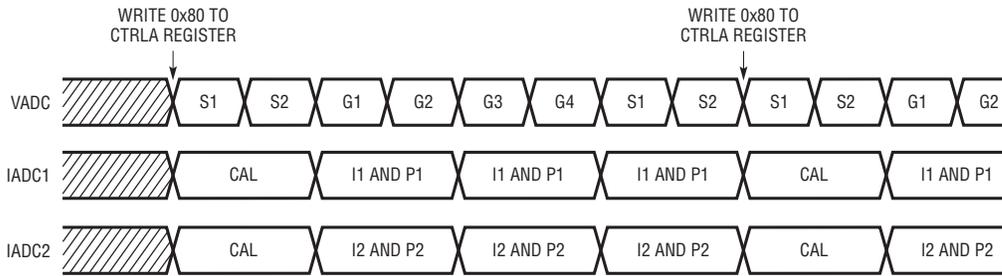
表1. CTRLAレジスタによるADCの構成

BIT	NAME	OPERATION			
CTRLA[7]	Offset Calibration	Offset Calibration for Current Measurements [1] = Calibrate on Demand [0] = Every Conversion (Default)			
CTRLA[6:5]	Measurement Mode	11 = Shutdown [10] = Single Cycle mode The VADC converts SENSE1 ⁺ , SENSE2 ⁺ , GPIO1, GPIO2, GPIO3, GPIO4 once and stops. The IADCs stop after one conversion. $P1 = SENSE1^+ \times \Delta SENSE1$; $P2 = SENSE2^+ \times \Delta SENSE2$ [01] = Snapshot Mode Snapshot Initializes Conversion on All 3 ADCs Simultaneously. $P1 = SENSE1^+ \times \Delta SENSE1$; $P2 = SENSE2^+ \times \Delta SENSE2$ [01] = Snapshot Mode Snapshot Initializes Conversion on All 3 ADCs Simultaneously.			
CTRLA[4:3]	Voltage Selection for Continuous Scan Mode	CTRLA[4:3]	VADC	P1	P2
		11	GPIO1, GPIO2, GPIO3, GPIO4	$GPIO1 \times \Delta SENSE1$	$GPIO2 \times \Delta SENSE2$
		10	GPIO1, GPIO2	$GPIO1 \times \Delta SENSE1$	$GPIO2 \times \Delta SENSE2$
		01	SENSE1 ⁺ , SENSE2 ⁺	$SENSE1^+ \times \Delta SENSE1$	$SENSE2^+ \times \Delta SENSE2$
		00 (Default)	SENSE1 ⁺ , SENSE2 ⁺ , GPIO1, GPIO2, GPIO3, GPIO4	$SENSE1^+ \times \Delta SENSE1$	$SENSE2^+ \times \Delta SENSE2$
CTRLA[2:0]	Voltage Selection for Snapshot Mode	CTRLA[2:0]	VADC	P1	P2
		111	GPIO1, GPIO2	$GPIO1 \times \Delta SENSE1$	$GPIO2 \times \Delta SENSE2$
		110	SENSE1 ⁺ , SENSE2 ⁺	$SENSE1^+ \times \Delta SENSE1$	$SENSE2^+ \times \Delta SENSE2$
		101	GPIO4	$\Delta SENSE1/2$ without P1/P2 updates	
		100	GPIO3		
		011	GPIO2		
		010	GPIO1		
		001	SENSE2 ⁺		
		000 (Default)	SENSE1 ⁺		

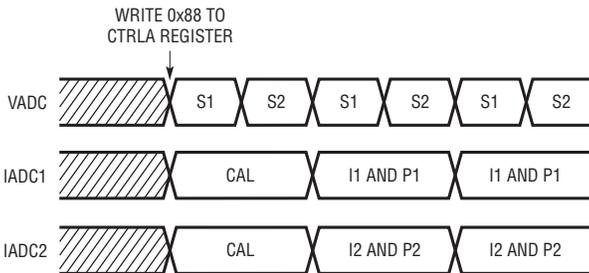
アプリケーション情報



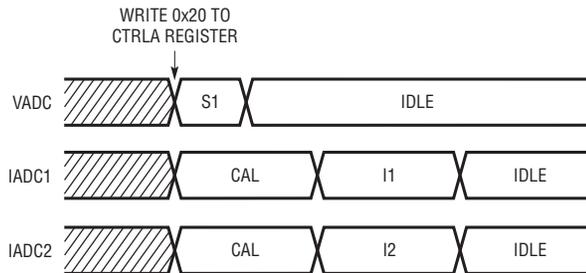
(2a) Continuous Scan Mode with Calibration Every Cycle (Default)
S1, S2, G1, G2, G3, G4: SENSE1+, SENSE2+, GPIO1, GPIO2, GPIO3, and GPIO4
CAL: Calibration of Current Sense Amplifier
I1, I2: ΔSENSE1, ΔSENSE2
P1, P2: POWER1, POWER2



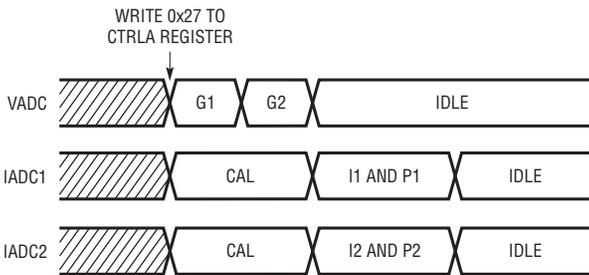
(2b) Continuous Scan Mode with On-Demand Calibration. CTRLA[7:0] = 0x80



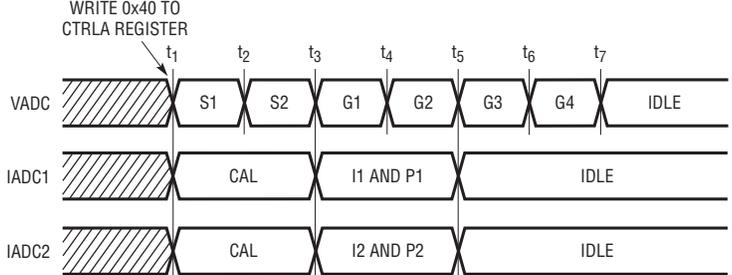
(2c) Continuous Scan Mode with On-Demand Calibration. CTRLA[7:0] = 0x88



(2d) Snapshot Mode for Single Voltage. CTRLA[7:0] = 0x20



(2e) Snapshot Mode for Two Voltages. CTRLA[7:0] = 0x27



(2f) Single Cycle Mode. CTRLA[7:0] = 0x40

図 2.

2992 F02

アプリケーション情報

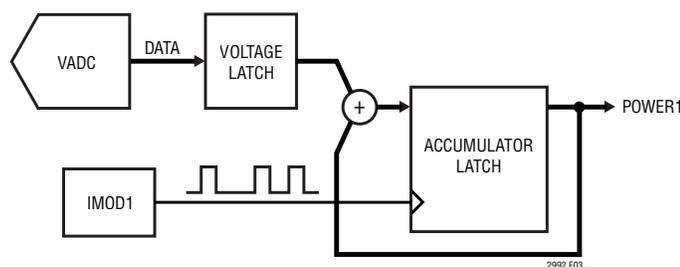


図3. POWER1 発生器ブロック

す。ALERT4レジスタ(表15)のビットAL4[7:6]をセットすると、スナップショット変換の最後にアラートを生成することができます。スナップショット測定を再度実行するには、CTRLAレジスタに再度書き込みます。図2dに示すのはSENSE1⁺のスナップショット動作で、1箇所の電圧だけを選択しているため電力データが更新されないのに対して、図2eに示すのはGPIO1およびGPIO2のコンボ・スナップショット動作で、電力データが新しくなっています。

単一サイクル・モードでは、1回のI²Cコマンドで6箇所全ての電圧を1回で測定することができます。このようなモードを開始するには、図2fに示すように、CTRLA[6:5]に10を書き込みます。SENSE1⁺、SENSE2⁺は、t₅で電流値および電力値と一緒に更新されます。t₇で変換が終了し、ADCは停止します。

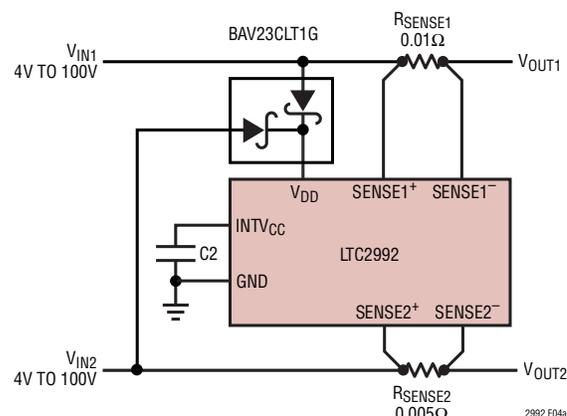
LTC2992とコントローラの間でのI²C通信期間が長くなると、ADCの変換結果の一部が失われることがあります。この理由は、I²C通信中にADCが内部レジスタを更新するのを防ぎ、データが壊れないようにするためです。この問題は、I²C通信を分割して、1回の変換期間(12ビット・モードでは16.4ms、8ビット・モードでは1ms)より短いブロックにすれば克服することができます。

柔軟性の高い電源

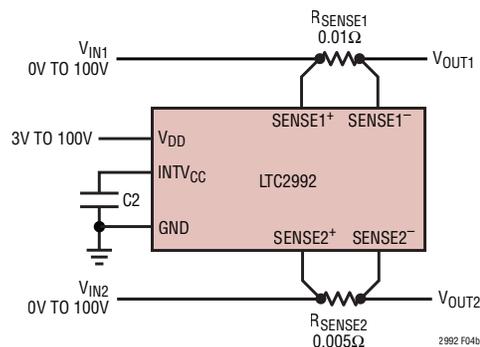
LTC2992は、外部で構成して広範囲の電源から電力を得ることができます。LTC2992は、INTV_{CC}ピンに接続された低電圧の内部回路に、高いV_{DD}電圧から電力を供給できるリニア・レギュレータを内蔵しています。リニア・レギュレータは3V~100VのV_{DD}電圧で動作し、100Vより高い電圧ではシャント・レギュレータを使用できます。リニア・レギュレータは、V_{DD}が8Vより高い場合、INTV_{CC}ピンに10mAの電流を供給できる5V出力を発生します。レギュレータはジャンクション温度が150°Cを上回るとデイスエブルされ、出力は偶発的な短絡に対して保護されています。最適なトランジェント性能を得るには、V_{DD}とINTV_{CC}の両方のピンに0.1μF以上のバイパス・コ

ンデンサを接続することを推奨します。高いV_{DD}電圧による動作は、著しい電力損失につながることに注意し、最大動作ジャンクション温度が125°C未満に保たれるように気をつけてください。熱抵抗を改善するには、DFNパッケージを使用して、露出パッドをPCBの大きな銅領域に半田付けします。

電圧範囲が4V~100Vの入力電源をLTC2992を使用してモニタする例を図4aに示します。V_{DD}はいずれかの入力電源に直接接続できるため、別の電源は必要ありません。いずれかの電源の故障によって動作が停止しないように、V_{DD}はダイオードを介してV_{IN1}とV_{IN2}に接続されています。LTC2992を使用して0V~100Vの入力電源をモニタする場合は、図4bに示すように、V_{DD}ピンに接続されている電圧範囲の広い別電源から電力を供給することができます。SENSE⁺ピンにはデバイスの電源電圧とは別にバイアスを加えることができます。低電圧の電源が存在する場合は、図4cに示すように、代わりにINTV_{CC}ピンに接続して、チップ上での電力損失を最小限に抑えることができます。INTV_{CC}の電力を別電源から供給する場合は、V_{DD}ピンをINTV_{CC}に接続します。



(4a) モニタ中の電源から電力を引き出す



(4b) 電圧範囲の広い別電源から電力を引き出す

アプリケーション情報

でのCTRLAレジスタの設定に従って動作します。また、V_{DD}とINTV_{CC}がそれぞれのI²Cリセットしきい値を下回ると、内部I²Cロジックがリセットされます。

シャットダウン・モード

LTC2992には、自己消費電流の少ないシャットダウン・モードが組み込まれており、このモードはCTRLAレジスタのビットCTRLA[6:5]によって制御されます(表1)。CTRLA[6:5]=11をセットすると、デバイスはシャットダウン・モードになり、ADC、内部リファレンス、内蔵リニア・レギュレータの電源を遮断します。ただし内部I²Cバスはアクティブ状態を保ち、ADR1とADR0ピンはディスエーブルされるものの、デバイスは最後にプログラムされたI²Cバス・アドレスを保持します。内蔵レジスタは、いずれもその内容を保持し、I²Cインタフェースを介してアクセスできます。ADCの変換を再度イネーブルするには、CTRLAレジスタのビットCTRLA[6:5]をリセットします。アナログ回路の電源が立ち上がり、全てのレジスタの内容は保持されます。

シャットダウン・モードでは電力を節減するために内蔵リニア・レギュレータはディスエーブルされます。光カプラまたはプルアップなどの外付けのI²Cバス関連回路への給電に内蔵リニア・レギュレータを使用している場合は、シャットダウンされたときにI²C通信が失われます。シャットダウン・モードを終了するには、LTC2992の電源サイクルによるリセットが必要になります。低I_Qモードが必要ない場合は、ソフトウェア開発時に、CTRLAレジスタのCTRLA[6:5]に11を書き込むことができないようにします。このようなアプリケーションでLTC2992の電源を遮断することが望ましい場合は、外部レギュレータを使用することを推奨します。このシナリオに対する保護を強化するため、システム構成時にCTRLBレジスタのビットCTRLB[4]をセットすることにより、I²Cのラインが“L”になっている時間が33msより長くなると(I²Cに給電しているLTC2992のリニア・レギュレータを誤ってシャットダウンしたときに起こることがある現象)、LTC2992はシャットダウン・モードを自動的に終了することができます。ALERT4レジスタにビットAL4[4]をセットすることで、このイベントをユーザにアラートするよう選択できます。(表15)。シャットダウン・モードでは、内部レギュレータがディスエーブルされ自己消費電流が50μA未満に低下します。

GPIOピンの構成

LTC2992には4つのGPIOピンがあり、GPIO IO CONTROLレジスタ(表18)で構成して、汎用入出力ピンとして使用することができます。CTRLAレジスタを構成することにより、4つのGPIOピンの電圧をV_{ADC}で測定することができます。GPIO1～GPIO4ピンには、これらのピンの電圧をモニタするコンパレータがあり、そのしきい値は標準で1.23Vであり、比較結果はGPIO STATUSレジスタ(表17)のビットGS[3:0]から読み出すことができます。ALERT4レジスタのビットAL4[3:1]をそれぞれセットすることにより、GPIO1、GPIO2、またはGPIO3の電圧がコンパレータのしきい値電圧(標準1.23V)を超えたら、アラートを生成することができます。

GPIO1、GPIO2、GPIO3、およびGPIO4は、汎用出力として“L”にすることができます。それ以外の場合は高インピーダンスです。GPIO3をデータ準備完了出力(DATAREADY)として使用して、GPIO IO CONTROLレジスタのGIO[5:4]を構成することにより、3つのADCのいずれかから読み取った新しいデータを示すことができます。この出力は持続時間が16μsまたは128μsの“L”パルスの形と、ラッチされた“L”状態の形のいずれでもかまいません。ADC STATUSレジスタ(表10)は、最近更新されたモニタ電圧のいずれかを示します。このレジスタは読み出し時にクリアされ、ラッチされた“L”状態からGPIO3を解放する機能も備えています。

GPIO4は、デフォルトでは、アラート・イベントが存在すると“L”になるSMBusアラート($\overline{\text{ALERT}}$)出力です。アラート・イベントがないときにGPIO4($\overline{\text{ALERT}}$)を“L”にするには、GPIO4 CONTROLレジスタ(表19)のGC[7]をセットします。このビットをクリアすると、GPIO4($\overline{\text{ALERT}}$)が解放されます。GC[7]はアラート・イベントが発生するたびにセットされます。GC[6]をセットした場合も同様にGPIO4は“L”になります。

I²Cのリセット

デバイスをリセットして電源を入れ直す必要がないようにするため、LTC2992はソフトウェア・リセット機能を備えています。この機能はCTRLBレジスタのCTRLB[0]をセットすることでイネーブルすることができます(表6)。このビットは自動的にクリアされます。現在の値のデータ・レジスタを除く全ての内部レジスタは、デフォルトの状態にリセットされます。ADCは再構成なしでリセット後に継続的にサンプリングを行います。これはデフォルトの動作だからです。

アプリケーション情報

最小値と最大値の格納

LTC2992は、電力の計算値を含む毎回の測定値を、対応する各パラメータのMINおよびMAXレジスタ(表4)に格納された値と比較します。新しい変換値が、格納済みの最小値または最大値を超えていた場合、MINまたはMAXレジスタを新しい値で更新します。MINレジスタおよびMAXレジスタがリフレッシュされるのは、ADCが内部レジスタを更新するときだけです。I²Cを介してADCレジスタに書き込んだ場合、MINレジスタとMAXレジスタには影響しません。全ての測定に対して新しいピーク保持サイクルを開始するには、CTRLBレジスタのCTRLB[3]をセットします(表6)。このビットは自動的にクリアされます。新しいピーク保持サイクルの測定を選択するには、I²Cバスを介して、対象のMINレジスタに全て1を書き込み、MAXレジスタに全て0を書き込みます。これらのレジスタは、それぞれ次のAD変換が完了すると更新されます。

LTC2992は、電力の計算値も含め、測定されるパラメータに対するMINおよびMAXしきい値レジスタ(表4)も備えています。電源投入時またはI²Cコマンドによるリセット時に、MAXしきい値レジスタは全て1に設定され、最小しきい値は全て0に設定されて、両方とも実質的にデイスエーブルされます。MINしきい値レジスタとMAXしきい値レジスタは、I²Cバスを介して任意の目的値に再プログラムできます。

フォルト・アラートとフォルトのリセット

測定値が最小しきい値より低くなるか、最大しきい値より高くなると、LTC2992は対応するフラグをFAULT1レジスタ(表8)、FAULT2レジスタ(表12)、FAULT3レジスタ(表14)にセットします。GPIOのステート変更など、その他のイベントが発生すると、GPIO STATUSレジスタ(表17)の現在のステータスが変更され、フォルトが発生するとFAULT4レジスタ(表16)にラッチされます。フォルト発生時にALERT1レジスタ(表7)、ALERT2レジスタ(表11)、ALERT3レジスタ(表13)、およびALERT4レジスタ(表15)の該当ビットがセットされると、GPIO4ピンは“L”になります。アラート動作の詳細は、「アラート応答プロトコル」のセクションに記載されています。

アクティブなフォルト表示は、FAULTレジスタの対応するビットに0を書き込むか、CTRLBレジスタのビットCTRLB[5]をセットすることでリセットできます。ビットCTRLB[5]をセットした場合は、フォルト・レジスタを読み出すと、対応するレジスタがリセットされます。V_{DD}とINTV_{CC}が、それぞれ対応するI²Cロジック・リセットしきい値を下回った場合にもFAULTレジスタの全ビットがクリアされます。

ADCの分解能と変換速度

I²C書き込みコマンドによってNADCレジスタ(表9)のビットNADC[7]を設定することにより、ADCの分解能を8ビットに構成すると、ADCの変換速度を上げることができます。

表2. ADCの分解能と変換速度

RESOLUTION		12-BIT	8-BIT
NADC[7]		0	1
Conversion Time	SENSE*, GPIO	16.4ms	1.02ms
	ΔSENSE*	65.6ms	4.1ms
LSB Step Size	SENSE*	25mV	400mV
	GPIO	0.5mV	8mV
	ΔSENSE	12.5μV	200μV

*スナップショット・モード

AD変換の進行中に分解能が変更されると、その変換は中止されます。連続スキャン・モードでは、同じ量の新しい変換を新しい分解能で開始し、元の順序で続行します。それ以外の場合、1回分、2回分、または数回分の量(1サイクル)の新しいスナップショットが実行されます。CTRLBレジスタのCTRLB[3]をI²Cバスを介して設定することにより、ピーク保持レジスタをリセットしてからADCの分解能を変更して、ピーク保持値の完全性を保証することを推奨します。

図6に示すように、8ビット・モードでのデータの形式は、12ビットの形式を基準にして4ビット分左に寄せられます。

電力レジスタの値						
モード	ビット					
	23:20	19:16	15:12	11:8	7:4	3:0
12-bit	Data	Data	Data	Data	Data	Data
8-bit	Data	Data	Data	Data	0x0	0x0

電圧/電流レジスタの値				
モード	ビット			
	15:12	11:8	7:4	3:0
12-bit	Data	Data	Data	0x0
8-bit	Data	Data	0x0	0x0

図6. 12ビット・モードおよび8ビット・モードでのデータ形式

アプリケーション情報

ADCのステータスとデータ準備完了信号

ADC STATUSレジスタ(表10)は、内部レジスタでの新しい測定結果の読み取り可能性を示し、I²Cバスを介して読み取られた後にリセットされます。GPIO3をDATAREADYとして構成する場合の詳細については、「GPIOピンの構成」のセクションに記載しています。新しいデータが読み取り可能になったときのDATAREADYの動作を説明するため、ADCが連続して変換している例を図7に示します。GPIO3は最初に構成され、t₄およびt₅で見られるように、16μsの“L”パルスと新しいデータを出力します。S1およびS2のデータはt₅でI1およびI2と一緒に更新されるので、t₂およびt₃ではGPIO3パルスが見られません。GPIO3は新しいデータとともに“L”にラッチされるよう再構成されます。これが行われるのはt₆の時点です。I²C読み取りコマンドがADC STATUSレジスタに対して実行されると、GPIO3はそのラッチ状態から解放されます。

クロストークの軽減

GPIOピンはデジタル信号またはアナログ信号をモニターするのに使用できる汎用ピンです。ΔΣ ADCの平均化アーキテクチャを使用した場合でも、高精度のアナログ信号とノイズの多いデジタル信号をGPIOピンでモニタリングすることがアプリケーションによって要求される場合には、クロストークが問題になることがあります。

アナログ信号の測定精度を維持するため、以下のいくつかの措置を講じることができます。

1. きれいな信号とノイズの多い信号を物理的に分離します。例えば、きれいな信号はGPIO1/3でモニタし、ノイズの多い信号はデバイスの反対側にあるGPIO2/4でモニタするようにします。

2. 隣接したGPIOピンを使用する必要がある場合は、外付けコンデンサにより、アナログ信号をGPIOピン近くのデバイス・グラウンドにデカップリングします。通常は0.1μFの容量で十分です。
3. センシティブな信号をグラウンドでシールドします。
4. 多層PCBでは、2つのグラウンド層の間に大部分がはさまれた層にセンシティブな信号線を引き回して、該当ピンに接続するデバイスの隣に出すようにします。

両面基板の設計については、「レイアウトに関する検討事項」のセクションにレイアウト例を示します。

I²Cインタフェース

LTC2992は、内蔵レジスタにアクセスするための、I²C/SMBus互換のインタフェースを備えています。図8に、I²Cバスを用いた一般的なデータ伝送フォーマットを示します。

LTC2992は読み出し/書き込みスレーブ・デバイスとして、SMBusのバイト読み出し、バイト書き込み、ワード読み出し、ワード書き込みプロトコルをサポートします。また、LTC2992は3バイト以上のデータの読み出しと書き込みが可能な拡張読み出し/書き込みコマンドにも対応しています。ワード読み出し/書き込みまたは拡張読み出し/書き込みコマンドを使用する場合、バス・マスタは初期レジスタ・アドレスを発行し、内部レジスタ・アドレス・ポインタは1バイトのデータが読み書きされるごとに自動的に1だけインクリメントします。レジスタ・アドレスが0x97に達すると、0x00にロール・オーバーし、インクリメントを継続します。STOP条件はレジスタ・アドレス・ポインタを0x00にリセットします。上記のコマンドのデータ・フォーマットを図8～図14に示します。0xE7および0xE8(MFR_SPECIAL_ID)レジスタでは、バイト読み出しコマンドのみ使用できるように注意してください(表4)。

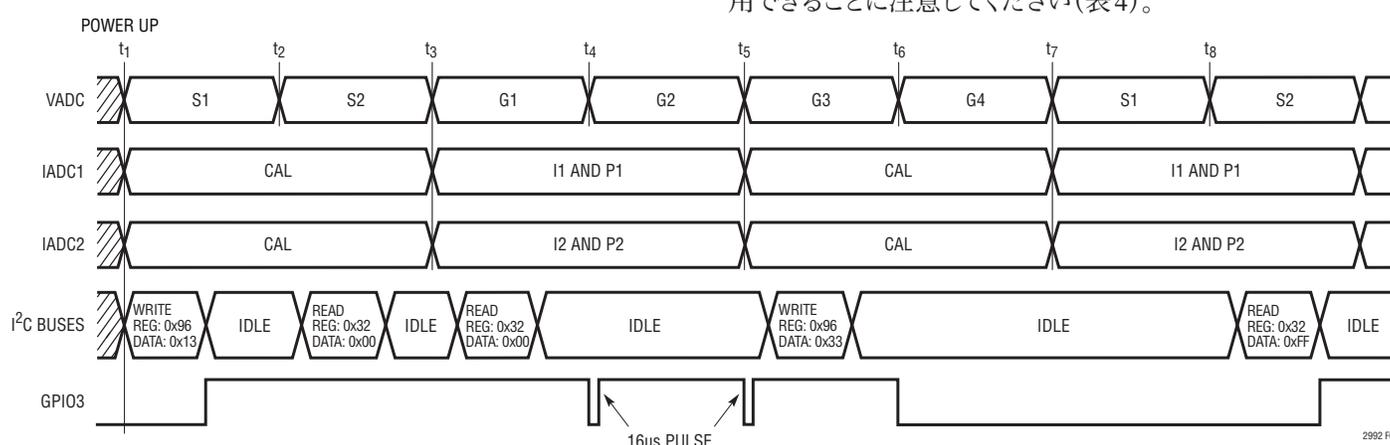


図7. GPIO3をDATAREADYとして構成

アプリケーション情報

スタックバス・リセット

LTC2992のI²Cインタフェースは、SCL信号が伝送中に割り込まれてバス・ラインが永久に“L”に保持されることを防ぐ、スタックバス・リセット・タイマを備えています。このタイマは、SCLまたはSDAIのいずれかが“L”になると動作を開始し、SCLとSDAIの両方が“H”にプルアップされるとリセットされます。SCLまたはSDAIが“L”になっている時間が33msを超えると、スタックバス・タイマの期限が切れ、内部I²CインタフェースとSDAOピンのプルダウン・ロジックがリセットされてバスが解放されます。次のSTARTコマンドで正常な通信が再開します。

アクノリッジ

アクノリッジ信号はマスタとスレーブの間のハンドシェイクに使用され、データの最終バイトが受信されたことを知らせます。マスタはアクノリッジ・クロック・パルスの間、必ずSDAラインを解放します。LTC2992は、9番目のクロック・サイクルでSDAラインを“L”にすることで、データの受信に対してアクノリッジを返します。スレーブがSDAを“H”のままにしてアクノリッジを返さないと、マスタがSTOP条件を生成して送信を中止する可能性があります。マスタがスレーブからデータを受信しているときは、マスタが9番目のクロック・パルスでSDAラインをプルダウンして、データ・バイトの受信をスレーブに知らせるアクノリッジを発行する必要があります。最終バイトを受信した後、マスタはSDAラインを“H”のまま(アクノリッジを返さずに)STOP条件を発行して通信を終了します。

書き込みプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0にセットされたR/Wビットによって書き込み動作を開始します。アドレス指定されたLTC2992がアドレス・バイトに対してアクノリッジを返すと、マスタは書き込み先の内部レジスタを示すコマンド・バイトを送信します。LTC2992はこれにアクノリッジを返し、次にその内部レジスタのアドレス・ポイントにコマンド・バイトをラッチします。次に、マスタはデータ・バイトを送り、LTC2992は再度アクノリッジを返してから、レジスタ・アドレス・ポイントが指す内部レジスタにデータを書き込みます。マスタがワード書き込みまたは拡張書き込みコマンドによって、その後も引き続きデータ・バイトを送信する場合、新たなデータ・バイトがLTC2992によってアクノリッジされ、レジスタ・アドレス・ポイントが自動的に1だけインクリメントした上で、上記と同様にデータが書き込まれます。マスタがSTOP条件を送信すると、書き込み動作が終了し、レジスタ・アドレス・ポイントは0x00にリセットされます。

読み出しプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0にセットされたR/Wビットによって読み出し動作を開始します。アドレス指定されたLTC2992がアドレス・バイトに対してアクノリッジを返すと、マスタは読み出し対象の内部レジスタを示すコマンド・バイトを送信します。LTC2992はこれにアクノリッジを返し、次にその内部レジスタのアドレス・ポイントにコマンド・バイトをラッチします。次に、マスタは反復START条件に続き、R/Wビットだけ今回は1にセットされ、残りは先ほどと同じ7ビットのアドレスを送ります。LTC2992はアクノリッジを返し、要求されたレジスタの内容を送信します。マスタがSTOP条件を送信すると伝送は終了します。ワード読み出しコマンドの場合のように、マスタが送信されたデータ・バイトに対してアクノリッジを返すと、LTC2992は次のレジスタの内容を送ります。マスタがアクノリッジを返しつづける限り、LTC2992はレジスタ・アドレス・ポイントのインクリメントを継続し、データ・バイトを送信しつづけます。マスタがSTOP条件を送信すると、読み出し動作が終了し、レジスタ・アドレス・ポイントは0x00にリセットされます。

アラート応答プロトコル

ALERT1、ALERT2、ALERT3、またはALERT4レジスタ内の適切なビットがセットされている場合は、フォルト・レジスタ (FAULT1、FAULT2、FAULT3、およびFAULT4) 内のいずれかのフォルト・ビットがセットされるとバス・アラートが生成されます。この機能によって、バス・マスタはどのフォルトによってアラートを生成するかを選択できます。電源投入時には、全てのALERTレジスタがクリアされ(アラートは全てディスエーブル)、GPIO4 (ALERT)ピンは“H”になります。アラートがインエーブルされていれば、対応するフォルトの発生時にGPIO4 (ALERT)ピンが“L”にプルダウンされます。図15に示すように、バス・マスタはアラート応答アドレス(0001100)_bを一斉送信することにより、SMBusのアラート応答プロトコルに従って応答します。LTC2992は、これに対してデバイス固有のアドレスを付加して応答し、GPIO4 (ALERT)ピンを解放します。また、GPIO4 (ALERT)ラインは、CTRLB[7]がセットされ、LTC2992が任意のメッセージの宛先になっている場合(表6参照)にも解放されます。別のフォルトが発生したことをFAULTレジスタが示すまでか、または元のフォルトがクリアされてから再度発生するまで、GPIO4 (ALERT)信号が再び“L”になることはありません。これは、フォルトが繰り返し発生するか継続して発生しても、対応するFAULTレジスタ・ビット

アプリケーション情報

がクリアされるまでは新たなアラートが生成されないことを意味するので、注意が必要です。

S	ALERT RESPONSE ADDRESS	R	A	DEVICE ADDRESS	\bar{A}	P
0	001100	1	0	a7:a0	1	

2992 F15

図15. シリアル・バス SDA アラート応答プロトコル

ARA が一斉送信され、同じバスに接続されている複数の LTC2992 がアラートを生成している場合、バス・マスタは GPIO4 (ALERT) ラインが解放されるまでアラート応答プロトコルを繰り返します。標準の I²C アービトレーションにより、優先度が最高のデバイス(アドレス値が最小)が最初に返信し、優先度が最低のデバイス(アドレス値が最大)が最後に返信します。

I²C バスの光絶縁

標準の I²C デバイスの光絶縁は、SDA ピンが双方向であることから複雑になります。LTC2992/LTC2992-1 は、標準の I²C SDA ラインを SDAI (入力) と SDAO (出力、LTC2992) または $\overline{\text{SDAO}}$ (反転出力、LTC2992-1) に分割することで、この問題をできるだけ軽減しています。SCL は入力専用ピンであるため、絶縁に特別な回路を必要としません。通常の非絶縁 I²C アプリケーションでは LTC2992 を使用し、SDAI と SDAO ピンを互いに接続して標準的な I²C の SDA ピンとします。標準のオープン・ドレイン光アイソレータを使用する低速の絶縁インタフェースでは、図 16 のように LTC2992 の SDAI と SDAO ピン

を分割して使用できます。SDAI には受信用光アイソレータの出力を接続します。同時に INTV_{CC} またはローカルな 5V 電源へのプルアップ抵抗を接続します。SDAO には送信用光アイソレータのカソードを接続します。アノードには電流制限抵抗を直列に接続します。絶縁サイドでは入力と出力を互いに接続し、LTC2992 が I²C のアービトレーションに参加できるようにする必要があります。I²C バスの最大スピードは、通常このアプリケーションで使用される光カプラのスピードによって制限されることに注意してください。

低速の光カプラと LTC2992-1 を使用した代替接続を図 17 に示します。この回路では、内部でクランプされている SDAI ピンに電流制限プルアップを使用し、 $\overline{\text{SDAO}}$ ピンは送信用光アイソレータの入力ダイオードによってクランプしているので、独立した低電圧電源がない場合でも、INTV_{CC} を使用してバイアスする必要はありません。クランプを適切に動作させるには、次式を満足する必要があります。

$$\frac{V_{IN(MAX)} - V_{SDA,SCL(MIN)}}{I_{SDA,SCL(MAX)}} \leq R4 \leq \frac{V_{IN(MIN)} - V_{SDA,SCL(MAX)}}{I_{SDA,SCL(MIN)}} \quad (1)$$

$$\frac{V_{IN(MAX)} - 5.9V}{5mA} \leq R4 \leq \frac{V_{IN(MIN)} - 6.9V}{0.5mA}$$

例えば、36V ~ 72V で動作する電源では、R4 の値として 13k ~ 58k が必要になります。このアプリケーションでは LTC2992-1 を使用して、 $\overline{\text{SDAO}}$ 信号の極性が正しくなるようにする必要があります。R4 を 2 つ以上の直列接続単位に分割して、熱的要件を満たしてもかまいません。

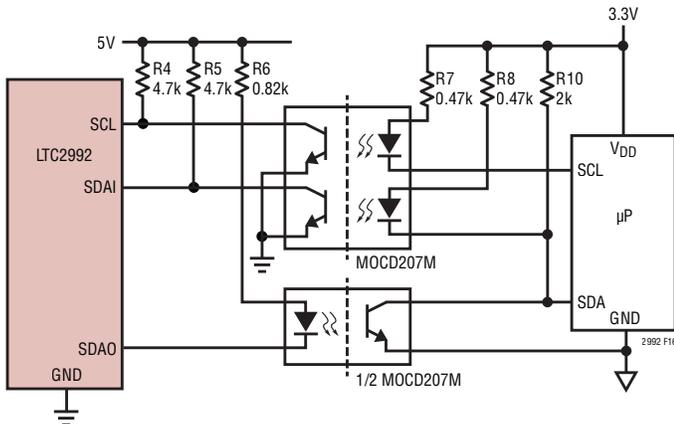


図 16. LTC2992 とマイクロコントローラ間の 10kHz I²C インタフェースの光絶縁

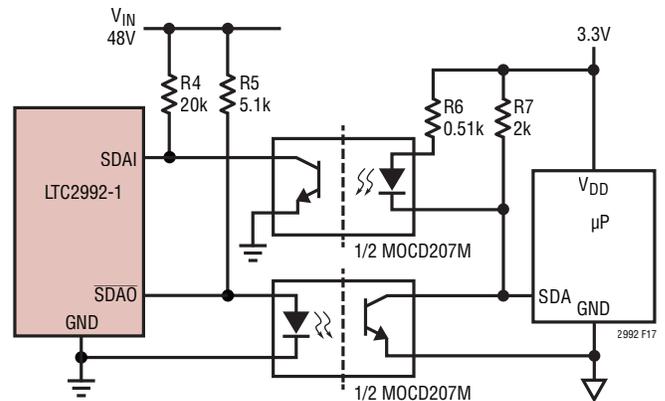


図 17. LTC2992-1 とマイクロコントローラ間の 1.5kHz I²C インタフェースの光絶縁(図を見やすくするために SCL は省略した)

アプリケーション情報

LTC2992は、図18に示すように、プッシュプル出力と反転ロジックにより、高速の光カプラに使用することもできます。受信用光アイソレータはINTV_{CC}から電力の供給を受けます。データ出力はSDAIピンに直接接続し、プルアップは不要です。INTV_{CC}ピンから流れる電流が、このピンの最大供給能力である10mAを超えないことを確認してください。SDAOピンは送信用光カプラのカソードに接続し、電流制限抵抗はINTV_{CC}に接続して戻します。I²Cに必要なオープン・ドレインのプルダウンを実現するには、送信用光カプラの出力にディスクリートのダイオードを追加することが必要です。最後に、低速の場合と同様に、受信用光アイソレータの入力を出力に戻します。

レイアウトに関する検討事項

検出抵抗R_{SNS}とLTC2992の間は、正確に電流を検出できるようにケルビン接続することを推奨します(図19)。トレースが適切な温度を保つようにするための1オンスの銅箔の最小推奨トレース幅は、アンプ1回路当たり0.02インチです。より望ましい幅はアンプ1回路当たり0.03インチ以上です。1オンスの銅には約530μΩ/□のシート抵抗があることに注意してください。検出抵抗の電力損失が著しく大きい超大電流アプリケーションでは、ビアの数を増やして金属の面積を広くするなどの優れた熱管理技法をPCBレイアウトに盛り込む必要があります。このようなアプリケーションでは、2オンスまたはそれ以上の厚さの銅箔を検討してください。検出抵抗からSENSE⁺ピンまでのトレースはできるだけ短くして、ピンを流れる電流によるIR電圧降下を最小限に抑えます。

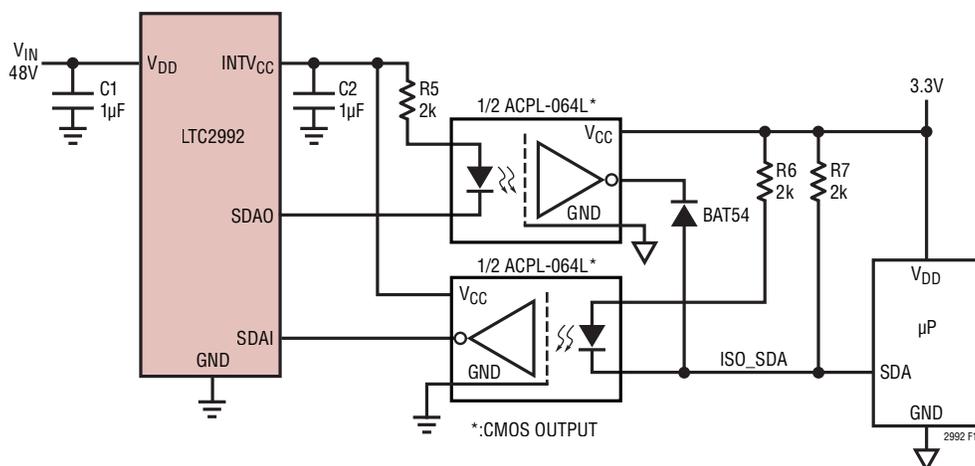


図18. 低電力、高速の光カプラによるI²Cインタフェースの光絶縁(図を見やすくするためにSCLは省略した)

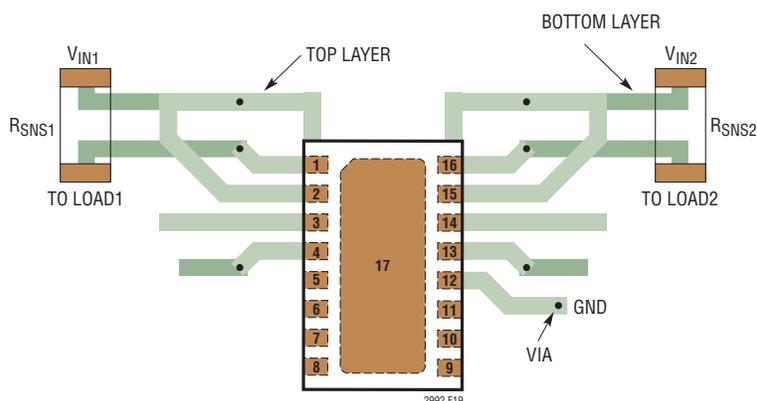


図19. 推奨されるPCBレイアウト

アプリケーション情報

設計例

設計例として、I²Cによる電流、電圧、および電力モニタ機能を備えた-36V~-72VのAdvanced TCAシステムについて検討します(図20参照)。

負荷電流を供給する電源は、V_{IN1}またはV_{IN2}、あるいは電圧によっては両方です。次式に従って、R_{SENSE1}とR_{SENSE2}に対して同様の値を選択します。

$$R_{SENSE1,2} < \frac{V_{FS(\Delta SENSE1,2)}}{I_{LOAD(MAX)}}$$

$$R_{SENSE1,2} < \frac{51.2mV}{5A} = 10.24m\Omega$$

R_{SENSE1}とR_{SENSE2}には10mΩを選択します。

$$\text{Current of } V_{IN1} \text{ or } V_{IN2} = \frac{12.5\mu V}{R_{SENSE}} = 1.25mA/LSB$$

$$\text{Total Current} = 2.5mA/LSB$$

また、検出抵抗での電力損失も考慮する必要があり、これは次式で計算することができます。

$$P = (I_{LOAD})^2 \cdot R_{SENSE}$$

$$P = (5A)^2 \cdot 10m\Omega = 0.25W$$

定格が0.5W以上の検出抵抗を使用して、熱規格の順守を徹底します。

次に、電源電圧V_{IN1}およびV_{IN2}を測定する抵抗分割器を選択します。次式の導出時にはNチャネルMOSFETと検出抵抗の両端での電圧降下が含まれていないことに注意してください。

$$\frac{R12}{R10+R12} < \frac{V_{FS(GPIO2)}}{V_{IN2}}, \frac{R13}{R11+R13} < \frac{V_{FS(GPIO1)}}{V_{IN1}}$$

$$\frac{R12}{R10+R12} < \frac{2.048V}{72V} = 0.028$$

$$\frac{R13}{R11+R13} < \frac{2.048V}{72V} = 0.028$$

R10,11 = 1MΩおよびR12,13 = 20kΩを選択して、入力電圧測定範囲を0V~104.4Vにすることができます。

$$\text{Voltage of } V_{IN1} = \frac{R11+R13}{R13} \cdot V_{GPIO1} = \frac{25.5mV}{LSB}$$

$$\text{Voltage of } V_{IN2} = \frac{R10+R12}{R12} \cdot V_{GPIO2} = \frac{25.5mV}{LSB}$$

上記の電圧結果に誤差項を追加すると、NチャネルMOSFETと検出抵抗の両端での電圧降下を考慮することができます。

$$V_{ERROR} = \Delta V_{DS} \text{ of FDS3672} + \Delta SENSE$$

誤差が最大になるのは、負荷電流が最大値の5Aになったときです。上記の式を使用すると、この結果は160mVになり、FDS3672の分は110mVです(計算については下記参照)。補償しない場合、V_{IN} = 36Vにおける測定誤差は0.45%になります。

LTC4354(ローサイド理想ダイオードORコントローラ)およびLTC4355(ハイサイド理想ダイオードORコントローラ)は、NチャネルMOSFETを駆動して、ダイオードの消費電力を最小限に抑えます。SO-8パッケージでR_{DS(ON)} = 22mΩ(最大)の100V、NチャネルMOSFET FDS3672をスイッチとして選択します。スイッチ両端の最大電圧降下は次のとおりです。

$$\Delta V_{DS} = 5A \times 22m\Omega = 110mV$$

電源電圧測定には外付けの抵抗分割器を使用するので、CTRLAレジスタの0x00を0x10にセットして、GPIO1およびGPIO2を継続的にモニタします。

$$POWER1 = V_{IN1} \cdot \text{Current of } V_{IN1}$$

$$POWER1 = 25.5mV \cdot 1.25mA/LSB = 31.875\mu W/LSB$$

$$POWER2 = 31.875\mu W/LSB$$

$$\text{Total Power} = 63.75\mu W/LSB$$

アプリケーション情報

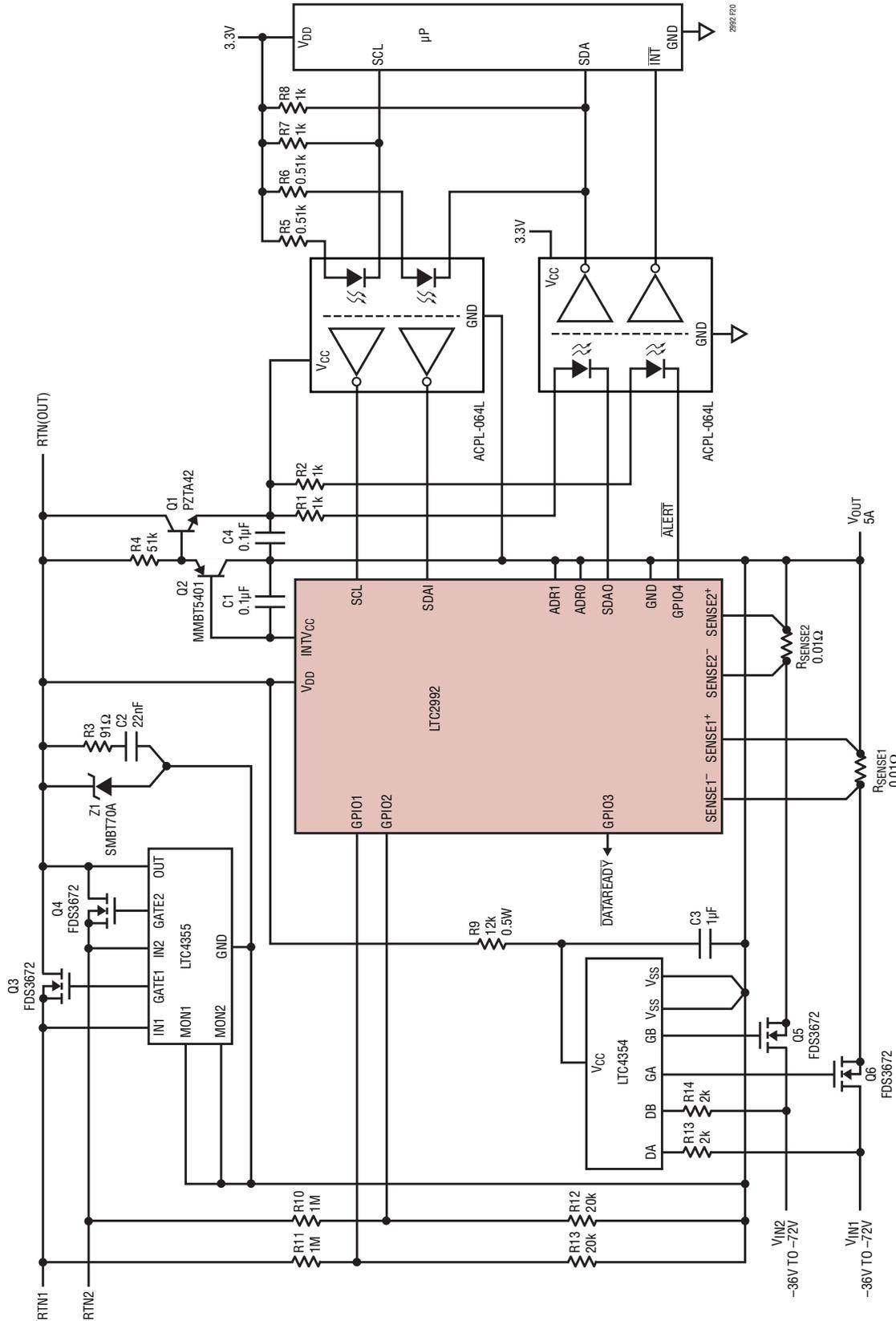


図 20. 設計例: I²C による電流、電圧、および電力モニタ機能を備えた Advanced TCA システム

アプリケーション情報

表3. デバイス・アドレス指定

ADDRESS DESCRIPTION	HEX DEVICE ADDRESS*		BINARY DEVICE ADDRESSING								ADDRESS PINS	
	7-BIT	8-BIT	a6	a5	a4	a3	a2	a1	a0	R/W	ADR1	ADR0
Mass Write	66	CC	1	1	0	0	1	1	0	0	X	X
Alert Response	0C	19	0	0	0	1	1	0	0	1	X	X
0	67	CE	1	1	0	0	1	1	1	0	H	L
1	68	D0	1	1	0	1	0	0	0	0	NC	H
2	69	D2	1	1	0	1	0	0	1	0	H	H
3	6A	D4	1	1	0	1	0	1	0	0	NC	NC
4	6B	D6	1	1	0	1	0	1	1	0	NC	L
5	6C	D8	1	1	0	1	1	0	0	0	L	H
6	6D	DA	1	1	0	1	1	0	1	0	H	NC
7	6E	DC:	1	1	0	1	1	1	0	0	L	NC
8	6F	DE	1	1	0	1	1	1	1	0	L	L

H = Tie to INTV_{CC}, NC = No Connect = Open, L = Tie to GND, X = Don't Care

*8-Bit hexadecimal address with LSB R/W bit = 0

7-Bit hexadecimal address with MSB a7 = 0

表4. レジスタのアドレスと内容

REGISTER NAME	REGISTER ADDRESS	DESCRIPTION	READ/WRITE	NUMBER OF BYTES*	DEFAULT
CTRLA	0x00	Operation Control Register A	R/W	1	0x00
CTRLB	0x01	Operation Control Register B	R/W	1	0x00
ALERT1	0x02	Selects Which CHANNEL 1 Faults Generate Alerts	R/W	1	0x00
FAULT1	0x03	CHANNEL 1 Fault Log	R/W	1	0x00
NADC	0x04	ADC Resolution	R/W	1	0x00
P1	0x05-0x07	POWER1 Data	R/W	3	NA
MAX P1	0x08-0x0A	Maximum POWER1 Data	R/W	3	NA
MIN P1	0x0B-0x0D	Minimum POWER1 Data	R/W	3	NA
MAX P1 THRESHOLD	0x0E-0x10	Maximum POWER1 Threshold to Generate Alert	R/W	3	0xFFFFFFFF
MIN P1 THRESHOLD	0x11-0x13	Minimum POWER1 Threshold to Generate Alert	R/W	3	0x000000
I1	0x14-0x15	Δ SENSE1 Data	R/W	2	NA
MAX I1	0x16-0x17	Maximum Δ SENSE1 Data	R/W	2	NA
MIN I1	0x18-0x19	Minimum Δ SENSE1 Data	R/W	2	NA
MAX I1 THRESHOLD	0x1A-0x1B	Maximum Δ SENSE1 Threshold to Generate Alert	R/W	2	0xFFFF0
MIN I1 THRESHOLD	0x1C-0x1D	Minimum Δ SENSE1 Threshold to Generate Alert	R/W	2	0x0000
S1	0x1E-0x1F	SENSE1+ Data	R/W	2	NA
MAX S1	0x20-0x21	Maximum SENSE1+ Data	R/W	2	NA
MIN S1	0x22-0x23	Minimum SENSE1+ Data	R/W	2	NA

アプリケーション情報

表4. レジスタのアドレスと内容 (続き)

REGISTER NAME	REGISTER ADDRESS	DESCRIPTION	READ/ WRITE	NUMBER OF BYTES	DEFAULT
MAX S1 THRESHOLD	0x24-0x25	Maximum SENSE1 ⁺ Threshold to Generate Alert	R/W	2	0xFFFF0
MIN S1 THRESHOLD	0x26-0x27	Minimum SENSE1 ⁺ Threshold to Generate Alert	R/W	2	0x0000
G1	0x28-0x29	GPIO1 Data	R/W	2	NA
MAX G1	0x2A-0x2B	Maximum GPIO1 Data	R/W	2	NA
MIN G1	0x2C-0x2D	Minimum GPIO1 Data	R/W	2	NA
MAX G1 THRESHOLD	0x2E-0x2F	Maximum GPIO1 Threshold to Generate Alert	R/W	2	0xFFFF0
MIN G1 THRESHOLD	0x30-0x31	Minimum GPIO1 Threshold to Generate Alert	R/W	2	0x0000
ADC STATUS	0x32	ADC Status Information	R	1	NA
RESERVED	0x33	Manufacturer Reserved	R	1	0x00
ALERT2	0x34	Selects Which CHANNEL 2 Faults Generate Alerts	R/W	1	0x00
FAULT2	0x35	CHANNEL 2 Fault Log	R/W	1	0x00
RESERVED	0x36	Manufacturer Reserved	R	1	0x00
P2	0x37-0x39	POWER2 Data	R/W	3	NA
MAX P2	0x3A-0x3C	Maximum POWER2 Data	R/W	3	NA
MIN P2	0x3D-0x3F	Minimum POWER2 Data	R/W	3	NA
MAX P2 THRESHOLD	0x40-0x42	Maximum POWER2 Threshold to Generate Alert	R/W	3	0xFFFFFFFF
MIN P2 THRESHOLD	0x43-0x45	Minimum POWER2 Threshold to Generate Alert	R/W	3	0x000000
I2	0x46-0x47	Δ SENSE2 Data	R/W	2	NA
MAX I2	0x48-0x49	Maximum Δ SENSE2 Data	R/W	2	NA
MIN I2	0x4A-0x4B	Minimum Δ SENSE2 Data	R/W	2	NA
MAX I2 THRESHOLD	0x4C-0x4D	Maximum Δ SENSE2 Threshold to Generate Alert	R/W	2	0xFFFF0
MIN I2 THRESHOLD	0x4E-0x4F	Minimum Δ SENSE2 Threshold to Generate Alert	R/W	2	0x0000
S2	0x50-0x51	SENSE2 ⁺ Data	R/W	2	NA
MAX S2	0x52-0x53	Maximum SENSE2 ⁺ Data	R/W	2	NA
MIN S2	0x54-0x55	Minimum SENSE2 ⁺ Data	R/W	2	NA
MAX S2 THRESHOLD	0x56-0x57	Maximum SENSE2 ⁺ Threshold to Generate Alert	R/W	2	0xFFFF0
MIN S2 THRESHOLD	0x58-0x59	Minimum SENSE2 ⁺ Threshold to Generate Alert	R/W	2	0x0000
G2	0x5A-0x5B	GPIO2 Data	R/W	2	NA
MAX G2	0x5C-0x5D	Maximum GPIO2 Data	R/W	2	NA
MIN G2	0x5E-0x5F	Minimum GPIO2 Data	R/W	2	NA
MAX G2 THRESHOLD	0x60-0x61	Maximum GPIO2 Threshold to Generate Alert	R/W	2	0xFFFF0

アプリケーション情報

表4. レジスタのアドレスと内容 (続き)

REGISTER NAME	REGISTER ADDRESS	DESCRIPTION	READ/ WRITE	NUMBER OF BYTES	DEFAULT
MIN G2 THRESHOLD	0x62-0x63	Minimum GPIO2 Threshold to Generate Alert	R/W	2	0x0000
G3	0x64-0x65	GPIO3 Data	R/W	2	NA
MAX G3	0x66-0x67	Maximum GPIO3 Data	R/W	2	NA
MIN G3	0x68-0x69	Minimum GPIO3 Data	R/W	2	NA
MAX G3 THRESHOLD	0x6A-0x6B	Maximum GPIO3 Threshold to Generate Alert	R/W	2	0xFFFF0
MIN G3 THRESHOLD	0x6C-0x6D	Minimum GPIO3 Threshold to Generate Alert	R/W	2	0x0000
G4	0x6E-0x6F	GPIO4 Data	R/W	2	NA
MAX G4	0x70-0x71	Maximum GPIO4 Data	R/W	2	NA
MIN G4	0x72-0x73	Minimum GPIO4 Data	R/W	2	NA
MAX G4 THRESHOLD	0x74-0x75	Maximum GPIO4 Threshold to Generate Alert	R/W	2	0xFFFF0
MIN G4 THRESHOLD	0x76-0x77	Minimum GPIO4 Threshold to Generate Alert	R/W	2	0x0000
ISUM	0x78-0x79	(Δ SENSE1 + Δ SENSE2) Data	R/W	2	NA
MAX ISUM	0x7A-0x7B	Maximum (Δ SENSE1 + Δ SENSE2) Data	R/W	2	NA
MIN ISUM	0x7C-0x7D	Minimum (Δ SENSE1 + Δ SENSE2) Data	R/W	2	NA
MAX ISUM THRESHOLD	0x7E-0x7F	Maximum (Δ SENSE1 + Δ SENSE2) Threshold to Generate Alert	R/W	2	0xFFFF0
MIN ISUM THRESHOLD	0x80-0x81	Minimum (Δ SENSE1 + Δ SENSE2) Threshold to Generate Alert	R/W	2	0x0000
PSUM	0x82-0x84	(POWER1 + POWER2) Data	R/W	3	NA
MAX PSUM	0x85-0x87	Maximum (POWER1 + POWER2) Data	R/W	3	NA
MIN PSUM	0x88-0x8A	Minimum (POWER1 + POWER2) Data	R/W	3	NA
MAX PSUM THRESHOLD	0x8B-0x8D	Maximum (POWER1 + POWER2) Threshold to Generate Alert	R/W	3	0FFFFFF
MIN PSUM THRESHOLD	0x8E-0x90	Minimum (POWER1 + POWER2) Threshold to Generate Alert	R/W	3	0x000000
ALERT3	0x91	Selects Which GPIO or Total Current/Power Faults Generate Alerts	R/W	1	0x00
FAULT3	0x92	GPIO and Total Current/Power Fault Log	R/W	1	0x00
ALERT4	0x93	Selects Which Additional Faults Generate Alerts	R/W	1	0x00
FAULT4	0x94	Additional Fault Log	R/W	1	0x00
GPIO STATUS	0x95	GPIO Status Information	R	1	NA
GPIO IO CONTROL	0x96	GPIO1,2,3 Input/Output Control Command	R/W	1	0x03
GPIO4 CONTROL	0x97	GPIO4 Control Command	R/W	1	0x00
MFR_SPECIAL_ID MSB	0xE7	Manufacturer Special ID MSB Data	R	1	0x00
MFR_SPECIAL_ID LSB	0xE8	Manufacturer Special ID LSB Data	R	1	0x62

* 2バイト/3バイトのデータ・レジスタでは、MSBの値が最下位アドレスにあります。

アプリケーション情報

表 5. CTRLA レジスタ (0x00) - 読み出し/書き込み

BIT	NAME	OPERATION			
CTRLA[7]	Offset Calibration	Offset Calibration for Current Measurements [1] = Calibrate on Demand [0] = Every Conversion (Default)			
CTRLA[6:5]	Measurement Mode	[11] = Shutdown [10] = Single Cycle mode The VADC converts SENSE1+, SENSE2+, GPIO1, GPIO2, GPIO3, GPIO4 once and stops. The IADCs stop after one conversion. P1 = SENSE1+ × ΔSENSE1; P2 = SENSE2+ × ΔSENSE2 [01] = Snapshot Mode Snapshot Initializes Conversion on All 3 ADCs Simultaneously. VADC Converts the Channel(s) per CTRLA[2:0] [00] = Continuous Scan Mode (Default) The Selected Channels for VADC are Defined by CTRLA[4:3]			
CTRLA[4:3]	Voltage Selection for Continuous Scan Mode	CTRLA[4:3]	VADC	P1	P2
		11	GPIO1, GPIO2, GPIO3, GPIO4	GPIO1 × ΔSENSE1	GPIO2 × ΔSENSE2
		10	GPIO1, GPIO2	GPIO1 × ΔSENSE1	GPIO2 × ΔSENSE2
		01	SENSE1+, SENSE2+	SENSE1+ × ΔSENSE1	SENSE2+ × ΔSENSE2
CTRLA[2:0]	Voltage Selection for Snapshot Mode	CTRLA[2:0]	VADC	P1	P2
		111	GPIO1, GPIO2	GPIO1 × ΔSENSE1	GPIO2 × ΔSENSE2
		110	SENSE1+, SENSE2+	SENSE1+ × ΔSENSE1	SENSE2+ × ΔSENSE2
		101	GPIO4	ΔSENSE1/2 without P1/P2 updates	
		100	GPIO3		
		011	GPIO2		
		010	GPIO1		
		001	SENSE2+		
000 (Default)	SENSE1+				

表 6. CTRLB レジスタ (0x01) - 読み出し/書き込み

BIT	NAME	OPERATION
CTRLB[7]	ALERT Clear Enable	Clear ALERT if Device is Addressed by the Master [1] = Enable [0] = Disable (Default)
CTRLB[6]	Reserved	Always Returns 0, Not Writable
CTRLB[5]	Cleared on Read Control	FAULT Registers Cleared on Read [1] = Cleared on Read [0] = Registers Not Affected by Reading (Default)
CTRLB[4]	Stuck Bus Timeout Auto Wake Up	Allows Part to Exit Shutdown Mode when Stuck Bus Timer is Reached [1] = Enable [0] = Disable (Default)
CTRLB[3]	Peak Hold Values Reset	Reset of Min and Max Registers [1] = Reset All Min and Max Registers [0] = Disable Reset of Min and Max Registers (Default)
CTRLB[2:1]	Reserved	Always Returns 00, Not Writable
CTRLB[0]	Reset	[1] = Reset All Registers [0] = Disable Reset (Default)

2992f

アプリケーション情報

表 7. ALERT1 レジスタ (0x02) - 読み出し/書き込み

BIT	NAME	OPERATION
AL1[7]	Maximum POWER1 Alert	Enables Alert When POWER1 > Maximum POWER1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[6]	Minimum POWER1 Alert	Enables Alert When POWER1 < Minimum POWER1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[5]	Maximum ΔSENSE1 Alert	Enables Alert When ΔSENSE1 > Maximum ΔSENSE1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[4]	Minimum ΔSENSE1 Alert	Enables Alert When ΔSENSE1 < Minimum ΔSENSE1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[3]	Maximum SENSE1+ Alert	Enables Alert When SENSE1+ > Maximum SENSE1+ Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[2]	Minimum SENSE1+ Alert	Enables Alert When SENSE1+ < Minimum SENSE1+ Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[1]	Maximum GPIO1 Alert	Enables Alert When GPIO1 > Maximum GPIO1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL1[0]	Minimum GPIO1 Alert	Enables Alert When GPIO1 < Minimum GPIO1 Threshold [1] = Enable Alert [0] = Disable Alert (Default)

表 8. FAULT1 レジスタ (0x03) - 読み出し/書き込み

BIT	NAME	OPERATION
F1[7]	POWER1 Overvalue Fault	POWER1 > Maximum POWER1 Threshold [1] = POWER1 Overvalue Fault Occurred [0] = No POWER1 Overvalue Fault Occurred (Default)
F1[6]	POWER1 Undervalue Fault	POWER1 < Minimum POWER1 Threshold [1] = POWER1 Undervalue Fault Occurred [0] = No POWER1 Undervalue Fault Occurred (Default)
F1[5]	ΔSENSE1 Overvalue Fault	ΔSENSE1 > Maximum ΔSENSE1 Threshold [1] = ΔSENSE1 Overvalue Fault Occurred [0] = No ΔSENSE1 Overvalue Fault Occurred (Default)
F1[4]	ΔSENSE1 Undervalue Fault	ΔSENSE1 < Minimum ΔSENSE1 Threshold [1] = ΔSENSE1 Undervalue Fault Occurred [0] = No ΔSENSE1 Undervalue Fault Occurred (Default)
F1[3]	SENSE1+ Overvalue Fault	SENSE1+ > Maximum SENSE1+ Threshold [1] = SENSE1+ Overvalue Fault Occurred [0] = No SENSE1+ Overvalue Fault Occurred (Default)
F1[2]	SENSE1+ Undervalue Fault	SENSE1+ < Minimum SENSE1+ Threshold [1] = SENSE1+ Undervalue Fault Occurred [0] = No SENSE1+ Undervalue Fault Occurred (Default)
F1[1]	GPIO1 Overvalue Fault	GPIO1 > Maximum GPIO1 Threshold [1] = GPIO1 Overvalue Fault Occurred [0] = No GPIO1 Overvalue Fault Occurred (Default)
F1[0]	GPIO1 Undervalue Fault	GPIO1 < Minimum GPIO1 Threshold [1] = GPIO1 Undervalue Fault Occurred [0] = No GPIO1 Undervalue Fault Occurred (Default)

アプリケーション情報

表 9. NADCレジスタ (0x04) - 読み出し/書き込み

BIT	NAME	OPERATION
NADC[7]	ADC Resolution	Selects ADC Resolution for All ADCs [1] = 8-Bit [0] = 12-Bit (Default)
NADC[6:0]	Reserved	Always Returns 0000000, Not Writable

表 10. ADC STATUSレジスタ (0x32) - 読み出し専用 (Clear-On-Read)

BIT	NAME	OPERATION
AS[7]	IADCs Data Ready	[1] = Ready [0] = Not ready
AS[6]	VADC Data Ready	[1] = Ready [0] = Not ready Check AS[5:0] for the channel information
AS[5]	GPIO4 Data Ready	[1] = New Data Available [0] = New Data Not Available
AS[4]	GPIO3 Data Ready	[1] = New Data Available [0] = New Data Not Available
AS[3]	GPIO2 Data Ready	[1] = New Data Available [0] = New Data Not Available
AS[2]	GPIO1 Data Ready	[1] = New Data Available [0] = New Data Not Available
AS[1]	SENSE2 ⁺ Data Ready	[1] = New Data Available [0] = New Data Not Available
AS[0]	SENSE1 ⁺ Data Ready	[1] = New Data Available [0] = New Data Not Available

表 11. ALERT2レジスタ (0x34) - 読み出し/書き込み

BIT	NAME	OPERATION
AL2[7]	Maximum POWER2 Alert	Enables Alert When POWER2 > Maximum POWER2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[6]	Minimum POWER2 Alert	Enables Alert When POWER2 < Minimum POWER2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[5]	Maximum ΔSENSE2 Alert	Enables Alert When POWER2 < Minimum POWER2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[4]	Minimum ΔSENSE2 Alert	Enables Alert When ΔSENSE2 < Minimum ΔSENSE2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[3]	Maximum SENSE2 ⁺ Alert	Enables Alert When SENSE2 ⁺ > Maximum SENSE2 ⁺ Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[2]	Minimum SENSE2 ⁺ Alert	Enables Alert When SENSE2 ⁺ > Maximum SENSE2 ⁺ Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[1]	Maximum GPIO2 Alert	Enables Alert When GPIO2 > Maximum GPIO2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL2[0]	Minimum GPIO2 Alert	Enables Alert When GPIO2 < Minimum GPIO2 Threshold [1] = Enable Alert [0] = Disable Alert (Default)

2992f

アプリケーション情報

表 12. FAULT2 レジスタ (0x35) - 読み出し/書き込み

BIT	NAME	OPERATION
F2[7]	POWER2 Overvalue Fault	POWER2 > Maximum POWER2 Threshold [1] = POWER2 Overvalue Fault Occurred [0] = No POWER2 Overvalue Fault Occurred (Default)
F2[6]	POWER2 Undervalue Fault	POWER2 < Minimum POWER2 Threshold [1] = POWER2 Undervalue Fault Occurred [0] = No POWER2 Undervalue Fault Occurred (Default)
F2[5]	Δ SENSE2 Overvalue Fault	Δ SENSE2 > Maximum Δ SENSE2 Threshold [1] = Δ SENSE2 Overvalue Fault Occurred [0] = No Δ SENSE2 Overvalue Fault Occurred (Default)
F2[4]	Δ SENSE2 Undervalue Fault	Δ SENSE2 < Minimum Δ SENSE2 Threshold [1] = Δ SENSE2 Undervalue Fault Occurred [0] = No Δ SENSE2 Undervalue Fault Occurred (Default)
F2[3]	SENSE2* Overvalue Fault	SENSE2* > Maximum SENSE2* Threshold [1] = SENSE2* Overvalue Fault Occurred [0] = No SENSE2* Overvalue Fault Occurred (Default)
F2[2]	SENSE2* Undervalue Fault	SENSE2* < Minimum SENSE2* Threshold [1] = SENSE2* Undervalue Fault Occurred [0] = No SENSE2* Undervalue Fault Occurred (Default)
F2[1]	GPIO2 Overvalue Fault	GPIO2 > Maximum GPIO2 Threshold [1] = GPIO2 Overvalue Fault Occurred [0] = No GPIO2 Overvalue Fault Occurred (Default)
F2[0]	GPIO2 Undervalue Fault	GPIO2 < Minimum GPIO2 Threshold [1] = GPIO2 Undervalue Fault Occurred [0] = No GPIO2 Undervalue Fault Occurred (Default)

表 13. ALERT3 レジスタ (0x91) - 読み出し/書き込み

BIT	NAME	OPERATION
AL3[7]	Maximum GPIO3 Alert	Enables Alert When GPIO3 > Maximum GPIO3 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[6]	Minimum GPIO3 Alert	Enables Alert When GPIO3 < Minimum GPIO3 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[5]	Maximum GPIO4 Alert	Enables Alert When GPIO4 > Maximum GPIO4 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[4]	Minimum GPIO4 Alert	Enables Alert When GPIO4 < Minimum GPIO4 Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[3]	Maximum (Δ SENSE1 + Δ SENSE2) Alert	Enables Alert When (Δ SENSE1 + Δ SENSE2) > Maximum (Δ SENSE1 + Δ SENSE2) Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[2]	Minimum (Δ SENSE1 + Δ SENSE2) Alert	Enables Alert When (Δ SENSE1 + Δ SENSE2) < Minimum (Δ SENSE1 + Δ SENSE2) Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[1]	Maximum (POWER1 + POWER2) Alert	Enables Alert When (POWER1 + POWER2) > Maximum (POWER1 + POWER2) Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL3[0]	Minimum (POWER1 + POWER2) Alert	Enables Alert When (POWER1 + POWER2) < Minimum (POWER1 + POWER2) Threshold [1] = Enable Alert [0] = Disable Alert (Default)

アプリケーション情報

表 14. FAULT3 レジスタ (0x92) - 読み出し/書き込み

BIT	NAME	OPERATION
F3[7]	GPIO3 Overvalue Fault	GPIO3 > Maximum GPIO3 Threshold [1] = GPIO3 Overvalue Fault Occurred [0] = No GPIO3 Overvalue Fault Occurred (Default)
F3[6]	GPIO3 Undervalue Fault	GPIO3 < Minimum GPIO3 Threshold [1] = GPIO3 Undervalue Fault Occurred [0] = No GPIO3 Undervalue Fault Occurred (Default)
F3[5]	GPIO4 Overvalue Fault	GPIO4 > Maximum GPIO4 Threshold [1] = GPIO4 Overvalue Fault Occurred [0] = No GPIO4 Overvalue Fault Occurred (Default)
F3[4]	GPIO4 Undervalue Fault	GPIO4 < Minimum GPIO4 Threshold [1] = GPIO4 Undervalue Fault Occurred [0] = No GPIO4 Undervalue Fault Occurred (Default)
F3[3]	(Δ SENSE1 + Δ SENSE2) Overvalue Fault	(Δ SENSE1 + Δ SENSE2) > Maximum (Δ SENSE1 + Δ SENSE2) Threshold [1] = Summed Current Overvalue Fault Occurred [0] = No Summed Current Overvalue Fault Occurred (Default)
F3[2]	(Δ SENSE1 + Δ SENSE2) Undervalue Fault	(Δ SENSE1 + Δ SENSE2) < Minimum (Δ SENSE1 + Δ SENSE2) Threshold [1] = Summed Current Undervalue Fault Occurred [0] = No Summed Current Undervalue Fault Occurred (Default)
F3[1]	(POWER1 + POWER2) Overvalue Fault	(POWER1 + POWER2) > Maximum (POWER1 + POWER2) Threshold [1] = Summed Power Overvalue Fault Occurred [0] = No Summed Power Overvalue Fault Occurred (Default)
F3[0]	(POWER1 + POWER2) Undervalue Fault	(POWER1 + POWER2) < Minimum (POWER1 + POWER2) Threshold [1] = Summed Power Undervalue Fault Occurred [0] = No Summed Power Undervalue Fault Occurred (Default)

表 15. ALERT4 レジスタ (0x93) - 読み出し/書き込み

BIT	NAME	OPERATION
AL4[7]	VADC Data Ready Alert	Enables Alert When (POWER1 + POWER2) < Minimum (POWER1 + POWER2) Threshold [1] = Enable Alert [0] = Disable Alert (Default)
AL4[6]	IADC Data Ready Alert	Alert when IADCs Data Ready [1] = Enable [0] = Disable (Default)
AL4[5]	Reserved	Always Returns 0, Not Writable
AL4[4]	Stuck Bus Time-Out Wakeup Alert	Alert if Part Exits Shutdown Mode After Stuck Bus Timer Expires with CTRLB[4] = 1 [1] = Enable Alert [0] = Disable Alert (Default)
AL4[3]	GPIO1 Input Alert	[1] = Enable Alert [0] = Disable Alert (Default)
AL4[2]	GPIO2 Input Alert	[1] = Enable Alert [0] = Disable Alert (Default)
AL4[1]	GPIO3 Input Alert	[1] = Enable Alert [0] = Disable Alert (Default)
AL4[0]	Reserved	Always Returns 0, Not Writable

アプリケーション情報

表 16. FAULT4 レジスタ (0x94) - 読み出し/書き込み

BIT	NAME	OPERATION
F2[7:5]	Reserved	Always Returns 000, Not Writable
F4[4]	Stuck Bus Time-Out Wakeup Fault	With CTRLB[4] = 1 [1] = Part Exited Shutdown Mode After Stuck Bus Timer Expired [0] = No Stuck Bus Time-Out Wakeup Fault Occurred (Default)
F4[3]	GPI01 Input Fault	[1] = GPI01 Input was at Alert Level [0] = GPI01 Input was not at Alert Level (Default) Alert Polarity is set in GIO[3] (Table 18)
F4[2]	GPI02 Input Fault	[1] = GPI02 Input was at Alert Level [0] = GPI02 Input was not at Alert Level (Default) Alert Polarity is set in GIO[2] (Table 18)
F4[1]	GPI03 Input Fault	[1] = GPI03 Input was at Alert Level [0] = GPI03 Input was not at Alert Level (Default) Alert Polarity is set in GIO[1] (Table 18)
F4[0]	Reserved	Always Returns 0, Not Writable

表 17. GPIO STATUS レジスタ (0x95) - 読み出し専用

BIT	NAME	OPERATION
GS[7:4]	Reserved	Always Returns 0000, Not Writable
GS[3]	GPI01 State	[1] = GPI01 High [0] = GPI01 Low
GS[2]	GPI02 State	[1] = GPI02 High [0] = GPI02 Low
GS[1]	GPI03 State	[1] = GPI03 High [0] = GPI03 Low
GS[0]	GPI04 State	[1] = GPI04 High [0] = GPI04 Low

表 18. GPIO IO CONTROL レジスタ (0x96) - 読み出し/書き込み

BIT	NAME	OPERATION
GIO[7]	GPI01 Output	[1] = Pulls Low [0] = Hi-Z (Default)
GIO[6]	GPI02 Output	[1] = Pulls Low [0] = Hi-Z (Default)
GIO[5:4]	GPI03 Configuration	[11] = Pulls Low when Any of the ADCs Data Becomes Ready, Resets to High by Reading ADC STATUS Register 0x32 [10] = 128 μ s Low Pulse when Any of the ADCs Data Becomes Available [01] = 16 μ s Low Pulse when Any of the ADCs Data Becomes Available [00] = General Purpose Input/Output (Default)
GIO[3]	GPI01 Alert Polarity Configuration	[1] = Alert on GPI01 Input High [0] = Alert on GPI01 Input Low (Default)
GIO[2]	GPI02 Alert Polarity Configuration	[1] = Alert on GPI02 Input High [0] = Alert on GPI02 Input Low (Default)
GIO[1]	GPI03 Alert Polarity Configuration	[1] = Alert on GPI03 Input High (Default) [0] = Alert on GPI03 Input Low
GIO[0]	GPI03 Output	[1] = Pulls Low (Default) [0] = Hi-Z

アプリケーション情報

表 19. GPIO4 CONTROL レジスタ (0x97) - 読み出し/書き込み

BIT	NAME	OPERATION
GC[7]	Alert Generated	[1] = Alert Generated [0] = No Alert Generated Latched to 1 when an Alert is generated and can be cleared via I ² C by writing a 0 to it or setting CTRLB[7] (Table 6) to 1
GC[6]	GPIO4 Output	[1] = Pulls Low [0] = Hi-Z (Default)
GC[5:0]	Reserved	Always Returns 000000, Not Writable

表 20. レジスタのデータ形式 - 読み出し/書き込み: ADC、ADC の最小値/最大値、ADC しきい値の最小値/最大値、ISUM、ISUM の最小値/最大値、ISUM しきい値の最小値/最大値

12ビット・モード:

	BIT(7)	BIT(6)	BIT(5)	BIT(4)	BIT(3)	BIT(2)	BIT(1)	BIT(0)
MSB Register	Data(11)	Data(10)	Data(9)	Data(8)	Data(7)	Data(6)	Data(5)	Data(4)
LSB Register	Data(3)	Data(2)	Data(1)	Data(0)	0	0	0	0

8ビット・モード:

	BIT(7)	BIT(6)	BIT(5)	BIT(4)	BIT(3)	BIT(2)	BIT(1)	BIT(0)
MSB Register	Data(7)	Data(6)	Data(5)	Data(4)	Data(3)	Data(2)	Data(1)	Data(0)
LSB Register	0	0	0	0	0	0	0	0

表 21. レジスタのデータ形式 - 読み出し/書き込み: 電力、電力の最小値/最大値、電力しきい値の最小値/最大値、PSUM、PSUM の最小値/最大値、PSUM しきい値の最小値/最大値

12ビット・モード:

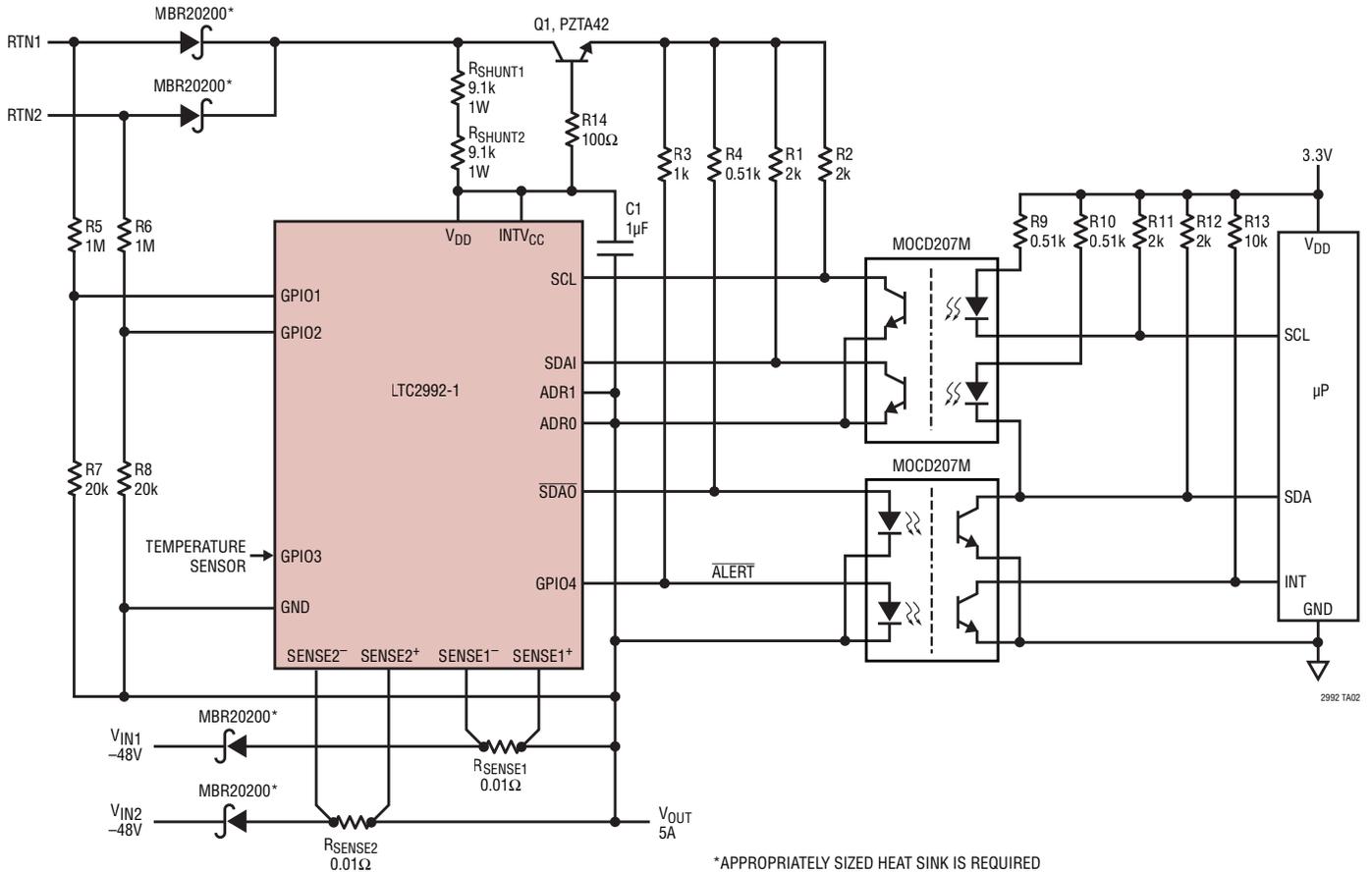
	BIT(7)	BIT(6)	BIT(5)	BIT(4)	BIT(3)	BIT(2)	BIT(1)	BIT(0)
MSB2 Register	Data(23)	Data(22)	Data(21)	Data(20)	Data(19)	Data(18)	Data(17)	Data(16)
MSB1 Register	Data(15)	Data(14)	Data(13)	Data(12)	Data(11)	Data(10)	Data(9)	Data(8)
LSB Register	Data(7)	Data(6)	Data(5)	Data(4)	Data(3)	Data(2)	Data(1)	Data(0)

8ビット・モード:

	BIT(7)	BIT(6)	BIT(5)	BIT(4)	BIT(3)	BIT(2)	BIT(1)	BIT(0)
MSB2 Register	Data(15)	Data(14)	Data(13)	Data(12)	Data(11)	Data(10)	Data(9)	Data(8)
MSB1 Register	Data(7)	Data(6)	Data(5)	Data(4)	Data(3)	Data(2)	Data(1)	Data(0)
LSB Register	0	0	0	0	0	0	0	0

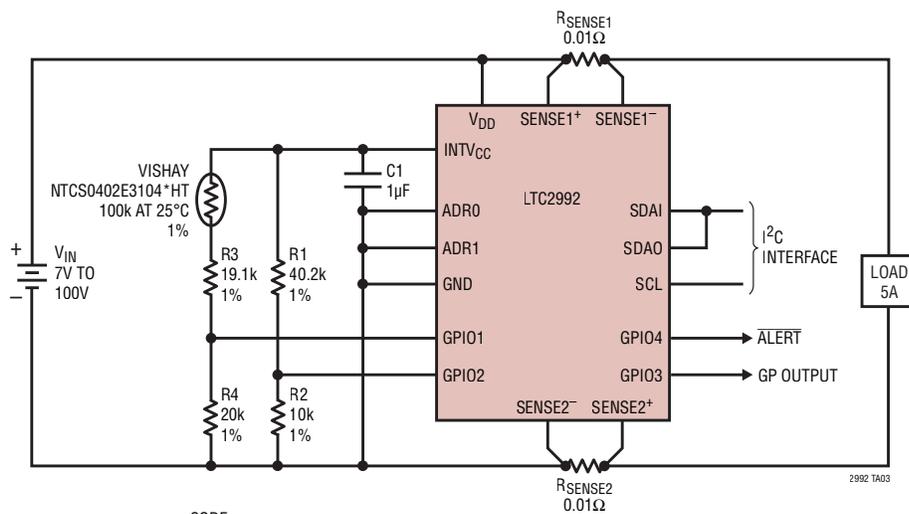
標準的応用例

200Vに対するトランジェント保護機能を備えた-48V冗長帰還(1.5kHzのI²Cインタフェース)



標準的応用例

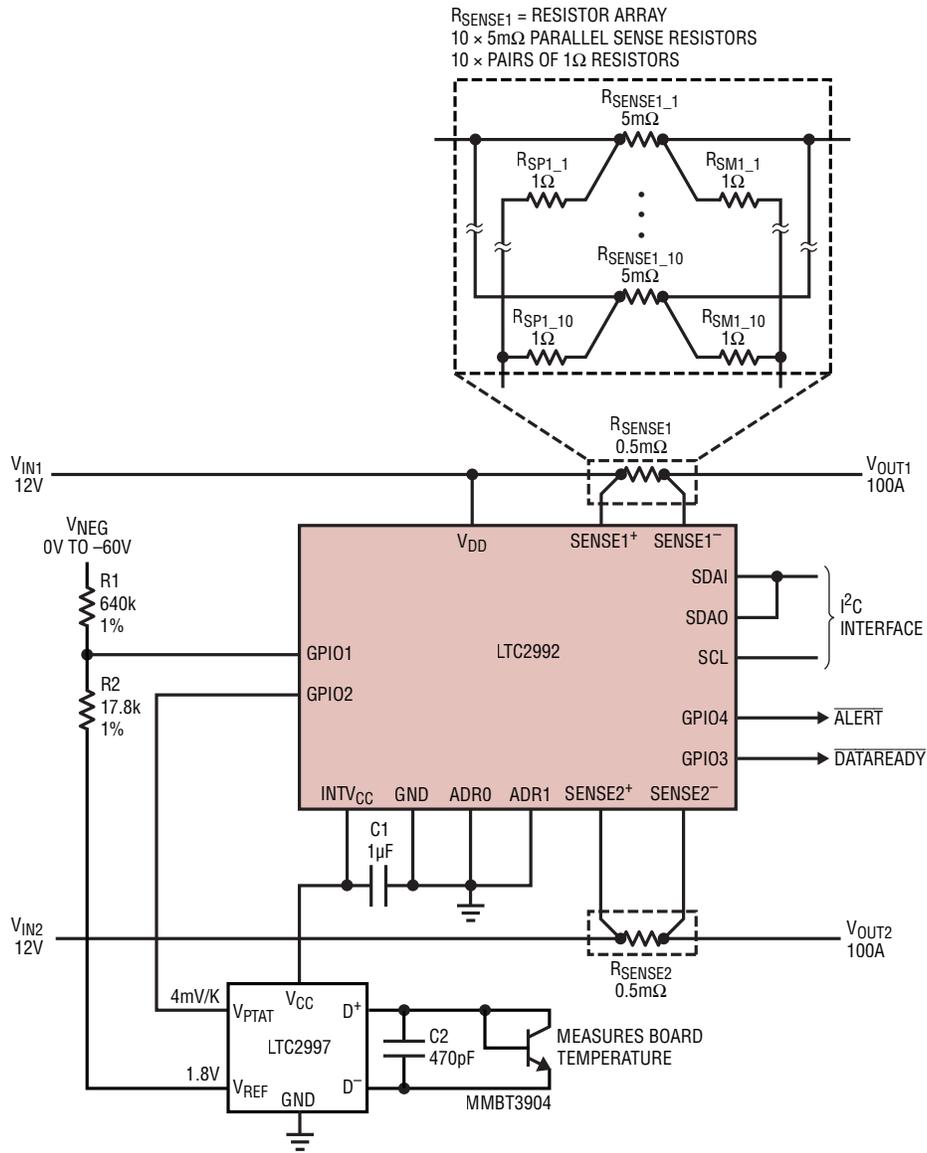
電圧範囲の広い電源でのハイサイドおよびローサイド電流検出



$$\text{TEMPERATURE } T(^{\circ}\text{C}) = 41.51 \cdot \left(\frac{\text{CODE}_{\text{GPIO1}}}{\text{CODE}_{\text{GPIO2}}} - 0.1233 \right), 20^{\circ}\text{C} < T < 60^{\circ}\text{C}$$

標準的応用例

負電圧モニタを1つ備えたデュアル12V大電力モニタ



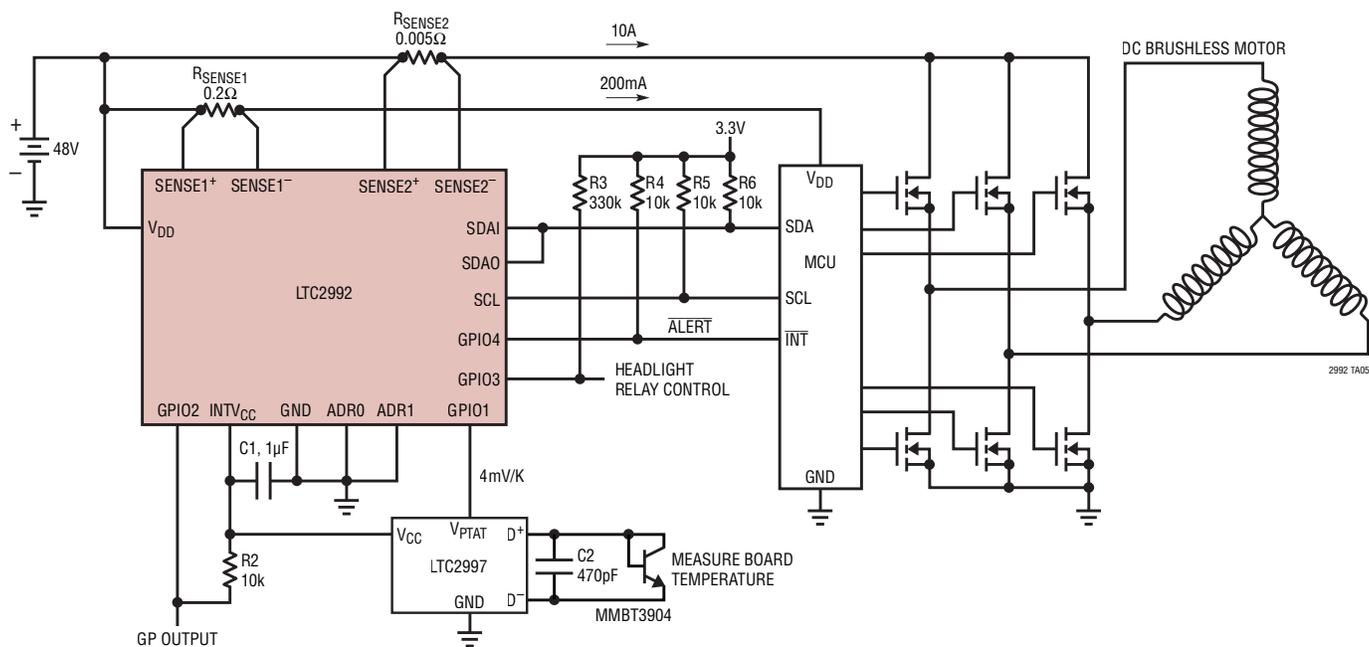
$$\text{TEMPERATURE } T(^{\circ}\text{C}) = \text{CODE}_{\text{GPIO2}}/8 - 273.15$$

$$V_{\text{NEG}}(\text{V}) = 36.955 \times \text{CODE}_{\text{GPIO1}} \times \text{GPIO LSB STEP SIZE} - 64.7191, -60\text{V} < V_{\text{NEG}} < 0\text{V}$$

2992 TA04

標準的応用例

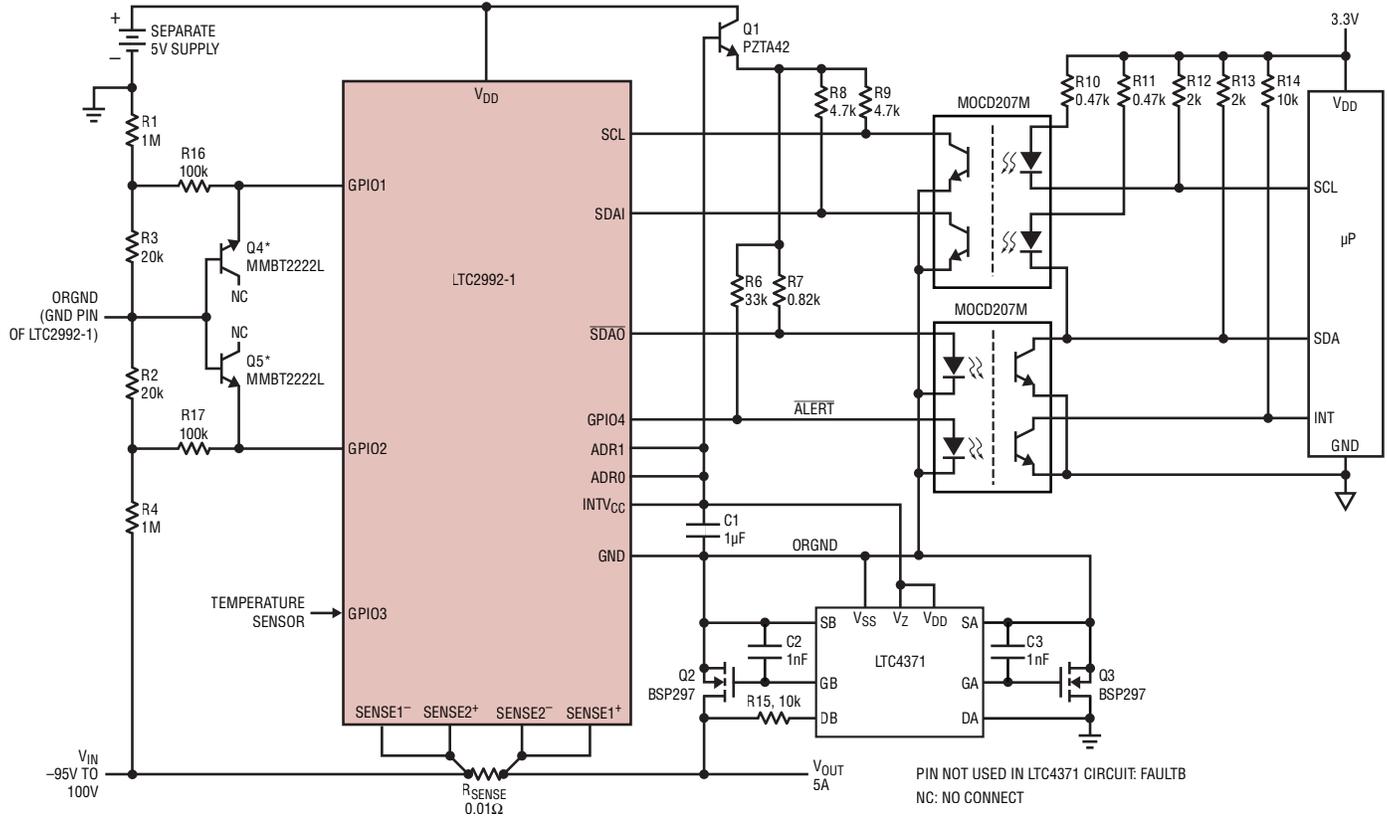
48V、500W 電動自転車/スクーター向け電力モニタ



PIN NOT USED IN LTC2992 CIRCUIT: V_{REF}
 TEMPERATURE T(°C) = CODE_{GPIO1}/8 - 273.15

標準的応用例

4象限電力モニタ(10kHzのI²Cインタフェース)



* MAX EMITTER-BASE BREAKDOWN VOLTAGE OF Q4, Q5 SHOULD BE LESS THAN 7V

$$CODE_{GPIO1} = \frac{|V_{IN}| - |V_{RSENSE}| - |V_{DS,Q2}|}{51} \times \frac{1}{GPIO\ LSB\ STEP\ SIZE}$$

$$CODE_{GPIO2} = \frac{|V_{IN}| - |V_{DS,Q3}|}{51} \times \frac{1}{GPIO\ LSB\ STEP\ SIZE}$$

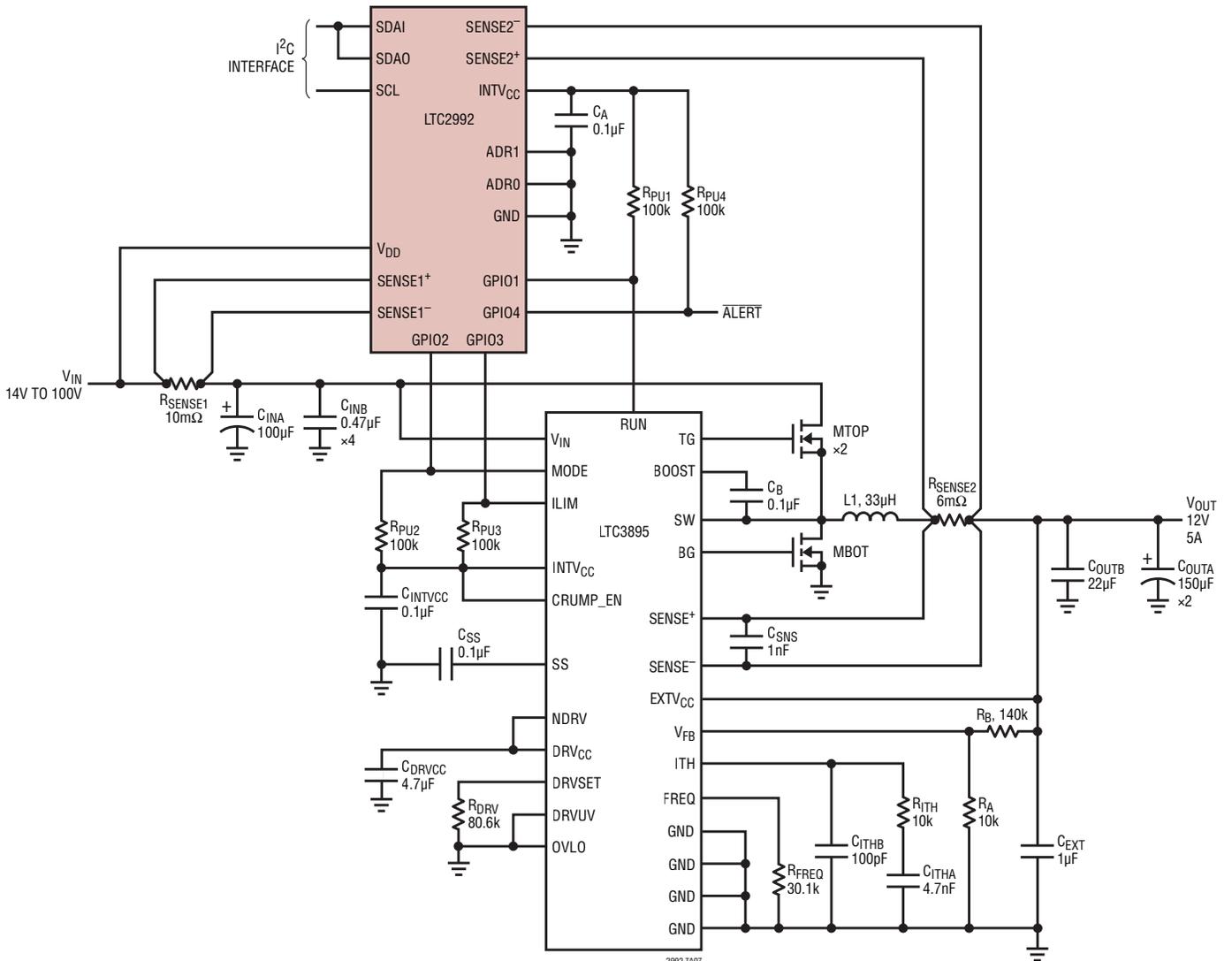
IF $CODE_{GPIO1} > CODE_{GPIO2}$, MEASURED $V_{IN} = -(CODE_{GPIO1} \times GPIO\ LSB\ STEP\ SIZE \times 51)$
 IF $CODE_{GPIO1} < CODE_{GPIO2}$, MEASURED $V_{IN} = CODE_{GPIO2} \times GPIO\ LSB\ STEP\ SIZE \times 51$
 $V_{DS,Q2}$, $V_{DS,Q3}$ ARE DRAIN TO SOURCE VOLTAGE OF Q2 AND Q3
 V_{RSENSE} IS VOLTAGE ACROSS R_{SENSE}

2992 TA06

PIN NOT USED IN LTC4371 CIRCUIT: FAULTB
 NC: NO CONNECT

標準の応用例

電力効率メーター

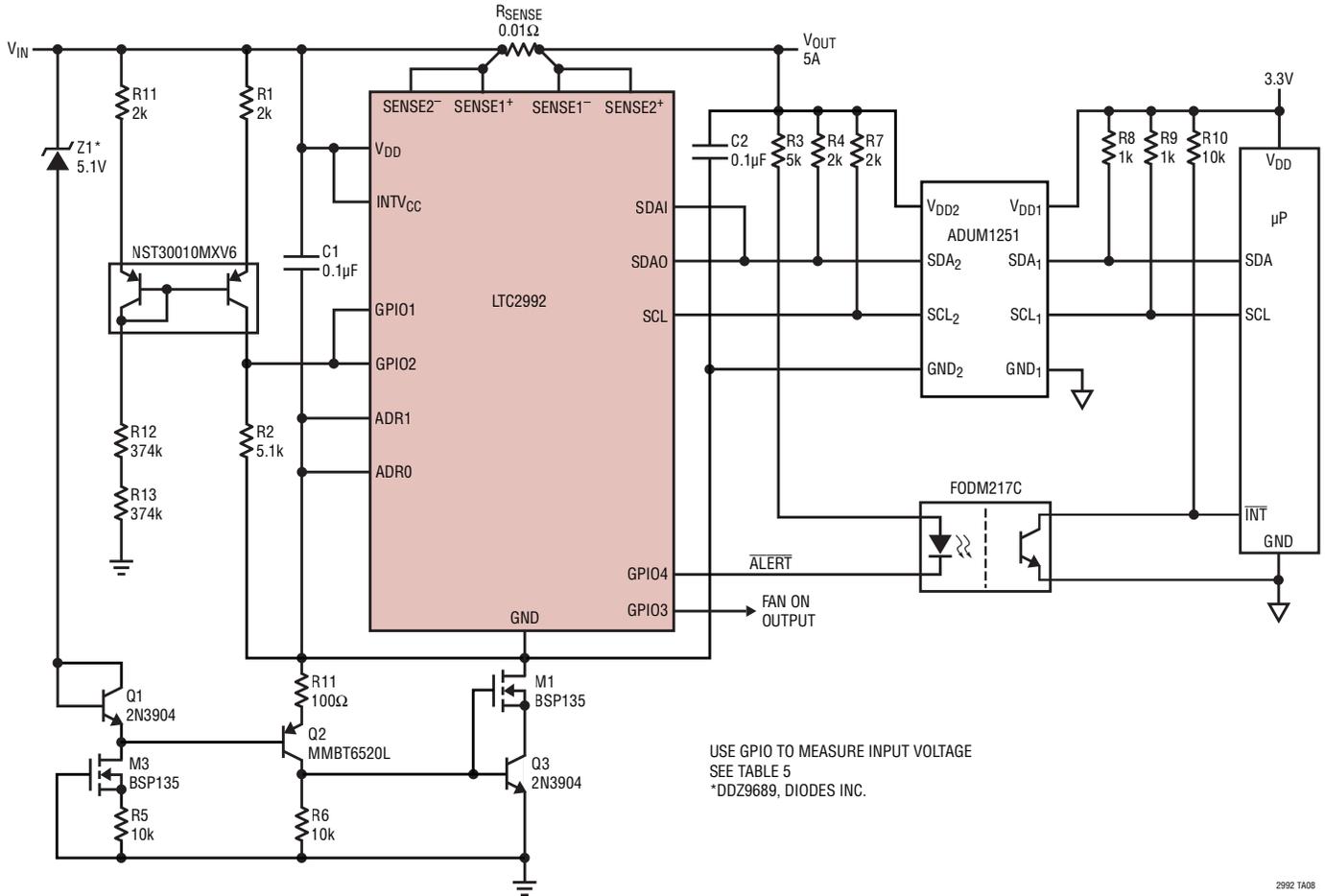


PINS NOT USED IN LTC3895 CIRCUIT:
CLKOUT, PLLIN, PHASMD, PGOOD, VPRG

MTOP, MBOT: BSC520N15NS3G
D_{EXT}: DIODES INC. SMAZ12-13-F
L1: WURTH 7443633300
C_{OUTA}: SUNCON 35CE68LX

標準的応用例

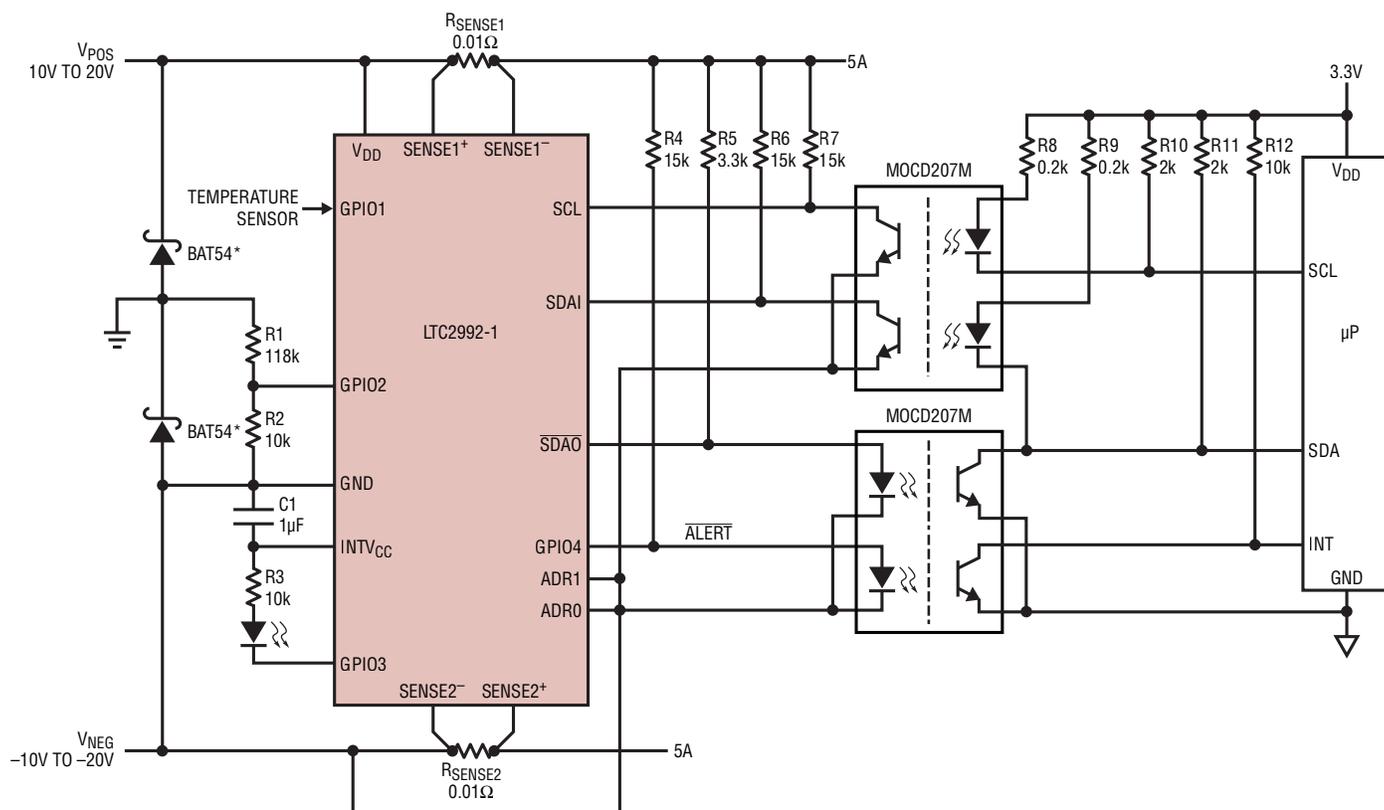
30V ~ 300V 双方向ハイサイド電力モニタ



2992 TA08

標準的応用例

両極性電源モニタ (1.5kHzのI²Cインタフェース)



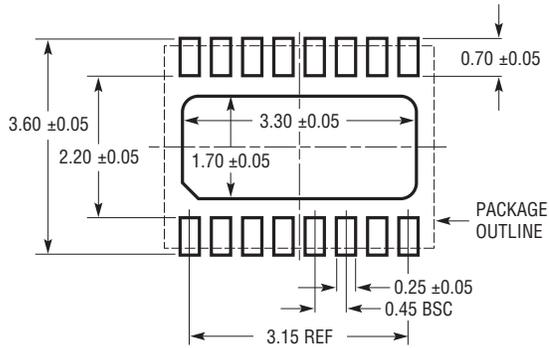
*DIODES ENSURE LTC2992-1'S OPERATION WHEN EITHER SUPPLY FAILS OPEN

2992 TA09

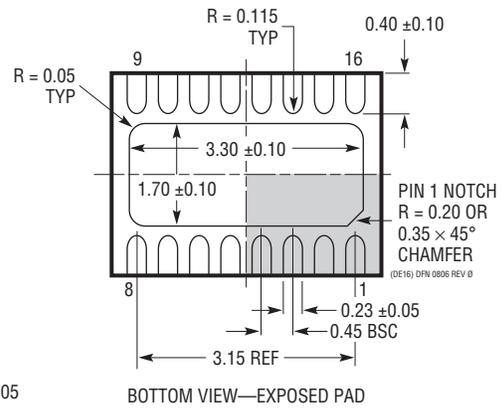
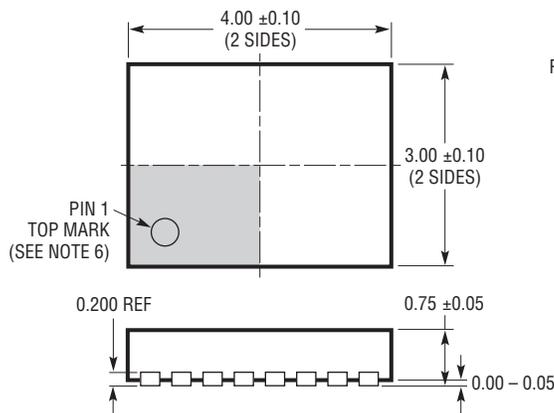
パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LTC2992#packaging> を参照してください。

DE Package 16-Lead Plastic DFN (4mm × 3mm) (Reference LTC DWG # 05-08-1732 Rev 0)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



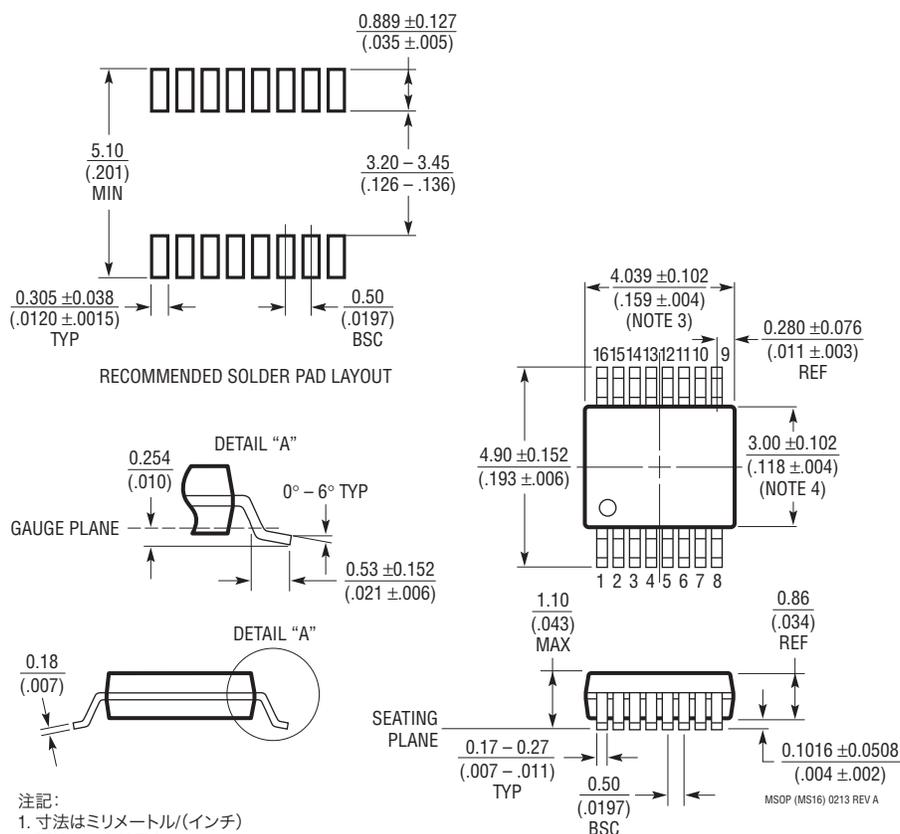
注記：

1. 図は JEDEC パッケージ外形 M0-229 のバージョンのバリエーション (WGED-3) として提案
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

パッケージ

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LTC2992#packaging> を参照してください。

MS Package
16-Lead Plastic MSOP
 (Reference LTC DWG # 05-08-1669 Rev A)

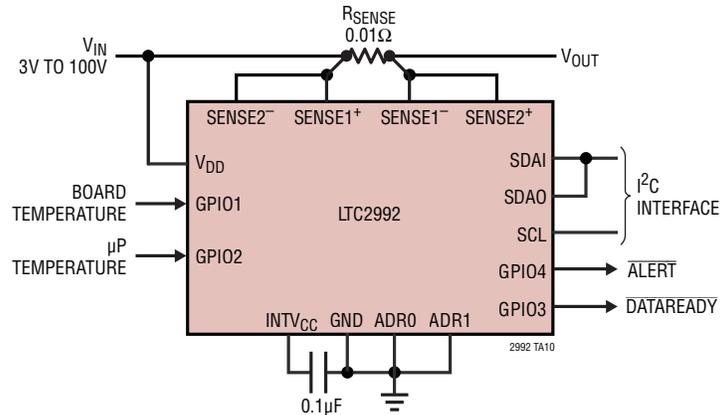


注記:

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm (0.004")であること

標準的応用例

広範囲の双方向電源モニタ



関連製品

製品番号	説明	注釈
LT[®]2940	電力および電流モニタ	4象限乗算、±5%の電力精度、4V～80V動作
LTC2941	I ² C バッテリ・ガスゲージ	2.7V～5.5V動作、1%の電荷精度
LTC2942	I ² C バッテリ・ガスゲージ	2.7V～5.5V動作、1%の電荷、電圧、および温度
LTC2943	高電圧バッテリ・ガスゲージ	3.6V～20V動作、1%の電荷、電圧、電流、および温度
LTC2945	範囲の広いI ² C電力モニタ	0V～80V動作、12ビットADC、±0.75% TUE
LTC2947	検出抵抗を内蔵した電力/エネルギー・モニタ	オフセットが9mAで±30Aの電流範囲
LTC2990	I ² Cインタフェース搭載のクワッド温度、電圧、電流モニタ	3V～5.5V動作、14ビットADC
LTC4150	クーロン・カウンタ/バッテリ・ガスゲージ	2.7V～8.5V動作、電圧から周波数へのコンバータ
LTC4151	高電圧I ² C電流および電圧モニタ	7V～80V動作、12ビット分解能、±1.25% TUE
LTC4215	I ² Cモニタ機能付き、シングル・チャンネル・ホットスワップ・コントローラ	8ビットADC、電流制限および突入電流を調整可能、2.9V～15V動作
LTC4222	I ² Cモニタ機能付き、デュアル・チャンネル・ホットスワップ・コントローラ	10ビットADC、電流制限および突入電流を調整可能、2.9V～29V動作
LTC4260	I ² Cモニタ機能付き、正の高電圧ホットスワップ・コントローラ	8ビットADC、電流制限および突入電流を調整可能、8.5V～80V動作
LTC4261	I ² Cモニタ機能付き、負の高電圧ホットスワップ・コントローラ	10ビットADC、フロート・トポロジー、突入電流を調整可能