

検出抵抗が内蔵された 30A 電力/エネルギー・モニタ

特長

- 電流、電圧、電力、電荷、エネルギーを測定
- オフセットが9mAと低い±30Aの電流範囲
- 300μΩの検出抵抗を内蔵
- 電源電圧とは無関係な0V～15Vの入力範囲
- 電圧と電流の瞬時の乗算
- 電圧精度:0.5%
- 電流および電荷の精度:1%
- 電力およびエネルギーの精度:1.2%
- しきい値を超えた場合はアラート
- 最大値および最小値を格納
- I_Qが10μA未満のシャットダウン・モード
- I²C/SPI 互換インタフェース
- 4mm×6mmの32ピンQFNパッケージで供給

アプリケーション

- サーバ
- 通信機器のインフラ
- 産業用機器
- 電気自動車
- 太陽光発電

概要

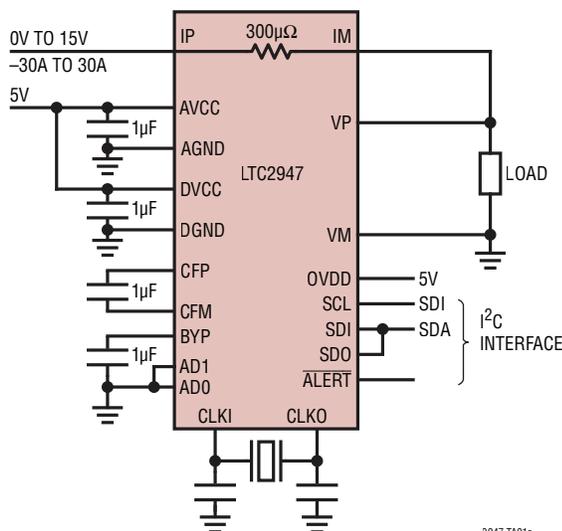
LTC[®]2947は、最大±30Aをサポートする検出抵抗を内蔵した高精度の電力およびエネルギー・モニタです。3つの内蔵No Latency ΔΣ[™] ADCが、電圧および電流の高精度の測定を保証し、電圧および電流の高帯域幅のアナログ乗算が、広範囲のアプリケーションでの高精度の電力測定を提供します。内部または外部クロック・オプションが、高精度の電荷およびエネルギーの測定を可能にします。

内部の300μΩの温度補償された検出抵抗が、効率損失および外付け部品を最小限に抑え、エネルギー測定アプリケーションを簡略化しながら、全温度範囲にわたる高精度の電流測定を可能にします。

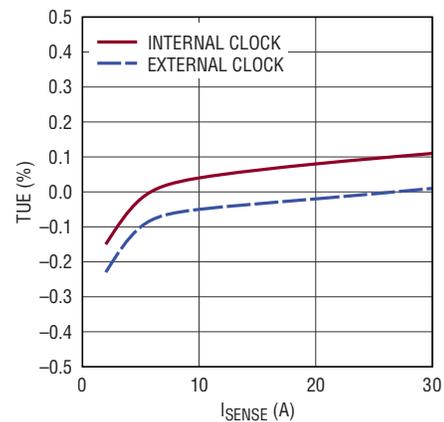
測定量は全て、選択可能なI²C/SPIインタフェースを介してアクセス可能な内部レジスタに格納されます。LTC2947は、ホストとのデジタル・トラフィックを低減するために、全ての測定量に関して、設定可能な高しきい値および低しきい値を備えています。

LT, LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリアテクノロジー社の登録商標です。No Latency ΔΣおよびQuikEvalはリアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。8907703、8841962を含む米国特許によって保護されています。

標準的応用例



エネルギー測定の全未調整誤差と電流、
VP - VM = 12V



目次

概要.....	1
絶対最大定格.....	3
発注情報.....	3
ピン配置.....	3
電気的特性.....	4
タイミング図.....	7
標準的性能特性.....	8
ピン機能.....	10
ブロック図.....	11
動作.....	12
概要.....	12
動作モード.....	12
電流、電圧、および温度の測定.....	14
電力測定.....	14
電荷、エネルギーの測定および累算された時間.....	14
アプリケーション情報.....	15
タイムベース:内部/外部クロック/水晶発振器.....	15
GPIOピンの構成.....	15
内部検出抵抗.....	16
電流および電圧の入力フィルタ.....	16
レイアウトに関する検討事項.....	17
デジタル・インタフェース.....	19
絶縁型のSPIインタフェースまたはI ² Cシリアル・インタフェースの選択.....	19
SPIモード.....	19
I ² Cモード.....	21
レジスタ・マップ.....	24
レジスタの内容.....	25
レジスタの命名規則.....	25
ページングの仕組み.....	25
ページ制御.....	25
動作制御.....	25
レジスタ・マップ PAGE0.....	26
レジスタ・マップ PAGE1.....	37
標準的応用例.....	39
パッケージの寸法.....	41
標準的応用例.....	42
関連製品.....	42

絶対最大定格

(Note 1, 2)

電源ピン

AVCCとAGNDの間の電圧	-0.3V ~ 20V
DVCCとDGNDの間の電圧	-0.3V ~ 20V
DGNDとAGNDの間の電圧	-0.1V ~ 0.1V

デジタル入力/出力ピン:

OVDVとDGNDの間の電圧	-0.3V ~ 5.5V
SCL、SDI、SDO、GPIO、 $\overline{\text{ALERT}}$ 、AD1、	
AD0とDGNDの間の電圧	-0.3V ~ V_{OVDV}
CLKIとDGNDの間の電圧	-0.3V ~ 5.5V

アナログピン

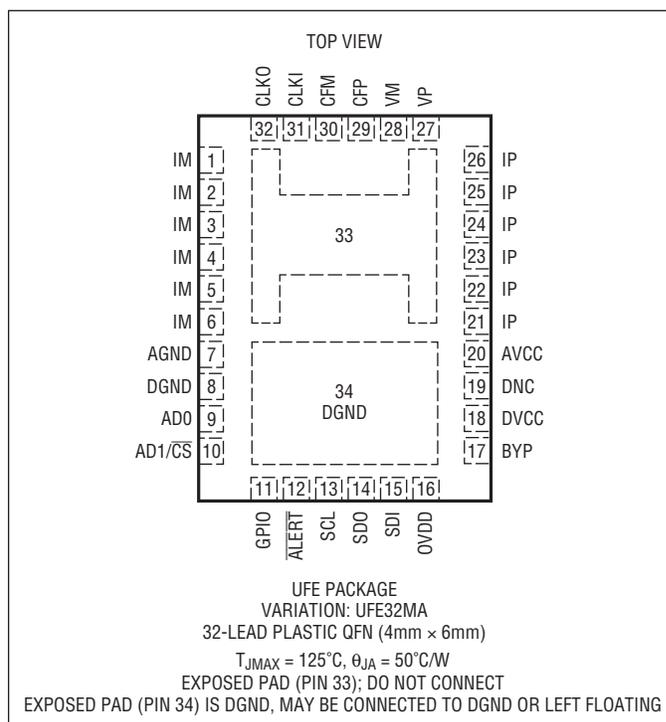
VP、VMとAGNDの間の電圧	-0.3V ~ 20V
VPとVMの間の電圧	-0.3V ~ 20V
IP、IMの合計電流(1msの間)	-50A ~ 50A
IP、IMの合計電流(Note 7)	-36A ~ 36A
IP、IMのピンごとの電流(1msの間)	-8.3A ~ 8.3A
IP、IMのピンごとの電流(Note 7)	-6A ~ 6A
CFP、CFM、BYP、CLKO	(Note 3)

動作周囲温度範囲

LTC2947I	-40°C ~ 85°C
----------	--------------

保存温度範囲	-65°C ~ 150°C
--------	---------------

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LTC2947#orderinfo>

チューブ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC2947IUFE#PBF	LTC2947IUFE#TRPBF	2947	32-Lead (4mmx6mm) Plastic QFN	-40°C to 85°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
 テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

LTC2947

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
電源							
V_{AVCC}, V_{DVCC}	Supply Voltage		●	4.5		15	V
V_{OVDD}	Supply Voltage of Digital Interface		●	1.8		5.5	V
V_{UVLO}	V_{AVCC}, V_{DVCC} Undervoltage Lockout Threshold	V_{AVCC}, V_{DVCC} Falling	●			4.5	V
I_{AVCC}	Supply Current Analog Section	Continuous Mode	●		3	3.5	mA
		Idle Mode	●		0.2	0.3	mA
		Shutdown Mode	●		0.3	0.5	μA
		Shutdown Mode	●		0.3	1	μA
I_{DVCC}	Supply Current Digital Section	Continuous Mode	●		6	8	mA
		Idle Mode	●		6	8	mA
		Shutdown Mode	●		7	9.5	μA
		Shutdown Mode	●		7	90	μA
	Delay of V_{AVCC}, V_{DVCC} to V_{OVDD} at Power-Up	$V_{OVDD}, V_{AVCC}, V_{DVCC} \geq 0.9 \cdot V_{OVDD\text{final}}$ (Note 8)	●	0			ns

電流検出 (IP、IM) ADC

	Resolution (No Missing Codes)	(Note 5)	●	15			Bit
I_{SENSE}	Input Current Through IP and IM	(Note 6)	●			± 30	A
R_{SENSE}	Internal Sense Resistor	(Note 7)	●	140	300	450	$\mu\Omega$
	Sense Resistor Voltage	Current through IP and IM = 30A			9		mV
	Common Mode Input Voltage Range		●	-0.1		15.5	V
LSB_I	Current Sense Quantization Step				3		mA
	Current Gain Error		●			± 0.75 ± 1	% of reading % of reading
I_{OS}	Current Offset		●			± 3 ± 5	LSB LSB
			●			± 0.3	%
INL_I	Current Integral Nonlinearity	(Note 6)	●			± 0.3	%
TUE_I	Total Unadjusted Error	$ I \geq 6\text{A}$ (Note 6)	●			± 1 ± 1.5	% of reading % of reading
			●	120			dB
	RMS Noise	(Note 5)			320		nV
	Sampling Rate				10.5		MHz

電圧検出 (VP、VM) ADC

	Resolution (No Missing Codes)	(Note 5)	●	14			bit
	Common Mode Voltage		●	0		15.5	V
V_D	Input Differential Voltage Range	$V_{VP} - V_{VM}$	●	-0.3		15.5	V
	V_D Quantization Step				2		mV
	Voltage Gain Error		●			± 0.4	% of reading
	Voltage Offset		●			± 2	LSB
INL_V	Voltage Integral Nonlinearity		●			± 2	LSB
TUE_V	Voltage Total Unadjusted Error	$V_D \geq 4.0\text{V}$	●			± 0.5	% of reading
			●	70			dB
	Sampling Rate				5.25		MHz

2947f

電气的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
電力測定							
	Resolution (No Missing Codes)	(Note 5)	●	18			bit
	Full-Scale Power				450		W
	Power Quantization Step				50		mW
	Power Gain Error		●			± 0.8 ± 1	% of reading % of reading
	Power Offset		●			± 4 ± 6	LSB LSB
INLP	Power Integral Nonlinearity	$ I \geq 6A, V_D \geq 12V$ (Note 6)	●			± 0.3 ± 0.5	% of reading % of reading
TUEP	Power Total Unadjusted Error	$ I \geq 6A, V_D \geq 12V$ (Note 6)	●			± 1.2 ± 1.5	% of reading % of reading
	Sampling Rate				5.25		MHz
タイミング							
TUE _{TB}	Time Base Total Unadjusted Error	Internal Clock	●			± 0.5 ± 1	% of reading % of reading
		Ideal External Clock or Ideal 4MHz Crystal (Note 5)	●			± 340	ppm
t _{UPDATE}	Update Time of Result Registers		●	95	100	105	ms
エネルギー測定							
TUE _E	Energy Total Unadjusted Error	$ I \geq 6A, V_D \geq 12V$, Ideal External Clock (Note 6)	●			± 1.2 ± 1.5	% of reading % of reading
		$ I \geq 6A, V_D \geq 12V$, Internal Clock (Note 6)	●			± 1.5 ± 2.5	% of reading % of reading
電荷測定							
TUE _C	Charge Total Unadjusted Error	$ I \geq 6A$, Ideal External Clock (Note 6)	●			± 1 ± 1.5	% of reading % of reading
		$ I \geq 6A$, Internal Clock (Note 6)	●			± 1.5 ± 2.5	% of reading % of reading
温度測定 ADC							
	Resolution (No Missing Codes)	(Note 5)	●	13			bit
	Temperature Quantization Step				0.204		$^\circ\text{C}$
	Temperature Error	(Note 5)			± 5		K
デジタル入力およびデジタル出力 SCL、SDI、GPIO、ALERT、SDO、CS、CLKI、ADO							
V _{I_{TH}}	Logic Input Threshold	SCL, SDI, GPIO, CS, ADO	●	$0.3 \cdot V_{OVDD}$		$0.7 \cdot V_{OVDD}$	V
I _{IN}	Input Current SCL, SDI, GPIO		●			± 1	μA
C _{IN}	Input Capacitance	(Note 5)	●			10	pF
V _{OL}	Low Level Output Voltage SDO, GPIO, ALERT	$V_{OVDD} \geq 3.3V, I_{PIN} = 3mA$	●			0.4	V
		$1.8V \leq V_{OVDD} < 3.3V, I_{PIN} = 1mA$	●			0.4	V
V _{OH}	High Level Output Voltage (SDO)	I _{SDAO} = -0.5mA	●			$V_{OVDD} - 0.5$	V
	CLKI Input Threshold		●	0.4	0.7	2	V
	External Clock Frequency on Pin CLKI		●	0.2		25	MHz

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
AD1, ADO						
	Resistance Allowed on AD1 and ADO When They Are Tied to OVDD or DGND to Set a Valid L or H Level	See Table 3			500	Ω
	Resistance to DGND to Set a Valid R Level		20	100	500	$k\Omega$
	External Capacitive Load Allowed on AD1 and ADO to Set a Valid R Level				100	pF

I²Cバスのタイミング

$f_{SCL(MAX)}$	Maximum SCL Clock Frequency		400	900		kHz
$t_{BUF(MIN)}$	Bus Free Time Between STOP/START				1.3	μs
$t_{SU,STA(MIN)}$	Minimum Repeated START Setup Time				600	ns
$t_{HD,STA(MIN)}$	Minimum Hold Time (Repeated) START Condition				600	ns
$t_{SU,STO(MIN)}$	Minimum Set-Up Time for STOP Condition				600	ns
$t_{SU,DAT(MIN)}$	Minimum Data Set-Up Time Input				100	ns
$t_{HD,DAT(MIN)}$	Minimum Data Hold Time Input				0	ns
$t_{HD,DATO}$	Data Hold Time Output		300		900	ns
t_{RST}	Stuck Bus Reset Time	SCL or SDI Held Low	25	50		ms
t_{OF}	Data Output Fall Time	(Notes 4, 5)	$20 + 0.1 \cdot C_B$			ns

SPIバスのタイミング

$t_{SPIDS(MIN)}$	Minimum SDI to SCL Data Setup				100	ns
$t_{SPIBUF(MIN)}$	Minimum SPI Bus Free Time Between Two \overline{CS} Active States				4	μs
$t_{SPIDH(MIN)}$	Minimum SDI to SCL Data Hold				100	ns
$t_{SPICH(MIN)}$	Minimum SCL high state duration				500	ns
$t_{SPICL(MIN)}$	Minimum SCL low state duration				500	ns
$t_{SPIA1S(MIN)}$	Minimum \overline{CS} to First SCL Setup Time				50	ns
$t_{SPIA1H(MIN)}$	Minimum \overline{CS} to Last SCL Hold Time				50	ns
t_{HDSDO}	SDO to SCL High to Low Output Hold Time		50		350	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。また、長年にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: 正電流はピンに流れ込み、負電流はピンから流れ出す。最小値と最大値は絶対値を意味する。

Note 3: これらのピンには電圧源も電流源も印加してはならない。これらのピンは、容量性負荷のみ接続する必要がある。CLK0ピンは、必要に応じて水晶発振器にも接続できる。そうしない場合、回復不可能な損傷が発生するおそれがある。

Note 4: $C_B = 1$ 本のバスラインの容量 (単位 pF)。 $10\text{pF} \leq C_B \leq 400\text{pF}$ 。

Note 5: 設計および特性評価によって保証されており、テストは行われたい。

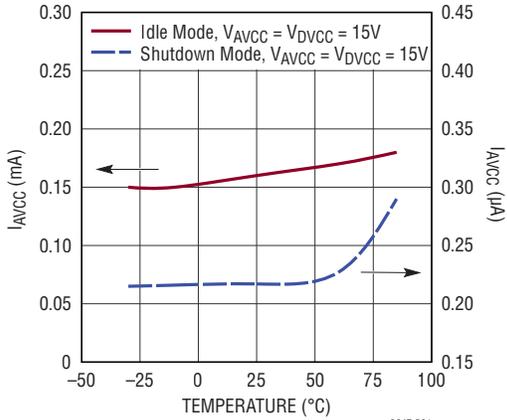
Note 6: 設計およびテストとの相関により保証されている。

Note 7: R_{SENSE} の値は、検出抵抗の実際の値に対して、内部で補償される。

Note 8: $V_{OVDDfinal}$ は、電源投入時のセトリングの終了での OVDD の電源電圧値である。

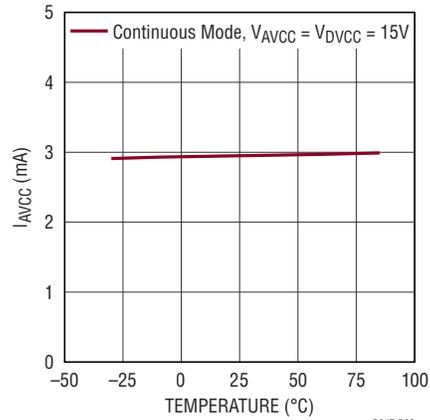
標準的性能特性 注記がない限り、TA = 25°C。

AVCCの電源電流と温度



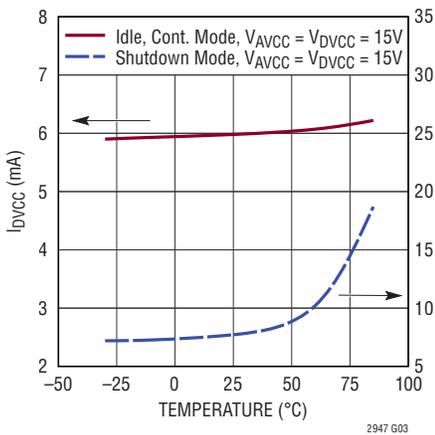
2947 G01

AVCCの電源電流連続モードと温度



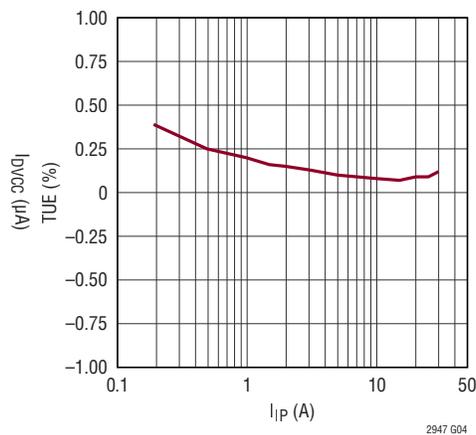
2947 G02

DVCCの電源電流と温度



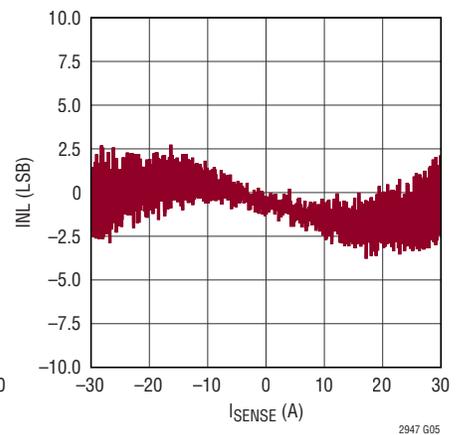
2947 G03

電流測定の全未調整誤差



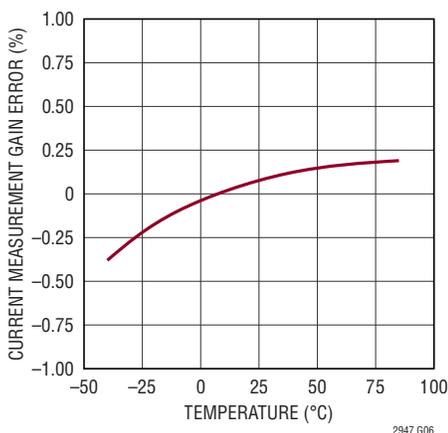
2947 G04

電流測定の積分非直線性



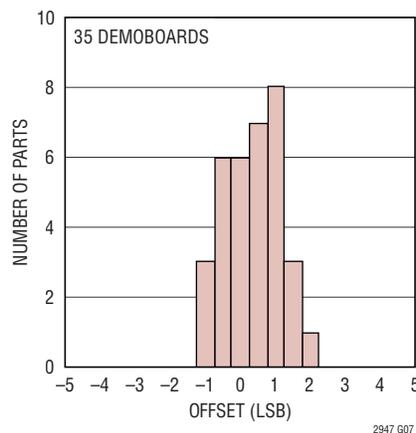
2947 G05

電流測定の利得誤差と温度



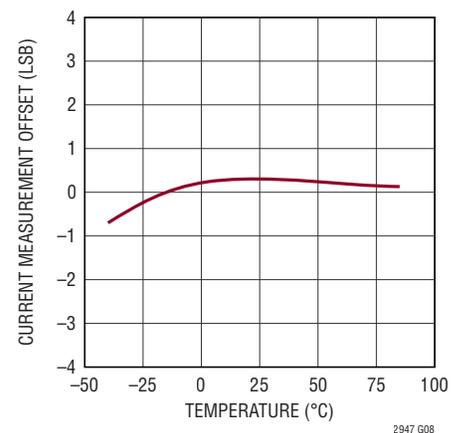
2947 G06

電流測定のオフセット分布



2947 G07

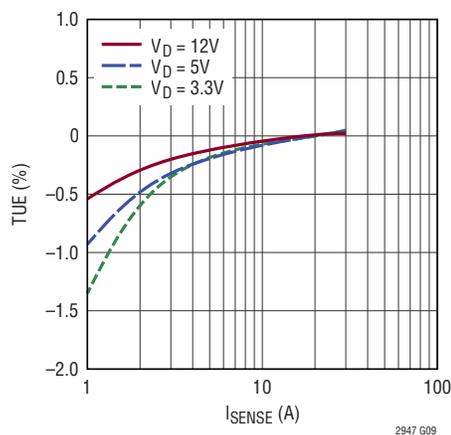
電流測定のオフセットと温度



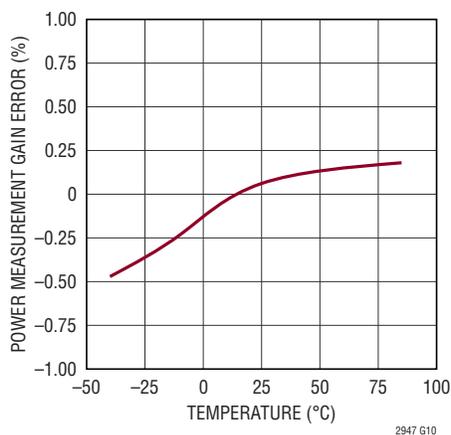
2947 G08

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

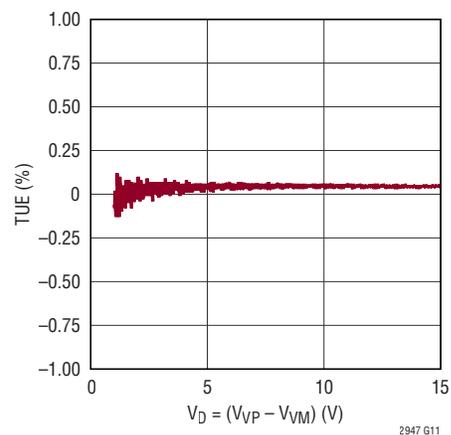
電力測定の全未調整誤差



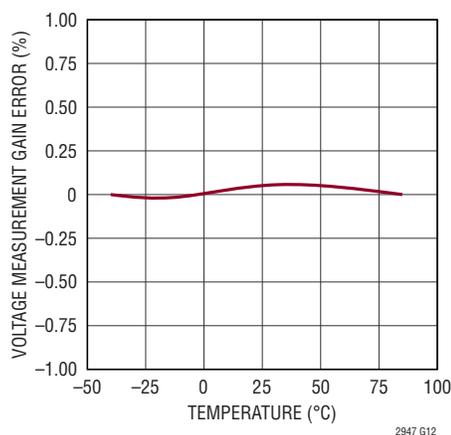
電力測定の利得誤差と温度



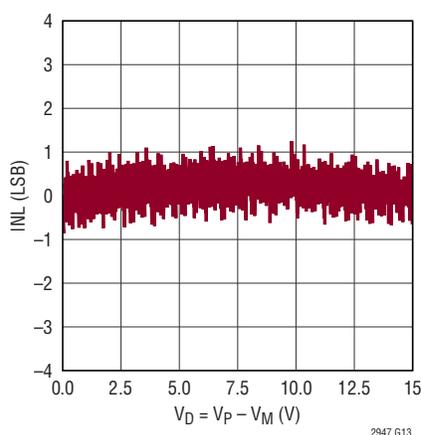
電圧測定 ADC の全未調整誤差



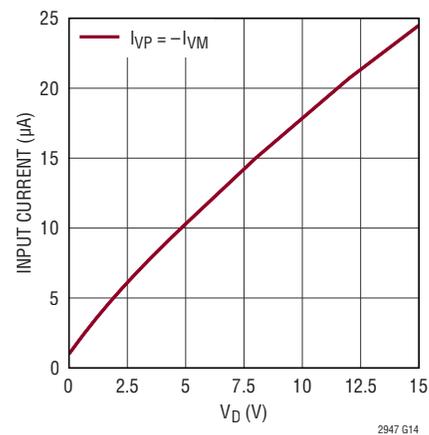
電圧測定の利得誤差と温度



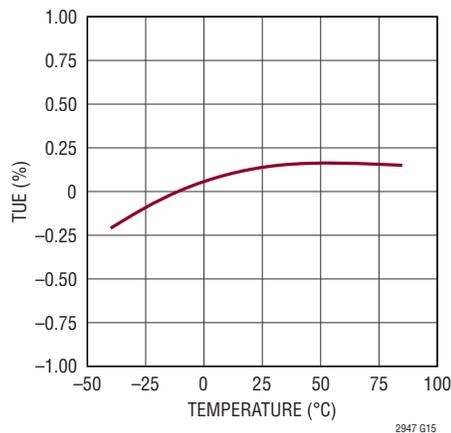
電圧測定の積分非直線性



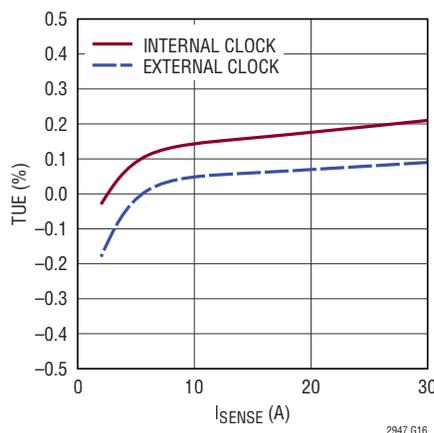
VP、VM の入力電流と VP、VM の検出電圧



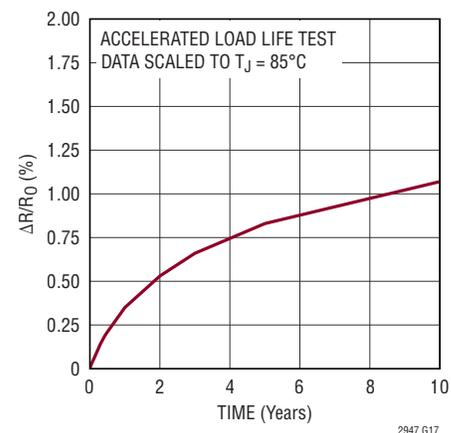
タイムベースの全未調整誤差と温度



電荷測定の全未調整誤差と電流



検出抵抗の安定性



ピン機能

IM (ピン1、2、3、4、5、6) : 負の電流入力。内部の電流検出抵抗に接続されています。6つのピンを全て相互接続する必要があります。

AGND (ピン7) : アナログ・グラウンド。「アプリケーション情報」セクションの「[レイアウトに関する検討事項](#)」を参照してください。

DGND (ピン8) : デジタル・グラウンド。「アプリケーション情報」セクションの「[レイアウトに関する検討事項](#)」を参照してください。

AD0 (ピン9) : アドレス入力0。SPIモードを選択するには、AD0をOVDDに接続します。I²Cモードの場合、AD0を直接(L)または100kΩの抵抗(R)を介してグラウンドに接続し、6つのI²Cアドレスのうちの1つを選択します。詳細は、「アプリケーション情報」のセクションの表3を参照してください。

AD1/ $\overline{\text{CS}}$ (ピン10) : アドレス入力1/チップ選択。SPIモードでは、これはチップ選択入力であり、アクティブ“L”です。I²Cモードでは、OVDD (H)またはDGND (L)に接続するか、100kΩの抵抗を介してグラウンド(R)に接続し、6つのI²Cアドレスのうちの1つを選択します。詳細は、「アプリケーション情報」のセクションの表3を参照してください。

GPIO (ピン11) : 汎用I/O(オープン・ドレイン)。プルアップ抵抗を介してOVDDに接続します。使用しない場合はグラウンドに接続します。

$\overline{\text{ALERT}}$ (ピン12) : アラート出力。 $\overline{\text{ALERT}}$ は、マスクされないしきい値レジスタの値を超えた場合、またはマスクされないエラー状態が検出された場合にグラウンドに引き下げられる、オープン・ドレイン・ロジック出力として動作します。インタフェースがI²Cモードで動作している場合、 $\overline{\text{ALERT}}$ ピンはSMBus ARA (アラート応答)プロトコルに従います。詳細については「[I²Cモード](#)」のセクションを参照してください。使用しない場合は $\overline{\text{ALERT}}$ をグラウンドに接続します。

SCL (ピン13) : シリアル・クロック。I²CモードとSPIモードの両方でのシリアル・クロック入力。

SDO (ピン14) : シリアル・データ出力。I²CモードとSPIモードの両方でのデータ出力。I²Cモードでは、このピンをSDIに接続して標準の双方向SDAピンとして機能させるか、または分離したままにして光絶縁を容易にします。

SDI (ピン15) : シリアル・データ入力。I²CモードとSPIモードの両方でのデータ入力。I²Cモードでは、このピンをSDOに接続して標準の双方向SDAピンとして機能させるか、または分離したままにして光絶縁を容易にします。

OVDD (ピン16) : デジタル・インタフェースの電源。1μFのバイパス・コンデンサをOVDDとDGNDの間に接続します。

BYP (ピン17) : 内部回路に電力を供給するための内部2.5V電圧源。負荷を与えないでください。1μFのバイパス・コンデンサをDGNDに接続します。

DVCC (ピン18) : デジタル電源。1μFのバイパス・コンデンサをDVCCとDGNDの間に接続します。AVCCとDVCCを相互に接続する必要があります。

DNC (ピン19) : 接続しないでください。

AVCC (ピン20) : アナログ電源。1μFのバイパス・コンデンサをAVCCとAGNDの間に接続します。AVCCとDVCCを相互に接続する必要があります。

IP (ピン21、22、23、24、25、26) : 正の電流入力。内部の電流検出抵抗に接続されています。6つのピンを全て相互接続する必要があります。

VP (ピン27) : 電圧検出の正側入力。測定対象の電圧の正端子に接続します。22Ωの直列抵抗および2.2μFのバイパス・コンデンサをVMに接続することを推奨します。

VM (ピン28) : 電圧検出の負側入力。測定対象の電圧の負端子に接続します。22Ωの直列抵抗および2.2μFのバイパス・コンデンサをVPに接続することを推奨します。

CFP (ピン29) : 正フィルタ・ピン。1μFのバイパス・コンデンサをCFPとCFMの間に接続し、0.1μFのコモン・モード・コンデンサをCFPとAGNDの間に接続します。

CFM (ピン30) : 負フィルタ・ピン。1μFのバイパス・コンデンサをCFPとCFMの間に接続し、0.1μFのコモン・モード・コンデンサをCFMとAGNDの間に接続します。

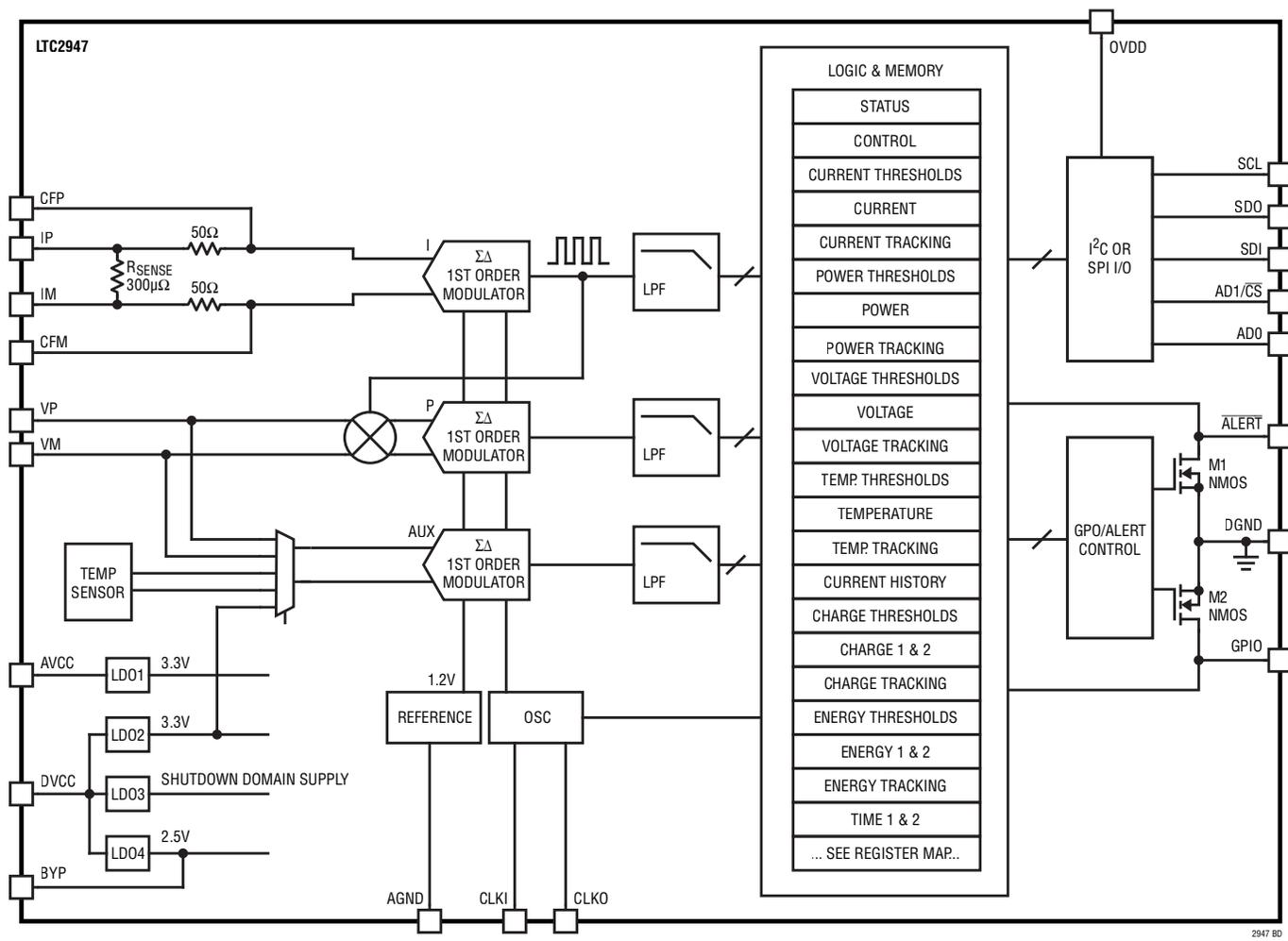
CLKI (ピン31) : クロック入力。内部クロックを使用する場合は、グラウンドに接続します。精度を向上するために、CLKIとCLKOの間に水晶発振器を接続して、整合するコンデンサをグラウンドに接続するか、または外部クロックを使用してCLKIを駆動します。詳細については「[タイムベース制御](#)」のセクションを参照してください。

CLKO (ピン32) : クロック出力。使用する場合は水晶発振器をCLKOとCLKIの間に接続し、使用しない場合はフロート状態のままにします。

露出パッド1 (ピン33) : 内部の電流検出抵抗。金属またはその他の導電素材のいずれにも接続しないでください。詳細については「[レイアウトに関する検討事項](#)」のセクションを参照してください。

DGND (ピン34) : 露出パッド。DGNDに接続するか、フロート状態のままにしてください。

ブロック図



2947 BD

動作

概要

LTC2947は、最大±30Aの電流および最大15Vの電圧用の検出抵抗が内蔵された高精度の電力およびエネルギー計測器です。7つのパラメータ(電流、電圧、電力、電荷(クーロン)、エネルギー、および実行時間の合計、ならびにデバイス自体の温度)を測定します。

電流、電圧、および電力を同時に測定するために、3つのNo Latency $\Delta\Sigma$ アナログ/デジタル・コンバータが内蔵されています。ダイ温度も測定し、外部クロックまたは内蔵発振器を使用して、累算された電荷量、エネルギー量、および時間を導出します。これらの値は、I²CまたはSPIのいずれかとして構成可能なシリアル・インタフェースを介して読み出すことができる内部レジスタに格納されます。

LTC2947は、測定量ごとに、最小測定値および最大測定値を記録します。パラメータごとにしきい値を設定することができます。LTC2947は、しきい値を超えたときに、アラート・レジスタ内の対応するビットを設定し、必要に応じて、ALERTピンの電圧を“L”に引き下げることによって、ホストに警告します。

4種類の目的で使用できるGPIOピンが含まれています。このピンは、汎用ロジック入力または出力として、LTC2947の内部シリコン温度測定に基づいてファンを自動的に制御するための出力として、あるいは電荷、エネルギー、および時間の累算をイネーブル/ディスエーブルするための入力として、構成できます。

動作モード

電源の投入

全ての電源電圧がUVLOしきい値を超えて上昇すると、LTC2947が起動し、全てのレジスタをデフォルト状態に設定してIDLEモードに移行します。このモードでは、LTC2947はさらに命令がホストから送信されるのを待機します。LTC2947が起動してIDLEモードに移行するには、約100msが必要です。

IDLE

IDLEモードでは、全ての回路がアクティブになりますが、測定は行われていません。動作制御レジスタを介して、IDLEモードから、シングル・ショット・モード、連続モード、またはシャットダウン・モードに移行するようにLTC2947に対して指示できます。

シングル・ショット(SSHOT)

動作制御レジスタ内のSSHOTビットが設定された場合、LTC2947は4つの測定結果(電流、電圧、電力、および温度)を受け取り、対応するレジスタ、および最小/最大レジスタとしきい値レジスタを更新します。時間測定は実行されず、電荷レジスタとエネルギー・レジスタは更新されません。その後、LTC2947は動作制御レジスタ内のSSHOTビットをクリアし、状態レジスタ内のUPDATEビットを設定してIDLEモードに戻ります。シングル・ショットの1測定サイクルには100msかかります。ホストは、状態レジスタ内のUPDATEビットをポーリングして、測定サイクルの完了を検出できます。

連続測定モード(CONT)

動作制御レジスタ内のCONTビットが設定された場合、LTC2947は電流、電圧、電力、および温度を繰り返し測定し、エネルギー、電荷、時間を再計算して、最小/最大トラッキング・レジスタとしきい値レジスタを更新します。各測定サイクルには、約100msかかります。このモードでは電流ADCと電力ADCが連続的に動作して、電荷またはエネルギーを逃さないようにします。LTC2947は、動作制御レジスタのCONTビットがユーザーによってリセットされるまで、連続モードのままになります。連続モードにある間にSSHOTビットが設定された場合、LTC2947は現在の測定サイクルを終了し、その後、シングル・ショットモードに移行して、動作制御レジスタ内のCONTビットをクリアします。

シャットダウン(SHDN)

動作制御レジスタ内のSHDNビットが設定された場合、LTC2947はシャットダウン・モードに移行し、電源電流が約10 μ Aに減少します。デバイスは、シングル・ショット・モードまたは連続モードで測定サイクルの途中である場合、サイクルを完了してからシャットダウン・モードに移行し、SSHOTビットまたはCONTビットをクリアします。シャットダウン・モードでは、電圧、電流、および温度の結果をクリアしますが、累算された電荷量とエネルギー量の値および全てのしきい値とトラッキング値を維持します。

LTC2947は、シャットダウン・モードにある間、シリアル・インタフェースをモニタし続けます。SPIモードでは、LTC2947は、CSが“L”になると、シャットダウン・モードからIDLEモードに遷移します。I²Cモードでは、LTC2947は正しいスレーブ・アドレスに対してアクノリッジを返した後に、IDLEモードに遷

動作

移します。LTC2947がシャットダウン状態から復帰するには、約100msが必要です。この時間の間、LTC2947はレジスタ書き込みを無視し、0x01でのレジスタ読み出しに応答します。LTC2947は、復帰するとIDLEモードに移行して、さらに命令を待機します。ホストは動作制御レジスタをポーリングして0x00の応答を監視し、LTC2947が復帰しており、IDLEモードにあることを決定できます。

シャットダウン・モードでは、内部のアナログ電源とデジタル電源がオフになります。これによって、LTC2947がシャットダウン状態から再開したときに、UVLOAビットとUVLODビットが

設定されます。UVLOSTBYビットとPORAビットは、AVCC/DVCCでの電源電圧が V_{UVLO} 未満に低下してパワーオン・リセットが発生した場合にのみ設定されます。

状態図(図1)に、LTC2947のさまざまな動作モードをまとめています。ユーザーによって開始される遷移および制御ビット設定は黒でマークされ、デバイスによって引き起こされる遷移および制御ビット設定は青でマークされています。

測定サイクルが進行中である場合、動作モード間の切り替えには最大100msを要する可能性があります。

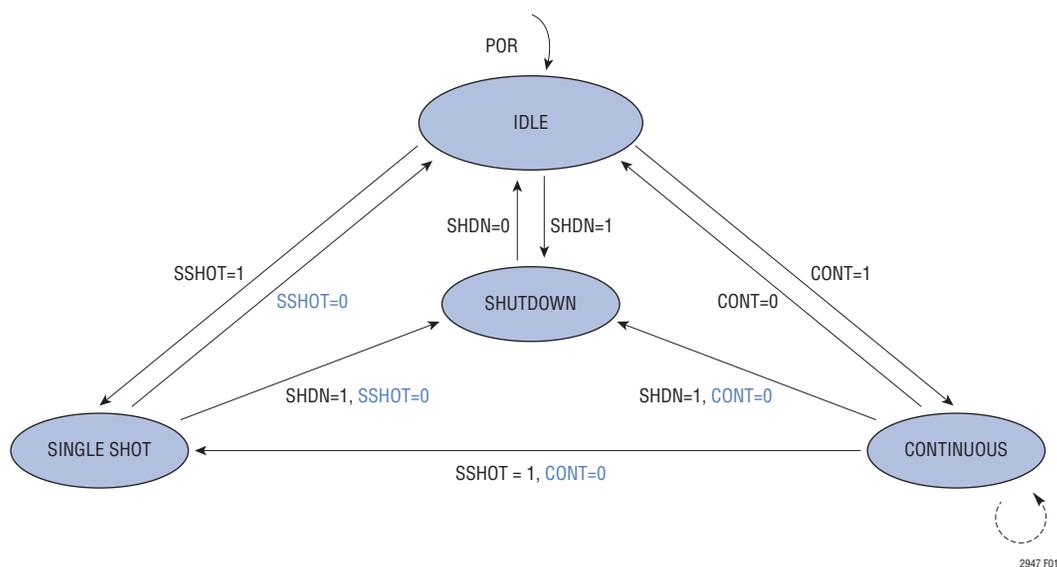


図1. 動作モード

動作

電流、電圧、および温度の測定

LTC2947は、用途に合わせて特に調整されたA/Dコンバータを使用して各入力を測定します。内部検出抵抗を通る電流は、 $\pm 30\text{A}$ の測定範囲と 3mA の分解能を持つ $\Delta\Sigma$ A/Dコンバータを使用して測定されます。同相電圧は、AVCCでの電源電圧に関わらず、GNDより 100mV 低い電圧から 15.5V まで変動することができます。このA/Dコンバータは、1次アーキテクチャと連続オフセット較正を使用して、全ての入力サンプルが等しく重み付けされて平均化され、失われることのないようにします。現在のA/Dコンバータが「盲目」になることはありません。 10MHz のサンプリング・レートにより、最大 2.5MHz の高調波を含む全ての電流波形で、平均化の精度を維持します。新しい平均値は、 100ms ごとに通知されます。

2番目のA/Dコンバータは、電流測定が行われている間、温度およびVPピンとVMピンの間の差動電圧の両方を連続的に測定します。温度測定は、ホストに通知にされると同時に、内部電流検出抵抗の温度ドリフトを補償するためにLTC2947によって内部で使用されます。そのため、極めて安定した電流測定結果が得られます。電圧測定の分解能は 2mV であり、温度の分解能は 0.204°C です。差動電圧測定範囲(VP-VM)は、電源電圧とは無関係に、 $-0.3\text{V} \sim 15.5\text{V}$ になります。

温度測定は、ダイ上のセンサを使用して行われることに注意してください。この温度は、内部検出抵抗を流れる電流が大きい場合、周囲温度から大きく変化する可能性があります。AVCC/DVCCでの高い電源電圧によって、内部消費電力が増加し、内部温度も上昇します。

電力測定

LTC2947は、3番目のA/Dコンバータを使用して電力を測定します。このA/Dコンバータは、 5MHz の最大サンプリング周波数で電圧(VP-VM)と電流を乗算し、その後、アナログ/デジタル変換のために平均化します。これにより、 100ms の変換時間の間に同位相で電流と電圧が変化した場合でも、精度を維持します。この電流と電圧の変化は、バッテリーなどの大きいインピーダンスを持つ電源から電力が供給された場合に発生する可能性があります。図2に、負荷によって 9A の電流パルスが流れたときに、内部直列抵抗のために 11V に低下する 12V 電源の例を示します。この例では、平均電流と平均電圧の乗算によって、計算された電力において 6% の誤差が発生

生じます。これは、電流が流れた瞬間に、電圧が平均電圧よりも大幅に低下するためです。LTC2947で使用されている方式は、この誤差を防ぎ、最大 50kHz の信号で規定された精度を維持します。

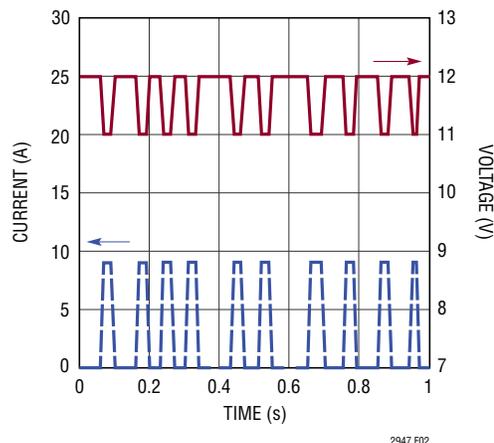


図2. 過渡信号の電力測定

電荷、エネルギーの測定および累算された時間

LTC2947は、電流と電力の測定結果を時間にわたって積分し、負荷に流れる電荷とエネルギーまたは負荷から流れる電荷とエネルギーを計算します。この積分に使用される累算された合計時間も記録されます。積分のタイムベースは、内部クロック、CLKIに接続された外部クロック、またはCLKIとCLKOに接続された外部水晶発振器によって提供できます。外部クロックが使用された場合、LTC2947は時間、電荷、およびエネルギーを、外部クロック周期に対する数学的関係として提供します。

電荷量、エネルギー量、および時間量ごとに、LTC2947はレジスタの2つのセットを備えています。各レジスタ・セットは、測定される電流の符号に基づくか、またはGPIOピンのレベルによって、または制御レジスタ設定によって累算するように、別々に構成できます。これによって、累算レジスタの1番目のセットを常に積分するように構成し、(例えば、バッテリーの充電効率を考慮するために)2番目のセットを電流が正である場合にのみ積分するように構成することができます。最小電流しきい値を設定することもでき、このしきい値を下回ると積分が停止されます。

アプリケーション情報

タイムベース:内部/外部クロック/水晶発振器

電流と電力を積分することによって電荷とエネルギーを正確に測定するには、高精度のタイミングが必要になります。LTC2947は、積分期間を決定するためのタイムベースとして、調整された内部発振器または外部クロックのいずれかを使用します。200kHz～25MHzの周波数範囲内の外部方形波クロックまたは4MHzの水晶発振器を外部クロック入力として使用できます。外部方形波を使用する場合、その信号をCLKIピンに接続し、CLKOピンをフロート状態のままにする必要があります。図3に、水晶発振器を使用して基準クロックを生成する場合に推奨される回路を示します。

内部クロックを使用する場合は、CLKIをDGNDに接続し、CLKOをフロート状態のままにします。

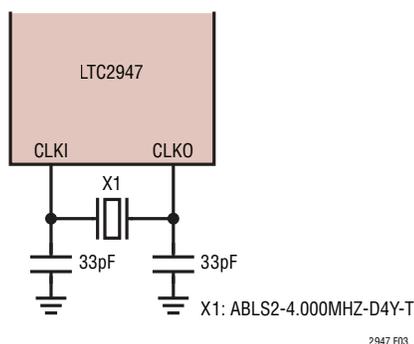


図3. 水晶発振器を使用する基準クロック

タイムベース制御

LTC2947は、デフォルトで内部発振器を使用します。外部クロックまたは水晶発振器を使用する場合は、タイムベース制御レジスタ内のPREパラメータとDIVパラメータを適切に設定する必要があります。その場合、LTC2947は内部クロックを外部周波数と比較し、時間、電荷、およびエネルギーを外部クロック周期の倍数として表します。許容される外部周波数の広い範囲に対応するために、タイムベース制御レジスタ(0xE9)を介して内部プリスケアラを構成する必要があります。

このプリスケアラは2つの段で構成され、第1段が外部周波数 f_{REF} を係数 2^{PRE} で分周し、第2段が係数DIVで分周します。PREは、タイムベース制御レジスタ(0xE9)のビット[2:0]を使用して0～5の間で設定します。PREは、表1に示すように、外部周波数を 2^{PRE} で分周した場合に1MHz未満の周波数が得られる最も小さい値に設定する必要があります。

表1. 外部クロックを使用する場合のPREパラメータ

f_{REF}	PRE	2^{PRE}	PRE[2:0]
$0.1\text{MHz} \leq f_{REF} \leq 1\text{MHz}$	0	1	000
$1\text{MHz} < f_{REF} \leq 2\text{MHz}$	1	2	001
$2\text{MHz} < f_{REF} \leq 4\text{MHz}$	2	4	010
$4\text{MHz} < f_{REF} \leq 8\text{MHz}$	3	8	011
$8\text{MHz} < f_{REF} \leq 16\text{MHz}$	4	16	100
$16\text{MHz} < f_{REF} \leq 25\text{MHz}$	5	32	101
Internal	7	-	111

次に、プリスケアラの第2段が、得られた周波数を係数DIVで分周します。DIVは、タイムベース制御レジスタのビット[7:3]によって0～31の間で設定します。DIVは、プリスケアラの第1段の出力($f_{REF_1} = f_{REF}/2^{PRE}$)と32768Hzとの間の比率の次に小さい整数値、つまり次の値に設定する必要があります。

$$DIV = \text{floor} \left(\frac{f_{REF}}{2^{PRE} \cdot 32768\text{Hz}} \right)$$

4MHzの水晶発振器を使用する場合、値はPRE=2、DIV=30となります。

LTC2947用のQuikEval™ソフトウェアは、これらのパラメータを計算するための使いやすい機能を備えています。

表2に、一般的な周波数の例をいくつか示します。

表2. 一般的な周波数のタイムベース設定

f_{REF} (MHz)	PRE	2^{PRE}	f_{REF_1} (MHz)	DIV	タイムベース制御 [7:0]
1MHz	0	1	1	30	1111 0000
1.5MHz	1	2	0.75	22	1011 0001
4MHz	2	4	1	30	1111 0010
10MHz	4	16	0.625	19	1001 1100
20MHz	5	32	0.625	19	1001 1101
25MHz	5	32	0.781	23	1011 1101
Internal	7	-	-	X	XXXX X111

GPIOピンの構成

LTC2947は、GPIO状態および制御レジスタ内のGPOENビット(0x67)[0]を用いて汎用入力または汎用オープンドレイン出力になるように構成できる1つのGPIOピンを備えています。

アプリケーション情報

0x67[0]=0と設定してGPIOピンを入力として構成した場合、GPIOピンの状態がGPIO状態および制御レジスタのGPIOビット(0x67) [4]によって通知されます。汎用入力ピンの状態を使用して、アキュムレータ制御GPIOレジスタ(0xE3)によって電荷、エネルギー、および時間の累算を制御できます。この累算機能は、累算レジスタの2つのセットごとに別々にイネーブルできます。ビット(0xE3) [1:0]を[01]に設定すると、GPIOが1の場合に電荷1、エネルギー1、および時間1の累算をイネーブルし、ビット(0xE3) [1:0]を[10]に設定すると、GPIOが0の場合に電荷1、エネルギー1、および時間1の累算をイネーブルします。ビット(0xE3) [1:0]を[00]に設定すると、GPIOレベルによる累算レジスタの1番目のセットの累算制御をディスエーブルします。同様に、累算制御GPIOレジスタのビット(0xE3) [3:2]によって、電荷2、エネルギー2、および時間2の累算を制御できます。

(0x67) [0]=[1]を設定することによってGPIOピンをオープンドレイン出力として構成した場合、GPIO状態および制御レジスタ内のGPIOビット(0x67) [5]に0を書き込んでGPIOピンを“L”に引き下げるか、またはGPIOビットに1を書き込んでGPIOピンを“H”に解放することができます。オープンドレイン出力としてのGPIOピンは、FANENビット(0x67) [6]を1に設定することで、測定された温度の関数としてファンを制御するように構成することもできます。その場合、GPIOピンは、温度測定結果が(page1.0x9C)および(page1.0x9D)に書き込まれたしきい値TFANHを超えたときに直ちにアクティブになり、温度が(page1.0x9E)および(page1.0x9F)に書き込まれたしきい値TFANLを下回った場合に非アクティブになります。(0x67) [7]のFANPOLビットを0または1に設定することで、GPIOピンの極性をそれぞれ構成できます。GPIO出力レベルは、シャットダウン状態に維持されます。GPIO状態の内部サンプリング・レートが100msであるため、入力または出力としてのこの状態の変化に対する反応は、この時間範囲内に収まる可能性があります。

内部検出抵抗

LTC2947は、独自技術を使用して内部検出抵抗の温度係数を補償します。絶対値および温度係数補償の工場出荷時のトリムは、超低オフセットA/Dコンバータとともに、電流測定が含まれている場合(すなわち、電流、電力、電荷、エネルギー)のLTC2947の優れた精度に貢献します。

全ての検出抵抗と同様に、LTC2947に内蔵された検出抵抗は、長期間の使用時に抵抗値がわずかにシフトします。ワーストケースの条件下で予想される抵抗のドリフト性能については、「標準的性能特性」セクションを参照してください。このドリフトは、低い温度または低電流(あるいはその両方)では、極めて小さくなります。

電流および電圧の入力フィルタ

電流、電力、および電圧に関するA/Dコンバータの電気的性能を最大限に発揮させるには、図4に示すように、入力フィルタ回路をCFPピン、CFMピン、VPピン、およびVMピンに適用します。これらの部品は、ノイズを削減するための最適な入力フィルタを提供します。電流入力および電圧入力での等しい時定数は、各経路での異なる遅延に起因する、過渡信号の電力測定における誤差を最小限に抑えます。

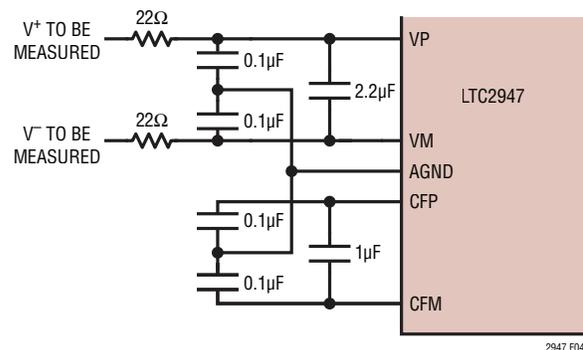


図4. 入力フィルタリング

アプリケーション情報

レイアウトに関する検討事項

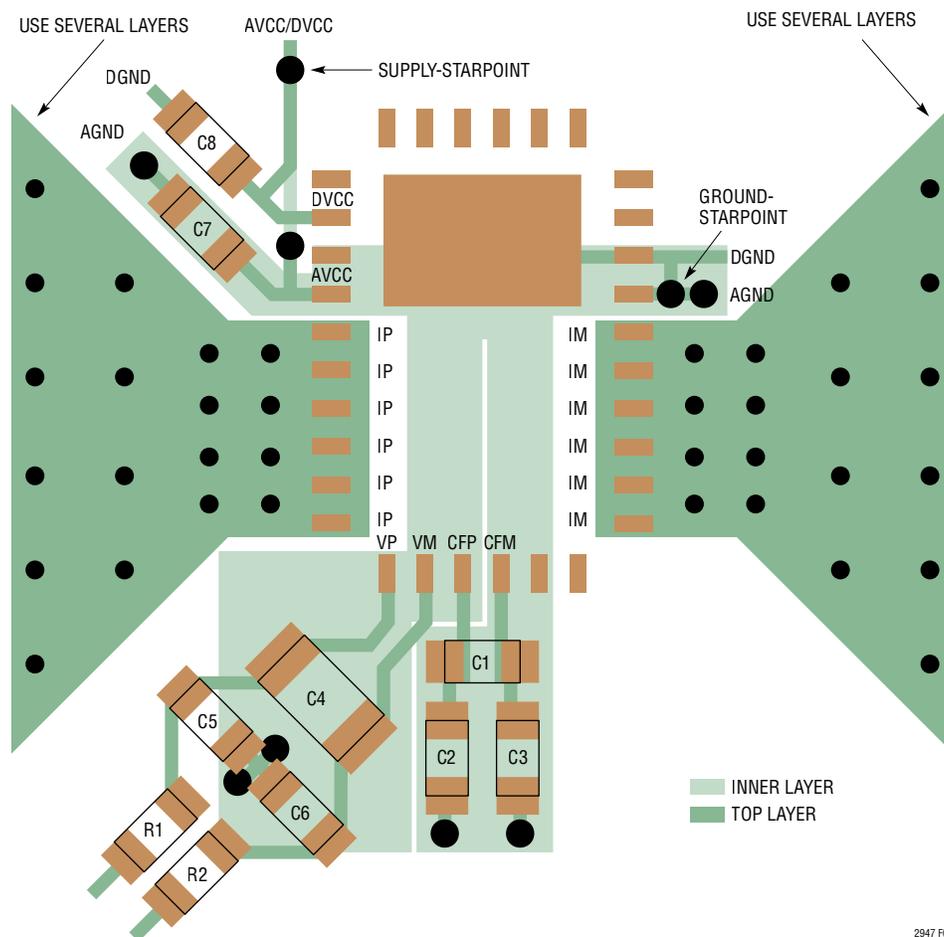
IPピンおよびIMピンへのPCBトレースの電気的抵抗を減らすことによって、LTC2947に近い領域での発熱と、LTC2947自体の温度上昇を最小限に抑えます。PCBトレースの電気的抵抗を減らす方法には、図5に示すように、それらのトレースの幅とPCB層数を増やしたり、十分な数のビアを含めたりすることなどがあります。

IPピンおよびIMピンに接続する場合、70 μm 以上の厚さのPCBトレースを使用することを推奨します。電流の読み出し値は、70 μm 未満のIPおよびIMのPCBトレースの厚さにやや依存します。さらに薄いトレースを使用する場合、精度を向上するために電流のLSBに掛ける補正係数を図6に示します。電

流の読み取り値は、電力、電荷、およびエネルギーの読み取り値にも関係するため、これらの数量でも補正係数を考慮する必要があります。

IPとIMの間の露出パッドを、電気的に導通するどのPCBパッドやトラックにも、接触させたり半田付けしたりしてはなりません。

入力フィルタ・コモン・モード・コンデンサ、CFPピン、およびCFMピンを、AGNDピンに直接スター接続する必要があります。この接続では、関係のないどのグラウンド電流も測定誤差を引き起こします。これは、AGNDピンを含むCFP、CFMでのコンデンサのグラウンド・トラックを別の小さいプレーンに結合し、このプレーンを一箇所でPCBのグラウンドに接続することによって実現できます。図5に、このスター接続の概念、つまり、A/D



2947 F05

図5. 電流トラック、電圧入力、およびグラウンドの推奨レイアウト

アプリケーション情報

コンバータの入力に対する干渉を最小限に抑える例を示します。同じ方法で、小さい別のプレーンに、DGNDピンを含むDVCC、OVCCに接続されたコンデンサのグラウンド接続を集め、そのプレーンを、PCBのグラウンドに接続されたAGNDプレーンと同じグラウンドスターポイントに接続することができます。

AVCCピンおよびDVCCピンの電源もスター配線する必要があります。デカップリング・コンデンサを、電源スターポイントよりもこれらのピンに近い位置に配置する必要があります。

水晶発振器のクロック振幅は、CLKOUTピンの浮遊容量や、CLKINピンとCLKOUTピン間のカップリングなどの寄生素子に敏感です。LTC2947から水晶発振器ネットワークへのCLKINおよびCLKOUTトレースは実用上できる限り短くし、負荷コンデンサを水晶の隣に配置することを推奨します。浮遊容量を最小限に抑えるため、水晶発振器ネットワークの近くに大きなグラウンド・プレーンおよびデジタル信号を配置しないでください。

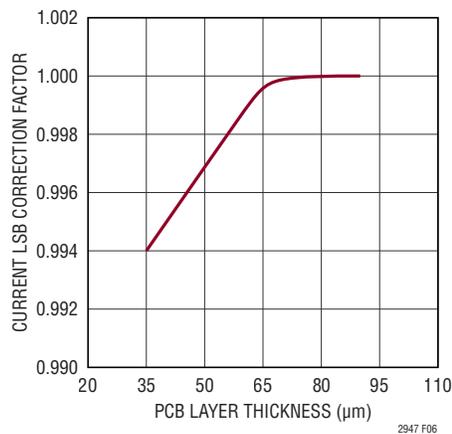


図6. 電流のLSB補正係数とPCBの厚さ

デジタル・インタフェース

絶縁型のSPIインタフェースまたはI²Cシリアル・インタフェースの選択

LTC2947のシリアル・インタフェースは、SPIモードまたはI²Cモードのいずれかで動作できます。SPIモードを選択するには、AD0をOVDDに接続します。I²Cモードを選択するには、表3に従ってAD0を接続します。LTC2947は、DVCCがパワーアップしたときにAD0ピンを読み出すことによって、SPIモードまたはI²Cモードを選択します。適切なモード検出を保証するために、OVDDをパワーアップしてからDVCCをパワーアップする必要があります。

SPIモード

物理層

SPIモードでは、LTC2947はSPIスレーブとして機能し、AD1ピンが \overline{CS} （チップ選択、アクティブ“L”）として機能します。ロジック入力しきい値および出力振幅は、SPIマスタ・デバイスと同じ電源に接続する必要があるOVDDピンの電圧によって設定されます。1 μ Fのバイパス・コンデンサをOVDDとDGNDの間に接続することを推奨します。SDIピンは、多くの場合、MOSIと呼ばれ、SDOピンはMISOと呼ばれます。LTC2947は、SCLの立ち上がりエッジでSDIのデータをサンプリングし、SCLの立ち下がりエッジでSDOのデータを変更します（多くの場合、CPHA=0、CPOL=0と見なされます）。

データ層

LTC2947に送信される全てのデータは、MSBを先頭にして8ビット・バイトで送信されます。LTC2947は、これと同じ形式でデータを返します。複数のバイトを、単一のトランザクションで送信できます。図8と図9に、標準的な書き込みおよび読み出しトランザクションを示します。

書き込みプロトコル

マスタは、トランザクション内の先頭のバイトとして0x00を送信し、次に、書き込まれる1番目のレジスタのアドレスを送信することによって、LTC2947に書き込みます。次に送信されるバイトは、このアドレスに書き込まれます。LTC2947は、各バイトを受信した後にアドレス・ポインタをインクリメントします。そのため、複数のバイトを単一のトランザクションの一部として書き込むことができます。不完全なバイトは破棄されます。

読み出しプロトコル

マスタは、トランザクション内の先頭のバイトとして0x01を送信し、次に、読み出される1番目のレジスタのアドレスを送信することによって、LTC2947から読み出します。LTC2947は、このアドレスから開始して、各バイトの送信後にアドレス・ポインタをインクリメントしながら、データ・バイトを送信します。任意の数のバイトを読み出すことができます。アドレス・ポインタは、アドレス0xFFに達すると、アドレス0x00に戻ります。レジスタ・アドレスの後のSDIライン上のどのデータも、LTC2947によって無視されます。

SPIアラートの処理

LTC2947は、さまざまなイベントが発生した場合に \overline{ALERT} ピンを介してアラートを生成するように構成できます。アラートをイネーブルするには、アラート・マスタ制御イネーブル・レジスタ内のALERTBENビット(0xE8) [0]を設定します（これがデフォルトの設定です）。マスク・レジスタ(アドレス0x88～0x8F)内のビットをクリアすることによって、アラートをトリガするイベントを選択します。

アラートがイネーブルされていれば、対応するイベントの発生時に \overline{ALERT} ピンが“L”にプルダウンされます。SPIモードで \overline{ALERT} ピンを解放するには、マスタが状態レジスタ、しきい値レジスタ、およびオーバーフロー・アラート・レジスタ(0x80～0x87)を読み出す必要があります。

デジタル・インタフェース

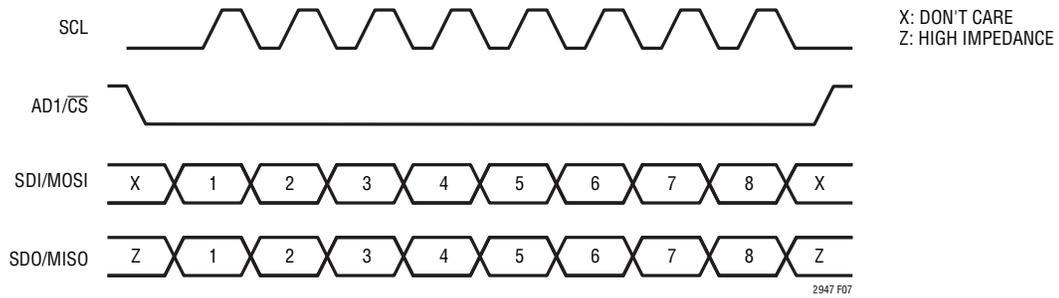


図7. SPIによる一般的なデータ伝送

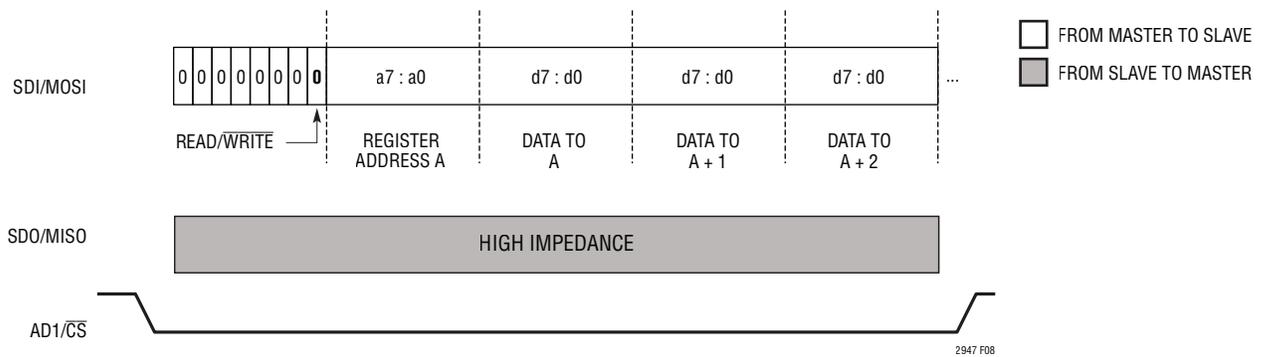


図8. SPI書き込みプロトコル

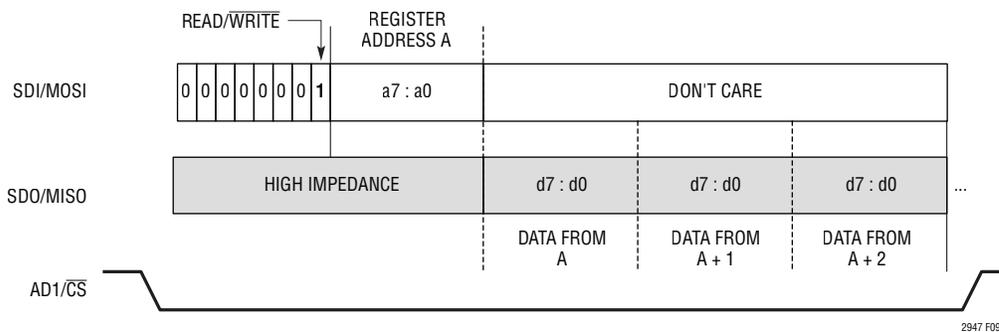


図9. SPI読み出しプロトコル

デジタル・インタフェース

I²Cモード

I²Cデバイスのアドレス指定

電源投入時にAD0が接続されていない場合、LTC2947はI²Cモードで動作します。I²Cアドレスを構成するには、表3に示すようにAD1とAD0を接続します。各レベルは、L：“L”（DGNDに接続）、H：“H”（OVDDに接続）、R：抵抗（100kΩの抵抗を使用してDGNDに接続）です。LTC2947は、各I²Cトランザクションの開始時にAD0とAD1をチェックし、対応するI²Cアドレスに応答します。

START条件とSTOP条件

I²Cバスがアイドルの場合、SCLとSDAはともに“H”状態になります。マスタは、SCLを“H”に保持したままSDAを“H”から“L”に遷移させるSTART条件によって送信の開始を通知します。マスタはスレーブとの通信を終了すると、SCLを“H”に保持したままSDAを“L”から“H”に遷移させるSTOP条件を発行します。この動作によりバスは解放され、次の送信を開始できます。

スタックバス・リセット

LTC2947のI²Cインタフェースは、SCL信号が伝送中に割り込まれてバス・ラインが永久に“L”に保持されることを防ぐ、スタックバス・タイマを備えています。このタイマは、SCLまたはSDIのいずれかが“L”になると動作を開始し、SCLとSDIの両方が“H”になるとリセットされます。SCLまたはSDIのいずれかが50msよりも長く“L”に留まると、スタックバス・タイマが内部I²Cインタフェースをリセットしてバスを解放します。次のSTARTコマンドで正常な通信が再開します。

アクノリッジ

アクノリッジ信号はマスタとスレーブの間のハンドシェイクに使用されます。LTC2947は、データを受信する際に、9クロック・サイクルごとにSDAラインを“L”に引き下げて、各データ・バイトのアクノリッジを返します。スレーブがSDAを“H”のままにしてアクノリッジを返さないと、マスタがSTOP条件を生成して送信を中止します。同様に、マスタは、スレーブからデータを受信しているときに、9クロックごとにSDAラインをプルダウンしてアクノリッジ・パルスを生成する必要があります。最終バイトを受信した後、マスタはSDAラインを“H”のまま（アクノリッジを返さずに）STOP条件を発行して通信を終了することができます。

書き込みプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0にセットされたR/Wビットによって書き込み動作を開始します。スレーブのアドレスがスレーブのAD0/AD1ピンで設定されたアドレスと一致する場合、LTC2947はそのアドレス・バイトのアクノリッジを返します。次にマスタは、マスタが書き込もうとしている内部レジスタを示すレジスタ・アドレス・バイトを送信します。LTC2947は再びアクノリッジを返し、レジスタ・アドレスを内部レジスタのアドレス・ポイントにラッチします。その後マスタはデータ・バイトを送信し、LTC2947がアクノリッジを返して、データを選択された内部レジスタに書き込みます。レジスタ・アドレス・ポイントは、各バイトのアクノリッジが返されたときに自動的に1つインクリメントされます。マスタがSTOP条件を送信すると、書き込み動作が終了し、レジスタ・アドレス・ポイントは00hにリセットされます。

表3. I²Cアドレス

AD0	AD1	8ビット・アドレス バイト読み出し	8ビット・アドレス バイト書き込み	7ビット・デバイス アドレス	デバイス・アドレス(2進)							
					a6	a5	a4	a3	a2	a1	a0	R/W
L	L	0xB8	0xB9	0x5C	1	0	1	1	1	0	0	1/0
L	H	0xBA	0xBB	0x5D	1	0	1	1	1	0	1	1/0
L	R	0xBC	0xBD	0x5E	1	0	1	1	1	1	0	1/0
R	L	0xC8	0xC9	0x64	1	1	0	0	1	0	0	1/0
R	H	0xCA	0xCB	0x65	1	1	0	0	1	0	1	1/0
R	R	0xCC	0xCD	0x66	1	1	0	0	1	1	0	1/0

Note 10: L: DGNDに接続、H: OVDDに接続、R: 抵抗、100kΩの抵抗を使用してDGNDに接続。

デジタル・インタフェース

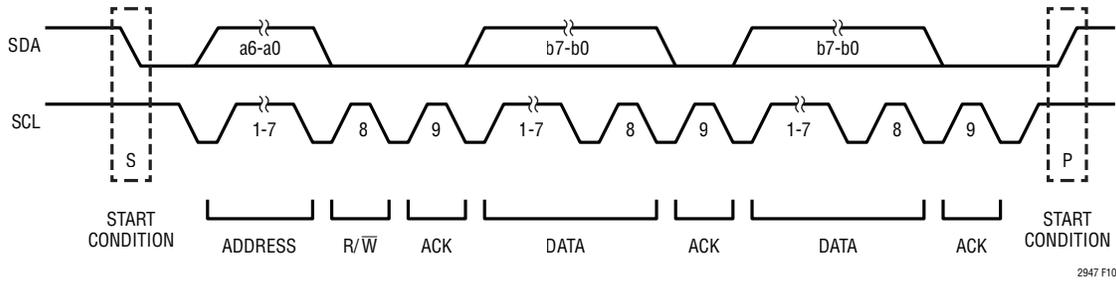


図 10. I²C による一般的なデータ伝送

S	ADDRESS	W	A	REGISTER	A	DATA	A	P
	a6:a0	0	0	b7:b0	0	b7:b0	0	

2947 F11

図 11. I²C バイト書き込みプロトコル

□ FROM MASTER TO SLAVE

■ FROM SLAVE TO MASTER

A: ACKNOWLEDGE (LOW)

\bar{A} : NOT-ACKNOWLEDGE (HIGH)

R: READ BIT (HIGH)

W: WRITE BIT (LOW)

S: START CONDITION

P: STOP CONDITION

S	ADDRESS	W	A	REGISTER	A	DATA	A	DATA	A	...	DATA	A	P
	a6:a0	0	0	b7:b0	0	b7:b0	0	b7:b0	0	...	b7:b0	0	

2947 F12

図 12. I²C 複数バイト書き込みプロトコル

S	ADDRESS	W	A	REGISTER	A	S	ADDRESS	R	A	DATA	\bar{A}	P
	a6:a0	0	0	b7:b0	0		a6:a0	1	0	b7:b0	1	

2947 F13

図 13. I²C バイト読み出しプロトコル

S	ADDRESS	W	A	REGISTER	A	S	ADDRESS	R	A	DATA	A	DATA	A	...	DATA	\bar{A}	P
	a6:a0	0	0	b7:b0	0		a6:a0	1	0	b7:b0	0	b7:b0	0	...	b7:b0	1	

2947 F14

図 14. I²C 複数バイト読み出しプロトコル

デジタル・インタフェース

読み出しプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0にセットされたR/Wビットによって読み出し動作を開始します。スレーブのアドレスが、AD0/AD1ピンで設定されたアドレスに一致する場合、LTC2947はアクノリッジを返し、マスタは、マスタが読み出そうとしている内部レジスタを示すレジスタ・アドレス・バイトを送信します。LTC2947は再びアクノリッジを返し、レジスタ・アドレス・バイトを内部レジスタのアドレス・ポインタにラッチします。次に、マスタは反復START条件に続き、R/Wビットだけ今回は1にセットされ、残りは先ほどと同じ7ビットのアドレスを送ります。LTC2947は1回以上アクノリッジを返してから、要求されたレジスタの内容を送信します。マスタがアクノリッジを返すと、LTC2947はレジスタ・アドレス・ポインタをインクリメントし、次のレジスタの内容を送信して、データ・バイトを送信します。マスタがSTOP条件を送信すると、読み出し動作が終了し、レジスタ・アドレス・ポインタは00hにリセットされます。

SMBusアラート応答プロトコル

LTC2947は、SMBusアラート応答プロトコル(ARA)を使用して、I²Cモードでアラートを管理します。アラートをイネーブ爾するには、アラート・マスタ制御イネーブ爾・レジスタ内のALERTBENビット(0xE8) [0]を設定します(これがデフォルトの設定です)。アラート・マスク・レジスタ(アドレス0x88～

S	ALERT RESPONSE ADDRESS	R	A	DEVICE ADDRESS	W	A	P
	0001100	1	0	a6:a0	0	1	

2947 F15

図15. シリアル・バスI²Cアラート応答プロトコル

0x8F)内のビットをクリアすることによって、アラートをトリガするイベントを選択します。

ARAがブロードキャストされたときに同じバス上の2つ以上のデバイスがアラートを生成している場合、標準のI²Cアービトレーションにより、優先度が最高のデバイス(アドレス値が最小)が最初に返信し、優先度が最低のデバイス(アドレス値が最大)が最後に返信します。バス・マスタは、ALERTラインが解放されるまでアラート応答プロトコルを繰り返します。デバイスでアラートが発生していることが識別されると、マスタは状態レジスタ、しきい値レジスタ、およびオーバーフロー・アラート・レジスタ(0x80～0x87)を読み出して、何がフォルトを引き起こしたかを決定することができます。SPIモードでは、状態レジスタまたはアラート・レジスタを読み出すと、ALERTピンが解放されます。I²Cモードでは、SMBus ARAプロトコルを使用してALERTピンを解放します。状態レジスタまたはアラート・レジスタを読み出しても、ALERTは解放されません。

LTC2947

レジスタ・マップ

LTC2947は、内部レジスタを介して構成されてホスト・システムと通信し、シリアル・インタフェースを介してアドレス指定されます。LTC2947のレジスタ・マップには、256バイトのページとして配置された合計496個のレジスタ・アドレスがありますが、その全てを使用するわけではありません(図16)。

LTC2947をシステムに組み込むのを容易にするために、Linduino (リニアテクノロジーのArduino互換開発プラットフォーム)

フォーム)をターゲットにするC/C++コードの例が、LTC2947のLinduino Sketch Webpage (<http://www.linear-tech.co.jp/product/LTC2947#code>)で提供されています。

ヘッダに、レジスタ・アドレス定義、レジスタ・ビット・マスク定義、RAW量のLSB値、外部発振器周波数からのPRE/DIV計算、およびユーザー定義のPRE/DIV値に応じた累算される数量のLSB値が示されています。

オフセット																				
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F				
ベース	ページ0																			
0x00	C1[47:0]						E1[47:0]						TB1[31:0]							
0x10	C2[47:0]						E2[47:0]						TB2[31:0]							
0x20																				
0x30																				
0x40	IMAX[15:0]			IMIN[15:0]			PMAX[15:0]			PMIN[15:0]										
0x50	VMAX[15:0]			VMIN[15:0]			TEMPMAX[15:0]			TEMPMIN[15:0]			VDVCCMAX[15:0]		VDVCCMIN[15:0]					
0x60								GPIOSTATCTL												
0x70																				
0x80	STATUS	STATVT	STATIP	STATC	STATE	STATCEOF	STATTB	STATVDVCC	STATUSM	STATVTM	STATIPM	STATCM	STATEM	STATCEOFM	STATBMM	STATVDVCCM				
0x90	I[23:0]			P[23:0]																
0xA0	V[15:0]		TEMP[15:0]			VDVCC[15:0]														
0xB0	IH1[23:0]			IH2[23:0]			IH3[23:0]			IH4[23:0]			IH5[23:0]							
0xC0																				
0xD0																				
0xE0		ACCICTL		ACCGPCTL		ACCIDB				ALERTBCTL		TBCTL								
0xF0	OPCTL															PGCTL				
	ページ1																			
0x00	C1TH[47:0]						C1TL[47:0]						TB1TH[31:0]							
0x10	E1H[47:0]						E1TL[47:0]						TB2TH[31:0]							
0x20	C2TH[47:0]						C2TL[47:0]						TB2TH[31:0]							
0x30	E2TH[47:0]						E2TL[47:0]													
0x40																				
0x50																				
0x60																				
0x70																				
0x80	ITH[15:0]			ITL[15:0]			PTH[15:0]			PTL[15:0]										
0x90	VTH[15:0]			VTL[15:0]			TEMPTH[15:0]			TEMPTL[15:0]			VDVCC[15:0]		VDVCC[15:0]		TEMPFANH[15:0]		TEMPFANL[15:0]	
0xA0																				
0xB0																				
0xC0																				
0xD0																				
0xE0																				
0xF0	OPCTL															PGCTL				
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F				
オフセット																				

図16. レジスタ・マップ

レジスタの内容

レジスタの命名規則

RW	読み出し/書き込み
RO	読み出し専用
COR	読み出し時にクリア
DEF	デフォルト値
SI	符号付き整数
UI	符号なし整数

ページングの仕組み

LTC2947のメモリ・マップは、PAGE0およびPAGE1という2ページに整理されています。PAGE0には、全ての数量、制御レジスタ、および状態レジスタが含まれており、PAGE1には、全てのしきい値レジスタが含まれています。各ページには、0x00～0xEFの範囲のレジスタ・アドレス空間があり、各レジスタは1つの8ビット・バイト・データで構成されています。複数バイト・データは、最上位バイトを最も低いアドレスにして(リトルエンディアンで)格納されます。例えば、数量C1のMSB C1[47:40]はPAGE0内のアドレス0x00に格納されます。

レジスタ・マップ内の一部のアドレスは使用されず、予備になっています。予備ではないレジスタ内の明確に説明されていないビットも、予備に「なっています。未使用の予備のレジスタまたは予備ではないレジスタ内の予備のビットに書き込むと、望ましくないLTC2947の動作を招くおそれがあります。予備ではないレジスタ内の予備のビットに0を書き込むことは許容されます。未使用のレジスタを読み出すことは、通常、害はありませんが、ランダムなデータが返されます。

0xF0～0xFFの範囲内のアドレスを使用してページへのアクセスを制御し、これらのアドレスは両方のページで共通です。以下のレジスタ(OPCTL (0xF0)およびPGCTL (0xFF))には、単一バイトのトランザクションを使用して書き込む必要があります。複数バイト書き込みの一部として書き込まないでください。

ページ制御

ページ制御レジスタ(0xFF)は、アクティブなメモリ・ページを選択します。

表 4. ページ制御PGCTL (0xFF)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	PAGE	RW	N	0	メモリ・マップ・ページ選択。 0:メモリ・マップのPAGE0が選択される。 1:メモリ・マップのPAGE1が選択される。

動作制御

動作制御レジスタOPCTL (0xF0)は、LTC2947の動作モードを設定し、累算レジスタとトラッキング・レジスタをクリアして、デバイスをリセットします。シングル・ショット・モードと連続モード、およびシャットダウン・モードという3つの動作モードがあります。

表 5. 動作制御OPCTL (0xF0)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	SHDN	RW	N	0	0:通常動作 1:シャットダウン。SPIモードではAD1/CSピンが“L”に引き下げられた場合、またI ² CモードではLTC2947が正しいI ² Cアドレス(ADxピンで設定)を受信した場合に、LTC2947がシャットダウンを終了します。

レジスタの内容

表 5. 動作制御 OPCTL (0xF0) (続き)

ビット	シンボル	タイプ	COR	デフォルト	動作
1	CLR	RW	N	0	1:クリア。次の累算レジスタおよびトラッキング・レジスタ(最大/最小)がクリアされます。C1、E1、TB1、C2、E2、TB2、IMAX、IMIN、PMAx、PMIN、VMAx、VMIN、TEMPMAx、TEMPMIN、VDVCCMAx、VDVCCMIN。(Note 11)
2	SSHOT	RW	N	0	1:シングル・ショット測定。電流、電圧、電力、温度、およびV _{DVCC} の測定の単一のセットが実行され、結果レジスタが更新されます。CONTが設定されている場合、CONTは進行中の変換サイクルの完了後にクリアされ、シングル・ショット測定が除外されます。SSHOTは、1つの測定サイクルの完了後にクリアされます。
3	CONT	RW	N	0	0:連続測定がディスエーブルされる。 1:連続測定がイネーブルされる。測定サイクルが連続的に実行されます。電荷測定およびエネルギー測定は、連続モードでのみアクティブになります。
7	RST	RW	N	0	全体的リセット。これが設定された場合、LTC2947がリセットされ、全てのレジスタがデフォルト値に設定されます。

Note 11: CLR機能の適切な動作を保証するには、連続モードをディスエーブルする必要があります。連続モードがアクティブなときにCLRを実行するには、CONTビットをクリアし、100ms待機して、状態レジスタ内のUPDATEビット(0x80) [4]をポーリングし、全ての測定サイクルが完了したことを確認します。UPDATEビットがLTC2947によって1に設定されると、マスタはCLRビットを設定することができ、その後CONTを再びイネーブルできます。

レジスタ・マップ PAGE0

表 6. PAGE0のレジストリのまとめ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	表	ページ
累算された結果							
0x00	C1[47:0]	RW	N	0x00	Charge1	7,8	28
0x06	E1[47:0]	RW	N	0x00	Energy1	7,8	28
0x0C	TB1[31:0]	RW	N	0x00	Time1	7,8	28
0x10	C2[47:0]	RW	N	0x00	Charge2	7,8	28
0x16	E2[47:0]	RW	N	0x00	Energy2	7,8	28
0x1C	TB2TH[31:0]	RW	N	0x00	Time2	7,8	28
トラッキング							
0x40	IMAX[15:0]	RW	N	0x8000	Maximum Current	10	30
0x42	IMIN[15:0]	RW	N	0x7FFF	Minimum Current	10	30
0x44	PMAx[15:0]	RW	N	0x8000	Maximum Power	10	30
0x46	PMIN[15:0]	RW	N	0x7FFF	Minimum Power	10	30
0x50	VMAx[15:0]	RW	N	0x8000	Maximum Voltage V _D	10	30
0x52	VMIN[15:0]	RW	N	0x7FFF	Minimum Voltage V _D	10	30
0x54	TEMPMAx[15:0]	RW	N	0x8000	Maximum Temperature	10	30
0x56	TEMPMIN[15:0]	RW	N	0x7FFF	Minimum Temperature	10	30
0x58	VDVCCMAx[15:0]	RW	N	0x8000	Maximum Voltage at DVCC	10	30
0x5A	VDVCCMIN[15:0]	RW	N	0x7FFF	Minimum Voltage at DVCC	10	30
GPIO							
0x67	GPIOSTATCTL	RW	N	0x00	GPIO Status and Control	11	30
状態							
0x80	STATUS	RO	Y	0x0F	Status	17	32

レジスタの内容

表 6. PAGE0 のレジストリのまとめ(続き)

しきい値およびオーバーフロー・アラート

0x81	STATVT	RO	Y	0x00	Voltage, Temperature Threshold Alerts	18	33
0x82	STATIP	RO	Y	0x00	Current, Power Threshold Alerts	19	33
0x83	STATC	RO	Y	0x00	Charge Threshold Alerts	20	33
0x84	STATE	RO	Y	0x00	Energy Threshold Alerts	21	34
0x85	STATCEOF	RO	Y	0x00	Charge, Energy Overflow Alerts	22	34
0x86	STATTB	RO	Y	0x00	Timebase Alerts	23	34
0x87	STATVDVCC	RO	Y	0x00	VDVCC Threshold Alerts	24	34

マスク

0x88	STATUSM	RW	N	0x79	Status Mask	25	34
0x89	STATVTM	RW	N	0x3F	Voltage, Temperature Threshold Alert Mask	26	35
0x8A	STATIPM	RW	N	0xF	Current, Power Threshold Alert Mask	27	35
0x8B	STATCM	RW	N	0x3F	Charge Threshold Alerts Mask	28	36
0x8C	STATEM	RW	N	0x3F	Energy Threshold Alerts Mask	29	36
0x8D	STATCEOF	RW	N	0x33	Charge, Energy Overflow Alerts Mask	30	36
0x8E	STATBMM	RW	N	0x33	Timebase Alerts Mask	31	37
0x8F	STATVDVCCM	RW	N	0x03	VDVCC Threshold Alerts Mask	31	37

累算されない結果

0x90	I[23:0]	RO	N	0x00	Current	9	29
0x93	P[23:0]	RO	N	0x00	Power	9	29
0xA0	V[15:0]	RO	N	0x00	Voltage	9	29
0xA2	TEMP[15:0]	RO	N	0x00	Temperature	9	29
0xA4	VDVCC[15:0]	RO	N	0x00	Voltage at DVCC	9	29
0xB0	IH1[23:0]	RO	N	0x00	Current History 1	9	29
0xB3	IH2[23:0]	RO	N	0x00	Current History 2	9	29
0xB6	IH3[23:0]	RO	N	0x00	Current History 3	9	29
0xB9	IH4[23:0]	RO	N	0x00	Current History 4	9	29
0xBC	IH5[23:0]	RO	N	0x00	Current History 5	9	29

制御

0xE1	ACCICTL	RW	N	0x00	Accumulator Control Current Polarity	12	31
0xE3	ACCGPCTL	RW	N	0x00	Accumulator Control GPIO	13	31
0xE4	ACCIDB	RW	N	0x00	Accumulation Deadband	14	31
0xE8	ALERTBCTL	RW	N	0x01	Alert Master Control Enable	15	31
0xE9	TBCTL	RW	N	0x07	Timebase Control	16	32
0xF0	OPCTL	RW	N	0x00	Operation Control	5	25
0xFF	PGCTL	RW	N	0x00	Page Control	4	25

レジスタの内容

累算された結果レジスタ

表7および8内のレジスタには、累算された電荷量、エネルギー量、および時間量の2つのセットが含まれています。時間レジスタは符号なし整数値ですが、電荷レジスタとエネルギー・レジスタは、2の補数の符号付き整数値です。累算された各数量の値は、各レジスタ値に、表7または8の対応するLSB値を掛けることによって決定できます。内部クロックまたは4MHzの水晶発振器を基準クロックとして使用する場合は、表7のLSB値を使用します。外部基準クロックを使用する場合は、表8に従ってLSB値を計算します。PRE (0xE9) [2:0] および DIV (0xE9) [7:3] の値は、「タイムベース制御」セクションに従って設定してください。

表7. 水晶発振器または内部クロックと共に使用するための累算された結果レジスタのパラメータ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB (4MHzの水晶発振器 または内部クロック)	PRE (4MHzの 水晶発振器)	DIV (4MHzの 水晶発振器)	単位	SI/UI
0x00	C1[47:0]	RW	N	0x00	Charge1=C1•LSB _{C1}	LSB _{C1} = 1.193E-06	2	30	A•s	SI
0x06	E1[47:0]	RW	N	0x00	Energy1=E1•LSB _{E1}	LSB _{E1} = 19.89E-06	2	30	W•s	SI
0x0C	TB1[31:0]	RW	N	0x00	Time1=TB1•LSB _{TB1}	LSB _{TB1} = 397.8E-06	2	30	s	UI
0x10	C2[47:0]	RW	N	0x00	Charge2=C2•LSB _{C2}	LSB _{C2} = 1.193E-06	2	30	A•s	SI
0x16	E2[47:0]	RW	N	0x00	Energy2=E2•LSB _{E2}	LSB _{E2} = 19.89E-06	2	30	W•s	SI
0x1C	TB2[31:0]	RW	N	0x00	Time2=TB2•LSB _{TB2}	LSB _{TB2} = 397.8E-06	2	30	s	UI

内部クロックを使用する場合は、0x07をレジスタ(0xE9)に書き込んで、PREとDIVをデフォルト値に設定する必要があります(表16を参照)。

表8. 外部クロックと共に使用するための累算された結果レジスタのパラメータ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB	PRE, DIV	単位	SI/UI
0x00	C1[47:0]	RW	N	0x00	Charge1=C1•LSB _{C1}	LSB _{C1} = 0.0385 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	A•s	SI
0x06	E1[47:0]	RW	N	0x00	Energy1=E1•LSB _{E1}	LSB _{E1} = 0.6416 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	W•s	SI
0x0C	TB1[31:0]	RW	N	0x00	Time1=TB1•LSB _{TB1}	LSB _{TB1} = 12.83 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	s	UI
0x10	C2[47:0]	RW	N	0x00	Charge2=C2•LSB _{C2}	LSB _{C2} = 0.0385 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	A•s	SI
0x16	E2[47:0]	RW	N	0x00	Energy2=E2•LSB _{E2}	LSB _{E2} = 0.6416 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	W•s	SI
0x1C	TB2[31:0]	RW	N	0x00	Time2=TB2•LSB _{TB2}	LSB _{TB2} = 12.83 • 1/f _{EXT} • 2 ^{PRE} • (DIV+1)	Note 12	s	UI

Note 12: PREとDIVの値は、「タイムベース制御」セクションに従って計算してください。

例えば、10MHzの外部クロック周波数の場合は、PREの値を4に設定し、DIVの値を19に設定する必要があります。f_{EXT}=10MHzでは、LSB_{C1}は1.23418E-06A•sと計算されます。電荷1の値を取得するには、C1レジスタの内容に、LSB_{C1}を掛けます。この場合、0x7B A2 92のC1レジスタの値から、10.0A•sの電荷1の値が得られます。0xFF FF FF 84 5D 6EのC1レジスタの値の場合、得られる電荷1の値は-10.0A•sになります。

LSB値は、LTC2947用のQuikEvalソフトウェアを使用して簡単に計算できます。

電荷、エネルギー、および時間のレジスタは、ゼロ以外の初期値にプリセットできます。各数量の全てのバイトは、同じマルチバイト・トランザクションで書き込まれる必要があります。例えば、エネルギー1の10.0W•sの開始値を(10MHzの外部基準クロックを仮定して)設定するには、6バイト0x00 00 00 07 6B 08全てを1つのトランザクションとしてレジスタE1 (0x06 ~ 0x0B)に書き込む必要があります。

レジスタの内容

累算されない結果レジスタ

表9のレジスタには、電流、電力、電圧、温度、および V_{DVCC} の測定値が格納されます。全ての数量は、2の補数の符号付き整数値で表されます。

電流は、IPピンおよびIMピンを流れる電流 I です。電圧は、VPピンとVMピンとの差動電圧 V_D です。電力は、電圧 V_D および電流 I の瞬時の乗算です。温度は、シリコン上の温度センサの温度です。 V_{DVCC} は、DVCCピンとDGNDピンの間の電圧です。電流履歴レジスタは、最新の読み出し値より前の5つの電流読み出し値を格納します。電流履歴1は最も新しい以前の電流結果、電流履歴2は電流履歴1より前の電流結果であり、電流履歴3以降も同様です。

全ての測定値は、表9のLSB値を使用してスケール調整されます。温度を除き、測定されたパラメータの物理値を計算するには、レジスタ値に適切なLSB値を掛けます。温度を計算するには、TEMPレジスタ値に 0.204°C を掛けて 5.5°C を足します。

表9. 累算されない結果レジスタ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB	単位	SI/UI
0x90	I[23:0]	RO	N	0x00	Current	3	mA	SI
0x93	P[23:0]	RO	N	0x00	Power	50	mW	SI
0xA0	V[15:0]	RO	N	0x00	Voltage	2	mV	SI
0xA2	TEMP[15:0]	RO	N	0x00	Temperature = TEMP \cdot 0.204 + 5.5	-	$^{\circ}\text{C}$	SI
0xA4	VDVCC[15:0]	RO	N	0x00	Voltage at DVCC	145	mV	SI
0xB0	IH1[23:0]	RO	N	0x00	Current History 1 (prev. result) = $I \cdot \text{LSB}_I$	3	mA	SI
0xB3	IH2[23:0]	RO	N	0x00	Current History 2 (prev. result - 1) = $I \cdot \text{LSB}_I$	3	mA	SI
0xB6	IH3[23:0]	RO	N	0x00	Current History 3 (prev. result - 2) = $I \cdot \text{LSB}_I$	3	mA	SI
0xB9	IH4[23:0]	RO	N	0x00	Current History 4 (prev. result - 3) = $I \cdot \text{LSB}_I$	3	mA	SI
0xBC	IH5[23:0]	RO	N	0x00	Current History 5 (prev. result - 4) = $I \cdot \text{LSB}_I$	3	mA	SI

例えば、表9から $\text{LSB}_I = 3\text{mA}$ が得られます。0x00 0B B8のIレジスタ値(0x90~0x92)の場合、得られる電流は9.0Aになります。0xFF F4 48のレジスタ値の場合、得られる電流は-9.0Aになります。

0x00 78のTEMPレジスタ値(0xA2~0xA3)の場合、得られる温度は 30°C です。0xFF 52のレジスタ値の場合、得られる温度は -30°C です。

追加の電力の分解能は、1つのマルチバイト・トランザクションでレジスタV(0xA0~0xA1)およびI(0x90~0x92)の結果を読み出し、それらを外部のホスト内で乗算することによって得られます。この場合、得られた電力値のLSBは、50mWではなく $6\mu\text{W}$ です。このモードでは、帯域幅が大幅に減少します。

トラッキング・レジスタ

トラッキング・レジスタは、最後のリセットからの全ての変換の最大値と最小値を記録します。値のスケール調整は、表10のLSB値を使用して、累算されない結果レジスタの値と同じ方法で行います。負の値は、最小レジスタが更新されるため、正の値よりも小さい(さらに小さい最小)として扱われます。

例えば、0x01 FのP_{MAX}(0x44~0x45)のレジスタ値は、測定された最大電力である $500 \cdot 0.2\text{W} = 100\text{W}$ を示します。0xFA 24のP_{MIN}(0x46~0x47)のレジスタ値は、測定された最小電力である $-1500 \cdot 0.2\text{W} = -300\text{W}$ を示します。その他の記録されたパラメータ値の計算は、対応するLSB値を使用して同じ方法で行います。

レジスタの内容

表 10. トラッキング・レジスタ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB	単位	SI/UI
0x40	IMAX[15:0]	RW	N	0x8000	Maximum Current	12	mA	SI
0x42	IMIN[15:0]	RW	N	0x7FFF	Minimum Current	12	mA	SI
0x44	PMAX[15:0]	RW	N	0x8000	Maximum Power	0.2	W	SI
0x46	PMIN[15:0]	RW	N	0x7FFF	Minimum Power	0.2	W	SI
0x50	VMAX[15:0]	RW	N	0x8000	Maximum Voltage V_D	2	mV	SI
0x52	VMIN[15:0]	RW	N	0x7FFF	Minimum Voltage V_D	2	mV	SI
0x54	TEMPMAX[15:0]	RW	N	0x8000	Maximum Temperature = $TEMPMAX \cdot 0.204 + 5.5$	-	°C	SI
0x56	TEMPMIN[15:0]	RW	N	0x7FFF	Minimum Temperature = $TEMPMIN \cdot 0.204 + 5.5$	-	°C	SI
0x58	VDVCCMAX[15:0]	RW	N	0x8000	Maximum Voltage at DVCC	145	mV	SI
0x5A	VDVCCMIN[15:0]	RW	N	0x7FFF	Minimum Voltage at DVCC	145	mV	SI

電流および電力用のトラッキング・レジスタが各 18 ビットの結果レジスタの 16 MSB のみを通知することに注意してください。

制御レジスタ

制御レジスタは、電荷、エネルギー、および時間の累算を制御し、GPIO ピンを構成し、外部クロックを使用する場合にタイムベースを設定します。

詳細については、「GPIO 制御」セクションを参照してください。

表 11. GPIO 状態および制御 GPIOSTATCTL (0x67)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	GPOEN	RW	N	0	入力または出力として構成される GPIO ピン 0: 入力 1: 出力
4	GPI	RW (Note 13)	N	0	このレジスタは、GPIO ピンで適用されるレベルを示します 0: GPIO ピンでのロジック・レベル 0 1: GPIO ピンでのロジック・レベル 1
5	GPO	RW	N	0	このレジスタは、GPIO にプルアップ抵抗が存在することを条件として、出力として設定された場合に、GPIO のレベルを設定します 0: 出力として設定された場合、GPIO ピンを 0 に設定する 1: 出力として設定された場合、GPIO ピンを 1 に設定する
6	FANEN	RW	N	0	GPIO ファン制御イネーブル 0: GPIO によって制御される GPIO レベル 1: 温度測定によって、ファン温度しきい値高/低レジスタ TEMPFANH (page1.0x9C) および TEMPFANL (page1.0x9E) に対して制御される GPIO レベル
7	FANPOL	RW	N	0	GPIO ファン制御イネーブル FANEN (ビット 6) がイネーブルされた場合の GPIO の極性 0: GPIO はアクティブ“L” 1: GPIO はアクティブ“H” GPIO は、温度測定結果が TEMPFANH (page1.0x9C) よりも高い場合にアクティブになります。GPIO は、温度測定結果が TEMPFANL (page1.0x9E) よりも低い場合に非アクティブになります。温度測定結果が TEMPFANH ~ TEMPFANL の範囲内である場合、GPIO のレベルは変化しません。

Note 13: GPIO の状態および制御が書き込まれ、GPIO ピンが入力として構成されている場合、このバイト書き込みによって、レジスタの通知ビット GPI (0x67) [4] が設定/クリアされます。GPIO ピンでの電気的入力値が、書き込みの値と異なっている場合、次の動作サイクル(100ms(標準))の後に、GPI ビットが更新されます。

レジスタの内容

アキュムレータ制御電流極性レジスタは、電荷およびエネルギーを計算するために累算される電流の極性を設定します。例えば、レジスタの1つのセット(例えば、電荷1、エネルギー1)を、電荷およびエネルギーの合計を累算するように構成することができ、2つ目のセット(例えば、電荷2およびエネルギー2)を、負の電荷およびエネルギーのみを累算するように構成することができます。これによってシステムは、例えば、全電荷およびバッテリーに流れる電荷を記録することができます。

表 12. アキュムレータ制御電流極性 ACCICTL (0xE1)

ビット	シンボル	タイプ	COR	デフォルト	動作
[1:0]	ACC1I[1:0]	RW	N	00	電流の極性による電荷1/電荷2およびエネルギー1/エネルギー2の累算の制御 00: 累算は常に行われる 01: 電流が正の場合のみ 10: 電流が負の場合のみ 11: 累算は行われない
[3:2]	ACC2I[1:0]	RW	N	00	

アキュムレータ制御GPIOレジスタは、GPIOピンによる累算された結果レジスタのイネーブルとディスエーブルを可能にします。

表 13. アキュムレータ制御GPIO ACCGPCTL (0xE3)

ビット	シンボル	タイプ	COR	デフォルト	動作
[1:0]	ACC1GP[1:0]	RW	N	00	GPIOピンによる電荷1/電荷2、エネルギー1/エネルギー2、および時間1/時間2の累算の制御 00: 累算は常に行われる 01: GPIOピンが1の場合のみ 10: GPIOピンが0の場合のみ 11: 予備
[3:2]	ACC2GP[1:0]	RW	N	00	

累算不感帯レジスタは、下回った場合に累算が行われなくなる電流レベルの設定を可能にします。

表 14. 累算不感帯 ACCIDB (0xE4)

ビット	シンボル	タイプ	COR	デフォルト	動作
[7:0]	ACCIDB	RW	N	0	累算の不感帯電流 絶対電流値がこの値以上である場合、電荷1/電荷2とエネルギー1/エネルギー2の累算およびそれらの各しきい値に対する比較が行われます。この値よりも低い場合、電荷1/電荷2とエネルギー1/エネルギー2の値は累算されず、しきい値に対する比較は行われません。 単位は、電流I(0x90)のLSBと同じです。3mA

アラート・マスタ制御イネーブル・レジスタは、アラート・ピンの全体的なイネーブル/ディスエーブルを可能にします。

表 15. アラート・マスタ制御イネーブル ALERTBCTL (0xE8)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	ALERTBEN	RW	N	1	0: マスクされないアラート(マスク・レジスタを参照)は、ALERTピンに転送されない 1: マスクされないアラート(マスク・レジスタを参照)は、ALERTピンに転送される

タイムベース制御レジスタは、内部基準クロックと外部基準クロックのいずれかを選択し、外部基準クロックを使用する場合は、タイムベース・パラメータを設定します。PRE[2:0] = 111bまたは0x07(デフォルト)に設定すると、内部基準クロックをイネーブルします。外部基準クロックを使用するには、外部クロック周波数に従ってPRE[2:0]およびDIV[4:0]の値を設定します(「[タイムベース: 内部/外部クロック/水晶発振器](#)」セクションを参照)。

レジスタの内容

表 16. タイムベース制御 TBCTL (0xE9)、デフォルト値: 0x07

ビット	シンボル	タイプ	COR	デフォルト	動作 (Note 14)
0	PRE[0]	RW	N	1	プリスケアラ値のビット0、バイナリ・コード
1	PRE[1]	RW	N	1	プリスケアラ値のビット1、バイナリ・コード
2	PRE[2]	RW	N	1	プリスケアラ値のビット2、バイナリ・コード
3	DIV[0]	RW	N	0	分周器の値のビット0、バイナリ・コード
4	DIV[1]	RW	N	0	分周器の値のビット1、バイナリ・コード
5	DIV[2]	RW	N	0	分周器の値のビット2、バイナリ・コード
6	DIV[3]	RW	N	0	分周器の値のビット3、バイナリ・コード
7	DIV[4]	RW	N	0	分周器の値のビット4、バイナリ・コード

Note 14: 内部クロックと外部クロックを切り替える場合、LTC2947はアイドル・モードである必要があります。

状態レジスタ

状態レジスタは、レジスタの更新、低電圧ロックアウト、および基準クロックのエラーの状態を通知します。電源投入時、全ての低電圧ロックアウトおよびパワーオン・リセットのビット [3:0] は1に設定されます。シャットダウン状態から復帰した後に、UVLOA[0] ビットおよび UVLOD[3] ビットが設定され、その他全てのビットがクリアされ、シャットダウンの前にアサートされた理由が UVLOAO[0] ビットおよび UVLOD[3] ビットのみだった場合、 $\overline{\text{ALERT}}$ が解放されます。これによってシステムは、これら2つのケースを区別できます。どちらの場合も、状態レジスタを読み出すことによってビットをクリアできます。ビットがクリアされた後に、AVCC/DVCC 電源ピンで低電圧イベントが発生した場合、低電圧レジスタおよび PORA が再び設定されます。アラート・マスク制御イネーブル・レジスタ (0xE8) および状態マスク・レジスタ (0x88) でイネーブルされた場合も、イベントによって $\overline{\text{ALERT}}$ ピンをトリガできます。

LTC2947が測定サイクルを終了して結果レジスタ、累算レジスタ、およびトラッキング・レジスタを更新した場合、UPDATE ビット [4] が1に設定されます。測定の完了は、UPDATE ビット [4] をポーリングするか、 $\overline{\text{ALERT}}$ ピンを介してアラートの仕組みを利用することによって観察できます。しきい値およびオーバーフロー・アラート・レジスタ (0x81 ~ 0x87) を構成して使用する場合、状態レジスタ (0x80) および全てのアラート・レジスタ (0x81 ~ 0x87) を1つのマルチバイト・トランザクションで読み出す必要があります。これには、UPDATE ビットの前述のポーリングが含まれます。

AVCCでの電源電圧が低すぎるためにA/Dコンバータが適切に動作できない場合、ADCERR ビット [5] が1に設定されます。ADCERRが設定されている場合、結果レジスタ内の値は有効ではなく、破棄する必要があります。

内部タイムベースがオーバーフローすると、TBERR ビット [6] が1に設定されます。これは、CLKIでの外部クロックに対してPREとDIVの値の設定が正しくないことを示しています。TBERRが設定された場合、累算された結果レジスタの値を破棄する必要があります。

表 17. 状態 STATUS (0x80)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	UVLOA	RO	Y	1	1: 変換中のA/Dコンバータを含むアナログ領域内の低電圧
1	PORA	RO	Y	1	1: アナログ領域内の低電圧に起因するパワーオン・リセットが発生した
2	UVLOSTBY	RO	Y	1	1: スタンバイ領域内の低電圧
3	UVLOD	RO	Y	1	1: デジタル領域内の低電圧
4	UPDATE	RO	Y	0	1: 結果レジスタが更新された
5	ADCERR	RO	Y	0	1: 変換中の低電圧のため、A/Dコンバータの変換が有効でない
6	TBERR	RO	Y	0	1: 内部タイムベース・レジスタのオーバーフロー。累算された結果レジスタの値が無効です

レジスタの内容

しきい値およびオーバーフロー・アラート・レジスタ

各しきい値の値を超えた場合またはレジスタがオーバーフローした場合、しきい値およびオーバーフロー・アラート・レジスタが設定されます。しきい値は、[しきい値レジスタ](#)のセクションで設定されます。

累算された数量は、レジスタがオーバーフローに近づいていることを警告するために、保護値に対して継続的にチェックされます。保護値は、公称で各レジスタの最大値の90%に設定されます。いずれかの数量が保護しきい値を超えた場合、LTC2947は、状態レジスタ内の対応するオーバーフロー・ビットを設定して、アラートを生成し（イネーブルされている場合）、その後、累算を続行します。最大電流入力および最大電圧入力で、通常は、オーバーフロー・アラートが通知されてから数時間の後に、値の巻き戻りが発生します。これによって、データの紛失を防ぐための処置を取る時間がホストに与えられます。32ビットの数量(時間)の場合のオーバーフローしきい値は0xE6 66 66 65 LSB、48ビットの数量(電荷、エネルギー)の場合のオーバーフローしきい値は±73 33 33 33 33 32 LSBです。

累算された電荷量、エネルギー量、および時間量のためのしきい値コンパレータおよびオーバーフロー・コンパレータは、内部で浮動小数点形式を使用します。これによって、わずかなビット・レベルの比較の不一致が発生するようと思われるかもしれませんが、累算された結果レジスタと各しきい値レジスタとの間の比較の精度は、常に0.001%よりも良好になります。

アラート・レジスタ(0x81～0x87)によって通知されるには、200ms以上の間、アラート条件が存在する必要があります。

しきい値およびオーバーフロー・アラート・レジスタ(0x81～0x87)を構成して使用する場合、状態レジスタ(0x80)および全てのアラート・レジスタ(0x81～0x87)を1つのマルチバイト・トランザクションで読み出す必要があります。

表 18. 電圧、温度しきい値アラート STATVT (0x81)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	VH	RO	Y	0	1: 電圧 V_D の高しきい値を超えた
1	VL	RO	Y	0	1: 電圧 V_D の低しきい値を超えた
2	TEMPH	RO	Y	0	1: 温度の高しきい値を超えた
3	TEMPL	RO	Y	0	1: 温度の低しきい値を超えた
4	FANH	RO	Y	0	1: ファンの高温度しきい値を超えた
5	FANL	RO	Y	0	1: ファンの低温度しきい値を超えた

表 19. 電流、電力しきい値アラート STATIP (0x82)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	IH	RO	Y	0	1: 電流の高しきい値を超えた
1	IL	RO	Y	0	1: 電流の低しきい値を超えた
2	PH	RO	Y	0	1: 電力の高しきい値を超えた
3	PL	RO	Y	0	1: 電力の低しきい値を超えた

表 20. 電荷しきい値アラート STATC (0x83)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	C1H	RO	Y	0	1: 電荷1の高しきい値を超えた
1	C1L	RO	Y	0	1: 電荷1の低しきい値を超えた
2	C2H	RO	Y	0	1: 電荷2の高しきい値を超えた
3	C2L	RO	Y	0	1: 電荷2の低しきい値を超えた

レジスタの内容

表 21. エネルギーしきい値アラート STATE (0x84)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	E1H	RO	Y	0	1:エネルギー1の高しきい値を超えた
1	E1L	RO	Y	0	1:エネルギー1の低しきい値を超えた
2	E2H	RO	Y	0	1:エネルギー2の高しきい値を超えた
3	E2L	RO	Y	0	1:エネルギー2の低しきい値を超えた

表 22. 電荷、エネルギー・オーバーフロー・アラート STATCEOF (0x85)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	C1OF	RO	Y	0	1:電荷1のオーバーフロー・アラート
1	C2OF	RO	Y	0	1:電荷2のオーバーフロー・アラート
4	E1OF	RO	Y	0	1:エネルギー1のオーバーフロー・アラート
5	E2OF	RO	Y	0	1:エネルギー2のオーバーフロー・アラート

表 23. タイムベース・アラート STATTB (0x86)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	TB1TH	RO	Y	0	1:時間1のしきい値を超えた
1	TB2TH	RO	Y	0	1:時間2のしきい値を超えた
4	TB1OF	RO	Y	0	1:時間1がオーバーフローした
5	TB2OF	RO	Y	0	1:時間2がオーバーフローした

表 24. VDVCCしきい値アラート STATVDVCC (0x87)

ビット	シンボル	タイプ	COR	デフォルト	動作
0	VDVCCH	RO	Y	0	1:DVCCでの電圧の高しきい値を超えた
1	VDVCCL	RO	Y	0	1:DVCCでの電圧の低しきい値を超えた

マスク・レジスタ

マスク・レジスタは、 $\overline{\text{ALERT}}$ ピンをトリガするアラートを制御できます。マスク・レジスタ・ビットを0にリセットした場合、アラート・マスク制御イネーブル ALERTBCTL (0xE8) レジスタ内の ALERTBENが1に設定されると、各しきい値を超えたときに、 $\overline{\text{ALERT}}$ ピンが“L”に引き下げられます。

状態マスク・レジスタ STATUSM のビットが0に設定された場合、レジスタ STATUS (0x80) の対応するビットがアラートを生成します。

例えば、状態マスク・レジスタ (0x88) の UPDATEM ビットが0にリセットされ、ALERTBCTL (0xE8) レジスタ内の ALERTBEN ビットが設定されると、結果レジスタの全ての更新によって、 $\overline{\text{ALERT}}$ ピンが“L”に引き下げられます。

表 25. 状態マスク STATUSM (0x88)、デフォルト値 0x79

ビット	シンボル	タイプ	COR	デフォルト	動作
0	UVLOAM	RW	N	1	STATUS (0x80) の UVLOA をマスクします 0:マスクがディセーブルされる 1:マスクがイネーブルされる
3	UVLODM	RW	N	1	STATUS (0x80) の UVLOD をマスクします 0:マスクがディセーブルされる 1:マスクがイネーブルされる

レジスタの内容

表 25. 状態マスク STATUSM (0x88)、デフォルト値 0x79 (続き)

4	UPDATEM	RW	N	1	STATUS (0x80) の UPDATE をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
5	ADCERRM	RW	N	1	STATUS (0x80) の ADCERR をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
6	TBCERRM	RW	N	1	STATUS (0x80) の TBCERR をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

STATVTM のビットが 0 に設定された場合、レジスタ STATVT (0x81) の対応するビットがアラートを生成します。

表 26. 電圧、温度しきい値アラート・マスク STATVTM (0x89)、デフォルト値 0x3F

ビット	シンボル	タイプ	COR	デフォルト	動作
0	VHM	RW	N	1	STATVT (0x81) の VH をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	VLM	RW	N	1	STATVT (0x81) の VL をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
2	TEMPHM	RW	N	1	STATVT (0x81) の TEMPH をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
3	TEMPLM	RW	N	1	STATVT (0x81) の TEMPL をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
4	FANHM	RW	N	1	STATVT (0x81) の FANH をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
5	FANLM	RW	N	1	STATVT (0x81) の FANL をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

STATIPM のビットが 0 に設定された場合、レジスタ STATIP (0x82) のビットがアラートを生成します。

表 27. 電流、電力しきい値アラート・マスク STATIPM (0x8A)、デフォルト値 0xF

ビット	シンボル	タイプ	COR	デフォルト	動作
0	IHM	RW	N	1	STATIP (0x82) の IH をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	ILM	RW	N	1	STATIP (0x82) の IL をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
2	PHM	RW	N	1	STATIP (0x82) の PH をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
3	PLM	RW	N	1	STATIP (0x82) の PL をマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

レジスタの内容

STATCMのビットが0に設定された場合、レジスタ STATC (0x83)のビットがアラートを生成します。

表 28. 電荷しきい値アラート・マスク STATCM (0x8B)、デフォルト値 0x3F

ビット	シンボル	タイプ	COR	デフォルト	動作
0	C1HM	RW	N	1	STATC (0x83)のC1Hをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	C1LM	RW	N	1	STATC (0x83)のC1Lをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
2	C2HM	RW	N	1	STATC (0x83)のC2Hをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
3	C2LM	RW	N	1	STATC (0x83)のC2Lをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

STATEMのビットが0に設定された場合、レジスタ STATE (0x84)のビットがアラートを生成します。

表 29. エネルギーしきい値アラート・マスク STATEM (0x8C)、デフォルト値 0x3F

ビット	シンボル	タイプ	COR	デフォルト	動作
0	E1HM	RW	N	1	STATE (0x84)のE1Hをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	E1LM	RW	N	1	STATE (0x84)のE1Lをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
2	E2HM	RW	N	1	STATE (0x84)のE2Hをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
3	E2LM	RW	N	1	STATE (0x84)のE2Lをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

STATCEOFMのビットが0に設定された場合、レジスタ STATCEOF (0x85)のビットがアラートを生成します。

表 30. 電荷、エネルギー・オーバーフロー・アラート・マスク STATCEOFM (0x8D)、デフォルト値 0x33

ビット	シンボル	タイプ	COR	デフォルト	動作
0	C1OFM	RW	N	1	STATCEOF (0x85)のC1OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	C2OFM	RW	N	1	STATCEOF (0x85)のC2OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
2	E1OFM	RW	N	1	STATCEOF (0x85)のE1OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
3	E2OFM	RW	N	1	STATCEOF (0x85)のE2OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

レジスタの内容

STATBDMのビットが0に設定された場合、レジスタ STATTB (0x86)のビットがアラートを生成します。

表 31. タイムベース・アラート・マスク STATTB (0x8E)、デフォルト値 0x33

ビット	シンボル	タイプ	COR	デフォルト	動作
0	TB1THM	RW	N	1	STATTB (0x86)のTB1THをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	TB2THM	RW	N	1	STATTB (0x86)のTB2THをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
4	TB1OFM	RW	N	1	STATTB (0x86)のTB1OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
5	TB2OFM	RW	N	1	STATTB (0x86)のTB2OFをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

STATDVCCMのビットが0に設定された場合、レジスタ STATDVCC (0x87)のビットがアラートを生成します。

表 32. VDVCCしきい値アラート・マスク STATDVCCM (0x8F)、デフォルト値 0x3

ビット	シンボル	タイプ	COR	デフォルト	動作
0	VDVCCHM	RW	N	1	STATDVCC (0x87)のTB1THをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる
1	VDVCCLM	RW	N	1	STATDVCC (0x87)のTB1THをマスクします 0: マスクがディスエーブルされる 1: マスクがイネーブルされる

レジスタ・マップ PAGE1

しきい値レジスタ

しきい値レジスタは、測定される各数量のしきい値を設定します。測定値がしきい値を超えた場合、アラートがトリガされ、しきい値およびオーバーフロー・アラート・レジスタ (0x81~0x87)内の対応するビットが設定されます。アラート・マスク制御イネーブル・レジスタ ALERTBCTL (0xE8)およびマスク・レジスタ (0x88~0x8F)でイネーブルされた場合、ALERTピンも“L”に引き下げられます。

値のスケール調整は、表 33のLSB値を使用して、対応する結果レジスタの値と同じ方法で行います。

表 33. しきい値レジスタ

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB	単位
Page1.0x00	C1TH[47:0]	RW	N	0x7F FF FF FF FF	Charge1 threshold high	see C1 (0x00)	A•s
Page1.0x06	C1TL[47:0]	RW	N	0x80 00 00 00 00	Charge1 threshold low	see C1 (0x00)	A•s
Page1.0x0C	TB1TH[31:0]	RW	N	0xFF FF FF FF	Time1 threshold high	see TB1 (0x0C)	s
Page1.0x10	E1TH[47:0]	RW	N	0x7F FF FF FF FF	Energy1 threshold high	see E1 (0x06)	W•s
Page1.0x16	E1TL[47:0]	RW	N	0x80 00 00 00 00	Energy1 threshold low	see E1 (0x06)	W•s
Page1.0x20	C2TH[47:0]	RW	N	0x7F FF FF FF FF	Charge2 threshold high	see C2 (0x10)	A•s

2947f

レジスタの内容

表 33. しきい値レジスタ(続き)

アドレス	名称	タイプ	COR	デフォルト	パラメータ	LSB	単位
Page1.0x26	C2TL[47:0]	RW	N	0x80 00 00 00 00 00	Charge2 threshold low	see C2 (0x10)	A•s
Page1.0x2C	TB2TH[31:0]	RW	N	0xFF FF FF FF	Time2 threshold high	see TB2 (0x1C)	s
Page1.0x30	E2TH[47:0]	RW	N	0x7F FF FF FF FF FF	Energy2 threshold high	see E2 (0x16)	W•s
Page1.0x36	E2TL[47:0]	RW	N	0x80 00 00 00 00 00	Energy2 threshold low	see E2 (0x16)	W•s
Page1.0x80	ITH[15:0]	RW	N	0x7F FF	Current threshold high	0.012	A
Page1.0x82	ITL[15:0]	RW	N	0x80 00	Current threshold low	0.012	A
Page1.0x84	PTH[15:0]	RW	N	0x7F FF	Power threshold high	0.2	W
Page1.0x86	PTL[15:0]	RW	N	0x80 00	Power threshold low	0.2	W
Page1.0x90	VTH[15:0]	RW	N	0x7F FF	V threshold high	2	mV
Page1.0x92	VTL[15:0]	RW	N	0x80 00	V threshold low	2	mV
Page1.0x94	TEMPTH[15:0]	RW	N	0x7F FF	Temperature threshold high = TEMPTH • 0.204 + 5.5		°C
Page1.0x96	TEMPTL[15:0]	RW	N	0x80 00	Temperature threshold low = TEMPTL • 0.204 + 5.5		°C
Page1.0x98	VDVCCTH[15:0]	RW	N	0X7F FF	VdVCC threshold high	145	mV
Page1.0x9A	VDVCCTL[15:0]	RW	N	0X80 00	VdVCC threshold low	145	mV
Page1.0x9C	TEMPFANH[15:0]	RW	N	0x7F FF	Fan temperature threshold high = TEMPFANH • 0.204 + 5.5		°C
Page1.0x9E	TEMPFANL[15:0]	RW	N	0x80 00	Fan temperature threshold low = TEMPFANL • 0.204 + 5.5		°C

累算された電荷量、エネルギー量、および時間量のためのしきい値コンパレータは、内部で浮動小数点形式を使用します。これによって、わずかなビット・レベルの比較の不一致が発生するように思われるかもしれませんが、累算された結果レジスタと各しきい値レジスタとの間の比較の精度は、常に0.001%よりも良好になります。

電流および電力用のしきい値レジスタが各18ビットの結果レジスタの16 MSBのみを通知することに注意してください。

標準的応用例

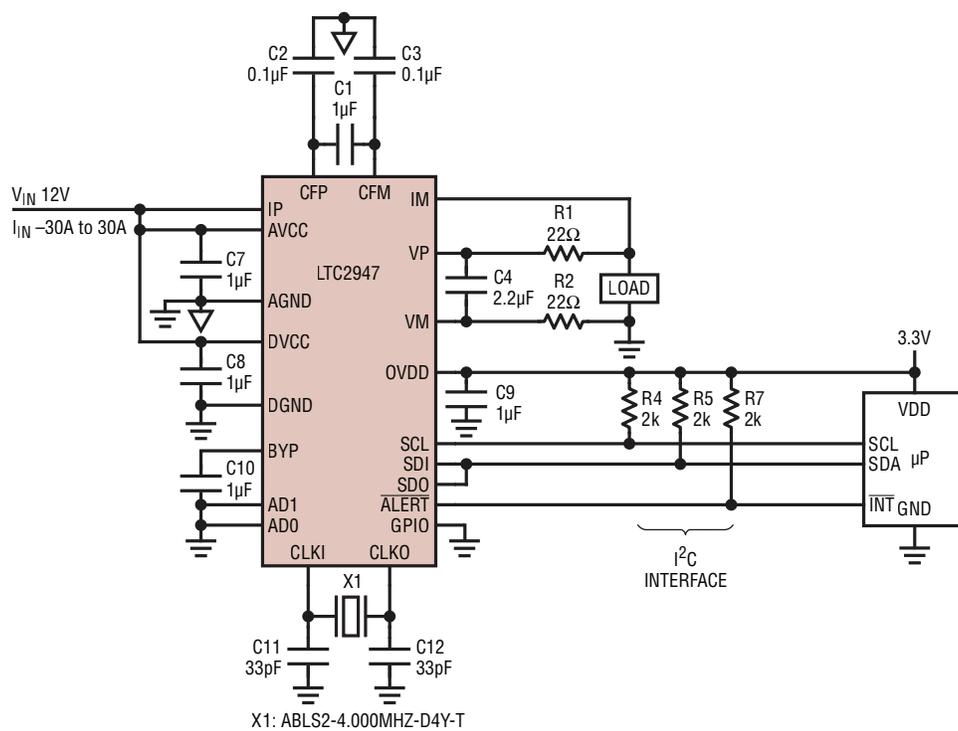
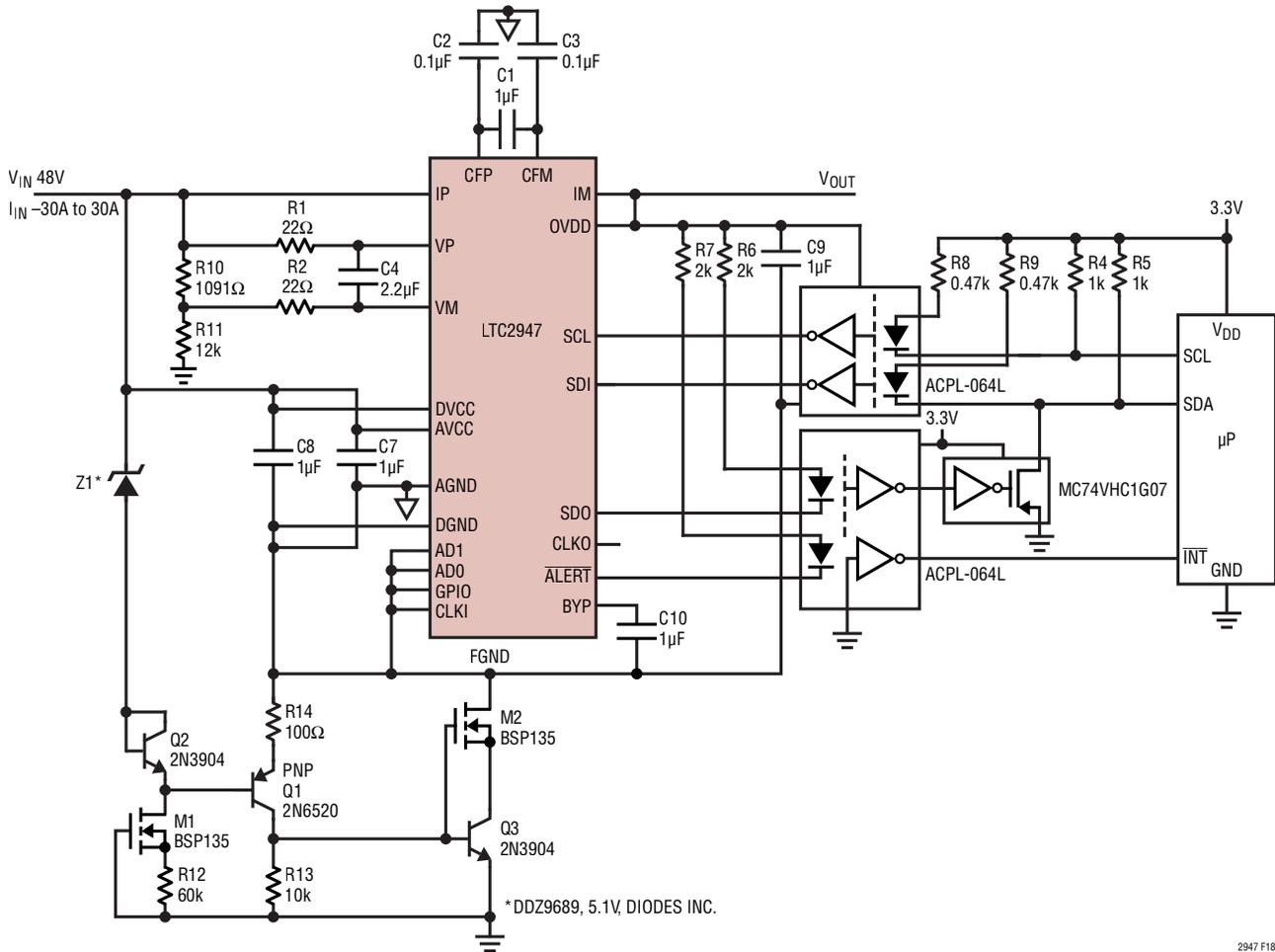


図17. I²C インタフェースおよび高電位側検出を備える 12V、30A 双方向電力、エネルギー、および電荷モニタ

標準的応用例

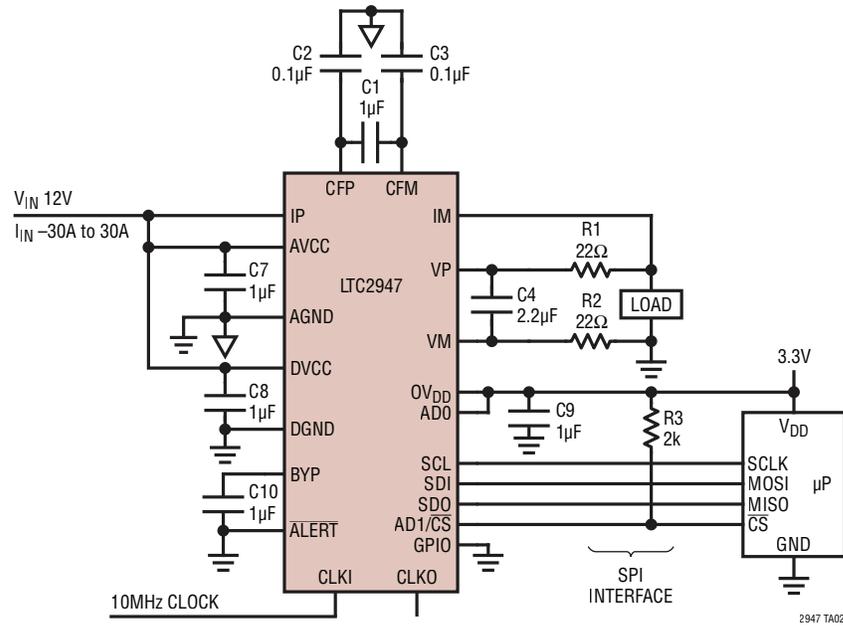


2947 F18

図 18. 絶縁されたI²C インタフェースおよび高電位側検出を備える 48V 双方向電力、エネルギー、および電荷モニタ

標準的応用例

SPI インタフェースを備える 12V、30A 双方向電力、エネルギー、および電荷モニタ



関連製品

製品番号	説明	注釈
LT [®] 2940	電力および電流モニタ	4象限乗算、±5%の電力精度、4V～80V動作
LTC2941	I ² C バッテリ・ガスゲージ	2.7V～5.5V動作、1%の電荷精度
LTC2942	温度/電圧測定付きI ² C バッテリ・ガスゲージ	2.7V～5.5V動作、1%の電荷、電圧、および温度
LTC2943	温度、電圧、および電流測定付きマルチセル・バッテリ・ガスゲージ	3.6V～20V動作、1%の電荷、電圧、電流、および温度
LTC2945	範囲の広いI ² C電力モニタ	0V～80V動作、12ビットADC、±0.75% TUE
LTC2946	広範囲のI ² C電力、電荷、およびエネルギー・モニタ	2.7V～100V動作、12ビット分解能
LTC2990	I ² Cインタフェース搭載のクワッド温度、電圧、電流モニタ	3V～5.5V動作、14ビットADC
LTC4150	クーロン・カウンタ/バッテリ・ガスゲージ	2.7V～8.5V動作、電圧から周波数へのコンバータ
LTC4151	高電圧I ² C電流および電圧モニタ	7V～80V動作、12ビット分解能、±1.25% TUE
LTC4215	I ² Cモニタ機能付き、シングル・チャネル・ホット・スワップ・コントローラ	8ビットADC、電流制限および突入電流を調整可能、2.9V～15V動作
LTC4222	I ² Cモニタ機能付き、デュアル・チャネル・ホット・スワップ・コントローラ	10ビットADC、電流制限および突入電流を調整可能、2.9V～29V動作
LTC4260	I ² Cモニタ機能付き、正の高電圧ホット・スワップ・コントローラ	8ビットADC、電流制限および突入電流を調整可能、8.5V～80V動作
LTC4261	I ² Cモニタ機能付き、負の高電圧ホット・スワップ・コントローラ	10ビットADC、フロート・トポロジー、突入電流を調整可能
LTC4234	20A保証のSOA Hot Swapコントローラ	2.9V～15V動作、R _{SENSE} を含む4mΩ MOSFET