

特長

- レール・トゥ・レールの入力電圧範囲: 0V ~ 80V
- 広い入力電源電圧範囲: 2.7V ~ 80V
- 80Vを超える電源用のシャント・レギュレータ
- 全未調整誤差が±0.75%未満のΔΣ型A/Dコンバータ
- 電流と電圧の分解能: 12ビット
- 内蔵の乗算器により24ビットの電力値を計算
- 最小値と最大値を記憶
- 制限値を超えた場合に警告
- 追加のA/Dコンバータ入力により外部電圧をモニタ
- 連続スキャン・モードとスナップショット・モード
- I_Qが80μA未満のシャットダウン・モード
- SDAの分割により光絶縁が可能
- 3mm×3mmの12ピンQFNパッケージおよびMSOPパッケージで供給可能

アプリケーション

- 通信機器のインフラ
- 産業用機器
- 自動車
- 民生用機器

概要

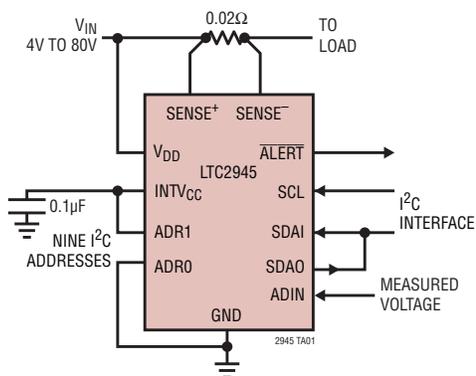
LTC[®]2945は、電流、電圧、および電力を測定するレール・トゥ・レールのシステム・モニタです。2.7V ~ 80Vの動作電圧範囲を特長としており、80Vを超える電源向けにシャント・レギュレータを内蔵しているため、入力電源を柔軟に選択できます。0V ~ 80Vでの電流測定範囲は入力電源に依存しません。内蔵の0.75%精度12ビットA/Dコンバータにより、負荷電流、入力電圧、および補助外部電圧を測定します。測定した12ビットの負荷電流データと入力電圧データの数値をデジタル乗算することにより、24ビットの電力値が生成されます。最小値および最大値が記憶され、プログラム可能なしきい値を持つオーバーレンジ警報機能により、ソフトウェアによるポーリングの必要性が最小限に抑えられます。データは標準のI²Cインタフェースを介して通知されます。シャットダウン・モードでは、消費電流が20μAまで減少します。

LTC2945のI²Cインタフェースは、データ入力ピンとデータ出力ピンが別個になっているので、標準または光絶縁型のI²C接続で使用できます。LTC2945-1は反転型のデータ出力を内蔵しているため、反転型の光アイソレータ構成で使用できます。

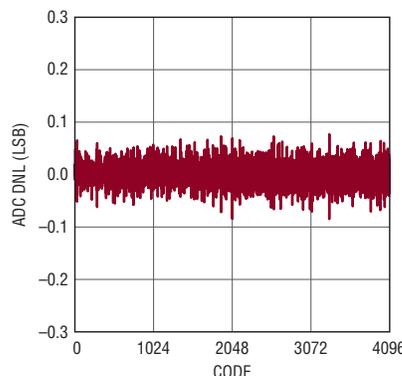
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴは、リアテクノロジ社登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

ADCおよびI²C内蔵の広範囲電力モニタ

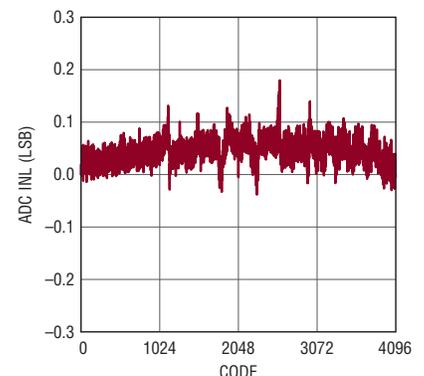


ADCの微分非直線性 (ADIN)



2945 TA01a

ADCの積分非直線性 (ADIN)



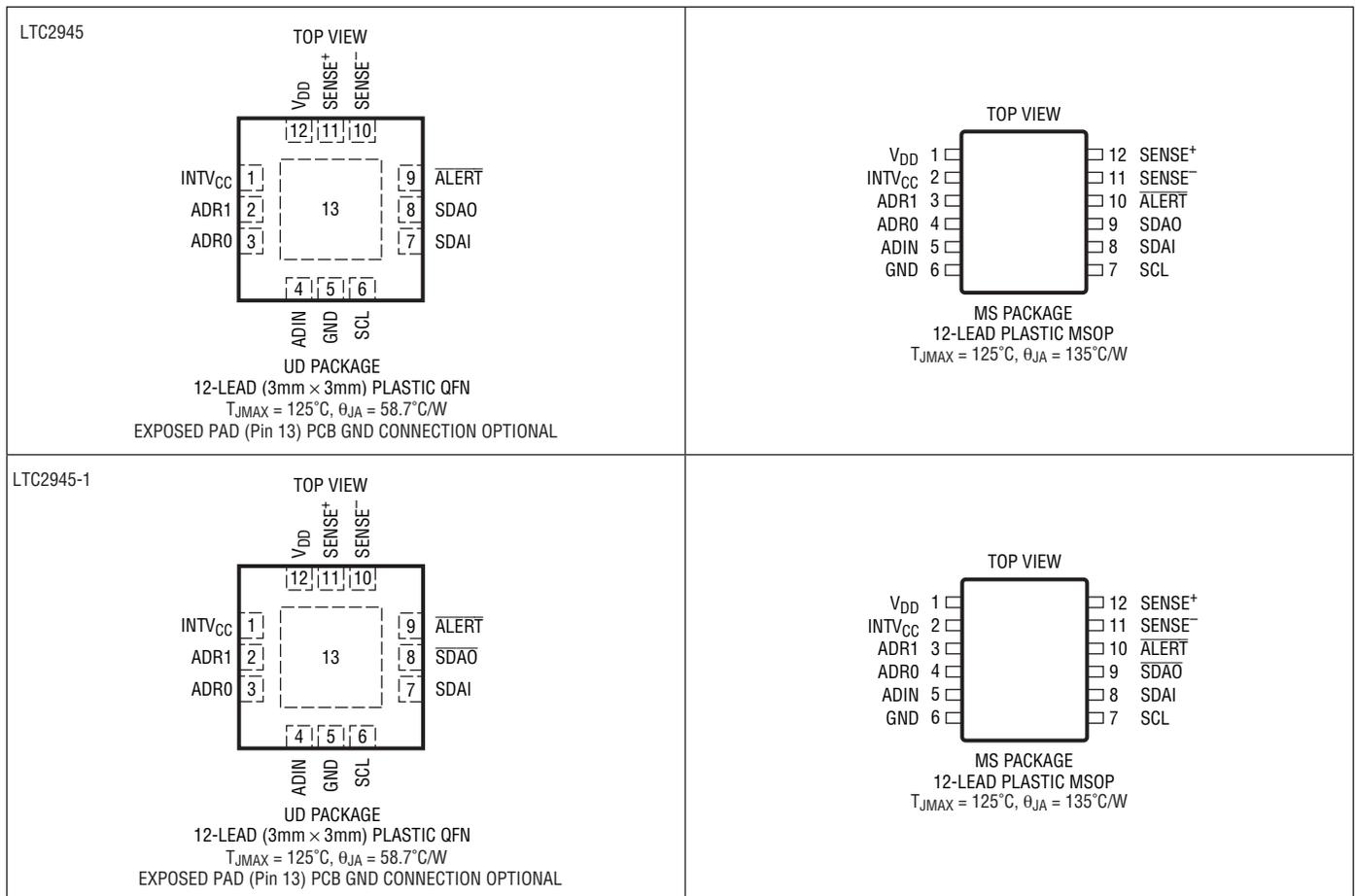
2945 TA01b

LTC2945

絶対最大定格 (Note 1, 2)

V_{DD} 電圧.....	-0.3V ~ 100V	SCL、SDAI 電圧 (Note 4)	-0.3V ~ 5.9V
SENSE ⁺ 電圧.....	-1V ~ 100V	SCL、SDAI クランプ電流.....	5mA
SENSE ⁻ 電圧.....	-1V または SENSE ⁺ - 1V ~ SENSE ⁺ + 1V	動作温度範囲	
INTV _{CC} 電圧 (Note 3)	-0.3V ~ 5.9V	LTC2945C	0°C ~ 70°C
ADR1、ADR0、ADIN、 $\overline{\text{ALERT}}$ 、SDAO、 $\overline{\text{SDAO}}$		LTC2945I	-40°C ~ 85°C
電圧.....	-0.3V ~ 7V	保存温度範囲.....	-65°C ~ 150°C
INTV _{CC} クランプ電流.....	35mA	リード温度 (半田付け、10 秒)	
		MS パッケージのみ.....	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC2945CUD#PBF	LTC2945CUD#TRPBF	LFWK	12-Lead (3mm × 3mm) Plastic QFN	0°C to 70°C
LTC2945IUD#PBF	LTC2945IUD#TRPBF	LFWK	12-Lead (3mm × 3mm) Plastic QFN	-40°C to 85°C
LTC2945CUD-1#PBF	LTC2945CUD-1#TRPBF	LFYX	12-Lead (3mm × 3mm) Plastic QFN	0°C to 70°C
LTC2945IUD-1#PBF	LTC2945IUD-1#TRPBF	LFYX	12-Lead (3mm × 3mm) Plastic QFN	-40°C to 85°C
LTC2945CMS#PBF	LTC2945CMS#TRPBF	2945	12-Lead Plastic MSOP	0°C to 70°C
LTC2945IMS#PBF	LTC2945IMS#TRPBF	2945	12-Lead Plastic MSOP	-40°C to 85°C
LTC2945CMS-1#PBF	LTC2945CMS-1#TRPBF	29451	12-Lead Plastic MSOP	0°C to 70°C
LTC2945IMS-1#PBF	LTC2945IMS-1#TRPBF	29451	12-Lead Plastic MSOP	-40°C to 85°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

電気的特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 4\text{V} \sim 80\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
電源							
V_{DD}	V_{DD} Supply Voltage Range		● 4		80	V	
V_{INTVCC}	$INTV_{CC}$ Supply Voltage Range		● 2.7		5.9	V	
I_{DD}	V_{DD} Supply Current	$V_{DD} = 48\text{V}$, $INTV_{CC}$ Open Shutdown	● ●	0.8 40	1.2 70	mA μA	
I_{CC}	$INTV_{CC}$ Supply Current	$INTV_{CC} = V_{DD} = 5\text{V}$ Shutdown, $INTV_{CC} = V_{DD} = 5\text{V}$	● ●	0.6 20	0.9 80	mA μA	
I_{CCSRC}	$INTV_{CC}$ Linear Regulator Output Current	$V_{DD} = 7\text{V}$	●		-10	mA	
V_{CC}	$INTV_{CC}$ Linear Regulator Voltage	$7\text{V} < V_{DD} < 80\text{V}$, $I_{LOAD} = 1\text{mA}$	●	4.5	5	5.5	V
ΔV_{CC}	$INTV_{CC}$ Linear Regulator Load Regulation	$7\text{V} < V_{DD} < 80\text{V}$, $I_{LOAD} = 1\text{mA}$ to 10mA	●		100	200	mV
V_{CCZ}	$INTV_{CC}$ Shunt Regulator Voltage	$V_{DD} = 48\text{V}$, $I_{CC} = 1\text{mA}$	●	5.9	6.3	6.7	V
ΔV_{CCZ}	$INTV_{CC}$ Shunt Regulator Load Regulation	$V_{DD} = 48\text{V}$, $I_{CC} = 1\text{mA}$ to 35mA	●			250	mV
$V_{CC(UVL)}$	$INTV_{CC}$ Supply Undervoltage Lockout	$INTV_{CC}$ Rising, $V_{DD} = INTV_{CC}$	●	2.2	2.6	2.69	V
$V_{DD(UVL)}$	V_{DD} Supply Undervoltage Lockout	V_{DD} Rising, $INTV_{CC}$ Open	●	2.9	3.2	3.5	V
$V_{DDI^2C(RST)}$	V_{DD} I ² C Logic Reset	V_{DD} Falling, $INTV_{CC}$ Open	●	2	2.5		V
$V_{CCI^2C(RST)}$	$INTV_{CC}$ I ² C Logic Reset	$INTV_{CC}$ Falling, $V_{DD} = INTV_{CC}$	●	1.5	1.8		V
検出入力							
V_{CM}	SENSE ⁺ , SENSE ⁻ Common Mode Voltage		●	0	80	V	
$I_{SENSE+(HI)}$	48V SENSE ⁺ Input Current	SENSE ⁺ , SENSE ⁻ , $V_{DD} = 48\text{V}$ Shutdown	● ●	100	150 2	μA μA	
$I_{SENSE-(HI)}$	48V SENSE ⁻ Input Current	SENSE ⁺ , SENSE ⁻ , $V_{DD} = 48\text{V}$ Shutdown	● ●		20 1	μA μA	
$I_{SENSE+(LO)}$	0V SENSE ⁺ Source Current	SENSE ⁺ , SENSE ⁻ = 0V, $V_{DD} = 48\text{V}$ Shutdown	● ●		-10 -2	μA μA	
$I_{SENSE-(LO)}$	0V SENSE ⁻ Source Current	SENSE ⁺ , SENSE ⁻ = 0V, $V_{DD} = 48\text{V}$ Shutdown	● ●		-5 ± 1	μA μA	

2945fa

LTC2945

電気的特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 4V \sim 80V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
ADC							
RES	Resolution (No missing codes)	(Note 5)	●	12			Bits
V_{FS}	Full-Scale Voltage	ΔSENSE (Note 7)	●	101.7	102.4	103.1	mV
		V_{IN}	●	101.7	102.4	103.1	V
		ADIN	●	2.033	2.048	2.063	V
LSB	LSB Step Size	ΔSENSE			25		μV
		V_{IN}			25		mV
		ADIN			0.5		mV
TUE	Total Unadjusted Error (Note 6)	ΔSENSE	●			± 0.75	%
		V_{IN}	●			± 0.75	%
		ADIN	●			± 0.75	%
V_{OS}	Offset Error	ΔSENSE	●			± 3.1	LSB
		V_{IN}	●			± 1.5	LSB
		ADIN	●			± 1.1	LSB
INL	Integral Nonlinearity	ΔSENSE	●			± 3	LSB
		V_{IN}	●			± 2	LSB
		ADIN	●			± 2	LSB
σ_T	Transition Noise (Note 5)	ΔSENSE			1.2		μVRMS
		V_{IN}			0.3		mVRMS
		ADIN			10		μVRMS
f_{CONV}	Conversion Rate (Continuous Mode)		●	6	7.5	9	Hz
t_{CONV}	Conversion Time (Snapshot Mode)	ΔSENSE	●	60	66	72	ms
		V_{IN}, ADIN	●	30	33	36	ms
R_{ADIN}	ADIN Pin Input Resistance	$V_{DD} = 48V, \text{ADIN} = 3V$	●	3	10		$M\Omega$
I_{ADIN}	ADIN Pin Input Current	$V_{DD} = 48V, \text{ADIN} = 3V$	●			± 1	μA
I²C インタフェース ($V_{DD} = 48V$)							
$V_{ADR(H)}$	ADR0, ADR1 Input High Threshold		●	2.1	2.4	2.7	V
$V_{ADR(L)}$	ADR0, ADR1 Input Low Threshold		●	0.3	0.6	0.9	V
$I_{ADR(IN)}$	ADR0, ADR1 Input Current	ADR0, ADR1 = 0V, 3V	●			± 13	μA
$I_{ADR(IN,Z)}$	Allowable Leakage When Open		●			± 7	μA
$V_{OD(OL)}$	SDAO, $\overline{\text{SDAO}}$, $\overline{\text{ALERT}}$ Output Low Voltage	$I_{\text{SDAO}}, I_{\overline{\text{SDAO}}}, I_{\overline{\text{ALERT}}} = 8\text{mA}$	●		0.15	0.4	V
$I_{\text{SDA,SCL(IN)}}$	SDAI, SDAO, $\overline{\text{SDAO}}$, SCL Input Current	SDAI, SDAO, $\overline{\text{SDAO}}$, SCL = 5V	●		0	± 1	μA
$V_{\text{SDA,SCL(TH)}}$	SDAI, SCL Input Threshold		●	1.5	1.9	2.2	V
$V_{\text{SDA,SCL(CL)}}$	SDAI, SCL Clamp Voltage	$I_{\text{SDAI}}, I_{\text{SCL}} = 3\text{mA}$	●	5.9	6.4	6.9	V
$I_{\overline{\text{ALERT}}(IN)}$	$\overline{\text{ALERT}}$ Input Current	$\overline{\text{ALERT}} = 5V$	●		0	± 1	μA

電気的特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 4V \sim 80V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I²C インタフェース・タイミング						
$f_{SCL(MAX)}$	Maximum SCL Clock Frequency		400			kHz
t_{LOW}	Minimum SCL Low Period			0.65	1.3	μs
t_{HIGH}	Minimum SCL High Period			50	600	ns
$t_{BUF(MIN)}$	Minimum Bus Free Time Between Stop/Start Condition			0.12	1.3	μs
$t_{HD,STA(MIN)}$	Minimum Hold Time After (Repeated) Start Condition			140	600	ns
$t_{SU,STA(MIN)}$	Minimum Repeated Start Condition Set-Up Time			30	600	ns
$t_{SU,STO(MIN)}$	Minimum Stop Condition Set-Up Time			30	600	ns
$t_{HD,DAT(MIN)}$	Minimum Data Hold Time Input			-100	0	ns
$t_{HD,DATO(MIN)}$	Minimum Data Hold Time Output		300	600	900	ns
$t_{SU,DAT(MIN)}$	Minimum Data Set-Up Time			30	100	ns
$t_{SP(MAX)}$	Maximum Suppressed Spike Pulse Width		50	110	250	ns
t_{RST}	Stuck Bus Reset Time	SCL or SDAI Held Low	25	33		ms
C_X	SCL, SDAI Input Capacitance (Note 5)			5	10	pF

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: ピンに流れ込む電流は全て正とする。注記がない限り、全ての電圧はグランドを基準にしている。

Note 3: 内部シャント・レギュレータが $INTV_{CC}$ ピンを最小 5.9V に制限する。このピンを 5.9V より高い電圧にドライブするとデバイスを損傷するおそれがある。このピンは、電流を 35mA 未満に制限する抵抗を介して、より高い電圧に安全に接続することができる。

Note 4: 内蔵クランプが SCL および SDAI ピンを最小 5.9V に制限する。これらのピンをクランプより高い電圧にドライブするとデバイスを損傷するおそれがある。このピンは、電流を 5mA 未満に制限する抵抗を介して、より高い電圧に安全に接続することができる。

Note 5: 設計によって保証されており、テストは行われない。

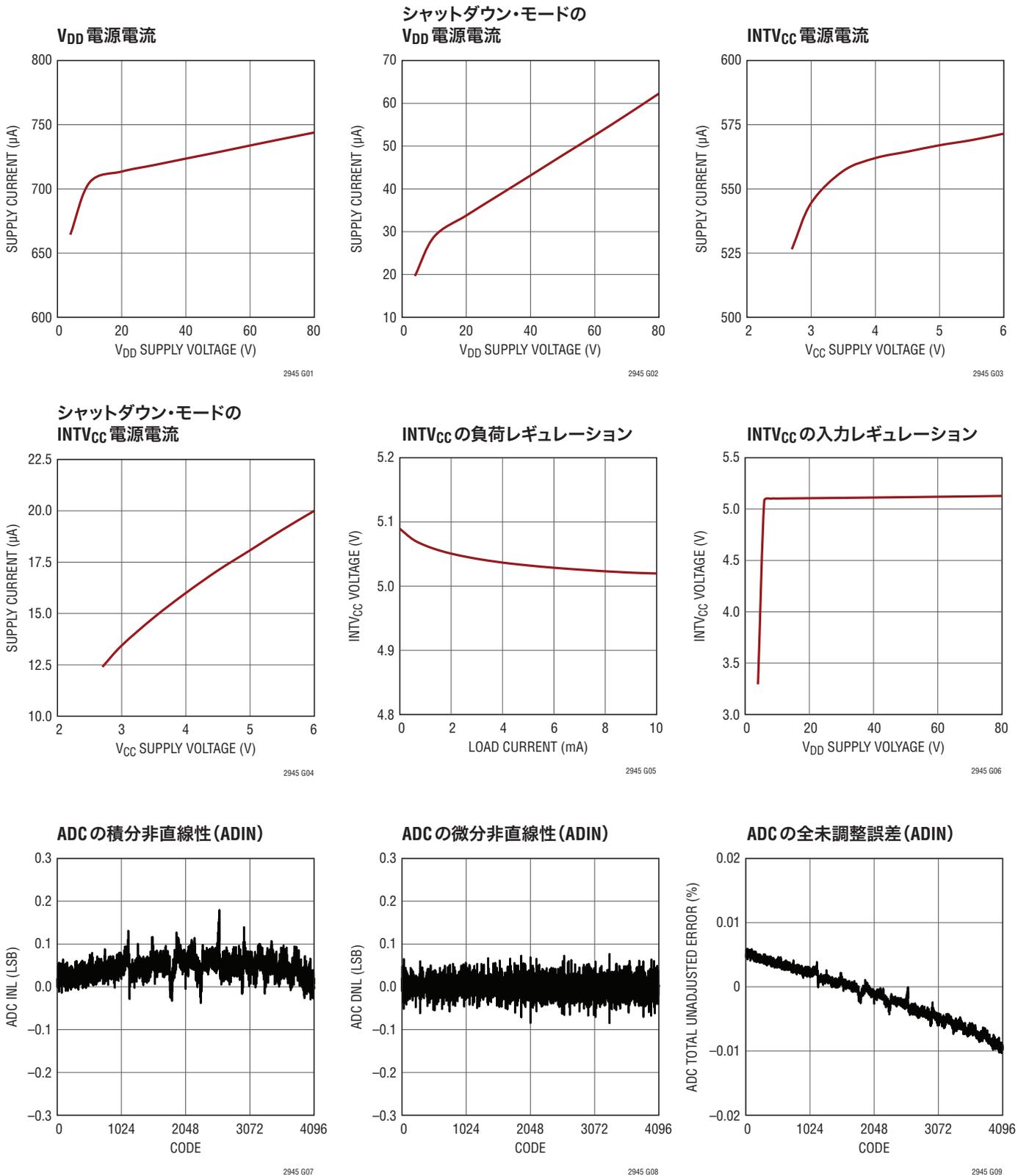
Note 6:
$$TUE = \frac{(\text{ACTUAL CODE} - \text{IDEAL CODE})}{4096} \times 100\%$$

IDEAL CODE は 0V のコード 0 と V_{FS} の理論コード 4096 を通る直線から求められるコード。

Note 7: ΔSENSE の定義は $V_{SENSE+} - V_{SENSE-}$ である。

LTC2945

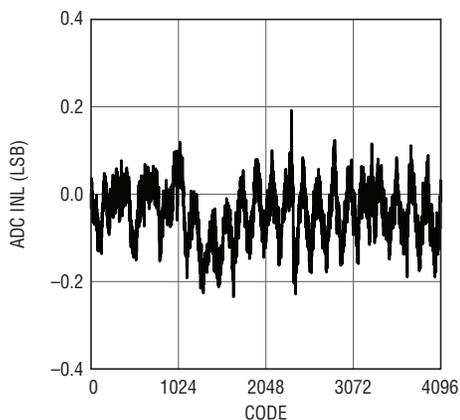
標準的性能特性 注記がない限り、 $V_{DD} = 48V$ 、 $T_A = 25^\circ C$ 。



2945fa

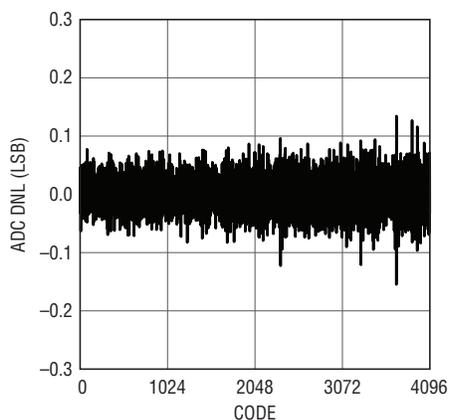
標準的性能特性 注記がない限り、 $V_{DD} = 48V$ 、 $T_A = 25^\circ C$ 。

ADCの積分非直線性(Δ SENSE)



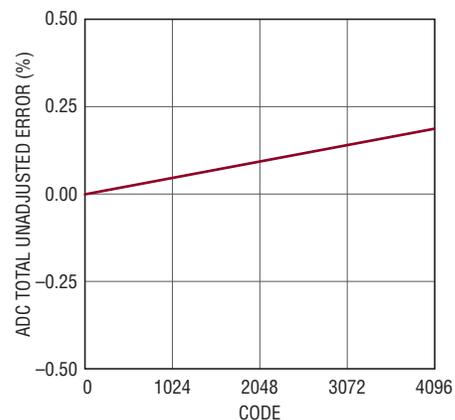
2945 G10

ADCの微分非直線性(Δ SENSE)



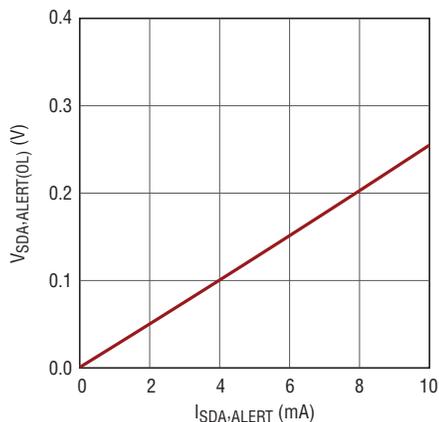
2945 G11

ADCの全未調整誤差(Δ SENSE)



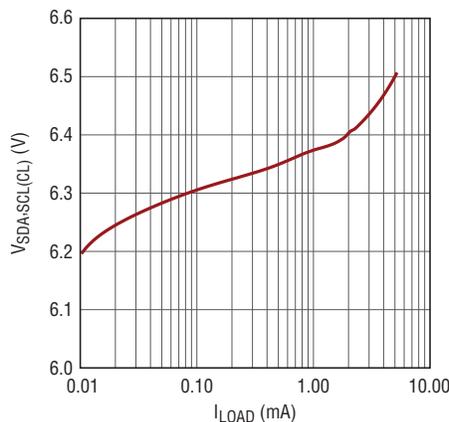
2945 G12

SDAO、 \overline{SDAO} 、 \overline{ALERT} の
負荷接続時“L”出力電圧



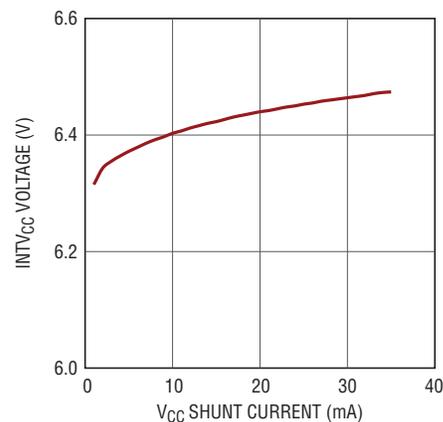
2945 G13

SCL、SDAIの負荷接続時
クランプ電圧



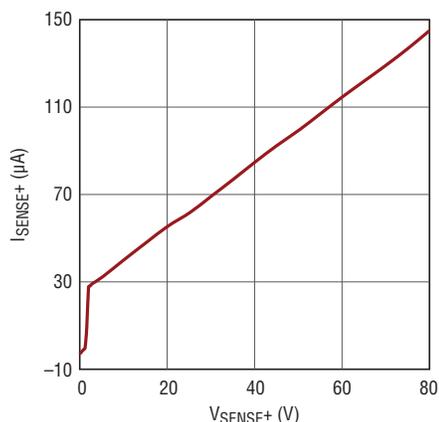
2945 G14

INTV_{CC}シャント・レギュレータ負荷
レギュレーション



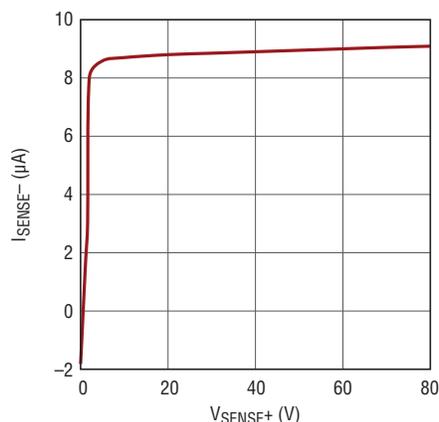
2945 G15

SENSE+ 入力電流



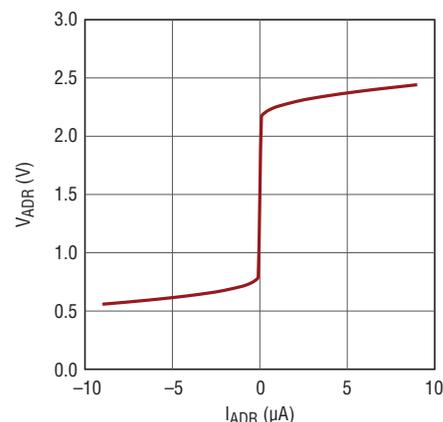
2945 G16

SENSE- 入力電流



2945 G17

電流シンクまたは電流ソース時の
ADRO、ADR1 電圧



2945 G18

ピン機能

ADIN : ADC入力。内蔵ADCが0V～2.048Vの電圧を測定します。使用しない場合はグラウンドに接続します。

ADR1、ADRO : I²Cデバイス・アドレス入力。これらのピンをINTV_{CC}またはGNDに接続するか、開放のままにすることで、可能な9つのアドレスのうち1つに設定されます。詳細は、「アプリケーション情報」のセクションの表1を参照してください。

ALERT : フォルト・アラート出力。ADC変換結果がフォルトの場合にホスト・コントローラに警告するためにグラウンドにプルダウンされるオープン・ドレインのロジック出力です。フォルト・アラートは、表4に示すとおりALERTレジスタの対応するビットをセットすることでイネーブルされます。このデバイスは、SMBusアラート・プロトコルと互換性があります。「アプリケーション情報」を参照してください。使用しない場合はグラウンドに接続します。

露出パッド(ピン13、DDパッケージのみ) : 露出パッドは開放のままにするか、デバイスのグラウンドに接続することができます。最適の熱性能を得るには、広いPCB領域に接続します。

GND : デバイスのグラウンド。

INTV_{CC} : 内部低電圧電源入力/出力。このピンは内部回路への給電に使用します。低電圧電源の直接入力、V_{DD}に接続されたより高い電源電圧からのリニア・レギュレータ、またはシャント・レギュレータのいずれかに構成できます。2.7V～5.9Vの電源が使用可能ならば、直接このピンに接続してください。INTV_{CC}を外部電源から給電する場合、V_{DD}ピンをINTV_{CC}に短絡させます。V_{DD}が4V～80Vの電源に接続されている場合、INTV_{CC}は外部回路に最大10mAを供給できる内部直列レギュレータの5V出力になります。更に高い電源電圧、またはフロート・トポロジーが必要な場合は、INTV_{CC}を6.3Vシャント・レギュレータとして使用できます。電流を35mA未満に制限するシャント抵抗を介して、電源をINTV_{CC}に接続します。このピンの電圧が2.5Vを下回ると、低電圧ロックアウト回路がADCをディスエーブルします。このピンとグラウンドの間に0.1μF～1μFのバイパス・コンデンサを接続してください。

SCL : I²Cバス・クロック入力。SDAIピンのデータは、SCLの立ち上がりエッジでシフト・インまたはシフト・アウトされます。このピンは、マスタ・コントローラのオープン・コレクタ出力によって駆動されます。SCLとV_{DD}またはINTV_{CC}の間には、外付けのプルアップ抵抗または電流源が必要です。SCLの電圧は内部で6.4V(最小5.9V)にクランプされます。

SDAI : I²Cバス・データ入力。アドレス、コマンド、データのビットをシフト・インするために使用します。このピンは、マスタ・コントローラのオープン・コレクタ出力によって駆動されます。SDAIとV_{DD}またはINTV_{CC}の間には、外付けのプルアップ抵抗または電流源が必要です。SDAIの電圧は内部で6.4V(最小5.9V)にクランプされます。

SDAO : I²Cバス・データ出力。データをマスタ・コントローラに送り返すため、または書き込み動作のアクノリッジを返すために使用されるオープン・ドレイン出力。外付けのプルアップ抵抗または電流源が必要です。

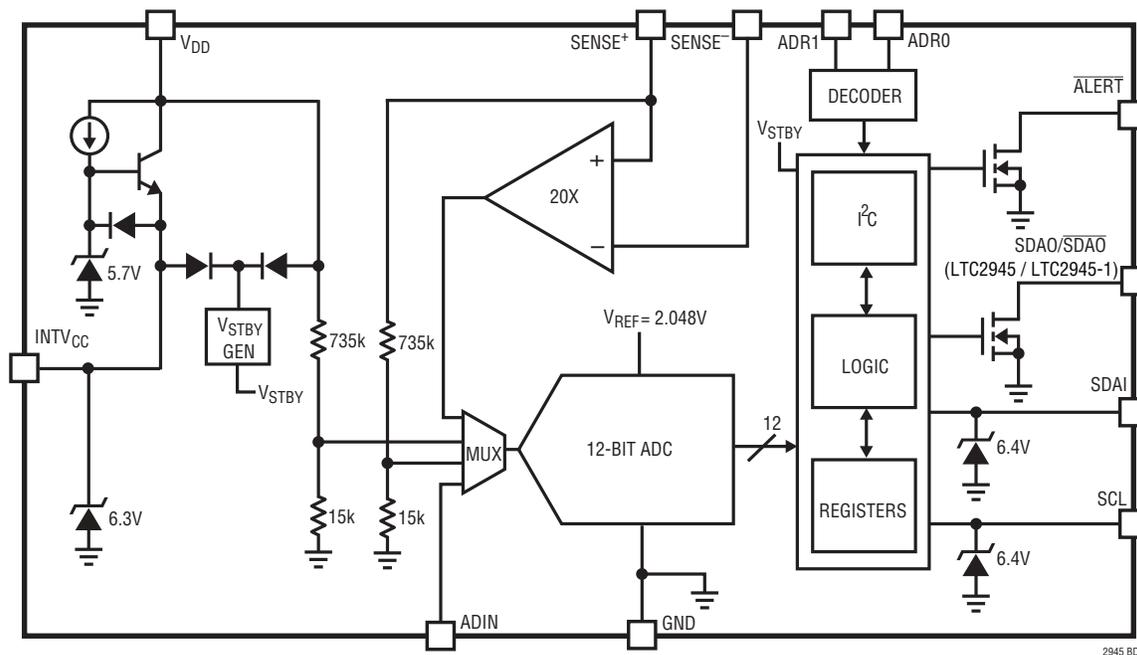
SDAO : I²Cバス・データの反転出力。データをマスタ・コントローラに送り返すため、または書き込み動作のアクノリッジを返すために使用されるオープン・ドレイン出力。光絶縁使用時の利便性のためにデータが反転されています。外付けのプルアップ抵抗または電流源が必要です。

SENSE⁺ : 電源電圧および電流の検出入力。内部電流検出アンプの電源および電流検出入力として使用します。このピンの電圧は、フルスケール入力範囲102.4Vの内蔵ADCによってモニタされます。推奨されるケルビン接続については図16を参照してください。

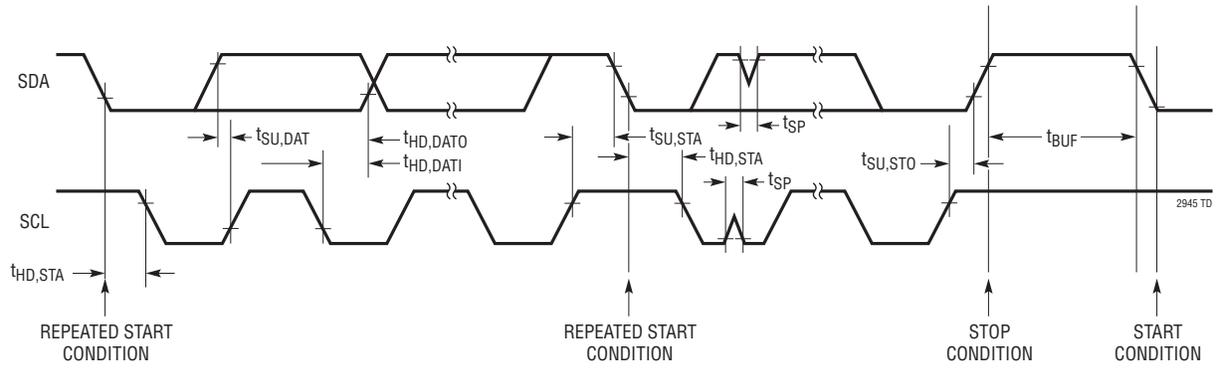
SENSE⁻ : 電流検出入力。SENSE⁺とSENSE⁻の間に外付けの検出抵抗を接続します。SENSE⁺とSENSE⁻の間の差動電圧が、フルスケール検出電圧102.4mVの内蔵ADCによってモニタされます。

V_{DD} : 高電圧電源入力。このピンは、入力電圧範囲が4V～80Vの内部直列レギュレータの給電に使用され、入力電圧が7Vを上回るとINTV_{CC}に5Vを発生します。INTV_{CC}ピンに外部負荷を接続する場合は、このピンとグラウンドの間に0.1μF～1μFのバイパス・コンデンサを接続してください。内蔵12ビットADCは、フルスケール入力範囲102.4VでV_{DD}の電圧をモニタするように構成できます。

ブロック図



タイミング図



動作

LTC2945は、0V～80Vのあらゆる電源レールの電流、電圧、電力を精確にモニタします。内部リニア・レギュレータによって、4V～80Vのレールから直接動作させるか、2.7V～5.9Vの外部電源電圧によって動作させることができます。通常動作時の静止電流は0.9mA未満です。I²Cインタフェースを介してシャットダウン・モードをイネーブルすると、静止電流が80μA未満に減少します。LTC2945は、80Vを超える電源電圧による動作を可能とするシャント・レギュレータを内蔵しています。

内蔵12ビットADC (A/Dコンバータ)は連続動作させるか、スナップショット・モードにより必要に応じて動作させることができます。デフォルトの連続スキャン・モードでは、ADCがSENSE⁺とSENSE⁻の間の差動電圧(フルスケール: 102.4mV)、SENSE⁺またはV_{DD}ピンの電圧(フルスケール: 102.4V)、ADINピンの電圧(フルスケール: 2.048V)を繰り返し測定します。変換結果は内蔵レジスタに格納されます。

スナップショット・モードでは、選択された1つの電圧または電流を1回だけ測定します。スナップショット・モードをイネーブルするには、I²Cインタフェースを介してCONTROLレジスタのスナップショット・モード・イネーブル・ビットをセットします。CONTROLレジスタのステータス・ビットはADC変換をモニタし、変換が完了すると変換結果は対応するデータ・レジスタに保存されます。

内蔵ロジックは各ADC測定の最小値と最大値を追跡し、保存された電流と電圧のデータをデジタル乗算することで電力を計算します。更に、ADCの測定値がプログラムされたウィンドウから逸脱すると、ALERTピンを“L”にプルダウンすることでアラートをトリガします。アラート機能はユーザによる設定が可能です。ロジック出力は、全て内蔵レジスタに保存されます。LTC2945は内蔵データ・レジスタへのアクセスや、アラートしきい値および制御レジスタのプログラムに使用するI²Cインタフェースを備えています。2つのトライステート・ピンADR1とADR0をデコードすることで9通りのデバイス・アドレスを使用できます(表1参照)。SDAピンは、光絶縁を容易にするために、SDAI(入力)とSDAO(出力、LTC2945)またはSDAO(出力、LTC2945-1)に分割されています。

アプリケーション情報

LTC2945は、ハイサイドおよびローサイドの電力をモニタする、小型ながら完結した解決策を提供します。0V～80Vの入力コモン・モード範囲と、2.7V～80Vの幅広い入力電源動作電圧範囲を実現したこのデバイスは、自動車、産業用、通信機器インフラストラクチャなどの多岐にわたるパワー・マネジメント・アプリケーションに最適です。図1に示す基本的なアプリケーション回路は、0.02Ωの抵抗によるハイサイド電流(フルスケール5.12A)、入力電圧(フルスケール102.4V)、外部電圧(フルスケール2.048V)を、いずれも12ビット分解能の内部ADCによってモニタします。

データ・コンバータ

LTC2945は、原理的に測定ウィンドウの全域で入力ノイズが平均化される、12ビットのΔΣADCを搭載しています。ADCは次の3つの電圧を、1)ΔSENSE、2)V_{DD}またはV_{SENSE+}、3)V_{ADIN}の順に、連続してモニタします。SENSE⁺とSENSE⁻の間の差動電圧は、25μVの分解能(フルスケール102.4mV)でモニタされるため、非常に小さな値のシャント抵抗両端の電圧でも精度よく測定できます。V_{DD}またはSENSE⁺の電源電

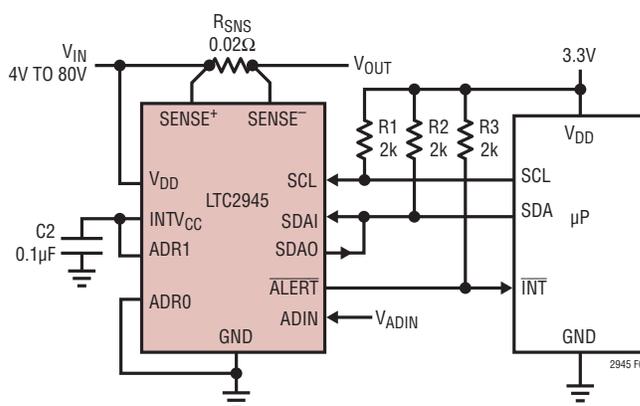


図1. LTC2945によるハイサイドの電流および電圧のモニタ

圧は、25mVの分解能(フルスケール102.4V)で直接測定されます。コミットされていないADINピンの電圧は0.5mVの分解能(フルスケール2.048V)で測定されるため、任意の外部電圧をモニタできます。各測定電圧に対応する12ビットのデジタル・ワードは、合計6つのADCデータ・レジスタ(ΔSENSE

アプリケーション情報

MSB/LSB、 V_{IN} MSB/LSB、ADIN MSB/LSB)の隣接する2つに保存されます。上位8ビットは第1のレジスタ(MSB)、下位4ビットが第2のレジスタ(LSB)に格納されます(表2参照)。LSBレジスタの最下位4ビットは0に設定されます。これらのデータ・レジスタは、対応するADC変換の完了後、ただちに更新されるため、連続スキャン・モードでは7.5Hzの実行リフレッシュ・レートが得られます。

データ・コンバータは、選択した電圧(Δ SENSE、 V_{DD} または V_{SENSE+} 、 V_{ADIN} のいずれか)を1つだけ測定するスナップショット・モードも備えています。スナップショット測定を実行するには、CONTROLレジスタのビットA7をセットし、目的とするADCチャンネルの2ビット・コードをバイト書き込みコマンドによってA6とA5に書き込みます(表3)。バイト書き込みコマンドが完了すると、ADCは選択された電圧の変換を開始し、変換が進行中であることを示すビジー・ビット(CONTROLレジスタのA3)がセットされます。変換が完了すると、ADCは停止し、ビジー・ビットがリセットされてデータが用意できたことを知らせます。スナップショット測定を再度実行するには、CONTROLレジスタに再書き込みします。

LTC2945の柔軟な電源

LTC2945は、広範囲の電源から柔軟にデバイス電源を派生させる、外部からの設定が可能です。LTC2945は、INTV_{CC}ピンに接続された低電圧の内部回路に、高い V_{DD} 電圧からの給電を可能とするリニア・レギュレータを内蔵しています。このレギュレータは4V～80Vの V_{DD} 電圧で動作し、 V_{DD} が7Vを超えていればINTV_{CC}ピンに10mAを供給できる5Vの出力を発生します。レギュレータはダイ温度が150°Cを上回るとデイスエーブルされ、出力は偶発的な短絡に対して保護されています。最適なトランジェント性能を得るには、 V_{DD} とINTV_{CC}の両ピンに0.1 μ F～1 μ Fのバイパス・コンデンサを接続することを推奨します。高い V_{DD} 電圧による動作は、著しい電力損失につながることに注意し、動作接合部温度が125°C未満に保たれるように気をつけてください。電力損失を改善するには、QFNパッケージを使用して露出パッドを大きな銅領域に半田付けすることで熱抵抗を小さくします。

図2aに4V～80Vの入力電源のモニタにLTC2945を使用した例を示します。 V_{DD} を直接入力電源に接続できるため、2次電源は必要ありません。LTC2945を0V～80Vの入力電源モニタ用に使用する場合は、図2bに示すように、 V_{DD} ピンに接続された広範囲の2次電源からデバイス電源を派生させることができます。SENSEピンにはデバイス電源電圧とは独立したバイアスが可能です。これらに代わる方法として、低電圧の電源が存在する場合は、図2cに示すようにINTV_{CC}ピンに接

続することで、オンチップの電力損失を最小化することもできます。INTV_{CC}を2次電源から給電する場合は、 V_{DD} ピンをINTV_{CC}に短絡させます。

80Vを超える電源電圧に対しては、ハイサイドとローサイドのいずれの構成にもINTV_{CC}シャント・レギュレータを使用でき、外付けのシャント抵抗 R_{SHUNT} を介したLTC2945への電力供給が可能になります。図3aに、ハイサイド・シャント・レギュレータ構成を用い、80Vを超える入力モニタ範囲でハイサイドの電力をモニタする回路を示します。デバイスのグランドは R_{SHUNT} によってグランドから分離され、入力電源よりも6.3V低い電圧にクランプされます。グランド・レベルが異なることから、このデバイスからのI²C信号は他のグランド基準の部品との通信を行う場合、レベルをシフトする必要があることに注意してください。図3aに示すように、バス電圧はADINピンで測定できます。PNPミラー回路の V_{BE} の不整合の影響を軽減するために、動作電圧が1V低下するように R_1 (=R₂)を選択してください。電力計算の詳細については、「電力の計算と構成」セクションを参照してください。図3bは、80Vを超える2次電源からデバイス電源を得るハイサイドのレール・トゥ・レール電力モニタです。INTV_{CC}の電圧は、デバイスに給電するために、ローサイド・シャント・レギュレータ構成によってグランドよりも6.3V高い電圧にクランプされています。ローサイド電力モニタでは、図3cに示すように、デバイスのグランドと電流検出入力が入力電源の負側端子に接続され、ADINピンと外付け抵抗分割器を使ってバス電圧を測定できます。ローサイド・シャント・レギュレータ構成を使用すれば、80Vを超える入力電源でもINTV_{CC}にクランプすることで動作が可能になります。 R_{SHUNT} の値は、次式に従って決定します。

$$\frac{V_{S(MAX)} - 5.9V}{35mA} \leq R_{SHUNT} \leq \frac{V_{S(MIN)} - 6.7V}{1mA + I_{LOAD(MAX)}} \quad (1)$$

ここで $V_{S(MAX)}$ と $V_{S(MIN)}$ は、電源の動作最大電圧および最小電圧です。 $I_{LOAD(MAX)}$ は、シャント・レギュレータに接続された、外部電流負荷の最大値です。更に、シャント抵抗はワーストケースの電力を安全に消費できる定格のものを選ぶ必要があります。例として、電源が-36V～-72Vで動作し、最大4mAの外部負荷に給電するためにシャント・レギュレータを使用するような-48Vテレコムシステムを考えます。 R_{SHUNT} は、上式により1.9k～5.9kの範囲である必要があり、電力損失を低減するには、より大きな値の抵抗の方が有利です。5.4kの R_{SHUNT} で消費されるワーストケースの電力は0.8Wと計算されます。したがって、この例では、定格0.5Wの1.8k抵抗を3個直列に接続すれば十分でしょう。

アプリケーション情報

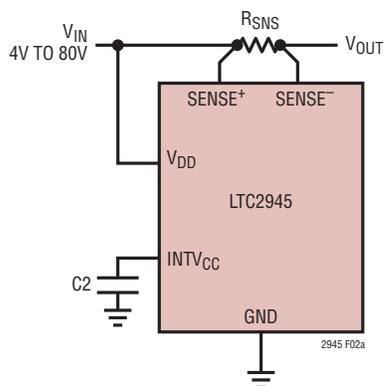


図 2a. モニタ中の電源からデバイス電源を派生する LTC2945

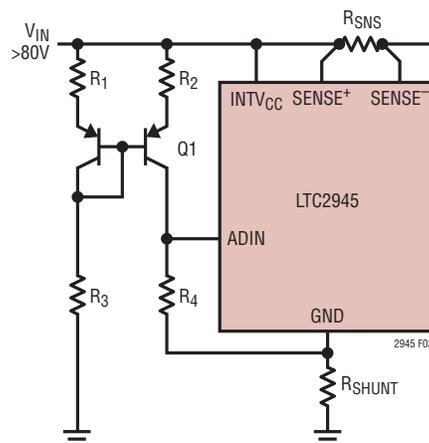


図 3a. ハイスайд・シャント・レギュレータからデバイス電源を派生する LTC2945

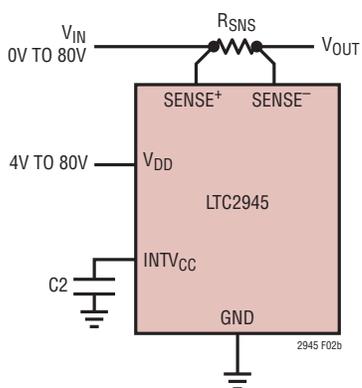


図 2b. 広範囲の 2 次電源からデバイス電源を派生する LTC2945

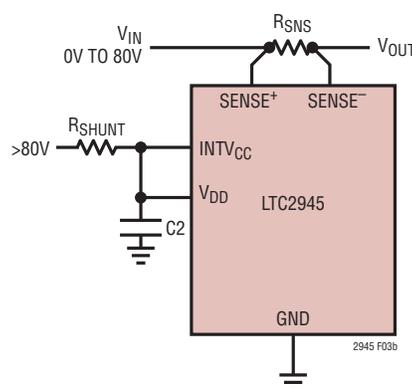


図 3b. ローサイド・シャント・レギュレータからデバイス電源を派生するハイスайд電流検出トポロジーの LTC2945

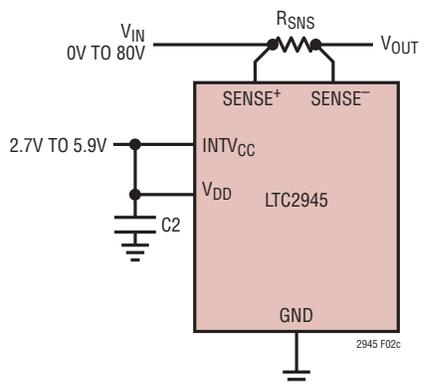


図 2c. 低電圧の 2 次電源からデバイス電源を派生する LTC2945

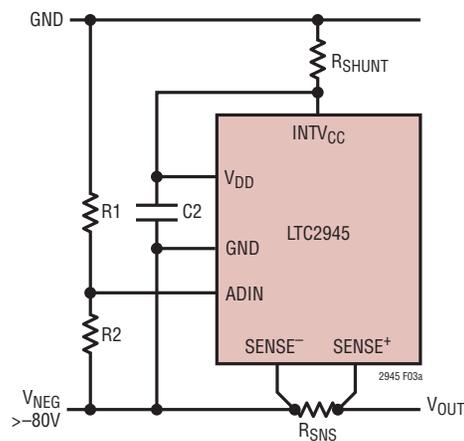


図 3c. ローサイド・シャント・レギュレータからデバイス電源を派生するローサイド電流検出トポロジーの LTC2945

アプリケーション情報

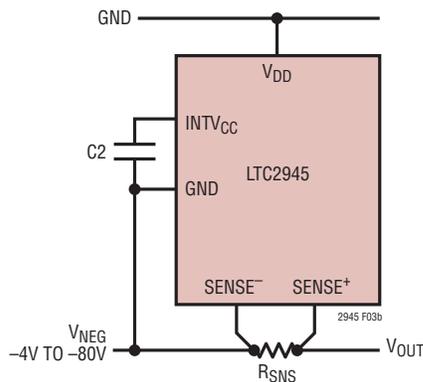


図3d. モニタ中の電源からデバイス電源を派生するローサイド電流検出トポロジーのLTC2945

電源入力 of 公称値が80V未満で、トランジェントも100V未満に限られている場合はシャント抵抗は不要です。図3dに示すように、V_{DD}を電源のGNDに接続できます。

電源低電圧ロックアウト

電源投入時に、内部I²CロジックとADCは、V_{DD}またはINTV_{CC}のいずれかが低電圧ロックアウトしきい値を超えた時点でイネーブルされます。電源遮断時に、ADCは、V_{DD}とINTV_{CC}がそれぞれの低電圧ロックアウトしきい値を下回るとディスエーブルされます。また、V_{DD}とINTV_{CC}がそれぞれのI²Cリセットしきい値を下回ると、内部I²Cロジックがリセットされます。

シャットダウン・モード

LTC2945は、低静止電流のシャットダウン・モードを備えています。このモードは、CONTROLレジスタのビットA1によって制御されます(表3)。A1をセットすると、デバイスがシャットダウン・モードに移行し、ADCと内部リファレンスの電源を遮断します。ただし内部I²Cバスはアクティブ状態を保ち、ADR1とADR0ピンはディスエーブルされるものの、デバイスは最後にプログラムされたI²Cバス・アドレスを保持します。内蔵レジスタは、いずれもその内容を保持し、I²Cインタフェースを介してアクセスできます。ADC変換を再度イネーブルするには、CONTROLレジスタのビットA1をリセットします。アナログ回路の電源が立ち上がり、全てのレジスタの内容は保持されます。

シャットダウン・モードでは電力を節減するために内蔵リニア・レギュレータはディスエーブルされます。低I_Qモードが不要

であり、光カプラやプルアップなどのI²Cバス関連回路への給電にレギュレータを使用する場合は、ソフトウェア開発時にCONTROLレジスタのビットA1がマスクされていることを確認してください。このようなアプリケーションでレギュレータが偶発的にディスエーブルされると、マスタからのI²C通信も妨げられ、LTC2945がシステムから切り離されることに注意してください。切り離されたLTC2945のシャットダウン・モードを終了するには、電源サイクルによるリセットが必要になります。このようなアプリケーションでLTC2945のパワーダウンが必要な場合は、外付けのレギュレータを使用することを推奨します。シャットダウン・モードでは、内部レギュレータがディスエーブルされ静止電流が80μA未満に低下します。

電力の計算と構成

LTC2945は、電流の測定値と電圧の測定値を乗算することで電力を計算します。連続モードの場合、負荷電流データを得るために、SENSE⁺とSENSE⁻の間の差動電圧が測定されます。乗算に使用する電源電圧データは、V_{DD}、SENSE⁺、ADINのいずれかから選択できます。デフォルトでは、通常は電源電圧に接続されるSENSE⁺が選択されます。図3dに示すような負の電源電圧システムでは、デバイスのグランド(LTC2945のGNDピン)とSENSE⁻が電源に接続され、V_{DD}がデバイス・グランドを基準にGNDピンの電源電圧を測定します。80Vを超える負の電源電圧の場合は、ADINの測定範囲に適合する値まで外付け抵抗によって分圧します。CONTROLレジスタは、次のように設定します。

- ビットA2=1、A0=1を書き込み、SENSE⁺を選択する(デフォルト)
- ビットA2=0、A0=1を書き込み、V_{DD}を選択する
- ビットA2=1、A0=0を書き込み、ADINを選択する

CONTROLレジスタの詳細は表3に記載されています。

ADC変換が完了すると12ビットの負荷電流データと12ビットの電源電圧データがデジタル乗算され、24ビットの電力値が生成されます。電力の下位1ビットは、電圧の下位1ビットにΔSENSE(電流)の下位1ビットを乗じた値です。結果は、3つの隣接するPOWERレジスタに格納されます(表2)。POWERレジスタは未定義データへの初期化の後、連続スキャン・モードでは7.5Hzの周波数でリフレッシュされます。スナップショット・モードでは、POWERレジスタがリフレッシュされません。

アプリケーション情報

最小値と最大値の記憶

LTC2945は、電力の計算値を含む毎回の測定値を、対応する各パラメータのMINおよびMAXレジスタ(表2)に格納された値と比較します。新しい変換値が、格納済みの最小値または最大値を超えていた場合、MINまたはMAXレジスタを新しい値で更新します。MINおよびMAXレジスタは、連続スキャン・モードとスナップショット・モードのいずれにおいても、対応するADC変換の最後にリフレッシュされます。MIN/MAXレジスタの格納値を超える値を、ADCレジスタにI²Cバスを介して書き込んだ場合にも、両レジスタはリフレッシュされます。新しいピーク保持サイクルを開始するには、MINレジスタにオール「1」、MAXレジスタにオール「0」をI²Cバスを介して書き込みます。これらのレジスタは、次の対応するADC変換の実行時に更新されます。

LTC2945は、電力の計算値も含め、測定されるパラメータに対するMINおよびMAX THRESHOLDレジスタ(表2)も備えています。電源投入時、最大しきい値はオール「1」、最小しきい値はオール「0」に設定され、両方とも実質的にディスエーブルされます。しきい値は、I²Cバスを介して、必要な任意の値に再プログラムできます。

フォルト・アラートとフォルトのリセット

測定値が最小しきい値を下回るか、最大しきい値を上回ると、LTC2945はSTATUSレジスタ内の対応するフラグをセットし、FAULTレジスタにラッチします(図4参照)。ALERTレジスタ内に適切なビットがセットされていれば、ALERTピンが“L”にプルダウンされます。アラート動作の詳細は、「アラート応答プロトコル」のセクションに記載されています。

アクティブなフォルト表示は、FAULTレジスタの対応するビットに0を書き込むか、FAULT CoRレジスタを読み出すことでリセットできます(表2)。後者の動作は、FAULTレジスタの全ビットをクリアします。V_{DD}とINTV_{CC}が、それぞれ対応するI²Cロジック・リセットしきい値を下回った場合にもFAULTレジスタの全ビットがクリアされます。STATUSレジスタに表示される未解消のフォルトは、クリアしてもすぐに再表示されることに注意してください。

I²Cインタフェース

LTC2945は、内蔵レジスタにアクセスするための、I²C/SMBus互換のインタフェースを備えています。図5に、I²Cバスを用いた一般的なデータ伝送フォーマットを示します。LTC2945は

読み出し/書き込みスレーブ・デバイスとして、SMBusのバイト読み出し、バイト書き込み、ワード読み出し、ワード書き込みプロトコルをサポートします。更に、2バイト以上のデータを読み書きできる、拡張読み出し/書き込みコマンドにも対応しています。ワード読み出し/書き込みまたは拡張読み出し/書き込みコマンドを使用する場合、バス・マスタは初期レジスタ・アドレスを発行し、内部レジスタ・アドレス・ポインタは1バイトのデータを読み書きされるごとに自動的に1だけインクリメントします。レジスタ・アドレスが31hに達すると、00hにロール・オーバーし、インクリメントを継続します。STOP条件はレジスタ・アドレス・ポインタを00hにリセットします。上記のコマンドのデータ・フォーマットを図6～図11に示します。

I²Cデバイスのアドレス指定

表1に示すように、トライステート・ピンのADR0とADR1を使って、9つの異なるI²Cバス・アドレスを構成できます。ADR0とADR1をINTV_{CC}またはGNDに接続するかフロートのままにして(NC)、アドレスの下位4ビットを構成します。低電力シャットダウン・モード中、アドレスの選択状態は、スタンバイ電源で動作するメモリにラッチされます。アドレス・ビットのa6、a5、a4は(110)固定であり、最下位ビットはR/Wビットです。LTC2945は一括書き込みの共通アドレス(1100 110) bにも応答します。このため、バス・マスタは複数のLTC2945に、それぞれの個別アドレス設定にかかわらず、同時に書き込むことができます。LTC2945は、ALERTピンがアサートされた場合に、標準のARAアドレス(0001100) bにも応答します。詳細は、「アラート応答プロトコル」のセクションを参照してください。アラートが発生していない場合は、ARAアドレスに応答しません。

START条件とSTOP条件

I²Cバスがアイドルの場合、SCLとSDAはともに“H”状態になります。バス・マスタは、SCLを“H”に保持したままSDAを“H”から“L”に遷移させるSTART条件によって送信の開始を通知します。マスタはスレーブとの通信を終了すると、SCLを“H”に保持したままSDAを“L”から“H”に遷移させるSTOP条件を発行します。この動作によりバスは解放され、次の送信を開始できます。

アプリケーション情報

スタックバス・リセット

LTC2945のI²Cインタフェースは、SCL信号が伝送中に割り込まれてバス・ラインが永久に“L”に保持されることを防ぐ、スタックバス・リセット・タイマを備えています。このタイマは、SCLまたはSDAIのいずれかが“L”になると動作を開始し、SCLとSDAIの両方が“H”にプルアップされるとリセットされます。SCLまたはSDAIのいずれかが33msよりも長く“L”に保持されると、スタックバス・タイマの期限が終了し、内部I²CインタフェースとSDAOピンのプルダウン・ロジックがリセットされてバスを解放します。通常の通信は、次のSTARTコマンドから再開されます。

アクノリッジ

アクノリッジ信号はトランスミッタとレシーバの間のハンドシェイクに使用され、データの最終バイトが受信されたことを知らせます。トランスミッタはアクノリッジ・クロック・パルスの間、必ずSDAラインを解放します。LTC2945は、9番目のクロック・サイクルでSDAラインを“L”にプルダウンすることで、データ受信に対してアクノリッジ(肯定応答)します。スレーブがSDAを“H”のままにしてアクノリッジを返さないと、マスタがSTOP条件を生成して送信を中止する可能性があります。マスタがスレーブからデータを受信しているときは、マスタが9番目のクロック・パルスでSDAラインをプルダウンして、データ・バイトの受信をスレーブに知らせるアクノリッジを発行する必要があります。最終バイトを受信した後、マスタはSDAラインを“H”のまま(アクノリッジを返さずに)STOP条件を発行して通信を終了します。

書き込みプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0に設定されたR/Wビットによって、書き込み動作を開始します。アドレス指定されたLTC2945がアドレス・バイトに対してアクノリッジを返すと、マスタは書き込み先の内部レジスタを示すコマンド・バイトを送信します。LTC2945はこれに対してもアクノリッジを返し、次いでコマンド・バイトの下位6ビットを内部レジスタ・アドレス・ポイントにラッチします。次に、マスタはデータ・バイトを送り、LTC2945は再度アクノリッジを返してから、レジスタ・アドレス・ポイントが指す内部レジスタにデータを書き込みます。マスタがワード書き込みまたは拡張書き込みコマンドによって、その後も引き続きデータ・バイトを送信する場合、新たなデータ・バイトがLTC2945によってアクノリッジされ、レジスタ・アドレス・ポイントが自動的に1だけインクリメントした上で、上記と同様にデータが書き込まれます。

マスタがSTOP条件を送信すると、書き込み動作が終了し、レジスタ・アドレス・ポイントは00hにリセットされます。

読み出しプロトコル

マスタは、START条件とそれに続く7ビットのスレーブ・アドレスおよび0にセットされたR/Wビットによって読み出し動作を開始します。アドレス指定されたLTC2945がアドレス・バイトに対してアクノリッジを返すと、マスタは読み出し対象の内部レジスタを示すコマンド・バイトを送信します。LTC2945はこれに対してもアクノリッジを返し、次いでコマンド・バイトの下位6ビットを内部レジスタ・アドレス・ポイントにラッチします。次に、マスタは反復START条件に続き、R/Wビットだけ今回は1にセットされ、残りは先ほどと同じ7ビットのアドレスを送ります。LTC2945はアクノリッジを返し、要求されたレジスタの内容を送信します。マスタがSTOP条件を送信すると伝送は終了します。ワード読み出しコマンドの場合のように、マスタが送信されたデータ・バイトに対してアクノリッジを返すと、LTC2945は次のレジスタの内容を送ります。マスタがアクノリッジを返すつづける限り、LTC2945はレジスタ・アドレス・ポイントのインクリメントを継続し、データ・バイトを送信しつづけます。マスタがSTOP条件を送信すると、読み出し動作が終了し、レジスタ・アドレス・ポイントは00hにリセットされます。

アラート応答プロトコル

ALERTレジスタ内の適切なビットがセットされている場合、FAULTレジスタ内のフォルト・ビットのいずれかがセットされた時点でバス・アラートが生成されます。この機能によって、バス・マスタはどのフォルトによってアラートを生成するかを選択できます。電源投入時、ALERTレジスタはクリアされ(アラートは全てディスエーブル)、ALERTピンは“H”になります。アラートがイネーブルされていれば、対応するフォルトの発生時にALERTピンが“L”にプルダウンされます。バス・マスタはSMBusのアラート応答プロトコルに従い、アラート応答アドレス(0001100)_bをブロードキャストすることで応答します。LTC2945は、これに対して自らのアドレスを返信し、ALERTピンを解放します(図12)。FAULTまたはFAULT CoRレジスタを読み出した場合もALERTラインは解放されます(表2参照)。これらのレジスタの内容からフォルト・イベントを識別できるためです。FAULTレジスタが別のフォルトの発生を示すまで、または元のフォルトがクリアされてから再度発生するまで、ALERT信号が再び“L”にプルダウンされることはありません。これは、フォルトが反復または継続して発生しても、対応するFAULTレジスタ・ビットがクリアされるまでは、アラートが生成されないことを意味するので注意が必要です。

アプリケーション情報

ARAがブロードキャストされ、同一バスに接続されている複数のLTC2945がアラートを生成している場合、バス・マスタはALERTラインが解放されるまでアラート応答プロトコルを繰り返します。優先度が最高のデバイス(アドレス値が最小)が最初に返信し、優先度が最低のデバイス(アドレス値が最大)が最後に返信します。

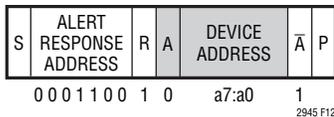


図12. LTC2945のシリアル・バスSDAアラート応答プロトコル

I²Cバスの光絶縁

標準のI²Cデバイスの光絶縁は、SDAピンが双方向であることから複雑になります。LTC2945/LTC2945-1は、標準のI²C SDAラインをSDAI(入力)とSDAO(出力、LTC2945)またはSDAO(反転出力、LTC2945-1)に分割することで、この問題をできるだけ軽減しています。SCLは入力専用ピンであるため、絶縁に特別な回路を必要としません。通常の非絶縁I²CアプリケーションではLTC2945を使用し、SDAIとSDAOピンを互いに接続して標準的なI²CのSDAピンとします。

標準のオープン・ドレイン光アイソレータを使用する低速の絶縁インタフェースでは、通常、図13のようにLTC2945のSDAIとSDAOピンを分割して使用します。SDAIには受信用光アイソレータの出力を接続します。同時にINTV_{CC}またはローカルな5V電源へのプルアップ抵抗を接続します。SDAOには送信用光アイソレータのカソードを接続します。アノードには電流制限抵抗を直列に接続します。絶縁サイドでは入力と出力を互いに接続し、LTC2945がI²Cのアービトレーションに参加できるようにする必要があります。I²Cバスの最大スピードは、通常このアプリケーションで使用される光カプラのスピードによって制限されることに注意してください。

図14と図15に示すとおり、ローサイドとハイサイドのいずれのシャント・レギュレータも、最大34mAまでは光アイソレータとプルアップ抵抗に供給できます。SDAI/SCLのプルアップ抵抗が同一の場合の最大負荷は次式で表されます。

$$I_{\text{LOAD(MAX)}} = 6.7 \left(\frac{2}{R1} + \frac{1}{R3} \right) \quad (2)$$

この値と式1からR_{SHUNT}を計算できます。ここで述べたシャント・レギュレータ・アプリケーションには、LTC2945とLTC2945-1の両方を適用できることに注意してください。

図16は低速の光カプラとLTC2945-1を用いた代替接続です。この回路では、内部クランプされているSDAIピンに電流制限プルアップを使用し、SDAOピンは送信用光アイソレータの入力ダイオードによってクランプしています。これによって、低電圧の補助電源がない場合でもバイアスのためのINTV_{CC}が不要になります。クランプを適切に動作させるには、次式を満足する必要があります。

$$\frac{V_{S(\text{MAX})} - 5.9\text{V}}{5\text{mA}} \leq R4 \leq \frac{V_{S(\text{MIN})} - 6.9\text{V}}{0.5\text{mA}} \quad (3)$$

例えば、36V～72Vで動作する電源では、R4の値として13k～58kが必要になります。このアプリケーションではSDAO信号の極性が正しく設定されるように、LTC2945-1を使用する必要があります。

LTC2945-1は、図17に示すように、プッシュプル出力と反転ロジックを用いることで高速の光カプラにも適用できます。受信用光アイソレータはINTV_{CC}から電力の供給を受けます。データ出力はSDAIピンに直接接続し、プルアップは不要です。INTV_{CC}ピンから流れる電流が、このピンの最大供給能力である10mAを超えないことを確認してください。SDAOピンは、送信用光カプラのカソードに接続され、電流制限抵抗をINTV_{CC}に接続します。送信用光カプラの出力には、追加のディスクリートNチャンネルMOSFETを接続して、I²Cバスに必要なオープン・ドレインのプルダウンを可能にする必要があります。最後に、低速の場合と同様に、受信用光アイソレータの入力を出力に戻します。

レイアウトに関する検討事項

検出抵抗R_{SNS}とLTC2945の間は、正確に電流を検出できるようにケルビン接続することを推奨します(図18)。トレースが適切な温度を保つようにするための1オンスの銅箔の最小推奨トレース幅はアンペア1個当たり0.02インチです。より望ましい幅はアンペア1個当たり0.03インチ以上です。1オンスの銅には約530μΩ/平方のシート抵抗があることに注意してください。

アプリケーション情報

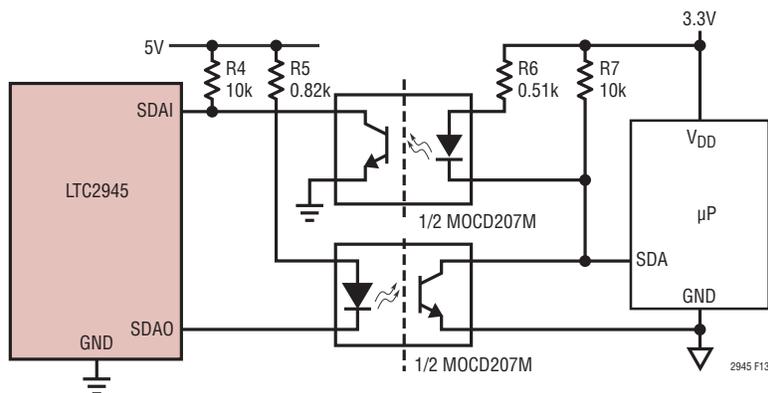


図 13. LTC2945とマイクロコントローラ間の10kHz I²C インタフェースの光絶縁(図を見やすくするために SCL は省略した)

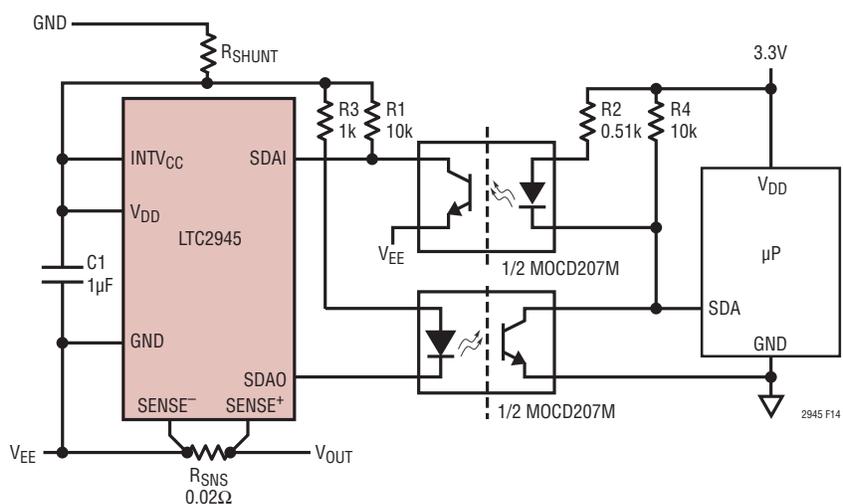


図 14. ローサイド・シャント・レギュレータから給電された低速10kHzの光アイソレータ

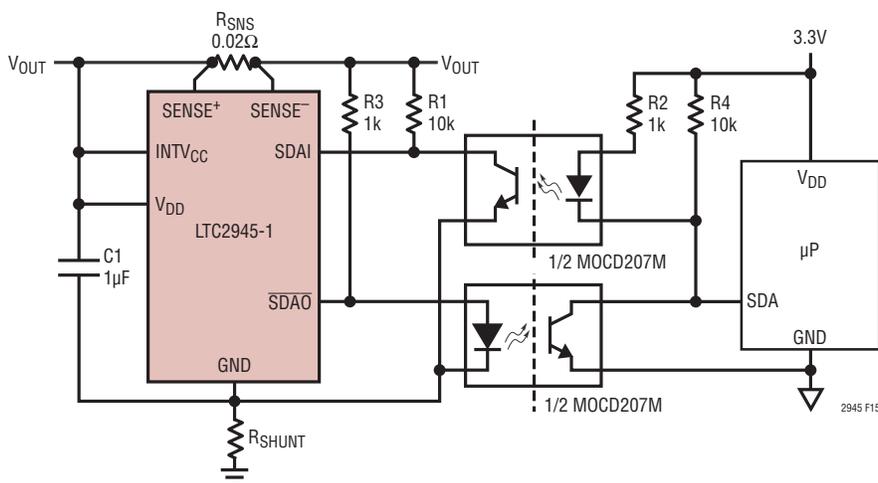


図 15. ハイサイド・シャント・レギュレータから給電された低速10kHzの光アイソレータ

2945fa

アプリケーション情報

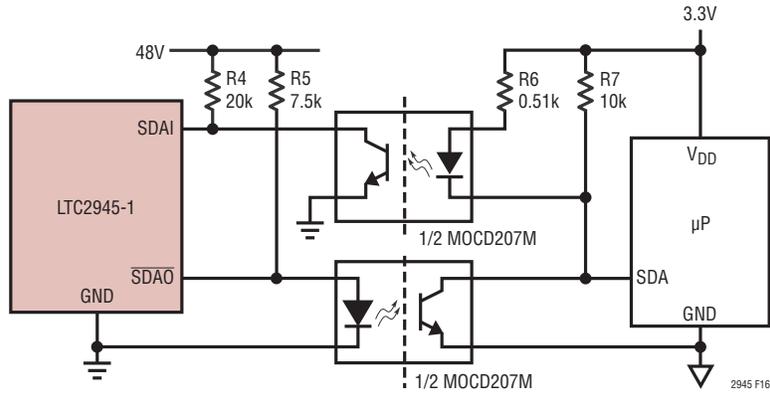


図 16. LTC2945-1とマイクロコントローラ間の1.5kHz I²C インタフェースの光絶縁(図を見やすくするために SCL は省略した)

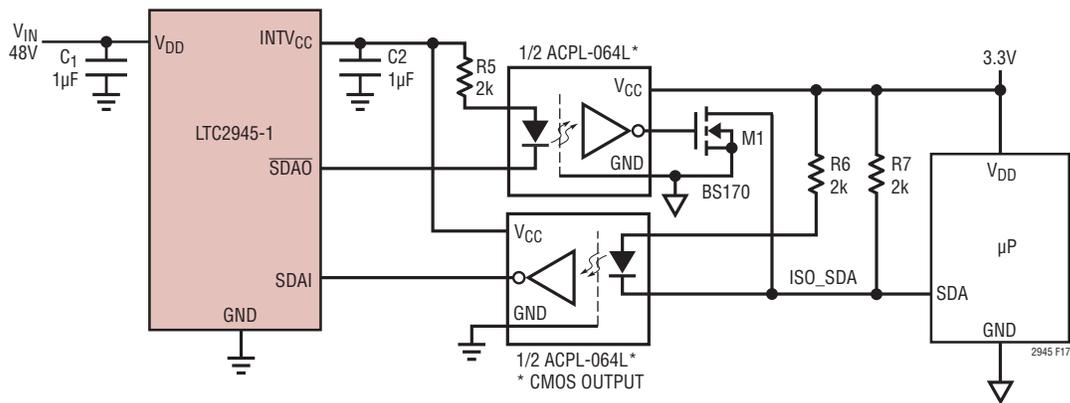


図 17. 低電力、高速の光カプラによる I²C インタフェースの光絶縁(図を見やすくするために SCL は省略した)

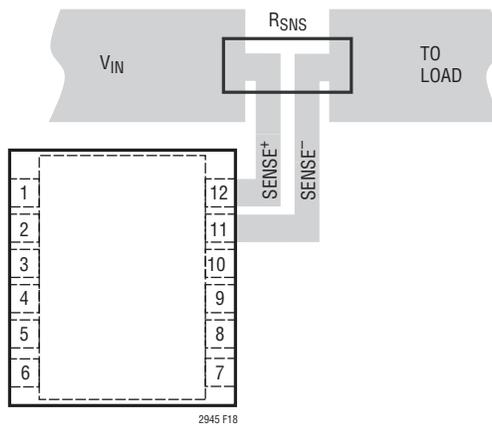


図 18. ケルビン接続の推奨レイアウト

アプリケーション情報

表 1. LTC2945 のデバイス・アドレス指定

内容	デバイス・アドレス (16進)	デバイス・アドレス(2進)								LTC2945の アドレス・ピン	
	h	a6	a5	a4	a3	a2	a1	a0	R/W	ADR1	ADR0
Mass Write	CC	1	1	0	0	1	1	0	0	X	X
Alert Response	19	0	0	0	1	1	0	0	1	X	X
0	CE	1	1	0	0	1	1	1	X	H	L
1	D0	1	1	0	1	0	0	0	X	NC	H
2	D2	1	1	0	1	0	0	1	X	H	H
3	D4	1	1	0	1	0	1	0	X	NC	NC
4	D6	1	1	0	1	0	1	1	X	NC	L
5	D8	1	1	0	1	1	0	0	X	L	H
6	DA	1	1	0	1	1	0	1	X	H	NC
7	DC	1	1	0	1	1	1	0	X	L	NC
8	DE	1	1	0	1	1	1	1	X	L	L

表 2. LTC2945 のレジスタのアドレスと内容

レジスタ・ アドレス	レジスタ名	読み出し/ 書き込み	内容	デフォルト
00h	CONTROL (A)	R/W	Controls ADC Operation Mode and Test Mode	05h
01h	ALERT (B)	R/W	Selects Which Faults Generate Alerts	00h
02h	STATUS (C)	R	System Status Information	00h
03h	FAULT (D)	R/W	Fault Log	00h
04h	FAULT CoR (E)	CoR	Same Data as Register D, D Content Cleared on Read	00h
05h	POWER MSB2	R/W**	Power MSB2 Data	XXh
06h	POWER MSB1	R/W**	Power MSB1 Data	XXh
07h	POWER LSB	R/W**	Power LSB Data	XXh
08h	MAX POWER MSB2	R/W**	Maximum Power MSB2 Data	00h
09h	MAX POWER MSB1	R/W**	Maximum Power MSB1 Data	00h
0Ah	MAX POWER LSB	R/W**	Maximum Power LSB Data	00h
0Bh	MIN POWER MSB2	R/W**	Minimum Power MSB2 Data	FFh
0Ch	MIN POWER MSB1	R/W**	Minimum Power MSB1 Data	FFh
0Dh	MIN POWER LSB	R/W**	Minimum Power LSB Data	FFh
0Eh	MAX POWER THRESHOLD MSB2	R/W	Maximum Power Threshold MSB2 to Generate Alert	FFh
0Fh	MAX POWER THRESHOLD MSB1	R/W	Maximum Power Threshold MSB1 to Generate Alert	FFh
10h	MAX POWER THRESHOLD LSB	R/W	Maximum Power Threshold LSB to Generate Alert	FFh
11h	MIN POWER THRESHOLD MSB2	R/W	Minimum Power Threshold MSB2 to Generate Alert	00h
12h	MIN POWER THRESHOLD MSB1	R/W	Minimum Power Threshold MSB1 to Generate Alert	00h
13h	MIN POWER THRESHOLD LSB	R/W	Minimum Power Threshold LSB to Generate Alert	00h
14h	ΔSENSE MSB	R/W**	ΔSENSE MSB Data	XXh
15h	ΔSENSE LSB	R/W**	ΔSENSE LSB Data	X0h
16h	MAX ΔSENSE MSB	R/W**	Maximum ΔSENSE MSB Data	00h

2945fa

アプリケーション情報

17h	MAX Δ SENSE LSB	R/W**	Maximum Δ SENSE LSB Data	00h
18h	MIN Δ SENSE MSB	R/W**	Minimum Δ SENSE MSB Data	FFh
19h	MIN Δ SENSE LSB	R/W**	Minimum Δ SENSE LSB Data	FOh
1Ah	MAX Δ SENSE THRESHOLD MSB	R/W	Maximum Δ SENSE Threshold MSB to Generate Alert	FFh
1Bh	MAX Δ SENSE THRESHOLD LSB	R/W	Maximum Δ SENSE Threshold LSB to Generate Alert	FOh
1Ch	MIN Δ SENSE THRESHOLD MSB	R/W	Minimum Δ SENSE Threshold MSB to Generate Alert	00h
1Dh	MIN Δ SENSE THRESHOLD LSB	R/W	Minimum Δ SENSE Threshold LSB to Generate Alert	00h
1Eh	V _{IN} MSB	R/W**	ADC V _{IN} MSB Data	XXh
1Fh	V _{IN} LSB	R/W**	ADC V _{IN} LSB Data	X0h
20h	MAX V _{IN} MSB	R/W**	Maximum V _{IN} MSB Data	00h
21h	MAX V _{IN} LSB	R/W**	Maximum V _{IN} LSB Data	00h
22h	MIN V _{IN} MSB	R/W**	Minimum V _{IN} MSB Data	FFh
23h	MIN V _{IN} LSB	R/W**	Minimum V _{IN} LSB Data	FOh
24h	MAX V _{IN} THRESHOLD MSB	R/W	Maximum V _{IN} Threshold MSB to Generate Alert	FFh
25h	MAX V _{IN} THRESHOLD LSB	R/W	Maximum V _{IN} Threshold LSB to Generate Alert	FOh
26h	MIN V _{IN} THRESHOLD MSB	R/W	Minimum V _{IN} Threshold MSB to Generate Alert	00h
27h	MIN V _{IN} THRESHOLD LSB	R/W	Minimum V _{IN} Threshold LSB to Generate Alert	00h
28h	ADIN MSB	R/W**	ADIN MSB Data	XXh
29h	ADIN LSB	R/W**	ADIN LSB Data	X0h
2Ah	MAX ADIN MSB	R/W**	Maximum ADIN MSB Data	00h
2Bh	MAX ADIN LSB	R/W**	Maximum ADIN LSB Data	00h
2Ch	MIN ADIN MSB	R/W**	Minimum ADIN MSB Data	FFh
2Dh	MIN ADIN LSB	R/W**	Minimum ADIN LSB Data	FOh
2Eh	MAX ADIN THRESHOLD MSB	R/W	Maximum ADIN Threshold MSB to Generate Alert	FFh
2Fh	MAX ADIN THRESHOLD LSB	R/W	Maximum ADIN Threshold LSB to Generate Alert	FOh
30h	MIN ADIN THRESHOLD MSB	R/W	Minimum ADIN Threshold MSB to Generate Alert	00h
31h	MIN ADIN THRESHOLD LSB	R/W	Minimum ADIN Threshold LSB to Generate Alert	00h

* レジスタ・アドレスの最上位 b7～b6は無視される ** ビット A4 がセットされている場合は書き込み可能

アプリケーション情報

表 3. CONTROL レジスタ A (00h) - 読み出し/書き込み

ビット	名称	動作												
A7	ADC Snapshot Mode Enable	Enables ADC Snapshot Mode; 1 = Snapshot Mode Enabled. Only channel selected by A6 and A5 is measured by the ADC. After the conversion, the BUSY bit is reset and the ADC is halted. 0 = Snapshot Mode Disabled (Continuous Scan Mode. Default)												
A6	ADC Channel Label for Snapshot Mode	ADC Channel Label for Snapshot Mode												
A5		<table border="1"> <thead> <tr> <th>A6</th> <th>A5</th> <th>ADC Channel</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>ΔSENSE (Default)</td> </tr> <tr> <td>0</td> <td>1</td> <td>V_{IN}</td> </tr> <tr> <td>1</td> <td>0</td> <td>ADIN</td> </tr> </tbody> </table>	A6	A5	ADC Channel	0	0	Δ SENSE (Default)	0	1	V _{IN}	1	0	ADIN
A6		A5	ADC Channel											
0	0	Δ SENSE (Default)												
0	1	V _{IN}												
1	0	ADIN												
A4	Test Mode Enable	Test Mode Halts ADC Operation and Enables Writes to Internal ADC/LOGIC Registers; 1 = Enable Test Mode, 0 = Disable Test Mode (Default)												
A3	ADC Busy in Snapshot Mode	ADC Current Status; 1 = ADC Converting, 0 = ADC Conversion Completed (Default), Not Writable												
A2	V _{IN} Monitor	Enables V _{DD} or SENSE ⁺ Voltage Monitoring; 1 = Monitor SENSE ⁺ Voltage (Default), 0 = Monitor V _{DD} Voltage												
A1	Shutdown Enable	Enables Low-I _Q / Shutdown Mode; 1 = Enable Shutdown, 0 = Normal Operation (Default)												
A0	Multiplier Select	Selects ADIN or SENSE ⁺ /V _{DD} (depends on A2) data for digital multiplication with SENSE data; 1 = Select SENSE ⁺ /V _{DD} (Default), 0 = Select ADIN												

表 4. ALERT レジスタ B (01h) - 読み出し/書き込み

ビット	名称	動作
B7	Maximum POWER Alert	Enables Alert When POWER Calculation Data is > Maximum Power Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B6	Minimum POWER Alert	Enables Alert When POWER Calculation Data is < Minimum Power Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B5	Maximum Δ SENSE Alert	Enables Alert When ADC Δ SENSE Measurement Data is > Maximum Δ SENSE Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B4	Minimum Δ SENSE Alert	Enables Alert When ADC Δ SENSE Measurement Data is < Minimum Δ SENSE Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B3	Maximum V _{IN} Alert	Enables Alert When ADC V _{IN} Measurement Data is > Maximum V _{IN} Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B2	Minimum V _{IN} Alert	Enables Alert When ADC V _{IN} Measurement Data is < Minimum V _{IN} Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B1	Maximum ADIN Alert	Enables Alert When ADC ADIN Measurement Data is > Maximum ADIN Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)
B0	Minimum ADIN Alert	Enables Alert When ADC ADIN Measurement Data is < Minimum ADIN Threshold; 1 = Enable Alert, 0 = Disable Alert (Default)

アプリケーション情報

表 5. STATUSレジスタ C (02h) - 読み出し

ビット	名称	動作
C7	POWER Overvalue Present	Indicates POWER Overvalue When POWER is > Maximum Power Threshold; 1 = POWER Overvalue, 0 = POWER Not Overvalue
C6	POWER Undervalue Present	Indicates POWER Undervalue When POWER is < Minimum Power Threshold; 1 = POWER Undervalue, 0 = POWER Not Undervalue
C5	Δ SENSE Overvalue Present	Indicates Δ SENSE Overvalue When Δ SENSE is > Maximum Δ SENSE Threshold; 1 = Δ SENSE Overvalue, 0 = Δ SENSE Not Overvalue
C4	Δ SENSE Undervalue Present	Indicates Δ SENSE Undervalue When Δ SENSE is < Minimum Δ SENSE Threshold; 1 = Δ SENSE Undervalue, 0 = Δ SENSE Not Undervalue
C3	V_{IN} Overvalue Present	Indicates V_{IN} Overvalue When V_{IN} is > Maximum V_{IN} Threshold; 1 = V_{IN} Overvalue, 0 = V_{IN} Not Overvalue
C2	V_{IN} Undervalue Present	Indicates V_{IN} Undervalue When V_{IN} is < Minimum V_{IN} Threshold; 1 = V_{IN} Undervalue, 0 = V_{IN} Not Undervalue
C1	ADIN Overvalue Present	Indicates ADIN Overvalue When ADIN is > Maximum ADIN Threshold; 1 = ADIN Overvalue, 0 = ADIN Not Overvalue
C0	ADIN Undervalue Present	Indicates ADIN Undervalue When ADIN is < Minimum ADIN Threshold; 1 = ADIN Undervalue, 0 = ADIN Not Undervalue

表 6. FAULTレジスタ D (03h) - 読み出し/書き込み

ビット	名称	動作
D7	POWER Overvalue Fault Occurred	Indicates POWER Overvalue Fault When POWER was > Maximum Power Threshold; 1 = POWER Overvalue Fault Occurred, 0 = No POWER Overvalue Faults
D6	POWER Undervalue Fault Occurred	Indicates POWER Undervalue Fault When POWER was < Minimum Power Threshold; 1 = POWER Undervalue Fault Occurred, 0 = No POWER Undervalue Faults
D5	Δ SENSE Overvalue Fault Occurred	Indicates Δ SENSE Overvalue Fault When Δ SENSE was > Maximum Δ SENSE Threshold; 1 = Δ SENSE Overvalue Fault Occurred, 0 = No Δ SENSE Overvalue Faults
D4	Δ SENSE Undervalue Fault Occurred	Indicates Δ SENSE Undervalue Fault When Δ SENSE was < Minimum Δ SENSE Threshold; 1 = Δ SENSE Undervalue Fault Occurred, 0 = No Δ SENSE Undervalue Faults
D3	V_{IN} Overvalue Fault Occurred	Indicates V_{IN} Overvalue Fault When V_{IN} was > Maximum V_{IN} Threshold; 1 = V_{IN} Overvalue Fault Occurred, 0 = No V_{IN} Overvalue Faults
D2	V_{IN} Undervalue Fault Occurred	Indicates V_{IN} Undervalue Fault When V_{IN} was < Minimum V_{IN} Threshold; 1 = V_{IN} Undervalue Fault Occurred, 0 = No V_{IN} Undervalue Faults
D1	ADIN Overvalue Fault Occurred	Indicates ADIN Overvalue Fault When ADIN was > Maximum ADIN Threshold; 1 = ADIN Overvalue Fault Occurred, 0 = No ADIN Overvalue Faults
D0	ADIN Undervalue Fault Occurred	Indicates ADIN Undervalue Fault When ADIN was < Minimum ADIN Threshold; 1 = ADIN Undervalue Fault Occurred, 0 = No ADIN Undervalue Faults

アプリケーション情報

表 7. ADC、ADC MIN/MAX、MIN/MAX ADC THRESHOLD レジスタのデータ・フォーマット: MSBのバイト - 読み出し/書き込み*

BIT (7)	BIT (6)	BIT (5)	BIT (4)	BIT (3)	BIT (2)	BIT (1)	BIT (0)
Data (11)	Data (10)	Data (9)	Data (8)	Data (7)	Data (6)	Data (5)	Data (4)

*ADCおよびMIN/MAX ADCレジスタへの書き込み前にビットA4をセットすること

表 8. ADC、ADC MIN/MAX、MIN/MAX THRESHOLD レジスタのデータ・フォーマット: LSBのバイト - 読み出し/書き込み*

BIT (7)	BIT (6)	BIT (5)	BIT (4)	BIT (3)	BIT (2)	BIT (1)	BIT (0)
Data (3)	Data (2)	Data (1)	Data (0)	Reserved**	Reserved**	Reserved**	Reserved**

*ADCおよびMIN/MAX ADCレジスタへの書き込み前にビットA4をセットすること

**「0」として読み出し

表 9. POWER、MIN/MAX POWER、MIN/MAX POWER THRESHOLD レジスタのデータ・フォーマット: MSB2のバイト - 読み出し/書き込み*

BIT (7)	BIT (6)	BIT (5)	BIT (4)	BIT (3)	BIT (2)	BIT (1)	BIT (0)
Data (23)	Data (22)	Data (21)	Data (20)	Data (19)	Data (18)	Data (17)	Data (16)

*POWERおよびMIN/MAX POWERレジスタへの書き込み前にビットA4をセットすること

表 10. POWER、MIN/MAX POWER、MIN/MAX POWER THRESHOLD レジスタのデータ・フォーマット: MSB1のバイト - 読み出し/書き込み*

BIT (7)	BIT (6)	BIT (5)	BIT (4)	BIT (3)	BIT (2)	BIT (1)	BIT (0)
Data (15)	Data (14)	Data (13)	Data (12)	Data (11)	Data (10)	Data (9)	Data (8)

*POWERおよびMIN/MAX POWERレジスタへの書き込み前にビットA4をセットすること

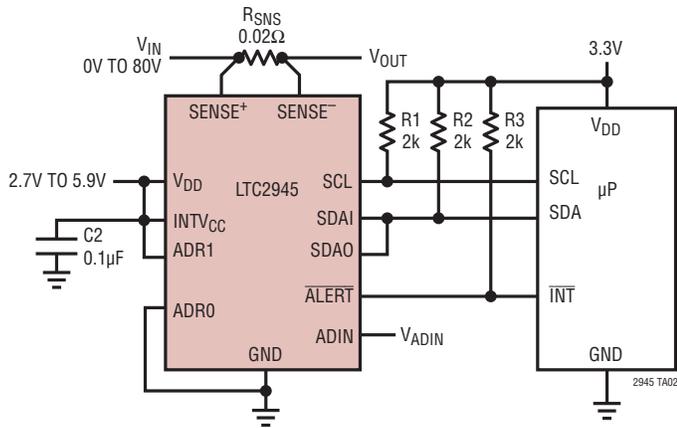
表 11. POWER、MIN/MAX POWER、MIN/MAX POWER THRESHOLD レジスタのデータ・フォーマット: LSBのバイト - 読み出し/書き込み*

BIT (7)	BIT (6)	BIT (5)	BIT (4)	BIT (3)	BIT (2)	BIT (1)	BIT (0)
Data (7)	Data (6)	Data (5)	Data (4)	Data (3)	Data (2)	Data (1)	Data (0)

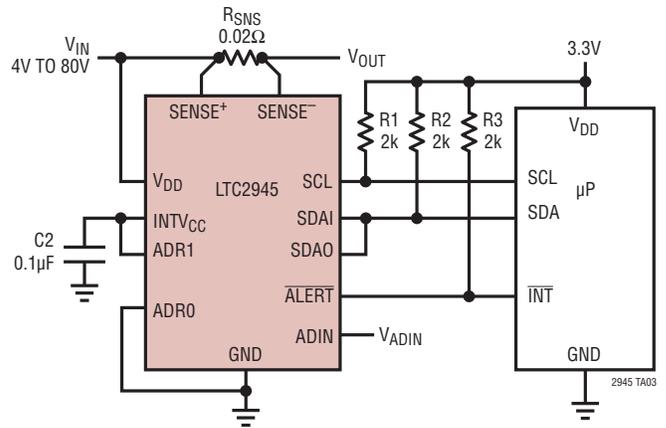
*POWERおよびMIN/MAX POWERレジスタへの書き込み前にビットA4をセットすること

標準的応用例

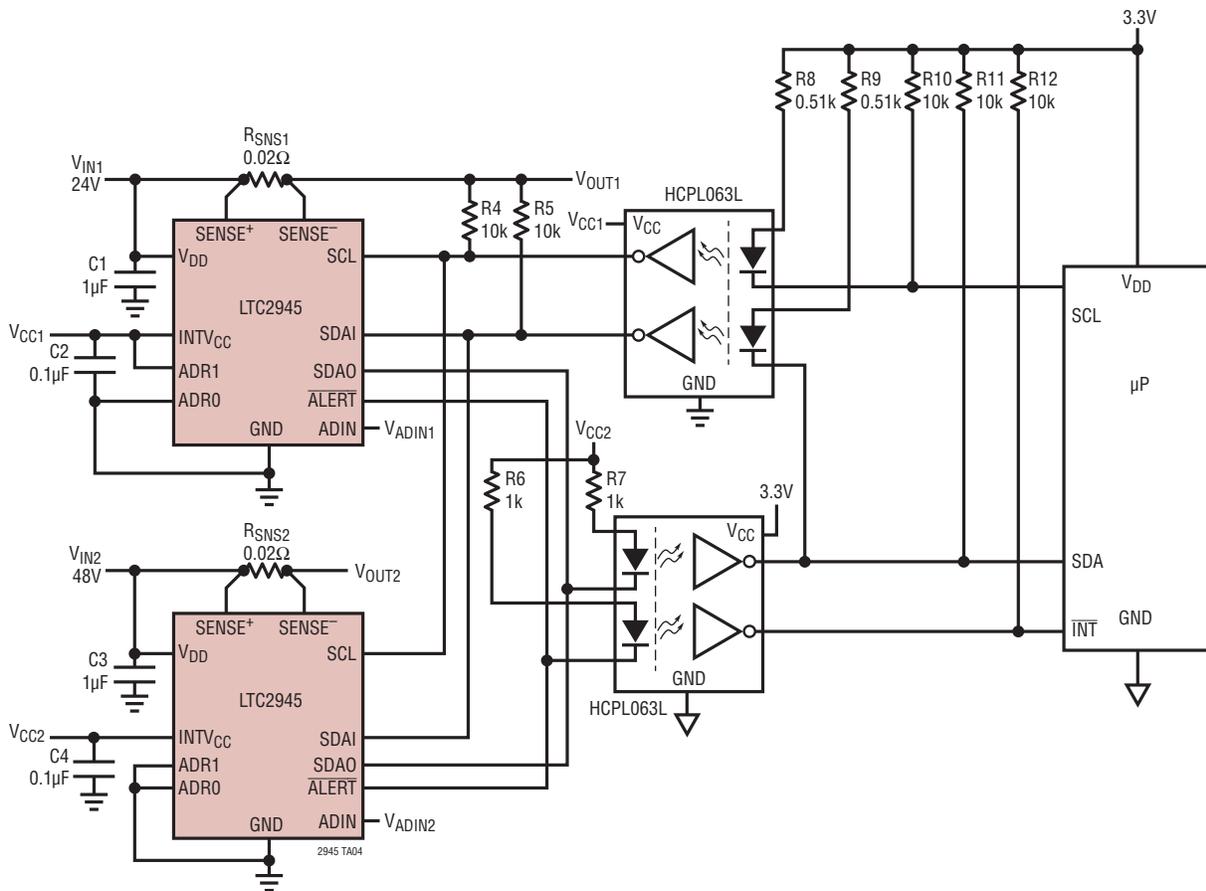
広範囲電源モニタ



広範囲 V_{DD} 入力による広範囲電源モニタ

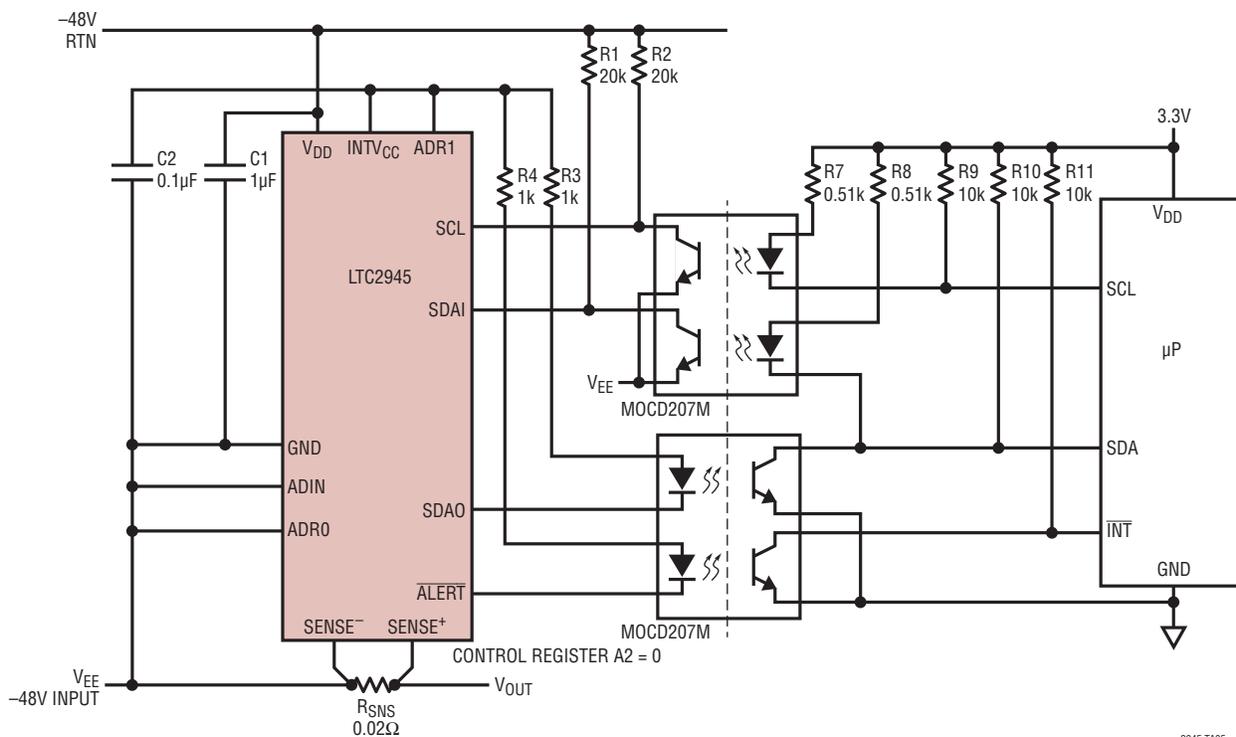


電気的な絶縁のための光カプラを共用したデュアル電源モニタ



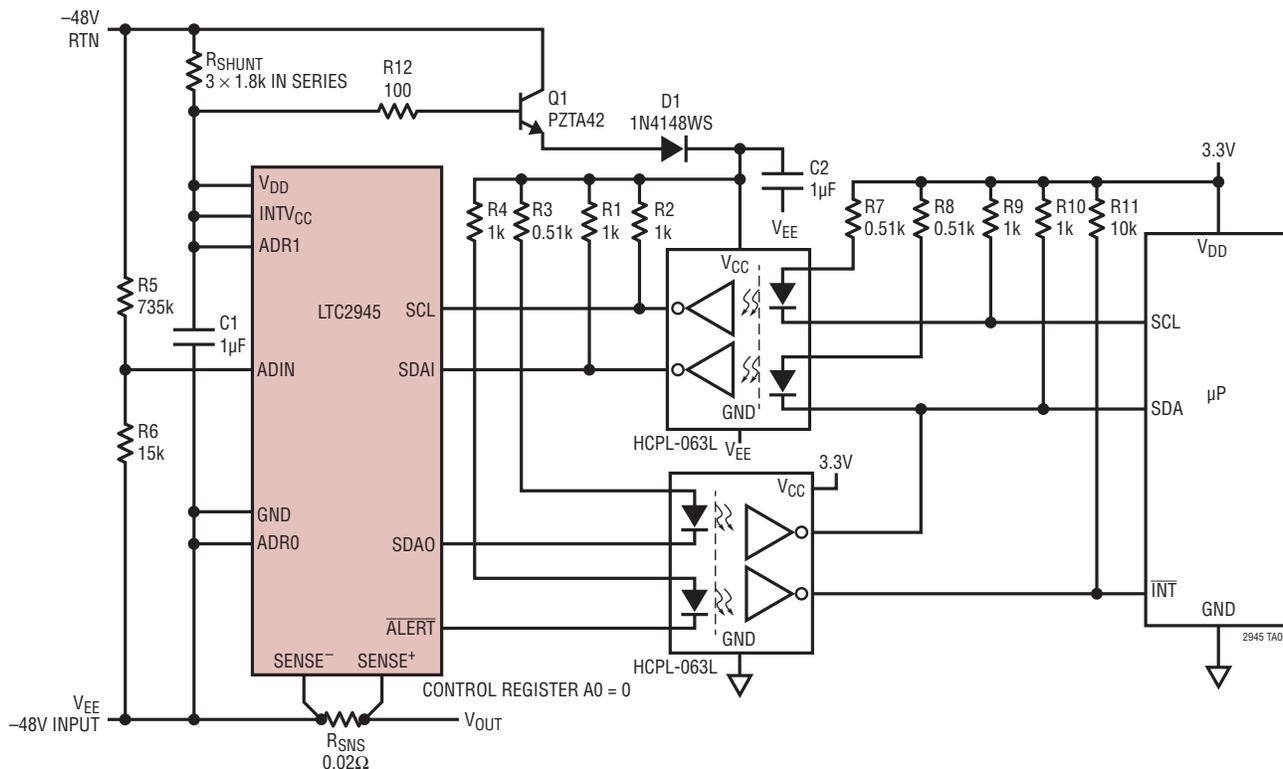
標準的応用例

ローサイド検出による-48Vシステムの電力モニタ(1.5kHz I²Cインタフェース)



2945 TA05

200Vトランジェントを許容するためにINTV_{CC}シャント・レギュレータを用いた-48V過酷環境システムの電力モニタ

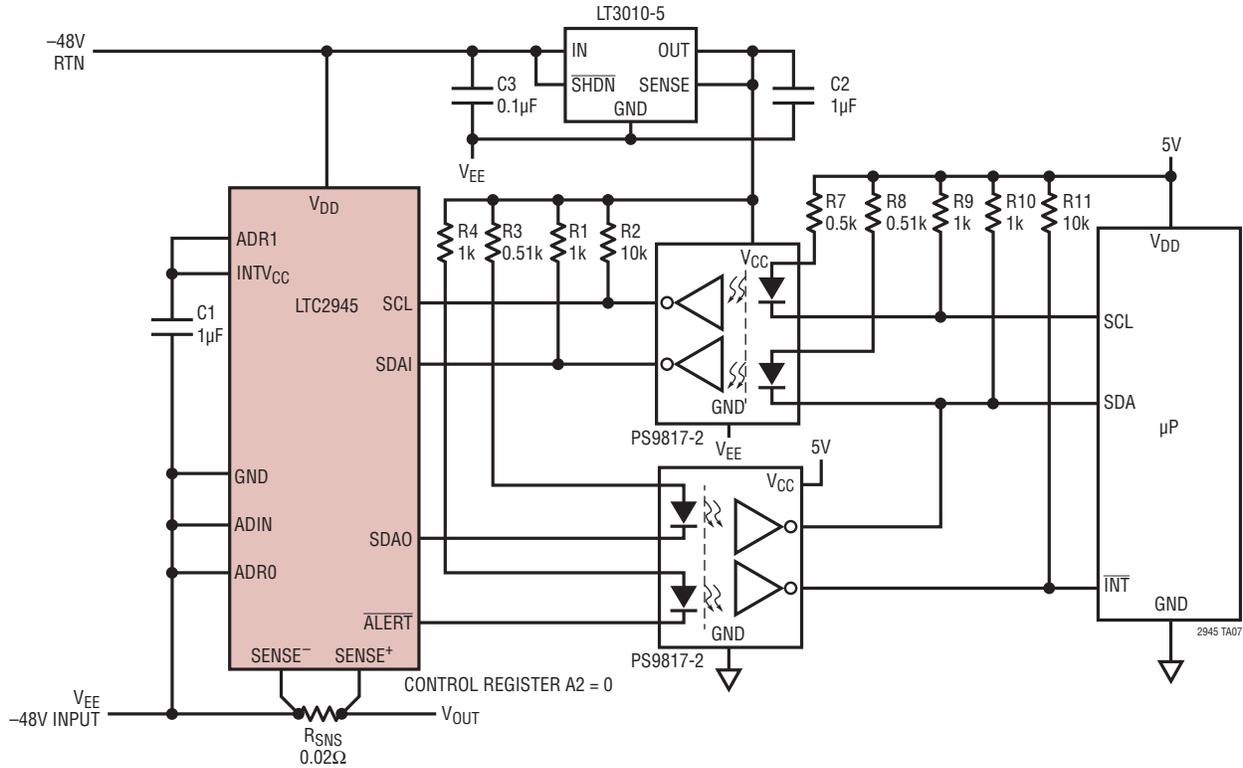


2945 TA06

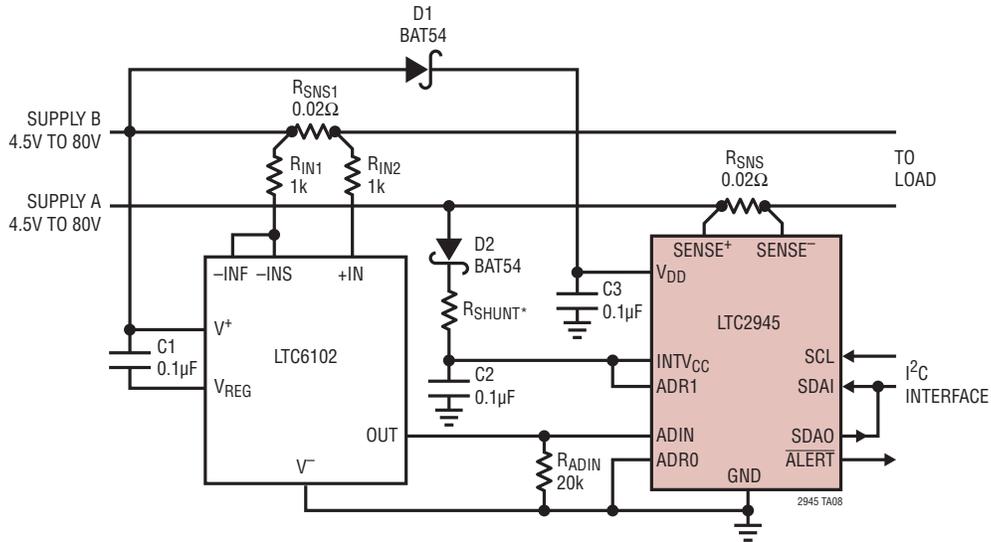
2945fa

標準的応用例

光カプラとSCL/SDAのプルアップ抵抗への給電に外部リニア・レギュレータを用いた-48Vシステムの電力モニタ



単独のLTC2945による広範囲デュアル電源モニタ



	CONTROL REG A2	VOLTAGE DATA	CURRENT DATA	POWER DATA
SUPPLY A	1	SENSE ⁺	ΔSENSE	INTERNALLY GENERATED
SUPPLY B	0	V _{DD} **	ADIN	USE EXTERNAL μP TO MULTIPLY VOLTAGE (V _{DD}) AND CURRENT (ADIN) DATA

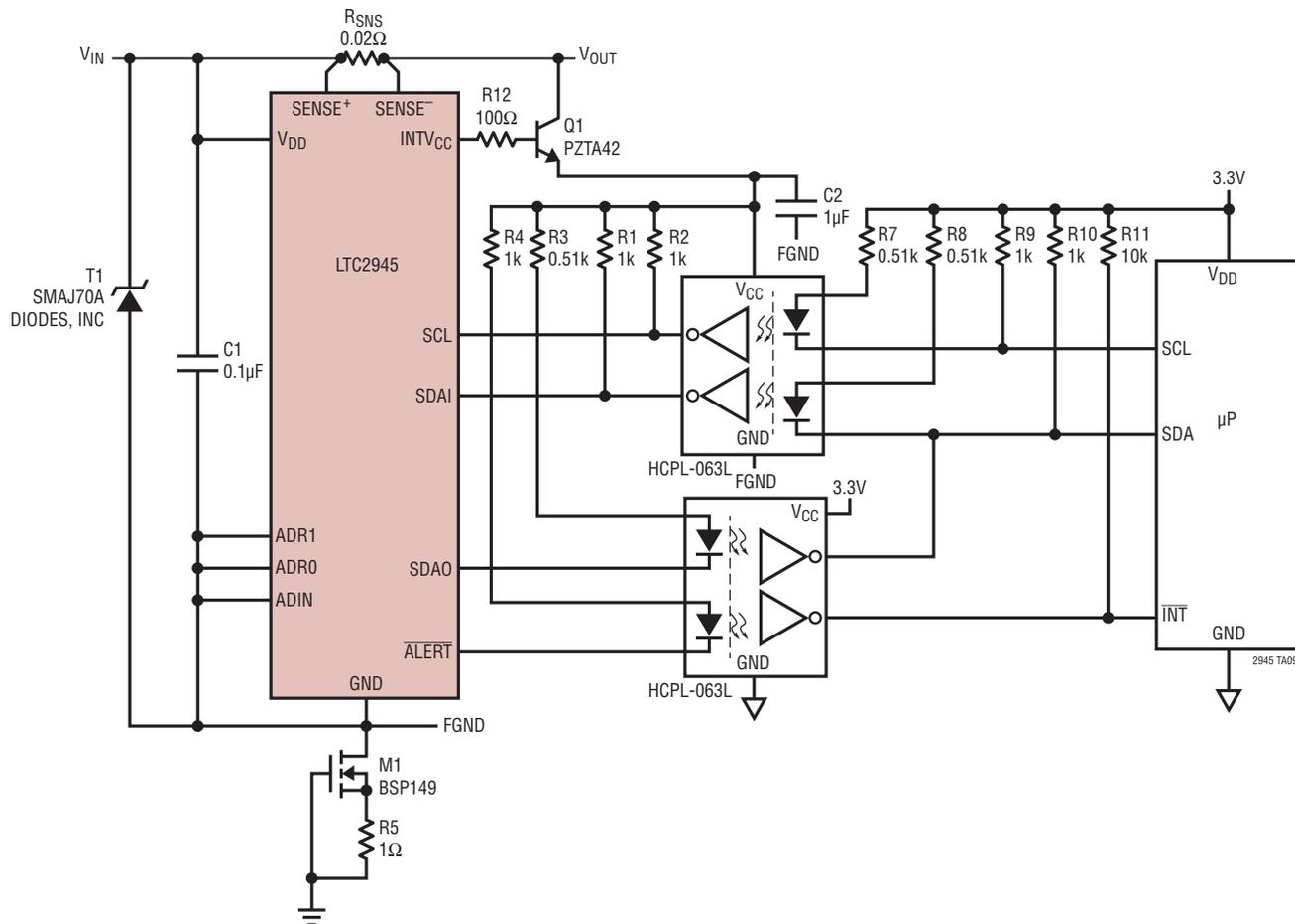
* SELECT RSHUNT ACCORDING TO THE EQUATION IN THE "FLEXIBLE POWER SUPPLY TO LTC2945" SECTION.

** VOLTAGE DATA HAS AN OFFSET VALUE DUE TO D1'S DROP, IF DESIRABLE THIS CAN BE COMPENSATED THROUGH SOFTWARE.

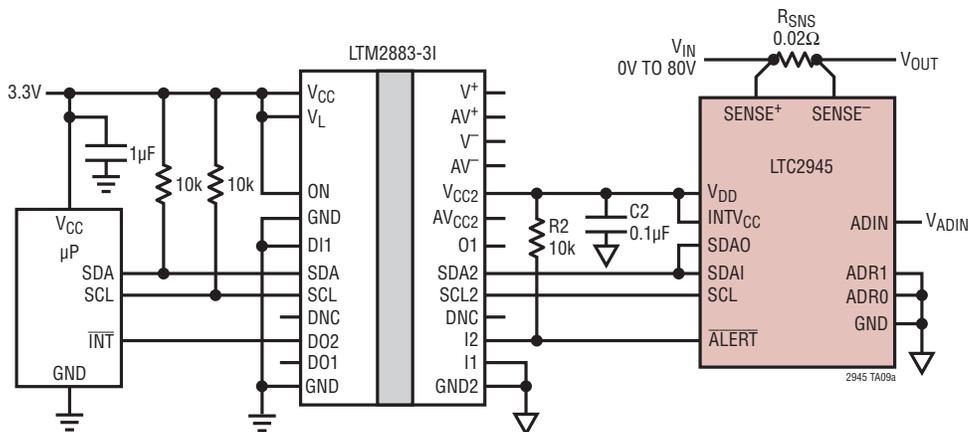
2945fa

標準的応用例

最大 200V のサージ保護を備え堅牢化された 4V ~ 70V ハイサイド電力モニタ



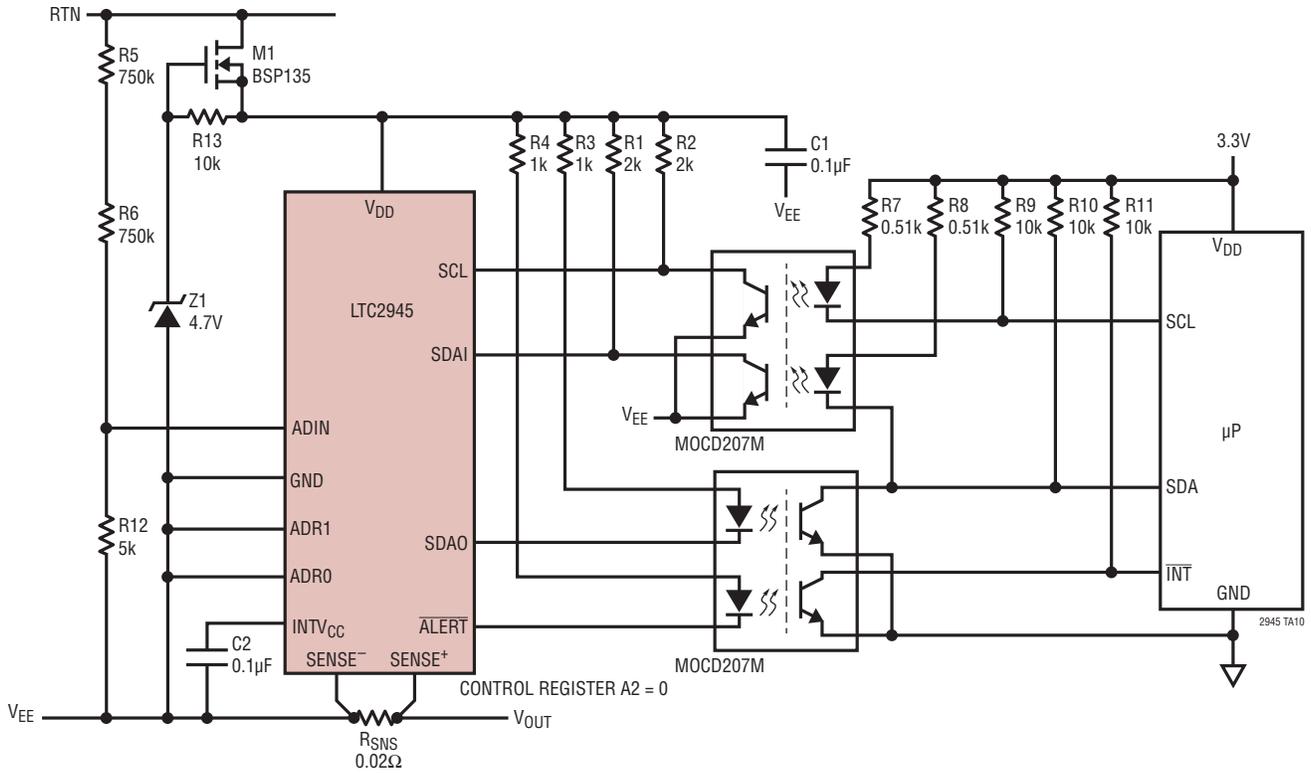
範囲の広い絶縁型 I²C 電力モニタ



LTC2945

標準的応用例

-4V ~ -500Vの広範囲負電源の電力モニタ(10kHz I²C インタフェース)



2945fa

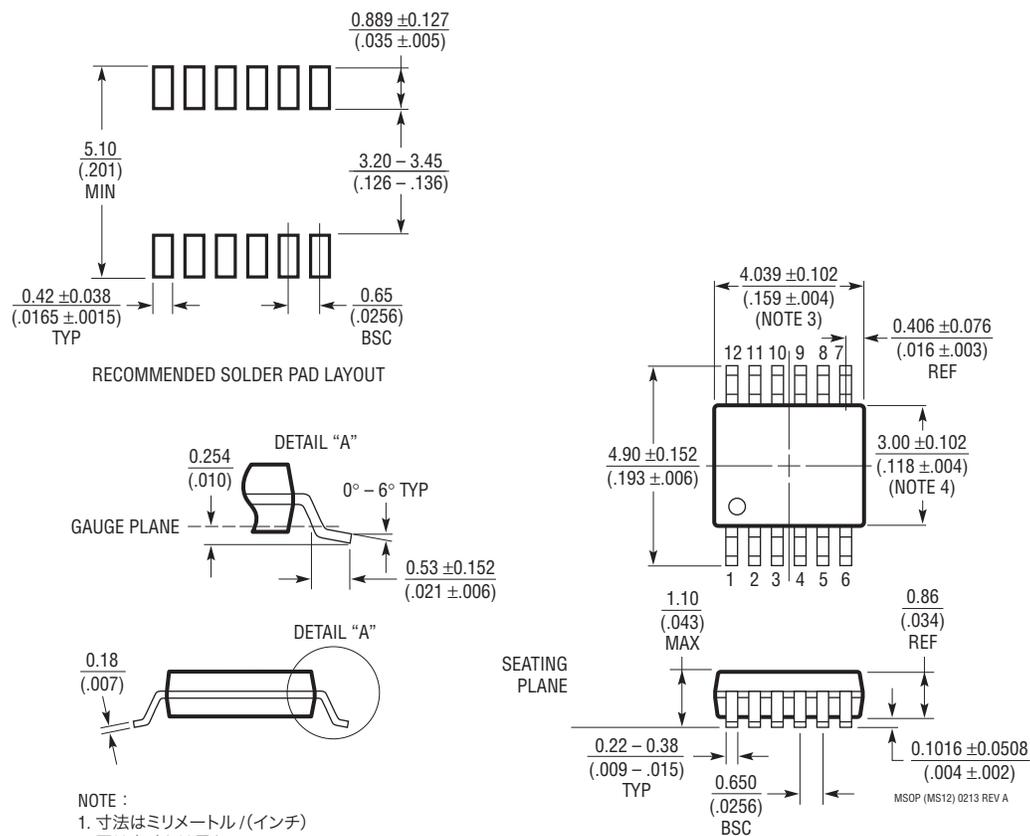
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

MS Package

12-Lead Plastic MSOP

(Reference LTC DWG # 05-08-1668 Rev 0 Rev A)



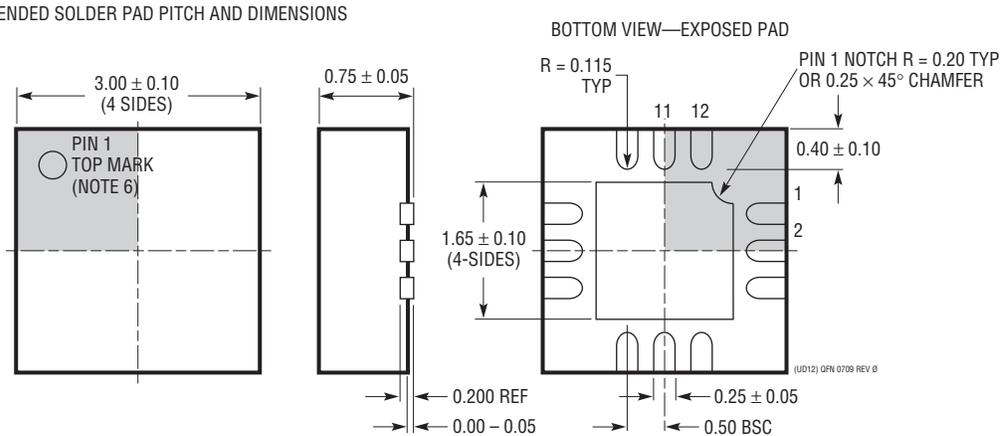
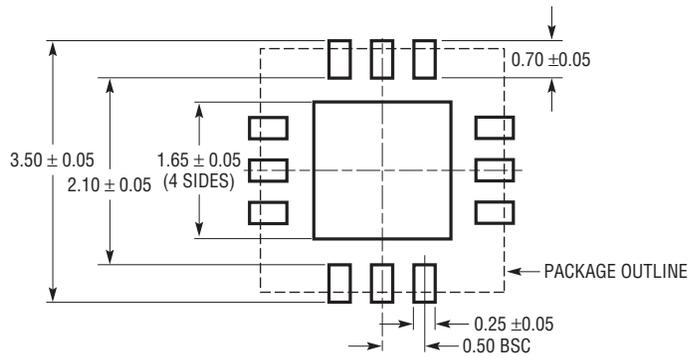
NOTE :

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度 (成形後のリードの底面) は最大 0.102mm (0.004") であること

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

UD Package 12-Lead Plastic QFN (3mm × 3mm) (Reference LTC DWG # 05-08-1855 Rev 0)



1. 図面は JEDEC のパッケージ外形 MO-220 のバリエーション (WEED-1) に適合
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

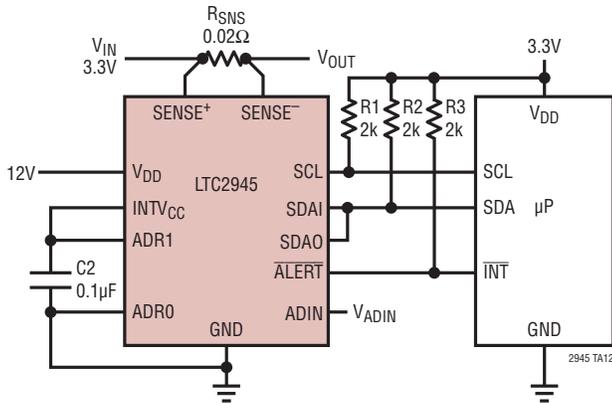
改訂履歴

REV	日付	概要	ページ番号
A	09/13	Full-Scale Voltageに制限を追加。	4
		I ² Cインタフェース・タイミングからNote 5を削除。	5
		SCL, SDAI Input CapacitanceにNote 5を追加。	5
		図3aと図3cにADINと抵抗分割器の情報を追加。	12
		図3aと図3cを改訂。	13
		図13と図17を改訂。	19, 20
		下の図を改訂。	26
		上の図: SMAJ78AをSMAJ70Aに置き換え、C2の接続先をV _{EE} からFGNDに変更。	29
		「範囲の広い絶縁型I ² C電力モニタ」の図を追加。	29

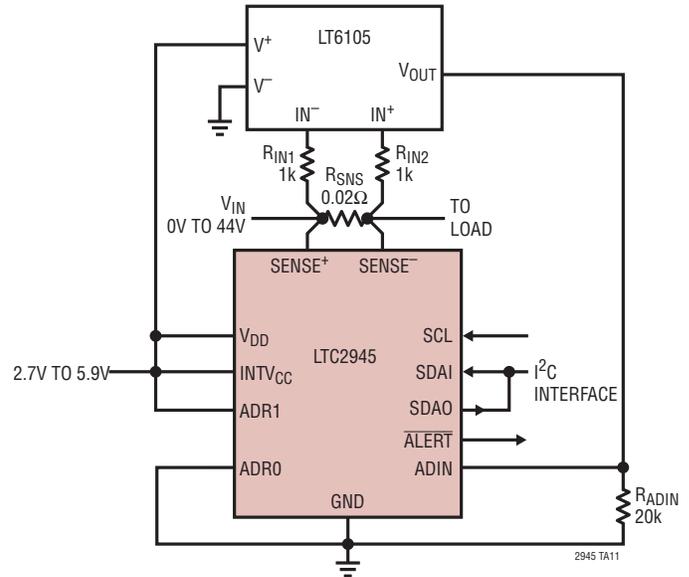
LTC2945

標準的応用例

12V V_{DD} 入力による 3.3V 入力電源モニタ



レール・トゥ・レール双方向の電流および電力モニタ



	CONTROL REG A2	VOLTAGE DATA	CURRENT DATA	POWER DATA
FORWARD	1	SENSE+	ΔSENSE	INTERNALLY GENERATED
REVERSE	1	SENSE+	ADIN	USE EXTERNAL μP TO MULTIPLY VOLTAGE (SENSE+) AND CURRENT (ADIN) DATA

関連製品

製品番号	説明	注釈
LTC4151	高電圧 I ² C 電流および電圧モニタ	7V ~ 80V 動作、12ビット分解能、±1.25% TUE
LT6105	レール・トゥ・レール動作の入力電流検出アンプ	非常に広い入力コモン・モード範囲、2.85V ~ 36V 動作
LTC2450	使いやすい超小型 16ビット ADC	シングルエンド入力範囲: GND ~ V _{CC} 、RMS ノイズ: 0.02LSB、INL: 2LSB (ミッシングコードなし)、オフセット誤差: 2LSB、フルスケール誤差: 4LSB
LTC4215	I ² C モニタ機能付き、シングル・チャネル・ホット・スワップ・コントローラ	8ビット ADC、電流制限および突入電流を調整可能、2.9V ~ 15V 動作
LTC4222	I ² C モニタ機能付き、デュアル・チャネル・ホット・スワップ・コントローラ	10ビット ADC、電流制限および突入電流を調整可能、2.9V ~ 29V 動作
LTC4260	I ² C モニタ機能付き、正の高電圧ホット・スワップ・コントローラ	8ビット ADC、電流制限および突入電流を調整可能、8.5V ~ 80V 動作
LTC4261	I ² C モニタ機能付き、負の高電圧ホット・スワップ・コントローラ	10ビット ADC、フロート・トポロジー、突入電流を調整可能
LT2940	電力および電流モニタ	4象限乗算、±5% の電力精度、4V ~ 80V 動作
LTC2970	I ² C インタフェース付き、デュアル電源モニタおよびマーゼニング・コントローラ	±0.5% TUE の 14ビット ADC、デュアル 8ビット DAC
LTC2974	EEPROM 付きクワッド・デジタル電源マネージャ	±0.25% TUE の 16ビット ADC、スーパバイズ/シーケンス/モニタ/マーゼニング/トリミング機能、構成/フォルト記録 EEPROM、I ² C、電流と温度のスーパバイズ/モニタ
LTC2978	EEPROM 付きオクタル・デジタル電源マネージャ	±0.25% TUE の 16ビット ADC、スーパバイズ/シーケンス/モニタ/マーゼニング/トリミング機能、構成/フォルト記録 EEPROM、I ² C

2945fa