

クワッド12/10/8ビットI²C V_{OUT} DAC、10ppm/°Cリファレンス付き

特長

- 内蔵精密リファレンス
2.5Vフルスケール10ppm/°C (LTC2635-L)
4.096Vフルスケール10ppm/°C (LTC2635-H)
- 最大INL誤差: ±2.5LSB (LTC2635-12)
- ゼロスケール/ミッドスケール/Hi-Zへのパワーオン・リセット
- 低ノイズ: 0.75mV_{p-p} (0.1Hz~200kHz)
- -40°C~125°C車載温度範囲で保証された単調性
- 内部リファレンスまたは外部リファレンスを選択可能
- 電源範囲: 2.7V~5.5V (LTC2635-L)
- 非常に小さいDAC間クロストーク: 3nV・s
- 低消費電力: 3Vで0.6mA
- ダブルバッファ・データ・ラッチ
- 小型16ピン3mm×3mm QFN
および10ピンMSOPパッケージ

アプリケーション

- モバイル通信
- プロセス制御および産業用オートメーション
- 電源マーージニング
- 携帯機器
- 車載

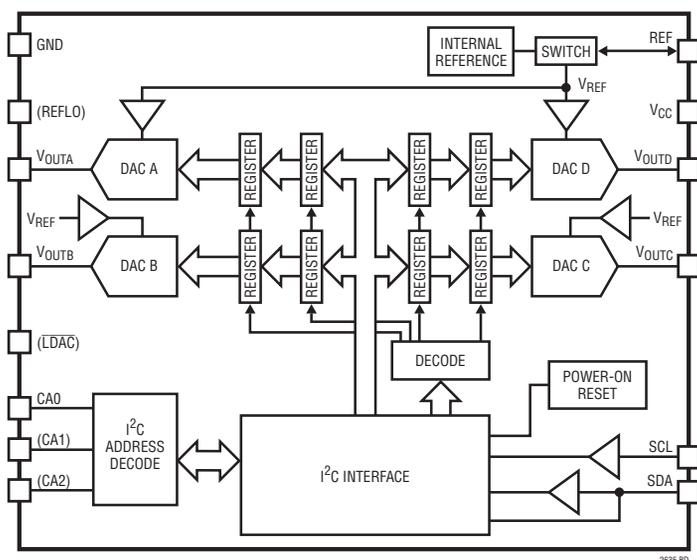
概要

LTC[®]2635は、12、10および8ビットのクワッド電圧出力DACの製品ファミリーで、高精度の低ドリフト・リファレンスを内蔵しており、16ピンQFNまたは10ピンMSOPパッケージで供給されます。レール・トゥ・レールの出力バッファを備えており、単調性が保証されています。LTC2635-Lはフルスケール出力が2.5Vで、2.7V~5.5Vの単一電源で動作します。LTC2635-Hはフルスケール出力が4.096Vで、4.5V~5.5Vの電源で動作します。各DACは外部リファレンスを使用して動作することも可能で、フルスケール出力は外部リファレンス電圧に設定されます。

これらのDACはI²C互換の2線式シリアル・インタフェースを介して通信を行います。LTC2635は標準モード(クロック・レート100kHz)と高速モード(クロック・レート400kHz)のいずれでも動作します。LTC2635はパワーオン・リセット回路を内蔵しています。パワーアップ後に、内部リファレンス・モードでゼロスケールへリセット、ミッドスケールへリセット、外部リファレンスでミッドスケールへリセット、または全DAC出力が高インピーダンスにリセットするオプションが提供されています。

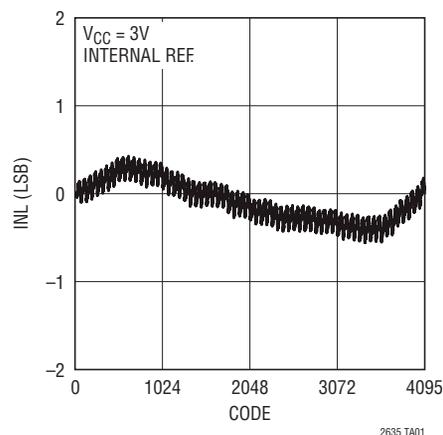
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリアテクノロジー社の登録商標です。ThinSOTはリアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。5396245、5859606、6891433、6937178、7414561を含む米国特許により保護されています。

ブロック図



() QFNパッケージのみ

積分非直線性



2635 TA01

LTC2635

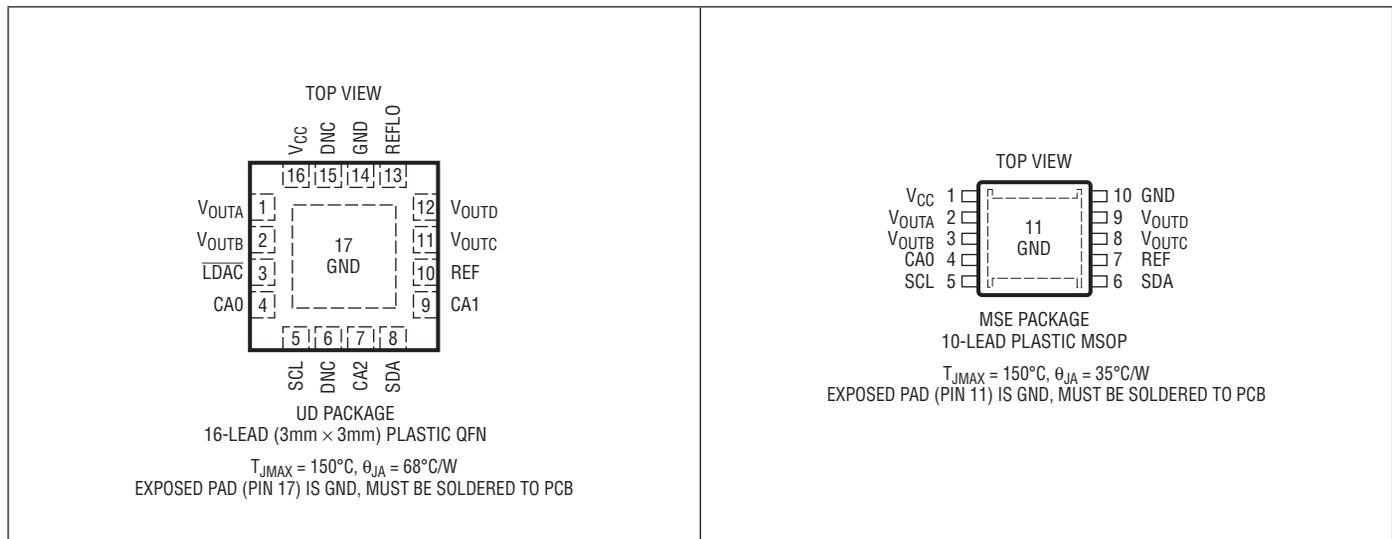
絶対最大定格

(Note 1, 2)

電源電圧 (V _{CC})	-0.3V~6V
SCL、SDA、REFLO、LDAC	-0.3V~6V
V _{OUTA-D} 、CA0、CA1、CA2	-0.3V~最小 (V _{CC} +0.3V、6V)
REF	-0.3V~最小 (V _{CC} +0.3V、6V)
動作温度範囲	
LTC2635C	0°C~70°C
LTC2635H (Note 3)	-40°C~125°C

最大接合部温度	150°C
保存温度範囲	-65°C~150°C
リード温度 (半田付け、10秒)	
MSパッケージ	300°C

ピン配置



発注情報

LTC2635	C	UD	-L	Z	12	#TR	PBF
							鉛フリー指定 PBF = 鉛フリー
							テープアンドリール TR = 2,500個テープアンドリール
							分解能 12 = 12ビット 10 = 10ビット 8 = 8ビット
							パワーオン・リセット MI = 内部リファレンス・モードでミッドスケールにリセット MX = 外部リファレンス・モードでミッドスケールにリセット (LMXのみ) MO = 内部リファレンス・モードでミッドスケールにリセット、 DAC出力はHi-Z (LMOのみ) Z = 内部リファレンス・モードでゼロスケールにリセット
							フルスケール電圧、内部リファレンス・モード L = 2.5V H = 4.096V
							パッケージの種類 UD = 16ピンQFN MSE = 10ピンMSOP
							温度等級 C = コマーシャル温度範囲 (0°C~70°C) H = 車載温度範囲 (-40°C~125°C)
							製品番号

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

LTC2635

製品選択ガイド

製品番号	製品マーキング*		VFS (内部リファレンス)	パワーオン・ リセット時の コード	パワーオン・ リファレンス・ モード	分解能	V _{CC}	最大INL
	QFN	MSOP						
LTC2635-LMI12	LDZB	LTDZY	2.5V • (4095/4096)	Mid-Scale	Internal	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2635-LMI10	LDZJ	LTFBG	2.5V • (1023/1024)	Mid-Scale	Internal	10-Bit	2.7V to 5.5V	±1LSB
LTC2635-LMI8	LDZR	LTFBP	2.5V • (255/256)	Mid-Scale	Internal	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2635-LMX12	LDYZ	LTDZX	2.5V • (4095/4096)	Mid-Scale	External	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2635-LMX10	LDZH	LTFBF	2.5V • (1023/1024)	Mid-Scale	External	10-Bit	2.7V to 5.5V	±1LSB
LTC2635-LMX8	LDZQ	LTFBN	2.5V • (255/256)	Mid-Scale	External	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2635-LZ12	LDYY	LTDZW	2.5V • (4095/4096)	Zero-Scale	Internal	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2635-LZ10	LDZG	LTFBD	2.5V • (1023/1024)	Zero-Scale	Internal	10-Bit	2.7V to 5.5V	±1LSB
LTC2635-LZ8	LDZP	LTFBM	2.5V • (255/256)	Zero-Scale	Internal	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2635-LMO12**	LFBT	LTFBX	2.5V • (4095/4096)	High Impedance	Internal	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2635-LMO10**	LFBV	LTFBY	2.5V • (1023/1024)	High Impedance	Internal	10-Bit	2.7V to 5.5V	±1LSB
LTC2635-LMO8**	LFBW	LTFBZ	2.5V • (255/256)	High Impedance	Internal	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2635-HMI12	LDZF	LTFBC	4.096V • (4095/4096)	Mid-Scale	Internal	12-Bit	4.5V to 5.5V	±2.5LSB
LTC2635-HMI10	LDZN	LTFBK	4.096V • (1023/1024)	Mid-Scale	Internal	10-Bit	4.5V to 5.5V	±1LSB
LTC2635-HMI8	LDZV	LTFBS	4.096V • (255/256)	Mid-Scale	Internal	8-Bit	4.5V to 5.5V	±0.5LSB
LTC2635-HZ12	LDZC	LTDZZ	4.096V • (4095/4096)	Zero-Scale	Internal	12-Bit	4.5V to 5.5V	±2.5LSB
LTC2635-HZ10	LDZK	LTFBH	4.096V • (1023/1024)	Zero-Scale	Internal	10-Bit	4.5V to 5.5V	±1LSB
LTC2635-HZ8	LDZS	LTFBQ	4.096V • (255/256)	Zero-Scale	Internal	8-Bit	4.5V to 5.5V	±0.5LSB

* 上記オプションは16ピンQFNパッケージ(LTC2635xUD)または10ピンMSOPパッケージ(LTC2635xMSE)で供給されます。

** 他のHi-Zオプションに関しては、弊社にお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-LM112/-LM110/-LM18/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8/-LM012/-LM010/-LM08 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2635-8			LTC2635-10			LTC2635-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC性能												
	Resolution		●	8		10		12				Bits
	Monotonicity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	8		10		12				Bits
DNL	Differential Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1			LSB
INL	Integral Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5		± 0.2	± 1		± 1	± 2.5	LSB
ZSE	Zero-Scale Error	$V_{CC} = 3\text{V}$, Internal Ref., Code=0	●	0.5	5		0.5	5		0.5	5	mV
V_{OS}	Offset Error	$V_{CC} = 3\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5		± 0.5	± 5		± 0.5	± 5	mV
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref.		± 10			± 10			± 10		$\mu\text{V}/^\circ\text{C}$
GE	Gain Error	$V_{CC} = 3\text{V}$, Internal Ref.	●	± 0.2	± 0.8		± 0.2	± 0.8		± 0.2	± 0.8	%FSR
GE_{TC}	Gain Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref. (Note 10) C-Grade H-Grade		10 10			10 10			10 10		ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
	Load Regulation	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$ $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	● ●	0.009 0.009	0.016 0.016		0.035 0.035	0.064 0.064		0.14 0.14	0.256 0.256	LSB/mA LSB/mA
R_{OUT}	DC Output Impedance	Internal Ref., Mid-Scale, $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$ $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	● ●	0.09 0.09	0.156 0.156		0.09 0.09	0.156 0.156		0.09 0.09	0.156 0.156	Ω Ω

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference Internal Reference		0 to V_{REF} 0 to 2.5		V V
PSR	Power Supply Rejection	$V_{CC} = 3\text{V} \pm 10\%$ or $5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC} Full-Scale; V_{OUT} Shorted to GND		27 -28	48 -48	mA mA
DAC I_{SD}	DAC Output Current in High Impedance Mode Sinking Sourcing	MO Options Only		0.05 -0.001	2 -0.1	μA μA

電源

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Positive Supply Voltage	For Specified Performance	●	2.7	5.5	V
I_{CC}	Supply Current (Note 7)	$V_{CC} = 3\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference $V_{CC} = 3\text{V}$, Internal Reference $V_{CC} = 5\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference $V_{CC} = 5\text{V}$, Internal Reference	● ● ● ●	0.5 0.6 0.6 0.7	0.7 0.8 0.8 0.9	mA mA mA mA
I_{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$, C-Grade $V_{CC} = 5\text{V}$, H-Grade	● ●	1 1	20 30	μA μA

LTC2635

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8/-LMO12/-LMO10/-LMO8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンス入力							
	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	$k\Omega$
	Capacitance			14		pF	
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	1.5	μA	
リファレンス出力							
	Output Voltage		●	1.24	1.25	1.26	V
	Reference Temperature Coefficient			± 10		ppm/ $^\circ\text{C}$	
	Output Impedance			0.5		$k\Omega$	
	Capacitive Load Driving			10		μF	
	Short Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		2.5		mA	
デジタルI/O							
V_{IL}	Low Level Input Voltage (SDA and SCL)	(Note 14)	●	-0.5	$0.3V_{CC}$	V	
V_{IH}	High Level Input Voltage (SDA and SCL)	(Note 11)	●	$0.7V_{CC}$		V	
$V_{IL(CAn)}$	Low Level Input Voltage on CA_n ($n = 0, 1, 2$)	See Test Circuit 1	●		$0.15V_{CC}$	V	
$V_{IH(CAn)}$	High Level Input Voltage on CA_n ($n = 0, 1, 2$)	See Test Circuit 1	●	$0.85V_{CC}$		V	
R_{INH}	Resistance from CA_n ($n = 0, 1, 2$) to V_{CC} to Set $CA_n = V_{CC}$	See Test Circuit 2	●		10	$k\Omega$	
R_{INL}	Resistance from CA_n ($n = 0, 1, 2$) to GND to Set $CA_n = \text{GND}$	See Test Circuit 2	●		10	$k\Omega$	
R_{INF}	Resistance from CA_n ($n = 0, 1, 2$) to V_{CC} or GND to Set $CA_n = \text{Float}$	See Test Circuit 2	●	2		$M\Omega$	
V_{OL}	Low Level Output Voltage	Sink Current = 3mA	●	0	0.4	V	
t_{OF}	Output Fall Time	$V_O = V_{IH(MIN)}$ to $V_O = V_{IL(MAX)}$, $C_B = 10\text{pF}$ to 400pF (Note 12)	●	$20 + 0.1C_B$	250	ns	
t_{SP}	Pulse Width of Spikes Suppressed by Input Filter		●	0	50	ns	
I_{IN}	Input Leakage	$0.1V_{CC} \leq V_{IN} \leq 0.9V_{CC}$	●		1	μA	
C_{IN}	I/O Pin Capacitance	(Note 8)	●		10	pF	
C_B	Capacitive Load for Each Bus Line		●		400	pF	
C_{CAn}	External Capacitive Load on Address Pin CA_n ($n = 0, 1, 2$)		●		10	pF	

電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8/-LMO12/-LMO10/-LMO8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
AC性能						
t_s	Settling Time	$V_{CC} = 3\text{V}$ (Note 9)		3.5		μs
		$\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits)		4.1		μs
		$\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits)		4.4		μs
	Voltage Output Slew Rate			1		$\text{V}/\mu\text{s}$
	Capacitive Load Driving			500		pF
	Glitch Impulse	At Mid-Scale Transition		2.1		$\text{nV} \cdot \text{s}$
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switched 0 to FS		2.6		$\text{nV} \cdot \text{s}$
	Multiplying Bandwidth	External Reference		320		kHz
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference		180		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 10\text{kHz}$, External Reference		160		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 1\text{kHz}$, Internal Reference		200		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 10\text{kHz}$, Internal Reference		180		$\text{nV}/\sqrt{\text{Hz}}$
	Output Voltage Noise	0.1Hz to 10Hz, External Reference		35		μV_{P-P}
		0.1Hz to 10Hz, Internal Reference		40		μV_{P-P}
		0.1Hz to 200kHz, External Reference		680		μV_{P-P}
		0.1Hz to 200kHz, Internal Reference		730		μV_{P-P}
		$C_{REF} = 0.1\mu\text{F}$				

タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 。(図1を参照) (Note 13)
LTC2635-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8/-LMO12/-LMO10/-LMO8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SCL}	SCL Clock Frequency		●	0	400	kHz
$t_{HD(STA)}$	Hold Time (Repeated) Start Condition		●	0.6		μs
t_{LOW}	Low Period of the SCL Clock Pin		●	1.3		μs
t_{HIGH}	High Period of the SCL Clock Pin		●	0.6		μs
$t_{SU(STA)}$	Set-Up Time for a Repeated Start Condition		●	0.6		μs
$t_{HD(DAT)}$	Data Hold Time		●	0	0.9	μs
$t_{SU(DAT)}$	Data Set-Up Time		●	100		ns
t_r	Rise Time of Both SDA and SCL Signals	(Note 12)	●	$20 + 0.1C_B$	300	ns
t_f	Fall Time of Both SDA and SCL Signals	(Note 12)	●	$20 + 0.1C_B$	300	ns
$t_{SU(STO)}$	Set-Up Time for Stop Condition		●	0.6		μs
t_{BUF}	Bus Free Time Between a Stop and Start Condition		●	1.3		μs
t_1	Falling Edge of 9 th Clock of the 3 rd Input Byte to $\overline{\text{LDAC}}$ High or Low Transition		●	400		ns
t_2	$\overline{\text{LDAC}}$ Low Pulse Width		●	20		ns

LTC2635

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-HMI12/-HMI10/-HMI8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2635-8			LTC2635-10			LTC2635-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC性能												
	Resolution		●	8		10		12				Bits
	Monotonicity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	8		10		12				Bits
DNL	Differential Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1			LSB
INL	Integral Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5		± 0.2	± 1		± 1	± 2.5	LSB
ZSE	Zero-Scale Error	$V_{CC} = 5\text{V}$, Internal Ref., Code=0	●	0.5	5		0.5	5		0.5	5	mV
V_{OS}	Offset Error	$V_{CC} = 5\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5		± 0.5	± 5		± 0.5	± 5	mV
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Reference		± 10			± 10			± 10		$\mu\text{V}/^\circ\text{C}$
GE	Gain Error	$V_{CC} = 5\text{V}$, Internal Reference	●	± 0.2	± 0.8		± 0.2	± 0.8		± 0.2	± 0.8	%FSR
GE_{TC}	Gain Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Ref. (Note 10) C-Grade H-Grade		10 10			10 10			10 10		ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
	Load Regulation	Internal Reference, Mid-Scale, $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.006	0.01		0.022	0.04		0.09	0.16	LSB/mA
R_{OUT}	DC Output	Internal Reference, Mid-Scale, $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156		0.09	0.156		0.09	0.156	Ω

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference Internal Reference		0 to V_{REF} 0 to 4.096		V V
PSR	Power Supply Rejection	$V_{CC} = 5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC} Full-Scale; V_{OUT} Shorted to GND		27 -28	48 -48	mA mA

電源

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Positive Supply Voltage	For Specified Performance	●	4.5	5.5	V
I_{CC}	Supply Current (Note 7)	$V_{CC} = 3\text{V}$, $V_{REF} = 4.096\text{V}$, External Reference $V_{CC} = 3\text{V}$, Internal Reference	●	0.6 0.7	0.8 0.9	mA mA
I_{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$, C-Grade $V_{CC} = 5\text{V}$, H-Grade	●	1 1	20 30	μA μA

電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-HMI12/-HMI10/-HMI8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンス入力							
	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	$k\Omega$
	Capacitance			14		pF	
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	1.5	μA	
リファレンス出力							
	Output Voltage		●	2.032	2.048	2.064	V
	Reference Temperature Coefficient			± 10		ppm/ $^\circ\text{C}$	
	Output Impedance			0.5		$k\Omega$	
	Capacitive Load Driving			10		μF	
	Short Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		4		mA	
デジタルI/O							
V_{IL}	Low Level Input Voltage (SDA and SCL)	(Note 14)	●	-0.5	$0.3V_{CC}$	V	
V_{IH}	High Level Input Voltage (SDA and SCL)	(Note 11)	●	$0.7V_{CC}$		V	
$V_{IL(CAn)}$	Low Level Input Voltage on CA_n ($n = 0, 1, 2$)	See Test Circuit 1	●		$0.15V_{CC}$	V	
$V_{IH(CAn)}$	High Level Input Voltage on CA_n ($n = 0, 1, 2$)	See Test Circuit 1	●	$0.85V_{CC}$		V	
R_{INH}	Resistance from CA_n ($n = 0, 1, 2$) to V_{CC} to Set $CA_n = V_{CC}$	See Test Circuit 2	●		10	$k\Omega$	
R_{INL}	Resistance from CA_n ($n = 0, 1, 2$) to GND to Set $CA_n = \text{GND}$	See Test Circuit 2	●		10	$k\Omega$	
R_{INF}	Resistance from CA_n ($n = 0, 1, 2$) to V_{CC} or GND to Set $CA_n = \text{Float}$	See Test Circuit 2	●	2		$M\Omega$	
V_{OL}	Low Level Output Voltage	Sink Current = 3mA	●	0	0.4	V	
t_{OF}	Output Fall Time	$V_O = V_{IH(MIN)}$ to $V_O = V_{IL(MAX)}$, $C_B = 10\text{pF}$ to 400pF (Note 12)	●	$20 + 0.1C_B$	250	ns	
t_{SP}	Pulse Width of Spikes Suppressed by Input Filter		●	0	50	ns	
I_{IN}	Input Leakage	$0.1V_{CC} \leq V_{IN} \leq 0.9V_{CC}$	●		1	μA	
C_{IN}	I/O Pin Capacitance	(Note 8)	●		10	pF	
C_B	Capacitive Load for Each Bus Line		●		400	pF	
C_{CAn}	External Capacitive Load on Address Pin CA_n ($n = 0, 1, 2$)		●		10	pF	

LTC2635

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。
LTC2635-HMI12/-HMI10/-HMI8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
AC性能						
t_S	Settling Time	$V_{CC} = 5\text{V}$ (Note 9)		3.9		μs
		$\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits)		4.3		μs
		$\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits)		5		μs
	Voltage Output Slew Rate			1		$\text{V}/\mu\text{s}$
	Capacitive Load Driving			500		pF
	Glitch Impulse	At Mid-Scale Transition		3		$\text{nV} \cdot \text{s}$
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switched 0 to FS		3		$\text{nV} \cdot \text{s}$
	Multiplying Bandwidth	External Reference		320		kHz
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference		180		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 10\text{kHz}$, External Reference		160		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 1\text{kHz}$, Internal Reference		250		$\text{nV}/\sqrt{\text{Hz}}$
		At $f = 10\text{kHz}$, Internal Reference		230		$\text{nV}/\sqrt{\text{Hz}}$
	Output Voltage Noise	0.1Hz to 10Hz, External Reference		35		μV_{P-P}
		0.1Hz to 10Hz, Internal Reference		50		μV_{P-P}
		0.1Hz to 200kHz, External Reference		680		μV_{P-P}
		0.1Hz to 200kHz, Internal Reference $C_{REF} = 0.1\mu\text{F}$		750		μV_{P-P}

タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 。(図1を参照) (Note 13)
LTC2635-HMI12/-HMI10/-HMI8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SCL}	SCL Clock Frequency		●	0	400	kHz
$t_{HD(STA)}$	Hold Time (Repeated) Start Condition		●	0.6		μs
t_{LOW}	Low Period of the SCL Clock Pin		●	1.3		μs
t_{HIGH}	High Period of the SCL Clock Pin		●	0.6		μs
$t_{SU(STA)}$	Set-Up Time for a Repeated Start Condition		●	0.6		μs
$t_{HD(DAT)}$	Data Hold Time		●	0	0.9	μs
$t_{SU(DAT)}$	Data Set-Up Time		●	100		ns
t_r	Rise Time of Both SDA and SCL Signals	(Note 12)	●	$20 + 0.1C_B$	300	ns
t_f	Fall Time of Both SDA and SCL Signals	(Note 12)	●	$20 + 0.1C_B$	300	ns
$t_{SU(STO)}$	Set-Up Time for Stop Condition		●	0.6		μs
t_{BUF}	Bus Free Time Between a Stop and Start Condition		●	1.3		μs
t_1	Falling Edge of 9 th Clock of the 3 rd Input Byte to LDAC High or Low Transition		●	400		ns
t_2	LDAC Low Pulse Width		●	20		ns

電気的特性

Note 1. 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2. 全ての電圧はGNDを基準にしている。

Note 3. 温度が高いと動作寿命が短くなる。105°Cを超える温度では動作寿命が短くなる。90°Cを超える温度で $V_{CC} > 4V$ で動作する場合は、 V_{CC} のスルーレートは73mV/msecより大きくてはならない。

Note 4. 直線性と単調性はコード k_L からコード $2^N - 1$ まで定義されている。ここで、 N は分解能で、 k_L は $k_L = 0.016 \cdot (2^N / V_{FS})$ で与えられ、最も近い整数のコードに丸められている。 $V_{FS} = 2.5V$ および $N = 12$ では、 $k_L = 26$ で、直線性はコード26からコード4,095で定義される。 $V_{FS} = 4.096V$ および $N = 12$ では、 $k_L = 16$ で、直線性はコード16からコード4,095で定義される。

Note 5. コード16 (LTC2635-12)、コード4 (LTC2635-10) またはコード1 (LTC2635-8) およびフルスケールでの測定から推測される。

Note 6. このデバイスには短時間の過負荷状態の間デバイスを保護するための電流制限が備わっている。電流制限時に接合部温度が最大定格を超えることがある。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

Note 7. 0Vまたは V_{CC} でのデジタル入力。

Note 8. 設計によって保証されているが、製造時にはテストされない。

Note 9. 内部リファレンス・モード。DACは1/4スケールから3/4スケールへ、さらに3/4スケールから1/4スケールへステップさせる。負荷はGNDに並列に接続した2k Ω と100pF。

Note 10. 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

Note 11. 最大 $V_{IH} = V_{CC(MAX)} + 0.5V$ 。

Note 12. $C_B = 1$ 本のバスラインの容量 (pF)。

Note 13. 全ての値は $V_{IH} = V_{IH(MIN)}$ および $V_{IL} = V_{IL(MAX)}$ のレベルを基準にしている。

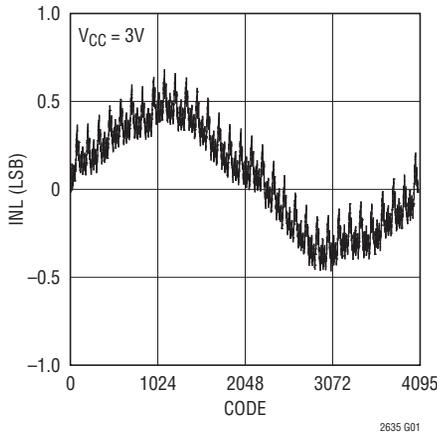
Note 14. 最小 V_{IL} は絶対最大定格を超える。この状態はICに損傷を与えないが、性能を低下させることがある。

LTC2635

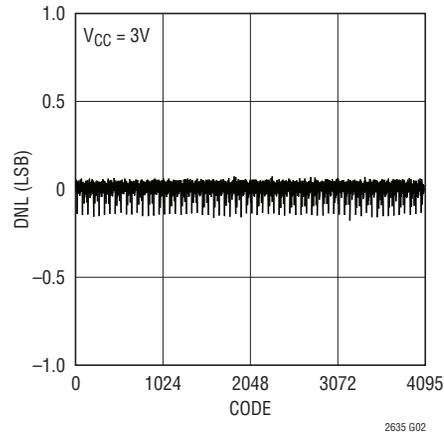
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

LTC2635-L12 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

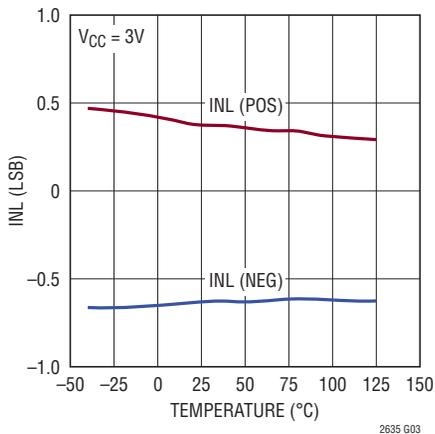
積分非直線性 (INL)



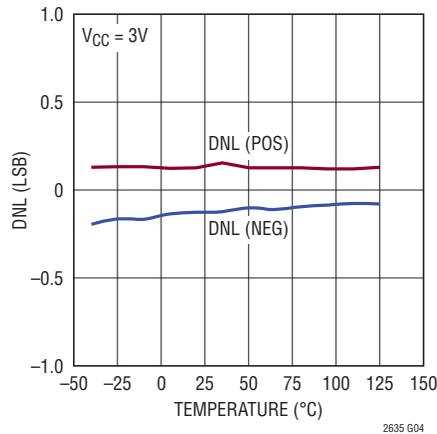
微分非直線性 (DNL)



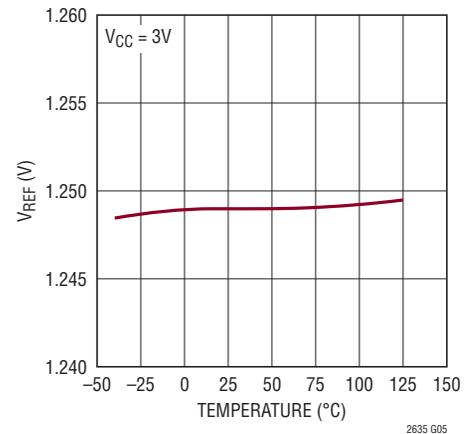
INLと温度



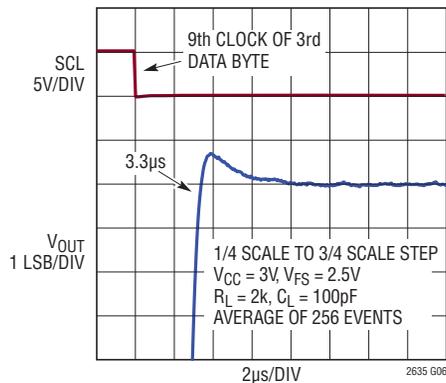
DNLと温度



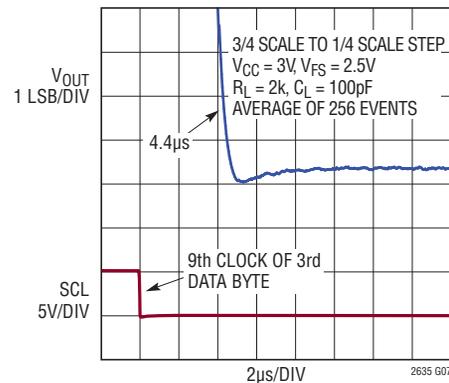
リファレンス出力電圧と温度



± 1 LSBへのセッティング (立ち上がり)

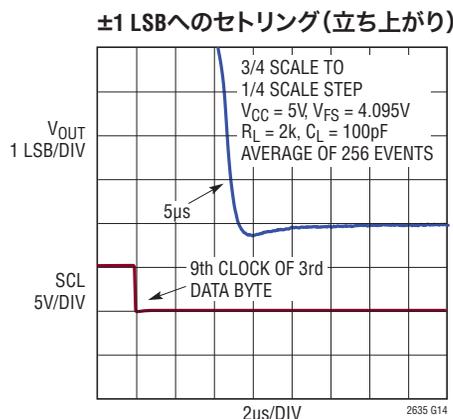
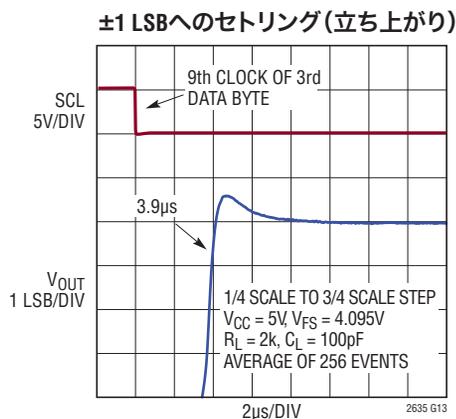
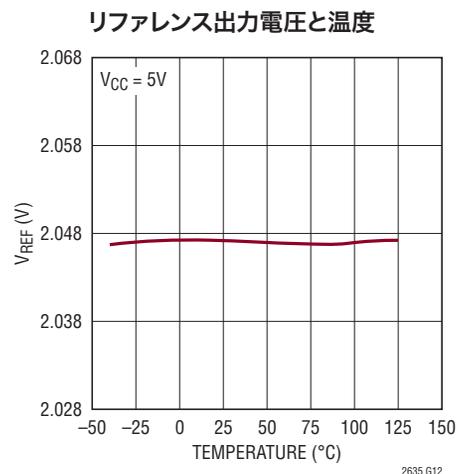
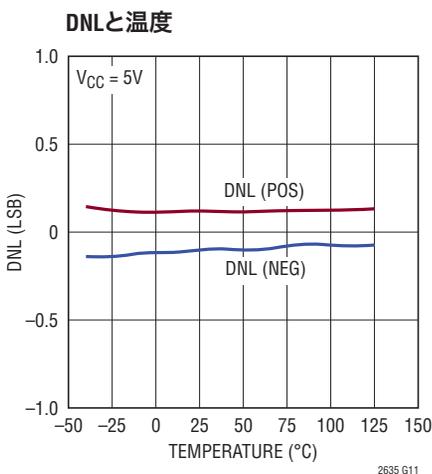
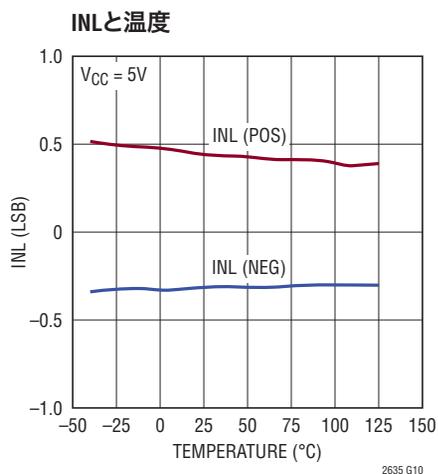
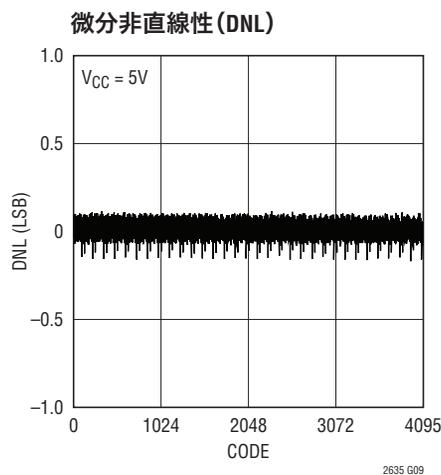
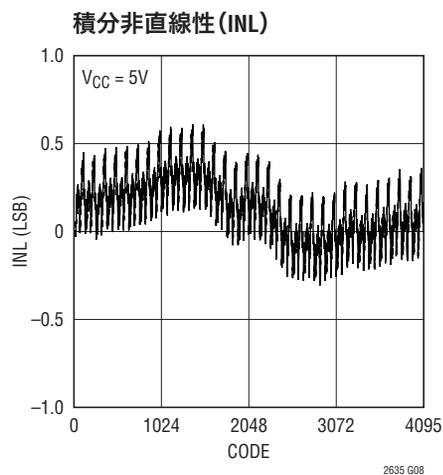


± 1 LSBへのセッティング (立ち上がり)



標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

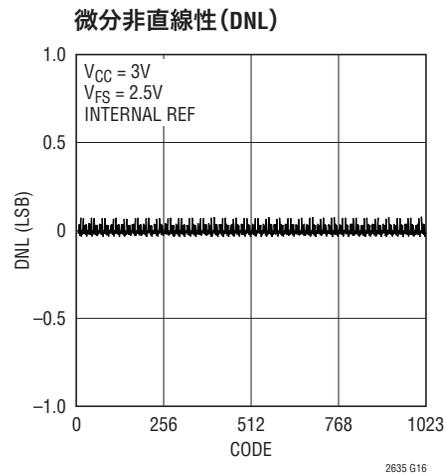
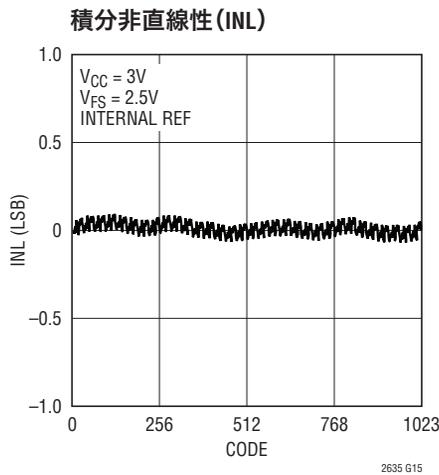
LTC2635-H12 (内部リファレンス、 $V_{FS} = 4.096\text{V}$)



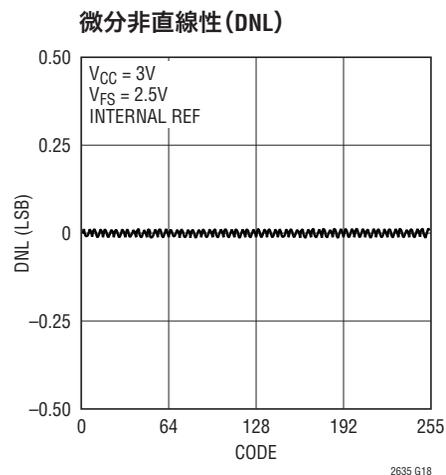
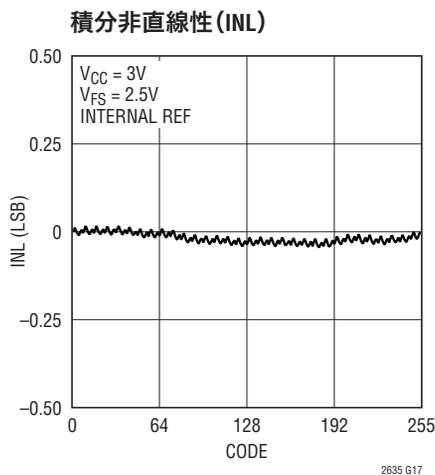
LTC2635

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

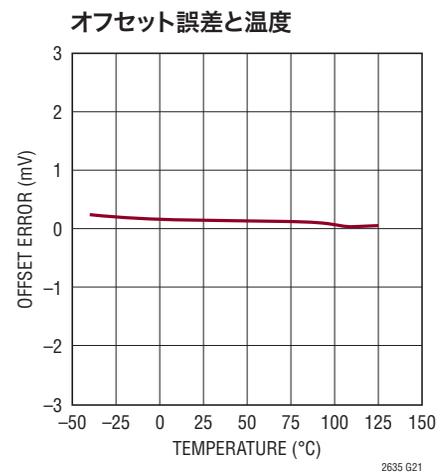
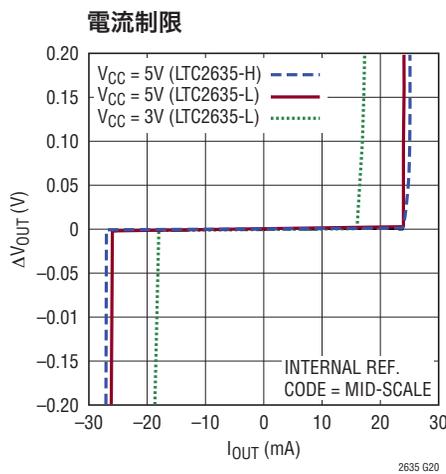
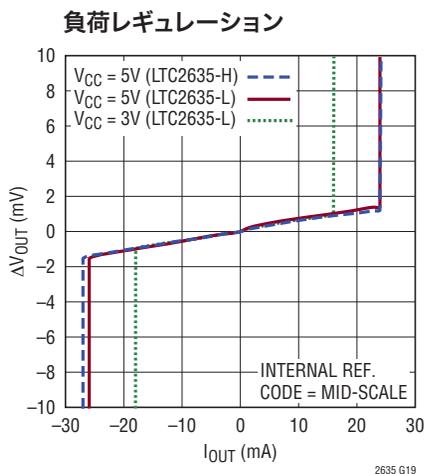
LTC2635-10



LTC2635-8



LTC2635

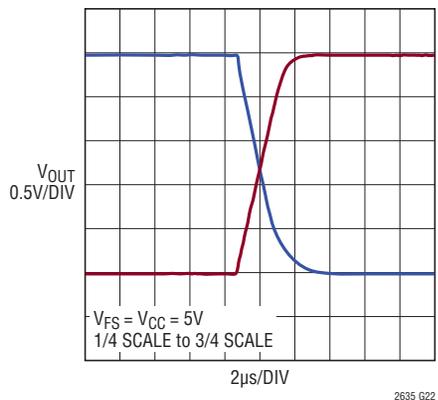


2635fb

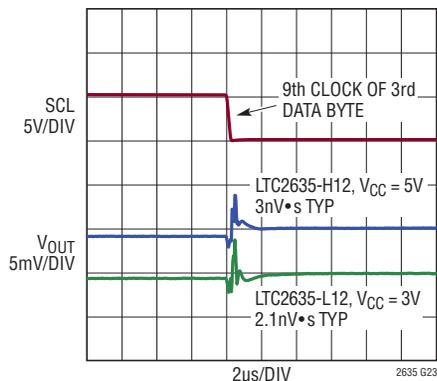
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

LTC2635

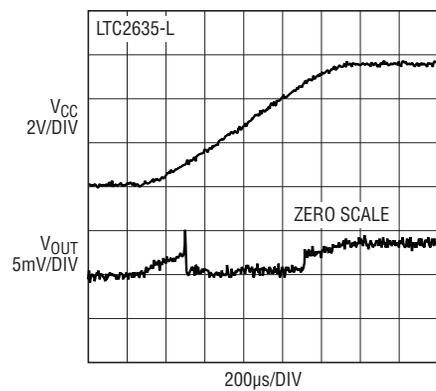
大信号応答



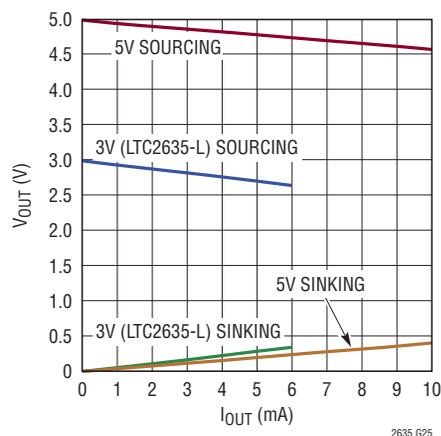
ミッドスケール・グリッチ・インパルス



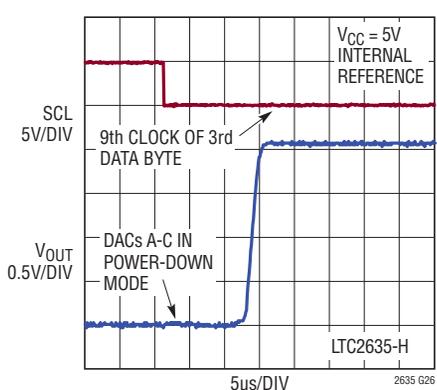
パワーオン・リセット・グリッチ



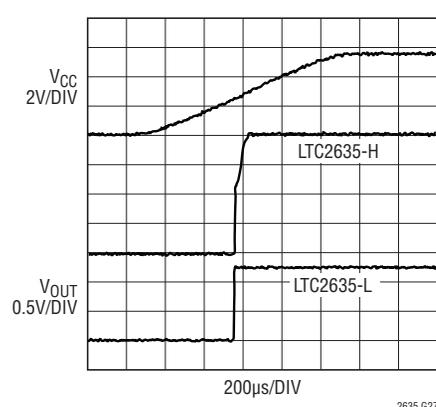
レールの空き高と出力電流



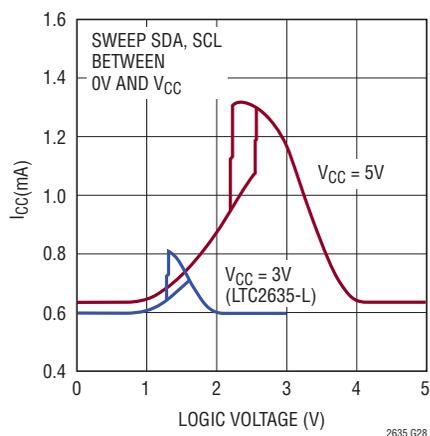
パワーダウン解除からミッドスケールまで



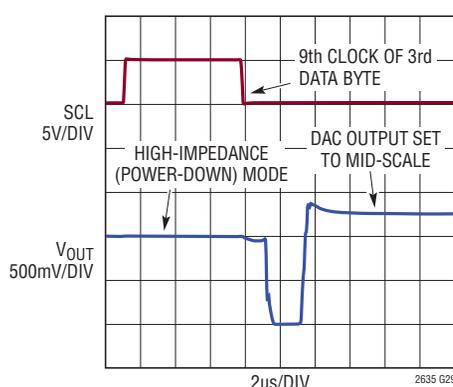
ミッドスケールへのパワーオン・リセット



電源電流とロジック電圧



Hi-Zオプションのパワーダウン解除



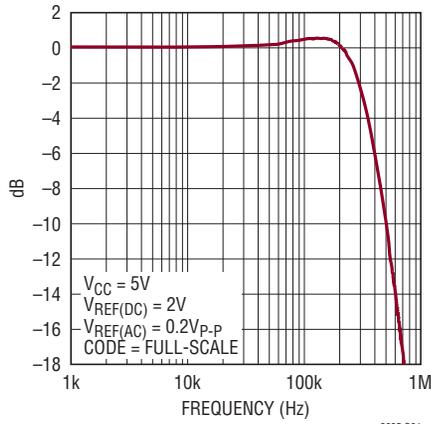
LTC2635-LM0, $V_{CC} = 3V$
DAC OUTPUT DRIVEN BY
1V SOURCE THROUGH
15k RESISTOR

LTC2635

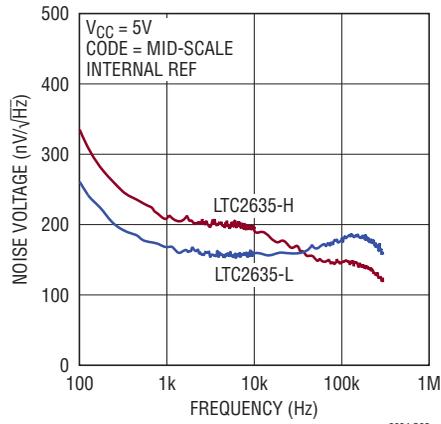
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

LTC2635

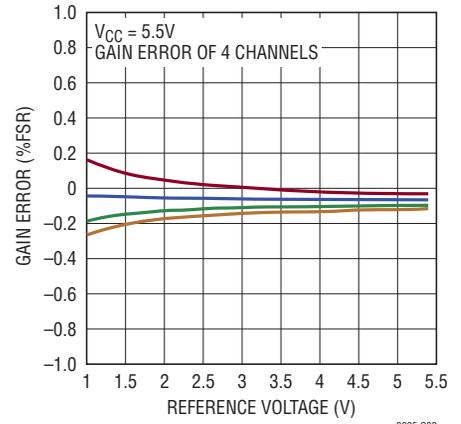
乗算帯域幅



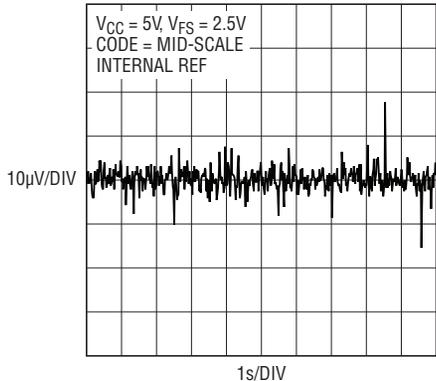
ノイズ電圧と周波数



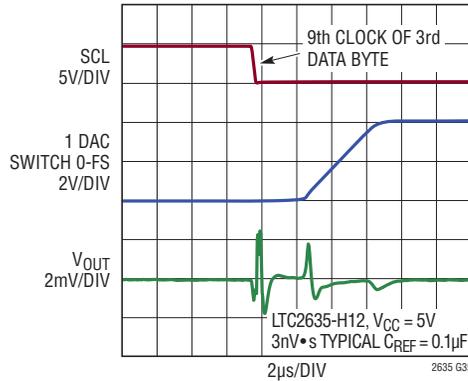
利得誤差とリファレンス入力



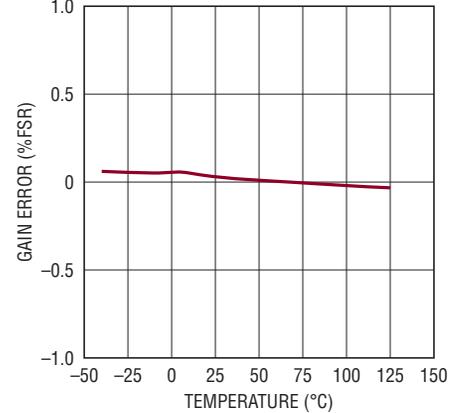
0.1Hz~10Hz電圧ノイズ



DAC間クロストーク(動的)



利得誤差と温度



ピン機能 (MSOP/QFN)

V_{CC} (ピン1/ピン16) : 電源電圧入力。2.7V ≤ V_{CC} ≤ 5.5V (LTC2635-L) または 4.5V ≤ V_{CC} ≤ 5.5V (LTC2635-H)。0.1μF のコンデンサを使ってGNDにバイパスします。

V_{OUTA} ~ V_{OUTD} (ピン2、3、8、9/ピン1、2、11、12) : DACのアナログ電圧出力。

LDAC (ピン3、QFNのみ) : 非同期DAC更新。4バイト(スレーブ・アドレス・バイトおよび3データ・バイト)がデバイスに書き込まれた後のこの入力の立ち下がりエッジにより、(ソフトウェアによる更新同様に)DACレジスタが入力レジスタの内容によって直ちに更新されます。デバイスへの完全な32ビット(スレーブ・アドレスを含む4バイト)のデータ書き込み終了前にこの入力を“L”にしてもDACの出力は更新されません。LDACピンを“L”にするとDACがパワーアップします。LDACが“L”だとソフトウェアによるパワーダウン命令は無視されます。

CA0 (ピン4/ピン4) : チップ・アドレスのビット0。このピンをV_{CC} またはGNDに接続するか、またはフロートさせて、デバイスのI²Cスレーブ・アドレスを選択します(表1と表2を参照)。

SCL (ピン5/ピン5) : シリアル・クロック入力ピン。データはクロックの立ち上がりエッジでシフトされてSDAピンに入力されます。この高インピーダンス・ピンにはプルアップ抵抗またはV_{CC}への電流源が必要です。

SDA (ピン6/ピン8) : シリアル・データの双方向ピン。データはシフトされてSDAピンに入力され、SDAピンによってアクノリッジされます。このピンはデータがシフトされて入力されるあいだ高インピーダンスです。アクノリッジの間はオープン・ドレインのNチャネル出力になります。SDAにはプルアップ抵抗またはV_{CC}への電流源が必要です。

REF (ピン7/ピン10) : リファレンス電圧の入力または出力。外部リファレンス・モードが選択されると、REFは入力で(1V ≤ V_{REF} ≤ V_{CC})、与えられた電圧がフルスケールDAC出力電圧を設定します。内部リファレンスが選択されると、10ppm/°Cの1.25V (LTC2635-L) または 2.048V (LTC2635-H) の内部リファレンス(1/2フルスケール)がこのピンで利用可能になります。この出力は最大10μFでGNDにバイパスすることができ、外部DC負荷電流をドライブするときはバッファする必要があります。

DNC (ピン6/ピン15、QFNのみ) : これらのピンは接続しないでください。

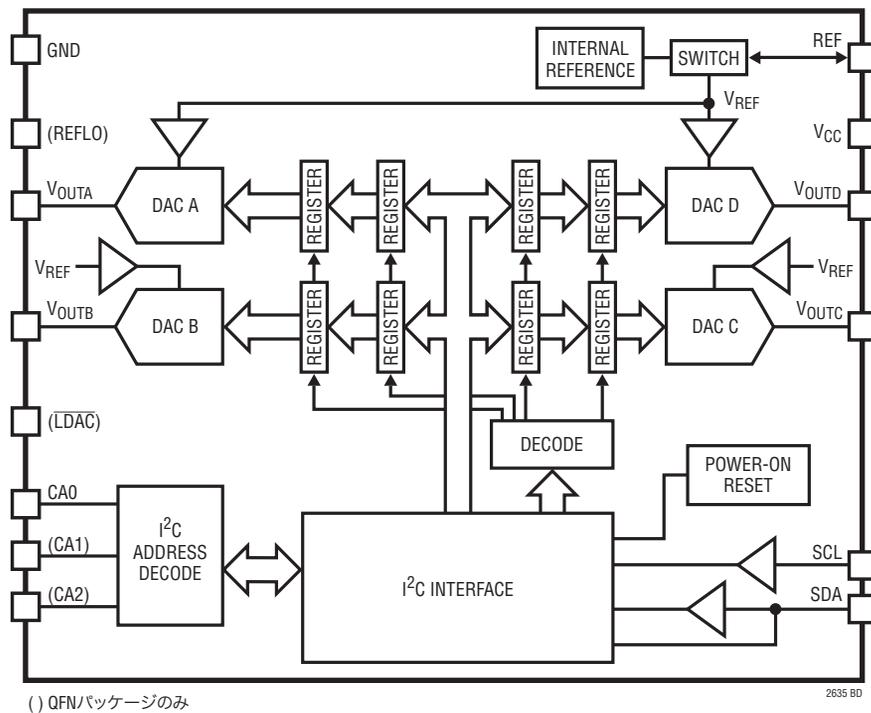
CA2 (ピン7、QFNのみ) : チップ・アドレスのビット2。このピンをV_{CC} またはGNDに接続するか、またはフロートさせて、デバイスのI²Cスレーブ・アドレスを選択します(表1を参照)。

CA1 (ピン9、QFNのみ) : チップ・アドレスのビット1。このピンをV_{CC} またはGNDに接続するか、またはフロートさせて、デバイスのI²Cスレーブ・アドレスを選択します(表1を参照)。

GND (ピン10、露出パッド・ピン11/ピン14、露出パッド・ピン17) : グランド。PCBグランドに半田付けする必要があります。

REFLO (ピン13、QFNのみ) : リファレンス・ロー・ピン。このピンの電圧が全てのDACのゼロスケールを設定します。このピンはGNDに接続する必要があります。

ブロック図



テスト回路

I²C デジタル I/O のテスト回路 (「電気的特性」を参照)



タイミング図

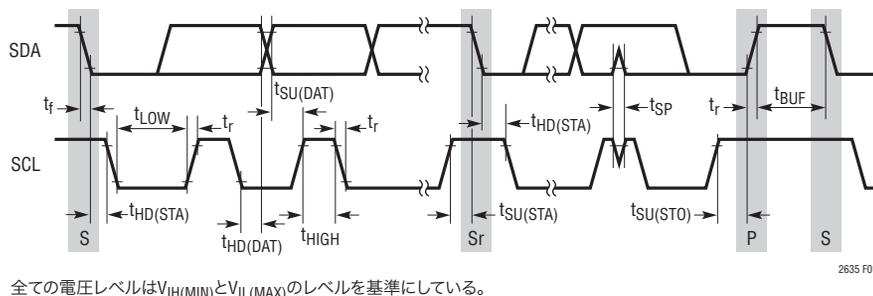


図1. I²C のタイミング

タイミング図

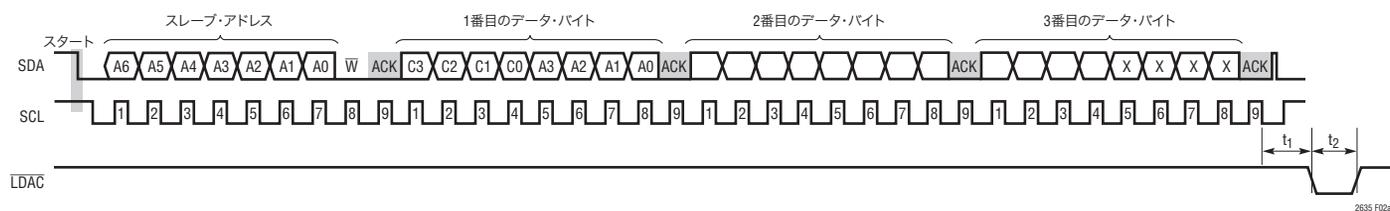


図2a. LTC2635の標準的バイト書き込みトランザクション

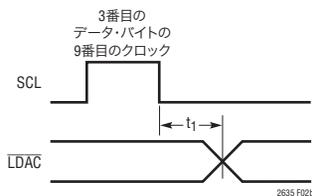


図2b. LTC2635のLDACのタイミング (QFNパッケージのみ)

動作

LTC2635はクワッド電圧出力DACのファミリーで、16ピンQFNおよび10ピンMSOPパッケージで供給されます。各DACは外部リファレンスを使ってレール・トゥ・レールで動作するか、または内蔵リファレンスで設定されるフルスケール電圧で動作します。精度(12、10、および8ビット)、パワーオン・リセット値(内部リファレンス・モードでゼロスケールまたはミッドスケール、または外部リファレンス・モードでミッドスケール)、DACのパワーダウン時の出力負荷(高インピーダンスまたは200kΩ)、およびフルスケール電圧(2.5Vまたは4.096V)の18通りの組合せを利用できます。LTC2635は2線式I²Cインタフェースを使って制御します。

パワーオン・リセット

LTC2635-HZ/-LZは電源が最初に入れられたとき出力をゼロスケールにクリアして、システムの初期状態を一定に保ち、反復可能にします。

アプリケーションによっては、DACの起動時に下流の回路がアクティブ状態であり、この間DACからのゼロではない出力に対して敏感な場合があります。LTC2635にはパワーオン・グリッチを減少させる回路が備わっています。パワーオン時、アナログ出力は標準でゼロスケールの5mV上より下です。グリッチ振幅は一般に電源のランプ時間が増加するにつれて低下します。「標準的性能特性」のセクションの「パワーオン・リセット・グリッチ」を参照してください。

LTC2635-HMI/-LMI/-LMXは代替のリセットを備えており、電源が最初に与えられたとき出力をミッドスケールに設定します。LTC2635-LMIとLTC2635-HMIは内部リファレンス・モードでパワーアップし、出力はそれぞれ1.25Vと2.048Vのミッドスケール電圧に設定されます。LTC2635-LMXは外部リファレンス・モードでパワーアップし、出力は外部リファレンスのミッドスケールに設定されます。LTC2635-LMOは内部リファレンス・モードでパワーアップし、全DACチャンネルが高インピーダンス状態になります(パワーダウン)。入力レジスタとDACレジスタはミッドスケールのコードに設定され、内部リファレンスだけがパワーアップするので、パワーアップ時の消費電流は標準100μAになります。既定のリファレンス・モードの選択については、「リファレンス・モード」のセクションで説明されています。

電源シーケンシング

REF(ピン10-QFN、ピン7-MSOP)の電圧は $-0.3V \leq V_{REF} \leq (V_{CC} + 0.3V)$ の範囲に保つ必要があります(「絶対最大定格」を参照)。電源のターンオン・シーケンスとターンオフ・シーケンスの間(このときV_{CC}の電圧は遷移しています)、これらのリミットが守られるように特に注意が必要です。

伝達関数

デジタルからアナログへの伝達関数は次のとおりです。

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N} \right) (V_{REF} - V_{REFLO}) + V_{REFLO}$$

ここで、kはDACの2進数入力コードに相当する10進数、Nは分解能、V_{REF}は内部リファレンス・モードでは2.5V(LTC2635-LMI/-LMX/-LMO/-LZ)または4.096V(LTC2635-HMI/-HZ)のどちらかであり、外部リファレンス・モードではREFの電圧です。

I²Cシリアル・インタフェース

LTC2635は標準的I²Cの2線インタフェースを使ってホストと通信します。バス信号相互のタイミング関係をタイミング図(図1と図2)に示します。2本のバスラインSDAとSCLはバスが使用されていないとき“H”にする必要があります。これらのラインには外付けのプルアップ抵抗または電流源が必要です。これらのプルアップ抵抗の値は電源に依存し、I²C規格から求めることができます。高速モードで動作するI²Cバスの場合、バス容量が200pFより大きいとアクティブ・プルアップが必要になります。

LTC2635は受信のみの(スレーブ)デバイスです。マスタはLTC2635に書き込むことができます。マスタからの読出し要求に対してLTC2635はアクノリッジを返しません(NAK)。

スタート(S)条件とストップ(P)条件

バスが使用されていないとき、SCLとSDAの両方が“H”でなければなりません。バス・マスタはスタート条件を送って通信開始をスレーブ・デバイスに知らせます。スタート条件はSCLを“H”に保ったままSDAを“H”から“L”に遷移させて発生させます。

マスタはスレーブとの通信を終了したら、ストップ条件を送ります。ストップ条件はSCLを“H”に保ったままSDAを“L”から“H”に遷移させて発生させます。この後、バスは別のI²Cデバイスとの通信のために自由に使えます。

動作

アクノリッジ

アクノリッジ (ACK) 信号はマスタとスレーブの間のハンドシェイクに使われます。スレーブが発生するACK (アクティブ“L”)は、情報の最新のバイトが正常に受信されたことをマスタに知らせます。ACKに関連したクロック・パルスはマスタによって生成されます。マスタはACKクロック・パルスの間SDAライン (“H”)を解放します。スレーブ・レシーバはACKクロック・パルスの間SDAバスラインを引き下げ、アクノリッジ・クロック・パルスが“H”の間安定して“L”に保つ必要があります。LTC2635はこの方法によるマスタからの書込みに応答しますが、読出し動作に対してはアクノリッジを返しません。その場合、SDAはACKクロック・パルスの間“H”に保たれます。

チップ・アドレス

CA0、CA1およびCA2 (CA1とCA2はGFNパッケージにだけ備わっています)の状態によってデバイスのスレーブ・アドレスが決まります。これらのピンはそれぞれV_{CC}、GNDまたはフロートの3つの状態の1つに設定することができます。これにより、27種類 (QFNパッケージ) または3種類 (MSOPパッケージ) の選択可能なデバイス・アドレスが生じます。スレーブ・アドレスの割当を表1と表2に示します。

アドレス・ピンによって選択されたアドレス以外に、デバイスはグローバル・アドレスにも応答します。このアドレスにより、I²Cバスの3バイトの1回の書込みトランザクションを使って、LTC2635の全てのデバイスへの共通書込みを行うことができます。表1と表2の最後に示されているグローバル・アドレスは7ビットのハードワイヤード・アドレスで、CA0、CA1およびCA2で選択することはできません。別のアドレスが必要ならば、弊社にお問い合わせください。

アドレス・ピン (CA0、CA1およびCA2) は、それらがフロート状態かどうか判断するためアドレス検出時にドライブされるので、それらのピンに許される容量性負荷は最大10pFです。

表1. スレーブ・アドレスのマップ (QFNパッケージ)

CA2	CA1	CA0	A6	A5	A4	A3	A2	A1	A0
GND	GND	GND	0	0	1	0	0	0	0
GND	GND	フロート	0	0	1	0	0	0	1
GND	GND	V _{CC}	0	0	1	0	0	1	0
GND	フロート	GND	0	0	1	0	0	1	1
GND	フロート	フロート	0	1	0	0	0	0	0
GND	フロート	V _{CC}	0	1	0	0	0	0	1
GND	V _{CC}	GND	0	1	0	0	0	1	0
GND	V _{CC}	フロート	0	1	0	0	0	1	1
GND	V _{CC}	V _{CC}	0	1	1	0	0	0	0
FLOAT	GND	GND	0	1	1	0	0	0	1
FLOAT	GND	フロート	0	1	1	0	0	1	0
FLOAT	GND	V _{CC}	0	1	1	0	0	1	1
FLOAT	フロート	GND	1	0	0	0	0	0	0
FLOAT	フロート	フロート	1	0	0	0	0	0	1
FLOAT	フロート	V _{CC}	1	0	0	0	0	1	0
FLOAT	V _{CC}	GND	1	0	0	0	0	1	1
FLOAT	V _{CC}	フロート	1	0	1	0	0	0	0
FLOAT	V _{CC}	V _{CC}	1	0	1	0	0	0	1
V _{CC}	GND	GND	1	0	1	0	0	1	0
V _{CC}	GND	フロート	1	0	1	0	0	1	1
V _{CC}	GND	V _{CC}	1	1	0	0	0	0	0
V _{CC}	フロート	GND	1	1	0	0	0	0	1
V _{CC}	フロート	フロート	1	1	0	0	0	1	0
V _{CC}	フロート	V _{CC}	1	1	0	0	0	1	1
V _{CC}	V _{CC}	GND	1	1	1	0	0	0	0
V _{CC}	V _{CC}	フロート	1	1	1	0	0	0	1
V _{CC}	V _{CC}	V _{CC}	1	1	1	0	0	1	0
グローバル・アドレス			1	1	1	0	0	1	1

表2. スレーブ・アドレスのマップ (MSOPパッケージ)

CA0	A6	A5	A4	A3	A2	A1	A0
GND	0	0	1	0	0	0	0
フロート	0	0	1	0	0	0	1
V _{CC}	0	0	1	0	0	1	0
グローバル・アドレス		1	1	1	0	0	1

動作

ワード書込みのプロトコル

マスタはスタート条件と7ビットのスレーブ・アドレス、それに続く書込みビット(\bar{W}) = 0を使ってLTC2635との通信を開始します。LTC2635は、7ビットのスレーブ・アドレスが(CA0、CA1またはCA2で設定される)そのデバイスのアドレスまたはグローバル・アドレスに一致すると、9番目のクロックでSDAピンを“L”に引き下げてアクノリッジします。マスタは次に3バイトのデータを送ります。LTC2635は、各データ・バイト転送の9番目のクロックでSDAラインを“L”に引き下げるにより、各データ・バイトをアクノリッジします。3バイトのデータを全て受け取った後、LTC2635は24ビットの入力ワードで指定されたコマンドを実行します。

有効な7ビットのスレーブ・アドレスの後、3バイトを超えるデータが送られても、LTC2635は余分のデータ・バイトはアクノリッジしません(NAK) (9番目のクロックの間SDAは“H”)。

3データ・バイトのフォーマットを図3に示します。入力ワードの最初の1バイトは4ビットのコマンドと、それに続く4ビットのDACアドレスで構成されます。次の2バイトには16ビットのデータ・ワードが含まれ、それはMSBからLSBに向かって並んだ12、10、または8ビットの入力コードと、それに続く4、6または8ビットのドントケア・ビットで構成されます(それぞれ、LTC2635-12、-10および-8)。LTC2635の標準的書込みトランザクションを図4に示します。

コマンド・ビット(C3~C0)とアドレス(A3~A0)の割当てを表3と表4に示します。表の中の最初の4つのコマンドは書込みと更新です。「書込み」動作により、16ビット・データ・ワードが32ビット・シフト・レジスタから入力レジスタにロードされます。更新動作では、データ・ワードが入力レジスタからDACレジスタにコピーされます。DACレジスタにコピーされると、データ・ワードはアクティブな12、10、または8ビットの入力コードになり、DAC出力でアナログ電圧に変換されます。「書込みと更新」は最初の2つのコマンドを組み合わせます。また、DACがパワーダウン・モードに置かれていると、「更新」動作により、DACがパワーアップされます。データ・パスとレジスタをブロック図に示します。

表3. コマンドのコード

コマンド*				
C3	C2	C1	C0	
0	0	0	0	入力レジスタnに書き込む
0	0	0	1	DACレジスタnを更新する(パワーアップ)
0	0	1	0	入力レジスタnに書き込み、全てを更新する(パワーアップ)
0	0	1	1	DACレジスタnに書き込み、更新する(パワーアップ)
0	1	0	0	nをパワーダウン
0	1	0	1	デバイス(全てのDACとリファレンス)をパワーダウン
0	1	1	0	内部リファレンスを選択する(リファレンスをパワーアップ)
0	1	1	1	外部リファレンスを選択する(内部リファレンスをパワーダウン)
1	1	1	1	動作なし

*示されていないコマンドは予備であり、使用してはならない。

表4. アドレス・コード

アドレス(n)*				
A3	A2	A1	A0	
0	0	0	0	DAC A
0	0	0	1	DAC B
0	0	1	0	DAC C
0	0	1	1	DAC D
1	1	1	1	全てのDAC

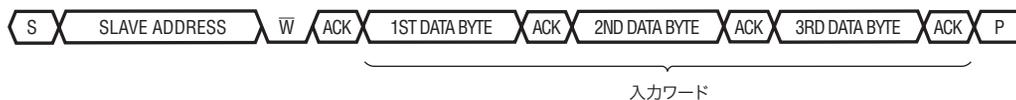
*示されていないアドレス・コードは予備であり、使用してはならない。

リファレンス・モード

精確な外部リファレンスを利用できないか、またはスペースの制約のため外部リファレンスが望ましくないアプリケーションのため、LTC2635はユーザーが選択できる内蔵リファレンスを備えています。内蔵リファレンスの電圧は内部で2倍に増幅され、フルスケールのDAC出力電圧範囲を与えます。LTC2635-LMI/-LMX/-LMO/-LZのフルスケール出力は2.5Vです。LTC2635-HMI/-HZのフルスケール出力は4.096Vです。内部リファレンスは電源電圧がよく安定化されていないアプリケーションで役立ちます。内部リファレンス・モードはコマンド0110bを使って選択することができ、起動時にはLTC2635-HZ/-LZでは既定であり、LTC2635-HMI/-LMI/-LMOでもそうです。

動作

LTC2635のワード書き込みプロトコル



入力ワード (LTC2635-12)



入力ワード (LTC2635-10)



入力ワード (LTC2635-8)



2635 F03

図3. コマンドとデータ入力フォーマット

10ppm/°Cの1.25V (LTC2635-LMI/-LMX/-LMO/-LZ) または 2.048V (LTC2635-HMI/-HZ) の内部リファレンスをREFピンで利用可能です。REFピンにバイパス容量を追加するとノイズ性能が改善されます。最大10μFまで発振させずにドライブすることができます。この出力は外部DC負荷電流をドライブするときにはバッファする必要があります。

代わりに、コマンド0111bを使って、DACを外部リファレンス・モードで動作させることができます。このモードでは、外部からREFピンに与えられる入力電圧がリファレンス ($1V \leq V_{REF} \leq V_{CC}$) を与えるので、消費電流が減少します。与えられた外部リファレンスの電圧がDACのフルスケール出力電圧を設定します。外部リファレンス・モードがLTC2635-LMXのパワーオン時のデフォルトです。

LTC2635-HZ/-LZ/-HMI/-LMI/-LMOのリファレンス・モード (パワーオン時のデフォルトは内部リファレンス) は、パワーアップ後にソフトウェアのコマンドによって変更することができます。LTC2635-LMXの場合も同様です (パワーオン時のデフォルトは外部リファレンス)。

パワーダウン・モード

電力が制限されているアプリケーションでは、4本のDAC出力の全ては必要ないときはパワーダウン・モードを使って消費電流を減らすことができます。パワーダウン時、バッファ・アンプ、バイアス回路および内蔵リファレンス回路はディスエーブルされ、実質的に電流は流れません。DACのアンプの出力は高インピーダンス状態になり、出力ピンは個別の200k抵抗によって受動的にグラウンドに引き下げられます (LTC2635-LMI/-LMX/-LZ/-HMI/-HZ)。LTC2635-LMOオプションの場合、パワーダウンの間出力ピンは受動的にグラウンドに引き下げられず、高インピーダンス状態 (開放回路状態) になり、標準で0.1μA未満になります。LTC2635-LMOオプションは全DAC出力がこの高インピーダンス状態でパワーアップします。それらはソフトウェアまたはハードウェアの更新命令が与えられるまでその状態に留まります。全てのLTC2635のオプションで、入力レジスタとDACレジスタの内容はパワーダウンの間乱されません。

動作

どのチャンネルまたは複数のチャンネルのどの組合せでも、適切なDACアドレス(n)と組み合わせたコマンド0100bを使ってパワーダウン・モードにすることができます。消費電流は各DACのパワーダウンにより約20%減少します。コマンド0111bを使って外部リファレンスを選択すると、内蔵リファレンスは自動的にパワーダウンします。さらに、Power-Down Chip(デバイスをパワーダウン)コマンド0101bを使って、全てのDACチャンネルと内蔵リファレンスを一緒にパワーダウン・モードにすることができます。内蔵リファレンスがパワーダウン・モードのとき、REFピンは高インピーダンス(標準 > 1GΩ)になります。全てのパワーダウン・コマンドで、16ビットのデータ・ワードは無視されます。

表1に示されているように、DACの更新を含むコマンドをどれか実行するか、または非同期LDACピンを“L”に引き下げた後、通常の動作が再開されます(QFNパッケージのみ)。選択されたDACはその電圧出力が更新されるとパワーアップされます。パワーダウン状態のDACがパワーアップされ、更新されると、通常のセトリングが遅延させられます。更新コマンドの前にパワーダウン状態のDACが3個以下の場合、パワーアップ遅延は10μsです。ただし、4個の全てのDACおよび内部リファレンスがパワーダウンされると、個々のDACのアンプやリファレンス・バッファに加えて、主バイアス発生回路ブロックが自動的にシャットダウンされます。この場合、パワーアップ遅延は12μsです。内蔵リファレンスのパワーアップはそれをパワーダウンしたコマンドに依存します。「外部リファレンスを選択」コマンド(0111b)を使ってリファレンスをパワーダウンした場合、「内部リファレンスを選択」コマンド(0110b)を使わない限り再度パワーアップすることができません。ただし、「デバイスをパワーダウン」コマンド(0101b)を使ってリファレンスをパワーダウンした場合、「内部リファレンスを選択」コマンド(0110b)に加えて、DACをパワーアップする(ソフトウェアの、またはLDACピンを使った)どのコマンドでも内部リファレンスがパワーアップします。

電圧出力

LTC2635の内蔵レール・トゥ・レール・アンプは5Vで最大10mA(3Vで最大5mA)までの電流をソースまたはシンクする限り保証された負荷レギュレーションを行います。

負荷レギュレーションは、広い範囲の負荷電流にわたって定格電圧精度を維持するアンプの能力の指標です。負荷電流を強制的に変化させたときの出力電圧の変化の測定値はLSB/mAで表現されます。

DC出力インピーダンスは負荷レギュレーションと等価で、単にLSB/mAからΩに単位を変えて計算するだけで求めることができます。アンプのDC出力インピーダンスはレールから十分離れた負荷をドライブしているとき0.1Ωです。

どちらかのレールから負荷電流が流れているとき、そのレールを基準にした出力電圧の空き高は出力デバイスの標準的チャンネル抵抗50Ωによって制限されます(たとえば、1mAをシンクしているとき、最小出力電圧は50Ω・1mA、つまり50mVになります)。「標準的性能特性」のセクションの「**レールの空き高と出力電流**」のグラフを参照してください。

アンプは最大500pFの容量性負荷を安定してドライブします。

レール・トゥ・レール出力に関する検討事項

どんなレール・トゥ・レールの電圧出力デバイスでも、出力は電源電圧範囲内に制限されます。

DACのアナログ出力はグランドより下には下がれないので、図5bに示されているように、これらの出力は最低コードを制限することがあります。同様に、REFピンがV_{CC}に接続されているとき、フルスケールの近くで出力が制限されることがあります。V_{REF} = V_{CC}で、DACのフルスケール誤差(FSE)が正のとき、最高コードの出力が、図5cに示されているように、V_{CC}に制限されます。V_{REF}がV_{CC}-FSEより小さいと、フルスケールの制限は生じません。

オフセットと直線性は、DACの伝達関数の(出力の制限が生じない)領域にわたって定義され、テストされます。

基板のレイアウト

PCボードには、回路のアナログ部分とデジタル部分のために別の領域が必要です。1枚の切れ目のないグランド・プレーンを使い、アナログ信号とデジタル信号をプレーンの別の領域に注意深く配線します。これにより、デジタル信号を敏感なアナログ信号から遠ざけ、デジタル・グランド電流とグランド・プレーンのアナログ部分の間の相互作用を最小に抑えます。LTC2635のGNDピンからグランド・プレーンまでの抵抗はできるだけ小さくします。この抵抗はデバイスの実効DC出力インピーダンス(標準で0.1Ω)に直接追加されます。

LTC2635

動作

LTC2635は、同種の他のデバイスに比べて、これらの影響を受けやすいということはないことに注意してください。それどころか、大きな内部抵抗によって達成可能な性能が制限されることはなく、レイアウトに基づく性能向上を明らかに示すことができます。

誤差を最小に抑える別の手法として、別の基板層に配置した別の電源グランド・リターン・トレースを使います。トレースは電源がボードに接続されるポイントとDACのグランド・ピンの間に置きます。こうして、DACのグランド・ピンはアナログ・グラ

ド、デジタル・グランドおよびパワー・グランドの共通ポイントになります。LTC2635が大きな電流をシンクしているとき、この電流はグランド・ピンから直接パワー・グランドのトレースに流れ、アナログ・グランド・プレーンの電圧には影響を与えません。

グランド・プレーンを遮って、デジタル・グランドの電流をプレーンのデジタル部分に限定する必要があることがたまにあります。これを行うときは、目的に役立つ必要な範囲でだけプレーンに間隙を作り、どのトレースも間隙の上をまたがないようにします。

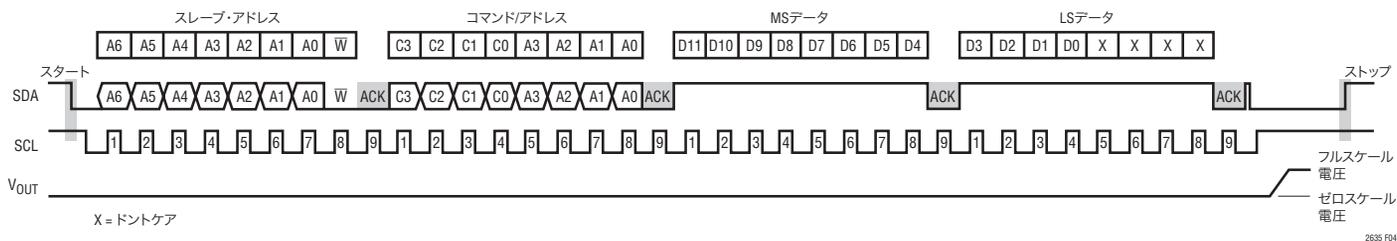


図4. LTC2635の標準的入力波形 - DACの出力をフルスケールにプログラム

動作

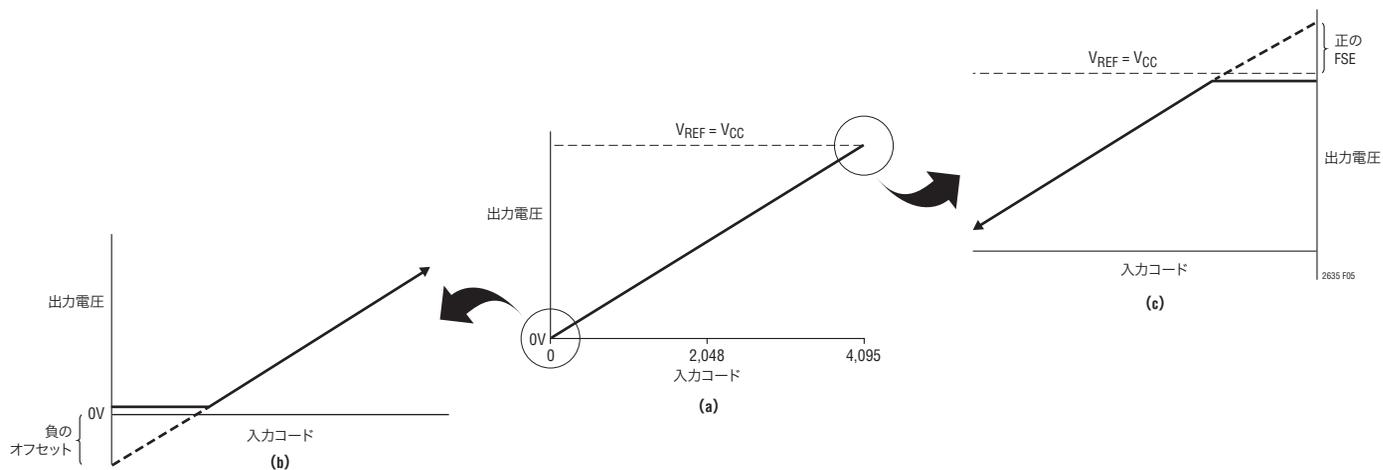


図5. DAC伝達曲線に対するレール・トゥ・レールの影響(12ビットの場合が示されている)

(a) 全体の伝達関数

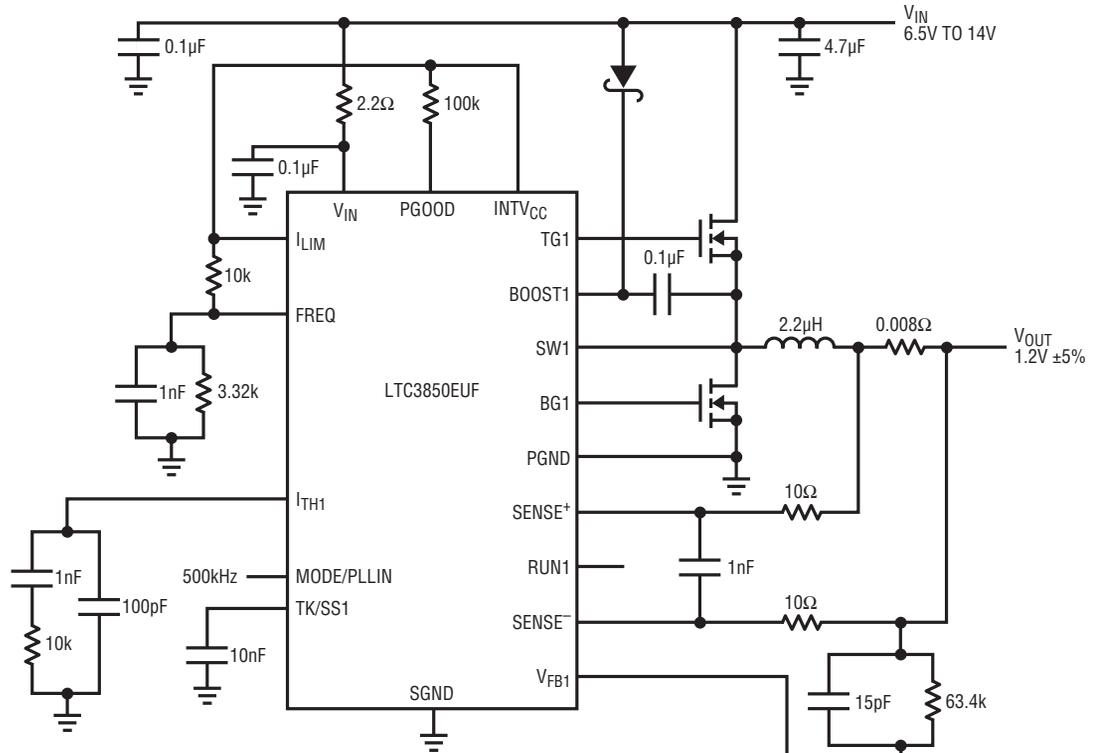
(b) ゼロに近いコードに対する負のオフセットの影響

(c) フルスケールに近いコードに対する正のフルスケール誤差の影響

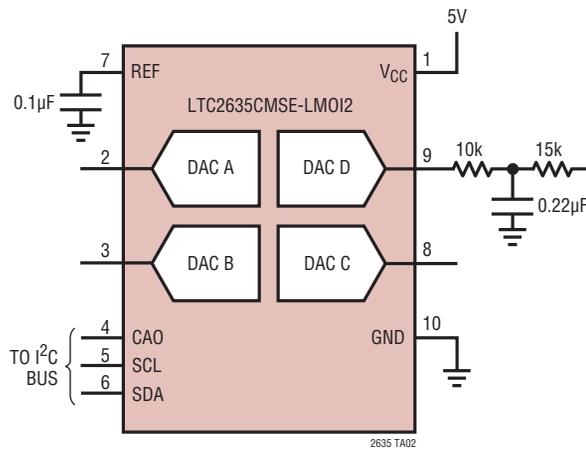
LTC2635

アプリケーション情報

LTC3850を使った電圧マーキング・アプリケーション (1.2V±5%) – LTC2635-LM0オプションのみ

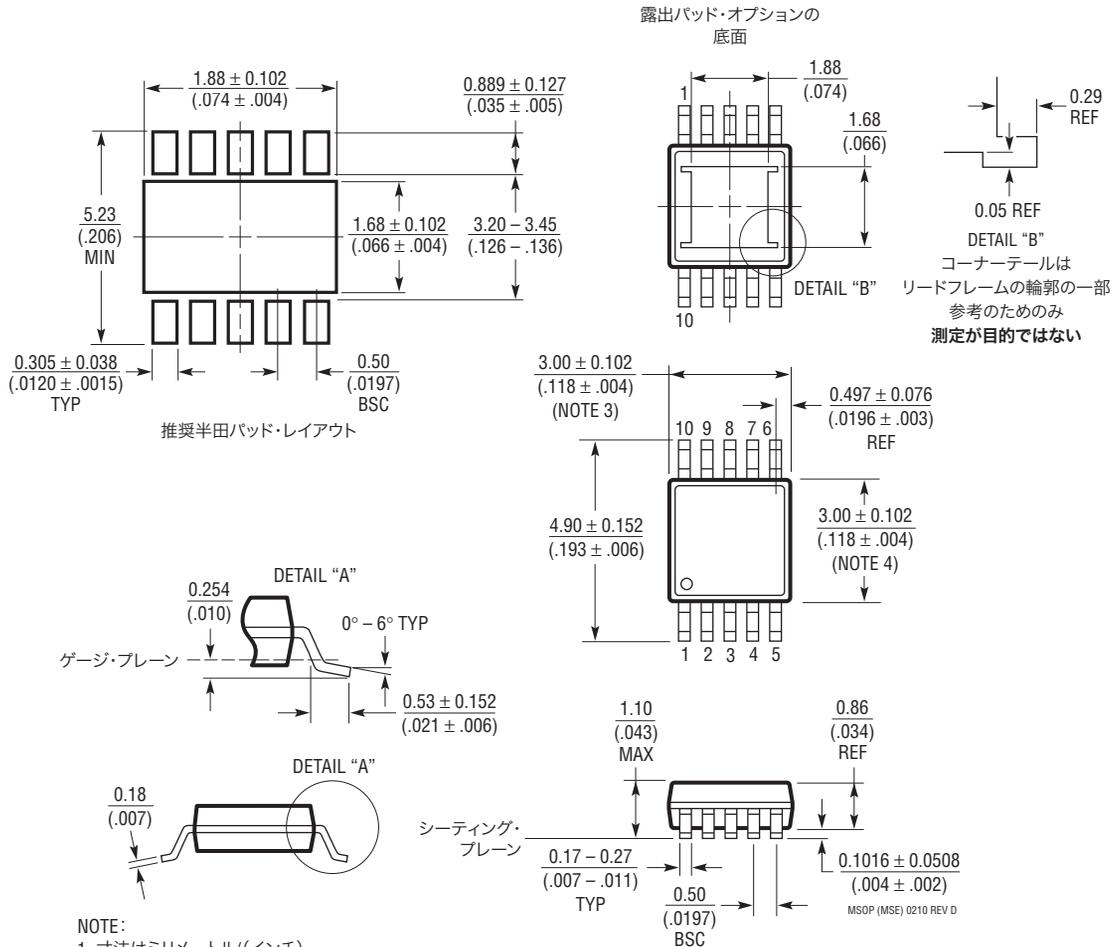


V _{OUT}	DAC Dの出力	DACコード
1.26V	0.5V	819
1.2V	0.8V	1311
1.14V	1.1V	1802



パッケージ

MSEパッケージ 10ピン・プラスチックMSOP、露出ダイ・パッド (Reference LTC DWG # 05-08-1664 Rev D)



NOTE:

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm (0.004")であること
6. 露出パッドの寸法にはモールドのバリを含まない
露出パッドのモールドのバリは、各サイドで0.254mm (0.010")を超えないこと

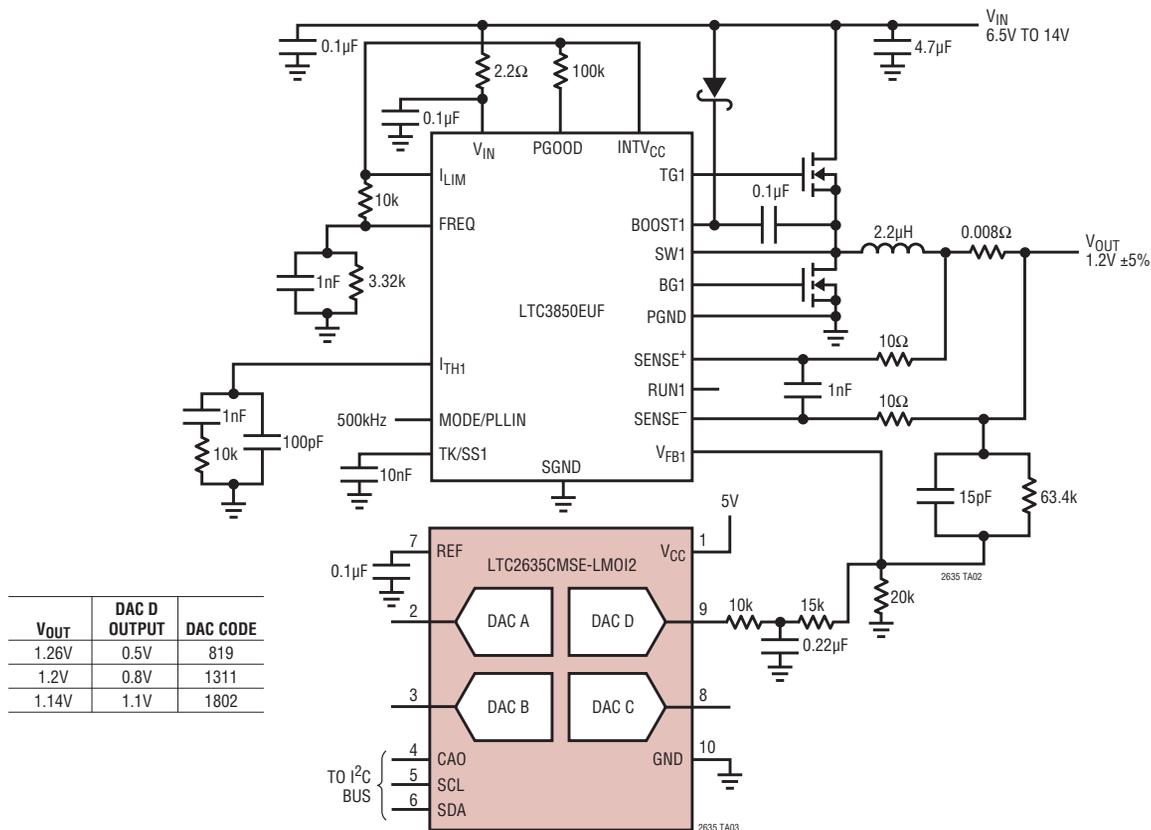
改訂履歴 (Rev Aよりスタート)

REV	日付	概要	ページ番号
A	12/09	QFNピン名の改訂 動作説明の小修正	2, 17 24
B	06/10	「電気的特性」セクションのNote 3の改訂 「標準的応用例」の追加と「関連製品」の表の差し替え	11 32

LTC2635

標準的応用例

TC3850を使った電圧マーキング・アプリケーション(1.2V±5%) - LTC2635-LM0オプションのみ



関連製品

製品番号	説明	注釈
LTC2654/LTC2655	最大10ppm/°Cのリファレンスを内蔵したクワッド16/12ビットSPI/I ² C電圧出力DAC	最大INL誤差:16ビットで±4LSB、オフセット誤差:±2mV、レール・トゥ・レール出力、20ピン4mm×4mm QFNおよび16ピン細型SSOPパッケージ
LTC2609/LTC2619/ LTC2629	I ² Cインタフェース付きクワッド16/14/12ビット電圧出力DAC	250μA/DAC、電源電圧範囲:2.7V~5.5V、レール・トゥ・レール出力、各DACに個別V _{REF} ピン付き
LTC2604/LTC2614/ LTC2624	外部リファレンスを備えたクワッド16/14/12ビットSPI電圧出力DAC	250μA/DAC、電源電圧範囲:2.5V~5.5V、レール・トゥ・レール出力、16ピンSSOPパッケージ
LTC2634	10ppm/°Cのリファレンスを内蔵したクワッド12/10/8ビットSPI電圧出力DAC	125μA/DAC、電源電圧範囲:2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、レール・トゥ・レール出力、16ピン3mm×3mm QFNおよび10ピンMSOPパッケージ
LTC2656/LTC2657	最大10ppm/°Cのリファレンスを内蔵したオクタル16/12ビットSPI/I ² C電圧出力DAC	最大INL誤差:16ビットで±4LSB、オフセット誤差:±2mV、レール・トゥ・レール出力、20ピン4mm×5mm QFNおよび16ピンTSSOPパッケージ
LTC2636/LTC2637	10ppm/°Cリファレンス内蔵のオクタル12/10/8ビットSPI/I ² C電圧出力DAC	125μA/DAC、電源電圧範囲:2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、レール・トゥ・レール出力、14ピン4mm×3mm DFNおよび16ピンMSOPパッケージ
LTC2630/LTC2631	10ppm/°Cリファレンス内蔵のシングル12/10/8ビットSPI/I ² C電圧出力DAC	180μA/DAC、電源電圧範囲:2.7V~5.5V、10ppm/°Cリファレンス、レール・トゥ・レール出力、SC70(LTC2630)/ThinSOT™(LTC2631)パッケージ
LTC2640	10ppm/°Cリファレンス内蔵のシングル12/10/8ビットSPI電圧出力DAC	180μA/DAC、電源電圧範囲:2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、レール・トゥ・レール出力、ThinSOTパッケージ
LTC1664	クワッド10ビット、シリアル電圧出力DAC	電源電圧範囲:2.7V~5.5V、マイクロパワー、レール・トゥ・レール出力、16ピン細型SSOPパッケージ

2635fb