

10ppm/°Cリファレンス内蔵の クワッド12/10/8ビット、 レール・トゥ・レールDAC

特長

- 高精度リファレンスを内蔵
2.5Vフルスケール10ppm/°C (LTC2634-L)
4.096Vフルスケール10ppm/°C (LTC2634-H)
- 最大INL 誤差: ±2.5 LSB (LTC2634-12)
- 低ノイズ: 0.75mV_{p-p} (0.1Hz~200KHz)
- -40°C~125°Cの温度範囲で単調性を保証
- 内部または外部リファレンスを選択可能
- 電源範囲: 2.7V~5.5V (LTC2634-L)
- 非常に小さいDAC間クロストーク (2.4nV・s)
- 低消費電力: 0.6mA (3V時)
- ゼロスケールまたはミッドスケールにパワーオン・リセット
- ダブルバッファ・データ・ラッチ
- 小型16ピン3mm×3mm QFN
および10ピンMSOPパッケージ

アプリケーション

- モバイル通信
- プロセス制御および産業用オートメーション
- 自動テスト装置
- 携帯機器
- 車載機器

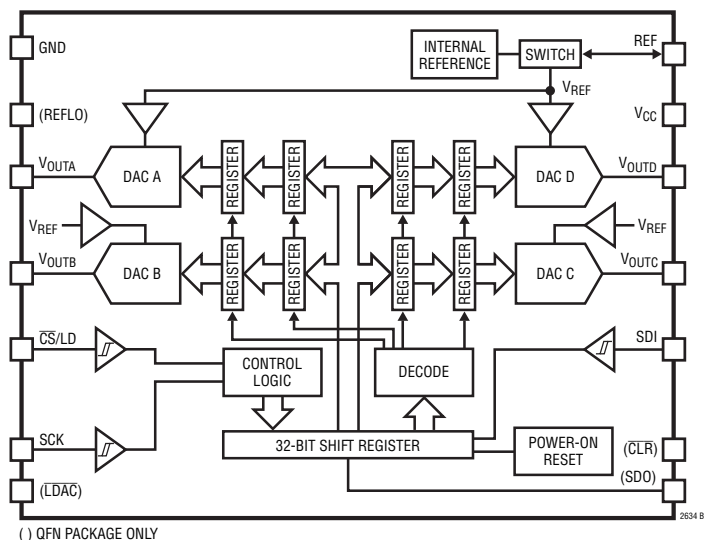
概要

LTC[®]2634は、高精度、低ドリフト10ppm/°Cリファレンスを搭載したクワッド12、10および8ビット電圧出力DACファミリで、16ピンQFN および10ピンMSOPパッケージで供給されます。レール・トゥ・レール出力バッファを内蔵し、単調性が保証されています。LTC2634-Lは2.5Vのフルスケール出力を備え、2.7V~5.5Vの単一電源で動作します。LTC2634-Hは4.096Vのフルスケール出力を備え、4.5V~5.5Vの単一電源で動作します。各DACは、外部リファレンスを使用して動作することも可能で、このモードでのフルスケール出力は外部リファレンス電圧に設定されます。

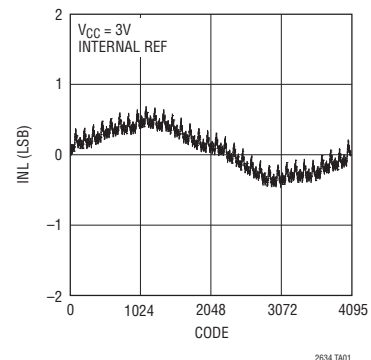
これらのDACは、最大50MHzのクロックレートで動作するSPI/MICROWIRE互換3線シリアル・インタフェースを介して通信を行います。QFNパッケージ・バージョンは、シリアル・データ出力 (SDO)、ハードウェア・クリア (CLR)、非同期DAC更新 (LDAC) が可能です。また、LTC2634はパワーオン・リセット回路を内蔵しています。起動後に内部リファレンス・モードでゼロスケールまたはミッドスケールにリセットするか、あるいは、外部リファレンス・モードでミッドスケールにリセットするかを選択できます。

LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。ThinSOTはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。5396245、5859606、6891433、6937178、7414561を含む米国特許によって保護されています。

ブロック図



積分非直線性
(LTC2634-LZ12)



LTC2634

絶対最大定格 (Note 1,2)

電源電圧 (V _{CC})	-0.3V~6V
\overline{CS}/LD 、SCK、SDI、 \overline{LDAC} 、 \overline{CLR} 、SDO、REFLO	-0.3V~6V
V _{OUTA} ~V _{OUTD}	-0.3V~最小(V _{CC} +0.3V、6V)
REF	-0.3V~最小(V _{CC} +0.3V、6V)
動作温度範囲	
LTC2634C	0°C~70°C
LTC2634I	-40°C~85°C
LTC2634H (Note 3)	-40°C~125°C

最大接合部温度	150°C
保存温度範囲	-65°C~150°C
リード温度 (半田付け、10秒)	
MSOP	300°C

ピン配置

<p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">UD PACKAGE 16-LEAD (3mm × 3mm) PLASTIC QFN</p> <p style="text-align: center;">$T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 68^{\circ}C/W$ EXPOSED PAD (PIN 17) IS GND, MUST BE SOLDERED TO PCB</p>	<p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">MSE PACKAGE 10-LEAD PLASTIC MSOP</p> <p style="text-align: center;">$T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 35^{\circ}C/W$ EXPOSED PAD (PIN 11) IS GND, MUST BE SOLDERED TO PCB</p>
--	--

発注情報

LTC2634	C	UD	-L	Z	12	#TR	PBF
							鉛フリー指定 PBF=鉛フリー
							テープアンドリール TR = 2,500個テープアンドリール
							分解能 12 = 12ビット 10 = 10ビット 8 = 8ビット
							パワーオン・リセット MI = 内部リファレンス・モードでミッドスケールにリセット MX = 外部リファレンス・モードでミッドスケールにリセット Z = 内部リファレンス・モードでゼロスケールにリセット
							フルスケール電圧、内部リファレンス・モード L = 2.5V H = 4.096V
							パッケージの種類 UD = 16ピンQFN MSE = 10ピンMSOP
							温度グレード C = コマーシャル温度範囲 (0°C~70°C) I = インダストリアル温度範囲 (-40°C~85°C) H = 車載温度範囲 (-40°C~125°C)
							製品番号

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

LTC2634

製品選択ガイド

製品番号	製品マーキング*		V _{FS} (内部リファレンス)	パワーオン・ リセット時の コード	パワーオン時の リファレンス・ モード	分解能	V _{CC}	最大INL
	QFN	MSOP						
LTC2634-LMI12	LDQX	LTDRV	2.5V • (4095/4096)	Mid-Scale	Internal	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2634-LMI10	LDRF	LTDSC	2.5V • (1023/1024)	Mid-Scale	Internal	10-Bit	2.7V to 5.5V	±1LSB
LTC2634-LMI8	LDRN	LTDSK	2.5V • (255/256)	Mid-Scale	Internal	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2634-LMX12	LDQW	LTDRT	2.5V • (4095/4096)	Mid-Scale	External	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2634-LMX10	LDRD	LTDSB	2.5V • (1023/1024)	Mid-Scale	External	10-Bit	2.7V to 5.5V	±1LSB
LTC2634-LMX8	LDRM	LTDSJ	2.5V • (255/256)	Mid-Scale	External	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2634-LZ12	LDQV	LTDRS	2.5V • (4095/4096)	Zero-Scale	Internal	12-Bit	2.7V to 5.5V	±2.5LSB
LTC2634-LZ10	LDRC	LTDRZ	2.5V • (1023/1024)	Zero-Scale	Internal	10-Bit	2.7V to 5.5V	±1LSB
LTC2634-LZ8	LDRK	LTDSH	2.5V • (255/256)	Zero-Scale	Internal	8-Bit	2.7V to 5.5V	±0.5LSB
LTC2634-HMI12	LDRB	LTDRY	4.096V • (4095/4096)	Mid-Scale	Internal	12-Bit	4.5V to 5.5V	±2.5LSB
LTC2634-HMI10	LDRJ	LTDSG	4.096V • (1023/1024)	Mid-Scale	Internal	10-Bit	4.5V to 5.5V	±1LSB
LTC2634-HMI8	LDRR	LTDSP	4.096V • (255/256)	Mid-Scale	Internal	8-Bit	4.5V to 5.5V	±0.5LSB
LTC2634-HMX12	LDQZ	LTDRX	4.096V • (4095/4096)	Mid-Scale	External	12-Bit	4.5V to 5.5V	±2.5LSB
LTC2634-HMX10	LDRH	LTDSF	4.096V • (1023/1024)	Mid-Scale	External	10-Bit	4.5V to 5.5V	±1LSB
LTC2634-HMX8	LDRQ	LTDSN	4.096V • (255/256)	Mid-Scale	External	8-Bit	4.5V to 5.5V	±0.5LSB
LTC2634-HZ12	LDQY	LTDRW	4.096V • (4095/4096)	Zero-Scale	Internal	12-Bit	4.5V to 5.5V	±2.5LSB
LTC2634-HZ10	LDRG	LTDSD	4.096V • (1023/1024)	Zero-Scale	Internal	10-Bit	4.5V to 5.5V	±1LSB
LTC2634-HZ8	LDRP	LTDSM	4.096V • (255/256)	Zero-Scale	Internal	8-Bit	4.5V to 5.5V	±0.5LSB

*上記オプションは、16ピンQFNパッケージ(LTC2634-UD)または10ピンMSOPパッケージ(LTC2634-MSE)に適用される。

電气的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2634-8			LTC2634-10			LTC2634-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC Performance												
	Resolution		●	8		10		12				Bits
	Monotonicity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	8		10		12				Bits
DNL	Differential Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1			LSB
INL	Integral Nonlinearity	$V_{CC} = 3\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5		± 0.2	± 1		± 1	± 2.5	LSB
ZSE	Zero-Scale Error	$V_{CC} = 3\text{V}$, Internal Ref., Code = 0	●	0.5	5		0.5	5		0.5	5	mV
V_{OS}	Offset Error	$V_{CC} = 3\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5		± 0.5	± 5		± 0.5	± 5	mV
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref.		± 10		± 10		± 10		± 10		$\mu\text{V}/^\circ\text{C}$
GE	Gain Error	$V_{CC} = 3\text{V}$, Internal Ref.	●	± 0.2	± 0.8		± 0.2	± 0.8		± 0.2	± 0.8	%FSR
GE_{TC}	Gain Temperature Coefficient	$V_{CC} = 3\text{V}$, Internal Ref. (Note 10) C-Grade I-Grade H-Grade		10 10 10		10 10 10		10 10 10		10 10 10		ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
	Load Regulation	Internal Ref., Mid-Scale $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.009	0.016		0.035	0.064		0.14	0.256	LSB/ mA
		Internal Ref., Mid-Scale $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.009	0.016		0.035	0.064		0.14	0.256	LSB/ mA
R_{OUT}	DC Output Impedance	Internal Ref., Mid-Scale $V_{CC} = 3\text{V} \pm 10\%$, $-5\text{mA} \leq I_{OUT} \leq 5\text{mA}$	●	0.09	0.156		0.09	0.156		0.09	0.156	Ω
		Internal Ref., Mid-Scale $V_{CC} = 5\text{V} \pm 10\%$, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156		0.09	0.156		0.09	0.156	Ω

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference		0 to V_{REF}		V
		Internal Reference		0 to 2.5		V
PSR	Power Supply Rejection	$V_{CC} = 3\text{V} \pm 10\%$ or $5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short-Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC}	●	27	48	mA
		Full-Scale; V_{OUT} Shorted to GND	●	-27	-48	mA

Power Supply

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Positive Supply Voltage	For Specified Performance	●	2.7	5.5	V
I_{CC}	Supply Current (Note 7)	$V_{CC} = 3\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference	●	0.5	0.7	mA
		$V_{CC} = 3\text{V}$, Internal Reference	●	0.6	0.8	mA
		$V_{CC} = 5\text{V}$, $V_{REF} = 2.5\text{V}$, External Reference	●	0.6	0.8	mA
		$V_{CC} = 5\text{V}$, Internal Reference	●	0.7	0.9	mA
I_{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$, C-Grade, I-Grade	●	0.5	20	μA
		$V_{CC} = 5\text{V}$, H-Grade	●	0.5	30	μA

LTC2634

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Reference Input						
V_{REF}	Input Voltage Range		● 1		V_{CC}	V
	Resistance		● 120	160	200	$k\Omega$
	Capacitance			14		pF
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●	0.005	1.5	μA
Reference Output						
	Output Voltage		● 1.24	1.25	1.26	V
	Reference Temperature Coefficient			± 10		ppm/ $^\circ\text{C}$
	Output Impedance			0.5		$k\Omega$
	Capacitive Load Driving			10		μF
	Short-Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		2.5		mA
Digital I/O						
V_{IH}	Digital Input High Voltage	$V_{CC} = 3.6\text{V to } 5.5\text{V}$ $V_{CC} = 2.7\text{V to } 3.6\text{V}$	● 2.4 ● 2.0			V V
V_{IL}	Digital Input Low Voltage	$V_{CC} = 4.5\text{V to } 5.5\text{V}$ $V_{CC} = 2.7\text{V to } 4.5\text{V}$	● ●		0.8 0.6	V V
V_{OH}	Digital Output High Voltage	Load Current = $-100\mu\text{A}$	●	$V_{CC} - 0.4$		V
V_{OL}	Digital Output Low Voltage	Load Current = $100\mu\text{A}$	●		0.4	V
I_{LK}	Digital Input Leakage	$V_{IN} = \text{GND to } V_{CC}$	●		± 1	μA
C_{IN}	Digital Input Capacitance	(Note 8)	●		2.5	pF
AC Performance						
t_S	Settling Time	$V_{CC} = 3\text{V}$ (Note 9) $\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits) $\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits) $\pm 0.024\%$ ($\pm 1\text{LSB}$ at 12 Bits)		3.3 3.8 4.2		μs μs μs
	Voltage Output Slew Rate			1.0		V/ μs
	Capacitive Load Driving			500		pF
	Glitch Impulse	At Mid-Scale Transition		2.1		nV*s
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switch 0 – FS		2.1		nV*s
	Multiplying Bandwidth	External Reference		320		kHz
e_n	Output Voltage Noise Density	At f = 1kHz, External Reference At f = 10kHz, External Reference At f = 1kHz, Internal Reference At f = 10kHz, Internal Reference		180 160 200 180		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
	Output Voltage Noise	0.1Hz to 10Hz, External Reference 0.1Hz to 10Hz, Internal Reference 0.1Hz to 200kHz, External Reference 0.1Hz to 200kHz, Internal Reference $C_{REF} = 0.1\mu\text{F}$		35 40 680 730		μV_{P-P} μV_{P-P} μV_{P-P} μV_{P-P}

電气的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-LMI12/-LMI10/-LMI8/-LMX12/-LMX10/-LMX8/-LZ12/-LZ10/-LZ8 ($V_{FS} = 2.5\text{V}$)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
t ₁	SDI Valid to SCK Setup		●	4			ns
t ₂	SDI Valid to SCK Hold		●	4			ns
t ₃	SCK High Time		●	9			ns
t ₄	SCK Low Time		●	9			ns
t ₅	$\overline{\text{CS}}/\text{LD}$ Pulse Width		●	10			ns
t ₆	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High		●	7			ns
t ₇	$\overline{\text{CS}}/\text{LD}$ Low to SCK High		●	7			ns
t ₈	$\overline{\text{CLR}}$ Pulse Width		●	20			ns
t ₉	$\overline{\text{LDAC}}$ Pulse Width		●	15			ns
t ₁₀	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge		●	7			ns
	SCK Frequency	50% Duty Cycle	●			50	MHz
t ₁₁	$\overline{\text{CS}}/\text{LD}$ High to $\overline{\text{LDAC}}$ High or Low Transition		●	200			ns
t ₁₂	SDO Propagation Delay from SCK Falling Edge	$C_{\text{LOAD}} = 10\text{pF}$ $V_{CC} = 4.5\text{V to } 5.5\text{V}$ $V_{CC} = 2.7\text{V to } 5.5\text{V}$	● ●			20 45	ns ns

LTC2634

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-HMI12/-HMI10/-HMI8/-HMX12/-HMX10/-HMX8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	LTC2634-8			LTC2634-10			LTC2634-12			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
DC Performance												
	Resolution		●	8		10		12				Bits
	Monotonicity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	8		10		12				Bits
DNL	Differential Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●		± 0.5		± 0.5		± 1			LSB
INL	Integral Nonlinearity	$V_{CC} = 5\text{V}$, Internal Ref. (Note 4)	●	± 0.05	± 0.5		± 0.2	± 1		± 1	± 2.5	LSB
ZSE	Zero-Scale Error	$V_{CC} = 5\text{V}$, Internal Ref., Code = 0	●	0.5	5		0.5	5		0.5	5	mV
V_{OS}	Offset Error	$V_{CC} = 5\text{V}$, Internal Ref. (Note 5)	●	± 0.5	± 5		± 0.5	± 5		± 0.5	± 5	mV
V_{OSTC}	V_{OS} Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Ref.		± 10		± 10		± 10		± 10		$\mu\text{V}/^\circ\text{C}$
GE	Gain Error	$V_{CC} = 5\text{V}$, Internal Ref.	●	± 0.2	± 0.8		± 0.2	± 0.8		± 0.2	± 0.8	%FSR
GE_{TC}	Gain Temperature Coefficient	$V_{CC} = 5\text{V}$, Internal Ref. (Note 10) C-Grade I-Grade H-Grade		10 10 10		10 10 10		10 10 10		10 10 10		ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
	Load Regulation	$V_{CC} = 5\text{V} \pm 10\%$, Internal Ref., Mid-Scale, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.006	0.01		0.022	0.04		0.09	0.16	LSB/ mA
R_{OUT}	DC Output Impedance	$V_{CC} = 5\text{V} \pm 10\%$, Internal Ref., Mid-Scale, $-10\text{mA} \leq I_{OUT} \leq 10\text{mA}$	●	0.09	0.156		0.09	0.156		0.09	0.156	Ω

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	DAC Output Span	External Reference Internal Reference		0 to V_{REF} 0 to 4.096		V V
PSR	Power Supply Rejection	$V_{CC} = 5\text{V} \pm 10\%$		-80		dB
I_{SC}	Short-Circuit Output Current (Note 6) Sinking Sourcing	$V_{FS} = V_{CC} = 5.5\text{V}$ Zero-Scale; V_{OUT} Shorted to V_{CC} Full-Scale; V_{OUT} Shorted to GND	● ●	27 -27	48 -48	mA mA

Power Supply

V_{CC}	Positive Supply Voltage	For Specified Performance	●	4.5	5.5	V
I_{CC}	Supply Current (Note 7)	$V_{CC} = 5\text{V}$, $V_{REF} = 4.096\text{V}$, External Reference $V_{CC} = 5\text{V}$, Internal Reference	● ●	0.6 0.7	0.8 0.9	mA mA
I_{SD}	Supply Current in Power-Down Mode (Note 7)	$V_{CC} = 5\text{V}$, C-Grade, I-Grade $V_{CC} = 5\text{V}$, H-Grade	● ●	0.5 0.5	20 30	μA μA

電气的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-HMI12/-HMI10/-HMI8/-HMX12/-HMX10/-HMX8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Reference Input							
V_{REF}	Input Voltage Range		●	1	V_{CC}	V	
	Resistance		●	120	160	200	k Ω
	Capacitance			14			pF
I_{REF}	Reference Current, Power-Down Mode	DAC Powered Down	●		0.005	1.5	μA
Reference Output							
	Output Voltage		●	2.032	2.048	2.064	V
	Reference Temperature Coefficient				± 10		ppm/ $^\circ\text{C}$
	Output Impedance			0.5			k Ω
	Capacitive Load Driving			10			μF
	Short-Circuit Current	$V_{CC} = 5.5\text{V}$, REF Shorted to GND		4			mA
Digital I/O							
V_{IH}	Digital Input High Voltage		●	2.4			V
V_{IL}	Digital Input Low Voltage		●			0.8	V
V_{OH}	Digital Output High Voltage	Load Current = $-100\mu\text{A}$	●	$V_{CC} - 0.4$			V
V_{OL}	Digital Output Low Voltage	Load Current = $100\mu\text{A}$	●			0.4	V
I_{LK}	Digital Input Leakage	$V_{IN} = \text{GND to } V_{CC}$	●			± 1	μA
C_{IN}	Digital Input Capacitance	(Note 8)	●			2.5	pF
AC Performance							
t_S	Settling Time	$V_{CC} = 5\text{V}$ (Note 9) $\pm 0.39\%$ ($\pm 1\text{LSB}$ at 8 Bits) $\pm 0.098\%$ ($\pm 1\text{LSB}$ at 10 Bits) $\pm 0.024\%$ ($\pm 1\text{LSB}$ at 12 Bits)			3.8 4.2 4.8		μs μs μs
	Voltage Output Slew Rate			1.0			V/ μs
	Capacitive Load Driving			500			pF
	Glitch Impulse	At Mid-Scale Transition		3.0			nV $\cdot\text{s}$
	DAC-to-DAC Crosstalk	1 DAC Held at FS, 1 DAC Switch 0 – FS		2.4			nV $\cdot\text{s}$
	Multiplying Bandwidth	External Reference		320			kHz
e_n	Output Voltage Noise Density	At $f = 1\text{kHz}$, External Reference At $f = 10\text{kHz}$, External Reference At $f = 1\text{kHz}$, Internal Reference At $f = 10\text{kHz}$, Internal Reference			180 160 250 230		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
	Output Voltage Noise	0.1Hz to 10Hz, External Reference 0.1Hz to 10Hz, Internal Reference 0.1Hz to 200kHz, External Reference 0.1Hz to 200kHz, Internal Reference $C_{REF} = 0.1\mu\text{F}$			35 50 680 750		μV_{P-P} μV_{P-P} μV_{P-P} μV_{P-P}

LTC2634

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 4.5\text{V} \sim 5.5\text{V}$ 、 V_{OUT} は無負荷。

LTC2634-HMI12/-HMI10/-HMI8/-HMX12/-HMX10/-HMX8/-HZ12/-HZ10/-HZ8 ($V_{FS} = 4.096\text{V}$)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_1	SDI Valid to SCK Setup		●	4		ns
t_2	SDI Valid to SCK Hold		●	4		ns
t_3	SCK High Time		●	9		ns
t_4	SCK Low Time		●	9		ns
t_5	$\overline{\text{CS}}/\text{LD}$ Pulse Width		●	10		ns
t_6	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High		●	7		ns
t_7	$\overline{\text{CS}}/\text{LD}$ Low to SCK High		●	7		ns
t_8	$\overline{\text{CLR}}$ Pulse Width		●	20		ns
t_9	$\overline{\text{LDAC}}$ Pulse Width		●	15		ns
t_{10}	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge		●	7		ns
	SCK Frequency	50% Duty Cycle	●		50	MHz
t_{11}	$\overline{\text{CS}}/\text{LD}$ High to $\overline{\text{LDAC}}$ High or Low Transition		●	200		ns
t_{12}	SDO Propagation Delay from SCK Falling Edge	$C_{\text{LOAD}} = 10\text{pF}$ $V_{CC} = 4.5\text{V to } 5.5\text{V}$	●		20	ns

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に永続的な損傷を与える可能性がある。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 電圧値はすべてGNDを基準とする。

Note 3: 高温は動作寿命に悪影響を及ぼす。温度が 105°C を超えると動作寿命は短くなる。 90°C を超える温度で $V_{CC} > 4\text{V}$ で動作する場合は、 V_{CC} のスルーレートは 73mV/msec より大きくてはならない。

Note 4: 直線性と単調性はコード k_L からコード $2^N - 1$ まで定義されている。ここで、 N は分解能で、 k_L は $k_L = 0.016 \cdot (2^N / V_{FS})$ で求められ、最も近い整数コードに端数処理される。 $V_{FS} = 2.5\text{V}$ および $N = 12$ では、 $k_L = 26$ で、直線性はコード26からコード4095で定義される。 $V_{FS} = 4.096\text{V}$ および $N = 12$ では、 $k_L = 16$ で、直線性はコード16からコード4095で定義される。

Note 5: コード16 (LTC2634-12)、コード4 (LTC2634-10) またはコード1 (LTC2634-8)、およびフルスケールでの測定から推測される。

Note 6: このデバイスには短時間の過負荷状態の間デバイスを保護するための電流制限機能が備わっている。電流制限時に接合部温度が最大定格を超えることがある。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

Note 7: 0V または V_{CC} でのデジタル入力。

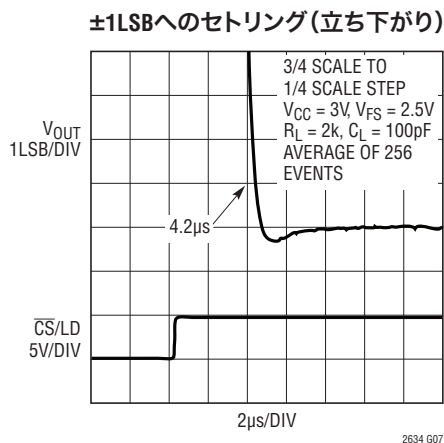
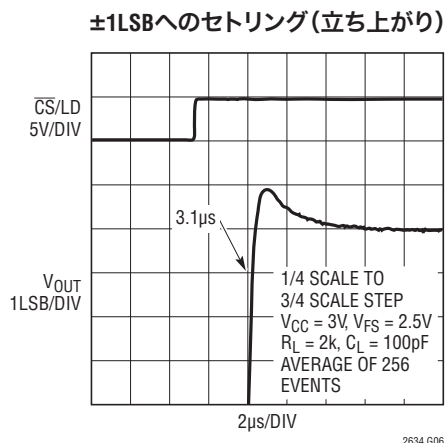
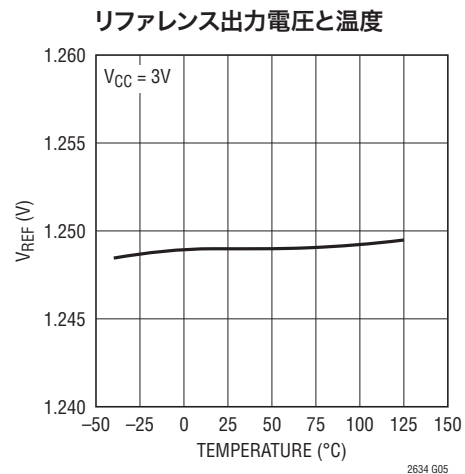
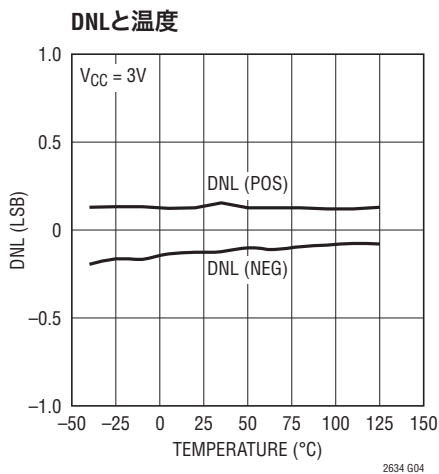
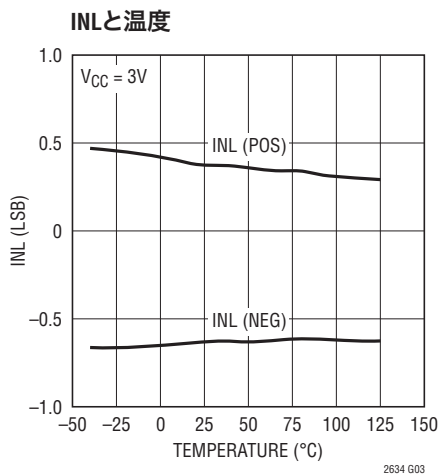
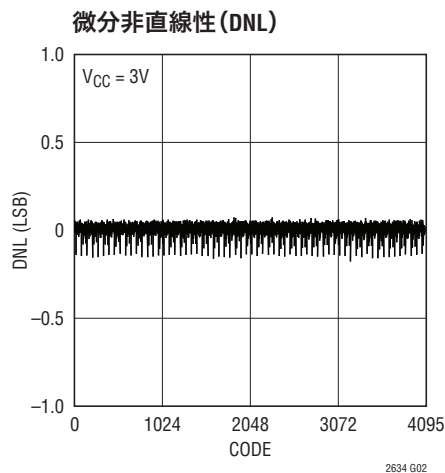
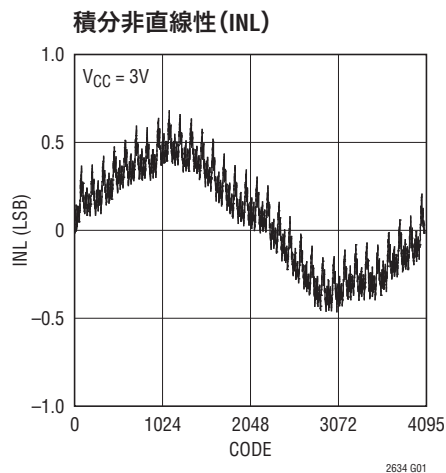
Note 8: 設計によって保証されているが、製造時にはテストされない。

Note 9: 内部リファレンス・モード。DACは1/4スケールから3/4スケールへ、さらに3/4スケールから1/4スケールへステップする。負荷はGNDに並列に接続した $2\text{k}\Omega$ と 100pF 。

Note 10: 温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ での値。LTC2634-L12 (内部リファレンス、 $V_{FS} = 2.5\text{V}$)

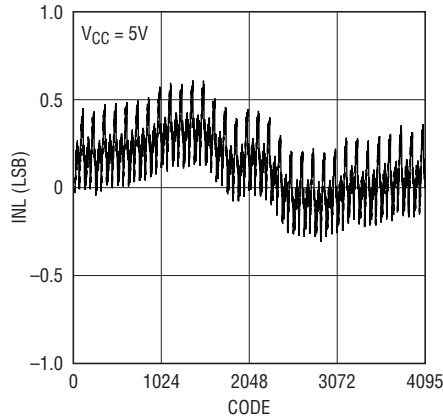


LTC2634

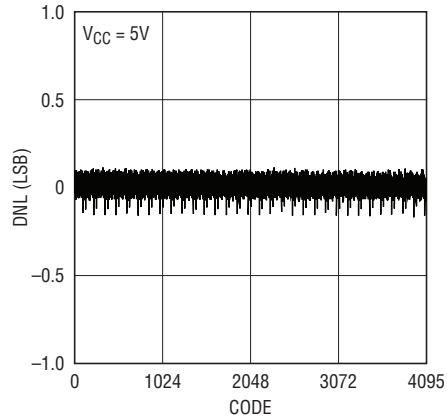
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ での値。LTC2634-H12 (内部リファレンス、 $V_{FS} = 4.096\text{V}$)

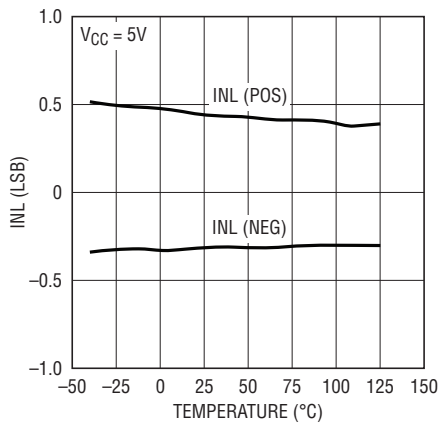
積分非直線性 (INL)



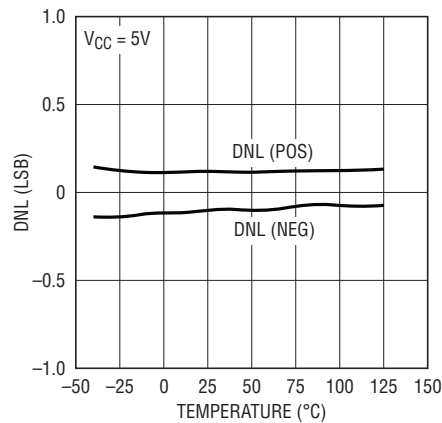
微分非直線性 (DNL)



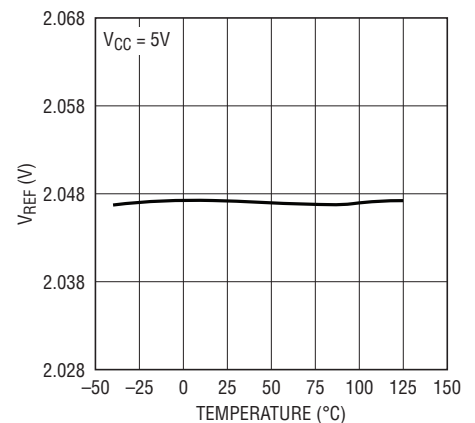
INLと温度



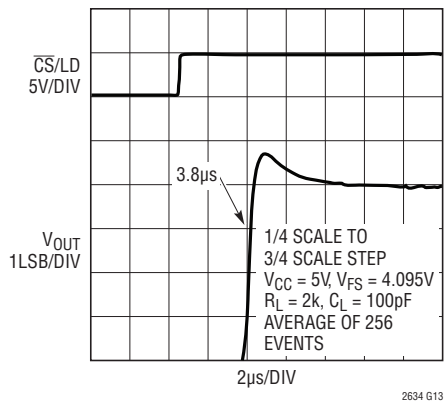
DNLと温度



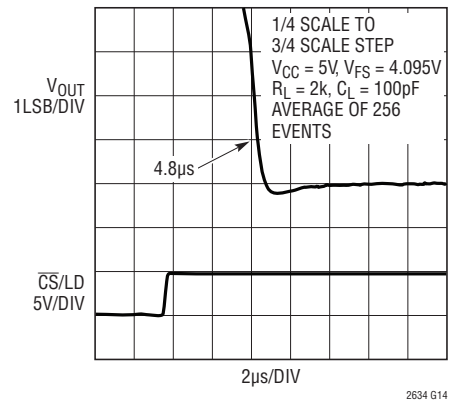
リファレンス出力電圧と温度



$\pm 1\text{LSB}$ へのセトリング (立ち上がり)

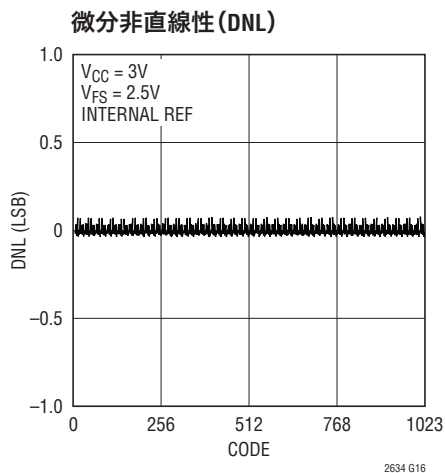
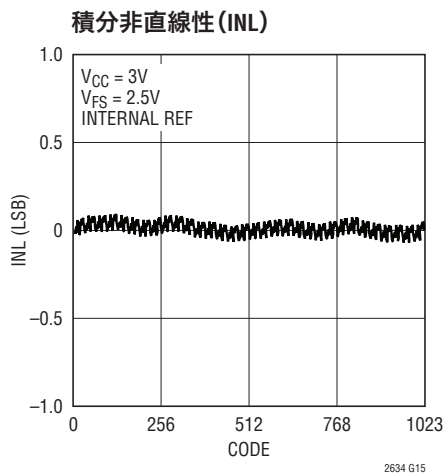


$\pm 1\text{LSB}$ へのセトリング (立ち下がり)

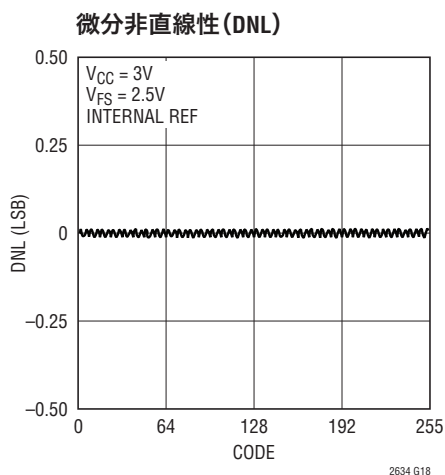
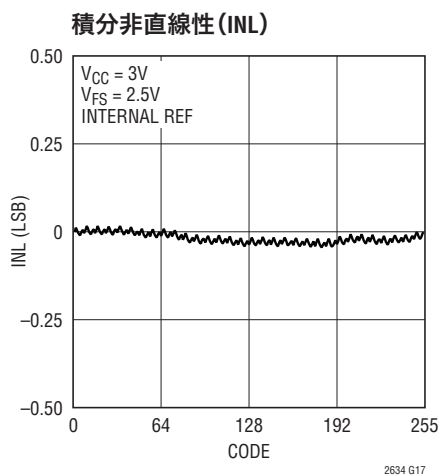


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ での値。

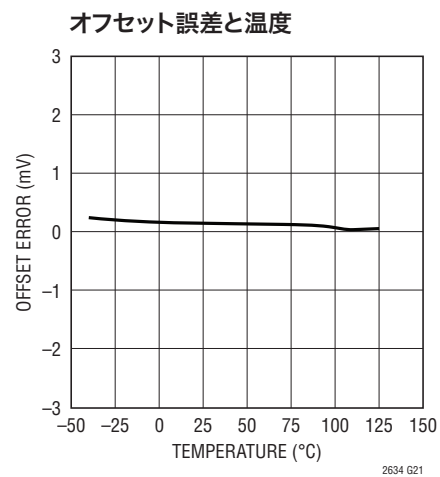
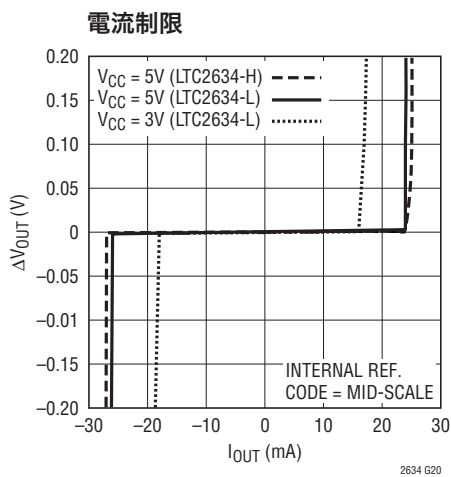
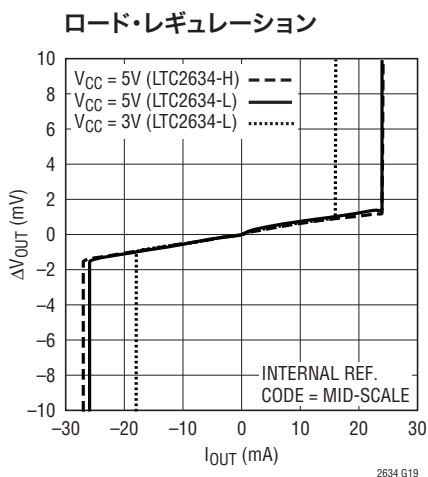
LTC2634-10



LTC2634-8



LTC2634

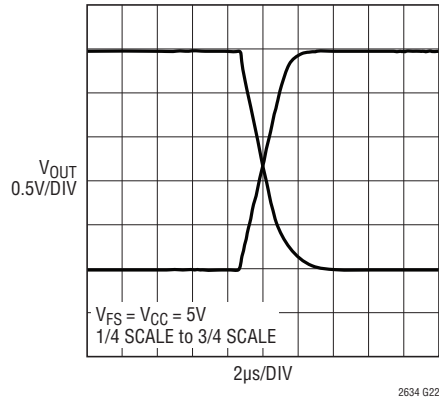


LTC2634

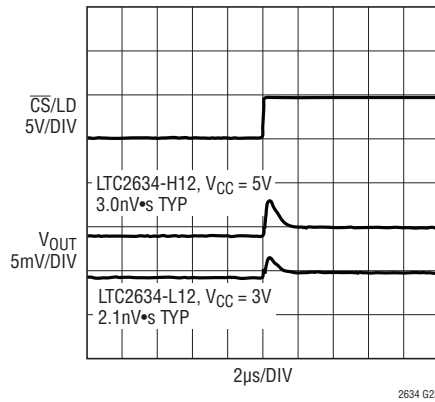
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ での値。

LTC2634

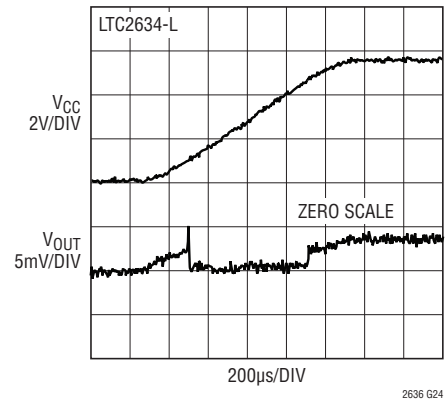
大信号応答



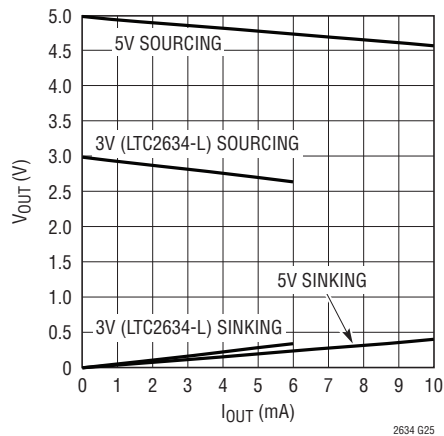
ミッドスケール・グリッチ・インパルス



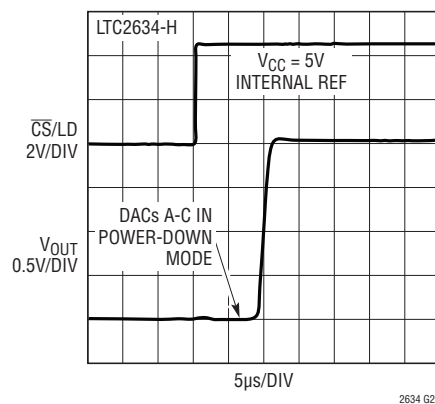
パワーオン・リセット・グリッチ



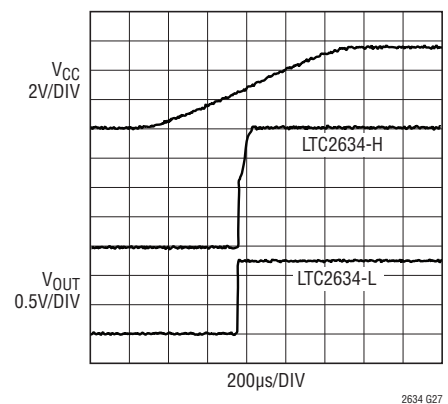
レールのヘッドルームと出力電流



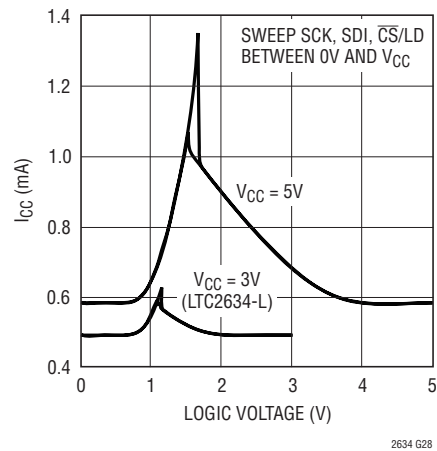
パワーダウン解除からミッドスケールまで



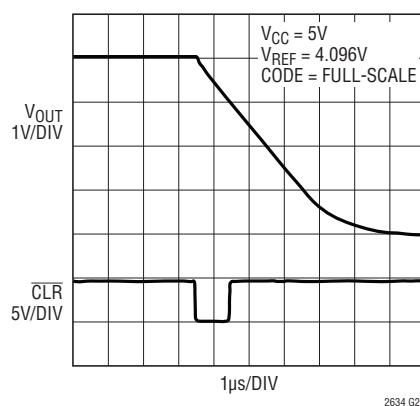
パワーオン・リセットからミッドスケールまで



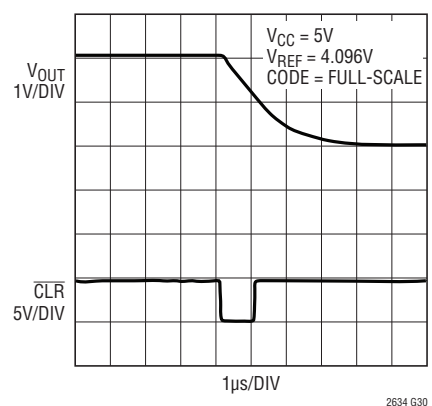
電源電流とロジック電圧



ハードウェアCLR



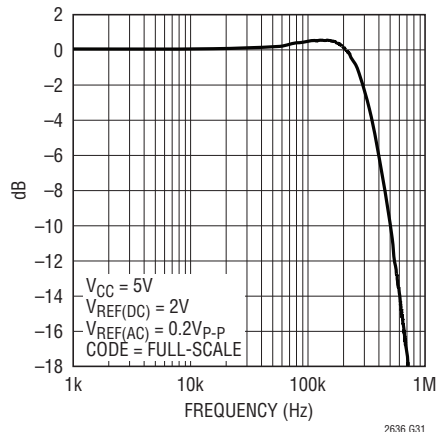
ハードウェアCLRからミッドスケールまで



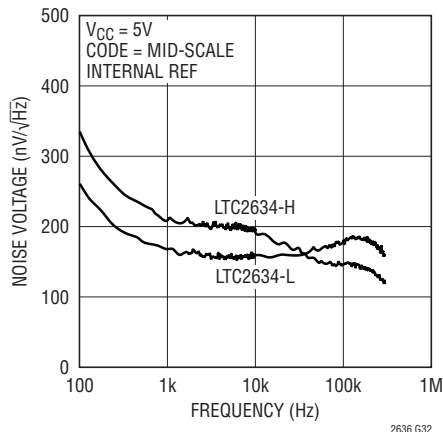
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ での値。

LTC2634

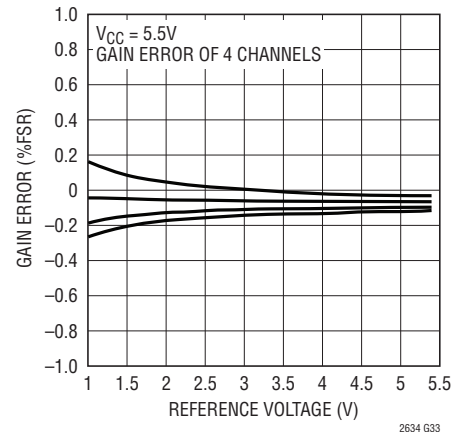
乗算帯域幅



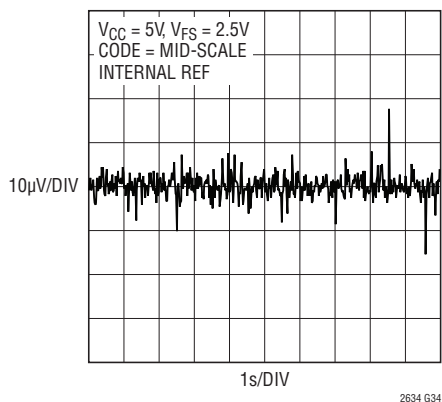
ノイズ電圧と周波数



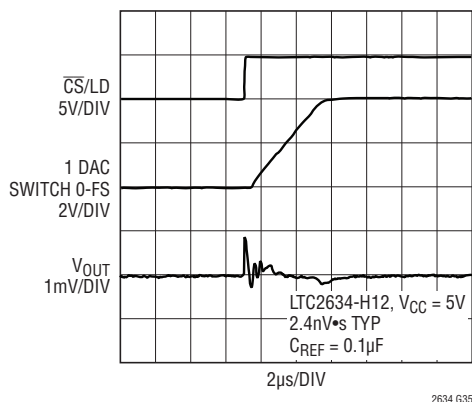
利得誤差とリファレンス入力



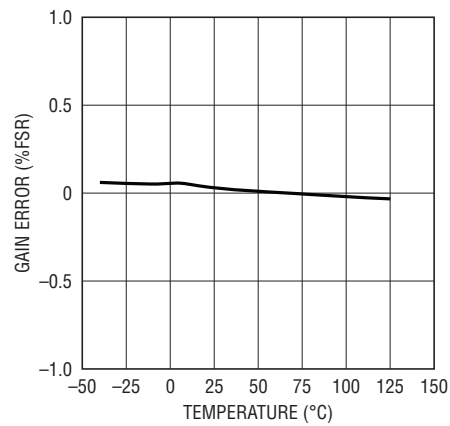
0.1Hz~10Hz電圧ノイズ



DAC間クロストーク(ダイナミック)



利得誤差と温度



LTC2634

ピン機能 (QFN/MSOP)

V_{OUTA}~V_{OUTD} (ピン1~2, 11~12/ピン2~3, 8~9): DACのアナログ電圧出力。

$\overline{\text{LDAC}}$ (ピン3, QFNのみ): 非同期DAC更新ピン。 $\overline{\text{CS/LD}}$ が“H”の場合、 $\overline{\text{LDAC}}$ の立ち下がりエッジでDACレジスタが入力レジスタ値で瞬時に更新されます(ソフトウェア更新と同じ)。 $\overline{\text{CS/LD}}$ が“L”のときに $\overline{\text{LDAC}}$ が“L”になると、 $\overline{\text{CS/LD}}$ が“H”に戻った後にDACレジスタが更新されます。また、 $\overline{\text{LDAC}}$ を“L”にすると、DACが起動します。 $\overline{\text{LDAC}}$ が“L”のときは、ソフトウェア・パワーダウン・コマンドは無視されます。

$\overline{\text{CS/LD}}$ (ピン4/ピン4): シリアル・インタフェースのチップ・セレクト/ロード入力。 $\overline{\text{CS/LD}}$ が“L”のとき、SCKがイネーブルされ、SDIのデータを32ビット・シフト・レジスタにシフトします。 $\overline{\text{CS/LD}}$ が“H”に引き上げられると、SCKはディスエーブルされ、指定されたコマンド(表1を参照)が実行されます。

SCK (ピン5/ピン5): シリアル・インタフェースのクロック入力。CMOSおよびTTL互換です。

DNC (ピン6, 15, QFNのみ): これらのピンは接続しないでください。

SDO (ピン7, QFNのみ): シリアル・インタフェースのデータ出力。32ビット・シフト・レジスタのシリアル出力はSDOピンから出力されます。SDIピンを介してデバイスに転送されたデータは、SCKの32の立ち上がりエッジだけ遅れてから、次の立ち下がりエッジで出力されます。このピンはデイズチェーン動作に使用されます。このピンは常にドライブされ、 $\overline{\text{CS/LD}}$ が“H”のときでもハイ・インピーダンスになることはありません。「デイズチェーン動作」を参照してください。

SDI (ピン8/ピン6): シリアル・インタフェースのデータ入力。SDIのデータはSCKの立ち上がりエッジでDACにクロック入力されます。LTC2634は24ビットまたは32ビットの入力ワード長を受け入れます。

$\overline{\text{CLR}}$ (ピン9, QFNのみ): 非同期クリア入力。このレベルトリガ入力がロジック“L”になると、すべてのレジスタがクリアされ、DAC電圧出力がゼロ(LTC2634-Z)またはミッドスケール(LTC2634-MI/-MX)にリセットされます。CMOSおよびTTL互換です。

REF (ピン10/ピン7): リファレンス電圧入力または出力。外部リファレンス・モードが選択されているときは、REFは入力($1V \leq V_{REF} \leq V_{CC}$)であり、このピンに供給される電圧によってフルスケールのDAC出力電圧が設定されます。内部リファレンスが選択されているときは、 $10\text{ppm}/^\circ\text{C}$ の $1.25V$ ((LTC2634-L)または $2.048V$ (LTC2634-H)内部リファレンス(フルスケールの1/2)がREFで外部に引き出されています。この出力は最大 $10\mu\text{F}$ を使ってGNDにバイパスすることができ、外部DC負荷電流をドライブするにはバッファする必要があります。

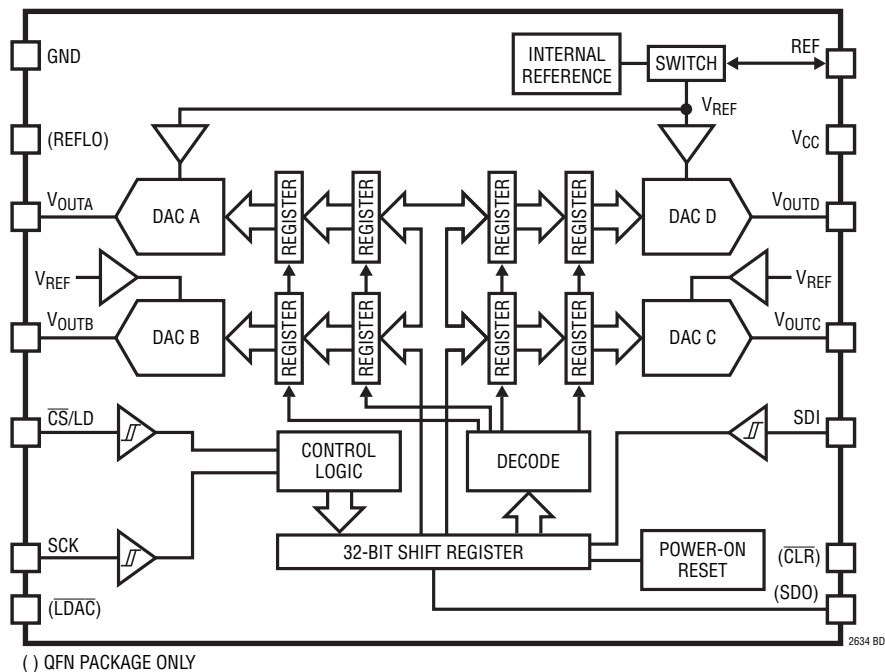
REFLO (ピン13, QFNのみ): リファレンス・ロー・ピン。このピンの電圧がすべてのDACのゼロスケール電圧を設定します。このピンはGNDに接続する必要があります。

GND (ピン14/ピン10): グランド。

V_{CC} (ピン16/ピン1): 電源電圧入力。 $2.7V \leq V_{CC} \leq 5.5V$ (LTC2634-L)または $4.5V \leq V_{CC} \leq 5.5V$ (LTC2634-H)。 $0.1\mu\text{F}$ のコンデンサを使ってGNDにバイパスします。

露出パッド (ピン17/ピン11): グランド。PCBグラウンドに半田付けする必要があります。

ブロック図



タイミング図

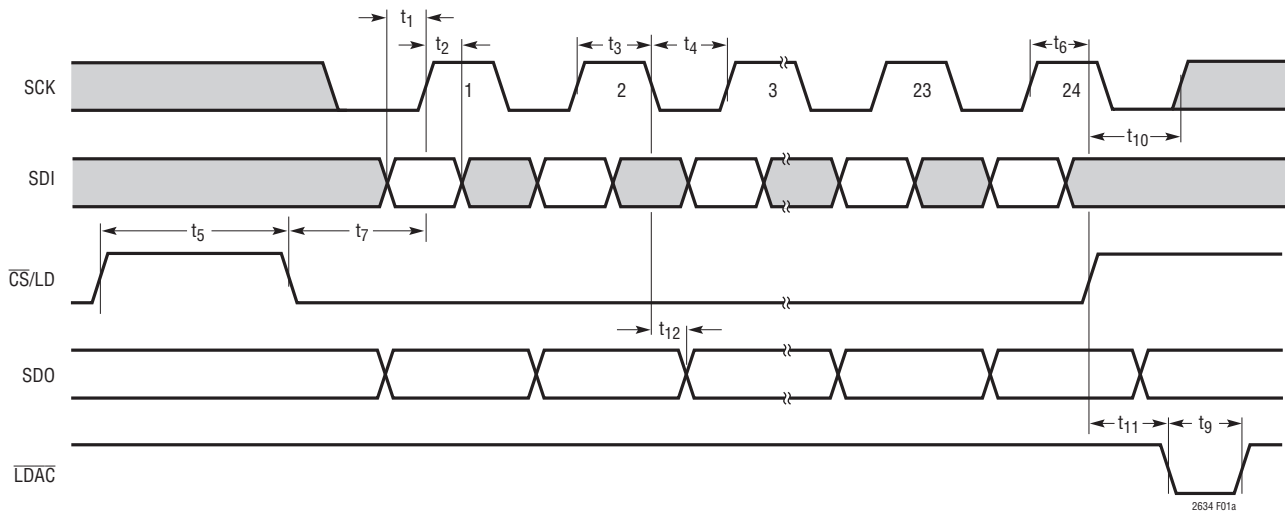


図1a

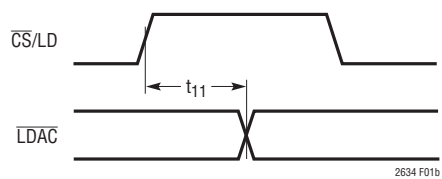


図1b

動作

LTC2634はクワッド電圧出力DACのファミリで、16ピンQFNおよび10ピンMSOPパッケージで供給されます。各DACは外部リファレンスを使用してレール・トゥ・レールで動作するか、または内部リファレンスで設定されるフルスケール電圧で動作します。精度(12、10、および8ビット)、パワーオン・リセット値(ゼロスケール、内部リファレンス・モードでのミッドスケール、または外部リファレンス・モードでのミッドスケール)、およびフルスケール電圧(2.5Vまたは4.096V)の18通りの組合せを使用できます。LTC2634は3線SPI/MICROWIRE互換のインタフェースを使って制御されます。

パワーオン・リセット

LTC2634-HZ/ LTC2634-LZは電源が最初に印加されたときに出力をゼロスケールにクリアして、システムの初期状態を一定に保ち、反復可能にします。

アプリケーションによっては、DACのパワーアップ時に下流の回路がアクティブ状態であり、この間DACからの非ゼロの出力に対して敏感な場合があります。LTC2634にはパワーオン・グリッチを減少させる回路が備わっています。アナログ出力は通常、パワーオン時にゼロスケールを5mV以上上回ることはありません。一般に、グリッチ振幅は電源のランプ時間が増加するにつれて減少します。「標準的性能特性」の「パワーオン・リセット・グリッチ」を参照してください。

LTC2634-HMI/LTC2634-HMX/LTC2634-LMI/LTC2634-LMXは代わりのリセットを備えており、電源が最初に供給されたとき出力をミッドスケールに設定します。LTC2634-LMIおよびLTC2634-HMIは、出力がそれぞれ1.25Vおよび2.048Vのミッドスケール電圧に設定された内部リファレンス・モードでパワーアップします。LTC2634-LMXおよびLTC2634-HMXは、出力が外部リファレンスのミッドスケール電圧に設定された外部リファレンス・モードでパワーアップします。デフォルトのリファレンス・モードの選択については、「リファレンス・モード」で説明します。

電源シーケンス制御

REF (QFNではピン10、MSOPではピン7)の電圧は、 $-0.3V \leq V_{REF} \leq V_{CC} + 0.3V$ の範囲内に保つ必要があります(「絶対最大定格」を参照)。V_{CC}の電圧が遷移しているときには、電源のターンオン・シーケンスとターンオフ・シーケンスの間、これらのリミットが守られるように特に注意が必要です。

伝達関数

デジタルからアナログへの伝達関数は次のとおりです。

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N} \right) (V_{REF} - V_{REFLO}) + V_{REFLO}$$

ここで、kはDACの2進数入力コードに相当する10進数、Nは分解能、V_{REF}は内部リファレンス・モードで2.5V (LTC2634-LMI/LTC2634-LMX/LTC2634-LZ) または4.096V (LTC2634-HMI/LTC2634-HMX/LTC2634-HZ) のどちらか、および外部リファレンス・モードではREFの電圧です。REFLOをGNDに接続する必要があるため、DAC出力範囲は0V ~ V_{REF}になります。

シリアル・インタフェース

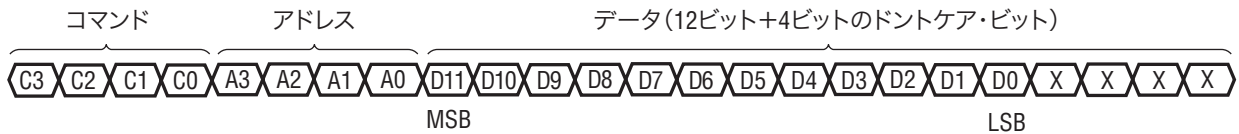
\overline{CS}/LD はレベルトリガ入力です。この入力を“L”にするとチップ・セレクト信号として機能し、SDIおよびSCKのバッファと入力シフト・レジスタをイネーブルします。データ(SDI入力)は、後続の24のSCKの立ち上がりエッジで転送されます。最初に4ビットのコマンド(C3~C0)、次に4ビットのDACアドレス(A3~A0)、そして最後に16ビットのデータ・ワードがロードされます。データ・ワードは、MSBからLSBへと並んだ12、10、または8ビットの入力コードと、それに続く4、6、または8ビットのドントケア・ビットで構成されます(それぞれ、LTC2634-12、LTC2634-10、LTC2634-8、図2を参照)。データは \overline{CS}/LD 信号が“L”のときだけデバイスに転送することができ、SCKの最初の立ち上がりエッジで開始されます。 \overline{CS}/LD の立ち下がりエッジでSCKは“H”でも“L”でもかまいません。 \overline{CS}/LD の立ち上がりエッジでデータの転送が終了し、24ビットの入力シーケンスで指定されたコマンドがデバイスによって実行されます。すべてのシーケンスを図3aに示します。

動作

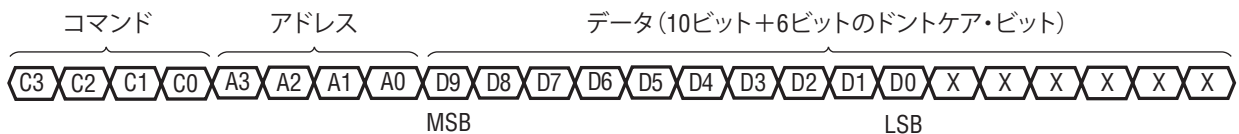
コマンド (C3~C0) とアドレス (A3~A0) の割り当てを表1と表2に示します。表1の最初の4つのコマンドは書き込みと更新の操作です。書き込み操作は、24ビットのシフト・レジスタから、選択されたDAC (n) の入力レジスタに16ビットのデータ・ワードをロードします。更新操作は、入力レジスタからDACレジスタにデータ・ワードをコピーします。DACレジスタにコピーされ

ると、データ・ワードはアクティブな12、10、または8ビットの入力コードになり、DAC出力でアナログ電圧に変換されます。書き込みと更新では、最初の2つのコマンドを組み合わせます。また、DACがパワーダウン・モードであれば、更新操作によってパワーアップされます。データ・バスとレジスタを「ブロック図」に示します。

入力ワード (LTC2634-12)



入力ワード (LTC2634-10)



入力ワード (LTC2634-8)

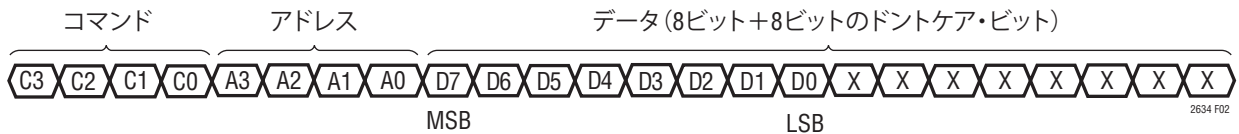


図2. コマンドとデータ入力フォーマット

表1. コマンド・コード

コマンド*				
C3	C2	C1	C0	
0	0	0	0	入力レジスタnに書き込む
0	0	0	1	DACレジスタnを更新 (パワーアップ) する
0	0	1	0	入力レジスタnに書き込む、すべてを更新 (パワーアップ) する
0	0	1	1	DACレジスタnに書き込み、更新 (パワーアップ) する
0	1	0	0	DAC nをパワーダウンする
0	1	0	1	デバイス (すべてのDACとリファレンス) をパワーダウンする
0	1	1	0	内部リファレンスを選択する (リファレンスをパワーアップする)
0	1	1	1	外部リファレンスを選択する (内部リファレンスをパワーダウンする)
1	1	1	1	非動作

*表示されないコマンド・コードは予備のため使用不可。

表2. アドレス・コード

アドレス (n)*				
A3	A2	A1	A0	
0	0	0	0	DAC A
0	0	0	1	DAC B
0	0	1	0	DAC C
0	0	1	1	DAC D
1	1	1	1	すべてのDAC

*表示されないアドレス・コードは予備のため使用不可。

動作

最小入力シーケンスは24ビットですが、16ビット(2バイト)の最小ワード幅のマイクロプロセッサに適合させるために32ビットに拡張することもできます。32ビット幅を使用するには、8ビットのドントケア・ビットを最初にデバイスに転送し、続いて前述の24ビットのシーケンスを転送します。32ビットのシーケンスを図3bに示します。

16ビットのデータ・ワードは書き込み動作を含まない全てのコマンドで無視されます。

デジチェーン動作(QFNパッケージ)

シフト・レジスタのシリアル出力はQFNパッケージのSDOピンに現れます。SDI入力からデバイスに転送されたデータは、SCKの32の立ち上がりエッジだけ遅れてから、その次のSCKの立ち下がりエッジで出力されます。このため、複数のLTC2634 DACをデジチェーン接続するには、32ビットのデータ書き込みサイクルが必要です。

SDO出力を使って、1つの3線シリアル・ポート(つまり、SCK、SDI、および \overline{CS}/LD)から複数のシリアル・デバイスを制御しやすくすることができます。このような「デジチェーン」の直列接続は上流に位置する各デバイスのSDOを連鎖内の次に位置するデバイスのSDIに接続することによって構成されます。これらのデバイスのシフト・レジスタはこのように直列に接続され、實際上、連鎖全体にわたる単一入力のシフト・レジスタを形成します。このため、これらのデバイスは、それらへの入力ワードを連結するだけで、個別にアドレス指定して制御することができます(最初の命令は連鎖の最後のデバイスをアドレス指定し、以下同様)。SCK信号と \overline{CS}/LD 信号は直列に接続されたすべてのデバイスに共通です。デジチェーン動作のブロック図を図5に示します。

使用時には、最初に \overline{CS}/LD を“L”にします。次に、最初のデバイスのSDIをデータ入力に使用して、連結された入力データを連鎖に転送します。データの転送が完了すると、 \overline{CS}/LD が“H”になり、すべてのデバイスの命令シーケンスが同時に完了します。連鎖内の他のデバイスに対して非動作コマンド(1111)を使用することにより、1つのデバイスだけ制御することができます。

リファレンス・モード

高精度な外部リファレンスを使用できないか、またはスペースが限られていることによって推奨できないアプリケーション用に、LTC2634はユーザーが選択できる低ノイズの内蔵リファレンスを備えています。内蔵リファレンス電圧は内部で2倍に増幅され、DACのフルスケール出力電圧範囲を生成します。LTC2634-LMI/LTC2634-LMX/LTC2634-LZのDACのフルスケール出力は2.5Vで、LTC2634-HMI/LTC2634-HMX/LTC2634-HZのDACのフルスケール出力は4.096Vです。内部リファレンスは電源電圧が十分に安定化されていないアプリケーションで役立ちます。内部リファレンス・モードはコマンド0110bを使用して選択することができ、LTC2634-HZ/LTC2634-LZおよびLTC2634-HMI/LTC2634-LMIのパワーオン・デフォルトです。

10ppm/°C、1.25V(LTC2634-LMI/LTC2634-LMX/LTC2634-LZ)または2.048V(LTC2634-HMI/LTC2634-HMX/LTC2634-HZ)の内部リファレンスがREFピンに得られます。REFピンにバイパス容量を追加すると、ノイズ特性が改善されます。0.1μFが推奨され、発振することなく最大10μFをドライブできます。外部DC負荷電流をドライブする場合、REF出力をバッファする必要があります。

代わりに、コマンド0111bを使用してDACを外部リファレンス・モードで動作させることができます。このモードでは、REFピンに外部から供給される入力電圧がリファレンス($1V \leq V_{REF} \leq V_{CC}$)を供給し、消費電流が減少します。供給される外部リファレンス電圧によってDACのフルスケール出力電圧が設定されます。外部リファレンス・モードは、LTC2634-HMX/LTC2634-LMXのパワーオン・デフォルトです。

LTC2634-HZ/LTC2634-LZ/LTC2634-HMI/LTC2634-LMIのリファレンス・モード(内部リファレンスがパワーオン・デフォルト)は、パワーアップ後にソフトウェア・コマンドによって変更できます。LTC2634-HMX/-LMX(外部リファレンスがパワーオン・デフォルト)でも同様です。

LTC2634のQFNパッケージ・バージョンは、負のリファレンス用のREFLOピンを備えています。REFLOはGNDに接続する必要があります。

動作

パワーダウン・モード

電力が制限されているアプリケーションでは、4つのDAC出力のすべてを必要とするのではないのであれば、パワーダウン・モードを使用して消費電流を低減することができます。パワーダウン時には、バッファ・アンプ、バイアス回路、内部リファレンス回路はディスエーブルされるので、実質的に電流は流れません。DAC出力はハイ・インピーダンス状態になり、出力ピンは個別の200k Ω 抵抗によって受動的にグランドに引き下げられます。入力レジスタとDACレジスタの内容は、パワーダウンの間に影響を受けることはありません。

どのDACチャンネルまたは複数のチャンネルの組み合わせでも、適切なDACアドレス(n)と組み合わせたコマンド0100bを使用してパワーダウン・モードにすることができます。消費電流は、各DACがパワーダウンされるごとに約20%減少します。コマンド0111bを使用して外部リファレンスを選択すると、内部リファレンスは自動的にパワーダウンします。さらに、すべてのDACチャンネルと内部リファレンスとともに、「デバイスをパワーダウンする」コマンド0101bを使用してパワーダウン・モードにすることができます。内部リファレンスとすべてのDACチャンネルがパワーダウン・モードのとき、REFピンはハイ・インピーダンス(通常、 $>1G\Omega$)になります。すべてのパワーダウン・コマンドにおいて、16ビットのデータ・ワードは無視されます。

(表1に示すような)DACの更新を含むコマンドの実行後、あるいは、非同期LDACピンが“L”になった後、通常動作が再開されます。選択されたDACはその電圧出力が更新されるとパワーアップします。パワーダウン状態のDACのパワーアップおよび更新時には、通常のセトリングに遅延が生じます。更新コマンドの前にパワーダウン状態にあるDACが3個以下の場合、パワーアップ遅延は10 μ sです。しかし、4個のDACすべてと内部リファレンスがパワーダウン状態にある場合は、DACアンプおよびリファレンス・バッファの他にメイン・バイアス生成回路ブロックが自動的にシャットダウンされています。この場合、パワーアップ遅延時間は12 μ sです。内部リファレンスのパワーアップは、これをパワーダウンしたコマンドによって異なります。

「外部リファレンスを選択する」コマンド(0111b)を使用してリファレンスをパワーダウンすると、「内部リファレンスを選択する」コマンド(0110b)を使用する他にパワーアップ状態に戻すことができません。しかし、「デバイスをパワーダウンする」コマンド(0101b)を使用してリファレンスをパワーダウンした場合は、「内部リファレンスを選択する」コマンド(0110b)の他、DACをパワーアップする(ソフトウェアの、またはLDACピンを使用した)どのコマンドでも内部リファレンスをパワーアップすることができます。

電圧出力

LTC2634に内蔵されているレール・トゥ・レール・アンプは、5Vで最大10mA、3Vで最大5mAをソースまたはシンクするときのロード・レギュレーションが保証されています。

ロード・レギュレーションは、広範囲の負荷電流にわたって定格電圧精度を維持するアンプの能力の指標です。負荷電流を強制的に変化させたときの出力電圧の変化の測定値はLSB/mAで表されます。

DC出力インピーダンスはロード・レギュレーションに相当し、LSB/mAからオームに単位を変えて計算するだけで求めることができます。レールから十分離れた負荷をドライブしているときのアンプのDC出力インピーダンスは0.1 Ω です。

どちらか一方のレールから負荷電流が流れている場合、そのレールを基準にした出力電圧のヘッドルームは出力デバイスの標準50 Ω のチャンネル抵抗によって制限されます(たとえば、1mAをシンクしている場合、最小出力電圧は50 Ω \cdot 1mA、つまり50mV)。「標準的性能特性」の「レールのヘッドルームと出力電流」のグラフを参照してください。

このアンプは最大500pFの容量性負荷を安定してドライブします。

動作

レール・トゥ・レール出力に関する検討事項

どのようなレール・トゥ・レールの電圧出力のデバイスでも、出力は電源電圧範囲内に制限されています。

DACのアナログ出力はグラウンドを下回ることができないので、図4bに示すように、この出力によって最小コードが制限されることがあります。同様に、REFピンが V_{CC} に接続されている場合、フルスケールの近くで制限が生じることがあります。 $V_{REF} = V_{CC}$ で、DACのフルスケール誤差(FSE)が正の場合、図4cに示すように、最大コードの出力は V_{CC} に制限されます。 V_{REF} が $V_{CC} - FSE$ より低いと、フルスケールの制限は生じません。

オフセットと直線性は、出力の制限が生じない、DACの伝達関数の領域にわたって定義され、テストされます。

ボード・レイアウト

PCボードには、回路のアナログ部分用とデジタル部分用に別の領域が必要です。1枚のしっかりとしたグラウンド・プレーンを使用し、アナログ信号とデジタル信号をプレーンの別の領域に注意深く配線します。これにより、デジタル信号を敏感なアナログ信号から遠ざけ、デジタル・グラウンド電流とグラウンド・プレーンのアナログ部分の間の相互干渉を最小限に抑えます。LTC2634のGNDピンからグラウンド・プレーンまでの抵抗はでき

るだけ小さくします。この抵抗は、デバイスの実効DC出力インピーダンス(標準 0.1Ω)に直接追加されます。LTC2634は、同種の他のデバイスに比べてこの影響を受けやすいということはありません。それどころか、過大な内部抵抗によって達成可能な性能が制限されるというよりはむしろ、レイアウトに基づく際立った性能向上を可能にします。

誤差を最小限に抑える別の手法として、別の基板層に配置した別個の電源グラウンド・リターン・トレースを使用します。トレースは電源がボードに接続されているポイントとDACのグラウンド・ピンの間に配線します。こうして、DACのグラウンド・ピンはアナログ・グラウンド、デジタル・グラウンドおよび電源グラウンドの共通ポイントになります。LTC2634が大きな電流をシンクしているとき、この電流はグラウンド・ピンから直接電源グラウンドのトレースに流れ、アナログ・グラウンド・プレーンの電圧には影響を与えません。

グラウンド・プレーンを遮蔽して、デジタル・グラウンドの電流をプレーンのデジタル部分に限定することが必要になる場合もあります。これを行う場合は、目的に役立つ必要な範囲でだけプレーンにギャップを作り、どのトレースもギャップの上をまたがないようにします。

動作

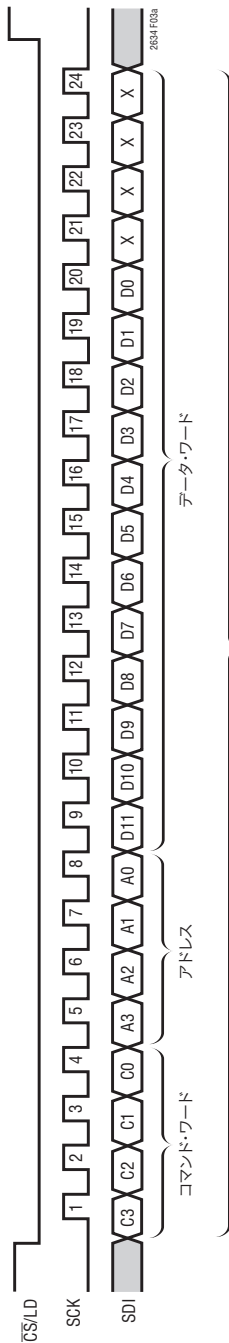


図3a. LTC2634-12の24ビットのロード・シーケンス(最小入カワード)
 LTC2634-10のSDIデータ・ワード:10ビットの入カコード+6ビットのドントケア・ビット
 LTC2634-8のSDIデータ・ワード:8ビットの入カコード+8ビットのドントケア・ビット

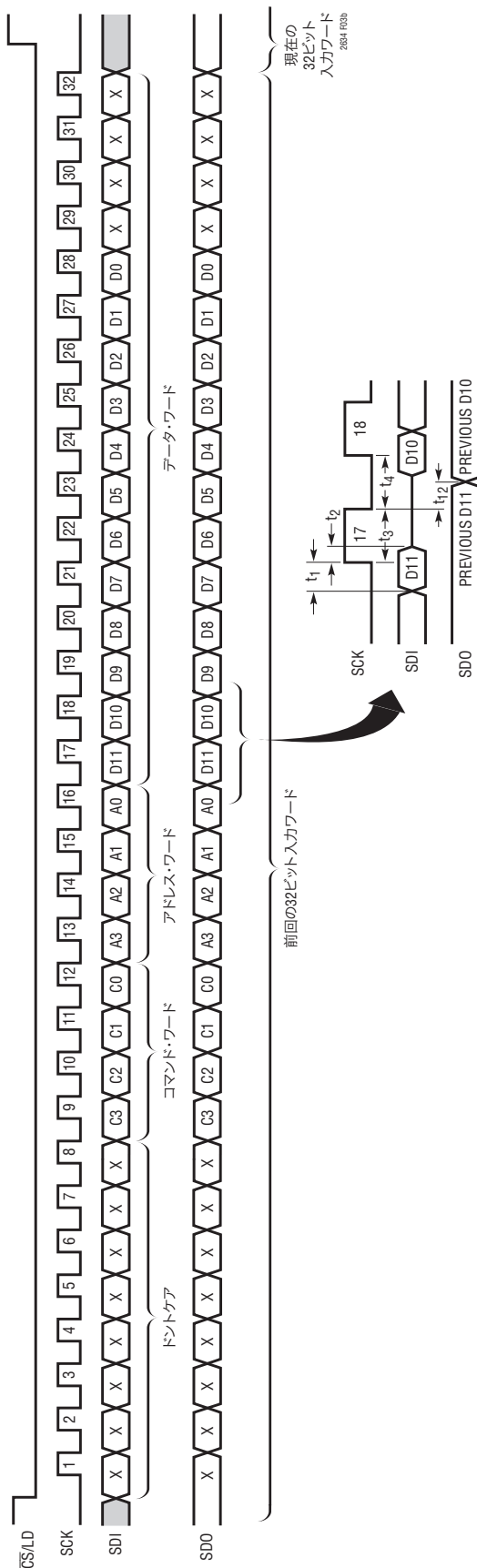


図3b. LTC2634-12の32ビットのロード・シーケンス(デジゼーション動作に必要)
 LTC2634-10のSDIデータ・ワード:10ビットの入カコード+6ビットのドントケア・ビット
 LTC2634-8のSDIデータ・ワード:8ビットの入カコード+8ビットのドントケア・ビット

動作

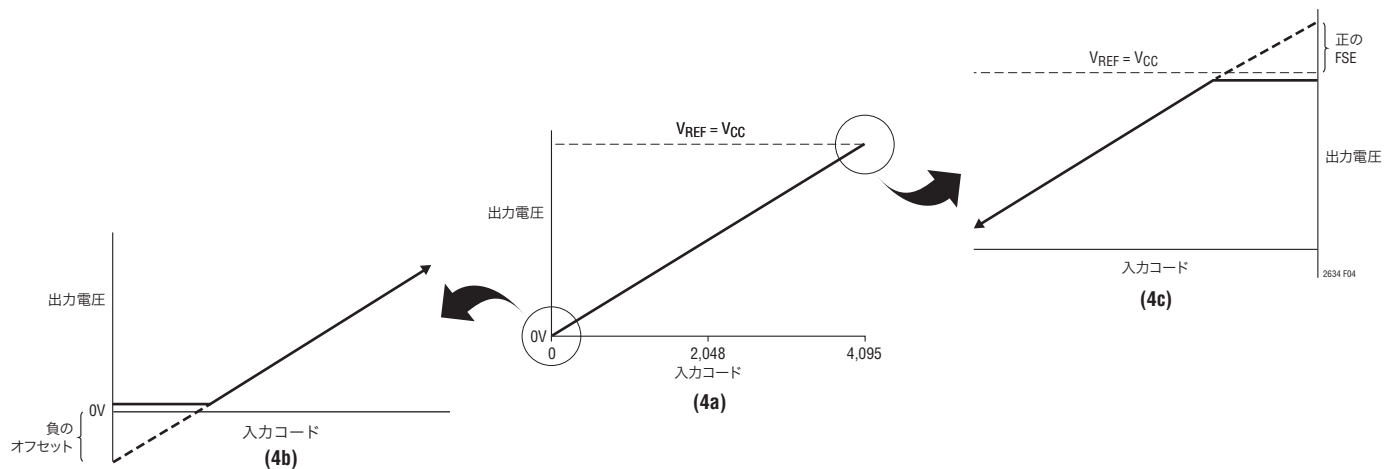


図4. DACの伝達曲線に対するレール・トゥ・レール動作の影響(12ビット用を示す)。
 (4a) 全体の伝達関数
 (4b) ゼロスケール近くのコードに対する負のオフセットの影響
 (4c) フルスケール近くのコードに対する正のフルスケール誤差の影響

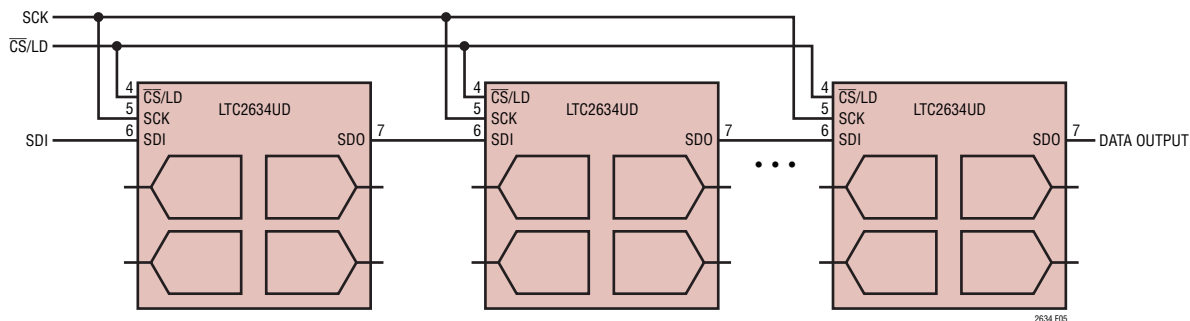
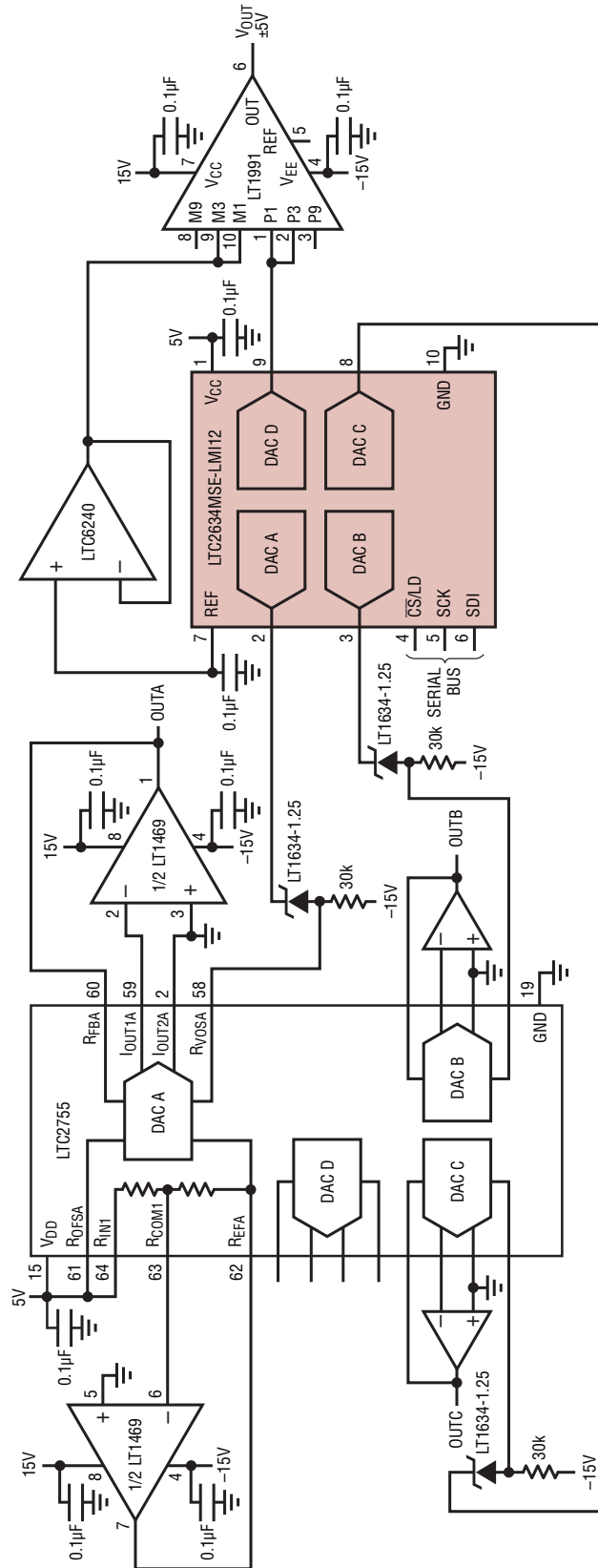


図5. デイジーチェーン動作(QFNのみ)

標準的応用例

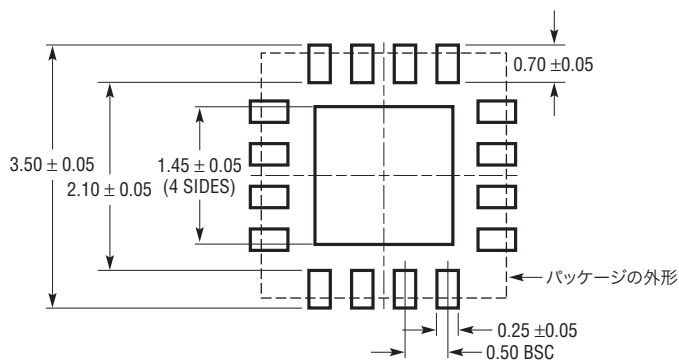
LTC2634のDAC出力でLTC2755-16のオフセットを調整。DAC出力をLT1991 PGAで±5Vに増幅



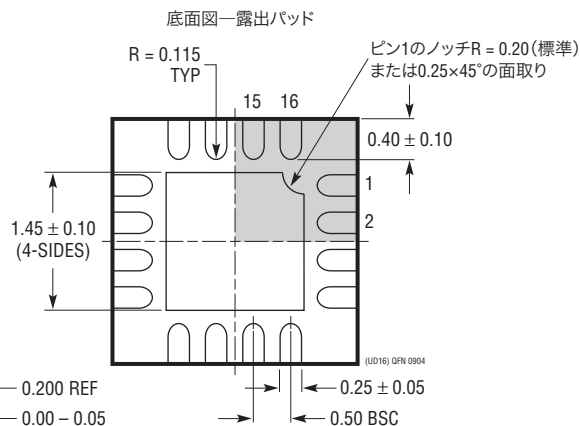
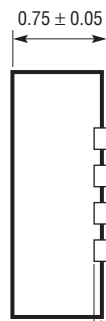
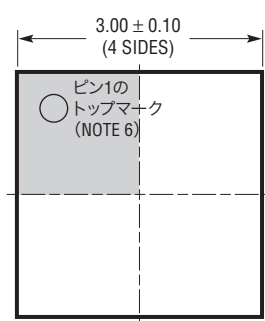
2634 TA02

パッケージ

UUDパッケージ
 16ピン(3mm×3mm)プラスチックQFN
 (Reference LTC DWG # 05-08-1691)



推奨する半田パッドのピッチと寸法

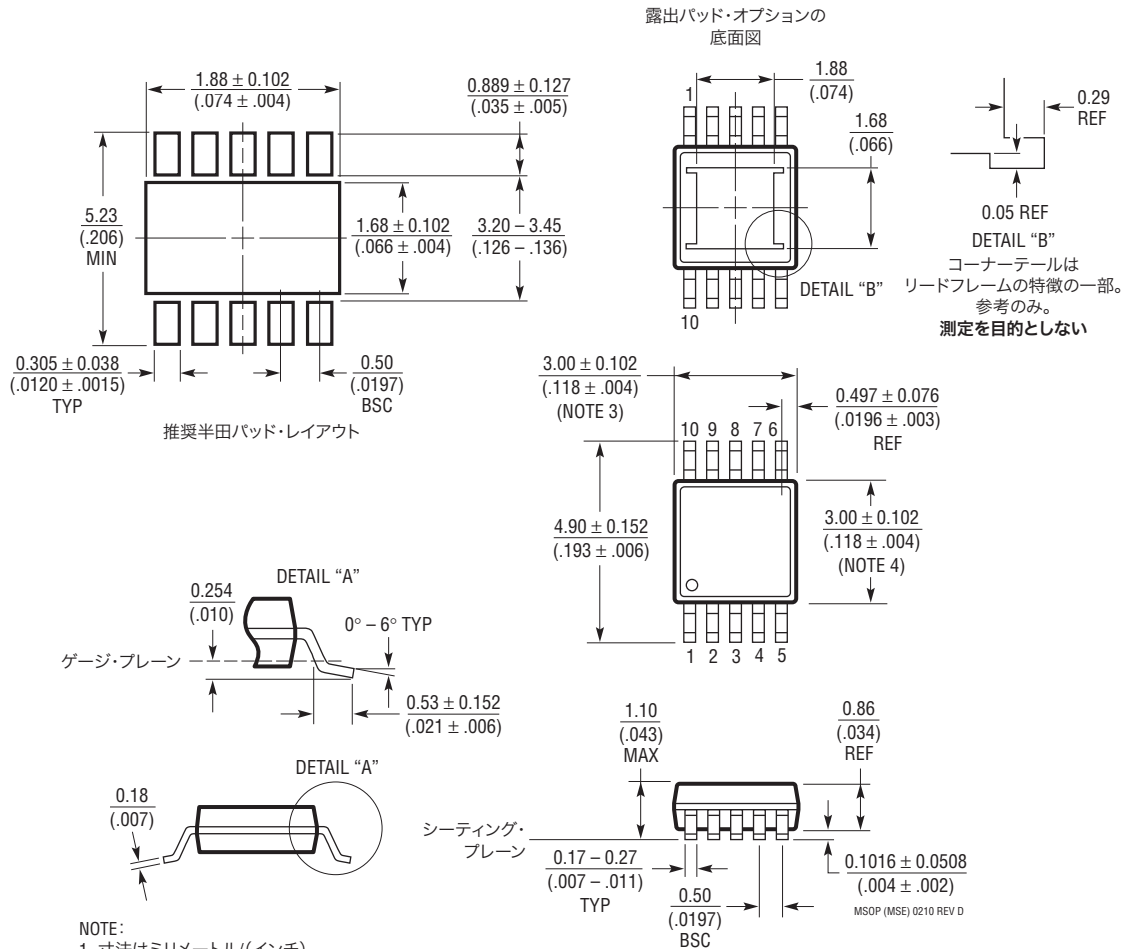


NOTE:

1. 図はJEDECのパッケージ外形M0-220のバリエーション(WEED-2)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法はモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田めっきとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

MSEパッケージ 10ピンプラスチックMSOP、露出ダイパッド (Reference LTC DWG # 05-08-1664 Rev D)



NOTE:

1. 寸法はミリメートル/（インチ）
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度（成形後のリードの底面）は最大0.102mm (0.004")であること
6. 露出パッドの寸法にはモールドのバリを含まない
露出パッドのモールドのバリは、各サイドで0.254mm (0.010")を超えないこと

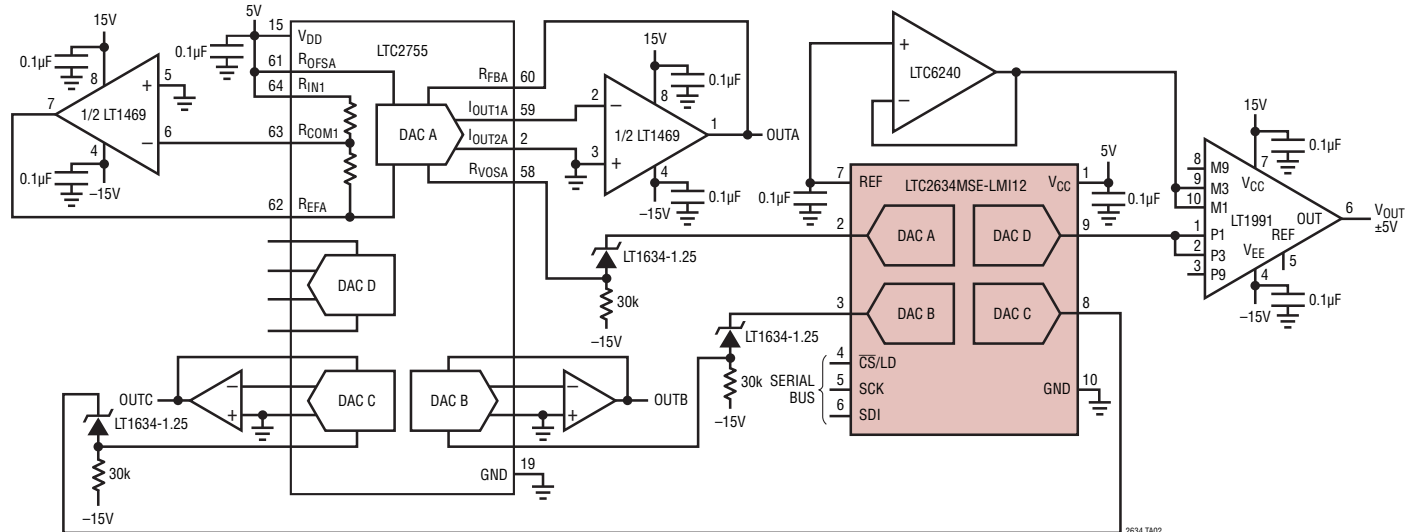
改訂履歴

REV	日付	修正内容	頁番号
A	10/09	電気的特性、最大値の変更	5、6、8、9
B	12/09	ピン名をDNCに変更	2、16
C	06/10	「電気的特性」セクションのNote 3の改訂 「標準的応用例」の追加と「関連製品」の表の差し替え	10 30

LTC2634

標準的応用例

LTC2634 DACでLTC2755-16のオフセットを調整。DAC出力をLT1991 PGAで±5Vに増幅



関連製品

製品番号	説明	注釈
LTC2654/LTC2655	最大10ppm/°Cのリファレンスを内蔵したクワッド16/12ビットSPI/I ² C電圧出力DAC	最大INL誤差: 16ビットで±4LSB、オフセット誤差: ±2mV、レール・トゥ・レール出力、20ピン4mm×4mm QFNおよび16ピン細型SSOPパッケージ
LTC2604/LTC2614/LTC2624	外部リファレンスを備えたクワッド16/14/12ビットSPI電圧出力DAC	250µA/DAC、電源電圧範囲: 2.5V~5.5V、レール・トゥ・レール出力、16ピンSSOPパッケージ
LTC2609/LTC2619/LTC2629	I ² Cインタフェースを備えたクワッド16/14/12ビット電圧出力DAC	250µA/DAC、電源電圧範囲: 2.7V~5.5V、レール・トゥ・レール出力、各DACに個別のV _{REF} ピンを装備
LTC2635	10ppm/°Cのリファレンスを内蔵したクワッド12/10/8ビットI ² C電圧出力DAC	INL誤差: ±2.5LSB、電源電圧範囲: 2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、16ピン3mm×3mm QFN74および10ピンMSOPパッケージ
LTC2656/LTC2657	最大10ppm/°Cのリファレンスを内蔵したオクタール16/12ビットSPI/I ² C電圧出力DAC	最大INL誤差: 16ビットで±4LSB、オフセット誤差: ±2mV、レール・トゥ・レール出力、20ピン4mm×5mm QFNおよび16ピンTSSOPパッケージ
LTC2636/LTC2637	10ppm/°Cリファレンス内蔵のオクタール12/10/8ビットSPI/I ² C電圧出力DAC	125µA/DAC、電源電圧範囲: 2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、レール・トゥ・レール出力、14ピン4mm×3mm DFNおよび16ピンMSOPパッケージ
LTC2630/LTC2631	10ppm/°Cリファレンス内蔵のシングル12/10/8ビットSPI/I ² C電圧出力DAC	180µA/DAC、電源電圧範囲: 2.7V~5.5V、10ppm/°Cリファレンス、レール・トゥ・レール出力、SC70 (LTC2630)/ThinSOT™ (LTC2631) パッケージ
LTC2640	10ppm/°Cリファレンス内蔵のシングル12/10/8ビットSPI電圧出力DAC	180µA/DAC、電源電圧範囲: 2.7V~5.5V、10ppm/°Cリファレンス、外部リファレンス・モードを選択可能、レール・トゥ・レール出力、ThinSOTパッケージ
LTC1664	クワッド10ビット、シリアル電圧出力DAC	V _{CC} : 2.7V~5.5V、マイクロパワー、レール・トゥ・レール出力、16ピン細型SSOPパッケージ

アンプ

LT1991	高精度、100µA、利得を選択可能なアンプ	利得精度: 0.04%、利得: -13~14、100µAの高精度オペアンプ
LT1469	90MHz、22V/µs、16ビット精度デュアル・オペアンプ	90MHz利得帯域幅、125µVオフセット、90ns、22V/µsスルーレート、高精度オペアンプ

2634fc