

## 208sps/833spsを選択可能で 最大10ppm/°Cの高精度リファレンスを 内蔵した16ビットI<sup>2</sup>C ΔΣ A/Dコンバータ

### 特長

- 16ビット分解能
- 高精度リファレンスを内蔵: 10ppm/°C(最大)
- シングルエンド (LTC2471) または差動 (LTC2473)
- 出力レートを選択可能: 208sps/833sps
- オフセット誤差: 1mV
- 利得誤差: 0.01%
- 単一の変換セトリング時間により、  
多重化アプリケーションを簡素化
- 自動シャットダウン機能を備えた単一サイクル動作
- 電源電流: 3.5mA(標準)
- スリープ電流: 2μA(最大)
- 発振器内蔵 - 外付け部品不要
- I<sup>2</sup>Cインタフェース
- 3mm×3mmの12ピン小型DFNパッケージおよび  
MSOPパッケージ

### アプリケーション

- システム・モニタ
- 環境モニタ
- 直接の温度測定
- 計測機器
- 産業用プロセス制御
- データ収集
- 組み込みA/Dコンバータのアップグレード

LT, LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリアテクノロジ社登録商標です。Easy DriveおよびNo Latency ΔΣはリアテクノロジ社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。6208279, 6411242, 7088280, 7164378を含む米国特許によって保護されています。

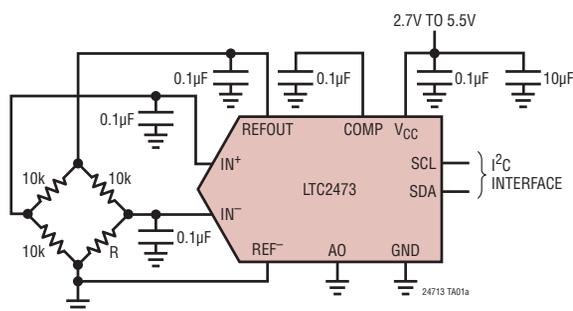
### 概要

LTC<sup>®</sup>2471/LTC2473は、高精度リファレンスを内蔵し、208spsまたは833spsの出力レートを選択できる小型の16ビットA/Dコンバータです。これらのデバイスは2.7V~5.5Vの単電源を使用し、I<sup>2</sup>Cインタフェースを介して通信します。LTC2471は入力範囲が0V~V<sub>REF</sub>のシングルエンド入力であり、LTC2473は入力範囲が±V<sub>REF</sub>の差動入力です。どちらのA/Dコンバータもドリフト性能が2ppm/°Cで初期精度が0.1%の1.25Vリファレンスを内蔵しています。これらのA/Dコンバータは3mm×3mmの12ピンDFNパッケージまたはMSOP-12パッケージで供給されます。発振器を内蔵しており、変換実行時の待ち時間がないので、多重化アプリケーションに対応できます。LTC2471/LTC2473は従来のデルタシグマ・コンバータと比べて平均入力電流が数桁少ない独自の入力サンプリング手法を採用しています。

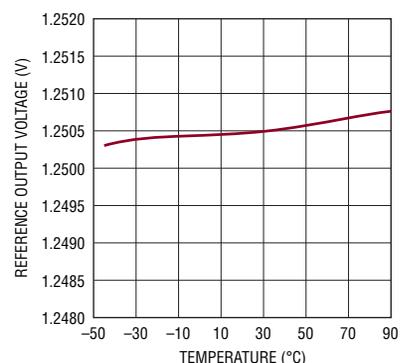
LTC2471/LTC2473は1回の変換ごとにコンバータの電源を自動的に遮断します。また、リファレンスの電源を遮断するよう設定することもできます。A/Dコンバータとリファレンスの両方の電源が遮断されると、電源電流は200nAまで減少します。

LTC2471/LTC2473では、208spsまたは833spsの出力レートをユーザーが選択可能であり、オーバーサンプリング率が大きい(208spsで8,192、833spsで2,048)ので、アンチエイリアシングの要件が緩和されます。

### 標準的応用例



V<sub>REF</sub>と温度



24713fb

# LTC2471/LTC2473

## 絶対最大定格

(Note 1, 2)

電源電圧 ( $V_{CC}$ ) .....  $-0.3V \sim 6V$   
 アナログ入力電圧  
 ( $V_{IN}^+$ ,  $V_{IN}^-$ ,  $V_{IN}$ ,  $V_{REF}^-$ ,  
 $V_{COMP}$ ,  $V_{REFOUT}$ ) .....  $-0.3V \sim (V_{CC} + 0.3V)$   
 デジタル電圧  
 ( $V_{SDA}$ ,  $V_{SCL}$ ,  $V_{AO}$ ) .....  $-0.3V \sim (V_{CC} + 0.3V)$

保存温度範囲 .....  $-65^{\circ}C \sim 150^{\circ}C$   
 動作温度範囲  
 LTC2471C/LTC2473C .....  $0^{\circ}C \sim 70^{\circ}C$   
 LTC2471I/LTC2473I .....  $-40^{\circ}C \sim 85^{\circ}C$

## ピン配置

<p>LTC2473</p> <p>DD PACKAGE              12-LEAD (3mm × 3mm) PLASTIC DFN  <math>T_{JMAX} = 125^{\circ}C</math>, <math>\theta_{JA} = 43^{\circ}C/W</math>              EXPOSED PAD (PIN 13) PCB GROUND CONNECTION</p>	<p>LTC2473</p> <p>MS PACKAGE              12-LEAD PLASTIC MSOP  <math>T_{JMAX} = 125^{\circ}C</math>, <math>\theta_{JA} = 130^{\circ}C/W</math></p>
<p>LTC2471</p> <p>DD PACKAGE              12-LEAD (3mm × 3mm) PLASTIC DFN  <math>T_{JMAX} = 125^{\circ}C</math>, <math>\theta_{JA} = 43^{\circ}C/W</math>              EXPOSED PAD (PIN 13) PCB GROUND CONNECTION</p>	<p>LTC2471</p> <p>MS PACKAGE              12-LEAD PLASTIC MSOP  <math>T_{JMAX} = 125^{\circ}C</math>, <math>\theta_{JA} = 130^{\circ}C/W</math></p>

## 発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2471CDD#PBF	LTC2471CDD#TRPBF	LFPW	12-Lead Plastic (3mm × 3mm) DFN	$0^{\circ}C$ to $70^{\circ}C$
LTC2471IDD#PBF	LTC2471IDD#TRPBF	LFPW	12-Lead Plastic (3mm × 3mm) DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC2471CMS#PBF	LTC2471CMS#TRPBF	2471	12-Lead Plastic MSOP	$0^{\circ}C$ to $70^{\circ}C$
LTC2471IMS#PBF	LTC2471IMS#TRPBF	2471	12-Lead Plastic MSOP	$-40^{\circ}C$ to $85^{\circ}C$
LTC2473CDD#PBF	LTC2473CDD#TRPBF	LFPX	12-Lead Plastic (3mm × 3mm) DFN	$0^{\circ}C$ to $70^{\circ}C$
LTC2473IDD#PBF	LTC2473IDD#TRPBF	LFPX	12-Lead Plastic (3mm × 3mm) DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC2473CMS#PBF	LTC2473CMS#TRPBF	2473	12-Lead Plastic MSOP	$0^{\circ}C$ to $70^{\circ}C$
LTC2473IMS#PBF	LTC2473IMS#TRPBF	2473	12-Lead Plastic MSOP	$-40^{\circ}C$ to $85^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

24713fb

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。(Note 2)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Resolution		●		16		Bits
Integral Nonlinearity	Output Rate 208sps (Note 4)	●		2	8.5	LSB
	Output Rate 833sps (Note 4)	●		8	16	LSB
Offset Error		●		$\pm 1$	$\pm 2.5$	mV
Offset Error Drift				0.05		LSB/ $^\circ\text{C}$
Gain Error		●		$\pm 0.01$	$\pm 0.25$	% of FS
Gain Error Drift		●		0.15		LSB/ $^\circ\text{C}$
Transition Noise				3		$\mu\text{V}_{\text{RMS}}$
Power Supply Rejection DC				80		dB

## アナログ入力

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{\text{IN}^+}$	Positive Input Voltage Range	LTC2473	●	0		$V_{\text{REF}}$	V
$V_{\text{IN}^-}$	Negative Input Voltage Range	LTC2473	●	0		$V_{\text{REF}}$	V
$V_{\text{IN}}$	Input Voltage Range	LTC2471	●	0		$V_{\text{REF}}$	V
$V_{\text{OR}^+}, V_{\text{UR}^+}$	Overrange/Underrange Voltage, $\text{IN}^+$	$V_{\text{IN}^-} = 0.625\text{V}$			8		LSB
$V_{\text{OR}^-}, V_{\text{UR}^-}$	Overrange/Underrange Voltage, $\text{IN}^-$	$V_{\text{IN}^+} = 0.625\text{V}$			8		LSB
$C_{\text{IN}}$	$\text{IN}^+, \text{IN}^-, \text{IN}$ Sampling Capacitance				0.35		pF
$I_{\text{DC\_LEAK}}(\text{IN}^+, \text{IN}^-, \text{IN})$	$\text{IN}^+, \text{IN}^-$ DC Leakage Current (LTC2473) $\text{IN}$ DC Leakage Current (LTC2471)	$V_{\text{IN}} = \text{GND}$ (Note 8)	●	-10	$\pm 1$	10	nA
		$V_{\text{IN}} = V_{\text{CC}}$ (Note 8)	●	-10	$\pm 1$	10	nA
$I_{\text{CONV}}$	Input Sampling Current (Notes 5, 8)				50		nA
$V_{\text{REF}}$	Reference Output Voltage		●	1.247	1.25	1.253	V
	Reference Voltage Coefficient	(Note 9) C-Grade I-Grade	●		$\pm 2$ $\pm 5$	$\pm 10$	ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$
	Reference Line Regulation	$2.7\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$			-90		dB
	Reference Short Circuit Current	$V_{\text{CC}} = 5.5$ , Forcing Output to GND (Note 8)	●			35	mA
	COMP Pin Short Circuit Current	$V_{\text{CC}} = 5.5$ , Forcing Output to GND (Note 8)	●			200	$\mu\text{A}$
	Reference Load Regulation	$2.7\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ , $I_{\text{OUT}} = 100\mu\text{A}$ Sourcing				3.5	mV/mA
	Reference Output Noise Density	$C_{\text{COMP}} = 0.1\mu\text{F}$ , $C_{\text{REFOUT}} = 0.1\mu\text{F}$ , At $f = 1\text{ksps}$				30	nV/ $\sqrt{\text{Hz}}$

## 電源要件

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{\text{CC}}$	Supply Voltage		●	2.7		5.5	V
$I_{\text{CC}}$	Supply Current	Conversion	●		3.5	5	mA
		Conversion	●		2.5	4	mA
		Nap	●		800	1500	$\mu\text{A}$
		Sleep	●		0.2	2	$\mu\text{A}$

# LTC2471/LTC2473

## I<sup>2</sup>Cの入力と出力

●は全動作温度範囲の規格値を意味する。それ以外はT<sub>A</sub> = 25°Cでの値。(Note 2、7)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V <sub>IH</sub>	High Level Input Voltage		● 0.7V <sub>CC</sub>			V
V <sub>IL</sub>	Low Level Input Voltage		●		0.3V <sub>CC</sub>	V
I <sub>I</sub>	Digital Input Current	(Note 8)	● -10		10	μA
V <sub>HYS</sub>	Hysteresis of Schmidt Trigger Inputs	(Note 3)	● 0.05V <sub>CC</sub>			V
V <sub>OL</sub>	Low Level Output Voltage (SDA)	I = 3mA	●		0.4	V
I <sub>IN</sub>	Input Leakage	0.1V <sub>CC</sub> ≤ V <sub>IN</sub> ≤ 0.9V <sub>CC</sub>	●		1	μA
C <sub>I</sub>	Capacitance for Each I/O Pin		● 10			pF
C <sub>B</sub>	Capacitance Load for Each Bus Line		●		400	pF
V <sub>IH(A0)</sub>	High Level Input Voltage for Address Pin		● 0.95V <sub>CC</sub>			V
V <sub>IL(A0)</sub>	Low Level Input Voltage for Address Pin		●		0.05V <sub>CC</sub>	V

## I<sup>2</sup>Cのタイミング特性

●は全動作温度範囲の規格値を意味する。それ以外はT<sub>A</sub> = 25°Cでの値。(Note 2、7)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t <sub>CONV1</sub>	Conversion Time	SPD = 0	●	4	4.8	ms
t <sub>CONV2</sub>	Conversion Time	SPD = 1	●	1	1.2	ms
f <sub>SCL</sub>	SCL Clock Frequency		● 0		400	kHz
t <sub>HD(SDA,STA)</sub>	Hold Time (Repeated) START Condition		● 0.6			μs
t <sub>LOW</sub>	LOW Period of the SCL Pin		● 1.3			μs
t <sub>HIGH</sub>	HIGH Period of the SCL Pin		● 0.6			μs
t <sub>SU(STA)</sub>	Set-Up Time for a Repeated START Condition		● 0.6			μs
t <sub>HD(DAT)</sub>	Data Hold Time		● 0		0.9	μs
t <sub>SU(DAT)</sub>	Data Set-Up Time		● 100			ns
t <sub>r</sub>	Rise Time for SDA, SCL Signals	(Note 6)	● 20 + 0.1C <sub>B</sub>		300	ns
t <sub>f</sub>	Fall Time for SDA, SCL Signals	(Note 6)	● 20 + 0.1C <sub>B</sub>		300	ns
t <sub>SU(STO)</sub>	Set-Up Time for STOP Condition		● 0.6			μs
t <sub>BUF</sub>	Bus Free Time Between a Stop and Start Condition		● 1.3			μs
t <sub>OF</sub>	Output Fall Time V <sub>IHMIN</sub> to V <sub>ILMAX</sub>	Bus Load C <sub>B</sub> = 10pF to 400pF (Note 6)	● 20 + 0.1C <sub>B</sub>		250	ns
t <sub>SP</sub>	Input Spike Suppression		●		50	ns

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** 全ての電圧値はGNDを基準にしている。注記がない限り、V<sub>CC</sub> = 2.7V~5.5V。

$$V_{REFCM} = V_{REF}/2, FS = V_{REF}, -V_{REF} \leq V_{IN} \leq V_{REF}$$

$$V_{IN} = V_{IN}^+ - V_{IN}^-, V_{INCM} = (V_{IN}^+ + V_{IN}^-)/2, (LTC2473)$$

**Note 3:** 設計によって保証されているが、テストされない。

**Note 4:** 積分非直線性は、実際の伝達曲線のエンドポイントを通る直線からのコードの偏差として定義されている。

**Note 5:** 入力サンプリング電流は、LTC2471/LTC2473が変換中に入力サンプリング・ネットワークから流れる平均入力電流である。

**Note 6:** C<sub>B</sub> = 1本のバスラインの容量 (pF)。

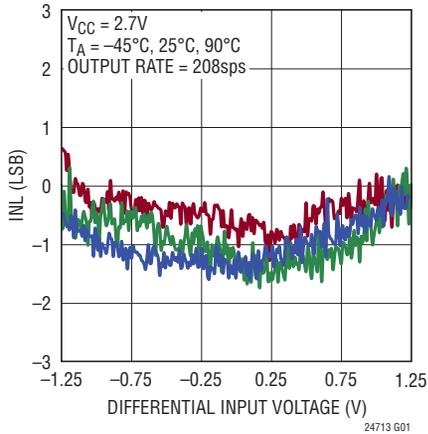
**Note 7:** 全ての値はV<sub>IH(MIN)</sub>とV<sub>IL(MAX)</sub>のレベルを基準にしている。

**Note 8:** 正電流はDUTピンへ流れ込む。

**Note 9:** 電圧温度係数は出力電圧の最大変化を規定温度範囲で割って計算される。

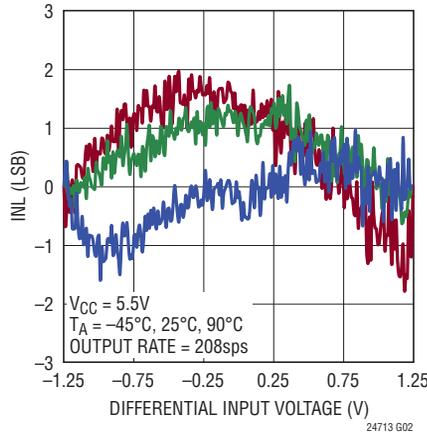
## 標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$ )

### 積分非直線性



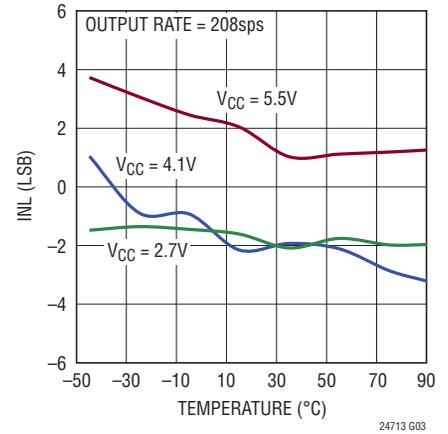
24713 G01

### 積分非直線性



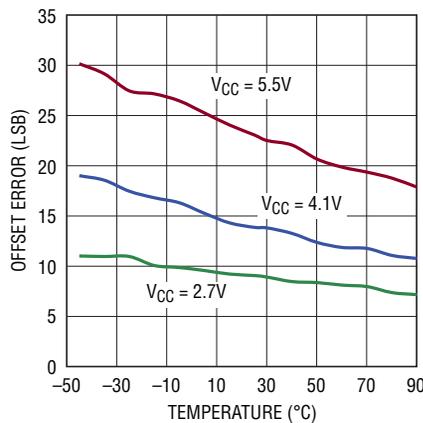
24713 G02

### 最大INLと温度



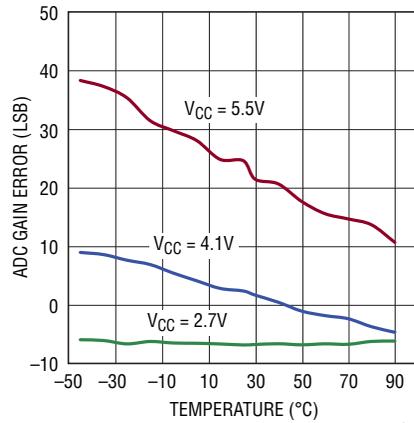
24713 G03

### オフセット誤差と温度



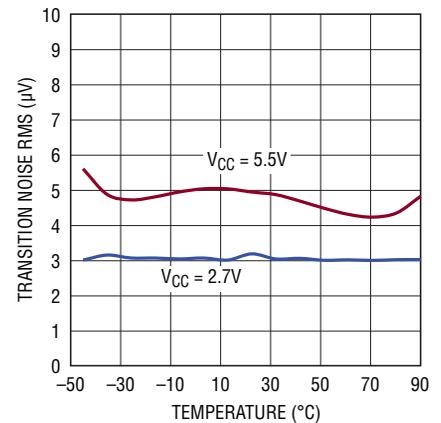
24713 G04

### ADCの利得誤差と温度



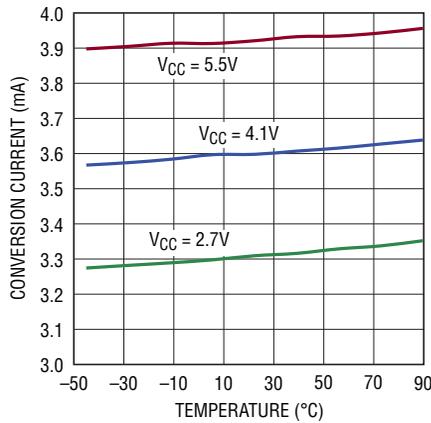
24713 G05

### 遷移ノイズと温度



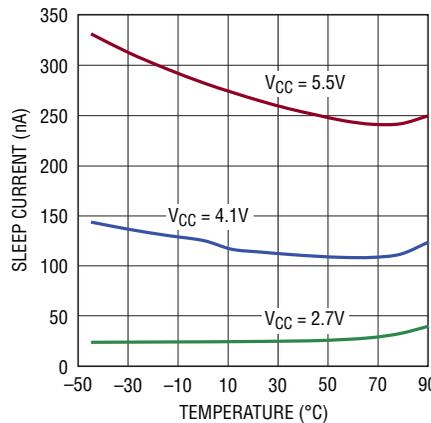
24713 G06

### 変換モードの消費電流と温度



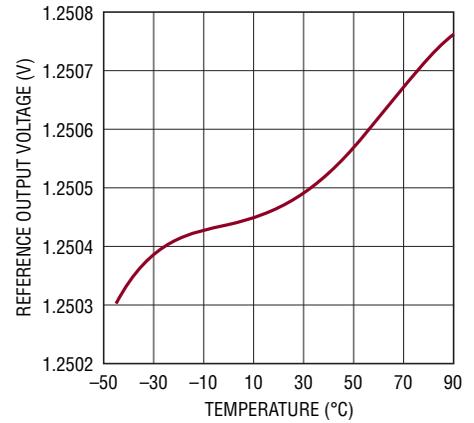
24713 G07

### スリープ・モードの消費電流と温度



24713 G08

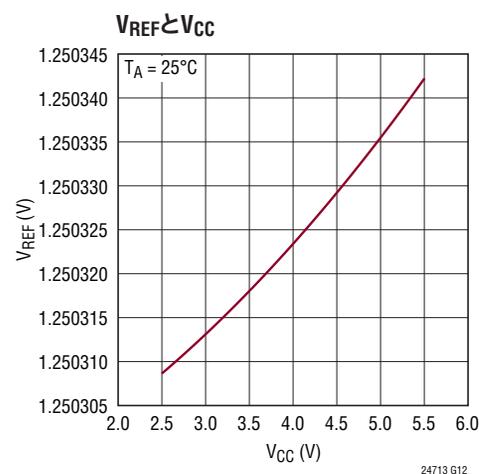
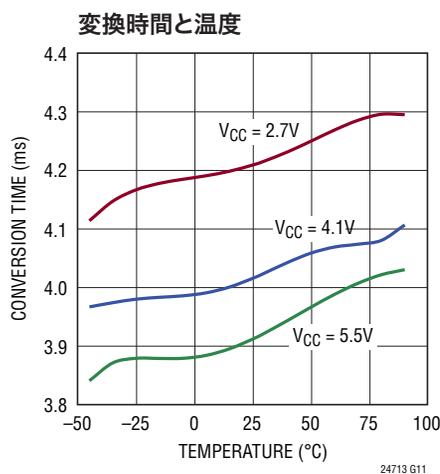
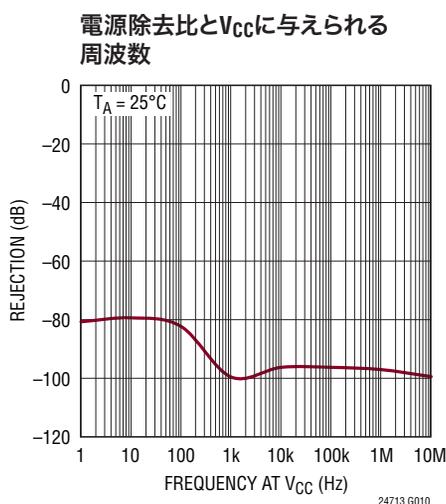
### $V_{REF}$ と温度



24713 G09

# LTC2471/LTC2473

## 標準的性能特性 (注記がない限り、 $T_A = 25^\circ\text{C}$ )



## ピン機能

**REFOUT (ピン1):** リファレンスの出力ピン。公称1.25Vです。この電圧はADCのフルスケール入力範囲を設定します。ノイズとリファレンスの安定性のため、0.1 $\mu\text{F}$ のコンデンサをこのピンからGNDに接続します。このコンデンサの値は、リファレンス補償ピン (COMP) に接続するコンデンサの値以下にする必要があります。REFOUTを外部リファレンスでオーバードライブしてはなりません。

**COMP (ピン2):** 内部リファレンス補償ピン。ノイズとリファレンスの安定性のため、0.1 $\mu\text{F}$ のコンデンサをこのピンからGNDに接続します。

**A0 (ピン3):** チップ・アドレス制御ピン。A0ピンはGNDまたは $V_{CC}$ に接続することができます。A0をGNDに接続すると、LTC2471/LTC2473のI<sup>2</sup>Cアドレスは0010100です。A0を $V_{CC}$ に接続すると、LTC2471/LTC2473のI<sup>2</sup>Cアドレスは1010100です。

**GND (ピン4、7、11、(露出パッドのピン13-DFNパッケージのみ)):** グランド。露出パッドは低インピーダンス接続を使ってグラウンド・プレーンに直接接続します。

**SCL (ピン5):** I<sup>2</sup>Cインタフェースのシリアル・クロック入力。LTC2471/LTC2473はI<sup>2</sup>Cのスレーブとして機能することができます。SCLピンは外部シリアル・クロックを受け入れるだけです。データはSCLの立ち上がりエッジでシフトされてSDAピンに入力され、SCLの立ち下がりエッジでSDAピンを通して出力されます。

**SDA (ピン6):** I<sup>2</sup>Cインタフェースの双方向シリアル・データ・ライン。変換結果はSDAピンを通して出力されます。LTC2471/LTC2473がデータ出力モードでない限り、このピンは高インピーダンスです。LTC2471/LTC2473がデータ出力モードの間SDAはオープン・ドレインのプルダウンです(そのため $V_{CC}$ への外部1.7kプルアップ抵抗が必要です)。

**REF<sup>-</sup> (ピン8):** ADCへの負リファレンス入力。このピンの電圧がADCへのゼロ入力を設定します。このピンは、グラウンドまたは入力センサのグラウンド検出に直接接続します。

**IN<sup>+</sup> (LTC2473)、IN (LTC2471) (ピン9):** LTC2473差動デバイスの正入力電圧。LTC2471シングルエンド・デバイスのADC入力。

**IN<sup>-</sup> (LTC2473)、GND (LTC2471) (ピン10):** LTC2473差動デバイスの負入力電圧。LTC2471シングルエンド・デバイスのGND。

**$V_{CC}$  (ピン12):** 正電源電圧。ピン12のできるだけ近くに配置した10 $\mu\text{F}$ コンデンサと低直列インダクタンスの0.1 $\mu\text{F}$ コンデンサを並列に使用して、GNDにバイパスします。

## ブロック図

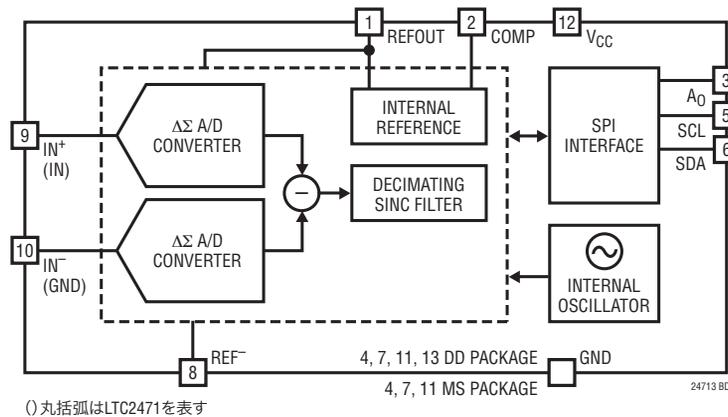


図1. 機能ブロック図

## アプリケーション情報

## コンバータの動作

## コンバータの動作サイクル

LTC2471/LTC2473は低消費電力のデルタシグマA/Dコンバータで、シンプルなI<sup>2</sup>Cインタフェースを備えており、ユーザーが208sps/833spsの出力レートを選択できます(図1を参照)。LTC2473は完全な差動入力を備えており、LTC2471はシングルエンドです。両者はピン互換およびソフトウェア互換です。それらの動作は3つに区別されるステート(状態)で構成されています。変換、スリープ/ナップ、およびデータ入力/出力の各ステートです。動作は変換ステートで開始されます(図2を参照)。変換が終了すると、コンバータは自動的にパワーダウンします(ナップ)。または、ユーザーの制御のもとに、コンバータとリファレンスの両方がパワーダウンします(スリープ)。デバイスがこの状態の間、変換結果はスタティック・レジスタ内に保持されます。サイクルはデータ入力/出力ステートで終了します。16ビットが全て読み出されると、または中止されると、デバイスは新しい変換を開始します。

変換ステートの時間はLTC2471/LTC2473の変換時間(選択された出力レートに依存して公称4.8msまたは1.2ms)で決まります。この動作は一旦開始されると、内部パワーオン・リセット信号を発生する低電源状態( $V_{CC} < 2.1V$ )による以外、中止することはできません。

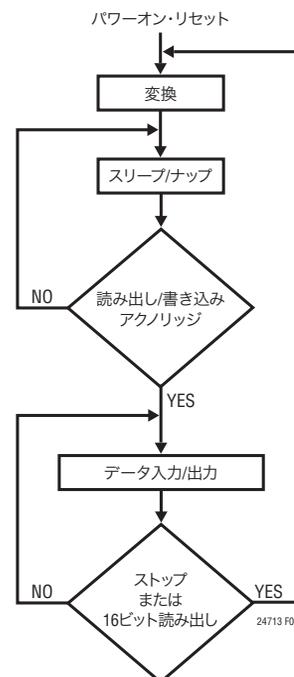


図2. LTC2471/LTC2473の状態遷移図

## アプリケーション情報

変換完了後、LTC2471/LTC2473はスリープ/ナップ・ステートに移行し、有効な読み出し/書き込みがアクノリッジされるまで、この状態に留まります。この状態に続いて、ADCはデータ入力/出力ステートに移行します。

スリープ/ナップ・ステートの間、LTC2471/LTC2473のコンバータはパワーダウンします。これにより、消費電流が約70%減少します。ナップ・ステートの間、リファレンスはパワーアップ状態に留まります。ユーザーは、データ入力/出力ステートの間にスリープ・モードをイネーブルすることにより、リファレンスとコンバータの両方をパワーダウンすることができます。スリープモードがイネーブルされた状態で次の変換が完了するとスリープ・ステートに移行し、電力は $2\mu\text{A}$  (最大)に減少します。有効な読み出し/書き込みがアクノリッジされると、リファレンスがパワーアップします。リファレンスのスタートアップ時間は(リファレンス・コンデンサと補償コンデンサの両方の値とも $0.1\mu\text{F}$ の場合)12msです。リファレンス・コンデンサと補償コンデンサを小さくすると、スタートアップ時間が短くなりますが(図3を参照)、遷移ノイズが増加します(図4を参照)。

### パワーアップ・シーケンス

コンバータに加えられる電源電圧( $V_{CC}$ )が約2.1Vより低いとき、ADCはパワーオン・リセットを行います。この機能により、変換結果が損なわれないことが保証されます。

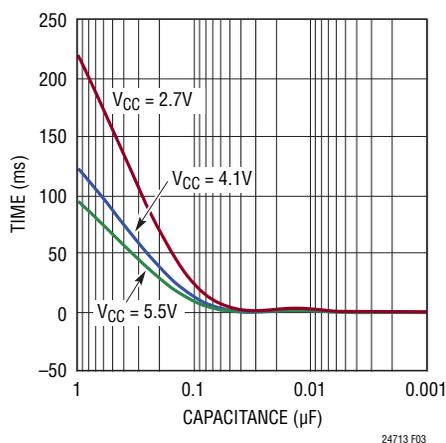


図3. リファレンスのスタートアップ時間と  $V_{REF}$ および補償の容量

$V_{CC}$ がこの臨界スレッショルドを超えて上昇すると、コンバータは約0.5msの内部パワーオン・リセット(POR)信号を発生します。適切に動作するには、PORサイクルが終了する前に $V_{DD}$ が通常の動作範囲(2.7V~5.5V)に回復する必要があります。このPOR信号により、全ての内部レジスタがクリアされます。LTC2471/LTC2473はPOR信号に続いて変換サイクルを開始し、図2に示されている一連のステートに従います。PORに続くリファレンスのスタートアップ時間は12msです( $C_{COMP} = C_{REFOUT} = 0.1\mu\text{F}$ )。パワーアップに続く最初の変換は、リファレンス電圧が完全にセトリングしていないと無効になります(図3を参照)。パワーアップに続く最初の変換は、データ・アポート命令を使うか、または単に読み出して無視することによって破棄することができます。選択された $C_{COMP}$ と $C_{REFOUT}$ の値に依存して、リファレンスのスタートアップが1変換時間より長くかかることがあります(図3を参照)。スタートアップ時間が1.2ms(833spsの出力レート)または4.8ms(208spsの出力レート)より短ければ、最初の期間に続く変換は精確でデバイスの仕様を満たします。スタートアップ時間が1.2msまたは4.8msを超える場合、ユーザーは適切な時間待機するか、セトリングしていない期間内の変換結果を無視することにより、固定変換時間をスタートアップ・タイマとして利用することができます。リファレンスがセトリングすると、後続の全ての変換結果は有効です。ユーザーがデバイスをスリープ・モードにすると(SLP = 1、リファレンスはパワーダウン)、リファレンスは $C_{COMP}$ と $C_{REFOUT}$ の値に比例したスタートアップ時間を必要とします(図3を参照)。

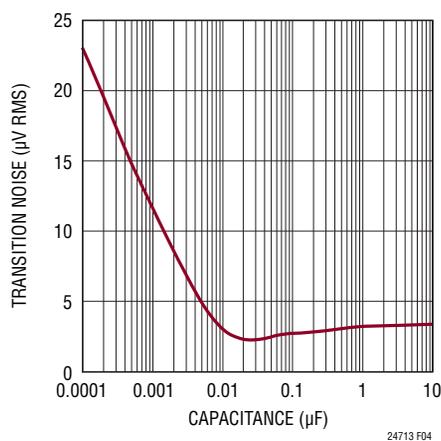


図4. RMS遷移ノイズと  $C_{COMP}$ およびリファレンスの容量

## アプリケーション情報

### 使いやすさ

LTC2471/LTC2473のデータ出力には、待ち時間、フィルタのセトリング遅延、または変換サイクルに関連した冗長な結果はありません。変換と出力データの間には1対1対応の関係があります。したがって、複数のアナログ入力電圧の多重化に特別な操作は不要です。

LTC2471/LTC2473は従来のデルタシグマ・アーキテクチャと比べて平均入力電流が数桁少ない独自の入力サンプリング手法を採用しています。これにより、外部フィルタ・ネットワークを直接LTC2471/LTC2473にインタフェースすることができます。平均入力サンプリング電流が50nAなので、1kΩと0.1μFを使った外部RCローパス・フィルタによる追加誤差は<1LSBになります。さらに、IN<sup>+</sup>とIN<sup>-</sup>の間のリーク電流は無視できます(LTC2473の場合)。

### 入力電圧範囲 (LTC2471)

オフセット誤差とフルスケール誤差を無視すれば、LTC2471は理論的には入力がグランド(ゼロスケール入力)のとき「オールゼロ」のデジタルの結果を出力し、入力がV<sub>REF</sub>(V<sub>REFOUT</sub> = 1.25V)以上るとき「オール1」のデジタルの結果を出力します。アンダーレンジ状態では(ゼロスケールより下の全ての入力電圧)、コンバータは出力コード“0”を発生します。オーバーレンジ状態では(V<sub>REF</sub>を超える全ての入力電圧)、コンバータは出力コード“65535”を発生します。

### 入力電圧範囲 (LTC2473)

「出力データのフォーマット」のセクションで詳述されているように、出力コードは $INT(32767.5 \cdot (V_{IN}^{+} - V_{IN}^{-}) / V_{REF} + 32767.5)$ として与えられます。(V<sub>IN</sub><sup>+</sup> - V<sub>IN</sub><sup>-</sup>) ≥ V<sub>REF</sub>では、出力コードは65535(オールワン)にクランプされます。(V<sub>IN</sub><sup>+</sup> - V<sub>IN</sub><sup>-</sup>) ≤ -V<sub>REF</sub>では、出力コードは0(オールゼロ)にクランプされます。

### I<sup>2</sup>Cインタフェース

LTC2471/LTC2473はI<sup>2</sup>Cインタフェースを通して通信を行います。I<sup>2</sup>Cインタフェースは2線式オープン・ドレイン・インタフェースで、複数のデバイスとマスタを単一バスでサポートします。接続されているデバイスはシリアル・データ・ライン(SDA)を“L”に引き下げることができるだけで、“H”にドライブすることはできません。SDAは外部でプルアップ抵抗を通して電源に接続する必要があります。データ・ラインが解放されているとき、データ・ラインは“H”になります。I<sup>2</sup>Cバスのデータは標準モードでは最大100kbps、高速モードでは400kbpsのレートで転送することができます。

データ入力/出力ステートに入ると、SDAは変換結果の符合ビット(D15)を出力します。このステートの間、ADCはSCL入力ピンの制御の下に、SDA出力ピンを通して変換結果をシリアルにシフトして出力します。このデータを発生するのに待ち時間はなく、その結果は最後に完了した変換に対応しています。データの新しいビットは、SCL入力ピンで検出される各立ち下がりエッジに続いてSDAピンに現れ、MSBからLSBへと進みます。ユーザーは、このデータを、SCLピンをドライブしている外部シリアル・クロック信号の各立ち上がりエッジで確実にラッチすることができます。

I<sup>2</sup>Cバス上の各デバイスはデバイスに保存されている固有アドレスで識別され、デバイスの機能に依存して、トランスミッタまたはレシーバのどちらかとして動作することができます。トランスミッタとレシーバに加えて、デバイスはデータ転送時にマスタまたはスレーブとみなすこともできます。マスタはバス上でデータ転送を開始するデバイスで、転送を可能にするクロック信号を発生します。マスタによって呼び出されたデバイスはスレーブとみなされます。LTC2471/LTC2473のアドレスは(A0がGNDに接続されていると)0010100、または(A0がV<sub>CC</sub>に接続されていると)1010100です。

## アプリケーション情報

LTC2471/LTC2473はスレーブとして呼び出されることができるだけです。最後の変換結果を転送することだけができます。シリアル・クロック・ライン(SCL)は常にLTC2471/LTC2473への入力で、シリアル・データ・ライン(SDA)は双方向です。I<sup>2</sup>Cのタイミングの定義を図5に示します。

### スタート条件とストップ条件

スタート(S)条件はSCLを“H”に保ったままSDAを“H”から“L”に遷移させて発生させます。スタート条件になった後はバスはビジーであるとみなされます。データ転送が終了すると、SCLを“H”に保ったままSDAを“L”から“H”に遷移させてストップ(P)条件を発生させます。ストップが発生した後はバスはフリーになります。スタート条件とストップ条件は常にマスタが発生させます。

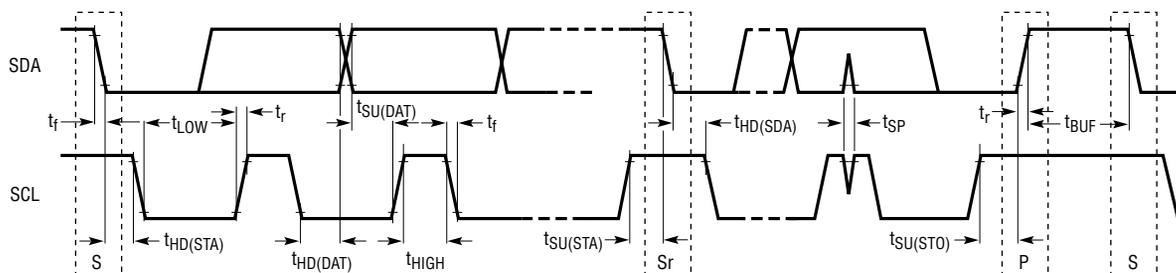
バスが使用されているとき、ストップ条件の代わりにリピート・スタート(Sr)を発生させると、バスはビジー状態に留まります。リピート・スタートのタイミングは機能的にスタートと同じで、新しい変換を開始する前にデバイスから読み出すのに使います。

### データ転送

スタート条件の後、I<sup>2</sup>Cバスはビジーになり、マスタと呼び出されたスレーブの間でデータ転送を開始することができます。データは9ビット(1バイトの後にアックノリッジ(ACK)の1ビットが続く)のグループでバス上を転送されます。マスタは9番目のSCLクロック・サイクルの間SDAラインを解放します。スレーブ・デバイスはSDAを“L”に引き下げてACKを発信するか、またはSDAラインを高インピーダンスのままにして非アックノリッジ(NAK)を発信します(外部プルアップ抵抗がラインを“H”に保ちます)。クロック・ライン(SCL)が“L”のときだけデータが変化します。

### 出力データのフォーマット

スタート条件の後、マスタは7ビットのアドレスを送り、読み出しリクエスト(R)ビットがそれに続きます。読み出しリクエストの場合、ビットRは1です。7ビットのアドレスがLTC2471/LTC2473のアドレス(ピンA0の状態に依存して0010100または1010100)に合致すると、ADCが選択されます。



24713 F05

図5. I<sup>2</sup>Cバス上の高速/標準モード・デバイスのタイミングの定義

## アプリケーション情報

変換ステートの途中でデバイスが呼び出されると、そのリクエストを受け入れないで、SDAラインを“H”のままにしてNAKを発信します。変換が完了すると、LTC2471/LTC2473はSDAラインを“L”に引き下げてACKを発信します。

ACKに続いて、LTC2471/LTC2473はデータを出力することができます。データの出カストリームは16ビット長で、SCLの立ち下がりエッジでシフトされて出力されます(図6を参照)。

データ入力/出力ステートは全16ビットが読み出されると、またはストップ条件の後に終了します。

LTC2473(差動入力)の出カコードは $INT(32767.5 \cdot (V_{IN}^+ - V_{IN}^-) / V_{REF} + 32767.5)$ によって与えられます。LTC2473からの最初のビット出力(D15)はMSBであり、これは $V_{IN}^+ \geq V_{IN}^-$ では1、 $V_{IN}^+ < V_{IN}^-$ では0です。このビットには順に下がっていく下位ビットが続き(D14、D13、…)、最後にLSBがLTC2473から出力されます(表1を参照)。

LTC2471(シングルエンド入力)の出カコードは直接バイナリにエンコードされます(表1を参照)。

表1. LTC2471/LTC2473の出カデータのフォーマット

シングルエンドの入力 $V_{IN}$ (LTC2471)	差動入力電圧 $V_{IN}^+ - V_{IN}^-$ (LTC2473)	D15 (MSB)	D14	D13	D12...D2	D1	D0 (LSB)	対応する 10進数の値
$\geq V_{REF}$	$\geq V_{REF}$	1	1	1	1	1	1	65535
$V_{REF} - 1LSB$	$V_{REF} - 1LSB$	1	1	1	1	1	0	65534
$0.75 \cdot V_{REF}$	$0.5 \cdot V_{REF}$	1	1	0	0	0	0	49152
$0.75 \cdot V_{REF} - 1LSB$	$0.5 \cdot V_{REF} - 1LSB$	1	0	1	1	1	1	49151
$0.5 \cdot V_{REF}$	0	1	0	0	0	0	0	32768
$0.5 \cdot V_{REF} - 1LSB$	-1LSB	0	1	1	1	1	1	32767
$0.25 \cdot V_{REF}$	$-0.5 \cdot V_{REF}$	0	1	0	0	0	0	16384
$0.25 \cdot V_{REF} - 1LSB$	$-0.5 \cdot V_{REF} - 1LSB$	0	0	1	1	1	1	16383
0	$\leq -V_{REF}$	0	0	0	0	0	0	0

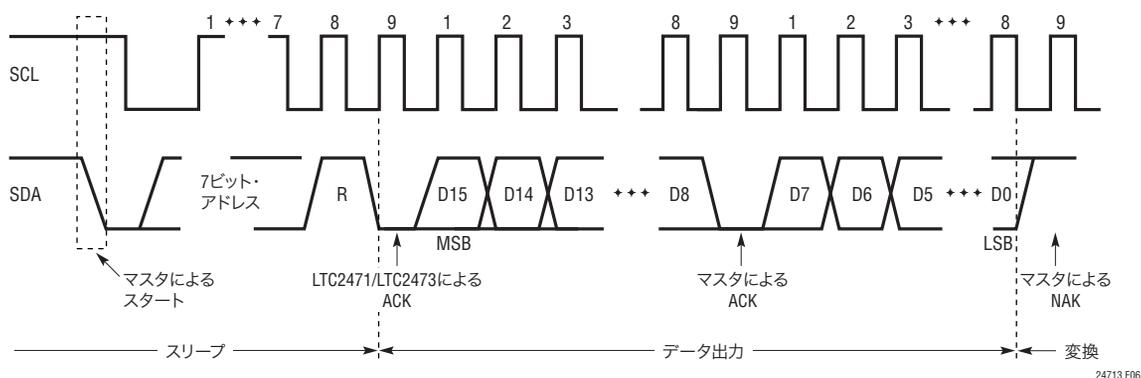


図6. 読み出しシーケンスのタイミング図

## アプリケーション情報

### データ入力のフォーマット

スタート条件の後、マスタは7ビットのアドレスを送り、読み出し/書き込みリクエスト (R/ $\bar{W}$ ) ビットがそれに続きます。書き込みリクエストの場合、R/ $\bar{W}$  ビットは0です。データ入力ワードは長さが4ビットで、2つのイネーブル・ビット (EN1とEN2) および2つのプログラミング・ビット (SPDとSLP) で構成されています (図7を参照)。EN1は有効な書き込みアドレスがアクノリッジされた後のSCLの最初の立ち上がりエッジに与えられます。プログラミングはEN1 = 1およびEN2 = 0に設定することによりイネーブルされます。

スピード・ビット (SPD) は出力レートを決定します (208spsの出力レートの場合SPD = 0 (既定)、833spsの場合SPD = 1)。内蔵リファレンスをパワーダウンするにはスリープ・ビット (SLP) を使います。デフォルト・モードでは、リファレンスは各変換サイクルの終了時にパワーアップ状態に留まりますが、ADCは各変換サイクルの終了時に自動的にパワーダウンします。SLP ビットが”H”にセットされている場合、リファレンスとADCは次の変換サイクルが完了するとパワーダウンします。有効な読み出し/書き込みがアクノリッジされると、リファレンスとADCが再度パワーアップします。リファレンスがスタートアップする前に次の変換が開始されると、後に続く変換は無効です (補償コンデンサとリファレンス・コンデンサの関数としてのリファレンスのスタートアップ時間については図3を参照)。

内蔵リファレンスをパワーダウンするにはスリープ・ビット (SLP) を使います。既定のモードでは、ADCがパワーダウンされていても、リファレンスはパワーアップされたまま留まります。SLPビットが”H”にセットされると、リファレンスは次の変換完了後パワーダウンします。有効なアドレスがアクノリッジされるまで、パワーダウンされたまま留まります。リファレンスのスタートアップ時間は約12msです。後続の変換のためにリファレンスを確実に安定にするため、アドレスのアクノリッジの後データの入力/出力時間を12ms遅らせるか、またはリファレンスのスタートアップに続く最初の変換結果を破棄します。

表2. 入力データのフォーマット

ビット名	機能
EN1	プログラム・モードをイネーブルするには”H” (EN1 = 1) にする
EN2	プログラム・モードをイネーブルするには”L” (EN2 = 0) にする
SPD	出力レートが208spsの場合”L” (SPD = 0、既定)、833spsの場合”H” (SPD = 1)
SLP	ナップ・モードの場合”L” (SLP = 0、既定)、リファレンスとコンバータの両方がパワーダウンするスリープ・モードの場合”H” (SLP = 1)

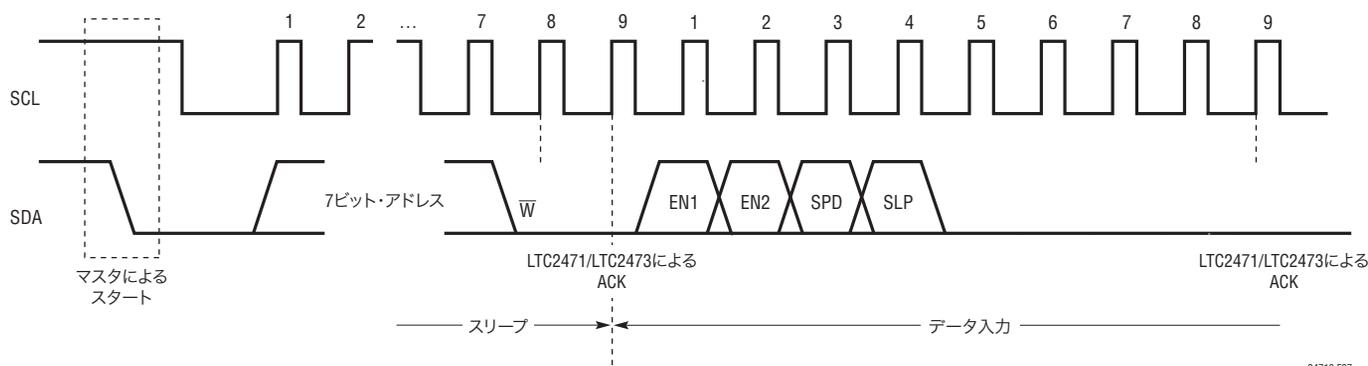


図7. LTC2471/LTC2473への書き込みのタイミング図

24713 F07

## アプリケーション情報

### 動作シーケンス

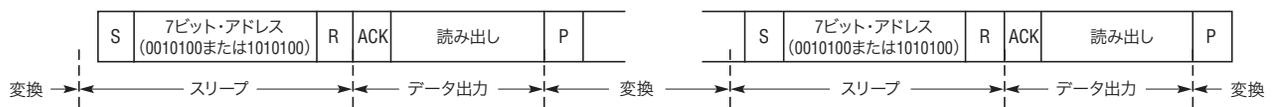
#### 連続読み出し

LTC2471/LTC2473からの変換は連続的に読み出すことができます(図8を参照)。読み出しではR/Wが1です。読み出し動作が終了すると、新しい変換が自動的に開始されます。変換サイクルの最後に、上述の方法を使って次の結果を読み出すことができます。変換サイクルが完了していないのに有効なアドレスによってデバイスが選択されると、LTC2471/LTC2473は

NAK信号を発生して変換サイクルが進行中であることを知らせます。状態図の例として図9を参照してください。

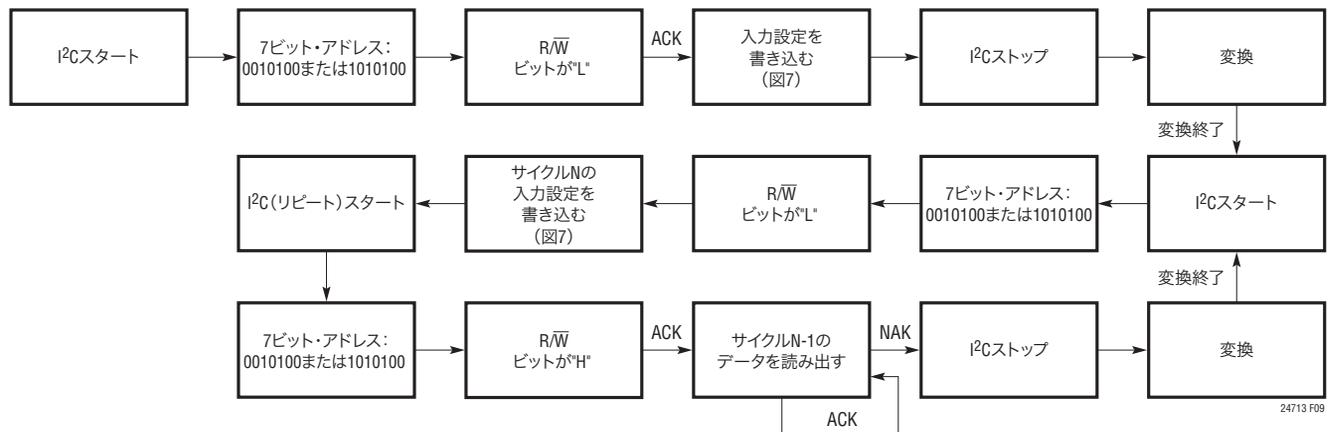
#### 変換結果の破棄と新しい変換の開始

図10に示されているように、前の結果を読み出すことなく新しい変換を開始することができます。有効な7ビット・アドレス、読み出しリクエスト(R/W)ビット、および有効なACKに続いて、ストップ・コマンドを与えると新しい変換が開始されます。



24713 F08

図8. 連続読み出し



24713 F09

図9. I<sup>2</sup>Cの状態図



24713 F10

図10. 前の変換結果を読み出すことなく新しい変換を開始

# LTC2471/LTC2473

## アプリケーション情報

### コンバータの精度の維持

デバイスのデカップリング、PCBのレイアウト、アンチエイリアシング回路、ラインや周波数の乱れの影響を変換結果ができるだけ受けないようにLTC2471/LTC2473は設計されています。にもかかわらず、このデバイスの高い精度を維持するには、いくつかの配慮をしておくのが賢明です。

### デジタル信号レベル

CMOSロジックの性質により、入力デジタル信号をGNDまたはV<sub>CC</sub>の近くに保つことを推奨します。0.5V～(V<sub>CC</sub>-0.5V)の範囲の電圧はデバイスからの追加電流リークを生じます。アンダーシュートやオーバーシュートも、特にデバイスが変換を行っているとき、最小に抑えます。したがって、エッジレートを約10nsに保ち、オーバーシュートとアンダーシュートを0.3V以下に制限するのが有益です。

### V<sub>CC</sub>とGNDのドライブ

V<sub>CC</sub>ピンとGNDピンとの関係で、LTC2471/LTC2473は内部の高周波デカップリングを減衰素子と組み合わせて、ADCの性能がPCBレイアウトや外部部品による影響を受けにくくしています。にもかかわらず、このコンバータの非常に高い精度は電源の低周波数および高周波数の注意深いデカップリングによって最も良く維持されます。

10μFの低ESRセラミック・コンデンサに並列に接続された高品質の0.1μFセラミック・コンデンサを、できるだけパッケージに近づけて、V<sub>CC</sub>ピンとGNDピンの間に接続します。0.1μFのコンデンサをADCパッケージの一番近くに配置します。コンバータのV<sub>CC</sub>ピンを出発して、これら2個のデカップリング・コンデンサを通り、コンバータのGNDピンに戻ってくる回路経路ではビアを使わない方が良いでしょう。この回路経路によって囲まれる領域と経路長を最小にします。

図11に示されているように、REF<sup>-</sup>がADCへの負リファレンス電圧入力として使われています。このピンはグラウンドに直接接続するか、またはセンサのグラウンドにケルビン検出で接続することができます。REF<sup>-</sup>が検出入力として使われる場合、10μFの低ESRセラミック・コンデンサに並列に0.1μFのセラミック・コンデンサを使ってグラウンドにバイパスします。

V<sub>CC</sub>ピンとGNDピンの両方で、インピーダンスの非常に低いグラウンドと電力プレーンおよびスター接続が望ましいといえます。

V<sub>CC</sub>ピンには2つの区別された接続を行います。片方は上述のデカップリング・コンデンサに接続し、他方は電源電圧のグラウンド・リターンに接続します。

### REFOUTとCOMP

内蔵1.25Vリファレンスは内部でコンバータのリファレンス入力に接続されており、REFOUTピンに出力されます。0.1μFのコンデンサをREFOUTピンに接続します。このコンデンサをもっと小さくすることはできませんが、遷移ノイズが増加します(図4を参照)。0.1μFのコンデンサをCOMPピンにも接続します。このピンはリファレンスの内部ポイントに接続されており、安定性のために使われます。リファレンスを安定状態に保つため、COMPピンに接続されるコンデンサはREFOUTピンに接続されるコンデンサに等しいか、それより大きくします。REFOUTピンは外部電圧でオーバーライドすることはできません。

REFOUTピンとCOMPピンに接続されるコンデンサのサイズに依存して、内部リファレンスのスタートアップ時間がそれに対応したものになります。このスタートアップ時間は0.1μFのコンデンサが使われるとき標準で12msです。

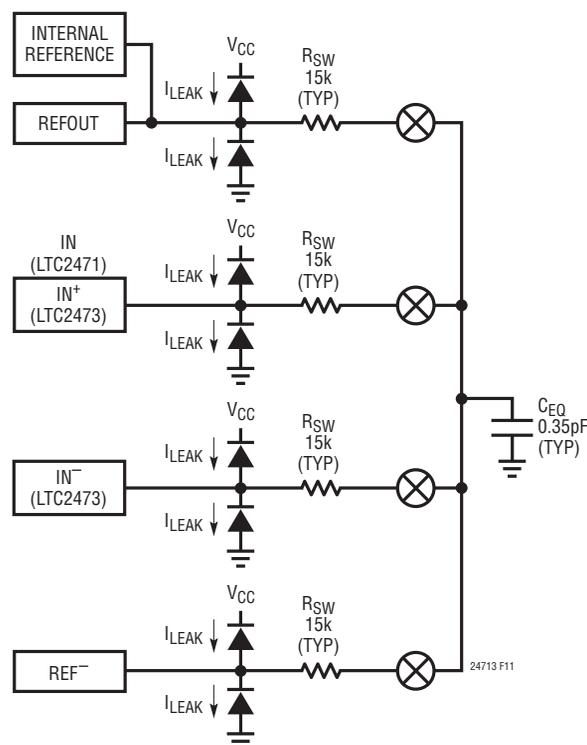


図11. LTC2471/LTC2473のアナログ入力/リファレンスの等価回路

## アプリケーション情報

パワーアップに続く最初の変換は、データ・アボート命令を使うか、または単に読み出して無視することによって破棄することができます。選択された $C_{COMP}$ と $C_{REFOUT}$ の値に依存して、リファレンスのスタートアップが1変換時間より長くかかることがあります(図3を参照)。スタートアップ時間が1.2ms(833spsの出力レート)または4.8ms(208spsの出力レート)より短ければ、最初の期間に続く変換は精確でデバイスの仕様を満たします。スタートアップ時間が1.2msまたは4.8msを超える場合、ユーザーは適切な時間待機するか、セトリングしていない期間内の変換結果を無視することにより、固定変換時間をスタートアップ・タイマとして利用することができます。リファレンスがセトリングすると、後続の全ての変換結果は有効です。ユーザーがデバイスをスリープ・モードにすると( $SLP = 1$ 、リファレンスはパワーダウン)、リファレンスは $C_{COMP}$ と $C_{REFOUT}$ の値に比例したスタートアップ時間を必要とします(図3を参照)。

リファレンスをスリープ状態にすると( $SLP = 1$ および $\overline{CS} = 1$ にプログラム)、リファレンスは次の変換の後にパワーダウンします。この最後の変換結果は有効です。 $\overline{CS}$ の立ち下がりがエッジで、リファレンスは再度パワーアップします。次の変換前にリファレンスの出力が確実にセトリングしているように、 $\overline{CS}$ の立ち下がりがエッジの後にデータ読み出しを遅らせることによりパワーアップ時間を延ばすことができます。デバイスから16ビットが全て読み出されたら、または $\overline{CS}$ が“H”になったら、次の変換が自動的に開始されます。既定の動作では、変換サイクルの終了時にリファレンスはパワーアップされた状態に留まります。

### $V_{IN^+}$ と $V_{IN^-}$ のドライブ

入力ドライブの要件は、図12の等価回路を使うと最良の分析を行うことができます。入力信号 $V_{SIG}$ は等価ソース抵抗 $R_S$ を通してADCの入力ピン( $IN^+$ および $IN^-$ )に接続されます。この抵抗にはジェネレータの実際のソース抵抗と入力ピンに接続された追加のオプションの抵抗の両方が含まれます。オプションの入力コンデンサ $C_{IN}$ もADCの入力ピンに接続されます。このコンデンサは入力の寄生容量 $C_{PAR}$ に並列に配置されます。この寄生容量にはプリント回路基板(PCB)およびADCの関連した入力ピンからの要素が含まれます。 $C_{PAR}$ の標準的

値は、PCBのレイアウトに依存して、2pF~15pFになります。さらに、図12の等価回路には、コンバータの等価内部抵抗 $R_{SW}$ とサンプリング・コンデンサ $C_{EQ}$ が含まれています。

完全な回路解析を必要とすることなく、 $R_S$ と $C_{IN}$ には明らかなトレードオフがいくつかあります。 $R_S$ と $C_{IN}$ を大きくすると以下の利点が得られます。

- 1) LTC2471/LTC2473の入力サンプリング・アルゴリズムにより、変換サイクルの間 $IN^+$ または $IN^-$ に流れる入力電流は標準で50nAです。高い $R_S \cdot C_{IN}$ は入力電流の高周波成分を減衰させ、最大1k $\Omega$ までの $R_S$ 値では<1LSBの誤差となります。
- 2)  $V_{SIG}$ からの帯域幅は入力ピン( $IN^+$ 、 $IN^-$ または $IN$ )で減少します。この帯域幅の減少により、ADCが高周波信号から分離されるので、簡単なアンチエイリアス機能が生じ、入力ノイズが減少します。
- 3) ADCによって生じるスイッチング過渡は信号源に戻る前に減衰します。
- 4) 大きな $C_{IN}$ は入力ピンに良好なACグランドを与え、信号源への反射を減らすのに役立ちます。
- 5)  $R_S$ を大きくすると、電源レールの範囲を外れるフォールト状態の間電流を制限することによりADCを保護します。

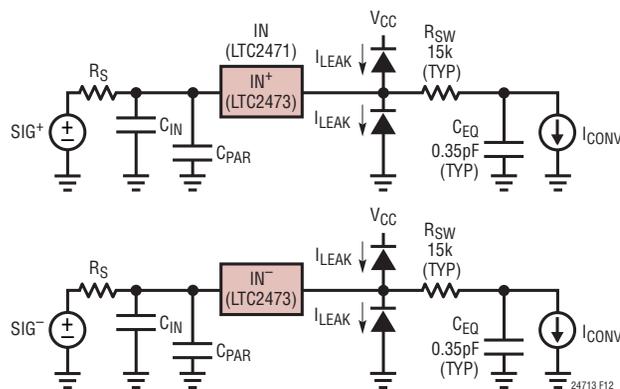


図12. LTC2471/LTC24732の入力ドライブの等価回路

## アプリケーション情報

与えられたアプリケーションで $R_S \cdot C_{IN}$ をどのくらい大きくするかには限界があります。あるポイントを超えて $R_S$ を増加させると、大きな測定誤差が生じるポイントまで入力電流による $R_S$ 両端の電圧降下が増加します。さらに、アプリケーションによっては、 $R_S \cdot C_{IN}$ の積を大きくしすぎると、目的の周波数で信号が許容できないほど減衰することがあります。

ほとんどのアプリケーションでは、高品質の $0.1\mu\text{F}$ セラミック・コンデンサで $C_{IN}$ を実装し、 $R_S \leq 1\text{k}$ とするのが望ましいでしょう。このコンデンサはパッケージの $IN^+$ 、 $IN^-$ および $IN$ の各ピンにできるだけ近づけます。さらに、この回路経路によって囲まれる領域と経路長を最小にします。

リモート端で接地されていない2線式センサの場合、 $R_S$ を分割して、スター接続トポロジーを使ってADCのGNDに接続するセンサのグラウンド・リターンとともに、ADCの入力ラインに直列抵抗を配置するのが望ましいでしょう。

$0.1\mu\text{F}$ の入力コンデンサ $C_{IN}$ を使ったときの $R_S$ 値の関数としての、LTC2473の「INLの測定値と入力電圧」を図13に示します。

場合によっては、 $R_S$ をこれらのガイドラインより大きくすることができます。ADCがスリープ・モードまたはI/Oモードのどちらかのとき、入力電流はゼロです。したがって、入力RC回路の時間定数 $\tau = R_S \cdot C_{IN}$ が実際の変換と変換の間の時間と同程度か、またはそれより長ければ、それに応じて入力電流が減少すると考えることができます。

これらの検討事項は入力信号の帯域幅とバランスをとる必要があります。3dB帯域幅は約 $1/(2\pi \cdot R_S \cdot C_{IN})$ です。

最後に、推奨されている $C_{IN}$ の値がユーザーの特定のアプリケーションには受け入れられない場合、別の戦略として、 $C_{IN}$ を取り去って $C_{PAR}$ と $R_S$ を最小にします。要するに、この構成は最短トレースを使って直接ADCに接続された低インピーダンスのセンサに対応します。実際のアプリケーションには、値の小さなセンス抵抗を使った電流測定、温度測定、低インピー

ダンスの電圧源モニタなどが含まれます。その結果得られる「INLと $V_{IN}$ 」を図14に示します。図14の測定には最小サイズのレイアウト・パッドと長さ約1インチの入力トレースの最小幅に相当するコンデンサ $C_{PAR}$ が含まれています。

## 信号帯域幅、遷移ノイズおよびノイズ等価入力帯域幅

LTC2471/LTC2473にはSinc<sup>2</sup>タイプのデジタル・フィルタが内蔵されています。最初のノッチは、208spsの出力レートが選択されると416Hzに位置し、833spsの出力レートが選択されると1666Hzに位置します。広い周波数範囲にわたる計算された入力信号の減衰と周波数の関係を図15に示します。低い周波数での計算された入力信号の減衰と周波数の関係を図16に示します。コンバータのノイズ・レベルは約 $3\mu\text{VRMS}$ で、ノイズのないコンバータの入力に接続された白色ノイズ源によってモデル化することができます。

関連した注記として、LTC2473は2つの別個のA/Dコンバータを使って正入力と負入力をデジタル化します。これらのA/Dコンバータのそれぞれの遷移ノイズは $3\mu\text{VRMS}$ です。一方の入力電圧がこの小さな遷移ノイズ帯域幅に入っていると、他方の入力電圧の値には関係なく、出力が1ビット変動します。両方の入力電圧がそれらの遷移ノイズ帯域幅に入っていると、出力が2ビット変動することがあります。

システム・ノイズの簡単な解析では、 $V_{IN}$ ドライブ回路を、ポールの位置 $f_i$ とノイズのスペクトル密度 $n_i$ によって特徴づけられる単一ポール等価回路としてモデル化することができます。もしコンバータが無限の帯域幅または少なくとも $f_i$ よりはるかに大きな帯域幅をもっていれば、外部ドライブ回路の合計ノイズの寄与は次のようになるでしょう。

$$V_n = n_i \sqrt{\pi/2 \cdot f_i}$$

そうすれば、システムの合計ノイズ・レベルは、 $(V_n^2)$ とLTC2471/LTC2473のノイズフロアの二乗和の平方根として見積ることができます。

アプリケーション情報

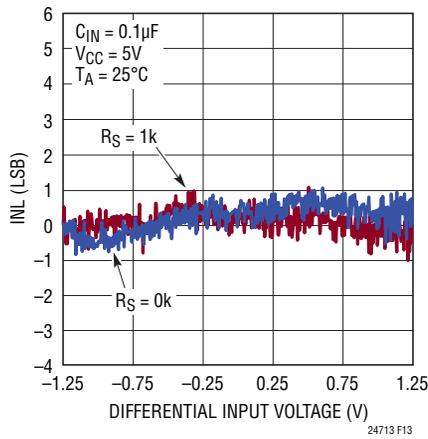


図13. 測定されたINLと入力電圧

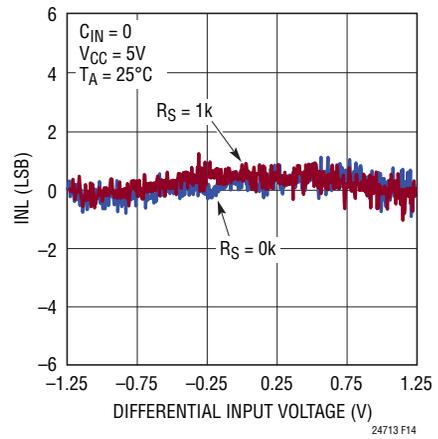


図14. 測定されたINLと入力電圧

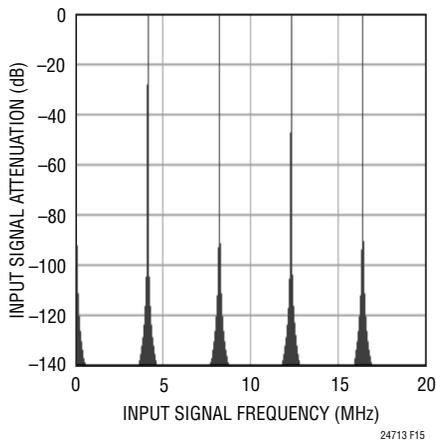


図15. LTC2473の入力信号の減衰と周波数 (208spsモード)

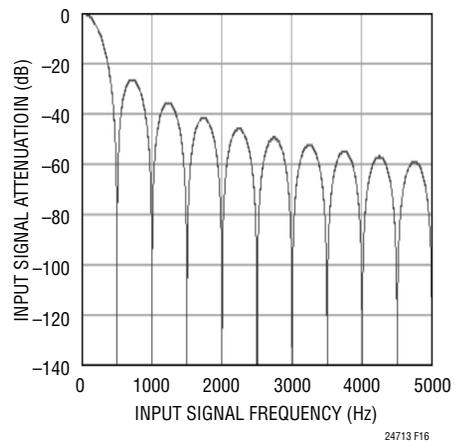


図16. LTC2473の入力信号の減衰と周波数 (208spsモード)

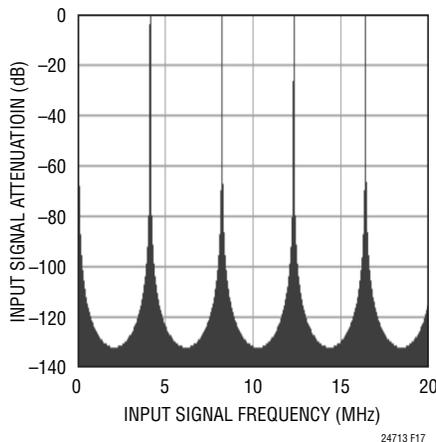


図17. LTC2473の入力信号の減衰と周波数 (833spsモード)

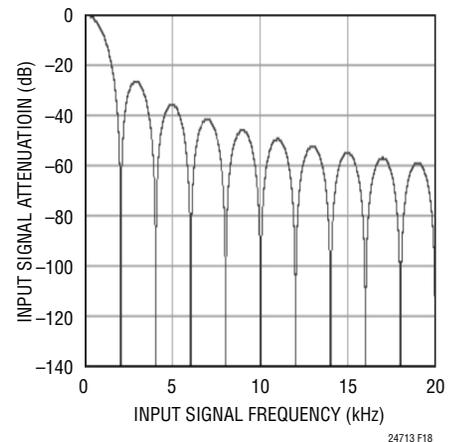


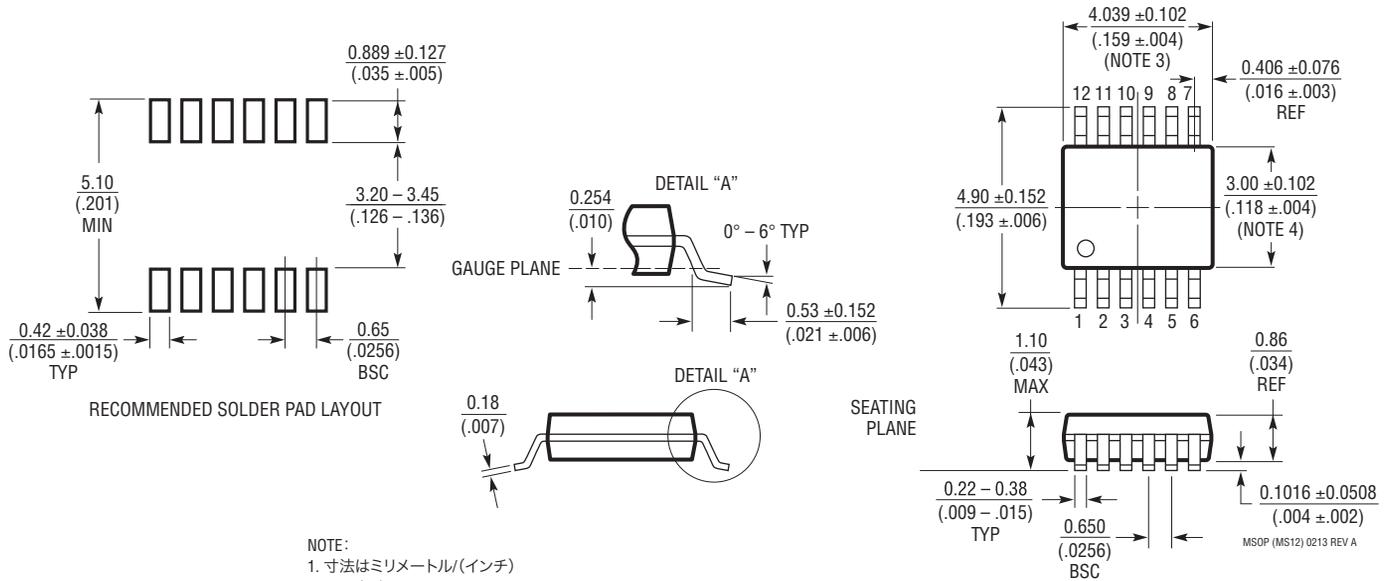
図18. LTC2473の入力信号の減衰と周波数 (833spsモード)

# LTC2471/LTC2473

## パッケージ

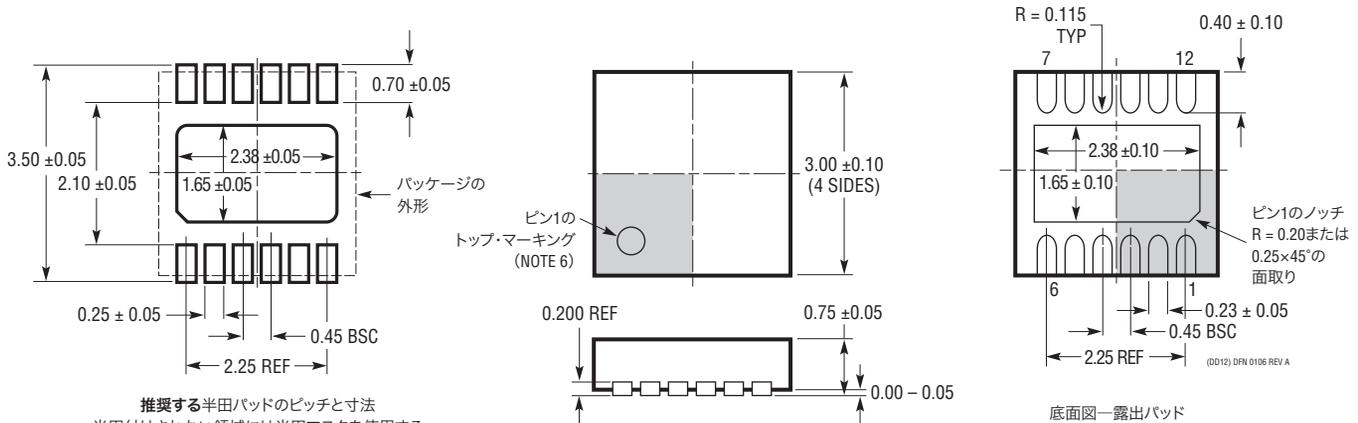
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/package/>をご覧ください。

### MS Package 12-Lead Plastic MSOP (Reference LTC DWG # 05-08-1668 Rev A)



- NOTE:
1. 寸法はミリメートル(インチ)
  2. 図は実寸とは異なる
  3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない  
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
  4. 寸法には、リード間のバリまたは突出部を含まない  
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
  5. リードの平坦度(成形後のリードの底面)は最大0.102mm (0.004")であること

### DD Package 12-Lead Plastic DFN (3mm × 3mm) (Reference LTC DWG # 05-08-1725 Rev A)



- NOTE:
1. 図はJEDECのパッケージ外形ではない
  2. 図は実寸とは異なる
  3. 全ての寸法はミリメートル
  4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
  5. 露出パッドおよびタイバーは半田メッキとする
  6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

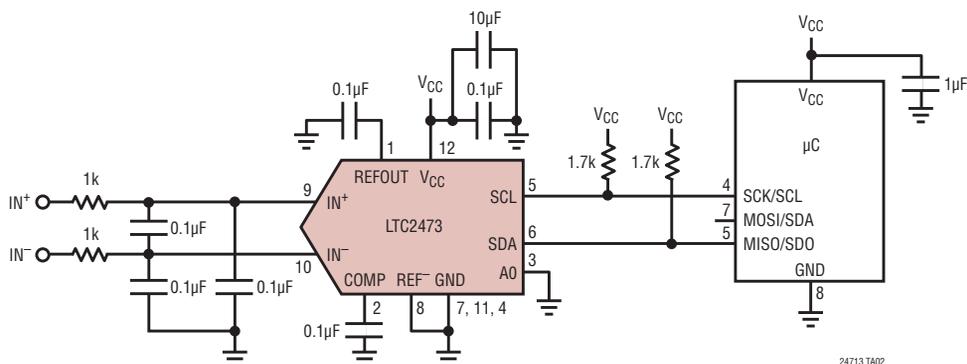
24713fb

## 改訂履歴

REV	日付	概要	ページ番号
A	9/13	最大動作出力レートを208sps/833spsに明確化。	全ページ
B	3/14	分解能の「欠落コードなし」を削除。	1, 3

# LTC2471/LTC2473

## 標準的応用例



## 関連製品

製品番号	説明	注釈
LTC1860/LTC1861	12ビット、5V、1/2チャンネル250ksps SAR ADC、MSOP	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1860L/LTC1861L	12ビット、3V、1/2チャンネル、150ksps SAR ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC1864/LTC1865	16ビット、5V、1/2チャンネル250ksps SAR ADC、MSOP	250kspsで850µA、1kspsで2µA、SO-8およびMSOPパッケージ
LTC1864L/LTC1865L	16ビット、3V、1/2チャンネル、150ksps SAR ADC	150kspsで450µA、1kspsで10µA、SO-8およびMSOPパッケージ
LTC2360	12ビット、100ksps SAR ADC	3V電源、100kspsで1.5mW、TSOT 6ピン/8ピン・パッケージ
LTC2440	24ビット、No Latency $\Delta\Sigma^{\text{TM}}$ ADC	200nVRMSノイズ、出力レート：4kHz、15ppm INL
LTC2480	16ビット、差動入力、No Latency $\Delta\Sigma$ ADC、PGA、温度センサ、SPI付き	Easy Drive™入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC2481	16ビット、差動入力、No Latency $\Delta\Sigma$ ADC、PGA、温度センサ、I <sup>2</sup> C付き	Easy Drive入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC2482	16ビット、差動入力、No Latency $\Delta\Sigma$ ADC、SPI	Easy Drive入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC2483	16ビット、差動入力、No Latency $\Delta\Sigma$ ADC、I <sup>2</sup> C	Easy Drive入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC2484	24ビット、差動入力、No Latency $\Delta\Sigma$ ADC、SPI、温度センサ付き	Easy Drive入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC2485	24ビット、差動入力、No Latency $\Delta\Sigma$ ADC、I <sup>2</sup> C、温度センサ付き	Easy Drive入力電流キャンセル、600nVRMSノイズ、小型10ピンDFNパッケージ
LTC6241	デュアル、18MHz、低ノイズ、レール・トゥ・レール・オペアンプ	550nV <sub>p-p</sub> ノイズ、オフセット：最大125µV
LTC2450	使いやすい、超小型16ビットADC、SPI、0V～5.5Vの入力範囲	INL：2LSB、スリープ電流：50nA、小型2mm×2mm DFN-6パッケージ、出力レート：30Hz
LTC2450-1	使いやすい、超小型16ビットADC、SPI、0V～5.5Vの入力範囲	INL：2LSB、スリープ電流：50nA、小型2mm×2mm DFN-6パッケージ、出力レート：60Hz
LTC2451	使いやすい、超小型16ビットADC、I <sup>2</sup> C、0V～5.5Vの入力範囲	INL：2LSB、スリープ電流：50nA、小型3mm×2mm DFN-8またはTSOTパッケージ、プログラム可能な30Hz/60Hz出力レート
LTC2452	使いやすい、超小型16ビット差動ADC、SPI、±5.5Vの入力範囲	INL：2LSB、スリープ電流：50nA、小型3mm×2mm DFN-8またはTSOTパッケージ
LTC2453	使いやすい、超小型16ビット差動ADC、I <sup>2</sup> C、±5.5Vの入力範囲	INL：2LSB、スリープ電流：50nA、小型3mm×2mm DFN-8またはTSOTパッケージ
LTC2460	10ppmのリファレンスを内蔵した超小型16ビット $\Delta\Sigma$ ADC	LTC2471とピン互換およびソフトウェア互換、60Hzの出力レート
LTC2462	10ppmのリファレンスを内蔵した超小型16ビット $\Delta\Sigma$ ADC	LTC2473とピン互換およびソフトウェア互換、60Hzの出力レート

24713fb

20

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F  
TEL 03-5226-7291・FAX 03-5226-0268・[www.linear-tech.co.jp/LTC2471](http://www.linear-tech.co.jp/LTC2471)

LT 0314 REV B • PRINTED IN JAPAN

**LINEAR**  
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2010