

特長

- 小型: SO-8のボード・スペースに8個のDAC
- 超低消費電流: バッテリ寿命を延長するDACあたり56 μ Aおよび1 μ Aのスリープ・モード消費電流
- 8ビットLTC1665と10ビットLTC1660はピン・コンパチブル
- 2.7V~5.5Vの広い電源範囲で動作
- 最大1000pFをドライブ可能なレール・トゥ・レール電圧出力
- リファレンス範囲には比例0V~V_{CC}出力用に電源が含まれる
- 小型: 外部バッファ不要の定インピーダンス・リファレンス入力

アプリケーション

- モバイル通信
- リモート工業用装置
- 製造のための自動較正
- 携帯用バッテリー駆動機器
- トリム/調整アプリケーション

概要

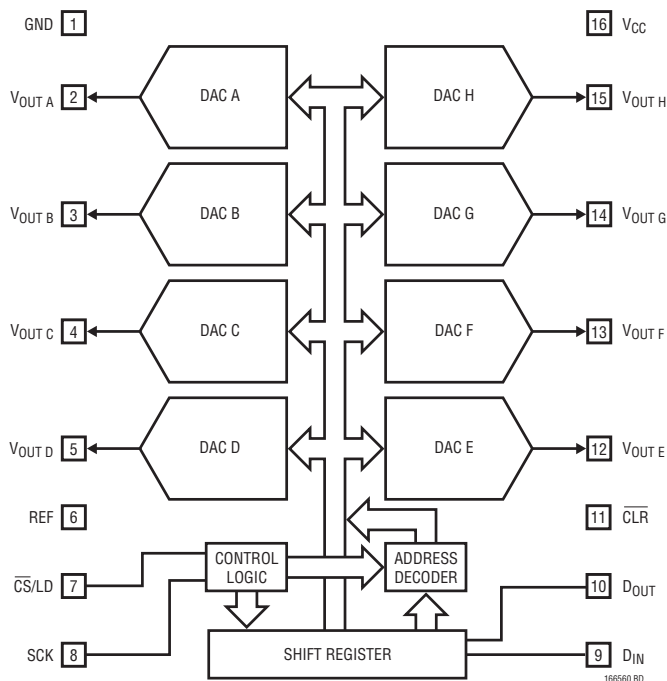
8ビットLTC[®]1665および10ビットLTC1660は、8個の高精度アドレス可能デジタル・アナログ・コンバータ(DAC)を1個の小型16ピン細型SSOPパッケージに集積しています。各バッファ付きDACは合計で56 μ Aの電源電流しか消費しませんが、5mAを超えるDC出力電流を供給しながら最大1000pFの容量性負荷を確実にドライブできます。スリープ・モードでは、全電源電流はさらに無視できる1 μ Aまで減少します。

リニアテクノロジー独自の固有単調性アーキテクチャは、きわめて小さな外部フォーム・ファクタを許容し、優れたリニアリティを提供します。

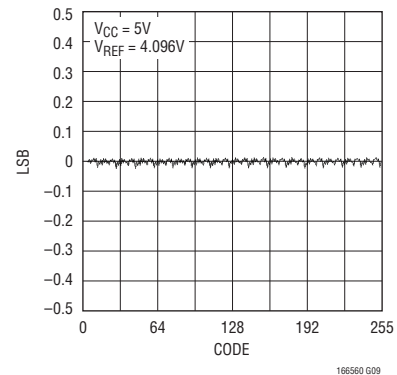
LTC1665/LTC1660は、超低消費電流、省電力スリープ・モード、および非常にサイズがコンパクトなので、バッテリー駆動アプリケーションに最適であり、使いやすさ、高性能、広い電源電圧範囲などの特徴を備えているので、汎用コンバータとして優れた製品です。

LT, LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

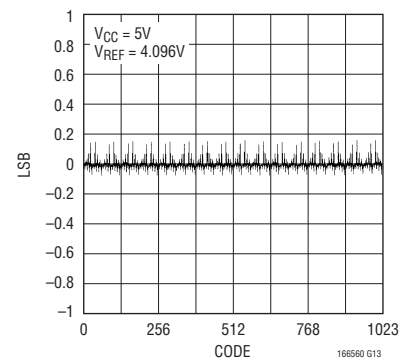
ブロック図



LTC1665 の微分非直線性 (DNL)



LTC1660 の微分非直線性 (DNL)



166560fa

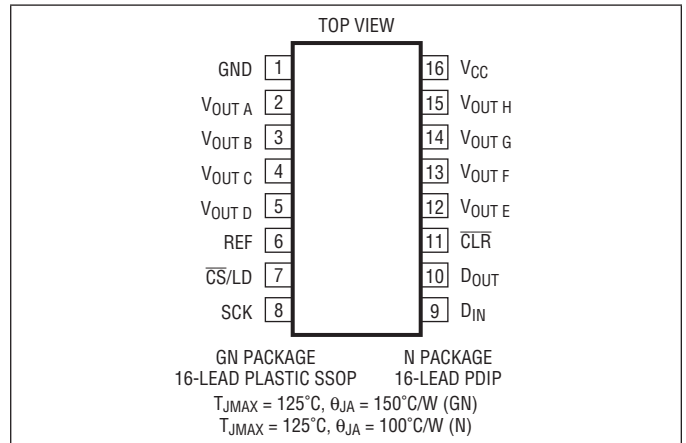
LTC1665/LTC1660

絶対最大定格

(Note 1)

V_{CC} から GND	-0.2V ~ 7.5V
GND に対するロジック入力.....	-0.2V ~ 7.5V
$V_{OUT A}$ 、 $V_{OUT B}$ 、 $V_{OUT H}$ 、 REF から GND.....	-0.2V ~ ($V_{CC} + 0.2V$)
最大接合部温度.....	125°C
動作温度範囲	
LTC1665C/LTC1660C.....	0°C ~ 70°C
LTC1665I/LTC1660I.....	-40°C ~ 85°C
保存温度範囲.....	-65°C ~ 150°C
リード温度 (半田付け、10 秒).....	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC1665CGN#PBF	LTC1665CGN#PBF	1665	16-Lead Plastic SSOP	0°C to 70°C
LTC1665IGN#PBF	LTC1665IGN#PBF	1665I	16-Lead Plastic SSOP	-40°C to 85°C
LTC1660CGN#PBF	LTC1660CGN#PBF	1660	16-Lead Plastic SSOP	0°C to 70°C
LTC1660IGN#PBF	LTC1660IGN#PBF	1660I	16-Lead Plastic SSOP	-40°C to 85°C
LTC1665CN#PBF	LTC1665CN#PBF	LTC1665CN	16-Lead Plastic PDIP	0°C to 70°C
LTC1665IN#PBF	LTC1665IN#PBF	LTC1665IN	16-Lead Plastic PDIP	-40°C to 85°C
LTC1660CN#PBF	LTC1660CN#PBF	LTC1660CN	16-Lead Plastic PDIP	0°C to 70°C
LTC1660IN#PBF	LTC1660IN#PBF	LTC1660IN	16-Lead Plastic PDIP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ での値。注記がない限り、 $V_{CC}=2.7\text{V}\sim 5.5\text{V}$ 、 $V_{REF}\leq V_{CC}$ 、 V_{OUT} に負荷なし。

SYMBOL	PARAMETER	CONDITIONS	LTC1665			LTC1660			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Accuracy									
	Resolution		●	8			10		Bits
	Monotonicity	$V_{REF}\leq V_{CC}-0.1\text{V}$ (Note 2)	●	8			10		Bits
DNL	Differential Nonlinearity	$V_{REF}\leq V_{CC}-0.1\text{V}$ (Note 2)	●	±0.1	±0.5		±0.2	±0.75	LSB
INL	Integral Nonlinearity	$V_{REF}\leq V_{CC}-0.1\text{V}$ (Note 2)	●	±0.2	±1.0		±0.6	±2.5	LSB
V_{OS}	Offset Error	(Note 7)	●	±10	±30		±10	±30	mV
	V_{OS} Temperature Coefficient		●	±15			±15		$\mu\text{V}/^\circ\text{C}$
FSE	Full-Scale Error	$V_{CC}=5\text{V}$, $V_{REF}=4.096\text{V}$	●	±1	±4		±3	±15	LSB
	Full-Scale Error Temperature Coefficient		●	±30			±30		$\mu\text{V}/^\circ\text{C}$
PSR	Power Supply Rejection	$V_{REF}=2.5\text{V}$		0.045			0.18		LSB/V

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ での値。注記がない限り、 $V_{CC}=2.7\text{V}\sim 5.5\text{V}$ 、 $V_{REF}\leq V_{CC}$ 、 V_{OUT} に負荷なし。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Reference Input							
	Input Voltage Range		●	0		V_{CC}	V
	Resistance	Not in Sleep Mode	●	35	65		k Ω
	Capacitance	(Note 6)			15		pF
I_{REF}	Reference Current	Sleep Mode	●		0.001	1	μA
Power Supply							
V_{CC}	Positive Supply Voltage	For Specified Performance	●	2.7		5.5	V
I_{CC}	Supply Current	$V_{CC}=5\text{V}$ (Note 3)	●		450	730	μA
		$V_{CC}=3\text{V}$ (Note 3)	●		340	530	μA
		Sleep Mode (Note 3)	●		1	3	μA
DC Performance							
	Short-Circuit Current Low	$V_{OUT}=0\text{V}$, $V_{CC}=5.5\text{V}$, $V_{REF}=5.1\text{V}$, Code = Full Scale	●	10	30	100	mA
	Short-Circuit Current High	$V_{OUT}=V_{CC}=5.5\text{V}$, $V_{REF}=5.1\text{V}$, Code = 0	●	10	27	120	mA
AC Performance							
	Voltage Output Slew Rate	Rising (Notes 4, 5) Falling (Notes 4, 5)			0.60 0.25		V/ μs V/ μs
	Voltage Output Settling Time	$T_o\pm 0.5\text{LSB}$ (Notes 4, 5)			30		μs
	Capacitive Load Driving				1000		pF
Digital I/O							
V_{IH}	Digital Input High Voltage	$V_{CC}=2.7\text{V}$ to 5.5V $V_{CC}=2.7\text{V}$ to 3.6V	● ●	2.4 2.0			V V
V_{IL}	Digital Input Low Voltage	$V_{CC}=4.5\text{V}$ to 5.5V $V_{CC}=2.7\text{V}$ to 5.5V	● ●			0.8 0.6	V V
V_{OH}	Digital Output High Voltage	$I_{OUT}=-1\text{mA}$, D_{OUT} Only	●	$V_{CC}-1$			V
V_{OL}	Digital Output Low Voltage	$I_{OUT}=1\text{mA}$, D_{OUT} Only	●			0.4	V
I_{LK}	Digital Input Leakage	$V_{IN}=\text{GND}$ to V_{CC}	●			±10	μA
C_{IN}	Digital Input Capacitance	(Note 6)	●			10	pF

LTC1665/LTC1660

タイミング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ での値。(図1参照)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{CC} = 4.5\text{V to }5.5\text{V}$						
t ₁	D _{IN} Valid to SCK Setup		●	40		ns
t ₂	D _{IN} Valid to SCK Hold		●	0		ns
t ₃	SCK High Time	(Note 6)	●	30		ns
t ₄	SCK Low Time	(Note 6)	●	30		ns
t ₅	$\overline{\text{CS}}/\text{LD}$ Pulse Width	(Note 6)	●	80		ns
t ₆	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High	(Note 6)	●	30		ns
t ₇	$\overline{\text{CS}}/\text{LD}$ Low to SCK High	(Note 6)	●	80		ns
t ₈	D _{OUT} Propagation Delay	C _{LOAD} = 15pF (Note 6)	●	5	80	ns
t ₉	SCK Low to $\overline{\text{CS}}/\text{LD}$ Low	(Note 6)	●	20		ns
t ₁₀	$\overline{\text{CLR}}$ Pulse Width	(Note 6)	●	100		ns
t ₁₁	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge	(Note 6)	●	30		ns
	SCK Frequency	Continuous Square Wave (Note 6) Continuous 23% Duty Cycle Pulse (Note 6) Gated Square Wave (Note 6)	● ● ●		5.00 7.69 16.7	MHz MHz MHz

$V_{CC} = 2.7\text{V to }5.5\text{V}$

t ₁	D _{IN} Valid to SCK Setup	(Note 6)	●	60		ns
t ₂	D _{IN} Valid to SCK Hold	(Note 6)	●	0		ns
t ₃	SCK High Time	(Note 6)	●	50		ns
t ₄	SCK Low Time	(Note 6)	●	50		ns
t ₅	$\overline{\text{CS}}/\text{LD}$ Pulse Width	(Note 6)	●	100		ns
t ₆	LSB SCK High to $\overline{\text{CS}}/\text{LD}$ High	(Note 6)	●	50		ns
t ₇	$\overline{\text{CS}}/\text{LD}$ Low to SCK High	(Note 6)	●	100		ns
t ₈	D _{OUT} Propagation Delay	C _{LOAD} = 15pF (Note 6)	●	5	150	ns
t ₉	SCK Low to $\overline{\text{CS}}/\text{LD}$ Low	(Note 6)	●	30		ns
t ₁₀	$\overline{\text{CLR}}$ Pulse Width	(Note 6)	●	120		ns
t ₁₁	$\overline{\text{CS}}/\text{LD}$ High to SCK Positive Edge	(Note 6)	●	30		ns
	SCK Frequency	Continuous Square Wave (Note 6) Continuous 28% Duty Cycle Pulse Gated Square Wave	● ● ●		3.85 5.55 10	MHz MHz MHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 非直線性と単調性はLTC1665ではコード4からコード255、LTC1660ではコード20からコード1023までの範囲で定義される。アプリケーション情報を参照。

Note 3: デジタル入力は0Vまたは V_{CC} 。

Note 4: 負荷は10k Ω と100pFを並列に接続したものである。

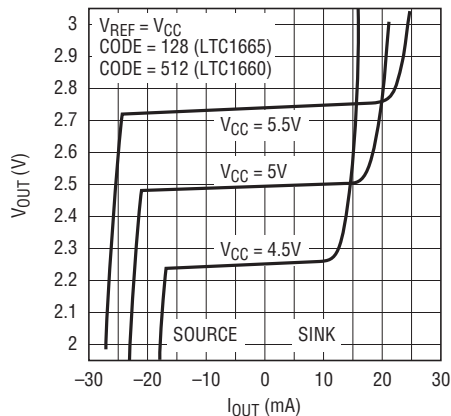
Note 5: $V_{CC} = V_{REF} = 5\text{V}$ 。DACは0.1V_{FS}と0.9V_{FS}(すなわちLTC1665ではコード26とコード230、LTC1660ではコード102とコード922)の間で切り替わる。

Note 6: 設計で保証されているが、テストされていない。

Note 7: LTC1665ではコード4、LTC1660ではコード20で測定される。

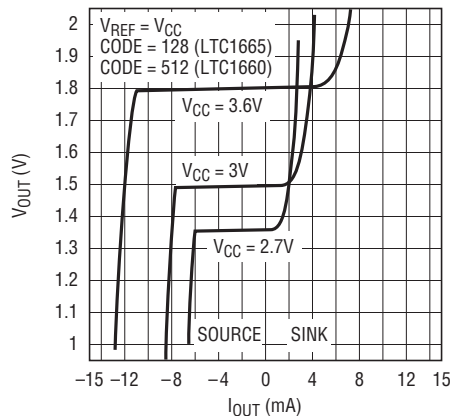
標準的性能特性 (LTC1665/LTC1660)

ミッドスケール出力電圧と
負荷電流



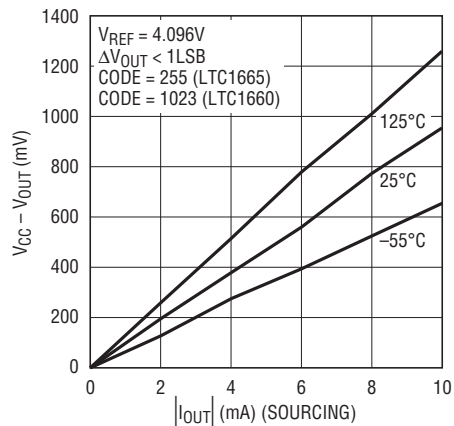
166560 G01

ミッドスケール出力電圧と
負荷電流



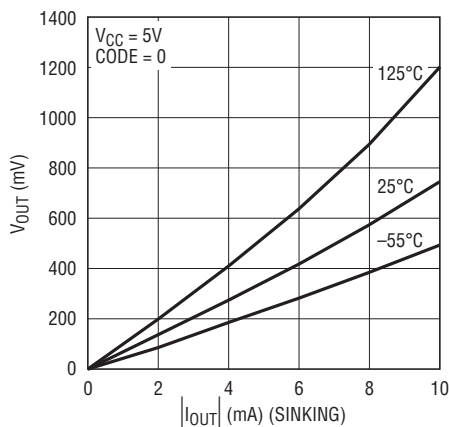
166560 G02

最小電源空き高と負荷電流
(出力はソース)



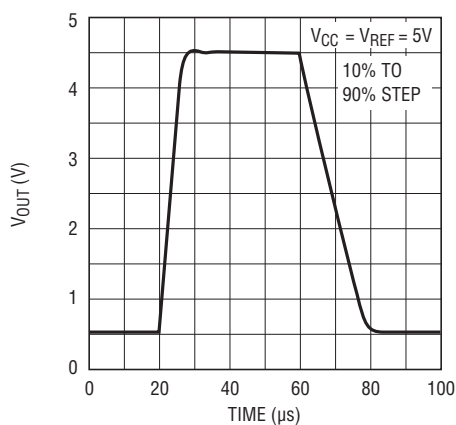
166560 G03

最小VOUTと負荷電流
(出力はシンク)



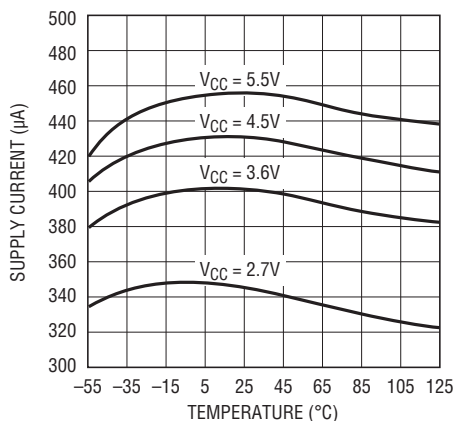
166560 G04

大信号のステップ応答



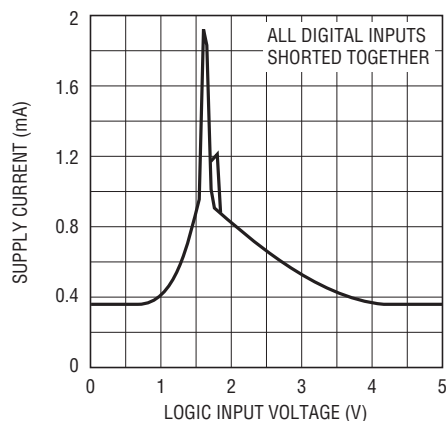
166560 G05

電源電流と温度



166560 G06

電源電流とロジック入力電圧

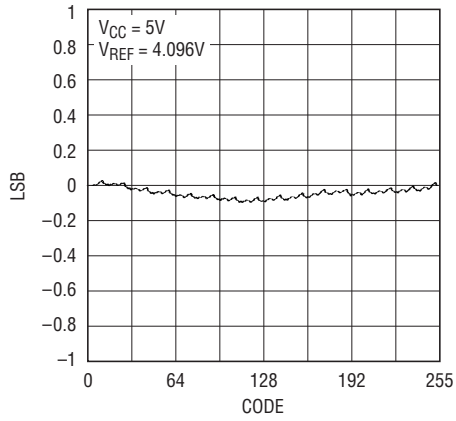


166560 G07

LTC1665/LTC1660

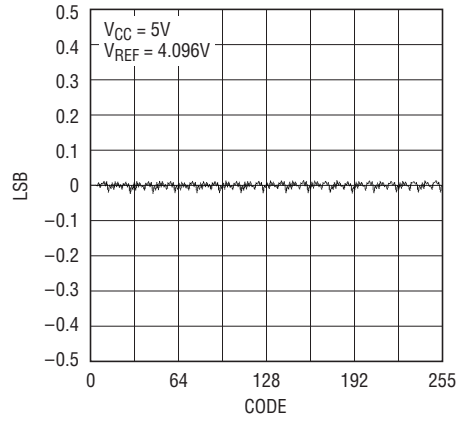
標準的性能特性 (LTC1665)

積分非直線性 (INL)



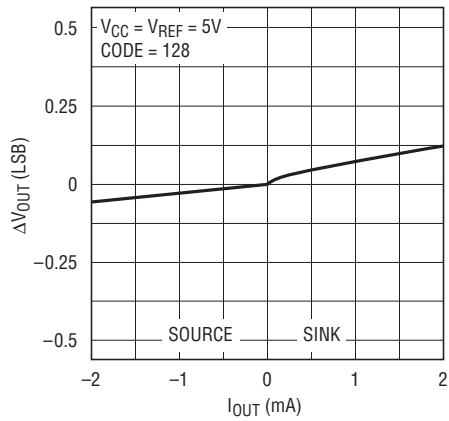
1665/60 G08

微分非直線性 (DNL)



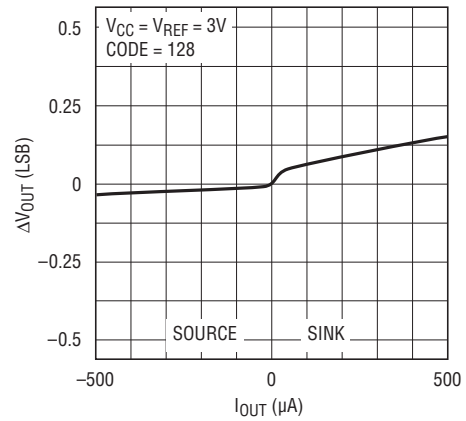
166560 G09

ロード・レギュレーションと 出力電流



166560 G10

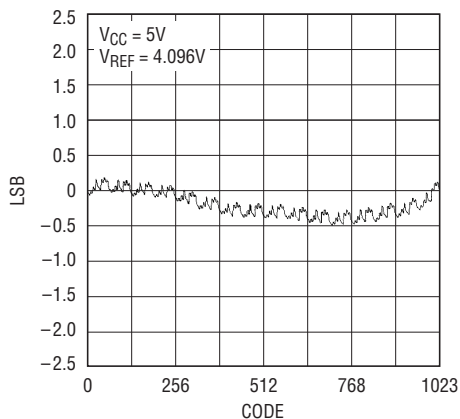
ロード・レギュレーションと 出力電流



166560 G11

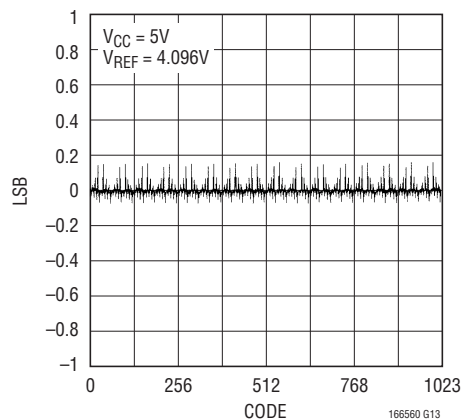
標準的性能特性 (LTC1660)

積分非直線性(INL)



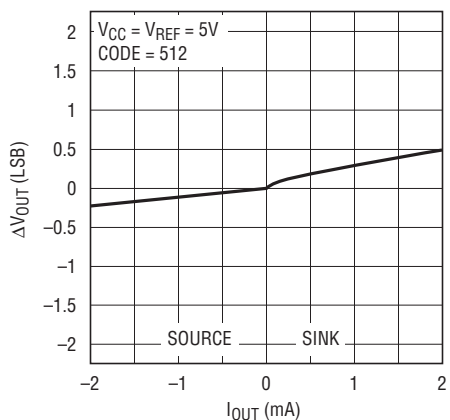
166560 G12

微分非直線性(DNL)



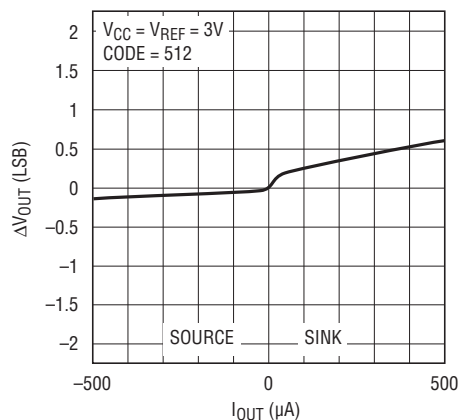
166560 G13

ロード・レギュレーションと
出力電流



166560 G14

ロード・レギュレーションと
出力電流



166560 G15

LTC1665/LTC1660

ピン機能 (LTC1665/LTC1660)

GND (ピン1): システム・グラウンド。

V_{OUT A}からV_{OUT H} (ピン2-5と12-15): DACアナログ電圧出力。
出力範囲は以下のとおりです。

$$\text{LTC1665 では、} 0 \sim \left(\frac{255}{256}\right) V_{\text{REF}}$$

$$\text{LTC1660 では、} 0 \sim \left(\frac{1023}{1024}\right) V_{\text{REF}}$$

REF (ピン6): リファレンス電圧入力。 $0V \leq V_{\text{REF}} \leq V_{\text{CC}}$ 。

$\overline{\text{CS/LD}}$ (ピン7): シリアル・インタフェース・チップ・セレクト/ロード入力。 $\overline{\text{CS/LD}}$ が“L”のとき、SCKがイネーブルされD_{IN}上データをレジスタにシフト・インすることができます。 $\overline{\text{CS/LD}}$ が“H”になると、SCKがディスエーブルされ、シフト・レジスタから指定されたDACレジスタにデータがロードされ、アナログ出力が更新されます。CMOSおよびTTLコンパチブルです。

SCK (ピン8): シリアル・インタフェース・クロック入力。CMOSおよびTTLコンパチブルです。

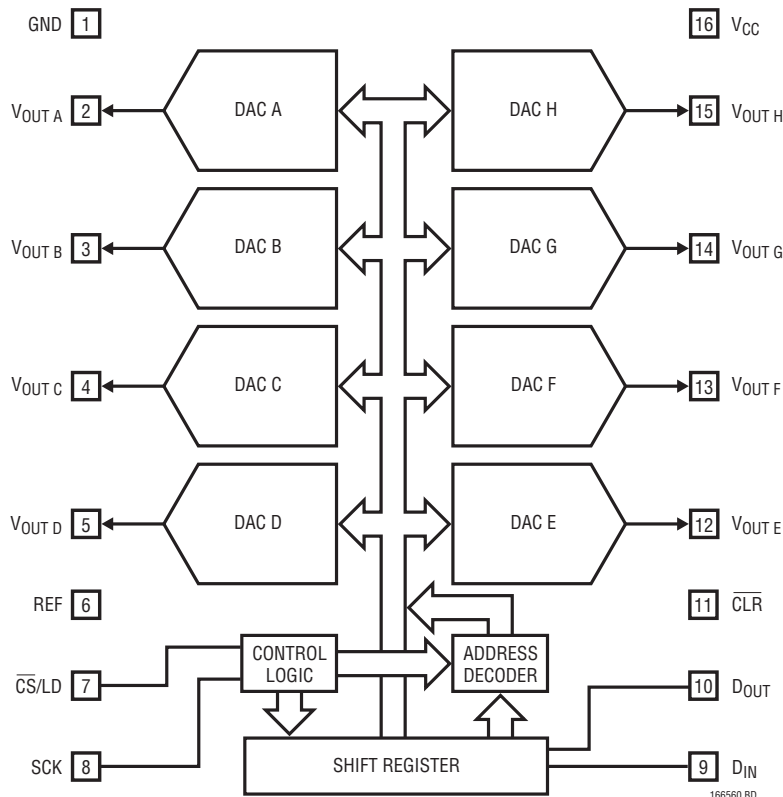
D_{IN} (ピン9): シリアル・インタフェース・データ入力。D_{IN}ピン上のデータは、SCKの立上りエッジで16ビット・レジスタにシフト・インされます。CMOSおよびTTLコンパチブルです。

D_{OUT} (ピン10): シリアル・インタフェース・データ出力。D_{IN}に16個の正SCKエッジを印加すると、データがD_{OUT}に現れます。別のLTC1665/LTC1660のD_{IN}に接続して、デジチエイン動作を行わせることができます。CMOSおよびTTLコンパチブルです。

$\overline{\text{CLR}}$ (ピン11): 非同期クリア入力。すべての内部シフト・レジスタおよびDACレジスタは、 $\overline{\text{CLR}}$ 信号の立下りエッジでゼロにクリアされ、アナログ出力をゼロ・スケールに強制します。CMOSおよびTTLコンパチブルです。

V_{CC} (ピン16): 電源電圧入力。 $2.7V \leq V_{\text{CC}} \leq 5.5V$ 。

ブロック図



166560fa

タイミング図

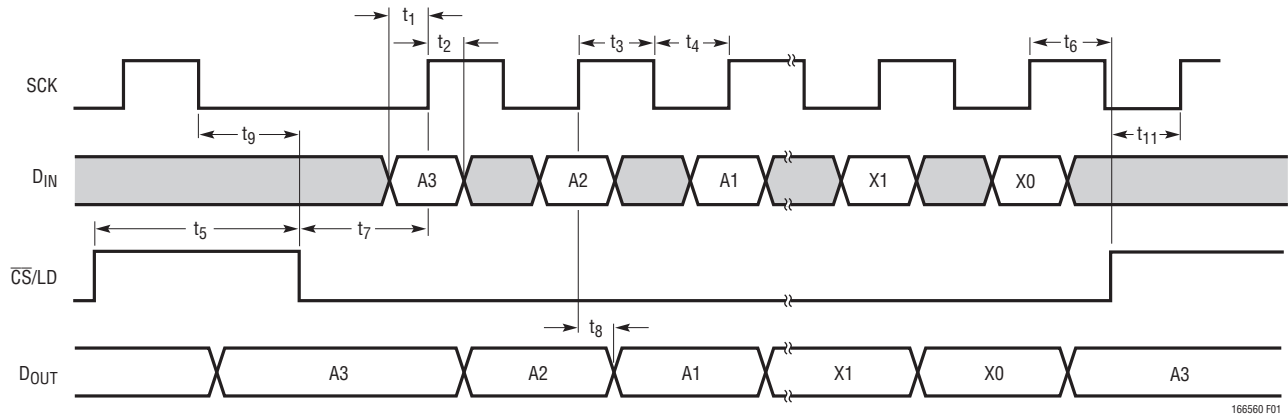


Figure 1

動作

伝達特性

伝達特性は以下のとおりです。

$$\text{LTC1665 では、} V_{\text{OUT(IDEAL)}} = \left(\frac{k}{256} \right) V_{\text{REF}}$$

$$\text{LTC1660 では、} V_{\text{OUT(IDEAL)}} = \left(\frac{k}{1024} \right) V_{\text{REF}}$$

ここで、 k はバイナリDAC入力コードの10進数、 V_{REF} はREF(ピン6)の電圧です。

パワーオン・リセット

LTC1665は電源が最初に入れられたときに出力をゼロスケールにクリアして、システムの初期状態を一定に保ち、反復可能にします。

電源シーケンシング

REF(ピン6)の電圧は $-0.2\text{V} \leq V_{\text{REF}} \leq V_{\text{CC}} + 0.2\text{V}$ の範囲内に保ちます(「絶対最大定格」を参照)。電源のターンオン・シーケンスとターンオフ・シーケンスの間は(このとき、 V_{CC} (ピン16)の電圧は遷移状態にあります)、これらのリミットが守られるように特に注意が必要です。

シリアル・インタフェース

D_{IN} 入力のデータは、SCKの正エッジで16ビット・レジスタにシフト・インされます($\overline{\text{CS/LD}}$ は“L”に保持)。4ビットDACアドレス(A3~A0)が最初にロードされ(表2参照)、ついで各ケースとも8ビット(10ビット)入力コードD7~D0(D9~D0)がMSBからLSBの順にロードされます。X3~X0(X1とX0)の4つ(2つ)のドントケア・ビットが最後にロードされます。全16ビット・ワードがシフト・インされると、 $\overline{\text{CS/LD}}$ が“H”になり、DACレジスタにワードがロードされ、アドレス指定されたDAC出力が更新されます(図2a(2b)参照)。 $\overline{\text{CS/LD}}$ が“H”のとき、クロックは内部でデイスエーブルされます。注： $\overline{\text{CS/LD}}$ が“L”になる前に、SCKが“L”でなければなりません。

シフト・レジスタのバッファ出力は、GNDから V_{CC} まで振幅する D_{OUT} ピンに現れます。 D_{IN} に16個の正SCKエッジを印加すると、データが D_{OUT} に現れます。

複数のLTC1665/LTC1660を内蔵の「デジチェーン」機能を使って、1つの3線シリアル・ポート(すなわちSCK、 D_{IN} 、 $\overline{\text{CS/LD}}$)から制御できます。直列に接続された m 個のチップは、各 D_{OUT} (最後を除く)を次のチップの D_{IN} に接続することによって、1つの16 m ビット・シフト・レジスタを形成します。SCKおよび $\overline{\text{CS/LD}}$ 信号は、チェーン上のすべてのチップに共通です。使用中に $\overline{\text{CS/LD}}$ を“L”に保持すると、 m の16ビット・ワードが最初のチップの D_{IN} にクロック・インされます。次に $\overline{\text{CS/LD}}$ を“H”にすれば、すべてのチップが同時に更新されます。

動作

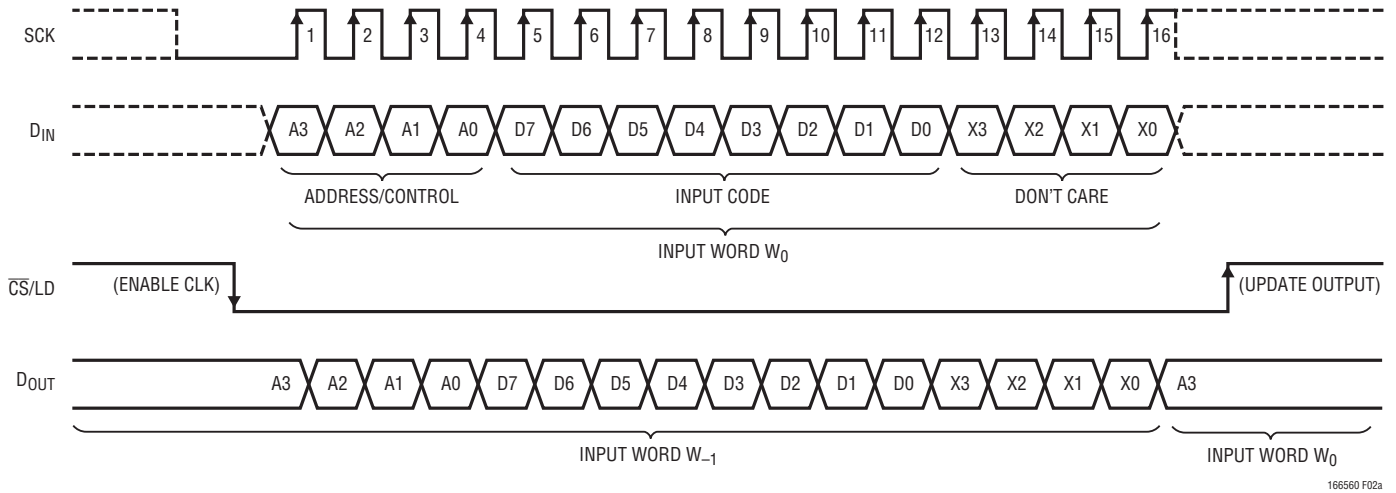


図2a. LTC1665のレジスタのロード・シーケンス

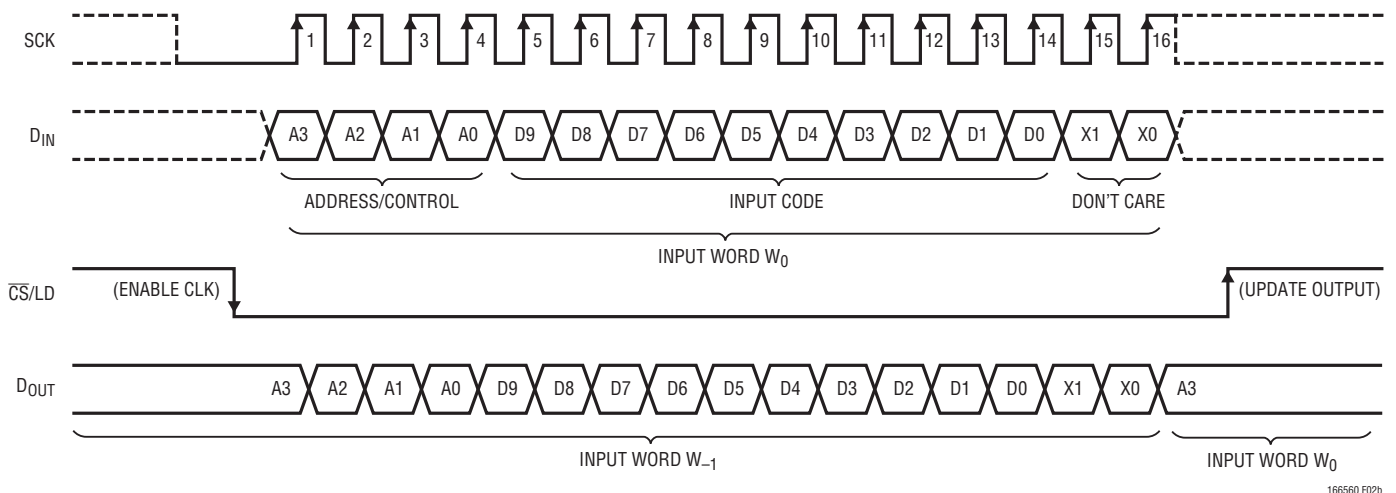


図2b. LTC1660のレジスタのロード・シーケンス

表1a. LTC1665の入カワード

A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0	X3	X2	X1	X0
ADDRESS/CONTROL				INPUT CODE								DON'T CARE			

表1b. LTC1660の入カワード

A3	A2	A1	A0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X1	X0
ADDRESS/CONTROL				INPUT CODE											DON'T CARE

スリープモード

DACアドレス1110_bは、特別なスリープ命令(表2参照)のために予約されています。このモードでは、内部バイアス電流がディスエーブルされ、すべてのデジタル回路は完全にアクティブな状態のままです。したがって、静的消費電力は実質上ありません。アナログ出力はハイ・インピーダンス状態に置かれ、すべてのDAC設定はメモリに保持されるので、スリープ・モード終了時には、Wakeコマンドによって更新されていないDACの出力はそれぞれの最後のアクティブ状態に戻ります。

動作

表2. DACアドレス/制御機能

ADDRESS/CONTROL				DAC STATUS	SLEEP STATUS
A3	A2	A1	A0		
0	0	0	0	No Change	Wake
0	0	0	1	Load DAC A	Wake
0	0	1	0	Load DAC B	Wake
0	0	1	1	Load DAC C	Wake
0	1	0	0	Load DAC D	Wake
0	1	0	1	Load DAC E	Wake
0	1	1	0	Load DAC F	Wake
0	1	1	1	Load DAC G	Wake
1	0	0	0	Load DAC H	Wake
1	0	0	1	No Change	Wake
1	0	1	0	No Change	Wake
1	0	1	1	No Change	Wake
1	1	0	0	No Change	Wake
1	1	0	1	No Change	Wake
1	1	1	0	No Change	Sleep
1	1	1	1	Load ALL DACs with Same 8/10-Bit Code	Wake

スリープ・モードは、アドレス1110_bにロード・シーケンスを実行すると開始されます(DAC入力ワードD7~D0(D9~D0)は無視されます)。スリープ・モードに入ると、他のアドレス(「変化しない」アドレス0000_bおよび1001-1101_bを含む)にロード・シーケンスを実行するとLTC1665/LTC1660がウェイクアップします。チェーン上のアクティブなチップが更新されるたびに、これらのチップにスリープ命令を出すことによって、デジチェーン上の1個または複数のチップを連続スリープ・モードに保持することが可能です。

電圧出力

これらの製品に内蔵されている8個のレール・トゥ・レール出力アンプはそれぞれ、最大5mAをソースまたはシンクできます。無負荷時には出力はいずれかの電源レールの数mV以内に振幅し、負荷をレールにドライブする場合の等価出力抵抗は85Ωになります。出力アンプは最大1000pFの容量性負荷を安定してドライブ可能です。

出力と直列に小さな抵抗を配置すれば、どんな負荷容量に対しても安定して動作させることができます。たとえば、1μFの負荷は20Ωの抵抗を挿入すれば適切にドライブできます。2.2μFの負荷をドライブするのに必要な抵抗はわずか10Ωです。どちらの場合も、より大きな値の抵抗か容量、または抵抗と容量の両方を記載した値と置き換えることができます。

レール・トゥ・レール出力の考慮事項

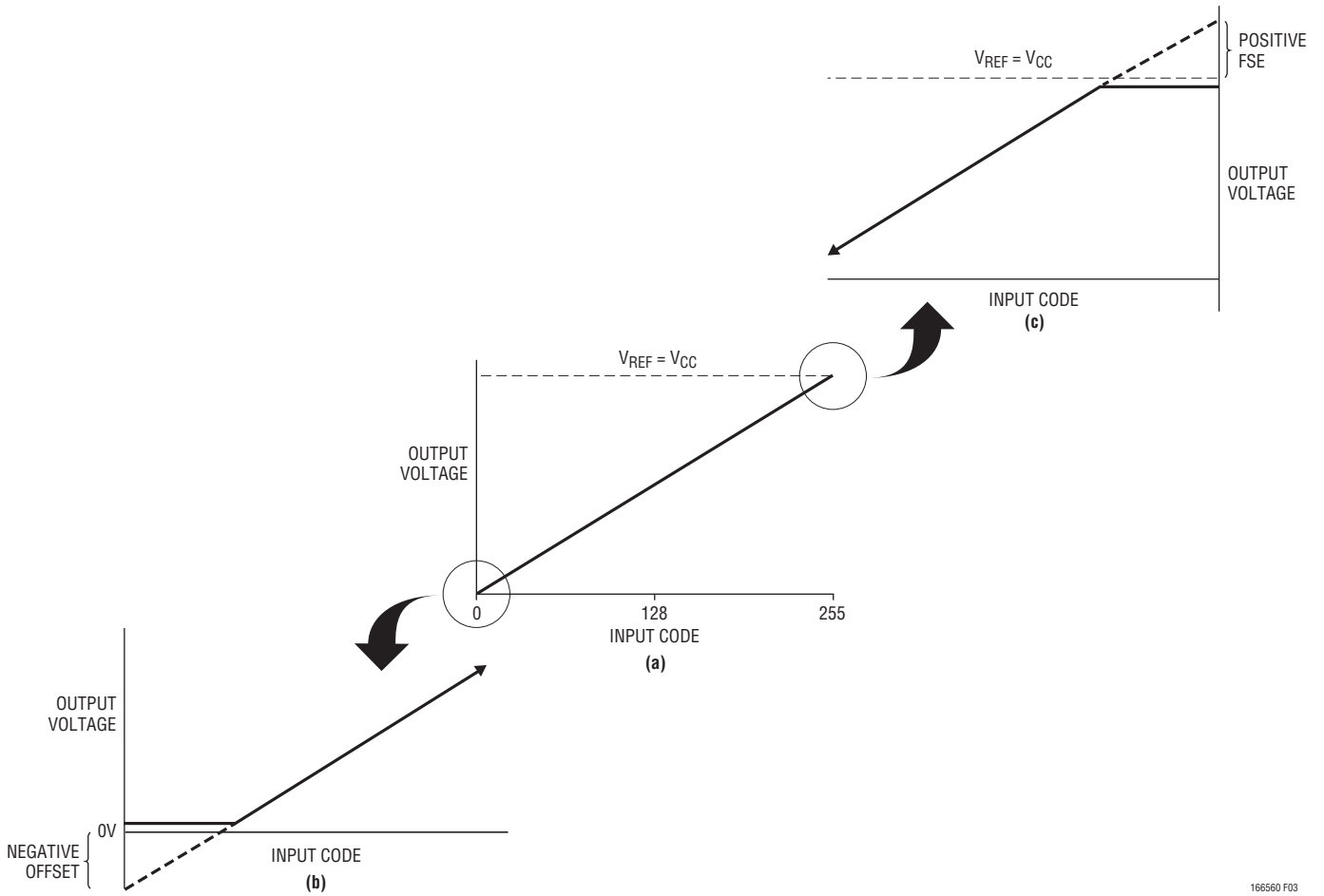
どのレール・トゥ・レールDACでも、出力振幅は電源範囲内の電圧に制限されます。

DACオフセットが負の場合、最小コードの出力は図3bに示すとおり0Vに制限されます。

同様に、REFピンをV_{CC}に接続すると、フルスケール近くでリミッティングが発生します。V_{REF} = V_{CC}でDACフルスケール誤差(FSE)が正の場合、最大コードの出力は図3cに示すとおりV_{CC}に制限されます。V_{REF}がV_{CC} - FSEより低い場合、フルスケール・リミッティングは生じません。

オフセットと直線性は、出力リミッティングが発生しないDAC伝達特性領域で定義され、テストされます。

動作

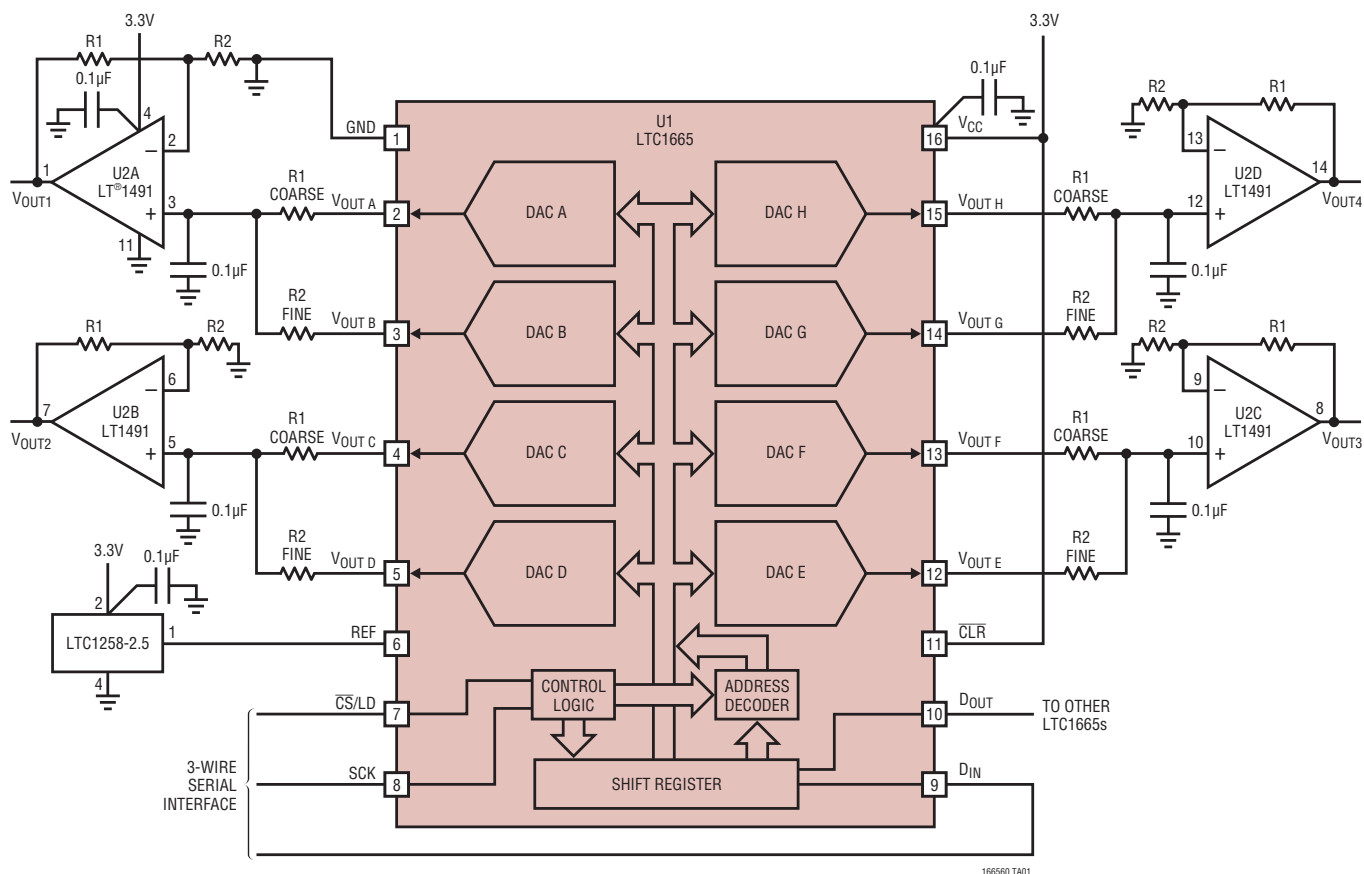


166560 F03

図3. レール・トゥ・レール動作のDAC伝達曲線への影響。(a) 全伝達関数 (b) ゼロ・スケール近くのコードに対する負オフセットの影響 (c) $V_{REF} = V_{CC}$ のときのフルスケール近くの入力コードに対する正フルスケール誤差の影響

標準的応用例

粗/密調整機能付き低消費電力クワッド調整回路



$$R2 \gg R1$$

$$V_{OUT 1} = V_{OUT A} + \left(\frac{R1}{R2}\right) V_{OUT B}$$

Similarly $V_{OUT 2}$, $V_{OUT 3}$, $V_{OUT 4}$

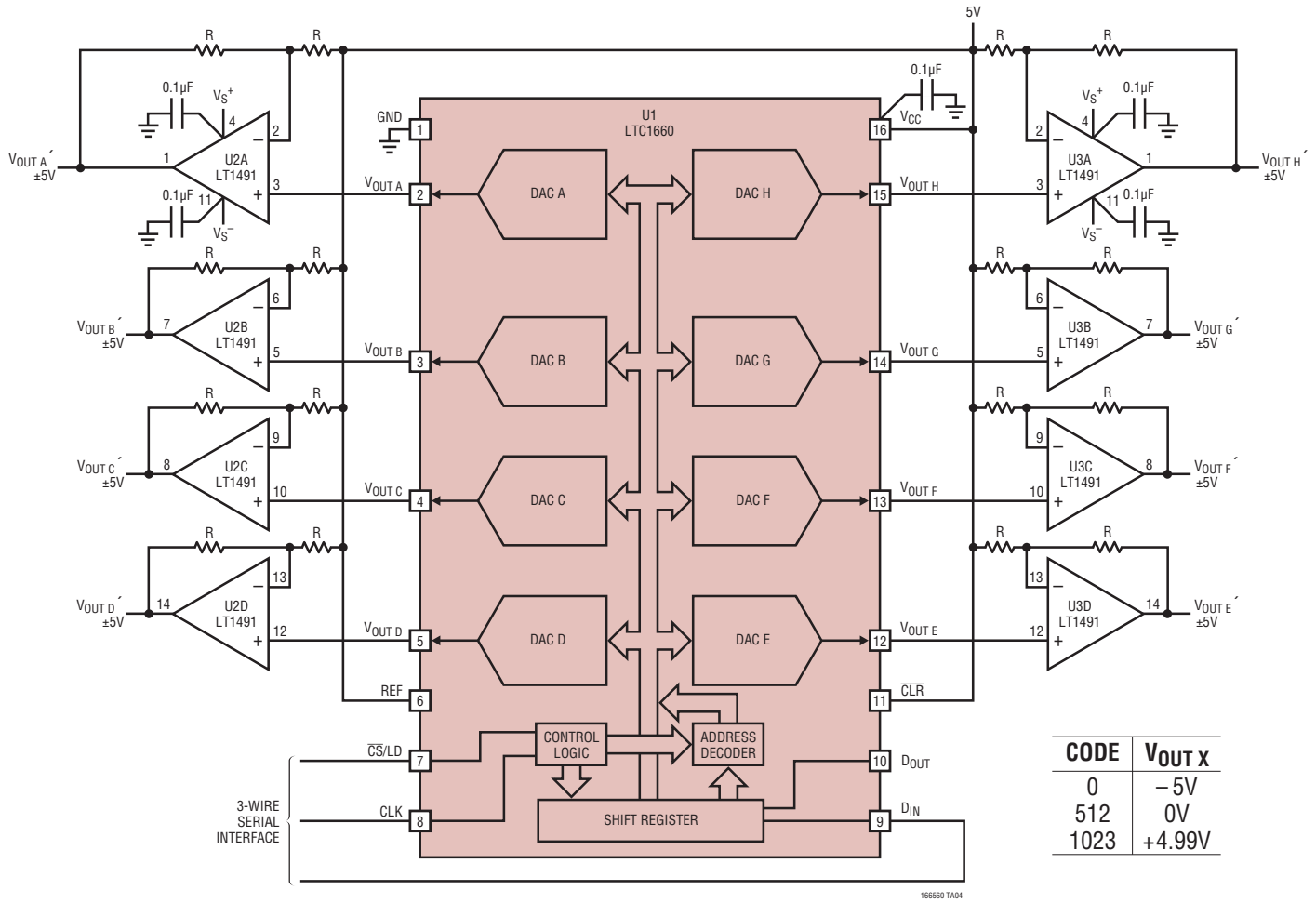
Example: For $R1 = 110\Omega$ and $R2 = 11k$,
 $V_{OUT 1} = V_{OUT A} + 0.01 V_{OUT B}$

166560 TA01

LTC1665/LTC1660

標準的応用例

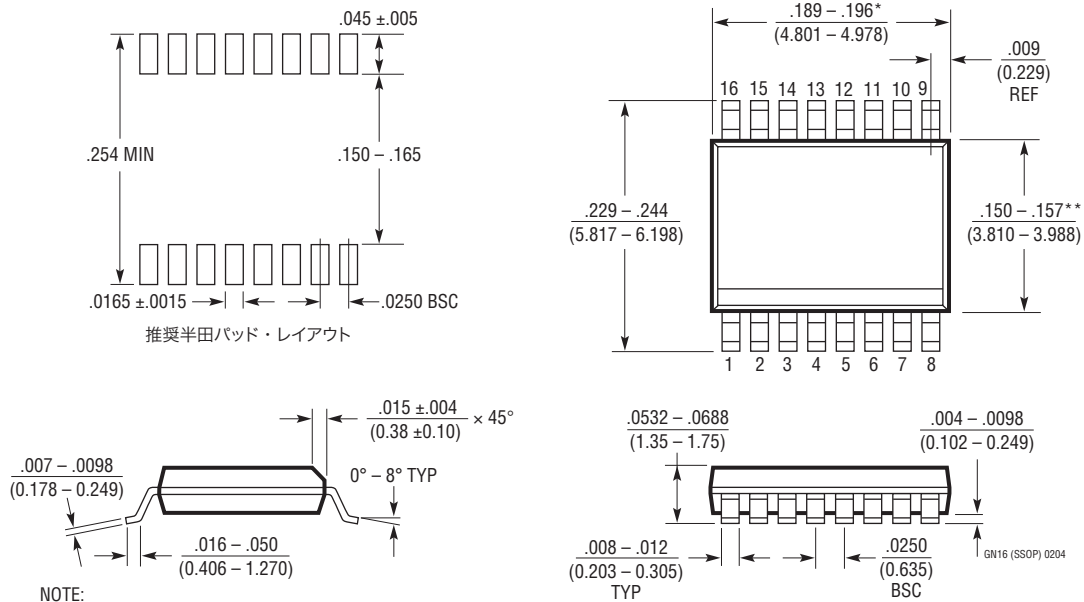
8チャンネル・バイポーラ出力電圧回路の構成設定



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

GNパッケージ
16ピンプラスチック・SSOP(細型0.150インチ)
(LTC DWG #05-08-1641)



NOTE:

1. 標準寸法: インチ
2. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
3. 図は実寸とは異なる

*寸法にはモールドのバリを含まない
モールドのバリは各サイドで 0.006^* (0.152mm) を超えないこと

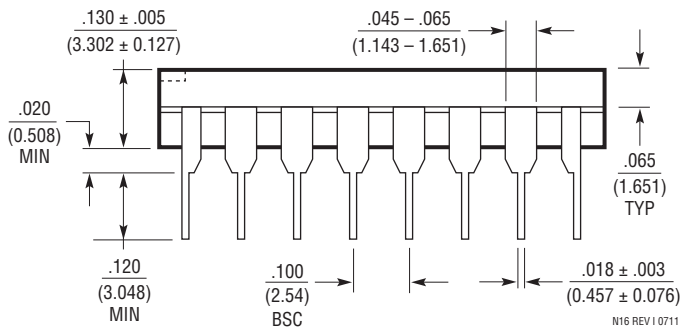
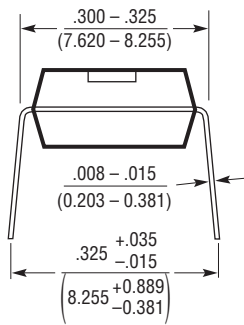
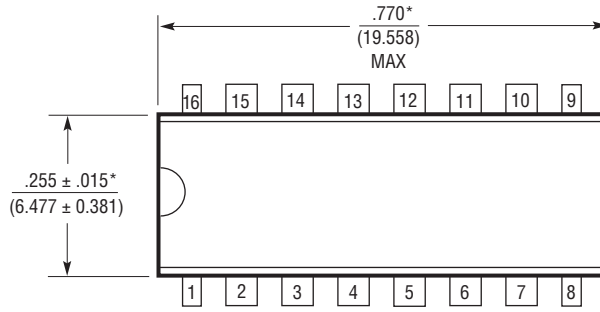
**寸法にはリード間のバリを含まない
リード間のバリは各サイドで 0.010^* (0.254mm) を超えないこと

LTC1665/LTC1660

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

Nパッケージ 16ピンPDIP(細型0.300インチ) (Reference LTC DWG # 05-08-1510 Rev I)



NOTE:

1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$

* これらの寸法にはモールドのバリまたは突出部を含まない
モールドのバリまたは突出部は 0.010^* (0.254mm) を超えないこと

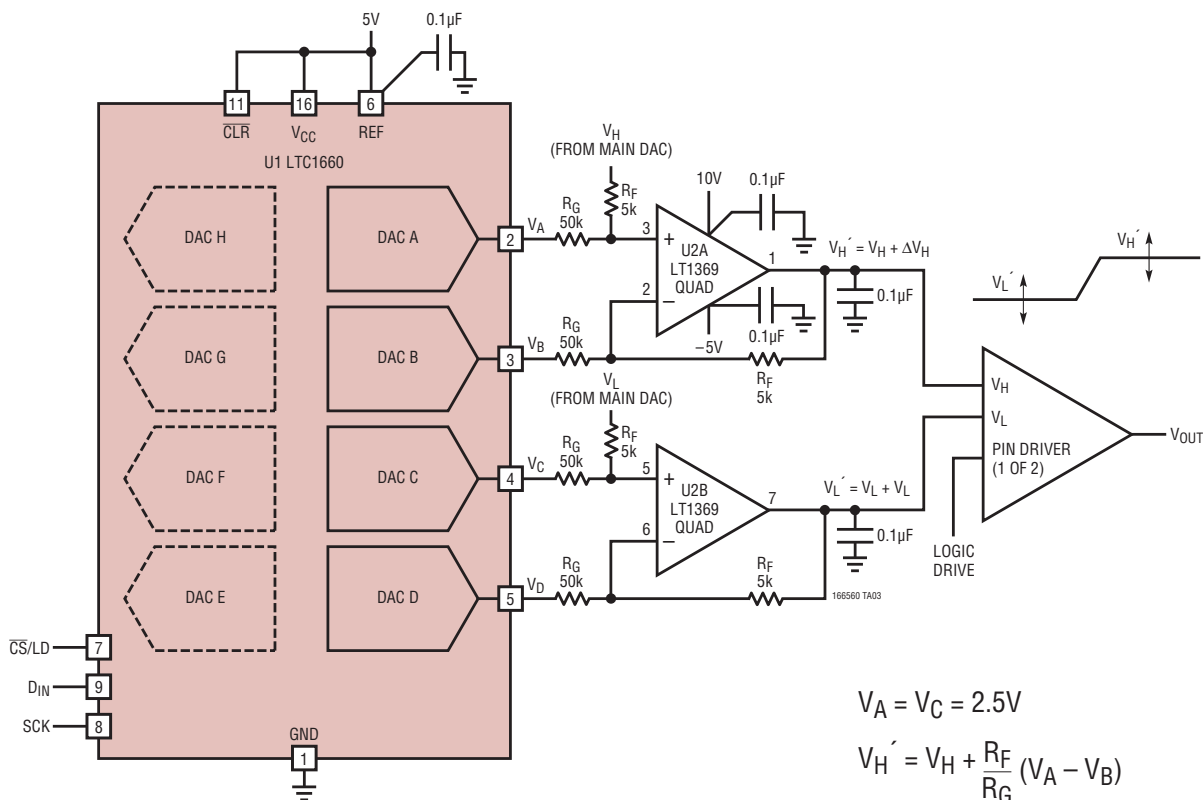
改訂履歴

REV	日付	概要	ページ番号
A	1/12	「タイミング特性」セクションの標準値を削除	3、4

LTC1665/LTC1660

Typical Application

ATEアプリケーションのピン・ドライバのV_HおよびV_Lの調整回路



Note: DAC E ~ DAC H は、LT1369 の U2C と U2D を使用して、もうひとつのピン・ドライバ用に設定可能。

CODE A	CODE B	$\Delta V_H, \Delta V_L$
512	1023	-250mV
512	512	0
512	0	+250mV

$$V_A = V_C = 2.5V$$

$$V_H' = V_H + \frac{R_F}{R_G} (V_A - V_B)$$

$$V_L' = V_L + \frac{R_F}{R_G} (V_C - V_D)$$

示されている抵抗値の場合：

調整範囲 = 250mV

調整ステップの大きさ = 500 μ V

関連製品

PART NUMBER	DESCRIPTION	COMMENTS
LTC1661	デュアル10ビットV _{OUT} DAC、8ピンMSOPパッケージ	V _{CC} = 2.7V ~ 5.5V、マイクロパワーのレール・トゥ・レール出力
LTC1663	シングル10ビットV _{OUT} DAC、SOT-23パッケージ	V _{CC} = 2.7V ~ 5.5V、内部リファレンス、60 μ A
LTC1446/ LTC1446L	SO-8パッケージの内部リファレンス付きデュアル12ビットV _{OUT} DAC	LTC1446: V _{CC} = 4.5V ~ 5.5V、V _{OUT} = 0V ~ 4.095V LTC1446L: V _{CC} = 2.7V ~ 5.5V、V _{OUT} = 0V ~ 2.5V
LTC1448	SO-8パッケージのデュアル12ビットV _{OUT} DAC	V _{CC} = 2.7V ~ 5.5V、外部リファレンスをV _{CC} に接続可能。
LTC1454/ LTC1454L	追加機能付きSO-16パッケージのデュアル12ビットV _{OUT} DAC	LTC1454: V _{CC} = 4.5V ~ 5.5V、V _{OUT} = 0V ~ 4.095V LTC1454L: V _{CC} = 2.7V ~ 5.5V、V _{OUT} = 0V ~ 2.5V
LTC1458/ LTC1458L	追加機能付きクワッド12ビット・レール・トゥ・レール出力DAC	LTC1458: V _{CC} = 4.5V ~ 5.5V、V _{OUT} = 0V ~ 4.095V LTC1458L: V _{CC} = 2.7V ~ 5.5V、V _{OUT} = 0V ~ 2.5V
LTC1590	SO-16パッケージのデュアル12ビットI _{OUT} DAC	V _{CC} = 4.5V ~ 5.5V、4象限乗算
LTC1659	8ピンMSOPパッケージのシングル、レール・トゥ・レール12ビットV _{OUT} DAC、V _{CC} : 2.7V ~ 5.5V	低消費電力乗算型V _{OUT} DAC。出力はGNDからREFまで振幅。REF入力をV _{CC} に接続可能。
LT1460	マイクロパワー高精度シリーズ・リファレンス、2.5V、5V、10Vの各バージョン	最大0.075%、最大10ppm/ $^{\circ}$ C、わずか130 μ Aの電源電流

166560fa