



6GHz~18GHz、フロント・エンドIC

データシート

ADTR1107

特長

動作周波数範囲 : 6GHz~18GHz

送信状態での P_{SAT} : 25dBm (代表値)

送信状態での小信号ゲイン : 22dB (代表値)

受信状態での小信号ゲイン : 18dB (代表値)

受信状態でのノイズ指数 : 2.5dB (代表値)

電力検出用のパワー・アンプ出力のカップリング

アプリケーション

フェーズド・アレイ・アンテナ

防衛用レーダー

気象観測レーダー

通信リンク

電子戦

概要

ADTR1107 は、内蔵パワー・アンプ、低ノイズ・アンプ (LNA)、および単極双投 (SPDT) 反射スイッチを搭載した、小型の 6GHz~18GHz フロント・エンド IC です。これらの機能を統合したこのデバイスは、フェーズド・アレイ・アンテナおよびレーダー・アプリケーションに最適です。このフロント・エンド IC は、送信状態での飽和出力電力 (P_{SAT}) は 25dBm、

機能ブロック図

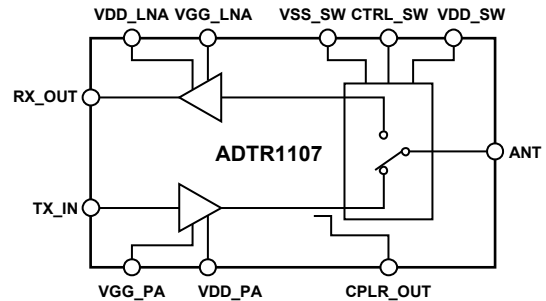


図 1.

小信号ゲインは 22dB で、受信状態での小信号ゲインは 18dB、ノイズ指数は 2.5dB です。このデバイスは電力検出用のディレクショナル・カプラを備えています。入出力 (I/O) は内部で 50Ω に整合しています。ADTR1107 は、5mm × 5mm、24 端子ランド・グリッド・アレイ (LGA) パッケージを採用しています。

目次

特長	1	送信状態	9
アプリケーション	1	受信状態	16
機能ブロック図	1	動作原理	23
概要	1	アプリケーション情報	24
改訂履歴	2	推奨バイアス・シーケンス	24
仕様	3	代表的なアプリケーション回路	25
絶対最大定格	6	ADTR1107 と ADAR1000 X および KU 周波数帯域	
熱抵抗	6	ビームフォーマの接続	26
ESD に関する注意	6	外形寸法	28
ピン配置およびピン機能の説明	7	オーダー・ガイド	28
インターフェース回路図	8		
代表的な性能特性	9		

改訂履歴

1/2020-Revision 0: 初版

仕様

特に指定がない限り、送信状態、VDD_PA = 5V、I_{DQ_PA} = 220mA、VDD_SW = 3.3V、VSS_SW = -3.3V、CTRL_SW = 0V、受信状態オフ (VDD_LNA = 0V、VGG_LNA = 0V)、T_A = 25°C。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
OVERALL FUNCTION						
Frequency Range		6		14	GHz	
TRANSMIT STATE						
Small Signal Gain		19.5	21.5		dB	TX_IN to ANT
Gain Flatness			±0.8		dB	
Input Return Loss			13		dB	TX_IN to ANT
Output Return Loss			15		dB	TX_IN to ANT
Output 1 dB Compression (OP1dB)		21	23		dBm	TX_IN to ANT
Saturated Output Power (P _{SAT})			25		dBm	
Output Third-Order Intercept (OIP3)			31		dBm	TX_IN to ANT output power (P _{OUT}) per tone = 8 dBm
Noise Figure			9		dB	TX_IN to ANT
Coupling Factor			23.5		dB	Coupling factor = ANT P _{OUT} - CPLR_OUT P _{OUT}
Isolation						
TX_IN to RX_OUT			40		dB	Receive state off
ANT to RX_OUT			64		dB	Receive state off
RF Settling Time						
0.1 dB			17		ns	50% CTRL_SW to 0.1 dB of final RF output
0.05 dB			22		ns	50% CTRL_SW to 0.05 dB of final RF output
Switching Speed						
Rise and Fall Time	t _{RISE} , t _{FALL}		2		ns	10% to 90% of RF output
Turn On and Turn Off Time	t _{ON} , t _{OFF}		10		ns	50% CTRL_SW to 90% of RF output
VDD_PA		3.3	5.0	5.5	V	
Quiescent Current (I _{DQ_PA})			220		mA	Adjust VGG_PA voltage between -1.75 V and -0.25 V to achieve the desired I _{DQ_PA}

特に指定がない限り、送信状態、VDD_PA = 5V、I_{DQ_PA} = 220mA、VDD_SW = 3.3V、VSS_SW = -3.3V、CTRL_SW = 0V、受信状態オフ、T_A = 25°C。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
OVERALL FUNCTION						
Frequency Range		14		18	GHz	
TRANSMIT STATE						
Small Signal Gain		20	22		dB	TX_IN to ANT
Gain Flatness			±0.6		dB	
Input Return Loss			12		dB	TX_IN to ANT
Output Return Loss			11		dB	TX_IN to ANT
OP1dB		19	21.5		dBm	TX_IN to ANT
P _{SAT}			24		dBm	TX_IN to ANT
OIP3			31.5		dBm	TX_IN to ANT P _{OUT} per tone = 8 dBm
Noise Figure			6.5		dB	TX_IN to ANT
Coupling Factor			18		dB	Coupling factor = ANT P _{OUT} - CPLR_OUT P _{OUT}
Isolation						
TX_IN to RX_OUT			39		dB	Receive state off
ANT to RX_OUT			64		dB	Receive state off

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
RF Settling Time						
0.1 dB			17		ns	50% CTRL_SW to 0.1 dB of final RF output
0.05 dB			22		ns	50% CTRL_SW to 0.05 dB of final RF output
Switching Speed						
Rise and Fall Time	t _{RISE} , t _{FALL}		2		ns	10% to 90% of RF output
Turn On and Turn Off Time	t _{ON} , t _{OFF}		10		ns	50% CTRL_SW to 90% of RF output
VDD_PA		3.3	5.0	5.5	V	
IdQ_PA			220		mA	Adjust VGG_PA voltage between -1.75 V and -0.25 V to achieve the desired IdQ_PA

特に指定がない限り、受信状態、自己バイアス、VDD_LNA = 3.3V、VGG_LNA = 0V、VDD_SW = 3.3V、VSS_SW = -3.3V、CTRL_SW = 3.3V、送信状態オフ (VDD_PA = 0V、VGG_PA = -1.75V)、T_A = 25°C。

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
OVERALL FUNCTION						
Frequency Range		6		14	GHz	
RECEIVE STATE						
Small Signal Gain		15.5	17.5		dB	ANT to RX_OUT
Gain Flatness			±0.6		dB	
Input Return Loss			13		dB	ANT to RX_OUT
Output Return Loss			14		dB	ANT to RX_OUT
OP1dB		12	14		dBm	ANT to RX_OUT
P _{SAT}			16		dBm	
OIP3			26		dBm	ANT to RX_OUT P _{OUT} per tone = 0 dBm
Noise Figure			2.5		dB	ANT to RX_OUT
Isolation						
ANT to TX_IN			32		dB	Transmit state off
RX_OUT to TX_IN			48		dB	Transmit state off
RF Settling Time						
0.1 dB			17		ns	50% CTRL_SW to 0.1 dB of final RF output
0.05 dB			22		ns	50% CTRL_SW to 0.05 dB of final RF output
Switching Speed						
Rise and Fall Time	t _{RISE} , t _{FALL}		2		ns	10% to 90% of RF output
Turn On and Turn Off Time	t _{ON} , t _{OFF}		10		ns	50% CTRL_SW to 90% of RF output
VDD_LNA		2.0	3.3	3.6	V	
IdQ_LNA			80		mA	Self biased

特に指定がない限り、受信状態、自己バイアス、VDD_LNA = 3.3V、VGG_LNA = 0V、VDD_SW = 3.3V、VSS_SW = -3.3V、CTRL_SW = 3.3V、送信状態オフ、T_A = 25°C。

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
OVERALL FUNCTION						
Frequency Range		14		18	GHz	
RECEIVE STATE						
Small Signal Gain		16	18		dB	ANT to RX_OUT
Gain Flatness			±0.9		dB	
Input Return Loss			13		dB	ANT to RX_OUT
Output Return Loss			18		dB	ANT to RX_OUT
OP1dB		12	14		dBm	ANT to RX_OUT
P _{SAT}			16.5		dBm	ANT to RX_OUT

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
OIP3			25.5		dBm	ANT to RX_OUT P _{OUT} per tone = 0 dBm
Noise Figure			3		dB	ANT to RX_OUT
Isolation						
ANT to TX_IN			26		dB	Transmit state off
RX_OUT to TX_IN			46		dB	Transmit state off
RF Settling Time						
0.1 dB			17		ns	50% CTRL_SW to 0.1 dB of final RF output
0.05 dB			22		ns	50% CTRL_SW to 0.05 dB of final RF output
Switching Speed						
Rise and Fall Time	t _{RISE} , t _{FALL}		2		ns	10% to 90% of RF output
Turn On and Turn Off Time	t _{ON} , t _{OFF}		10		ns	50% CTRL_SW to 90% of RF output
VDD_LNA		3.3	5.0	5.5	V	
I _{DQ} _LNA			80		mA	Self biased

SPDT スイッチには、VDD_SW = 3.3V、VSS_SW = -3.3V でバイアスをかけています。

表 5.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						VDD_SW and VSS_SW
Positive	IDD_SW		14		μA	
Negative	ISS_SW		120		μA	
DIGITAL CONTROL INPUTS						CTRL_SW
Voltage						
Low		0		0.8	V	
High		1.2		3.3	V	
Current (Low and High)			<1		μA	

絶対最大定格

表 6.

Parameter	Rating
Transmit State (PA On), Receive State Off	
VDD_PA	5.5 V
VGG_PA	-2 V to +0 V
Continuous Wave (CW) RF Input Power (RFIN) at TX_IN	20 dBm
Continuous Power Dissipation (P _{DISS}) (T _A = 85°C, Derate 18.98 mW/°C Above 85°C)	1.71 W
Receive State (LNA On), Transmit State Off	
VDD_LNA	4 V
VGG_LNA	-2 V to +0.2 V
CW RFIN at ANT	20 dBm
P _{DISS} (T _A = 85°C, Derate 5.04 mW/°C Above 85°C)	0.453 W
Transmit and Receive States	
Output Load Voltage Standing Wave Ratio (VSWR)	7:1
VDD_SW Range	-0.3 V to +3.6 V
VSS_SW Range	-3.6 V to +0.3 V
VDD_CTRL Range	-0.3 V to VDD + 0.3 V
Channel Temperature	175°C
Maximum Peak Reflow Temperature (Moisture Sensitivity Level 3, MSL3) ¹	260°C
Storage Temperature Range	-40°C to +125°C
Operating Temperature Range	-40°C to +85°C
ESD Sensitivity (Human Body Model)	Class 1B (Passed ±500 V)

¹詳細については、オーダー・ガイドのセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意を払う必要があります。

θ_{JC} は、デバイスの動作部分から、デバイスのマウント・エリアに最も近いパッケージ (ケース) の外表面までの熱抵抗です。

表 7. 熱抵抗¹

Package Type	θ _{JC} Transmit State	θ _{JC} Receive State	Unit
CC-24-8	52.7	198.4	°C/W

¹熱抵抗のシミュレーション値は、36 個のサーマル・ビアを備えた JEDEC 2S2P サーマル・テスト・ボードに基づいています。詳細については、JEDEC 規格 JESD51 を参照してください。

ESD に関する注意

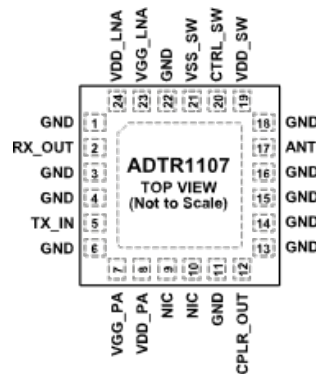


ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

表 8. 信号経路の真理値表

State	CTRL_SW	RF Signal Path
Transmit	Low	TX_IN to ANT
Receive	High	ANT to RX_OUT

ピン配置およびピン機能の説明



注意
 1. NIC は内部接続がないことを意味する。これらのピンは低インピーダンスのグラウンド・プレーンにハンダ処理する。
 2. 露出パッド。RF/DC グラウンドに接続する必要がある。
 22144-020

図 2. ピン配置

表 9. ピン機能の説明

ピン番号	記号	説明
1, 3, 4, 6, 11, 13 to 16, 18, 22	GND	グラウンド。これらのピンは低インピーダンスのグラウンド・プレーンにハンダ付けします。
2	RX_OUT	受信経路出力。このピンはグラウンドに DC カップリングされ、50Ωに AC 整合されています。
5	TX_IN	送信経路入力。このピンはグラウンドに DC カップリングされ、50Ωに AC 整合されています。
7	VGG_PA	パワー・アンプのゲート・バイアス。このピンを使用して、アンプの静止電流を設定します。
8	VDD_PA	パワー・アンプのドレイン・バイアス電圧。
9, 10	NIC	内部接続なし。これらのピンは低インピーダンスのグラウンド・プレーンにハンダ付けします。
12	CPLR_OUT	送信経路カップリング・ポート。このポートとディテクタを組み合わせ使用して送信電力をモニタします。
17	ANT	RF 共通ポート。このピンは 0V に DC カップリングされ、50Ωに AC 整合されています。
19	VDD_SW	SPDT スイッチの正のバイアス電圧。
20	CTRL_SW	スイッチのデジタル制御。このピンは SPDT スイッチの状態を制御します。
21	VSS_SW	SPDT スイッチの負のバイアス電圧。
23	VGG_LNA	LNA のゲート電圧バイアス。このピンを使用して、LNA の静止電流を設定します。このピンに 0V を印加するか、またはグラウンドに接続した場合、LNA は自己バイアス・モードで 80mA の電流（代表値）で動作します。
24	VDD_LNA	LNA のドレイン電圧バイアス。
	EPAD	露出パッド。RF/DC グラウンドに接続する必要があります。

インターフェース回路図



図 3. GND インターフェース回路図

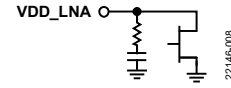


図 8. VDD_LNA インターフェース回路図

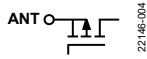


図 4. ANT インターフェース回路図

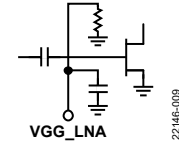


図 9. VGG_LNA インターフェース回路図

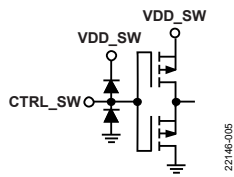


図 5. CTRL_SW および VDD_SW インターフェース回路図

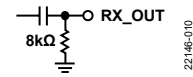


図 10. RX_OUT インターフェース回路図

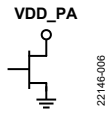


図 6. VDD_PA インターフェース回路図

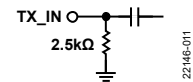


図 11. TX_IN インターフェース回路図

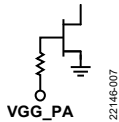


図 7. VGG_PA インターフェース回路図

代表的な性能特性

送信状態

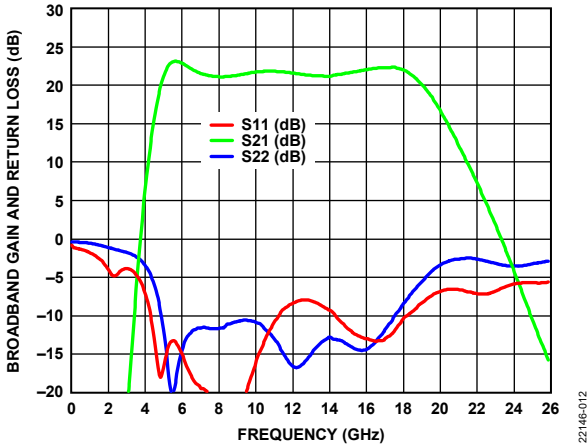


図 12. 広帯域ゲインとリターン・ロスの周波数特性、10MHz~26GHz、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

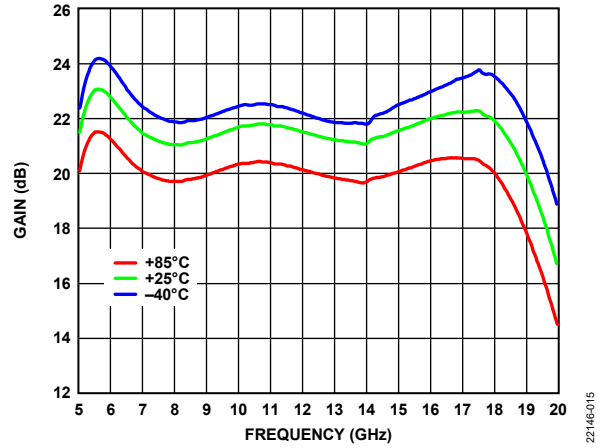


図 15. 様々な温度でのゲインの周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

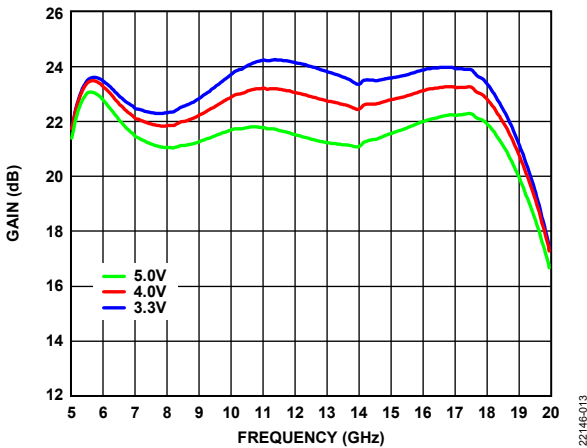


図 13. 様々な VDD_PA でのゲインの周波数特性、送信状態、経路 = TX_IN から ANT へ、I_{DQ_PA} = 220mA、受信状態オフ

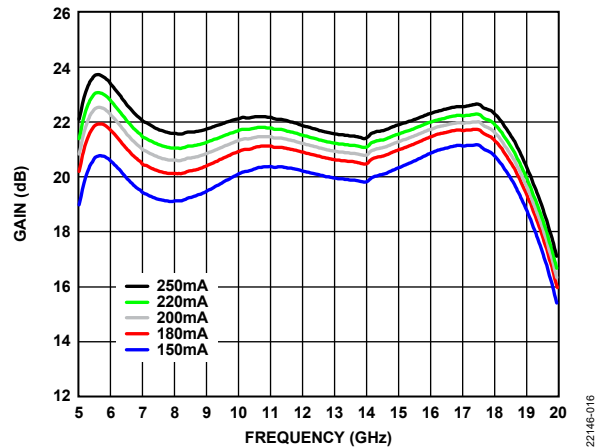


図 16. 様々な I_{DQ_PA} でのゲインの周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、受信状態オフ

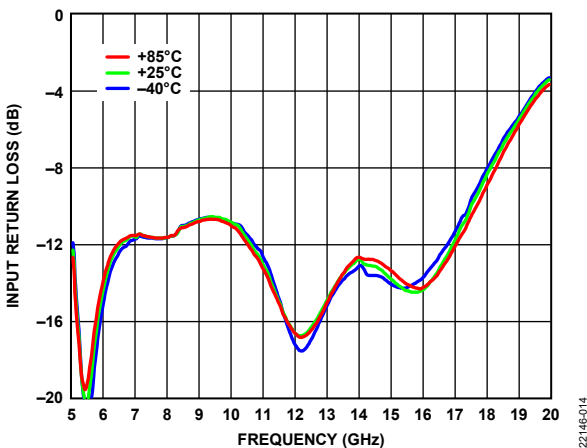


図 14. 様々な温度での入力リターン・ロスの周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

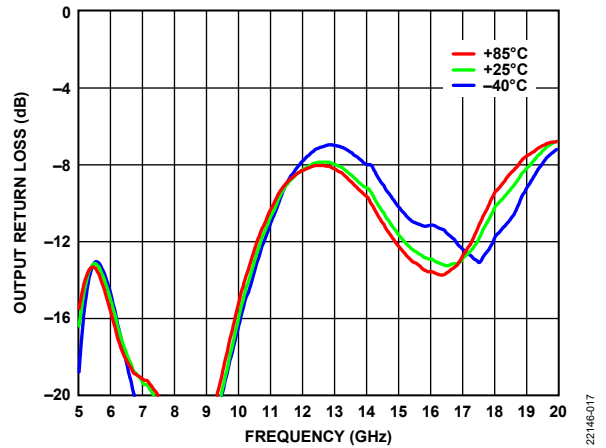


図 17. 様々な温度での出力リターン・ロスの周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

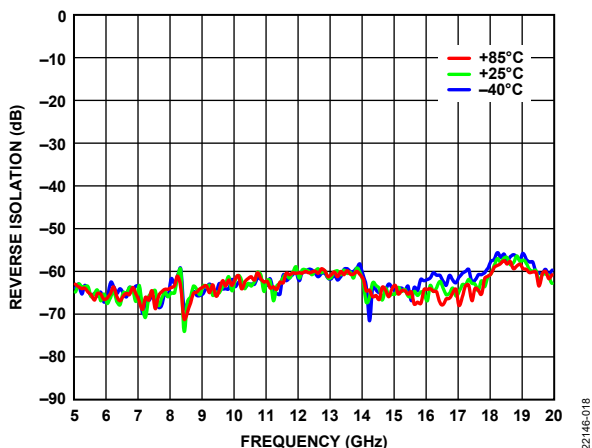


図 18. 様々な温度でのリバース・アイソレーションの周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

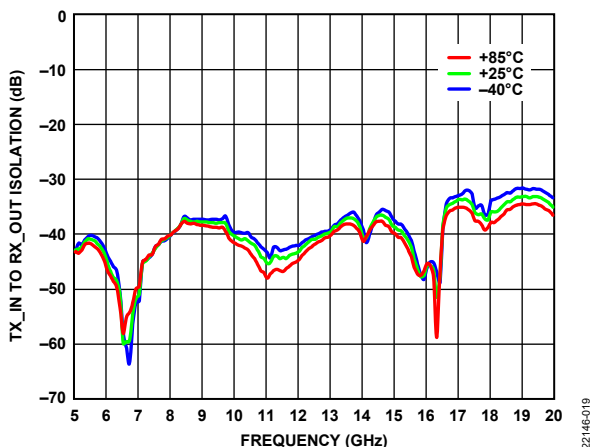


図 19. 様々な温度での TX_IN と RX_OUT 間のアイソレーションの周波数特性、送信状態、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

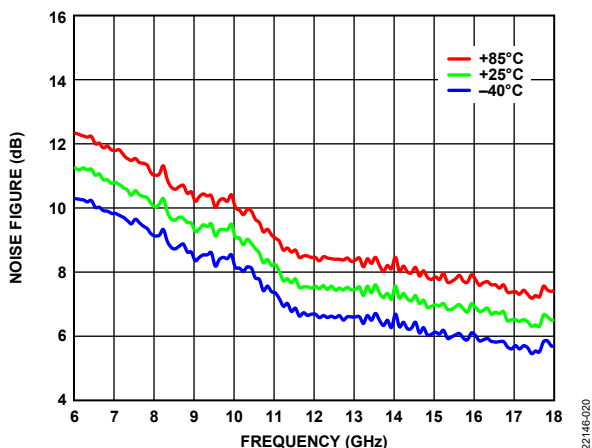


図 20. 様々な温度でのノイズ指数の周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

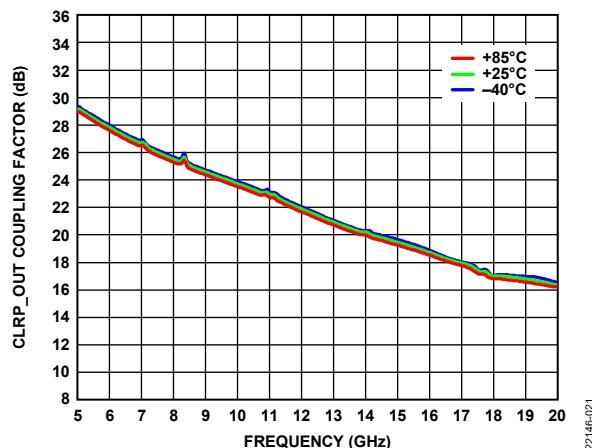


図 21. 様々な温度での CLRP_OUT 結合係数の周波数特性、送信状態、結合係数 = ANT P_{OUT} - CPLR_OUT P_{OUT}、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

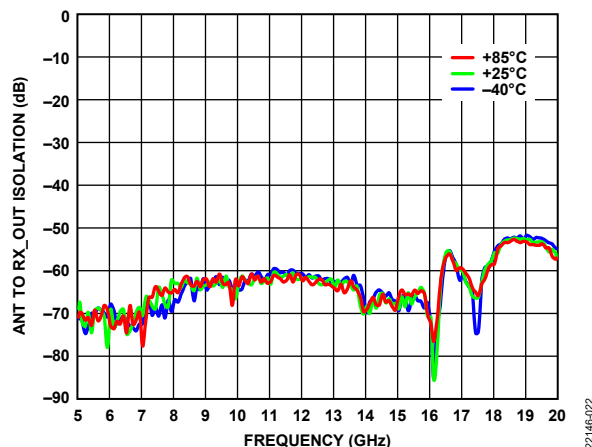


図 22. 様々な温度での ANT と RX_OUT 間のアイソレーションの周波数特性、送信状態、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

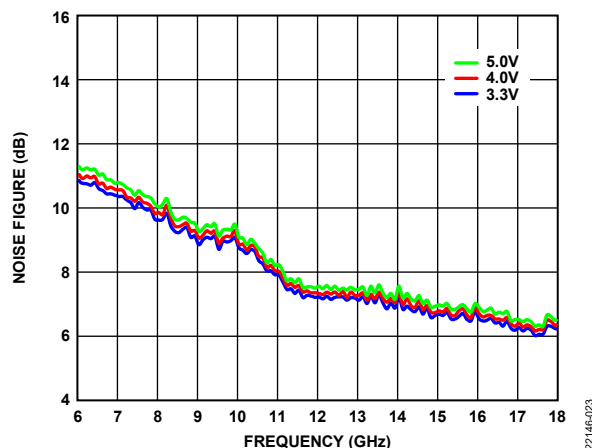


図 23. 様々な VDD_PA でのノイズ指数の周波数特性、送信状態、経路 = TX_IN から ANT へ、I_{DQ_PA} = 220mA、受信状態オフ

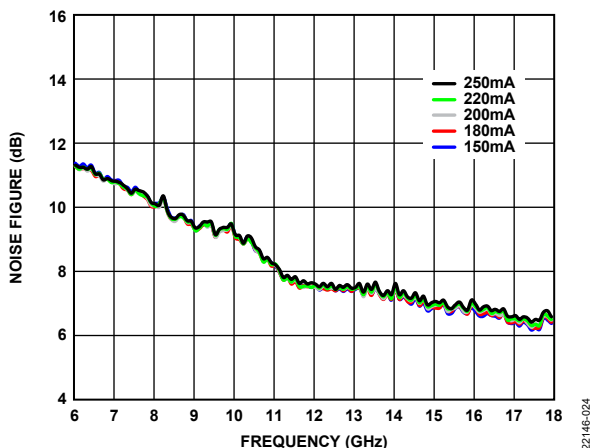


図 24. 様々な I_{DQ_PA} でのノイズ指数の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、受信状態オフ

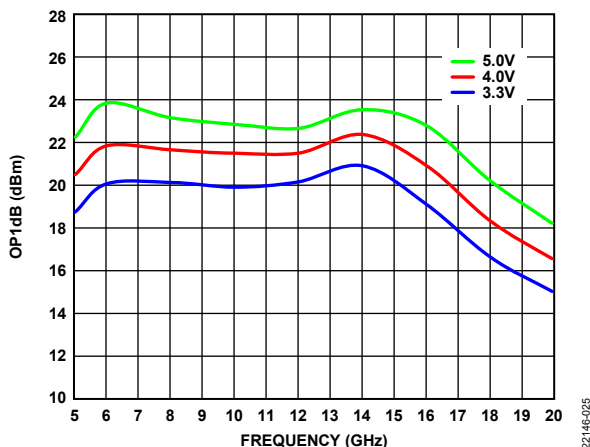


図 25. 様々な V_{DD_PA} での OP1dB の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

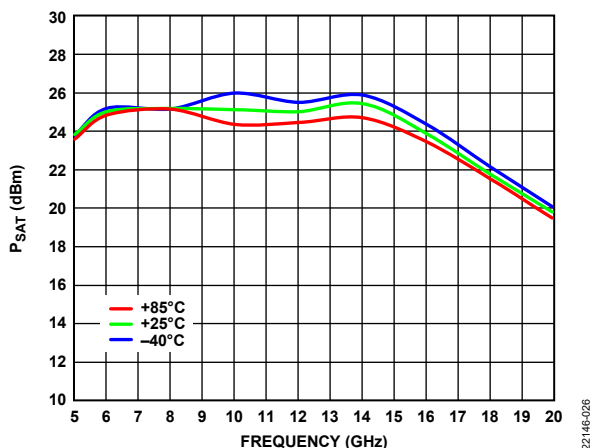


図 26. 様々な温度での P_{SAT} の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

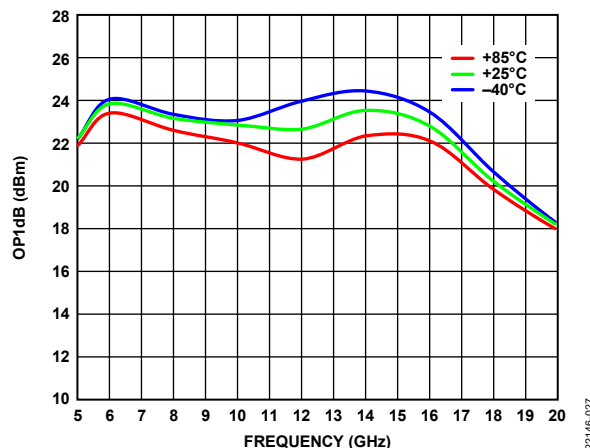


図 27. 様々な温度での OP1dB の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

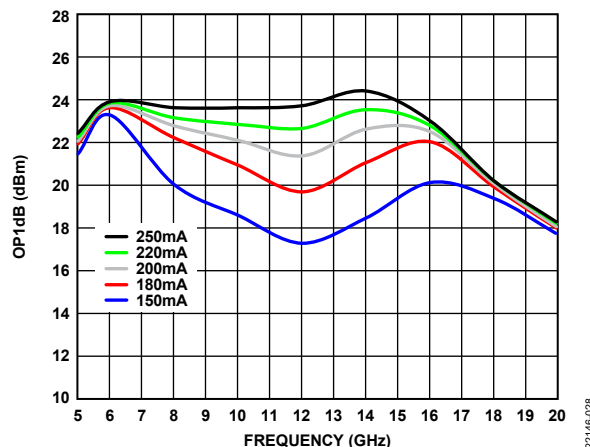


図 28. 様々な I_{DQ_PA} での OP1dB の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、受信状態オフ

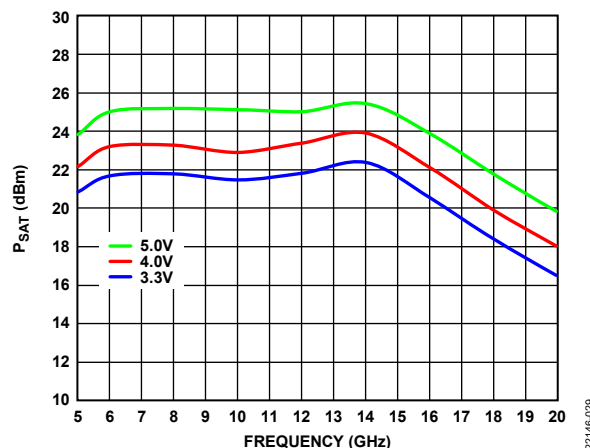


図 29. 様々な V_{DD_PA} での P_{SAT} の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

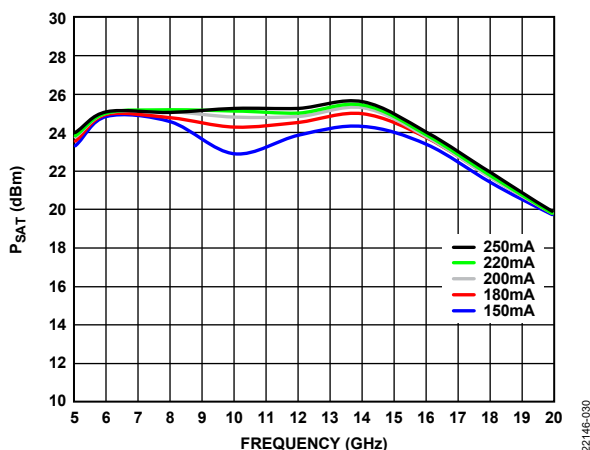


図 30. 様々な I_{DQ_PA} での P_{SAT} の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、受信状態オフ

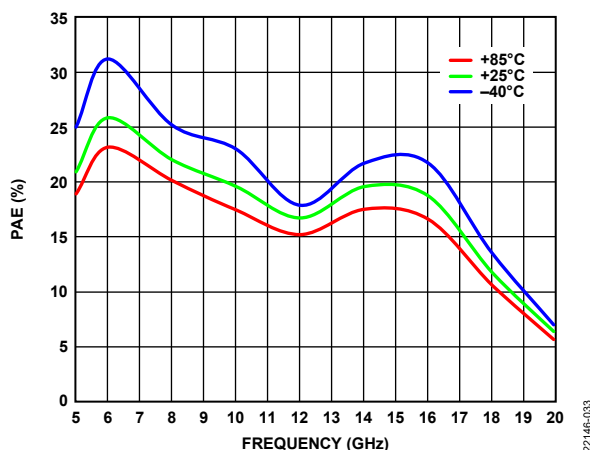


図 33. 様々な温度での PAE の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ、PAE は P_{SAT} で計測

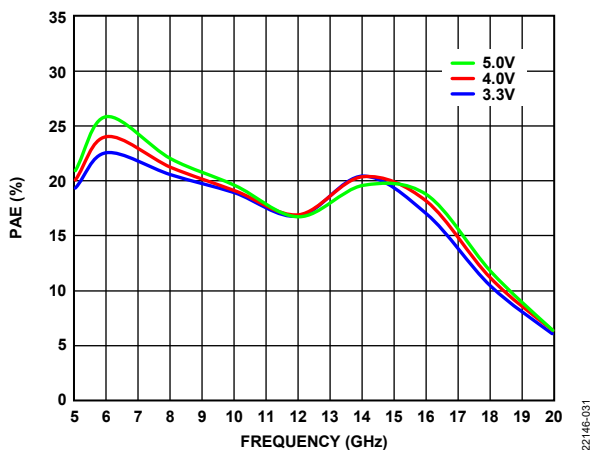


図 31. 様々な V_{DD_PA} での電力付加効率 (PAE) の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $I_{DQ_PA} = 220mA$ 、受信状態オフ、PAE は P_{SAT} で計測

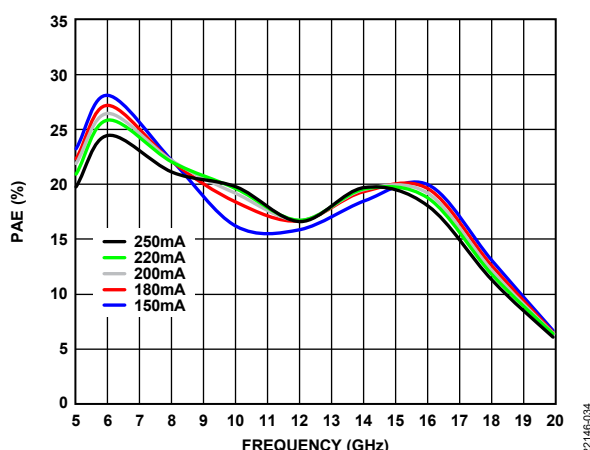


図 34. 様々な I_{DQ_PA} での PAE の周波数特性、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、受信状態オフ、PAE は P_{SAT} で計測

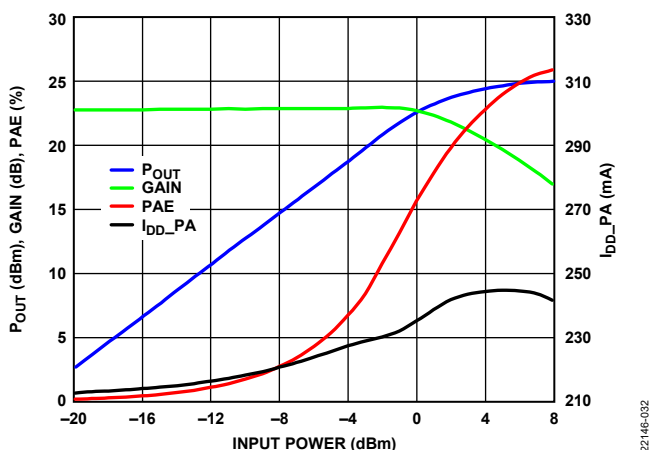


図 32. P_{OUT} 、ゲイン、PAE、およびパワー・アンプ電源電流 (I_{DD_PA}) と入力電力の関係、6GHz、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

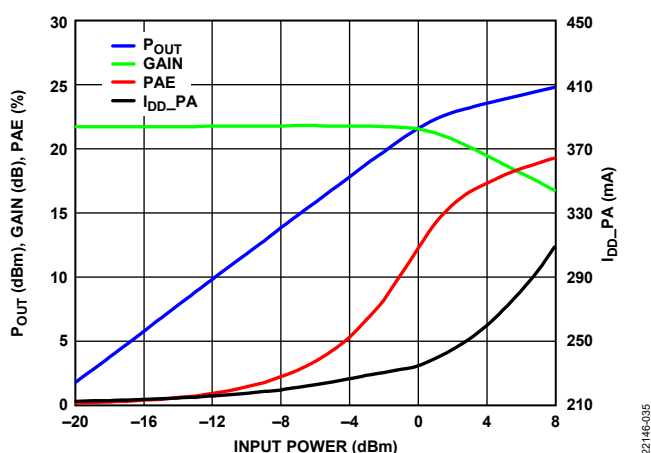


図 35. P_{OUT} 、ゲイン、PAE、および I_{DD_PA} と入力電力の関係、10GHz、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

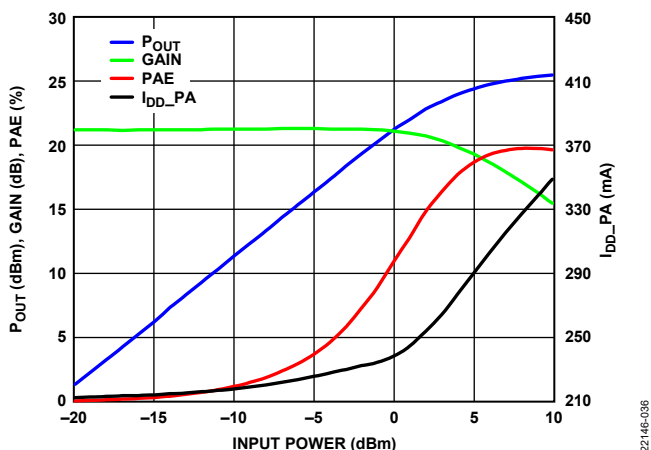


図 36. P_{OUT}、ゲイン、PAE、および I_{DD_PA} と入力電力の関係、14GHz、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

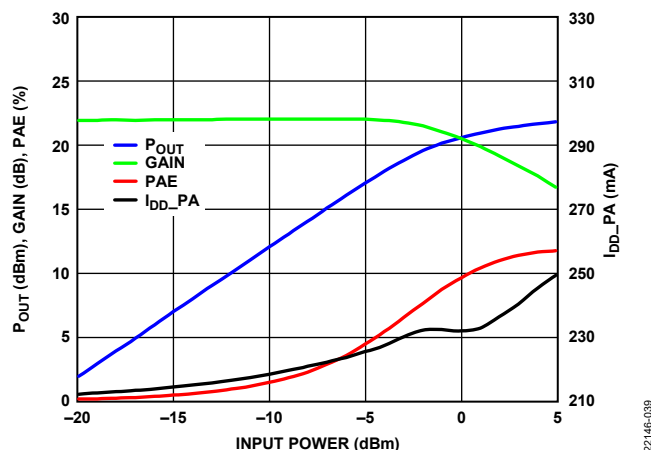


図 39. P_{OUT}、ゲイン、PAE、および I_{DD_PA} と入力電力の関係、18GHz、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

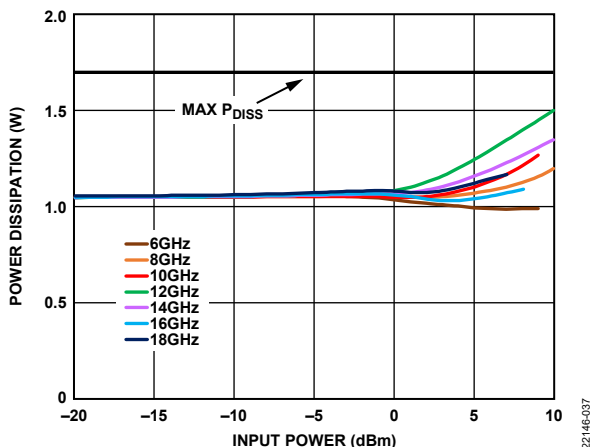


図 37. T_A = 85°C での消費電力と入力電力の関係、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

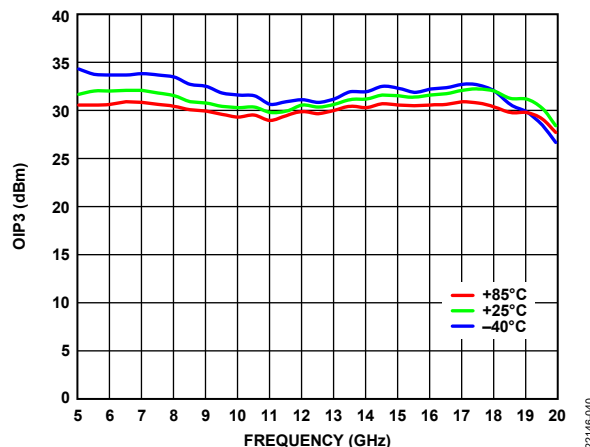


図 40. 様々な温度での OIP3 の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

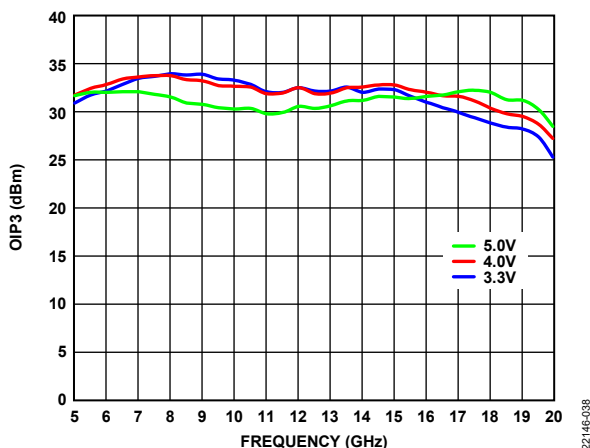


図 38. 様々な VDD_PA での OIP3 の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、I_{DQ_PA} = 220mA、受信状態オフ

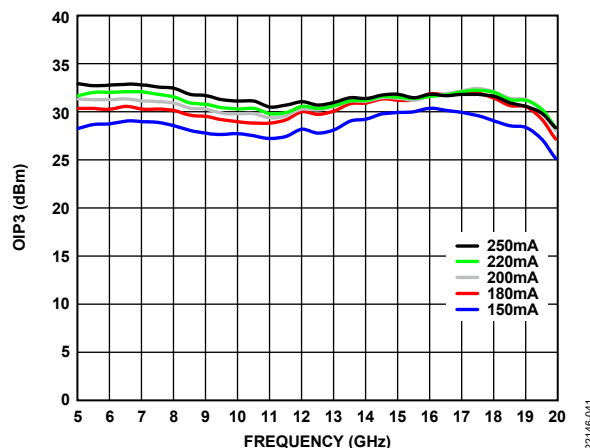


図 41. 様々な I_{DQ_PA} での OIP3 の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、受信状態オフ

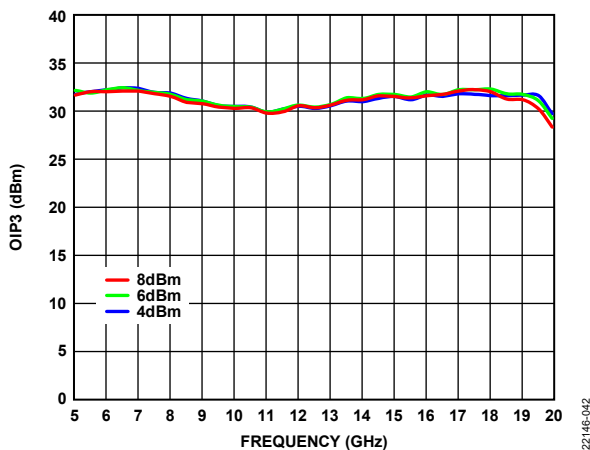


図 42. 様々な P_{OUT}/Tone での OIP3 の周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

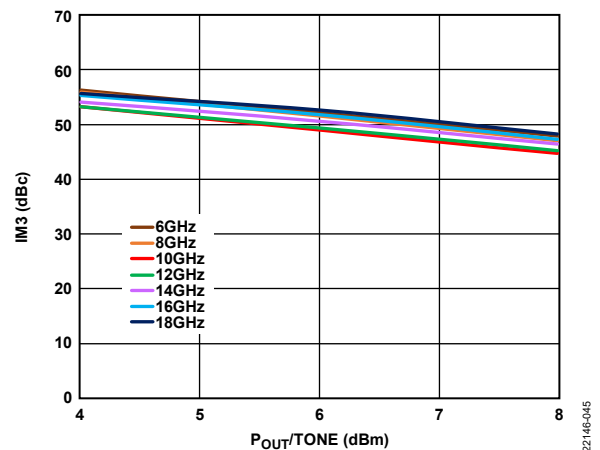


図 45. キャリアに対する 3 次相互変調歪み (IM3) と P_{OUT}/Tone の関係、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

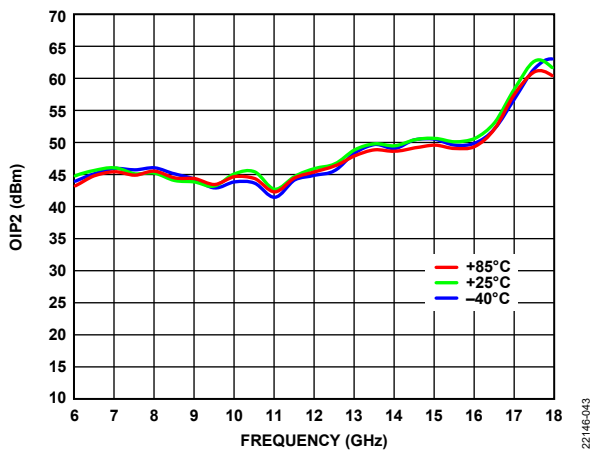


図 43. 様々な温度での出力 2 次インターセプト (OIP2) の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

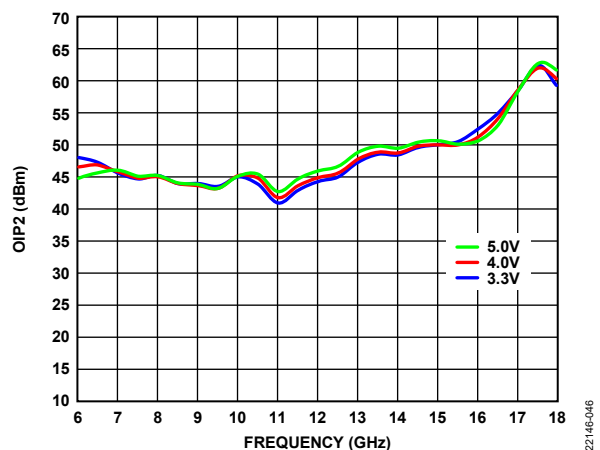


図 46. 様々な VDD_PA での OIP2 の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、I_{DQ_PA} = 220mA、受信状態オフ

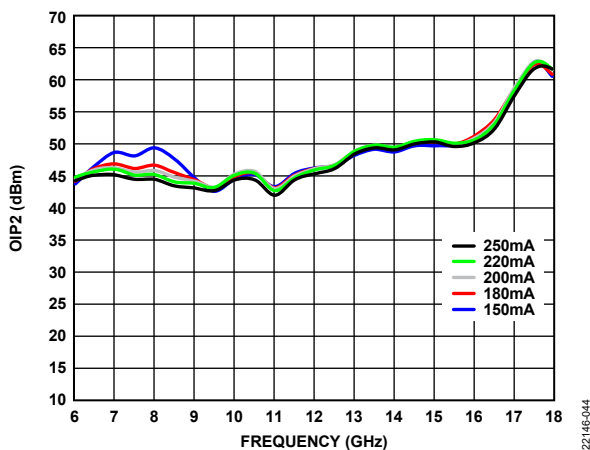


図 44. 様々な I_{DQ_PA} での OIP2 の周波数特性、P_{OUT}/Tone = 8dBm、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、受信状態オフ

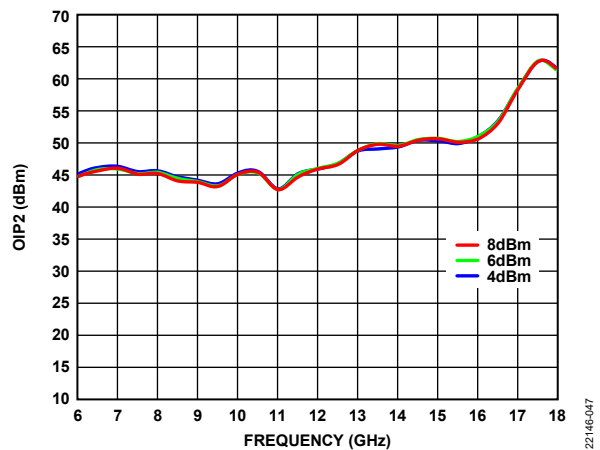


図 47. 様々な P_{OUT}/Tone での OIP2 の周波数特性、送信状態、経路 = TX_IN から ANT へ、VDD_PA = 5V、I_{DQ_PA} = 220mA、受信状態オフ

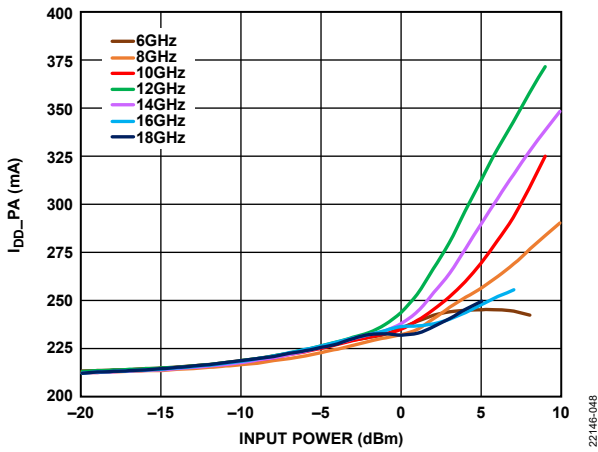


図 48. 様々な周波数での I_{DQ_PA} と入力電力の関係、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

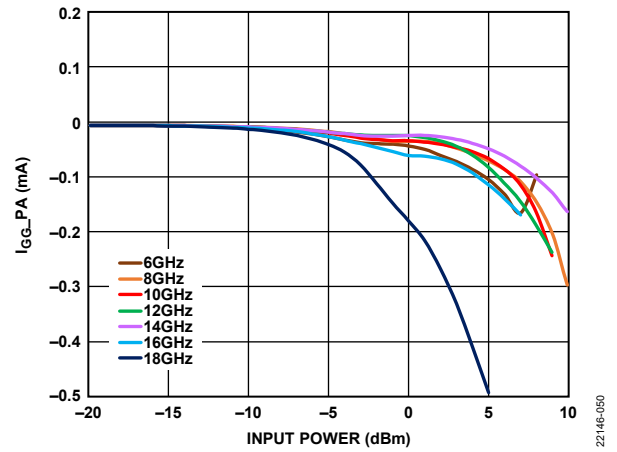


図 50. 様々な周波数でのパワー・アンプのゲート電流 (I_{GG_PA}) と入力電力の関係、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、 $I_{DQ_PA} = 220mA$ 、受信状態オフ

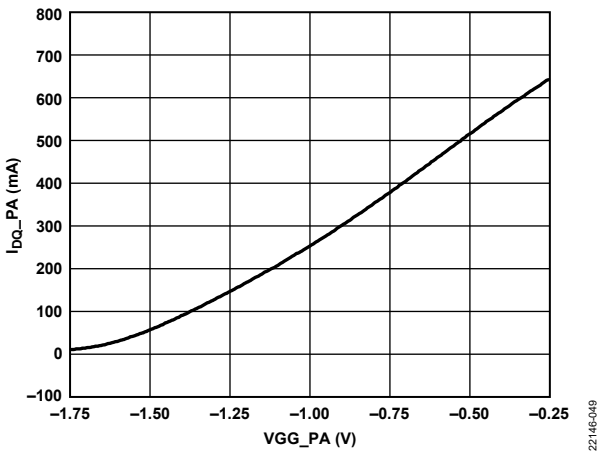
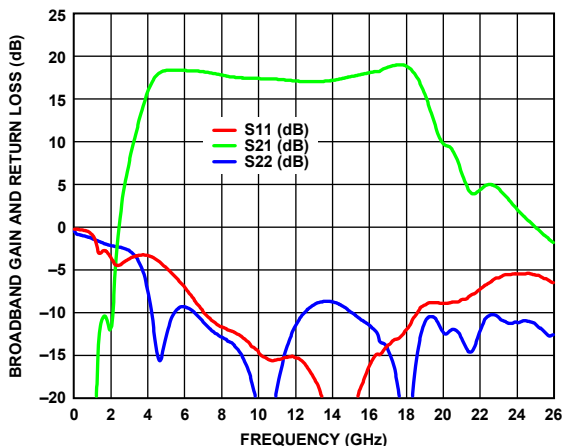


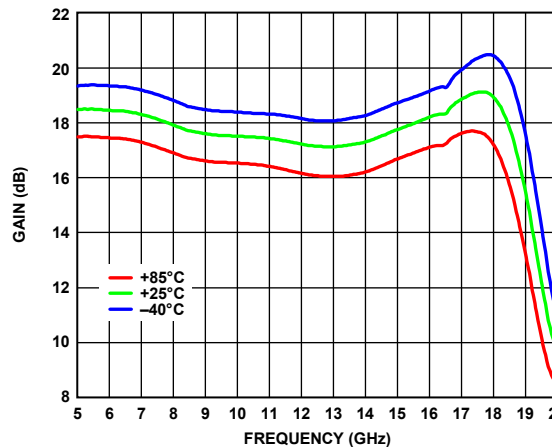
図 49. I_{DQ_PA} と V_{GG_PA} の関係、 $V_{DD_PA} = 5V$ 、送信状態、経路 = TX_IN から ANT へ、 $V_{DD_PA} = 5V$ 、受信状態オフ

受信状態



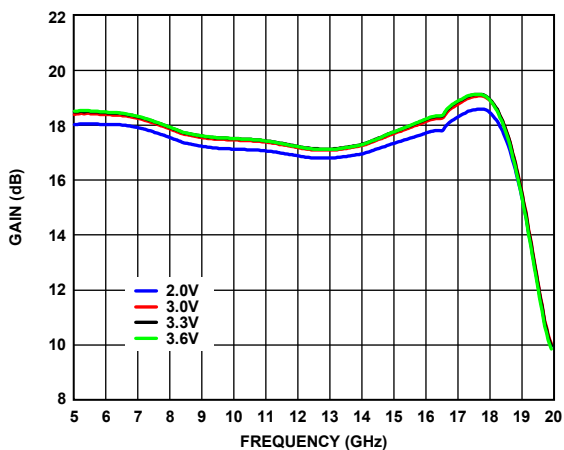
22146-051

図 51. 広帯域ゲインとリターン・ロスの周波数特性、10MHz~26GHz、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ



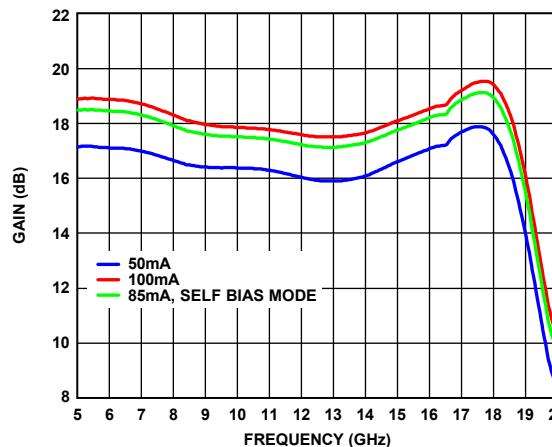
22146-054

図 54. 様々な温度でのゲインの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ



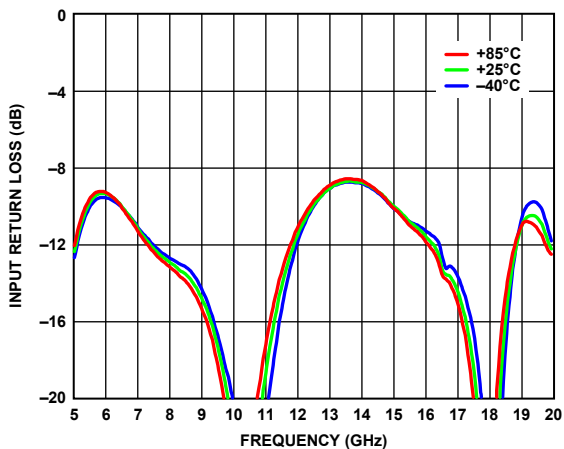
22146-052

図 52. 様々な VDD_LNA でのゲインの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ



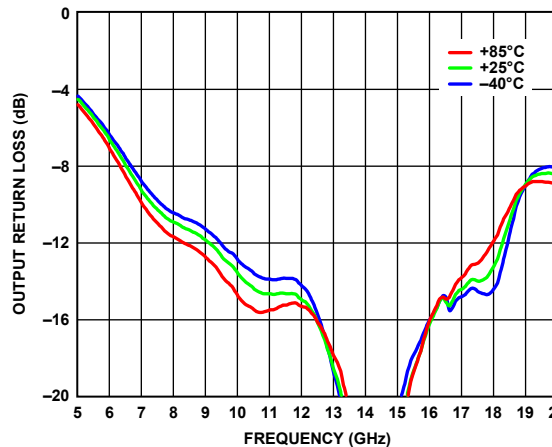
22146-055

図 55. 様々な Idq_LNA でのゲインの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ



22146-053

図 53. 様々な温度での入力リターン・ロスの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ



22146-056

図 56. 様々な温度での出力リターン・ロスの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

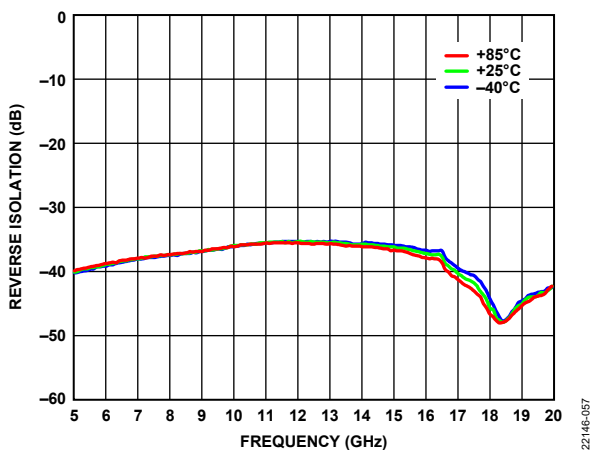


図 57. 様々な温度でのリバース・アイソレーションの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0 V、送信状態オフ

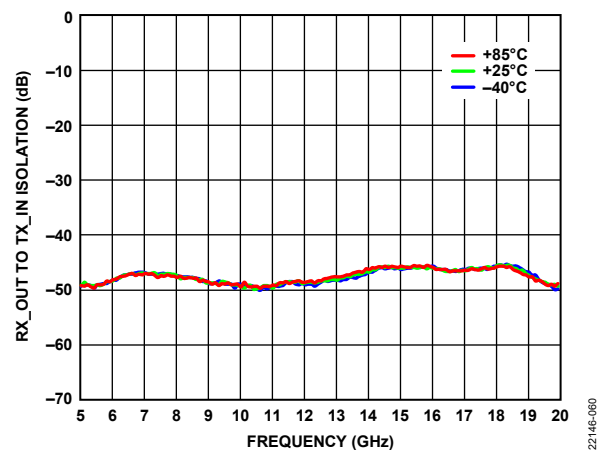


図 60. 様々な温度での RX_OUT と TX_IN 間のアイソレーションの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

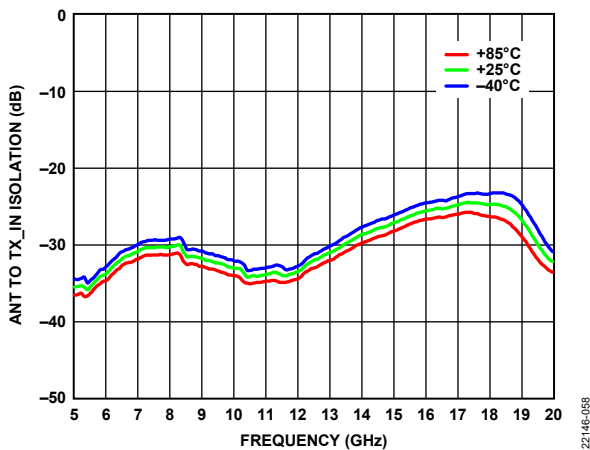


図 58. 様々な温度での ANT と TX_IN 間のアイソレーションの周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

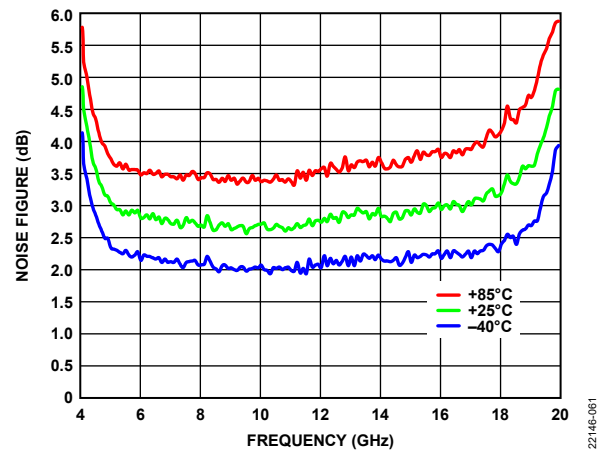


図 61. 様々な温度でのノイズ指数の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

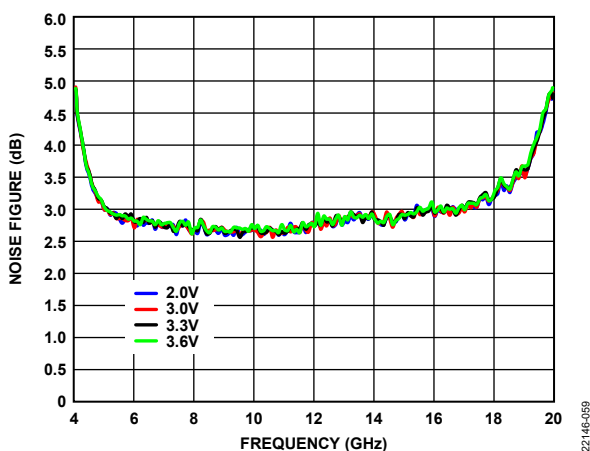


図 59. 様々な VDD_LNA でのノイズ指数の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ

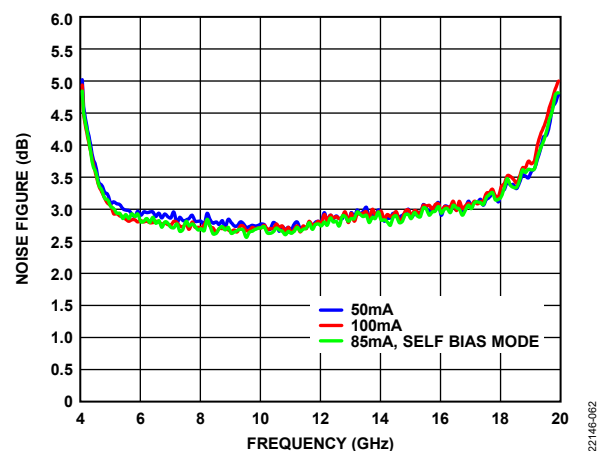


図 62. 様々な I_{bq_LNA} でのノイズ指数の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ

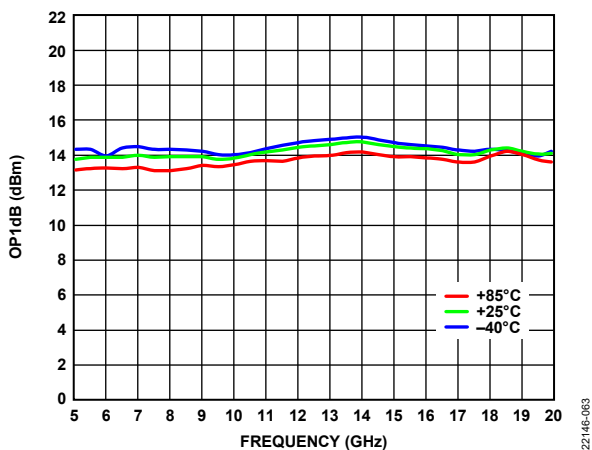


図 63. 様々な温度での OP1dB の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

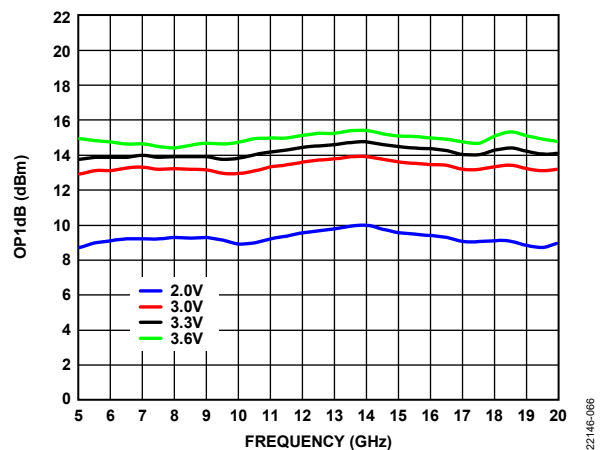


図 66. 様々な VDD_LNA での OP1dB の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ

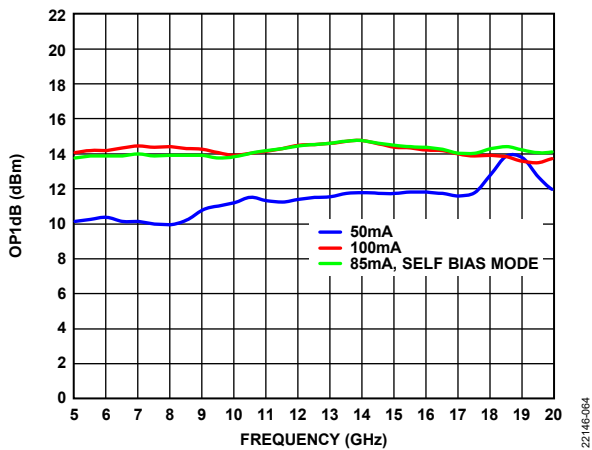


図 64. 様々な IdQ_LNA での OP1dB の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ

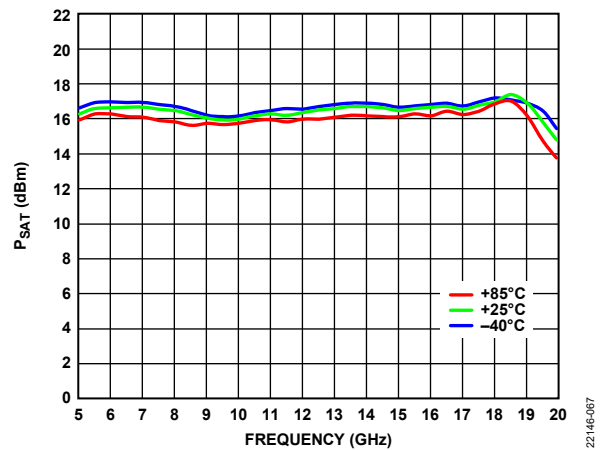


図 67. 様々な温度での PsAT の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

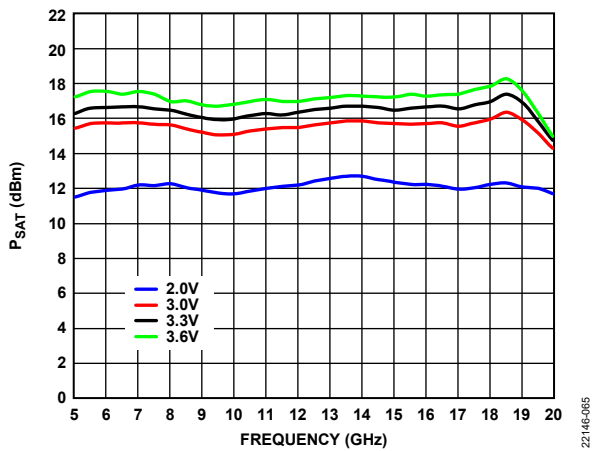


図 65. 様々な VDD_LNA での PsAT の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ

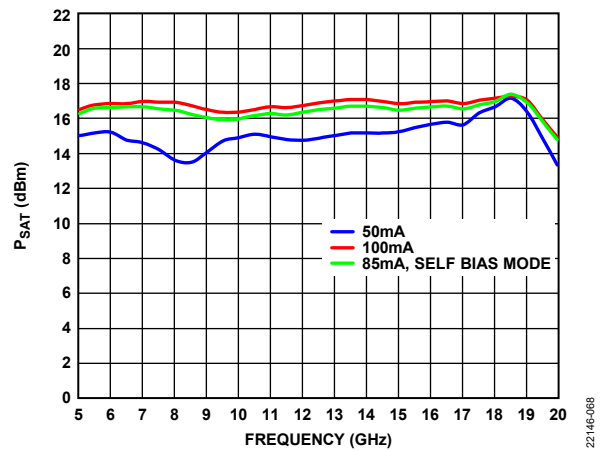


図 68. 様々な IdQ_LNA での PsAT の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ

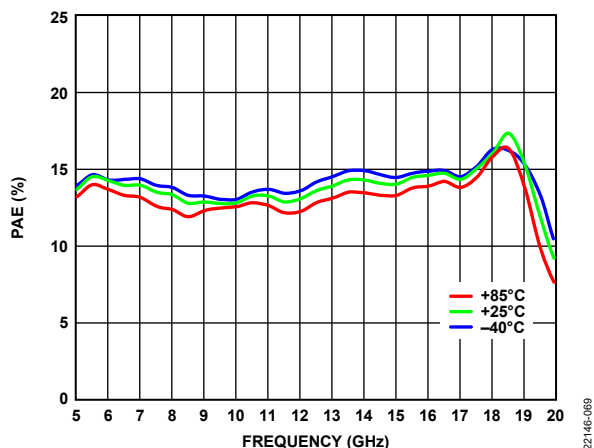


図 69. 様々な温度での PAE の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ、PAE は P_{SAT} で計測

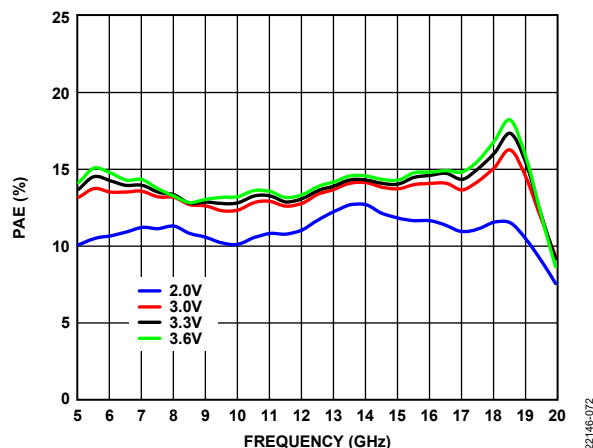


図 72. 様々な VDD_LNA での PAE の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ、PAE は P_{SAT} で計測

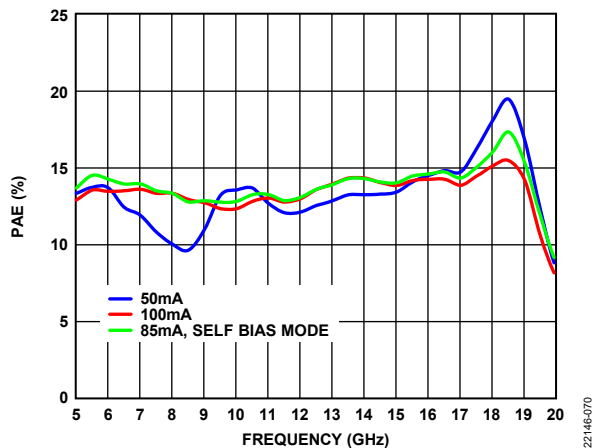


図 70. 様々な I_{DD_LNA} での PAE の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ、PAE は P_{SAT} で計測

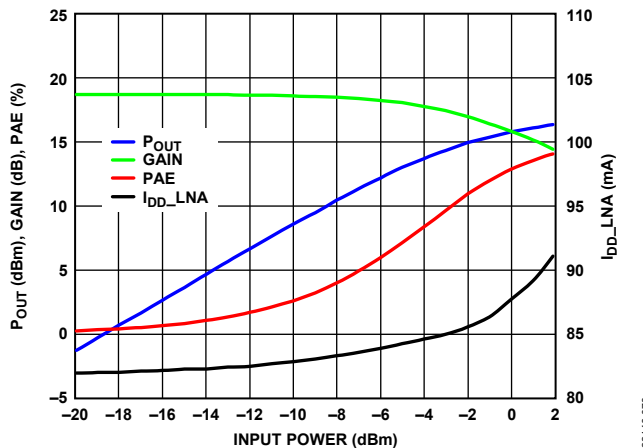


図 73. P_{OUT}、ゲイン、PAE、および I_{DD_LNA} と入力電力の関係、6GHz、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

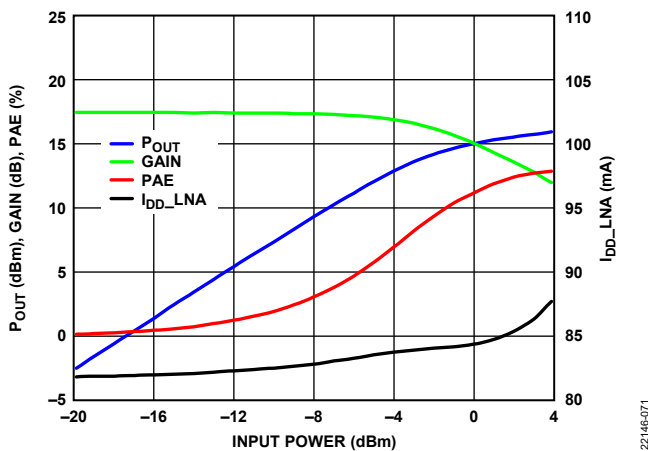


図 71. P_{OUT}、ゲイン、PAE、および I_{DD_LNA} と入力電力の関係、10GHz、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

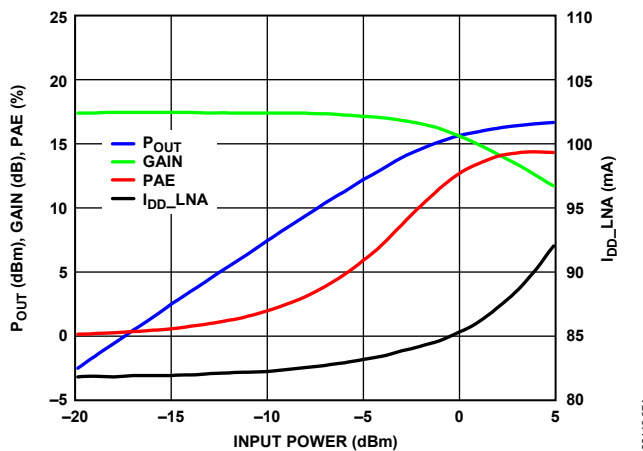


図 74. P_{OUT}、ゲイン、PAE、および I_{DD_LNA} と入力電力の関係、14GHz、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

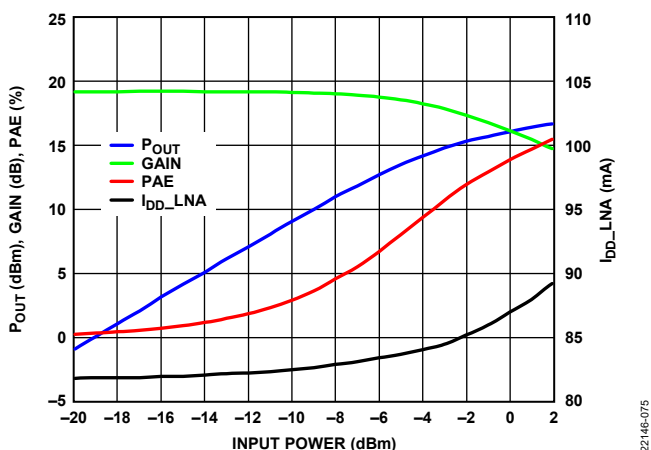


図 75. P_{OUT} 、ゲイン、PAE、および I_{DD_LNA} と入力電力の関係、18GHz、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{DD_LNA} = 3.3V$ 、 $V_{GG_LNA} = 0V$ 、送信状態オフ

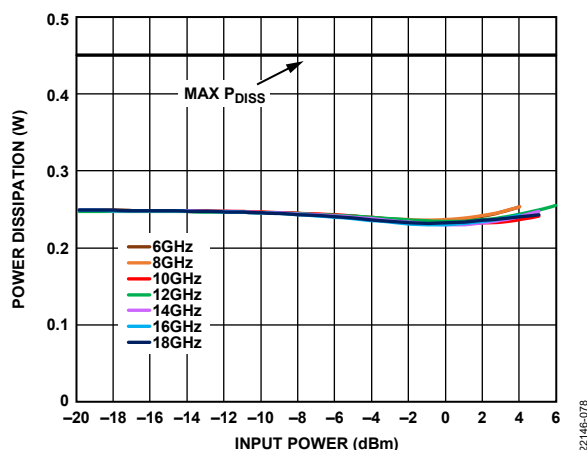


図 78. $T_A = 85^\circ C$ での消費電力と入力電力の関係、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{DD_LNA} = 3.3V$ 、 $V_{GG_LNA} = 0V$ 、送信状態オフ

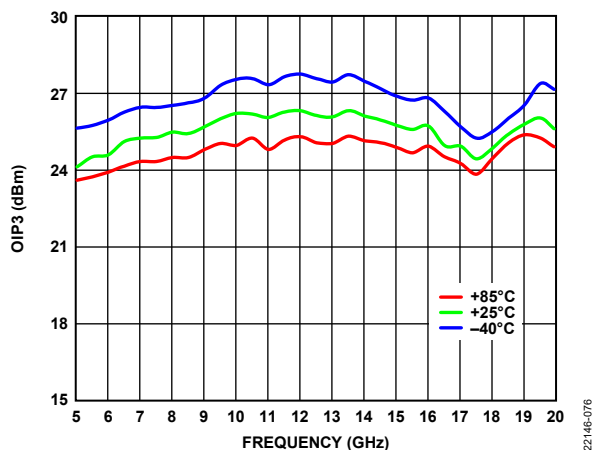


図 76. 様々な温度での OIP3 の周波数特性、 $P_{OUT}/Tone = 0dBm$ 、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{DD_LNA} = 3.3V$ 、 $V_{GG_LNA} = 0V$ 、送信状態オフ

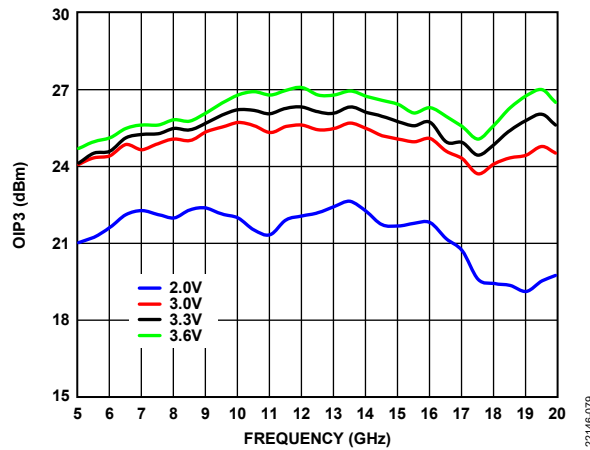


図 79. 様々な V_{DD_LNA} での OIP3 の周波数特性、 $P_{OUT}/Tone = 0dBm$ 、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{GG_LNA} = 0V$ 、送信状態オフ

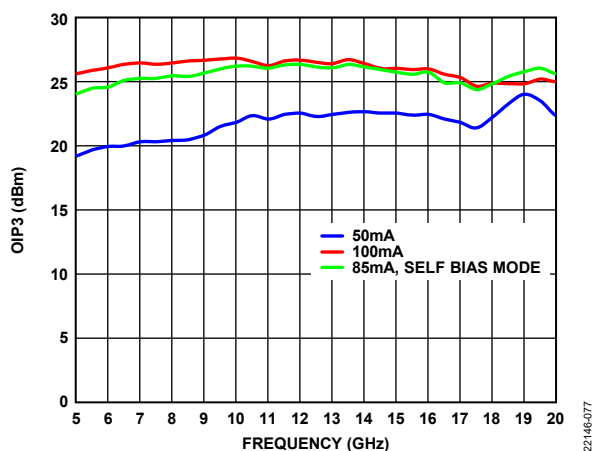


図 77. 様々な I_{DD_LNA} での OIP3 の周波数特性、 $P_{OUT}/Tone = 0dBm$ 、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{DD_LNA} = 3.3V$ 、制御される V_{GG_LNA} 、送信状態オフ

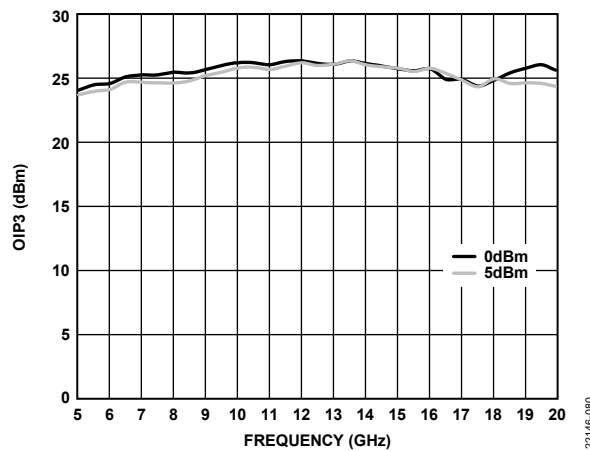


図 80. 様々な $P_{OUT}/Tone$ での OIP3 の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、 $V_{DD_LNA} = 3.3V$ 、 $V_{GG_LNA} = 0V$ 、送信状態オフ

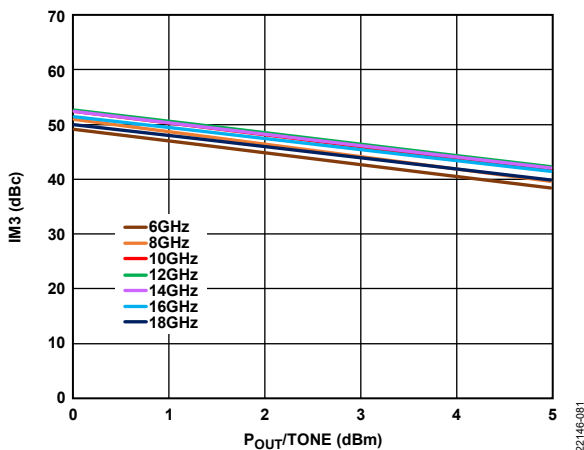


図 81. IM3 と P_{OUT}/Tone の関係、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

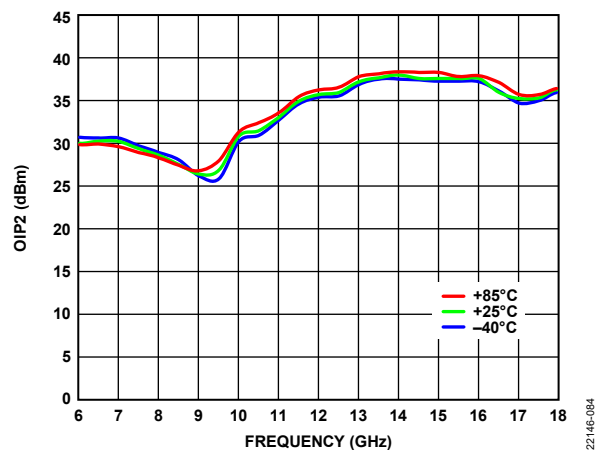


図 84. 様々な温度での OIP2 の周波数特性、P_{OUT}/Tone = 0dBm、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

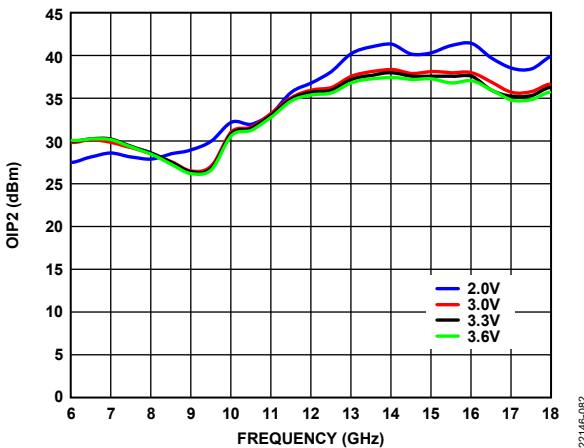


図 82. 様々な VDD_LNA での OIP2 の周波数特性、P_{OUT}/Tone = 0dBm、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VGG_LNA = 0V、送信状態オフ

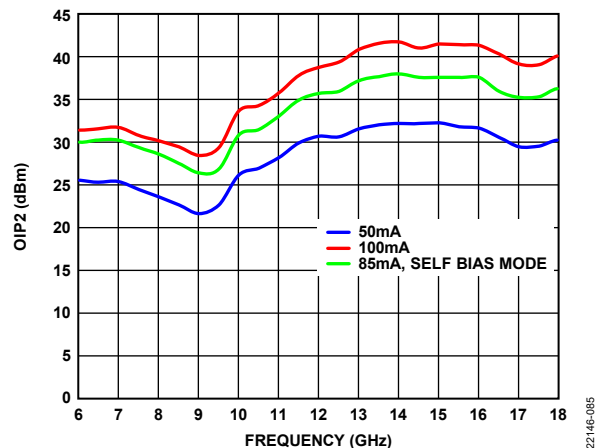


図 85. 様々な I_{DQ}_LNA での OIP2 の周波数特性、P_{OUT}/Tone = 0dBm、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、制御される VGG_LNA、送信状態オフ

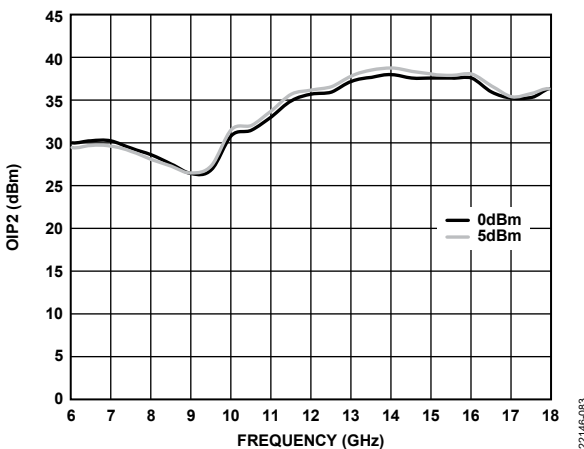


図 83. 様々な P_{OUT}/Tone での OIP2 の周波数特性、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

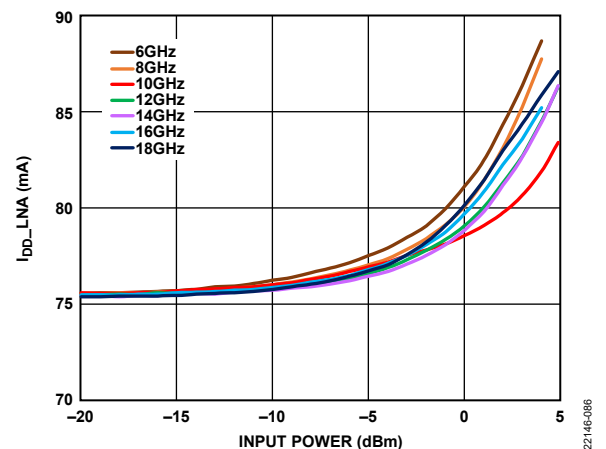


図 86. 様々な周波数での I_{DQ}_LNA と入力電力の関係、受信状態、経路 = ANT から RX_OUT へ、自己バイアス・モード、VDD_LNA = 3.3V、VGG_LNA = 0V、送信状態オフ

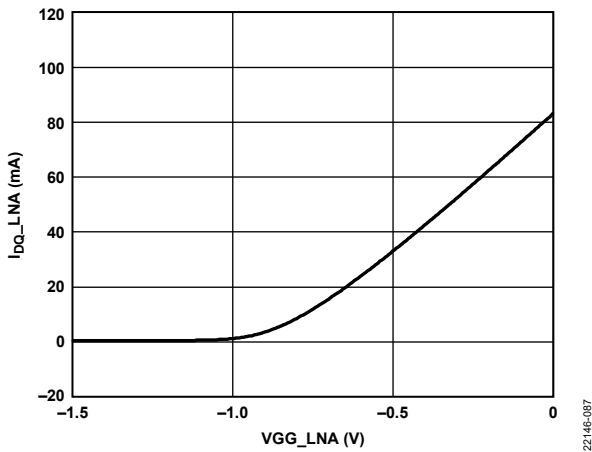


図 87. I_{DQ_LNA} と VGG_LNA の関係、VDD_LNA = 3.3V、制御される VGG_LNA、受信状態、経路 = ANT から RX_OUT へ、送信状態オフ

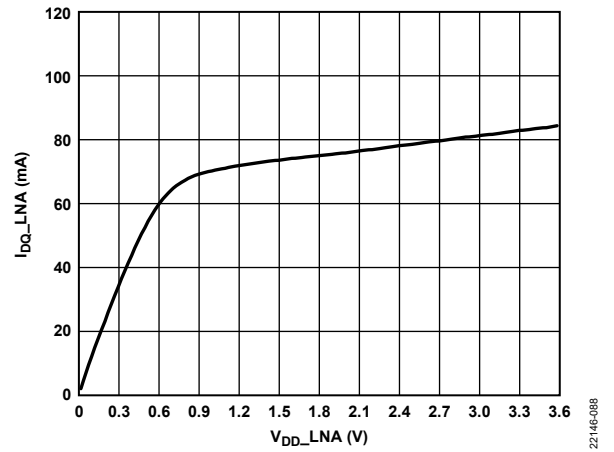


図 88. I_{DQ_LNA} と VDD_LNA の関係、自己バイアス・モード、VGG_LNA = 0V、受信状態、経路 = ANT から RX_OUT へ、送信状態オフ

動作原理

ADTR1107 は、LNA、ミディアム・パワー・アンプ、およびシリコン SPDT 反射スイッチで構成されるマルチチップ送信／受信モジュールです。ANT アンテナ・ポートは 0V に DC カップリングされているため、RF ラインの電位が 0V に等しい場合はこのポートの DC ブロッキングは不要です。このスイッチはロジック機能を内部で実行するための内蔵ドライバを備えており、相補型金属酸化膜半導体 (CMOS) / 低電圧トランジスタ・トランジスタ・ロジック (LVTTTL) 互換の制御インターフェースを簡素化できるメリットがあります。このドライバは 1 本のデジタル制御入力ピン (CTRL_SW) を備えています。CTRL_SW に加えられるロジック・レベルにより、ADTR1107 が送信状態になるか受信状態になるかが決まります (表 8 を参照)。

受信経路には、バイアス調整用の VGG_LNA ピンを使用したオプションのバイアス制御機能を持つ自己バイアス LNA が含まれます。LNA を自己バイアスで動作させるには、VGG_LNA ピンを 0V に設定するか、またはグラウンドに接続します。受信経路出力 (RX_OUT) は、8kΩ の抵抗を介してグラウンドに DC カップリングされます。RF ラインの電位が 0V に等しい場合、このポートの DC ブロッキングは不要です。送信経路には、パワー・アンプが含まれます。バイアス電流は VGG_PA を使用して設定されます。送信経路入力 (TX_IN) は、2.5kΩ の抵抗を介してグラウンドに DC カップリングされます。RF ラインの電位が 0V に等しい場合、このポートの DC ブロッキングは不要です。ADTR1107 にはディレクショナル・カップラが組み込まれており、送信電力レベルのモニタリングが可能です。

アプリケーション情報

ADTR1107 を動作させるための基本的な接続方法を図 89 に示します。送信経路のパワー・アンプは VDD_PA ピンの +5V でバイアスされ、-1.75V ~ -0.25V の電圧が VGG_PA ピンに印加されて 220mA の静止電流が得られます。

受信経路の LNA は、自己バイアス・モードまたは外部バイアス・モードのいずれかで動作します。自己バイアス・モードで動作させるには、VDD_LNA ピンに 3.3V を印加し、VGG_LNA ピンに 0V を印加するか、またはグラウンドに接続します。外部バイアス・モードで動作させるには、VDD_LNA ピンに +3.3V を印加し、-1.5V ~ 0V の電圧範囲で VGG_LNA ピンを調整して目的の I_{DQ_PA} を達成します。

SPDT スイッチは、VDD_SW ピンの +3.3V と VSS_SW ピンの -3.3V でバイアスされます。CTRL_SW ピンは、表 8 に示す経路の状態を設定します。ハイ・ロジックの状態は 3.3V で設定され、ロー・ロジックの状態は 0V で設定されます。

ADTR1107 は、DC 電源ライン用に必要なすべてのデカップリング・コンデンサを内蔵しています。

推奨バイアス・シーケンス

送信状態でのパワー・アップ時の推奨バイアス・シーケンスを以下に示します。

1. すべての GND ピンをグラウンドに接続します。
2. VDD_SW ピンを 3.3V に設定します。
3. VSS_SW ピンを -3.3V に設定します。
4. CTRL_SW ピンを 0V に設定します。
5. VGG_LNA ピンを 0V に設定します。
6. VDD_LNA ピンを 0V に設定します。
7. VGG_PA ピンを -1.75V に設定します。
8. VDD_PA ピンを 5V に設定します。
9. 目的の I_{DQ_PA} が得られるように、VGG_PA 電圧を上げます。
10. RF 信号を TX_IN ピンに入力します。

送信状態でのパワー・ダウン時の推奨バイアス・シーケンスを以下に示します。

1. RF 信号をオフにします。
2. VGG_PA 電圧を -1.75V に下げます。
3. VDD_PA ピンを 0V に設定します。
4. VSS_SW ピンを 0V に設定します。
5. VDD_SW ピンを 0V に設定します。

受信状態でのパワー・アップ時の推奨バイアス・シーケンスを以下に示します。

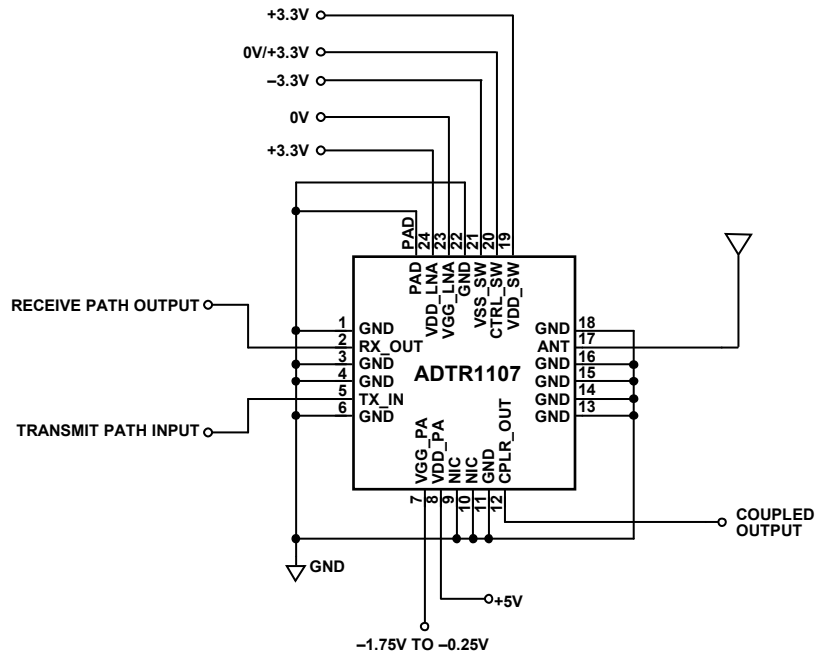
1. すべての GND ピンをグラウンドに接続します。
2. VDD_SW ピンを 3.3V に設定します。
3. VSS_SW ピンを -3.3V に設定します。
4. CTRL_SW ピンを 3.3V に設定します。
5. VGG_PA ピンを -1.75V に設定します。
6. VDD_PA ピンを 0V に設定します。
7. VGG_LNA ピンを 0V に設定します。
8. VDD_LNA ピンを 3.3V に設定します。
9. RF 信号を ANT ピンに入力します。

受信状態でのパワー・ダウン時の推奨バイアス・シーケンスを以下に示します。

1. RF 信号をオフにします。
2. VDD_LNA ピンを 0V に設定します。
3. CTRL_SW ピンを 0V に設定します。
4. VSS_SW ピンを 0V に設定します。
5. VDD_SW ピンを 0V に設定します。

特に指定がない限り、このデータシートに記載されたすべての測定値とデータは、代表的なアプリケーション回路（図 89 を参照）を使用して収集され、このセクションの条件に従ってバイアスしたものです。ここで説明したバイアス条件は、全体的なデバイス性能を最適化するために推奨される動作点です。他のバイアス条件を使用すると、代表的な性能特性のセクションに示されている性能とは異なる結果になる場合があります。デバイスの損傷を防ぎながら最適な性能を得るには、ここで説明した推奨バイアス・シーケンスに従い、絶対最大定格のセクションに示されている値を順守する必要があります。

代表的なアプリケーション回路



22146-090

図 89. 代表的なアプリケーション回路

ADTR1107とADAR1000 XおよびKu周波数帯域ビームフォーマの接続

ADTR1107は、ADAR1000 X および Ku 周波数帯域クワッド・ビームフォーマ IC と接続できます (図 91 を参照)。わかりやすいように、図 91 には ADAR1000 の 1 チャンネルのみを示し、その他の部品は省略していることに注意してください。ADAR1000 は複数のバイアス電圧と制御信号を提供し、グルーレスなインターフェースが得られ、ADTR1107 に対する追加の制御信号は不要です。ADTR1107 のパワー・アンプのゲート電圧 (VGG_PA) は、ADAR1000 の PA_BIAS3 ピンによって供給されます。パワー・アンプのゲート・バイアス用に、4 つの独立した負のゲート電圧のうち 1 つが必要です。それぞれの電圧は、出力電圧範囲が 0V ~ -4.8V の 8 ビット D/A コンバータ (DAC) によって設定されます。ADTR1107 のパワー・アンプのバイアスに必要な標準ゲート電圧は -1.1V です (図 49 を参照)。この電圧は、ADAR1000 の TR 入力ピン (立上がりエッジでパワー・アンプをイネーブル) によってアサートされるか、シリアル・ペリフェラル・インターフェース (SPI) 書込みによってアサートされません。ADAR1000 の TR ピンをアサートすると、ADAR1000 の TR_SW_NEG ピンと TR_SW_POS ピンの極性が切り替わります。TR_SW_POS ピンは、最大 4 つのスイッチのゲートを駆動できます。このピンを使用して、ADTR1107 の SPDT スイッチを制御できます。

ADTR1107のLNAのゲート電圧が自己バイアスされている (VGG_LNAピンが0Vまたはグラウンドに接続されている) とき、この電圧をADAR1000から制御することも可能です。この場合、8-ビットD/Aコンバータによって制御されるLNA_BIAS電圧 (0V~-4.8V) が1つ存在します。この電圧を使用して、各ADAR1000に接続された4つのADTR1107デバイスをバイアスできます。

ADTR1107 の CPLR_OUT カプラ出力は、ADAR1000 の 4 つの RF ディテクタ入力 (DET1 ~ DET4) のうち 1 つに接続できます。これらのダイオード・ベースの RF ディテクタは、-20dBm ~ +10dBm の入力範囲に対応します。ADTR1107 のディレクショナル・カプラの結合係数の範囲は、28dB (6GHz 時) ~ 18dB (18GHz 時) です。12GHz で、22dB の結合係数と 26dBm の最大パワー・アンプ出力を使用する場合、カップリングされる出力電力は最大 4dBm です。カプラの出力がディテクタの入力に直接接続されている場合、この接続は 24dB の検出範囲を提供します。図 90 に、12GHz 時の ADTR1107 の出力電力と ADAR1000 ディテクタの ADC コードの関係を示します。この場合、ADTR1107 の出力電力は、約 22dBm の最大レベルまで掃引されます。

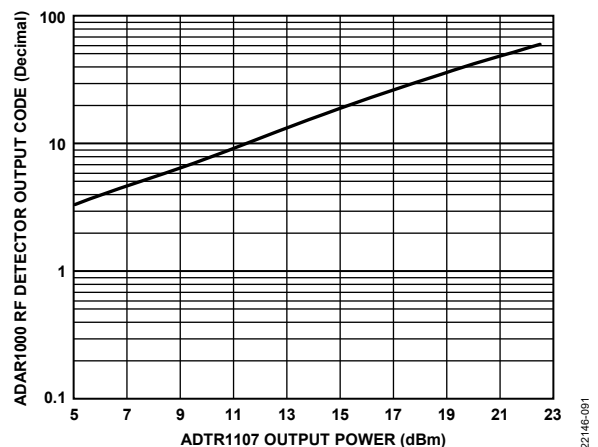


図 90. ADAR1000 の RF ディテクタの出力コードと ADTR1107 の出力電力の関係 (12GHz)

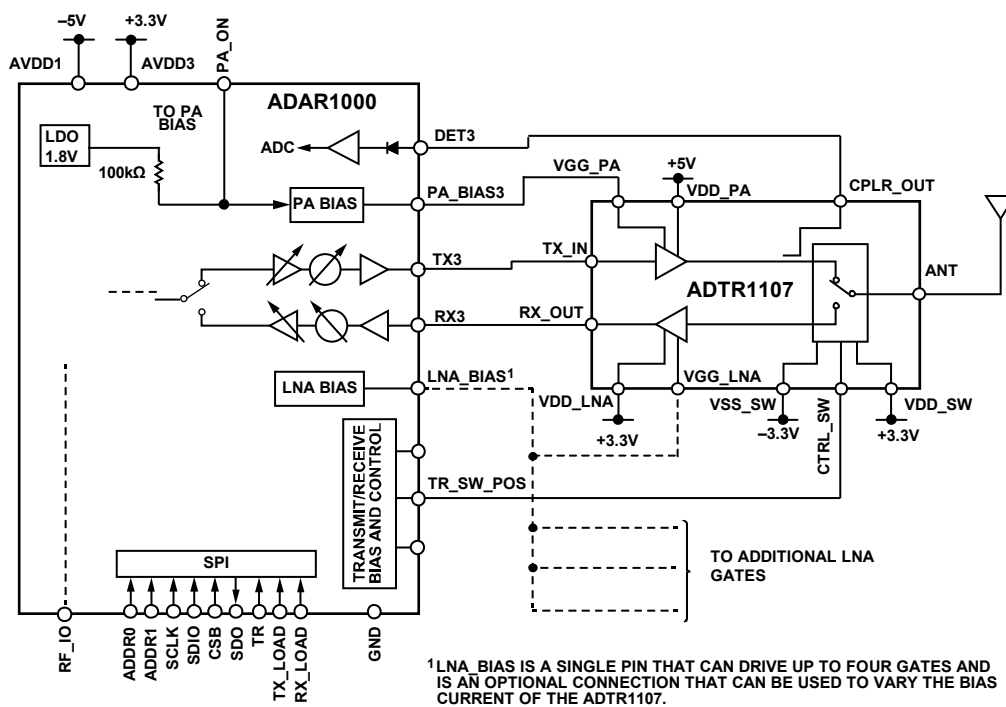


図 91. ADTR1107 と ADAR1000 X および KU 周波数帯域ビームフォーマの接続 (1 チャンネルのみ表示)

外形寸法

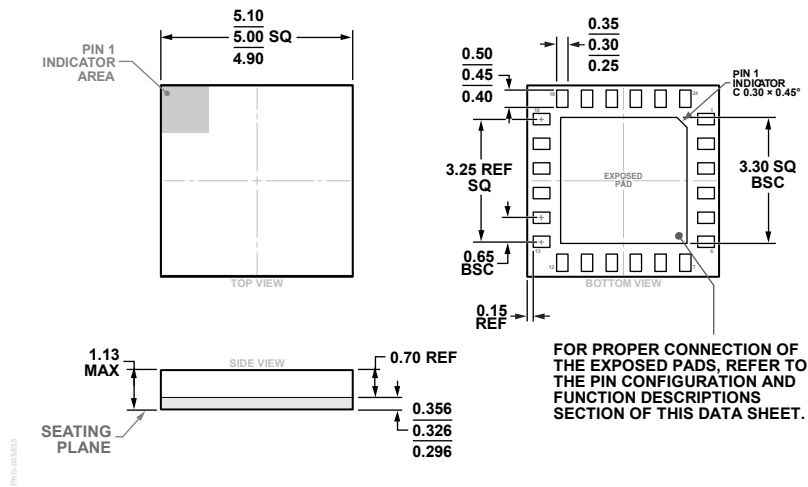


図 92. 24 端子のランド・グリッド・アレイ [LGA]
(CC-24-8)
寸法単位：mm

オーダー・ガイド

Model ¹	Temperature Range	MSL Rating ²	Package Description ³	Package Option
ADTR1107ACCZ	-40°C to +85°C	3	24-Terminal Land Grid Array [LGA]	CC-24-8
ADTR1107ACCZ-R7	-40°C to +85°C	3	24-Terminal Land Grid Array [LGA]	CC-24-8
ADTR1107-EVAL			Evaluation Board	

¹ Z = RoHS 準拠製品

² 詳細については、絶対最大定格のセクションを参照してください。

³ ADTR1107ACCZ と ADTR1107ACCZ-R7 のピン仕上げは、ニッケル・パラジウム金 (NiPdAu) です。