



小型、高精度 6 DOF（自由度）慣性 センサー

データシート

ADIS16460

特長

3 軸デジタル・ジャイロ・センサー

測定範囲: $\pm 100^\circ/\text{sec}$ (最小値)

動作中のバイアス安定性: $8^\circ/\text{hr}$ (代表値)

x 軸の角度ランダム・ウォーク: $0.12^\circ/\sqrt{\text{hr}}$ (代表値)

3 軸デジタル加速度センサーのダイナミック・レンジ: $\pm 5 g$

自律動作とデータ収集

外部設定コマンド不要

短い起動時間

感度、バイアス、軸アライメントを工場出荷時にキャリブレーション

補正温度範囲: $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$

シリアル・ペリフェラル・インターフェース (SPI) データ通信

データ・アキュジション同期用データ・レディ信号

温度センサー内蔵

プログラマブルな動作と制御

自動と手動のバイアス補正制御

パートレット・ウィンドウの有限インパルス応答 (FIR) フィルタ、可変タップ数

外部サンプル・クロック・オプション: 直接

シングル・コマンドのセルフ・テスト

単電源動作: $3.15\text{ V} \sim 3.45\text{ V}$

2000 g の衝撃耐性

動作温度範囲: $-25^\circ\text{C} \sim +85^\circ\text{C}$

アプリケーション

スマート農業/建設機械

無人航空機 (UAV) /ドローン、ナビゲーション、積載物の安定化

ロボット装置

工場/工業用オートメーション、社員/資産の管理

概要

ADIS16460 iSensor® デバイスは、3 軸ジャイロ・センサーと 3 軸加速度センサーを備えた全機能内蔵型の慣性システムです。ADIS16460 内の各センサーには、業界最先端の iMEMS® 技術と動的性能を最適化するシグナル・コンディショニングが組み合わされています。工場出荷時のキャリブレーションで、感度、バイアス、アライメントについて各センサーの特性が評価されています。その結果、各センサーは個別の動的補正式を備え、高精度なセンサー計測を行うことができます。

ADIS16460 は、高精度の多軸慣性センシングを工業用システムに組み込むためのシンプルで費用対効果に優れたソリューションを提供します。これは、とりわけディスクリット部品を使用した設計と比較して、複雑さや費用面でメリットがあります。すなわち、製品に必要なモーション・テストと補正が全て工場での製造工程に組み込まれているため、システムを統合する時間を大幅に短縮できます。厳密な直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが容易になります。SPI とレジスタ構造により、データ収集と設定制御のためのインターフェースが簡単です。

ADIS16460 は、約 $22.4\text{ mm} \times 22.4\text{ mm} \times 9\text{ mm}$ のアルミニウム・モジュール・パッケージに収容され、14 ピンのコネクタ・インターフェースを備えています。

機能ブロック図

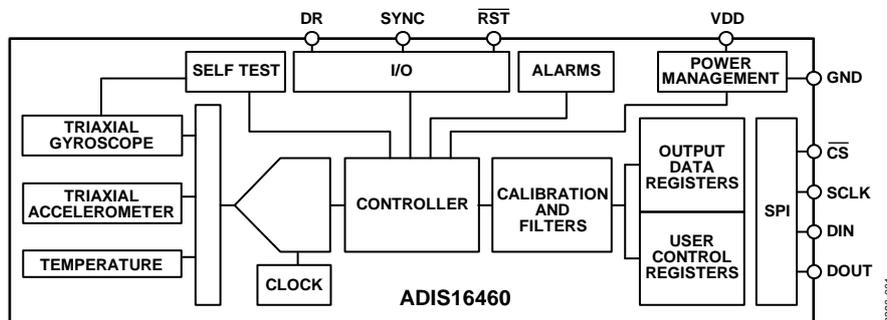


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	グローバル・コマンド.....	19
アプリケーション.....	1	ソフトウェア・リセット.....	19
概要.....	1	フラッシュ・メモリ・テスト.....	19
機能ブロック図.....	1	マニュアル・フラッシュ更新.....	19
改訂履歴.....	2	自動セルフ・テスト.....	19
仕様.....	3	入出力の設定.....	19
タイミング仕様.....	5	データ・レディ (DR) ピンの設定.....	19
絶対最大定格.....	6	SYNC ピンの設定.....	20
ESD に関する注意.....	6	デジタル処理の設定.....	21
ピン配置およびピン機能説明.....	7	ジャイロ・センサー/加速度センサー.....	21
代表的な性能特性.....	8	キャリブレーション.....	22
動作原理.....	10	ジャイロ・センサー.....	22
センサー・データの読出し.....	10	加速度センサー.....	22
デバイスの設定.....	11	工場出荷時キャリブレーション値の復元.....	23
ユーザ・レジスタ.....	12	アプリケーション情報.....	24
出力データ・レジスタ.....	13	実装上のポイント.....	24
回転.....	13	電源に関する考慮事項.....	24
加速度センサー.....	15	ブレークアウト・ボード.....	24
内部温度.....	17	PC ベースの評価ツール.....	25
製品の識別.....	17	外形寸法.....	26
ステータス/エラー・フラグ.....	17	オーダー・ガイド.....	26
システム機能.....	19		
		8/2016—Rev. 0 to Rev. A	
		Changes to Features Section.....	1
		Changes to Table 1.....	3
		Changes to t_{NV} Parameter, Table 2.....	5
		Changed Acceleration (Shock) Parameter to Mechanical Shock Survival Parameter, Table 3.....	6
		Changes to Burst Read Function Section and Figure 21.....	11
		Change to Bit 7, Table 44.....	19
		1/2016—Revision 0: Initial Version	
改訂履歴			
6/2017—Rev. A to Rev. B			
Changed ML-14-5 to ML-14-6.....	Universal		
Change to Gyroscope/Misalignment/Axis to Axis Parameter, Table 1.....	3		
Changes to Figure 6.....	7		
Changes to Figure 26.....	13		
Changes to Figure 28.....	15		
Changes to Figure 32.....	23		
Updated Outline Dimensions.....	26		
Changes to Ordering Guide.....	26		

仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 3.3\text{ V}$ 、角速度 = $0^\circ/\text{sec}$ 、 $\pm 1\text{ g}$ 、 $\text{MSC_CTRL} = 0x00C1$ 。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
GYROSCOPES					
Dynamic Range		± 100			$^\circ/\text{sec}$
Initial Sensitivity	16-bit data format ¹		0.005		$^\circ/\text{sec}/\text{LSB}$
	32-bit data format ¹		7.63×10^{-8}		$^\circ/\text{sec}/\text{LSB}$
Repeatability ²	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$			1	%
Sensitivity Temperature Coefficient	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		± 20		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis to axis		± 0.05		Degrees
	Axis to frame (package)		± 1		Degrees
Nonlinearity	Best fit straight line		0.5		% of FS
Bias Repeatability ^{2,3}	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, 1σ		0.5		$^\circ/\text{sec}$
In-Run Bias Stability	1σ		8		$^\circ/\text{hr}$
Angle Random Walk	1σ , x-axis		0.12		$^\circ/\sqrt{\text{hr}}$
	1σ , y-axis, z-axis		0.17		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		± 0.007		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	Any axis, 1σ		± 0.01		$^\circ/\text{sec}/\text{g}$
Vibration Rectification Error	20 Hz to 2000 Hz, 5 g rms		± 0.0004		$^\circ/\text{sec}/\text{g}^2$
Bias Supply Sensitivity	$3.15\text{ V} \leq V_{DD} \leq 3.45\text{ V}$		0.037		$^\circ/\text{sec}/\text{V}$
Output Noise	No filtering		0.075		$^\circ/\text{sec rms}$
Rate Noise Density	10 Hz to 40 Hz, no filtering		0.004		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
-3 dB Bandwidth			375		Hz
Sensor Resonant Frequency			65		kHz
ACCELEROMETERS					
Dynamic Range	Each axis	± 5			g
Initial Sensitivity	16-bit data format ⁴		0.25		mg/LSB
	32-bit data format ⁴		3.81×10^{-6}		mg/LSB
Repeatability ²	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$			1	%
Sensitivity Temperature Coefficient	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		± 15		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis to axis		± 0.05		Degrees
	Axis to frame (package)		± 1		Degrees
Nonlinearity	Best fit straight line		± 0.1		% of FS
Bias Repeatability ^{2,3}	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 15		mg
In-Run Bias Stability	1σ		0.2		mg
Velocity Random Walk	1σ		0.09		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$		± 0.05		$\text{mg}/^\circ\text{C}$
Vibration Rectification Error	20 Hz to 2000 Hz, 1 g rms		0.08		mg/g^2
Bias Supply Sensitivity	$3.15\text{ V} \leq V_{DD} \leq 3.45\text{ V}$		72		mg/V
Output Noise	No filtering		4.5		mg rms
Noise Density	10 Hz to 40 Hz, no filtering		0.2		$\text{mg}/\sqrt{\text{Hz rms}}$
-3 dB Bandwidth			350		Hz
Sensor Resonant Frequency			5.5		kHz
TEMPERATURE					
Sensitivity	See 内部温度の測定データは TEMP_OUT レジスタにロードされます (表 37 参照)。温度データのフォーマットを表 38 に示します。この温度は内部温度の測定値であり、外部の状態を正確に表すものではないことに注意してください。TEMP_OUT の使用目的は温度の相対変化をモニタすることです。		0.05		$^\circ\text{C}/\text{LSB}$
LOGIC INPUTS⁵					
Input High Voltage, V_{IH}		2.0			V
Input Low Voltage, V_{IL}				0.8	V
Logic 1 Input Current, I_{IH}	$V_{IH} = 3.3\text{ V}$		± 0.2	± 10	μA

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
Logic 0 Input Current, I_{IL} All Pins Except RST RST Pin Input Capacitance, C_{IN}	$V_{IL} = 0\text{ V}$		40 1 10	60	μA mA pF
DIGITAL OUTPUTS ⁵ Output High Voltage, V_{OH} Output Low Voltage, V_{OL}	$I_{SOURCE} = 1.6\text{ mA}$ $I_{SINK} = 1.6\text{ mA}$	2.4		0.4	V V
FLASH MEMORY Data Retention ⁷	Endurance ⁶ $T_J = 85^\circ\text{C}$	10,000 20			Cycles Years
FUNCTIONAL TIMES ⁸ Power-On Start-Up Time Reset Recovery Time ^{9,10} Reset Initiation Time ¹¹	Time until new data is available		290 222 10		ms ms μs
CONVERSION RATE x_GYRO_OUT , x_ACCL_OUT Clock Accuracy Sync Input Clock ¹² PPS Input Clock	$MSC_CTRL[3:2] = 01$ $MSC_CTRL[3:2] = 10$		2048	± 3 2000 128	SPS % Hz Hz
POWER SUPPLY Power Supply Current	Operating voltage range, VDD $VDD = 3.15\text{ V}$	3.15	3.3 44	3.45 55	V mA

¹ X_GYRO_LOW (表 10)、Y_GYRO_LOW (表 12)、Z_GYRO_LOW (表 14) の各レジスタには、ユーザ設定可能なフィルタに関連するビットの増加分が取り込まれます。

² 再現性の仕様は、以下のドリフトの要因と条件に基づく分析的な予測を表しています。これらは、温度ヒステリシス (0°C ~ 70°C)、電子回路のドリフト (高温動作時の寿命テスト: 85°C、500 時間)、温度サイクルによるドリフト (JEESD22、Method A104-C、Method N、500 サイクル、-40°C ~ +85°C)、レート・ランダム・ウォーク (10 年予測)、およびブロードバンド・ノイズです。

³ バイアス再現性は、さまざまな条件での長期的な動作特性を表します。短期再現性は、動作中のバイアス安定度とノイズ密度の仕様に関係しています。

⁴ X_ACCL_LOW (表 24)、Y_ACCL_LOW (表 26)、Z_ACCL_LOW (表 28) の各レジスタには、ユーザ設定可能なフィルタに関連するビットの増加分が取り込まれます。

⁵ デジタル I/O 信号は 3.3 V の内部電源で駆動され、入力は 5 V を許容します。

⁶ 書換え回数は JEDEC 規格 22 Method A117 に準拠し、-40°C、+25°C、+85°C、+125°C で測定しています。

⁷ 等価データ保持寿命は、JEDEC 規格 22 Method A117 に準拠した 85°C のジャンクション温度 (T_J) での値です。データ保持寿命はジャンクション温度にもなって短くなります。

⁸ これらの時間には、全体の精度に影響を与える可能性がある、熱安定時間と内部フィルタ応答時間 (375 Hz 帯域幅) は含まれていません。

⁹ このパラメータは、リセット・サイクル開始前に全起動シーケンスが完了していると仮定しています。

¹⁰ このパラメータは、RST ラインの立上がりから DR ラインのパルスがオンに戻る (通常動作に戻る) までの時間を表します。

¹¹ このパラメータは、リセット動作を確実に開始する RST ラインのパルス時間を表します。

¹² 規定された最小値を下回る同期入力クロックでも動作しますが、性能レベルは低下します。

タイミング仕様

特に指定のない限り、 $T_A = 25\text{ }^\circ\text{C}$ 、 $V_{DD} = 3.3\text{ V}$ 。

表 2.

Parameter	Description	Normal Mode			Burst Read			Unit
		Min ¹	Typ	Max	Min ¹	Typ	Max	
f_{SCLK}	Serial clock	0.1		2.0	0.1		1.0	MHz
t_{STALL}	Stall period between data	16			N/A ²			μs
$t_{READRATE}$	Read rate	24						μs
$t_{\overline{CS}}$	Chip select to SCLK edge	200			200			ns
t_{DAV}	DOUT valid after SCLK edge			25			25	ns
t_{DSU}	DIN setup time before SCLK rising edge	25			25			ns
t_{DHD}	DIN hold time after SCLK rising edge	50			50			ns
t_{SCLKR}, t_{SCLKF}	SCLK rise/fall times		5	12.5		5	12.5	ns
t_{DR}, t_{DF}	DOUT rise/fall times		5	12.5		5	12.5	ns
t_{SFS}	\overline{CS} high after SCLK edge	0			0			ns
t_1	Input sync positive pulse width	25			25			μs
t_{STDR}	Input sync to data ready valid transition		636			636		μs
t_{NV}	Data invalid time		47			47		μs
t_2	Input sync period	500			500			μs

¹仕様については出荷テストを行っていませんが、設計と特性評価により保証しています。

²バースト読み出しモードを使用する場合、待ち時間は適用されません。

タイミング図

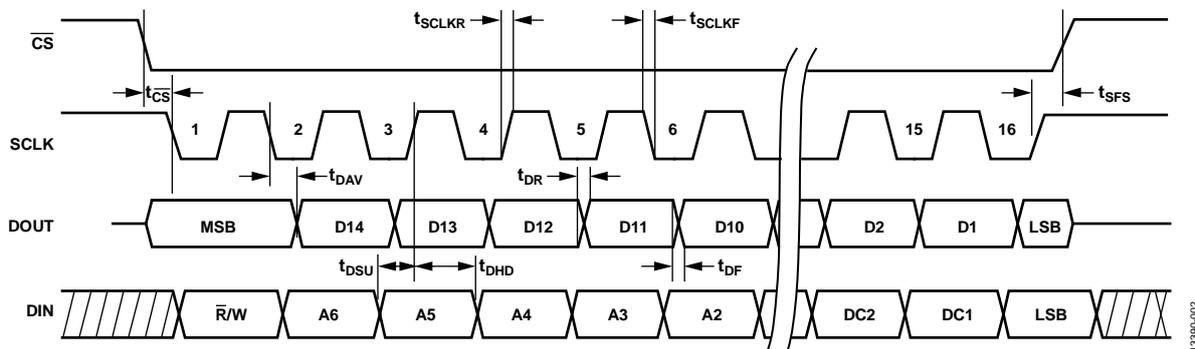


図 2. SPI のタイミングとシーケンス

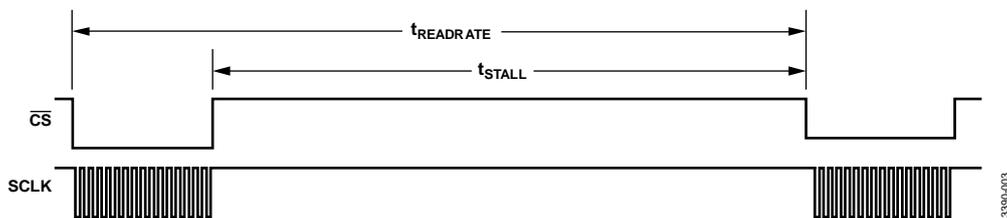


図 3. 待ち時間とデータ・レート

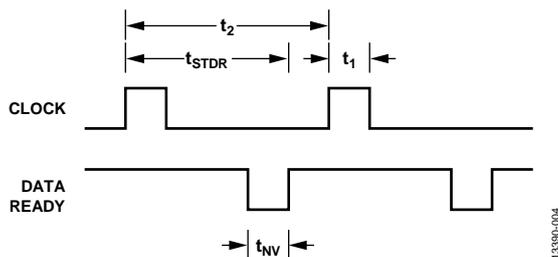


図 4. 入力クロックのタイミング図、MSC_CTRL [0] = 1

絶対最大定格

表 3.

Parameter	Rating
Mechanical Shock Survival	
Any Axis, Unpowered	2000 g
Any Axis, Powered	2000 g
VDD to GND	-0.3 V to +3.45 V
Digital Input Voltage to GND	-0.3 V to +5.3 V
Digital Output Voltage to GND	-0.3 V to +VDD + 0.3 V
Temperature	
Operating Range	-25°C to +85°C
Storage Range	-65°C to +125°C ^{1,2}

¹ -25°C ~ +8°C の規定温度の範囲外に長時間放置すると、工場出荷時のキャリブレーションの精度に悪影響を与える可能性があります。この精度を維持するには、デバイスを -25°C ~ +85°C の規定動作温度範囲内で保管する必要があります。

² デバイスは 150°C の温度に短時間放置しても支障ありませんが、長時間放置すると機械内部の品質に問題が生じるおそれがあります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この仕様規定は定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが動作することを意味するものではありません。長時間にわたり絶対最大定格を超える状態で動作させると、デバイスの信頼性に影響を与えることがあります。

表 4. パッケージ特性

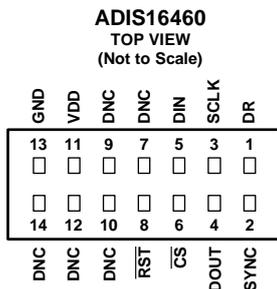
Package Type	θ_{JA} (°C/W)	θ_{JC} (°C/W)	Mass (grams)
ML-14-6	36.5	16.9	15

ESD に関する注意

**ESD (静電放電) の影響を受けやすいデバイスです。**

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

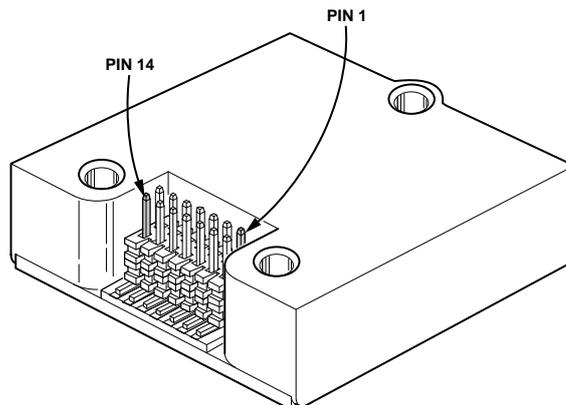


NOTES

1. THIS REPRESENTS THE PIN ASSIGNMENTS WHEN LOOKING DOWN AT THE CONNECTOR. SEE FIGURE 6.
2. MATING CONNECTOR:
SAMTEC CLM-107-02 SERIES OR EQUIVALENT.
3. DNC = DO NOT CONNECT.

13390-005

図 5. ピン配置



13390-006

図 6. ピン位置

表 5. ピン機能の説明

Pin No.	Mnemonic	Type	Description
1	DR	Output	データ・レディ・インジケータ。
2	SYNC	Input/Output	外部同期の入出力 (MSC_CTRL による)。表 50 を参照してください。
3	SCLK	Input	SPI シリアル・クロック。
4	DOUT	Output	SPI データ出力。このピンは SCLK の立下がりエッジでクロック出力します。
5	DIN	Input	SPI データ入力。このピンは SCLK の立上がりエッジでクロック入力します。
6	CS	Input	SPI チップ・セレクト。
7	DNC	Not applicable	接続なし。このピンには接続しないでください。
8	RST	Input	リセット。
9	DNC	Not applicable	接続なし。このピンには接続しないでください。
10	DNC	Not applicable	接続なし。このピンには接続しないでください。
11	VDD	Supply	電源。
12	DNC	Not applicable	接続なし。このピンには接続しないでください。
13	GND	Supply	電源グラウンド。
14	DNC	Not applicable	接続なし。このピンには接続しないでください。

代表的な性能特性

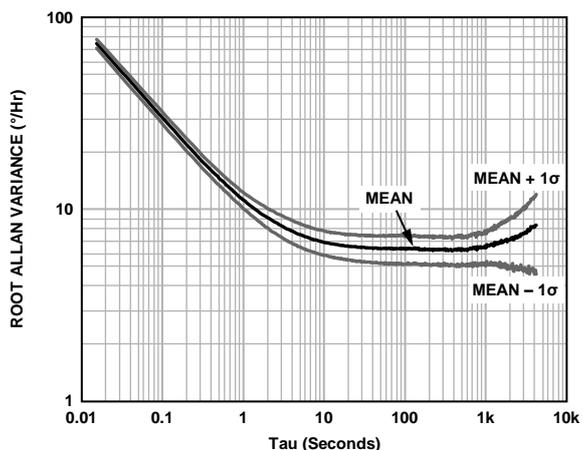


図 7. ジャイロ・センサーのルート・アラン分散

13390-007

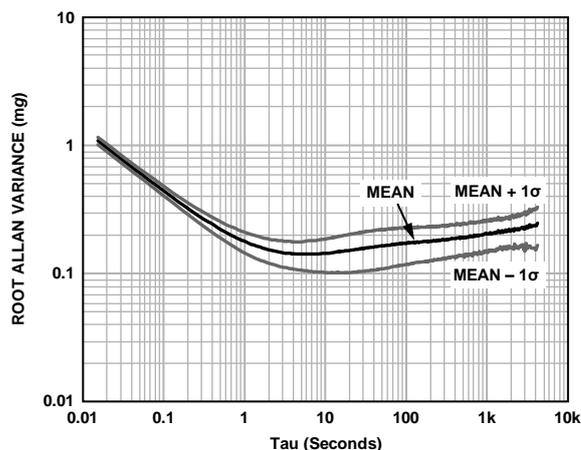


図 10. 加速度センサーのルート・アラン分散

13390-008

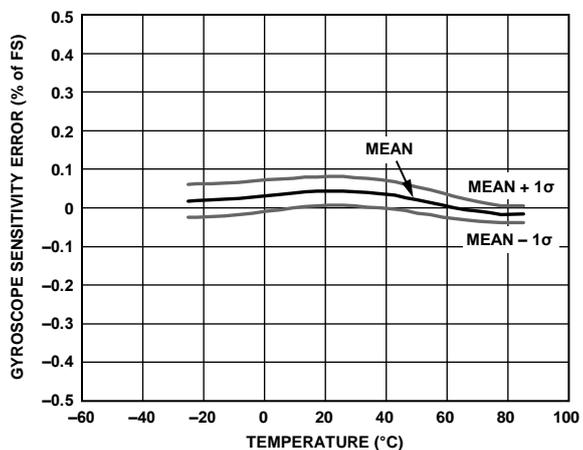


図 8. 低温から高温への温度変化対ジャイロ・センサーの感度誤差

13390-100

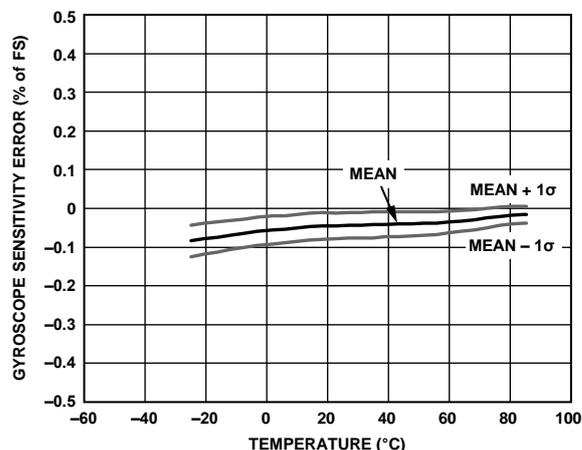


図 11. 高温から低温への温度変化対ジャイロ・センサーの感度誤差

13390-101

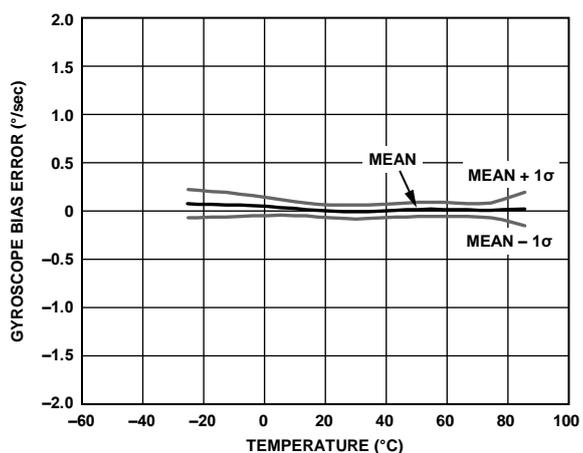


図 9. 低温から高温への温度変化対ジャイロ・センサーのバイアス誤差

13390-102

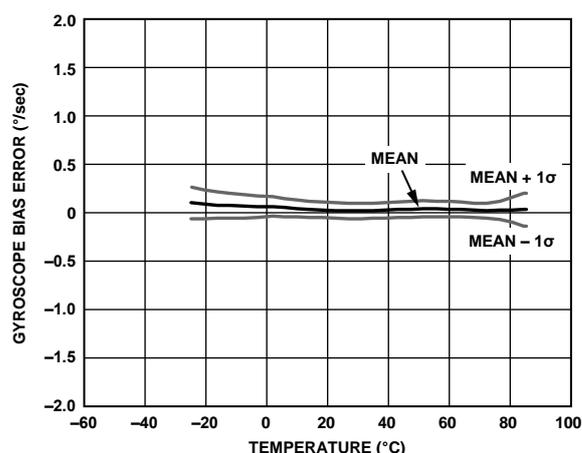


図 12. 高温から低温への温度変化対ジャイロ・センサーのバイアス誤差

13390-103

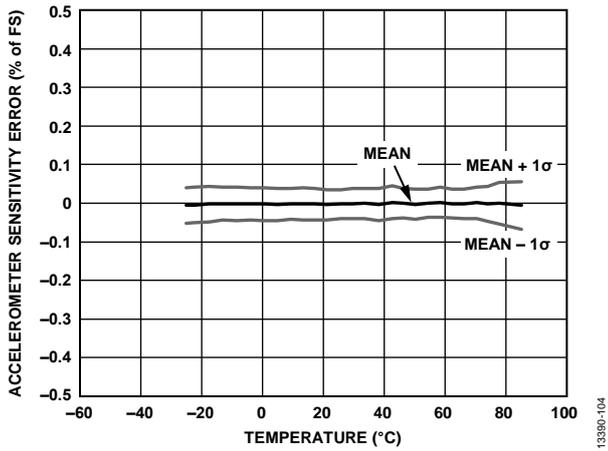


図 13. 低温から高温への温度変化対加速度センサーの感度誤差

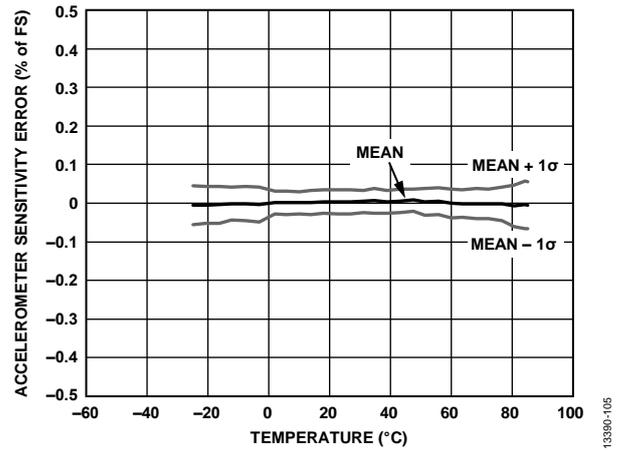


図 15. 高温から低温への温度変化対加速度センサーの感度誤差

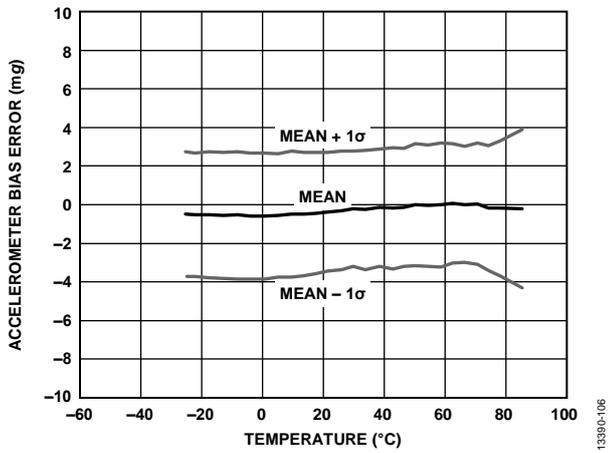


図 14. 低温から高温への温度変化対加速度センサーのバイアス誤差

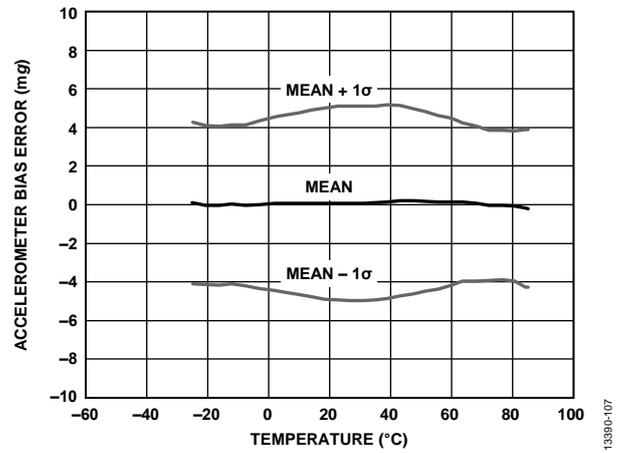


図 16. 高温から低温への温度変化対加速度センサーのバイアス誤差

動作原理

ADIS16460 は初期化が不要な自律センサー・システムです。VDD ピンと GND ピンの間に適正な電源が供給されると、このデバイスは自身で初期化を行い、2048 SPS のサンプル・レートでセンサー・データのサンプリング、処理、出力レジスタへのロードを開始します。各サンプリング・サイクルが完了すると、DR ピン (図 5 参照) のパルスがハイ・レベルになります。SPI インターフェースにより、多くの組み込みプロセッサのプラットフォームと容易に統合することができます (図 17 (電氣的接続) と表 6 (ピンの機能) を参照)。

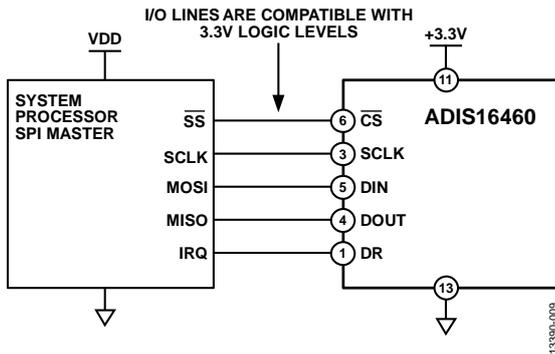


図 17. 電氣的接続図

表 6. 一般的なマスター・プロセッサのピン名と機能

Pin Name	Function
SS	Slave select
SCLK	Serial clock
MOSI	Master output, slave input
MISO	Master input, slave output
IRQ	Interrupt request

ADIS16460 の SPI インターフェースは、全二重シリアル通信 (同時送受信) に対応し、図 20 に示すビット・シーケンスを使用します。ADIS16460 と通信するプロセッサのシリアル・ポートを初期化する際に注意を要する一般的な設定項目のリストを表 7 に示します。

表 7. 一般的なマスター・プロセッサの SPI 設定

Processor Setting	Description
Master	The ADIS16460 operates as a slave
SCLK Rate ¹	Maximum serial clock rate, see 表 2
SPI Mode 3	CPOL = 1 (polarity), CPHA = 1 (phase)
MSB First	Bit sequence, see 図 20
16-Bit Length	Shift register/data length

¹バースト読出しの場合、SCLK レートは 1 MHz 以内です。

センサー・データの読出し

ADIS16460 では、センサー・データを取得するために、シングル・レジスタとバースト・レジスタの 2 つのオプションを備えています。シングル・レジスタ読出しには 2 つの 16 ビット SPI サイクルを必要とします。最初のサイクルで、図 20 のビット割り当てを使ってレジスタの値が要求されます。読出しではビット DC7 ~ ビット DC0 はドント・ケアになり、2 番目のシーケンスでは DOUT に出力レジスタ値が続きます。連続する 3 つのシングル・レジスタ読出しを図 18 に示します。

この例では、最初に DIN = 0x0600 で X_GYRO_OUT の値を要求し、続いて 0x0A00 で Y_GYRO_OUT の値を、0x0E00 で Z_GYRO_OUT の値を要求しています。全二重動作では、プロセッサが DIN による次のデータ・セットを要求しながら、同じ 16 ビット SPI サイクルを使って DOUT からデータを読み出すことができます。繰返しパターンで X_GYRO_OUT を読み出すときの 4 つの SPI 信号の例を図 19 に示します。

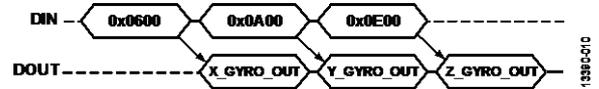


図 18. SPI 読出しの例

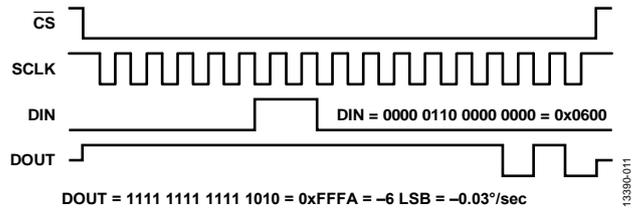
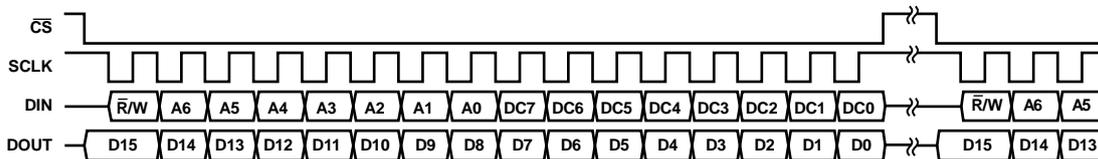


図 19. SPI 読出しの例、2 番目のシーケンス



NOTES

- THE DOUT BIT PATTERN REFLECTS THE ENTIRE CONTENTS OF THE REGISTER IDENTIFIED BY [A6:A0] IN THE PREVIOUS 16-BIT DIN SEQUENCE WHEN R/W = 0.
- IF R/W = 1 DURING THE PREVIOUS SEQUENCE, DOUT IS NOT DEFINED.

図 20. SPI 通信のビット・シーケンス

バースト読み出し機能

バースト読み出し機能では、1つの連続したビット・ストリーム内の全てのデータを読み出すことができ、各16ビット・セグメントの間に待ち時間はありません。図21に示すように、このモードは、はじめにDIN = 0x3E00と設定し、続いてCSをローに保持したまま、DIAG_STAT、X_GYRO_OUT、Y_GYRO_OUT、Z_GYRO_OUT、X_ACCL_OUT、Y_ACCL_OUT、Z_ACCL_OUT、TEMP_OUT、SMPL_CNTR、チェックサムの各レジスタを読み出します。次式を使用してチェックサム値を確認します。なお、式中、各バイトを独立した符号なしの8ビット数として扱います。

$$\begin{aligned} \text{チェックサム} = & \text{DIAG_STAT} [15:8] + \text{DIAG_STAT} [7:0] + \\ & \text{X_GYRO_OUT} [15:8] + \text{X_GYRO_OUT} [7:0] + \\ & \text{Y_GYRO_OUT} [15:8] + \text{Y_GYRO_OUT} [7:0] + \\ & \text{Z_GYRO_OUT} [15:8] + \text{Z_GYRO_OUT} [7:0] + \\ & \text{X_ACCL_OUT} [15:8] + \text{X_ACCL_OUT} [7:0] + \\ & \text{Y_ACCL_OUT} [15:8] + \text{Y_ACCL_OUT} [7:0] + \\ & \text{Z_ACCL_OUT} [15:8] + \text{Z_ACCL_OUT} [7:0] + \\ & \text{TEMP_OUT} [15:8] + \text{TEMP_OUT} [7:0] + \\ & \text{SMPL_CNTR} [15:8] + \text{SMPL_CNTR} [7:0] \end{aligned}$$

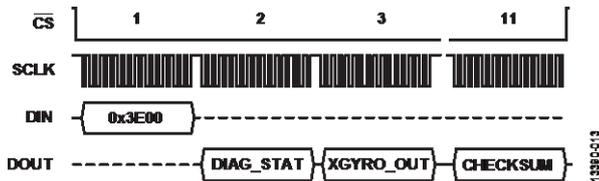


図 21. バースト読み出しシーケンス

SPI 読み出しのテスト・シーケンス

SPI 通信をテストするためのテスト・パターンを図22に示します。このパターンでは、繰り返しパターンでDINラインに0x5600を書き込み、各16ビット・シーケンスの待ち時間条件(表2参照)を満たした時点でチップ・セレクトを立ち上げます。DOUTは、2番目の16ビット・シーケンスから開始して、PROD_IDレジスタの値0x404Cを生成します(表41参照)。

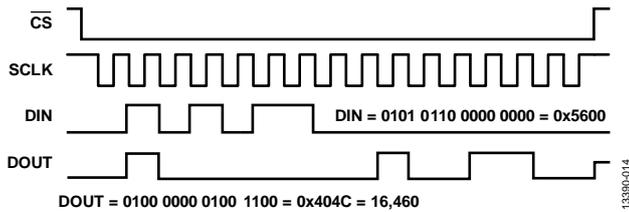


図 22. SPI 読み出しのテスト・パターン (DIN = 0x5600、DOUT = 0x404C)

デバイスの設定

表8のコントロール・レジスタを使ってさまざまな設定を選択することができます。SPIでは、図20のビット割り当てを使って、一度に1バイトずつこれらのレジスタにアクセスします。各レジスタは16ビットで、ビット[7:0]は下位アドレスに対応し、ビット[15:8]は上位アドレスに対応します。アドレス0x3Eに0x01を書き込む例を図23に示します(GLOB_CMD [1]、DIN = 0xBE01を使用)。

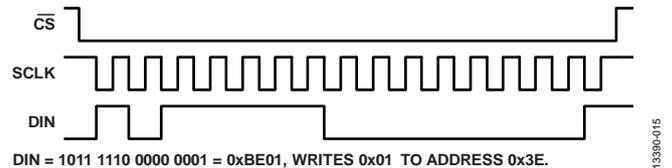


図 23. SPI 書き込みシーケンスの例

デュアル・メモリ構造

設定データをコントロール・レジスタに書き込むと、そのSRAM(揮発性メモリ)の内容が更新されます。システム内の関連する各コントロール・レジスタの設定値を最適化したら、GLOB_CMD [3] = 1 (DIN = 0xBE08)に設定して、これらの設定値を不揮発性フラッシュ・メモリにコピーします。フラッシュ更新処理では、全処理時間の間、適正な電源レベルを必要とします(表44参照)。ユーザ・レジスタのメモリ・マップを表8に示します。この表にはフラッシュ・バックアップ情報の欄があります。この欄が「yes」の場合は、そのレジスタにフラッシュのミラー・ロケーションがあることを示しており、適正にバックアップされると、起動中やリセット後に自動的に復元されます。動作の管理や重要なユーザ設定値の保存に使用するデュアル・メモリ構造を図24に示します。

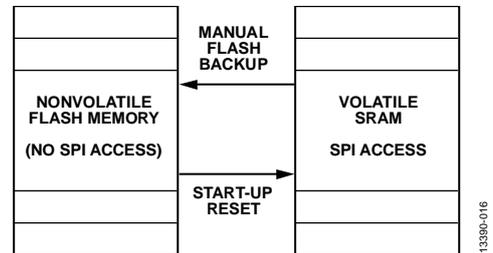


図 24. SRAM とフラッシュ・メモリの図

ユーザ・レジスタ

表 8. ユーザ・レジスタのメモリ・マップ¹

Name	R/W	Flash Backup	Address ²	Default	Function	Bit Assignments
FLASH_CNT	R	Yes	0x00	N/A	Flash memory write count	See Table 49
DIAG_STAT	R	No	0x02	0x0000	Diagnostic and operational status	See Table 43
X_GYRO_LOW	R	No	0x04	N/A	X-axis gyroscope output, lower word	See Table 10
X_GYRO_OUT	R	No	0x06	N/A	X-axis gyroscope output, upper word	See Table 11
Y_GYRO_LOW	R	No	0x08	N/A	Y-axis gyroscope output, lower word	See Table 12
Y_GYRO_OUT	R	No	0x0A	N/A	Y-axis gyroscope output, upper word	See Table 13
Z_GYRO_LOW	R	No	0x0C	N/A	Z-axis gyroscope output, lower word	See Table 14
Z_GYRO_OUT	R	No	0x0E	N/A	Z-axis gyroscope output, upper word	See Table 15
X_ACCL_LOW	R	No	0x10	N/A	X-axis accelerometer output, lower word	See Table 24
X_ACCL_OUT	R	No	0x12	N/A	X-axis accelerometer output, upper word	See Table 25
Y_ACCL_LOW	R	No	0x14	N/A	Y-axis accelerometer output, lower word	See Table 26
Y_ACCL_OUT	R	No	0x16	N/A	Y-axis accelerometer output, upper word	See Table 27
Z_ACCL_LOW	R	No	0x18	N/A	Z-axis accelerometer output, lower word	See Table 28
Z_ACCL_OUT	R	No	0x1A	N/A	Z-axis accelerometer output, upper word	See Table 29
SMPL_CNTR	R	No	0x1C	N/A	Sample counter, MSC_CTRL[3:2] = 11	See Table 52
TEMP_OUT	R	No	0x1E	N/A	Temperature (internal, not calibrated)	See Table 37
Reserved	N/A	N/A	0x20, 0x22	N/A	Reserved, do not use	N/A
X_DELT_ANG	R	No	0x24	N/A	X-axis delta angle output	See Table 18
Y_DELT_ANG	R	No	0x26	N/A	Y-axis delta angle output	See Table 19
Z_DELT_ANG	R	No	0x28	N/A	Z-axis delta angle output	See Table 20
X_DELT_VEL	R	No	0x2A	N/A	X-axis delta velocity	See Table 32
Y_DELT_VEL	R	No	0x2C	N/A	Y-axis delta velocity	See Table 33
Z_DELT_VEL	R	No	0x2E	N/A	Z-axis delta velocity	See Table 34
Reserved	N/A	N/A	0x30	N/A	Reserved, do not use	N/A
MSC_CTRL	R/W	Yes	0x32	0x00C1	Miscellaneous control	See Table 50
SYNC_SCAL	R/W	Yes	0x34	0x7FFF	Sync input scale control	See Table 51
DEC_RATE	R/W	Yes	0x36	0x0000	Decimation rate control	See Table 53
FLTR_CTRL	R/W	Yes	0x38	0x0500	Filter control, autonull record time	See Table 54
Reserved	N/A	N/A	0x3A, 0x3C	N/A	Reserved, do not use	N/A
GLOB_CMD	W	No	0x3E	N/A	Global commands	See Table 44
X_GYRO_OFF	R/W	Yes	0x40	0x0000	X-axis gyroscope bias offset factor	See Table 55
Y_GYRO_OFF	R/W	Yes	0x42	0x0000	Y-axis gyroscope bias offset factor	See Table 56
Z_GYRO_OFF	R/W	Yes	0x44	0x0000	Z-axis gyroscope bias offset factor	See Table 57
X_ACCL_OFF	R/W	Yes	0x46	0x0000	X-axis acceleration bias offset factor	See Table 58
Y_ACCL_OFF	R/W	Yes	0x48	0x0000	Y-axis acceleration bias offset factor	See Table 59
Z_ACCL_OFF	R/W	Yes	0x4A	0x0000	Z-axis acceleration bias offset factor	See Table 60
Reserved	N/A	N/A	0x4C, 0x4E, 0x50	N/A	Reserved, do not use	N/A
LOT_ID1	R	Yes	0x52	N/A	Lot Identification Number 1	See Table 39
LOT_ID2	R	Yes	0x54	N/A	Lot Identification Number 2	See Table 40
PROD_ID	R	Yes	0x56	0x404C	Product identifier	See Table 41
SERIAL_NUM	R	Yes	0x58	N/A	Lot specific serial number	See Table 42
CAL_SGNTR	R	N/A	0x60	N/A	Calibration memory signature value	See Table 46
CAL_CRC	R	N/A	0x62	N/A	Calibration memory CRC values	See Table 48
CODE_SGNTR	R	N/A	0x64	N/A	Code memory signature value	See Table 45
CODE_CRC	R	N/A	0x66	N/A	Code memory CRC values	See Table 47

¹ N/A は適用なしを表します。² 各レジスタは2バイトで構成されます。示されているアドレスは下位バイトのものです。上位バイトのアドレスは下位バイトのアドレスに1を足した値です。

出力データ・レジスタ

出力データ・レジスタには、慣性センサー（ジャイロ・センサー、加速度センサー）の測定値、角度変化の計算値、速度変化の計算値、相対温度のモニタ値などが含まれています。

回転

ADIS16460 は、iMEMS ジャイロ・センサーを用い、角速度と角度変位（角度変化）の2つの異なるフォーマットを使って、3つの直交軸周りで回転慣性測定を行います。それぞれの出力レジスタ（表9参照）の正の応答に対応する軸割り当てと回転の方向を図26に示します。

角速度のデータ

回転角速度のデータは、3軸 MEMS ジャイロ・センサーからの補正された応答を表します。6個のレジスタにより、これらの測定値にリアルタイムでアクセスすることができます。各軸にはプライマリ・レジスタとセカンダリ・レジスタの2つの専用レジスタがあります。図26の3つの軸 ($\omega_x, \omega_y, \omega_z$) のそれぞれに対するレジスタ割り当てを表9に示します。

表 9. 回転角速度のデータ・レジスタ

Axis	Primary Register	Secondary Register
ω_x	X_GYRO_OUT (see Table 11)	X_GYRO_LOW (see Table 10)
ω_y	Y_GYRO_OUT (see Table 13)	Y_GYRO_LOW (see Table 12)
ω_z	Z_GYRO_OUT (see Table 15)	Z_GYRO_LOW (see Table 14)

プライマリ・レジスタは、16ビットの2の補数を供給します。ここで、スケール・ファクタ (K_G) は $0.005^\circ/\text{sec}/\text{LSB}$ に等しい値です。セカンダリ・レジスタは、ユーザ設定可能なデジタル・フィルタ（表53と表54を参照）の加算関数に関連するビットの増加分を捕捉できるようにします。X軸周りの回転角速度に対して最大32ビットのデジタル分解能のデジタル値を生成するための、プライマリ・レジスタ (X_GYRO_OUT) とセカンダリ・レジスタ (X_GYRO_LOW) の組み合わせ方を、図25に示します。

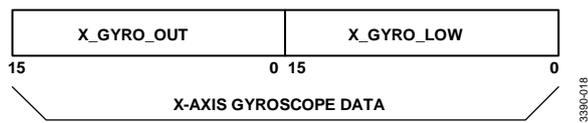


図 25. 32 ビット・ジャイロ・センサーのデータ・フォーマット

表 10. X_GYRO_LOW (ベース・アドレス = 0x04)、読出し専用

Bits	Description
[15:0]	X-axis, gyroscope, output data Bit growth from X_GYRO_OUT data path

表 11. X_GYRO_OUT (ベース・アドレス = 0x06)、読出し専用

Bits	Description
[15:0]	X-axis, gyroscope output data, $0.005^\circ/\text{sec}/\text{LSB}$ (K_G) $0^\circ/\text{sec} = 0x0000$, twos complement format

表 12. Y_GYRO_LOW (ベース・アドレス = 0x08)、読出し専用

Bits	Description
[15:0]	Y-axis, gyroscope, output data Bit growth from Y_GYRO_OUT data path

表 13. Y_GYRO_OUT (ベース・アドレス = 0x0A)、読出し専用

Bits	Description
[15:0]	Y-axis, gyroscope output data, $0.005^\circ/\text{sec}/\text{LSB}$ (K_G) $0^\circ/\text{sec} = 0x0000$, twos complement format

表 14. Z_GYRO_LOW (ベース・アドレス = 0x0C)、読出し専用

Bits	Description
[15:0]	Z-axis, gyroscope, output data Bit growth from Z_GYRO_OUT data path

表 15. Z_GYRO_OUT (ベース・アドレス = 0x0E)、読出し専用

Bits	Description
[15:0]	Z-axis, gyroscope output data, $0.005^\circ/\text{sec}/\text{LSB}$ (K_G) $0^\circ/\text{sec} = 0x0000$, twos complement format

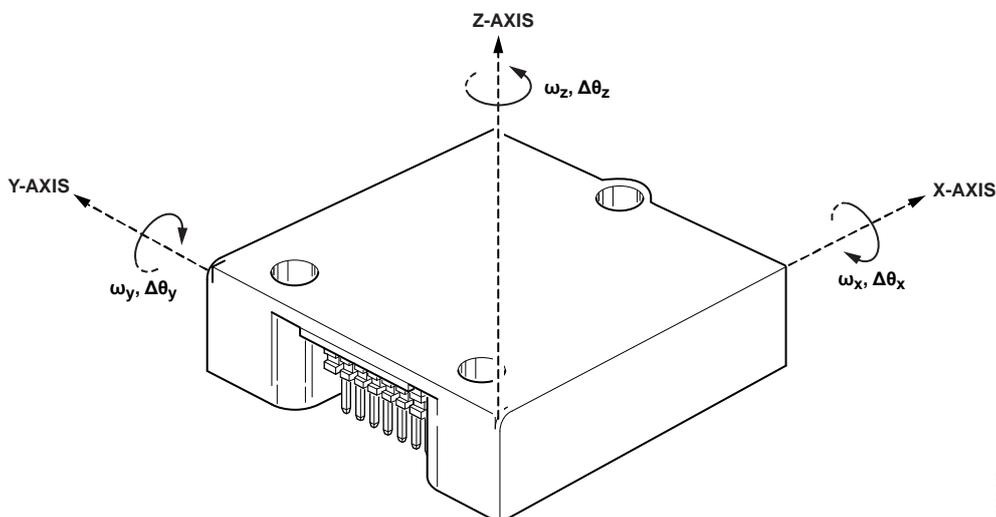


図 26. 慣性センサーの軸の定義

16 ビット測定にプライマリ・レジスタのみを使う場合の、デジタル・データ・フォーマットの7つの例を表 16 に示します。

表 16. 回転速度、16 ビットの例

Rotation Rate (°/sec)	Decimal	Hex	Binary
+100	20,000	0x4E20	0100 1110 0010 0000
+0.01	+2	0x0002	0000 0000 0000 0010
+0.005	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.005	-1	0xFFFF	1111 1111 1111 1111
-0.01	-2	0xFFFE	1111 1111 1111 1110
-100	-20,000	0xB1E0	1011 0001 1110 0000

全てではないとしても、多くの場合、センサーの主要な性能基準を維持するために、アプリケーションが 32 ビットのデジタル分解能の全てを必要とすることはありません。データ幅を小さいビット数に切り詰める場合、以下の式を使って最下位ビットに対するスケール・ファクタを計算します。

$$1\text{LSB} = K_G \times \frac{1}{2^{N-16}}$$

ここで、N は全ビット数です。

例えば、システムが X_GYRO_LOW レジスタの 4 ビットを使用する場合、データ幅は 20 ビットになり、LSB の重みは 0.0003215°/sec に等しい値になります。

$$1\text{LSB} = 0.005^\circ/\text{sec} \times \frac{1}{2^{20-16}}$$

$$1\text{LSB} = 0.005^\circ/\text{sec} \times \frac{1}{16} = 0.0003125^\circ/\text{sec}$$

プライマリ・レジスタとセカンダリ・レジスタを使って回転角速度に対する 20 ビット数を生成する場合の、デジタル・データ・フォーマットの7つの例を表 17 に示します。

表 17. 回転速度、20 ビットの例

Rotation Rate (°/sec)	Decimal	Hex	Binary
+100	+320,000	0x4E200	0100 1110 0010 0000 0000
+0.000625	+2	0x00002	0000 0000 0000 0000 0010
+0.0003125	+1	0x00001	0000 0000 0000 0000 0001
0	0	0x00000	0000 0000 0000 0000 0000
-0.0003125	-1	0xFFFFF	1111 1111 1111 1111 1111
-0.000625	-2	0xFFFFE	1111 1111 1111 1111 1110
-100	-320,000	0xB1E00	1011 0001 1110 0000 0000

角度変化のデータ

角度変化の測定値 (図 26 の $\Delta\theta_x$ 、 $\Delta\theta_y$ 、 $\Delta\theta_z$) は、各データ処理サイクルでのそれぞれの軸周りの角度変位を表します。各軸 (x、y、z) には専用のレジスタがあり、その3つのレジスタによって、これらの測定値にリアルタイムでアクセスできます。X_DELT_ANG (表 18 参照) は x 軸の出力データ・レジスタ (図 26 の $\Delta\theta_x$)、Y_DELT_ANG (表 19 参照) は y 軸の出力データ・レジスタ (図 26 の $\Delta\theta_y$)、Z_DELT_ANG (表 20 参照) は z 軸の出力データ・レジスタ (図 26 の $\Delta\theta_z$) です。これらのレジスタのスケール・ファクタは、ジャイロ・センサーのスケール・ファクタ (表 11 参照、 $K_G = 0.005^\circ/\text{sec}/\text{LSB}$)、MSC_CTRL [3:2] (表 50 参照) に関連するサンプル・クロック (f_{SAMPLE})、およびデシメーション・レートの設定値 (DEC_RATE、表 53 参照) に依存します。

表 18. X_DELT_ANG (ベース・アドレス = 0x24)、読み専用

Bits	Description
[15:0]	X-axis, delta angle output data 0° = 0x0000, twos complement format 1 LSB = $K_G \times (\text{DEC_RATE} + 1)/f_{\text{SAMPLE}}$ (degrees) $f_{\text{SAMPLE}} = 2048 \text{ Hz}$ when $\text{MSC_CTRL}[3:2] = 00$ f_{SAMPLE} is the external clock rate when $\text{MSC_CTRL}[3:2] \neq 00$

表 19. Y_DELT_ANG (ベース・アドレス = 0x26)、読み専用

Bits	Description
[15:0]	Y-axis, delta angle output data 0° = 0x0000, twos complement format 1 LSB = $K_G \times (\text{DEC_RATE} + 1)/f_{\text{SAMPLE}}$ (degrees) $f_{\text{SAMPLE}} = 2048 \text{ Hz}$ when $\text{MSC_CTRL}[3:2] = 00$ f_{SAMPLE} is the external clock rate when $\text{MSC_CTRL}[3:2] \neq 00$

表 20. Z_DELT_ANG (ベース・アドレス = 0x28)、読み専用

Bits	Description
[15:0]	Z-axis, delta angle output data 0° = 0x0000, twos complement format 1 LSB = $K_G \times (\text{DEC_RATE} + 1)/f_{\text{SAMPLE}}$ (degrees) $f_{\text{SAMPLE}} = 2048 \text{ Hz}$ when $\text{MSC_CTRL}[3:2] = 00$ f_{SAMPLE} is the external clock rate when $\text{MSC_CTRL}[3:2] \neq 00$

MSC_CTRL [3:2] = 00 ($f_{\text{SAMPLE}} = 2048 \text{ Hz}$)、DEC_RATE = 0x0000 のときの数値による角度変化のデータ・フォーマットの例を表 21 に示します。

表 21. x_DELT_ANG データ・フォーマット、例 1

Angle (°) ¹	Decimal	Hex	Binary
+0.079998	+32,767	0x7FFF	0111 1111 1111 1111
+0.0000048828	+2	0x0002	0000 0000 0000 0010
+0.0000024414	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.0000024414	-1	0xFFFF	1111 1111 1111 1111
-0.0000048828	-2	0xFFFE	1111 1111 1111 1110
-0.080000	-32,768	0x8000	1000 0000 0000 0000

¹ MSC_CTRL [3:2] = 00、 $f_{\text{SAMPLE}} = 2048 \text{ Hz}$ 、DEC_RATE = 0x0000。

MSC_CTRL [3:2] = 01、外部クロック・レート ($f_{\text{SAMPLE}} = 2000 \text{ Hz}$)、DEC_RATE = 0x0009 のときの数値による角度変化のデータ・フォーマットの例を表 22 に示します。

表 22. x_DELT_ANG データ・フォーマット、例 2

Angle (°) ¹	Decimal	Hex	Binary
+0.81918	+32,767	0x7FFF	0111 1111 1111 1111
+0.000050	+2	0x0002	0000 0000 0000 0010
+0.000025	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.000025	-1	0xFFFF	1111 1111 1111 1111
-0.000050	-2	0xFFFE	1111 1111 1111 1110
-0.81920	-32,768	0x8000	1000 0000 0000 0000

¹ MSC_CTRL [3:2] = 01、 $f_{\text{SAMPLE}} = 2000 \text{ Hz}$ 、DEC_RATE = 0x0009。

加速度センサー

ADIS16460 は、iMEMS 加速度センサーを用い、線形加速度と速度変化の 2 つの異なるフォーマットを使って、3 つの直交軸に沿って線形慣性を測定します。軸割り当てと、それぞれの出力レジスタ (表 9 参照) の正の応答に対応する線形加速度の方向を図 28 に示します。

線形加速度

線形加速度の測定値は、3 軸 MEMS 加速度センサーからの補正された応答を表します。6 個のレジスタにより、これらの測定値にリアルタイムでアクセスすることができます。各軸にはプライマリ・レジスタとセカンダリ・レジスタの 2 つの専用レジスタがあります。図 28 の 3 つの軸 (a_x , a_y , a_z) のそれぞれに対するレジスタ割り当てを表 23 に示します。

表 23. 線形加速度のデータ・レジスタ

Axis	Primary Register	Secondary Register
a_x	X_ACCL_OUT (see Table 25)	X_ACCL_LOW (see Table 24)
a_y	Y_ACCL_OUT (see Table 27)	Y_ACCL_LOW (see Table 26)
a_z	Z_ACCL_OUT (see Table 29)	Z_ACCL_LOW (see Table 28)

プライマリ・レジスタは、16 ビットの 2 の補数を与えます。ここで、スケール・ファクタ (K_A) は 0.25 mg/LSB に等しい値です。セカンダリ・レジスタは、ユーザ設定可能なデジタル・フィルタ (表 53 と表 54 を参照) の加算関数に関連するビットの増加分を捕捉できるようにします。プライマリ・レジスタ (X_ACCL_OUT) とセカンダリ・レジスタ (X_ACCL_LOW) をどのように組み合わせて、X 軸に沿った線形加速度に対して最大 32 ビットのデジタル分解能のデジタル値を生成するかを図 27 に示します。

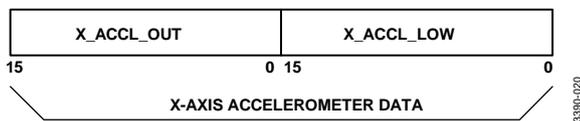


図 27. 32 ビット加速度センサーのデータ・フォーマット

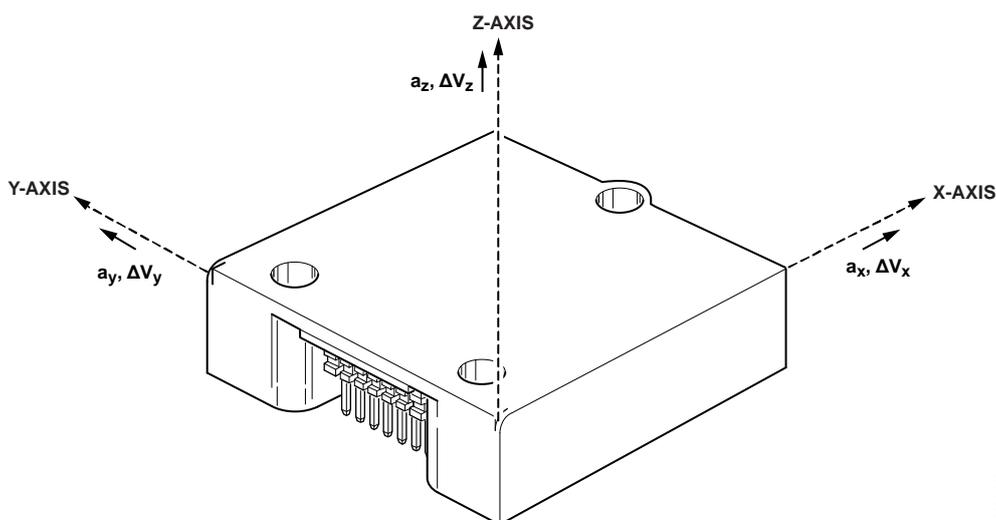


図 28. 慣性センサーの軸の定義

表 24. X_ACCL_LOW (ベース・アドレス = 0x10)、読み出し専用

Bits	Description
[15:0]	X-axis, accelerometer, output data Bit growth from X_ACCL_OUT data path

表 25. X_ACCL_OUT (ベース・アドレス = 0x12)、読み出し専用

Bits	Description
[15:0]	X-axis, accelerometer output data, 0.25 mg /LSB (K_A) 0 mg = 0x0000, twos complement format

表 26. Y_ACCL_LOW (ベース・アドレス = 0x14)、読み出し専用

Bits	Description
[15:0]	Y-axis, accelerometer, output data Bit growth from Y_ACCL_OUT data path

表 27. Y_ACCL_OUT (ベース・アドレス = 0x16)、読み出し専用

Bits	Description
[15:0]	Y-axis, accelerometer output data, 0.25 mg/LSB (K_A) 0 mg = 0x0000, twos complement format

表 28. Z_ACCL_LOW (ベース・アドレス = 0x18)、読み出し専用

Bits	Description
[15:0]	Z-axis, accelerometer, output data Bit growth from Z_ACCL_OUT data path

表 29. Z_ACCL_OUT (ベース・アドレス = 0x1A)、読み出し専用

Bits	Description
[15:0]	Z-axis, accelerometer output data, 0.25 mg/LSB (K_A) 0 mg = 0x0000, twos complement format

16 ビット測定にプライマリ・レジスタのみを使う場合の、デジタル・データ・フォーマットの7つの例を表30に示します。

表 30. 加速度、2 の補数フォーマット

Acceleration (mg)	Decimal	Hex	Binary
+5000	20,000	0x4E20	0100 1110 0010 0000
+0.5	+2	0x0002	0000 0000 0000 0010
+0.25	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.25	-1	0xFFFF	1111 1111 1111 1111
-0.5	-2	0xFFFE	1111 1111 1111 1110
-5000	-20,000	0xB1E0	1011 0001 1110 0000

全てではないとしても、多くの場合、センサーの主要な性能基準を維持するために、アプリケーションが32ビットのデジタル分解能の全てを必要とすることはありません。データ幅を小さいビット数に切り詰める場合、以下の式を使って最下位ビットに対するスケール・ファクタを計算します。

$$1\text{LSB} = K_A \times \frac{1}{2^{N-16}}$$

ここで、Nは全ビット数です。

例えば、システムがX_ACCL_LOWレジスタから2ビットを使用する場合、データ幅は18ビットになり、LSBの重みは0.0625mgに等しい値になります。

$$1\text{LSB} = 0.25\text{mg} \times \frac{1}{2^{18-16}}$$

$$1\text{LSB} = 0.25\text{mg} \times \frac{1}{4} = 0.0625\text{mg}$$

プライマリ・レジスタとセカンダリ・レジスタを使って回転角速度に対する18ビット数を生成する場合の、デジタル・データ・フォーマットの7つの例を表31に示します。

表 31. 加速度、18 ビットの例

Acceleration (mg)	Decimal	Hex	Binary
+5000	80,000	0x13880	01 0011 1000 1000 0000
+0.125	+2	0x00002	00 0000 0000 0000 0010
+0.0625	+1	0x00001	00 0000 0000 0000 0001
0	0	0x00000	00 0000 0000 0000 0000
-0.0625	-1	0x3FFFF	11 1111 1111 1111 1111
-0.125	-2	0x3FFFE	11 1111 1111 1111 1110
-5000	-80,000	0x2C780	10 1100 0111 1000 0000

速度変化のデータ

速度変化の測定値(図28の ΔV_x 、 ΔV_y 、 ΔV_z)は、各データ処理サイクルでのそれぞれの軸に沿った速度変化を表します。各軸(x、y、z)には専用のレジスタがあり、その3つのレジスタによって、これらの測定値にリアルタイムでアクセスできます。X_DELT_VEL(表32参照)はx軸の出力データ・レジスタ(図28の ΔV_x)、Y_DELT_VEL(表33参照)はy軸の出力データ・レジスタ(図28の ΔV_y)、Z_DELT_VEL(表34参照)はz軸の出力データ・レジスタ(図28の ΔV_z)です。これらのレジスタのスケール・ファクタは、加速度センサーのスケール・ファクタ(表25参照、 $K_A = 0.25\text{mg/sec/LSB}$)、MSC_CTRL[3:2](表50参照)に関連するサンプル・クロック(f_{SAMPLE})、およびデジメーション・レートの設定値(DEC_RATE、表53参照)に依存します。

表 32. X_DELT_VEL (ベース・アドレス = 0x2A)、読み専用

Bits	Description
[15:0]	X-axis, delta velocity output data 0° = 0x0000, two's complement format 1 LSB = $K_A \times 10 \times (\text{DEC_RATE} + 1) / f_{\text{SAMPLE}}$ (mm/sec) $f_{\text{SAMPLE}} = 2048\text{ Hz}$ when MSC_CTRL[3:2] = 00 f_{SAMPLE} is the external clock rate when MSC_CTRL[3:2] ≠ 00

表 33. Y_DELT_VEL (ベース・アドレス = 0x2C)、読み専用

Bits	Description
[15:0]	Y-axis, delta velocity output data 0° = 0x0000, two's complement format 1 LSB = $K_A \times 10 \times (\text{DEC_RATE} + 1) / f_{\text{SAMPLE}}$ (mm/sec) $f_{\text{SAMPLE}} = 2048\text{ Hz}$ when MSC_CTRL[3:2] = 00 f_{SAMPLE} is the external clock rate when MSC_CTRL[3:2] ≠ 00

表 34. Z_DELT_VEL (ベース・アドレス = 0x2E)、読み専用

Bits	Description
[15:0]	Z-axis, delta velocity output data 0° = 0x0000, two's complement format 1 LSB = $K_A \times 10 \times (\text{DEC_RATE} + 1) / f_{\text{SAMPLE}}$ (mm/sec) $f_{\text{SAMPLE}} = 2048\text{ Hz}$ when MSC_CTRL[3:2] = 00 f_{SAMPLE} is the external clock rate when MSC_CTRL[3:2] ≠ 00

MSC_CTRL[3:2] = 00、 $f_{\text{SAMPLE}} = 2048\text{ Hz}$ 、DEC_RATE = 0x0000のときの数値による速度変化のデータ・フォーマットの例を表35に示します。

表 35. x_DELT_VEL データ・フォーマット、例 1

Velocity (mm/sec) ¹	Decimal	Hex	Binary
+39.999	+32,767	0x7FFF	0111 1111 1111 1111
+0.0024414	+2	0x0002	0000 0000 0000 0010
+0.0012207	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.0012207	-1	0xFFFF	1111 1111 1111 1111
-0.0024414	-2	0xFFFE	1111 1111 1111 1110
-40	-32,768	0x8000	1000 0000 0000 0000

¹ MSC_CTRL[3:2] = 00、 $f_{\text{SAMPLE}} = 2840\text{ Hz}$ 、DEC_RATE = 0x0000。

MSC_CTRL [3:2] = 01、f_{SAMPLE} = 2000 Hz、DEC_RATE = 0x0009 のときの数値による速度変化のデータ・フォーマットの例を表 36 に示します。

表 36. x_DELT_VEL データ・フォーマット、例 2

Velocity (mm/sec) ¹	Decimal	Hex	Binary
+409.59	+32,767	0x7FFF	0111 1111 1111 1111
+0.0250	+2	0x0002	0000 0000 0000 0010
+0.0125	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-0.0125	-1	0xFFFF	1111 1111 1111 1111
-0.0250	-2	0xFFFE	1111 1111 1111 1110
-409.6	-32,768	0x8000	1000 0000 0000 0000

¹MSC_CTRL [3:2] = 01、f_{SAMPLE} = 2000 Hz、DEC_RATE = 0x0009。

内部温度

内部温度の測定データは TEMP_OUT レジスタにロードされます (表 37 参照)。温度データのフォーマットを表 38 に示します。この温度は内部温度の測定値であり、外部の状態を正確に表すものではないことに注意してください。TEMP_OUT の使用目的は温度の相対変化をモニタすることです。

表 37. TEMP_OUT (ベース・アドレス = 0x1E)、読出し専用

Bits	Description
[15:0]	Twos complement, 0.05°C/LSB, 25°C = 0x0000

表 38. 温度、2 の補数フォーマット

Temperature (°C)	Decimal	Hex	Binary
+105	+1600	0x0640	0000 0110 0100 0000
+85	+1200	0x04B0	0000 0100 1011 0000
+25.1	+2	0x0002	0000 0000 0000 0010
+25.05	+1	0x0001	0000 0000 0000 0001
+25	0	0x0000	0000 0000 0000 0000
+24.95	-1	0xFFFF	1111 1111 1111 1111
+24.90	-2	0xFFFE	1111 1111 1111 1110
-40	-1300	0xFAEC	1111 1010 1110 1100

製品の識別

PROD_ID レジスタには、16,460 に相当する 2 進数が含まれています (表 41 参照)。このレジスタは、システム・ソフトウェアで製品固有の変数を追跡する必要のあるシステムに、この変数を提供します。LOT_ID1 レジスタと LOT_ID2 レジスタとが組み合わされて、固有の 32 ビット・ロット識別コードが提供されます (表 39 と表 40 を参照)。

SERIAL_NUM レジスタには、デバイス・ラベルのシリアル・ナンバーを表す 2 進数が含まれています (表 42 参照)。

SERIAL_NUM に割り当てられたシリアル・ナンバーは、ロットに固有のものであります。

表 39. LOT_ID1 (ベース・アドレス = 0x52)、読出し専用

Bits	Description
[15:0]	Lot identification, binary code

表 40. LOT_ID2 (ベース・アドレス = 0x54)、読出し専用

Bits	Description
[15:0]	Lot identification, binary code

表 41. PROD_ID (ベース・アドレス = 0x56)、読出し専用

Bits	Description (Default = 0x404C)
[15:0]	Product identification = 0x404C (16,460)

表 42. SERIAL_NUM (ベース・アドレス = 0x58)、読出し専用

Bits	Description
[15:12]	Reserved, values can vary
[11:0]	Serial number, 1 to 4094 (0xFFE)

ステータス/エラー・フラグ

表 43 の DIAG_STAT レジスタには、フラッシュ更新、通信、オーバーレンジ、セルフ・テスト、メモリの完全性に対するエラー・フラグとして機能する各種ビットが含まれています。このレジスタを読み出すことにより、各フラグの状態にアクセスし、その後の動作のモニタリングのために全てのビットをゼロにリセットすることができます。エラー状態が継続した場合、次のサンプル・サイクルの終了時にエラー・フラグが 1 に戻ります。

表 43. DIAG_STAT (ベース・アドレス = 0x02)、読出し専用

Bits	Description (Default = 0x0000)
[15:8]	Not used, always zero
[9:8]	Reserved, values can vary (not always zero)
7	Input clock out of sync 1 = fail, 0 = pass
6	Flash memory test 1 = fail, 0 = pass
5	Self test diagnostic error flag 1 = fail, 0 = pass
4	Sensor overrange 1 = overrange, 0 = normal
3	SPI communication failure 1 = fail, 0 = pass
2	Flash update failure 1 = fail, 0 = pass
[1:0]	Not used, always zero

マニュアル・フラッシュ更新

GLOB_CMD [3] = 1 (DIN = 0xBE08、表 44 参照) に設定すると、マニュアル・フラッシュ更新 (MFU) ルーチンがトリガされ、ユーザ・レジスタの設定値がマニュアル・フラッシュ・メモリにコピーされます。これにより、不揮発性バックアップが行われ、リセットまたはパワーオン・プロセス時にレジスタにロードされます。このルーチンの完了後、DIAG_STAT [2] に合否の結果が入ります。このビットがエラー状態 (1) に設定されると、再度 MFU がトリガされ、MFU の完了後に DIAG_STAT [2] が再度チェックされます。このフラグがゼロのままの場合、最新の更新が完了して、その後の処置が不要なことを示します。このエラー・フラグが出続ける場合、フラッシュ・メモリの不具合を示している可能性があります。

SPI 通信エラー

フラグ (DIAG_STAT [3]) は、チップ・セレクト ($\overline{\text{CS}}$) ラインがロー・レベルの間の SCLK パルスの総数が 16 の整数倍に等しくなかったことを示します。このフラグは通信エラーを示している可能性があるため、前のコマンドを繰り返すプロセス、またはデータの完全性の検証をトリガすることができます。

センサー・オーバーレンジ

このエラー・フラグ (DIAG_STAT [4]) は、慣性センサーの 1 つが測定範囲を超えた状態になったことを示します。

セルフ・テスト・エラー

DIAG_STAT [5] ビットは、GLOB_CMD [2] (表 44 参照) に関係する自動セルフ・テスト機能の結果を示します。このビットがエラー状態 (1) に設定されると、再度自動セルフ・テスト (AST) がトリガされ、AST の完了後に DIAG_STAT [5] が再

度チェックされます。このフラグがゼロのままの場合、最新のチェックが完了して、その後の処置が不要なことを示します。このエラー・フラグが出続ける場合、1 個または複数の慣性センサーの不具合を示している可能性があります。

フラッシュ・テスト・エラー

DIAG_STAT [6] (表 43 参照) には、GLOB_CMD [4] = 1 (DIN = 0xBE10、表 44 参照) に設定した後に実行されるメモリ・テストの結果が含まれています。

入カクロック同期エラー

このエラー・フラグ (DIAG_STAT [7] = 1) は、SYNC ピンの信号の周波数に対して SYNC_SCAL の値が適切でないことを示します。

システム機能

グローバル・コマンド

GLOB_CMD レジスタは、複数のグローバル・コマンドに対してトリガ・ビットを提供します。これらのルーチンを開始するには、対応するビットを1に設定し、実行時間（表 44 参照）が経過してから SPI ポートでその後の通信を始めます。

表 44. GLOB_CMD (ベース・アドレス = 0x3E)、書込み専用

Bits	Description	Execution Time (Max)
[15:8]	Not used	Not applicable
7	Software reset	222 ms
[6:5]	Not used	Not applicable
4	Flash memory test	36
3	Manual flash update	70
2	Automated self test (AST)	7
1	Factory calibration restore	75 ms
0	Gyroscope bias correction	1 output data cycle ¹

¹この時間は、DEC_RATE（表 53 参照）と MSC_CTRL [3:2]（表 50 参照）で設定されます。

ソフトウェア・リセット

GLOB_CMD レジスタを使い、GLOB_CMD [7] = 1 (DIN = 0xBE80) に設定することにより、プロセッサのリセットを開始することができます。

フラッシュ・メモリ・テスト

ADIS16460 の工場出荷時の設定では、プログラム・コードとキャリブレーションのメモリ・バンクに対して、IEEE-802.3

CRC32 イーサネット規格の方法を使った巡回冗長検査 (CRC) が行われています。この処理により、これら 2 つのメモリ・バンクのシグネチャ値が生成され、これらが CODE_SGNTR（表 45 参照）と CAL_SGNTR（表 46 参照）のレジスタに設定されます。

表 45. CODE_SGNTR (ベース・アドレス = 0x64)、読み専用

Bits	Description
[15:0]	Program code signature value, constant

表 46. CAL_SGNTR (ベース・アドレス = 0x60)、読み専用

Bits	Description
[15:0]	Calibration signature value, constant

GLOB_CMD レジスタを使い、GLOB_CMD [4] = 1 (DIN = 0xBE10、表 44 参照) に設定することにより、どの時点でもフラッシュ・メモリ・テストを開始することができます。このテストでは、プログラム・コードとキャリブレーションのメモリ・バンクに対して同じ CRC 処理を行い、その結果を CODE_CRC（表 47 参照）と CAL_CRC（表 48 参照）のレジスタに書き込みます。このテストが終了すると、可否の結果が DIAG_STAT [6]（表 43 参照）にロードされます。合格結果 (DIAG_STAT [6] = 0) になるには以下の条件が必要です。

- CODE_CRC = CODE_SGNTR
- CAL_CRC = CAL_SGNTR

表 47. CODE_CRC (ベース・アドレス = 0x66)、読み専用

Bits	Description
[15:0]	Program code CRC, updates continuously

表 48. CAL_CRC (ベース・アドレス = 0x62)、読み専用

Bits	Description
[15:0]	Calibration CRC value, updates continuously

マニュアル・フラッシュ更新

GLOB_CMD レジスタを使い、GLOB_CMD [3] = 1 (DIN = 0xBE08、図 24 も参照) に設定することにより、ユーザ設定値を不揮発性フラッシュ・メモリに保存することができます。FLASH_CNT レジスタ（表 49 参照）によって、フラッシュ更新の実行回数が提供され、定格に基づく書換え回数の管理が容易になります（表 1 参照）。GLOB_CMD [0] と GLOB_CMD [1]（表 44 参照）のコマンドを開始すると、フラッシュ・メモリも更新されるので、FLASH_CNT レジスタのカウントがインクリメントされることに注意してください。

表 49. FLASH_CNT (ベース・アドレス = 0x00)、読み専用

Bits	Description
[15:0]	Binary counter

自動セルフ・テスト

ADIS16460 の各慣性センサーはセルフ・テスト機能を備えており、その物理的な構成素子に静電気を加え、回転運動 (ジャイロ・センサー) と直線運動 (加速度センサー) に対する応答をシミュレーションするようにこれらを動かします。この動きによって各センサーの出力に予測可能で観測可能な応答が生じ、これにより、各センサーとそれらに関連するシグナル・チェーンの基本機能を検証することができます。GLOB_CMD レジスタにより、このセンサー・レベルの機能を使って各センサーが作動中であることを検証する自動処理を開始することができます。GLOB_CMD [2] = 1 (DIN = 0xBE04、表 44 参照) に設定してこの AST 機能をトリガします。この機能は、通常のデータ生成を停止し、各センサーのセルフ・テスト機能を作動させ、それらの応答を通常応答の範囲と比較してから、通常のデータ・サンプリングを再開します。このルーチンの完了後、DIAG_STAT [5]（表 43 参照）に可否の結果が入ります。

入出力の設定

ADIS16460 には、サンプリングとデータ・アキュジションを管理する SYNC と DR の 2 本のピンがあります（図 5 参照）。MSC_CTRL レジスタには、これらのピンを設定するためのいくつかのビットが備わっています（表 50 参照）。

データ・レディ (DR) ピンの設定

DR ピンは、出力レジスタに新しいデータが用意されたことを示すデータ・レディ信号を提供して、処理の遅延を最小限に抑え、データの衝突を防止するのに役立ちます（図 5 参照）。このピンをシステム・プロセッサの割込み要求 (IRQ) ピンに接続する例を図 17 に示します。MSC_CTRL [0]（表 50 参照）を使って極性を設定し、システム・レベルの割込みサービス・ルーチン (ISR) をこの信号の適切なエッジでトリガできるようにします。例えば、MSC_CTRL [0] = 1 の例を図 4 に示します。

この場合、パルスの立上がりエッジでトリガする IRQ ピンに対して適正に機能します。信号の立下がりエッジでトリガする IRQ を DR で駆動する場合には、DIN = 0xB2C3 (MSC_CTRL [7:0] = 0xC3) に設定します。このコードは、線形 g 補償 (MSC_CTRL [7]) と振動ポイント (MSC_CTRL [6]) の工場出荷時のデフォルト設定値も保持しています。このデバイスが GLOB_CMD レジスタ (表 44 参照) に関するグローバル・コマンドの実行中は、データ・レディ信号が停止することに注意してください。

SYNC ピンの設定

MSC_CTRL [3:2] (表 50 参照) により、SYNC ピン (図 5 参照) の機能がサポートする 4 つのモード (内部サンプル・クロック、外部同期 (直接サンプル制御)、データ・カウンタによる高精度入力同期、サンプル・タイム・インジケータ) の 1 つを選択するためのユーザ設定可能な制御を行うことができます。MSC_CTRL [1] は、SYNC ピンのアクティブ状態の極性を (動作中のモードに関係なく) 設定します。

表 50. MSC_CTRL (ベース・アドレス = 0x32)、読出し/書込み

Bits	Description (Default = 0x00C1)
[15:7]	Not used
7	Linear-g compensation control 1 = enabled 0 = disabled (no linear-g compensation)
6	Point of percussion, see 図 32 1 = enabled 0 = disabled (no point of percussion alignment)
[5:4]	Not used, always set to zero
[3:2]	SYNC function setting 11 = sample time indicator (output) 10 = precision input sync with data counter 01 = direct sample control (input) 00 = disabled (internal sample clock)
1	SYNC polarity (input or output) 1 = rising edge triggers sampling 0 = falling edge triggers sampling
0	DR polarity 1 = active high when data is valid 0 = active low when data is valid

サンプル・タイム・インジケータ

MSC_CTRL [3:2] = 11 (表 50 参照) の場合、ADIS16460 は内部サンプル・クロック (2048 SPS) を使ってデータのサンプリングと処理を行い、SYNC ピンはパルス信号を出力します。この信号の立上がりエッジが慣性センサーのサンプル・タイムを示します。ADIS16460 をこのモードに設定するには、DIN = 0xB2CD に設定しますが、MSC_CTRL レジスタの他のデフォルト設定値は保持します。

データ・カウンタによる高精度入力同期

MSC_CTRL [3:2] = 10 (表 50 参照) の場合、出力レジスタの更新レートは入力クロック周波数 (f_{SYNC}) と SYNC_SCAL レジスタ (表 51 参照) のスケール・ファクタ (H_{SS}) の積に等しくなります。このモードにより、GPS (全地球測位システム) の

PPS (パルス毎秒) 信号やビデオ同期信号など、低速のクロック入力リファレンスに対応することができます。ADIS16460 をこのモードに設定するには DIN = 0xB2C9 に設定しますが、MSC_CTRL レジスタの他のデフォルト設定値は保持します。このモードでは、次式を使ってスケール・ファクタ (H_{SS}) の値を計算し、SYNC_SCAL レジスタに書き込みます。

$$H_{\text{SS}} = \text{floor}\left(\frac{32,768}{f_{\text{SYNC}}} - 1\right)$$

例えば、60 Hz のビデオ同期信号を使用する場合、DIN = 0xB421 および DIN = 0xB502 に設定することにより、 H_{SS} を 545 に等しい値 (SYNC_SCAL = 0x0221) に設定します。

$$H_{\text{SS}} = \text{floor}\left(\frac{32,768}{60} - 1\right) = \text{floor}(545.13333) = 545$$

1 Hz (PPS) の信号を使用する場合は、このレジスタのデフォルト値 (0x7FFF) がこのモードに対応します。SYNC_SCAL がデフォルト値でない場合には、DIN = 0xB4FF および DIN = 0xB57F に設定することにより、SYNC_SCAL = 0x7FFF に設定します。

$$H_{\text{SS}} = \text{floor}\left(\frac{32,768}{1} - 1\right) = \text{floor}(32,767) = 32,767$$

f_{SYNC} を公称値に設定する場合、次の関係式が成り立つことを確認してください。

$$1945 \text{ Hz} \leq H_{\text{SS}} \times f_{\text{SYNC}} \leq 2048$$

この条件の範囲外で動作させると、データ・サンプリングの入力制御ループが入力周波数にロックしない可能性があります。DIAG_STAT [7] = 1 (表 43 参照) がこの状態を示します。この場合、入力同期信号はサンプル・タイムに影響しなくなります。

表 51. SYNC_SCAL (ベース・アドレス = 0x34)、読出し/書込み

Bits	Description (Default = 0x7FFF)
15	Not used
[14:0]	Input sync scale factor, H_{SS} , when MSC_CTRL[3:2] = 10. Binary format, range = 255 to 32,767.

MSC_CTRL [3:2] = 10 の場合、SMPL_CNTR レジスタは、各入力クロック・パルスが 24576 Hz のレートで生成した全カウント数を提供します。SMPL_CNTR レジスタは、各同期入力信号の立上がりエッジで 0x0000 にリセットされます。

表 52. SMPL_CNTR (ベース・アドレス = 0x1C)、読出し/書込み

Bits	Description
[15:0]	Data counter for the number of samples since the last input clock pulse, binary format, 0x0000 = 0 μ s, 40.69 μ s/LSB. each input clock pulse resets this value to 0x0000

直接サンプル制御

MSC_CTRL [3:2] = 01 (表 50 参照) の場合、SYNC ピンのクロック信号によって出力レジスタの更新レートが制御されます。ADIS16460 をこのモードに設定するには、DIN = 0xB2C5 に設定しますが、MSC_CTRL レジスタの他のデフォルト設定値は保持します。

デジタル処理の設定

ジャイロ・センサー／加速度センサー

ジャイロ・センサーと加速度センサーの信号処理全体を説明する図を図 30 に示します。内部サンプル・クロックを使用する場合 (MSC_CTRL [3:2] = 00、表 50 参照)、内部サンプリング・システムが 2048 SPS のレートで新しいデータを生成します。DEC_RATE レジスタ (表 53 参照) はユーザ設定可能な入力を提供し、これにより、出力レジスタの更新レートに対するデシメーション・レートを制御します。例えば、DEC_RATE = 0x0009 (DIN = 0xB609、次に DIN = 0xB700) に設定して、デシメーション係数を 10 に設定します。この設定により更新レートが 204.8 SPS に低減され、ジャイロ・センサー、加速度センサー、温度の出力レジスタに反映されます。

表 53. DEC_RATE (ベース・アドレス = 0x36)、読み出し／書き込み

Bits	Description (Default = 0x0000)
[15:11]	Not used, always zero
[10:0]	D, decimation rate setting, linear, see Figure 30

デジタル・フィルタ処理

FLTR_CTRL レジスタ (表 54 参照) により、デジタル・ローパス・フィルタを制御することができます。このフィルタは、バートレット・ウィンドウの FIR フィルタ応答を提供する 2 つのカスケード式平均化フィルタで構成されています (図 29 参照)。例えば、FLTR_CTRL [2:0] = 100 (DIN = 0xB804) に設定し、各段を 16 タップに設定します。2048 SPS のデフォルト・サンプル・レートとゼロ・デシメーション (DEC_RATE = 0x00) で使用すると、この値によりセンサーの帯域幅は約 41 Hz に減少します。

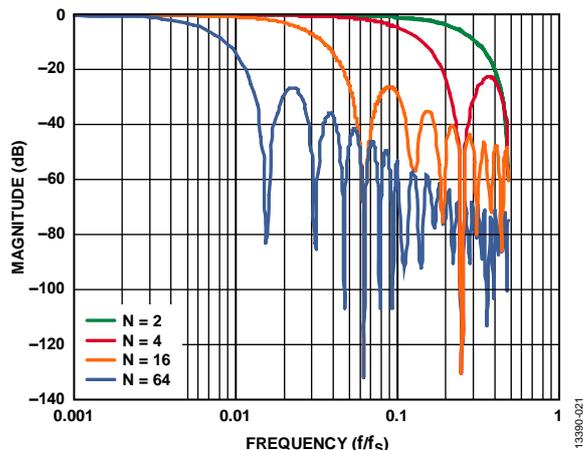


図 29. バートレット・ウィンドウの FIR フィルタの周波数応答 (位相遅延 = N サンプル)

表 54. FLTR_CTRL (ベース・アドレス = 0x38)、読み出し／書き込み

Bits	Description (Default = 0x0500)
[15:9]	Reserved
[10:8]	Sensor bias estimation time factor (NBE) Setting range = 0 to 6 Estimation time = $(1/2048) \times 2^{(NBE+11)}$ (seconds)
[7:3]	Reserved
[2:0]	Filter Size Variable B, setting range = 0 to 6 Number of taps in each stage; $N_B = 2^B$ See Figure 29 for the filter response

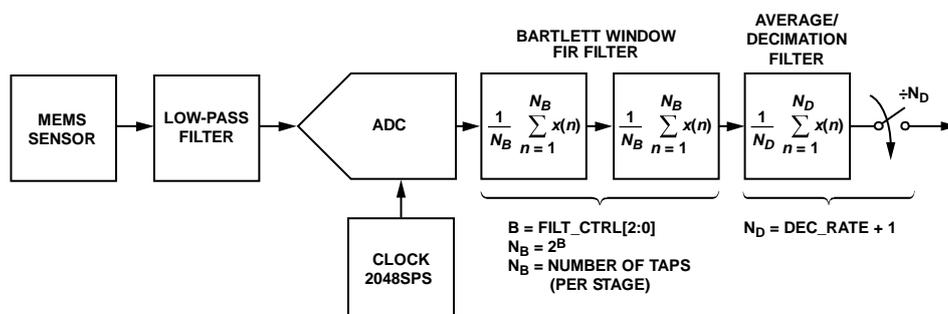


図 30. センサーのサンプリングと周波数応答のブロック図

キャリブレーション

ADIS16460 は、温度サイクル、衝撃、振動、その他の環境条件に曝された後でも、その機械的構造とアセンブリ工程により、各センサーの位置とアライメントは安定しています。工場出荷時のキャリブレーションには、各ジャイロ・センサーと加速度センサーの温度に対する動的特性評価が含まれており、センサー固有の補正式が生成されます。

ジャイロ・センサー

X_GYRO_OFF (表 55 参照)、Y_GYRO_OFF (表 56 参照)、Z_GYRO_OFF (表 57 参照) の各レジスタは、ジャイロ・センサーの x 軸、y 軸、z 軸のユーザ設定可能なバイアス調整機能をそれぞれ提供します。図 31 は、これらのレジスタのそれぞれのバイアス補正係数が、各センサーの出力レジスタのデータに直接影響を与えることを示しています。

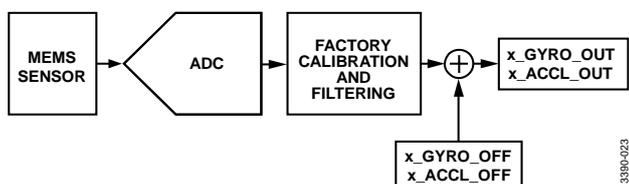


図 31. ジャイロ・センサーと加速度センサーのキャリブレーション

表 55. X_GYRO_OFF (ベース・アドレス = 0x40)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:0]	X-axis, gyroscope offset correction factor, twos complement, 1 LSB = 0.000625°/sec, 0°/sec = 0x0000

表 56. Y_GYRO_OFF (ベース・アドレス = 0x42)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:0]	Y-axis, gyroscope offset correction factor, twos complement, 1 LSB = 0.000625°/sec, 0°/sec = 0x0000

表 57. Z_GYRO_OFF (ベース・アドレス = 0x44)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:0]	Z-axis, gyroscope offset correction factor, twos complement, 1 LSB = 0.000625°/sec, 0°/sec = 0x0000

ジャイロ・センサーのバイアス誤差の計算

システム・レベルのキャリブレーションでは、バイアス誤差の計算から始める必要があります。バイアス誤差の計算では、通常、ADIS16460 が静的慣性状態で動作しているときのジャイロ・センサーのデータの時間記録の収集と平均化を行います。この計算に関係する時間記録の長さは、精度の目標値によって異なります。アラン分散の関係 (図 7 参照) から、バイアス測定の前平均化時間と期待精度の間のトレードオフの関係が与えられます。振動、温度勾配、電源の不安定性が、このプロセスの精度に影響を与える可能性があります。

ジャイロ・センサーのバイアス補正係数

バイアス計算が完了したら、計算値に -1 を掛けて極性を変え、オフセット補正レジスタ (表 55、表 56、表 57 を参照) に対応するデジタル・フォーマットに変換し、補正レジスタに補正係数を書き込みます。例えば、X_GYRO_OFF = 0xFFFF6 (DIN = 0xC1FF、0xC0F6) に設定して、x 軸のバイアスを 10 LSB (0.00625°/sec) だけ下げます。

シングル・コマンドのバイアス補正

GLOB_CMD [0] = 1 (DIN = 0xBE01、表 44 参照) に設定すると、ADIS16460 は X_GYRO_OFF、Y_GYRO_OFF、Z_GYRO_OFF の各レジスタに、バックワード・ルッキング連続バイアス・エスティメータ (CBE) の値を自動的にロードします。CBE の記録長および記録時間は、FLTR_CTRL [10:8] のビット (表 54 参照) に関係しています。この計算の精度は、FLTR_CTRL [10:8] の計算時間中に回転運動が生じないことを前提としています。

加速度センサー

X_ACCL_OFF (表 58 参照)、Y_ACCL_OFF (表 59 参照)、Z_ACCL_OFF (表 60 参照) の各レジスタは、加速度センサーの x 軸、y 軸、z 軸のユーザ設定可能なバイアス調整機能をそれぞれ提供します。図 31 は、これらのレジスタのそれぞれのバイアス補正係数が、各センサーの出力レジスタのデータに直接影響を与えることを示しています。

表 58. X_ACCL_OFF (ベース・アドレス = 0x46)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:0]	X-axis, accelerometer offset correction factor, twos complement, 0.03125 mg/LSB, 0 g = 0x0000

表 59. Y_ACCL_OFF (ベース・アドレス = 0x48)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:14]	Not used
[13:0]	Y-axis, accelerometer offset correction factor, twos complement, 0.03125 mg/LSB, 0 g = 0x0000

表 60. Z_ACCL_OFF (ベース・アドレス = 0x4A)、読み出し/書き込み

Bits	Description (Default = 0x0000)
[15:14]	Not used
[13:0]	Z-axis, accelerometer offset correction factor, twos complement, 0.03125 mg/LSB, 0 g = 0x0000

加速度センサーのバイアス誤差の計算

静止状態で、各加速度センサーを重力に対する反応が予測可能な方向に設定します。一般的な方法では、各加速度センサーの応答がピークになる方向に置かれているときの応答を測定します。つまり、±1 g になるのが最適な測定位置になります。次に、+1 g と -1 g の加速度センサーの測定値を平均して残留バイアス誤差を計算します。回転のポイントを増やすことにより、応答の精度を向上させることができます。

加速度センサーのバイアス補正係数

バイアス計算が完了したら、計算値に -1 を掛けて極性を変え、オフセット補正レジスタ (表 58、表 59、表 60 を参照) に対応するデジタル・フォーマットに変換し、補正レジスタに補正係数を書き込みます。

例えば、Y_ACCL_OFF = 0xFFFF4 (DIN = 0xC7FF、0xC6F4) に設定して、y 軸のバイアスを 12 LSB (0.375 mg) だけ小さくします。

振動ポイント・アライメント

MSC_CTRL [6] = 1 (DIN = 0xB2C1、表 50 参照) に設定して、この機能をイネーブルし、DR ピンと SYNC ピンの工場出荷時のデフォルト設定値を維持します。この機能により、振動ポイントは図 32 に示すポイントに移動されます。MSC_CTRL の詳細については表 50 を参照してください。

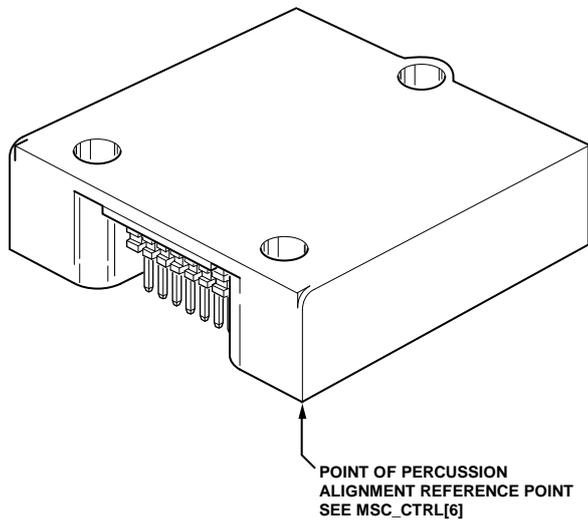


図 32. 振動ポイントの物理的な基準

工場出荷時キャリブレーション値の復元

GLOB_CMD [1] = 1 (DIN = 0xBE02、表 44 参照) に設定して、工場出荷時キャリブレーション値の復元機能を実行します。これにより、ジャイロ・センサーと加速度センサーのオフセット・レジスタが 0x0000 に、全てのセンサー・データが 0 にリセットされます。この処理はフラッシュ・メモリを自動更新することにより完了し、通常 of データ・サンプリングとデータ処理に戻ります。

アプリケーション情報

実装上のポイント

ADIS16460 のパッケージは、3 本の M2 (2-56) マシン・ネジを使用して、20 インチ・オンス～40 インチ・オンスのトルクで、プリント回路ボード (PCB) や固定筐体の実装することができます。ADIS16460 の機械的インターフェースを設計する際には、電気的コネクタに不要な並進応力がかからないようにします。この応力がかかると、慣性センサーのバイアス再現性に影響を与える可能性があります。同じ PCB に接続用コネクタがある場合、実装ネジ用の貫通穴が必要になる可能性があります。CLM-107-02 ファミリーのコネクタ・タイプの 1 つを使った PCB パッド設計の詳細図を図 33 に示します。

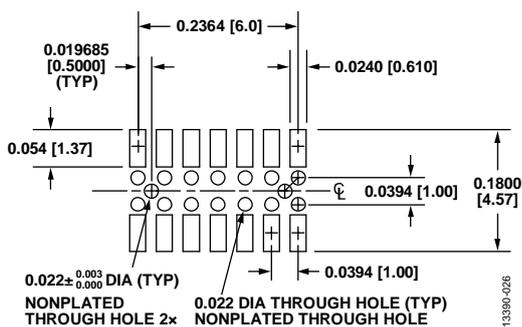


図 33. 接続用コネクタの設計詳細

電源に関する考慮事項

起動時、VDD が 1.6 V に達すると、内部電力変換システムが電流を流し始めます。VDD が 2.35 V に等しくなると、内部プロセッサが初期化を開始します。プロセッサの起動後、VDD は 128 ms 以内に 2.7 V に達する必要があります。また、内部プロセッサを確実にシャットダウンさせるには、電源が 1.6 V を下回るようにする必要があります。VDD と GND の間に 10 μF 以上の容量を配置します。ADIS16460 のコネクタのできるだけ近くに高品質の積層セラミック・コンデンサを配置すると、最良の結果が得られます。このコンデンサを使用すると、センサーに最適なノイズ性能が得られます。

ブレイクアウト・ボード

ADIS16IMU4/PCBZ ブレイクアウト・ボードは、組み込みプロセッサ開発システムへの接続をシンプルにするためのリボン・ケーブル・インターフェースを備えています。このブレイクアウト・ボードの回路図を図 34 に、上面図を図 35 に示します。J2 は ADIS16460 のコネクタに直接接続でき、J1 は 1 mm のリボン・ケーブル・システムに容易に接続できます。

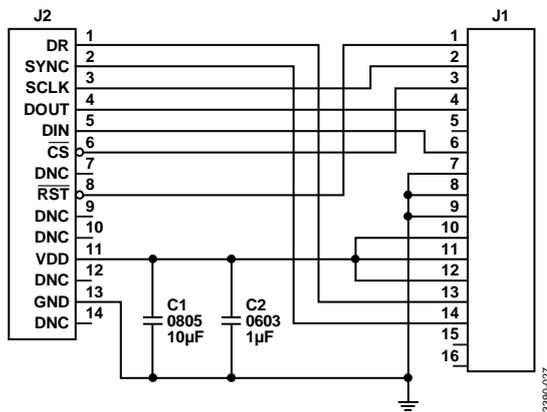


図 34. ADIS16IMU4/PCBZ の回路図

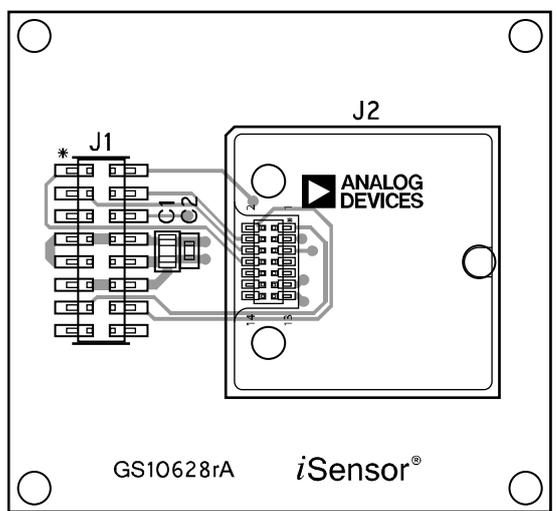


図 35. ADIS16IMU4/PCBZ の上面図

J1		
RST	1	2 SCLK
CS	3	4 DOUT
DNC	5	6 DIN
GND	7	8 GND
GND	9	10 VDD
VDD	11	12 VDD
DR	13	14 SYNC
NC	15	16 NC

図 36. ADIS16IMU4/PCBZ の J1 のピン配置

PC ベースの評価ツール

ADIS16IMU4/PCBZ は、ADIS16460 を EVAL-ADIS 評価システムに接続するためのシンプルな方法を提供します。これにより、基本的な機能と性能を PC ベースで評価することができます。詳細については、ウィキ・ガイド ADIS1646X/AD24000 Evaluation on a PC を参照してください。

関連ビット数の計算

プライマリ出力データ・レジスタは、各慣性センサーに対して 16 ビットの分解能を備えています。この分解能は、内部フィルタを使用しない場合や、ADIS16460 が出力レジスタにロードする全てのサンプルを収集する場合に、主要なセンサー動作を維持するのに十分な値です。内部フィルタを使用するシステムでは、これらのフィルタの累積機能によって生じるビットの増加分がセカンダリ出力データ・レジスタに取り込まれます。このビットの増加分の大きさは、これら両方のレジスタの設定値によって決まります。可変設定値（表 53 の D、表 54 の B）と以下の式を使って、加算関数の総数 (NS) とともに、データ・パスの関連ビットの増加分 (N_{BG}) を計算します。

$$NS = D + 2^B$$

$$N_{BG} = \sqrt{NS}$$

例えば、 $B = 5$ 、 $D = 4$ の場合、内部データ・パスのビットの増加分は 6 ビットになります。すなわち、各セカンダリ・レジスタの上位 6 ビット (X_GYRO_LOW [15:10] など) のみが適用されます。

$$NS = D + 2^B = 4 + 2^5 = 36 \text{ サンプル}$$

$$N_{BG} = \sqrt{NS} = \sqrt{36} = 6 \text{ ビット}$$

システム・プロセッサのデータ・パスに繰り上げるビット数を決める場合、各センサーの安定性能も考慮すべきです。例えば、ジャイロ・センサーのセカンダリ・レジスタを上位 6 ビットに維持すると、 $0.000078125^\circ/\text{sec}$ ($0.28^\circ/\text{hour}$) のデジタル分解能が得られます。これは、ADIS16460 ジャイロ・センサーの動作中のバイアス安定度よりも大幅に小さい値です。

外形寸法

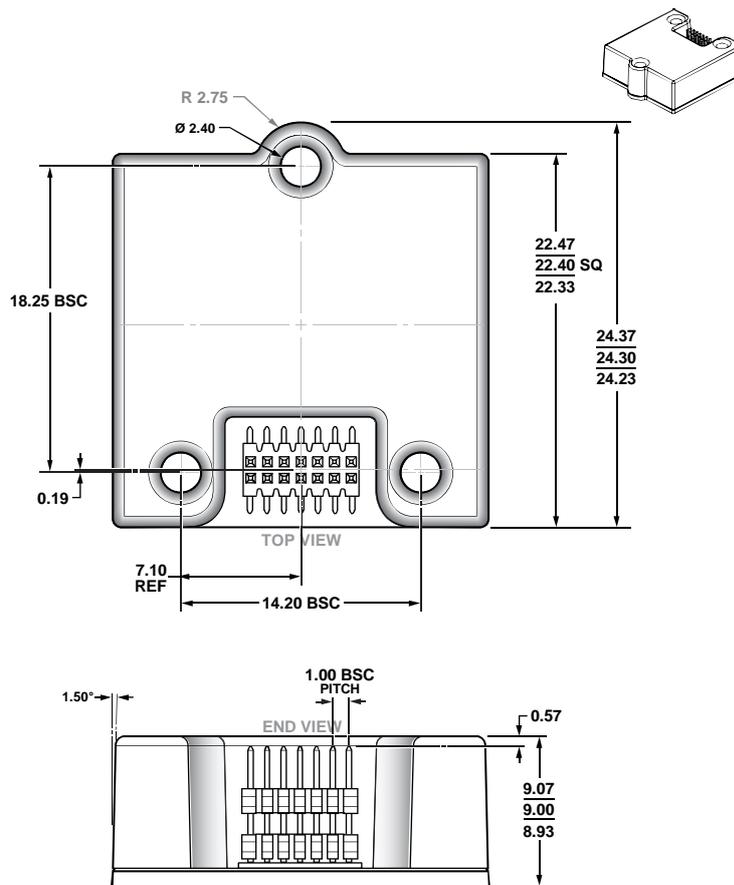


図 37. コネクタ・インターフェース付き 14 ピン・モジュール [MODULE]
(ML-14-6)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADIS16460AMLZ	-25°C to +85°C	14-Lead Module with Connector Interface [MODULE]	ML-14-6

¹ Z = RoHS 準拠製品