

EN55022B 準拠の 58V、4A 降圧 DC/DC μ Module レギュレータ

特長

- 完全な低EMIスイッチ・モード電源
- EN55022クラスB準拠
- 広い入力電圧範囲: 3.1V~58V
- 出力電流: 最大 4A
- 出力電圧範囲: $0.5V \leq V_{OUT} \leq 0.94 \cdot V_{IN}$
- 入力、負荷、温度の全範囲(-40°C~125°C)での全DC出力電圧誤差: $\pm 1.67\%$
- 複数のLTM4653による並列接続および電流分担
- アナログ出力電流インジケータ
- プログラマブルな入力電圧制限
- 固定周波数電流モード制御
- パワーグッド・インジケータとプログラマブルなソフトスタート
- 過電流/過電圧/過熱保護
- 15mm×9mm×5.01mm BGAパッケージ

アプリケーション

- 航空電子工学機器、産業用制御機器、テスト機器
- ビデオ、画像処理、計測器
- 48V通信機器用電源およびネットワーク用電源
- RFシステム

概要

LTM[®]4653は、EN55022放射妨害波の要件を満たすように設計された、超低ノイズの58V、4A降圧DC/DC μ Module[®]レギュレータです。標準的なフィルタ部品を追加することにより、伝導性放射要件を満たすことができます。スイッチング・コントローラ、パワー MOSFET、インダクタ、フィルタ、および周辺部品をパッケージに搭載しています。

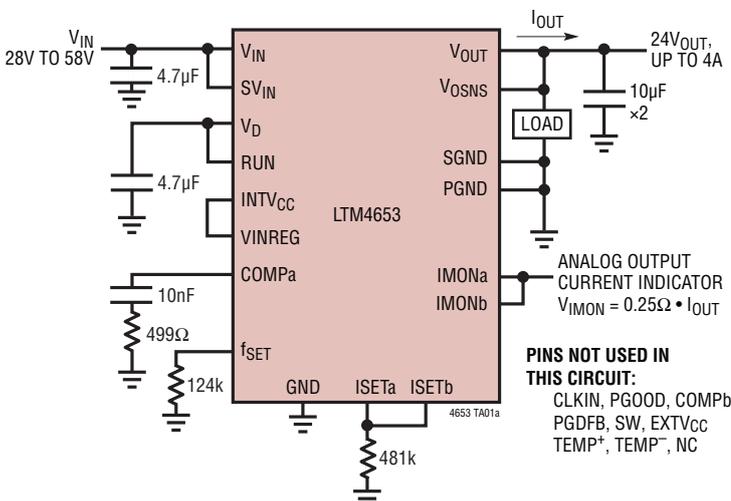
LTM4653は、3.1V~58Vの入力電圧範囲で動作します。また、 $0.5V \sim \lceil V_{IN} \text{ の } 94\% \rceil$ の出力電圧範囲、250kHz~3MHzの範囲のスイッチング周波数(デフォルト 400kHz)に対応しており、それぞれ1本の抵抗で設定できます。負荷電流を増やすため、LTM4653を並列に接続して外部クロックに同期させ、PolyPhase[®]動作させることができます。設計を完成させるのに必要なものは、入力および出力フィルタのバルク・コンデンサのみです。

LTM4653は、端子仕上げがSnPbまたはRoHS準拠の15mm×9mm×5.01mm BGAパッケージで供給されます。

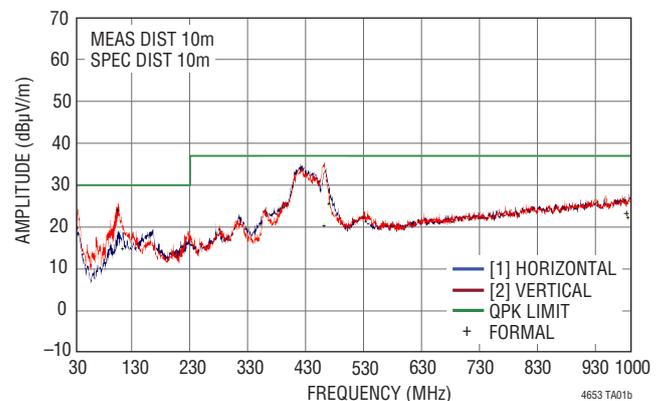
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。5481178、5705919、5847554、6580258をはじめとする米国特許によって保護されています。

標準的応用例

4A、24V出力低EMI DC/DC μ Module レギュレータ
(アナログ出力電流インジケータ付き)



10mの電波暗室での放射妨害波スキャン
LTM4653の動作条件: $V_{IN} = 48V$ 、 $V_{OUT} = 24V$ (3.5A時)



LTM4653

絶対最大定格

(Note 1) (ほかに指示がない限り、全ての電圧はV_{OUT}を基準にしている)

端子電圧

V_{IN}、V_D、SV_{IN}、SW、V_{OUT}、V_{OSNS}、ISETa -0.3V~60V
 GND、ISETb、EXTV_{CC} -0.3V~28V
 RUN (GND - 0.3V) ~ (PGND + 60V)
 INTV_{CC}、PGDFB、VINREG、COMPa、COMPb、
 IMONa、IMONb -0.3V~4V
 f_{SET} -0.3V~INTV_{CC}
 CLKIN、PGOOD (GND 基準) -0.3V~6V

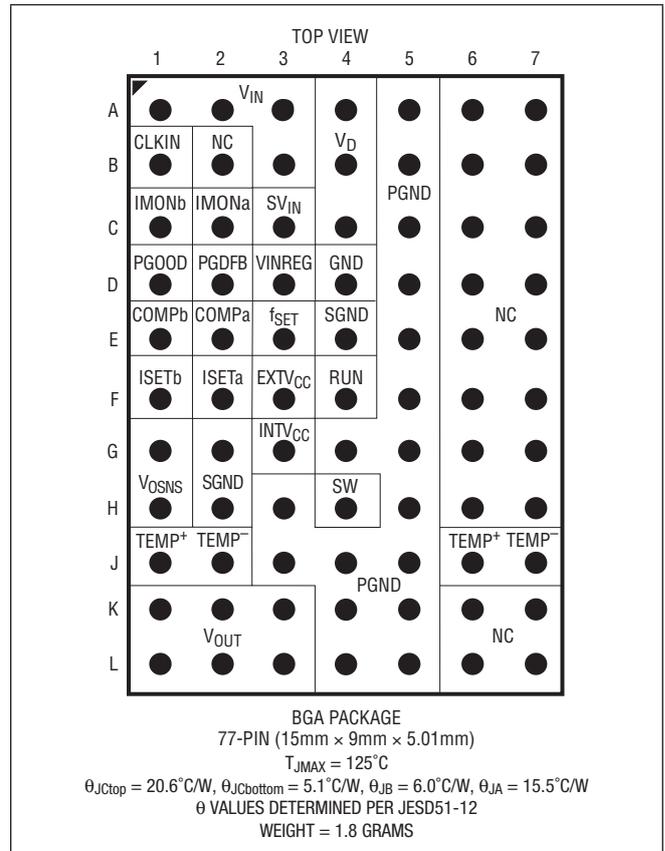
端子電流

INTV_{CC}のピーク出力電流 (Note 8) 30mA
 TEMP⁺ -1mA~10mA
 TEMP⁻ -10mA~1mA

温度

内部動作温度範囲 (Note 2) -40°C~125°C
 保存温度範囲 -55°C~125°C
 ハンダリフローでのパッケージ本体の
 ピーク温度 245°C

ピン配置



発注情報

<http://www.linear-tech.co.jp/product/LTM4653#orderinfo>

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・タイプ	MSL 定格	温度範囲 (Note 2 参照)
		デバイス	仕上げコード			
LTM4653EY#PBF	SAC305 (RoHS)	LTM4653Y	e1	BGA	3.	-40°C to 125°C
LTM4653IY#PBF	SAC305 (RoHS)		e1			-40°C to 125°C
LTM4653IY	SnPb (63/37)		e0			-40°C to 125°C

- デバイスの温度グレードは出荷時のコンテナのラベルで示してあります。
- パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。
- 端子仕上げの製品マーキングの参照先: www.linear-tech.co.jp/leadfree
- この製品では、第2面のリフローは推奨していません。
 詳細についての参照先: www.linear-tech.co.jp/BGA-assy

- 推奨の BGA PCB アセンブリ手順および製造手順についての参照先: www.linear-tech.co.jp/BGA-assy
- BGA パッケージおよびトレイの図面の参照先: www.linear-tech.co.jp/packaging
- この製品は水分の影響を受けやすくなっています。
 詳細についての参照先: www.linear-tech.co.jp/BGA-assy

電氣的特性

●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、テスト回路、 $V_{IN} = SV_{IN} = 48\text{V}$ 、 $EXTV_{CC} = 24\text{V}$ 、 $RUN = 3.3\text{V}$ 、 $R_{ISET} = 480\text{k}\Omega$ 、 $R_{ISET} = 57.6\text{k}\Omega$ 、 $f_{SW} = 1.5\text{MHz}$ (1.2MHz クロック信号で CLKIN を駆動)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$SV_{IN(DC)}$, $V_{IN(DC)}$	Input DC Voltage		●	3.1	58	V	
$V_{OUT(RANGE)}$	Range of Output Voltage Regulation	$0.5\text{V} \leq ISETa - SGND \leq 0.94V_{IN}$, $I_{OUT} = 0\text{A}$ (See Note 6)	●	0.5	$0.94V_{IN}$	V	
$V_{OUT(24VDC)}$	Output Voltage Total Variation with Line and Load at $V_{OUT} = 24\text{V}$	$28\text{V} \leq V_{IN} \leq 58\text{V}$, $0\text{A} \leq I_{OUT} \leq 4\text{A}$, $C_{INH} = 4.7\mu\text{F}$, $C_D = 4.7\mu\text{F}$, $C_{OUTH} = 2 \times 47\mu\text{F}$, CLKIN driven with 1.5MHz Clock	●	23.6	24	24.4	V
$V_{OUT(0.5VDC)}$	Output Voltage Total Variation with Line and Load at $V_{OUT} = 0.5\text{V}$	Measuring $V_{OSNS} - ISETa$ $3.1\text{V} \leq V_{IN} \leq 13.2\text{V}$, $0\text{A} \leq I_{OUT} \leq 4\text{A}$, $C_{INH} = 4.7\mu\text{F}$, $C_D = 4.7\mu\text{F}$, $C_{OUTH} = 2 \times 47\mu\text{F}$, $ISETa = 500\text{mV}$, $R_{ISET} = N/U$ (Note 5)	●	-15	0	15	mV

入力の仕様

$V_{IN(UVLO)}$	SV_{IN} Undervoltage Lockout Threshold	SV_{IN} Rising SV_{IN} Falling Hysteresis	● ● ●	2.85 2.4	3.1 2.6	V V mV
$V_{IN(OVLO)}$	SV_{IN} Overvoltage Lockout Rising	(Note 4)		64	68	V
$V_{IN(HYS)}$	SV_{IN} Overvoltage Lockout Hysteresis	(Note 4)		2	4	V
$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	$C_{INH} = 4.7\mu\text{F}$, $C_D = 4.7\mu\text{F}$, $C_{OUTH} = 2 \times 47\mu\text{F}$; $I_{OUT} = 0\text{A}$, $ISETa$ Electrically Connected to $ISETb$		300		mA
$I_Q(SVIN)$	Input Supply Bias Current	Shutdown, $RUN = GND$ $RUN = V_{IN}$		16 450	30	μA μA
$I_S(VIN, FCM)$	Input Supply Current	CLKIN Open Circuit, $I_{OUT} = 4\text{A}$		2.1		A
$I_S(VIN, SHUTDOWN)$	Input Supply Current in Shutdown	Shutdown, $RUN = GND$		4		μA

出力の仕様

I_{OUT}	V_{OUT} Output Continuous Current Range	(Note 3)		0	4	A	
$\Delta V_{OUT(LINE)}/V_{OUT}$	Line Regulation Accuracy	$I_{OUT} = 0\text{A}$, $28\text{V} \leq V_{IN} \leq 58\text{V}$	●	0.05	0.1	%	
$\Delta V_{OUT(LOAD)}/V_{OUT}$	Load Regulation Accuracy	$V_{IN} = 48\text{V}$, $0\text{A} \leq I_{OUT} \leq 4\text{A}$	●	0.05	0.75	%	
$V_{OUT(AC)}$	Output Voltage Ripple, V_{OUT}	$V_{IN} = 12\text{V}$, $ISETa = 5\text{V}$		2		mV _{p-p}	
f_s	V_{OUT} Ripple Frequency	$ISETa = 5\text{V}$, $R_{ISET} = 57.6\text{k}$, CLKIN Open Circuit	●	1.7	1.95	2.2	MHz
$\Delta V_{OUT(START)}$	Turn-On Overshoot			8		mV	
t_{START}	Turn-On Start-Up Time	Delay Measured from V_{IN} Toggling from 0V to 48V to PGOOD Exceeding 3V; PGOOD Having a 100k Pull-Up to 3.3V, VPGFB Resistor-Divider Network as Shown in Test Circuit, $R_{ISETa} = 480\text{k}$, $ISETa$ Electrically Connected to $ISETb$ and CLKIN Driven with 1.5MHz Clock	●	4	9	ms	
$\Delta V_{OUT(LS)}$	Peak Output Voltage Deviation for Dynamic Load Step	$I_{OUT}: 0\text{A}$ to 2A and 2A to 0A Load Steps in $1\mu\text{s}$, $C_{OUTH} = 47\mu\text{F} \times 2$		400		mV	
t_{SETTLE}	Settling Time for Dynamic Load Step	$I_{OUT}: 0\text{A}$ to 2A and 2A to 0A Load Steps in $1\mu\text{s}$, $C_{OUTH} = 47\mu\text{F} \times 2$		50		μs	
$I_{OUT(OCL)}$	I_{OUT}^- Output Current Limit			5.5		A	

制御セクション

I_{SETa}	Reference Current of $ISETa$ Pin	$V_{ISETa} = 0.5\text{V}$, $3.1\text{V} \leq V_{IN} \leq 13.2\text{V}$ $V_{ISETa} = 24\text{V}$, $28\text{V} \leq V_{IN} \leq 58\text{V}$	● ●	49.3 49	50 50	50.7 51	μA μA
I_{VOSNS}	V_{OSNS} Leakage Current	$V_{IN} = SV_{IN} = RUN = ISETa = 58\text{V}$		600		μA	
$t_{ON(MIN)}$	Minimum On-Time	(Note 4)		60		ns	
V_{RUN}	RUN Turn-On/-Off Thresholds	RUN Input Turn-On Threshold, RUN Rising RUN Hysteresis	●	1.08	1.2	1.32	V mV
I_{RUN}	RUN Leakage Current	$RUN = 3.3\text{V}$	●	0.1	50	nA	

電気的特性

●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、テスト回路、 $V_{IN} = SV_{IN} = 48\text{V}$ 、 $EXTV_{CC} = 24\text{V}$ 、 $RUN = 3.3\text{V}$ 、 $R_{ISET} = 480\text{k}\Omega$ 、 $R_{fSET} = 57.6\text{k}\Omega$ 、 $f_{SW} = 1.5\text{MHz}$ (1.2MHz クロック信号で CLKIN を駆動)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
発振器とフェーズロック・ループ(PLL)						
f_{OSC}	Oscillator Frequency Accuracy	$V_{IN} = 12\text{V}$, $I_{SETa} = 5\text{V}$, and: f_{SET} Open Circuit $R_{fSET} = 57.6\text{k}\Omega$ (See f_s Specification)	●	360 400 1.95	440	kHz MHz
f_{SYNC}	PLL Synchronization Capture Range	$V_{IN} = 12\text{V}$, $I_{SETa} = 5\text{V}$, CLKIN Driven with a GND-Referred Clock Toggling from 0.4V to 1.2V and Having a Clock Duty Cycle: From 10% to 90%; f_{SET} Open Circuit From 40% to 60%; $R_{fSET} = 57.6\text{k}\Omega$		250 1.3	550 3	kHz MHz
V_{CLKIN}	CLKIN Input Threshold	V_{CLKIN} Rising V_{CLKIN} Falling		1.2	0.4	V V
I_{CLKIN}	CLKIN Input Current	$V_{CLKIN} = 5\text{V}$ $V_{CLKIN} = 0\text{V}$		-20 230 -5	500	μA μA

パワーグッド帰還入力とパワーグッド出力

OV_{PGDFB}	Output Overvoltage PGOOD Upper Threshold	PGDFB Rising	●	620	645	675	mV
UV_{PGDFB}	Output Undervoltage PGOOD Lower Threshold	PGDFB Falling	●	525	555	580	mV
ΔV_{PGDFB}	PGOOD Hysteresis	PGDFB Returning			8		mV
R_{PGDFB}	Resistor Between PGDFB and SGND			4.94	4.99	5.04	k Ω
R_{PGOOD}	PGOOD Pull-Down Resistance	$V_{PGOOD} = 0.1\text{V}$, $V_{PGDFB} < UV_{PGDFB}$ or $V_{PGDFB} > OV_{PGDFB}$			700	1500	Ω
$I_{PGOOD(LEAK)}$	PGOOD Leakage Current	$V_{PGOOD} = 3.3\text{V}$, $UV_{PGDFB} < V_{PGDFB} < OV_{PGDFB}$			0.1	1	μA
$t_{PGOOD(DELAY)}$	PGOOD Delay	PGOOD Low to High (Note 4) PGOOD High to Low (Note 4)			16/ $f_{SW(HZ)}$ 64/ $f_{SW(HZ)}$		s s

電流モニタおよび入力電圧レギュレーション・ピン

h_{IMONa}	I_{OUT}/I_{MONa}	Ratio of V_{OUT} Output Current to I_{MONa} Current, $I_{OUT} = 4\text{A}$	●	36	40	44	k
$I_{OS(IMON)}$	I_{MONa} Offset Current	I_{MONa} at $I_{OUT} = 0\text{A}$		-5		5	μA
I_{MONb} Resistor	Resistor Between I_{MONb} and SGND			9.8	10	10.2	k Ω
V_{IMONa}	I_{MONa} Servo Voltage	I_{MONa} Voltage During Output Current Regulation	●	1.9	2.0	2.1	V
V_{VINREG}	V_{INREG} Servo Voltage	V_{INREG} Voltage During Output Current Regulation	●	1.8	2.0	2.2	V
I_{VINREG}	V_{INREG} Leakage Current	$V_{INREG} = 2\text{V}$			1		nA

INTV_{CC}レギュレータ

V_{INTVCC}	Channel Internal V_{CC} Voltage, No INTV _{CC} Loading ($I_{INTVCC} = 0\text{mA}$)	$3.6\text{V} \leq SV_{IN} \leq 58\text{V}$, $EXTV_{CC} = \text{Open Circuit}$ $5\text{V} \leq SV_{IN} \leq 58\text{V}$, $3.2\text{V} \leq EXTV_{CC} \leq 26.5\text{V}$		3.15 2.85	3.4 3.0	3.65 3.15	V V
$V_{EXTVCC(TH)}$	EXTV _{CC} Switchover Voltage	(Note 4)			3.15		V
$\Delta V_{INTVCC(LOAD)}/V_{INTVCC}$	INTV _{CC} Load Regulation	$0\text{mA} \leq I_{INTVCC} \leq 30\text{mA}$		-2	0.5	2	%

電気的特性

●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、テスト回路、 $V_{IN} = SV_{IN} = 48\text{V}$ 、 $EXTV_{CC} = 24\text{V}$ 、 $RUN = 3.3\text{V}$ 、 $R_{ISET} = 480\text{k}\Omega$ 、 $R_{fSET} = 57.6\text{k}\Omega$ 、 $f_{SW} = 1.5\text{MHz}$ (1.2MHz クロック信号で CLKIN を駆動)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
温度センサー						
ΔV_{TEMP}	Temperature Sensor Forward Voltage, $V_{TEMP^+} - V_{TEMP^-}$	$I_{TEMP^+} = 100\mu\text{A}$ and $I_{TEMP^-} = -100\mu\text{A}$ at $T_A = 25^\circ\text{C}$		0.6		V
$TC_{\Delta V(TEMP)}$	ΔV_{TEMP} Temperature Coefficient			-2.0		mV/°C

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4653は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4653Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の全内部動作温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4653Iは全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: 異なる V_{IN} 、 V_{OUT} 、および T_A については、アプリケーション情報のセクションの出力電流のデレーティング曲線を参照。

Note 4: 最小オン時間、 V_{IN} の過電圧ロックアウトと過電圧ロックアウト・ヒステリシス、および $EXTV_{CC}$ 切り替え閾値はウェーハ選別によってテストされる。

Note 5: 最小オン時間の判定基準を確実に満たすように、 $V_{IN} = 13.2\text{V}$ 、 f_{SET} 、CLKIN オープン・サーキットで $V_{OUT}(0.5\text{VDC})$ 高ライン・レギュレーションをテスト済み。アプリケーション情報のセクションを参照してください。

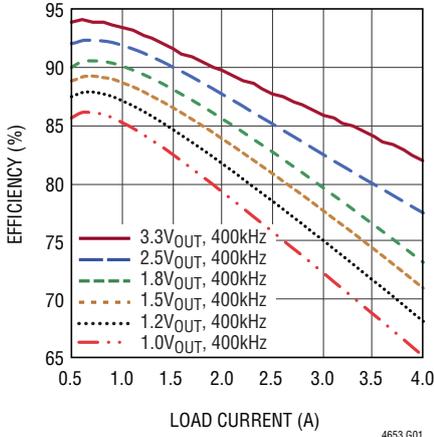
Note 6: ドロップアウト判定基準についてはアプリケーション情報のセクションを参照してください。

Note 7: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなときジャンクション温度は 125°C を超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 8: $INTV_{CC}$ ピーク出力電流の絶対最大定格は、 $INTV_{CC}$ がバイアスを供給するモジュールの内部回路によって流れる電流と、 $INTV_{CC}$ がバイアスを供給する外部回路によって流れる電流の合計として規定される。アプリケーション情報のセクションを参照してください。

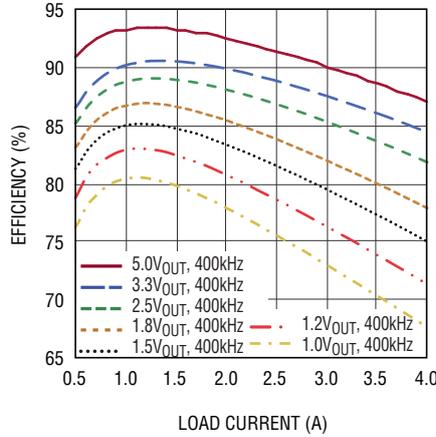
代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

効率と負荷電流
($V_{IN} = 5\text{V}$, 強制連続モード)



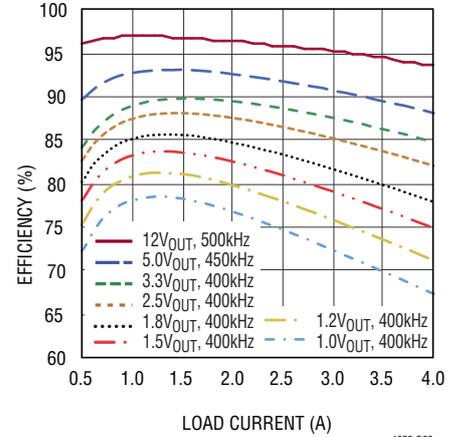
4653 G01

効率と負荷電流
($V_{IN} = 12\text{V}$, 強制連続モード)



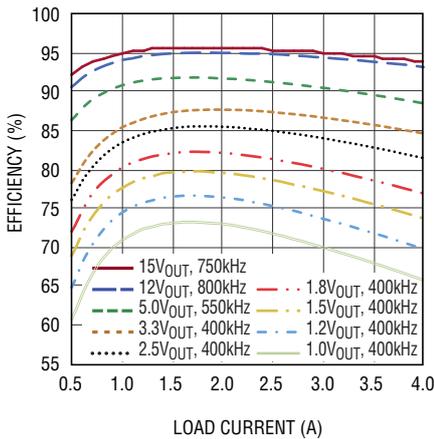
4653 G02

効率と負荷電流
($V_{IN} = 15\text{V}$, 強制連続モード)



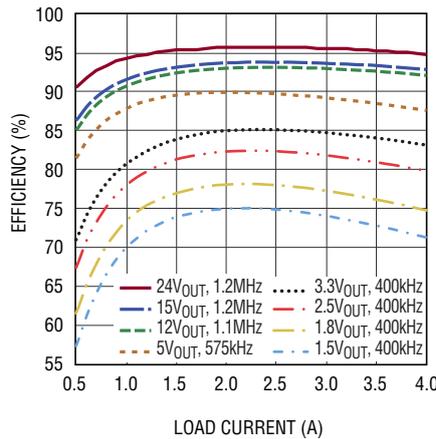
4653 G03

効率と負荷電流
($V_{IN} = 24\text{V}$, 強制連続モード)



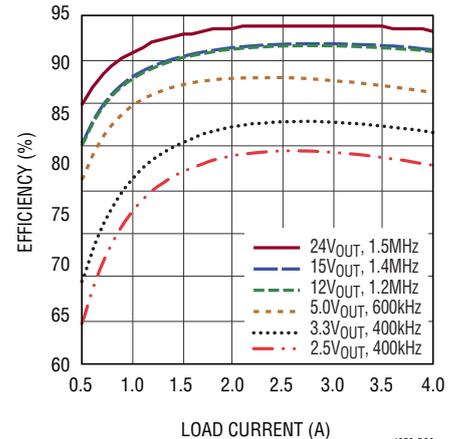
4653 G04

効率と負荷電流
($V_{IN} = 36\text{V}$, 強制連続モード)



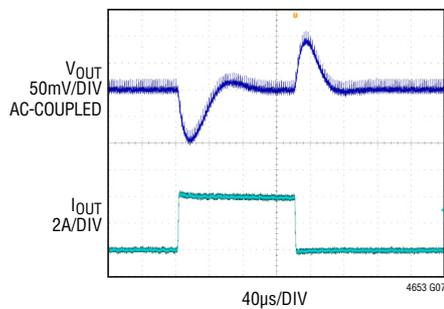
4653 G05

効率と負荷電流
($V_{IN} = 48\text{V}$, 強制連続モード)



4653 G06

3.3Vでの過渡応答、 $V_{IN} = 48\text{V}$

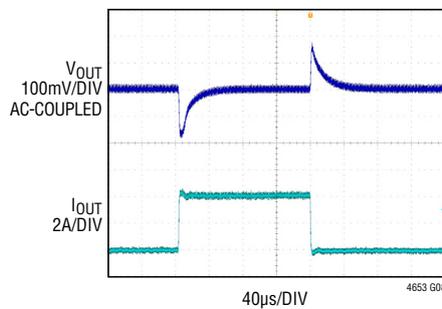


40μs/DIV

4653 G07

FIGURE 30 CIRCUIT, 48V_{IN} ,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 100\mu\text{F}$,
 $R_{ISET} = \text{N/A}$, $R_{ISET} = 66.5\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 604\Omega$,
 $R_{EXTVCC} = \text{N/A}$, $C_{EXTVCC} = \text{N/A}$,
2A to 4A LOAD STEP AT 2A/μs

12Vでの過渡応答、 $V_{IN} = 48\text{V}$

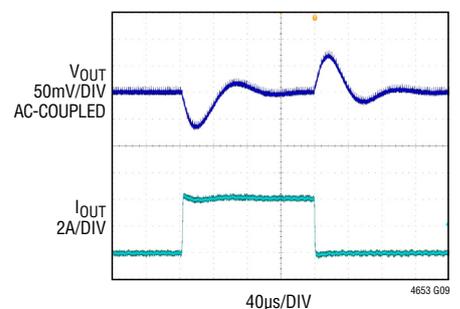


40μs/DIV

4653 G08

FIGURE 30 CIRCUIT, 48V_{IN} ,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{ISET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
2A to 4A LOAD STEP AT 2A/μs

1Vでの過渡応答、 $V_{IN} = 24\text{V}$



40μs/DIV

4653 G09

FIGURE 30 CIRCUIT, 24V_{IN} ,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 3 \times 100\mu\text{F}$,
 $R_{ISET} = \text{N/A}$, $R_{ISET} = 20\text{k}\Omega$,
 $C_{TH} = 6.8\text{nF}$, $R_{TH} = 681\Omega$,
 $R_{EXTVCC} = \text{N/A}$, $C_{EXTVCC} = \text{N/A}$,
2A to 4A LOAD STEP AT 2A/μs

代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

起動、無負荷

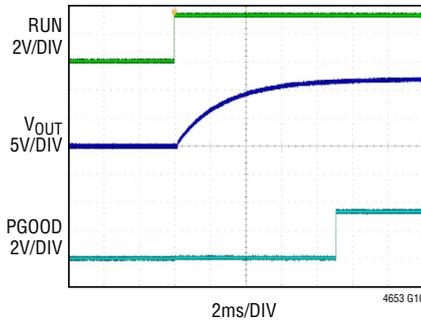


FIGURE 30 CIRCUIT, $48V_{IN}$,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{FSET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $R_{PGDFB} = 95.3\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
 NO LOAD

起動、負荷 4A

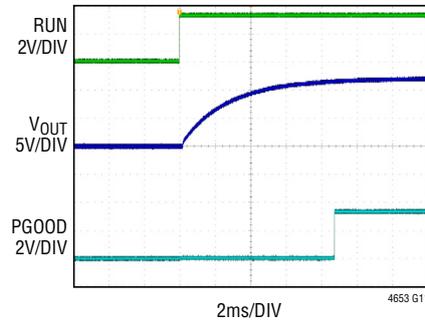


FIGURE 30 CIRCUIT, $48V_{IN}$,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{FSET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $R_{PGDFB} = 95.3\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
 3Ω RESISTIVE LOAD

起動、プリバイアス

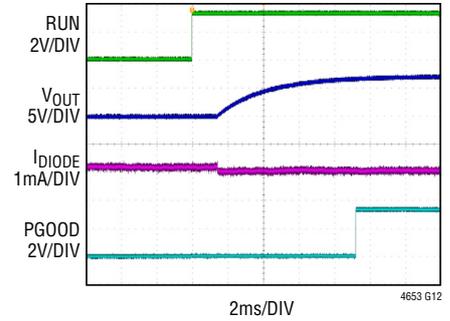


FIGURE 30 CIRCUIT, $48V_{IN}$,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{FSET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $R_{PGDFB} = 95.3\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
 V_{OUT} PRE-BIASED TO 5V
 THROUGH 1N4148 DIODE

短絡、無負荷

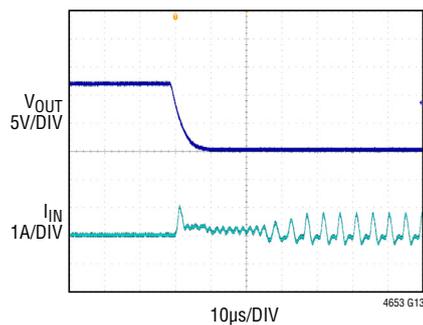


FIGURE 30 CIRCUIT, $48V_{IN}$,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{FSET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $R_{PGDFB} = 95.3\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
 NO LOAD PRIOR TO APPLICATION
 OF OUTPUT SHORT-CIRCUIT

短絡、負荷 4A

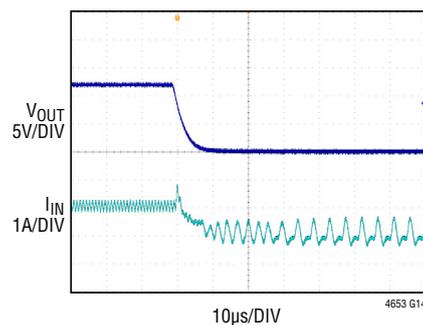


FIGURE 30 CIRCUIT, $48V_{IN}$,
 $C_{INH} = C_D = 4.7\mu\text{F}$, $C_{OUT} = 2 \times 22\mu\text{F}$,
 $R_{FSET} = 124\text{k}$, $R_{ISET} = 240\text{k}\Omega$,
 $R_{PGDFB} = 95.3\text{k}\Omega$,
 $C_{TH} = 10\text{nF}$, $R_{TH} = 562\Omega$,
 $R_{EXTVCC} = 49.9\Omega$, $C_{EXTVCC} = 1\mu\text{F}$,
 3Ω RESISTIVE LOAD PRIOR TO
 APPLICATION OF OUTPUT
 SHORT-CIRCUIT

ピン機能



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

V_{IN} (A1~A3, B3) : 電源入力ピン。V_{IN}とグラウンド(PGND)プレーンの上に、入力電圧を直接印加し、入力デカップリング容量を直接接続します。

V_D (A4, B4, C4) : コンバータの主要スイッチングMOSFETのドレイン。4.7μFの高周波セラミック・デカップリング・コンデンサをV_DとPGNDの間に少なくとも1個直接接続します。このコンデンサの優先順位をV_{IN}のどのデカップリング・コンデンサより高くします(このコンデンサをモジュールに近づけます)。

SV_{IN} (C3) : 小信号回路の入力電源電圧。SV_{IN}はINTV_{CC}LDOの入力です。SV_{IN}はV_{IN}に直接接続します。このピンにデカップリング・コンデンサは必要ありません。

PGND (A5, B5, C5, D5, E5, F5, G4~5, H3, H5, J3~5, K4~5, L4~5) : LTM4653の電源グラウンド・ピン。全てのピンをアプリケーションのPGNDプレーンに接続します。

V_{OUT} (K1~3, L1~3) : LTM4653の電源出力ピン。全てのピンをアプリケーションの電源V_{OUT}プレーンに接続します。電源V_{OUT}プレーンとアプリケーションのPGNDプレーンの上に出力フィルタ・コンデンサと出力負荷を接続します。

GND (D4) : LTM4653のグラウンド・ピン。アプリケーションのPGNDプレーンに電氣的に接続します。

V_{OSNS} (G1, H1) : 出力電圧検出と帰還信号。V_{OSNS}は負荷点(POL)でV_{OUT}に接続します。G1ピンとH1ピンはモジュールの内部で電氣的に相互接続されているので、必要なのは一方のV_{OSNS}ピンをPOLでV_{OUT}に接続することだけです。残りのV_{OSNS}ピンは、必要に応じて、冗長接続に使用することも、テスト対応の設計を検討するためのICTテスト・ポイントに配線することもできます。

SGND (E4, G2, H2) : LTM4653の信号グラウンド・ピン。H2ピンはLTM4653の下でPGNDに直接接続します。位置E4およびG2にあるSGNDピンはモジュールの内部で互いに電氣的に接続されているので、必要なのは一方のSGNDピンをモジュールの下でPGNDピンに接続することだけです。残りのSGNDピンは、必要に応じて、冗長接続に使用することも、テスト対応の設計を検討するためのICTテスト・ポイントに配線することもできます。

RUN (F4) : 実行制御ピン。1.2Vより高い電圧を入力すると、モジュールはその出力電圧を安定化するように要求されます。V_{IN}とGNDの間の抵抗分割器によって形成される中点ノードにRUNを接続することにより、低電圧ロックアウト(UVLO)を実装することができます。RUNは特長として130mVのヒステリシスを備えています。アプリケーション情報のセクションを参照してください。

INTV_{CC} (G3) : 内部レギュレータの公称3.3V出力。内部制御回路とMOSFETドライバは、INTV_{CC}のバイアスから電力を得ています。3.1V < SV_{IN} ≤ 58Vで動作している場合、LDOはRUNがロジック「H」(RUN > 1.2V)のとき、SV_{IN}からINTV_{CC}を生成します。外付けデカップリングは不要です。RUNがロジック「L」(RUN - GND < 1.2V)のとき、INTV_{CC}LDOはオフです。つまり、INTV_{CC}は安定化していません。(EXTV_{CC}も参照してください。)

EXTV_{CC} (F3) : 外部バイアス、INTV_{CC}レギュレータへの補助入力。EXTV_{CC}が3.2Vを超え、SV_{IN}が5Vを超えると、INTV_{CC}LDOは、SV_{IN}の経路からではなく、EXTV_{CC}のバイアスから電力を得ます。この技法により、LDOの損失を大幅に低減して、その分だけモジュールのジャンクション温度を下げるすることができます。4V ≤ V_{OUT} ≤ 26.5Vのアプリケーションでは、EXTV_{CC}は抵抗を介してV_{OUT}に接続します。(抵抗の値については、アプリケーション情報のセクションを参照してください。)このEXTV_{CC}機能を利用する場合は、1μFのセラミック・コンデンサをデバイスの近くに接続してEXTV_{CC}をPGNDにデカップリングします。そうしない場合は、EXTV_{CC}をオープン・サーキットのままにします。

IS_{ETb} (F1) : 1.5nFのソフトスタート・コンデンサ。必要な場合は、IS_{ETb}をIS_{ETa}に接続して、デフォルトのソフトスタート特性を実現します。IS_{ETa}を参照してください。

IS_{ETa} (F2) : 高精度の50μA電流源。エラーアンプへの正入力。このピンとSGNDの間に抵抗(R_{IS_{ET}})を接続して、LTM4653の目的の出力電圧V_{OUT} = R_{IS_{ET}}・50μAを設定します。IS_{ETa}とSGNDの間にコンデンサを接続して、出力電圧をソフトスタートさせ、起動時の突入電流を低減することができます。必要な場合は、IS_{ETa}をIS_{ETb}に接続して、デフォルトのソフトスタートを実現します。(IS_{ETb}を参照してください。)

更に、LTM4653はIS_{ETa}ピンとSGNDピンの間に印加した電圧を追跡することができます。(アプリケーション情報のセクションを参照してください。)

ピン機能

PGOOD (D1) : パワーグッド・インジケータ、オープンドレイン出力ピン。PGDFBが0.6Vの約±7.5%の範囲内に入っている場合、PGOODは高インピーダンスです。PGDFBがこの範囲から外れると、PGOODはGNDまで低下します。

PGDFB (D2) : パワーグッドの帰還プログラミング・ピン。PGDFBは抵抗 R_{PGDFB} を介して V_{OSNS} に接続します。 R_{PGDFB} は、PGOODがその状態を切り替える V_{OUT} の電圧閾値を設定します。PGOOD機能を使用する場合、 R_{PGDFB} は次のように設定します。

$$R_{PGDFB} = \left(\frac{V_{OUT}}{0.6V} - 1 \right) \cdot 4.99k$$

そうでない場合、PGDFBはオープン・サーキットのままにします。

このピンには、LTM4653の内部に小容量のフィルタ・コンデンサ(220pF)があるので、PGOOD出力インジケータには高周波ノイズに対する耐性があります。

fSET (E3) : 発振周波数のプログラミング・ピン。LTM4653のデフォルトのスイッチング周波数は400kHzです。多くの場合は、fSETとSGNDの間に抵抗を接続することにより、設定周波数を高くすることが必要です。(アプリケーション情報のセクションを参照してください。)CLKINの同期範囲は、fSETピンで設定した発振周波数の約±40%であることに注意してください。

CLKIN (B1) : モード選択入力および発振器同期入力。強制連続モード動作にするには、CLKINをオープン・サーキットのままにします。あるいは、LTM4651のスイッチング周波数をクロック信号と同期するために、このピンを駆動することもできます。この状態では、LTM4653は強制連続モードで動作し、一次側パワーMOSFET M_T がサイクルごとにオンするタイミングは、CLKINに入力されたクロックの立ち上がりエッジと一致します。CLKINの同期範囲は、fSETピンで設定した発振周波数の約±40%であることに注意してください。(アプリケーション情報のセクションを参照してください。)

COMPa (E2) : 電流制御閾値およびエラー・アンプの補償ノード。LTM4653の電流コンパレータの作動閾値は、COMPaの電圧が上昇するにつれて増加します。このピンには、LTM4653の内部に小容量のフィルタ・コンデンサ(10pF)があるので、エラーアンプの応答に高周波でロールオフが形成され、制御ループ内でのノイズ除去特性が良好になります。

COMPaは多くの場合、アプリケーション内でCOMPbに電氣的に接続されるため、デフォルトのループ補償を適用されます。必要な場合は、代わりにループ補償(抵抗とコンデンサの直列)回路をCOMPaに外付けすることができます。(COMPbを参照してください。)

COMPb (E1) : 内部ループ補償回路網。ほとんどのアプリケーションでは、LTM4653のデフォルトのループ補償を「そのまま」適用するのが適しており、非常に良好な結果が得られます。COMPaをCOMPbにそのまま接続して、制御ループにデフォルトのループ補償を適用します。より特殊なアプリケーションで、制御ループ応答を最適化するのに人間がかかわる必要がある場合は、抵抗とコンデンサの直列回路網をCOMPaとSGNDの間に接続して、COMPbはオープン・サーキットのままにすれば実現できます。

VINREG (D3) : 入力電圧レギュレーションのプログラミング・ピン。必要に応じて、 V_D とSGNDの間の抵抗分割器によって形成される中間ノードにこのピンを接続します。VINREGの電圧が約2Vを下回ると、VINREG制御ループは V_{OUT} をサーボ制御してパワー・インダクタ電流を低減するので、VINREGの電圧は2Vに安定化されます。(アプリケーション情報のセクションを参照してください。)

この入力電圧レギュレーション機能を使用する必要がない場合は、VINREGをINTV_{CC}に接続します。

IMONa (C2) : パワー・インダクタ電流インジケータ/電流制限プログラミング・ピン。このピンから流れ出す電流は、パワー・インダクタの平均電流の1/40,000です。パワー・インダクタ電流に比例した電圧(V_{IMONa})を作るため、追加の並列抵抗コンデンサ回路網をこのピンとSGNDの間に接続することもできます。

IMONbが備えるデフォルトの抵抗コンデンサ終端回路網を使う場合、IMONaをIMONbに接続できます。この場合、フルスケール(4A)の負荷電流で1Vが得られます。(IMONbを参照してください。)このアナログ・インジケータ機能が必要な場合は、IMONaをSGNDに接続します。

IMONaが約2Vの作動閾値を超えると、IMON制御ループは V_{OUT} をサーボ制御してパワー・インダクタ電流を低減するので、IMONaの電圧は2Vに安定化されます。このようにして、LTM4653の平均電流制限開始閾値を設定できます。(アプリケーション情報のセクションを参照してください。)

ピン機能

IMONb (C1) : パワー・インダクタ・アナログ・インジケータ電流のデフォルトのR-C終端回路網。並列接続した10k Ω の抵抗と10nFのコンデンサが、このピンとSGNDの間に内部接続されています。IMONbをIMONaに接続すると、デフォルトのパワー・インダクタ・アナログ・インジケータ電流特性が得られます。この場合、フルスケール(4A)の負荷電流で1Vが得られます。(IMONaを参照してください。)

TEMP+ (J1, J6) : 温度センサー、正入力。2N3906相当のPNPバイポーラ接合トランジスタ(BJT)のエミッタ。必要に応じて、LTC[®]2997、LTC2990、LTC2974、LTC2975などの温度モニタリング回路に接続します。そうしない場合は、電氣的に開放のままにします。J1ピンとJ6ピンはLTM4653の内部で電氣的に相互接続されているので、必要なのは一方のTEMP+ピンをモニタリング回路に接続することだけです。残りのTEMP+ピンは、必要に応じて、冗長接続に使用することも、テスト対応の設計を検討するためのICTテスト・ポイントに配線することもできます。

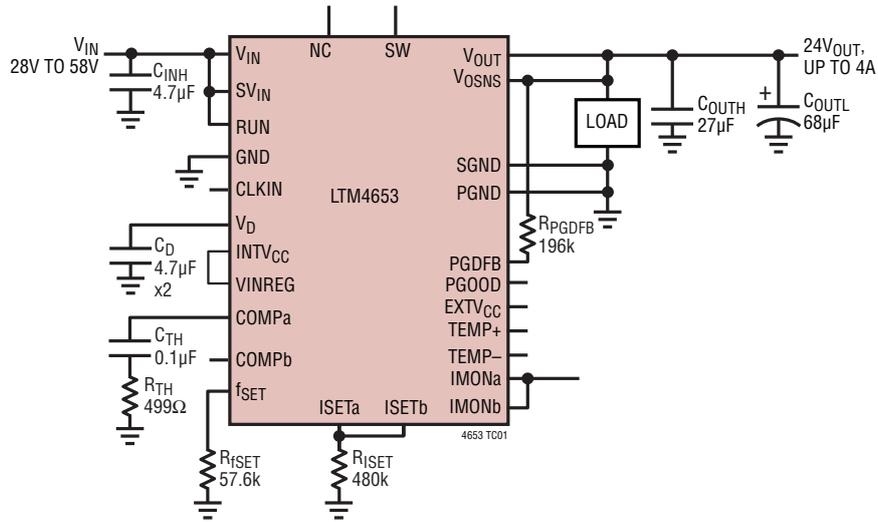
TEMP- (J2, J7) : 温度センサー、負入力。2N3906相当のPNPバイポーラ接合トランジスタ(BJT)のコレクタとベース。必要に応じて、LTC2997、LTC2990、LTC2974、LTC2975などの温度モニタリング回路に接続します。そうしない場合は、電氣的に開放のままにします。J2ピンとJ7ピンはLTM4653の内部で電氣的に相互接続されているので、必要なのは一方のTEMP-ピンをモニタリング回路に接続することだけです。残りのTEMP-ピンは、必要に応じて、冗長接続に使用することも、テスト対応の設計を検討するためのICTテスト・ポイントに配線することもできます。

SW (H4) : スイッチング・コンバータ段のスイッチング・ノード。テスト目的で使用されます。必要な場合は、膜厚の薄い線を使ってデバイス近くのテスト・ポイントまで短距離で配線してコンバータのスイッチング動作をモニタできますが、敏感な信号の近くには配線しないでください。そうしない場合は電氣的にオープン・サーキットのままにします。

NC (A6~7, B2, B6~7, C6~7, D6~7, E6~7, F6~7, G6~7, H6~7, K6~7, L6~7) : 無接続ピン。つまり、内部接続のないピン。NCピンは、主にモジュールを基板に取り付けやすくする役割を果たします。1つのレイアウト内で、NCピンを電氣的に無接続状態のままにしても、希望どおりに接続してもかまいません。例えば、熱拡散のためや配線を楽にするためにGNDプレーンに接続することができます。

LTM4653

テスト回路



デカップリングの要件 $T_A = 25^\circ\text{C}$ 。テスト回路参照。

APPLICATION	SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Test Circuit	C_{INH}, C_D	External High Frequency Input Capacitor Requirement, $28\text{V} \leq V_{IN} \leq 58\text{V}, V_{OUT} = 24\text{V}$	$I_{OUT} = 4\text{A}$		9.4		μF
	C_{OUTH}	External High Frequency Output Capacitor Requirement $28\text{V} \leq V_{IN} \leq 58\text{V}, V_{OUT} = 24\text{V}$	$I_{OUT} = 4\text{A}$		22		μF

動作

電源モジュールの概要

LTM4653は非絶縁型のスイッチ・モード降圧DC/DC電源です。数個の入力コンデンサと出力コンデンサを外付けするだけで最大4Aの出力電流を供給できます。1本の抵抗R_{ISSET}を設定することにより、LTM4653は正の出力電圧V_{OUT}を安定化します。V_{OUT}は最小0.5Vから最大「V_{IN}の94%」の範囲に設定することができます。LTM4653は、範囲が3.1V~58Vの正の入力電源レールV_{IN}で動作します。標準的応用例の回路図を図30に示します。

LTM4653は、固定周波数電流モード・レギュレータ、パワーMOSFET、パワー・インダクタ、EMIフィルタ、その他のディスクリートの周辺部品を内蔵しています。公称のスイッチング周波数範囲は400kHz~3MHzであり、デフォルトの動作周波数は400kHzです。デバイスは250kHz~3MHzの範囲で外部クロックに同期することができます。アプリケーション情報のセクションを参照してください。LTM4653は内部制御および外部制御のループ補償をサポートします。内部ループ補償は、COMP_aピンとCOMP_bピンを接続して選択します。内部ループ補償により、LTM4653は、広範囲の出力コンデンサを接続した場合、(全てセラミック出力コンデンサを使用する場合でも)安定性に十分な余裕があり、良好なトランジェント性能を発揮します。外部ループ補償については、アプリケーション情報のセクションを参照してください。トランジェント負荷ステップと安定性の解析にはLTpowerCAD[®]を使用できます。入力フィルタとノイズ除去回路により、モジュールの入力と出力へのノイズ結合が減少し、モジュールの電磁干渉(EMI)がEN55022クラスBの制限値に確実に適合するようになります(図4~6参照)。

RUNピンの電圧を1.2Vより低くすると、LTM4653は強制的にシャットダウン状態になります。ISET_aとSGNDの間にコンデンサを接続すると、出力電圧のランプレートを設定できます。ISET_aをISET_bに接続すれば、LTM4653のデフォルトのランプレートを設定できます。あるいは、レール電圧をISET_aピンに接続すれば、電圧トラッキングを実装することができます。アプリケーション情報のセクションを参照してください。

外部クロック信号源をLTM4653の同期入力(CLKINピン)に入力すれば、マルチフェーズ動作を使用することができます。標準的応用例のセクションを参照してください。

モジュール内部のLDO損失は、EXTV_{CC}をRCフィルタを介してV_{OUT}に接続するか、EXTV_{CC}を適切な電圧源に接続することによって減少します。

IMON_aはアナログ出力電流インジケータ・ピンです。このピンは、LTM4653の負荷電流に比例した電流を出力します。IMON_aがIMON_bに電氣的に接続されている場合、IMON_a/IMON_bノードの電圧は負荷電流に比例します(4A負荷に対して1V)。IMON_aは、IMON_bが内蔵する並列RC回路網ではなく外付け並列RC回路網に接続することもできます。仮にIMON_aが2Vを超えると、IMON_aを2V以下に保つためにサーボ・ループがLTM4653の出力電流を減少させます。このサーボ機構によって、必要に応じて並列RC回路網をIMON_aに接続することで平均電流制限機能を実装できます。この機能が必要ない場合は、IMON_aをSGNDに接続します。

またLTM4653は、2Vのサーボ閾値を持つVINREGと呼ばれる補助の制御ピンも備えており、このピンを使用して、入力線のサグ(瞬時電圧低下)状態時に入力の電流引き込みを低減することができます。この機能が必要ない場合は、VINREGをINTV_{CC}に接続します。

TEMP+ピンとTEMP-ピンは、ダイオード接続したPNPトランジスタに接続されているため、必要に応じてLTM4653の内部温度を監視できます。

外付け部品の選択は主に最大負荷電流と出力電圧で決まります。推奨の外付け部品の値については、表7とテスト回路を参照してください。

V_{IN}からV_{OUT}への降圧比

LTM4653が実現できるV_{IN}からV_{OUT}への降圧比には制約があります。LTM4653の最大デューティ・サイクルは標準で96%です。デューティ・サイクルが高いアプリケーションで動作する場合、V_{IN}からV_{OUT}への最小ドロップアウト電圧は負荷電流によって決まります。例えば、電氣的特性表のV_{OUT}(24VDC)は、LTM4653がスイッチング周波数f_{SW} = 1.5MHzで動作する場合、V_{IN} = 28Vから最大4AでV_{OUT} = 24Vを安定化できることを示しています。

非常に低いデューティ・サイクルでは、LTM4653の各スイッチング・サイクルでのM_Tのオン時間は、LTM4653の制御ループの規定最小オン時間である60ns、t_{ON(MIN)}(ガードバンドの上限は90ns)を超えるように設計します。

$$\frac{D}{f_{SW}} > T_{ON(MIN)}$$

動作

ここで、D(単位なし)はM_Tのデューティ・サイクルであり、次式により与えられます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

最小オン時間の制限を超えるまれなケースでは、LTM4653の周波数は、そのスイッチング周波数設定値の約1/5まで自動的にかつ徐々に低下して折り返し、V_{OUT}のレギュレーション状態を維持することができます。周波数の調整のセクションを参照してください。出力電流のガイドラインについては、電気的特性のセクションのNote 2、3、および5に注意してください。

入力コンデンサ

LTM4653は、レイアウトの密度が高く、MOSFET (M_TおよびM_B)の高周波バイパス処理をモジュールそのものの内部で行っているため、入力伝導EMIノイズを低く抑えられます。入力線(V_{IN}からV_Dまで)には小さなフィルタ・インダクタ(400nH)が組み込まれているので、ノイズは更に減衰します。これもやはり、スイッチングMOSFETの近くです。外付けの入力コンデンサ(C_DおよびC_{INH})で高周波のπフィルタを形成するためにV_DピンとV_{IN}ピンを使用することができます。簡略ブロック図に示すように、LTM4653のV_Dピンに接続したセラミック・コンデンサC_Dは、DC/DCコンバータのパワー段に流れるRMS電流の大部分を扱うため、選択には注意が必要です。

EN55022B放射妨害波の要件を満たすLTM4653のEMI性能の実例については、図4、6を参照してください。

入力容量C_Dが必要なのは、M_Tによって引き込まれるパルス状の電流をフィルタで除去するためです。V_Dに過剰な電圧低下が発生しないように、等価直列抵抗の低い(X7Rセラミックなど低ESRの)入力コンデンサを使用します。このとき、C_Dの最大RMSリップル電流に合わせて大きさを適切に選択します。

$$I_{CD(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、η%は電源モジュールの推定効率です。(代表的な性能特性のグラフを参照してください。)

いくつかのコンデンサを並列接続して、アプリケーションの目標のサイズ、高さ、およびC_DのRMSリップル電流定格を満たすことができます。入力電圧が低いアプリケーションでは、出力負荷の変動時に入力電圧低下とトランジェントの

影響を打ち消すのに十分なバルク入力容量が必要です。バルク・コンデンサは、スイッチャ定格のアルミ電解コンデンサでもポリマー・コンデンサでもかまいません。C_DとC_{INH}の推奨値を表7に示します。

セラミック・コンデンサに関する最後の注意点は、LTM4653のV_{IN}、SV_{IN}、およびV_Dピンの最大入力電圧定格に関することです。セラミックの入力コンデンサは、トレースやケーブルのインダクタンスと結合して、Q値の高い(減衰しにくい)タンク回路を形成します。LTM4653の回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリングングが生じて、デバイスの定格を超える恐れがあります。この状況は容易に避けられます。安全な活線挿入のセクションを参照してください。

出力コンデンサ

LTM4653のV_{OUT}には出力コンデンサC_{OUTH}およびC_{OUTL}を接続します。出力電圧リップル、ループ安定性、トランジェント要件を満たすため、十分な容量と低ESRが要求されます。C_{OUTL}は低ESRのタンタル・コンデンサとポリマー・コンデンサのどちらでもかまいません。C_{OUTH}はセラミック・コンデンサです。全てセラミック出力コンデンサを使用する場合、標準の出力容量は22μF(X5Rタイプ以上に良質な誘電体材料)です。

表7に、2Aのトランジェント・ステップ負荷を2A/μsで印加するように最適化された推奨出力コンデンサを示します。出力リップルや動的トランジェント・スパイクを更に低減する必要がある場合は、システム設計者が出力フィルタを追加することが必要になる可能性があります。トランジェントと安定性の解析のため、LTpowerCAD設計ツールを使用することができます。表7のマトリックスは安定性に対する判定基準が考慮されています。安定性の解析にはLTpowerCADを使用することができます。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺についてはアプリケーション・ノート77で解説していますが、出力容量と安定性や過渡応答の関係を注意深く検討する必要があります。LTpowerCADを使うと、実装される位相数をN倍に増加させたときの、出力リップルの減少を計算できます。過渡応答を最適化するため、必要に応じて外部ループ補償回路をCOMP_aに接続できます。

動作

強制連続動作

LTM4653を強制連続動作にするには、CLKINピンをオープン・サーキットのままにします。このモードでは、制御ループによってインダクタのピーク電流を約-1Aに制御できるので、負の平均電流を大きくすることができます。f_{SET}ピンで設定した目標のスイッチング周波数の±40%以内の周波数でCLKINピンの信号をクロックに同期させると、M_TがオンするタイミングをCLKINピンの信号の立ち上がりエッジに同期させることができます。

出力電圧のプログラミング、トラッキング、およびソフトスタート

LTM4653は、ISETaとSGNDの間に生じた差動電圧に応じて出力電圧V_{OUT}を安定化します。ほとんどのアプリケーションでは、ISETaとSGNDの間に抵抗R_{ISET}を接続するだけで、次式に従って出力電圧が設定されます。

$$R_{ISET} = \frac{V_{OUT}}{50\mu A}$$

LTM4653の制御ループはISETaとSGNDの間の電圧に従って出力電圧をサーボ制御するので、コンデンサC_{SS}をR_{SET}と並列に接続すると、ISETaの電圧上昇率が設定され、したがってV_{OUT}も設定されます。時間領域では、RUNピンが「L」から「H」に切り替わった(t = 0秒)後の出力電圧の上昇は、次式により与えられます。

$$V_{OUT}(t) = I_{ISETa} \cdot R_{ISET} \cdot \left(1 - e^{-\frac{t}{R_{ISET} \cdot C_{SS}}} \right)$$

ソフトスタート時間t_{SS}は、V_{OUT}が0Vからその最終値の90%まで上昇するのにかかる時間として定義され、次式で表されます。

$$t_{SS} = -R_{ISET} \cdot C_{SS} \cdot \ln(1 - 0.9) \text{ または}$$

$$t_{SS} = 2.3 \cdot R_{ISET} \cdot C_{SS}$$

C_{SS}のデフォルト値である1.5nFは、ISETaをISETbに接続すれば実装することができます。上昇率を他の値にするには、外付けコンデンサC_{SS}をR_{ISET}と並列に接続します。V_{OUT}をプリバイアスした状態で起動する場合、LTM4653はスリープ・モードのままであり、V_{ISETa}がV_{OSNS}と等しくなるまでM_TとM_Bはオフのままです。その後、DC/DCコンバータはスイッチング動作を開始し、V_{OUT}はISETaで設定された電圧に従って上昇します。

LTM4653の制御ループは、そのV_{OSNS}の電圧をサーボ制御してISETaの電圧と一致するよう動作するので、SGNDを基準にして、ISETaに印加される任意の電圧に追従するようにLTM4653の出力を設定することができます。

周波数の調整

LTM4653のデフォルトのスイッチング周波数(f_{SW})は400kHzです。これは、低V_{IN} (V_{IN} ≤ 5V)アプリケーションと低V_{OUT} (V_{OUT} ≤ 3.3V)アプリケーションに適しています。実際の設計では、LTM4653のインダクタ・リップル電流(ΔI_{PK-PK})を約2A_{PK-PK}より少なくすることを推奨します。f_{SW}を選択するには、次の式に従います。

$$f_{SW} = \frac{V_{OUT} \cdot (1-D)}{L \cdot \Delta I_{PK-PK}}$$

ここで、LTM4653のパワー・インダクタの値は4μHです。

サイクル・スキップを防止するため、次のようにf_{SW}を制限し、最小オン時間の判定基準を確実に満たすようにします。

$$f_{SW} < \frac{D}{T_{ON(MIN)}}$$

LTM4653の最小オン時間(t_{ON(MIN)})は60nsに仕様規定されています。実際の設計では、ガードバンドを見込んで90nsに設定することを推奨します。

デフォルト値の400kHzより高いスイッチング周波数になるようにLTM4653を構成するには、f_{SET}ピンとSGNDの間に抵抗R_{fSET}を接続します。R_{fSET}は次式により与えられます(単位:MΩ)。

$$R_{fSET} (M\Omega) = \frac{1}{10pF \cdot [f_{SW} (MHz) - 0.4(MHz)]}$$

R_{fSET}とf_{SW}の設定値の関係を図1に示します。V_{IN}とV_{OUT}の様々な組み合わせに対するf_{SW}の推奨値と対応するR_{fSET}の値については、表7を参照してください。

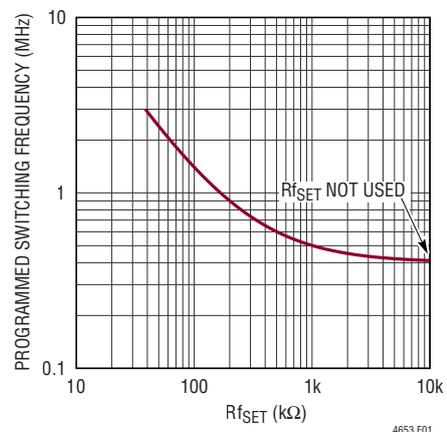


図1. R_{fSET}と目標のf_{SW}との関係

アプリケーション情報

パワー・モジュールの保護

LTM4653の電流モード制御アーキテクチャにより、代表的な性能特性のセクションに示すように、過電流状態で高速電流制限をサイクルごとに行うことができます。過負荷または短絡条件によって出力電圧が十分に低下した場合、最小オン時間は規定値を満たさなくなり、内部発振器はフォールドバック制御でLTM4653のスイッチング周波数を設定値の1/5まで自動的に下げます。これにより、出力電流を減少させ、回復する機会を負荷に与えます。

LTM4653は入力過電圧シャットダウン保護回路を内蔵しており、 $V_{IN} > 68V$ になるとスイッチング動作は停止します(4Vのヒステリシスあり)。ただし、この保護回路が作動するのは、LTM4653の安全動作領域の外側だけであることをお知らせしておきます(電気的特性の表のNote 1およびNote 4を参照してください)。

LTM4653は、内部温度が $165^{\circ}C$ を超えるとスイッチング動作を停止します。制御ICは $10^{\circ}C$ の冷却ヒステリシス後に動作を再開します。これらの標準パラメータは実験室の恒温槽での測定に基づいており、製造時にはテストされていないことに注意してください。この過熱保護は、瞬間的な過負荷状態時にデバイスを保護するためのものです。この過熱保護回路が動作しているときは、最大定格のジャンクション温度を超えることとなります。規定された絶対最大動作ジャンクション温度を超えた動作が継続すると、デバイスの信頼性を損なうか、またはデバイスに永続的損傷を与える恐れがあります。

LTM4653は、制御ループのサーボ機構に固有の機能を超える特殊な出力過電圧保護機能を備えていません。

RUNピンによるイネーブル

RUNピンは、電源モジュールをイネーブルするか、電源モジュールのシーケンスを制御するために使用します。閾値は1.2Vです。図2に示すように、入力電源とRUNピンの間に抵抗分割器を接続することにより、RUNピンを使用して低電圧ロックアウト(UVLO)機能を実現することができます。低電圧ロックアウトにより、LTM4653は、ユーザが設定した一定の電圧より電源の入力電圧が高くなるまでシャットダウン状態に維持されます。RUNピンのヒステリシス電圧により、ノイズに起因するUVLOの誤作動が発生することはありません。抵抗を選択するときは、最初に R_B を選択します(図2参照)。すると、次のようになります。

$$R_A = R_B \cdot \left(\frac{V_{IN(ON)}}{1.2V} - 1 \right)$$

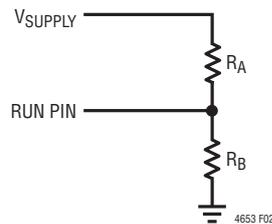


図2. 低電圧ロックアウトの抵抗分割器

ここで、 $V_{IN(ON)}$ は、低電圧ロックアウトに打ち勝って電源がオンしたときの入力電圧です。 R_A は、 V_D からRUNへの固定配線接続で置き換えることができます。 V_{IN} のターンオフ電圧 $V_{IN(OFF)}$ は次式により与えられます。

$$V_{IN(OFF)} = 1.07V \cdot \left(\frac{R_A}{R_B} + 1 \right)$$

UVLOが必要ない場合は、RUNをLTM4653の V_D ピンまたは V_{IN} ピンに接続してかまいません。

RUNの電圧が閾値より低くなると、UVLOが作動し、 M_T と M_B がオフになり、 $INTV_{CC}$ は安定化されなくなって、 $ISET_a$ は内部回路によってSGNDまで放電されます。

ループ補償

一部のアプリケーションでは外部ループ補償を推奨されることがあり、以下に示すように簡単に実装することができます。COMPbはオープン・サーキットのままにします。COMPaとSGNDの間に R_C 直列回路網(R_{TH} および C_{TH})を接続します。場合によっては、COMPaとSGNDの間にコンデンサ(C_{THP})を接続します($R_{TH}-C_{TH}$ を R_C 直列回路網と並列に接続します)。様々な動作条件での推奨の入力容量および出力容量については、表7を参照してください。更に、トランジェントと安定性の解析のため、LTpowerCAD設計ツールを使用することができます。

アプリケーション情報

安全な活線挿入

セラミック・コンデンサはサイズが小さく、堅牢でインピーダンスが低いので、LTM4653の入力バイパス・コンデンサ (C_D および C_{INH})として魅力的なオプションです。ただし、LTM4653を通電中の電源に差し込むと、これらのコンデンサが問題を引き起こすことがあります(詳細については、リニアテクノロジーのアプリケーション・ノート88を参照)。低損失のセラミック・コンデンサは電源に直列の浮遊インダクタンスと結合して、減衰しにくいタンク回路を形成し、LTM4653の V_{IN} ピンの電圧に公称入力電圧の2倍を超えるリングングが生じる可能性があり、LTM4653の定格を超えてデバイスを損傷する恐れがあります。入力電源の制御が十分でない場合や、ユーザがLTM4653を通電中の電源に差し込む場合は、電流の経路内に減衰素子を導入して、このようなオーバーシュートが発生しないよう入力回路網を設計する必要があります。これを実現するには、多くの場合、LTM4653の入力端子間に割安な電解バルク・コンデンサ (C_{INL})を追加します。 C_{INL} の選択基準として要求されるのは、リングングを減衰するのに十分な大きさのESRと、 C_{INH} より数倍大きい容量値です。 C_{INL} は物理的にLTM4653の近くに配置する必要はありません。代わりに、アプリケーション基板の入力コネクタの近くに配置してください。

INTV_{CC}とEXTV_{CC}の接続

RUNがロジック「H」のときは、内部の低ドロップアウト・レギュレータが内部電源INTV_{CC}を安定化します。この電源は、LTM4653の内部MOSFETを駆動するための制御回路に電力を供給します。INTV_{CC}は、3.3Vに安定化されます。デフォルトでは、LTM4653のINTV_{CC}は、このようにして SV_{IN} から直接電力を供給されます。標準的な1MHzアプリケーションでは、LDOからのゲート・ドライバ電流は約20mAです。内部LDOの消費電力は次のように計算することができます。

$$P_{LDO_LOSS(INTVCC)} = 20\text{mA} \cdot (SV_{IN} - 3V)$$

EXTV_{CC}が3.2Vより高く、 SV_{IN} が5Vより高い場合、LDOは SV_{IN} の代わりにEXTV_{CC}から電流を流します。出力電圧が4V以上の場合、EXTV_{CC}をRCフィルタを介して V_{OUT} に接続できます。内部LDOが SV_{IN} の代わりにEXTV_{CC}から電力を引き出す場合、内部LDOの消費電力は次のとおりです。

$$P_{LDO_LOSS(EXTVCC)} = 20\text{mA} \cdot (V_{OUT} - 3V)$$

V_{OUT} とEXTV_{CC}の間の抵抗の推奨値は、およそ $V_{OUT} \cdot 4\Omega/V$ です。この抵抗 R_{EXTVCC} は、 $(0.02A)^2 \cdot R_{EXTVCC}$ を絶えず消費できる定格である必要があります。この抵抗の主な目的は、フォルト状態でEXTV_{CC}に過剰なストレスが加わらないようにすることです。例えば、モジュールの出力に誘導性の短絡が発生すると、 V_{OUT} が一時的にPGNDより低くなることもあり、このためPGNDとEXTV_{CC}の間のボディ・ダイオードが順方向にバイアスされます。この抵抗は、EXTV_{CC}に流れ込む電流の大きさを制限します。EXTV_{CC}には1 μ FのX5R(かそれ以上に良質な)MLCCを接続してバイパスします。

マルチフェーズ動作

複数のLTM4653デバイスを並列に接続して、より大量の出力電流を流すアプリケーションに対応することができます。入力と出力の電圧リップルおよび電流リップルを最小限に抑えるには、並列に接続した複数のLTM4653を外部クロック (f_{SET} で設定した目標のスイッチング周波数の $\pm 40\%$ 以内、テスト回路1参照)に同期させることを推奨します。同期回路の例については図32を参照してください。

LTM4653モジュールは、回路を同期させずに並列接続することができます。ただ、こうしたモジュールが同一の同期スイッチング周波数では動作していないという事実により、出力電圧と反射入力電流に一定のうなり周波数リップルが発生することに注意してください。

LTM4653は本来、電流モード制御デバイスなので、図33に示すように、並列モジュールは優れた電流分担特性を示します。これは設計回路での熱分布の均衡化に役立ちます。

複数のLTM4653を並列に接続するには、各LTM4653のCOMP_A、ISET_A、VOSNSピンを互いに接続して、電流を均等に分担します。更に、並列接続したLTM4653デバイスのRUNピンを互いに接続して、起動とシャットダウンの動作が適切になるようにします。並列に動作するLTM4653デバイスの回路図を図32に示します。

並列接続する場合、次に示す1本の共通抵抗をISET_Aノードに接続することで V_{OUT} を設定できることに注意します。

$$R_{ISET} = \frac{V_{OUT}}{50\mu A \cdot N}$$

ここで、Nは並列構成のLTM4653モジュールの個数です。

アプリケーション情報

動作デューティ・サイクルに応じて、並列接続された同期化 LTM4653 モジュールによって実現される出力電圧リップルは、単相ソリューションで得られる値より大幅に低減できます。アプリケーション・ノート 77 では、ノイズ低減と出力および入力のリプル電流相殺に関する (LTM4653 の並列接続アプリケーションに関連した) マルチフェーズ動作を詳細に説明しています。リップル電流の相殺とは関係なく、LTM4653 の並列接続アプリケーションの出力容量をループの安定性と過渡応答が向上するように設計することは、引き続き重要です。こうした解析に LTpowerCAD を使用することができます。

図 3 は、交互配置の (並列接続して同期化した) LTM4653 モジュールの数に応じて RMS リプル電流が減少する様子を示しています。これは、アプリケーション・ノート 77 から得られたものです。

放射 EMI ノイズ

放射 EMI ノイズの発生は、スイッチング・レギュレータに固有の欠点です。パワー MOSFET のオン/オフを高速で切り替えると、(これは効率を高くするために必要ですが)、DC/DC コンバータの内部で高周波 (約 30MHz 以上) の $\Delta I/\Delta t$ 変動が発生します。この動作は、こうしたシステムでは高周波 EMI 放射の主な発生源になる傾向があります。(最適化されたゲート・ドライバや重要なフロント・エンド π フィルタ・インダクタを含む) LTM4653 内部での高度なデバイス集積化により、低放射 EMI ノイズ性能が得られます。図 4~6 は、LTM4653 の標準的な例が、EN55022 クラス B によって確立された放射妨害波の制限値を満たすことを示しています。

熱に関する検討事項と出力電流のディレーティング

このデータシートのピン配置のセクションに記載されている熱抵抗は JESD51-12 で定義されているパラメータと整合しており、有限要素解析 (FEA) ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、ハードウェア・テスト基板に実装した μ Module パッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す意図は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に記載されています。

多くの設計者は、様々な電気的および環境的動作条件での実際のアプリケーションにおける μ Module レギュレータの熱性能を予測するのに、実験室の装置やテスト手段 (デモ用基板など) の使用を選択して、FEA の作業を補足することができます。FEA ソフトウェアを使用しない場合、ピン配置セクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザ独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

ピン配置セクションには、JESD51-12 に明示的に定義されている 4 つの熱係数を示しています。これらの係数について以下に示します。

1. θ_{JA} (接合部から周囲までの熱抵抗) は、1 立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD51-9 で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
2. $\theta_{JCbottm}$ (接合部から製品のケースの底面までの熱抵抗) は、パッケージの底面を通して流れ出す部品の全消費電力によって決まります。標準的な μ Module レギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
3. θ_{Jctop} (接合部から製品のケースの上面までの熱抵抗) は、部品のほぼ全消費電力がパッケージの上面を通して流れ出す状態で決定されます。標準的な μ Module レギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottm}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。

アプリケーション情報

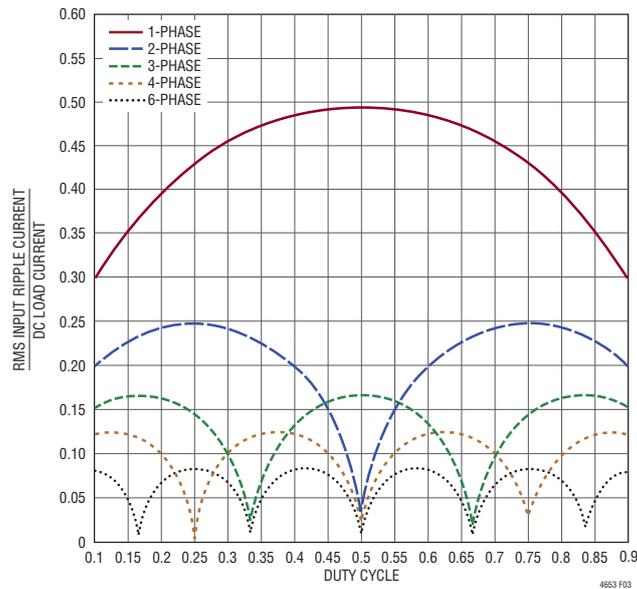


図3. 正規化された入力RMSリップル電流と1個～6個のLTM4653(1相～6相)のデューティ・サイクル

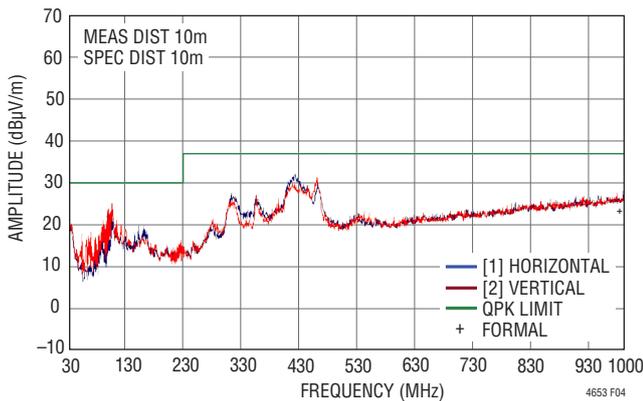


図4. LTM4653の放射妨害波スキャン。
 $V_{IN} = 29.5V$ で $V_{OUT} = 24V/4A$ を出力。ハードウェアはDC2327A、 $f_{SW} = 1.2MHz$ 。10mの電波暗室で測定。ピーク検波法

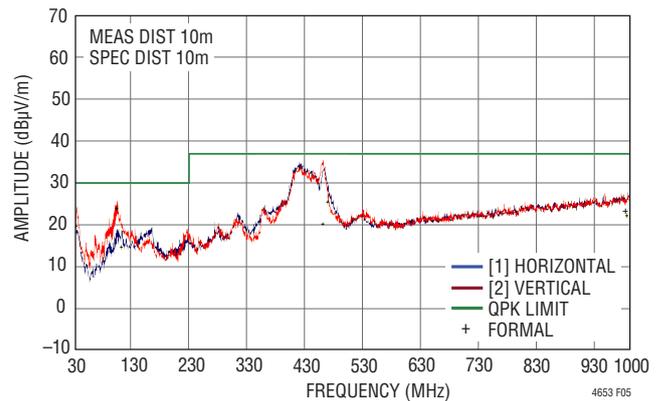


図5. LTM4653の放射妨害波スキャン。
 $V_{IN} = 48V$ で $V_{OUT} = 24V/3.5A$ を出力。ハードウェアはDC2327A、 $f_{SW} = 1.2MHz$ 。10mの電波暗室で測定。ピーク検波法

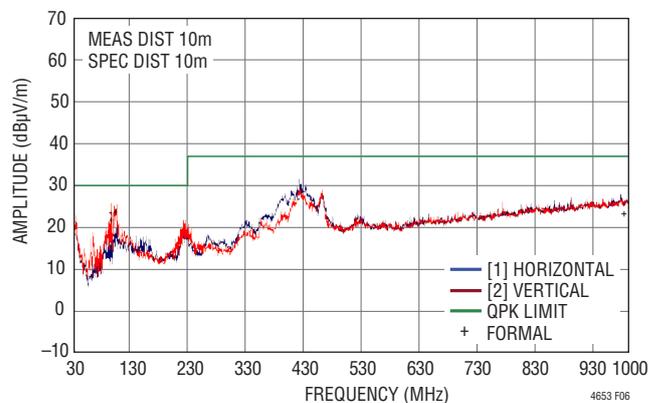


図6. LTM4653の放射妨害波スキャン。 $V_{IN} = 58V$ で $V_{OUT} = 12V/3A$ を出力。
 ハードウェアはDC2327A、 $f_{SW} = 1.2MHz$ 。
 10mの電波暗室で測定。ピーク検波法

アプリケーション情報

4. θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleレギュレータの底面を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD51-9に記述されています。

前述の熱抵抗を図式化したものが図7です。青色の部分は μ Moduleレギュレータ内部の熱抵抗、緑色の部分は μ Moduleパッケージの外部に存在する熱抵抗です。

実際には、JESD51-12で定義されているピン配置のセクションに示す4種類の熱抵抗パラメータが、個別でもいくつかの組み合わせでも、 μ Moduleレギュレータの通常の動作条件を再現することも伝えることもないことは明らかです。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)が100%パッケージの μ Moduleパッケージの上面のみを通るか底面のみを通して熱的に伝達されることはありません。これは、 θ_{JCTop} および $\theta_{JCbottom}$ を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4653の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに)解決するため、制御環境室でのラボ・テストと共にFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4653と指定のPCBの機械的形狀モデルを高精度で作成します。(2)このモデルにより、JESD51-9およびJESD51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、様々な界面での電力損失熱流と温度計測値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4653の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内で様々な動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。この作業をした上で適切な評価を行うと、このデータシートの後のセクションに示すデレレーティング曲線一式に加えて、このデータシートのピン配置のセクションに示す、十分に相関のとれたJESD51-12定義の θ の値が得られます。

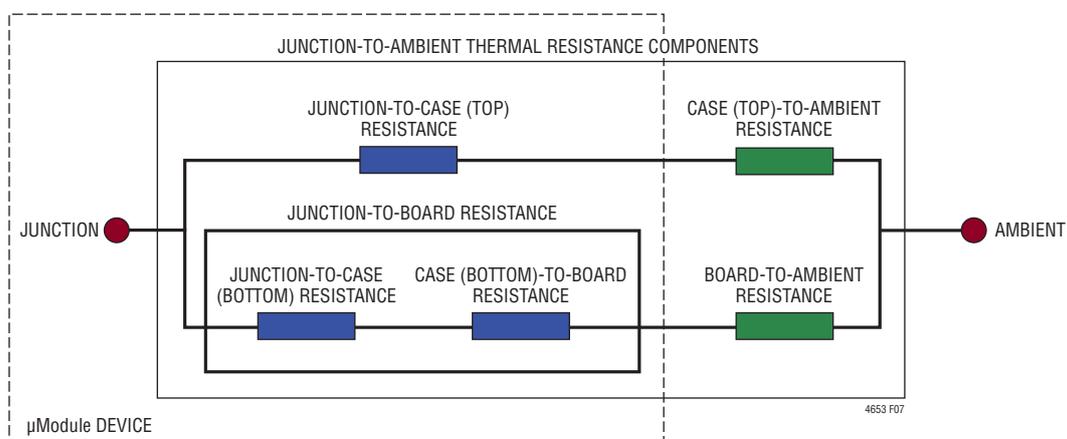


図7. JESD51-12の熱係数の図解

アプリケーション情報

図8、9、および10にそれぞれ示す1V、5V、15V、および24Vでの電力損失曲線を、図11～28に示す負荷電流ディレーティング曲線と組み合わせて使用することにより、様々なヒートシンク条件および空気流条件でLTM4653の熱抵抗 θ_{JA} を概算することができます。これらの熱抵抗は、LTM4653の実証済みの性能をDC2327Aハードウェア上で表しています。4層FR4 PCBは、寸法が99mm×133mm×1.6mm、銅箔は外層が2オンス箔(70 μ m厚)、内層が1オンス箔(35 μ m厚)です。電力損失曲線は室温で測定されますが、周囲温度に応じた倍率で増加します。これらの近似倍率を表1に示します。(中間の温度については、インターポレーションによって倍率を計算します。)これらのディレーティング曲線は、LTM4653の初期出力電流4A、周囲温度20°Cでプロットされています。出力電圧は1V、5V、15V、および24Vです。これらの数値が選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。動作スイッチング周波数は、全てのディレーティング曲線で、表7に示す参考値に従っています。熱モデルは、恒温槽での数回の温度計測と熱モデリング解析から得られます。ジャンクション温度は、空気流の有無、熱伝導性接着テープによるヒートシンクの取り付けの有無を条件として、周囲温度が高くなる間にモニタされます。ディレーティング曲線には、周囲温度の変化に応じた電力損失の増加が加味されます。周囲温度の上昇中に出力電流または出力電力を減少させる間、接合部は最大120°Cに維持されます。周囲温度を上げながら出力電流を減らすと、内部モジュールの損失が減少します。モニタされた120°Cのジャンクション温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図25の例で示すように、空気流が200LFMでヒートシンクなしの条件で周囲温度70°Cのとき負荷電流は2.5Aにディレーティングされ、入力48Vで出力が24V(2.5A)という条件では、室温(25°C)での電力損失が3.9Wになります。4.5Wの損失は、48V入力、24V/2.5A出力での電力損失曲線(図10)から得られる3.9Wの室温での損失と、70°Cの周囲温度での1.15の倍率(表1参照)を掛けて

計算します。120°Cのジャンクション温度から70°Cの周囲温度を差し引き、その差の50°Cを4.5Wで割ると、11.1°C/Wという熱抵抗 θ_{JA} が得られます。この値は表4とよく一致しています。表2、3、4は、空気流とヒートシンクの有無を条件として、1V出力、5V出力、15V出力、および24V出力の等価熱抵抗を示します。表2、3、4で得られる様々な条件での熱抵抗を、周囲温度の関数として算出した電力損失で乗算すると、周囲温度からの温度上昇値が得られ、したがって最大ジャンクション温度が得られます。室温での電力損失を代表的な性能特性セクションの効率曲線から求めて、表1の周囲温度の倍率で調整することができます。

表1. 電力損失の倍率と周囲温度

周囲温度	電力損失の倍率
Up to 40°C	1.00
50°C	1.05
60°C	1.10
70°C	1.15
80°C	1.20
90°C	1.25
100°C	1.30
110°C	1.35
120°C	1.40

アプリケーション情報

表 2. 1V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
☒ 11, ☒ 12, ☒ 13	5, 12, 24	☒ 8, ☒ 9	0	None	13.9
☒ 11, ☒ 12, ☒ 13	5, 12, 24	☒ 8, ☒ 9	200	None	11.4
☒ 11, ☒ 12, ☒ 13	5, 12, 24	☒ 8, ☒ 9	400	None	10.7
☒ 14, ☒ 15, ☒ 16	5, 12, 24	☒ 8, ☒ 9	0	BGA Heat Sink	13.3
☒ 14, ☒ 15, ☒ 16	5, 12, 24	☒ 8, ☒ 9	200	BGA Heat Sink	11.0
☒ 14, ☒ 15, ☒ 16	5, 12, 24	☒ 8, ☒ 9	400	BGA Heat Sink	10.3

表 3. 5V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
☒ 17, ☒ 18, ☒ 19	12, 24, 48	☒ 8, ☒ 9, ☒ 10	0	None	13.9
☒ 17, ☒ 18, ☒ 19	12, 24, 48	☒ 8, ☒ 9, ☒ 10	200	None	11.4
☒ 17, ☒ 18, ☒ 19	12, 24, 48	☒ 8, ☒ 9, ☒ 10	400	None	10.7
☒ 20, ☒ 21, ☒ 22	12, 24, 48	☒ 8, ☒ 9, ☒ 10	0	BGA Heat Sink	13.3
☒ 20, ☒ 21, ☒ 22	12, 24, 48	☒ 8, ☒ 9, ☒ 10	200	BGA Heat Sink	11.0
☒ 20, ☒ 21, ☒ 22	12, 24, 48	☒ 8, ☒ 9, ☒ 10	400	BGA Heat Sink	10.3

表 4. 15Vおよび24V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEAT SINK	θ _{JA} (°C/W)
☒ 23, ☒ 24, ☒ 25	24, 48	☒ 9, ☒ 10	0	None	13.9
☒ 23, ☒ 24, ☒ 25	24, 48	☒ 9, ☒ 10	200	None	11.4
☒ 23, ☒ 24, ☒ 25	24, 48	☒ 9, ☒ 10	400	None	10.7
☒ 26, ☒ 27, ☒ 28	24, 48	☒ 9, ☒ 10	0	BGA Heat Sink	13.3
☒ 26, ☒ 27, ☒ 28	24, 48	☒ 9, ☒ 10	200	BGA Heat Sink	11.0
☒ 26, ☒ 27, ☒ 28	24, 48	☒ 9, ☒ 10	400	BGA Heat Sink	10.3

表 5. ヒートシンクのメーカー (熱伝導性接着テープを事前に装着済み)

HEAT SINK MANUFACTURER	PART NUMBER	WEBSITE
Cool Innovations	3-0504035UT411	www.coolinnovations.com

表 6. 熱伝導性接着テープのメーカー

THERMALLY CONDUCTIVE ADHESIVE TAPE MANUFACTURER	PART NUMBER	WEBSITE
Chomerics	T411	www.chomerics.com

アプリケーション情報

表 7. LTM4653 の出力電圧応答と部品の表
 (下表の値を持つ図 30 の回路の性能を表示。負荷電流 2A から 4A へ 2A/μs で負荷ステップ。標準測定値)

COUTH VENDORS	PART NUMBER	COUTH VENDORS	PART NUMBER
AVX	12066D107MAT2A (100μF, 6.3V, 1206 Case Size)	AVX	12105D106MAT2A (10μF, 50V, 1210 Case Size)
Murata	GRM31CR60J107M (100μF, 6.3V, 1206 Case Size)	Murata	GRM32ER61H106M (10μF, 50V, 1210 Case Size)
Taiyo Yuden	JMK316BBJ107MLHT (100μF, 6.3V, 1206 Case Size)	Taiyo Yuden	UMK325BJ106M (10μF, 50V, 1210 Case Size)
TDK	C3216X5R0J107M (100μF, 6.3V, 1206 Case Size)	TDK	C3225X5R1H106M (10μF, 50V, 1210 Case Size)
AVX	1210YD476MAT2A (47μF, 16V, 1210 Case Size)	C _{INH} /C _D VENDORS	PART NUMBER
Murata	GRM32ER61C476M (47μF, 16V, 1210 Case Size)	Murata	GRM32ER71K475M (4.7μF, 80V, 1210 Case Size)
Taiyo Yuden	EMK325BJ476MM (47μF, 16V, 1210 Case Size)	AVX	12065C475MAT2A (4.7μF, 50V, 1206 Case Size)
AVX	12103D226MAT2A (22μF, 25V, 1210 Case Size)	Murata	GRM31CR71H475M (4.7μF, 50V, 1206 Case Size)
Taiyo Yuden	TMK325BJ226MM (22μF, 25V, 1210 Case Size)	Taiyo Yuden	UMK316AB7475ML (4.7μF, 50V, 1206 Case Size)
TDK	C3225X5R1E226M (22μF, 25V, 1210 Case Size)	TDK	C3216X5R1H475M (4.7μF, 50V, 1206 Case Size)

V _{OUT} (V)	V _{IN} (V)	C _{INH}	C _D	C _{OUTH}	R _{TH} (Ω)	C _{TH} (nF)	R _{ISET} (kΩ)	R _{PGDFB} (kΩ)	f _{SW} (kHz)	R _{ISET} (kΩ)	R _{EXTVCC} (Ω)	LOAD STEP TRANSIENT DROOP (mV)	LOAD STEP PK-PK DEVIATION (mV)	RECOVERY TIME (μs)
1	5	4.7μF	4.7μF	100μF x 3	681	6.8	20	3.32	400	N/A	N/A	70	145	55
1	12	4.7μF	4.7μF	100μF x 3	681	6.8	20	3.32	400	N/A	N/A	70	145	50
1	24	4.7μF	4.7μF	100μF x 3	681	6.8	20	3.32	400	N/A	N/A	70	145	50
1.2	5	4.7μF	4.7μF	100μF x 3	665	6.8	24	4.99	400	N/A	N/A	70	145	50
1.2	12	4.7μF	4.7μF	100μF x 3	665	6.8	24	4.99	400	N/A	N/A	70	145	50
1.2	24	4.7μF	4.7μF	100μF x 3	665	6.8	24	4.99	400	N/A	N/A	70	145	50
1.5	5	4.7μF	4.7μF	100μF x 3	665	6.8	30.1	7.5	400	N/A	N/A	70	145	50
1.5	12	4.7μF	4.7μF	100μF x 3	665	6.8	30.1	7.5	400	N/A	N/A	70	145	50
1.5	24	4.7μF	4.7μF	100μF x 3	665	6.8	30.1	7.5	400	N/A	N/A	70	145	50
1.5	36	4.7μF	4.7μF	100μF x 3	665	6.8	30.1	7.5	400	N/A	N/A	70	145	50
1.8	5	4.7μF	4.7μF	100μF x 3	665	8.2	36	10	400	N/A	N/A	70	145	50
1.8	12	4.7μF	4.7μF	100μF x 3	665	8.2	36	10	400	N/A	N/A	70	145	50
1.8	24	4.7μF	4.7μF	100μF x 3	665	8.2	36	10	400	N/A	N/A	70	145	50
1.8	36	4.7μF	4.7μF	100μF x 3	665	8.2	36	10	400	N/A	N/A	70	145	50
2.5	5	4.7μF	4.7μF	100μF x 3	649	8.2	50	15.8	400	N/A	N/A	70	145	50
2.5	12	4.7μF	4.7μF	100μF x 3	649	8.2	50	15.8	400	N/A	N/A	70	145	50
2.5	24	4.7μF	4.7μF	100μF x 3	649	8.2	50	15.8	400	N/A	N/A	70	145	50
2.5	36	4.7μF	4.7μF	100μF x 3	649	8.2	50	15.8	400	N/A	N/A	70	145	50
2.5	48	4.7μF	4.7μF	100μF x 3	649	8.2	50	15.8	400	N/A	N/A	70	145	50
3.3	5	4.7μF	4.7μF	100μF x 2	604	10	66.5	22.6	400	N/A	N/A	90	190	50
3.3	12	4.7μF	4.7μF	100μF x 2	604	10	66.5	22.6	400	N/A	N/A	90	190	50
3.3	24	4.7μF	4.7μF	100μF x 2	604	10	66.5	22.6	400	N/A	N/A	90	185	50
3.3	36	4.7μF	4.7μF	100μF x 2	604	10	66.5	22.6	400	N/A	N/A	90	180	50
3.3	48	4.7μF	4.7μF	100μF x 2	604	10	66.5	22.6	400	N/A	N/A	90	180	50
5	12	4.7μF	4.7μF	47μF x 2	499	10	100	36.5	400	N/A	20	130	260	45
5	24	4.7μF	4.7μF	47μF x 2	499	10	100	36.5	550	665	20	130	260	45
5	36	4.7μF	4.7μF	47μF x 2	499	10	100	36.5	575	576	20	130	260	45
5	48	4.7μF	4.7μF	47μF x 2	499	10	100	36.5	600	499	20	130	260	45
12	15	4.7μF	4.7μF	22μF x 2	499	10	240	95.3	500	1000	49.9	170	350	40
12	24	4.7μF	4.7μF	22μF x 2	499	10	240	95.3	800	249	49.9	170	350	40
12	36	4.7μF	4.7μF	22μF x 2	499	10	240	95.3	1100	143	49.9	170	350	40
12	48	4.7μF	4.7μF	22μF x 2	499	10	240	95.3	1200	124	49.9	170	350	40
15	24	4.7μF	4.7μF	22μF x 2	499	10	301	121	750	287	60.4	170	350	40
15	36	4.7μF	4.7μF	22μF x 2	499	10	301	121	1200	124	60.4	170	350	40
15	48	4.7μF	4.7μF	22μF x 2	499	10	301	121	1400	100	60.4	170	350	40
24	36	4.7μF	4.7μF	10μF x 2	499	10	481	196	1200	124	100	220	430	35
24	48	4.7μF	4.7μF	10μF x 2	499	10	481	196	1500	90.9	100	220	440	35

アプリケーション情報—ディレーティング曲線 f_{sw} と R_{EXTVCC} については、表1を参照してください。

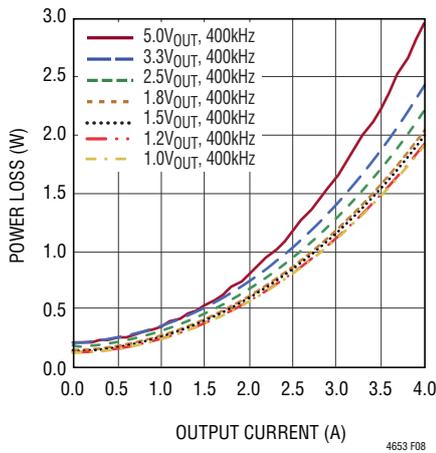


図8. 12V入力の電力損失曲線

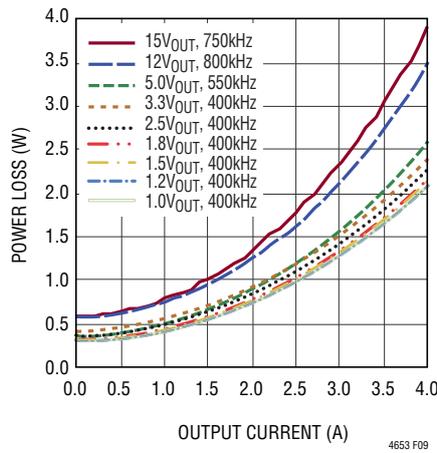


図9. 24V入力の電力損失曲線

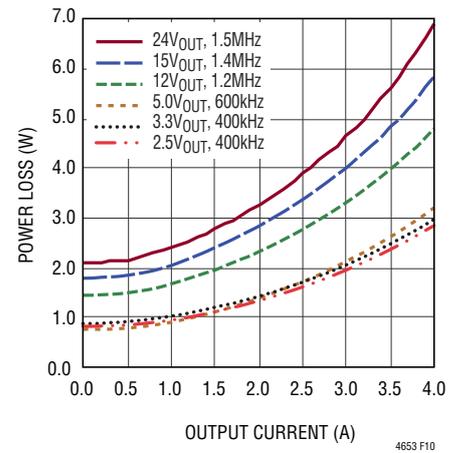


図10. 48V入力の電力損失曲線

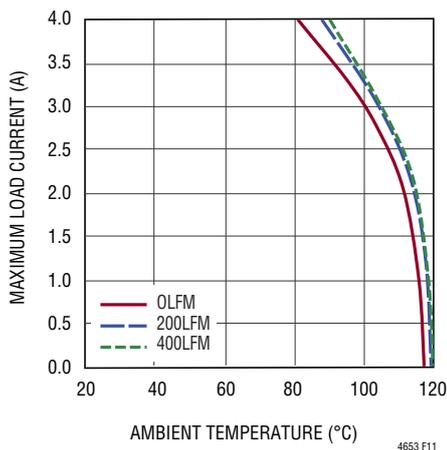


図11. 5V~1V出力のディレーティング曲線、ヒートシンクなし

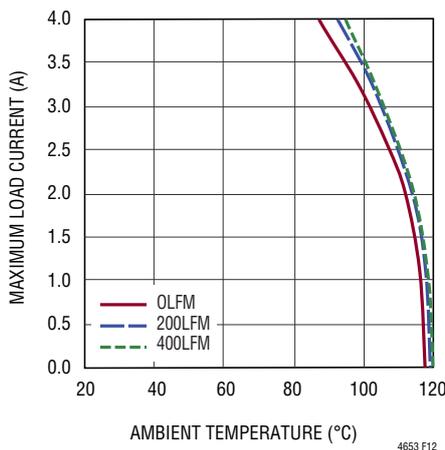


図12. 12V~1V出力のディレーティング曲線、ヒートシンクなし

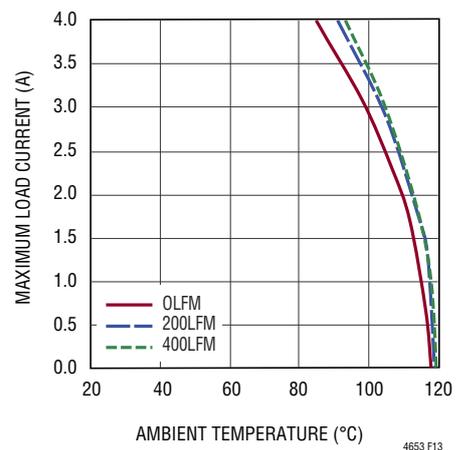


図13. 24V~1V出力のディレーティング曲線、ヒートシンクなし

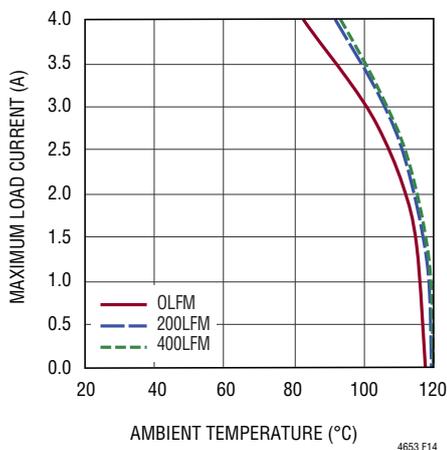


図14. 5V~1V出力のディレーティング曲線、BGAヒートシンクあり

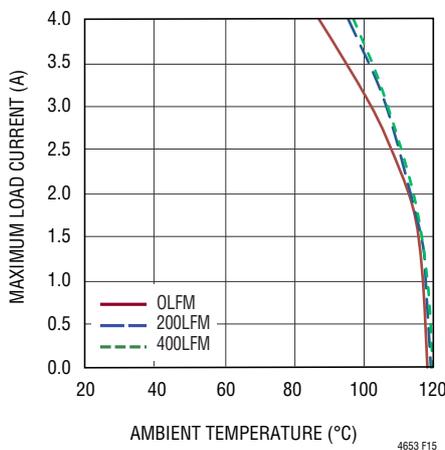


図15. 12V~1V出力のディレーティング曲線、BGAヒートシンクあり

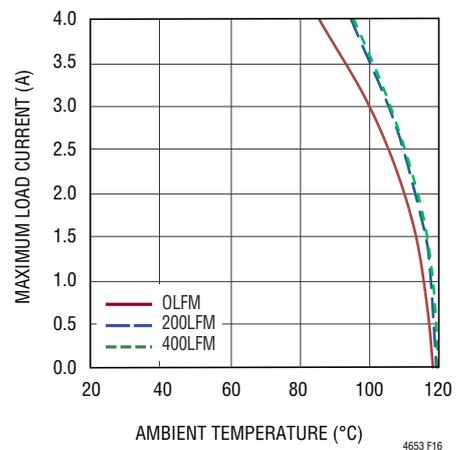


図16. 24V~1V出力のディレーティング曲線、BGAヒートシンクあり

アプリケーション情報—ディレーティング曲線 f_{sw} と R_{EXTVCC} については、表1を参照してください。

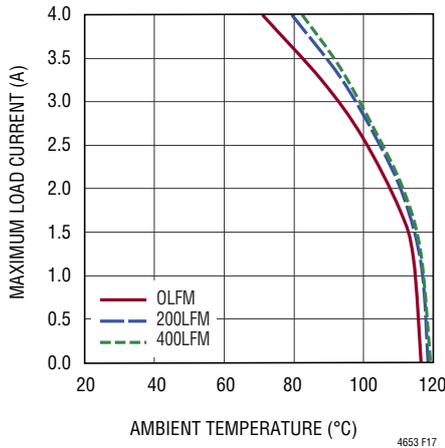


図17. 12V~5V出力のディレーティング曲線、ヒートシンクなし

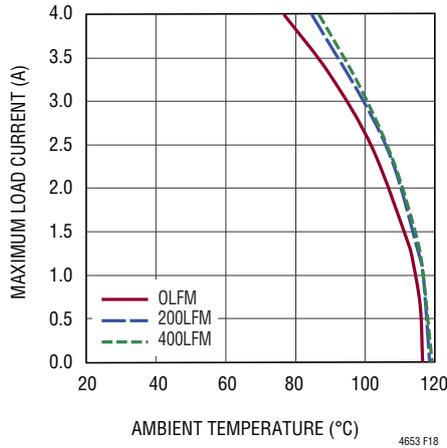


図18. 24V~5V出力のディレーティング曲線、ヒートシンクなし

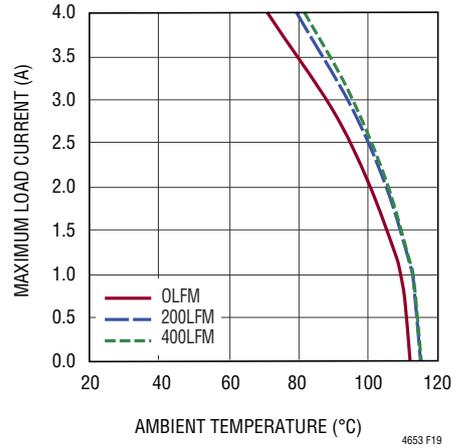


図19. 48V~5V出力のディレーティング曲線、ヒートシンクなし

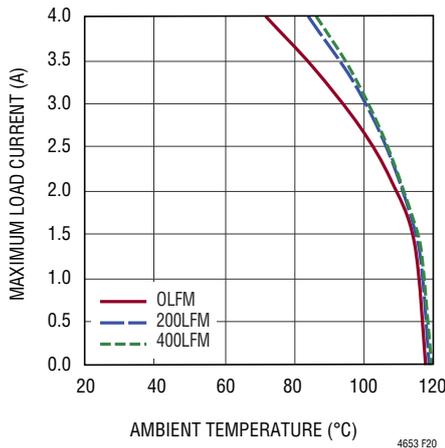


図20. 12V~5V出力のディレーティング曲線、BGA ヒートシンクあり

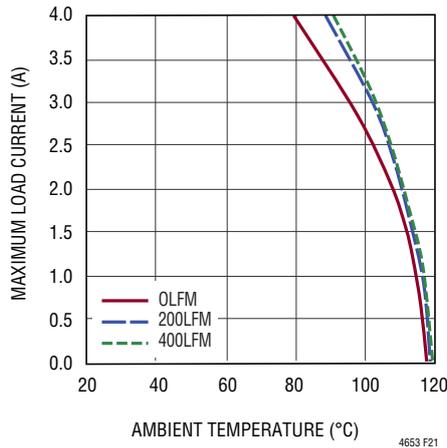


図21. 24V~5V出力のディレーティング曲線、BGA ヒートシンクあり

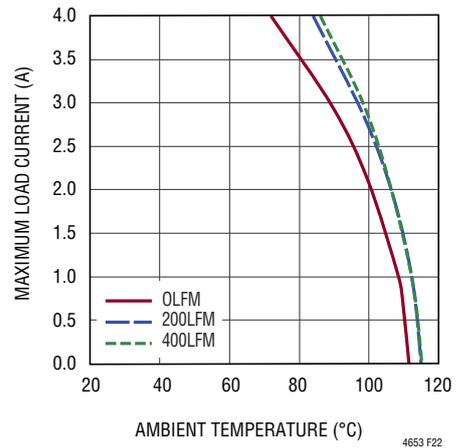


図22. 48V~5V出力のディレーティング曲線、BGA ヒートシンクあり

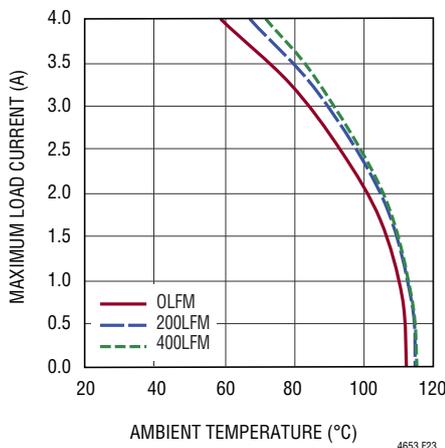


図23. 24V~15V出力のディレーティング曲線、ヒートシンクなし

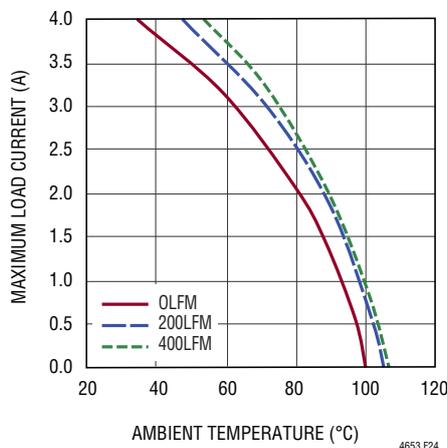


図24. 48V~15V出力のディレーティング曲線、ヒートシンクなし

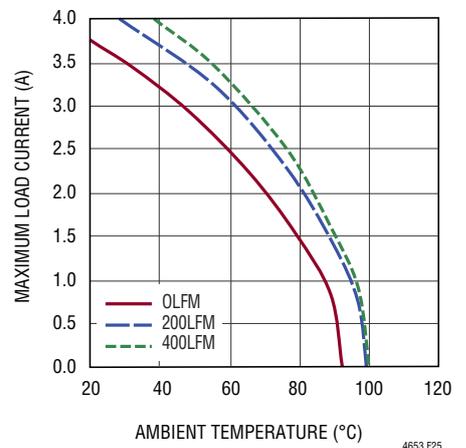


図25. 48V~24V出力のディレーティング曲線、ヒートシンクなし

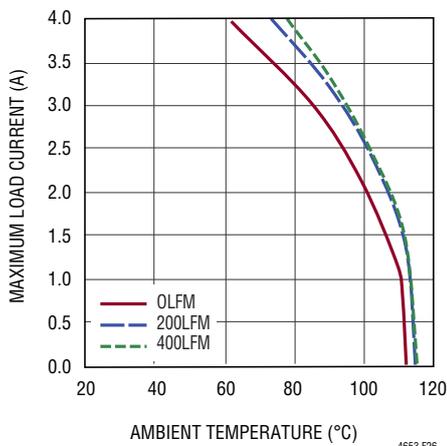
アプリケーション情報—ディレーティング曲線 f_{sw} と R_{EXTVCC} については、表1を参照してください。

図26. 24V~15V出力のディレーティング曲線、BGAヒートシンクあり

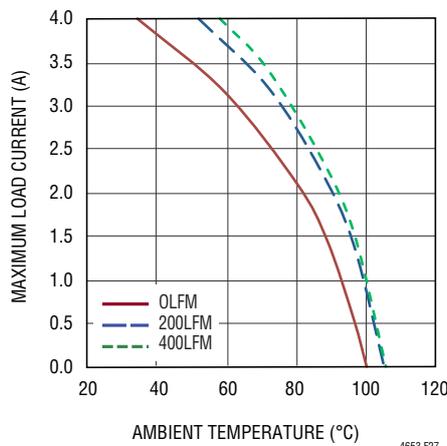


図27. 48V~15V出力のディレーティング曲線、BGAヒートシンクあり

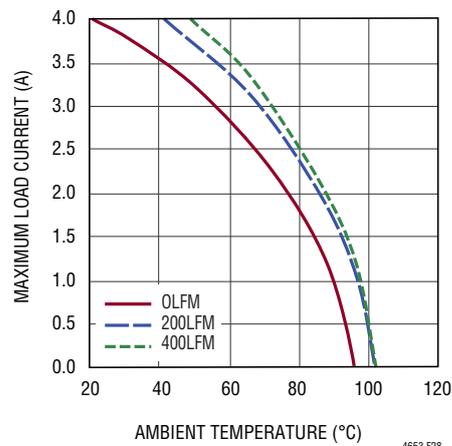


図28. 48V~24V出力のディレーティング曲線、BGAヒートシンクあり

アプリケーション情報

安全性に関する検討事項

LTM4653では、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使ってデバイスを致命的損傷から保護してください。

MOSFET M_T にフォルトが発生した場合に備えて、ヒューズまたは回路ブレーカを(使用している場合)選択して、レギュレータへの電流を制限します。 M_T が故障した場合、システムの入力電源は非常に大量の電流を M_T を通じて V_{OUT} に流し出します。この電流によって、入力電圧源がこのシステムに供給できる電力量に応じて、過度の熱が発生したり、基板に損傷を与えたりする可能性があります。このような状況に対する2次的なフォルト保護として、ヒューズまたは回路ブレーカを使用できます。LTM4653は過電流保護回路と過熱保護回路を内蔵しています。

レイアウトのチェックリスト/例

LTM4653は集積密度が高いので、プリント回路基板のレイアウトが簡単です。ただし、電氣的性能と熱的性能を最適化するには、更にレイアウト上の配慮がいくつか必要です。

- V_{IN} 、PGND、および V_{OUT} を含む大電流経路では、PCBの銅箔面積を広くします。そうすると、PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。

- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、 V_D 、PGND、および V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。
- LTM4653の下に専用の電源グラウンド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続されている部品には、SGNDの別の銅箔プレーンを使用します。SGNDはモジュールの下でPGNDに直接接続します。
- 並列モジュール・アプリケーションの場合は、図32に示すように、 V_{OUT} 、 V_{OSNS} 、RUN、ISETa、COMP_a、およびPGOODピンを互いに接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。

LTM4653の推奨レイアウトの良い例を図29に示します。

アプリケーション情報

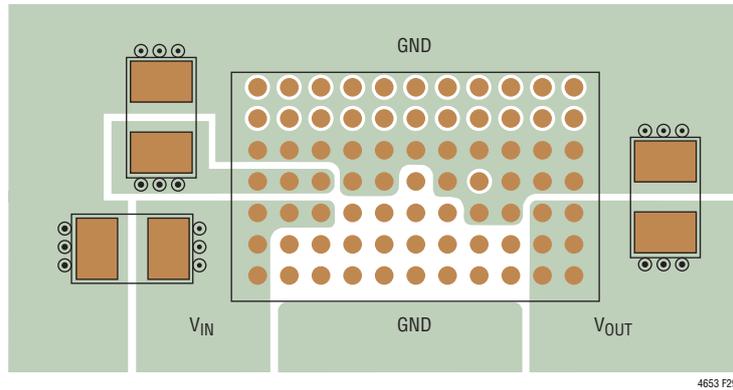
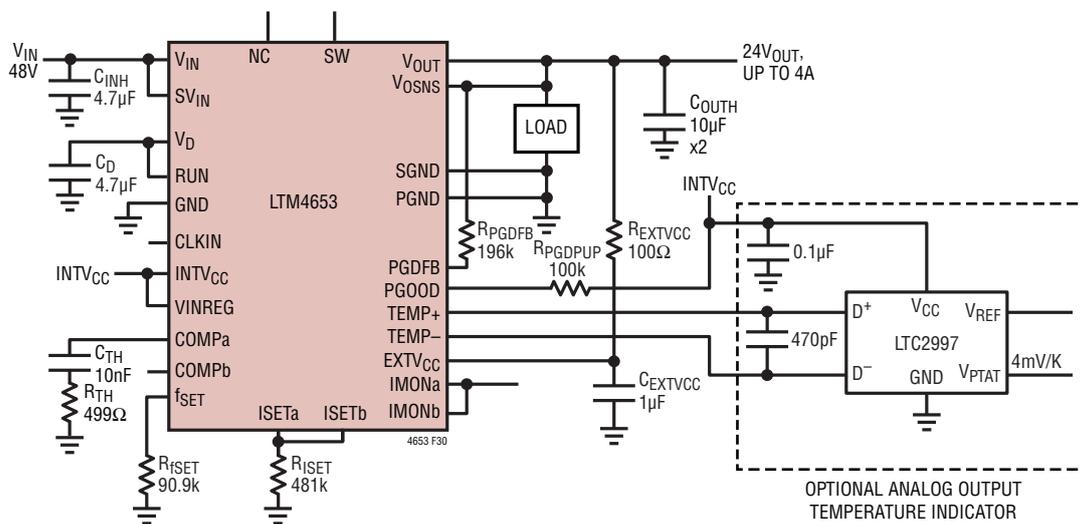


図 29. 推奨の PCB レイアウト。パッケージ上面から見た図

標準的応用例

図 30. 4A、24V 出力 DC/DC μ Module レギュレータ

標準的応用例

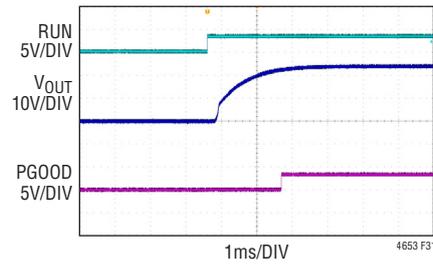


図31. $V_{IN} = 48V$ での起動波形、図30の回路

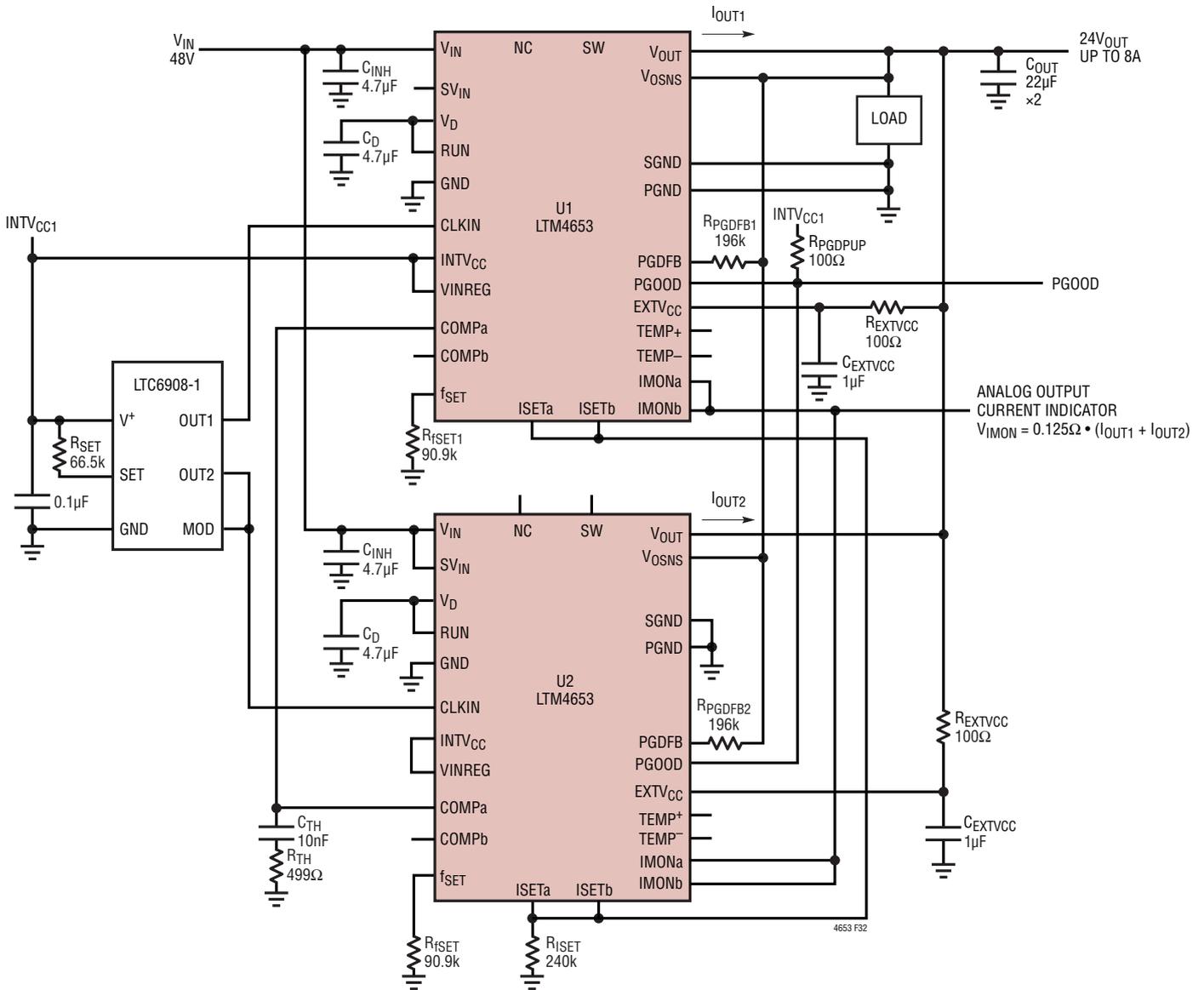


図32. 48V入力、24V出力(最大8A)、2相並列接続、アナログ出力電流インジケータ付き

標準的応用例

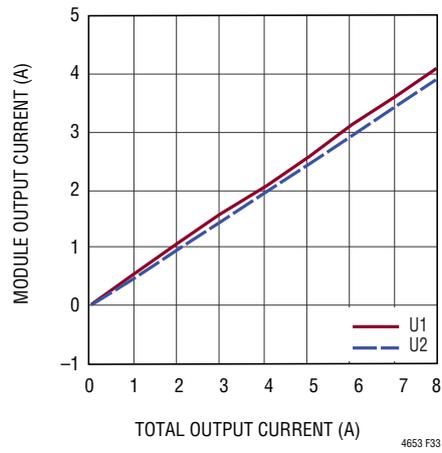


図 33. 図 32 の回路での LTM4653 の電流分担性能

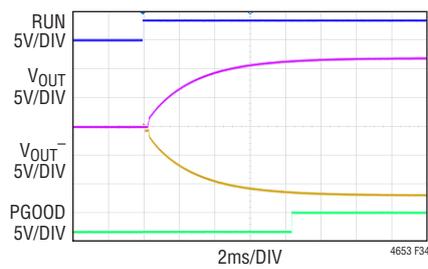
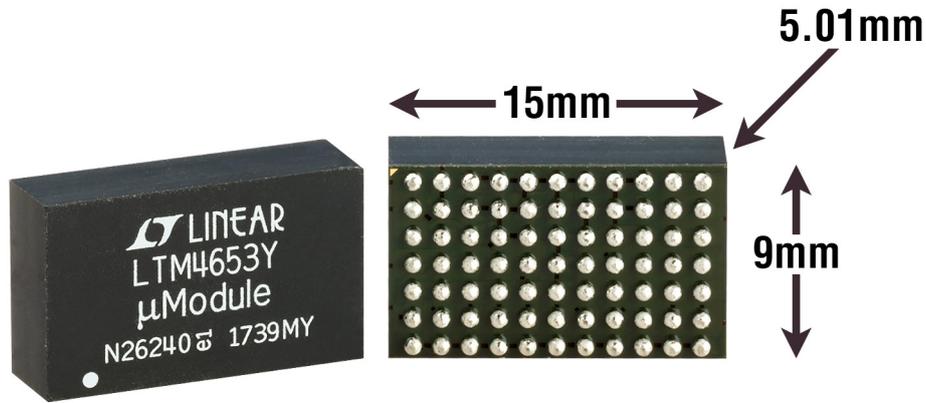


図 34. 並行動作の±12V電源、出力電圧起動波形、図 35 の回路

LTM4653

パッケージの写真



パッケージの説明

表 9. LTM4653 の構成要素の BGA ピン配列

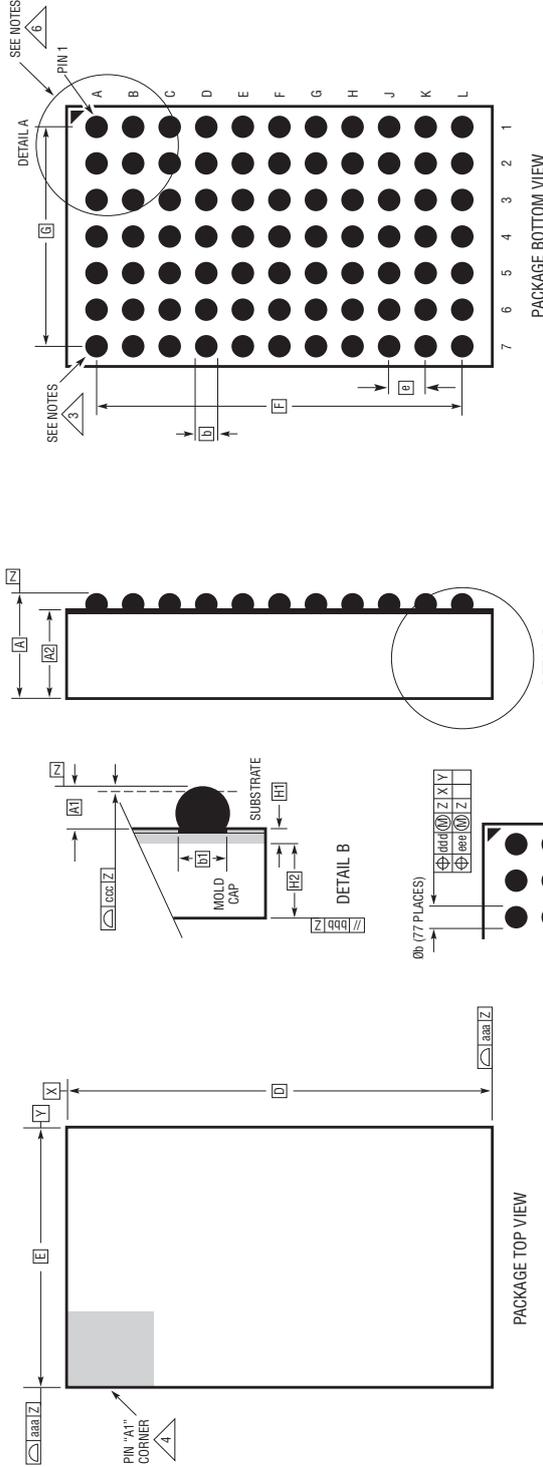
PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	V _{IN}	B1	CLKIN	C1	IMONb	D1	PGOOD	E1	COMPb	F1	ISETb
A2	V _{IN}	B2	NC	C2	IMONa	D2	PGDFB	E2	COMPa	F2	ISETa
A3	V _{IN}	B3	V _{IN}	C3	SV _{IN}	D3	VINREG	E3	f _{SET}	F3	EXTV _{CC}
A4	V _D	B4	V _D	C4	V _D	D4	GND	E4	SGND	F4	RUN
A5	PGND	B5	PGND	C5	PGND	D5	PGND	E5	PGND	F5	PGND
A6	NC	B6	NC	C6	NC	D6	NC	E6	NC	F6	NC
A7	NC	B7	NC	C7	NC	D7	NC	E7	NC	F7	NC

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1	V _{OSNS}	H1	V _{OSNS}	J1	TEMP ⁺	K1	V _{OUT}	L1	V _{OUT}
G2	SGND	H2	SGND	J2	TEMP ⁻	K2	V _{OUT}	L2	V _{OUT}
G3	INTV _{CC}	H3	PGND	J3	PGND	K3	V _{OUT}	L3	V _{OUT}
G4	PGND	H4	SW	J4	PGND	K4	PGND	L4	PGND
G5	PGND	H5	PGND	J5	PGND	K5	PGND	L5	PGND
G6	NC	H6	NC	J6	TEMP ⁺	K6	NC	L6	NC
G7	NC	H7	NC	J7	TEMP ⁻	K7	NC	L7	NC

パッケージの説明

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LTM4653#packaging> を参照してください。

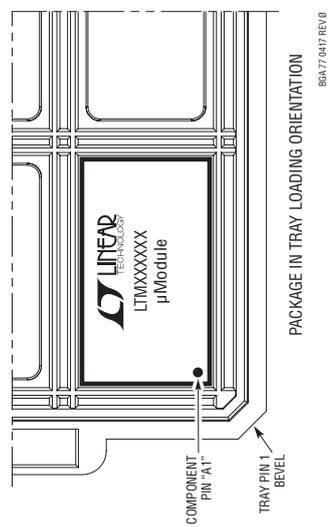
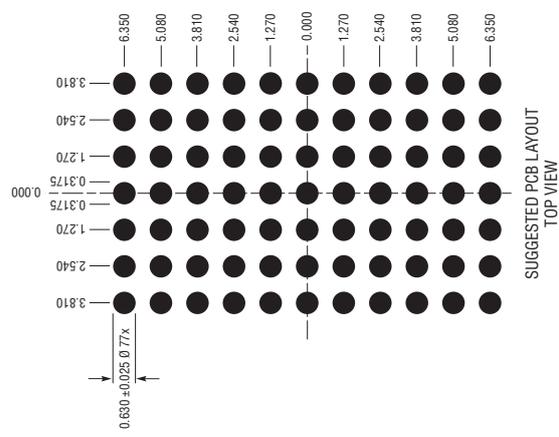
BGA Package
77-Lead (15.00mm × 9.00mm × 5.01mm)
 (Reference LTC DWG# 05-08-1826 Rev 0)



- 注記:
 1. 寸法と許容差は ASME Y14.5M-1994 による
 2. 全ての寸法はミクロメートル

- 3. ボールの指定は JEDEC MS-028 および JEP95 による
- 4. ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない。ピン#1の識別マークはモールドまたはマーキングにすることができ
- 5. 主アータム-Zはシーテイングプレーン
- 6. パッケージの行と列のラベルはµModule 製品間で異なります。各パッケージのレイアウトを十分にご確認ください

DIMENSIONS		MIN	NOM	MAX	NOTES
A		4.81	5.01	5.21	
A1		0.50	0.60	0.70	BALL HT
A2		4.31	4.41	4.51	
b		0.60	0.75	0.90	BALL DIMENSION
b1		0.60	0.63	0.66	PAD DIMENSION
D			15.00		
E			9.00		
e			1.27		
F			12.70		
G			7.62		
H1		0.36	0.41	0.46	SUBSTRATE THK
H2		3.95	4.00	4.05	MOLD CAP HT
aaa				0.15	
bbb				0.10	
ccc				0.20	
ddd				0.30	
eee				0.15	
					TOTAL NUMBER OF BALLS: 77



66A77 DAT REV 0

標準的応用例

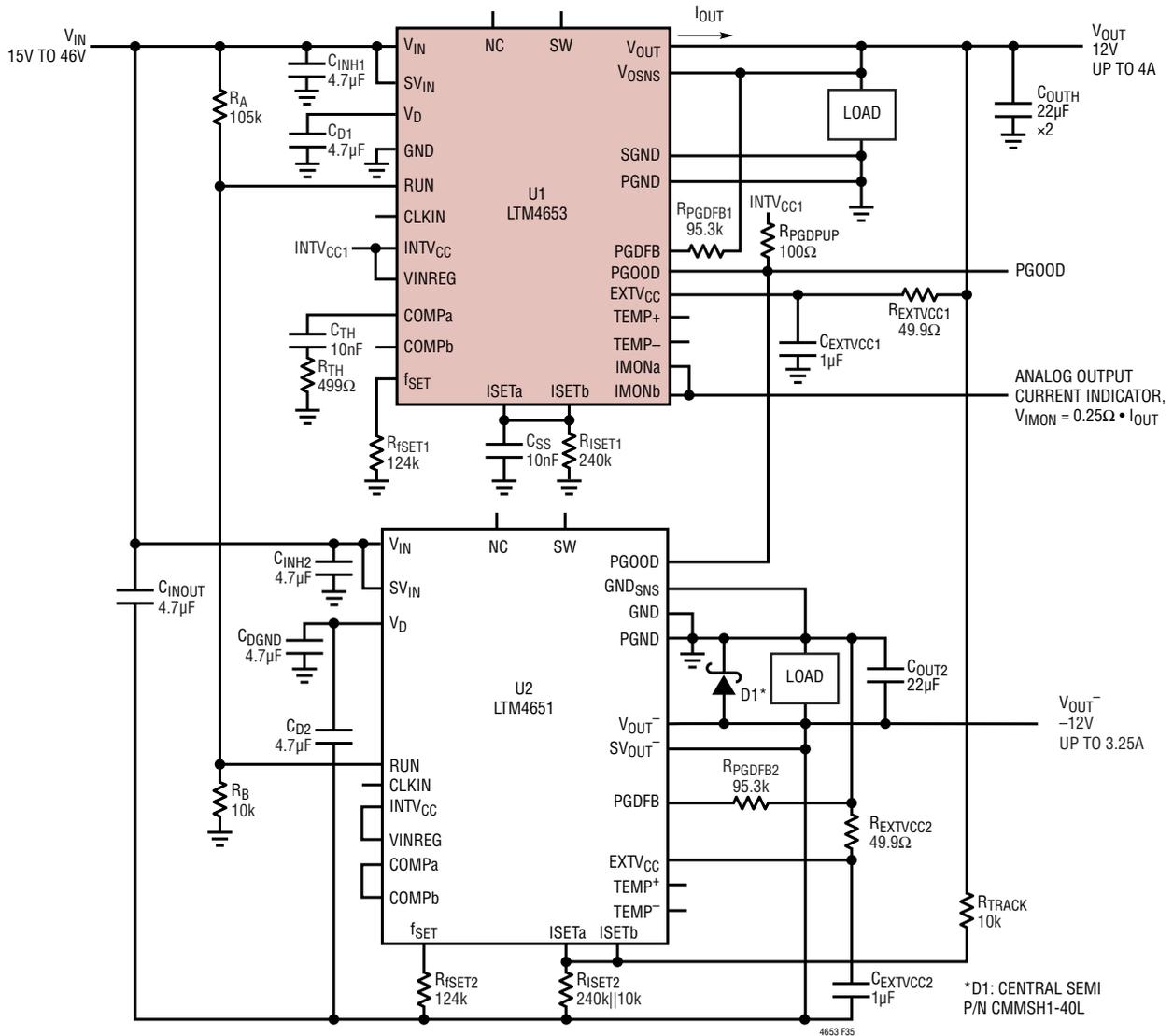


図 35. 並行動作の±12V電源。出力電圧起動波形については、図 34を参照

関連製品

製品番号	概要	注釈
LTM4651	EN55022B 準拠の入力 58V、24W 反転出力µModuleレギュレータ	$3.6V \leq V_{IN} \leq 58V$ 、 $-26.5V \leq V_{OUT} \leq -0.5V$ 、 $I_{OUT} \leq 4A$ 、15mm×9mm×5.01mm BGA
LTM8045	SEPICまたは反転µModule DC/DCコンバータ	$2.8V \leq V_{IN} \leq 18V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 15V$ 、 $I_{OUT(DC)} \leq 700mA$ 、6.25mm×11.25mm×4.92mm BGA
LTM8049	デュアル、SEPIC および/または反転µModule DC/DCコンバータ	$2.6V \leq V_{IN} \leq 20V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 24V$ 、 $I_{OUT(DC)} \leq 1A$ /チャンネル、9mm×15mm×2.42mm BGA
LTM8073	60V、3A 降圧µModuleレギュレータ	$3.4V \leq V_{IN} \leq 60V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、6.25mm×9mm×3.32mm BGA
LTM8064	58V、±6A CVCC降圧µModuleレギュレータ	$6V \leq V_{IN} \leq 58V$ 、 $1.2V \leq V_{OUT} \leq 36V$ 、11.9mm x 16mm×4.92mm BGA
LTM4613	EN55022B 準拠の 36V、8A µModuleレギュレータ	$5V \leq V_{IN} \leq 36V$ 、 $3.3V \leq V_{OUT} \leq 15V$ 、15mm×15mm×4.32mm LGA および 15mm×15mm×4.92mm BGA