

堅牢な差動リンクを介した I²C スレーブ・デバイス・エクステンダ

特長

- 最大1MHzのシリアル・クロック、Fast-mode Plus (Fm+)
- 選択可能なリンク・ボーレートで I²C を最大1200mまで拡張
- ±60Vまでの過電圧ライン・フォルトに対する保護
- リンク・ピン上で±40kVのESD保護
- リンク・ピン上でIECレベル4の±8kVのESD保護と±5kVのEFT保護
- 拡張された同相範囲: ±15V
- リモート割込み / SMBALERT および制御信号
- 低EMIモード
- SMBus 3.0 互換
- I²C アイドル検出およびスタック・バス保護
- I²C デバイス・アドレス共有
- 電源電圧: 3V~5.5V
- ロジック電源: 1.62V~5.5V
- 4mm × 5mm 20ピン QFN パッケージ

アプリケーション

- 工業用制御およびセンサー
- 照明および音響システムの制御

概要

LTC[®]4331は、高ノイズの産業環境で動作するように設計された、ポイント to ポイント SMBus 互換 I²C スレーブ・デバイス・エクステンダです。±60V 故障保護差動トランシーバーを使用する LTC4331は、SMBALERT および制御信号を含め、I²C/SMBus バスをシングル・ツイスト・ペア差動リンクで最長1200mまで拡張できます。このソリューションは、拡張されたコモン・モード動作電圧範囲により、ノード間の大きな接地電位差への耐性を提供します。EMIに敏感な環境では、スルー・レート制御ピンによって差動リンクから放射されるEMIを低減します。

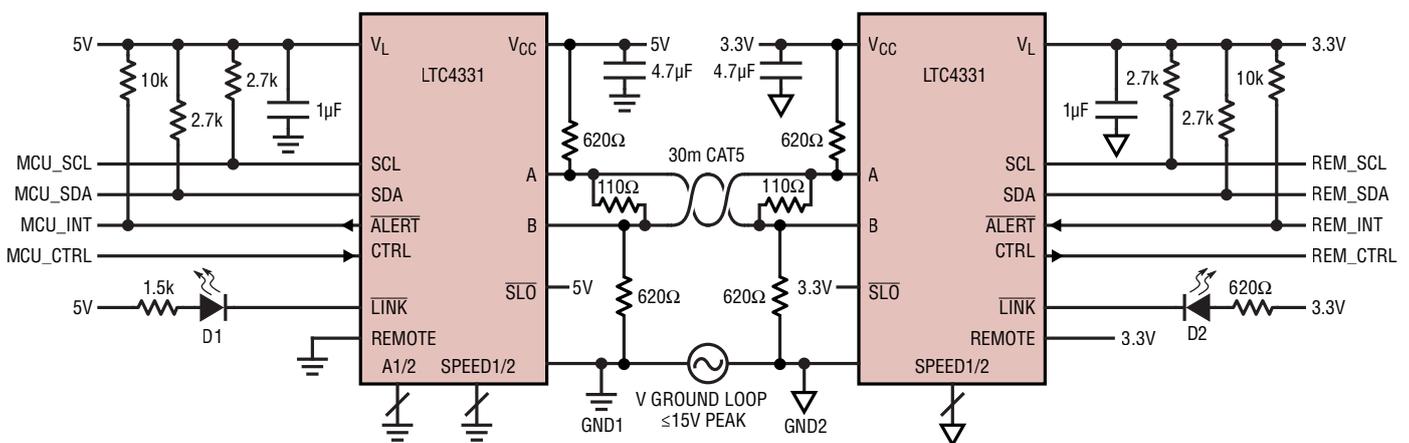
また、LTC4331は I²C 間のブリッジとして動作するため、ローカル・ネットワークとリモート・ネットワークが互いに独立したバス周波数で動作できます。このソリューションはマスタに対して完全にトランスペアレントであり、通常は追加のコードは必要ありませんが、追加の設定と故障モニタリング用に制御インターフェースが提供されています。

SCLクロック・ストレッチングを完全にサポートするマスタ・コントローラを強く推奨します。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。特許出願中。

標準的応用例

30m以上に拡張された I²C ネットワーク、1MHz Fm+ SCL



目次

特長	1
アプリケーション	1
標準的応用例	1
概要	1
絶対最大定格	3
発注情報	3
電気的特性	3
ピン配置	3
スイッチング特性	5
代表的な性能特性	7
ピン機能	8
ブロック図	9
テスト回路	10
タイミング図	11
アプリケーション情報	12
標準的応用例	24
パッケージ	25
標準的応用例	26
関連製品	26

絶対最大定格

(Note 1)

電源電圧

V_{CC} -0.3V~6V

V_L -0.3V~6V

ロジック信号

ON, $\overline{\text{LINK}}$, $\overline{\text{RDY}}$, SCL, SDA,

$\overline{\text{ALERT}}$, SLO -0.3V~6V

REMOTE, A1, A2, CTRL,

SPEED1, SPEED2 -0.3V~6.3または $V_L + 0.3V$

インターフェース I/O: A, B -60V~60V

動作周囲温度範囲

LTC4331C 0°C~70°C

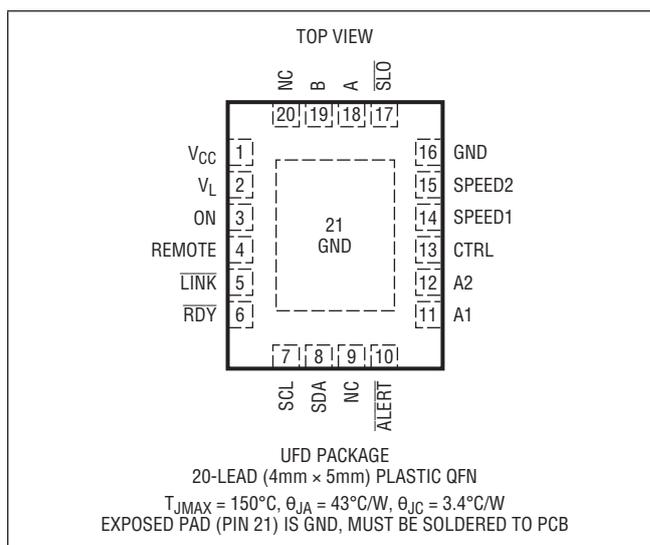
LTC4331I -40°C~85°C

LTC4331H -40°C~125°C

保存温度範囲 -65°C~150°C

ピン温度(ハンダ処理、10秒) 300°C

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング	パッケージ	温度範囲
LTC4331CUFD#PBF	LTC4331CUFD#TRPBF	4331	20-Lead (4mm x 5mm) Plastic QFN	0°C to 70°C
LTC4331IUFD#PBF	LTC4331IUFD#TRPBF	4331	20-Lead (4mm x 5mm) Plastic QFN	-40°C to 85°C
LTC4331HUFD#PBF	LTC4331HUFD#TRPBF	4331	20-Lead (4mm x 5mm) Plastic QFN	-40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

テープ&リールの仕様。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{CC} = 5V$ 、 $V_L = 3.3V$ 、 $GND = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電源						
V_{CC}	Operating Supply Range		●	3	5.5	V
I_{CC}	Operating Supply Current	Low Power: ON = 0 Idle: ON = 1, I ² C Bus Idle, Link = Fm+ Active: I ² C Transaction	●	1	40	μA
			●		12	mA
			●		65	mA
V_L	Logic Supply Range		●	1.62	5.5	V
I_L	Logic Supply Current		●		140	μA

電气的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、 $\text{GND} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
差動ドライバ							
$ V_{OD} $	Differential Driver Output Voltage	$R = \infty$ $R = 27\ \Omega$ (Figure 1)	● ●	1.5 1.5		V_{CC} 5	V V
I_{OSD}	Maximum Driver Short-Circuit Current	$-60\text{V} \leq (A \text{ or } B) \leq 60\text{V}$ (Figure 2)	●		± 150	± 250	mA
差動レシーバー							
R_{IN}	Receiver Input Resistance	$0 \leq V_{CC} \leq 5.5\text{V}$ (Figure 3)			112		k Ω
V_{CM}	Receiver Common Mode Input Voltage		●			± 15	V
V_{TH}	Differential Input Signal Threshold	$-15\text{V} < V_{CM} < 15\text{V}$ (Note 2)	●			± 200	mV
ロジック							
V_{IH}	High Level Input Voltage (ON, CTRL, REMOTE)	$1.62\text{V} < V_L < 5.5\text{V}$	●	$0.8 \cdot V_L$			V
	High Level Input Voltage (SCL, SDA, $\overline{\text{ALERT}}$)	$1.62\text{V} < V_L < 5.5\text{V}$	●	1.35			V
	High Level Input Voltage ($\overline{\text{SLO}}$)	$3\text{V} < V_{CC} < 5.5\text{V}$	●	$0.67 \cdot V_{CC}$			V
V_{IH3ST}	High Level Input Voltage (A1, A2, SPEED1, SPEED2)		●	$V_L - 0.25$			V
V_{IM3ST}	Mid Level Input Voltage (A1, A2, SPEED1, SPEED2)		●	$0.45 \cdot V_L$		$0.55 \cdot V_L$	V
V_{IL3ST}	Low Level Input Voltage (A1, A2, SPEED1, SPEED2)		●			0.25	V
V_{IL}	Low Level Input Voltage (ON, CTRL, REMOTE)	$1.62\text{V} < V_L < 5.5\text{V}$	●			$0.2 \cdot V_L$	V
	Low Level Input Voltage (SCL, SDA, $\overline{\text{ALERT}}$)	$1.62\text{V} < V_L < 5.5\text{V}$	●			0.8	V
	Low Level Input Voltage ($\overline{\text{SLO}}$)	$3\text{V} < V_{CC} < 5.5\text{V}$	●			$0.33 \cdot V_{CC}$	V
	Digital Input Current (SCL, SDA, $\overline{\text{ALERT}}$)	$V_{IN} = 0\text{V}$ to V_L	●			± 5	μA
	Digital Input Current (ON, CTRL, A1, A2, REMOTE, SPEED1, SPEED2)	$V_{IN} = 0\text{V}$ to V_L	●			± 60	μA
	Digital Input Current ($\overline{\text{SLO}}$)		●		0	± 5	μA
V_{OH}	High Level Output Voltage (CTRL)	$I_{LOAD} = -500\ \mu\text{A}$	●	$V_L - 0.2$			V
V_{OL}	Low Level Output Voltage ($\overline{\text{LINK}}$, $\overline{\text{RDY}}$, $\overline{\text{ALERT}}$, CTRL)	$I_{LOAD} = 500\ \mu\text{A}$	●			0.2	V
	Low Level Output Voltage (SCL, SDA)	$I_{LOAD} = 20\text{mA}$	●			0.4	V
I_{OZ}	High-Z Output Leakage Current (SCL, SDA, $\overline{\text{ALERT}}$, $\overline{\text{LINK}}$)		●			± 5	μA
	High-Z Output Leakage Current ($\overline{\text{RDY}}$)		●			-60	μA
	Output Source Current (Short-Circuit) (CTRL)				-80		mA
	Output Sink Current (Short-Circuit) ($\overline{\text{LINK}}$, $\overline{\text{RDY}}$, $\overline{\text{ALERT}}$, CTRL)				80		mA
	Short-Circuit Current (SCL, SDA)				100		mA
C_{IN}	Input Pin Capacitance	SCL, SDA (Note 2)			10		pF

スイッチング特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $C_L = 20\text{pF}$ 、 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、 $\text{GND} = 0\text{V}$ 。
Fast-mode Plus、Fast-mode、および Standard-mode の条件は、それぞれ Fm+、Fm、および Sm として示す。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{\text{ON_LOW}}$	Pulse Width of ON Low for Valid Reset Condition		●	1		μs
ローカル・モード (REMOTE = 0)						
t_{READY}	Delay From ON Rise to $\overline{\text{RDY}}$ Low	I ² C Bus IDLE		65		μs
$t_{\text{REMOTE_RESET}}$	Delay From Local ON Low for Valid Remote Reset Condition		●	180		ms
$f_{\text{SCL:SLAVE}}$	Slave Device SCL Operating Frequency	(Note 3)	●	10	1000 2000	kHz
$t_{\text{BUF:SLAVE}}$	Bus free Time between STOP and START	SPEED1/SPEED2 = Fm+	●	0.5		μs
		SPEED1/SPEED2 = Fm	●	1.3		μs
		SPEED1/SPEED2 = Sm	●	4.7		μs
$t_{\text{SU:STA:SLAVE}}$	Repeated Start Condition Setup Time	SPEED1/SPEED2 = Fm+	●	0.26		μs
		SPEED1/SPEED2 = Fm	●	0.6		μs
		SPEED1/SPEED2 = Sm	●	4.7		μs
$t_{\text{HD:STA:SLAVE}}$	Hold Time after START Condition	SPEED1/SPEED2 = Fm+	●	0.26		μs
		SPEED1/SPEED2 = Fm	●	0.6		μs
		SPEED1/SPEED2 = Sm	●	4		μs
$t_{\text{SU:STO:SLAVE}}$	STOP Condition Setup Time	SPEED1/SPEED2 = Fm+	●	0.26		μs
		SPEED1/SPEED2 = Fm	●	0.6		μs
		SPEED1/SPEED2 = Sm	●	4		μs
$t_{\text{SU:DAT:FSLAVE}}$	Data Setup Time from LTC4331	SPEED1/SPEED2 = Fm+	●	50		ns
		SPEED1/SPEED2 = Fm	●	100		ns
		SPEED1/SPEED2 = Sm	●	250		ns
$t_{\text{SU:DAT:TSLAVE}}$	Data Setup Time to LTC4331		●	50		ns
$t_{\text{HD:DAT:TSLAVE}}$	Data Hold Time to LTC4331		●	0		ns
$t_{\text{HD:DAT:FSLAVE}}$	Data Hold Time from LTC4331		●	50		ns
$t_{\text{TIMEOUT:SLAVE}}$	SCL Low Timeout Detection		●	28	31.5 35	ms
$t_{\text{LOW:SLAVE}}$	SCL Low Time		●	0.25		μs
$t_{\text{HIGH:SLAVE}}$	SCL High Time		●	0.25	50	μs
$t_{\text{HIGH:IDLE}}$	SCL High for Bus Idle Detection		●	70		μs
リモート・モード (REMOTE = 1)						
$t_{\text{SCL:MASTER}}$	Master Device SCL Operating Period	SPEED1/SPEED2 = Fm+	●	1		μs
		SPEED1/SPEED2 = Fm	●	2.5		μs
		SPEED1/SPEED2 = Sm	●	10		μs
$t_{\text{BUF:MASTER}}$	Bus Free Time between STOP and START	SPEED1/SPEED2 = Fm+	●	0.5	0.6	μs
		SPEED1/SPEED2 = Fm	●	1.3	1.5	μs
		SPEED1/SPEED2 = Sm	●	4.7	5	μs
$t_{\text{HD:STA:MASTER}}$	Hold Time after START Condition	SPEED1/SPEED2 = Fm+	●	0.26	0.3	μs
		SPEED1/SPEED2 = Fm	●	0.6	0.8	μs
		SPEED1/SPEED2 = Sm	●	4	4.2	μs
$t_{\text{SU:STA:MASTER}}$	Repeated Start Condition Setup Time	SPEED1/SPEED2 = Fm+	●	0.26	0.3	μs
		SPEED1/SPEED2 = Fm	●	0.6	0.8	μs
		SPEED1/SPEED2 = Sm	●	4.7	4.8	μs
$t_{\text{SU:STO:MASTER}}$	Setup Time for STOP	SPEED1/SPEED2 = Fm+	●	0.26	0.3	μs
		SPEED1/SPEED2 = Fm	●	0.6	0.8	μs
		SPEED1/SPEED2 = Sm	●	4	4.2	μs

スイッチング特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $C_L = 20\text{pF}$ 、 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、 $\text{GND} = 0\text{V}$ 。
Fast-mode Plus、Fast-mode、および Standard-mode の条件は、それぞれ Fm+、Fm、および Sm として示す。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$t_{\text{HD:DAT:FMASTER}}$	Data Hold from LTC4331		●	50		ns	
$t_{\text{HD:DAT:TMASTER}}$	Data Hold to LTC4331	(Note 2)	●	0		ns	
$t_{\text{SU:DAT:FMASTER}}$	Data Setup from LTC4331	SPEED1/SPEED2 = Fm+	●	50		ns	
		SPEED1/SPEED2 = Fm	●	100		ns	
		SPEED1/SPEED2 = Sm	●	250		ns	
$t_{\text{SU:DAT:TMASTER}}$	Data Setup to LTC4331		●	50		ns	
$t_{\text{TIMEOUT:MASTER}}$	SCL Low Timeout Detection		●	28	31.5	35	ms
$t_{\text{LOW:MASTER}}$	SCL Low Time	SPEED1/SPEED2 = Fm+	●	0.6		μs	
		SPEED1/SPEED2 = Fm	●	1.5		μs	
		SPEED1/SPEED2 = Sm	●	5.8		μs	
$t_{\text{HIGH:MASTER}}$	SCL High Time	SPEED1/SPEED2 = Fm+	●	0.4		μs	
		SPEED1/SPEED2 = Fm	●	1		μs	
		SPEED1/SPEED2 = Sm	●	3.8		μs	
t_{F}	Fall Time (SDA, SCL) (Note 5)	SPEED1/SPEED2 = Fm+	●			120	ns
		SPEED1/SPEED2 = Fm, Sm	●			300	ns
		$C_L = 550\text{pF}$, $R_L = 1\text{k}\Omega$ (Figure 5) (Note 2)	●			25	ns
t_{R}	Rise Time (SDA, SCL) (Note 5)	SPEED1/SPEED2 = Fm+	●			120	ns
		SPEED1/SPEED2 = Fm, Sm	●			300	ns
t_{SPIKE}	Noise Spike Suppression Time (SDA, SCL)		●	0		50	ns

トランシーバー

t_{RD} , t_{FD}	Driver Rise or Fall Time (Figure 4)	$R_{\text{DIFF}} = 54\Omega$, $C_L = 100\text{pF}$, $\text{SLO} = 1$	●		4	15	ns
		$R_{\text{DIFF}} = 54\Omega$, $C_L = 100\text{pF}$, $\text{SLO} = 0$	●	500	800	1200	ns
$t_{\text{LINK_TIMEOUT}}$	Response Time for $\text{LINK} = 1$ after Disconnection	REMOTE = 1			168		ms
		REMOTE = 0 (Note 4)			96 • SF		μs

システム

$t_{\text{ALT_PROP}}$	$\overline{\text{ALERT}}$ Propagation Delay, Remote to Local	$I^2\text{C}$ Bus idle (Note 4)		$0.8 \cdot \text{SF}$	$2 \cdot \text{SF}$	$26 \cdot \text{SF}$	μs
$t_{\text{CTRL_PROP}}$	Local CTRL Propagation Delay to Remote CTRL	$I^2\text{C}$ Bus idle (Note 4)		$0.8 \cdot \text{SF}$	$2 \cdot \text{SF}$	$26 \cdot \text{SF}$	μs
$t_{\text{START_PROP}}$	$I^2\text{C}$ START Link Propagation Delay, Local to Remote	(Note 4)			$2 \cdot \text{SF}$		μs
$t_{\text{LDAT_PROP}}$	$I^2\text{C}$ DATA Link Propagation Delay, Local to Remote	(Note 4)			$2 \cdot \text{SF}$		μs
$t_{\text{STOP_PROP}}$	$I^2\text{C}$ STOP Link Propagation Delay, Local to Remote	(Note 4)			$2 \cdot \text{SF}$		μs
$t_{\text{RDAT_PROP}}$	$I^2\text{C}$ DATA Link Propagation Delay, Remote to Local	(Note 4)			$2 \cdot \text{SF}$		μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 設計によって確認されているが、製造時にはテストされない。

Note 3: 1000kHz~2000kHzの範囲のローカルSCL周波数が許容されるが、最大実効リンク・スループットは1000kHzである。LTC4331によるSCL低クロック・ストレッチングは尊重されなければならない。

Note 4: SF = 速度係数。表3を参照。

Note 5: SCLおよびSDA立上がり/立下がり時間測定の制限は次のように定義される。

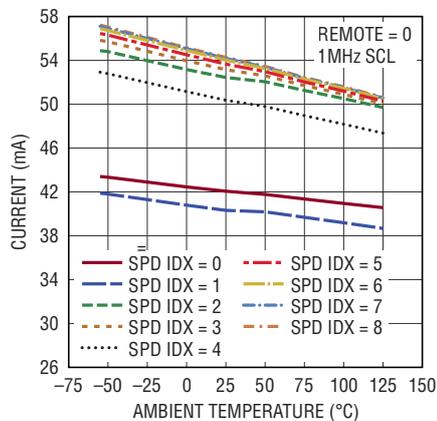
立上がり時間の制限: 0.65V~1.5V

立下がり時間の制限: 1.5V~0.65V

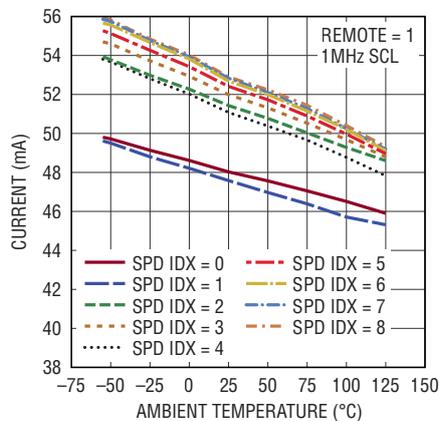
代表的な性能特性

特に注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、 $\text{GND} = 0\text{V}$ 。

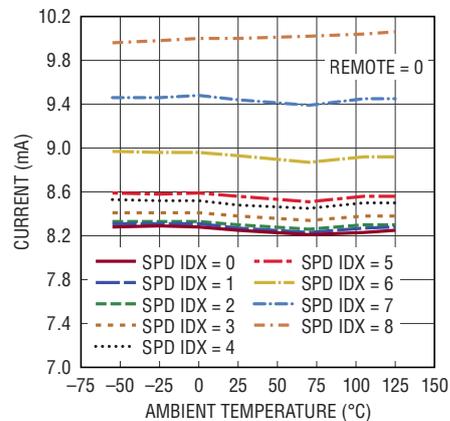
I_{CC} と温度
(バースト $I^2\text{C}$ 書き込みトラフィック)



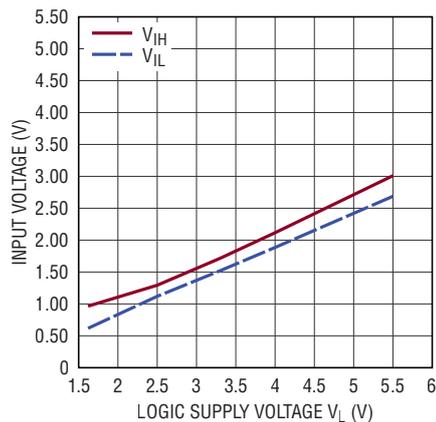
I_{CC} と温度
(バースト $I^2\text{C}$ 読出しトラフィック)



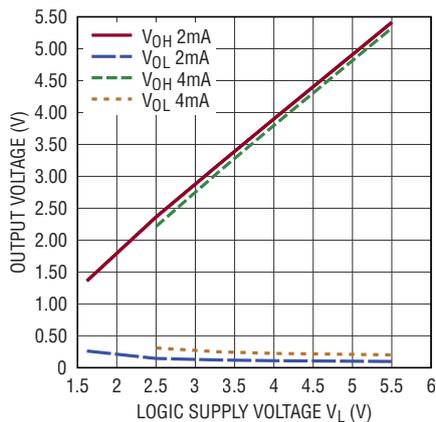
I_{CC} と温度
($I^2\text{C}$ バス・アイドル)



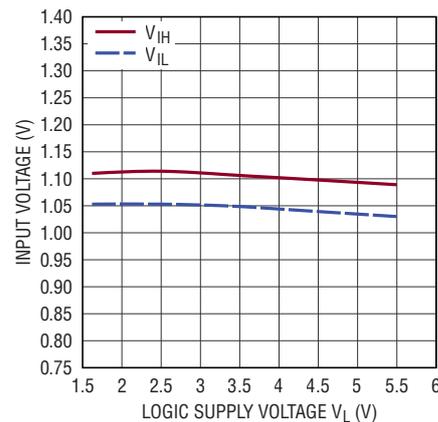
ON、CTRL、およびREMOTEの
入力 V_{IL} および V_{IH} と V_L 電源



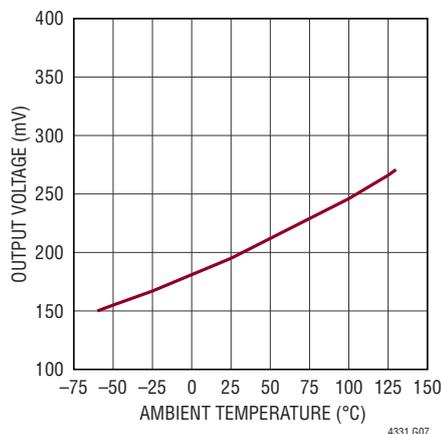
CTRLの出力(2mAおよび4mA)
 V_{OL} および V_{OH} と V_L 電源



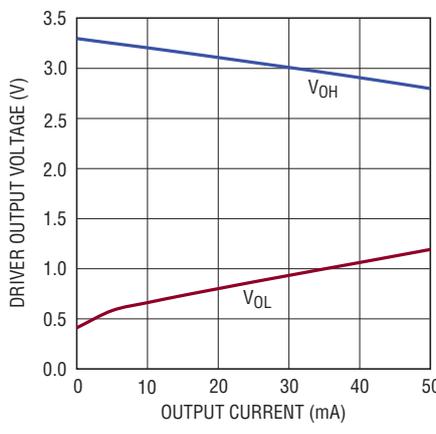
$I^2\text{C}$ SCLおよびSDAの
入力 V_{IL} および V_{IH} と V_L 電源



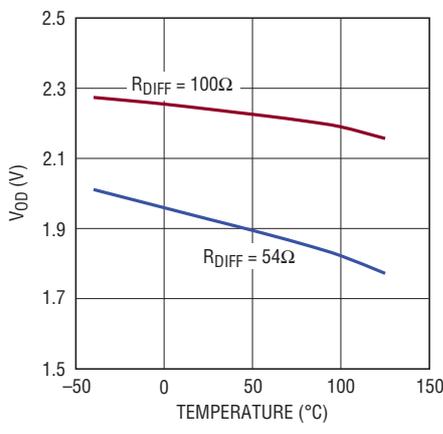
$I^2\text{C}$ SCLおよびSDAの
出力 V_{OL} (20mA)と温度



A/Bドライバの出力ロー/ハイの
電圧と出力電流



A/Bドライバの差動出力電圧と
温度



ピン機能

ロジック(SLOを除く全てのロジック側入力および出力はGNDと V_L を基準とし、SLOはGNDと V_{CC} を基準とする)

V_{CC} (ピン1):電源電圧。 $3V < V_{CC} < 5.5V$ 。4.7 μ Fのセラミック・コンデンサでGNDにバイパスします。

V_L (ピン2):ロジック電源電圧。 $1.62V < V_L < 5.5V$ 。1 μ Fのセラミック・コンデンサでGNDにバイパスします。

ON(ピン3):イネーブル入力。通常動作ではハイに設定します。低消費電力モードではローに設定します。このモードでは内部リセットが維持され、出力はディスエーブルされます。使用しない場合は V_L に接続します。

REMOTE(ピン4):動作モード選択入力。ローカルI²Cスレーブ・モードではローに設定します。リモート側で使用する場合のI²Cマスタ・モードではハイに設定します。REMOTEはGNDに弱くプルアップされます。

LINK(ピン5):リンク・ステータス・オープンドレイン出力。リモート・モードでは、デバイスがリンク通信を確立したとき、 \overline{LINK} はローに駆動されます。ローカル・モードでは、リンク通信の確立に加えてLTC4331のI²CインターフェースがI²Cバスに接続した後、 \overline{LINK} はローに駆動されます。リンク・ステータス機能は、ローカル・モードに設定(REMOTEはローにセット)されたLTC4331が、リモート・モードに設定(REMOTEはハイにセット)されたもう1つのLTC4331に接続している場合にのみ有効です。ステータスを監視するには、外付けプルアップ抵抗を V_L に接続します。それ以外の場合は、フロート状態にするか、GNDに接続します。

RDY(ピン6):I²Cレディ・ステータス・オープンドレイン出力。デバイスのI²Cインターフェースがバスに接続した後、 \overline{RDY} はローに駆動されます。接続されているリンクがないときにLTC4331の制御インターフェースが利用可能になったことを検出するのに使用されます。 \overline{RDY} は V_L への弱い内部プルアップを備えており、ローカル・モードでのみ有効です。リモート・モードでは、このピンは未接続のままにできます。

SCL(ピン7):I²Cシリアル・クロック。ロー側出力ドライバおよび入力。外付けプルアップに接続します。

SDA(ピン8):I²Cシリアル・データ。ロー側出力ドライバおよび入力。外付けプルアップに接続します。

NC(ピン9、20):未接続ピン。フロート状態にするか、GNDに接続します。

\overline{ALERT} (ピン10):SMBALERT / 割り込み。 \overline{ALERT} はローカル・モードではオープンドレイン出力で、リモート・モードでは入力です。リモート側の \overline{ALERT} ピンで設定された値は、ローカル側の \overline{ALERT} ピンに伝搬されます。また、 \overline{ALERT} はローカル側のI²C制御インターフェースのSMBALERT機能です(イネーブルの場合)。レジスタ・フィールド

INTR_MODE = 1の場合、 \overline{ALERT} ピンはレベルセンシティブなアクティブ・ローの割り込み信号に切り替わります。ローカル側では外付けプルアップに接続します。リモート側では \overline{ALERT} ピンをフロート状態にしないでください。

A1(ピン11):I²Cデバイス・アドレス選択1。A1は3ステート入力です。A1とA2を組み合わせて、内部スレーブ・デバイスに割り当てられる8つのI²Cアドレスのうち1つを選択します。ピンA1およびA2をフロート状態にすると、内部I²Cデバイスは無効になります。表4の指定に従って、ハイ、ロー、またはフロートに設定します。

A2(ピン12):I²Cデバイス・アドレス選択2。A2は3ステート入力です。A2とA1を組み合わせて、内部スレーブ・デバイスに割り当てられる8つのI²Cアドレスのうち1つを選択します。ピンA1およびA2をフロート状態にすると、内部I²Cデバイスは無効になります。表4の指定に従って、ハイ、ロー、またはフロートに設定します。

CTRL(ピン13):ローカルからリモートへの制御。ローカル側のCTRLピンで設定された値は、差動リンクを介してリモート側のCTRLピンに伝搬されます。リモート側では、起動時に差動リンクが確立されるまでCTRLは駆動されません。CTRLは V_L への弱いプルアップを備えており、使用しない場合は未接続のままにできます。

SPEED1(ピン14):リンクおよびインターフェース・タイミング選択1。SPEED1は3ステート入力、SPEED2と組み合わせてリンクのボー・レートとI²Cバスのタイミングを選択します。表2の指定に従って、ハイ、ロー、またはフロートに設定します。

SPEED2(ピン15):リンクおよびインターフェース・タイミング選択2。SPEED2は3ステート入力、SPEED1と組み合わせてリンクのボー・レートとI²Cバスのタイミングを選択します。表2の指定に従って、ハイ、ロー、またはフロートに設定します。

GND(ピン16):グラウンド。

\overline{SLO} (ピン17):リンク低速モード入力。ローに設定すると、リンク・トランスマッタのスルー・レートを制限します。これにより、SPEED1とSPEED2によって設定される最大リンク・レートも制限されます。SPEED INDEXが0および1の場合にのみ有効です。 \overline{SLO} はGNDと V_{CC} を基準にします。 \overline{SLO} ピンをフロート状態にしないでください。

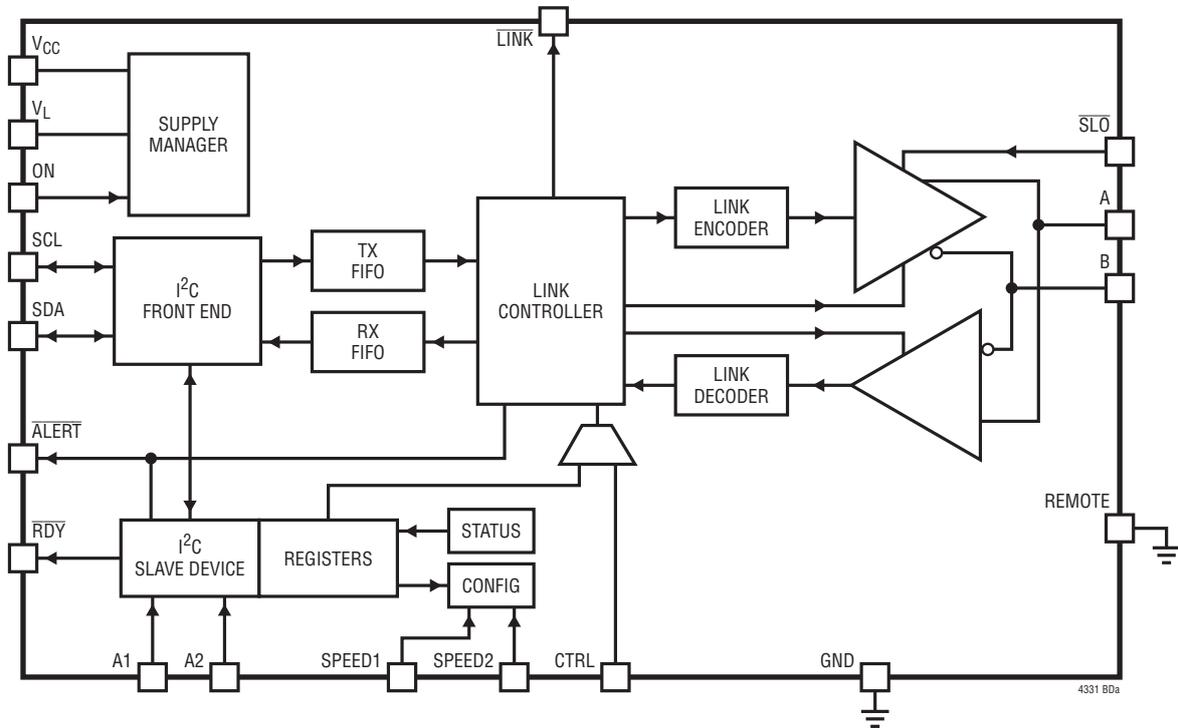
リンク

A(ピン18):非反転リンク・トランシーバー・ピン。

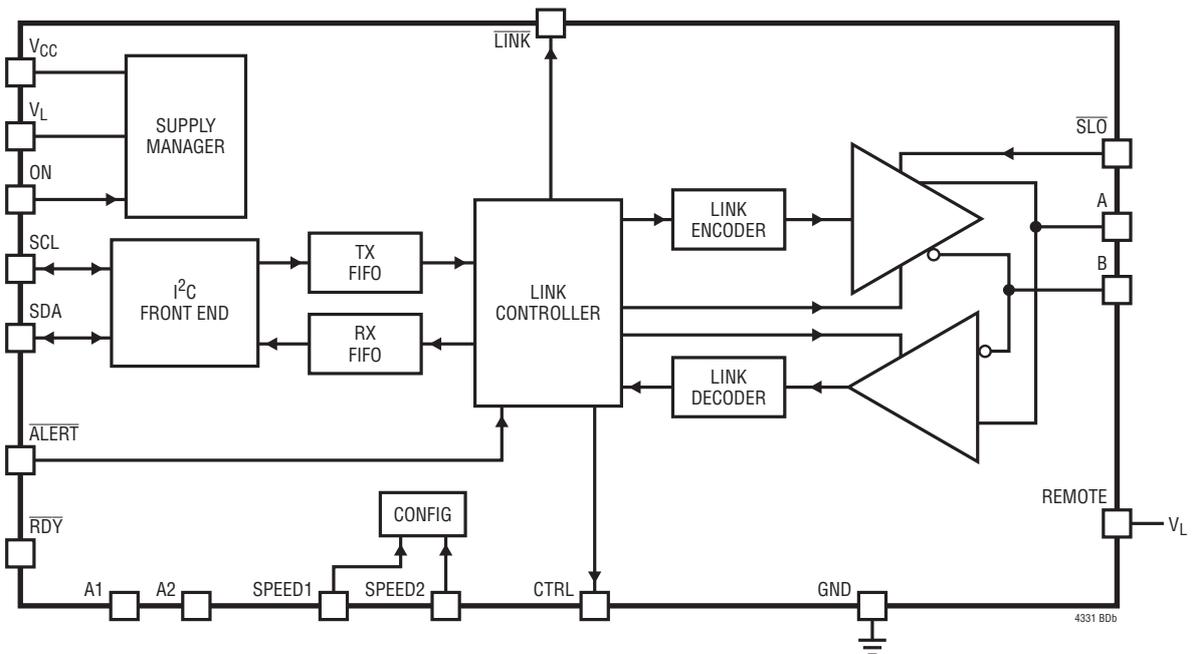
B(ピン19):反転リンク・トランシーバー・ピン。

ブロック図

ローカル・モード



リモート・モード



テスト回路

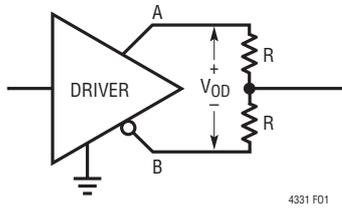


図1. ドライバのDC特性

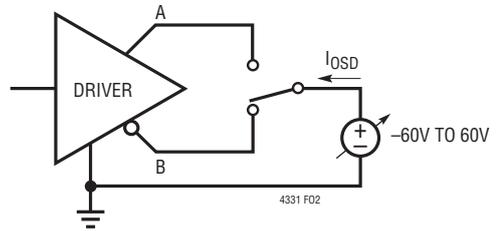


図2. ドライバの出力短絡電流

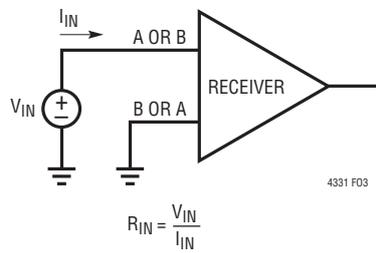


図3. レシーバーの入力電流と入力抵抗

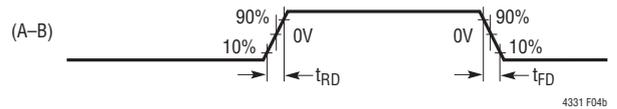
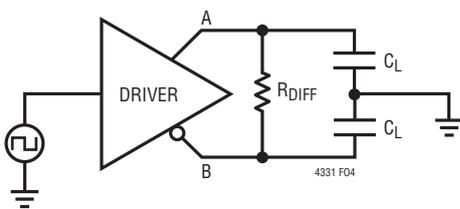


図4. ドライバのタイミング測定

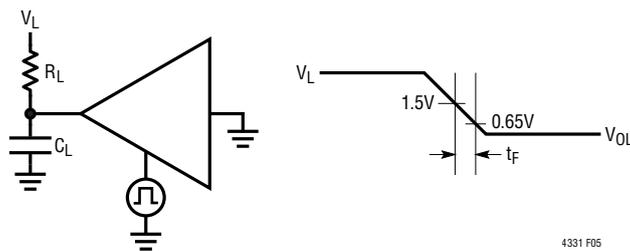


図5. SCLおよびSDAドライバのタイミング測定

タイミング図

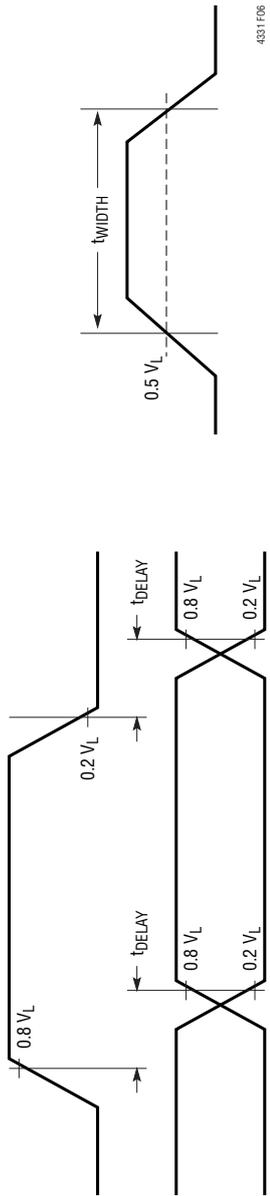


図6. タイミング仕様に対するロジック I/O 電圧レベル (SCL と SDA を除く)

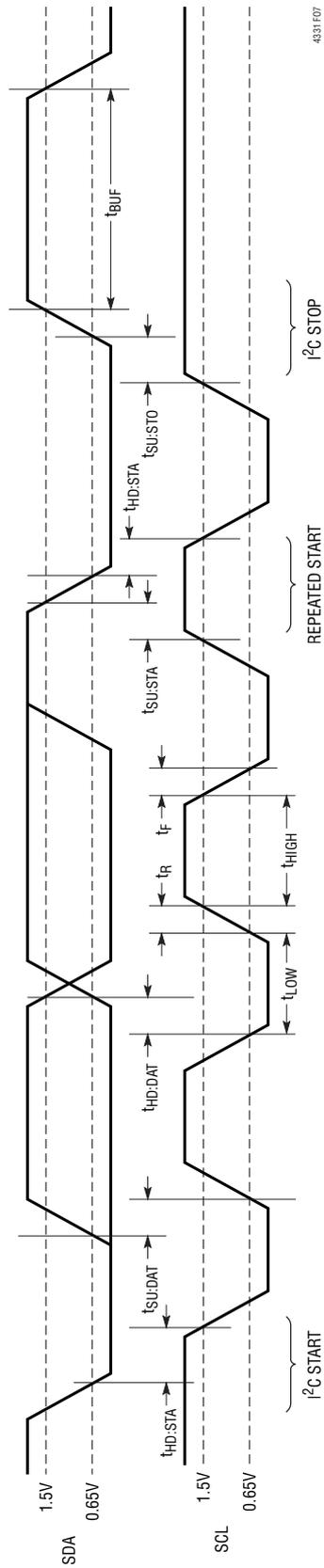


図7. I²C の電圧レベルとタイミング

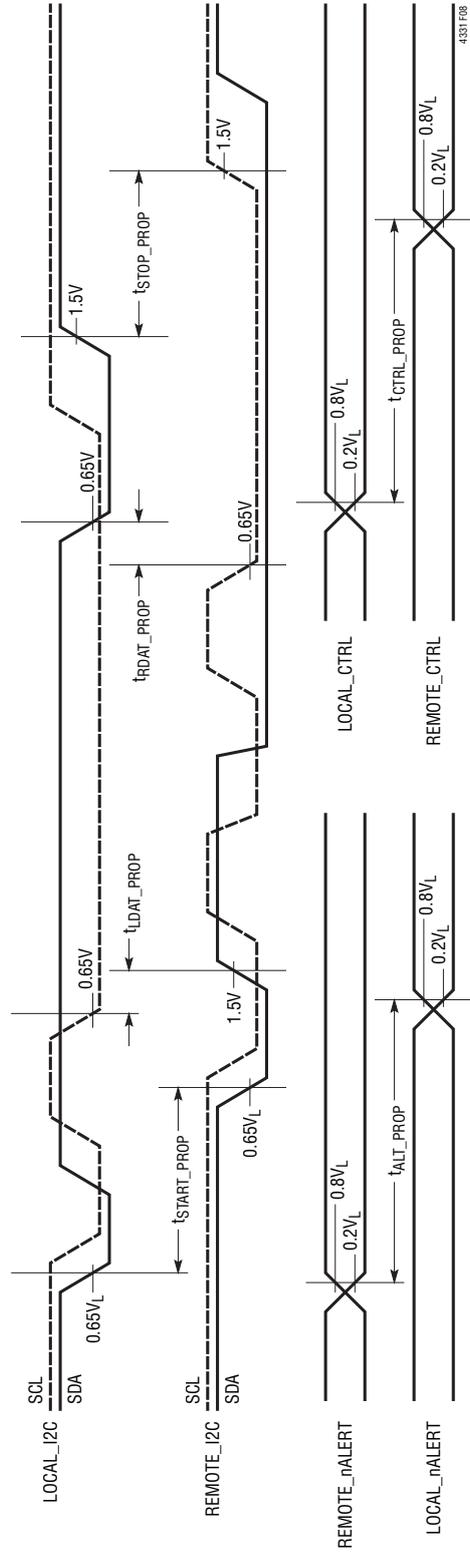


図8. 伝搬のタイミング

アプリケーション情報

概要

拡張されたフル機能のI²Cネットワークを構築するには、2つのLTC4331デバイスが必要です。1つのLTC4331はREMOTEピンを使用してローカル・モードに設定され、全機能装備のSMBus互換I²Cスレーブ・デバイスとして機能します。このローカル・インターフェースを介して、マスタは差動ケーブル上で最大1200m離れたリモート・スレーブ・デバイスをアドレス指定できます。リモート・ネットワーク上では、もう1つのLTC4331がリモート・モードに設定され、リモート・スレーブ・デバイスに接続されるI²Cマスタ・デバイスとして機能します。このマスタ・インターフェースは、ローカルI²Cトランザクションをリモート・ネットワーク上にミラーリングし、リモート・スレーブの応答をローカル・ネットワークに返信します。ほとんどの場合、リンクはトランスペアレントであり、ローカル・マスタから見るとリモート・スレーブ・デバイスはローカル・デバイスとして認識されます。

ローカル側のLTC4331に含まれる、アドレス指定可能な別のスレーブ・デバイスは、リンクのオプション設定とイベント監視用の制御インターフェースを提供します。

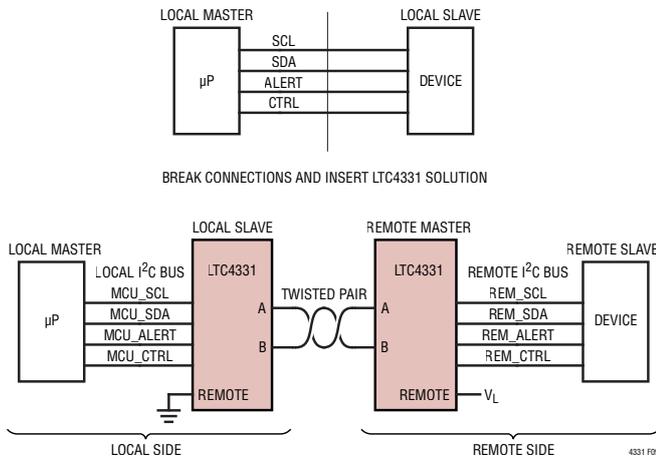


図9. I²Cネットワークに挿入されたLTC4331ソリューション

ローカル・モード

ローカル側では、REMOTEピンをローに設定してLTC4331をローカル・モードにします。このモードでは、LTC4331はスレーブ・デバイスとして動作します。I²Cインターフェースは、SPEED1およびSPEED2ピンを使用してI²C Fast-mode Plus、Fast-mode、またはStandard-modeクラスのタイミング仕様との互換性を持つように設計されています。

LTC4331は、スレーブ・レシーバーとして動作する場合、ローカルI²Cマスタから送信されるI²C START、STOP、およびデータ・イベントをキャプチャします。このローカル・スレー

ブ・デバイスは、これらのイベントを符号化ビットストリームに変換し、差動リンクを介して、リモート・モードに設定されたもう1つのLTC4331に送信します。I²Cバスの向きが切り替わった後、デバイスはスレーブ・トランスミッタとして動作し、差動リンクの方向は逆になります。リモートLTC4331は、リモートI²Cバスから受信した応答データをツイスト・ペア・ケーブル上に送信します。ローカル側のLTC4331は、送信されたビットストリームをI²Cデータ・イベントにデコードし、ローカルI²Cバス上で駆動します。

ローカルLTC4331は、スレーブ・トランスミッタとして動作する場合、ローカルI²Cバスを定期的にストールさせて、リモートI²Cバスとリンクのレイテンシに対応する必要があります。ローカルLTC4331は、有効な応答がまだ利用可能でないときは常に、クロック・ストレッチングによってレイテンシに対応します。したがって、各応答 (N) ACKおよびデータ・ビットに対するSCLクロック・ストレッチングを完全にサポートするローカルI²Cマスタ・デバイスを推奨します。考慮事項のセクションを参照してください。

SCLクロック・ストレッチングを使用してリンクとリモートデバイスのレイテンシに対応することで、ローカルI²Cクロック・レートは、リンク・ボー・レートやリモートI²Cクロック・レートから切り離されます。これにより、ローカル・ネットワークとリモート・ネットワークは互いに独立したI²Cバス・レートで動作できます。

リモート・モード

リモート側では、REMOTEピンをハイに設定してLTC4331をリモート・モードにします。このモードでは、LTC4331はI²Cマスタ・デバイスとして動作します。通常動作時には、リモート・マスタは、ローカルI²Cマスタによって生成されたI²Cイベントをミラーリングします。LTC4331は、Fast-mode Plus、Fast-mode、またはStandard-modeクラスのタイミング仕様を使用してイベントを再生成します。タイミング・クラスは、SPEED1およびSPEED2ピンによって選択されます。

LTC4331は、リモートI²Cネットワーク上の複数のマスタをサポートしていません。リモート側ネットワーク上に配置できるマスタは、LTC4331のI²Cマスタ・デバイス・インターフェース1つだけです。リモート・スレーブは、(例えばホスト通知動作の一部として)マスタ・モードに切り替わることも禁止されています。

LTC4331マスタ・インターフェースは、パケット内の全てのデータ・ビットに対するスレーブ・デバイスのクロック・ストレッチングを完全にサポートします。

アプリケーション情報

I²Cトランザクション

ローカル・マスタは、トランザクションを開始するとき、I²C STARTとスレーブ・アドレス・バイトを送信します。ローカル・モードに設定されたLTC4331デバイスは、キャプチャしたI²CイベントをエンコードしてリモートI²Cネットワークに送信し、これらのイベントはリモートI²Cバス上で再生成されます。スレーブとして設定 (REMOTEはローにセット)された追加のLTC4331デバイスがリモートI²Cネットワークに接続された場合、それらのデバイスも第3層I²Cネットワークにイベントを送信します。ローカル側のLTC4331は、リモート・スレーブ・デバイスからの(N) ACK応答を待機して、第9ビットでSCLを常にローに維持します。ローカル側のLTC4331が応答を受信すると、SCLはI²Cバス上で設定された応答データを使用して解放されます。R/WビットがWriteに設定されている場合、ACKの後でバスは向きが切り替わり、ローカルLTC4331は入ってくる書込みデータをキャプチャするためにスレーブ受信モードに切り替わります。8番目のSCLクロックの後、リモート・スレーブ・デバイスから(N) ACK応答を取得するために、バスとリンクの向きは逆になります。マスタがSTARTまたはSTOP条件を送信するまで、このシーケンスは続きます。ローカルI²Cトランザクションが実効リンク・レートより高速な場合、リンク上に転送されるデータはバッファに格納されます。図10を参照してください。

ローカルLTC4331は、全てのリモート・スレーブがスレーブ・アドレス・バイトをNACKしたことを検出すると、STOPまたはREPEATED START条件が検出されるまで、リモート側へのI²Cデータの送信を停止します。この機能は、トランザクションが別のローカル・スレーブ・デバイスにアドレス指定されているとき、LTC4331がバスを無用にストールさせることを防ぎます。このシナリオでは、STOPまたはSTART条件が検出されるまでリモート側のSCLがローに維持されることに注意してください。サイクル時間が異常に長い場合、t_{TIMEOUT}条件がアクティブになることがあります。

リモート・スレーブ・デバイスに対する読出しトランザクションの場合、ローカルLTC4331スレーブ・デバイスは、データ読出しフェーズの間バスをストールさせます。この時間中、リモートLTC4331のI²Cマスタは、リモート・スレーブ・デバイスから次のバイトをプリフェッチします。読み出されたデータ・バイトは差動リンクを介して送信され、ローカル・バッファに格納されます。ローカル・バッファ内でビットが利用可能になると、ローカルLTC4331はそれらのビットをSDA上で駆動し、設定されたセットアップ時間t_{SU:DAT:SLAVE}に従ってSCLを解放します。バイト全体が読み出された後、I²Cバスと差動リンクは向きが切り替わります。ローカルI²Cマスタはこの時間中にACKまたはNACKを実行します。マスタがACKした場合、このシーケンスが繰り返されます。このバスとリンク

の向きが逆になり、リモート・スレーブ・デバイスから次のバイトがプリフェッチされます。マスタがNACKした場合、バスとリンクの向きは逆になりません。マスタは次にSTOPまたはSTARTイベントを送信すると予想されます。図11を参照してください。

差動リンク

LTC4331は内部で高性能なRS485準拠トランシーバーを利用し、リンクを介して通信します。AピンとBピンは、±60Vまで故障保護されています。また、トランシーバーは±15Vの拡張されたコモンモード電圧範囲で動作するため、ノイズの多い環境や接地電位差のあるシステムに適しています。LTC4331デバイス間では、SPEED1およびSPEED2ピンの設定に基づいてボー・レートを選択可能なカスタム・パケットを使用してデータが交換されます。ケーブル上のボー・レートを選擇できるため、アプリケーションに合わせて性能とケーブル長のバランスをとることができます。ボー・レートを一致させて通信するために、リンクの両側を同じ速度に設定する必要があります。

EMIにセンシティブなアプリケーションでは、LTC4331は差動リンク出力のスルー・レートを制限してEMIを軽減できます。S_{LO}ピンをローに設定すると、スルー・レート制限回路がアクティブになります。スルー・レート制限モードでは、SPEED1ピンとSPEED2ピンはSpeed Index 0または1に設定されている必要があります。S_{LO}がローのときにSPEED1/2をSpeed Index 2以上に設定すると、ケーブル長に関係なくリンク・データが破壊されます。

LTC4331 I²Cスレーブ・デバイス拡張ソリューションは、ポイントtoポイント専用です。差動リンク上でマルチドロップ構成やマルチポイント構成は使用できません。

±40kVのESD保護

LTC4331は、極めて堅牢なESD保護機能を備えています。リンク・インターフェース・ピン(A、B)は、GND、V_{CC}(4.7μFのコンデンサをGNDに接続)を基準にした±40kV(人体モデル)に対する保護機能を備えており、全ての動作モード時または非給電時にAまたはBのラッチアップや損傷を生じることがありません。

レベル4 IEC ESDおよびEFT保護機能

LTC4331の改善されたESD保護機能は、IEC ESDテストおよびEFT(電気的高速過渡)テストにおいて高度な保護を提供します。IEC ESDのストレスは、ピーク電流、振幅、および立ち上がり時間における人体モデル・テストのストレスを超え、EFTテストは長期間の反復的ストレスを提供します。IECテストを人体モデル・テストと組み合わせることで、

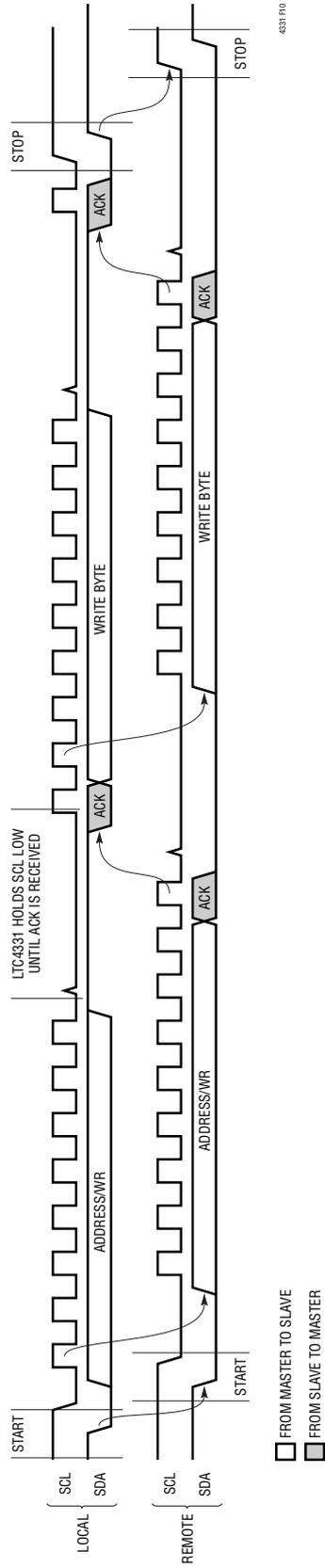


図 10. フル書込み

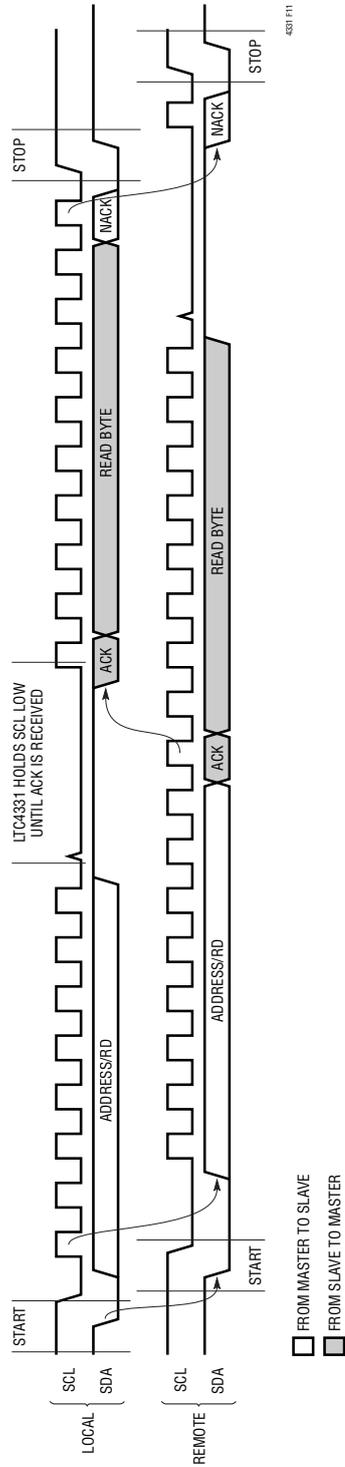


図 11. フル読み出し

アプリケーション情報

LTC4331が広範囲な現実世界の危険に対して堅牢になります。LTC4331は、Aピン、Bピンでの以下のテストに合格します。

- IEC 61000-4-2エディション2.0 2008-12 ESDレベル4:接触時±8kV (AまたはBとGNDの間、トランシーバーおよび保護回路をテスト・カードに実装してバス・ピンに直接放電、基板のGNDからESDガンのリターン・リードまでの低インピーダンスのグラウンド放電経路を使用、標準規格の図4に従う)
- IEC 61000-4-4セカンド・エディション2004-07 EFTレベル4:±5kV (AまたはBとGND間、5kHzの繰り返しレート、15msのバースト期間、60秒の試験時間、標準規格の7.3.2項に従って100pFコンデンサを介し、バス・ピンに結合して放電)レベル4定格に適合するには、V_{CC}ピンに少なくとも4.7μFの低インダクタンス・コンデンサが必要です。

起動とシャットダウン

LTC4331は、電源電圧がV_{CC}およびV_Lピンに印加され、ONピンがハイになったときに起動します。起動時には最初に全ての出力ピンが3ステートになります。初期化シーケンスの完了後、I²Cインターフェースとその他のピンが機能します。ローカル側のLTC4331はI²Cバスが非アクティブかどうか監視し、差動リンクを調べます。ローカルI²Cバスのアイドル状態を検出すると、RDYピンをローに駆動し、I²Cトランザクションに応答できることを示します。その後、マスタは内部制御インターフェースにアクセスできます。またLTC4331は、リモートLTC4331との通信リンクを確立すると、LINKピンをローに駆動します。これでリモートI²Cネットワークへのアクセスが可能になります。

ONピンを使用して、LTC4331を低消費電力状態に設定できます。ONをローに設定すると、LTC4331はリセット状態に保たれ、全ての設定値はデフォルト値に戻され、全ての出力ドライバはディスエーブルされ、差動トランシーバーは低消費電力モードに移行します。使用しない場合、ONはV_Lに接続します。

リンク・ステータス

LTC4331には、リモートI²CネットワークがローカルI²Cネットワークに接続したかどうかを示すLINKピンがあります。双方向リンク通信が確立され、I²Cインターフェースの準備ができると、LINKはローに駆動されます。LINKピンはオープンドレイン出力であり、使用する場合はV_Lへの外付けプルアップが必要となります。起動時には、LINKピンの出力ドライバはディスエーブルされます。

リンク・ステータスは、制御インターフェースを使用して監視することもできます。制御インターフェースのセクションを参照してください。

ローカル側のSPEED1およびSPEED2ピンで設定された値が、リモート側で設定された値と一致していることを確認してください。また、SPEEDの設定に対して表2に記載されているケーブル長を超えないようにしてください。これらの条件を満たさない場合、LTC4331はリンクを確立しません。

なお、ローカル側またはリモート側LTC4331デバイスのREMOTEピンの設定が不適当な場合、リンク・ステータスは予測不能です。

レディ・ステータス

ローカル側のLTC4331制御インターフェースがアクセスの準備ができたとき、RDYピンはローに駆動されます。このピンはオープンドレイン出力であり、ローカル・モードでのみ有効です。デバイスが最初に電源投入され、ONピンがハイに設定されたとき、RDYピンのロー出力ドライバはディスエーブルされ、ピンはV_Lに弱くプルアップされます。内部I²Cバス・アイドル検出回路は、インターフェースがアクティブなトランザクションを中断することを防ぎます。この回路は、SCLピンがt_{READY:IDLE}の間ハイになるか、または(インターフェースの準備ができてバスに接続したことを示す)I²C STOPが検出された場合、RDYをローに駆動します。リンク接続のステータスは、レディ機能には影響を与えません。RDYがローのときにLINKピンがハイになっている場合は、ローカル側のLTC4331制御インターフェースのみがアクセスに利用できます。RDYピンは内部でV_Lにプルアップされます。このピンはローカル・モードでのみ有効です。

RDYのもう1つの機能は、内部バッファが一杯になったことを示すことです。詳細については、考慮事項のセクションを参照してください。

割り込み/SMBALERT

LTC4331は、差動リンクを使用してリモート・ネットワークからローカル・ネットワークにミラーリングされる割り込み信号をサポートしています。リモート側のALERTは、リモートI²Cスレーブ・デバイスに接続できる入力ピンです。一方、ローカル側のALERTは、共有ローカル割り込みラインに接続できるオープンドレイン型出力として動作します。ALERTは定期的にサンプリングされ、t_{ALT_PROP}の伝搬時間を持ちます。

イネーブルの場合、ローカルLTC4331の制御インターフェースはALERTピンを使用してリンク・イベントと故障イベントを報告します。ローカル側のALERT出力は、リモートALERTと内部エンドポイント割り込み信号の論理積になります。

アプリケーション情報

デフォルトでは、LTC4331内のアドレス指定可能なローカル・スレーブ・デバイスは、アラート応答アドレス (ARA) を認識し、アラート応答プロトコルに参加します。EVENTがトリガされ、それに対応するALERT_ENビットがハイに設定された場合、ALERTはローに駆動されます。マスタがアラート応答プロトコルを送信し、LTC4331の内部スレーブ・アドレスの値が最も小さい場合、LTC4331はローカル・アラート出力を解放します。なお、リモートALERTピンからの値がローのため、ローカルALERTがローのままになることがあります。LTC4331のリモートALERT機能は、アラート応答トランザクションの影響を直接受けません。リモートALERTピン上の信号は、(接続されている場合は)常にローカル側に伝搬されます。ARAに回答するSMBusスレーブ・デバイスをリンクの両側で使用する場合、リモート・スレーブはローカル側のデバイスより優先順位の高いデバイス・アドレスを持っている必要があります。考慮事項のセクションを参照してください。

LTC4331の内部スレーブ・デバイスは、ARAを無視してALERTピンの機能をSMBALERTから割り込みモードに切り替えるように設定できます。割り込みモードに切り替えるには、CONFIGレジスタ内のINTR_MODEを1に設定します。割り込みをクリアするには、トリガされるイベントまたは対応するイベントのイネーブル・ビットを0に設定します。この手法は、ARAプロトコルの代わりにSMBALERTモードでも有効です。

制御

LTC4331のCTRLピンは、リモート・デバイスの入力ピンを制御するための追加の信号を提供します。リモート・モードでは、CTRLピンは出力であり、ローカル側のCTRLピンの値、またはビット・フィールドSW_CTRLに設定された値を反映

します。別のビット・フィールドCTRL_SELは、ピン制御かレジスタ制御かを選択します。デフォルトではローカルCTRLピンの値が使用されます。通信リンクが確立され、LINKピンがローの場合にのみ、ローカル側のCTRLの値はリモート側のCTRLに転送されます。

起動時には、CTRL出力ドライバはディスエーブルされ、弱い内部プルアップによってCTRLピンがフロート状態になることを防ぎます。CTRLピンの出力ドライバは、リンク通信が確立されたときのみイネーブルになります。その後、リモート・リセット・イベントの後を除いて、リモートCTRLピンの出力ドライバは常にイネーブルになります。この時、リンク通信が再確立されるまで出力ドライバはディスエーブルになります。

I²Cアドレス変換

I²Cアドレス変換機能により、同じネットワーク上で固定された、または限られた範囲のデバイス・アドレスを持つ複数のI²Cスレーブ・デバイスを使用できます。LTC4331のI²Cスレーブ・デバイスは、内部レジスタADDR_TRANSに対するXOR機能を使用して、受信したアドレスを自動的に変換します。アドレス変換を有効にするには、このレジスタをゼロでない値に設定します。リモート・スレーブにアドレス変換が必要な場合は、リモート・スレーブへのアクセスの前にADDR_TRANSが設定されている必要があります。そうしないと衝突が発生します。図12を参照してください。

タイムアウト

LTC4331は、SCLピンのSMBus SMBCLKロー・タイムアウトを尊重します。ローカル・モードでSCLが最小でt_{TIMEOUT:SLAVE:MAX}の間ローに維持された場合、I²Cインターフェースはリセットされ、SCLとSDAは(ローに維持されていた場合は)解放されます。リモート側では、リモート・ス

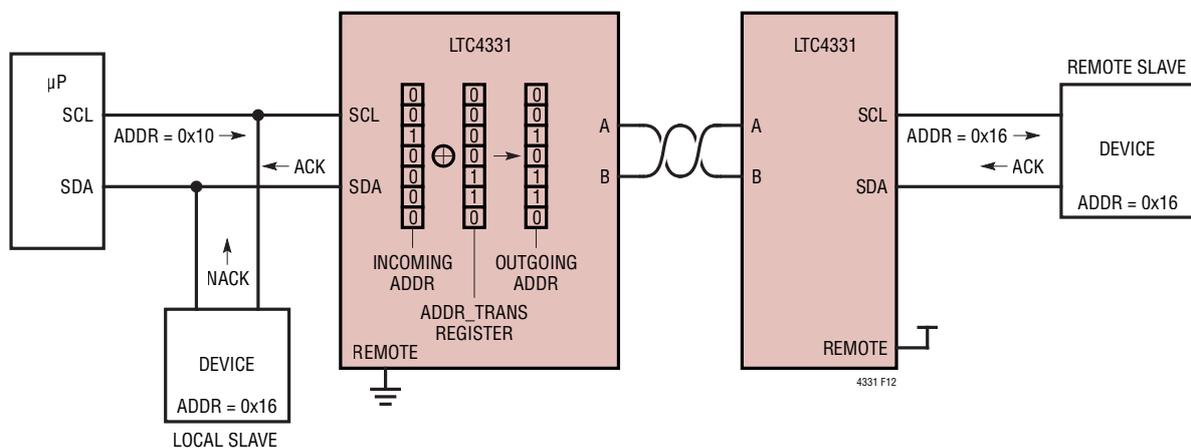


図12. アドレス0x10はリモート・デバイス用に0x16に変換される

アプリケーション情報

スレーブがタイムアウトを生成した場合、I²C マスタとして動作する LTC4331 も SCL と SDA を解放します。また、LTC4331 マスタは STOP イベントを送信し、ローカル側の STOP イベントを要求してから、それ以降のリモート I²C トランザクションを許可します。これにより、ローカルとリモートは確実に同期します。

また、ローカル側の LTC4331 スレーブ・インターフェースは SDA スタック・ロー防止回路を内蔵しており、I²C バスがアイドルのときに LTC4331 が SDA をローに維持しないようにします。この状況は、通常はマスタ・デバイスとスレーブ・デバイス間で I²C プロトコルの同期が失われたときに発生します。LTC4331 が SDA をローに維持している間に SCL が 35ms の間ハイになると、インターフェースはリセットされ、SDA は解放されます。

リモート・スタック・バス保護

リモート側の LTC4331 マスタ・デバイスは、I²C バスの障害を検出し、リカバリを試みることができます。マスタ・デバイスは、SDA がハイでなければならないときにローになっていることを検出すると、スレーブ・デバイスによる SDA のスタックと見なします。LTC4331 はバス・リカバリ・ルーチンに移行し、バス上で 16 SCL クロック駆動した後、STOP イベントを発行します。起動後に SDA がローと検出された場合も、このルーチンに移行します。ルーチンの実行に成功した場合、LTC4331 マスタは、ローカル I²C バスが STOP 条件を送信するまでローカル I²C バス・トランザクションを無視します。ルーチンの実行に失敗した場合、ローカル側マスタが新しいトランザクションを開始するたびに、ルーチンを再試行します。

リモート LTC4331 は、SCL が機能停止したことを検出すると、SCL ハイを検出してローカル I²C マスタから STOP コマンドを受信するまで、ローカル・バスからの全ての I²C トランザクションを自動的に NACK します。

SCL と SDA の両方が障害状態になった場合、リモート LTC4331 はローカル LTC4331 に FAULT 応答を送信し、ローカル LTC4331 は EXT_I2C_FAULT EVENT ビットをセットします。

リモート・リセット

ローカル側の LTC4331 は、最小で $t_{\text{REMOTE_RESET}}$ の間 ON ピンをローに維持することで、リモート側の LTC4331 のリセットをトリガできます。また、リンクが切断された場合、リモート LTC4331 は $t_{\text{REMOTE_RESET}}$ の経過後に自動的にリセットされます。リモート・リセットは、通信リンクが再確立されるまで、CTRL ピンを含む全てのリモート側出力をディスエーブルします。

考慮事項

- LTC4331 は、SCL クロック・ストレッチングを利用してリンクとリモート・バスのレイテンシに対応します。最高の性能を得るには、クロック・ストレッチングを完全にサポートする、ハードウェアまたはソフトウェア・ベースのローカル・マスタを使用することを強く推奨します。あるいは、LTC4331 の SCL で設定されたロー時間とリモート応答時間が、マスタの設定された SCL ロー時間より短くなるように、SCL の周波数を下げることも可能です。ローカル LTC4331 I²C スレーブ・デバイスの総クロック・ストレッチング時間は、SPEED1 および SPEED2 ピンの設定と、リモート I²C スレーブ・デバイスのタイミング条件によって決まります。これは推奨しません。図 13 を参照してください。

表 1. LTC4331 の SCL クロック・ストレッチングと互換性のない既知の I²C マスタ・デバイス

デバイス	問題	対策
全ての Raspberry Pi モデル (Broadcom BCM283X)	ハードウェア I ² C ペリフェラルのクロック・ストレッチングの問題	SCL クロック・ストレッチングを完全にサポートするソフトウェア・ベースの I ² C を使用する
アナログ・デバイスズの DC590B QuikEval コントローラ	SCL 信号パスが双方向でない	アナログ・デバイスズの DC590 スケッチ付き Linduino® を使用する

- LTC4331 I²C スレーブ・エクステンダは、マスタとして動作するリモート I²C デバイスをサポートしません。したがって、SMBus アドレス解決プロトコルとホスト通知プロトコルはサポートされません。
- SMBus ARA の使用時に、エクステンダのローカル側とリモート側に SMBus スレーブ・デバイスがある場合、全てのローカル・スレーブ・デバイスのアドレスは、リモート・

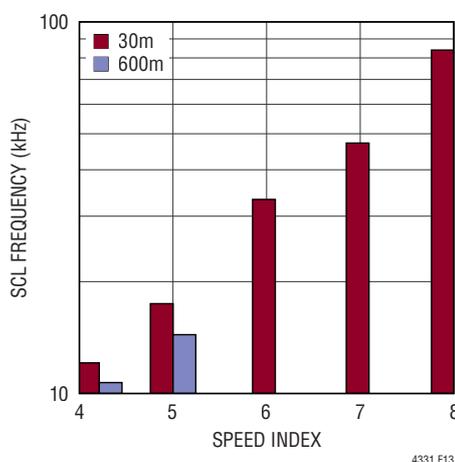


図 13. I²C マスタがスレーブ SCL のロー・ストレッチングを無視する場合の SCL の周波数範囲

アプリケーション情報

- スレーブ・デバイスのアドレスより大きい(優先順位が低い)値でなければなりません。これにより、スレーブ・アドレスの適切なネゴシエーションが可能となります。
- STARTまたはSTOPでI²Cトランザクションを中断するときには注意が必要です。STARTまたはSTOPは、ローカル側のLTC4331がスレーブ受信モードのときにのみ発行できます。デバイス内部ではデータは立上がりエッジでサンプリングされるため、マスタによって駆動されるデータ・サイクル内のSCLの最後の立上がりエッジの後、ローカルI²Cバスはスレーブによって駆動されていると見なされます。
 - LTC4331は実効リンク・レートより高速なローカルI²Cクロック・レートをサポートします。このデバイスは固定長の内部バッファを備えており、SPEED1とSPEED2によって設定されたレートでリンク上にバイトが転送される時、このバッファにバイト全体を保持します。この時間中、ローカルI²Cバスはストールし、I²Cデータをこれ以上バッファに入れずにします。ただし、ローカル・マスタが複数の連続するSTART/STOPコマンドを実効リンク・レートより高速で送信した場合、このバッファがオーバーフローすることがあります。LTC4331は、このイベントに備えて2つのステータス・インジケータを用意しています。第1に、バッファが一杯になった場合はRDYがハイになり、ローカルI²Cインターフェースの準備ができていないため、これ以上のSTART、STOP、または書込みデータ・イベントは失われる可能性があることを示します。第2に、RDYがハイの間にローカル・マスタが追加のI²Cイベントを書き込んだ場合は、TX_BUFFER_OVERFLOW FAULTイベントが発生します。
 - リモート・デバイスがローカル・マスタのターゲットでない場合、リモート・スレーブ・デバイスは、ローカル・スレーブ・デバイスによって開始されたSCLタイムアウト条件(バス・リセット)を認識しません。

リンク速度

リンクのボー・レートは、表2に示すように、SPEED1およびSPEED2ピンを使用して設定されます。「I²C Class」の列に、ローカルI²CインターフェースおよびリモートI²Cインターフェース上で設定されるタイミング・モードを示します。「Effective I²C Link Rate」に、I²Cデータがリンク上を伝搬する周波数を示します。ローカルSCLの周波数がこのレートを超過してもかまいませんが、ローカルSCLの周波数に対して実効リンク・レートが低下するため、クロック・ストレッチング時間が長くなります。SPEED INDEXは、リンクの両側で同じ値に設定されていなければなりません。

表2. 速度係数

SPEED INDEX	SPEED FACTOR (SF)
8	1×
7	2×
6	4×
5	8×
4	10×
3	16×
2	32×
1	50×
0	80×

表2. リンク速度

SPEED1 (Note 1)	SPEED2 (Note 1)	SPEED INDEX	I ² C CLASS	EFFECTIVE I ² C LINK RATE	MAX CABLE LENGTH (m) (Note 2)	SLEW RATE LIMITING OPTION (Note 3)
L	L	8	Fm+	1MHz	30	No
Float	L	7	Fm	500kHz	60	No
H	L	6	Fm	250kHz	200	No
L	Float	5	Fm	125kHz	600	No
L	H	4	Sm	100kHz	1200	No
H	Float	3	Sm	63kHz	1200+	No
Float	Float	2	Sm	31kHz	1200+	No
Float	H	1	Sm	20kHz	1200+	Yes
H	H	0	Sm	12.5kHz	1200+	Yes

Note 1: フロートにする代わりに、 $0.5 \cdot V_L$ をピンに印加することも可能。

Note 2: ラボ環境でCat5Eイーサネット・ケーブルを使用して評価。実際の最大ケーブル長は、ケーブルのタイプとアプリケーション環境によって異なります。

Note 3: SLOを使用。

SYSTEMタイミング仕様のリンク上の伝搬時間は、SPEED1およびSPEED2ピンに基づきます。

アプリケーション情報

制御インターフェース

LTC4331に含まれるアドレス指定可能なスレーブ・デバイスは、設定および監視用の制御インターフェースを提供します。この内部スレーブをイネーブルにするには、ピンA1およびA2を設定して固有のI²Cアドレスをデバイスに割り当てます。A1とA2の両方のピンが未接続の場合、内部スレーブはディスエーブルされます。内部スレーブ・デバイスは、図14～

19に示すように、パケット誤り訂正(PEC)ありまたはなしのSMBus 書込みバイト・プロトコルおよび読出し／受信バイト・プロトコルを認識します。

PECバイトは、ACK/NACKおよびSrビットと最後のCRCバイトを除く、START条件とSTOP条件の間の全てのバイトのCRC-8チェックサムとして計算されます。使用される多項式は、ゼロに初期化される $x^8 + x^2 + x + 1$ です。

S	DEVICE ADDR	\bar{W}	A	REGISTER	A	DATA	A	P
	3Eh	0	0	00h	0	01h	0	

4331 F14

DEVICE ADDRESS = 3Eh. ACCESSING THE CONFIG REGISTER

 FROM MASTER TO SLAVE

S: START

 FROM SLAVE TO MASTER

Sr: REPEATED START

 \bar{W} : WRITE BIT (ACTIVE LOW)

A: (N)ACK BIT

P: STOP

図14. バイトの書込み

S	DEVICE ADDR	\bar{W}	A	REGISTER	A	DATA	A	PEC	A	P
	3Eh	0	0	00h	0	01h	0	9Ah	0	

4331 F15

図15. バイト+PECの書込み

S	DEVICE ADDR	\bar{W}	A	REGISTER	A	Sr	DEVICE ADDR	\bar{W}	A	DATA	A	P
	3Eh	0	0	00h	0		3Eh	1	0	01h	1	

4331 F16

図16. バイトの読出し

S	DEVICE ADDR	\bar{W}	A	REGISTER	A	Sr	DEVICE ADDR	\bar{W}	A	DATA	A	PEC	A	P
	3Eh	0	0	00h	0		3Eh	1	0	01h	0	96h	1	

4331 F17

図17. バイト+PECの読出し

S	DEVICE ADDR	\bar{W}	A	DATA	A	P
	3Eh	1	0	01h	1	

4331 F18

図18. バイトの受信

S	DEVICE ADDR	\bar{W}	A	DATA	A	PEC	A	P
	3Eh	1	0	01h	0	4Ch	1	

4331 F19

図19. バイト+PECの受信

アプリケーション情報

PEC 転送は高ノイズ環境や高信頼性システムで推奨されます。

表 3. デバイス・アドレス

A1 (Note 1)	A2 (Note 1)	DEVICE ADDR (7-Bit)
L	L	3Eh
Float	L	3Ch
H	L	3Fh
L	Float	3Dh
H	Float	75h
L	H	76h
Float	H	74h
H	H	77h
Float	Float	Internal Slave Device is Disabled

Note 1: フロートにする代わりに、 $0.5 \cdot V_L$ をピンに印加することも可能。

レジスタの命名規則

RW	読出し／書込み
RO	読出し専用
W0C	ゼロを書き込んでクリア

表 5. レジスタ・マップ

REGISTER	NAME	DATA								DEFAULT
		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
00h	CONFIG	-	-	-	-	-	-	CTRL_SEL	INTR_MODE	0x00
01h	STATUS	SPEED_IDX				Reserved	EXT_NALERT	NALERT	NLINK	-
02h	EVENT	-	-	-	-	-	FAULT	LINK_LOST	LINK_GOOD	0x00
03h	ALERT_EN	-	-	-	-	-	FAULT_EN	LINK_LOST_EN	LINK_GOOD_EN	0x00
04h	FAULT	-	-	-	-	TX_BUF_OVERFLOW	EXT_I2C_FAULT	LINK_FAULT	I2C_WRITE_FAULT	0x00
05h	SCRATCH	SCRATCH								0x08
06h	ADDR_TRANS	-	I2C_TRANS							0x00
07h	CTRL	-	-	-	-	-	-	-	SW_CTRL	0x00

CONFIG レジスタ (RW)

FIELD	DESCRIPTION
INTR_MODE	ローの場合、 $\overline{\text{ALERT}}$ ピン上の内部スレーブ割り込み動作は SMBALERT です。内部スレーブ・デバイスは ARA を認識し、ARA に応答します。ハイの場合、内部スレーブ・デバイスは ARA を無視します。
CTRL_SEL	ローの場合、ローカル CTRL ピンの入力がリモート CTRL 出力ピンにミラーリングされます。ハイの場合、レジスタ CTRL の値が代わりに使用されます。

STATUS (RO)

FIELD	DESCRIPTION
NLINK	$\overline{\text{LINK}}$ ピンによって駆動されるレベル。高インピーダンスは 1 として解釈されます。
NALERT	ローカル側の $\overline{\text{ALERT}}$ ピンによって駆動されるレベル。高インピーダンスは 1 として解釈されます。
EXT_NALERT	リモート $\overline{\text{ALERT}}$ ピンへ駆動されるレベル。リンクが確立されている必要があります。
SPEED_IDX	<0-8>。SPEED1 および SPEED2 上で設定された値からエンコードされたインデックス。表 2 を参照してください。リンク速度。

アプリケーション情報

EVENT (WOC) : イベントはシステムによってセットされ、ユーザによってクリアされる

FIELD	DESCRIPTION
LINK_GOOD	ローカルI ² CネットワークとリモートI ² Cネットワークは接続されています。
LINK_LOST	ローカルI ² CネットワークとリモートI ² Cネットワークは通信リンクを失いました。
FAULT	FAULTレジスタの任意のフィールドがシステムによってセットされた場合にセットされます。このビットをクリアすると、FAULTレジスタの全てのビットがクリアされます。

ALERT_EN (RW) : 対応するEVENTビットがセットされた場合に $\overline{\text{ALERT}}$ をアラートする

FAULT (RO) : FAULT EVENTビットがセットされた場合、次のビットのうち少なくとも1つがセットされます。クリアするには、FAULT EVENTビットをクリアします。

FIELD	DESCRIPTION
I2C_WRITE_FAULT	内部アドレス・バイトまたはPECエラーの後に不完全な書き込みトランザクションが検出されました。
LINK_FAULT	通信リンクの障害が検出されました。
EXT_I2C_FAULT	リモートI ² Cバス上で障害またはスタック・バスのリカバリが発生しました。
TX_BUF_OVERFLOW	送信バッファがオーバーフローし、I ² Cイベントが失われました。

SCRATCH (RW)

FIELD	DESCRIPTION
SCRATCH	制御インターフェースへの読み出し／書き込みアクセスのテストに使用されます。

ADDR_TRANS (RW)

FIELD	DESCRIPTION
I2C_TRANS	受信した7ビットのI ² Cアドレスが、次の式によってリモート・ネットワーク用に変換されます。 $\text{Address}_{\text{OUT}} = \text{I2C_TRANS XOR Address}_{\text{IN}}$

CTRL (RW)

FIELD	DESCRIPTION
SW_CTRL	CTRL_SELがハイの場合のリモートCTRLピンの出力値を設定します。

PCB レイアウト

グラウンド・プレーン・レイアウトを推奨します。V_{CC}ピンから7mm以内の距離に4.7μFバイパス・コンデンサを配置する必要があります。信号A/Bに接続したPC基板のパターンは対称にし、できるだけ短くして、差動信号の完全性を良好に保ちます。差動信号AおよびBを、ケーブルのインピーダンスにほぼ一致する差動インピーダンスを持つエッジ結合マイクロストリップとして配線します。

リンク終端とバイアス

リンク上の伝送線路反射を最小限に抑えるために、各ノードのピンAとBの間に終端抵抗を接続する必要があります。反射を低減するために、それぞれの抵抗の値を、差動ケーブルの特性インピーダンスに合わせます。

全てのドライバが瞬間的にディスエーブルされたとき、リンクの向きが切り替わる間アイドル状態を維持するために、各ノードにバイアス抵抗回路網を挿入する必要があります。図20を参照してください。DC結合(非絶縁)リンク・アプリケーションでは、 $200\Omega \leq R_B \leq 620\Omega$ および $100\Omega \leq R_{T2} \leq 110\Omega$ になるようにR_BとR_{T2}を選択します。

絶縁

LTC4331では、直流的に絶縁されたリンクをサポートしているため、安全性の条件があるアプリケーションや独立した接地電位を持つアプリケーションに利用できます。リンクの両側にバイアス回路網と終端抵抗を使用する必要があります。トランス・アプリケーションでは、リンクの両側のAピンとBピンに直列抵抗を追加する必要があります。25Ω～50Ωの抵抗を使用します。図21を参照してください。

アプリケーション情報

表6. トランス・アプリケーションの標準的な抵抗値

V _{CC} (V)	R _B (Ω)	R _S (Ω)	R _{T2} (Ω)
3.3	200	25	110
5.0	270	50	110

容量性絶縁の場合は、 $200\ \Omega \leq R_B \leq 320\ \Omega$ になるようにR_Bを選択します。C = 1μFの定格のコンデンサは全てのSPEED INDEX値をサポートします。アプリケーションが大きなSPEED INDEX値のみを利用する場合は、より小さい値のコンデンサも使用できます。コンデンサの動作電圧が、予想されるグラウンド・オフセット電圧よりはるかに高いことを確認してください。図25を参照してください。

複数のローカル・エクステンダ・ネットワーク

LTC4331以外の拡張ソリューションでは、通常はエクステンダ・デバイスの使用が1つだけに制限されますが、LTC4331は、スレーブ・デバイス・モードで動作する複数のLTC4331デバイスを同じローカルSMBusネットワークに接続できます。これにより、並列に接続したLTC4331デバイスでスター型ネットワークを構成し、複数のリモートSMBusネットワークを拡張できます。

LINKはリモート・システムの準備ができたことを示します。オプションによりRDYを監視し、リンクがないときにローカル側の制御インターフェースがアクセスの準備ができたことを確認できます。図23を参照してください。

多層型エクステンダ・ネットワーク

LTC4331は、リモート・セグメントをチェーン接続して単一の多層型ネットワークを構築することも可能です。I²Cリンク・ネットワークの最大深さは、ネットワーク上のI²Cデバイスのt_{TIMEOUT}パラメータによってのみ制限されます。深さが増すにつれて、デバイスのクロック・ストレッチングされたロー時間は長くなります。その他のI²Cタイミング・パラメータは、深さの影響を受けません。図24を参照してください。

表7. 推奨トランス

MANUFACTURER	PART NUMBER	ISOLATION VOLTAGE	CENTER TAP	CM CHOKE	SPEED INDEX SUPPORTED
Murata	78601/9JC	1kV _{RMS}	No	No	ALL
Pulse	PE-68386NL	1500V _{RMS}	No	No	3, 4, 5, 6, 7, 8

5kV サージ、5kV EFT、および30kV IEC ESD に対する補助的な保護機能

工業環境で使用されるインターフェース・トランシーバーは、雷サージ、高電流誘導性負荷のスイッチングからの電気的高速過渡(EFT)、帯電した人または機器からの静電放電(ESD)などの現象に起因する過度の電气的ストレスに曝される場合があります。LTC4331は、ESDに対して高い耐性を持つように設定されていますが、内蔵されている保護機能は、61000-4-5のサージ・トランジェントに関連するエネルギーを吸収することができません。したがって、高度なサージ保護を実現するために、適切に設計された外部保護ネットワークが必要になります。この外部保護ネットワークは、LTC4331のESD性能およびEFT性能も、極めて高いレベルに改善することができます。

外部保護ネットワークの詳細および図については、アナログ・デバイスズLTC2862Aデータシート17ページの「5kV サージ、5kV EFT、および30kV IEC ESDに対する補助的な保護機能」のセクションを参照してください。

このネットワークは、以下の保護機能を提供します。

- EC 61000-4-2 ESDレベル4：接触時±30kV、非接触時±30kV (ライン-GND間、標準規格の図4に従ってトランシーバーと保護回路をグラウンド基準のテスト・カードに実装し、バス・ピンに直接放電)
- IEC 61000-4-4 EFTレベル4：±5kV (ライン-GND間、5kHzの繰り返しレート、15msのバースト期間、60秒の試験時間、標準規格の7.3.2項に従って100pFコンデンサを介し、バス・ピンに結合して放電)
- IEC 61000-4-5 サージ・レベル4：±5kV (ライン-GND間、ライン-ライン間、8/20μs波形、標準規格の図14に従って各ラインを80Ω抵抗を介してジェネレータに結合)

アプリケーション情報

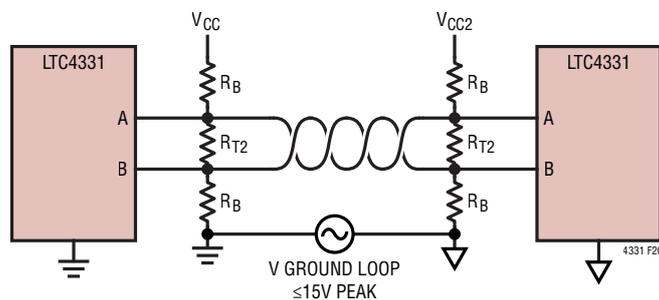


図20. 抵抗バイアス回路網

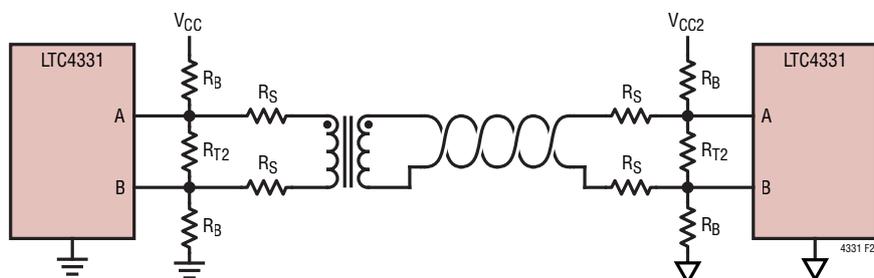


図21. トランス・アプリケーションの抵抗回路網

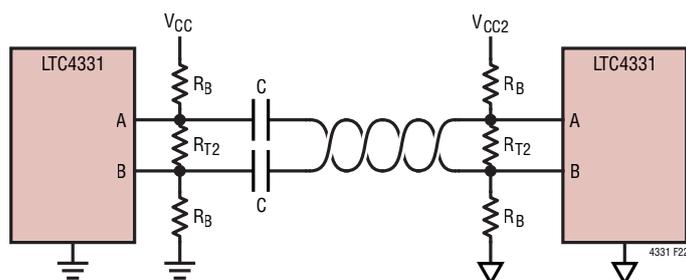


図22. 容量性絶縁の抵抗回路網

標準的応用例

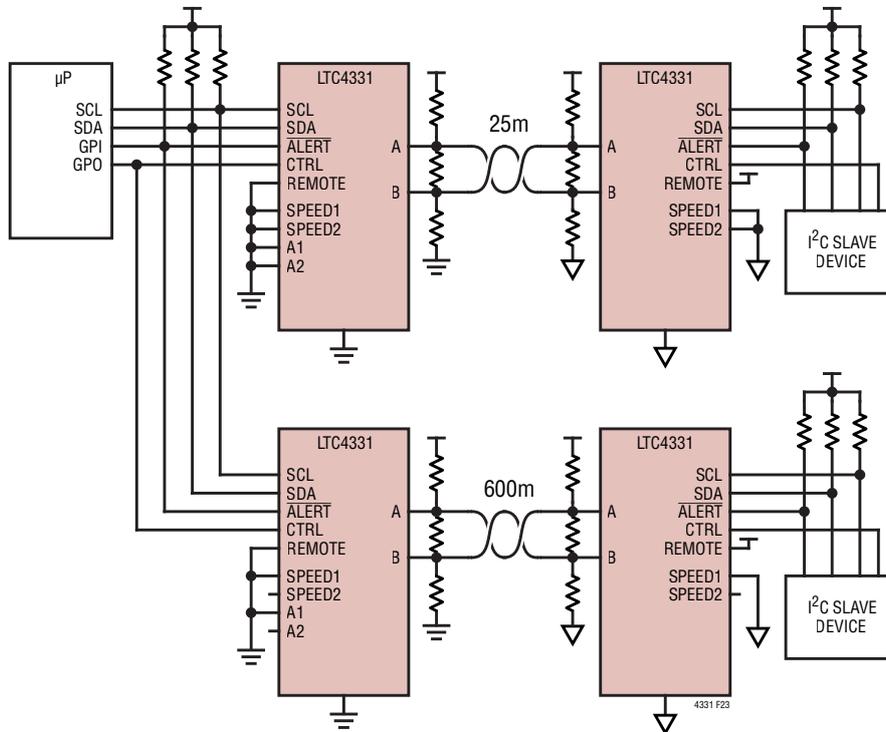


図 23. 複数のローカル・エクステンダ・ネットワーク

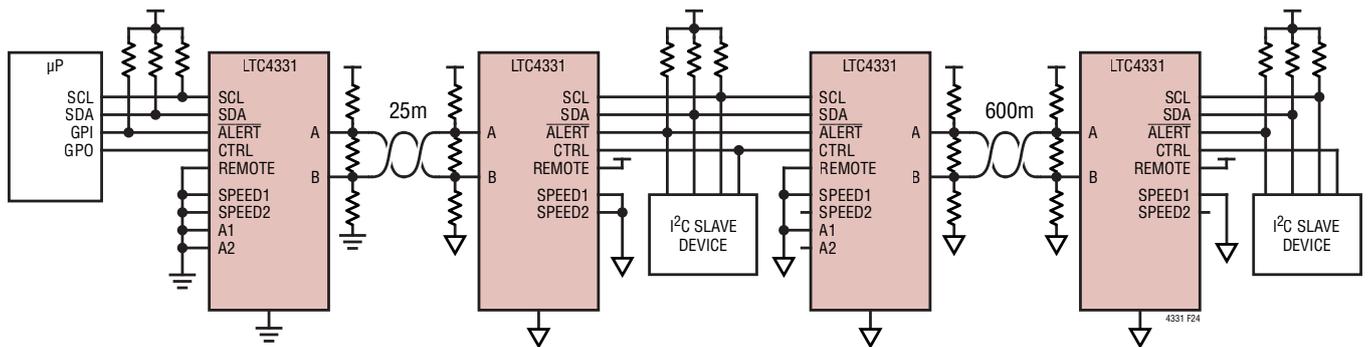


図 24. 多層型エクステンダ・ネットワーク

標準的応用例

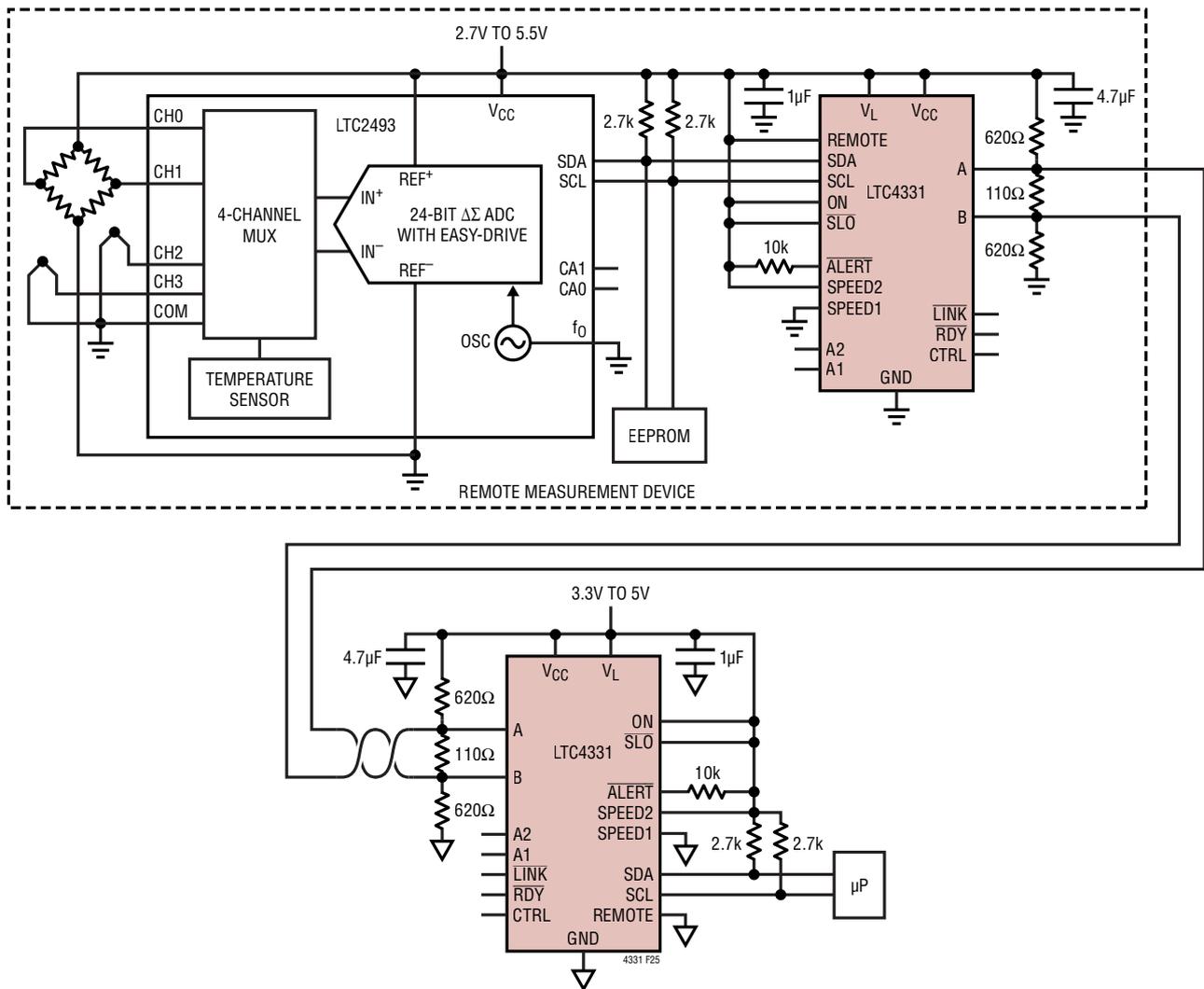


図25. LTC2499 4チャンネルADCをリモート計測用に拡張

関連製品

製品番号	概要	注釈
LTC4316/LTC4317/LTC4318	シングルI ² C/SMBus アドレス変換器	抵抗で設定可能、2.5V、3.3V、および5V バス
LTC4312/LTC4314	ピンで選択可能なバス・バッファ付き2チャンネル、2線マルチプレクサ	ピンで選択可能な2本または4本のダウンストリーム・バス、V _{IL} :最大0.3V・V _{CC} 、立ち上がり時間アクセラレータ、45msのスタック・バス切断およびリカバリ、±4kVのHBM ESD
LTC4305/LTC4306	容量性バッファ付き2チャンネル、2線バス・マルチプレクサ	ソフトウェアで選択可能な2本または4本のダウンストリーム・バス、スタック・バス切断、立ち上がり時間アクセラレータ、故障レポート、±10kVのHBM ESD
LTC4310	ホットスワップ可能なI ² Cアイソレータ	絶縁されている2本のバス間の双方向I ² C通信
LTM2892	SPI/デジタルまたはI ² C対応のµModuleアイソレータ	絶縁耐圧:3500V _{RMS} 、6チャンネル
LTM2883/LTM2886/LTM2887	±12.5V および5Vの可変安定化電源を備えたSPI/デジタルまたはI ² C対応のµModuleアイソレータ	2500V _{RMS} の絶縁特性を備え、電源もBGAパッケージに収容