

## 2.5Aスーパーキャパシタ・バックアップ・パワー・マネージャ

### 特長

- 2.5A降圧スーパーキャパシタ・チャージャおよび2.5A昇圧バックアップ電源
- スーパーキャパシタ(1個または2個を直列)からの2.5Aバックアップ用6.5Aスイッチ
- 入力電流制限により、充電電流よりも負荷を優先
- 入力切断スイッチにより、バックアップ時の入力を分離
- バックアップ・モードへのシームレスな自動切替え
- 内部スーパーキャパシタ・バランス(外付け抵抗不要)
- プログラマブルな充電電流と充電電圧
- 入力電源不良インジケータ
- システム・パワーグッド・インジケータ
- オプションのOVP回路により、60Vを超える電圧からデバイスを保護
- 固定周波数動作
- 熱特性が改善された24ピン4mm×5mm QFNパッケージ

### アプリケーション

- ライドスルー「Dying Gasp」電源
- 高電流ライドスルーの3V~5V無停電電源(UPS)
- 電力量計/工業用アラーム
- サーバ/ソリッド・ステート・ドライブ(SSD)

### 概要

LTC<sup>®</sup>4041は、2.9V~5.5V電源レール向けの総合的なスーパーキャパシタ・バックアップ・システムです。1個または直列の2個のスーパーキャパシタに充電するための高電流降圧DC/DCコンバータを内蔵しています。入力電源が使用できない場合、降圧レギュレータが昇圧レギュレータとして逆方向に動作し、スーパーキャパシタからシステム出力にバックアップ電力を供給します。

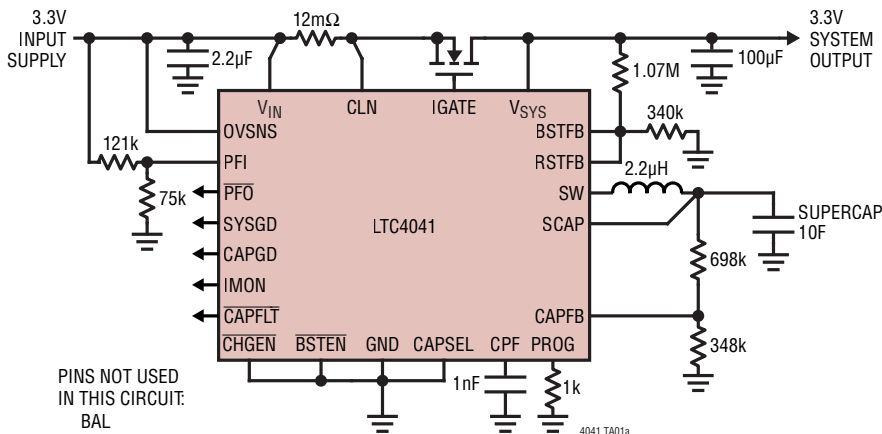
LTC4041の調整可能な入力電流制限機能により、充電電流が低減され、入力電源が過負荷から保護されます。また、外付け切断スイッチにより、バックアップ中は入力電源が切り離されます。入力電源電圧が調整可能なPFI閾値より低くなると、2.5A昇圧レギュレータがスーパーキャパシタからシステム出力に電力を供給します。

オプションの入力過電圧保護(OVP)回路は、V<sub>IN</sub>ピンでの高電圧による損傷からLTC4041を保護します。内蔵のスーパーキャパシタ・バランス回路により、各スーパーキャパシタへの印加電圧を均等に保ち、かつ各スーパーキャパシタの最大電圧を事前設定された値以下に制限します。LTC4041は、低背型(0.75mm)24ピン4mm×5mm QFNパッケージで供給されます。

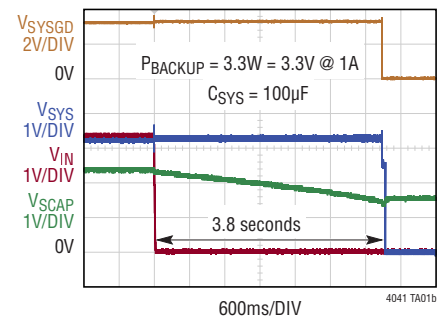
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。6522118、6570372、6700364、8139329をはじめとする米国特許によって保護されています。

### 標準的応用例

単一スーパーキャパシタの3.3Vバックアップ・アプリケーション



1個の10Fスーパーキャパシタを使用した完全なバックアップ・イベント



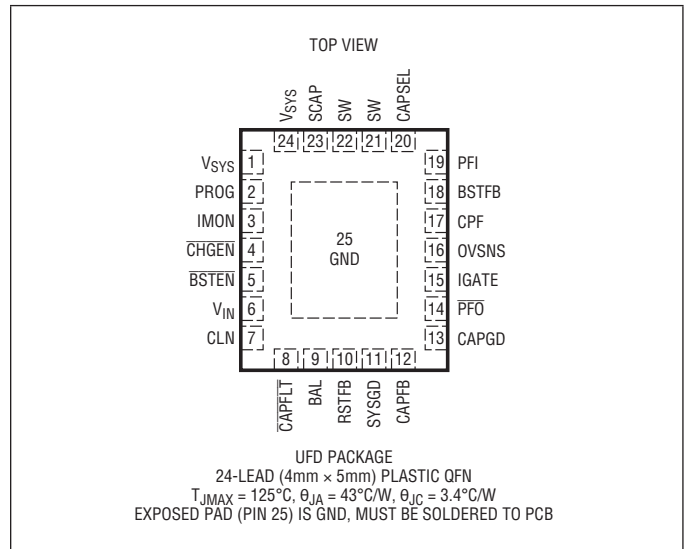
# LTC4041

## 絶対最大定格

### (Note 1)

$V_{IN}$ (トランジェント) $t < 1\text{ms}$ 、 デューティ・サイクル $< 1\%$ .....	-0.3V~7V
$V_{IN}$ (定常状態)、SCAP、BAL、CLN、 $V_{SYS}$ 、BSTFB、PFI、CPF、CAPFB、CAPFLT、 $\overline{PF0}$ 、SYSGD、OVSNS、IMON .....	-0.3V~6V
$\overline{BSTEN}$ 、 $\overline{CHGEN}$ 、CAPGD、RSTFB、 CAPSEL .....	-0.3V~ ( $V_{IN}$ 、 $V_{SCAP}$ 、 $V_{SYS}$ ) の最大値 +0.3V
$I_{OVSNS}$ .....	$\pm 10\text{mA}$
$I_{CAPGD}$ 、 $I_{\overline{PF0}}$ 、 $I_{SYSGD}$ .....	10mA
$I_{PROG}$ .....	-1.1mA
動作ジャンクション温度範囲 (Note 2、3) .....	-40°C~125°C
保存温度範囲.....	-65°C~150°C

## ピン配置



## 発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング	パッケージ	温度範囲
LTC4041EUFD#PBF	LTC4041EUFD#TRPBF	4041	24-Lead (4mm × 5mm × 0.75mm) Plastic QFN	-40°C TO 125°C
LTC4041IUFD#PBF	LTC4041IUFD#TRPBF	4041	24-Lead (4mm × 5mm × 0.75mm) Plastic QFN	-40°C TO 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

テープ&リール仕様: 一部のパッケージは、#TRMPBF 接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

## 電气的特性

●は規定動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 3)。注記がない限り、 $V_{IN} = V_{SYS} = 5\text{V}$ 、 $V_{SCAP} = 2.5\text{V}$ 、 $R_{PROG} = 2\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN}$	Input Voltage Range		2.9		5.5	V
$V_{SCAP}$	Supercapacitor Voltage Range (Backup Boost Input)				5.4	V
	Quiescent Current in Charger Mode with Charging Complete and Backup Boost Active (CAPSEL = 1)	$V_{IN}$ and $V_{SYS}$ Total Quiescent Current		800	1600	$\mu\text{A}$
		SCAP Quiescent Current		13	26	$\mu\text{A}$
	Quiescent Current in Charger Mode with Charging Complete and Backup Boost in Sleep (CAPSEL = 1)	$V_{IN}$ and $V_{SYS}$ Total Quiescent Current		275	550	$\mu\text{A}$
		SCAP Quiescent Current		13	26	$\mu\text{A}$
	Quiescent Current in Backup Mode with Backup Boost in Sleep ( $V_{IN} = 0\text{V}$ , CAPSEL = 1)	$V_{SYS}$ Quiescent Current		75	150	$\mu\text{A}$
		SCAP Quiescent Current		1	2	$\mu\text{A}$
	Quiescent Current in Shutdown (CHGEN = BSTEN = CAPSEL = 1, $V_{SYS} = 0\text{V}$ )	$V_{IN}$ Quiescent Current		5.5	11	$\mu\text{A}$
		SCAP Quiescent Current		0	1	$\mu\text{A}$

## 降圧スーパーキャパシタ・チャージャ

$V_{CAPFB}$	CAPFB Pin Servo Voltage		0.788	0.80	0.812	V
$I_{CAPFB}$	CAPFB Pin Input Leakage Current		-50	0	50	nA
$I_{CHG}$	Regulated Supercapacitor Charge Current	$R_{PROG} = 2\text{k}$ , $V_{SCAP} > 1\text{V}$	950	1000	1050	mA
	$V_{SYS}$ -to- $V_{SCAP}$ Differential Undervoltage Lockout Threshold	( $V_{SYS} - V_{SCAP}$ ) Falling	30	50	70	mV
		( $V_{SYS} - V_{SCAP}$ ) Rising	100	150	200	mV
$V_{PROG}$	PROG Pin Servo Voltage			800		mV
$h_{PROG}$	Ratio of Charge Current to PROG Pin Current			2500		mA/mA
	Input Current Limit Threshold Voltage	$V_{IN} - V_{CLN}$	23.5 22	25 25	26.5 28	mV mV
$A_{IMON}$	Input Current Limit Amplifier Gain	Ratio of $V_{IMON}$ to ( $V_{IN} - V_{CLN}$ )		32		V/V
	CLN Input Bias Current	$V_{CLN} = V_{IN}$			300	nA
$V_{RECHRG}$	Recharge Threshold Voltage	As a Percentage of the Regulated $V_{SCAP}$	96.2	97.5	98.8	%
	End-of-Charge Indication	PROG Pin Average Voltage		100		mV
	CAPGD Rising Threshold	As a Percentage of the Regulated $V_{SCAP}$	90	92.5	95	%
	Hysteresis	As a Percentage of the Regulated $V_{SCAP}$		2.5		%
$f_{OSC(BUCK)}$	Step-Down Converter Switching Frequency	$V_{SCAP} > 1\text{V}$	2.0	2.25	2.5	MHz
$R_{P(BUCK)}$	High Side Switch On-Resistance			130		m $\Omega$
$R_{N(BUCK)}$	Low Side Switch On-Resistance			120		m $\Omega$
$I_{LIM(BUCK)}$	PMOS Switch Current Limit		3	4.3		A

## スーパーキャパシタ・バランス

$V_{BAL}$	Supercapacitor Balance Point	As a Percentage of $V_{SCAP}$ , $V_{SCAP} = 5\text{V}$	49	50	51	%
$I_{SOURCE}$	Balancer Source Current	$V_{SCAP} = 5\text{V}$ , $V_{BAL} = 2.4\text{V}$		50		mA
$I_{SINK}$	Balancer Sink Current	$V_{SCAP} = 5\text{V}$ , $V_{BAL} = 2.6\text{V}$		50		mA
	Top/Bottom Supercapacitor Overvoltage Threshold	( $V_{SCAP} - V_{BAL}$ ) and/or $V_{BAL}$ Rising, CAPSEL = 1		2.7	2.8	V
	Hysteresis			55		mV
	Top/Bottom Supercapacitor Undervoltage Threshold	( $V_{SCAP} - V_{BAL}$ ) and/or $V_{BAL}$ Falling, CAPSEL = 1		-50	-20	mV
	Hysteresis			30		mV

## 電気的特性

●は規定動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 3)。注記がない限り、 $V_{IN} = V_{SYS} = 5\text{V}$ 、 $V_{SCAP} = 2.5\text{V}$ 、 $R_{PROG} = 2\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>バックアップ昇圧スイッチングレギュレータ</b>							
$V_{BSTFB}$	BSTFB Pin Servo Voltage		●	0.78	0.8	0.82	V
$I_{BSTFB}$	BSTFB Pin Input Leakage Current			-20	20	nA	
$V_{SYS-BACKUP}$	Programmed Boost Output Voltage Range			2.7	5	V	
$f_{OSC(BST)}$	Step-Up Converter Switching Frequency			1.0	1.125	1.25	MHz
$I_{LIM(BST)}$	NMOS Switch Current Limit			5.5	6.5	7.5	A
$R_{P(BST)}$	High Side Switch On-Resistance			75		m $\Omega$	
$R_{N(BST)}$	Low Side Switch On-Resistance			70		m $\Omega$	
	$V_{SYS}$ Overvoltage Shutdown Threshold	$V_{SYS}$ Rising		5.3	5.5	5.7	V
	Hysteresis			100		mV	
	Boost Undervoltage Lockout	$\text{Max}(V_{SYS}, V_{SCAP})$ Falling		2.5		V	
	Hysteresis			150		mV	
$D_{MAX}$	Maximum Boost Duty Cycle			88		%	
	NMOS Switch Leakage Current	$\overline{BSTEN} = 1, \overline{CHGEN} = 1$		0	1	$\mu\text{A}$	
	PMOS Switch Leakage Current	$\overline{BSTEN} = 1, \overline{CHGEN} = 1$		0	1	$\mu\text{A}$	
$t_{MIN-BACKUP}$	Minimum Backup Time	$C_{CPF} = 1\text{nF}$		2.2		ms	
<b>SYSGD コンパレータ</b>							
	RSTFB Threshold	$V_{RSTFB}$ Falling	●	0.72	0.74	0.76	V
	Hysteresis			20		mV	
	RSTFB Pin Input Leakage Current	$V_{RSTFB} = 0.9\text{V}$		-50	0	50	nA
	SYSGD Delay	$V_{RSTFB}$ Rising & Falling		100		$\mu\text{s}$	
<b>パワーフェイル・コンパレータ</b>							
	PFI Input Threshold	$V_{PFI}$ Falling	●	1.17	1.19	1.21	V
	Hysteresis			1.16	1.19	1.22	V
	PFI Pin Leakage Current	$V_{PFI} = 1.3\text{V}$		-100	0	100	nA
	PFI Delay to PFO	$V_{PFI}$ Falling		0.5		$\mu\text{s}$	
	PFO Pin Leakage Current	$V_{PFO} = 5\text{V}$		0	1	$\mu\text{A}$	
	PFO Pin Output Low Voltage	$I_{PFO} = 5\text{mA}$		65	200	mV	
<b>ロジック入力 (BSTEN、CHGEN、CAPSEL、CAPFLT)</b>							
$V_{IL}$	Logic Low Input Voltage		●		0.4	V	
$V_{IH}$	Logic High Input Voltage		●	1.2		V	
$I_{IL}$	Logic Low Input Leakage Current	BSTEN, CHGEN		0	1	$\mu\text{A}$	
$I_{IH}$	Logic High Input Leakage Current	BSTEN, CHGEN		0	1	$\mu\text{A}$	
	CAPSEL Pin Leakage Current	CAPSEL = 1			10	$\mu\text{A}$	

## 電氣的特性

●は規定動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 3)。注記がない限り、 $V_{IN} = V_{SYS} = 5\text{V}$ 、 $V_{SCAP} = 2.5\text{V}$ 、 $R_{PROG} = 2\text{k}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>オープンドレイン出力 (SYS<sub>GD</sub>、CAP<sub>GD</sub>)</b>						
	Pin Leakage Current	5V at Pin		0	1	$\mu\text{A}$
	Pin Output Low Voltage	5mA Into Pin		65	200	mV
<b>CAPFLT ステータス・ピン</b>						
	CAPFLT Pin Pull-Down Current	$V_{CAPFLT} = 200\text{mV}$		10		$\mu\text{A}$
	Pin Leakage Current	5V at Pin		0	1	$\mu\text{A}$
<b>過電圧保護</b>						
$V_{OV(CUTOFF)}$	Overvoltage Protection Threshold	$V_{OVSNS}$ Rising, $R_{OVSNS} = 6.2\text{k}$	6.0	6.4	6.8	V
$V_{OVGT}$	IGATE Output Voltage Active	$V_{IN} = V_{OVSNS} = 5\text{V}$		9.4	12	V
$V_{OVGT(LOAD)}$	IGATE Voltage Under Load	5V Through 6.2k Into OVSNS, $I_{IGATE} = 1\mu\text{A}$	8	8.6		V
$I_{OVSNSQ}$	OVSNS Quiescent Current	$V_{OVSNS} = 5\text{V}$		40		$\mu\text{A}$
	OVSNS Quiescent Current in Shutdown	$\overline{BSTEN} = 1, \overline{CHGEN} = 1$		25		$\mu\text{A}$
	IGATE Time to Reach Regulation	$C_{IGATE} = 2.2\text{nF}$		3.5		ms
<b>過熱 (OT) 保護</b>						
	Overtemperature Shutdown	Temperature Rising		160		$^\circ\text{C}$
	Hysteresis			15		$^\circ\text{C}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなときジャンクション温度は  $125^\circ\text{C}$  を超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

**Note 3:** LTC4041Eは  $T_J$ が  $T_A$ にほぼ等しいパルス負荷条件でテストされる。LTC4041Eは、 $0^\circ\text{C}$ ~ $85^\circ\text{C}$ のジャンクション温度で性能仕様に適合することが確認されている。 $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コン

トロールとの相関で確認されている。LTC4041は、 $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の全動作ジャンクション温度範囲で確認されている。ジャンクション温度 ( $T_J$ ( $^\circ\text{C}$ ))は周囲温度 ( $T_A$ ( $^\circ\text{C}$ ))および消費電力 ( $P_D$ (W))から次式に従って計算される。

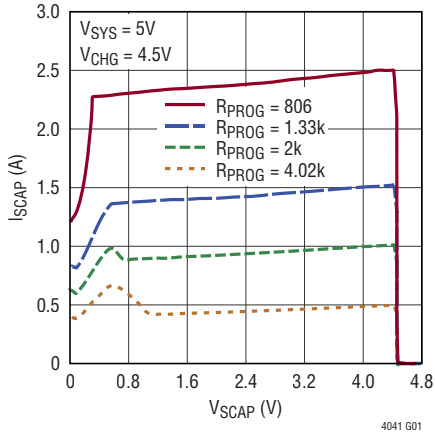
$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、パッケージの熱抵抗  $\theta_{JA}$ は  $43^\circ\text{C}/\text{W}$ 。

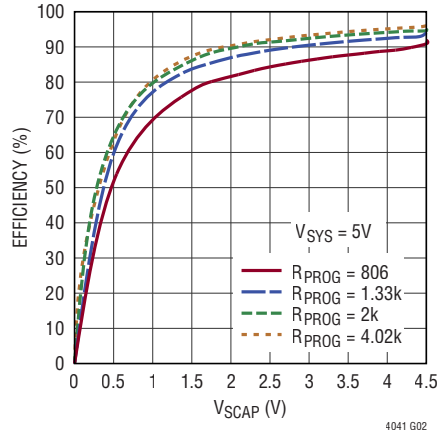
これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

## 代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

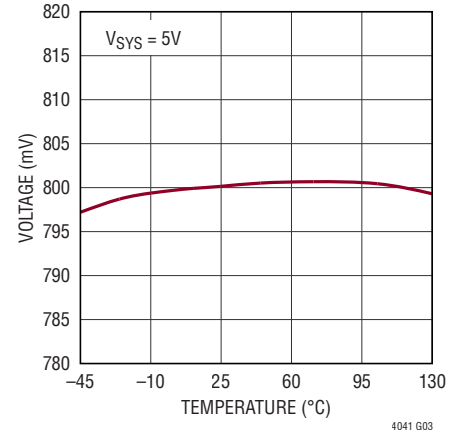
各種のPROG抵抗値での $I_{SCAP}$ と $V_{SCAP}$



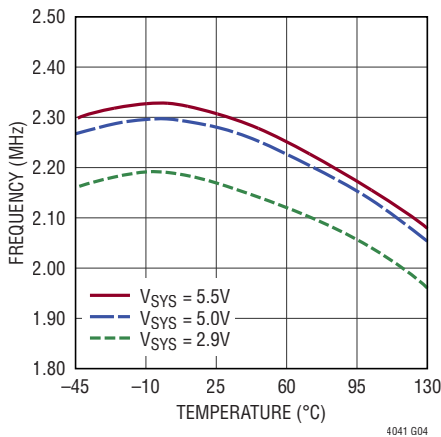
降圧チャージャの効率と $V_{SCAP}$



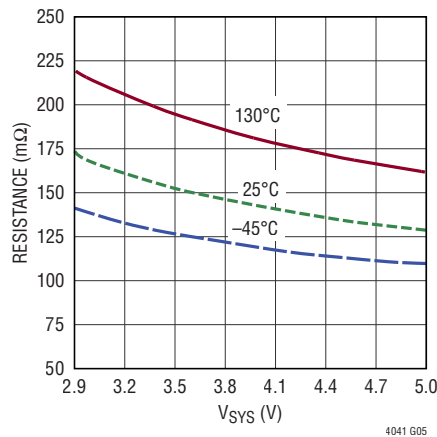
$V_{CAPFB}$ と温度



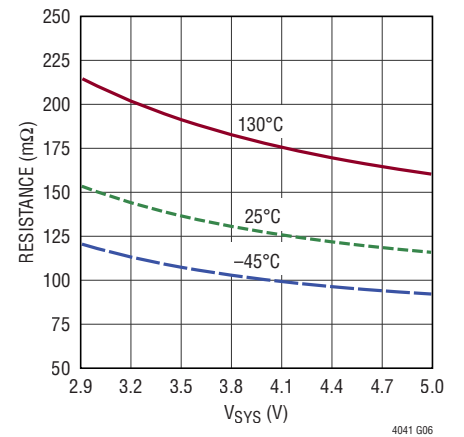
降圧チャージャの発振周波数と温度



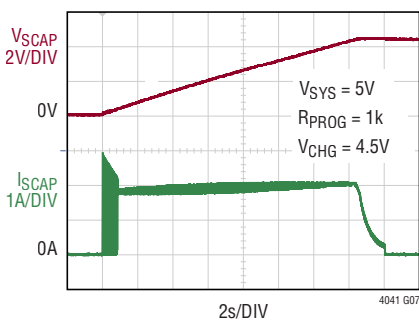
降圧チャージャのPMOSのオン抵抗と $V_{SYS}$



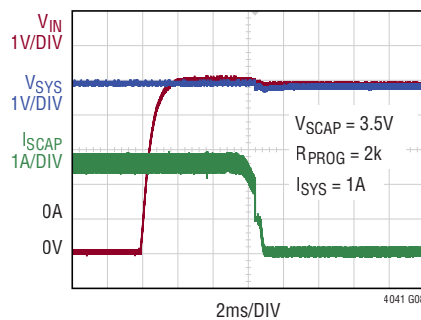
降圧チャージャのNMOSのオン抵抗と $V_{SYS}$



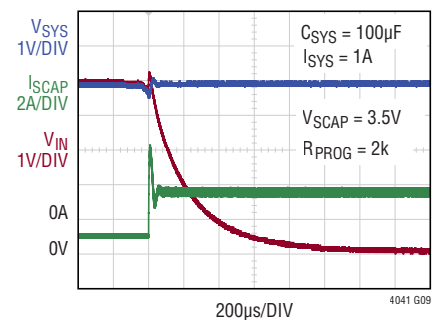
充電プロフィール: 直列2個の10Fスーパーキャパシタ



バックアップから通常動作モードへの遷移波形

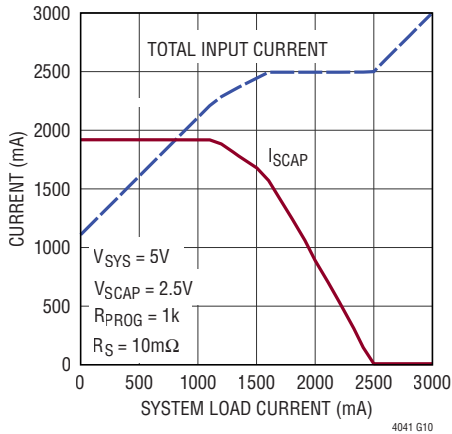


通常動作からバックアップ・モードへの遷移波形

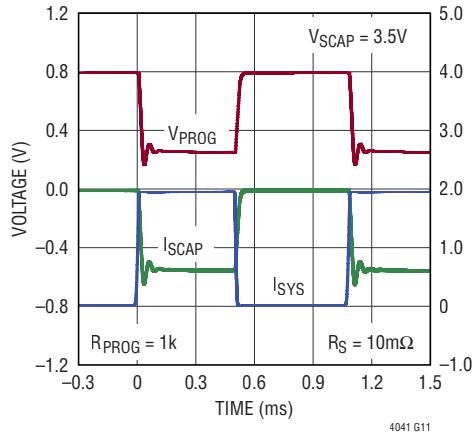


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

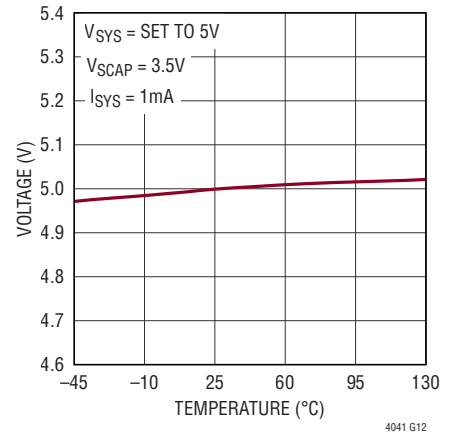
入力電流制限による充電電流の減少



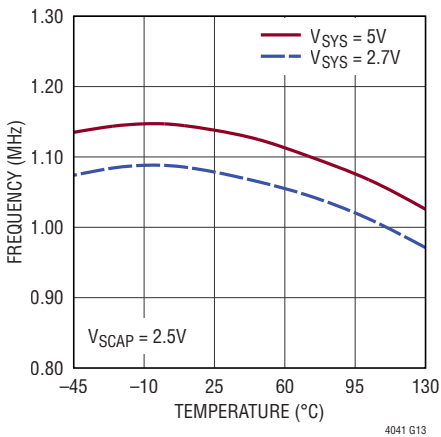
システムのステップ負荷による PROG 電圧の過渡応答



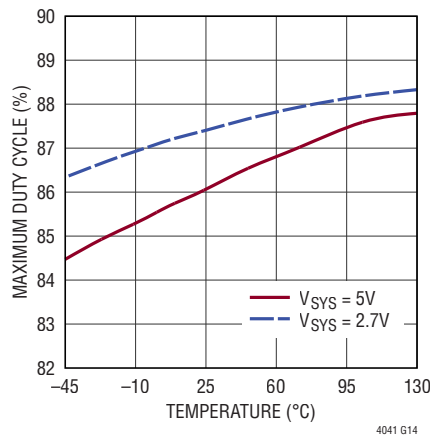
バックアップ昇圧レギュレータの出力電圧 ( $V_{SYS}$ ) と温度



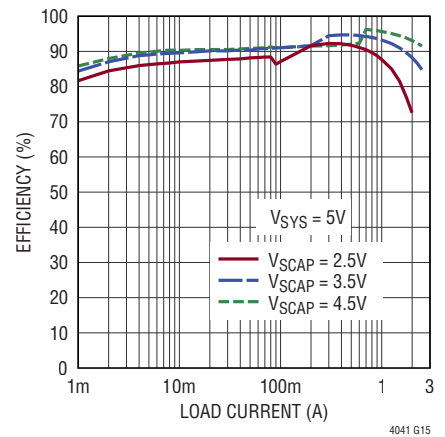
バックアップ昇圧レギュレータの発振周波数と温度



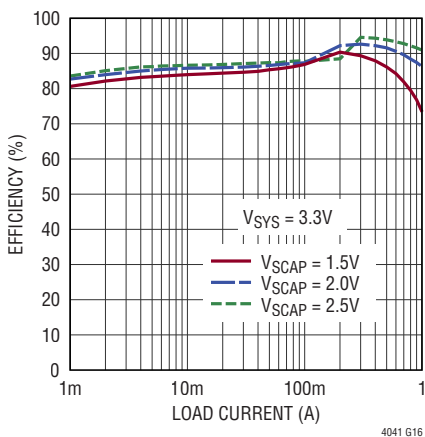
バックアップ昇圧レギュレータの最大デューティ・サイクルと温度



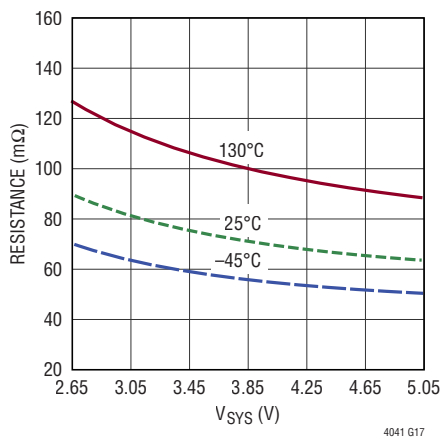
バックアップ昇圧レギュレータの効率と負荷電流 ( $V_{SYS} = 5V$ )



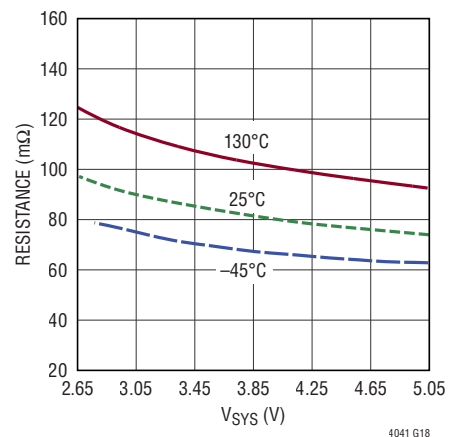
バックアップ昇圧レギュレータの効率と負荷電流 ( $V_{SYS} = 3.3V$ )



バックアップ昇圧レギュレータの NMOS のオン抵抗と  $V_{SYS}$

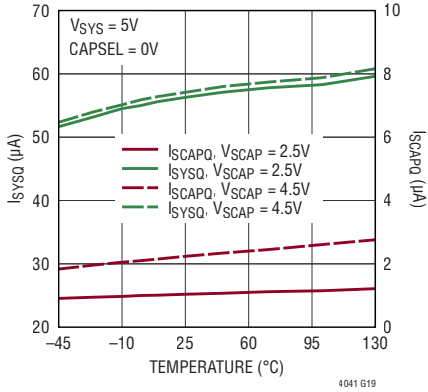


バックアップ昇圧レギュレータの PMOS のオン抵抗と  $V_{SYS}$

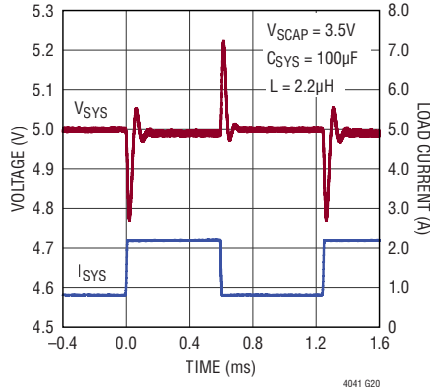


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

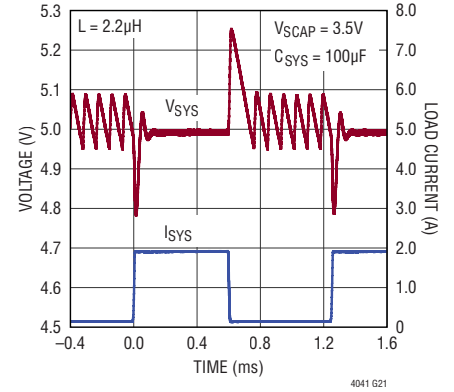
昇圧スリープ・モードでの  $I_{\text{SYSQ}}$  および  $I_{\text{SCAPQ}}$  と温度



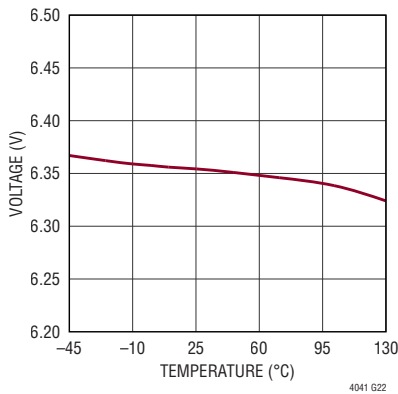
バックアップ昇圧レギュレータの 負荷ステップに対する過渡応答



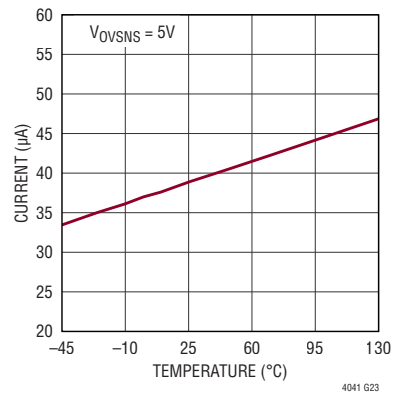
Burst Mode (バースト・モード) から 固定周波数モードへの遷移波形



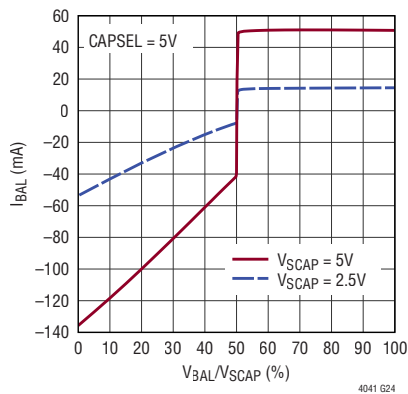
OVP モジュールの (6.2k を介した) シャットダウン電圧と温度



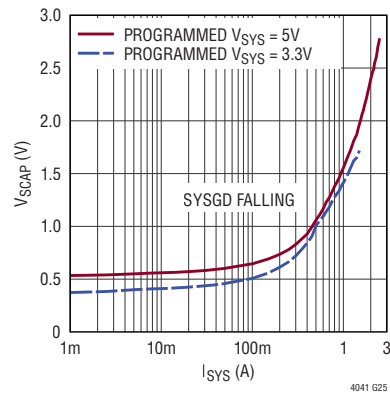
OVSNS ピンの自己消費電流と温度



スーパーキャパシタ・バランサの ソース/シンク電流



昇圧レギュレーションを維持する ための最小  $V_{\text{SCAP}}$  と  $I_{\text{SYS}}$





## ピン機能

**V<sub>SYS</sub> (ピン1, 24)** : システム電圧の出力ピン。このピンの使用目的は、主入力電源またはバックアップ・スーパーキャパシタ(主入力電源を利用できない場合)から外部負荷へ電力を供給することです。入力電源が利用可能な場合、このピンは、負荷に電力を供給する他に、スーパーキャパシタを充電するための電力を供給します。V<sub>SYS</sub>は、100 $\mu$ F以上の低ESRセラミック・コンデンサを使用してGNDにバイパスしてください。

**PROG (ピン2)** : 充電電流の設定ピン。PROGピンとGNDの間に抵抗を外付けすることで、フルスケールの充電電流を設定します。フルスケールでは、PROGピンの電圧は0.8Vにサーボ制御されます。SCAPピンを流れる電流とPROGピンを流れる電流の比は、内部で2500に設定されています。

**IMON (ピン3)** : V<sub>SYS</sub>電流のモニタ・ピン。V<sub>IN</sub>とCLNの差動電圧とIMONピンの電圧との比は、内部で32に設定されています。IMONピンの電圧が0.8Vに達すると、充電電流は減少します。

**CHGEN (ピン4)** : スーパーキャパシタ・チャージャのディセーブル・ピン。このピンをGNDに接続するとチャージャがイネーブルになり、1.2Vより高い電圧に接続するとディセーブルになります。このピンは未接続のままにしないでください。

**BSTEN (ピン5)** : バックアップ昇圧コンバータのディセーブル・ピン。このピンをGNDに接続すると昇圧バックアップがイネーブルになり、1.2Vより高い電圧に接続するとバックアップがディセーブルになります。このピンは未接続のままにしないでください。

**V<sub>IN</sub> (ピン6)** : 入力ピン。オプションの過電圧保護(OVP)機能を使用しない場合は、電源をこのピンに直接印加してかまいません。OVP機能が必要なアプリケーションでは、入力電源のV<sub>PWR</sub>とこのピンの間に外付けNチャンネルFETを接続します。

**CLN (ピン7)** : V<sub>IN</sub>とこのピンの間に接続する外付けの電流制限検出抵抗の負端子ピン。この抵抗を使用して、V<sub>IN</sub>からV<sub>SYS</sub>に流れる電流をモニタします。LTC4041は、この検出抵抗の両端間の電圧を25mVに維持するため、充電電流を低減します。ただし、電圧降下が25mVを超えた場合は、システムの電流を制限しません。

**CAPFLT (ピン8)** : オープンドレインのスーパーキャパシタ・フォルト・ステータス出力。チャージャ・モード時に、いずれか1個のスーパーキャパシタの電圧が2.7Vを超えると、こ

のピンがハイになり、充電が無効になります。バックアップ・モード時に、いずれか1個のスーパーキャパシタの電圧が-20mVを下回ると、CAPFLTピンがローになり、バックアップ昇圧が無効になります。スーパーキャパシタがどのような異常状態であっても充電またはバックアップを継続するには、このピンをハイに接続します。CAPFLTの電流プルダウン能力は10 $\mu$ Aです。

**BAL (ピン9)** : スーパーキャパシタの平衡点。このピンには、2個のスーパーキャパシタ・スタックの共通ノードを接続します。内部スーパーキャパシタ・バランスにより、このノードはV<sub>SCAP</sub>の半分の電圧で駆動されます。スーパーキャパシタを1個しか使用しない場合、このピンを開放のままにしてください。

**RSTFB (ピン10)** : SYSGDコンパレータの入力。高精度コンパレータへの高インピーダンス入力で、立下がり閾値は0.74Vでヒステリシスは20mVです。このピンは、SYSGD出力ピンの状態を制御します。V<sub>SYS</sub>、RSTFB、GNDの間に外付けの抵抗分圧器を接続します。システムの出力電圧V<sub>SYS</sub>をモニタするBSTFBの抵抗分圧器と同じ抵抗分圧器でかまいません。アプリケーション情報のセクションを参照してください。

**SYSGD (ピン11)** : SYSGDコンパレータのオープンドレインのステータス出力。RSTFBピンの電圧が0.74Vより低くなった場合、このピンは内部のNチャンネルMOSFETによって必ずGND電位になります。

**CAPFB (ピン12)** : スーパーキャパシタ(1個または2個のスタック)の帰還ピン。SCAPピンとGNDの間にある外付け抵抗分圧器のセンター・タップをCAPFBピンに接続して、スーパーキャパシタ(またはスーパーキャパシタ・スタック)の最終的な電圧(V<sub>CHG</sub>)を設定します。このピンの電圧は通常、0.8Vにサーボ制御されます。

**CAPGD (ピン13)** : スーパーキャパシタのパワーグッド・インジケータ・ピン。CAPFBがレギュレーション点の92.5%に上昇するまで、オープンドレイン出力はローになっています。

**PF0 (ピン14)** : オープンドレインのパワーフェイル・ステータス出力。PFIの入力電圧がパワーフェイル・コンパレータの立下がり閾値より低いと、このピンは内部NチャンネルMOSFETによってグラウンド電位に低下します。PFIの入力電圧が立上がり閾値より高くなると、このピンは高インピーダンスになります。

## ピン機能

**IGATE (ピン15) :** 外付けのNチャンネルFETのゲート・ピン。十分なオーバードライブ電圧を発生させてパス・トランジスタを完全に導通させるため、このピンは内部チャージポンプによって駆動されます。1段目のパス・トランジスタは入力電源と $V_{IN}$ の間に接続され、オプションの過電圧保護モジュールの一部になります。2段目のパス・トランジスタは $V_{IN}$ と $V_{SYS}$ の間に接続され、必須であり、バックアップ・モード時に入力電源からシステムを切り離すために使用されます。

**OVSNS (ピン16) :** 過電圧保護回路の検出入力。過電圧機能を使用する場合は、OVSNSピンを6.2kの抵抗を介して入力電源およびNチャンネルMOSパス・トランジスタのドレインに接続します。使用しない場合は、このピンを $V_{IN}$ に短絡します。OVSNSピンで電圧が検出されると、このピンに少量の電流が流れてチャージポンプに電力が供給され、それによってIGATEにゲート駆動電圧が加わり、外付けトランジスタが導通します。このピンの電圧が6V(標準)を超えると、IGATEはGND電位になってパス・トランジスタをディスエーブルし、LTC4041を高電圧から保護します。

**CPF (ピン17) :** 最小バックアップ時間( $t_{MIN-BACKUP}$ )プログラム・ピン。 $t_{MIN-BACKUP}$ を設定するには、このピンをコンデンサに接続します。不要なモード切替を防ぐため、バックアップ・モードが開始されると、LTC4041のバックアップ昇圧コンバータは少なくとも $t_{MIN-BACKUP}$ の間はこのモードを維持します。この期間中、パワーフェイル・コンパレータの出力は無視されます。このピンはGNDに接続したり、未接続のままにしたりしないでください。

**BSTFB (ピン18) :** バックアップ昇圧レギュレータの帰還入力。バックアップ動作中、このピンの電圧は0.8Vにサーボ制御されます。

**PFI (ピン19) :** パワーフェイル入力。高精度コンパレータ(パワーフェイル)への高インピーダンス入力で、立下がり閾値は1.19Vでヒステリシスは40mVです。PFIは $\overline{PFO}$ 出力ピンの状態を制御して、入力電圧閾値を、昇圧バックアップの起動電圧より低い電圧に設定します。また、このスレッシュホールド電圧は最小電圧を表しており、これより高い電圧のとき、降圧スーパーキャパシタ・チャージャがイネーブルされ、電力が外部パス・トランジスタを介して入力から出力へと流れることができます。

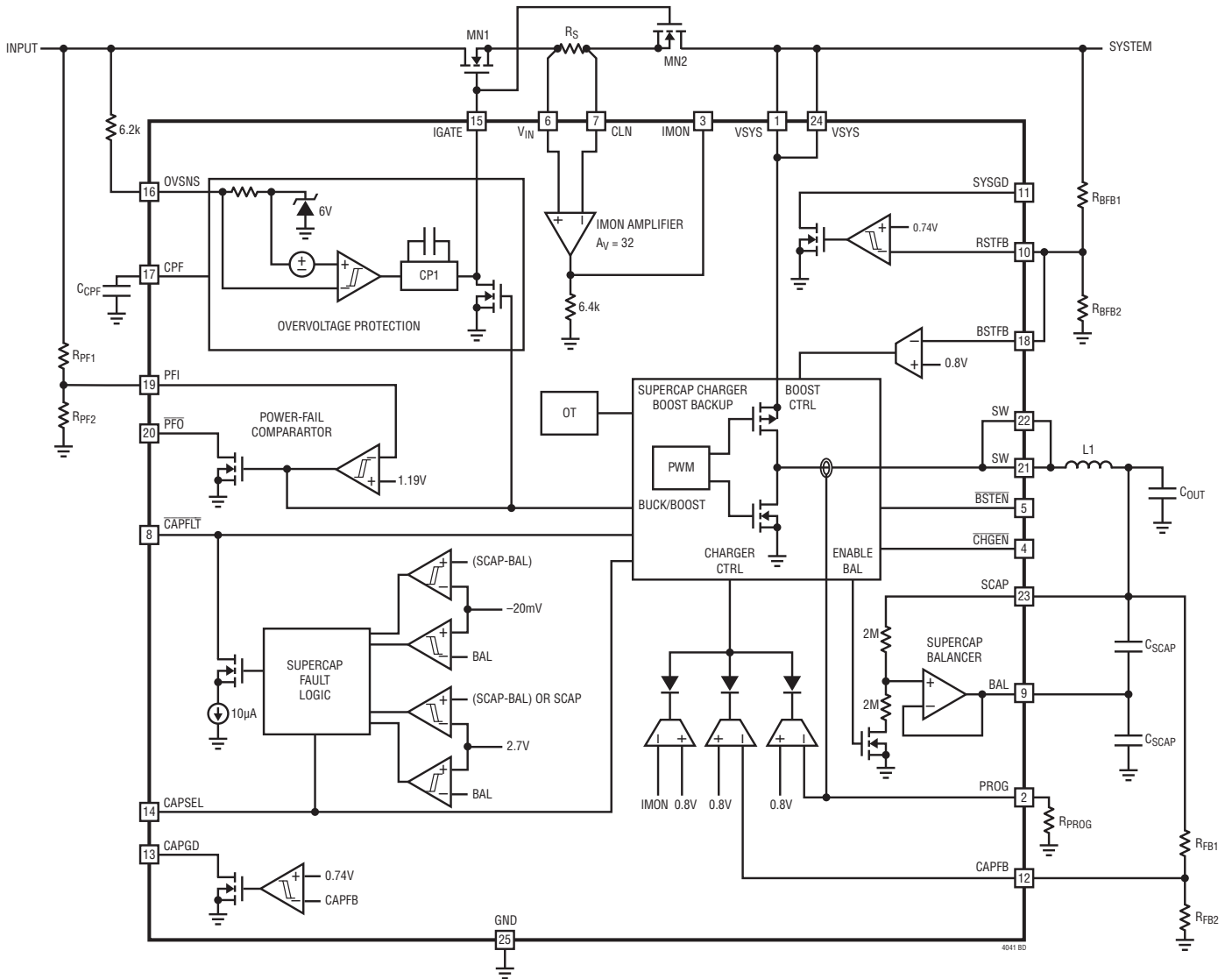
**CAPSEL (ピン20) :** スーパーキャパシタ・スタックの選択ピン。2個のスーパーキャパシタのスタックがSCAPピンに接続されている場合、1.2Vよりも高い電圧にこのピンを接続します。1個のスーパーキャパシタがSCAPピンに接続されている場合、GNDにこのピンを接続します。このピンは未接続のままにしないでください。

**SW (ピン21, 22) :** 降圧チャージャおよび昇圧バックアップ・コンバータのスイッチ・ピン。1 $\mu$ H~2.2 $\mu$ HのインダクタをSWとSCAPの間に接続します。

**SCAP (ピン23) :** スーパーキャパシタ・ピン。1個のスーパーキャパシタ、または2個のスーパーキャパシタ・スタックの上側をこのピンに接続します。入力電力が利用できるかどうかによって、昇圧コンバータを介してスーパーキャパシタ(またはスタック)から $V_{SYS}$ へ電力が供給されるか、または降圧チャージャを介して $V_{SYS}$ からスーパーキャパシタへの充電が行われます。

**GND (露出パッド・ピン25) :** 露出パッドはPCBにハンダ付けし、プリント回路基板のグラウンドに電気的かつ熱的に低インピーダンスで接続する必要があります。切れ目のないグラウンド・プレーンを多層プリント回路基板の第2層に配置することを強く推奨します。

ブロック図



## 動作

LTC4041は、2.9V～5.5V電源レール向けの総合的なスーパーキャパシタ・バックアップ・システムです。このシステムには3つの主要な回路構成要素があります。それは、機能満載の降圧スーパーキャパシタ・チャージャ、外部入力電源が失われた場合にシステムの負荷に電力を供給する昇圧バックアップ・コンバータ、およびこれら2つのどちらを起動するかを判別するパワーフェイル・コンパレータです。LTC4041は、その他にいくつかの補助構成要素を内蔵しています。それは、入力電流制限(IMON)アンプ、オプションの入力過電圧保護(OVP)回路、およびシステム・パワーグッド(SYS GD)コンパレータです。

LTC4041の動作モードは、通常モード、バックアップ・モード、シャットダウン・モードの3つです。外部設定可能なPFIスレッシュホールド電圧より入力電源電圧の方が高い場合、LTC4041は通常モードであるとみなされます。この通常動作モードでは電力が入力から出力( $V_{SYS}$ )に流れ、その間CAPFBピンに接続された外付け抵抗分圧器によって設定された充電電圧になるまで、降圧スイッチング・レギュレータがスーパーキャパシタ(またはスーパーキャパシタ・スタック)に充電します。ブロック図を参照してください。

全システム負荷は、 $V_{IN}$ ピンとCLNピンの間に接続されている外付け直列抵抗 $R_S$ を介して、IMONアンプによってモニターされます。外部負荷の要求量が増加し、 $R_S$ で設定されたレベルを超えた場合、このアンプは(PROGピンの外付け抵抗 $R_{PROG}$ で設定した)設定値から充電電流を低減することができます。

入力電源電圧がPFI閾値より低くなると、バックアップ・モードではスイッチ(MN1およびMN2)を切り離してシステム( $V_{SYS}$ )を入力から分離します。同時に、昇圧コンバータは外付けインダクタL1を使用してスーパーキャパシタからシステム負荷に電力を供給します。

### スーパーキャパシタ・チャージャ

LTC4041は、設定可能な充電電流および充電電圧、自動再充電、スーパーキャパシタ・グッド・インジケータ、スーパーキャパシタ過電圧検出、内部バランスといった機能を備えた定電流(CC)／定電圧(CV)スーパーキャパシタ・チャー

ジャを内蔵しています。このチャージャは、 $V_{SYS}$ ピンからSWピンを介してSCAPピンに充電するために使用する、高効率、固定周波数(2.25MHz)の同期整流式降圧コンバータです。最大5.5Vの入力電源から得られる外部設定可能な最大2.5Aの充電電流により、スーパーキャパシタを充電電圧まで直接充電することができます。ゼロ電流コンパレータは、インダクタ電流をモニタして、この電流が約250mAまで減少するとNMOS同期整流器を遮断します。これにより、インダクタ電流の逆流を防止し、低充電電流での効率を高めます。 $\overline{CHGEN}$ ピンを1.2Vより高くすると、チャージャをディスエーブルできます。

### 定電流モードの充電

定電流(CC)モードでは、スーパーキャパシタに供給される平均電流が $2000V/R_{PROG}$ に達する場合があります。外部負荷条件によって、スーパーキャパシタ・チャージャが最大設定レートで充電できる場合と、できない場合があります。外部負荷がスーパーキャパシタ充電電流よりも常に優先されます。チャージャが最大設定レートで充電できるのは、外部負荷およびチャージャ入力電流の合計が、 $R_S$ で設定された入力電流制限値以下である場合に限定されます。

降圧チャージャが非常に低いデューティ・サイクルで動作している場合(スーパーキャパシタ電圧が非常に低い場合)、スーパーキャパシタに供給される実際の平均充電電流は、最大で設定値の50%まで変動する場合があります。デューティ・サイクルが低いと、CCサーボ・ループ内のインダクタ電流検出回路の測定精度も低くなります。その結果、平均充電電流にオーバーシュートまたはアンダーシュートが生じる可能性があります。スーパーキャパシタ(またはスーパーキャパシタ・スタック)の充電を0Vから開始する場合、インダクタ電流検出の精度が低いと、降圧チャージャの動作が不連続モードになります。SCAP電圧が高くなると、降圧チャージャは平均充電電流を設定値にサーボ制御しようとします。SCAP電圧が1Vを超えると、降圧チャージャは不連続モードを終了し、平均充電電流が設定レベルになります。この不連続モードでの動作中、降圧チャージャは低デューティ・サイクルで動作しているため、インダクタ電流リップルが大きくても $V_{SYS}$ 電圧リップルは十分に制御されます。

## 動作

表1に、不連続モードでの降圧チャージャの動作を示します。スーパーキャパシタ電圧は0Vで、充電電流は500mAに設定されています。この例で、図中に示されている $V_{SYS}$ 電圧リップルは約14mVです。

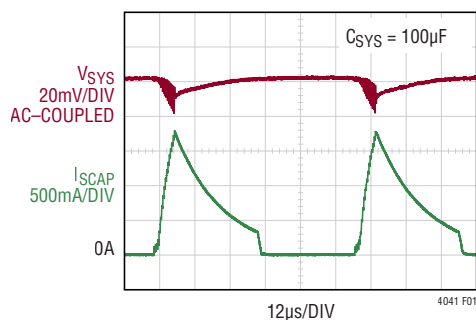


図1.  $V_{SCAP} < 1V$ での充電電流波形

### 充電の終了

スーパーキャパシタ(またはスーパーキャパシタ・スタック)の充電電圧は、SCAPピンとグラウンドの間に接続され、中間点がCAPFBピンに接続された外付け抵抗分圧器によって設定されます。スーパーキャパシタの電圧が事前設定された充電電圧に達すると、降圧チャージャの定電圧(CV)ループがスーパーキャパシタの電圧を調整し始め、充電電流が自然に減少します。充電電流が設定充電電流の12.5%まで減少すると、降圧チャージャがディスエーブルされ、スーパーキャパシタに充電電流が供給されなくなります。降圧チャージャをイネーブルして充電を再開するには、スーパーキャパシタ電圧が自動再充電閾値を下回る必要があります。

### 自動再充電

スーパーキャパシタ・チャージャは充電終了後オフ状態を保ち、スーパーキャパシタからは数マイクロアンペアの電流しか流れません。スーパーキャパシタを常に満充電にするため、スーパーキャパシタ電圧が $V_{RECHRG}$ (標準97.5%)より低くなると充電サイクルが自動的に始まります。 $V_{RECHRG}$ より低い電圧に短時間低下することによって、降圧チャージャが不必要にイネーブル/ディスエーブルされることを防止するため、スーパーキャパシタ電圧が $V_{RECHG}$ より低い状態を

5ms(標準)以上維持してからチャージャが再度イネーブルされます。

### CAPGDピンによるスーパーキャパシタの充電状態の表示

CAPGDピンは、スーパーキャパシタ(またはスーパーキャパシタ・スタック)の電圧がレギュレーション点の92.5%に達したことを示すために使用するオープンドレイン出力です。スーパーキャパシタの電圧が最終充電電圧の92.5%より高くなるまで、CAPGDピンはローになっており、この時点でCAPGDピンが高インピーダンスになります。CAPGDピンをもう一度ローにするには、スーパーキャパシタの電圧がレギュレーション点の90%を下回る必要があります。CAPGDピンには、 $V_{SYS}$ ピンまたはその他の適切な電源に接続した外付けプルアップ抵抗が必要です。チャージャがディスエーブルされているとき、CAPGDピンはローになります。

### スーパーキャパシタ・バランス

LTC4041は内部バランスを備えており、2個のスーパーキャパシタ・スタックの中間点(BALピンの電圧)をスタック電圧( $V_{SCAP}$ )の半分にサーボ制御します。バランスを起動するには、CAPSELピンをハイに接続し、2個のスーパーキャパシタのスタックがSCAPピンに接続されており、スタックの中間点がBALピンに接続されていることを示します。5Vの $V_{SCAP}$ での内部バランスのソース/シンク性能は、標準で $\pm 50mA$ です。充電完了後も、バランスはスーパーキャパシタ・スタックのバランスを取ろうとします。チャージャがディスエーブルされていると、バランス回路もディスエーブルされます。また、CAPSELピンがローになっているときも、バランスがディスエーブルされます。1個のスーパーキャパシタがSCAPピンに接続されている場合、CAPSELピンをローに接続してBALピンをフロート状態にします。

### 差動低電圧ロックアウト

低電圧ロックアウト回路は $V_{SYS}$ とSCAPの間の差動電圧をモニタし、SCAPの電圧が $V_{SYS}$ の電圧の50mV以内に達するとチャージャを遮断します。この差動電圧が増加して150mVになるまで充電は再開されません。

## 動作

### 入力電流制限とIMONのモニタ

LTC4041が内蔵する入力電流制限回路は、 $V_{IN}$ ピンとCLNピンの間に接続した外付け直列抵抗 $R_S$ を介してシステムの全電流(外部負荷とチャージャ入力電流の和)をモニタします。LTC4041は実際には外部負荷を制限しませんが、外部負荷の要求量が増すにつれ、必要に応じて充電電流を低減し、 $V_{IN}$ ピンとCLNピンの間の電圧を最大25mVに維持しようとしています。アプリケーション情報の入力電流制限の設定とIMONのモニタのセクションを参照してください。ただし、外部負荷の要求量が、 $R_S$ によって設定された制限値を超えた場合、LTC4041は負荷電流を低減しませんが、充電電流は減少して0になります。いずれの場合にも、IMONピンの電圧はシステムの全電流を正しく表します。IMONピンの電圧が800mVの場合、これは外付けの直列抵抗 $R_S$ によって設定されたフルスケール電流を表します。

### CAPFLTピンによるスーパーキャパシタの異常表示

LTC4041に内蔵されたコンパレータは、スーパーキャパシタ(またはスーパーキャパシタ・スタック)の電圧が過電圧(OV)閾値(標準で2.7V)を超えたか、または低電圧(UV)閾値(標準で-20mV)を下回った場合にこれを検出します。過電圧検出は充電中のみイネーブルされ、低電圧検出はバックアップ中のみイネーブルされます。低電圧検出は、スーパーキャパシタを1個しか使用しない(CAPSELピンがローになる)場合もデイスエーブルされます。

$\overline{CAPFLT}$ ピンは、10 $\mu$ A(標準)のプルダウン電流源を備えたオープンドレイン出力ピンです。スーパーキャパシタがどの異常状態でもない場合、 $\overline{CAPFLT}$ ピンは高インピーダンスになります。スーパーキャパシタがOV/UV状態にある場合、 $\overline{CAPFLT}$ ピンはローになり、充電またはバックアップがデイスエーブルされます。異常状態を無視(および、充電またはバックアップを継続)するには、 $\overline{CAPFLT}$ ピンをハイに接続します。

### バックアップ昇圧コンバータ

バックアップ・モードでシステム負荷への電力をスーパーキャパシタから供給するため、LTC4041は、出力切断機能と自動Burst Mode機能を備えた1.125MHz固定周波数電流

モード同期整流式昇圧スイッチング・レギュレータを内蔵しています。このレギュレータは、スーパーキャパシタ(または2個のスーパーキャパシタのスタック)から最大2.5Aの負荷電流を供給することが可能で、システムの出力電圧( $V_{SYS}$ )をBSTFBピンを介して最大5Vに設定することができます。詳細については、アプリケーション情報のセクションを参照してください。このコンバータは、 $\overline{BSTEN}$ ピンをハイにすればデイスエーブルにできます。昇圧レギュレータは、短絡電流保護、入力低電圧ロックアウト、出力過電圧保護などの安全機能を搭載しています。

### ゼロ電流コンパレータ

LTC4041の昇圧コンバータはゼロ電流コンパレータを内蔵しています。このコンパレータはインダクタ電流をモニタして、この電流が約250mAまで減少するとPMOS同期整流器を遮断します。これにより、インダクタ電流の極性が反転するのを防止して、軽負荷での効率を改善します。

### PMOS同期整流器

インダクタ電流が暴走しないようにするため、PMOS同期整流器がイネーブルされるのは、 $V_{SYS} > (V_{SCAP} - 200\text{mV})$ が成り立つ場合に限定されます。更に、同期整流式FET(PMOS)を流れる電流が8Aを超えると、コンバータは次の2クロック・サイクルをスキップして、インダクタ電流が安全に放電してこのレベルより低くなるようにします。

### 短絡保護

出力切断機能により、LTC4041の昇圧コンバータはその出力で短絡が発生しても耐えることができます。短絡時の過剰な電力損失から保護するため、Fの字電流制限やサーマル・シャットダウンなどの機能を搭載しています。

### 最大電圧( $V_{SYS}$ 、 $V_{SCAP}$ )の低電圧ロックアウト

LTC4041には低電圧ロックアウト回路が内蔵されており、最大電圧( $V_{SYS}$ 、 $V_{SCAP}$ )が2.5Vを下回ると昇圧レギュレータをシャットダウンします。これは、正しい機能に必要な電源電圧が昇圧レギュレータに供給されるようにするための機能です。

## 動作

### 昇圧の過電圧保護

BSTFB ノードを誤ってグラウンドに短絡させた場合、スーパーキャパシタから供給可能な最大電流に応じて昇圧コンバータの出力電圧 ( $V_{SYS}$ ) が無制限に増加する可能性があります。LTC4041 は、出力電圧が 5.5V を超えると両方のスイッチを遮断することによって、これを防ぎます。

### Burst Mode 動作

LTC4041 の昇圧コンバータは、非常に軽い負荷のときに電力変換の効率を高める自動 Burst Mode 動作を実現します。Burst Mode 動作が起動するのは、出力負荷電流が減少して内部設定閾値に満たなくなった場合です。Burst Mode 動作がいったん起動すると、出力のモニタに必要な回路とスーパーキャパシタの低電圧コンパレータ (CAPSEL がローの場合) だけが動作状態を維持します。この状態はスリープ状態と呼ばれ、その状態でバックアップ昇圧コンバータがシステム出力から消費する電流はわずか 75  $\mu$ A (標準、CAPSEL はハイ) で、スーパーキャパシタから消費する電流はわずか 1  $\mu$ A (標準) にすぎません。 $V_{SYS}$  ピンの電圧がその公称値から約 1% 低下すると、昇圧コンバータが起動して通常の PWM 動作を開始します。出力負荷電流が Burst Mode 閾値より低いままの場合は、出力コンデンサが再充電され、LTC4041 は再度スリープ状態になります。この断続的な PWM 動作または Burst Mode 動作の頻度は、負荷電流に依存します。つまり、負荷電流が Burst Mode 閾値を下回ると、昇圧コンバータがオンする頻度は減少します。負荷電流が Burst Mode 閾値を上回ると、コンバータは連続 PWM 動作を継ぎ目なく再開します。したがって、Burst Mode 動作では、スイッチング損失と自己消費電流損失を最小限に抑えることにより、負荷が非常に軽い場合の効率を最大限に高めることができます。ただし、出力リップルは通常、約 2% ピーク to ピークまで増加します。Burst Mode でのリップルは、小容量の位相進みコンデンサ ( $C_{PL}$ ) を  $V_{SYS}$  ピンと BSTFB ピンの間に配置すれば、状況によっては低減することができます。ただし、この方法は、軽負荷時の効率および自己消費電流に悪影響を及ぼす可能性があります。 $C_{PL}$  の代表値の範囲は 15pF ~ 100pF です。

### $V_{SCAP} > V_{SYS}$ 時の動作

LTC4041 の昇圧コンバータは、その入力電圧が出力電圧より高い場合でも電圧レギュレーションを維持します。これは、同期 PMOS のスイッチングを停止し、 $V_{SCAP}$  の電圧をスタティックにゲートに加えることで実現されます。これにより、電流が出力に流れているときはインダクタ電流の勾配が反転するようになります。このモードでは PMOS はもはや低インピーダンス・スイッチとして機能しないので、デバイス内部での消費電力が増加します。このため、効率は急激に低下します。最大出力電流を制限して、許容されるジャンクション温度を維持する必要があります。

### SYSGD コンパレータ

LTC4041 が内蔵する SYSGD コンパレータは、RSTFB ピンを介して  $V_{SYS}$  を全ての動作モードでモニタし、SYSGD ピンのオープンドレインの NMOS トランジスタを介して状態を通知します。どの時点であっても、 $V_{SYS}$  がその設定値から 7.5% 低下すると、SYSGD ピンは 100  $\mu$ s (標準) の遅延後にローになります。また、コンパレータは、 $V_{SYS}$  が閾値より高くなった後、SYSGD ピンを高インピーダンスにするまで約 100  $\mu$ s (標準) 待機します。アプリケーション情報の SYSGD コンパレータの設定のセクションを参照してください。

### パワーフェイル・コンパレータとモードの切替え

LTC4041 が内蔵する高速パワーフェイル・コンパレータは、入力電源電圧が外部設定スレッシュホールド電圧より低くなった場合に、デバイスを通常モードからバックアップ・モードに切り替えます。このスレッシュホールド電圧は、PFI ピンを介して外付け抵抗分圧器によって設定します。抵抗分圧器の値を選択する方法の詳細については、アプリケーション情報のセクションを参照してください。また、パワーフェイル・コンパレータの出力は、オープンドレインの NMOS のゲートも直接駆動し、 $\overline{PFO}$  ピンを介して入力電源の供給状態を通知します。入力電源を利用可能な場合、 $\overline{PFO}$  ピンは高インピーダンスになります。逆に供給できない場合、このピンはグラウンド電位になります。

## 動作

バックアップ・モードが始まると、スーパーキャパシタ・チャージャの電源がオフになり、IGATEピンが放電されてグラウンド電位になることで、外付けのNMOSパス・トランジスタ(「ブロック図」のMN1およびMN2)が急速にオフになった結果、システム出力 $V_{SYS}$ が入力から切り離され、バックアップ昇圧コンバータが起動してスーパーキャパシタから負荷電流を供給します。パワーフェイル・コンパレータには約40mVのヒステリシスがありますが、入力から $V_{SYS}$ への順方向電流が急激に減少したことが原因で発生した入力電圧スパイクを打ち消すことができない可能性があります。モード切り換えの繰り返しを防ぐため、バックアップ昇圧コンバータは、いったん起動すると、少なくとも最小バックアップ時間( $t_{MIN-BACKUP}$ )はオン状態に留まります。最小バックアップ時間は、CPFピンとグラウンドの間に接続した外付けコンデンサによって設定します。アプリケーション情報の最小バックアップ時間の設定のセクションを参照してください。この時間中、パワーフェイル・コンパレータの出力は無視され、約270 $\Omega$ の内部スイッチがOVSNSピンをローにして、入力の放電を促進します。最小バックアップ時間の経過後、引き続き電源が供給されないことをパワーフェイル・コンパレータの出力が示している場合、バックアップ昇圧コンバータは負荷電流を供給し続けますが、OVSNSピンのプルダウン状態は解除されます。入力電源が利用可能であることをパワーフェイル・コンパレータが検出すると、OVPチャージ・ポンプはIGATEピンの充電を開始しますが、バックアップ昇圧コンバータは、IGATEの電圧が約8Vになるまでシステム負荷電流を供給し続けます。これにより、外付けのNMOSパス・トランジスタを通る順方向導通経路が確立されます。この時点でバックアップ昇圧コンバータは動作を停止し、チャージャはオンに戻ってスーパーキャパシタを充電するのに対して、システム負荷は入力からパス・トランジスタを介して $V_{SYS}$ に直接供給されるようになります。

### オプションの入力過電圧保護(OVP)

LTC4041は、「ブロック図」に示すように、わずか2個の外付け部品(NチャンネルFET(MN1)と6.2kの抵抗)により、不注意により過大な電圧が加わってもデバイス自体を保護できます。安全な過電圧の最大の大きさは、外付けのNMOSとそれに付随するドレイン・ブレイクダウン電圧をどう選択するかによって決まります。

オプションの過電圧保護(OVP)モジュールは2つのピンで構成されます。まず、OVSNSは、印加電圧を外付け抵抗を介して測定するのに使用します。次に、IGATEは、2つの外付けNチャンネルFET(MN1およびMN2)のゲート・ピンを駆動するのに使用します(ブロック図)。OVSNSピンの電圧は、OVSNSの抵抗を流れるOVP回路の自己消費電流が原因で、OVPの入力電圧より約250mV低くなります。OVSNSの電圧が6Vより低くなると、内部チャージ・ポンプはIGATEを約 $1.88 \cdot V_{OVSNS}$ まで駆動します。これによりNチャンネルFETが導通し、 $V_{SYS}$ への低インピーダンス接続経路を確立してデバイスに電力を供給します。異常状態の発生によってOVSNSの電圧が6Vより高くなると、IGATEの電位はグラウンドまで低下し、外付けFETをデイスエーブルして下流の回路を保護します。同時に、バックアップ昇圧コンバータが起動して、システム負荷電流をスーパーキャパシタから供給します。電圧が再度6Vより低くなると、外付けFETは再イネーブルされます。OVP機能が必要ない場合は、MN1を取り外してOVSNSを $V_{IN}$ に短絡し、外部電源を直接 $V_{IN}$ に印加します。

### シャットダウン・モード動作

LTC4041は、 $\overline{CHGEN}$ ピンと $\overline{BSTEN}$ ピンの電圧を両方も1.2Vより高くすれば、ほぼ全面的にシャットダウンすることができます。このモードでは、内部のチャージ・ポンプがシャットダウンされ、IGATEがグラウンド電位に低下して、入力から外付けFETを介した出力までの順方向経路が切断されます。内部のOVPシャント・レギュレータだけが動作状態を維持して入力電源をモニタし、過電圧状態がないか確認し、OVSNSピンを介して約25 $\mu$ Aが消費されます。シャットダウン中、SCAPピンから流れる全電流は1 $\mu$ A( $V_{SCAP} = 2.5V$ )未満に低下します。

### 過熱(OT)保護

LTC4041のダイ温度が160 $^{\circ}$ C(標準)を超えると、熱による損傷を防止するために、降圧チャージャとバックアップ昇圧コンバータがシャットダウンされます。このシャットダウンは、ダイ温度が145 $^{\circ}$ C(標準)まで低下するまで続きます。過熱状態では、外付けFETのゲート電圧をグラウンド電位まで低下させることで、 $V_{IN}$ から $V_{SYS}$ の順方向経路を遮断します。



## アプリケーション情報

### スーパーキャパシタの充電電圧の設定

スーパーキャパシタ(またはスーパーキャパシタ・スタック)の充電電圧は、図2に示すように、外付け抵抗分圧器によって設定します。充電電圧は次式で与えられます。

$$V_{\text{CHG}} = 0.8\text{V} \cdot \left( 1 + \frac{R_{\text{FB1}}}{R_{\text{FB2}}} \right)$$

ここで、0.8Vは標準のCAPFBピンのサーボ電圧( $V_{\text{CAPFB}}$ )です。 $R_{\text{FB1}}$ および $R_{\text{FB2}}$ の代表値は、40k $\sim$ 2M $\Omega$ の範囲内です。抵抗値が小さいと、スーパーキャパシタを放電するリーク電流が大きくなります。抵抗値が大きすぎると、CAPFBピンの寄生容量によって追加のポールが形成され、ループが不安定になる可能性があります。

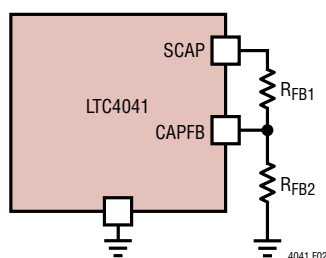


図2. 充電電圧の設定

### パワーフェイル・コンパレータの入力電圧閾値の設定

入力電圧がその閾値より低くなるとパワーフェイル状態ピンPFOはパワーフェイル状態を示し、LTC4041はバックアップ昇圧動作に入ります。この閾値を設定するには、次式が成り立つように、電源からPFIピンを介してGNDまでの間に抵抗分圧器を接続します。

$$V_{\text{IN(PF)}} = 1.19\text{V} \cdot \left( 1 + \frac{R_{\text{PF1}}}{R_{\text{PF2}}} \right)$$

ここで、1.19Vは標準のパワーフェイル・スレッシュホールド電圧( $V_{\text{PFI}}$ )です。「ブロック図」を参照してください。パワーフェイル・スレッシュホールド電圧は、入力電源電圧の公称値より

200mV $\sim$ 300mV低いレベルに設定して、電源トランジェントによってコンパレータが作動しないようにします。その一方で、 $V_{\text{SYS}}$ の電圧が低下しすぎて、バックアップ・モードへの遷移時にSYSGDコンパレータが作動しないように、十分に高い電圧に設定することも必要です。過電圧保護(OVP)モジュールを使用するアプリケーションでは、 $R_{\text{PF1}}$ に35kより大きい値を選択します。

### スーパーキャパシタの充電電流の設定

スーパーキャパシタの充電電流は、PROGピンとグラウンドの間に1個の抵抗を使用して設定します。充電電流 $I_{\text{CHG}}$ を設定するには、次式を使用してPROGピンの抵抗値を求めることができます。

$$R_{\text{PROG}} = 2500 \cdot \frac{0.8\text{V}}{I_{\text{CHG}}} = \frac{2000\text{V}}{I_{\text{CHG}}}$$

ここで、0.8Vは標準のPROGピンのサーボ電圧( $V_{\text{PROG}}$ )です。例えば、充電電流を1Aに設定するには、PROGピンの抵抗値を2kにします。最小の推奨充電電流は500mAで、これを下回ると、充電電流の精度が低下します。これは抵抗 $R_{\text{PROG}}$ の最大値4kに対応します。最大充電電流は、2.5Aです。

### 入力電流制限の設定とIMONのモニタ

入力電流制限値を設定するには、 $V_{\text{IN}}$ ピンとCLNピンの間に直列抵抗を接続します。システムの全電流を $I_{\text{SYS LIM}}$ に制限するには、次式を使用して必要な抵抗の値を計算します。

$$R_{\text{S}} = \frac{25\text{mV}}{I_{\text{SYS LIM}}}$$

例えば、電流制限を2Aに設定するには、直列抵抗値を12.5m $\Omega$ にします。動作のセクションで説明したように、LTC4041はシステムの電流を制限しませんが、システムの負荷がこの制限値を超えた場合には、充電電流を0まで低減します。

## アプリケーション情報

IMONピンの電圧は、外付けの直列抵抗 $R_S$ を流れる全システム電流 $I_{SYS}$ と常に関連します。IMONピンの電圧が800mVの場合、これは $R_S$ によって設定されたフルスケール電流に関連します。システム電流は、次式を使用することにより、IMONピンの電圧から計算することができます。

$$I_{SYS} = \frac{V_{IMON}}{32 \cdot R_S}$$

例えば、IMONピンの電圧が600mVで、 $R_S$ が12.5m $\Omega$ の場合、全システム電流は1.5Aです。ブロック図に示すように、IMONピンの内部にはバッファがありません。したがって、A/Dコンバータ(ADC)または他のモニタ・デバイスに接続する前にこのピンを分離することが重要です。そうしないと、この回路の精度は低下します。

### 昇圧出力電圧の設定

バックアップ・モードでの昇圧コンバータの出力電圧を2.7V~5Vの任意の電圧に設定するには、次式が成り立つように、 $V_{SYS}$ ピンからBSTFBピンを介してGNDまでの間に抵抗分圧器を接続します。

$$V_{SYS} = 0.8V \cdot \left( 1 + \frac{R_{BFB1}}{R_{BFB2}} \right)$$

ここで、0.8Vは標準のBSTFBピンのサーボ電圧( $V_{BSTFB}$ )です。「ブロック図」を参照してください。 $R_{BFB1}$ および $R_{BFB2}$ の代表値は、40k~2Mの範囲内です。抵抗を小さくしすぎると自己消費電流が大きくなる一方で、抵抗を大きくしすぎるとBSTFBピンの寄生容量との組み合わせによって追加のポールが形成され、ループが不安定になる可能性があります。

### SYSGDコンパレータの設定

SYSGDコンパレータの閾値を設定するには、次式が成り立つように、 $V_{SYS}$ ピンからRSTFBピンを介してGNDまでの間に抵抗分圧器を接続します。

$$V_{SYS(SYSGD)} = 0.74V \cdot \left( 1 + \frac{R_{BFB1}}{R_{BFB2}} \right)$$

ここで、0.74Vは標準のSYSGDピン(立下がり)のスレッショルド電圧( $V_{RSTFB}$ )です。「ブロック図」を参照してくだ

さい。 $R_{BFB1}$ および $R_{BFB2}$ の代表値は、40k~2Mの範囲内です。大半のアプリケーションでは、BSTFBピンとRSTFBピンを互いに短絡することができます。また、バックアップ・モード時の $V_{SYS}$ の電圧を設定し、 $V_{SYS}$ の設定電圧より7.5%低いSYSGD閾値を設定するために必要なのは、 $V_{SYS}$ とGNDの間の抵抗分割器1個だけです。

### 最小バックアップ時間の設定

最小バックアップ時間は、CPFピンとグラウンドの間に接続した外付けコンデンサによって設定できます。次式を使用し、与えられたコンデンサ( $C_{CPF}$ )に対する $t_{MIN-BACKUP}$ を計算できます。

$$t_{MIN-BACKUP} (ms) = 2.2 \cdot C_{CPF} (nF)$$

$t_{MIN-BACKUP}$ は1ms~0.5sの範囲内に設定することを推奨します。 $t_{MIN-BACKUP}$ が短すぎると、LTC4041が不要に充電とバックアップを切り替える可能性があります。最小バックアップ時間が長すぎると、1回のバックアップ・イベントでスーパーキャパシタから供給されるエネルギー量が必要以上に大きくなる場合があります。

**注:** LTC4041の電源がオンのとき、 $C_{CPF}$ コンデンサは内部回路によって1 $\mu$ Aの電流源で1V(標準)に事前充電されています。この最初の事前充電にかかる時間は次式によって与えられます。

$$t_{PRE-CHARGE} (ms) = 1 \cdot C_{CPF} (nF)$$

この事前充電時間中にバックアップ・イベントが発生した場合、合計の最小バックアップ時間が設定値よりも長くなります。

### 過電圧保護(OVP)モジュールの外付け抵抗の選択

過電圧保護機能が起動している間、OVSNSピンの電圧は6Vにクランプされます。6.2kの外付け抵抗のサイズを適切に選択して、生じる電力を消費する必要があります。例えば、1/8Wの6.2k抵抗の両端子間に印加できるのは、最大でも $\sqrt{P_{MAX} \cdot 6.2k\Omega} = 28V$ です。OVSNSが6Vの場合、この抵抗が耐えられる過電圧の最大値は34Vです。0.25Wの6.2k抵抗では、この値が45Vまで上昇します。OVSNSピンを流れる電流の絶対最大定格は10mAなので、耐えられる電圧の上限は68Vになります。

## アプリケーション情報

### OVP モジュールおよび入出力間切断スイッチに合わせた外付けトランジスタ (MN1 および MN2) の選択

LTC4041は、弱い内部チャージ・ポンプを使用してIGATEの電圧を入力電圧より高く引き上げるので、外付けのNチャンネルFETをパス・トランジスタとして使用することができます。ただし、これらのトランジスタは、3VのV<sub>GS</sub>で完全に導通するように、慎重に選択します。これらのパス・トランジスタの1つがOVP FETなので、LTC4041がその入力に耐えることができる最大電圧は、ブレイクダウン電圧 (BV<sub>DSS</sub>) によって決まります。また、リーク電流が流れるとFET動作に悪影響を及ぼす可能性があるため、IGATEピンにリーク電流が流れないように注意することも必要です。推奨トランジスタの一覧については表1を参照してください。

表1. 過電圧保護および切断スイッチ用の推奨のNMOS FET

NMOS FET	BVDSS	R <sub>ON</sub>
SIR424DP (Vishay)	20V	7.4mΩ
SiS488DN (Vishay)	40V	7.5mΩ
SiS424DN (Vishay)	20V	8.9mΩ

### スイッチング・レギュレータ用のインダクタの選択

通常モードでスーパーキャパシタを充電すると、バックアップ・モードでシステム負荷電流を供給するのに、同じインダクタを使用するので、そのインダクタンスは十分に低くして、バックアップ・モードが開始されたらすぐに、インダクタ電流の向きを素早く反転させることができますようにします。これに対して、インダクタ電流が不連続の場合は充電電流の精度が大幅に悪化するので、充電電流の設定値が最小のときインダクタ電流が不連続になるほどインダクタンスを小さくしないでください。インダクタ電流のリプル成分 (Δ<sub>L</sub>) は、次式を使用して計算することができます。

$$\Delta_L = V_{SCAP} \cdot \left( 1 - \frac{V_{SCAP}}{V_{SYS}} \right) \cdot \frac{1}{L \cdot f_{OSC}}$$

充電電流の推奨最小設定値は500mAなので、リップルの大きさがその2倍 (1A) を超えると、インダクタ電流は不連続になります。V<sub>SYS</sub> = 5V、V<sub>SCAP</sub> = 3.2V、f<sub>OSC</sub> = 2.25MHz (降圧モード)、およびΔ<sub>L</sub> = 1Aの場合、不連続動作を回避する理論上最小のインダクタ・サイズは、上記の式を使用して

計算することが可能であり、0.5μHになります。システムおよび部品の値の不正確さを見込むため、実用上の下限値は1μHとします。バックアップ昇圧コンバータは半分の周波数 (1.125MHz) で動作するので、1μHのインダクタを使用した場合のインダクタ電流リップルは、同じ式を使用して、バックアップ・モードで約1Aになります。これが過剰に見える場合は、最大2.2μHのインダクタを使用してインダクタ電流のリプルを低減することができます。

インダクタを選択する場合のその他の検討事項は、表2に示すようにDC電流 (IDC) およびDC抵抗 (DCR) の最大定格です。選択するインダクタのIDCの最大定格は、LTC4041の電流制限規格値より大きくして、インダクタ電流の暴走を防ぐ必要があります。LTC4041の場合、インダクタに流れる可能性がある最大電流は、バックアップ・モードでは約8Aです。また、導通損失を最小限に抑えてコンバータの効率向上に役立てるため、最大DCRをできるだけ低く抑えることが重要です。

表2. LTC4041の推奨インダクタ

製品番号	L (μH)	最大 IDC (A)	最大 DCR (mΩ)	寸法 (mm) (L × W × H)	メーカー
XAL-5020-122	1.2	8.3	20.5	5.68 × 5.68 × 2	Coilcraft www.coilcraft.com
XAL-6030-122	1.2	10.8	7.5	6.76 × 6.76 × 3.1	Coilcraft www.coilcraft.com
XAL-6020-132	1.3	9	15.4	6.76 × 6.76 × 2.1	Coilcraft www.coilcraft.com
XAL-6030-182	1.8	14	10.52	6.76 × 6.76 × 3.1	Coilcraft www.coilcraft.com
XAL-5030-222	2.2	9.2	14.5	5.3 × 5.5 × 3.1	Coilcraft www.coilcraft.com
XAL-6030-222	2.2	15.9	13.97	6.38 × 6.58 × 3.1	Coilcraft www.coilcraft.com
831532200	2.2	14	15.3	6.5 × 7 × 3	Würth Electronics www.we-online.com

### V<sub>sys</sub> コンデンサの選択

バックアップ昇圧コンバータがシステム負荷の要求を満たす上で最も厳しい遅延が生じる可能性があるのは、降圧チャージャが最大設定値の2.5Aで充電していて、かつシステム負荷も非常に大きい (例えば2.5A) ときに、PFIの入力電

## アプリケーション情報

圧が外部設定閾値より低くなった場合です。このシナリオでは、LTC4041がバックアップ・モードを開始した直ぐに、インダクタ電流の向きを(SW→SCAPの方向からSCAP→SWの方向へ)反転させ、インダクタ電流の値を2.5Aから約6.5A(昇圧コンバータの電流制限値と同程度)にする必要があります。これはインダクタの内部では9Aの電流変化であり、その勾配は $V_{SCAP}/L$ です。スーパーキャパシタの電圧が3.2Vの場合、1 $\mu$ Hのインダクタを使用した場合でも、この所要時間はほぼ3 $\mu$ sになることがあります。この遷移時に、 $V_{SYS}$ ピンのコンデンサである $C_{SYS}$ は、インダクタ電流がシステム負荷の要求に追いつくまで不足分を供給する必要があります。このコンデンサは次式に従って完全に放電します。

$$C_{SYS} = I_{LOAD} \cdot \frac{\Delta t}{\Delta V}$$

コンデンサのサイズは、この遷移時にシステム電圧( $V_{SYS}$ )を $V_{SYSGD}$ 閾値より高い電圧に保持できるほど大きくします。システム負荷 $I_{LOAD}$ が2.5A、遷移時間 $\Delta t$ が3 $\mu$ sのとき、システム出力での許容最大電圧低下 $\Delta V$ が100mVである場合、 $V_{SYS}$ ピンに必要な容量は75 $\mu$ F以上です。 $V_{SYS}$ のコンデンサ・サイズを選択する場合のもう1つの検討事項は、定常状態のバックアップ昇圧動作時における出力電圧リップルの許容最大値です。デューティ・サイクル $D$ および負荷 $I_{LOAD}$ が与えられている場合、昇圧コンバータの出力リップル $V_{RIP}$ は、次式を使用して計算します。

$$V_{RIP} = \frac{I_{LOAD} \cdot D \cdot 1}{C_{SYS} \cdot f_{OSC}}$$

3.2Vから5Vに昇圧しているときに( $D = 36\%$ )、定常状態の負荷が2.5Aでリップルの許容最大値が20mVである場合、 $V_{SYS}$ に必要な容量は、上式を使用して40 $\mu$ F以上であると計算されます。推奨のセラミック・コンデンサ・メーカーについては、表3を参照してください。

表3. 推奨セラミック・コンデンサのメーカー

AVX	www.avx.com
Murata	www.murata.com
Taiyo Yuden	www.t-yuden.com
Vishay Siliconix	www.vishay.com
TDK	www.tdk.com

## スーパーキャパシタの選択

スーパーキャパシタを選択する場合の主な検討事項は、バックアップ時の電力要件です。必要なセルあたりの容量とセル数(最大2)は、システム負荷( $I_{SYS}$ )、システム電圧( $V_{SYS}$ )、バックアップ昇圧コンバータの効率( $\eta$ )、スーパーキャパシタの充電電圧( $V_{CHG}$ )、バックアップ時間( $t_{BACKUP}$ )によって異なります。特定のバックアップ・アプリケーションに必要な容量を見積もるには、次式を使用できます。

$$C_{SCAP} = \frac{V_{SYS} \cdot I_{SYS} \cdot t_{BACKUP}}{\eta \cdot (V_{CHG})^2}$$

もう1つの検討事項は、スーパーキャパシタの電流定格です。LTC4041のスーパーキャパシタは、最大2.5Aの電流で充電できます。バックアップ中、このスーパーキャパシタは最大7.5Aの電流レベルで放電できます。また、充電中やバックアップ中にスーパーキャパシタの電力損失を最小限に抑えるように、低ESRのスーパーキャパシタを選択することも重要です。その他の検討すべき要素には、該当充電電圧でのスーパーキャパシタの寿命と、経年による容量の低下があります。

LTC4041の内部バランスは、セルあたり100mFを超える容量のスーパーキャパシタをバランスの対象として設計されています。この容量を下回る場合、バランスのサーボ・ループが不安定になる可能性があります。

スーパーキャパシタのサプライヤ・リストを表4に示します。

表4. スーパーキャパシタのサプライヤ

AVX	www.avx.com
Bussman	www.cooperbussman.com
CAP-XX	www.cap-xx.com
Illinois Capacitor	www.ilcap.com
Maxwell	www.maxwell.com
Murata	www.murata.com
NESS CAP	www.nesscap.com
Tecate Group	www.tecategroup.com

## アプリケーション情報

### スーパーキャパシタ・チャージャの安定性に関する検討事項

LTC4041のスイッチング・スーパーキャパシタ・チャージャは、定電圧、定電流、および入力電流制限ループという3つの制御ループを内蔵しており、これらは全て内部補償されています。ただし、負荷や部品の値のような様々な外部条件が内部補償に干渉し、不安定さを引き起こす場合があります。

定電流モードでは、SCAPピンではなくPROGピンが帰還ループを構成します。PROGピンに容量があると追加のポールが生じるので、このピンの容量は最小限に抑える必要があります。定電流ループを安定化するには、PROGピンのポール周波数を1MHzより高く維持します。したがって、PROGピンに寄生容量(C<sub>PROG</sub>)がある場合は、次式を使用してR<sub>PROG</sub>の最大抵抗値を計算します。

$$R_{\text{PROG}} \leq \frac{1}{2\pi \cdot 1\text{MHz} \cdot C_{\text{PROG}}}$$

あるいは、R<sub>PROG</sub> = 4k(500mA設定)の場合、PROGピンの許容最大容量は40pFです。PROGピンに測定器を接続して充電電流をモニタする場合は、PROGピンと測定器の間に1Mの分離抵抗を挿入してください。

### バックアップ昇圧コンバータの安定性に関する検討事項

LTC4041のバックアップ昇圧コンバータは内部補償されています。ただし、システムの容量を100μF未満または1000μF超にすると、位相余裕に悪影響を及ぼし、コンバータの安定性にも悪影響を及ぼします。また、外部負荷の状態またはインダクタ値の選択が原因で右半面(RHP)ゼロの周波数が低下した場合も、位相余裕が減少して不安定性が生じる場合があります。出力電力がP<sub>OUT</sub>、インダクタの値がL、効率がη、昇圧コンバータの入力電圧がV<sub>SCAP</sub>である場合、RHPゼロの周波数は次のように表すことができます。

$$f_{\text{RHP}} = \frac{(V_{\text{SCAP}})^2}{2 \cdot \pi \cdot L \cdot P_{\text{OUT}}} \cdot \eta$$

LTC4041のバックアップ昇圧コンバータが3.2Vに充電されたスーパーキャパシタ・スタックから12.5Wの出力電力(5Vのとき2.5A)を供給できるようにするため、RHPゼロに関する

検討事項を考慮し(f<sub>RHP</sub>=750kHz)、インダクタ・サイズの最大値が2.2μHを超えないようにします。また、スーパーキャパシタとSCAPピンとの間の抵抗が大きすぎると昇圧コンバータの実効入力電圧が低下して、RHPゼロが低い周波数にシフトし、不安定性を招く恐れがあります。こうした理由から、リード抵抗を最小限に抑え、スーパーキャパシタをできるだけSCAPピンに近づけて配置することが重要です。

### PCBレイアウトに関する検討事項

LTC4041は大電流の高周波スイッチング・コンバータを内蔵しているため、最適な性能および最小の電磁干渉(EMI)を実現するために、プリント回路基板(PCB)のレイアウト時に次のガイドラインに従います。

1. コンバータが降圧モードと昇圧モードの両方で動作できる場合でも、高周波スイッチング電流を含むホット・ループは1つだけです。図3の簡略図を使用して、LTC4041スイッチング・コンバータでのホット・ループについて説明することができます。スイッチS2(NMOS)が閉じている場合、電流は青のループをたどり、スイッチS1(PMOS)が閉じている場合は赤のループをたどります。したがって、コンデンサC<sub>SCAP</sub>を流れる電流が連続的であるのに対して、C<sub>SYS</sub>を流れる電流は不連続であり、緑のループで示すように、V<sub>SYS</sub>ピンとGNDの間にホット・ループを形成していることは明白です。EMIの大きさはこのループの面積に正比例するので、V<sub>SYS</sub>のコンデンサは、他の何よりも最優先で、V<sub>SYS</sub>ピンにできるだけ近づけて配置し、コンデンサのグラウンド側は多数のビアを介してグラウンド・プレーンに戻します。

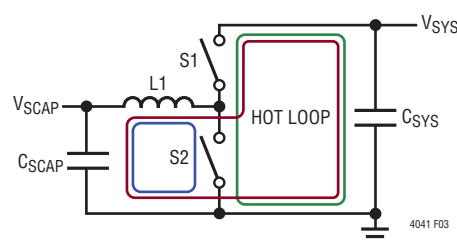


図3. LTC4041 スwitchング・コンバータのホットループの説明図

## アプリケーション情報

2. 寄生インダクタンスを最小限にするため、グラウンド・プレーンはプリント基板のトップ・プレーンにできるだけ近づける必要があります(第2層)。ホット・ループの高周波電流は、図4に示すように、基板のトップ・プレーン上の入射経路の直下に存在するグラウンド・プレーン上のミラー経路に沿って流れる傾向があります。他のトレースが原因で、グラウンド・プレーン上のこのミラー経路に、切れ目、切り込み、またはドリル穴がある場合、電流は切れ目を避けて流れざるを得ません。高周波電流が自然な最小面積の経路を通って流れることができないと、過度の電圧が発生して放射妨害が起こります。したがって、あらゆる手段を使って、ホット・ループ電流経路ができるだけ途切れないようにします。

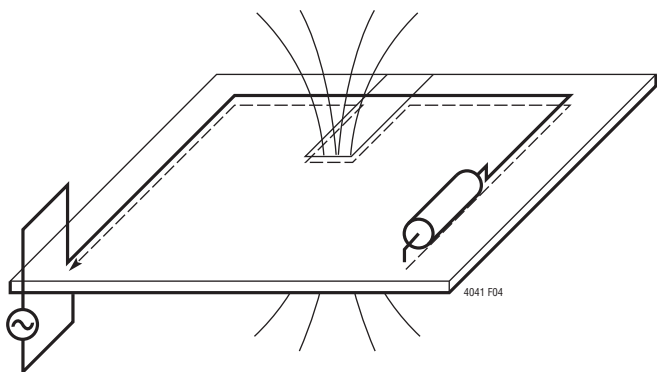
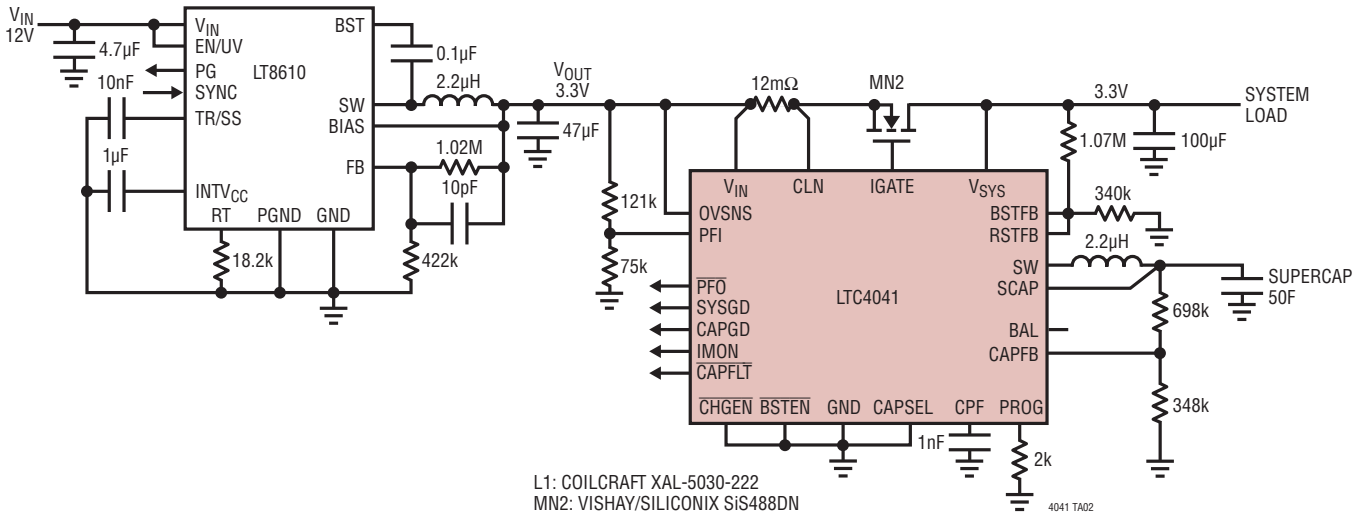


図4. 高周波のグラウンド電流はその入射経路をたどります。グラウンド・プレーンの切れ込みにより高電圧が生じ、EMIが増加します。

3. ピンに近づけて配置する必要があるその他の重要な部品は、(SCAPピンに接続した)スーパーキャパシタとインダクタL1です。これらの部品に流れる電流が途切れない場合でも、負荷要求量の急激な変化により、電流は突然変化することがあります。また、部品のトレースは、バックアップ昇圧モードでNMOSの電流制限値(標準6.5A)と同程度の大電流を扱うのに十分な幅にします。
4. BSTFBおよびRSTFBに接続する $V_{SYS}$ の抵抗分圧器はデバイスの近くに配置しますが、スイッチング部品からは離すようにします。抵抗分圧器の上側を $C_{SYS}$ の正端子にケルビン接続します。抵抗分圧器の下側は、ホット・ループ電流経路から離してグラウンド・プレーンに戻します。PFIおよびCAPFBの抵抗分圧器についても同じことが当てはまります。
5. LTC4041パッケージの裏面にある露出パッドは、PC基板のグラウンドに確実にハンダ付けする必要があります。最適な熱性能を発揮するために、露出パッドをグラウンド・プレーンに接続するビア群も必要です。また、これはパッケージの唯一のグラウンド・ピンでもあり、制御回路とスイッチング・コンバータの両方の帰還経路として機能します。
6. 外付けパス・トランジスタのゲートを制御するためのIGATEピンを流れる駆動電流は、極端に制限されます。隣接するPC基板のトレースへのリーク電流を最小限に抑えるよう注意する必要があります。リーク電流を最小限に抑えるには、PC基板上のトレースを、 $V_{SYS}$ に接続した金属で囲んで保護します。

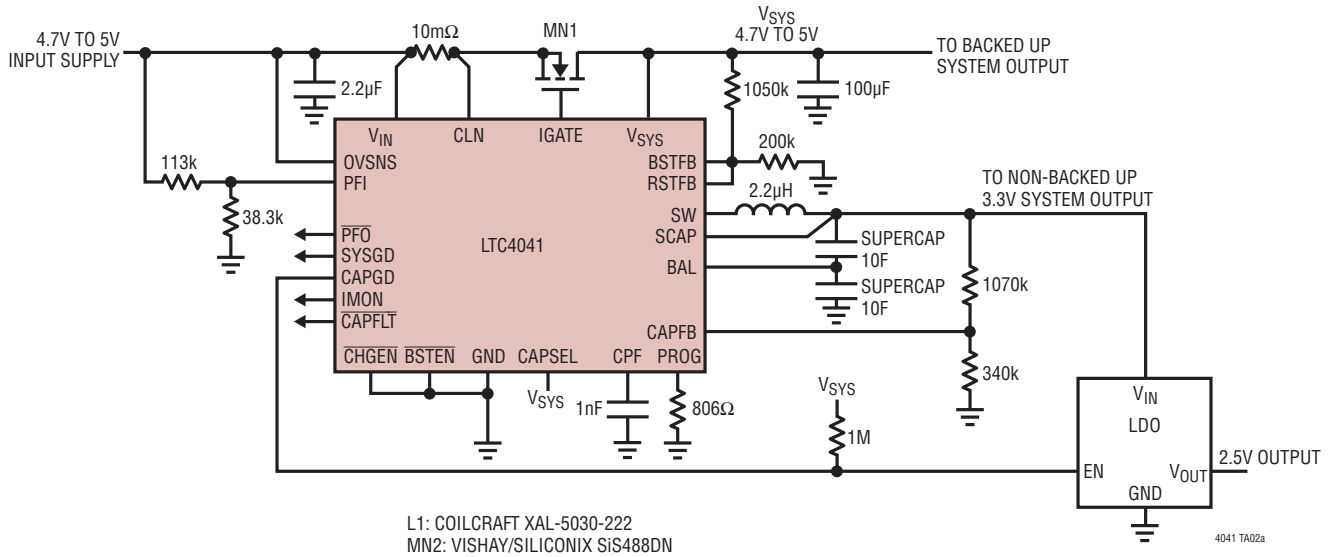
## 標準的応用例

自動車アプリケーション向けの3.3Vバックアップ・システムと12V降圧レギュレータ  
(充電電流設定値:1A、入力電流制限設定値:2A)



## 標準的応用例

非バックアップ3.3V負荷オプション付きの5Vバックアップ・アプリケーション  
(充電電流設定値:2.5A、入力電流制限設定値:2.5A)

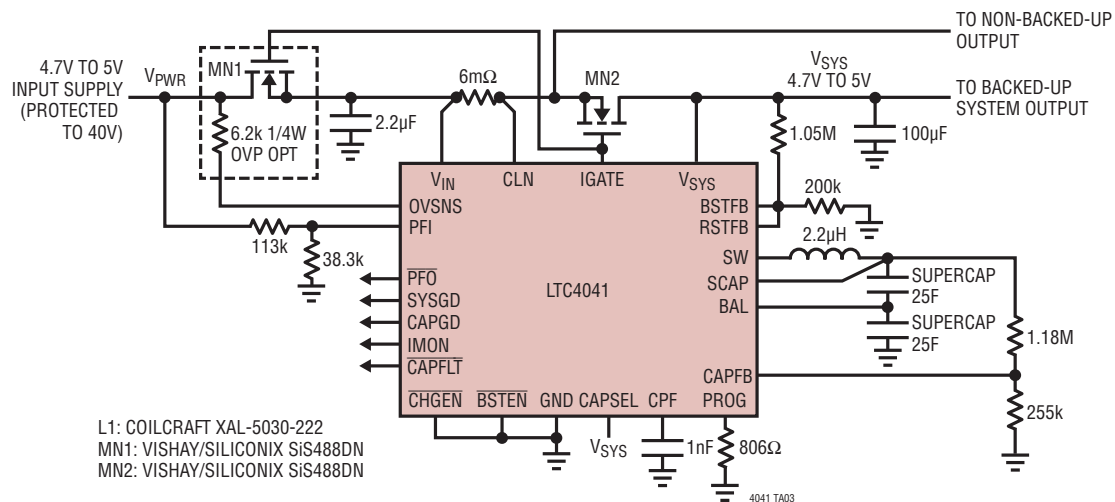






## 標準的応用例

### OVP 保護および非バックアップ負荷オプション付きの5Vバックアップ・アプリケーション (充電電流設定値:2.5A、入力電流制限設定値:4A)



## 関連製品

製品番号	説明	注釈
LTC3226	バックアップ PowerPath™コントローラを内蔵した2セル・スーパーキャパシタ・チャージャ	1x/2x マルチモード・チャージ・ポンプ・スーパーキャパシタ・チャージャ、内蔵の2A LDO によるバックアップ電源、PowerPath、メイン/バックアップの自動切替え、自動セル・ バランシング、入力電圧範囲:2.5V~5V、16ピン3mm×3mm QFNパッケージ。
LTC3350/ LTC3351	大電流スーパーキャパシタ・バックアップ・ コントローラおよびシステム・モニタ	1個~4個の直列スーパーキャパシタを高効率の同期整流式降圧モードで 定電流/定電圧充電、14ビットADCによるシステム電圧/電流、容量、ESRの監視、 プログラマブル入力電流制限、V <sub>IN</sub> :4.5V~35V、38ピン5mm×7mm QFNパッケージ。 ホット・スワップ・コントローラ(LTC3351)
LTC3355	SCAPチャージャとバックアップ・ レギュレータを内蔵した20V/1A降圧 DC/DCシステム	1A降圧メイン・レギュレータ、1個のスーパーキャパシタを電源とする5A昇圧 バックアップ・レギュレータ、過電圧保護、V <sub>IN</sub> :3V~20V、V <sub>OUT</sub> :2.7V~5V、 20ピン4mm×4mm QFNパッケージ
LTC4040	2.5Aバッテリー・バックアップ・パワー・ マネージャ	3.5V~5.5V電源レール・バッテリー・バックアップ・システム、3.2Vバッテリーからの 2.5Aバックアップ、入力電流制限優先機能、ピン選択可能なバッテリー、 24ピン4mm×5mm QFNパッケージ
LTC4089	高電圧スイッチング・チャージャを備えた USBパワー・マネージャ	電源電圧6V~86VのLi-Ionバッテリー向け1.2Aチャージャ、電源間のシームレスな遷移、 負荷に応じたUSB入力からの充電、内蔵の215mΩ理想ダイオードとオプションの 外付け理想ダイオード・コントローラ、サーマル・レギュレーション、 22ピン6mm×3mm DFNパッケージ
LTC4090	2A高電圧Bat-Track™降圧レギュレータを 備えたUSBパワー・マネージャ	フル機能リチウムイオン・バッテリー・チャージャ、熱制限時の最大充電電流:1.5A、 NTCサーミスタ入力による温度規定充電、22ピン3mm×6mm DFNパッケージ
LTC4110	バッテリー・バックアップ・システム・ マネージャ	リチウムイオン/ポリマー・バッテリー、鉛蓄電池、NiMH/NiCdバッテリー、スーパーキャパ シタ向けの完全なバッテリー・バックアップ・マネージャ、入力電源範囲:4.5V~19V、 最大3Aのプログラム可能な充電電流、38ピン5mm×7mm QFNパッケージ
LTC4155/ LTC4156	I <sup>2</sup> C制御およびUSB OTG付きデュアル入力 パワーマネージャ/3.5Aリチウムイオン・ バッテリー・チャージャ	リチウムイオン/ポリマー(LTC4156はLiFePO <sub>4</sub> )バッテリー向けの3.5A充電電流、 デュアル入力過電圧保護コントローラ、低バッテリー電圧時の瞬時オン動作、 複数入力に対して優先度をもつ多重化処理、28ピン4mm×5mm QFNパッケージ
LTC4160	USB On-The-Goおよび過電圧保護回路を 内蔵したスイッチング・パワー・マネージャ	USB-OTG向け5V出力、過電圧保護、USBポートからの電力を最適利用、Bat-Track、 瞬時オン動作、熱制限付き充電電流:1.2A(最大)、入力電流制限:1.2A(最大)、 20ピン3mm×4mm QFNパッケージ