

# 100%のデューティ・サイクル性能を持つ 150V低消費電流降圧 DC/DCコントローラ

## 特長

- 広い動作入力電圧範囲: 4.5V~150V
- 広い出力電圧範囲: 0.8V~60V
- 48V入力から3.3V出力に降圧する場合の自己消費電流: 9 $\mu$ A
- 12V入力から3.3V出力に降圧する場合の静止電流: 16 $\mu$ A
- ドロップアウト電圧の非常に低い動作: 100%のデューティ・サイクル
- 調整可能な入力過電圧ロックアウト
- プログラム可能なPGOOD低電圧モニタ
- R<sub>SENSE</sub> またはインダクタDCRによる電流検出
- 軽負荷時に高効率のBurst Mode<sup>®</sup>動作またはパルス・スキップ・モードを選択可能
- プログラム可能な固定周波数: 50kHz~850kHz
- フェーズ・ロック可能周波数: 75kHz~800kHz
- 内部固定ソフトスタートおよび外部プログラマブル・ソフトスタートまたは電圧トラッキング
- 選択可能な低電圧ロックアウト閾値を備えた強力なMOSFETゲート・ドライバ
- 大電力アプリケーションでのゲート・ドライバ・バイアス用のオプションの外付けNMOS

## アプリケーション

- 車載用および工業用電源システム
- 通信用電源システム
- 分散電源システム

## 概要

LTC<sup>®</sup>3894は、高電圧降圧DC/DCスイッチング・レギュレータ・コントローラです。Pチャンネル・パワーMOSFETスイッチを駆動し、100%デューティ・サイクル動作が可能です。信頼性の高い高電圧アプリケーションに適した、部品数が少なく簡素で堅牢なソリューションを実現します。

LTC3894は、4.5V~150Vという広い入力電圧範囲で動作し、0.8Vから60Vまでの出力電圧を安定化できます。軽負荷時の優れた効率を実現し、無負荷時に出力電圧を安定化している間の自己消費電流はわずか9 $\mu$ Aです。ピーク電流モードの固定周波数アーキテクチャにより、スイッチング周波数の正確な制御と出力電流制限を実現します。スイッチング周波数は外付け抵抗を使用して50kHz~850kHzの範囲で設定することができ、75kHz~800kHzの外部クロック信号に同期させることも可能です。

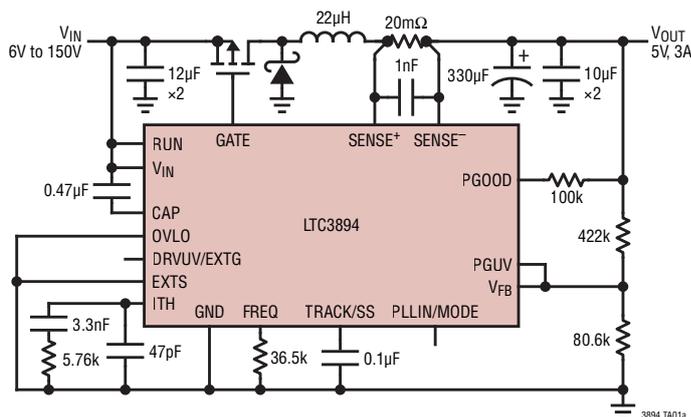
LTC3894は、プログラム可能な出力電圧ソフト・スタートまたはトラッキング機能を備えています。安全機能には、調整可能な閾値を持つパワーグッド出力モニタによる過電圧保護、過電流保護および過熱保護などがあります。

LTC3894は、高電圧沿面およびクリアランスの条件に合わせてピンを取り除いた、熱特性が改善された20ピンTSSOPパッケージで供給されます。

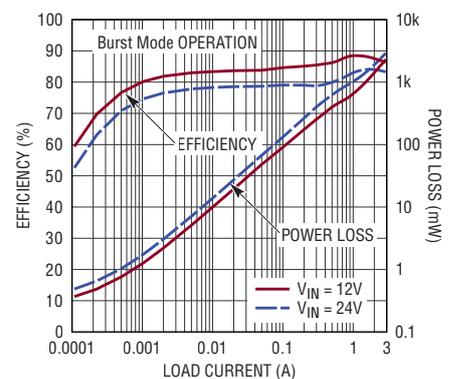
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

高効率、150V/5V降圧レギュレータ



効率および電力損失と  
負荷電流



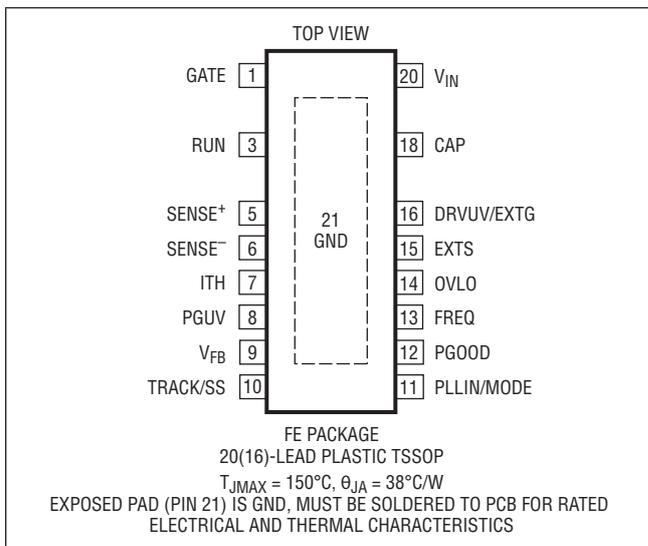
# LTC3894

## 絶対最大定格

(Note 1)

入力電源電圧 ( $V_{IN}$ )、RUN .....	-0.3V~150V
SENSE <sup>+</sup> 、SENSE <sup>-</sup> 、PGOOD の電圧 .....	-0.3V~65V
$V_{IN}-V_{CAP}$ の電圧 .....	-0.3V~10V
$V_{FB}$ 、PLLIN/MODE、PGUV、OVLO、EXTS の電圧 .....	-0.3V~6V
TRACK/SS の電圧 (Note 11) .....	-0.3V~2.8V
ITH、FREQ の電圧 .....	-0.3V~5V
DRVUV/EXTG の電圧 .....	-0.3V~9V
動作ジャンクション温度範囲 (Note 2、3)	
LTC3894E、LTC3894I .....	-40°C~125°C
保存温度範囲 .....	-65°C~150°C
リード温度 (ハンダ処理、10秒) .....	300°C

## ピン配置



## 発注情報 <http://www.analog.com/jp/LTC3894>

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージ	温度範囲
LTC3894EFE#PBF	LTC3894EFE#TRPBF	LTC3894FE	20(16)ピンのプラスチック TSSOP	-40°C~125°C
LTC3894IFE#PBF	LTC3894IFE#TRPBF	LTC3894FE	20(16)ピンのプラスチック TSSOP	-40°C~125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕上げの製品マーキングの詳細については、Web サイト <http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ&リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

一部のパッケージは、#TRMPBF 接尾部の付いた指定の販売経路を通じて 500 個入りのリールで供給可能です。

## 電気的特性

●は規定動作ジャンクション温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
入力電源							
$V_{IN}$	Input Voltage Operating Range	(Note 4) DRVUV = 0V	4.5		150	V	
$V_{OUT}$	Regulated Output Voltage Set Point		0.8		60	V	
$I_Q$	No Load DC Supply Current (Note 5)						
	Shutdown $V_{IN}$ Pin Current	RUN = 0V		7	11	$\mu\text{A}$	
	Sleep Mode $V_{IN}$ Pin Current	$V_{SENSE^-} = 2.5\text{V}$ , $V_{FB} = 0.83\text{V}$			27	40	$\mu\text{A}$
		$V_{SENSE^-} \geq 3.2\text{V}$ , $V_{FB} = 0.83\text{V}$			7	10	$\mu\text{A}$
	Sleep Mode SENSE <sup>-</sup> Pin Current (Note 6)	$V_{SENSE^-} \geq 3.2\text{V}$ , $V_{FB} = 0.83\text{V}$			21	30	$\mu\text{A}$
Pulse-Skipping Mode $V_{IN}$ Pin Current	$V_{FB} = 0.83\text{V}$ $V_{SENSE^-} = 0\text{V}$ $V_{SENSE^-} = 3.3\text{V}$ $V_{SENSE^-} = 5\text{V}$			1.8		mA	
				1.5		mA	
				0.8		mA	

Rev 0

## 電気的特性

●は規定動作ジャンクション温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$I_{Q(VINR)}$	Total Input Supply Current in Regulation at No Load in Burst Mode (Note 7)	$V_{IN} = 12\text{V}$ Figure 13 Circuit, $V_{OUT} = 3.3\text{V}$ Figure 11 Circuit, $V_{OUT} = 5\text{V}$		16 22		$\mu\text{A}$ $\mu\text{A}$
		$V_{IN} = 48\text{V}$ Figure 13 Circuit, $V_{OUT} = 3.3\text{V}$ Figure 11 Circuit, $V_{OUT} = 5\text{V}$		9 11		$\mu\text{A}$ $\mu\text{A}$

## 出力検出

$V_{FB}$	Regulated Feedback Voltage	$V_{I\text{TH}} = 1.2\text{V}$ (Note 8)	●	0.788	0.800	0.812	V
	Feedback Voltage Line Regulation	$V_{IN} = 4.5\text{V}$ to $150\text{V}$ (Note 8)		$\pm 0.002$	0.015		%/V
	Feedback Voltage Load Regulation	$V_{I\text{TH}} = 0.6\text{V}$ to $1.8\text{V}$ (Note 8)		0.03	0.15		%
$g_{m(EA)}$	Error Amplifier Transconductance	$V_{I\text{TH}} = 1.2\text{V}$ , $\Delta I_{I\text{TH}} = \pm 5\mu\text{A}$ (Note 8)		2			mS
$I_{FB}$	Feedback Input Bias Current			-10	$\pm 50$		nA

## 電流検出

$V_{\text{SENSE}(\text{MAX})}$	Maximum Current Sense Threshold ( $V_{\text{SENSE}^+} - V_{\text{SENSE}^-}$ )	$V_{FB} = 0.7\text{V}$ , $V_{\text{SENSE}^-} = 3.3\text{V}$	●	88	100	112	mV
$I_{\text{SENSE}^+}$	SENSE+ Pin Input Current	$V_{\text{SENSE}^+} = 3.3\text{V}$		0.1	1		$\mu\text{A}$
$I_{\text{SENSE}^-}$	SENSE- Pin Input Current in Non-Sleep Mode (Note 6)	$V_{\text{SENSE}^-} = 3.3\text{V}$ $V_{\text{SENSE}^-} = 5\text{V}$		200 880	300 1260		$\mu\text{A}$ $\mu\text{A}$

## 起動とシャットダウン

$V_{\text{RUN}}$	RUN Pin Enable Threshold	$V_{\text{RUN}}$ Rising	●	1.14	1.24	1.34	V
$V_{\text{RUNHYS}}$	RUN Pin Hysteresis			125			mV
$I_{\text{SS}}$	Soft-Start Pin Charging Current	$V_{\text{SS}} = 0\text{V}$ or $0\text{V}$ to $0.8\text{V}$		8	11	14	$\mu\text{A}$
$V_{\text{OVLO}}$	Overvoltage Lockout Threshold	$V_{\text{OVLO}}$ Rising Up Hysteresis	●	0.77	0.8 30	0.82	V mV

ゲート・ドライバおよび  $V_{IN-CAP}$  LDO

$V_{\text{UVLO}}$	Undervoltage Lockout	$\text{DRVUV} = 0$ ( $V_{IN}-V_{\text{CAP}}$ ) Ramping Up Threshold	●	3.4	3.75	4.3	V
		( $V_{IN}-V_{\text{CAP}}$ ) Ramping Down Threshold	●	3.25	3.50	3.75	V
		Hysteresis			0.25		V
		$\text{DRVUV} = \text{Floating}$ ( $V_{IN}-V_{\text{CAP}}$ ) Ramping Up Threshold	●	5.65	6.0	6.45	V
$V_{\text{CAP}}$	Gate Bias LDO Output Voltage ( $V_{IN}-V_{\text{CAP}}$ )	( $V_{IN}-V_{\text{CAP}}$ ) Ramping Down Threshold	●	5.2	5.55	5.85	V
		Hysteresis			0.45		V
$V_{\text{CAPDROP}}$	Gate Bias LDO Dropout Voltage ( $V_{IN}-V_{\text{CAP}}$ )	$I_{\text{CAP}} = 0\text{mA}$ , $9\text{V} \leq V_{IN} \leq 150\text{V}$ (Note 9)	●	7.5	8.0	8.5	V
$\Delta V_{\text{CAP}(\text{LOAD})}$	Gate Bias LDO Load Regulation	$V_{IN} = 5\text{V}$ , $I_{\text{CAP}} = 15\text{mA}$ (Note 9)		4.1	4.4		V
$R_{\text{UP}}$	Gate Pull-Up Resistance	$I_{\text{CAP}} = 0\text{mA}$ to $20\text{mA}$		-2.8	-1.3		%
$R_{\text{DN}}$	Gate Pull-Down Resistance	Gate High			2		$\Omega$
$t_{\text{ON}(\text{MIN})}$	Gate Minimum On-Time	Gate Low			0.9		$\Omega$
		(Note 10)			125		ns

## スイッチング周波数とクロックへの同期

$f$	Programmable Switching Frequency	$R_{\text{FREQ}} = 25\text{k}\Omega$ $R_{\text{FREQ}} = 64.9\text{k}\Omega$ $R_{\text{FREQ}} = 105\text{k}\Omega$		375	100 440 810	505	kHz kHz kHz
-----	----------------------------------	---	--	-----	-------------------	-----	-------------------

## 電气的特性

●は規定動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$f_{LO}$	Low Switching Frequency	FREQ = 0V	320	350	380	kHz
$f_{HI}$	High Switching Frequency	FREQ = Open	470	530	590	kHz
$f_{SYNC}$	Synchronization Frequency		● 75		800	kHz
$V_{CLK(HI)}$	Clock Input High Level into PLLIN/MODE		● 2			V
$V_{CLK(LO)}$	Clock Input Low Level into PLLIN/MODE		●		0.5	V

## PGOOD出力

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{PGL}$	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$		0.2	0.35	V
$I_{PG}$	PGOOD Leakage Current	$V_{PGOOD} = 65\text{V}$			1	$\mu\text{A}$
$V_{PGOV}$	PGOOD Overvoltage Trip Threshold	$V_{FB}$ Ramping Positive with Respect to Set Regulated Voltage Hysteresis	7	10	13	%
				2.5		%
$V_{PGUV}$	PGOOD Undervoltage Trip Threshold	$V_{PGUV}$ Ramping Negative Hysteresis	700	720	740	mV
				2.5		%
$t_{PGDL}$	PGOOD Delay	PGOOD High to Low PGOOD Low to High		100	100	$\mu\text{s}$
				100		$\mu\text{s}$
$V_{FBOV}$	$V_{FB}$ Overvoltage Lockout Threshold	$V_{FB}$ Ramping Positive with Respect to Set Regulated Voltage Hysteresis		10		%
				2.5		%

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LTC3894は $T_J$ が $T_A$ にほぼ等しいパルス負荷条件でテストされる。LTC3894Eは $0^\circ\text{C}$ ~ $85^\circ\text{C}$ の温度範囲で性能仕様に適合することが確認されている。 $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の動作ジャンクション温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3894Iは $-40^\circ\text{C}$ ~ $125^\circ\text{C}$ の動作ジャンクション温度範囲での動作が確認されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。高い温度は動作寿命に悪影響を及ぼす。 $125^\circ\text{C}$ を超えるジャンクション温度では動作寿命はデレーティングされる。ジャンクション温度( $T_J(^{\circ}\text{C})$ )は周囲温度( $T_A(^{\circ}\text{C})$ )および消費電力( $P_D(\text{W})$ )から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、TSSOPパッケージの場合 $\theta_{JA}$ は $38^\circ\text{C}/\text{W}$ 。

**Note 3:** このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。この保護がアクティブなときは、最大定格ジャンクション温度を超えることができる。規定された絶対最大動作ジャンクション温度を超えた動作が継続すると、デバイスの信頼性を損なうか、またはデバイスに永続的損傷を与える恐れがあります。

**Note 4:** 最小入力電源電圧範囲は、DRVUV/EXTGピンの設定によって決まるUVLO閾値に依存する。

**Note 5:** LTC3894がスイッチングしていないときは、DC電源電流が測定される。動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加する。

**Note 6:** SENSE1<sup>-</sup>バイアス電流は次の式に従って入力電源に反映される。

$$I_{VIN} = I_{SENSE1^-} \cdot V_{OUT} / (V_{IN} \cdot \eta), (\eta \text{ は効率})$$

**Note 7:** Burst Mode (バーストモード)での全入力電源電流は、1ページと30ページの図13に記載された標準的応用例の回路で無負荷電流時に測定される、入力電源から流れる全電流である。この仕様は製造時にテストされない。

**Note 8:** LTC3894は、(ITHピン上の)エラーアンプの出力電圧を規定の電圧にサーボ制御し、得られた $V_{FB}$ を測定する、帰還ループ内でテストされる。

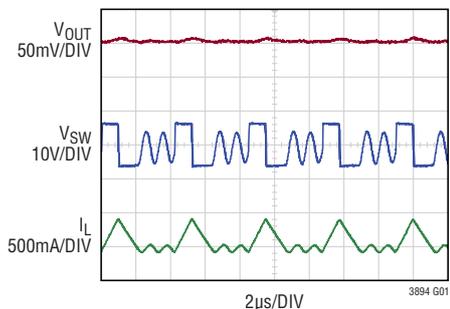
**Note 9:** 正の $I_{CAP}$ 電流はCAPピンに流れ、 $V_{IN}$ ピンとCAPピンの間のコンデンサを放電する。

**Note 10:** 最小オン時間の条件は、 $I_{MAX}$ の40%より大きいインダクタのピークtoピーク・リップル電流に対して規定される。

**Note 11:** TRACK/SSピンが外部で駆動される場合、TRACK/SSピンの絶対最大定格は2.8Vである。駆動されない場合、このピンは通常はデバイスによって4.7Vまでプルアップされる。

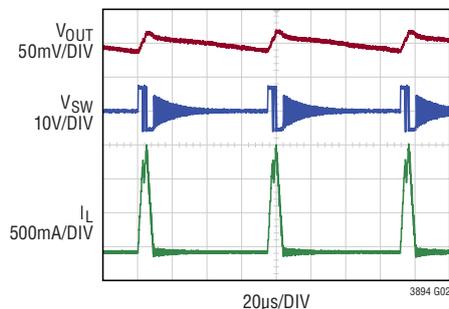
代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

パルス・スキップ・モード動作の  
波形



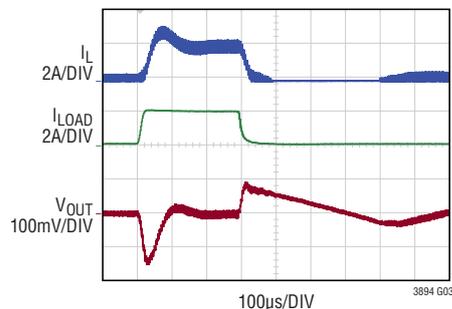
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
 $I_{LOAD} = 100\text{mA}$   
FIGURE 11 CIRCUIT

Burst Mode 動作の波形



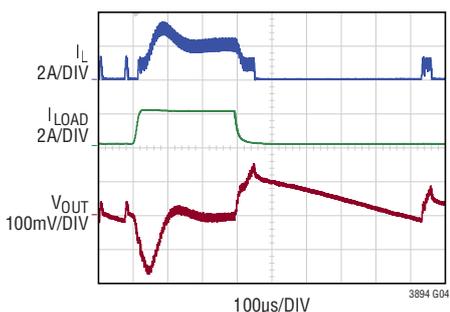
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
 $I_{LOAD} = 100\text{mA}$   
FIGURE 11 CIRCUIT

過渡応答:  
パルス・スキップ・モード動作



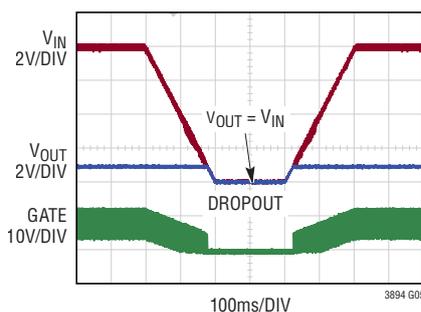
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
LOAD STEP = 100mA TO 2A  
FIGURE 11 CIRCUIT

過渡応答:  
Burst Mode 動作



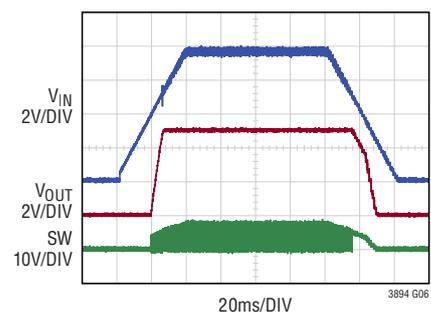
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
LOAD STEP = 100mA TO 2A  
FIGURE 11 CIRCUIT

ドロップアウト動作  
(100% デューティ・サイクル)



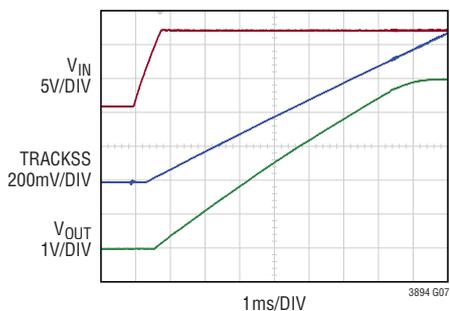
$V_{IN}$  TRANSIENT 12V TO 4V  
AND BACK TO 12V  
 $V_{OUT} = 12\text{V}$ ,  $I_{LOAD} = 100\text{mA}$   
FIGURE 14 CIRCUIT

低入力電圧の動作



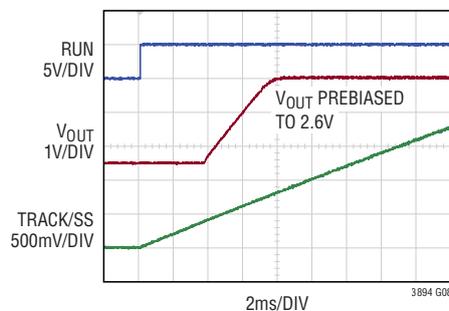
$V_{IN} = 0\text{V}$  TO 7.8V  
AND BACK TO 0V  
 $V_{OUT} = 5\text{V}$ ,  $I_{LOAD} = 100\text{mA}$   
FIGURE 11 CIRCUIT

通常のソフトスタート



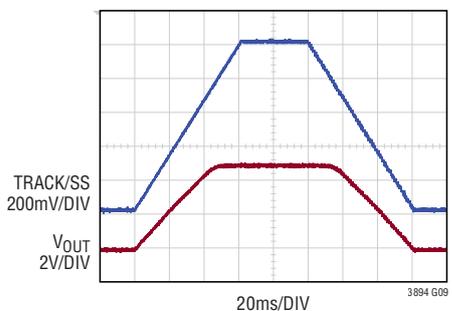
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
 $I_{LOAD} = 100\text{mA}$   
FIGURE 11 CIRCUIT

プリバイアス状態のときの  
ソフトスタート



$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
 $I_{LOAD} = 500\text{mA}$   
FIGURE 11 CIRCUIT

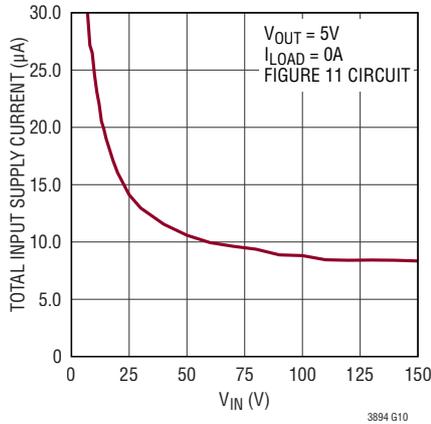
出力トラッキング



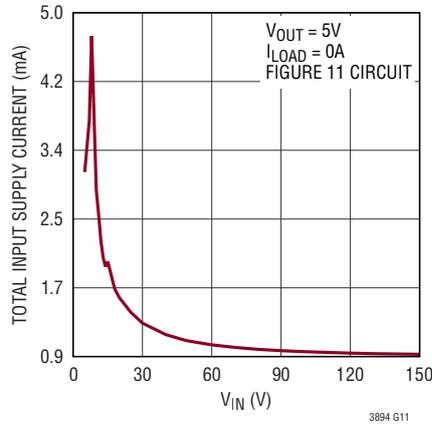
$V_{IN} = 12\text{V}$   
 $V_{OUT} = 5\text{V}$   
 $I_{LOAD} = 500\text{mA}$   
FIGURE 11 CIRCUIT

代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

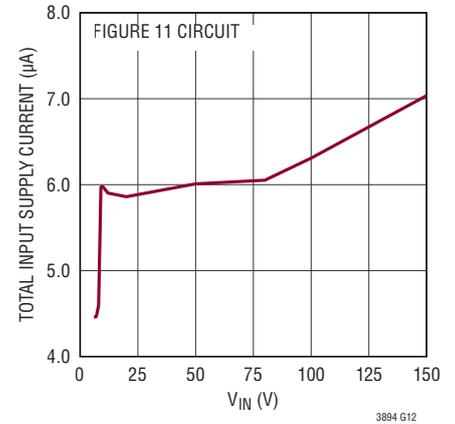
**Burst Modeの入力電流と入力電圧  
(無負荷)**



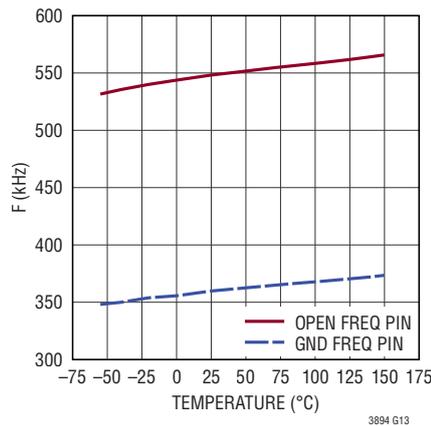
**パルス・スキップ・モードの  
入力電流と入力電圧**



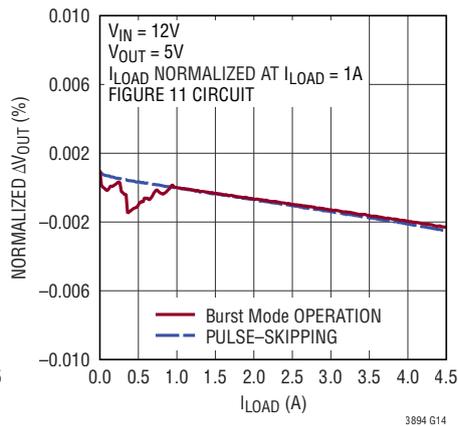
**シャットダウン入力電流と  
入力電圧**



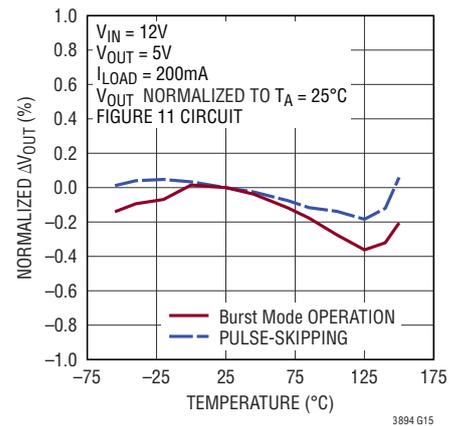
**自走周波数と温度**



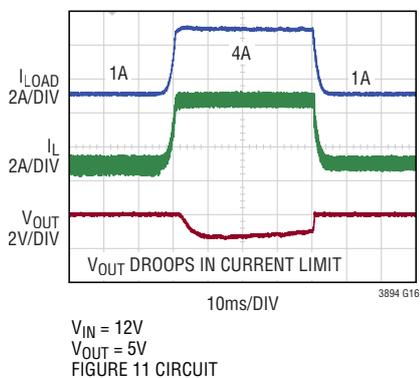
**出力レギュレーションと負荷電流**



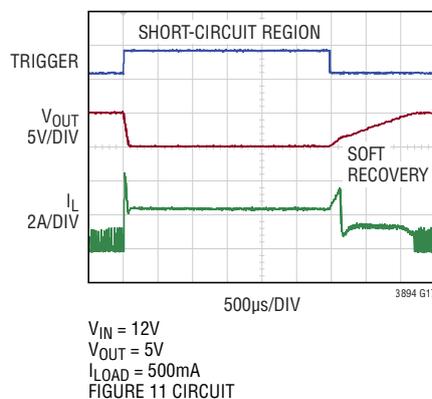
**出力レギュレーションと温度**



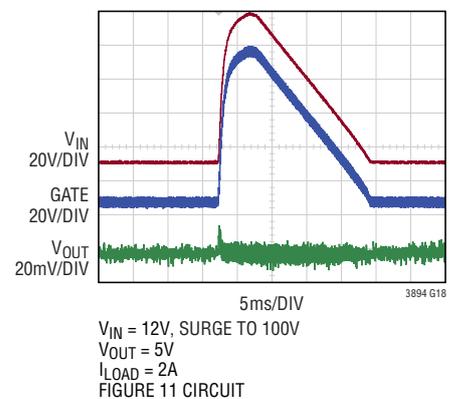
**過電流保護**



**短絡保護**

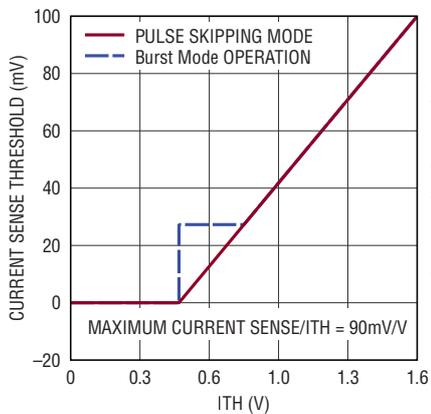


**$V_{\text{IN}}$  ラインのトランジェント動作**



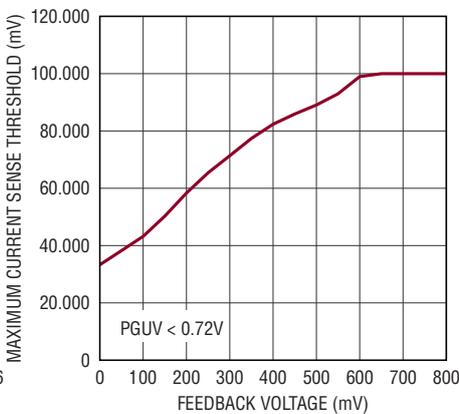
代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

最大電流検出閾値とITHの電圧



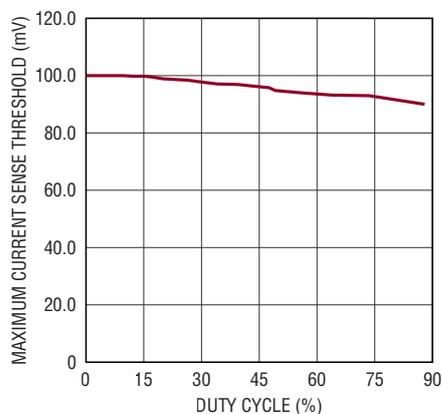
3894 G19

降圧チャンネルの  
フォールバック電流制限



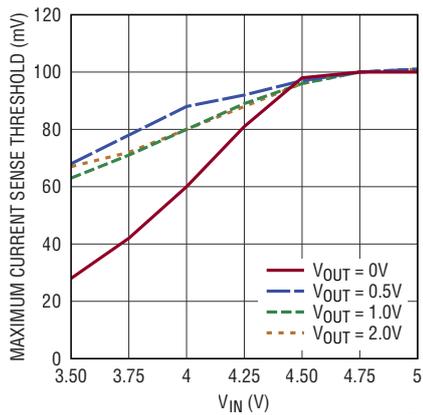
3894 G20

最大電流検出閾値と  
デューティ・サイクル



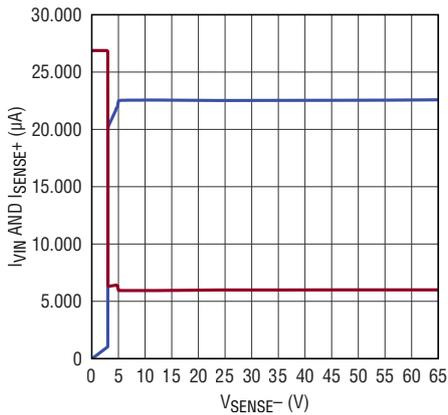
3894 G21

150°CでのCLCと入力電圧



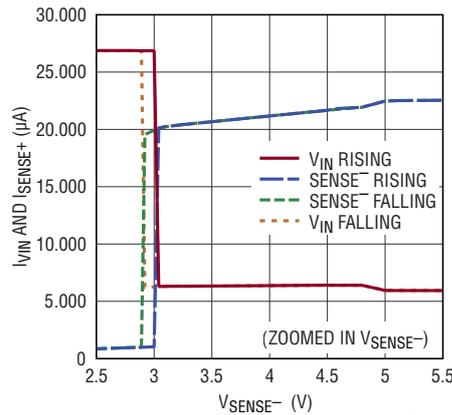
3894 G22

$I_{VIN}$ および $I_{SENSE-}$ と $V_{SENSE-}$   
(Burst Mode動作)



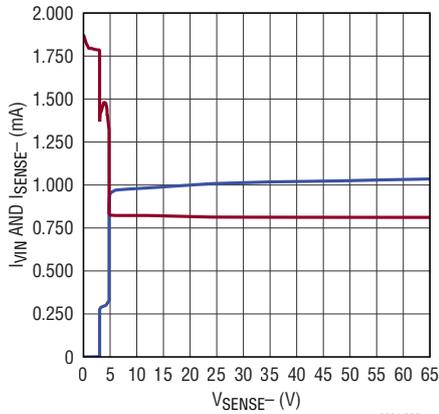
3894 G23

$I_{VIN}$ および $I_{SENSE-}$ と $V_{SENSE-}$   
(Burst Mode動作)



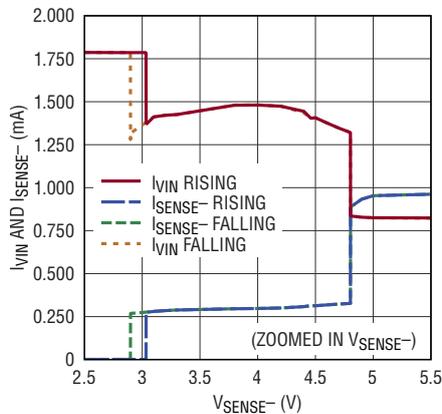
3894 G24

$I_{VIN}$ および $I_{SENSE-}$ と $V_{SENSE-}$   
(パルス・スキップ・モード)



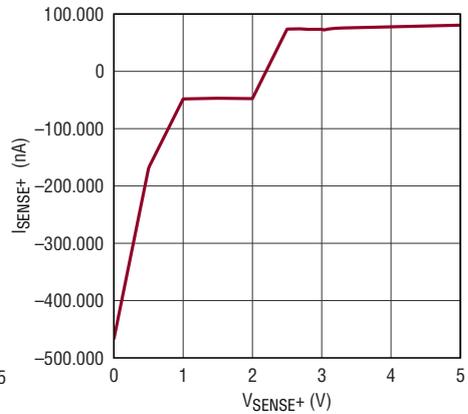
3894 G25

$I_{VIN}$ および $I_{SENSE-}$ と $V_{SENSE-}$   
(パルス・スキップ・モード)



3894 G26

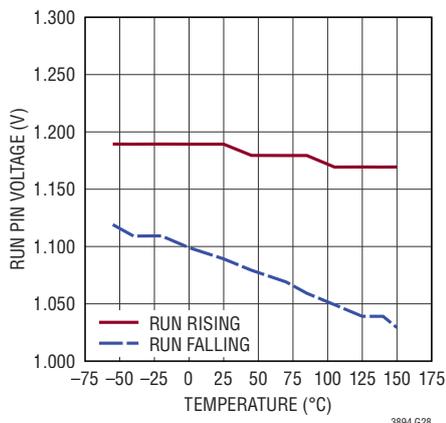
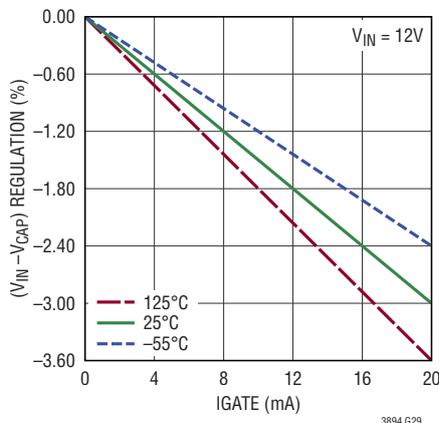
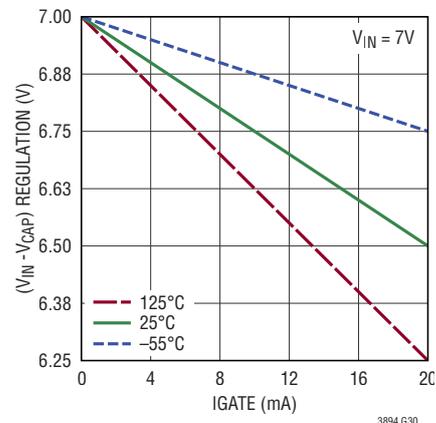
$I_{SENSE+}$ と $V_{SENSE+}$



3894 G27

代表的な性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

シャットダウン (RUN) 閾値と温度

ゲート・バイアス LDO ( $V_{IN} - V_{CAP}$ ) の  
負荷レギュレーションゲート・バイアス LDO ( $V_{IN} - V_{CAP}$ ) の  
ドロップアウト・レギュレーション

## ピン機能

**GATE (ピン1)** : 外付け P チャンネル MOSFET に対するゲート駆動出力。このピンの電圧は CAP と  $V_{IN}$  の間で振幅します。ゲート駆動出力は、 $V_{CAP}$  では「L」に維持され、P チャンネル MOSFET をオンにします。 $V_{IN}$  では「H」に維持され、MOSFET をオフにします。 $(V_{IN} - V_{CAP})$  が  $V_{UVLO}$  より小さい場合、ゲート・ドライバ出力は「H」に維持されます。

**RUN (ピン3)** : 実行制御の高インピーダンス入力。RUN の電圧が 1.26V の閾値より高くなると、通常動作が有効になります。このピンの電圧を強制的に 1.12V より低くすると、コントローラがシャットダウンします。このピンの電圧を強制的に 0.7V より低くすると、LTC3894 はシャットダウンし、自己消費電流は約  $7\mu\text{A}$  まで減少します。このピンは直接  $V_{IN}$  に接続することも、抵抗によってプルアップすることもできます。このピンはフロート状態にしないでください。

**SENSE+ (ピン5)** : 差動電流検出 (+) 入力。  $R_{SENSE}$  による電流検出では、SENSE+ ピンと SENSE- ピンを検出抵抗にケルビン (4 線) 接続します。DCR による検出では、SENSE+ ピンと SENSE- ピンを検出フィルタ・コンデンサにケルビン接続します。

**SENSE- (ピン6)** : 差動電流検出 (-) 入力。  $R_{SENSE}$  による電流検出では、SENSE+ ピンと SENSE- ピンを検出抵抗にケルビン (4 線) 接続します。DCR による検出では、SENSE+ ピンと SENSE- ピンをフィルタ・コンデンサにケルビン接続します。SENSE- の電圧が 3.2V より高いとき、SENSE- ピンは内部回路に電力を供給します。検出誤差を小さくするには、SENSE- ピンに直列のインピーダンスを最小限に抑えます。

**ITH (ピン7)** : エラーアンプの出力およびスイッチング・レギュレータの補償点。このピンの電圧によって電流検出閾値が設定されます。

**PGUV (ピン8)** : PGOOD 低電圧 (UV) コンパレータの高インピーダンス入力。PGUV ピンは、抵抗帰還分圧器を介して出力に接続されるか、または  $V_{FB}$  ピンに直接接続されて、出力の PGOOD UV 閾値を設定します。PGUV ピンの電圧が 0.72V (0.8V - 10%) より低くなると、PGOOD ピンは  $100\mu\text{s}$  のブランキング期間後に「L」にアサートされます。

**$V_{FB}$  (ピン9)** : 出力帰還検出入口。出力とこのピンとの間の抵抗分圧器により、安定化出力電圧が設定されます。LTC3894 は  $V_{FB}$  を 0.8V の内部リファレンス値に安定化します (公称値)。

## ピン機能

**TRACK/SS (ピン10) :** ソフトスタートおよび外部トラッキング入力。LTC3894は $V_{FB}$ の電圧を、0.8VとSSピンの電圧のいずれか低い方に安定化します。このピンには10 $\mu$ Aの内部プルアップ電流源が接続されています。このピンとグラウンドの間に接続したコンデンサにより、最終安定化出力電圧までの立上がり時間が設定されます。あるいは、抵抗分圧器を介してこのピンに別の電源を接続すると、LTC3894の出力電圧は起動時にもう一方の電源をトラッキングします。

**PLLIN/MODE (ピン11) :** 外部リファレンス・クロック入力とBurst Modeのイネーブル/ディスエーブル。このピンに外部クロックを入力すると、内部フェーズロック・ループにより、ゲート駆動信号のターンオン・エッジが外部クロックの立ち上がりエッジに同期します。外部クロックが入力されない場合、この入力によって軽負荷時の動作モードが決まります。このピンをフロート状態にすると、低自己消費電流のBurst Mode動作が選択されます。グラウンドに引き下げると、パルス・スキップ・モード動作が選択されます。

**PGOOD (ピン12) :** パワーグッド・モニタ出力。このオープン・ドレインのロジック出力は、 $V_{FB}$ ピンがレギュレーション・ポイント(OV)より10%高くなるか、PGUVピンの電圧がPGOOD低電圧(UV)閾値 $V_{PGUV}$ より低くなると、グラウンドに引き下げられます。OVまたはUVイベントに反応してPGOODの状態が遷移するまでに、100 $\mu$ sの遅延があります。

**FREQ (ピン13) :** スイッチング周波数セットポイント入力。スイッチング周波数は、FREQピンとSGNDの間に接続された外付けセットポイント抵抗 $R_{FREQ}$ によって75kHz~850kHzの範囲で設定されます。20 $\mu$ Aの内部電流源が外付けセットポイント抵抗の両端に電圧を生成し、内部発振器の周波数を設定します。あるいは、このピンをDC電圧で直接駆動して、発振器の周波数を設定することもできます。このピンをグラウンドに接続すると、350kHzの固定動作周波数が選択されます。フロート状態にすると、535kHzの固定動作周波数が選択されます。

**OVLO (ピン14) :** 過電圧ロックアウトの高インピーダンス入力。調整可能な $V_{IN}$ 過電圧保護のために、抵抗分圧器を介してこのピンを $V_{IN}$ に接続します。このピンの電圧が0.8Vのロックアウト閾値より高くなると、外付けPチャンネルMOSFETは直ちにオフになり、TRACK/SSピンはグラウンドに放電されて緩やかに回復します。OVLO機能を使用しない場合は、このピンをGNDに接続します。

**EXTS (ピン15) :** オプションの外付けNチャンネルMOSFET用のソース接続端子。オプションの外付けNチャンネルMOSFETを使用してゲート・ドライバにバイアス電圧を供給する場合は、このピンをMOSFETのソース端子に接続して、このピンに隣接して0.1 $\mu$ Fバイパス・コンデンサを接続し、動作を安定させます(21ページのアプリケーション情報のセクションを参照)。使用しない場合は、このピンをグラウンドに接続します。このピンはフロート状態にしないでください。

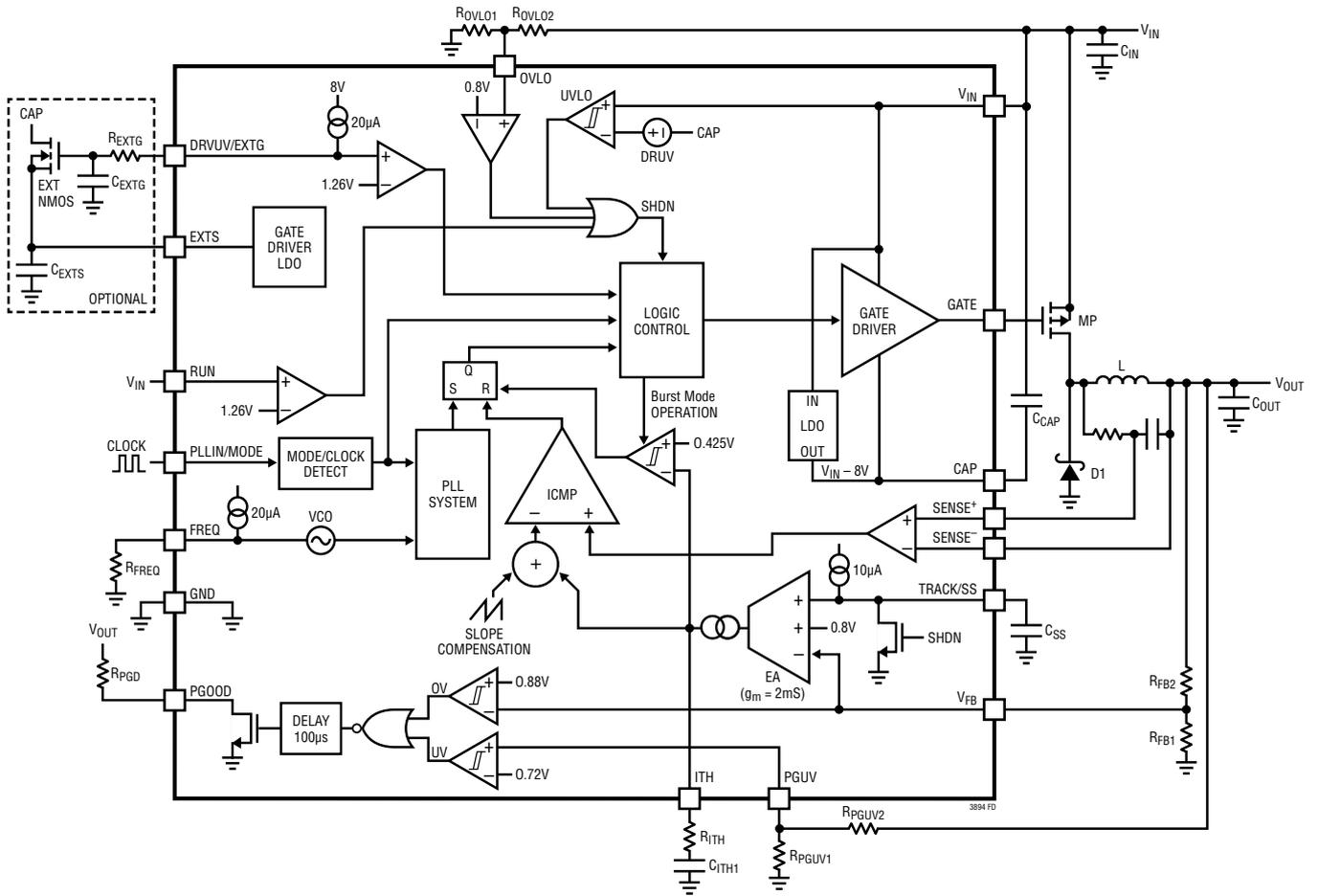
**DRVUV/EXTG (ピン16) :** ドライバ低電圧ロックアウト(UVLO)選択ピンおよび外付けNチャンネル・ゲート接続。このピンは2つの機能を備えたピンです。このピンをグラウンドに接続すると、 $V_{IN}$ とCAP間の3.75VのUVLO閾値が選択されます。フロート状態にするか、または400mVより高い電圧に接続すると、6VのUVLO閾値が選択されます。ゲート・ドライバのバイアスに外付けNチャンネルMOSFETを使用する場合は、1k $\Omega$ 抵抗を介してMOSFETのゲート端子をこのピンに接続します。これにより、デフォルトでは6VのUVLO閾値が選択されます。

**CAP (ピン18) :** ゲート・ドライバ・バイアス用の低電圧電源レール。 $V_{IN}$ は高電圧電源レールです。 $V_{IN}$ が8Vより高い場合、ゲート・ドライバのバイアス電源電圧( $V_{IN}-V_{CAP}$ )は8Vに調整されます。安定した電圧レギュレーションを維持するには、 $V_{IN}$ ピンとCAPピンの間に0.47 $\mu$ F以上の低ESRセラミック・バイパス・コンデンサが必要です。ゲート・ドライバのバイアスに外付けNチャンネルMOSFETを使用する場合は、コンデンサの容量を少なくとも2.2 $\mu$ Fまで増やす必要があります。安定した低ノイズの動作を実現するには、 $V_{IN}$ ピンとCAPピンに隣接してバイパス・コンデンサを配置し、同じPCBメタル層を使って接続する必要があります。

**$V_{IN}$  (ピン20) :** デバイスの電源。 $V_{IN}$ ピンとGNDの間には、最小でも1 $\mu$ Fのバイパス・コンデンサが必要です。最高の性能を得るには、低ESRのセラミック・コンデンサを使用し、 $V_{IN}$ ピンとGNDピンの近くにコンデンサを配置して、大電流ループのサイズを最小限に抑えます。

**GND (露出パッド・ピン21) :** デバイスのグラウンド。電氣的接触を維持し、パッケージが定格通りの電氣的および熱的性能を発揮するように、露出パッドはプリント基板にハンダ付けされている必要があります。

## 機能図



## 動作

### メイン制御ループ(機能図を参照)

LTC3894は、定周波数のピーク電流モード制御アーキテクチャを使って非同期の降圧DC/DCスイッチング・レギュレータの出力電圧を制御します。V<sub>FB</sub>の入力は、トランスコンダクタンス・エラーアンプ(EA)によって内部リファレンスと比較されます。内部リファレンスは、0.8Vの固定リファレンスV<sub>REF</sub>またはTRACK/SSピンの入力電圧のいずれかです。通常動作では、V<sub>FB</sub>は0.8Vの内部リファレンス電圧に調整されます。ソフトスタート・モードまたはトラッキング・モードでは、TRACK/SSピンの電圧が0.8Vの内部リファレンス電圧より低いと、V<sub>FB</sub>はTRACK/SSピンの電圧に調整されます。エラーアンプの出力はITHピンに接続されます。ITHピンの電圧レベルがスロー補償ランプに加算され、ピーク・インダクタ電流の設定値が生成されます。

ピーク・インダクタ電流は、SENSE<sup>+</sup>およびSENSE<sup>-</sup>ピンに接続された検出抵抗R<sub>SENSE</sub>によって測定されます。SENSE<sup>+</sup>とSENSE<sup>-</sup>の間に生じる差動電圧はインダクタ電流に比例し、ピーク・インダクタ電流の設定値と比較されます。通常動作中、クロックの立ち上がりエッジがS入力を介してSRラッチをセットすると、Pチャンネル・パワー MOSFETがオンになります。V<sub>SENSE<sup>+</sup></sub>とV<sub>SENSE<sup>-</sup></sub>の間の差動電圧がピーク・インダクタ電流の設定値より高くなり、電流コンパレータ(I<sub>CMP</sub>)が「H」になると、PチャンネルMOSFETはSRラッチのR入力によってオフになります。MOSFETがオフになった後は、外付けショットキー・ダイオードが、ゼロまたは次のクロック・サイクルの始点に到達するまでインダクタ電流を供給します。

### ゲート・ドライバ・バイアス(V<sub>IN</sub>-CAP)と低電圧ロックアウト(UVLO)

PチャンネルMOSFETのゲート・ドライバには、V<sub>IN</sub>ピンとCAPピンから電力が供給されます。内部低ドロップアウト・リニア・レギュレータ(LDO)により、CAPピンはV<sub>IN</sub>より8V低い電圧に調整されます。安定性を確保するため、V<sub>IN</sub>とCAPの間に最小0.47μFの容量(低ESRセラミック・コンデンサ)が必要です。ゲート容量が大きいPチャンネルMOSFETを高入力電圧および高スイッチング周波数で使用すると、内部V<sub>IN</sub>-CAP LDOがデバイス内で大きな熱を発生することがあります。外付けNチャンネルMOSFETバイアス・パスを使用して、この熱をデバイスの外に逃がすことができます。この接続を10ページに示します。外付けNチャンネルMOSFETを使用する場合は、V<sub>IN</sub>とCAPの間に最小2.2μFの容量(低ESRセラミック・コンデンサ)を追加することを推奨します。

V<sub>IN</sub>が8V以下の場合、LDOはドロップアウト状態になり、CAPの電圧はグラウンドに近くなります(V<sub>IN</sub>-CAP間の差動電圧はV<sub>IN</sub>とほぼ等しくなります)。V<sub>IN</sub>-CAP間の電圧がV<sub>UVLO</sub>を下回ると、LTC3894はUVLO状態になるので、外付けPチャンネルMOSFETはオフになり、ほとんどの内部回路がシャットダウンします。UVLO状態から回復するには、V<sub>IN</sub>-CAP間の電圧が(DRVUV/EXTGの電圧設定に応じて)3.75Vまたは6Vを超える必要があります。外付けNチャンネルMOSFETバイアス・パスを使用する場合は、デフォルトにより6VのUVLO閾値が選択されます。

### シャットダウンとソフトスタート

RUNピンの電圧が0.7Vより低くなると、コントローラとほとんどの内部回路がディスエーブルになります。このマイクロパワー・シャットダウン状態では、LTC3894に流れる電流はわずか7μAです。コントローラをイネーブルにするには、RUNピンの電圧が1.24Vより高くなる必要があります。RUNピンは、最大150Vの外部電源に接続またはプルアップするか、ロジック・ゲートによって直接駆動することができます。

出力電圧V<sub>OUT</sub>の起動は、TRACK/SSピンの電圧によって制御されます。TRACK/SSピンの電圧が0.8Vの内部リファレンスより低いと、V<sub>FB</sub>ピンはTRACK/SSピンの電圧に調整されます。このため、TRACK/SSピンと信号グラウンドの間に外付けコンデンサを接続することにより、TRACK/SSピンを使ってソフトスタートを設定できます。10μAの内部プルアップ電流がこのコンデンサを充電し、TRACK/SSピンに電圧勾配を発生します。TRACK/SSピンの電圧が0Vから0.8Vに上昇するにつれて、出力電圧V<sub>OUT</sub>もゼロから最終的な値まで滑らかに上昇します。

代わりに、TRACK/SSピンを使って、V<sub>OUT</sub>の起動を別の電源の起動に追従させることができます。このためには、通常、別の電源とグラウンドの間の外付け抵抗分圧器をTRACK/SSピンに接続する必要があります(アプリケーション情報のセクションを参照)。シャットダウン、入力過電圧、入力低電圧、または過熱イベントの発生中、TRACK/SSピンはグラウンドまで放電され、デバイスは滑らかに再起動します。

TRACK/SSピンのスルー・レートが0.6V/msより大きい場合、出力はTRACK/SSピンではなく内部ソフトスタートのランプに追従します。短絡からの回復では、出力電圧はグラウンドに近い低電圧から回復しますが、この場合も内部ソフトスタートによって出力の滑らかな起動が可能になります。

## 動作

### 軽負荷電流動作 (Burst Mode 動作またはパルススキップ・モード)

軽負荷時には、LTC3894はパルス・スキップ・モードまたは高効率のBurst Modeで動作します。パルス・スキップ動作を選択するには、PLLIN/MODEピンをグラウンドに接続します。Burst Mode動作を選択するには、PLLIN/MODEピンをフロート状態にします。

Burst Mode動作では、 $V_{FB}$ がリファレンス電圧より高いと、エラーアンプによってITHピンの電圧が低下します。ITH電圧が0.425Vより低くなると、内部のスリープ信号が「H」になり、スリープ・モードになります。

スリープ・モードでは内部回路の大部分がオフになり、LTC3894の自己消費電流は30 $\mu$ Aまで減少します。SENSEピンの電圧が3.2Vを超えると、この電流(25 $\mu$ A)の大部分はSENSEピンによって消費され、 $V_{IN}$ ピンが消費するのは6 $\mu$ Aだけです。出力電圧が3.2Vを超える場合、スリープ・モード中の入力電源の全自己消費電流は劇的に減少します。入力電源を基準にすると、この自己消費電流は、DC/DC電圧変換比と $V_{OUT}$ から $V_{IN}$ への漸増する変換効率によって減少します。

したがって、1ページの標準的応用例でBurst Modeを選択した場合、レギュレーション状態の無負荷時の全入力電源電流は次式で推定されます。

$$I_{Q(VINR)} = 6\mu A + \frac{V_{OUT}}{0.9 \cdot V_{IN}} = \left( \frac{0.8V}{R_{FB1}} + 22\mu A \right)$$

ここで、 $R_{FB1}$ は低い方の帰還抵抗分圧器です。

出力電圧が低下し、それに従って帰還電圧が低下するにつれて、エラーアンプの出力電圧は上昇します。出力電圧が十分に低下すると、ITHピンがエラーアンプの出力に再接続されます。コントローラは、内部発振器の次のサイクルで外付けPチャンネルMOSFETをオンにして、通常動作を再開します。

Burst Mode動作では、ITHの電圧が低い電流セットポイント値を示している場合でも、電流コンパレータ(ICMP)がトリップしてPチャンネルMOSFETをオフに戻すためには、ピーク・インダクタ電流が少なくとも電流制限値の25%に達する必要があります。

PLLIN/MODEピンがグラウンドに接続され、パルススキップ・モードが選択されている場合、LTC3894は軽負荷時にパルスをスキップします。このモードでは、ICMPが数サイクルの間トリップしたままになり、外付けPチャンネルMOSFETを強制的にオフのままにすることでパルスをスキップします。パルススキップ・モードには、Burst Mode動作と比較して、出力リップルと可聴ノイズが小さく、RF干渉が低減されるという利点がありますが、代償として効率が低下します。

### 周波数の選択とクロックへの同期

LTC3894のスイッチング周波数はFREQピンを使って選択することができます。PLLIN/MODEピンを外部クロック信号源で駆動しない場合は、FREQピンを信号グラウンドに接続するか、フロート状態にするか、または外付け抵抗によって設定することができます。FREQピンを信号グラウンドに接続すると350kHzが選択され、フロート状態にすると535kHzが選択されます。FREQピンと信号グラウンドの間に抵抗を配置することにより、周波数を50kHz～850kHzの範囲で設定することができます。

LTC3894のフェーズロック・ループ(PLL)は、外部クロック信号源がPLLIN/MODEピンに接続されている場合、その信号源に内部発振器を同期させます。PLLは、外付けPチャンネルMOSFETのターンオン・エッジを、同期信号の立ち上がりエッジに強制的に揃えます。

発振器のデフォルト周波数は、FREQピンによって設定される動作周波数によって決まります。発振器のデフォルト周波数が外部クロック周波数に近い場合、PLLはわずかな調整を行うだけで外付けPチャンネルMOSFETのターンオン・エッジを外付クロックの立ち上がりエッジに同期させることができます。これにより、PLLは希望の周波数から大きく外れることなく、素早くロックすることができます。PLLの動作は75kHz～750kHzの範囲で確認しています。クロック入力のレベルは、ロジック・ハイの場合は2Vより高く、ロジック・ローの場合は0.5Vより低くする必要があります。

### パワーグッド

PGOODピンは、内部NチャンネルMOSFETのオープンドレイン出力に接続されます。0.8Vの内部電圧リファレンスに対して $V_{FB}$ ピンの電圧が10%以上高くなるか、PGUVピンの電圧が10%以上低くなると、MOSFETはPGOODピンを「L」に引き下げます。過熱、RUNピンのシャットダウン、または $V_{IN}$ の過電圧または低電圧ロックアウト・イベントの発生時にも、PGOODピンは「L」に引き下げられます。 $V_{FB}$ ピンの電圧が0.88V(0.8V+10%)より低くなり、PGUVが0.72V(0.8V-10%)より高くなると、内部NチャンネルMOSFETがオフになり、PGOODピンは外付け抵抗によって $V_{OUT}$ または60V以内の別の電源へプルアップ可能になります。PGOODオープンドレイン出力が状態を遷移するまでに、100 $\mu$ sの遅延があります。

$V_{FB}$ の電圧が0.88V(0.8V+10%、公称値)より高くなると、過電圧状態と判断されます。外付けP-MOSFETは直ちにオフになり、 $V_{FB}$ が0.88Vより低い電圧(20mVの内蔵ヒステリシスあり)に低下するまでオフのままになります。

## 動作

### 電流制限フォールドバック

出力の短絡または過電流状態が発生して、出力電圧が公称レギュレーション・レベルの72%未満に低下し、PGUVピンの電圧が0.72Vより低くなった場合、電流制限フォールドバックがアクティブになり、フル電流制限の約36%にあたる最小電流制限に達するまで、 $V_{OUT}$ の低下に比例してピーク電流制限値を徐々に下げていきます。電流制限フォールドバックにより、ショットキー・ダイオードの消費電力が減り、連続的な短絡障害中の堅牢な動作を確保できます。電流制限フォールドバックは、( $V_{FB}$ の電圧がTRACK/SSの電圧に追従している限り)ソフトスタート期間中はディスエーブルになります。LTC3894はインダクタ電流を絶え間なくモニタして、あらゆる条件で電流の暴走が発生しないようにしていることに注意してください。

LTC3894は内部過熱保護回路を搭載しており、内部ダイ温度が $180^{\circ}\text{C}$ を超えるとコントローラと外付けPチャンネルMOSFETがシャットオフされます。またこの回路は、TRACK/SSピンをGNDに放電して滑らかに再起動します。

### 入力電源過電圧ロックアウト (OVLOピン)

LTC3894には、入力電圧が上昇してプログラマブルな動作範囲を超えるとスイッチングを抑制する保護機能が実装されています。入力電源とグラウンドの間に抵抗分圧器を接続することにより、OVLOピンは高精度の入力電源電圧モニタとして機能します。OVLOピンが0.8Vを超えると、スイッチングがディスエーブルされます。この電圧を設定して、スイッチングを、特定の入力電源電圧の範囲に制限できます。入力電源の過電圧イベントが発生すると、TRACK/SSのリセットがトリガされます。その結果、入力電源トランジエントから緩やかに回復できます。

## アプリケーション情報

LTC3894は、電流モード、定周波数、非同期の降圧DC/DCコントローラで、メイン・スイッチとして機能するPチャンネル・パワーMOSFETと、整流(キャッチ)ダイオードとして機能するショットキー・パワー・ダイオードを備えています。入力電圧範囲は4.5V~150Vです。出力電圧は0.8V~60Vの範囲で設定できます。LTC3894は、入力電圧が設定された出力電圧より低くなると、レギュレーション状態から100%デューティ・サイクルに遷移します。また、LTC3894は自己消費電流が非常に小さいBurst Mode動作が可能で、軽負荷動作時に(通常はコントローラには見られない)優れた効率を発揮します。LTC3894は、ピン数の少ない堅牢で使いやすいソリューションであり、高入力電圧が大きく変動する、高い効率を必要とするアプリケーションに好適です。

1ページの標準的応用例は、LTC3864の基本的なアプリケーション回路です。この回路は、パワー・インダクタと $V_{OUT}$ の間に配置された小さな値の検出抵抗( $R_{SENSE}$ )を使用してインダクタ電流を検出します。必要な出力電圧と動作周波数が決まったら、負荷の条件に基づいて外付け部品を選択します。最初に、インダクタと $R_{SENSE}$ を選択します。次に、パワーMOSFETとキャッチ・ダイオードを選択します。最後に、入力と出力のコンデンサを選択します。

## アプリケーション情報

### 出力電圧のプログラミング

図1に示すように、出力電圧は、出力とV<sub>FB</sub>ピンの間に帰還抵抗分圧器を接続することで設定されます。定常状態での動作時の出力電圧は、次式に従って帰還抵抗によって設定されます。

$$V_{OUT} = 0.8V \cdot \left( 1 + \frac{R_{FB2}}{R_{FB1}} \right)$$

過渡応答を改善するため、フィードフォワード・コンデンサC<sub>FF</sub>を使う場合があります。V<sub>FB</sub>の配線は、インダクタや外付けP-MOSFETを駆動するGATE信号などのノイズ源から離して配線するように注意してください。

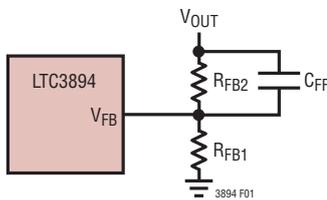


図1. 出力電圧の設定

### スイッチング周波数とクロックへの同期

動作周波数の選択は、効率と部品サイズの間兼ね合いによって決まります。動作周波数を低くすると、MOSFETのスイッチング損失が低減することで効率が向上しますが、出力リップル電圧を低く抑えるために大きなインダクタンスや容量が必要になります。逆に、動作周波数を高くすると効率は下がりますが、部品サイズは小さくなります。

LTC3894は、ユーザーが設定したスイッチング周波数で自走するか、または外部クロックに同期することができます。PLLIN/MODEピンにクロック信号が入力されると、入力されたクロックの立ち上がりエッジに同期して外付けPチャンネルMOSFETがオンになります。LTC3894のスイッチング周波数はFREQピンで設定され、外部クロックはPLLIN/MODEピンに入力されます。表1に、FREQピンとPLLIN/MODEピンを組み合わせ使用できる各種の状態を示します。

表1

FREQピン	PLLIN/MODEピン	周波数
0V	DC Voltage	350kHz
Floating	DC Voltage	535kHz
Resistor to GND	DC Voltage	50kHz to 850kHz
Any of the Above	External Clock	Phase Locked to External Clock

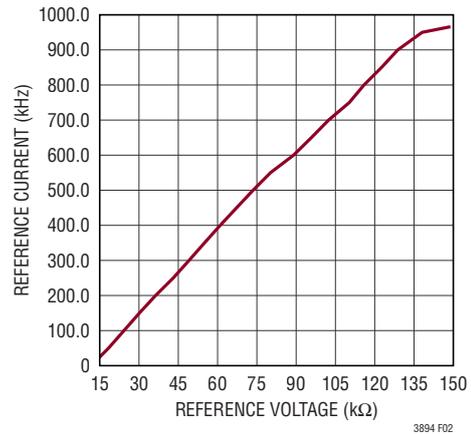


図2. スwitching周波数とFREQピンの抵抗

自走スイッチング周波数は、FREQピンと信号グラウンドの間に抵抗を接続することにより、50kHz～850kHzの範囲で設定できます。得られるスイッチング周波数とFREQピン上の抵抗の関係を図2に示します。

FREQピンを使って自走周波数を希望の同期周波数に設定し、内部発振器がほぼ同期周波数にプリバイアスされるようにします。自走周波数を外部クロック周波数に近づけることは必須ではありませんが、そうすると同期時間が最小限に抑えられます。

### インダクタの選択

動作周波数の選択とインダクタの選択には相関関係があり、動作周波数が高いほど小さな値のインダクタとコンデンサを使用できます。MOSFETのゲート電荷損失と遷移損失のために、一般に周波数が高いほど効率が低下します。この基本的なトレードオフに加えて、リップル電流と低電流動作に対するインダクタ値の影響も考慮しなければなりません。

インダクタの値は、リップル電流に直接影響を与えます。次式に示すように、インダクタのリップル電流 $\Delta I_L$ はインダクタンスまたは周波数が高いほど減少し、V<sub>IN</sub>が高いほど増加します。

希望の入力電圧と出力電圧が与えられると、インダクタ値と動作周波数によってリップル電流が決まります。

$$\Delta I_L = \left( \frac{V_{OUT}}{f \cdot L} \right) \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

## アプリケーション情報

リップル電流が小さければ、インダクタのコア損失と出力コンデンサのESR損失が減少し、その結果出力リップルが小さくなります。低周波数でリップル電流が小さいとき、動作効率は最も高くなります。ただし、これを達成するには大きなインダクタが必要です。部品のサイズ、効率、動作周波数の間にはトレードオフがあります。

リップル電流の妥当な出発点は、 $I_{OUT(MAX)}$  の約40%です。 $V_{IN}$  が最大のときに最大リップル電流が生じます。リップル電流が規定の最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

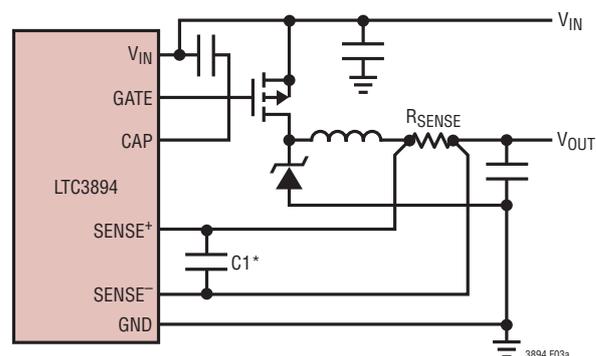
$$L = \left( \frac{V_{OUT}}{f \cdot \Delta I_L(MAX)} \right) \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

インダクタの値は、2次的な影響も与えます。必要な平均インダクタ電流が減少した結果、ピーク電流が、 $R_{SENSE}$  によって決定される電流制限値の25%を下回ると、Burst Mode動作への移行が始まります。インダクタ値を低くすると ( $\Delta I_L$  を高くすると)、低めの負荷電流で Burst Mode動作に移行するので、低電流動作の上側の範囲で効率が低下する可能性があります。Burst Mode動作では、インダクタンス値が小さくなるとバースト周波数が低下します。

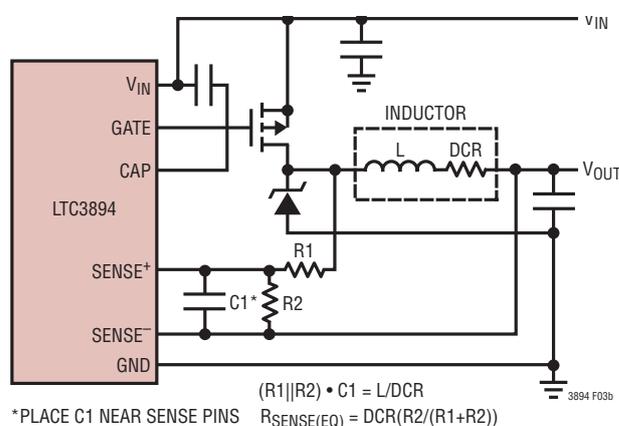
### インダクタのコアを選択

インダクタンス値が決まったら、次にインダクタの種類を選択する必要があります。与えられたインダクタ値でのコア損失は、コアのサイズではなく、選択したインダクタンスに大きく依存します。インダクタンスが大きいほどコア損失は減少します。インダクタンスを大きくするには、ワイヤの巻数を増やす必要があるため、銅損失は残念ながら増加します。

フェライトを使用した設計ではコア損失が極めて小さく、高いスイッチング周波数に適しているため、設計目標を飽和の防止と銅損失に集中することができます。フェライト・コアの材質は急激に飽和します。つまり、設計電流のピーク値を超えるとインダクタンスが急落します。その結果、インダクタのリップル電流が急激に増加し、そのため出力電圧リップルも増加します。コアは決して飽和させないでください。



(3a) 電流検出に抵抗を使用



(3b) 電流検出にインダクタのDCRを使用

図3. 電流検出方法

### インダクタによる電流検出

LTC3894は、小さな直列抵抗による電流検出(図3a)またはDCR(インダクタの抵抗)による電流検出(図3b)のいずれにも設定できます。2つの電流検出方式のどちらを選択するかは、主として設計上、コスト、消費電力、精度のどれを採用かで決まります。DCRによる検出は高価な電流検出抵抗を省くことができ、特に大電流のアプリケーションで電力効率が高いので普及しつつあります。ただし、電流検出抵抗からは、コントローラの最も正確な電流制限値が得られます。

### SENSE+ピンとSENSE-ピン

SENSE+ピンとSENSE-ピンは、差動電流コンパレータの入力です。これらのピンの同相電圧範囲は0V~65V(絶対最大値)であるため、LTC3894は(許容差とトランジェントのマーヅンをもたせて)最大で公称60Vの出力電圧を安定化できます。SENSE+ピンは高インピーダンスです。このように高インピーダンスなので、電流コンパレータをインダクタのDCRによる検出に使うことができます。

## アプリケーション情報

SENSE<sup>-</sup>ピンのインピーダンスは同相電圧に応じて変化します。SENSE<sup>-</sup>の電圧が2.9Vより低い場合、このピンは高インピーダンスであり、流れる電流は1μA未満です。SENSE<sup>-</sup>が3.2Vより高い場合、ピンの電流はかなり大きくなり、最大1.2mAに達することがあります。

SENSE<sup>-</sup>のPCBボード・パターンに沿った電流によって生じる電圧降下は、電流検出の誤差に直接変換されます。電流検出の精度を高く維持するには、SENSE<sup>-</sup>のボード・レイアウト・パターンのインピーダンスを最小限に抑える必要があります。

検出ラインに関係するオプションのフィルタ部品C1はLTC3894の近くに配置し、検出ラインは電流検出素子の下の4線ケルビン接続に近づけて一緒に配線します(図4を参照)。他の場所で電流を検出すると、寄生インダクタンスと容量が電流検出素子に実質的に追加され、検出端子の情報が劣化して、電流制限の設定値が予測不能になることがあります。DCRによる検出を使用する場合は(図3b)、抵抗R1をスイッチング・ノードの近くに配置して、敏感な小信号ノードへノイズが結合するのを防ぎます。

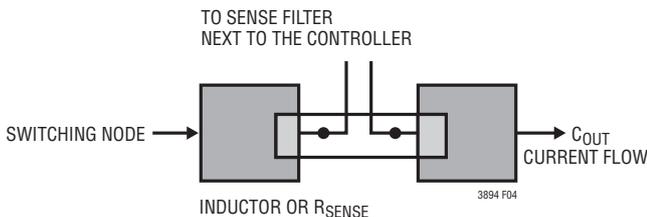


図4. インダクタまたは検出抵抗を使用した検出ラインの配置

### 値の小さな抵抗による電流検出

ディスクリット抵抗を使用した標準的な検出回路を図3aに示します。R<sub>SENSE</sub>は必要な出力電流に基づいて選択します。抵抗の両端の電位差(V<sub>SENSE</sub>)はインダクタ電流に比例します。LTC3894の電流コンパレータは、100mV(標準)の固定最大電流検出閾値V<sub>SENSE(MAX)</sub>を持ちます。

電流コンパレータのスレッシュホールド電圧によってインダクタ電流のピーク値が設定され、このピーク値からピークtoピーク・リップル電流ΔI<sub>L</sub>の半分を差し引いた値に等しい最大平均出力電流(I<sub>OUT(MAX)</sub>)が得られます。検出抵抗の値を計算するには次式を使用します。

$$R_{\text{SENSE}} = \frac{V_{\text{SENSE(MAX)}}}{I_{\text{OUT(MAX)}} + \frac{\Delta I_L}{2}}$$

検出精度を向上させるために、寄生インダクタンスが小さい検出抵抗を選択してください。

アプリケーションが全動作温度範囲にわたって確実に最大負荷電流を供給するには、電気的特性の表からV<sub>SENSE(MAX)</sub>閾値の最小値(88mV)を選択し、インダクタ・メーカーのデータシートに記載されたインダクタンスの許容誤差(通常は±20%)を考慮します。

高デューティ・サイクルでコントローラを使用すると、50%以上のデューティ・ファクタで動作中の降圧レギュレータの安定性基準に適合するのに必要な内部補償のため、最大出力電流レベルが低下します。動作デューティ・ファクタに依存するピーク・インダクタ電流のこの減少を推定するための特性曲線は、代表的な性能特性のセクションに記載されています(7ページの最大電流検出閾値とデューティ・サイクルの曲線を参照)。

### インダクタのDCRによる検出

高負荷電流時に可能な限り高い効率を必要とするアプリケーションでは、図3bに示すように、LTC3894はインダクタのDCR両端の電圧低下を検出することができます。インダクタのDCRとは、銅巻線のDC抵抗の小さな値を表し、最近の値の小さい大電流インダクタでは1mΩより小さいことがあります。このようなインダクタを必要とする大電流アプリケーションでは、検出抵抗による電力損失は、インダクタのDCRによる検出に比べると数ポイントの効率低下になると考えられます。

外部の(R1||R2)・C1の時定数が正確にL/DCRの時定数に等しくなるように選択すると、外付けコンデンサ両端の電圧降下はインダクタのDCR両端の電圧降下にR2/(R1+R2)を掛けたものに等しくなります。R2は、目標とする検出抵抗値よりもDCRが大きいアプリケーションにおいて、検出端子両端の電圧をスケールリングします。外部フィルタ部品を適切な大きさにするには、インダクタのDCRを知る必要があります。インダクタのDCRは良質のRLCメーターを使って測定することができますが、DCRの許容誤差は常に同じではなく、温度によって変化します。詳細については、メーカーのデータシートを参照してください。

インダクタの値の計算のセクションのインダクタ・リップル電流値を使用すると、目標とする検出抵抗値は次のようになります。

$$R_{\text{SENSE(EQUIV)}} = \frac{V_{\text{SENSE(MAX)}}}{I_{\text{OUT(MAX)}} + \frac{\Delta I_L}{2}}$$

## アプリケーション情報

アプリケーションが全動作温度範囲にわたって確実に最大負荷電流を供給するには、電気的特性の表から  $V_{SENSE(MAX)}$  閾値の最小値 (88mV) を選択します。

次に、インダクタの DCR を決めます。与えられている場合は、通常  $20^{\circ}\text{C}$  で与えられているメーカーの最大値を使います。約  $0.4\%/^{\circ}\text{C}$  の銅の温度係数を考慮して、この値を増加させます。( $T_{L(MAX)}$ ) の控えめな値は  $100^{\circ}\text{C}$  です。

インダクタの最大 DCR を必要な検出抵抗値に合わせてスケール調整するには、次の分圧器の比  $R_D$  を使います。

$$R_D = \frac{R_{SENSE(EQUIV)}}{DCR_{MAX} \text{ at } T_{L(MAX)}}$$

$C1$  は通常、 $0.1\mu\text{F} \sim 0.47\mu\text{F}$  の範囲に入るように選択します。これにより、 $R1 \parallel R2$  は約  $2\text{k}$  に強制されるので、SENSE+ ピンの  $\pm 1\mu\text{A}$  の電流によって生じるであろう誤差が減少します。

等価抵抗  $R1 \parallel R2$  の大きさは室温のインダクタンスと最大 DCR に従って次のように調整されます。

$$R1 \parallel R2 = \frac{L}{(DCR \text{ at } 20^{\circ}\text{C}) \cdot C1}$$

検出抵抗の値は、次のようになります。

$$R1 = \frac{R1 \parallel R2}{R_D}; \quad R2 = \frac{R1 \cdot R_D}{1 - R_D} = \frac{R1 \parallel R2}{1 - R_D}$$

$R1$  での最大電力損失はデューティ・サイクルと関係があり、連続モード時に最大入力電圧で発生します(次式)。

$$P_{LOSS R1} = \frac{(V_{IN(MAX)} - V_{OUT}) \cdot V_{OUT}}{R1}$$

$R1$  の電力定格がこの値より大きいことを確認してください。軽負荷時に高い効率が必要な場合、DCR 検出と検出抵抗のどちらを使用するかを決定するときに、この電力損失を検討します。軽負荷での電力損失は、 $R1$  によって余分のスイッチング損失が生じるため、検出抵抗の場合より DCR ネットワークの方がわずかに大きくなる可能性があります。ただし、DCR による検出では検出抵抗が省かれるので、導通損失が減少し、重負荷時の効率が高くなります。ピーク効率はどちらの方法でもほぼ同じです。

## パワー MOSFET の選択

LTC3894 は、非同期降圧コンバータのメイン・スイッチとして機能する P チャンネル・パワー MOSFET を駆動します。P チャンネル・パワー MOSFET の重要なパラメータには、ドレイン・ソース間ブレークダウン電圧  $V_{BR(DSS)}$ 、スレッシュホールド電圧  $V_{GS(TH)}$ 、オン抵抗  $R_{DS(ON)}$ 、ゲート電荷  $Q_G$ 、MOSFET の熱抵抗  $\theta_{JC}$  (MOSFET) および  $\theta_{JA}$  (MOSFET) などがあります。

LTC3894 の  $150\text{V}$  大電流アプリケーションに好適な P チャンネル MOSFET デバイスとして、FDMC86263P (Fairchild)、SIR873DP (Vishay)、IRF6218S (Infineon)、FDMC86259P (Fairchild)、Si7439DP (Vishay) などが挙げられます。

ゲート・ドライバのバイアス電圧  $V_{IN} - V_{CAP}$  は、内部 LDO レギュレータによって設定されます。通常動作では、CAP ピンは  $V_{IN}$  より  $8\text{V}$  低い電圧に調整されます。LDO の安定性を確保するために、 $V_{IN}$  ピンと CAP ピンの間に最小  $0.47\mu\text{F}$  のコンデンサが必要です。必要に応じて容量を追加することで、より大きなゲート電流に対応できます。外付け N チャンネル MOSFET を使用する場合は、容量を最小  $2.2\mu\text{F}$  まで増やす必要があります。シャットダウン状態と Burst Mode 動作では、CAP の LDO がオフになります。CAP からグラウンドへリーク電流が生じた場合、CAP の電圧は、 $V_{IN}$  から CAP への弱い内部クランプによって  $9\text{V}$  に制限されます。そのため、最小  $10\text{V}$  の  $V_{GS}$  定格を持つ MOSFET が必要です。

LTC3894 が連続導通モードのとき、P チャンネル MOSFET による消費電力は次式で計算できます。

$$P_{MOSFET} \cong D \cdot I_{OUT}^2 \cdot \rho_{\tau} \cdot R_{DS(ON)} + V_{IN}^2 \cdot \left( \frac{I_{OUT}}{2} \right) \cdot (C_{MILLER}) \cdot \left[ \frac{R_{DN}}{(V_{IN} - V_{CAP}) - V_{MILLER}} + \frac{R_{UP}}{V_{MILLER}} \right] \cdot f$$

ここで、 $D$  はデューティ・ファクタ、 $R_{DS(ON)}$  は P チャンネル MOSFET のオン抵抗、 $\rho_{\tau}$  はオン抵抗の温度係数、 $R_{DN}$  は代表値  $0.9\Omega$  に仕様規定されているプルダウン・ドライバの抵抗、 $R_{UP}$  は代表値  $2\Omega$  に仕様規定されているプルアップ・ドライバの抵抗です。 $V_{MILLER}$  は  $V_{GS}$  電圧のミラー効果であり、パワー MOSFET のデータシートの図から読み取られます。

## アプリケーション情報

パワー MOSFET の入力容量  $C_{MILLER}$  は P チャンネル MOSFET の過渡損失項を決める最も重要な選択基準ですが、MOSFET のデータシートには直接規定されていません。 $C_{MILLER}$  は複数の構成要素が組み合わされたものですが、ほとんどのデータシートに含まれている標準的ゲート電荷曲線(図5)から得られます。この曲線は、コモンソース接続された抵抗負荷 P-MOSFET のゲートから一定の電流を強制的に流し、時間に対してゲート電圧をプロットして作成されたものです。最初の傾斜した部分は、ゲート-ソース間およびゲート-ドレイン間容量の影響によるものです。曲線の平坦な部分は、抵抗負荷両端のドレイン電圧の上昇に伴うドレイン-ゲート間容量のミラー乗算効果の結果です。ミラー電荷(曲線が平坦な a から b までの水平軸のクーロン値の増加分)は特定の  $V_{SD}$  テスト電圧に対して規定されていますが、曲線で規定されている  $V_{SD}$  値に対する調整済みの  $V_{SD}$  の比を掛けることにより、異なった  $V_{SD}$  電圧に対して補正することができます。 $C_{MILLER}$  項を推定する方法として、a 点と b 点の間のゲート電荷の変化(またはメーカーのデータシートのパラメータ  $Q_{GD}$ ) を求め、規定されている  $V_{SD}$  のテスト電圧 ( $V_{SD(TEST)}$ ) で割ります。

$$C_{MILLER} \equiv \frac{Q_{GD}}{V_{SD(TEST)}}$$

$C_{MILLER}$  を含む項は過渡損失に影響を与えます。過渡損失は入力電圧が高いときに最大になります。入力電圧が 20V より低いときは、大電流での効率是一般に大型の MOSFET を使用すると向上しますが、入力電圧が 20V より高いときは遷移損失が急激に増加するので、 $R_{DS(ON)}$  が大きく  $C_{MILLER}$  が小さい MOSFET を使用した方が実際には効率が高くなります。低い入力電圧で使用されるアプリケーションでは、低い入力電圧で動作するように、スレッショルド電圧  $V_{GS(TH)}$  が十分に低い P チャンネル MOSFET を選択するように注意する必要があります。

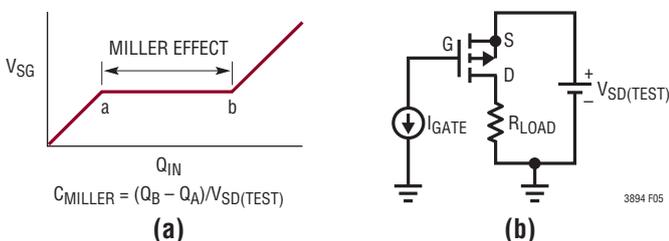


図5. (a) 標準的な P-MOSFET ゲート電荷の特性と  
(b) ゲート電荷曲線を生成するテストのセットアップ

## ショットキー・ダイオードの選択

P チャンネル MOSFET がオフになったときは、パワー・ショットキー・ダイオードが整流ダイオードとして機能し、インダクタ電流を供給する必要があります。したがって、ダイオードの平均電流は P チャンネル MOSFET のデューティ・ファクタに依存します。ダイオード導通時の最も厳しい条件は、短絡状態でダイオードのデューティ・ファクタが 100% に近づき (P チャンネル MOSFET のデューティ・ファクタが 0% に近づき)、ショットキー・ダイオードが最大電流を処理しなければならない状況です。したがって、電圧と電流の最も厳しい条件を満たすダイオードを慎重に選択する必要があります。以下の式に、必要とされる連続(平均)順方向ダイオード電流の定格を示します。ここで、 $D$  はレギュレータのデューティ・ファクタです。

$$I_{F(AVG)} \equiv I_{OUT(MAX)} \cdot (1-D)$$

平均順方向ダイオード電流が計算できたら、消費電力を求めることができます。消費電力  $P_{DIODE}$  と平均順方向電流  $I_{F(AVG)}$  の関係については、ショットキー・ダイオードのデータシートを参照してください。 $P_{DIODE}$  は以下の 2 つの式で反復計算することもできます。ここで、 $V_F(I_{OUT}, T_J)$  は  $I_{F(AVG)}$  とジャンクション温度  $T_J$  の両方と関係があります。データシートに記載されている熱抵抗  $\theta_{JA(DIODE)}$  は代表値であり、レイアウトに大きく依存する可能性があることに注意してください。したがって、ショットキー・ダイオードの放熱が十分なことを確認することが重要です。

$$T_J \equiv P_{DIODE} \cdot \theta_{JA(DIODE)} + T_A$$

$$P_{DIODE} \equiv I_{F(AVG)} \cdot V_F(I_{OUT}, T_J)$$

ショットキー・ダイオードの順方向電圧は  $I_{OUT}$  と  $T_J$  の両方と関係があるので、両方の式を満たすためには計算を何回か繰り返す必要があります。ショットキー・ダイオードの順方向電圧  $V_F$  は、ショットキー・ダイオードのデータシートの瞬間順方向電圧を示す曲線から求めます。 $T_J$  が高くなるにつれて順方向電圧は下がり、 $I_F$  が高くなるにつれて順方向電圧は上がります。また、逆ブレイクダウン電圧が上がるにつれて、公称順方向電圧が上がる傾向があります。したがって、入力電圧の条件に適したショットキー・ダイオードを選択すると有利です。

## アプリケーション情報

### C<sub>IN</sub>とC<sub>OUT</sub>の選択

入力容量C<sub>IN</sub>は、PチャンネルMOSFETを通る方形波電流を除去するために必要です。最大RMS電流に対応できるサイズの低ESRコンデンサを使用します。

$$I_{CIN(RMS)} \cong I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式はV<sub>IN</sub> = 2V<sub>OUT</sub>のときに最大になります。ここで、I<sub>CIN(RMS)</sub> = I<sub>OUT(MAX)</sub>/2です。設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。コンデンサ・メーカーが規定するリップル電流定格は多くの場合わずか2000時間の寿命試験に基づいているので、コンデンサを更にデレーティングすることを推奨します。

C<sub>OUT</sub>は、主にリップル電圧と負荷ステップ・トランジェントを最小限に抑えるために必要なESRに基づいて選択します。ΔV<sub>OUT</sub>は次式に近似します。

$$\Delta V_{OUT} \leq \Delta I_L \left( ESR + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

ΔI<sub>L</sub>は入力電圧に従って増加するので、出力リップルは最大入力電圧で最も大きくなります。通常、ESRの条件が満たされれば、その容量はフィルタリングに関して妥当であり、必要なRMS電流定格を備えています。

ESRおよびRMS電流処理の要件を満たすために、複数のコンデンサを並列に配置する必要がある場合があります。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサは、全て表面実装パッケージで入手できます。特殊ポリマー・コンデンサはESRが非常に低いですが、他のタイプより比容量が低くなります。タンタル・コンデンサは比容量が最も高いタイプですが、スイッチング電源に使用するには、サージ・テストが実施されているタイプのみを使用することが重要です。アルミ電解コンデンサはESRがかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト重視のアプリケーションに使用することができます。セラミック・コンデンサは優れた低ESR特性を備えています。電圧係数が高く、可聴帯域で圧電効果を示すことがあります。

セラミック・コンデンサはQが大きいので、トレースのインダクタンスとの組み合わせにより、大きなリングングが発生することがあります。入力コンデンサとして使用する場合は、突入電流によって生じるリングング、およびスイッチングが、パワー・スイッチとコントローラに対する過電圧障害の原因にならないように注意する必要があります。入力トランジェント電圧を減衰させるには、0.5Ω~2Ωの範囲のESRを持つ5μF~40μFの小型アルミ電解コンデンサを追加します。高性能のスルーホール・コンデンサを使用することもできますが、セラミック・コンデンサを並列に追加して、リードのインダクタンスの影響を低減することを推奨します。

### 不連続および連続動作

LTC3894は、負荷電流が十分に大きくなってスイッチング・サイクルの終了時にインダクタ電流が正になるまで、不連続導通モード(DCM)で動作します。連続/不連続の境目となる出力負荷電流I<sub>OUT(CDB)</sub>は次式で求められます。

$$I_{OUT(CDB)} \cong \frac{(V_{IN} - V_{OUT})(V_{OUT} + V_F)}{2 \cdot L \cdot f \cdot (V_{IN} + V_F)}$$

連続/不連続の境目はインダクタ値に反比例します。したがって、必要に応じてインダクタ値を大きくすることによってI<sub>OUT(CDB)</sub>を低減できます。

### RUNピンとV<sub>IN</sub>過電圧/低電圧ロックアウト

LTC3894はRUNピンを使用してイネーブルします。このピンの立ち上がり閾値は1.24Vで、100mVのヒステリシスがあります。RUNピンの電圧を1.12Vより低くすると、メイン制御ループがシャットダウンします。このピンの電圧を0.8Vより低くすると、コントローラとほとんどの内部回路がディスエーブルされます。この状態では、LTC3894に流れる自己消費電流はわずか7μAです。

RUNピンは高インピーダンスであり、外部からプルアップ/プルダウンするか、ロジックで直接駆動する必要があります。RUNピンは最大150V(絶対最大定格)に耐えることができるので、コントローラが絶えずイネーブルされて決してシャットダウンしない常時オン・アプリケーションでは、V<sub>IN</sub>に接続すると便利です。

## アプリケーション情報

あるいは、 $V_{IN}$ とグラウンドの間に抵抗分圧器を接続して、RUNピンとOVLOピンを $V_{IN}$ 電源の調整可能な低電圧ロックアウト(UVLO)および過電圧ロックアウト(OVLO)として構成することもできます。図6に示すように、単純な抵抗分圧器を使用して、特定の $V_{IN}$ 電圧要件を満たすことができます。

R3-R4-R5の分圧器を流れる電流はLTC3894のシャットダウン時電流、スリープ時電流およびアクティブ時電流にそのまま追加されるので、この電流がアプリケーション回路全体の効率に与える影響を最小限に抑えるように注意してください。シャットダウン時の自己消費電流とスリープ時電流に対する影響を低く抑えるために、 $M\Omega$ 単位の抵抗値が必要になることがあります。抵抗値を選択するには、まず、 $V_{IN}$ から供給できる許容DC電流に基づいて、 $R3 + R4 + R5$  ( $R_{TOTAL}$ )の合計値を選択します。

以下の式より、R3、R4、およびR5の個々の値を計算できます。

$$R5 = R_{TOTAL} \cdot \frac{0.8V}{RISING\ V_{IN}\ OVLO\ THRESHOLD}$$

$$R4 = R_{TOTAL} \cdot \frac{1.24V}{RISING\ V_{IN}\ UVLO\ THRESHOLD} - R5$$

$$R3 = R_{TOTAL} - R5 - R4$$

OVLOが不要なアプリケーションの場合、OVLOピンを直接グラウンドに接続できます。このタイプのアプリケーションでは、R5を $0\Omega$ にして前述の式を使用し、RUNピンを外部UVLOとして使用できます。

同様に、調整可能なUVLOが不要なアプリケーションの場合、RUNピンを $V_{IN}$ に接続できます。この構成では、電気的特性の表に示すように、UVLOの閾値は内部の $V_{IN-CAP}$  UVLO閾値( $V_{UVLO}$ )に制限されます。OVLOの抵抗値は、R3を $0\Omega$ にして前述の式を使用することで計算できます。

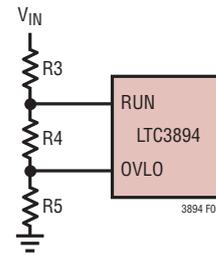


図6. 調整可能なUVおよびOVロックアウト

## ドロップアウト・アプリケーションでのPGOODの設定 (PGUVピン)

PGUV (Power Good Undervoltage) ピンを使用して、LTC3894の通常時の動作出力電圧の範囲を柔軟に定義できます。従来のDC/DCコントローラでは、OVおよびUVコンパレータが $V_{FB}$ ピンをモニタし、 $V_{OUT}$ のレギュレーション・ポイントに関する固定された±パワーグッド・ウィンドウを定義します。LTC3894では、OVコンパレータは $V_{FB}$ ピンをモニタし、UVコンパレータはPGUVピンをモニタします。ドロップアウト状態で動作しない標準的アプリケーションでは、PGUVピンを $V_{FB}$ ピンに接続して、レギュレーション・ポイントの上下に通常の±10% PGOODウィンドウを設定できます。このウィンドウの外側では、 $V_{OUT}$ はUV状態またはOV状態になります。LTC3894は100%デューティ・サイクルのコントローラなので、動作出力電圧がレギュレーション・ポイントより低い場合やドロップアウト状態も通常動作に含まれるアプリケーションに使用できます。これらのアプリケーションでは、PGUVピンを使用して、 $V_{FB}$ ピンとは無関係にPGOODの下限を設定できます。

## アプリケーション情報

レギュレーションとドロップアウトの両方でパワーグッドを定義する良い例は、入力電圧範囲が広く、出力電圧のレギュレーション・ポイントが12Vに設定された、12Vバッテリー出力プリレギュレータです。規定されている動作出力範囲が12V~9Vの場合、9Vは $V_{FB}$ のUV閾値(12V - 10%、すなわち10.8V)より低いいため、通常のパワーグッドは使用できません。この例では、12Vより10%高い電圧と9Vより10%低い電圧の間でPGOODウィンドウを定義します。出力電圧のOV( $V_{OUTOV}$ )は13.2V、出力電圧のUV( $V_{OUTUV}$ )は8.1Vになります。

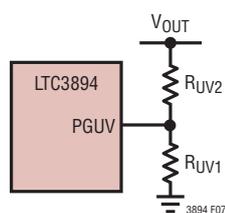


図7. プログラム可能なパワーグッドUV

9V - 10% (すなわち、8.1V) でトリガするようにPGUVを設定するには、図7に示すように抵抗分圧器を使用します。抵抗 $R_{UV1}$ および $R_{UV2}$ を設定することで、PGUVピンの出力を分圧できます。 $V_{OUTUV}$ は、PGUVピン上の分圧された出力が0.72V (0.8V - 10%) になる電圧として定義されます。抵抗分圧器の値は次式で計算されます。

$R_{UV(1,2)}$ は自己消費電流の条件に基づいて選択されます。

$$R_{UV(1,2)} = R_{UV1} + R_{UV2} = \text{Assume } 500k$$

$$R_{UV1} = R_{UV(1,2)} \cdot \frac{0.72V}{V_{OUTUV}}$$

$$R_{UV1} = 500k \cdot \frac{0.72V}{8.1} = 44k$$

$$R_{UV2} = R_{UV(1,2)} - R_{UV1} = 500k - 44k = 456k, \text{ Use } 453k$$

### ゲート・ドライバ用の外付けNチャンネルMOSFETバイアスパス(DRVUV/EXTGピンとEXTSピン)

LTC3894の内部LDOは、ゲート・ドライバのバイアス電圧( $V_{IN-CAP}$ )を公称値の8Vに調整し、ゲート駆動電流を供給します。ゲート電流の量は、外付けPチャンネルMOSFETのゲート容量とスイッチング周波数に依存します。外付けPチャンネルMOSFETのゲートの充電/放電の結果、実効ゲート駆動電流が発生し、デバイス内部に電力損失が生じます。

LTC3894は、ゲート駆動電流が大きく入力電圧が高いため内部電力消費が大きくなりすぎるアプリケーション用に、外付けNチャンネルMOSFETを使用して内部LDOをバイパスするオプションを備えています。このオプションは、電力消費をデバイスの外に移し、デバイス内部の温度を下げます。デバイスとボードの温度を低く抑えるには、NチャンネルMOSFETに十分な放熱性が必要です。NチャンネルMOSFETの接続を10ページの機能図に示します。NチャンネルMOSFETを接続すると、6VのUVLO閾値が自動的に選択されます。外付けバッファ抵抗 $R_{EXTG}$  (1k)とセラミック・バイパス・コンデンサ $C_{EXTS}$ および $C_{EXTG}$ (それぞれ0.1 $\mu$ F、定格電圧20V)が必要です。安定した動作を確保するには、NチャンネルMOSFETのソース端子のできるだけ近くに $R_{EXTG}$ を配置し、EXTGピンのできるだけ近くに $C_{EXTS}$ と $C_{EXTG}$ を配置する必要があります。

### 外付けNチャンネルMOSFETの選択

外付けのゲート・ドライバ電荷パス用に外付けNMOSデバイスを選択する際は、アプリケーションで使用される最大入力電圧について閾値 $V_{GS(TH)}$ 、最大 $V_{DS}$ 定格、最大電力定格を考慮に入れる必要があります。 $V_{GS(TH)}$ が5V未満のNMOSを使用する必要があります。動作中の外付けNチャンネルMOSFET両端の最大連続電圧降下 $V_{DS}$ は、次式で計算できます。

$$V_{DS(EXT.NMOS)} = V_{IN} - 8V$$

NMOSを流れる平均電流は、次式で計算できます。

$$I_{AVG\_NMOS} = Q_G(\text{ext. PFET}) \cdot f$$

ここで、 $Q_G(\text{ext. PFET})$ は1スイッチング・サイクルで外付けPFETをオンにするのに必要な総ゲート電荷、 $f$ はスイッチング周波数です。

NチャンネルMOSFETの総消費電力は次式で求められます。

$$P_{NMOS} = V_{DS(EXT.NMOS)} \cdot I_{AVG\_NMOS} = (V_{IN} - 8V) \cdot Q_G(\text{ext. PFET}) \cdot f$$

この式からわかるように、150Vの最大入力電圧で消費電力が最大になります。

例えば、 $V_{IN} = 150V$ 、 $Q_G(\text{ext. PFET}) = 30nC$ 、 $f = 350kHz$ のアプリケーションでは、 $P_{NMOS} = 142V \cdot 30nC \cdot 350kHz = 142V \cdot 10.5mA = 1.49W$ になります。

発生した熱を除去するためには、十分な放熱性能が必要です。

アプリケーション情報

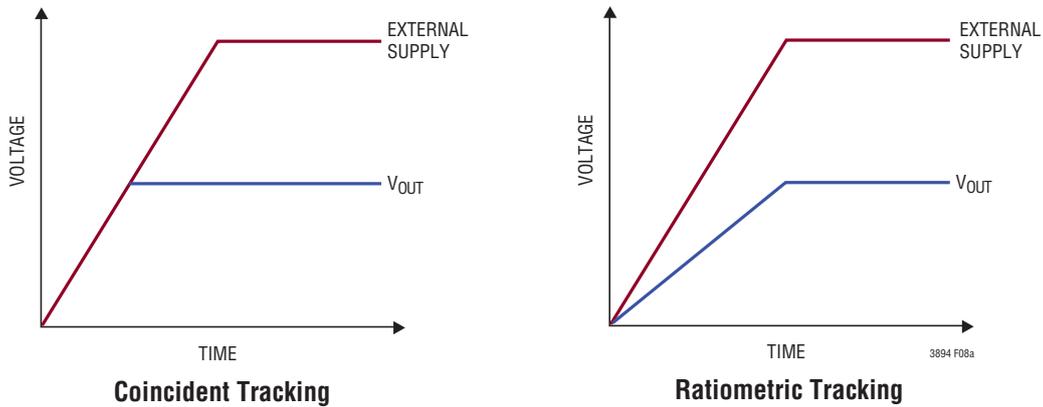


図8. (a): 出力トラッキングの2つの異なるモード



図8(b): 比例トラッキングと同時トラッキングの設定

外部ソフトスタートと出力トラッキング

起動特性は、TRACK/SSピンの電圧によって制御されます。TRACK/SSピンの電圧が0.8Vの内部リファレンスより低い場合、LTC3894はV<sub>FB</sub>ピンの電圧をTRACK/SSピンの電圧に安定化します。TRACK/SSピンの電圧が0.8Vの内部リファレンスより高い場合、V<sub>FB</sub>ピンの電圧は0.8Vの内部リファレンスに安定化されます。TRACK/SSピンを使って、外部ソフトスタート機能を設定するか、またはV<sub>OUT</sub>が起動時に別の電源をトラッキングするように設定できます。

ソフトスタートをイネーブルにするため、TRACK/SSピンとグラウンドの間にコンデンサを接続します。10μAの内部電流源によってコンデンサが充電され、TRACK/SSピンにリニアなランプ電圧を生じることにより、V<sub>OUT</sub>が0Vから安定化された最終電圧値までスムーズに上昇します。全ソフトスタート時間はおよそ次のようになります。

$$t_{SS} = C_{SS} \cdot \frac{0.8V}{10\mu A}$$

別の電源に追従するようにLTC3894を設定する場合は、トラッキング電源とTRACK/SSピンの間に分圧器を接続して、ランプ・レートを適切な値に調整できます。2種類の一般的なトラッキング実装形態は、図8aに示すように同時トラッキングと比例トラッキングです。同時トラッキングの場合は、外部電源からの分圧器の比を帰還電圧の分圧器の比と等しくします。比例トラッキングは、帰還電圧とは異なる比を使用することによって実現できます(図8b)。

TRACK/SSには一定の電流が常に流れているため、抵抗分圧器によるトラッキングには小さなオフセット誤差が生じることに注意してください。誤差を最小限に抑えるには、小さなトラッキング抵抗値を選択します。

## アプリケーション情報

### 短絡障害: 電流制限とフォールドバック

LTC3894では、電流モード・コントローラの最大インダクタ電流は、基本的に最大電流検出スレッショルド電圧  $V_{SENSE(MAX)}$  によって制限されます。

LTC3894は、電流フォールドバック機能により、出力がグラウンドに短絡したときに負荷電流を制限します。出力帰還電圧  $V_{FB}$  が  $0.8V$  の内部リファレンスの72% ( $560mV$ ) より低く、 $PGUV$  が  $0.72V$  より低い場合、電流制限フォールドバックがアクティブになります。 $V_{FB}$  が低下するにつれて、フル動作電流制限の約36%にあたる最小フォールドバック電流に達するまで、電流制限値は低下し続けます。

非常にデューティ・サイクルが低い短絡状態では、短絡電流を制限して電流暴走を防ぐために、サイクル・スキップが開始されます。この状況では、電流制限フォールドバックによって大幅に減少した電力の大部分を、パワー・ショットキー・ダイオードが消費します。短絡時のリップル電流は、次式のように、最小オン時間  $t_{ON(MIN)}$ 、入力電圧、インダクタの値によって決まります。

$$\Delta I_{L(SC)} = t_{ON(MIN)} \left( \frac{V_{IN}}{L} \right)$$

この結果生じる平均短絡電流は次のとおりです。

$$I_{SC} = 45\% \cdot I_{LIM(MAX)} - \frac{1}{2} \Delta I_{L(SC)}$$

### 短絡からの回復と内部ソフトスタート

内部ソフトスタート機能により、すべての動作条件下で出力電圧スルー・レートの正の最大値を得ることができます。例えば短絡からの回復時に、出力電圧のオーバーシュートや過度のインダクタ電流の発生を防ぐために、出力回復レートは内部ソフトスタートによって制限されます。

内部ソフトスタート電圧と外部TRACK/SSピンは個別に動作します。出力電圧はこの2つの電圧の低い方に追従します。内部ソフトスタート電圧のスルー・レートは約  $0.6V/ms$  で、 $1.3ms$  の総ソフトスタート時間に相当します。TRACK/SSピンのスルー・レートが  $0.6V/ms$  より大きい場合、出力の上昇は内部ソフトスタートに追従します。障害からの堅牢な回復を確実なものとするため、内部ソフトスタート機能はすべての動作状態でアクティブになります。短絡状態が生じて出力が大幅に低下した場合は、障害が解消されたときに、内部ソフトスタートによってソフト・リカバリが実行できます。

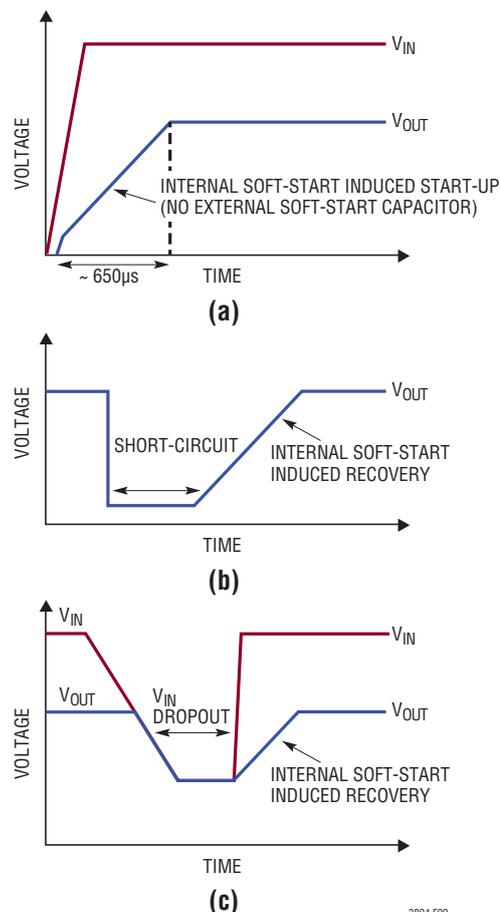


図9. 内部ソフトスタート (a) により、外付けソフトスタート・コンデンサを使用しないソフト起動と、(b) 短絡または (c) 入力電圧ドロップアウトからのソフト・リカバリが可能

内部ソフトスタートは、出力を低下させるあらゆる障害からの滑らかな回復を実行し、ソフトスタート時、短絡フォルトの解除時、出力のドロップアウトからの回復時の最大上昇率に対応します。図9は、様々な状況で内部ソフトスタートが出力の上昇率を制御する様子を示しています。

### 障害状態: 過熱保護

高温時、または内部消費電力によりチップが過度に自己発熱した場合は、過熱シャットダウン回路がLTC3894をシャットダウンします。ジャンクション温度が約  $180^{\circ}C$  を超えると、過熱保護回路が外付けPチャンネルMOSFETを含むLTC3894の大部分をシャットダウンし、TRACK/SSをグラウンドまで放電します。ジャンクション温度が約  $165^{\circ}C$  まで下がると、LTC3894はオン状態に戻り、ソフトスタートを再開します。オーバーストレス ( $T_J > 125^{\circ}C$ ) が長期的に加わるとデバイスの性能が低下したり寿命が短くなる恐れがあるので、避けてください。

## アプリケーション情報

## UVLOの選択 (DRVUV/EXTGピン)

DRVUV/EXTGピンを使用して、ゲート駆動バイアス電圧 (VIN-CAP)の2つの低電圧ロックアウト閾値 (UVLO)のうち1つを選択できます。このピンをグラウンドに接続すると、ゲート駆動UVLO閾値は3.75Vに設定されます。DRVUV/EXTGをフロート状態にすると、UVLOは6Vに設定されます。

表2に、EXTGピンとEXTSピンの設定によって選択されるUVLO閾値の値をまとめています。外付けNチャンネルMOSFETを使用する場合は、デフォルトで6VのUVLOが選択されることに注意してください。

表2

標準的なUVLO立ち上がり閾値	EXT NMOS	DRVUV/EXTG	EXTS
3.75V	No	GND	GND
6V	No	FLOAT	GND
6V	Yes*	Connected to External N-Channel MOSFET GATE	Connected to External N-Channel MOSFET GATE

\* (Connect the external N-channel MOSFET drain to the CAP pin.)

## VINの低電圧ロックアウト (UVLO)

LTC3894は、選択可能なUVLO閾値により、4.5V~150Vの幅広い入力電圧を必要とするアプリケーションに対応するように設計されています。

上昇時のUVLO閾値と下降時のUVLO閾値の間には内蔵ヒステリシスがあります。低入力電圧動作では、その意味を注意深く検討する必要があります。DRVUV/EXTGピンがグラウンドに接続されている場合、VIN上昇時の公称UVLO閾値は3.75V、下降時の公称UVLO閾値は3.5Vになります。この低いUVLO閾値を選択した場合、LTC3894の動作入力電圧範囲は全温度範囲にわたって3.75V~150Vになることが確認されていますが、起動を確認するには初期入力電圧ランプが4Vを超える必要があります。DRVUV/EXTGピンの電圧が300mVより高い場合、上昇時の公称UVLO閾値は6Vで、下降時の公称UVLOは5.55Vです。この高いUVLO閾値を選択した場合、LTC3894の動作入力電圧範囲は全温度範囲にわたって5.55V~150Vになることが確認されていますが、起動を確認するためには初期入力電圧ランプが6Vを超える必要があります。

車載バッテリーは冷間始動時に電圧が低下します。標準的な車載バッテリーの電圧は12V~14.4Vであり、LTC3894が起動するのに十分な電圧値です。DC/DCレギュレータによって給電される内蔵電子機器は、冷間始動時のシームレスな動作のために最小電源電圧を必要としますが、バッテリーの電圧は冷間始動時にこれらの最小電源条件近くまで低下する可能性があります。DC/DCレギュレータは、既に低下しているバッテリー電圧入力とこれらの電子機器に給電するレギュレータの出力の間で過度に電圧降下を発生させることで、更に状況を悪化させてはなりません。図10からわかるように、LTC3894の100%デューティ・サイクル能力は、バッテリーと出力の間のドロップアウトを小さく抑えることができます。VINからVOUTへの電圧降下は、ドロップアウト・モードでの出力負荷電流に全直列抵抗を掛けることによって求められます。3.5Vと5.75Vの下降時UVLO閾値があるため、冷間始動時にバッテリー電圧が極度に低下した状態でも、中断のない連続動作のための十分なマージンが確保されます。ただし、特に入力電源の出力インピーダンスが十分に大きい場合、突入電流によって生じるVINの低下を制限するために、低VINでは追加の入力容量や長いソフトスタート時間が必要になる可能性があります。

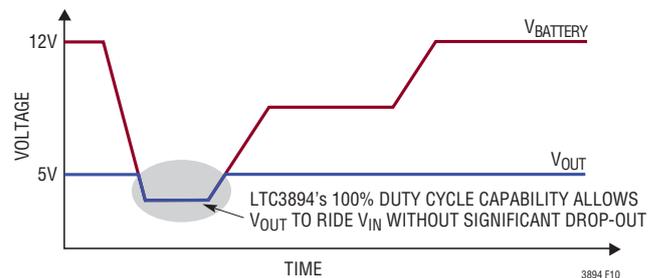


図10. 標準的な自動車の冷間始動

## 最小オン時間に関する検討事項

最小オン時間 $t_{ON(MIN)}$ は通常100nsです。LTC3894が外付けPチャンネルMOSFETをオンにするには、少なくともこれだけの時間が必要です。最小オン時間は、内部タイミング遅延と、MOSFETをオンにするのに必要なゲート電荷によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の限界に接近する可能性があるため、次の条件が成り立つように注意する必要があります。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN(MAX)}} \cdot f$$

## アプリケーション情報

デューティ・サイクルが最小オン時間で対応できる値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧の制御は続けられますが、電圧と電流のリプルが増加します。

### 効率に関する検討事項

スイッチング・レギュレータのパーセント表示での効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して主要な要因を特定し、どこで効率を改善できるかを検討することを推奨します。パーセント表示の効率は、次式で表すことができます。

$$\% \text{ Efficiency} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2、L3などは、入力電力に対するパーセントで表した個々の損失です。

回路内で電力を消費する全ての要素で損失が生じますが、LTC3894のアプリケーション回路の損失の大部分は、以下に示す主な4つの要因によって生じます。

1.  $I^2R$  損失:  $I^2R$  損失は、PチャンネルMOSFETの抵抗、インダクタの抵抗、電流検出抵抗、入力コンデンサと出力コンデンサのESRによって生じます。連続モードの動作では、平均出力電流がインダクタLを流れますが、この電流はPチャンネルMOSFETと下側ショットキー・ダイオードの間でチョップ制御されます。次式を使用して総 $I^2R$ 損失を計算できます。

$$P_{L^2R} \approx \left( \frac{I_{OUT}^2 + \Delta I_L^2}{12} \right) \cdot \left[ \frac{R_{DCR} + R_{SENSE} + D \cdot (R_{DS(ON)} + R_{ESR(CIN)})}{(V_{IN} - V_{CAP}) - V_{MILLER}} + \frac{R_{UP}}{V_{MILLER}} \right] + \frac{\Delta I_L^2}{12} \cdot R_{ESR(COUT)}$$

2. 遷移損失: PチャンネルMOSFETの遷移損失は、高入力電圧(通常は20V以上)で動作している場合にのみ大きくなります。PチャンネルMOSFETの遷移損失( $P_{PMOSTRL}$ )は、次式から計算できます。

$$P_{PMOSTRL} = V_{IN}^2 \cdot \left( \frac{I_{OUT}}{2} \right) \cdot (C_{MILLER}) \cdot \left[ \frac{R_{DN}}{(V_{IN} - V_{CAP}) - V_{MILLER}} + \frac{R_{UP}}{V_{MILLER}} \right] \cdot f$$

3. ゲート充電損失: MOSFETのゲートの充電と放電により、実効ゲート充電電流が発生します。PチャンネルMOSFETのゲートが「L」から「H」に切替わり、再び「L」に切替わるたびに、一定量の電荷dQが $V_{IN} - V_{CAP}$ 間のコンデンサから移動し、次いで内部の $V_{CAP}$ レギュレータによって $V_{IN}$ から補充されます。その結果生じるdQ/dt電流は、 $V_{IN}$ からグラウンドに流れる電流です。ゲート充電損失を含むコントローラの総電力損失は、次式で計算されます。

$$P_{CNTRL} = V_{IN} \cdot (I_Q + f \cdot Q_G(\text{PMOSFET}))$$

4. ショットキー・ダイオードの損失: 低いデューティ・ファクタ(高い降圧比)では、ショットキー・ダイオードの損失が最も重要です。ジャンクション温度および電流と共に変化する、ショットキー・ダイオードの順方向電圧が特に重要です。ショットキー・ダイオードの電力損失は、次式で求められます。

$$P_{DIODE} \cong (1 - D) \cdot I_{OUT} \cdot V_F(I_{OUT}, T_J)$$

効率を改善するための調整を行う場合、効率の変化を示す最良の指標は入力電流です。入力電流が減少していれば、効率は向上しています。入力電流に変化がなければ、効率も変化していません。

## アプリケーション情報

### OPTI-LOOP® 補償

ITHピンを利用したOPTI-LOOP補償により、広範囲にわたる負荷と出力コンデンサに対する過渡応答を最適化できます。ITHピンにより、制御ループの動作を最適化できるだけでなく、降圧レギュレータのDCカップリングおよびACフィルタリングのクローズドループ応答のテスト・ポイントも得られます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、クローズドループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相余裕や減衰係数は、このピンに現れるオーバーシュートのパーセンテージを使用して概算することができます。このピンの立ち上がり時間を調べることで、帯域幅も概算できます。

ITHの直列 $R_{ITH}$ - $C_{ITH1}$ フィルタにより、支配的なポール-ゼロ・ループ補償が設定されます。更に、高周波ノイズを減衰するために、ITHピンと信号グラウンドの間に小さいコンデンサ( $C_{ITH2}$ )を配置することが必要な場合があります。PCBのレイアウトが完了し、特定の出力コンデンサのタイプと値が決まったら、これらの値を調整して過渡応答を最適化できます。コンデンサの様々なタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。最大負荷電流の20%~100%の出力電流パルス(立ち上がり時間は1 $\mu$ s~10 $\mu$ s)によって発生する出力電圧波形とITHピンの波形から、帰還ループを開くことなく、全体的なループの安定性を判断できます。OPTI-LOOP補償の全般的な目的は、負荷ステップによる出力低下を最小限に抑えながら、高速で安定したITH応答を実現することです。OPTI-LOOP補償の詳細については、アプリケーション・ノート76を参照してください。

スイッチング・レギュレータが負荷電流のステップに応答するには数サイクルを要します。負荷ステップが発生すると、直ちに $V_{OUT}$ は $\Delta I_{LOAD} \cdot (ESR)$ に等しい大きさだけシフトします(ESRは $C_{OUT}$ の等価直列抵抗)。また、 $\Delta I_{LOAD}$ によって $C_{OUT}$ が充電または放電を開始し、帰還誤差信号が発生します。レギュレータはこの信号を使用して $V_{OUT}$ を定常値に戻します。この回復時間中に $V_{OUT}$ をモニタして、安定性に問題があることを示すオーバーシュートやリングがないかをチェックできます。

現実的な負荷ステップ状態を発生させる実践的な方法として、抵抗性負荷をパワーMOSFETに直列に接続して、この2つの部品を出力コンデンサの両端に直接接続し、適切なシグナル・ジェネレータでゲートを駆動する、という方法があります。出力電流のステップ変化によって生じる初期出力電圧

ステップは帰還ループの帯域幅内にない場合があるため、位相余裕を決定するのにこの信号を使用することはできません。この理由で、ITHピンの信号を調べる方が確実です。この信号は帰還ループ内にあり、フィルタリングおよび補償が行われた帰還ループ応答です。

$R_{ITH}$ を大きくするとループのゲインが大きくなり、 $C_{ITH1}$ を小さくするとループの帯域幅が広がります。 $C_{ITH1}$ を減少させるのと同じ比率で $R_{ITH}$ を増加させた場合、ゼロの周波数は変化しません。したがって、帰還ループの最も重要な周波数範囲では位相が一定に保たれます。更に、図1に示すように、フィードフォワード・コンデンサ $C_{FF}$ を追加することによって高周波応答を改善できます。コンデンサ $C_{FF}$ は、 $R_{FB2}$ との組み合わせで高周波のゼロを発生させることによって位相進みをもたらします。これにより、位相マージンが改善されます。出力電圧のセトリング動作はクローズドループ・システムの安定性に関係し、降圧レギュレータの全体的な性能を表します。

アプリケーションによっては、(10 $\mu$ Fを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われると、更に大きなトランジェントが発生することがあります。負荷に接続されているスイッチの抵抗が小さく、短時間で駆動される場合は、放電した入力コンデンサが実質的に $C_{OUT}$ と並列に接続されていることになり、 $V_{OUT}$ の急速な低下を引き起こします。この問題を防ぐのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバがオンになる速度を制限することです。ホットスワップ・コントローラはこの目的専用設計され、通常は電流制限機能、短絡保護、およびソフトスタート機能が組み込まれています。

### プリント回路基板レイアウトのチェックリスト

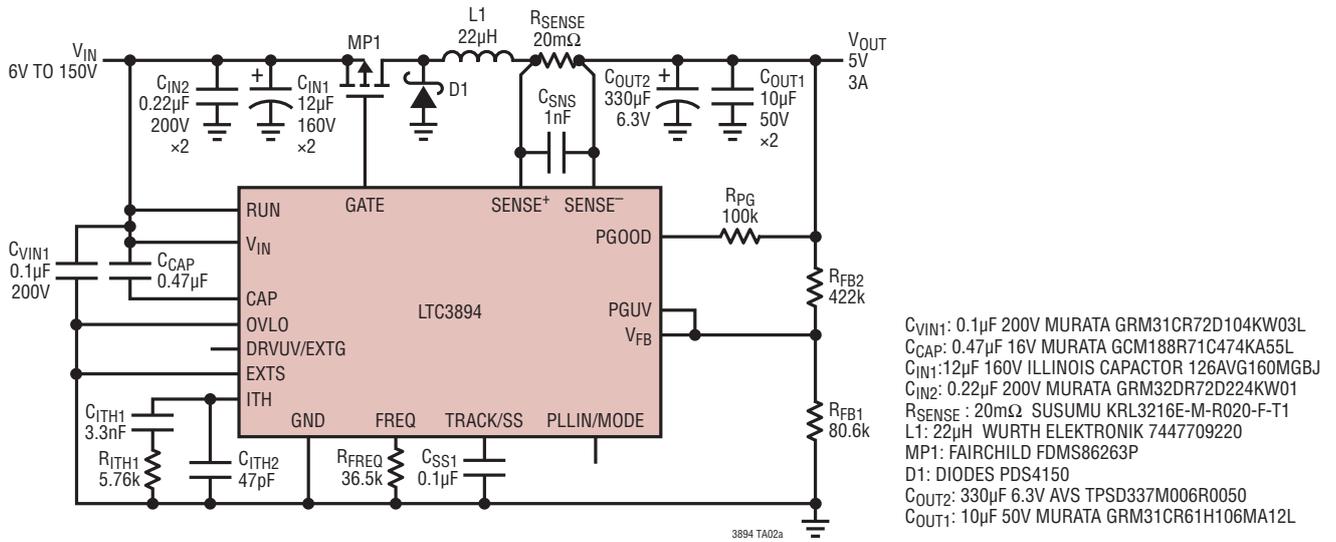
プリント回路基板をレイアウトするときには、以下のチェックリストを使用してLTC3894が正しく動作するようにします。

1. ノイズの低減と放熱性能については、専用のグラウンド層を持つ多層基板が適しています。フィルタリングを良好にして銅損を最小限に抑えるため、 $V_{IN}$ 、 $V_{OUT}$ 、およびGNDには幅広い配線や面全体を使用します。グラウンド層を使用する場合は、 $C_{IN}$ 、検出抵抗、P-MOSFET、ショットキー・ダイオード、インダクタ、および $C_{OUT}$ からなるパワー供給系部品の配線層の直下またはすぐ上(あるいはその両方)に配置します。放熱性を高めるため、すべての層の未使用領域を銅箔で覆います。

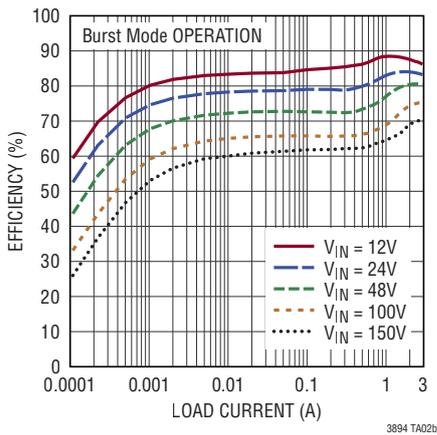
## アプリケーション情報

2. 信号グラウンドと電源グラウンドは、短絡させる箇所以外では分離します。信号グラウンドと電源グラウンドは、幅の狭い1本のPCBトレース(多層基板では1つのビア)で1点のみで接続します。すべてのパワー供給系部品は電源グラウンドを基準にし、すべての小信号用部品( $C_{ITH1}$ 、 $R_{FB1}$ 、 $R_{FB2}$ 、 $R_{FREQ}$ 、 $C_{SS}$  など)は信号グラウンドを基準にします。
3.  $C_{IN}$ 、 $C_{CAP}$ 、ショットキー・ダイオード、PチャンネルMOSFET、インダクタ、および主な $C_{OUT}$ コンデンサは、コンパクトな領域に密集させます。PチャンネルMOSFETのドレイン、ショットキー・ダイオードのカソード、インダクタの(+)端子の接続点(一般にスイッチまたはフェーズ・ノードと呼ばれる)はコンパクトにしますが、大きな銅損なしにインダクタ電流に対応できるくらいの大きさにします。PチャンネルMOSFETのソースは、AC電流の大部分を供給する $C_{IN}$ コンデンサ(通常はセラミック・コンデンサ)の(+)端子のできるだけ近くに配置し、ショットキー・ダイオードのアノードは、同じ $C_{IN}$ コンデンサの(-)端子のできるだけ近くに接続します。 $C_{IN}$ 、MOSFET、およびショットキー・ダイオードで形成される高 $dI/dt$ のループのリードとPCBトレース長を短くして、高周波EMIと誘導性リングによる電圧ストレスを最小限に抑えます。インダクタのリプル電流の大部分をフィルタリングする主な $C_{OUT}$ コンデンサ(通常はセラミック・コンデンサ)の(-)端子も、 $C_{IN}$ の(-)端子の近くに接続します。
4. GATEノードおよびスイッチ・ノード上の高 $dV/dt$ 信号は、センシティブな小信号トレースおよび小信号用部品から離します。これらのノードの信号は非常に大きく、高速で変化するので、LTC3894の出力側に配置し、占有される基板のトレース面積を最小限に抑えます。
5.  $SENSE^-$ と $SENSE^+$ のリードは、PCBトレースの間隔を最小限に抑えて、差動ペアとしてまとめて配線します。 $SENSE^+$ と $SENSE^-$ 間のオプションのフィルタ・コンデンサは、できるだけデバイスの近くに配置します。 $SENSE$ 抵抗にはケルビン接続を使って精密な電流検出を確実にを行います。DCR検出抵抗 $R_1$ は、スイッチ・ノードの近くに配置します。 $SENSE^-$ トレースには1mA以上の電流が流れることがあります。トレース上のIRが低下すると、電流検出の精度に悪影響を及ぼすことがあります。基板上の $SENSE^-$ トレースのインピーダンスを小さくするように注意する必要があります。
6. 帰還抵抗分圧器 $R_{FB1/2}$ はできるだけ $V_{FB}$ ピンの近くに配置し、 $C_{OUT}$ の(+)端子または出力レギュレーション・ポイントと信号グラウンドの間に接続します。この分圧器と $SENSE^-$ 接続が共通のパスを共有することはできません。この分圧器は、ノイズの多いパワー供給系のパスおよび部品から離して配置する必要があります。
7.  $C_{CAP}$ セラミック・コンデンサは、できるだけ $V_{IN}$ ピンとCAPピンの近くに配置します。このコンデンサはパワーPチャンネルMOSFETのゲート充電電流を供給します。
8. 小信号部品は、できるだけそれぞれのピンの近くに設置し、これらのピンにPCBノイズが結合する可能性を最小限に抑えます。 $V_{FB}$ ピン、 $ITH$ ピン、 $FREQ$ ピンを優先します。クロック信号線を $PLLIN/MODE$ ピンに配線するときは、センシティブな小信号ピンにクロックがカップリングしないように十分な絶縁を行います。
9. ゲート・ピンと外付けPチャンネルMOSFETのゲート端子間の基板上的接続の長さ、CAPピンと外付けNチャンネルMOSFET(使用する場合)のドレイン端子間の接続の長さを最小限に抑えます。

## 標準的応用例



効率と負荷電流



電力損失と負荷電流

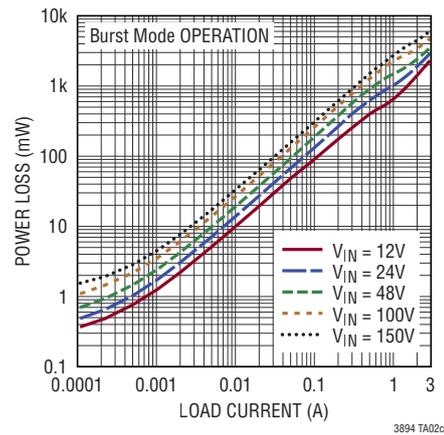
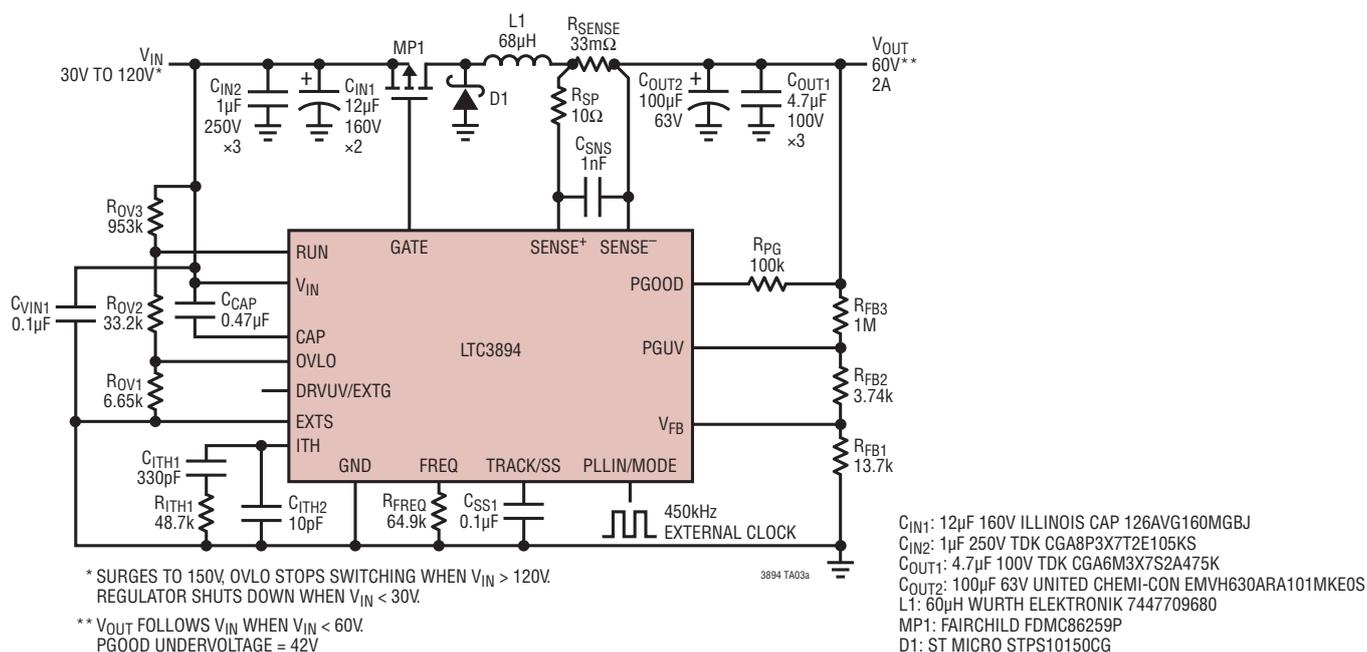


図11. 高効率、150V入力、5V/3A出力の200kHz降圧レギュレータ

## 標準的応用例



## 効率および電力損失と負荷電流

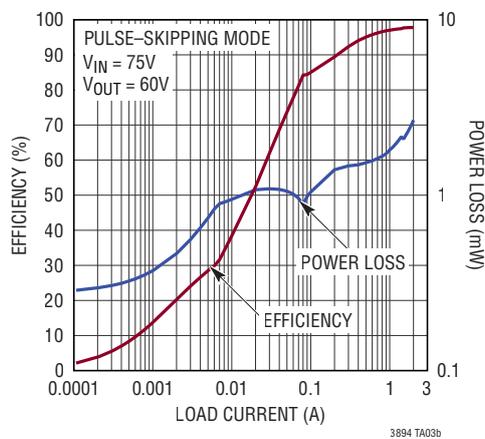


図12. 150Vまでのサージ保護機能を備えた高効率、120V入力、60V出力の降圧レギュレータ

## 標準的応用例

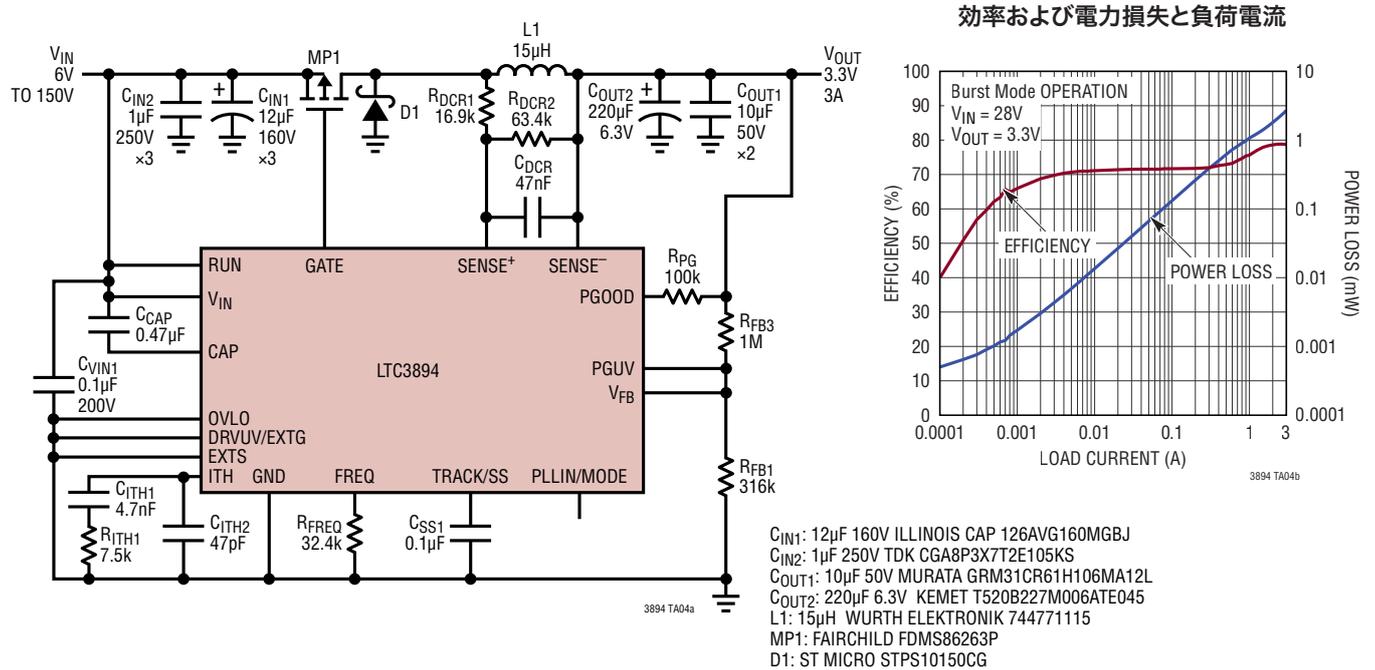


図 13. 6V~150V 入力、3.3V/3A 出力の 175kHz 降圧レギュレータ

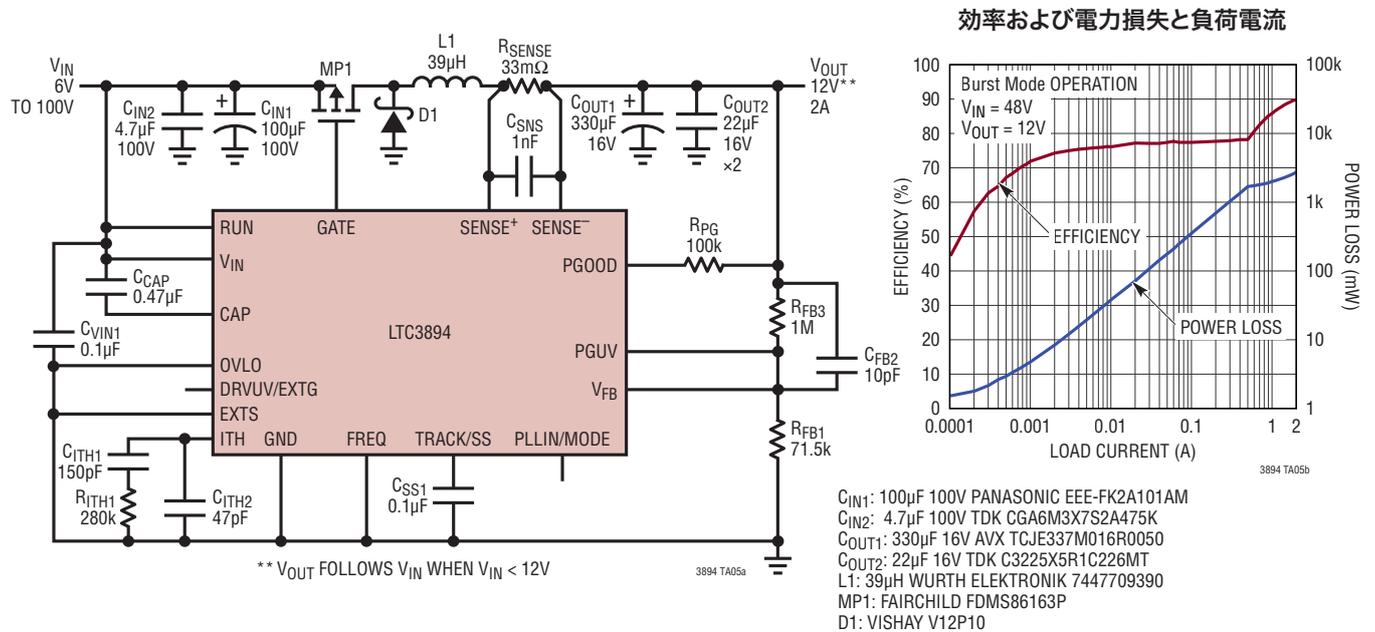
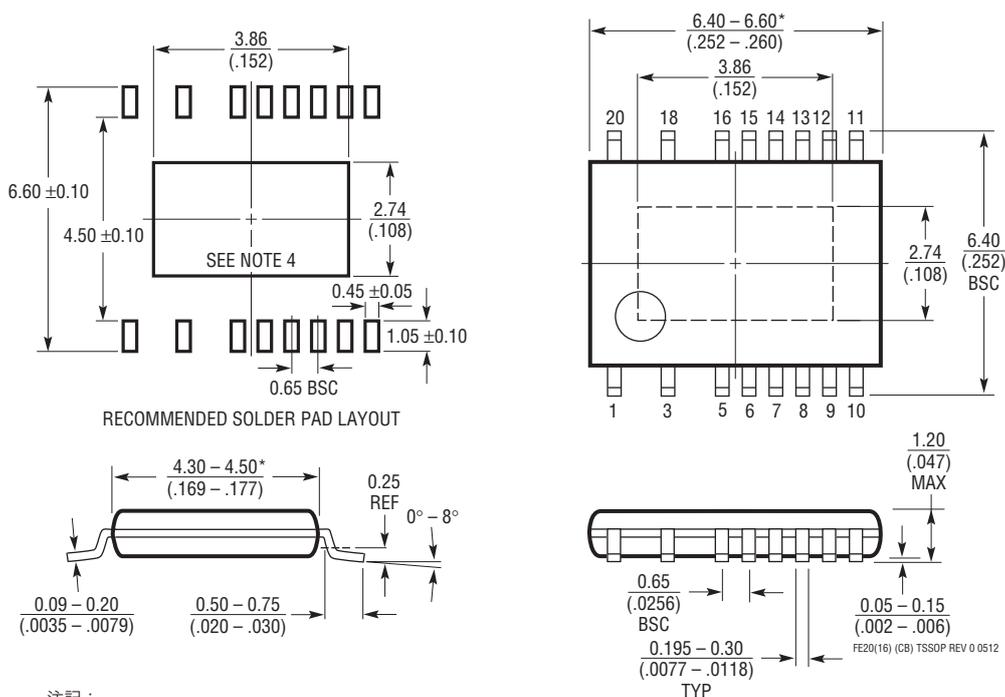


図 14. 6V~100V 入力、12V/2A 出力の 350kHz 降圧レギュレータ

## パッケージの説明

最新のパッケージ図は、<http://www.linear-tech.co.jp/product/LTC3894#packaging> を参照してください。

**FE Package**  
**Variation: FE20(16)**  
**20-Lead Plastic TSSOP (4.4mm)**  
 (Reference LTC DWG # 05-08-1924 Rev 0)  
**Exposed Pad Variation CB**



注記:

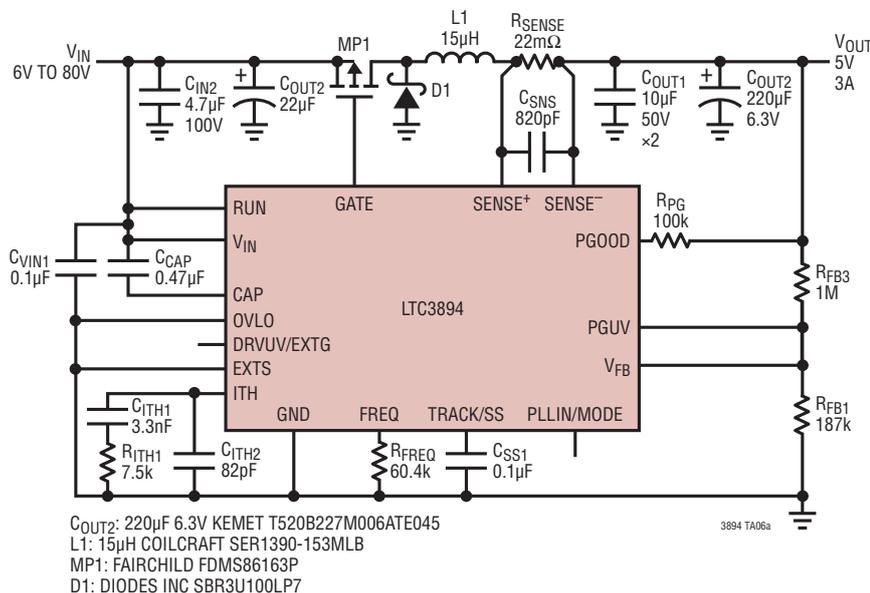
1. 標準寸法: ミリメートル
2. 寸法は  $\frac{\text{ミリメートル}}{\text{(インチ)}}$
3. 図は実寸とは異なる

4. 露出パッド接着のための推奨最小 PCB メタルサイズ

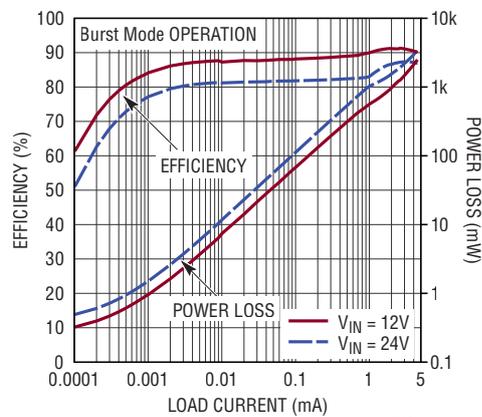
\* 寸法にはモールドのバリを含まない。  
 モールドのバリは各サイドで 0.150mm (0.006 インチ) を  
 超えないこと

## 標準的応用例

### 高効率、6V~80V 入力、5V/3A 出力の降圧レギュレータ



効率および電力損失と負荷電流



## 関連製品

製品番号	説明	注釈
LTC3895/ LTC7801	デューティ・サイクル100%の150V、低自己消費電流、同期整流式降圧DC/DCコントローラ	$4V \leq V_{IN} \leq 140V$ 、絶対最大定格: 150V、PLL 固定周波数: 50kHz~900kHz、 $0.8V \leq V_{OUT} \leq 60V$ 、調整可能なゲート駆動電圧: 5V~10V、 $I_Q = 40\mu A$ 、4mm × 5mm QFN-24、TSSOP-24、TSSOP-38 (31) パッケージ
LTC3871	双方向 PolyPhase® 同期整流式降圧/昇圧コントローラ	$V_{HIGH}$ : 最大 100V、 $V_{LOW}$ : 最大 30V、オンデマンドでの高電力の降圧または昇圧
LTC3639	高効率、150V、100mA 同期整流式降圧レギュレータ	パワー MOSFET 内蔵、 $4V \leq V_{IN} \leq 150V$ 、 $0.8V \leq V_{OUT} \leq V_{IN}$ 、 $I_Q = 12\mu A$ 、MSOP-16 (12) パッケージ
LTC3638	高効率、140V、250mA 同期整流式降圧レギュレータ	パワー MOSFET 内蔵、 $4V \leq V_{IN} \leq 140V$ 、 $0.8V \leq V_{OUT} \leq V_{IN}$ 、 $I_Q = 12\mu A$ 、MSOP-16 (12) パッケージ
LTC7138	高効率、140V、400mA 同期整流式降圧レギュレータ	パワー MOSFET 内蔵、 $4V \leq V_{IN} \leq 140V$ 、 $0.8V \leq V_{OUT} \leq V_{IN}$ 、 $I_Q = 12\mu A$ 、MSOP-16 (12) パッケージ
LTC7860	高効率スイッチング・サージ・ストッパ	$3.5V \leq V_{IN} \leq 60V$ 、200V+ に拡張可能、調整可能な $V_{OUT}$ クランプおよび電流制限、パワー・インダクタによって EMI を改善、MSOP-12 パッケージ
LT8631	100V、1A 同期整流式マイクロパワー降圧レギュレータ	パワー MOSFET 内蔵、 $3V \leq V_{IN} \leq 100V$ 、 $0.8V \leq V_{OUT} \leq 60V$ 、 $I_Q = 7\mu A$ 、TSSOP-20 (16) パッケージ
LTC3896	低自己消費電流の 150V、同期整流式反転型 DC/DC コントローラ	$4V \leq V_{IN} \leq 140V$ 、150Vp-p、 $-60V \leq V_{OUT} \leq -0.8V$ 、グラウンド基準のインターフェース・ピン、5V~10V の範囲で調整可能なゲート駆動、 $I_Q = 40\mu A$
LTC7103	105V、2.3A、低 EMI 同期整流式降圧レギュレータ	$4.4V \leq V_{IN} \leq 105V$ 、 $1V \leq V_{OUT} \leq V_{IN}$ 、 $I_Q = 2\mu A$ 、固定周波数: 200kHz~2MHz、5mm × 6mm QFN パッケージ
LTC7810	低自己消費電流の 150V、デュアル 2 相同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 150V$ 、 $1V \leq V_{OUT} \leq 60V$ 、低 $I_Q$ : 16µA、調整可能なゲート駆動電圧、スペクトラム拡散動作、7mm × 7mm EQFP パッケージ