

5.0 kV RMS、2 チャンネル・ デジタル・アイソレータ

データシート

ADuM220N/ADuM221N/ADuM225N/ADuM226N

特長

高いコモンモード過渡耐性 100 kV/µs 放射ノイズと導通ノイズに対する高い堅牢性 小さい伝搬運延 5 V 動作時で最大 13 ns、1.8 V 動作時で最大 15 ns

最大データ・レート: 150 Mbps 安全と規制に関する認定(申請中)

UL 認定: 5000 V rms、1 分間の UL 1577 規格に準拠 「CSA Component Acceptance Notice 5A」に準拠 VDE 適合性認定

DIN V VDE V 0884-10 (VDE V 0884-10) : 2006-12

V_{IORM} = 849 V peak

サージ/インパルス電圧定格: 最大 10000 V

GB4943.1-2011 による CQC 証明

後方互換性

ADuM220N0 は ADuM2210/RW-16 とピン互換 ADuM220N1 は ADuM2200/RW-16 とピン互換 ADuM221N0 は ADuM2211/RW-16 とピン互換 ADuM221N1 は ADuM2201/RW-16 とピン互換

低ダイナミック消費電力 1.8 V から 5 V へのレベル変換

高温動作: 最高 125°C

フェイルセーフ・ハイまたはロー・オプション RoHS 準拠の 8 ピン/16 ピン SOIC パッケージ

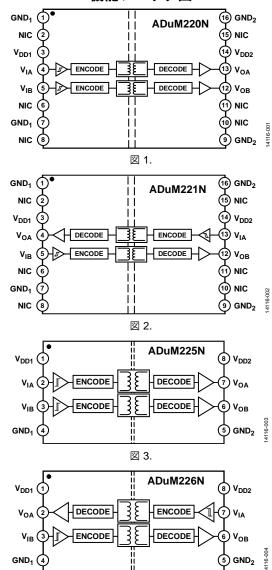
アプリケーション 汎用マルチチャンネル絶縁 工業用フィールド・バス・アイソレーション

概要

ADuM220N/ADuM221N/ADuM225N/ADuM226N¹ は、アナログ・デバイセズの *i*Coupler® 技術を採用した 2 チャンネルのデジタル・アイソレータです。これらの絶縁コンポーネントは、高速 CMOS 技術と空芯コアを使用したモノリシック・トランス技術の組み合わせにより、フォトカプラ・デバイスや他の集積化カプラーなどの代替品に比べて、格段に優れた性能特性を提供します。 $5\,V$ 動作で最大伝搬遅延は $13\,ns$ 、パルス幅歪み(PWD)は $3\,ns$ 未満です。チャンネル間マッチングは厳しく、最大 $3.0\,ns$ です。

ADuM220N/ADuM221N/ADuM225N/ADuM226N のデータ・チャンネルは独立していて、耐圧定格 $5.0~\rm kV~ms$ のさまざまな構成の製品を用意しています(オーダー・ガイドを参照)。このデバイスは両側とも $1.8~\rm V\sim5~\rm V$ の電源電圧で動作するため、低電圧システムにも使用できる他、絶縁バリアをまたぐ電圧変換機能も備えています。

機能ブロック図



フォトカプラを使用した他製品と異なり、入力ロジックの遷移がないので正確な DC レベルが得られます。2 種類のフェイルセーフ・オプションがあり、入力電源が供給されなくなった場合、または入力がディスエーブルになった場合に出力が既定の状態に遷移します。ADuM220N0 は、ADuM2210/RW-16 とのピン互換性があります。ADuM220N1 は、ADuM2200/RW-16 とのピン互換性があります。ADuM221N0 は、ADuM2211/RW-16 とのピン互換性があります。ADuM221N1 は、ADuM2201/RW-16 とのピン互換性があります。

図 4.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって 生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示 的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有 者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2016 Analog Devices, Inc. All rights reserved

Rev. 0

本 社/〒105-6891

東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 電話 03 (5402) 8200

大阪営業所/〒532-0003

大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 電話 06 (6350) 6868

¹米国特許5,952,849;6,873,065;6,903,578;7,075,329により保護されています。その他の特許は申請中です。

ADuM220N/ADuM221N/ADuM225N/ADuM226N

目次

特長	1	
·· アプリケーション		
概要		
機能ブロック図	1	
改訂履歴	2	
仕様	3	
電気的特性 — 5 V 動作時	3	
電気的特性 — 3.3 V 動作時	4	
電気的特性 — 2.5 V 動作時	e	
電気的特性 — 1.8 V 動作時	7	
絶縁および安全性関連の仕様	9	
パッケージ特性	9	
適用規格	10	
DDIVIDE V 0004 10 (VDE V 0004 10) 经经帐	1.1	

推奨動作条件	12
絶対最大定格	13
ESD に関する注意	13
ピン配置およびピン機能の説明	15
代表的な性能特性	18
動作原理	19
概要	19
アプリケーション情報	20
PCB レイアウト	20
伝搬遅延に関係するパラメータ	20
ジッタの測定	20
絶縁寿命	20
外形寸法	22
ユーガー おきい	22

改訂履歴

4/16—Revision 0: Initial Version

仕様

電気的特性 — 5 V 動作時

すべての typ 仕様は $T_A=25$ °C、 $V_{DD1}=V_{DD2}=5$ V で規定されます。最小/最大仕様は、特に指定がない限り、4.5 V \leq $V_{DD1} \leq$ 5.5 V、4.5 V \leq $V_{DD2} \leq$ 5.5 V、-40 °C \leq $T_A \leq$ +125 °C の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L=15$ pF、CMOS 信号レベルで試験されます。電源電流の仕様は 50 % デューティ・サイクルで指定されています。

表 1.

₹ 1.						_
Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	Within pulse width distortion (PWD) limit
Data Rate		150			Mbps	Within PWD limit
Propagation Delay	t_{PHL}, t_{PLH}	4.8	7.2	13	ns	50% input to 50% output
Pulse Width Distortion	PWD		0.5	3	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t _{PSK}			6.0	ns	Between any two units at the same temperature, voltage, and load
Channel Matching						
Codirectional	t_{PSKCD}		0.5	3.0	ns	
Opposing Direction	t_{PSKOD}		0.5	3.0	ns	
Jitter			380		ps p-p	See the Jitter Measurement section
			55		ps rms	See the Jitter Measurement section
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{DDx}$			V	
Logic Low	$V_{\rm IL}$			$0.3 \times V_{\text{DDx}}$	V	
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox}^{1} = -20 \mu A, V_{Ix} = V_{IxH}^{2}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox}^{1} = -4 \text{ mA}, V_{Ix} = V_{IxH}^{2}$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^{1} = 20 \mu A, V_{Ix} = V_{IxL}^{3}$
			0.2	0.4	V	$I_{Ox}^{1} = 4 \text{ mA}, V_{Ix} = V_{IxL}^{3}$
Input Current per Channel	$I_{\rm I}$	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
Quiescent Supply Current ADuM220N/ADuM225N						
ADUM220N/ADUM223N	,		0.0	1.2	A	$V_1^4 = 0 \text{ (N0), } 1 \text{ (N1)}^5$
	I _{DD1 (Q)}		0.9	1.3	mA	
	I _{DD2 (Q)}		1.3 6.4	1.8	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$ $V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
	I _{DD1 (Q)}			10.0	mA	- 1 1 1 1 1 1
AD MOOTNIAD MOOCN	$I_{DD2 (Q)}$		1.4	1.9	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
ADuM221N/ADuM226N	,			1.6		NA 0 010) 1 011)5
	$I_{\mathrm{DD1\;(Q)}}$		1.1	1.6	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	I _{DD2 (Q)}		1.1	1.5	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	I _{DD1 (Q)}		4.0	5.8	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
D 10 10	$I_{DD2 (Q)}$		4.9	6.4	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
Dynamic Supply Current	,		0.01		4.0.5	T
Dynamic Input	I _{DDI (D)}		0.01		mA/Mbps	Inputs switching, 50% duty cycle
Dynamic Output	I _{DDO (D)}		0.02		mA/Mbps	Inputs switching, 50% duty cycle
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V_{DDxUV+}		1.6		V	
Negative V _{DDx} Threshold	$V_{\mathrm{DDxUV-}}$		1.5		V	
V _{DDx} Hysteresis	V_{DDxUVH}		0.1		V	

Rev. 0 -3/23 -

ADuM220N/ADuM221N/ADuM225N/ADuM226N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ⁶	CM _H	75	100		kV/μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000 \text{ V},$ transient magnitude = 800 V
	CM _L	75	100		kV/μs	$V_{Ix} = 0 \text{ V}, V_{CM} = 1000 \text{ V},$ transient magnitude = 800 V

 $^{^1\,}I_{Ox}$ はチャンネル $1\,x$ の出力電流です (x=Aまたは B) 。

表 2. 合計電源電流とデータ・スループットの関係

		1 Mbps		25 Mbps			100 Mbps				
Parameter	Symbol	Min	Тур	Max	Min	Тур	Max	Min	Тур	Max	Unit
SUPPLY CURRENT											
ADuM220N/ADuM225N											
Supply Current Side 1	I_{DD1}		3.7	6.8		4.2	7.2		6.2	9.3	mA
Supply Current Side 2	I_{DD2}		1.4	2.0		2.2	3.2		4.8	8.1	mA
ADuM221N/ADuM226N											
Supply Current Side 1	I_{DD1}		2.6	4.5		3.2	5.4		5.4	8.2	mA
Supply Current Side 2	I_{DD2}		3.0	4.9		3.7	5.9		5.9	8.6	mA

電気的特性 — 3.3 V 動作時

すべての typ 仕様は $T_A=25$ °C、 $V_{DDI}=V_{DD2}=3.3$ V で規定されます。最小/最大仕様は、特に指定がない限り、3.0 V \leq $V_{DDI}\leq 3.6$ V、3.0 V \leq $V_{DD2}\leq 3.6$ V、および -40 °C \leq $T_A\leq +125$ °C の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L=15$ pF、CMOS 信号レベルで試験されます。電源電流の仕様は 50 % デューティ・サイクルで指定されています。

表 3.

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	Within PWD limit
Data Rate		150			Mbps	Within PWD limit
Propagation Delay	t_{PHL} , t_{PLH}	4.8	6.8	14	ns	50% input to 50% output
Pulse Width Distortion	PWD		0.7	3	ns	$ t_{PLH}-t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			7.0	ns	Between any two units at the same temperature, voltage, and load
Channel Matching						
Codirectional	t_{PSKCD}		0.7	3.0	ns	
Opposing Direction	t_{PSKOD}		0.7	3.0	ns	
Jitter			290		ps p-p	See the Jitter Measurement section
			45		ps rms	See the Jitter Measurement section
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{\text{DDx}}$			V	
Logic Low	$V_{\rm IL}$			$0.3 \times V_{\text{DDx}}$	V	

Rev. 0 -4/23 -

 $^{^2}V_{IxH}$ は、入力側ロジック・ハイ・レベル。

 $^{^3}V_{IxL}$ は、入力側ロジック・ロー・レベル。

 $^{^4\,}V_I$ は、電圧入力。

⁵ N0 は ADuM220N0/ADuM221N0/ADuM225N0/ADuM226N0 モデル、N1 は ADuM220N1/ADuM221N1/ADuM225N1/ADuM226N1 モデルを表します。 オーダー・ガイドを参照してください。

 $^{^6}$ $|CM_H|$ は、電圧出力(V_O)>0.8 V_{DDx} を維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は V_O >0.8 V を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立ち上がりと立ち下がり両方のコモンモード電圧エッジに適用されます。

ADuM220N/ADuM221N/ADuM225N/ADuM226N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
Output Voltage						
Logic High	V_{OH}	$V_{\rm DDx} - 0.1$	V_{DDx}		V	$I_{Ox}^{1} = -20 \mu A, V_{Ix} = V_{IxH}^{2}$
		$V_{\rm DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox}^{1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{2}$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^{1} = 20 \mu A, V_{Ix} = V_{IxL}^{3}$
			0.2	0.4	V	$I_{Ox}^{1} = 2 \text{ mA}, V_{Ix} = V_{IxL}^{3}$
Input Current per Channel	$I_{\rm I}$	-10	+0.01	+10	μΑ	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
Quiescent Supply Current						
ADuM220N/ADuM225N						
	$I_{DD1(Q)}$		0.8	1.3	mA	$V_1^4 = 0$ (N0), 1 (N1) ⁵
	$I_{DD2(Q)}$		1.2	1.8	mA	$V_1^4 = 0$ (N0), 1 (N1) ⁵
	$I_{DD1(Q)}$		6.3	9.7	mA	$V_1^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
	$I_{DD2(Q)}$		1.3	1.8	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
ADuM221N/ADuM226N						
	$I_{DD1(Q)}$		1.0	1.6	mA	$V_1^4 = 0$ (N0), 1 (N1) ⁵
	$I_{DD2(Q)}$		1.0	1.5	mA	$V_1^4 = 0 \text{ (N0), } 1 \text{ (N1)}^5$
	$I_{DD1(Q)}$		3.9	5.8	mA	$V_1^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
	$I_{DD2(Q)}$		4.8	6.4	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
Dynamic Supply Current						Inputs switching, 50% duty cycle
Dynamic Input	$I_{DDI(D)}$		0.01		mA/Mbps	
Dynamic Output	$I_{\text{DDO (D)}}$		0.01		mA/Mbps	
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	$V_{\mathrm{DDxUV}+}$		1.6		V	
Negative V _{DDx} Threshold	$V_{\mathrm{DDxUV}-}$		1.5		V	
V _{DDx} Hysteresis	V_{DDxUVH}		0.1		V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ⁶	$\left CM_{H}\right $	75	100		kV/μs	$V_{Ix} = V_{DDx}$, $V_{CM} = 1000$ V, transient magnitude = 800 V
	$ CM_L $	75	100		kV/μs	$V_{Ix} = 0 \text{ V}, V_{CM} = 1000 \text{ V}, \text{ transient}$ magnitude = 800 V

 $^{^{1}}$ I_{Ox} はチャンネル1x の出力電流です(x = A またはB)。

表 4. 合計電源電流とデータ・スループットの関係

		1 Mbps		25 Mbps			100 Mbps				
Parameter	Symbol	Min	Тур	Max	Min	Тур	Max	Min	Тур	Max	Unit
SUPPLY CURRENT											
ADuM220N/ADuM225N											
Supply Current Side 1	I_{DD1}		3.6	6.2		4.0	6.7		5.6	9.1	mA
Supply Current Side 2	I_{DD2}		1.3	1.9		2.1	3.1		4.4	6.8	mA
ADuM221N/ADuM226N											
Supply Current Side 1	I_{DD1}		2.5	4.6		3.0	5.5		5.0	8.1	mA
Supply Current Side 2	I_{DD2}		2.9	4.8		3.5	5.8		5.4	8.3	mA

Rev. 0 -5/23 -

 $^{^2}V_{IxH}$ は、入力側ロジック・ハイ・レベル。

 $^{^3}V_{\rm IxL}$ は、入力側ロジック・ロー・レベル。

⁴ V_I は、電圧入力。

⁵ NO は ADuM220N0/ADuM221N0/ADuM225N0/ADuM226N0 モデル、N1 は ADuM220N1/ADuM221N1/ADuM225N1/ADuM226N1 モデルを表します。オーダー・ガイドを参照してください。

 $^{^6}$ $|CM_H|$ は、 $V_O>0.8$ V_{DDx} の電圧出力を維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は $V_O>0.8$ V を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立ち上がりと立ち下がり両方のコモンモード電圧エッジに適用されます。

電気的特性 — 2.5 V 動作時

すべての typ 仕様は T_A = 25 °C、 V_{DD1} = V_{DD2} = 2.5 V で規定されます。最小/最大仕様は、特に指定がない限り、2.25 $V \le V_{DD1} \le 2.75$ V、2.25 $V \le V_{DD2} \le 2.75$ V、および -40 °C $\le T_A \le +125$ °C の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 C_L = 15 pF、CMOS 信号レベルで試験されます。電源電流の仕様は 50 % デューティ・サイクルで指定されています。

表 5.

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	Within PWD limit
Data Rate		150			Mbps	Within PWD limit
Propagation Delay	$t_{\mathrm{PHL}},$	5.0	7.0	14	ns	50% input to 50% output
	$t_{\rm PLH}$					
Pulse Width Distortion	PWD		0.7	3	ns	$ t_{PLH}-t_{PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			7.0	ns	Between any two units at the same temperature, voltage, and load
Channel Matching						
Codirectional	t_{PSKCD}		0.7	3.0	ns	
Opposing Direction	t_{PSKOD}		0.7	3.0	ns	
Jitter			320		ps p-p	See the Jitter Measurement section
			65		ps rms	See the Jitter Measurement section
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{\text{DDx}}$			V	
Logic Low	$V_{\rm IL}$			$0.3 \times V_{\text{DDx}}$	V	
Output Voltage						
Logic High	V_{OH}	$V_{\rm DDx} - 0.1$	V_{DDx}		V	$I_{Ox}^{1} = -20 \mu A, V_{Ix} = V_{IxH}^{2}$
		$V_{\mathrm{DDx}} - 0.4$	$V_{\mathrm{DDx}} - 0.2$		V	$I_{Ox}^{1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{2}$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^{1} = 20 \mu A, V_{Ix} = V_{IxL}^{3}$
			0.2	0.4	V	$I_{Ox}^{1} = 2 \text{ mA}, V_{Ix} = V_{IxL}^{3}$
Input Current per Channel	\mathbf{I}_{I}	-10	+0.01	+10	μA	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$
Quiescent Supply Current						
ADuM220N/ADuM225N						
	$I_{\mathrm{DD1(Q)}}$		0.8	1.2	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD2(Q)}$		1.2	1.8	mA	$V_I^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD1 (Q)}$		6.2	9.5	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
	$I_{DD2(Q)}$		1.3	1.8	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
ADuM221N/ADuM226N						
	$I_{DD1(Q)}$		1.0	1.5	mA	$V_I^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD2(Q)}$		1.0	1.4	mA	$V_I^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD1(Q)}$		3.9	5.8	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
	$I_{DD2(Q)}$		4.8	6.4	mA	$V_I^4 = 1 \text{ (N0), } 0 \text{ (N1)}^5$
Dynamic Supply Current						Inputs switching, 50% duty cycle
Dynamic Input	$I_{DDI(D)}$		0.01		mA/Mbps	
Dynamic Output	I _{DDO (D)}		0.01		mA/Mbps	
Undervoltage Lockout						
Positive V _{DDx} Threshold	V_{DDxUV+}		1.6		V	
Negative V _{DDx} Threshold	$V_{\rm DDxUV-}$		1.5		V	
V _{DDx} Hysteresis	V_{DDxUVH}		0.1		V	

Rev. 0 -6/23 -

ADuM220N/ADuM221N/ADuM225N/ADuM226N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ⁶	$ CM_H $	75	100		kV/μs	$V_{Ix} = V_{DDx}$, $V_{CM} = 1000 \text{ V}$, transient magnitude = 800 V
	CM _L	75	100		kV/μs	$V_{\mathrm{Ix}} = 0 \ V, \ V_{\mathrm{CM}} = 1000 \ V, \ \text{transient magnitude} = 800 \ V$

 $^{^1\,}I_{Ox}$ はチャンネル $1\,x$ の出力電流です (x=Aまたは B) 。

表 6. 合計電源電流とデータ・スループットの関係

		1 Mbps		25 Mbps			100 Mbps				
Parameter	Symbol	Min	Тур	Max	Min	Тур	Max	Min	Тур	Max	Unit
SUPPLY CURRENT											
ADuM220N/ADuM225N											
Supply Current Side 1	I_{DD1}		3.5	6.2		3.9	6.6		5.4	9.0	mA
Supply Current Side 2	I_{DD2}		1.3	1.9		1.9	2.8		3.6	5.8	mA
ADuM221N/ADuM226N											
Supply Current Side 1	I_{DD1}		2.4	4.7		2.9	5.5		4.5	8.0	mA
Supply Current Side 2	I_{DD2}		2.9	4.9		3.3	5.7		4.9	7.7	mA

電気的特性 — 1.8 V 動作時

すべての typ 仕様は $T_A=25$ °C、 $V_{DD1}=V_{DD2}=1.8$ V で規定されます。最小/最大仕様は、特に指定がない限り、1.7 V \leq $V_{DD1} \leq$ 1.9 V、1.7 V \leq $V_{DD2} \leq$ 1.9 V、および -40 °C \leq $T_A \leq$ +125 °C の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング仕様は、 $C_L=15$ pF、CMOS 信号レベルで試験されます。電源電流の仕様は 50 % デューティ・サイクルで指定されています。

耒	7	
1	٠.	

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Pulse Width	PW	6.6			ns	Within PWD limit
Data Rate		150			Mbps	Within PWD limit
Propagation Delay	t_{PHL} , t_{PLH}	5.8	8.7	15	ns	50% input to 50% output
Pulse Width Distortion	PWD		0.7	3	ns	$ t_{\rm PLH}-t_{\rm PHL} $
Change vs. Temperature			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			7.0	ns	Between any two units at the same temperature, voltage, and load
Channel Matching						
Codirectional	$t_{\rm PSKCD}$		0.7	3.0	ns	
Opposing Direction	$t_{\rm PSKOD}$		0.7	3.0	ns	
Jitter			630		ps p-p	See the Jitter Measurement section
			190		ps rms	See the Jitter Measurement section
DC SPECIFICATIONS						
Input Threshold						
Logic High	V_{IH}	$0.7 \times V_{\text{DDx}}$			V	
Logic Low	$V_{\rm IL}$			$0.3 \times V_{\text{DDx}}$	V	
Output Voltage						
Logic High	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox}^{1} = -20 \mu A, V_{Ix} = V_{IxH}^{2}$
		$V_{\mathrm{DDx}} - 0.4$	$V_{\mathrm{DDx}} - 0.2$		V	$I_{Ox}^{1} = -2 \text{ mA}, V_{Ix} = V_{IxH}^{2}$
Logic Low	V_{OL}		0.0	0.1	V	$I_{Ox}^{1} = 20 \mu A, V_{Ix} = V_{IxL}^{3}$
			0.2	0.4	V	$I_{Ox}^{1} = 2 \text{ mA}, V_{Ix} = V_{IxL}^{3}$
Input Current per Channel	$I_{\rm I}$	-10	+0.01	+10	μΑ	$0 \text{ V} \leq V_{Ix} \leq V_{DDx}$

Rev. 0 -7/23 -

 $^{^2}V_{IxH}$ は、入力側ロジック・ハイ・レベル。

 $^{^3}V_{IxL}$ は、入力側ロジック・ロー・レベル。

 $^{^4\,}V_I$ は、電圧入力。

⁵ N0 は ADuM220N0/ADuM221N0/ADuM225N0/ADuM226N0 モデル、N1 は ADuM220N1/ADuM221N1/ADuM225N1/ADuM226N1 モデルを表します。 オーダー・ガイドを参照してください。

 $^{^6}$ $|CM_H|$ は、 $V_O>0.8$ V_{DDx} の電圧出力を維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は $V_O>0.8$ V を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立ち上がりと立ち下がり両方のコモンモード電圧エッジに適用されます。

ADuM220N/ADuM221N/ADuM225N/ADuM226N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
Quiescent Supply Current						
ADuM220N/ADuM225N						
	$I_{DD1\ (Q)}$		0.7	1.2	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD2\ (Q)}$		1.2	1.8	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD1 (Q)}$		6.2	9.6	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
	$I_{DD2\ (Q)}$		1.3	1.8	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
ADuM221N/ADuM226N						
	$I_{DD1\ (Q)}$		1.0	1.5	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD2(Q)}$		1.0	1.4	mA	$V_1^4 = 0 \text{ (N0)}, 1 \text{ (N1)}^5$
	$I_{DD1\ (Q)}$		3.8	5.8	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
	$I_{DD2(Q)}$		4.7	6.4	mA	$V_1^4 = 1 \text{ (N0)}, 0 \text{ (N1)}^5$
Dynamic Supply Current						Inputs switching, 50% duty cycle
Dynamic Input	$I_{DDI (D)}$		0.01		mA/Mbps	
Dynamic Output	$I_{DDO(D)}$		0.01		mA/Mbps	
Undervoltage Lockout	UVLO					
Positive V _{DDx} Threshold	V_{DDxUV+}		1.6		V	
Negative V _{DDx} Threshold	$V_{\text{DDxUV}-}$		1.5		V	
V _{DDx} Hysteresis	V_{DDxUVH}		0.1		V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ⁶	CM _H	75	100		kV/μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000 \text{ V},$ transient magnitude = 800 V
	$ CM_L $	75	100		kV/μs	$V_{Ix} = 0 \text{ V}, V_{CM} = 1000 \text{ V},$ transient magnitude = 800 V

 $^{^{1}}I_{Ox}$ はチャンネル1x の出力電流です(x = A または B)。

表 8.合計電源電流とデータ・スループットの関係

			1 Mbps	3		25 Mbp	S		100 Mb	os	
Parameter	Symbol	Min	Тур	Max	Min	Тур	Max	Min	Тур	Max	Unit
SUPPLY CURRENT											
ADuM220N/ADuM225N											
Supply Current Side 1	I_{DD1}		3.4	6.0		3.8	6.4		5.2	8.4	mA
Supply Current Side 2	I_{DD2}		1.2	1.8		1.8	2.8		3.6	5.8	mA
ADuM221N/ADuM226N											
Supply Current Side 1	I_{DD1}		2.4	4.7		2.8	5.5		4.4	7.8	mA
Supply Current Side 2	I_{DD2}		2.8	4.8		3.2	5.6		4.8	7.9	mA

Rev. 0 -8/23 -

 $^{^2}V_{IxH}$ は、入力側ロジック・ハイ・レベル。

 $^{^3}$ V_{IxL} は、入力側ロジック・ロー・レベル。

 $^{^4\,}V_I$ は、電圧入力。

⁵ NO は ADuM220N0/ADuM221N0/ADuM225N0/ADuM226N0 モデル、N1 は ADuM220N1/ADuM221N1/ADuM225N1/ADuM226N1 モデルを表します。 オーダー・ガイドを参照してください。

 $^{^6}$ $|CM_H|$ は、 $V_O>0.8$ V_{DDx} の電圧出力を維持しながら持続できるコモンモード電圧の最大スルー・レートです。 $|CM_L|$ は $V_O>0.8$ V を維持しながら持続できるコモンモード電圧の最大スルー・レートです。コモンモード電圧スルー・レートは、立ち上がりと立ち下がり両方のコモンモード電圧エッジに適用されます。

絶縁および安全性関連の仕様

詳細については www.analog.com/icouplersafety を参照してください。

表 9. ADuM220N/ADuM221N

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Rated Dielectric Insulation Voltage		5000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L (I01)	7.8	mm min	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L (I02)	7.8	mm min	Measured from input terminals to output terminals, shortest distance path along body
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.3	mm min	Measured from input terminals to output terminals, shortest distance through air, line of sight, in the PCB mounting plane
Minimum Internal Gap (Internal Clearance)		25.5	μm min	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303 Part 1
Material Group		II		Material Group (DIN VDE 0110, 1/89, Table 1)

表 10. ADuM225N/ADuM226N

Parameter	Symbol	Value	Unit	Test Conditions/Comments
Rated Dielectric Insulation Voltage		5000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L (I01)	8.3	mm min	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L (I02)	8.3	mm min	Measured from input terminals to output terminals, shortest distance path along body
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.3	mm min	Measured from input terminals to output terminals, shortest distance through air, line of sight, in the PCB mounting plane
Minimum Internal Gap (Internal Clearance)		25.5	μm min	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303 Part 1
Material Group		II		Material Group (DIN VDE 0110, 1/89, Table 1)

パッケージ特性

表 11. ADuM220N/ADuM221N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
Resistance (Input to Output) ¹	$R_{\text{I-O}}$		10^{13}		Ω	
Capacitance (Input to Output) ¹	$C_{\text{I-O}}$		2.2		pF	f = 1 MHz
Input Capacitance ²	C_{I}		4.0		pF	
IC Junction to Ambient Thermal Resistance	θ_{JA}		45		°C/W	Thermocouple located at center of package underside

¹ これらのデバイスは 2 端子デバイスとみなします。すなわち、ピン 1 ~ ピン 8 を相互に短絡し、さらに ピン 9 ~ ピン 16 を相互に短絡します。 ²入力容量は任意の入力データ・ピンとグランド間の値です。

表 12. ADuM225N/ADuM226N

Parameter	Symbol	Min	Тур	Max	Unit	Test Conditions/Comments
Resistance (Input to Output) ¹	$R_{\text{I-O}}$		10^{13}		Ω	
Capacitance (Input to Output) ¹	$C_{\text{I-O}}$		2.2		pF	f = 1 MHz
Input Capacitance ²	C_{I}		4.0		pF	
IC Junction to Ambient Thermal Resistance	θ_{JA}		80		°C/W	Thermocouple located at center of package underside

[「]これらのデバイスは 2 端子デバイスとみなします。すなわち、ピン 1 ~ ピン 4 を相互に短絡し、さらに ピン 5 ~ ピン 8 を相互に短絡します。 ²入力容量は任意の入力データ・ピンとグランド間の値です。

Rev. 0 -9/23 -

ADuM220N/ADuM221N/ADuM225N/ADuM226N

適用規格

特定のクロス・アイソレーション波形と絶縁レベルに対する推奨最大動作電圧については、表 18、表 19 および「絶縁寿命」のセクションを参照してください。

ADuM220N/ADuM221N は、表 13 に記載する組織の認定を申請中です。

表 13.

UL (Pending)	CSA (Pending)	VDE (Pending)	CQC (Pending)
Recognized Under UL 1577 Component Recognition Program ¹	Approved under CSA Component Acceptance Notice 5A	DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ²	Certified by CQC11-471543-2012
Single Protection, 5000 V rms Isolation Voltage	CSA 60950-1-07+A1+A2 and IEC 60950-1 second edition +A1+A2:	Reinforced insulation, 849 V peak, V _{IOSM} = 10,000 V peak	GB4943.1-2011
	Basic insulation at 780 V rms (1103 V peak) Reinforced insulation at 390 V rms (552 V peak)	Basic insulation 849 V peak, V _{IOSM} = 16,000 V peak	Basic insulation at 780 V rms (1103 V peak)
Double Protection, 5000 V rms	IEC 60601-1 Edition 3.1:		Reinforced insulation at
Isolation Voltage	Basic insulation (1 means of patient protection (MOPP)), 490 V rms (686 V peak)		389 V rms (552 V peak)
	Reinforced insulation (2 MOPP), 238 V rms (325 V peak)		
	CSA 61010-1-12 and IEC 61010-1 third edition:		
	Basic insulation at 300 V rms mains, 780 V secondary (1103 V peak)		
	Reinforced insulation at: 300 V rms mains, 390 V secondary (552 V peak)		
File E214100	File 205078	File 2471900-4880-0001	File (pending)

¹ UL 1577 に従い、それぞれの ADuM220N/ADuM221N には 6000 V rms 以上の絶縁テスト電圧を 1 秒間加える耐電圧テストを実施しています。

ADuM225N/ADuM226N は、表 14 に記載する組織の認定を申請中です。

表 14.

UL (Pending)	CSA (Pending)	VDE (Pending)	CQC (Pending)
UL 1577 Component Recognition Program ¹	Approved under CSA Component Acceptance Notice 5A	DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ²	Certified by CQC11-471543-2012
Single Protection, 5000 V rms Isolation Voltage	CSA 60950-1-07+A1+A2 and IEC 60950-1 second edition +A1+A2:	Reinforced insulation, 849 V peak, V _{IOSM} = 10,000 V peak	GB4943.1-2011
	Basic insulation at 800 V rms (1131 V peak) Reinforced insulation at 400 V rms (565 V peak)	Basic insulation 849 V peak, V _{IOSM} = 16,000 V peak	Basic insulation at 800 V rms (1131 V peak)
Double Protection, 5000 V rms Isolation Voltage	IEC 60601-1 Edition 3.1: Basic insulation (1 MOPP), 500 V rms (707 V peak)		Reinforced insulation at 400 V rms (565 Vpeak)
	Reinforced insulation (2 MOPP), 250 V rms (1414 V peak)		
	CSA 61010-1-12 and IEC 61010-1 third edition:		
	Basic insulation at 300 V rms mains, 800 V secondary (1089 V peak)		
	Reinforced insulation at: 300 V rms mains, 400 V secondary (565 V peak)		
File E214100	File 205078	File 2471900-4880-0001	File (pending)

¹ UL 1577 に従い、それぞれの ADuM225N/ADuM226N には 6000 V rms 以上の絶縁テスト電圧を 1 秒間加える耐電圧テストを実施しています。

Rev. 0 -10/23 -

² DIN V VDE V 0884-10 に従い、それぞれの ADuM220N/ADuM221N には 1592 V peak 以上の絶縁テスト電圧を 1 秒間加える耐電圧テストを実施しています (部分放電検出限界 = 5 pC)。デバイス表面のアスタリスク (*) は、DIN V VDE V 0884-10 認定製品であることを示します。

² DIN V VDE V 0884-10 に従い、それぞれの ADuM225N/ADuM226N には 1592 V peak 以上の絶縁テスト電圧を 1 秒間加える耐電圧テストを実施しています (部分放電検出限界 = 5 pC)。デバイス表面のアスタリスク (*) は、DIN V VDE V 0884-10 認定製品であることを示します。

DIN V VDE V 0884-10 (VDE V 0884-10) 絶縁特性

これらの ADuM220N/ADuM221N/ADuM225N/ADuM226N アイソレータは、安全性限界データ範囲内での強化された電気絶縁に適しています。保護回路を使用すれば、安全データを維持しやすくなります。パッケージ表面のアスタリスク(*)は、DIN V VDE V 0884-10 認定製品であることを表します。

表 15.

Description	Test Conditions/Comments	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110				
For Rated Mains Voltage ≤ 150 V rms			I to IV	
For Rated Mains Voltage ≤ 300 V rms			I to IV	
For Rated Mains Voltage ≤ 600 V rms			I to IV	
Climatic Classification			40/105/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V_{IORM}	849	V peak
Input to Output Test Voltage, Method B1	$\begin{split} V_{IORM} \times 1.875 &= V_{pd \text{ (m)}}, 100\% \text{ production test,} \\ t_{ini} &= t_m = 1 \text{ sec, partial discharge} < 5 \text{ pC} \end{split}$	$V_{pd\ (m)}$	1592	V peak
Input to Output Test Voltage, Method A				
After Environmental Tests Subgroup 1	$\begin{aligned} V_{IORM} \times 1.5 &= V_{pd (m)}, t_{ini} = 60 sec, t_m = 10 sec, \\ partial discharge &< 5 pC \end{aligned}$	$V_{pd\;(m)}$	1274	V peak
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$\begin{aligned} V_{IORM} \times 1.2 &= V_{pd (m)}, t_{ini} = 60 sec, t_m = 10 sec, \\ partial discharge < 5 pC \end{aligned}$		1019	V peak
Highest Allowable Overvoltage		V _{IOTM}	7000	V peak
Surge Isolation Voltage Basic	$V_{PEAK} = 16$ kV, 1.2 μs rise time, 50 μs , 50% fall time	V _{IOSM}	16,000	V peak
Surge Isolation Voltage Reinforced	$V_{PEAK} = 16$ kV, 1.2 μs rise time, 50 μs , 50% fall time	V _{IOSM}	10,000	V peak
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 5 or Figure 6)			
Maximum Junction Temperature		T_S	150	°C
Total Power Dissipation at 25°C		P_S		
ADuM220N/ADuM221N			2.78	W
ADuM225N/ADuM226N			1.56	W
Insulation Resistance at T _S	$V_{IO} = 500 \text{ V}$	R_S	>109	Ω

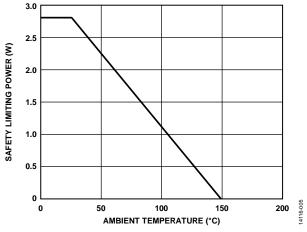


図 5. ADuM220N/ADuM221N の熱ディレーティング曲線、DIN V VDE V 0884-10 による安全限界電力の周囲温度への依存性

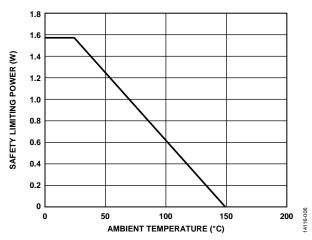


図 6. ADuM225N/ADuM226N の熱ディレーティング曲線、DIN V VDE V 0884-10 による安全限界電力の周囲温度への依存性

Rev. 0 -11/23 -

ADuM220N/ADuM221N/ADuM225N/ADuM226N

推奨動作条件

表 16.

Parameter	Symbol	Rating
Operating Temperature	T_A	−40°C to +125°C
Supply Voltages	V_{DD1} ,	1.7 V to 5.5 V
	V_{DD2}	
Input Signal Rise and Fall Times		1.0 ms

Rev. 0 -12/23 -

絶対最大定格

特に指定のない限り、TA=25℃。

表 17.

Parameter	Rating		
Storage Temperature (T _{ST}) Range	−65°C to +150°C		
Ambient Operating Temperature (T _A) Range	−40°C to +125°C		
Supply Voltages (V_{DD1}, V_{DD2})	-0.5 V to +7.0 V		
Input Voltages (V _{IA} , V _{IB})	$-0.5 \text{ V to V}_{\text{DDI}}^{1} + 0.5 \text{ V}$		
Output Voltages (V_{OA}, V_{OB})	$-0.5 \text{ V to V}_{DDO}^2 + 0.5 \text{ V}$		
Average Output Current per Pin ³			
Side 1 Output Current (I _{O1})	-10 mA to +10 mA		
Side 2 Output Current (I _{O2})	-10 mA to +10 mA		
Common-Mode Transients ⁴	$-150 \text{ kV/}\mu\text{s}$ to $+150 \text{ kV/}\mu\text{s}$		

¹ V_{DDI} は入力側電源電圧です。.

上記の絶対最大定格を超えるストレスを加えると、デバイスに 恒久的な損傷を与えることがあります。この規定はストレス定 格のみを指定するものであり、この仕様の動作のセクションに 記載する規定値以上でのデバイス動作を定めたものではありま せん。デバイスを長時間絶対最大定格状態に置くと、デバイス の信頼性に影響を与えることがあります。

ESD に関する注意

ESD(静電放電)の影響を受けやすいデバイスです。



電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

表 18. ADuM220N/ADuM221N の最大連続動作電圧 ¹

Parameter	Rating	Constraint
AC Voltage		
Bipolar Waveform		
Basic Insulation	849 V peak	50-year minimum insulation lifetime
Reinforced Insulation	767 V peak	Lifetime limited by package creepage maximum approved working voltage per IEC 60950-1 ²
Unipolar Waveform		
Basic Insulation	1698 V peak	50-year minimum insulation lifetime
Reinforced Insulation	885 V peak	Lifetime limited by package creepage maximum approved working voltage per IEC 60950-1 ²
DC Voltage		Lifetime limited by package creepage maximum approved working voltage per IEC 60950-1 ²
Basic Insulation	1092 V peak	
Reinforced Insulation	543 V peak	

[「]最大連続動作電圧は、絶縁バリアに加わる連続電圧の大きさを表わします。詳細については「絶縁寿命」のセクションを参照してください。 2規定されたテスト条件での絶縁寿命は50年より長くなります。

表 19. ADuM225N/ADuM226N の最大連続動作電圧 ¹

Parameter	Rating	Constraint
AC Voltage		
Bipolar Waveform		
Basic Insulation	849 V peak	50-year minimum insulation lifetime
Reinforced Insulation	789 V peak	Lifetime limited by package creepage maximum approved working voltage per IEC 60950-1 ²
Unipolar Waveform		50-year minimum insulation lifetime
Basic Insulation	1698 V peak	
Reinforced Insulation	849 V peak	
DC Voltage		Lifetime limited by package creepage maximum approved working voltage per IEC 60950-1 ²
Basic Insulation	1118 V peak	
Reinforced Insulation	558 V peak	

[「]最大連続動作電圧は、絶縁バリアに加わる連続電圧の大きさを表わします。詳細については「絶縁寿命」のセクションを参照してください。

Rev. 0 -13/23 -

² V_{DDO} は出力側電源電圧です。

³種々の温度に対する最大定格電力値については、図5および図6を参照してください。

⁴ 絶縁バリアをまたぐコモンモード過渡電圧を表します。絶対最大定格 を超えるコモンモード過渡電圧は、ラッチアップまたは恒久的な故障 の原因になり得ます。

 $^{^2}$ 規定されたテスト条件での絶縁寿命は50年より長くなります。

ADuM220N/ADuM221N/ADuM225N/ADuM226N

真理値表

表 20. ADuM220N/ADuM221N/ADuM225N/ADuM226N の真理値表(正論理)

V _{lx} Input ^{1, 2}	V _{DDI} State ²	V _{DDO} State ²	Default Low (N0), V _{Ox} Output ^{1, 2, 3}	Default High (N1), V _{Ox} Output ^{1, 2, 3}	Test Conditions/ Comments
Low	Powered	Powered	Low	Low	Normal operation
High	Powered	Powered	High	High	Normal operation
X^4	Unpowered	Powered	Low	High	Fail-safe output
X^4	Powered	Unpowered	Indeterminate	Indeterminate	Fail-safe output

 $^{^{1}}X$ はドントケア。.

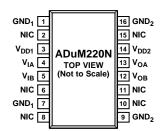
Rev. 0 -14/23 -

 $^{^2\,}V_{Ix}$ と V_{Ox} は、所定のチャンネル(A または B)の入出力信号を指します。 V_{DDI} と V_{DDO} はそれぞれ、所定のチャンネルの入力側と出力側の電源電圧を指します。

³ N0 は ADuM220N0/ADuM221N0/ADuM225N0/ADuM226N0 モデル、N1 は ADuM220N1/ADuM221N1/ADuM225N1/ADuM226N1 モデルを表します。 オーダー・ガイドを参照してください。

⁴電源が供給されていない側と同じ側の入力ピン (V_{tx}) は、ESD 保護回路を通ってデバイスに電源が供給されるのを防ぐために、ロー状態になっていなければなりません。

ピン配置およびピン機能の説明



- NOTES

 1. NIC = NO INTERNAL CONNECTION.
 2. PIN 1 AND PIN 7 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND, IS RECOMMENDED.
 3. PIN 9 AND PIN 16 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO GND₂ IS RECOMMENDED.

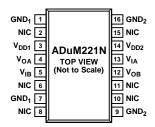
図 7. ADuM220N のピン配置

表 21. ADuM220N のピン機能の説明¹

Pin No.	Mnemonic	Description			
1	GND ₁	グラウンド1。アイソレータの1次側のグラウンド基準。ピン1とピン7は内部で接続されています。両方のピンを GND ₁ に接続することを推奨します。			
2	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
3	V_{DD1}	アイソレータの1次側の電源電圧。			
4	V_{IA}	ロジック入力 A。			
5	V_{IB}	ロジック入力 B。			
6	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
7	GND_1	グラウンド1。アイソレータの1次側のグラウンド基準。ピン1とピン7は内部で接続されています。両方のピンを GND ₁ に接続することを推奨します。			
8	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
9	GND_2	グラウンド 2。アイソレータの 2 次側のグラウンド基準。ピン 9 とピン 16 は内部で接続されています。両方のピンを GND ₂ に接続することを推奨します。			
10	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
11	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
12	V_{OB}	ロジック出力 B。			
13	V_{OA}	ロジック出力 A。			
14	V_{DD2}	アイソレータの2次側の電源電圧。			
15	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
16	GND_2	グラウンド 2。アイソレータの 2 次側のグラウンド基準。ピン 9 とピン 16 は内部で接続されています。両方のピンを GND2 に接続することを推奨します。			

「特定のレイアウト・ガイドラインについては、AN-1109 アプリケーション・ノートを参照してください。

-15/23 -Rev. 0



- 1. NIC = NO INTERNAL CONNECTION.
 2. PIN 1 AND PIN 7 ARE INTERNALLY CONNECTED, AND
- CONNECTING BOTH TO $\mathrm{GND_1}$ IS RECOMMENDED. 3. PIN 9 AND PIN 16 ARE INTERNALLY CONNECTED, AND CONNECTING BOTH TO $\mathrm{GND_2}$ IS RECOMMENDED.

図 8. ADuM221N のピン配置

表 22. ADuM221N のピン機能の説明¹

Pin No.	Mnemonic	Description			
1	GND_1	グラウンド1。アイソレータの1次側のグラウンド基準。ピン1とピン7は内部で接続 されています。両方のピンを GND1に接続することを推奨します。			
2	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
3	V_{DD1}	アイソレータの1次側の電源電圧。			
4	V_{OA}	ロジック出力 A。			
5	$ m V_{IB}$	ロジック入力 B。			
6	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
7	GND_1	グラウンド1。アイソレータの1次側のグラウンド基準。ピン1とピン7は内部で接続されています。両方のピンを GND1 に接続することを推奨します。			
8	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
9	GND_2	グラウンド 2。アイソレータの 2 次側のグラウンド基準。ピン 9 とピン 16 は内部で接続されています。両方のピンを GND ₂ に接続することを推奨します。			
10	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
11	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
12	V_{OB}	ロジック出力 B。			
13	V_{IA}	ロジック入力 A。			
14	V_{DD2}	アイソレータの2次側の電源電圧。			
15	NIC	内部接続なし。このピンはフロート状態のままにしておきます。			
16	GND_2	グラウンド 2。アイソレータの 2 次側のグラウンド基準。ピン 9 とピン 16 は内部で接続されています。両方のピンを GND ₂ に接続することを推奨します。			

「特定のレイアウト・ガイドラインについては、AN-1109 アプリケーション・ノートを参照してください。

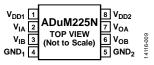


図 9. ADuM225N のピン配置

表 23. ADuM225N のピン機能の説明¹

Pin No.	Mnemonic	Description
1	V_{DD1}	アイソレータの1次側の電源電圧。
2	V_{IA}	ロジック入力 A。
3	V_{IB}	ロジック入力 B。
4	GND_1	グラウンド1。アイソレータの1次側のグラウンド基準。
5	GND_2	グラウンド2。アイソレータの2次側のグラウンド基準。
6	V_{OB}	ロジック出力 B。
7	V_{OA}	ロジック出力 A。
8	V_{DD2}	アイソレータの2次側の電源電圧。

「特定のレイアウト・ガイドラインについては、AN-1109 アプリケーション・ノートを参照してください。

-16/23 -Rev. 0

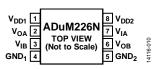


図 10. ADuM226N のピン配置

表 24. ADuM226N のピン機能の説明¹

Pin No.	Mnemonic Description					
1	V_{DD1}	アイソレータの1次側の電源電圧。				
2	V_{OA}	ロジック出力 A 。				
3	V_{IB}	ロジック入力 B。				
4	GND_1	グラウンド1。アイソレータの1次側のグラウンド基準。				
5	GND_2	グラウンド2。アイソレータの2次側のグラウンド基準。				
6	V_{OB}	ロジック出力 B。				
7	V_{IA}	ロジック入力 A。				
8	V_{DD2}	アイソレータの2次側の電源電圧。				

¹特定のレイアウト・ガイドラインについては、AN-1109 アプリケーション・ノートを参照してください。

Rev. 0 -17/23 -

代表的な性能特性

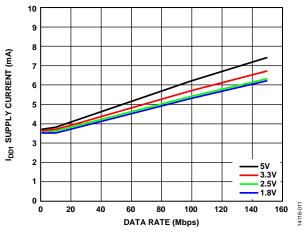


図 11. ADuM220N/ADuM225N の各種電圧での データ・レート対 I_{DD1} 電源電流

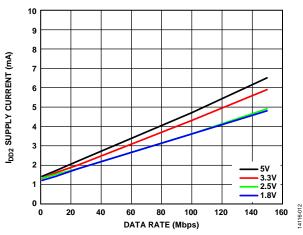


図 12. ADuM220N/ADuM225N の各種電圧での データ・レート対 I_{DD2} 電源電流

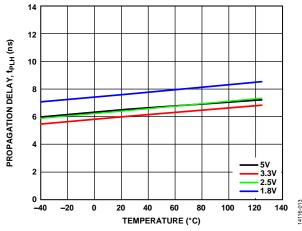


図 13. 各種電圧でのロジック・ハイ出力での 伝搬遅延(t_{PLH})の温度特性

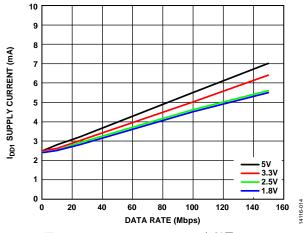


図 14. ADuM221N/ADuM226N の各種電圧での データ・レート対 I_{DD1} 電源電流

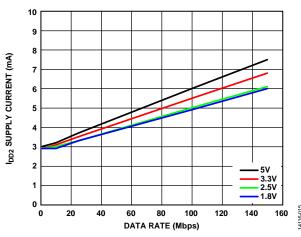


図 15. ADuM221N/ADuM226N の各種電圧での データ・レート対 I_{DD2} 電源電流

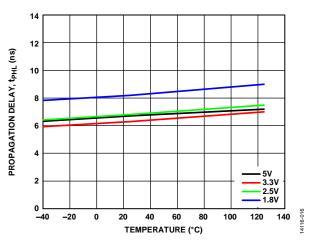


図 16. 各種電圧でロジック・ロー出力での 伝搬遅延(t_{PHL})の温度特性

Rev. 0 -18/23 -

動作原理

概要

ADuM220N/ADuM221N/ADuM225N/ADuM226N は、複数のポリイミド絶縁層で分離された iCoupler チップスケール・トランス・コイルを使用した絶縁バリアをまたいでデータを転送するのに、高周波搬送波を使用します。オン/オフ・キーイング(OOK)技術と図 17 および図 18 に示す差動アーキテクチャにより、ADuM220N/ADuM221N/ADuM225N/ADuM226Nでは非常に小さい伝搬遅延と高速性が実現されています。内蔵レギュレータと入出力設計手法により、1.7 V ~ 5.5 V の幅広いロジック電圧および電源電圧に対応でき、1.8 V、2.5 V、3.3 V、および 5 V ロジックの電圧変換機能を実現します。このアーキテクチャは、高いコモンモード過渡耐圧と、電気的ノイズおよび磁気干渉に対する高い耐性を得られるように設計されています。放射妨害波は、スペクトラム拡散 OOK キャリアその他の手法によって最小限に抑えられています。

図 17 に、フェイルセーフ出力状態の条件がロー・レベルの ADuM221N/ADuM225N/ADuM226N モデルの波形を示しま す。この場合、入力状態がロー・レベルのときに搬送波の波形 がオフになります。入力側がオフの場合や動作していない場 合、ロー・レベルのフェイルセーフ出力状態(ADuM220N0、 ADuM221N0、ADuM225N0、および ADuM226N0 モデル) によ り、出力がロー・レベルに設定されます。図18に、フェイルセ ーフ出力状態がハイ・レベルの ADuM220N/ADuM221N/ ADuM225N/ADuM226N モデルの波形を示します。この場合、 入力状態がハイ・レベルのときに搬送波の波形がオフになりま す。入力側がオフの場合や動作していない場合、ハイ・レベル のフェイルセーフ出力状態 (ADuM220N1、ADuM221N1、 ADuM225N1、および ADuM226N1 モデル) により、出力がハ イ・レベルに設定されます。フェイルセーフ出力状態がロー・ レベルまたはフェイルセーフ出力状態がハイ・レベルのモデル 番号については、オーダー・ガイドを参照してください。

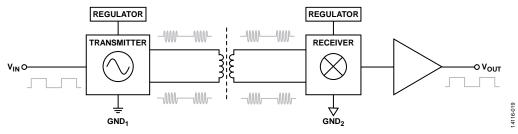


図 17. フェイルセーフ出力状態がロー・レベルの 1 チャンネルの動作ブロック図

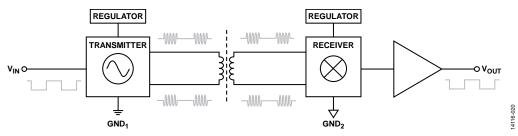


図 18. フェイルセーフ出力状態がハイ・レベルの 1 チャンネルの動作ブロック図

Rev. 0 -19/23 -

アプリケーション情報 PCB レイアウト

ADuM220N/ADuM221N/ADuM225N/ADuM226N デジタル・アイソレータには、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力および出力電源ピンには、電源バイパスを行うことを強く推奨します(図 19 および図20 参照)。ADuM225N/ADuM226N では、 V_{DD1} のバイパス・コンデンサはピン 1 とピン 4 の間に、 V_{DD2} のバイパス・コンデンサはピン 5 とピン 8 の間に接続するのが最も簡単です。ADuM220N/ADuM221N では、 V_{DD1} のバイパス・コンデンサは

ADuM220N/ADuM221N では、 V_{DDI} のバイパス・コンデンサはピン 1 とピン 3 の間に、 V_{DD2} のバイパス・コンデンサはピン 14 とピン 16 の間に接続するのが最も簡単です。バイパス・コンデンサの推奨値は $0.01~\mu F \sim 0.1~\mu F$ です。コンデンサの両端と入力電源ピンとの間の合計リード長は 10~mm 以下にする必要があります。ADuM220N/ADuM221N では、各パッケージ側のグラウンド・ペアがパッケージのすぐ近くで接続されていない限り、ピン 3 とピン 7 の間およびピン 9 とピン 14 の間でバイパスすることも考慮してください。

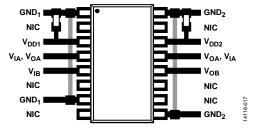


図 19. ADuM220N/ADuM221N の推奨する PCB レイアウト

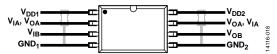


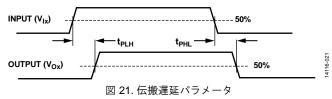
図 20. ADuM225N/ADuM226N の推奨する PCB レイアウト

高いコモンモード過渡電圧が発生するアプリケーションでは、 絶縁バリアをまたぐボード結合を最小限に抑えてください。さ らに、すべての結合がデバイス側のすべてのピンで等しく生じ るように PCB レイアウトを設計する必要があります。この注意 を怠ると、ピン間で生じる電位差がデバイスの絶対最大定格を 超えてしまい、ラッチアップまたは恒久的な損傷が発生するこ とがあります。

PCB レイアウトのガイドラインについては、アプリケーション・ノート AN-1109 を参照してください。

伝搬遅延に関係するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通過するのに要する時間を表わすパラメータです。ロジック0への伝搬遅延とロジック1への伝搬遅延は異なる場合があります。



パルス幅歪みは、これら2つの伝播遅延値間の最大差であり、 入力信号のタイミングが出力信号で再現される精度を表しま す。

チャンネル間マッチングは、1 つの ADuM220N/ADuM221N/ADuM225N/ADuM226N デバイス内にある複数のチャンネル間の伝播遅延差の最大値を意味します。

伝播遅延スキューは、同じ条件下で動作する複数の ADuM220N / ADuM221N / ADuM225N / ADuM226N デバイス間での伝播遅延差の最大値です。

ジッタの測定

図 22 に、ADuM220N/ADuM221N/ADuM225N/ADuM226N のアイ・ダイアグラムを示します。測定は Agilent 81110A パルス・パターン・ジェネレータを使用し、疑似ランダム・ビット・シーケンス (PRBS) 2 (n-1) により 150 Mbps で行いました。n=14 で電源は5 V です。ジッタは、Tektronix モデル5104B オシロスコープを1 GHz、10 GSPS で使用して計測し、DPOJET ジッタおよびアイ・ダイアグラム解析ツールを使用しました。測定により得られたジッタは380 ps p-p で、これはADuM220N/ADuM221N/ADuM225N/ADuM226N における標準的な値です。

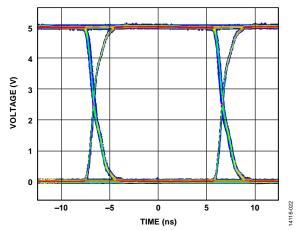


図 22. ADuM220N/ADuM221N/ADuM225N/ADuM226N の アイ・ダイアグラム

絶縁寿命

すべての絶縁構造は、長時間電圧ストレスを受けると最終的に は劣化します。絶縁性能の低下率は、絶縁の両端に加える電圧 波形の特性だけでなく、材料や材料の境界面に依存します。

主に問題となる2種類の絶縁劣化は、空気にさらされる表面の破損と絶縁疲労です。表面の破損は表面トラッキングと呼ばれる現象で、システム・レベル規格の沿面距離に関する要求事項を決定する主要な要素です。絶縁疲労は、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長期的に絶縁効果が低下する現象です。

Rev. 0 -20/23 -

ADuM220N/ADuM221N/ADuM225N/ADuM226N

表面トラッキング

表面トラッキングは、動作電圧、環境条件、絶縁材料特性に基づく最小沿面距離を設定することにより、電気的安全規格で規定されています。安全性規制当局は、部品の表面絶縁について特性評価テストを行います。これにより部品を異なる材料グループに分けることができます材料グループの分類番号が小さいものほど表面トラッキングに対して強い耐性を持つため、小さい沿面距離で十分な寿命を持つことができます。与えられた動作電圧と材料グループに対する最小沿面距離は各システム・レベル規格内にあり、これは絶縁をまたぐ合計 rms 電圧、汚染度、材料グループに基づいています。ADuM220N/ADuM221N/ADuM225N/ADuM226N アイソレータの材料グループと沿面距離を表 9 および表 10 に示します。

絶縁疲労

疲労による絶縁寿命は、厚さ、材料特性、加わる電圧ストレスによって決まります。製品寿命がそのアプリケーションの動作電圧において妥当なものかどうかを確認することが重要です。アイソレータが疲労に関して対応している動作電圧は、トラッキングに関して対応している動作電圧と異なることがあります。大部分の規格で規定されているのは、トラッキングに適用される動作電圧です。

長期的な性能低下の主な原因はポリイミド絶縁体内の変位電流であることがテストやモデルで分かっており、損傷は時間とともに大きくなります。絶縁体にかかるストレスは、DCストレスと、時間とともに変化する AC成分による電圧ストレスの2つに大別できます。DCストレスは変位電流がないためほとんど疲労を発生させませんが、AC成分による電圧ストレスは疲労を発生させます。

認定ドキュメントに記載する定格は、通常 60 Hz の正弦波ストレスに基づいています。これは、正弦波ストレスにライン電圧からのアイソレーションが反映されるためです。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ 60 Hz の ACと DC が組み合わされています(式 1 を参照)。疲労を発生させるのはストレスの AC 部分だけなので、この式は、式 2 に示すように AC rms 電圧を求めるように変形できます。これらの製品に使われているポリイミド材料の絶縁疲労の場合は、AC rms 電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 + V_{DC}^2} \tag{1}$$

または

$$V_{ACRMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \tag{2}$$

ここで、

 V_{RMS} は、合計 rms 動作電圧、 $V_{AC\ RMS}$ は動作電圧の時間変化部分、 V_{DC} 動作電圧の DC オフセットです。

計算とパラメータ使用の例

電力変換アプリケーションでは、次に示す例が頻繁に発生します。絶縁バリアの一方に 240 V ac rms のライン電圧、もう一方に 400 V dc のバス電圧が存在するとします。アイソレータの材料はポリイミドです。デバイスの沿面距離、クリアランス、および寿命を求める際のクリティカル電圧を決めるには、表 18 および表 19 と以下の式を参照してください。

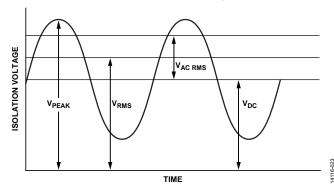


図 23. クリティカル電圧の例

式1のバリアをまたぐ動作電圧は以下のようになります。

$$V_{RMS} = \sqrt{V_{AC RMS}^2 + V_{DC}^2}$$
$$V_{DMS} = \sqrt{240^2 + 400^2}$$

 $V_{RMS} = 466 \text{ V}$

この V_{RMS} は、システムの規格で要求されている沿面距離を求める際に、材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分であるかどうか判断するには、動作電圧の時間とともに変化する部分を求めます。AC rms 電圧は式 2 を使って求めます。

$$V_{AC\,RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$
$$V_{AC\,RMS} = \sqrt{466^2 - 400^2}$$

 $V_{AC\,RMS} = 240 \text{ V rms}$

この場合、AC rms 電圧は 240 V rms のライン電圧です。波形が 正弦波でない場合は、この計算がさらに重要になります。60 Hz 未満の正弦波に対する寿命を予測するために、この値を表 18 お よび表 19 に示す連続動作電圧の制限値と比較すると、50 年の サービス寿命に対する制限値の範囲内に十分入っています。

表 18 および表 19 に示す DC 動作電圧の制限値は、IEC 60664-1 の規定に準拠したパッケージの沿面距離によって設定されています。これらの値は、具体的なシステム・レベル規格によって異なることがあります。

Rev. 0 —21/23 —

外形寸法

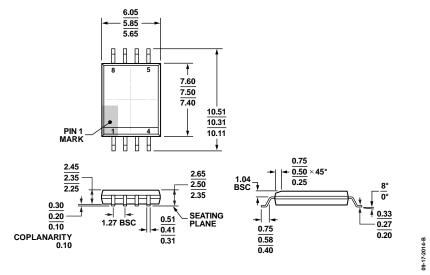
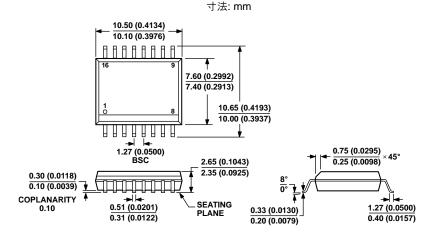


図 24. 沿面距離を増やした 8 ピン標準スモール・アウトライン・パッケージ [SOIC_IC] ワイド・ボディ (RI-8-1)



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 25. 16 ピン、標準スモール・アウトライン・パッケージ [SOIC_W] ワイド・ボディ (RW-16) 寸法: mm(括弧内はインチ)

7-2007-B

ADuM220N/ADuM221N/ADuM225N/ADuM226N

オーダー・ガイド

	Temperature	No. of Inputs, V _{DD1}	No. of Inputs,	Withstand Voltage Rating	Fail-Safe Output	Package	Package
Model ¹	Range	Side	Side	(kV rms)	State	Description	Option
ADuM220N1BRWZ	−40°C to +125°C	2	0	5.0	High	16-Lead SOIC_W	RW-16
ADuM220N1BRWZ-RL	−40°C to +125°C	2	0	5.0	High	16-Lead SOIC_W	RW-16
ADuM220N0BRWZ	−40°C to +125°C	2	0	5.0	Low	16-Lead SOIC_W	RW-16
ADuM220N0BRWZ-RL	−40°C to +125°C	2	0	5.0	Low	16-Lead SOIC_W	RW-16
ADuM221N1BRWZ	−40°C to +125°C	1	1	5.0	High	16-Lead SOIC_W	RW-16
ADuM221N1BRWZ-RL	−40°C to +125°C	1	1	5.0	High	16-Lead SOIC_W	RW-16
ADuM221N0BRWZ	−40°C to +125°C	1	1	5.0	Low	16-Lead SOIC_W	RW-16
ADuM221N0BRWZ-RL	−40°C to +125°C	1	1	5.0	Low	16-Lead SOIC_W	RW-16
ADuM225N1BRIZ	−40°C to +125°C	2	0	5.0	High	8-Lead SOIC_IC	RI-8-1
ADuM225N1BRIZ-RL	−40°C to +125°C	2	0	5.0	High	8-Lead SOIC_IC	RI-8-1
ADuM225N0BRIZ	−40°C to +125°C	2	0	5.0	Low	8-Lead SOIC_IC	RI-8-1
ADuM225N0BRIZ-RL	−40°C to +125°C	2	0	5.0	Low	8-Lead SOIC_IC	RI-8-1
ADuM226N1BRIZ	-40°C to +125°C	1	1	5.0	High	8-Lead SOIC_IC	RI-8-1
ADuM226N1BRIZ-RL	−40°C to +125°C	1	1	5.0	High	8-Lead SOIC_IC	RI-8-1
ADuM226N0BRIZ	−40°C to +125°C	1	1	5.0	Low	8-Lead SOIC_IC	RI-8-1
ADuM226N0BRIZ-RL	−40°C to +125°C	1	1	5.0	Low	8-Lead SOIC_IC	RI-8-1

¹ Z = RoHS 準拠製品。

Rev. 0 —23/23 —