



3 kV RMS、2チャンネル デジタル・アイソレータ

データシート

ADuM1280/ADuM1281/ADuM1285/ADuM1286

特長

- 最大データレート: 100 Mbps (NRZ)
- 小さい伝搬遅延: 20 ns (typ)
- 小さいダイナミック消費電力
- 双方向通信
- 3 V/5 V のレベル変換
- 高温動作: 125°C
- 高い同相モード・トランジェント耐性: 25 kV/μs 以上
- ハイ・レベルのデフォルト出力: ADuM1280/ADuM1281
- ロー・レベルのデフォルト出力: ADuM1285/ADuM1286
- RoHS 準拠のナロー・ボディ 8 ピン SOIC を採用
- 安全性規定の認定(申請中)
- UL 認定: 3,000 V rms 1 分間の UL 1577 規格
 「CSA Component Acceptance Notice #5A」に準拠
 VDE の適合性認定済み
- DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12
 $V_{IORM} = 560 \text{ V}$ ピーク

アプリケーション

- 汎用のマルチチャンネル・アイソレーション
- データ・コンバータのアイソレーション
- 工業用フィールド・バスのアイソレーション

概要

ADuM1280/ADuM1281/ADuM1285/ADuM1286¹ (このデータシートでは ADuM128x と呼びます) は、アナログ・デバイセズの iCoupler® 技術を採用した 2 チャンネルのデジタル・アイソレータです。これらのアイソレーション・デバイスは高速 CMOS 技術と空心コアを使ったモノリシック・トランス技術の組み合わせにより、フォトカプラ・デバイスやその他のカプラ IC の置換品より優れた性能特性を提供します。

伝搬遅延 20 ns であるため、パルス幅 歪みは C グレードで 2 ns 以下です。チャンネル間マッチングは厳しく、C グレードで 5 ns です。ADuM128x の 2 つのチャンネルは独立なアイソレーション・チャンネルであり、最大 100 Mbps の 3 種類のデータレートを持つ 2 つのチャンネル構成が可能です(オーダー・ガイド参照)。これらの全モデルは、いずれの側も 2.7 V~5.5 V 範囲の電源電圧で動作するため、低い電圧のシステムと互換性を持ち、さらに絶縁障壁に跨がる電圧変換機能も可能にします。ADuM128x アイソレータは、他のフォトカプラとは異なり、入力ロジックに変化がない場合に DC を正確に維持する特許取得済みのリフレッシュ機能を持っています。電源が最初に加えられたとき、または入力側に電源が加えられていないとき、ADuM1280 と ADuM1281 のデフォルト出力は、ハイ・レベルになり、ADuM1285 と ADuM1286 のデフォルト出力はロー・レベルになります。

安全性と規制の認定については、<http://www.analog.com/jp/icouplersafety> をご覧ください。

機能ブロック図

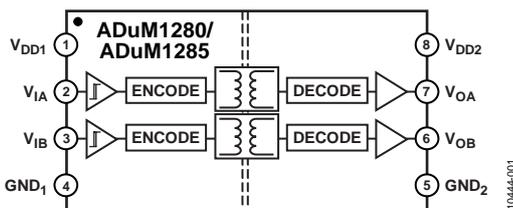


図 1. ADuM1280/ADuM1285

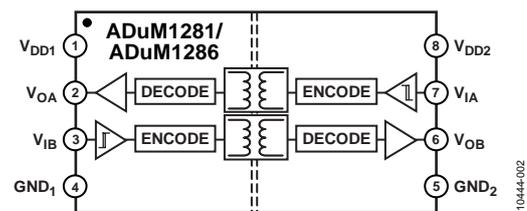


図 2. ADuM1281/ADuM1286

¹ 米国特許 5,952,849; 6,873,065; 6,903,578; 7,075,329 により保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
 ※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
 ©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
 電話 03 (5402) 8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
 電話 06 (6350) 6868

目次

特長.....	1	推奨動作条件.....	8
アプリケーション.....	1	絶対最大定格.....	9
概要.....	1	ESDの注意.....	9
機能ブロック図.....	1	ピン配置およびピン機能説明.....	10
改訂履歴.....	2	代表的な性能特性.....	12
仕様.....	3	アプリケーション情報.....	13
電気的特性—5 V動作.....	3	PCボードのレイアウト.....	13
電気的特性—3 V動作.....	4	伝搬遅延に関するパラメータ.....	13
電気的特性—ミックスド5 V/3 V動作.....	5	DC精度と磁界耐性.....	13
電気的特性—ミックスド3 V/5 V動作.....	6	消費電力.....	14
パッケージ特性.....	7	絶縁寿命.....	15
適用規格.....	7	外形寸法.....	16
絶縁および安全性関連の仕様.....	7	オーダー・ガイド.....	16
DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性.....	8		

改訂履歴

5/12—Revision 0: Initial Version

仕様

電気的特性—5 V 動作

特に指定がない限り、すべての typ 仕様は $T_A = 25^\circ\text{C}$ および $V_{DD1} = V_{DD2} = 5\text{ V}$ で規定します。最小/最大仕様は、 $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ の推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 1.

Parameter	Symbol	A Grade			B Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS												
Pulse Width	PW	1000			40			10			ns	Within PWD limit
Data Rate				1			25			100	Mbps	Within PWD limit
Propagation Delay	t_{PHL} , t_{PLH}			50			35	13	18	24	ns	50% input to 50% output
Pulse Width Distortion	PWD			10			3			2	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			7			3			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			38			12			9	ns	Between any two units at same operating conditions
Channel Matching												
Codirectional	t_{PSKCD}			5			3			2	ns	
Opposing Direction	t_{PSKOD}			10			6			5	ns	
Jitter			2			2			1		ns	

表 2.

Parameter	Symbol	1 Mbps—A, B, C Grade			25 Mbps—B Grade			100 Mbps—B Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT												
ADuM1280/ADuM1285	I_{DD1}		1.1	1.6		6.2	7.0		20	25	mA	No load
	I_{DD2}		2.7	4.5		4.8	7.0		9.5	15	mA	
ADuM1281/ADuM1286	I_{DD1}		2.1	2.6		4.9	6.0		15	19	mA	
	I_{DD2}		2.3	2.9		4.7	6.4		15.6	19	mA	

表 3.すべてのモデルに対して

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDx}$			V	$I_{Ox} = -20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxH}$ $I_{Ox} = -4\text{ mA}$, $V_{Ix} = V_{IxH}$ $I_{Ox} = 20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxL}$ $I_{Ox} = 4\text{ mA}$, $V_{Ix} = V_{IxL}$ $0\text{ V} \leq V_{Ix} \leq V_{DDx}$
Logic Low Input Threshold	V_{IL}				V	
Logic High Output Voltages	V_{OH}	$V_{DDx} - 0.1$	5.0		V	
		$V_{DDx} - 0.4$	4.8		V	
Logic Low Output Voltages	V_{OL}	0.0			V	
		0.2			V	
Input Current per Channel	I_I	-10	+0.01	+10	μA	
Supply Current per Channel						
Quiescent Input Supply Current	$I_{DDI(Q)}$		0.54	0.8	mA	
Quiescent Output Supply Current	$I_{DDO(Q)}$		1.6	2.0	mA	
Dynamic Input Supply Current	$I_{DDI(D)}$		0.09		mA/Mbps	
Dynamic Output Supply Current	$I_{DDO(D)}$		0.04		mA/Mbps	
Undervoltage Lockout						
Positive V_{DDx} Threshold	V_{DDXUV+}	2.6			V	
Negative V_{DDx} Threshold	V_{DDXUV-}	2.4			V	
V_{DDx} Hysteresis	V_{DDXUVH}	0.2			V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F	2.5			ns	10% to 90% $V_{Ix} = V_{DDx}$, $V_{CM} = 1000\text{ V}$, transient magnitude = 800 V
Common-Mode Transient Immunity ¹	CM	25	35		kV/ μs	
Refresh Period	t_r	1.6			μs	

¹ |CM|は、 $V_O > 0.8 V_{DDx}$ を維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立上がりおよび立下がりの両同相モード電圧エッジに適用されます。

電気的特性—3 V 動作

特に指定がない限り、すべての typ 仕様は $T_A = 25^\circ\text{C}$ および $V_{DD1} = V_{DD2} = 3.0\text{ V}$ で規定します。最小/最大仕様は、 $2.7\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $2.7\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ の推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 4.

Parameter	Symbol	A Grade			B Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS												
Pulse Width	PW	1000			40			10			ns	Within PWD limit
Data Rate			1			25			100		Mbps	Within PWD limit
Propagation Delay	t_{PHL}, t_{PLH}		50			35		20	25	33	ns	50% input to 50% output
Pulse Width Distortion	PWD		10			3				2.5	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			7			3			1.5		ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}		38			16				12	ns	Between any two units at same operating conditions
Channel Matching												
Codirectional	t_{PSKCD}		5			3				2.5	ns	
Opposing-Direction	t_{PSKOD}		10			6				5	ns	
Jitter			2			2			1		ns	

表 5.

Parameter	Symbol	1 Mbps–A, B, C Grade			25 Mbps–B, C Grade			100 Mbps–C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT												
ADuM1280/ADuM1285	I_{DD1}		0.75	1.4		5.1	9.0		17	23	mA	No load
	I_{DD2}		2.0	3.5		2.7	4.6		4.8	9	mA	
ADuM1281/ADuM1286	I_{DD1}		1.6	2.1		3.8	5.0		11	15	mA	
	I_{DD2}		1.7	2.3		3.9	6.2		11	15	mA	

表 6.すべてのモデルに対して

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDx}$			V	
Logic Low Input Threshold	V_{IL}				V	
Logic High Output Voltages	V_{OH}	$V_{DDx} - 0.1$	3.0		V	$I_{Ox} = -20\text{ }\mu\text{A}, V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	2.8		V	
Logic Low Output Voltages	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\text{ }\mu\text{A}, V_{Ix} = V_{IxL}$
			0.2	0.4	V	
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
Supply Current per Channel						
Quiescent Input Supply Current	$I_{DDI(Q)}$		0.4	0.6	mA	
Quiescent Output Supply Current	$I_{DDO(Q)}$		1.2	1.7	mA	
Dynamic Input Supply Current	$I_{DDI(D)}$		0.08		mA/Mbps	
Dynamic Output Supply Current	$I_{DDO(D)}$		0.015		mA/Mbps	
Undervoltage Lockout						
Positive V_{DDx} Threshold	V_{DDxUV+}		2.6		V	
Negative V_{DDx} Threshold	V_{DDxUV-}		2.4		V	
V_{DDx} Hysteresis	V_{DDxUVH}		0.2		V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		3		ns	10% to 90%
Common-Mode Transient Immunity ¹	$ CM $	25	35		kV/ μs	$V_{Ix} = V_{DDx}, V_{CM} = 1000\text{ V}$, transient magnitude = 800 V
Refresh Period	t_r		1.6		μs	

¹|CM|は、 $V_O > 0.8 V_{DDx}$ を維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立上がりと立下がりの両同相モード電圧エッジに適用されます。

電気的特性—ミックスド 5 V/3 V 動作

特に指定がない限り、すべての typ 仕様は $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 5\text{ V}$ 、 $V_{DD2} = 3.0\text{ V}$ で規定します。最小/最大仕様は、 $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $2.7\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ の推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 7.

Parameter	Symbol	A Grade			B Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS												
Pulse Width	PW	1000			40			10			ns	Within PWD limit
Data Rate				1			25			100	Mbps	Within PWD limit
Propagation Delay	t_{PHL} , t_{PLH}			50			35	13	20	26	ns	50% input to 50% output
Pulse Width Distortion	PWD			10			3			2	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			7				3			1.5	ps/ $^\circ\text{C}$	
Propagation Delay Skew	t_{PSK}			38			16			12	ns	Between any two units at same operating conditions
Channel Matching												
Codirectional	t_{PSKCD}			5			3			2	ns	
Opposing-Direction	t_{PSKOD}			10			6			5	ns	
Jitter				2			2			1	ns	

表 8.

Parameter	Symbol	1 Mbps–A, B, C Grade			25 Mbps–B, C Grade			100 Mbps–C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT												
ADuM1280/ADuM1285	I_{DD1}		1.1	1.6		6.2	7.0		20	25	mA	No load
	I_{DD2}		2.0	3.5		2.7	4.6		4.8	9.0	mA	
ADuM1281/ADuM1286	I_{DD1}		2.1	2.6		4.9	6.0		15	19	mA	
	I_{DD2}		1.7	2.3		3.9	6.2		11	15	mA	

表 9.すべてのモデルに対して

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDx}$			V	
Logic Low Input Threshold	V_{IL}			$0.3 V_{DDx}$	V	
Logic High Output Voltages	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox} = -20\ \mu\text{A}$, $V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4\ \text{mA}$, $V_{Ix} = V_{IxH}$
Logic Low Output Voltages	V_{OL}		0.0	0.1	V	$I_{Ox} = 20\ \mu\text{A}$, $V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\ \text{mA}$, $V_{Ix} = V_{IxL}$
Input Current per Channel	I_I	-10	+0.01	+10	μA	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
Supply Current per Channel						
Quiescent Input Supply Current	$I_{DDI(Q)}$		0.54	0.75	mA	
Quiescent Output Supply Current	$I_{DDO(Q)}$		1.2	2.0	mA	
Dynamic Input Supply Current	$I_{DDI(D)}$		0.09		mA/Mbps	
Dynamic Output Supply Current	$I_{DDO(D)}$		0.02		mA/Mbps	
Undervoltage Lockout						
Positive V_{DDx} Threshold	V_{DDxUV+}		2.6		V	
Negative V_{DDx} Threshold	V_{DDxUV-}		2.4		V	
V_{DDx} Hysteresis	V_{DDxUVH}		0.2		V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ¹	$ CM $	25	35		kV/ μs	$V_{Ix} = V_{DDx}$, $V_{CM} = 1000\text{ V}$, transient magnitude = 800 V
Refresh Period	t_r		1.6		μs	

¹ $|CM|$ は、 $V_O > 0.8 V_{DDx}$ を維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立上がりと立下がりの両同相モード電圧エッジに適用されます。

電気的特性—ミックスド 3 V/5 V 動作

特に指定がない限り、すべての typ 仕様は $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 3.0\text{ V}$ 、 $V_{DD2} = 5\text{ V}$ で規定します。最小/最大仕様は、 $2.7\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$ の推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$ と CMOS 信号レベルでテストされます。

表 10.

Parameter	Symbol	A Grade			B Grade			C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SWITCHING SPECIFICATIONS												
Pulse Width	PW	1000			40			10			ns	Within PWD limit
Data Rate				1			25			100	Mbps	Within PWD limit
Propagation Delay	t_{PHL} , t_{PLH}			50			35	16	24	30	ns	50% input to 50% output
Pulse Width Distortion	PWD			10			3			2.5	ns	$ t_{PLH} - t_{PHL} $
Change vs. Temperature			7			3			1.5		ps/°C	
Propagation Delay Skew	t_{PSK}			38			16			12	ns	Between any two units at same operating conditions
Channel Matching												
Codirectional	t_{PSKCD}			5			3			2.5	ns	
Opposing-Direction	t_{PSKOD}			10			6			5	ns	
Jitter			2			2			1		ns	

表 11.

Parameter	Symbol	1 Mbps–A, B, C Grade			25 Mbps–B, C Grade			100 Mbps–C Grade			Unit	Test Conditions
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
SUPPLY CURRENT												
ADuM1280/ADuM1285	I_{DD1}		0.75	1.4		5.1	9.0		17	23	mA	No load
	I_{DD2}		2.7	4.5		4.8	7.0		9.5	15	mA	
ADuM1281/ADuM1286	I_{DD1}		1.6	2.1		3.8	5.0		11	15	mA	
	I_{DD2}		1.7	2.3		3.9	6.2		11	15	mA	

表 12.すべてのモデルに対して

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
DC SPECIFICATIONS						
Logic High Input Threshold	V_{IH}	$0.7 V_{DDx}$			V	
Logic Low Input Threshold	V_{IL}			$0.3 V_{DDx}$	V	
Logic High Output Voltages	V_{OH}	$V_{DDx} - 0.1$	V_{DDx}		V	$I_{Ox} = -20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxH}$ $I_{Ox} = -4\text{ mA}$, $V_{Ix} = V_{IxH}$ $I_{Ox} = 20\text{ }\mu\text{A}$, $V_{Ix} = V_{IxL}$ $I_{Ox} = 4\text{ mA}$, $V_{Ix} = V_{IxL}$ $0\text{ V} \leq V_{Ix} \leq V_{DDx}$
		$V_{DDx} - 0.4$	$V_{DDx} - 0.2$		V	
Logic Low Output Voltages	V_{OL}		0.0	0.1	V	
			0.2	0.4	V	
Input Current per Channel	I_I	-10	+0.01	+10	μA	
Supply Current per Channel						
Quiescent Input Supply Current	$I_{DDI(Q)}$		0.4	0.75	mA	
Quiescent Output Supply Current	$I_{DDO(Q)}$		1.6	2.0	mA	
Dynamic Input Supply Current	$I_{DDI(D)}$		0.08		mA/Mbps	
Dynamic Output Supply Current	$I_{DDO(D)}$		0.03		mA/Mbps	
Undervoltage-Lockout						
Positive V_{DDx} Threshold	V_{DDxUV+}		2.6		V	
Negative V_{DDx} Threshold	V_{DDxUV-}		2.4		V	
V_{DDx} Hysteresis	V_{DDxUVH}		0.2		V	
AC SPECIFICATIONS						
Output Rise/Fall Time	t_R/t_F		2.5		ns	10% to 90%
Common-Mode Transient Immunity ¹	CM	25	35		kV/ μs	$V_{Ix} = V_{DDx}$, $V_{CM} = 1000\text{ V}$, transient magnitude = 800 V
Refresh Period	t_r		1.6		μs	

¹|CM|は、 $V_O > 0.8 V_{DDx}$ を維持している間に維持できる同相モード電圧の最大スルーレートです。同相モード電圧スルーレートは、立上がりと立下がりの両同相モード電圧エッジに適用されます。

パッケージ特性

表 13.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
Resistance (Input-to-Output) ¹	R _{I-O}		10 ¹³		Ω	
Capacitance (Input-to-Output) ¹	C _{I-O}		2		pF	f = 1 MHz
Input Capacitance ²	C _I		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	θ _{JA}		85		°C/W	Thermocouple located at center of package underside

¹ デバイスは2端子デバイスと見なします。すなわち、ピン1～ピン4を相互に接続し、ピン5～ピン8を相互に接続します。

² 入力容量は任意の入力データ・ピンとグラウンド間。

適用規格

ADuM128x は、表 14 に記載する組織の認定を申請中です。特定のクロスアイソレーション波形と絶縁レベルに対する推奨最大動作電圧については、表 18 と表 19 を参照してください。

表 14.

UL (Pending)	CSA (Pending)	VDE (Pending)
Recognized under UL 1577 Component Recognition Program ¹	Approved under CSA Component Acceptance Notice #5A	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10); 2006-12 ²
Single Protection, 3000 V RMS Isolation Voltage	Basic insulation per CSA 60950-1-03 and IEC 60950-1, 400 V rms (565 V peak) maximum working voltage	Reinforced insulation, 560 V peak
File E214100	File 205078	File 2471900-4880-0001

¹ UL1577 に従い、絶縁テスト電圧 3,600 V rms 以上を 1 秒間加えて各 ADuM128x を確認テストします(リーク電流検出規定値 = 6μA)。

² DIN V VDE V 0884-10 に従い、各 ADuM128x に 1,050 Vpeak 以上の絶縁テスト電圧を 1 秒間加えることによりテストして保証されています(部分放電の検出規定値 = 5 pC)。(*)マーク付のブランドは、DIN V VDE V 0884-10 認定製品を表します。

絶縁および安全性関連の仕様

表 15.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		3000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	4.0	mm min	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	4.0	mm min	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017	mm min	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>400	V	DIN IEC 112/VDE 0303 Part 1
Isolation Group		II		Material Group (DIN VDE 0110, 1/89, Table 1)

DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性

これらのアイソレータは、安全性制限値データ以内でのみ強化された電氣的アイソレーションを満たします。安全性データの維持は、保護回路を使って確実にする必要があります。パッケージに(*)マークが付いたブランドは、DIN V VDE V 0884-10 認定製品を表します。

表 16.

Description	Conditions	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110 For Rated Mains Voltage ≤ 150 V rms For Rated Mains Voltage ≤ 300 V rms For Rated Mains Voltage ≤ 400 V rms			I to IV I to III I to II	
Climatic Classification			40/105/21	
Pollution Degree per DIN VDE 0110, Table 1			2	
Maximum Working Insulation Voltage		V_{IORM}	560	V_{PEAK}
Input-to-Output Test Voltage, Method B1	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100% production test, $t_{ini} = t_m = 1$ sec, partial discharge < 5 pC	$V_{pd(m)}$	1050	V_{PEAK}
Input-to-Output Test Voltage, Method A After Environmental Tests Subgroup 1	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini}=60$ sec, $t_m = 10$ sec, partial discharge < 5 pC	$V_{pd(m)}$	840	V_{PEAK}
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge < 5 pC	$V_{pd(m)}$	672	V_{PEAK}
Highest Allowable Overvoltage		V_{IOTM}	4000	V_{PEAK}
Withstand Isolation Voltage	1 minute withstand rating	V_{ISO}	3000	V_{RMS}
Surge Isolation Voltage	$V_{PEAK} = 10$ kV, 1.2 μ s rise time, 50 μ s, 50% fall time	V_{IOSM}	6000	V_{PEAK}
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 3)			
Case Temperature		T_S	150	$^{\circ}C$
Side 1 I_{DD1} Current		I_{S1}	290	mA
Insulation Resistance at T_S	$V_{IO} = 500$ V	R_S	$>10^9$	Ω

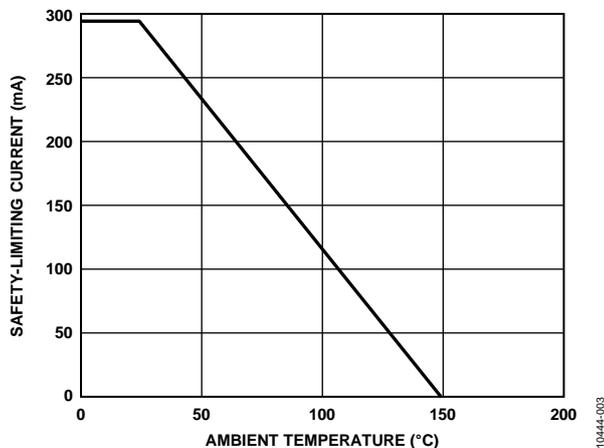


図 3. $V_{DDX} = 5$ V での熱デレーティング・カーブ
DIN V VDE V 0884-10 による
安全な規定値のケース温度に対する依存性

推奨動作条件

表 17.

Parameter	Symbol	Min	Max	Unit
Operating Temperature	T_A	-40	+125	$^{\circ}C$
Supply Voltages ¹	V_{DD1}, V_{DD2}	2.7	5.5	V
Input Signal Rise and Fall Times			1.0	ms

¹ DC 精度と磁界耐性のセクション参照。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 18.

Parameter	Rating
Storage Temperature (T_{ST}) Range	-65°C to $+150^\circ\text{C}$
Ambient Operating Temperature (T_A) Range	-40°C to $+125^\circ\text{C}$
Supply Voltages (V_{DD1} , V_{DD2})	-0.5 V to $+7.0\text{ V}$
Input Voltages (V_{IA} , V_{IB})	-0.5 V to $V_{DD1} + 0.5\text{ V}$
Output Voltages (V_{OA} , V_{OB})	-0.5 V to $V_{DD2} + 0.5\text{ V}$
Average Output Current per Pin ¹	
Side 1 (I_{O1})	-10 mA to $+10\text{ mA}$
Side 2 (I_{O2})	-10 mA to $+10\text{ mA}$
Common-Mode Transients ²	$-100\text{ kV}/\mu\text{s}$ to $+100\text{ kV}/\mu\text{s}$

¹種々の温度に対する最大定格電流値については図 3 を参照してください。

²絶縁障壁を跨ぐ同相モード過渡電圧を表します。絶対最大定格を超える同相モード過渡電圧は、ラッチアップまたは永久故障の原因になります。

表 19.最大連続動作電圧¹

Parameter	Max	Unit	Constraint
AC Voltage, Bipolar Waveform	565	V peak	50-year minimum lifetime
AC Voltage, Unipolar Waveform			
Basic Insulation	1131	V peak	Maximum approved working voltage per IEC 60950-1
Reinforced Insulation	560	V peak	Maximum approved working voltage per IEC 60950-1 and VDE V 0884-10
DC Voltage			
Basic Insulation	1131	V peak	Maximum approved working voltage per IEC 60950-1
Reinforced Insulation	560	V peak	Maximum approved working voltage per IEC 60950-1 and VDE V 0884-10

¹絶縁障壁に加わる連続電圧の大きさを意味します。詳細については、絶縁寿命のセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意



000

電荷を帯びたデバイスや回路ボードは、検知されずにそのまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



図 4.ADuM1280/ADuM1285 のピン配置

表 20.ADuM1280/ADuM1285 のピン機能説明

ピン番号	記号	説明
1	V _{DD1}	アイソレータ・サイド 1 の電源電圧、2.7 V～5.5 V。
2	V _{IA}	ロジック入力 A。
3	V _{IB}	ロジック入力 B。
4	GND ₁	グラウンド 1。アイソレータ・サイド 1 のグラウンド基準。
5	GND ₂	グラウンド 2。アイソレータ・サイド 2 のグラウンド基準。
6	V _{OB}	ロジック出力 B。
7	V _{OA}	ロジック出力 A。
8	V _{DD2}	アイソレータ・サイド 2 の電源電圧、2.7 V～5.5 V。

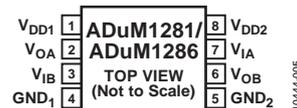


図 5.ADuM1281/ADuM1286 のピン配置

表 21.ADuM1281/ADuM1286 のピン機能説明

ピン番号	記号	説明
1	V _{DD1}	アイソレータ・サイド 1 の電源電圧、2.7 V～5.5 V。
2	V _{OA}	ロジック出力 A。
3	V _{IB}	ロジック入力 B。
4	GND ₁	グラウンド 1。アイソレータ・サイド 1 のグラウンド基準。
5	GND ₂	グラウンド 2。アイソレータ・サイド 2 のグラウンド基準。
6	V _{OB}	ロジック出力 B。
7	V _{IA}	ロジック入力 A。
8	V _{DD2}	アイソレータ・サイド 2 の電源電圧、2.7 V～5.5 V。

特定のレイアウト・ガイドラインについては、[AN-1109](#) アプリケーション・ノート「iCoupler デバイスでの放射制御に対する推奨事項」をご覧ください。

表 22. ADuM1280 の真理値表(正論理)

V _{IA} Input	V _{IB} Input	V _{DD1} State	V _{DD2} State	V _{OA} Output	V _{OB} Output	Notes
H	H	Powered	Powered	H	H	
L	L	Powered	Powered	L	L	
H	L	Powered	Powered	H	L	
L	H	Powered	Powered	L	H	
L	L	Unpowered	Powered	H	H	Outputs return to the input state within 1.6 μs of V _{DD1} power restoration.
X	X	Powered	Unpowered	Indeterminate	Indeterminate	Outputs return to the input state within 1.6 μs of V _{DD0} power restoration.

表 23. ADuM1281 の真理値表(正論理)

V _{IA} Input	V _{IB} Input	V _{DD1} State	V _{DD2} State	V _{OA} Output	V _{OB} Output	Notes
H	H	Powered	Powered	H	H	
L	L	Powered	Powered	L	L	
H	L	Powered	Powered	H	L	
L	H	Powered	Powered	L	H	
X	L	Unpowered	Powered	Indeterminate	H	Outputs return to the input state within 1.6 μs of V _{DD1} power restoration.
L	X	Powered	Unpowered	H	Indeterminate	Outputs return to the input state within 1.6 μs of V _{DD0} power restoration.

表 24. ADuM1285 の真理値表(正論理)

V _{IA} Input	V _{IB} Input	V _{DD1} State	V _{DD2} State	V _{OA} Output	V _{OB} Output	Notes
H	H	Powered	Powered	H	H	
L	L	Powered	Powered	L	L	
H	L	Powered	Powered	H	L	
L	H	Powered	Powered	L	H	
L	L	Unpowered	Powered	L	L	Outputs return to the input state within 1.6 μs of V _{DD1} power restoration.
X	X	Powered	Unpowered	Indeterminate	Indeterminate	Outputs return to the input state within 1.6 μs of V _{DD0} power restoration.

表 25. ADuM1286 の真理値表(正論理)

V _{IA} Input	V _{IB} Input	V _{DD1} State	V _{DD2} State	V _{OA} Output	V _{OB} Output	Notes
H	H	Powered	Powered	H	H	
L	L	Powered	Powered	L	L	
H	L	Powered	Powered	H	L	
L	H	Powered	Powered	L	H	
X	L	Unpowered	Powered	Indeterminate	L	Outputs return to the input state within 1.6 μs of V _{DD1} power restoration.
L	X	Powered	Unpowered	L	Indeterminate	Outputs return to the input state within 1.6 μs of V _{DD0} power restoration.

代表的な性能特性

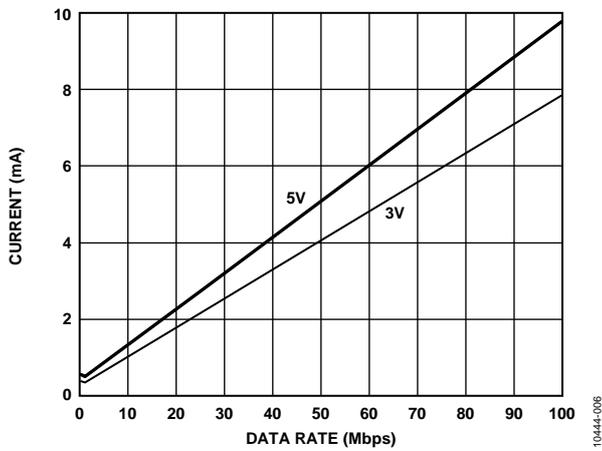


図 6.5 V および 3 V 動作でのデータレート対入力チャンネル当たりの電源電流

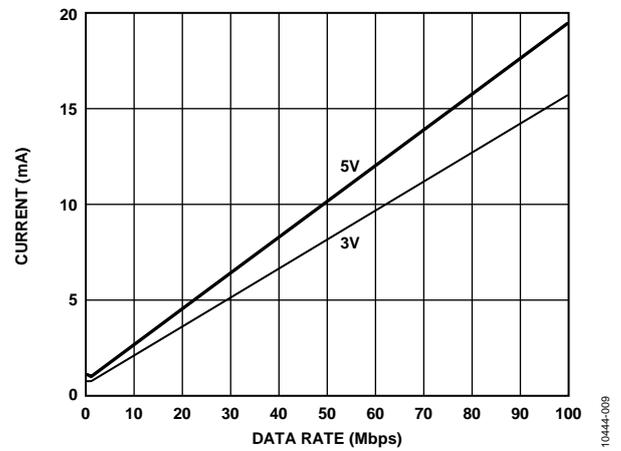


図 9.5 V および 3 V 動作でのデータレート対 ADuM1280 または ADuM1285 の V_{DD1} 電源電流

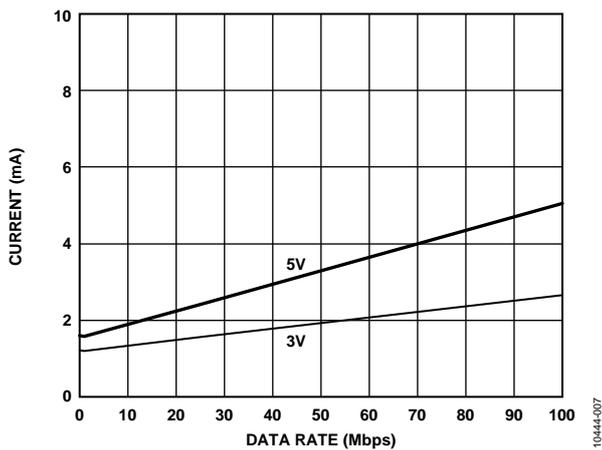


図 7.5 V および 3 V 動作でのデータレート(出力無負荷)対出力チャンネルあたりの電源電流

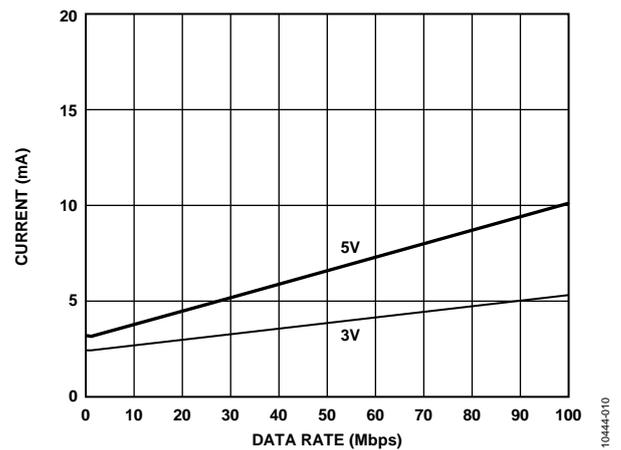


図 10.5 V および 3 V 動作でのデータレート対 ADuM1280 または ADuM1285 の V_{DD2} 電源電流

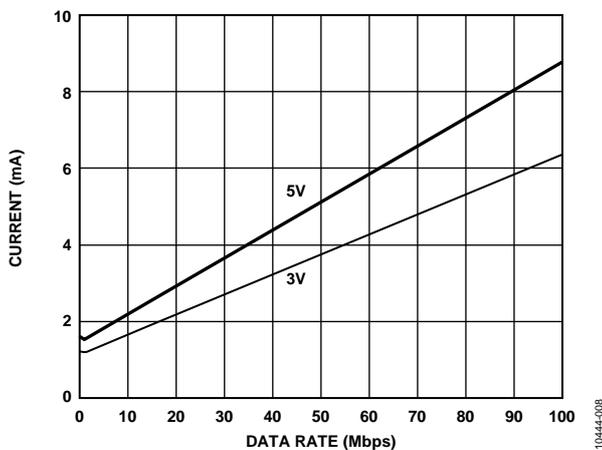


図 8.5 V および 3 V 動作でのデータレート(15 pF 出力負荷)対出力チャンネルあたりの電源電流

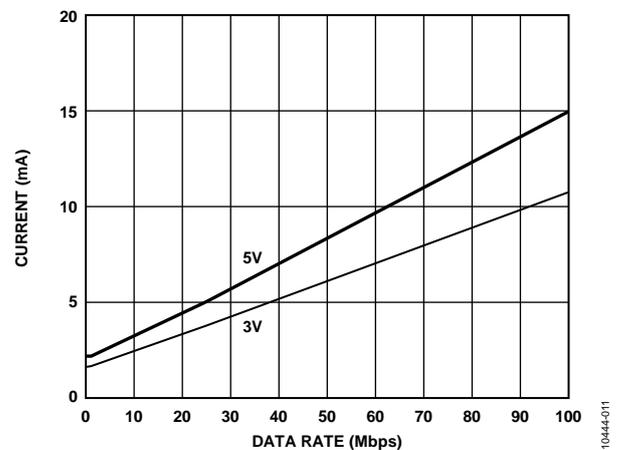


図 11.5 V および 3 V 動作でのデータレート対 ADuM1281 または ADuM1286 の V_{DD1} または V_{DD2} 電源電流

アプリケーション情報

PC ボードのレイアウト

ADuM128x デジタル・アイソレータには、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力電源ピンと出力電源ピン(V_{DD1} と V_{DD2})にはバイパス・コンデンサを接続することが推奨されます(図 12 参照)。コンデンサの値は、 $0.01\mu\text{F}$ ~ $0.1\mu\text{F}$ とする必要があります。コンデンサの両端と入力電源ピンとの間の合計リード長は 20 mm 以下にする必要があります。

ADuM128x は PCB を適切にデザインすると、CISPR 22 クラス A (および FCC クラス A) 放出規格を容易に満たすことができ、またシールドなし環境でさらに厳しい CISPR 22 クラス B (および FCC クラス B) 規格を満たすことができます。ボード・レイアウト問題や積層問題などの PCB 関連の EMI 軽減技術については **AN-1109** アプリケーション・ノート「iCoupler デバイスでの放射制御に対する推奨事項」を参照してください。

伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通しての要する時間を表すパラメータです。ハイ・レベルからロー・レベル変化の入出力間伝搬遅延は、ロー・レベルからハイ・レベル変化の伝搬遅延と異なることがあります。

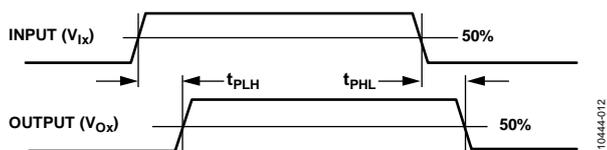


図 12.伝搬遅延パラメータ

パルス幅歪みとはこれら 2 つの遅延時間間の最大の差を意味し、入力信号のタイミングが保存される精度を表します。

チャンネル間マッチングとは、1 つの **ADuM128x** デバイス内にある複数のチャンネル間の伝搬遅延差の最大値を意味します。

伝搬遅延スキューは、同じ条件で動作する複数の **ADuM128x** デバイス間での伝搬遅延差の最大値を表します。

DC 精度と磁界耐性

アイソレータ入力での正および負のロジック変化により、狭いパルス(約 1 ns)がトランスを経由してデコーダに送られます。デコーダは双安定であるため、パルスによるセットまたはリセットにより入力ロジックの変化が表されます。約 $1.6\mu\text{s}$ 以上入力にロジック変化がない場合、正常な入力状態を表す周期的なリフレッシュ・パルスのセットを送信して、出力での DC を正常に維持します。

デコーダが約 $6.4\mu\text{s}$ 間以上このパルスを受信しないと、入力側が電源オフであるか非動作状態にあると見なされ、ウォッチドッグ・タイマ回路によりアイソレータ出力が強制的にデフォルト状態にされます。

デバイスの磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなって、デコーダをセットまたはリセットさせる誤動作の発生により決まります。次の解析によりこのような条件が決定されます。**ADuM1280** の 3 V 動作は最も感度の高い動作モードであるため、この条件を調べます。

トランス出力でのパルスは 1.5 V 以上の振幅を持っています。デコーダは約 1.0 V の検出スレッショルドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。受信側コイルへの誘導電圧は次式で与えられます。

$$V = (-d\beta/dt) \sum \pi r_n^2; n = 1, 2, \dots, N$$

ここで、

β は磁束密度。

r_n は受信側コイル巻数 n 回目の半径。

N は受信側コイルの巻き数。

ADuM1280 受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大 50%であるという条件が与えられると、最大許容磁界は図 13 のように計算されます。

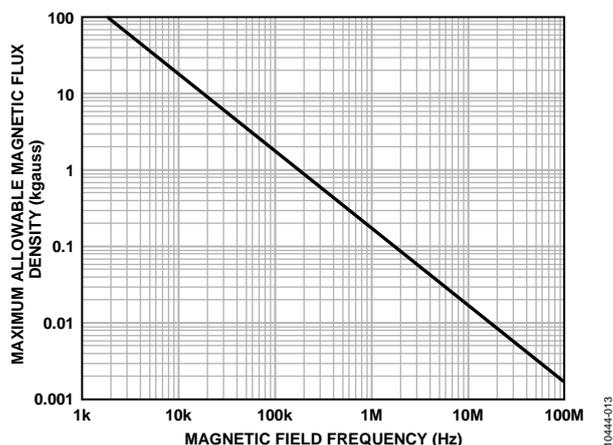


図 13.最大許容外部磁束密度

例えば、磁界周波数= 1 MHz で、最大許容磁界= 0.08 Kgauss の場合、受信側コイルでの誘導電圧は 0.25 V になります。これは検出スレッシュホールドの約 50%であるため、出力変化の誤動作はありません。仮にこのような条件が送信パルス内に存在し、かつ最悪ケースの極性であっても、受信パルスが 1.0 V 以上から 0.75V へ減少されるため、デコーダの検出スレッシュホールド 0.5 V に対してなお余裕を持っています。

前述の磁束密度値は、ADuM1280 トランスから与えられた距離だけ離れた特定の電流値に対応します。図 14 に、周波数の関数としての許容電流値を与えられた距離に対して示します。ADuM1280 は、外部磁界に対して耐性を持っています。極めて大きな高周波電流がデバイスの非常に近いところにある場合にのみ問題になります。前述の 1 MHz の例では、部品動作に影響を与えるためには、0.2 kA の電流を ADuM1280 から 5 mm の距離まで近づける必要があります。

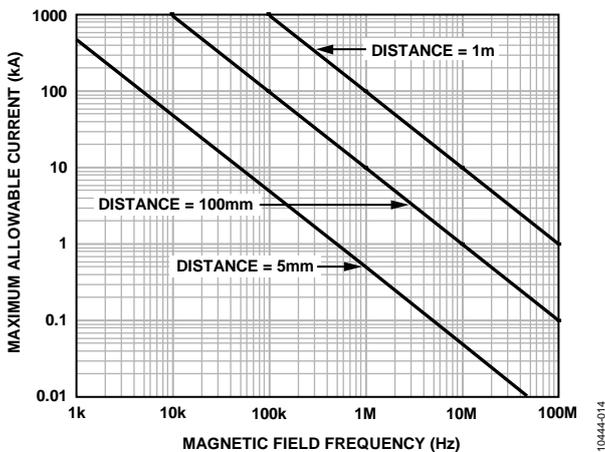


図 14. 様々な電流値と ADuM1280 までの距離に対する最大許容電流

強い磁界と高周波が組合わされると、プリント回路ボードのパターンで形成されるループに十分大きな誤差電圧が誘導されて、後段回路のスレッシュホールドがトリガされてしまうことに注意が必要です。ループを形成する PCB 構造を回避するように注意してください。

消費電力

ADuM128x アイソレータ内にあるチャンネルの電源電流は、電源電圧、チャンネルのデータレート、チャンネルの出力負荷の関数になっています。

各入力チャンネルに対して、電源電流は次式で与えられます。

$$I_{DDI} = I_{DDI(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDI} = I_{DDI(D)} \times (2f - f_r) + I_{DDI(Q)} \quad f > 0.5 f_r$$

各出力チャンネルに対して、電源電流は次式で与えられます。

$$I_{DDO} = I_{DDO(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDO} = (I_{DDO(D)} + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO(Q)} \quad f > 0.5 f_r$$

ここで、

$I_{DDI(D)}$ と $I_{DDO(D)}$ は、それぞれチャンネル当たりの入力ダイナミック電源電流と出力ダイナミック電源電流です (mA/Mbps)。

C_L は出力負荷容量 (pF)。

V_{DDO} は出力電源電圧 (V)。

f は入力ロジック信号周波数 (MHz)、これは入力データレート (Mbps) の 1/2 に一致します。

f_r は入力ステージのリフレッシュ・レート (Mbps) = $1/t_r$ (μ s)。

$I_{DDI(Q)}$ と $I_{DDO(Q)}$ は、それぞれ指定された入力静止電源電流と出力静止電源電流です (mA)。

V_{DD1} と V_{DD2} の電源電流を計算するために、 V_{DD1} と V_{DD2} に対応するチャンネルの各入力と各出力の電源電流を計算して合計します。図 6 と図 7 に、無負荷状態の出力に対して、データレートの関数としてのチャンネル当たりの電源電流を示します。図 8 に、15 pF 負荷の出力に対して、データレートの関数としてのチャンネル当たりの電源電流を示します。図 9～図 11 に、ADuM1280/ ADuM1281 チャンネル構成に対するデータレートの関数としての V_{DD1} と V_{DD2} の合計電源電流を示します。

絶縁寿命

すべての絶縁構造は、十分長い時間電圧ストレスを受けるとブレイクダウンします。絶縁性能の低下率は、絶縁に加えらる電圧波形の特性に依存します。アナログ・デバイセズは、規制当局が行うテストの他に、広範囲なセットの評価を実施して **ADuM128x** の絶縁構造の寿命を測定しています。

アナログ・デバイセズは、定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対する加速ファクタを求めました。これらのファクタを使うと、実際の動作電圧での故障までの時間を計算することができます。表 19 に、バイポーラ AC 動作条件での 50 年のサービス寿命に対するピーク電圧と最大 CSA/VDE 認定動作電圧を示します。多くのケースで、実証された動作電圧は 50 年サービス寿命の電圧より高くなっています。これらの高い動作電圧での動作は、ケースによって絶縁寿命を短くすることがあります。

ADuM128x の絶縁寿命は、アイソレーション障壁に加えらる電圧波形のタイプに依存します。*iCoupler* 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 15、図 16、図 17 に、これらのアイソレーション電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命の目標により、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC またはユニポーラ DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年のサービス寿命を実現することができます。表 19 に示す動作電圧は、ユニポーラ AC 電圧またはユニポーラ DC 電圧のケースに適合する場合、50 年最小寿命に適用することができます。図 16 または図 17 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 19 に示す 50 年寿命電圧値に制限する必要があります。

図 17 に示す電圧は、説明目的のためにのみ正弦波としています。すなわち、0 V とある規定値との間で変化する任意の電圧波形とすることができます。規定値は正または負となりますことができますが、電圧は 0 V を通過することはできません。

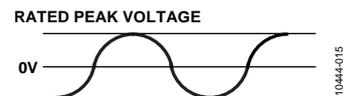


図 15. バイポーラ AC 波形

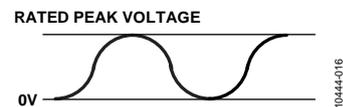


図 16. ユニポーラ AC 波形

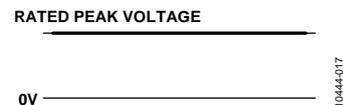
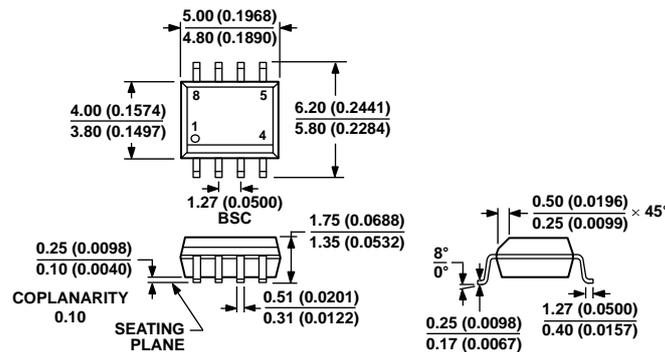


図 17. DC 波形

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 18. 19 ピン標準スモール・アウトライン・パッケージ[SOIC_N]
 ナロー・ボディ(R-8)
 寸法: mm (インチ)

オーダー・ガイド

Model ¹	No. of Inputs V _{DDI} Side	No. of Inputs, V _{DD2} Side	Max Data Rate	Max Prop Delay, 5 V	Output Default State	Temperature Range	Package Description	Package Option
ADuM1280ARZ	2	0	1 Mbps	50	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1280ARZ-RL7	2	0	1 Mbps	50	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1280BRZ	2	0	25 Mbps	35	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1280BRZ-RL7	2	0	25 Mbps	35	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1280CRZ	2	0	100 Mbps	24	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1280CRZ-RL7	2	0	100 Mbps	24	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1281ARZ	1	1	1 Mbps	50	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1281ARZ-RL7	1	1	1 Mbps	50	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1281BRZ	1	1	25 Mbps	35	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1281BRZ-RL7	1	1	25 Mbps	35	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1281CRZ	1	1	100 Mbps	24	High	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1281CRZ-RL7	1	1	100 Mbps	24	High	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1285ARZ	2	0	1 Mbps	50	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1285ARZ-RL7	2	0	1 Mbps	50	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1285BRZ	2	0	25 Mbps	35	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1285BRZ-RL7	2	0	25 Mbps	35	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1285CRZ	2	0	100 Mbps	24	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1285CRZ-RL7	2	0	100 Mbps	24	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1286ARZ	1	1	1 Mbps	50	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1286ARZ-RL7	1	1	1 Mbps	50	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1286BRZ	1	1	25 Mbps	35	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1286BRZ-RL7	1	1	25 Mbps	35	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8
ADuM1286CRZ	1	1	100 Mbps	24	Low	-40°C to +125°C	8-Lead SOIC_N	R-8
ADuM1286CRZ-RL7	1	1	100 Mbps	24	Low	-40°C to +125°C	8-Lead SOIC_N 7" Tape and Reel	R-8

¹ Z = RoHS 準拠品。