



# マイクロパワーのデュアル・チャンネル・デジタル・アイソレータ

データシート

ADuM1240/ADuM1241/ADuM1245/ADuM1246

## 特長

### 超低消費電力動作

#### 3.3 V 動作

- リフレッシュ・イネーブル時のチャンネル当たりの静止電源電流: 16  $\mu\text{A}$  (max)
- リフレッシュ・ディスエーブル時のチャンネル当たりの静止電源電流: 0.3  $\mu\text{A}$  (typ)
- チャンネル当たりの動作電流: 148  $\mu\text{A}/\text{Mbps}$  (typ)

#### 2.5 V 動作

- リフレッシュ・イネーブル時のチャンネル当たりの静止電源電流: 8  $\mu\text{A}$  (max)
- リフレッシュ・ディスエーブル時のチャンネル当たりの静止電源電流: 0.1  $\mu\text{A}$  (typ)
- チャンネル当たりの動作電流: 116  $\mu\text{A}/\text{Mbps}$  (typ)

### 小型 20 ピン SSOP パッケージ

### 双方向通信

データレート: 最大 2 Mbps (NRZ)

高温動作: 125°C

高いコモン・モード過渡耐性: 25 kV/ $\mu\text{s}$  以上

### 安全性と規制に対する認定

- UL 1577 部品承認プログラム (申請中)
- UL 1577 準拠で 1 分間に 3750 V rms
- CSA Component Acceptance Notice 5A (申請中)
- VDE の適合性認定 (申請中)
- DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12
- $V_{IORM} = 849$  V peak

## アプリケーション

汎用の低消費電力マルチチャンネル・アイソレーション

1 MHz、低消費電力の SPI

4 mA ~ 20 mA のループ・プロセス制御

## 概要

ADuM1240/ADuM1241/ADuM1245/ADuM1246<sup>1</sup> は、アナログ・デバイセズの *iCoupler*® 技術を採用したマイクロパワーのデュアル・チャンネル・デジタル・アイソレータです。これらのアイソレーション・デバイスは高速 CMOS 技術と空心コアを使ったモノリシック・トランス技術の組み合わせにより、オプトカプラ・デバイスなどの置換品より優れた性能特性を提供する一方で、消費電力を極めて小さく抑えます。

このシリーズのデュアル 3.75 kV rms デジタル・アイソレーション・デバイスは 20 ピン SSOP パッケージで供給され、2.25 V の低い電源電圧で動作し、20 kbps 以下のデータレートでの消費電流はチャンネル当たり 6  $\mu\text{A}$  以下 (typ) と非常に少なく、同等のデータレート (最大 2 Mbps) で動作する同等品アイソレータに比べて、数分の 1 の消費電力ですみます。さらに、すべてのモデルはパルス幅歪みが小さく (8ns 以下)、デバイスを外部ノイズ

<sup>1</sup> 米国特許 5,952,849、6,873,065、7,075,329、6,262,600 により保護されています。その他の特許は申請中です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。©2012-2013 Analog Devices, Inc. All rights reserved.

## 機能ブロック図

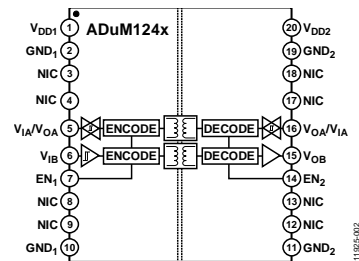


図 1.

から保護する入力グリッチ・フィルタを内蔵しています。すべてのモデルは、いずれのサイドも独立した電源電圧 (2.25 V ~ 3.6 V) で動作するため、より低電圧のシステムと互換性があり、絶縁バリアをまたいだ電圧レベル変換が可能です。入力電源がない場合、デバイスの出力はデフォルトのロジック状態になります。ADuM1240 と ADuM1241 のデフォルト出力状態はハイ・レベルで、ADuM1245 と ADuM1246 のデフォルト出力状態はロー・レベルです。

## 製品ハイライト

1. マイクロワットの消費電力。これらの 3.75 kV デジタル・アイソレータの消費電力は、静止時にチャンネル当たり 15  $\mu\text{W}$  以下、2 Mbps 動作時にチャンネル当たり 950  $\mu\text{W}$  以下です。
2. 低電圧動作。最低 2.25 V までの電源電圧に対応できます。
3. *iCoupler* 技術。高速 CMOS 技術とモノリシック空心コア・トランス技術を組み合わせ、アナログ・デバイセズの特許取得済みの技術。

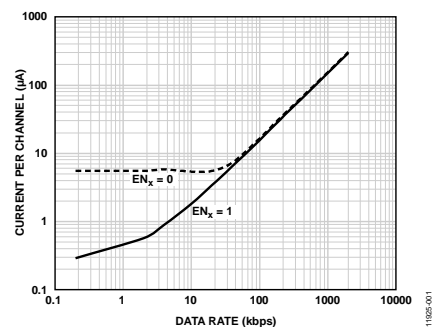


図 2. チャンネル当たりの合計電源電流 ( $I_{DD1} + I_{DD2}$ ) (typ) ( $V_{DDx} = 3.3$  V)

Rev. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長.....	1	絶対最大定格 .....	9
アプリケーション .....	1	連続動作電圧 .....	9
概要.....	1	ESD の注意 .....	9
機能ブロック図.....	1	ピン配置およびピン機能説明.....	10
製品ハイライト.....	1	真理値表.....	12
改訂履歴 .....	2	代表的な性能特性.....	14
仕様.....	3	アプリケーション情報 .....	17
電気的特性—3.3 V 動作 .....	3	PC ボードのレイアウト.....	17
電気的特性—2.5 V 動作 .....	4	伝搬遅延に関するパラメータ .....	17
電気的特性— $V_{DD1} = 3.3\text{ V}$ 、 $V_{DD2} = 2.5\text{ V}$ での動作 ...	6	DC 精度と低消費電力動作 .....	17
電気的特性— $V_{DD1} = 2.5\text{ V}$ 、 $V_{DD2} = 3.3\text{ V}$ での動作 ...	6	磁界耐性.....	18
パッケージ特性 .....	7	消費電力.....	19
規制規格 .....	7	絶縁寿命.....	19
絶縁および安全性関連の仕様.....	7	パッケージとオーダー・ガイド .....	20
DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性.....	8	外形寸法.....	20
推奨動作条件 .....	8	オーダー・ガイド .....	20

## 改訂履歴

12/13—Revision 0: Initial Version

## 仕様

## 電気的特性—3.3 V 動作

すべての typ 仕様は  $T_A = 25^\circ\text{C}$  および  $V_{DD1} = V_{DD2} = 3.3\text{ V}$  で規定します。特に指定がない限り、最小/最大仕様は、 $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$  の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$  と CMOS 信号レベルでテストされます。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Data Rate				2	Mbps	Within pulse-width distortion (PWD) limit
Propagation Delay	$t_{PHL}$ , $t_{PLH}$		80	180	ns	50% input to 50% output
Change vs. Temperature			200		ps/ $^\circ\text{C}$	
Minimum Pulse Width	PW	500			ns	Within PWD limit
Pulse-Width Distortion	PWD			8	ns	$ t_{PLH} - t_{PHL} $
Propagation Delay Skew <sup>1</sup>	$t_{PSK}$			10	ns	
Channel Matching						
Codirectional	$t_{PSKCD}$			10	ns	
Opposing Direction	$t_{PSKOD}$			15	ns	

<sup>1</sup>  $t_{PSK}$  は、 $t_{PHL}$  および  $t_{PLH}$  におけるワーストケースの差であり、推奨動作条件下で同一の動作温度、電源電圧、出力負荷で動作する複数のユニット間で測定されます。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						
ADuM1240/ADuM1245	$I_{DD1}$		366	600	$\mu\text{A}$	2 Mbps, no load
	$I_{DD2}$		246	375	$\mu\text{A}$	
ADuM1241/ADuM1246	$I_{DD1}$		306	450	$\mu\text{A}$	
	$I_{DD2}$		306	450	$\mu\text{A}$	

表 3.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Input Threshold						
Logic High	$V_{IH}$	$0.7 V_{DDX}^1$			V	
Logic Low	$V_{IL}$			$0.3 V_{DDX}^1$	V	
Output Voltages						
Logic High	$V_{OH}$	$V_{DDX}^1 - 0.1$	3.3		V	$I_{OUTX} = -20\ \mu\text{A}$ , $V_{IX} = V_{IXH}$
Logic Low	$V_{OL}$	$V_{DDX}^1 - 0.4$	3.1	0.0	V	$I_{OUTX} = -4\ \text{mA}$ , $V_{IX} = V_{IXH}$
			0.2	0.4	V	$I_{OUTX} = 20\ \mu\text{A}$ , $V_{IX} = V_{IXL}$
Input Current per Channel	$I_I$	-1	+0.01	+1	$\mu\text{A}$	$I_{OUTX} = 4\ \text{mA}$ , $V_{IX} = V_{IXL}$
Input Switching Thresholds						$0\text{ V} \leq V_{IX} \leq V_{DDX}^1$
Positive Threshold Voltage	$V_{T+}$		1.8		V	
Negative Going Threshold	$V_{T-}$		1.2		V	
Input Hysteresis	$\Delta V_T$		0.6		V	
Undervoltage Lockout, $V_{DD1}$ or $V_{DD2}$	UVLO		1.5		V	
Supply Current per Channel						
Quiescent Current						
Input Supply	$I_{DD1(Q)}$		4.8	10	$\mu\text{A}$	$EN_X$ low
Output Supply	$I_{DDO(Q)}$		0.8	6	$\mu\text{A}$	$EN_X$ low
Input (Refresh Off)	$I_{DD1(Q)}$		0.12		$\mu\text{A}$	$EN_X$ high
Output (Refresh Off)	$I_{DDO(Q)}$		0.13		$\mu\text{A}$	$EN_X$ high
Dynamic Supply Current						

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Input	$I_{DDI(D)}$		88		$\mu\text{A}/\text{Mbps}$	
Output	$I_{DDO(D)}$		60		$\mu\text{A}/\text{Mbps}$	
AC SPECIFICATIONS						
Output Rise Time/Fall Time	$t_R/t_F$		2		ns	10% to 90%
Common-Mode Transient Immunity <sup>2</sup>	$ CM $	25	40		kV/ $\mu\text{s}$	$V_{IK} = V_{DDX}^1$ , $V_{CM} = 1000\text{ V}$ , transient magnitude = 800 V
Refresh Rate	$f_r$		14		kbps	

<sup>1</sup>  $V_{DDX} = V_{DD1}$  または  $V_{DD2}$ 。

<sup>2</sup>  $|CM|$ は、 $V_{OUT} > 0.8 V_{DDX}$  を維持しながら持続できるコモン・モード電圧の最大スルーレートです。コモン・モード電圧スルーレートは、立上がりりと立下がりの両コモン・モード電圧エッジに適用されます。

## 電気的特性—2.5 V 動作

すべての typ 仕様は  $T_A = 25^\circ\text{C}$  および  $V_{DD1} = V_{DD2} = 2.5\text{ V}$  で規定します。特に指定がない限り、最小/最大仕様は、 $2.25\text{ V} \leq V_{DD1} \leq 2.75\text{ V}$ 、 $2.25\text{ V} \leq V_{DD2} \leq 2.75\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$  の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は、 $C_L = 15\text{ pF}$  と CMOS 信号レベルでテストされます。

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Data Rate				2	Mbps	Within PWD limit
Propagation Delay	$t_{PHL}$ , $t_{PLH}$		112	180	ns	50% input to 50% output
Change vs. Temperature			280		ps/ $^\circ\text{C}$	
Pulse-Width Distortion	PWD			12	ns	$ t_{PLH} - t_{PHL} $
Minimum Pulse Width	PW	500			ns	Within PWD limit
Propagation Delay Skew <sup>1</sup>	$t_{PSK}$			10	ns	
Channel Matching						
Codirectional	$t_{PSKCD}$			10	ns	
Opposing Direction	$t_{PSKOD}$			30	ns	

<sup>1</sup>  $t_{PSK}$  は、 $t_{PHL}$  または  $t_{PLH}$  におけるワーストケースの差であり、推奨動作条件下で同一の動作温度、電源電圧、出力負荷で動作する複数のユニット間で測定されます。

表 5.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						
ADuM1240/ADuM1245	$I_{DD1}$		312	400	$\mu\text{A}$	2 Mbps, no load
	$I_{DD2}$		168	250	$\mu\text{A}$	
ADuM1241/ADuM1246	$I_{DD1}$		240	375	$\mu\text{A}$	
	$I_{DD2}$		240	375	$\mu\text{A}$	

表 6.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
DC SPECIFICATIONS						
Input Threshold						
Logic High	$V_{IH}$	$0.7 V_{DDx}^1$			V	
Logic Low	$V_{IL}$			$0.3 V_{DDx}^1$	V	
Output Voltages						
Logic High	$V_{OH}$	$V_{DDx}^1 - 0.1$	2.5		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
Logic Low	$V_{OL}$	$V_{DDx}^1 - 0.4$	2.35	0.1	V	$I_{Ox} = -4 mA, V_{Ix} = V_{IxH}$
			0.1	0.4	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
					V	$I_{Ox} = 4 mA, V_{Ix} = V_{IxL}$
Input Current per Channel	$I_I$	-1	+0.01	+1	$\mu A$	$0 V \leq V_{Ix} \leq V_{DDx}^1$
Input Switching Thresholds						
Positive Threshold Voltage	$V_{T+}$		1.5		V	
Negative Going Threshold	$V_{T-}$		1.0		V	
Input Hysteresis	$\Delta V_T$		0.5		V	
Undervoltage Lockout, $V_{DD1}$ or $V_{DD2}$	UVLO		1.5		V	
Supply Current per Channel						
Quiescent Current						
Input Supply	$I_{DDI(Q)}$		2.6	3.75	$\mu A$	$EN_X$ low
Output Supply	$I_{DDO(Q)}$		0.5	3.75	$\mu A$	$EN_X$ low
Input (Refresh Off)	$I_{DDI(Q)}$		0.05		$\mu A$	$EN_X$ high
Output (Refresh Off)	$I_{DDO(Q)}$		0.05		$\mu A$	$EN_X$ high
Dynamic Supply Current						
Input	$I_{DDI(D)}$		76		$\mu A/Mbps$	
Output	$I_{DDO(D)}$		41		$\mu A/Mbps$	
AC SPECIFICATIONS						
Output Rise Time/Fall Time	$t_R/t_F$		2		ns	10% to 90%
Common-Mode Transient Immunity <sup>2</sup>	$ CM $	25	40		kV/ $\mu s$	$V_{Ix} = V_{DDx}^1, V_{CM} = 1000 V,$ transient magnitude = 800 V
Refresh Rate	$f_r$		14		kbps	

<sup>1</sup>  $V_{DDx} = V_{DD1}$  または  $V_{DD2}$ 。<sup>2</sup>  $|CM|$  は、 $V_{OUT} > 0.8 V_{DDx}$  を維持しながら持続できるコモン・モード電圧の最大スルーレートです。コモン・モード電圧スルーレートは、立上がりとし下がりとの両コモン・モード電圧エッジに適用されます。

**電気的特性— $V_{DD1} = 3.3\text{ V}$ 、 $V_{DD2} = 2.5\text{ V}$ での動作**

すべての typ 仕様は  $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 3.3\text{ V}$ 、 $V_{DD2} = 2.5\text{ V}$  で規定します。特に指定がない限り、最小/最大仕様は、 $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $2.25\text{ V} \leq V_{DD2} \leq 2.75\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$  の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は  $C_L = 15\text{ pF}$  と CMOS 信号レベルでテストされます。

DC 仕様と AC 仕様については、サイド 1 の動作に関連するパラメータは表 3 を、サイド 2 の動作に関連するパラメータは表 6 を参照してください。

表 7.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Data Rate				2	Mbps	Within PWD limit
Propagation Delay						
Side 1 to Side 2	$t_{PHL}$ , $t_{PLH}$		84	180	ns	50% input to 50% output
Side 2 to Side 1	$t_{PHL}$ , $t_{PLH}$		120	180	ns	50% input to 50% output
Change vs. Temperature			280		ps/ $^\circ\text{C}$	
Pulse-Width Distortion	PWD			12	ns	$ t_{PLH} - t_{PHL} $
Pulse Width	PW	500			ns	Within PWD limit
Propagation Delay Skew <sup>1</sup>	$t_{PSK}$			10	ns	
Channel Matching						
Codirectional	$t_{PSKCD}$			10	ns	
Opposing Direction	$t_{PSKOD}$			60	ns	

<sup>1</sup>  $t_{PSK}$  は、 $t_{PHL}$  または  $t_{PLH}$  におけるワーストケースの差であり、推奨動作条件下で同一の動作温度、電源電圧、出力負荷で動作する複数のユニット間で測定されます。

表 8.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						
ADuM1240/ADuM1245	$I_{DD1}$		366	500	$\mu\text{A}$	2 Mbps, no load
	$I_{DD2}$		168	375	$\mu\text{A}$	
ADuM1241/ADuM1246	$I_{DD1}$		306	400	$\mu\text{A}$	
	$I_{DD2}$		240	375	$\mu\text{A}$	

**電気的特性— $V_{DD1} = 2.5\text{ V}$ 、 $V_{DD2} = 3.3\text{ V}$ での動作**

すべての typ 仕様は  $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 2.5\text{ V}$ 、 $V_{DD2} = 3.3\text{ V}$  で規定します。特に指定がない限り、最小/最大仕様は、 $2.25\text{ V} \leq V_{DD1} \leq 2.75\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$  の全推奨動作範囲に適用されます。特に指定がない限り、スイッチング規定値は  $C_L = 15\text{ pF}$  と CMOS 信号レベルでテストされます。

DC 仕様と AC 仕様については、サイド 1 の動作に関連するパラメータは表 6 を、サイド 2 の動作に関連するパラメータは表 3 を参照してください。

表 9.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SWITCHING SPECIFICATIONS						
Data Rate				2	Mbps	Within PWD limit
Propagation Delay						
Side 1 to Side 2	$t_{PHL}$ , $t_{PLH}$		120	180	ns	50% input to 50% output
Side 2 to Side 1	$t_{PHL}$ , $t_{PLH}$		84	180	ns	50% input to 50% output
Change vs. Temperature			200		ps/ $^\circ\text{C}$	
Pulse-Width Distortion	PWD			12	ns	$ t_{PLH} - t_{PHL} $
Pulse Width	PW	500			ns	Within PWD limit
Propagation Delay Skew <sup>1</sup>	$t_{PSK}$			10	ns	
Channel Matching						
Codirectional	$t_{PSKCD}$			10	ns	
Opposing Direction	$t_{PSKOD}$			60	ns	

<sup>1</sup>  $t_{PSK}$  は、 $t_{PHL}$  または  $t_{PLH}$  におけるワーストケースの差であり、推奨動作条件下で同一の動作温度、電源電圧、出力負荷で動作する複数のユニット間で測定されます。

表 10.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
SUPPLY CURRENT						2 Mbps, no load
ADuM1240/ADuM1245	$I_{DD1}$		306	500	$\mu\text{A}$	
	$I_{DD2}$		248	375	$\mu\text{A}$	
ADuM1241/ADuM1246	$I_{DD1}$		240	375	$\mu\text{A}$	
	$I_{DD2}$		306	450	$\mu\text{A}$	

## パッケージ特性

表 11.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Resistance (Input-to-Output) <sup>1</sup>	$R_{I-O}$		$10^{13}$		$\Omega$	
Capacitance (Input-to-Output) <sup>1</sup>	$C_{I-O}$		2		pF	f = 1 MHz
Input Capacitance <sup>2</sup>	$C_I$		4.0		pF	
IC Junction-to-Ambient Thermal Resistance	$\theta_{JA}$		85		$^{\circ}\text{C}/\text{W}$	Thermocouple located at center of package underside

<sup>1</sup> デバイスは 2 端子デバイスとみなします。すなわち、ピン 1 ~ ピン 8 を相互に接続し、ピン 9 ~ ピン 16 を相互に接続します。

<sup>2</sup> 入力容量は任意の入力データ・ピンとグラウンド間。

## 規制規格

ADuM1240/ADuM1241/ADuM1245/ADuM1246 は、表 12 に記載する組織の認定を申請中です。特定のクロスアイソレーション波形と絶縁レベルに対する推奨最大動作電圧については、表 17 と「絶対最大定格」のセクションを参照してください。

表 12.

UL (Pending)	CSA (Pending)	VDE (pending)
Recognized under 1577 component recognition program <sup>1</sup>	Approved under CSA Component Acceptance Notice 5A	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 <sup>2</sup>
Single 3750 V rms isolation voltage	Basic insulation per CSA 60950-1-03 and IEC 60950-1, 400 V rms (565 V peak) maximum working voltage Reinforced insulation per CSA 60950-1-03 and IEC 60950-1, 265 V rms (374 V peak) maximum working voltage	Reinforced insulation, 849 V peak
File E214100	File 205078	File 2471900-4880-0001

<sup>1</sup> UL1577 に従い、ADuM1240/ADuM1241/ADuM1245/ADuM1246 の各デバイスは、絶縁テスト電圧 3000 V rms 以上を 1 秒間加えるテストで保証されています(リーク電流検出規定値 = 5  $\mu\text{A}$ )。

<sup>2</sup> DIN V VDE V 0884-10 に従い、ADuM1240/ADuM1241/ADuM1245/ADuM1246 の各デバイスは、1050 Vpeak 以上の絶縁テスト電圧を 1 秒間加えるテストで保証されています(部分放電の検出規定値 = 5 pC)。デバイス表面の(\*)マークは、DIN V VDE V 0884-10 認定済みであることを表します。

## 絶縁および安全性関連の仕様

表 13.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage (RS-20)		3750	V rms	1-minute duration
Minimum External Air Gap (Clearance, RS-20)	L(I01)	5.1	mm min	Measured from input terminals to output terminals, shortest distance through air
Printed Circuit Board (PCB) Clearance	L(PCB)	5.5	mm min	Measured line of sight in the seating plane of the PCB
Minimum External Tracking (Creepage, RS-20)	L(I02)	5.1	mm min	Measured from input terminals to output terminals, shortest distance path along body
Minimum Internal Gap (Internal Clearance)		0.017	mm min	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	400	V	DIN IEC 112/VDE 0303 Part 1
Isolation Group		II		Material Group (DIN VDE 0110, 1/89, Table 1)

## DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12 絶縁特性

これらのアイソレータは、安全限界値内でのみ強化された電氣的絶縁に対して有効です。安全性データの維持は、保護回路を使って確実にする必要があります。パッケージ表面の(\*) マークは、DIN V VDE V 0884-10 認定済みであることを表します。

表 14.

Description	Test Conditions/Comments	Symbol	Characteristic	Unit
Installation Classification per DIN VDE 0110			I to IV	
For Rated Mains Voltage $\leq 150$ V rms			I to III	
For Rated Mains Voltage $\leq 300$ V rms			I to II	
For Rated Mains Voltage $\leq 400$ V rms			40/105/21	
Climatic Classification			2	
Pollution Degree per DIN VDE 0110, Table 1				
Maximum Working Insulation Voltage		$V_{IORM}$	849	$V_{PEAK}$
Input-to-Output Test Voltage, Method b1	$V_{IORM} \times 1.875 = V_{pd(m)}$ , 100% production test, $t_{ini} = t_m = 1$ sec, partial discharge $< 5$ pC	$V_{pd(m)}$	1592	$V_{PEAK}$
Input-to-Output Test Voltage, Method a				
After Environmental Tests Subgroup 1	$V_{IORM} \times 1.5 = V_{pd(m)}$ , $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge $< 5$ pC	$V_{pd(m)}$	1273	$V_{PEAK}$
After Input and/or Safety Test Subgroup 2 and Subgroup 3	$V_{IORM} \times 1.2 = V_{pd(m)}$ , $t_{ini} = 60$ sec, $t_m = 10$ sec, partial discharge $< 5$ pC	$V_{pd(m)}$	1018	$V_{PEAK}$
Highest Allowable Overvoltage		$V_{IOTM}$	5335	$V_{PEAK}$
Surge Isolation Voltage		$V_{IOSM}$	6000	$V_{PEAK}$
Safety Limiting Values	Maximum value allowed in the event of a failure (see Figure 3)			
Case Temperature		$T_S$	150	$^{\circ}C$
Side 1 $I_{DD1}$ Current		$I_{S1}$	2.5	W
Insulation Resistance at $T_S$	$V_{IO} = 500$ V	$R_S$	$>10^9$	$\Omega$

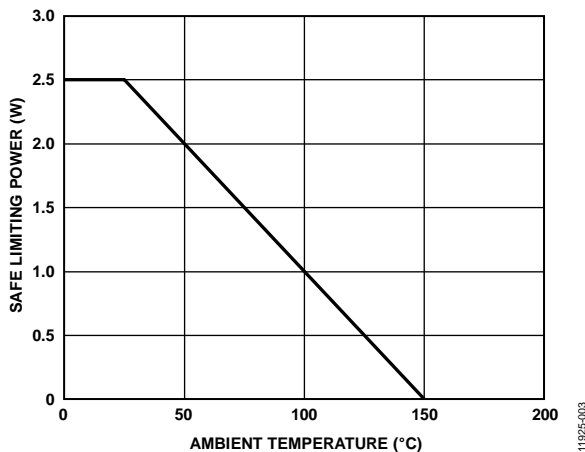


図 3. 熱デレーティング曲線

DIN V VDE V 0884-10 に準拠する安全限界電力のケース温度に対する依存性

## 推奨動作条件

表 15.

Parameter	Symbol	Min	Max	Unit
Operating Temperature	$T_A$	-40	+125	$^{\circ}C$
Supply Voltages <sup>1</sup>	$V_{DD1}$ , $V_{DD2}$	2.2	3.6	V
Input Signal Rise and Fall Times		5	1.0	ms

<sup>1</sup> 詳細については「DC 精度と低消費電力動作」のセクションを参照してください。



## 絶対最大定格

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 。

表 16.

Parameter	Rating
Storage Temperature ( $T_{ST}$ ) Range	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Ambient Operating Temperature ( $T_A$ ) Range	$-40^\circ\text{C}$ to $+125^\circ\text{C}$
Supply Voltages ( $V_{DD1}$ , $V_{DD2}$ )	$-0.5\text{ V}$ to $+5\text{ V}$
Input Voltages ( $V_{IA}$ , $V_{IB}$ )	$-0.5\text{ V}$ to $V_{DD1} + 0.5\text{ V}$
Output Voltages ( $V_{OA}$ , $V_{OB}$ )	$-0.5\text{ V}$ to $V_{DD2} + 0.5\text{ V}$
Average Output Current per Pin <sup>1</sup>	
Side 1 ( $I_{O1}$ )	$-10\text{ mA}$ to $+10\text{ mA}$
Side 2 ( $I_{O2}$ )	$-10\text{ mA}$ to $+10\text{ mA}$
Common-Mode Transients <sup>2</sup>	$-100\text{ kV}/\mu\text{s}$ to $+100\text{ kV}/\mu\text{s}$

<sup>1</sup>種々の温度に対する最大定格電流値については図3を参照してください。

<sup>2</sup>絶縁バリアをまたぐコモン・モード過渡電圧を表します。絶対最大定格を超えるコモン・モード過渡電圧は、ラッチアップまたは恒久的な損傷の原因になることがあります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。最大規定値を超える条件で長時間動作させると、デバイスの信頼性に影響を与える可能性があります。

## 連続動作電圧

表 17. 最大連続動作電圧<sup>1</sup>

Parameter	Max	Unit	Constraint
AC Voltage			
Bipolar Waveform	565	V peak	50-year minimum lifetime
Unipolar Waveform	1131	V peak	50-year minimum lifetime
DC Voltage	1131	V peak	50-year minimum lifetime

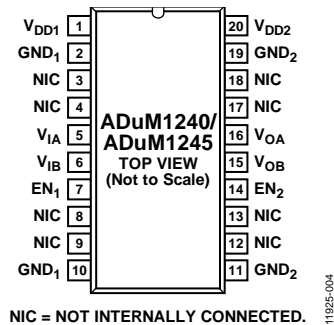
<sup>1</sup> 絶縁バリアに加わる連続電圧の大きさを表します。詳細については、絶縁寿命のセクションを参照してください。

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



NIC = NOT INTERNALLY CONNECTED.

図 4. ADuM1240/ADuM1245 のピン配置

表18. ADuM1240/ADuM1245 のピン機能説明<sup>1</sup>

ピン番号	記号	説明
1	V <sub>DD1</sub>	アイソレータ・サイド1の電源電圧 (2.25 V ~ 3.6 V)。V <sub>DD1</sub> (ピン 1) と GND <sub>1</sub> (ピン 2) の間に 0.01 μF ~ 0.1 μF のセラミック・バイパス・コンデンサを接続してください。
2	GND <sub>1</sub>	グラウンド1。アイソレータ・サイド1のグラウンド基準。ピン2とピン10は内部で接続されており、両ピンを GND <sub>1</sub> に接続することが推奨されます。
3	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
4	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
5	V <sub>IA</sub>	ロジック入力 A。
6	V <sub>IB</sub>	ロジック入力 B。
7	EN <sub>1</sub>	リフレッシュ/ウォッチドッグ・イネーブル1。ピン7を GND <sub>1</sub> に接続すると、サイド1の入力/出力のリフレッシュおよびウォッチドッグ機能がイネーブルされ、標準の iCoupler 動作をサポートします。ピン7を V <sub>DD1</sub> に接続すると、リフレッシュおよびウォッチドッグ機能がディスエーブルされ、動作時の消費電力を最小限に抑えることができます。このモードの詳細については、「DC精度と低消費電力動作」セクションを参照してください。EN <sub>1</sub> と EN <sub>2</sub> は同じロジック状態に設定しなければなりません。
8	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
9	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
10	GND <sub>1</sub>	グラウンド1。アイソレータ・サイド1のグラウンド基準。ピン2とピン10は内部で接続されており、両ピンを GND <sub>1</sub> に接続することが推奨されます。
11	GND <sub>2</sub>	グラウンド2。アイソレータ・サイド2のグラウンド基準。ピン11とピン19は内部で接続されており、両ピンを GND <sub>2</sub> に接続することが推奨されます。
12	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
13	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
14	EN <sub>2</sub>	リフレッシュ/ウォッチドッグ・イネーブル2。ピン14を GND <sub>2</sub> に接続すると、サイド2の入力/出力のリフレッシュおよびウォッチドッグ機能がイネーブルされ、標準の iCoupler 動作をサポートします。ピン14を V <sub>DD2</sub> に接続すると、リフレッシュおよびウォッチドッグ機能がディスエーブルされ、動作時の消費電力を最小限に抑えることができます。このモードの詳細については、「DC精度と低消費電力動作」セクションを参照してください。EN <sub>1</sub> と EN <sub>2</sub> は同じロジック状態に設定しなければなりません。
15	V <sub>OB</sub>	ロジック出力 B。
16	V <sub>OA</sub>	ロジック出力 A。
17	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
18	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
19	GND <sub>2</sub>	グラウンド2。アイソレータ・サイド2のグラウンド基準。ピン11とピン19は内部で接続されており、両ピンを GND <sub>2</sub> に接続することが推奨されます。
20	V <sub>DD2</sub>	アイソレータ・サイド2の電源電圧 (2.25 V ~ 3.6 V)。V <sub>DD2</sub> (ピン 20) と GND <sub>2</sub> (ピン 19) の間に 0.01 μF ~ 0.1 μF のセラミック・バイパス・コンデンサを接続してください。

<sup>1</sup> 特定のレイアウトのガイドラインについては AN-1109 アプリケーション・ノートを参照してください。

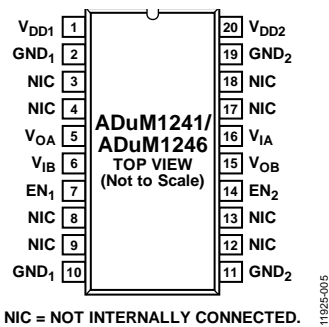


図 5. ADuM1241/ADuM1246 のピン配置

表 19. ADuM1241/ADuM1246 のピン機能説明<sup>1</sup>

ピン番号	記号	説明
1	V <sub>DD1</sub>	アイソレータ・サイド1の電源電圧 (2.25 V ~ 3.6 V)。V <sub>DD1</sub> (ピン 1) と GND <sub>1</sub> (ピン 2) の間に 0.01 μF ~ 0.1 μF のセラミック・バイパス・コンデンサを接続してください。
2	GND <sub>1</sub>	グラウンド1。アイソレータ・サイド1のグラウンド基準。ピン2とピン10は内部で接続されており、両ピンを GND <sub>1</sub> に接続することが推奨されます。
3	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
4	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
5	V <sub>OA</sub>	ロジック出力 A。
6	V <sub>IB</sub>	ロジック入力 B。
7	EN <sub>1</sub>	リフレッシュ/ウォッチドッグ・イネーブル1。ピン7を GND <sub>1</sub> に接続すると、サイド1の入力/出力のリフレッシュおよびウォッチドッグ機能がイネーブルされ、標準の <i>iCoupler</i> 動作をサポートします。ピン7を V <sub>DD1</sub> に接続すると、リフレッシュおよびウォッチドッグ機能がディスエーブルされ、動作時の消費電力を最小限に抑えることができます。このモードの詳細については、「DC精度と低消費電力動作」セクションを参照してください。EN <sub>1</sub> と EN <sub>2</sub> は同じロジック状態に設定しなければなりません。
8	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
9	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
10	GND <sub>1</sub>	グラウンド1。アイソレータ・サイド1のグラウンド基準。ピン2とピン10は内部で接続されており、両ピンを GND <sub>1</sub> に接続することが推奨されます。
11	GND <sub>2</sub>	グラウンド2。アイソレータ・サイド2のグラウンド基準。ピン11とピン19は内部で接続されており、両ピンを GND <sub>2</sub> に接続することが推奨されます。
12	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
13	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
14	EN <sub>2</sub>	リフレッシュ/ウォッチドッグ・イネーブル2。ピン14を GND <sub>2</sub> に接続すると、サイド2の入力/出力のリフレッシュおよびウォッチドッグ機能がイネーブルされ、標準の <i>iCoupler</i> 動作をサポートします。ピン14を V <sub>DD2</sub> に接続すると、リフレッシュおよびウォッチドッグ機能がディスエーブルされ、動作時の消費電力を最小限に抑えることができます。このモードの詳細については、「DC精度と低消費電力動作」セクションを参照してください。EN <sub>1</sub> と EN <sub>2</sub> は同じロジック状態に設定しなければなりません。
15	V <sub>OB</sub>	ロジック出力 B。
16	V <sub>IA</sub>	ロジック入力 A。
17	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
18	NIC	内部で接続されていません。このピンはフロート状態のままにしてください。
19	GND <sub>2</sub>	グラウンド2。アイソレータ・サイド2のグラウンド基準。ピン11とピン19は内部で接続されており、両ピンを GND <sub>2</sub> に接続することが推奨されます。
20	V <sub>DD2</sub>	アイソレータ・サイド2の電源電圧 (2.25 V ~ 3.6 V)。V <sub>DD2</sub> (ピン 20) と GND <sub>2</sub> (ピン 19) の間に 0.01 μF ~ 0.1 μF のセラミック・バイパス・コンデンサを接続してください。

<sup>1</sup> 特定のレイアウトのガイドラインについては AN-1109 アプリケーション・ノートを参照してください。

## 真理値表

ADuM1240 と ADuM1241 の真理値表（正論理）を表21に、ADuM1245 と ADuM1246 の真理値表(正論理)を表22にそれぞれ示します。真理値表で使用される略語の説明については、表 20 を参照してください。

表 20. 真理値表の略語

文字	意味
H	ハイ・レベル
L	ロー・レベル
↑	立上がりデータ遷移
↓	立下がりデータ遷移
X	不問
Q <sub>0</sub>	レベル確定直前の V <sub>Ox</sub> のレベル
Z	ハイ・インピーダンス

表21. ADuM1240/ADuM1241 の真理値表(正論理)

V <sub>Ix</sub> Input <sup>1</sup>	V <sub>DDI</sub> State <sup>2</sup>	V <sub>DDO</sub> State <sup>3</sup>	EN <sub>x</sub> State	V <sub>Ox</sub> Output <sup>1</sup>	Description
H	Powered	Powered	L	H	通常動作。データはハイ・レベルで、リフレッシュ機能はイネーブルされています。
L	Powered	Powered	L	L	通常動作。データはロー・レベルで、リフレッシュ機能はイネーブルされています。
X	Unpowered	Powered	L	H	入力に電源が供給されていません。出力はデフォルトのハイ・レベル状態です。V <sub>DDI</sub> の電源が回復して 34 μs 以内に、出力は入力の状態に戻ります。詳細については、ピン機能説明(表 18 および表 19)を参照してください。
X	Unpowered	Powered	H	Q <sub>0</sub>	入力に電源が供給されていません。出力は、入力から最後に送られたレベル、または電源投入時のレベルに固定されています。詳細については、ピン機能説明(表 18 および表 19)を参照してください。
↑	Powered	Powered	H	H	出力は伝搬遅延後にハイ・レベルになります。リフレッシュ機能はディスエーブルされています。
↓	Powered	Powered	H	L	出力は伝搬遅延後にロー・レベルになります。リフレッシュ機能はディスエーブルされています。
X	Powered	Unpowered	X	Z	出力に電源が供給されていません。出力ピンはハイ・インピーダンス状態です。V <sub>DDO</sub> の電源が回復して 70 μs 以内に、出力は入力の状態に戻ります。詳細については、ピン機能説明(表 18 および表 19)を参照してください。

<sup>1</sup> V<sub>Ix</sub> と V<sub>Ox</sub> は、それぞれ与えられたチャンネル(A、B、C、または D)の入力信号と出力信号を表します。

<sup>2</sup> V<sub>DDI</sub> は、与えられたチャンネル(A、B、C、または D)の入力側の電源電圧を表します。

<sup>3</sup> V<sub>DDO</sub> は、与えられたチャンネル(A、B、C、または D)の出力側の電源電圧を表します。

表 22. ADuM1245/ADuM1246 の真理値表(正論理)

V <sub>Ix</sub> Input <sup>1</sup>	V <sub>DDI</sub> State <sup>2</sup>	V <sub>DDO</sub> State <sup>3</sup>	EN <sub>x</sub> State	V <sub>Ox</sub> Output <sup>1</sup>	Description
H	Powered	Powered	L	H	通常動作。データはハイ・レベルで、リフレッシュ機能はイネーブルされています。
L	Powered	Powered	L	L	通常動作。データはロー・レベルで、リフレッシュ機能はイネーブルされています。
X	Unpowered	Powered	L	L	入力に電源が供給されていません。出力はデフォルトのロー・レベル状態です。V <sub>DDI</sub> の電源が回復して 34 μs 以内に、出力は入力の状態に戻ります。詳細については、ピン機能説明(表 18 および表 19)を参照してください。
X	Unpowered	Powered	H	Q <sub>0</sub>	入力に電源が供給されていません。出力は、入力から最後に送られたレベル、または電源投入時のレベルに固定されています。詳細については、ピン機能説明(表 18 および表 19)を参照してください。
↑	Powered	Powered	H	H	出力はハイ・レベルです。リフレッシュ機能はディスエーブルされています。

↓	Powered	Powered	H	L	出力はロー・レベルです。リフレッシュ機能はディスエーブルされています。
X	Powered	Unpowered	X	Z	出力に電源が供給されていません。出力ピンはハイ・インピーダンス状態です。 $V_{DDO}$ の電源が回復して70 $\mu$ s以内に、出力は入力の状態に戻ります。詳細については、ピン機能説明(表 18 および表 19)を参照してください。

<sup>1</sup>  $V_{Ix}$  と  $V_{Ox}$  は、それぞれ与えられたチャンネル(A、B、C、または D)の入力信号と出力信号を表します。

<sup>2</sup>  $V_{DDi}$  は、与えられたチャンネル(A、B、C、または D)の入力側の電源電圧を表します。

<sup>3</sup>  $V_{DDO}$  は、与えられたチャンネル(A、B、C、または D)の出力側の電源電圧を表します。

## 代表的な性能特性

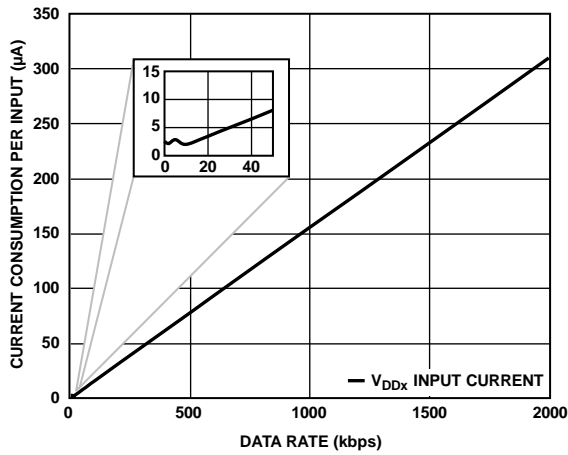


図 6. 2.5 V でのデータレート対入力当たりの消費電流  
 $EN_x = \text{ロー}$ ・レベルの動作

11925-006

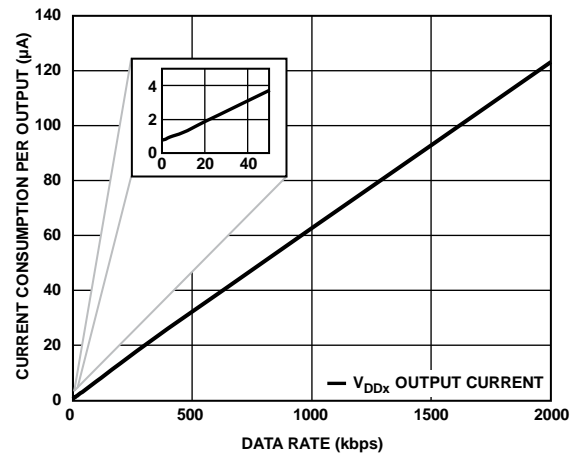


図 9. 3.3 V でのデータレート対出力当たりの消費電流  
 $EN_x = \text{ロー}$ ・レベルの動作

11925-009

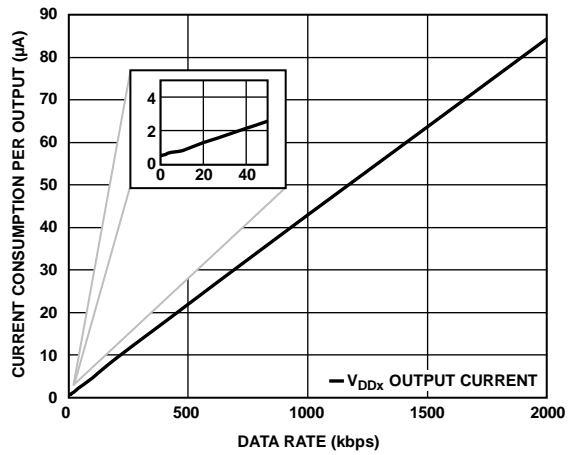


図 7. 2.5 V でのデータレート対出力当たりの消費電流,  
 $EN_x = \text{ロー}$ ・レベルの動作

11925-007

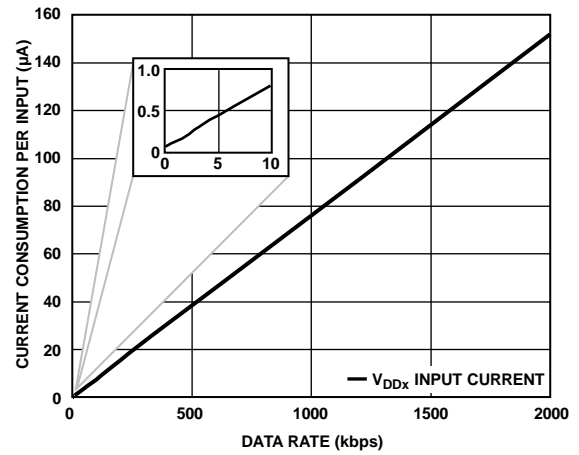


図 10. 2.5 V でのデータレート対入力当たりの消費電流  
 $EN_x = \text{ハイ}$ ・レベルの動作

11925-010

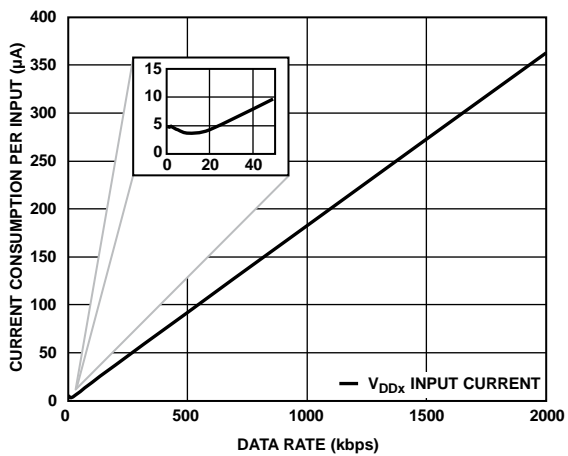


図 8. 3.3 V でのデータレート対入力当たりの消費電流,  
 $EN_x = \text{ロー}$ ・レベルの動作

11925-008

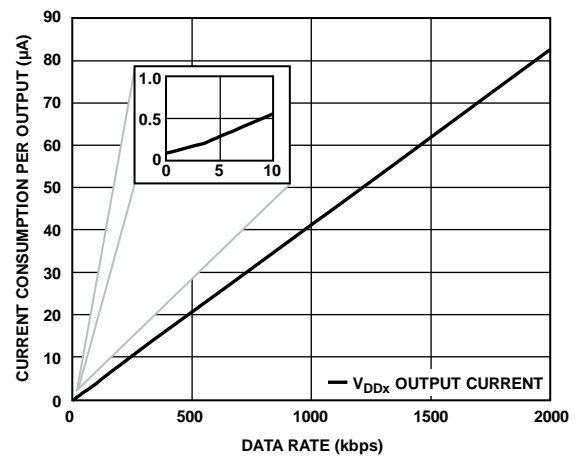


図 11. 2.5 V でのデータレート対出力当たりの消費電流  
 $EN_x = \text{ハイ}$ ・レベルの動作

11925-011

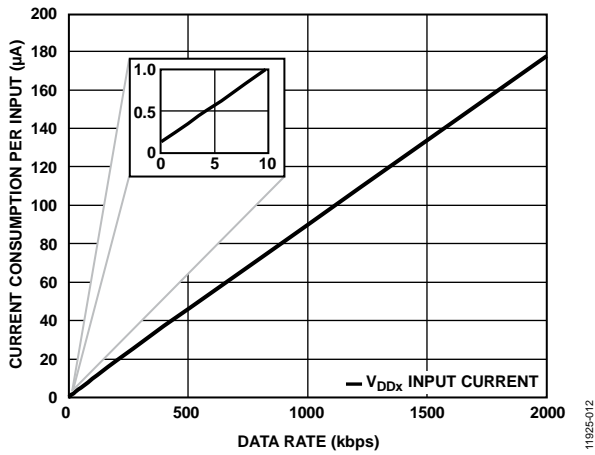


図 12.  $V_{DDx} = 3.3\text{ V}$  でのデータレート対入力当たりの消費電流,  $EN_x = \text{ハイ}$ ・レベルの動作

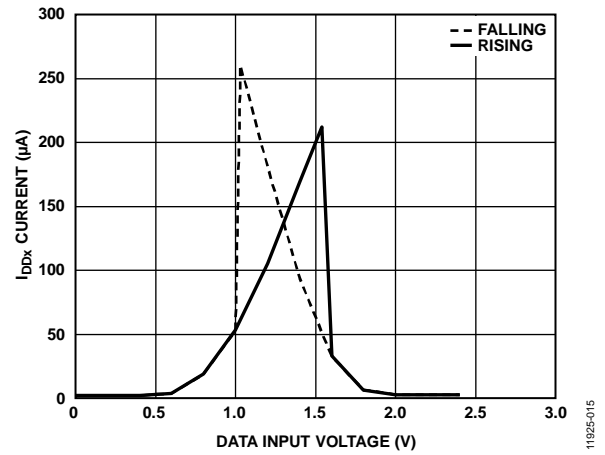


図 15.  $V_{DDx} = 2.5\text{ V}$  でのデータ入力電圧対入力当たりの  $I_{DDx}$  電流

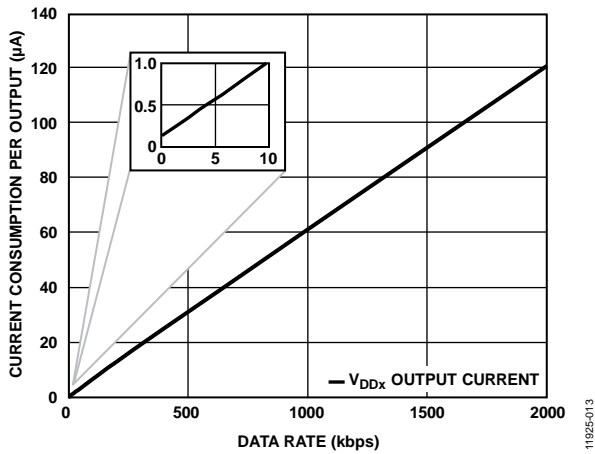


図 13.  $V_{DDx} = 3.3\text{ V}$  でのデータレート対出力当たりの消費電流,  $EN_x = \text{ハイ}$ ・レベルの動作

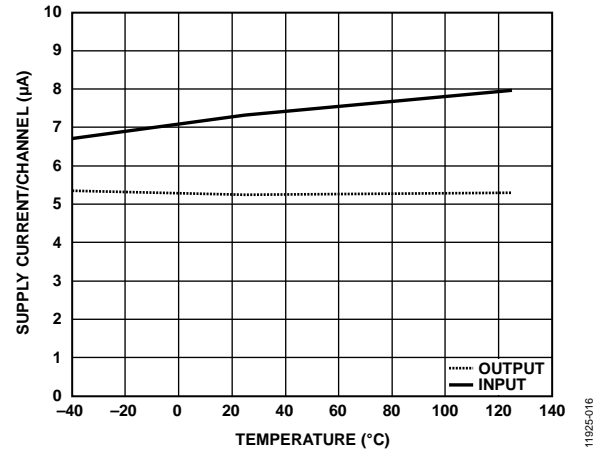


図 16.  $V_{DDx} = 2.5\text{ V}$ 、データレート = 100 kbps でのチャンネル当たりの入力および出力電源電流 (typ) の温度特性

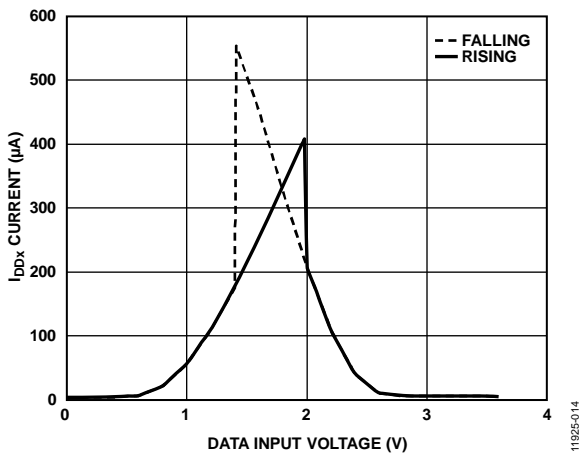


図 14.  $V_{DDx} = 3.3\text{ V}$  でのデータ入力電圧対入力当たりの  $I_{DDx}$  電流 (typ)

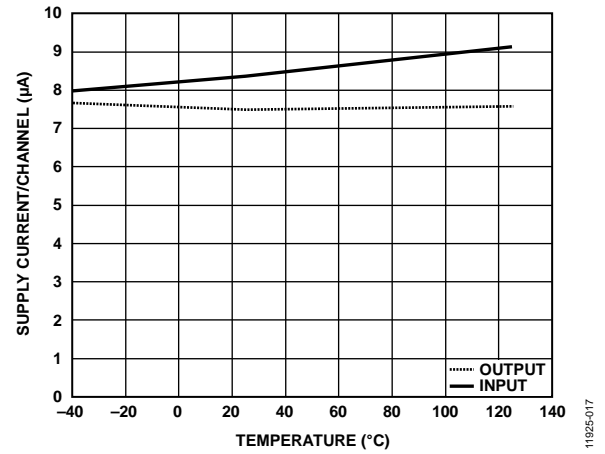


図 17.  $V_{DDx} = 3.3\text{ V}$ 、データレート = 100 kbps でのチャンネル当たりの入力および出力電源電流 (typ) の温度特性

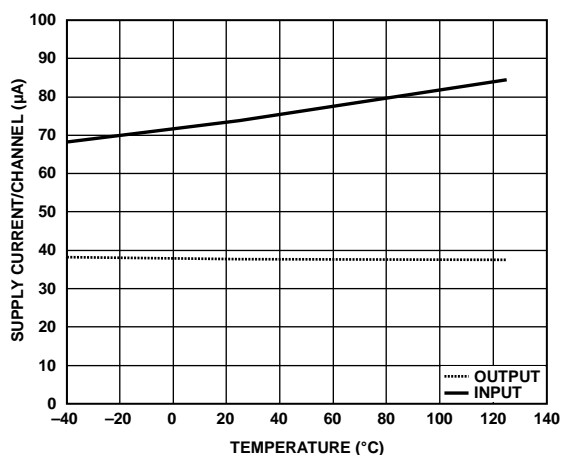


図 18.  $V_{DDx} = 2.5\text{ V}$ 、データレート= 1000 kbps でのチャンネル当たりの入力および出力電源電流 (typ) の温度特性

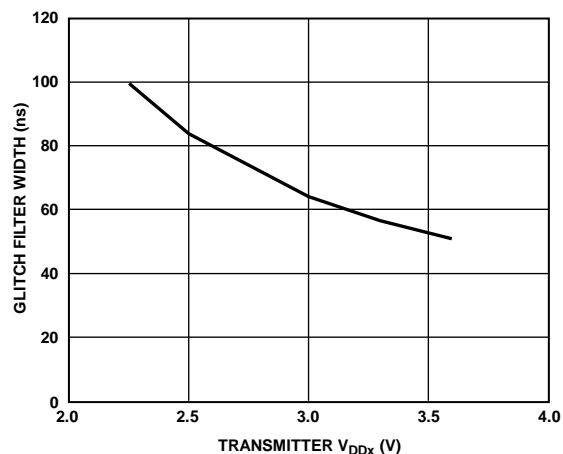


図 21. グリッチ・フィルタ幅 対 動作スレッシュホールド (typ)

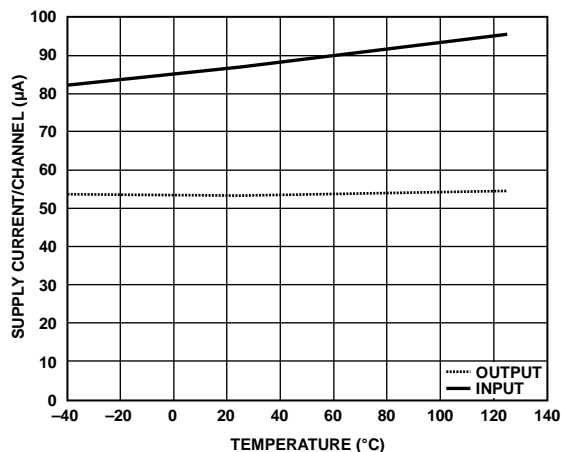


図 19.  $V_{DDx} = 3.3\text{ V}$ 、データレート= 1000 kbps でのチャンネル当たりの入力および出力電源電流 (typ) の温度特性

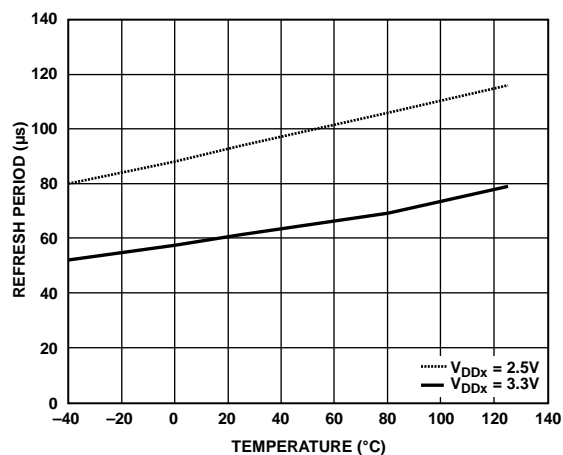


図 22. 3.3 V および 2.5 V 動作でのリフレッシュ時間 (typ) の温度特性

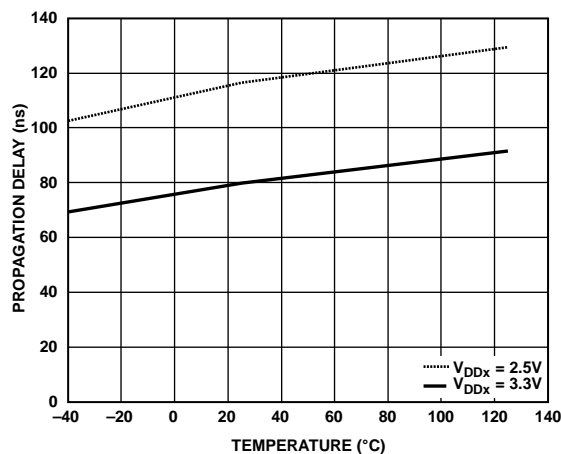


図 20.  $V_{DDx} = 3.3\text{ V}$  または  $V_{DDx} = 2.5\text{ V}$  での伝搬遅延 (typ) の温度特性

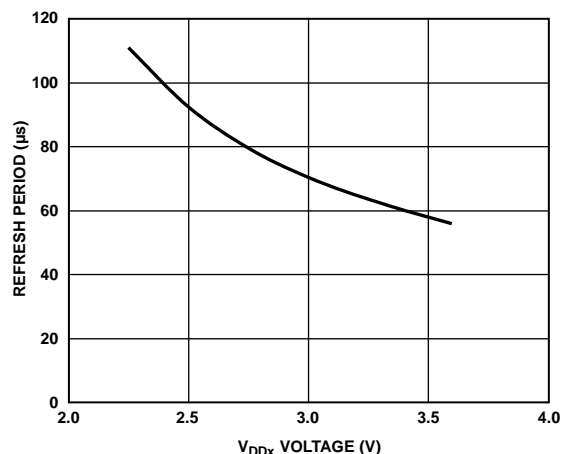


図 23.  $V_{DDx}$  電圧対リフレッシュ時間 (typ)



## アプリケーション情報

### PCボードのレイアウト

ADuM1240/ADuM1241/ADuM1245/ADuM1246 デジタル・アイソレータには、ロジック・インターフェース用の外付けインターフェース回路は不要です。入力電源ピンと出力電源ピン ( $V_{DD1}$  と  $V_{DD2}$ ) には電源バイパスを施すことが強く推奨されます(図 24 参照)。バイパス・コンデンサの値を  $0.01 \mu\text{F} \sim 0.1 \mu\text{F}$  とし、コンデンサの両端と入力電源との間の合計リード長を  $20 \text{ mm}$  以下にすれば、最良の結果が得られます。

PCB を適切に設計すると、これらのデジタル・アイソレータは CISPR 22 クラス A (および FCC クラス A) 放射規格を容易に満たすことができ、また非シールド環境でさらに厳しい CISPR 22 クラス B (および FCC クラス B) 規格を満たすことができます。ボード・レイアウトの問題や積層の問題など、PCB 関連の EMI 軽減技術については AN-1109 アプリケーション・ノートを参照してください。

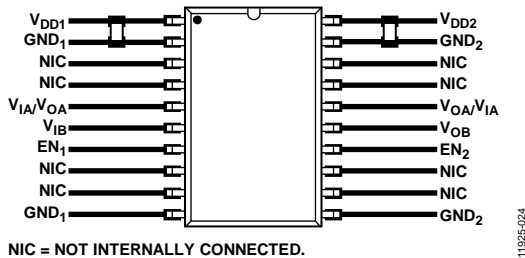


図 24. PC ボードの推奨レイアウト、RS-20

大きなコモンモード過渡電圧が発生するアプリケーションでは、絶縁バリアをまたぐボード結合が最小になるようにすることが重要です。さらに、所定のデバイス側で起きる信号カップリングの影響が全てのピンに等しくなるようにボード配線を設計してください。この注意を怠ると、ピン間で発生する電位差がデバイスの絶対最大定格を超えてしまい、ラッチアップまたは恒久的な損傷が発生することがあります。

### 伝搬遅延に関するパラメータ

伝搬遅延時間は、ロジック信号がデバイスを通過するのに要する時間を表すパラメータです。ハイ・レベルからロー・レベルへの遷移の入出力間伝搬遅延時間は、ロー・レベルからハイ・レベルへの遷移の伝搬遅延時間と異なる場合があります。

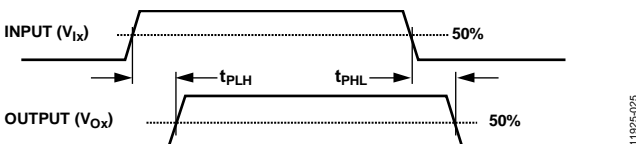


図 25. 伝搬遅延パラメータ

パルス幅歪みとは、これら 2 つの伝搬遅延時間の間の最大の差を意味し、入力信号のタイミングが保存される精度を表します。

チャンネル間マッチングとは、1 つの

ADuM1240/ADuM1241/ADuM1245/ADuM1246 デバイス

内にある複数のチャンネル間の伝搬遅延差の最大値を意味します。

伝搬遅延スキューは、同じ条件で動作する複数の ADuM1240/ADuM1241/ADuM1245/ADuM1246 デバイス間での伝搬遅延差の最大値を意味します。

### DC 精度と低消費電力動作

#### 標準動作モード

アイソレータ入力での正および負のロジック遷移により、狭いパルス(約  $1 \text{ ns}$ ) がトランスを経由してデコーダに送られます。デコーダは双安定であるため、入力にロジック遷移を示すパルスによりセットまたはリセットされます。約  $140 \mu\text{s}$  以上入力にロジック遷移がない場合、 $\text{EN}_1$  および  $\text{EN}_2$  をロー・レベルにして、リフレッシュ機能とウォッチドッグ機能がイネーブルされます。そして適正な入力状態を示す一連の周期的なリフレッシュ・パルスを送信して、出力で正しい DC レベルが得られます。デコーダが約  $200 \mu\text{s}$  以上内部パルスを受信しないと、入力側に電源が供給されないか機能していないと判断し、ウォッチドッグ回路によってアイソレータ出力を強制的にデフォルト状態にします。デフォルト状態は、ADuM1240 および ADuM1241 バージョンではハイ・レベル、ADuM1245 および ADuM1246 バージョンではロー・レベルです。

#### 低消費電力動作モード

消費電力を最小限に抑えるためには、 $\text{EN}_1$  と  $\text{EN}_2$  をロジック・ハイ・レベルにすることによって

ADuM1240/ADuM1241/ADuM1245/ADuM1246 のリフレッシュ機能とウォッチドッグ機能をディスエーブルしてください。適正な動作を行なうために、これらの制御ピンはデバイスの各サイドで同じ値に設定する必要があります。

このモードでは、デバイスの消費電流はマイクロアンペア・レベルまで減少します。ただし、起動時には DC 精度が保証されないため、このモードを使用する際には注意が必要です。例えば、次のような連続的なイベントが発生する場合は、これに該当します。

1. サイド 1 に電源が印加される。
2.  $V_{IA}$  入力にハイ・レベルがアサートされる。
3. サイド 2 に電源が印加される。

$V_{IA}$  がハイ・レベルでは、サイド 2 の  $V_{OA}$  に自動転送されないため、 $V_{IA}$  で遷移が発生するまで補正されない、レベル・ミスマッチが存在する可能性があります。各サイドで電源が安定し、チャンネル入力に遷移が発生した後は、そのチャンネルの入力と出力の状態は正確にマッチングします。このような偶発事故に対しては、ダミーデータを送信したり、電源投入後に強制同期のために短時間リフレッシュ機能をオンする、などのいくつかの方法によって対処することができます。

### 低消費電力動作の推奨入力電圧

ADuM1240/ADuM1241/ADuM1245/ADuM1246 はシュミット・トリガ入力バッファを実装しているため、低いデータレートやノイズの多い環境でクリーンに動作します。シュミット・トリガにより、入力電圧が  $V_{DDx}$  と  $GND_x$  のいずれのレベルにも近くないときに少量の貫通電流が流れます。これは、入力電圧が電源範囲の中間にあるときには2つのトランジスタの両方がわずかにオン状態にあるためです。多くのデジタル・デバイスでは、このリーク電流は全電源電流の大きな部分を占めるわけではなく、気がつかない場合がありますが、超低消費電力の

ADuM1240/ADuM1241/ADuM1245/ADuM1246 ではデバイスの全動作電流より大きくなることもあり、無視することはできません。

ADuM1240/ADuM1241/ADuM1245/ADuM1246 で最適な消費電力を実現するためには、常に  $V_{DDx}$  レベルまたは  $GND_x$  レベルにできるだけ近い電圧に入力を駆動する必要があります。図 14 と図 15 に入力の貫通リーク電流を示します。これらの図からわかるように、入力のロジック・スレッショールドは標準 CMOS レベルですが、最適な消費電力性能は入力ロジック・レベルが  $V_{DDx}$  レベルまたは  $GND_x$  レベルから 0.5 V 以内に駆動されるときに達成されます。

### 磁界耐性

デバイスの磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧がデコーダを誤ってセットまたはリセットさせてしまうほど大きくなる条件によって決まります。この条件を以下の解析により求めます。ADuM1240 の 3 V 動作はこれらのデバイスの代表的な動作モードであるため、この条件を調べます。

トランス出力でのパルスは 1.5 V 以上の振幅を持っています。デコーダは約 1.0 V の検出スレッショールドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。受信側コイルへの誘導電圧は次式で与えられます。

$$V = (-d\beta/dt)\sum\pi r_n^2; n = 1, 2, \dots, N$$

ここで、

$\beta$  は磁束密度。

$r_n$  は受信側コイル巻数  $n$  回目の半径。

$N$  は受信側コイルの巻数。

ADuM1240 の受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大 50% であるという条件が与えられると、最大許容磁界が計算されます (図 26 参照)。

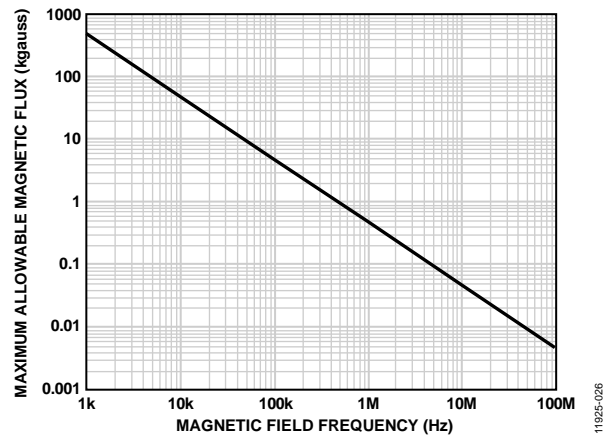


図 26. 最大許容外部磁束密度

例えば、磁界周波数=1 MHz で、最大許容磁界=0.5 kgauss の場合、受信側コイルでの誘導電圧は 0.25 V になります。この電圧は検出スレッショールドの約 50% であるため、誤った出力遷移を引き起こすことはありません。仮にこのような条件が最悪ケースの極性で送信パルス内に存在しても、受信パルスが 1.0 V 以上から 0.75 V に低下するため、デコーダの検出スレッショールド 0.5 V に対してなお余裕を持っています。

前述の磁束密度値は、ADuM1240 トランスから与えられた距離だけ離れた特定の電流値に対応します。図 27 に、周波数の関数としての許容電流値を、選択された距離に対して示します。ADuM1240 は、外部磁界に対して耐性を持っています。極めて大きな高周波電流がデバイスに非常に近いところにある場合のみ問題になります。前述の 1 MHz の例では、デバイス動作に影響を与えるためには、1.2 kA の電流を ADuM1240 から 5 mm の距離まで近づける必要があります。

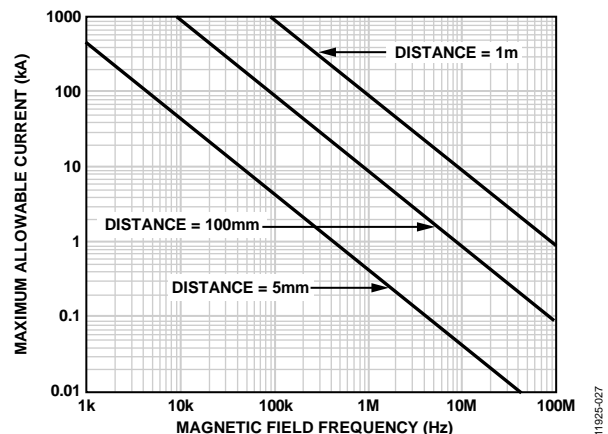


図 27. 様々な電流値と ADuM1240 までの距離に対する最大許容電流

強い磁界と高周波が組み合わせると、PCB のトレースで形成されるループに十分大きな誤差電圧が誘導されて、後段回路のスレッショールドがトリガされてしまうことに注意が必要です。ループを形成する PCB 構造を回避するように注意してください。

## 消費電力

ADuM1240/ADuM1241/ADuM1245/ADuM1246 アイソレータの所定のチャンネルにおけるリフレッシュ機能がイネーブル状態での電源電流は、電源電圧、チャンネルのデータレート、チャンネルの出力負荷の関数になっています。

各入力チャンネルに対して、電源電流は次式で与えられます。

$$I_{DDI} = I_{DDI(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDI} = I_{DDI(D)} \times (2f - f_r) + I_{DDI(Q)} \quad f > 0.5 f_r$$

各出力チャンネルに対して、電源電流は次式で与えられます。

$$I_{DDO} = I_{DDO(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDO} = (I_{DDO(D)} + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO(Q)} \quad f > 0.5 f_r$$

ここで、

$I_{DDI(D)}$  と  $I_{DDO(D)}$  は、それぞれチャンネル当たりの動的な入力電源電流と出力電源電流です (mA/Mbps)。

$C_L$  は出力負荷容量 (pF)。

$V_{DDO}$  は出力電源電圧 (V)。

$f$  は入力ロジック信号周波数 (MHz) であり、入力データレートの 1/2 で、単位は Mbps。

$f_r$  は入力ステージのリフレッシュ・レート (Mbps) =  $1/T_r$  ( $\mu$ s)。

$I_{DDI(Q)}$  と  $I_{DDO(Q)}$  はそれぞれ指定された入力静止電源電流と出力静止電源電流 (mA)。

$V_{DD1}$  と  $V_{DD2}$  の合計電源電流を計算するために、 $V_{DD1}$  と  $V_{DD2}$  に対応するチャンネルの各入力と各出力の電源電流を計算して合計します。図 6～図 13 に、無負荷状態の出力に対して、データレートの関数としてのチャンネル当たりの電源電流を示します。

## 絶縁寿命

すべての絶縁構造は、長時間に電圧ストレスを受けると最終的に劣化します。絶縁性能の低下率は、絶縁に加えられる電圧波形の特性に依存します。アナログ・デバイセズは、規制当局が行うテストの他に、広範囲な評価を実施して

ADuM1240/ADuM1241/ADuM1245/ADuM1246 の絶縁構造の寿命を決定しています。

アナログ・デバイセズは、定格連続動作電圧より高い電圧レベルを使った加速寿命テストを実施しています。複数の動作条件に対する加速ファクタを求めました。これらのファクタを使うと、実際の動作電圧での故障までの時間を計算することができます。表 17 に、バイポーラ AC 動作条件での 50 年の運用寿命に対応するピー

ク電圧と CSA/VDE 承認の最大動作電圧を示します。多くの場合、承認された動作電圧は 50 年運用寿命の電圧より高くなっています。これらの高い動作電圧では、場合によっては絶縁寿命を短くすることがあります。

ADuM1240/ADuM1241/ADuM1245/ADuM1246 の絶縁寿命は、絶縁バリアに加えられる電圧波形のタイプに依存します。*iCoupler* 絶縁構造の性能は、波形がバイポーラ AC、ユニポーラ AC、DC のいずれであるかに応じて、異なるレートで低下します。図 16、図 17、図 18 に、これらの異なる絶縁電圧波形を示します。

バイポーラ AC 電圧は最も厳しい環境です。AC バイポーラ条件での 50 年動作寿命の目標により、アナログ・デバイセズが推奨する最大動作電圧が決定されています。

ユニポーラ AC または DC 電圧の場合、絶縁に加わるストレスは大幅に少なくなります。このために高い動作電圧での動作が可能になり、さらに 50 年の運用寿命を実現することができます。表 17 に示す動作電圧は、ユニポーラ AC 電圧または DC 電圧のケースに適合する場合、50 年の最小寿命を維持しながら適用することができます。図 29 または図 30 に適合しない絶縁電圧波形は、バイポーラ AC 波形として扱う必要があり、ピーク電圧は表 17 に示す 50 年寿命電圧値に制限する必要があります。

図 29 に示す電圧は、説明目的のために正弦波としています。すなわち、0 V とある規定値との間で変化する任意の電圧波形とすることができます。規定値は正または負とすることができますが、電圧は 0 V を通過することはできません。

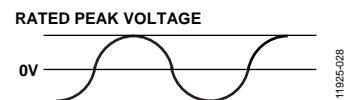


図 28. バイポーラ AC 波形

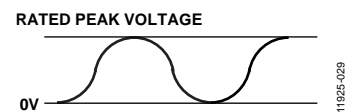


図 29. ユニポーラ AC 波形

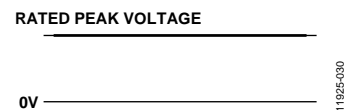


図 30. DC 波形

## パッケージとオーダー・ガイド

## 外形寸法

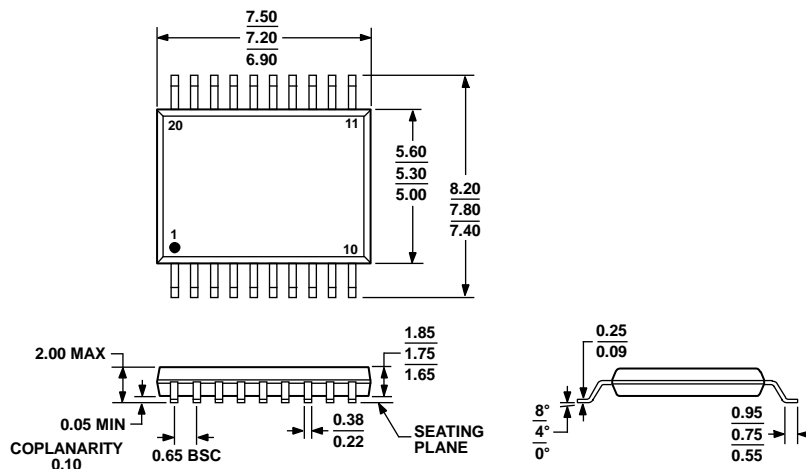


図 31. 20 ピン・シュリンク・スモール・アウトライン・パッケージ-[SSOP]  
(RS-20)

寸法表示：ミリメートル

## オーダー・ガイド

モデル <sup>1</sup>	入力数、 V <sub>DD1</sub> 側	入力数、 V <sub>DD2</sub> 側	最大 データ レート (Mbps)	最大 伝搬 遅延 3.3 V	出力 デフォルト 状態	温度範囲	パッケージ	パッケージ オプション
ADuM1240ARSZ	2	0	2	180	High	-40°C~+125°C	20-Lead SSOP	RS-20
ADuM1240ARSZ-RL7	2	0	2	180	High	-40°C~+125°C	20-Lead SSOP, 7" Tape and Reel	RS-20
ADuM1241ARSZ	1	1	2	180	High	-40°C~+125°C	20-Lead SSOP	RS-20
ADuM1241ARSZ-RL7	1	1	2	180	High	-40°C~+125°C	20-Lead SSOP, 7" Tape and Reel	RS-20
ADuM1245ARSZ	2	0	2	180	Low	-40°C~+125°C	20-Lead SSOP	RS-20
ADuM1245ARSZ-RL7	2	0	2	180	Low	-40°C~+125°C	20-Lead SSOP, 7" Tape and Reel	RS-20
ADuM1246ARSZ	1	1	2	180	Low	-40°C~+125°C	20-Lead SSOP	RS-20
ADuM1246ARSZ-RL7	1	1	2	180	Low	-40°C~+125°C	20-Lead SSOP, 7" Tape and Reel	RS-20

<sup>1</sup> Z = RoHS 準拠製品。

## 注記