



低消費電力、165 MHz HDMIレシーバ

データシート

ADV7610

特長

高品位マルチメディア・インターフェース（HDMI®）

すべての必須 mandatory 3D ビデオ・フォーマットはもちろん、additional 3D フォーマットにも対応

sYCC601、Adobe RGB、Adobe YCC 601、xvYCC extended gamut color を対応

CEC 1.4 互換

HDMI レシーバ

最大 165MHz の TMDS クロック周波数

24 ビット出力ピクセル・バス

HDCP 1.4 に対応、HDCP キー内蔵

HDCP リピータ（最大 127 KSV）に対応

CEC コントローラ内蔵

プログラマブル HDMI イコライザ

HDMI ポートの 5 V 検出機能と Hot Plug™ アサート・ピン

オーディオ対応

S/PDIF（IEC 60958 互換）デジタル・オーディオ

HDMI オーディオ抽出に対応

高度なオーディオ・ミュート機能

I²S、8 チャンネル（4 ストリーム）

一般的な機能

2 つの割込み出力を備えた割込みコントローラ

標準識別（STDI）回路

柔軟性の高い 24 ビット・ピクセル出力インターフェース

拡張ディスプレイ識別データ（EDID）RAM を内蔵

Any to any（3 x 3）カラー・スペース変換（CSC）マトリックス

2 層プリント基板ボード（PCB）の設計に対応

76 ピン、6 mm x 6 mm、チップスケール・パッケージ BGA

アプリケーション

携帯型アプリケーション

ピコ・プロジェクタ

デジタル・ビデオ・カメラ

機能ブロック図

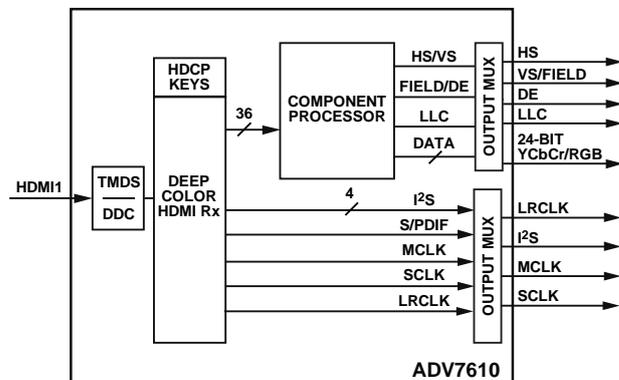


図 1.

10775-001

目次

| | | | |
|--------------------------------------|---|-------------------------|----|
| 特長..... | 1 | 電源シーケンス..... | 10 |
| アプリケーション..... | 1 | パワーアップ・シーケンス..... | 10 |
| 機能ブロック図..... | 1 | パワーダウン・シーケンス..... | 10 |
| 改訂履歴..... | 2 | 機能の概要..... | 11 |
| 概要..... | 3 | HDMI レシーバ..... | 11 |
| 詳細な機能ブロック図..... | 3 | コンポーネント・プロセッサ (CP)..... | 11 |
| 仕様..... | 4 | その他の特長..... | 11 |
| 電気的特性..... | 4 | ピクセル入力/出力フォーマット..... | 12 |
| データおよび I ² C タイミング特性..... | 5 | ピクセル・データ出力モードの特長..... | 12 |
| 絶対最大定格..... | 7 | 外形寸法..... | 14 |
| パッケージの熱性能..... | 7 | オーダー・ガイド..... | 14 |
| ESD に関する注意..... | 7 | | |
| ピン配置と機能の説明..... | 8 | | |

改訂履歴

12/12 — Revision 0: Initial Version

概要

ADV7610 には、業務用 (HDCP 非対応) や工業用の各製品があり、動作温度範囲は-40~+85°Cです。

ADV7610 は HDMI 対応の高品質シングル入力レシーバで、HDMI 仕様で規定された必須の 3D TV に完全対応する HDMI 対応レシーバを採用しています。ADV7610 は、UXGA 60Hz 8 ビットまでのフォーマットに対応します。

また、CDC (Capability Discovery and Control) 機能をサポートした CEC コントローラを内蔵しています。

ADV7610 は、HDMI ストリームから抽出したオーディオ・データ用の 4 チャンネルのステレオ・オーディオ出力ポートを内蔵しています。この HDMI レシーバは、オーディオ出力に外部への可聴ノイズが混入するのを防ぐ高度なミュート・コントローラを備えています。

次のオーディオ・フォーマットに対応しております。

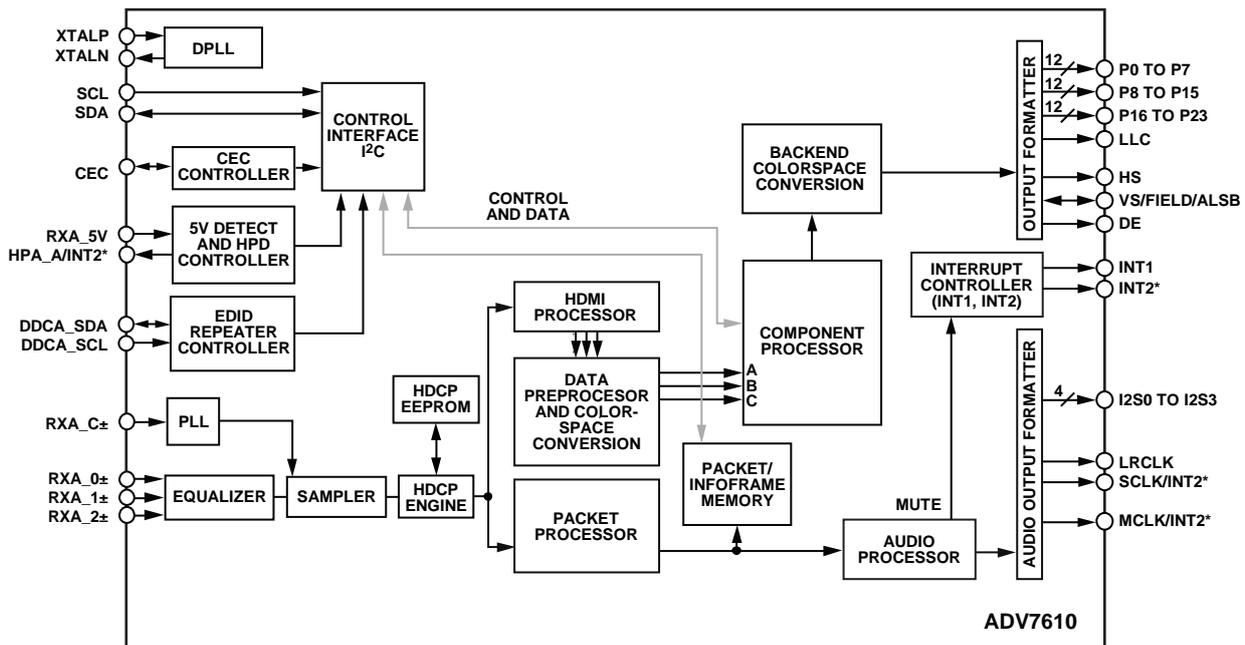
- I²S シリアライザからの 4 ストリーム (8 チャンネル)
- S/PDIF シリアライザからのストリーム (非圧縮 2 チャンネルまたは AC3 などの圧縮 N チャンネル)
- DST ストリーム

HDMI ポートには、専用の 5V 検出機能と Hot Plug アサート・ピンがあります。また、HDMI レシーバは、長いケーブルでも確実なインターフェース動作を保証するイコライザも備えています。

ADV7610 は、HDMI レシーバからのビデオ信号を処理するメイン・コンポーネント・プロセッサ (CP) を 1 個内蔵しています。コントラスト調整、輝度調整、飽和度調整、STDI 検出ブロック、フリー・ラン、同期アライメント制御などの機能を提供します。

最新の CMOS プロセスで製造された ADV7610 は、RoHS に準拠した 6 mm×6 mm の 76 ピン CSP_BGA パッケージを採用しており、-40~+85°C の温度範囲で仕様が規定されています。

詳細な機能ブロック図



*INT2 CAN BE OUTPUT ON ONE OF THE FOLLOWING PINS ONLY: SCLK/INT2, MCLK/INT2, OR HPA_A/INT2.

図 2. 詳細な機能ブロック図

10775-002

仕様

特に指定のない限り、DVDD = 1.71~1.89 V、DVDDIO = 3.14~3.46 V、PVDD = 1.71~1.89 V、TVDD = 3.14~3.46 V、CVDD = 1.71~1.89 V、 $T_{MIN} \sim T_{MAX} = -40^{\circ}C \sim +85^{\circ}C$ 。

電気的特性

表 1.

| Parameter | Symbol | Test Conditions/Comments | Min | Typ | Max | Unit |
|--|------------------|--------------------------|------|------|-------|------|
| DIGITAL INPUTS¹ | | | | | | |
| Input High Voltage | V_{IH} | XTALN and XTALP | 1.2 | | | V |
| | V_{IH} | Other digital inputs | 2 | | | V |
| Input Low Voltage | V_{IL} | XTALN and XTALP | | | 0.4 | V |
| | V_{IL} | Other digital inputs | | | 0.8 | V |
| Input Current | I_{IN} | RESET pin | | ±45 | ±60 | μA |
| | | Other digital inputs | | ±10 | | μA |
| Input Capacitance | C_{IN} | | | | 10 | pF |
| DIGITAL INPUTS (5 V TOLERANT)^{1,2} | | | | | | |
| Input High Voltage | V_{IH} | | 2.6 | | | V |
| Input Low Voltage | V_{IL} | | | | 0.8 | V |
| Input Current | I_{IN} | | -82 | | +82 | μA |
| DIGITAL OUTPUTS¹ | | | | | | |
| Output High Voltage | V_{OH} | | 2.4 | | | V |
| Output Low Voltage | V_{OL} | | | | 0.4 | V |
| High Impedance Leakage Current | I_{LEAK} | VS/FIELD/ALSB pin | | ±35 | ±60 | μA |
| | | HPA_A/INT2 pin | | | ±82 | μA |
| | | Other | | 10 | | μA |
| Output Capacitance | C_{OUT} | | | | 20 | pF |
| POWER REQUIREMENTS³ | | | | | | |
| Digital Core Power Supply | DVDD | | 1.71 | 1.8 | 1.89 | V |
| Digital I/O Power Supply | DVDDIO | | 3.14 | 3.3 | 3.46 | V |
| PLL Power Supply | PVDD | | 1.71 | 1.8 | 1.89 | V |
| Terminator Power Supply | TVDD | | 3.14 | 3.3 | 3.46 | V |
| Comparator Power Supply | CVDD | | 1.71 | 1.8 | 1.89 | V |
| Digital Core Supply Current | I_{DVDD} | UXGA 60 Hz at eight bits | | 95.7 | 188.1 | mA |
| Digital I/O Supply Current | I_{DVDDIO} | UXGA 60 Hz at eight bits | | 12.9 | 178.5 | mA |
| PLL Supply Current | I_{PVDD} | UXGA 60 Hz at eight bits | | 30.7 | 36.9 | mA |
| Terminator Supply Current | I_{TVDD} | UXGA 60 Hz at eight bits | | 50.9 | 57.6 | mA |
| Comparator Supply Current | I_{CVDD} | UXGA 60 Hz at eight bits | | 95.8 | 114.4 | mA |
| POWER-DOWN CURRENTS⁴ | | | | | | |
| Digital Core Supply Current | I_{DVDD_PD} | Power-Down Mode 1 | | 0.2 | 0.5 | mA |
| Digital I/O Supply Current | I_{DVDDIO_PD} | Power-Down Mode 1 | | 1.3 | 1.7 | mA |
| PLL Supply Current | I_{PVDD_PD} | Power-Down Mode 1 | | 1.5 | 1.8 | mA |
| Terminator Supply Current | I_{TVDD_PD} | Power-Down Mode 1 | | 0.1 | 0.3 | mA |
| Comparator Supply Current | I_{CVDD_PD} | Power-Down Mode 1 | | 1.3 | 1.7 | mA |
| Power-Up Time | t_{PWRUP} | | | 25 | | ms |

¹ データは特性評価により保証しています。

² 5V トレラント・ピン: DDCA_SCL、DDCA_SDA、RXA_5V

³ 最大消費電流は、最大定格電源電圧レベル、モアレ X ビデオ・パターン、最大定格温度によるものです。

⁴ パワーダウン・モード 0 (I/O マップ、レジスタ 0x0C = 0x62)、リング発振器パワーダウン (HDMI マップ、レジスタ 0x48 = 0x01)、DDC パッド・オフ (HDMI マップ、レジスタ 0x73 = 0x01)。

データおよび I²C タイミング特性

表 2.

| Parameter | Symbol | Test Conditions/Comments | Min | Typ | Max | Unit |
|--|----------------------------------|--|-------|----------|-------|--------------|
| CLOCK AND CRYSTAL | | | | | | |
| Crystal Frequency, XTALP | | | | 28.63636 | | MHz |
| Crystal Frequency Stability | | | | | ±50 | ppm |
| LLC Frequency Range ¹ | | | 13.5 | | 165 | MHz |
| I²C PORTS | | | | | | |
| SCL Frequency | | | | | 400 | kHz |
| SCL Minimum Pulse Width High ² | t ₁ | | 600 | | | ns |
| SCL Minimum Pulse Width Low ² | t ₂ | | 1.3 | | | μs |
| Start Condition Hold Time ² | t ₃ | | 600 | | | ns |
| Start Condition Setup Time ² | t ₄ | | 600 | | | ns |
| SDA Setup Time ² | t ₅ | | 100 | | | ns |
| SCL and SDA Rise Time ² | t ₆ | | | | 300 | ns |
| SCL and SDA Fall Time ² | t ₇ | | | | 300 | ns |
| Stop Condition Setup Time ² | t ₈ | | 0.6 | | | μs |
| RESET FEATURE | | | | | | |
| RESET Pulse Width | | | 5 | | | ms |
| CLOCK OUTPUTS | | | | | | |
| LLC Mark:Space Ratio ² | t ₉ :t ₁₀ | | 45:55 | | 55:45 | % duty cycle |
| DATA AND CONTROL OUTPUTS³ | | | | | | |
| Data Output Transition Time ^{2,4} | t ₁₁ | End of valid data to negative clock edge | | 1.0 | 2.2 | ns |
| | t ₁₂ | Negative clock edge to start of valid data | | 0.0 | 0.3 | ns |
| I²S PORT, MASTER MODE | | | | | | |
| SCLK Mark:Space Ratio ² | t ₁₅ :t ₁₆ | | 45:55 | | 55:45 | % duty cycle |
| LRCLK Data Transition Time ² | t ₁₇ | End of valid data to negative SCLK edge | | | 10 | ns |
| LRCLK Data Transition Time ² | t ₁₈ | Negative SCLK edge to start of valid data | | | 10 | ns |
| I ² S Data Transition Time ² | t ₁₉ | End of valid data to negative SCLK edge | | | 5 | ns |
| I ² S Data Transition Time ² | t ₂₀ | Negative SCLK edge to start of valid data | | | 5 | ns |

¹ 最大 LLC 周波数は、UXGA 60 Hz (8 ビット) のクロック周波数により制限されます。² データは特性評価により保証されています。³ 出力クロック・バス上で DLL ブロックをバイパス。⁴ クロック・バス上で DLL をバイパス。

タイミング図

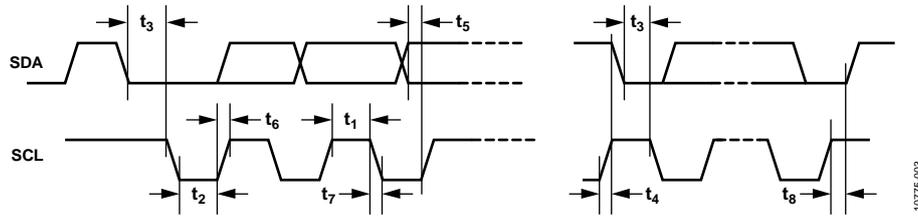


図 3. I²C タイミング

10775-003

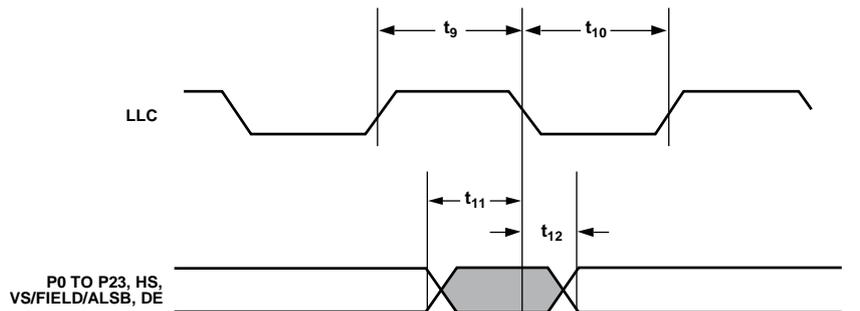


図 4. ピクセル・ポートとコントロール SDR の出力タイミング

10775-004

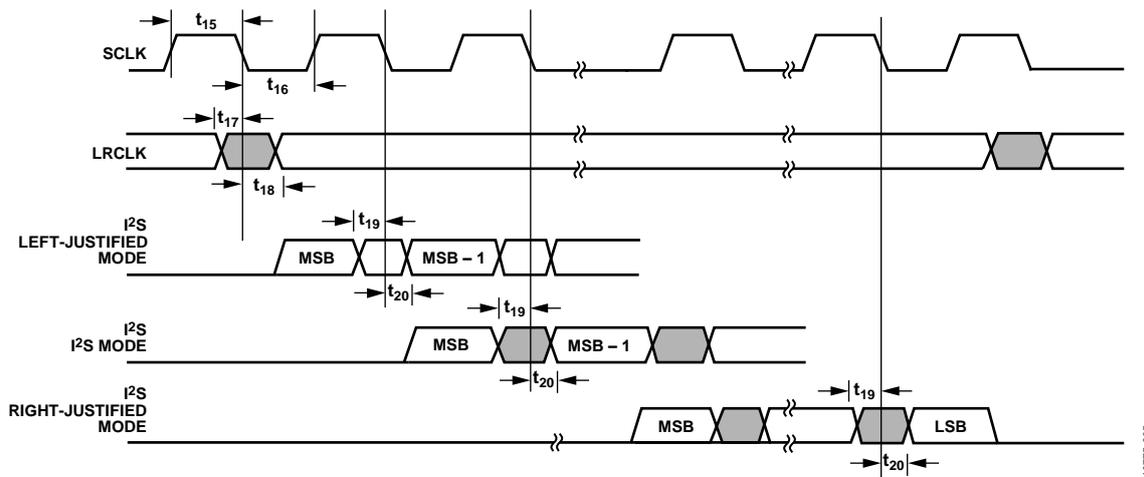


図 5. I²S タイミング

10775-005

絶対最大定格

表 3.

| Parameter | Rating |
|---|----------------------------------|
| DVDD to GND | 2.2 V |
| PVDD to GND | 2.2 V |
| DVDDIO to GND | 4.0 V |
| CVDD to GND | 2.2 V |
| TVDD to GND | 4.0 V |
| Digital Inputs Voltage to GND | GND - 0.3 V to DVDDIO + 0.3 V |
| 5 V Tolerant Digital Inputs to GND ¹ | 5.3 V |
| Digital Outputs Voltage to GND | GND - 0.3 V to DVDDIO + 0.3 V |
| XTALP, XTALN | GND - 0.3 V to PVDD + 0.3 V |
| SCL/SDA Data Pins to DVDDIO | DVDDIO - 0.3 V to DVDDIO + 3.6 V |
| Maximum Junction Temperature (T _{JMAX}) | 125°C |
| Storage Temperature Range | -60°C to +150°C |
| Infrared Reflow Soldering (20 sec) | 260°C |

¹ 3.3 V入力、5 Vトレラント : DDCA_SCL、DDCA_SDA、RXA_5V

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

パッケージの熱性能

ADV7610 の使用時に消費電力を低減するには、デバイスの使用していない部分の電源をオフにしてください。

PC ボードの金属の違いにより基板の熱伝導率が異なるため、 θ_{JA} の値は基板によって異なります。

最も効率的な測定方法は、パッケージの表面温度を使用してダイの温度を評価する方法です。こうすれば、 θ_{JA} 値による違いをなくすることができます。

最大ジャンクション温度 (T_{JMAX}) の 125°C を超えないようにしてください。次の式で、測定したパッケージ表面温度からジャンクション温度を求めることができます。この式は、ヒート・シンクを使用していない被試験デバイス (DUT) の場合にのみ有効です。

$$T_J = T_S + (\Psi_{JT} \times W_{TOTAL})$$

ここで、

T_S はパッケージ表面温度 (°C) です。

$\Psi_{JT} = 0.4^\circ\text{C}/\text{W}$ (76 ピン CSP_BGA の場合)

$$W_{TOTAL} = ((PVDD \times I_{PVDD}) + (0.05 \times TVDD \times I_{TVDD}) + (CVDD \times I_{CVDD}) + (DVDD \times I_{DVDD}) + (DVDDIO \times I_{DVDDIO}))$$

ここで、0.05 はデバイス自体で消費する TVDD 電力の 5% です。

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明

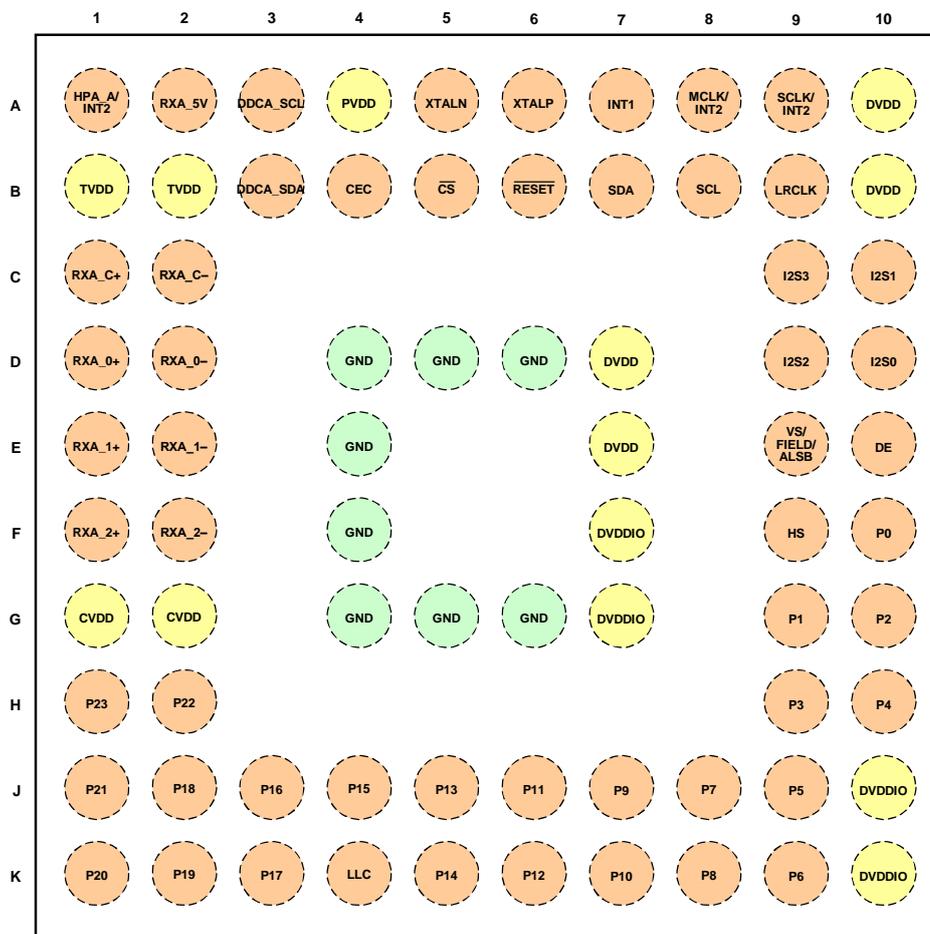


図 6. ピン配置

表 4. ピン機能の説明

| ピン番号 | 記号 | タイプ | 説明 |
|--------------------------------|------------|------------|--|
| D4, D5, D6, E4, F4, G4, G5, G6 | GND | グラウンド | グラウンド |
| A1 | HPA_A/INT2 | その他のデジタル | Hot Plug アサート信号 (HDMI ポート A を使用) または割込み 2 信号の出力に設定できるデュアル・ファンクション・ピン |
| G1, G2 | CVDD | 電源 | HDMI アナログ・ブロック電源電圧 (1.8 V) |
| B1, B2 | TVDD | 電源 | ターミネータ電源電圧 (3.3 V) |
| F7, G7, J10, K10 | DVDDIO | 電源 | デジタル I/O 電源電圧 (3.3 V) |
| A10, B10, D7, E7 | DVDD | 電源 | デジタル・コア電源電圧 (1.8 V) |
| A4 | PVDD | 電源 | PLL 電源電圧 (1.8 V) |
| C2 | RXA_C- | HDMI 入力 | HDMI インターフェースのポート A の相補デジタル入力クロック |
| C1 | RXA_C+ | HDMI 入力 | HDMI インターフェースのポート A の真のデジタル入力クロック |
| D2 | RXA_0- | HDMI 入力 | HDMI インターフェースのポート A の相補デジタル入力チャンネル 0 |
| D1 | RXA_0+ | HDMI 入力 | HDMI インターフェースのポート A の真のデジタル入力チャンネル 0 |
| E2 | RXA_1- | HDMI 入力 | HDMI インターフェースのポート A の相補デジタル入力チャンネル 1 |
| E1 | RXA_1+ | HDMI 入力 | HDMI インターフェースのポート A の真のデジタル入力チャンネル 1 |
| F2 | RXA_2- | HDMI 入力 | HDMI インターフェースのポート A の相補デジタル入力チャンネル 2 |
| F1 | RXA_2+ | HDMI 入力 | HDMI インターフェースのポート A の真のデジタル入力チャンネル 2 |
| H1 | P23 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| H2 | P22 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |

| ピン番号 | 記号 | タイプ | 説明 |
|------------------|---------------|------------|---|
| J1 | P21 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K1 | P20 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K2 | P19 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J2 | P18 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K3 | P17 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J3 | P16 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K4 | LLC | デジタル・ビデオ出力 | ピクセル・データ用のライン・ロック出力クロック (周波数範囲：13.5 MHz～162.5 MHz) |
| J4 | P15 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K5 | P14 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J5 | P13 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K6 | P12 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J6 | P11 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K7 | P10 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J7 | P9 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K8 | P8 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J8 | P7 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| K9 | P6 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| J9 | P5 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| H10 | P4 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| H9 | P3 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| G10 | P2 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| G9 | P1 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| F10 | P0 | デジタル・ビデオ出力 | ビデオ・ピクセル出力ポート |
| E10 | DE | その他のデジタル | データ・イネーブル。DEはアクティブ・ピクセル・データを示す信号です。 |
| F9 | HS | デジタル・ビデオ出力 | 水平同期出力信号 |
| E9 | VS/FIELD/ALSB | デジタル入力/出力 | 垂直同期出力信号 すべてのインターレース・ビデオ・モードのフィールド同期出力信号 VSまたはFIELDはこのピンで設定できます。 ALSBでI ² Cアドレスを選択できます。 |
| D10, C10, D9, C9 | I2S0 to I2S3 | その他のデジタル | オーディオ出力ピン。これらのピンは、S/PDIFデジタル・オーディオ(S/PDIF)またはI ² Sの出力に設定できます。 |
| A9 | SCLK/INT2 | その他のデジタル | オーディオ・シリアル・クロックまたは割り込み2信号の出力に設定できるデュアル・ファンクション・ピン。 |
| B9 | LRCLK | その他のデジタル | オーディオ左/右クロック |
| A8 | MCLK/INT2 | その他のデジタル | オーディオ・マスタ・クロックまたは割り込み2信号の出力に設定できるデュアル・ファンクション・ピン。 |
| B8 | SCL | その他のデジタル | I ² Cポート・シリアル・クロック入力。SCLは制御ポートのクロック・ラインです。 |
| B7 | SDA | その他のデジタル | I ² Cポート・シリアル・データ入力/出力ピン。SDAは制御ポートのデータ・ラインです。 |
| A7 | INT1 | その他のデジタル | 割り込み1。このピンはアクティブ・ローまたはアクティブ・ハイになります。ステータス・ビットが変わると、このピンがトリガされます。割り込みをトリガするイベントはユーザの設定に従います。 |
| B6 | RESET | その他のデジタル | システム・リセット入力。アクティブ・ロー。ADV7610回路をリセットするには、最小幅5msのローレベル・パルスを入力する必要があります。 |
| A6 | XTALP | その他のアナログ | ADV7610をクロック駆動するための28.63636MHz水晶発振器または外付けの1.8V、28.63636MHzクロック発振器用の入力ピン |
| A5 | XTALN | その他のアナログ | 水晶発振器入力。28.63636MHz水晶発振器の入力ピン |
| B4 | CEC | デジタル入力/出力 | 民生電子機器制御チャンネル |
| B5 | CS | その他のデジタル | チップ・セレクト(バー)。このラインをハイレベルにすると、I ² Cテート・マシンはI ² C送信を無視します。 |
| A3 | DDCA_SCL | HDMI入力 | HDCPスレーブ・シリアル・クロック・ポートA。DDCA_SCLは5Vトレラントの3.3V入力です。 |
| B3 | DDCA_SDA | HDMI入力 | HDCPスレーブ・シリアル・データ・ポートA。DDCA_SDAは5Vトレラントの3.3V入力です。 |
| A2 | RXA_5V | HDMI入力 | HDMIインターフェースのポートAの5V検出ピン |

電源シーケンス

パワーアップ・シーケンス

ADV7610は、最初に3.3V電源、その後に1.8V電源という順番でパワーアップすることを推奨します。電源パワーアップ時にはリセットをローレベルにしておく必要があります。

全電源を同時にアサートしてADV7610をパワーアップすることもできます。この場合は、電源が安定するまで注意する必要があり、低い定格電源が高い定格電源レベルを超えていないか確認する必要があります。

パワーダウン・シーケンス

高い定格電源が低い定格電源を下回らない限り、ADV7610の各電源は同時に解除できます。

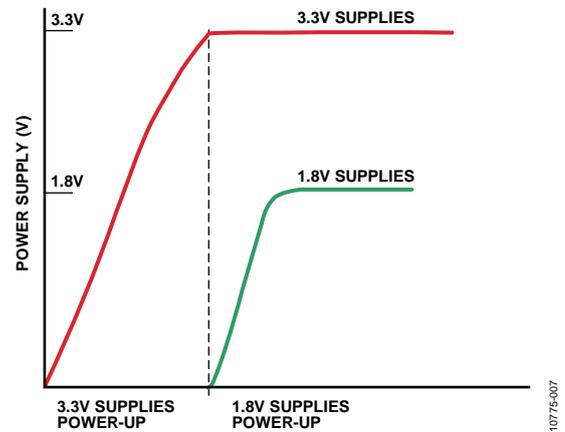


図 7. 推奨のパワーアップ・シーケンス

機能の概要

HDMI レシーバ

レシーバは、すべての Mandatry3D フォーマットと多くのオプション 3D フォーマットに対応します。UXGA 8 ビットまでの HDTV フォーマットに対応します。

ADV7610 の HDMI 互換レシーバは、HDMI データ信号のプログラマブル・イコライゼーション機能を提供します。この機能は、HDMI および DVI ケーブル配線(特にケーブルが長い場合や高周波信号の場合)に固有の高周波損を補償します。最大 30 メートルのケーブルのイコライズが可能で、堅牢なレシーバ性能を実現できます。

HDCP 内蔵のため、ディスプレイは暗号化されたコンテンツを受信することができます。ADV7610 の HDMI インターフェースによって、HDCP 1.4 プロトコルの規定に従ってビデオ・レシーバの認証やレシーバでの符号化データの解釈、伝送認証の Renewability が可能です。

ADV7610 は同期再生ブロックを備えているため、表示されているビデオ・フォーマットの測定に基づいて DE を再生でき、水平/垂直同期信号をフィルタしてグリッチを防ぐことができます。HDMI レシーバには、ケーブル切断後に壊れた HDMI パケットを検出するための TERC4 エラー検出機能もサポートしています。

HDMI レシーバはオーディオ・ミュート・コントローラを内蔵しています。このコントローラで、オーディオ出力に混入する外部への可聴ノイズの原因となるさまざまな条件を検出することができます。これらの条件を検出したら、オーディオ信号の変化を滑らかにしてオーディオ・クリック/ポップを防ぐことができます。オーディオは LPCM および IEC 61937 のフォーマットで出力します。

HDMI レシーバの特長：

- 162.5 MHz (8 ビットで UXGA) の最大 TMDS クロック周波数
- HDMI 仕様で規定された 3D フォーマットに対応
- 内蔵イコライザで最大 30 メートルのケーブルに対応
- HDCP 1.4
- 内部 HDCP キー
- PCM オーディオ・パケットに対応
- TDM I²S オーディオ・パケットに対応
- リピータに対応
- 内部 EDID RAM
- HDMI ポート用の Hot Plug アサート・ピン

- CEC コントローラ

コンポーネント・プロセッサ (CP)

ADV7610 は Any to any の 3×3 CSC マトリックスを備えています。CSC ブロックはコンポーネント・プロセッサの出力部にあり、YPrPb から RGB への変換または RGB から YCrCb への変換が可能です。ほかにも多くの色空間の標準をカラー・スペース・コンバータを使って実装できます。

CP の特長：

- 525i、625i、525p、625p、720p、1080i、1080p、その他のフォーマット
- ゲイン (コントラスト)、オフセット (輝度)、色相、彩度などのマニュアル調整
- ビデオ入力がないときに安定したタイミングを提供できるフリー・ラン出力モード
- 162.5 MHz の処理速度
- コントラスト、輝度、色相、彩度の制御
- STDI ブロックで実現する標準規格識別
- ビデオのバックエンド IC インターフェース用に RGB を YCrCb の色空間に変換してから 4:2:2 フォーマットに変換
- HDMI/DVI トランスミッタに直接接続するための DE 出力

その他の特長

ADV7610 は、位置、極性、幅を設定できる HS、VS、FIELD、DE 出力信号を提供します。

ADV7610 には、INT1、INT2 などのプログラマブルな割込み要求出力ピンがあります (INT2 は、MCLK/INT2、SCLK/INT2、HPA_A/INT2 ピンのどれか 1 つをから出力できます)。このデバイスは低消費電力のパワーダウン・モードも提供します。メイン・マップの I²C アドレスはリセット後に 0x98 となります。プルアップが VS/FIELD/ALSB ピンに接続されていて I²C コマンド SAMPLE_ALSB があると、リセット後に 0x9A に変更することができます。

ADV7610 は、6 mm × 6 mm、RoHS 準拠の BGA パッケージを採用しており、-40~+85°C の温度範囲で仕様が規定されています。

ADV7610 の製品の詳細については、当社販売店までお問い合わせください。

ピクセル入力／出力フォーマット

ADV7610 の出力部は非常に柔軟です。ピクセル出力バスは最大 24 ビットの 4:4:4 YCrCb に対応します。ピクセル・データは、シングル・データレート (SDR) モードとダブル・データレート (DDR) モードの両方に対応しています。SDR モードでは、16/24 ビット 4:2:2 または 24 ビット 4:4:4 出力が可能です。DDR モードでは、ピクセル出力ポートを 8/12 ビット 4:2:2 YCrCb または 24 ビット 4:4:4 RGB に設定できます。

本製品はバス・ローテーションが可能です。表 5 と

表 6 に、対応している各種出力フォーマットを示します。出力モードはすべて I²C 経由で制御できます。

- 埋込みタイム・コードおよび/または HS、VS、FIELD 出力信号の 8/12 ビット ITU-R BT.656 4:2:2 YCrCb
- 埋込みタイム・コードおよび/または HS、VS/FIELD ピン・タイミングの 16/24 ビット YCrCb
- 埋込みタイム・コードおよび/または HS、VS/FIELD ピン・タイミングの 24 ビット YCrCb/RGB
- DDR 8/12 ビット 4:2:2 YCrCb
- DDR 24 ビット 4:4:4 RGB

ピクセル・データ出力モードの特長

出力ピクセル・ポートの特長：

表 5. SDR 4:2:2 および 4:4:4 出力モード

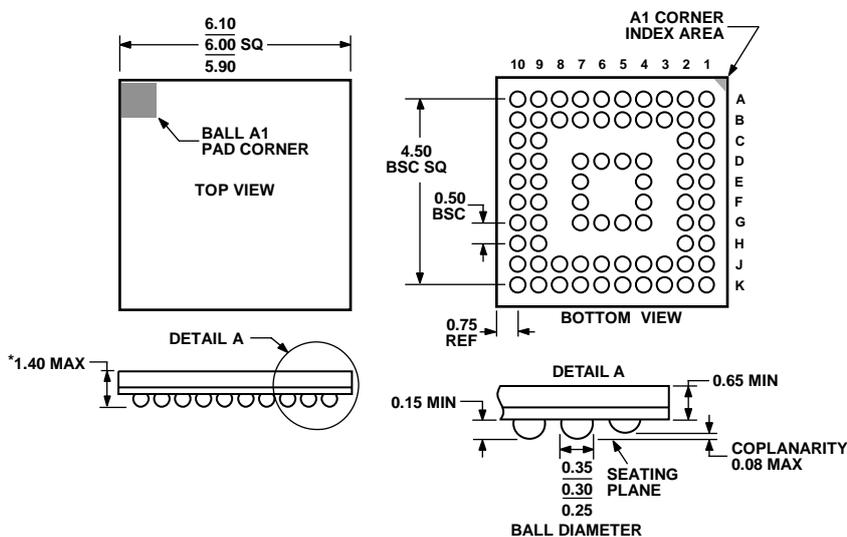
| OP_FORMAT_SEL[7:0] | SDR 4:2:2 | | | | SDR 4:4:4 |
|--------------------|-------------------------------------|--------------------------------------|--|--|----------------------------|
| | 0x0 | 0x0A | 0x80 | 0x8A | 0x40 |
| Pixel Output | 8-Bit SDR ITU-R BT.656 Mode 0 | 12-Bit SDR ITU-R BT.656 Mode 2 | 16-Bit SDR ITU-R BT.656 4:2:2 Mode 0 | 24-Bit SDR ITU-R BT.656 4:2:2 Mode 2 | 24-Bit SDR 4:4:4 Mode 0 |
| P23 | High-Z | Y3, Cb3, Cr3 | High-Z | Y3 | R7 |
| P22 | High-Z | Y2, Cb2, Cr2 | High-Z | Y2 | R6 |
| P21 | High-Z | Y1, Cb1, Cr1 | High-Z | Y1 | R5 |
| P20 | High-Z | Y0, Cb0, Cr0 | High-Z | Y0 | R4 |
| P19 | High-Z | High-Z | High-Z | Cb3, Cr3 | R3 |
| P18 | High-Z | High-Z | High-Z | Cb2, Cr2 | R2 |
| P17 | High-Z | High-Z | High-Z | Cb1, Cr1 | R1 |
| P16 | High-Z | High-Z | High-Z | Cb0, Cr0 | R0 |
| P15 | Y7, Cb7, Cr7 | Y11, Cb11, Cr11 | Y7 | Y11 | G7 |
| P14 | Y6, Cb6, Cr6 | Y10, Cb10, Cr10 | Y6 | Y10 | G6 |
| P13 | Y5, Cb5, Cr5 | Y9, Cb9, Cr9 | Y5 | Y9 | G5 |
| P12 | Y4, Cb4, Cr4 | Y8, Cb8, Cr8 | Y4 | Y8 | G4 |
| P11 | Y3, Cb3, Cr3 | Y7, Cb7, Cr7 | Y3 | Y7 | G3 |
| P10 | Y2, Cb2, Cr2 | Y6, Cb6, Cr6 | Y2 | Y6 | G2 |
| P9 | Y1, Cb1, Cr1 | Y5, Cb5, Cr5 | Y1 | Y5 | G1 |
| P8 | Y0, Cb0, Cr0 | Y4, Cb4, Cr4 | Y0 | Y4 | G0 |
| P7 | High-Z | High-Z | Cb7, Cr7 | Cb11, Cr11 | B7 |
| P6 | High-Z | High-Z | Cb6, Cr6 | Cb10, Cr10 | B6 |
| P5 | High-Z | High-Z | Cb5, Cr5 | Cb9, Cr9 | B5 |
| P4 | High-Z | High-Z | Cb4, Cr4 | Cb8, Cr8 | B4 |
| P3 | High-Z | High-Z | Cb3, Cr3 | Cb7, Cr7 | B3 |
| P2 | High-Z | High-Z | Cb2, Cr2 | Cb6, Cr6 | B2 |
| P1 | High-Z | High-Z | Cb1, Cr1 | Cb5, Cr5 | B1 |
| P0 | High-Z | High-Z | Cb0, Cr0 | Cb4, Cr4 | B0 |

表 6. DDR 4:2:2 および 4:4:4 出力モード

| OP_FORMAT_SEL[7:0] | DDR 4:2:2 Mode (Clock/2) | | DDR 4:2:2 Mode (Clock/2) | | DDR 4:4:4 Mode (Clock/2) ^{1,2} | |
|--------------------|--|------------|---|------------|---|------------|
| | 0x20 | | 0x2A | | 0x60 | |
| Pixel Output | 8-Bit DDR ITU-656 (Clock/2 Output) 4:2:2 Mode 0 | | 12-Bit DDR ITU-656 (Clock/2 Output) 4:2:2 Mode 2 | | 24-Bit DDR RGB (Clock/2 Output) | |
| | Clock Rise | Clock Fall | Clock Rise | Clock Fall | Clock Rise | Clock Fall |
| P23 | High-Z | High-Z | Cb3, Cr3 | Y3 | R7-0 | R7-1 |
| P22 | High-Z | High-Z | Cb2, Cr2 | Y2 | R6-0 | R6-1 |
| P21 | High-Z | High-Z | Cb1, Cr1 | Y1 | R5-0 | R5-1 |
| P20 | High-Z | High-Z | Cb0, Cr0 | Y0 | R4-0 | R4-1 |
| P19 | High-Z | High-Z | High-Z | High-Z | R3-0 | R3-1 |
| P18 | High-Z | High-Z | High-Z | High-Z | R2-0 | R2-1 |
| P17 | High-Z | High-Z | High-Z | High-Z | R1-0 | R1-1 |
| P16 | High-Z | High-Z | High-Z | High-Z | R0-0 | R0-1 |
| P15 | Cb7, Cr7 | Y7 | Cb11, Cr11 | Y11 | G7-0 | G7-1 |
| P14 | Cb6, Cr6 | Y6 | Cb12, Cr12 | Y12 | G6-0 | G6-1 |
| P13 | Cb5, Cr5 | Y5 | Cb9, Cr9 | Y9 | G5-0 | G5-1 |
| P12 | Cb4, Cr4 | Y4 | Cb8, Cr8 | Y8 | G4-0 | G4-1 |
| P11 | Cb3, Cr3 | Y3 | Cb7, Cr7 | Y7 | G3-0 | G3-1 |
| P10 | Cb2, Cr2 | Y2 | Cb6, Cr6 | Y6 | G2-0 | G2-1 |
| P9 | Cb1, Cr1 | Y1 | Cb5, Cr5 | Y5 | G1-0 | G1-1 |
| P8 | Cb0, Cr0 | Y0 | Cb4, Cr4 | Y4 | G0-0 | G0-1 |
| P7 | High-Z | High-Z | High-Z | High-Z | B7-0 | B7-1 |
| P6 | High-Z | High-Z | High-Z | High-Z | B6-0 | B6-1 |
| P5 | High-Z | High-Z | High-Z | High-Z | B5-0 | B5-1 |
| P4 | High-Z | High-Z | High-Z | High-Z | B4-0 | B4-1 |
| P3 | High-Z | High-Z | High-Z | High-Z | B3-0 | B3-1 |
| P2 | High-Z | High-Z | High-Z | High-Z | B2-0 | B2-1 |
| P1 | High-Z | High-Z | High-Z | High-Z | B1-0 | B1-1 |
| P0 | High-Z | High-Z | High-Z | High-Z | B0-0 | B0-1 |

¹ -0 = 偶数サンプル² -1 = 奇数サンプル

外形寸法



*COMPLIANT TO JEDEC STANDARDS MO-225
WITH THE EXCEPTION TO PACKAGE HEIGHT.

018807-A

図 8. 76 ピン・チップスケール・パッケージ・ボール・グリッド・アレイ[CSP_BGA]
(BC-76-1)
寸法単位：mm

オーダー・ガイド

| Model ¹ | Temperature Range | Package Description | Package Option |
|--------------------|-------------------|--|----------------|
| ADV7610BBCZ | -40°C to +85°C | 76-Ball Chip Scale Package Ball Grid Array [CSP_BGA] | BC-76-1 |
| ADV7610BBCZ-RL | -40°C to +85°C | 76-Ball Chip Scale Package Ball Grid Array [CSP_BGA], 13" Tape and Reel | BC-76-1 |
| ADV7610BBCZ-P | -40°C to +85°C | 76-Ball Chip Scale Package Ball Grid Array [CSP_BGA], NonHDCP Version | BC-76-1 |
| ADV7610BBCZ-P-RL | -40°C to +85°C | 76-Ball Chip Scale Package Ball Grid Array [CSP_BGA], 13" Tape and Reel, NonHDCP Version | BC-76-1 |

¹ Z = RoHS 準拠製品