



# クワッド、1A、5.5V One RF LDO 付き 同期整流式降圧レギュレータ

## ADP5138

### データシート

#### 特長

PVINx 電圧範囲：3V~5.5V

連続出力電流

チャンネル 1 からチャンネル 4 (降圧)：1A

チャンネル 5 (LDO)：250mA

3.2MHz 固定 PWM のスイッチング周波数特性

同期入力機能

90° の位相シフトで動作する降圧レギュレータ

個別精度有効化入力

パワーオン・リセット出力

統合された補償

ソフト・スタートと電源投入シーケンスにより突入電流を低減

アクティブ出力の放電スイッチ機能

低 ESR 出力セラミック・コンデンサで安定

OVLO、UVM、および UVLO

TSD 保護

車載アプリケーション向けに性能を評価済み

#### アプリケーション

オートモーティブ

工業用機器、計測機器

DC/DC ポイント・オブ・ロード・アプリケーション

#### 代表的なアプリケーション回路

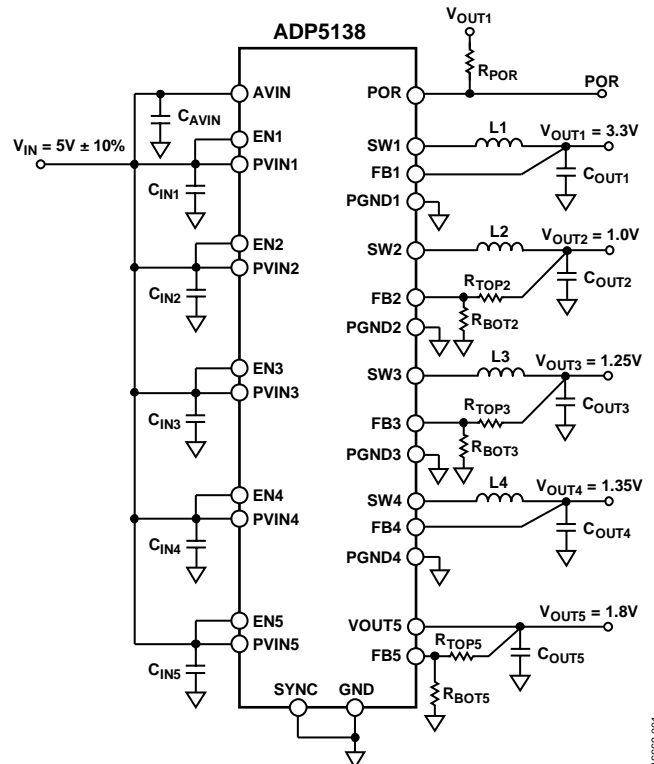


図 1.

#### 概要

ADP5138 は、4 個の高性能同期整流式降圧レギュレータと 1 個の低ノイズ無線周波数 (RF) 低ドロップアウト (LDO) レギュレータを内蔵しています。このデバイスは、3V~5.5V の PVINx 入力電圧で動作します。各チャンネルの出力電圧は工場出荷時に設定されていますが、抵抗を使用して 0.8V までプログラムすることができます。各降圧レギュレータは最大 1A の連続出力電流を供給可能で、LDO は 250mA の出力電流を供給できます。

ADP5138 は、固定 PWM スwitching 周波数 (3.2MHz) で動作するか、振幅変調 (AM) 帯域外の 2.8MHz~3.5MHz の外部クロックに同期することができます。4 個の降圧レギュレータは、入力リップル電流と入力コンデンサのサイズを低減するために位相が 90° ずれているため、システム電磁干渉 (EMI) を低減するのに役立ちます。

ADP5138 は内部補償を内蔵しており、シンプルな設計になっています。内部のソフト・スタート回路と電源投入シーケンスは、入力突入電流を低減するのに役立ちます。

ADP5138 は入力電圧を監視し、入力過電圧ロックアウト (OVLO)、低電圧モニタ (UVM)、および低電圧ロックアウト (UVLO) 機能を提供します。また、出力の低電圧および過電圧を監視します。パワーオン・リセット (POR) 信号は、入力または出力電圧故障が発生するとアサートされます。

その他の保護機能として、過電流保護 (OCP)、サーマル・シャットダウン (TSD) を備えています。

ADP5138 は、-40°C~+125°C の (ジャンクション) 温度範囲で動作し、28 ピンの LFCSP パッケージを採用しています。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2018 Analog Devices, Inc. All rights reserved.

アナログ・デバイス株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F  
電話 06 (6350) 6868  
名古屋営業所 / 〒451-6038 愛知県名古屋市中区西島町 6-1 名古屋ルーセントタワー 40F  
電話 052 (569) 6300

## 目次

特長 .....	1	入力過電圧ロックアウト (OVLO) .....	17
アプリケーション .....	1	入力低電圧モニタ (UVM) .....	17
代表的なアプリケーション回路 .....	1	入力低電圧ロックアウト (UVLO) .....	17
概要 .....	1	出力電圧のパワーグッド .....	17
目次 .....	2	パワーオン・リセット (POR) .....	18
改訂履歴 .....	2	ソフト・スタートおよび電源投入シーケンス .....	18
機能ブロック図 .....	3	電流制限および短絡保護機能 .....	18
仕様 .....	4	アクティブ出力放電 .....	19
降圧レギュレータ仕様 .....	5	サーマル・シャットダウン .....	19
LDO レギュレータ仕様 .....	6	アプリケーション情報 .....	20
絶対最大定格 .....	7	入力コンデンサの選択 .....	20
熱抵抗 .....	7	出力電圧の設定 .....	20
ESD に関する注意 .....	7	インダクタの選択 .....	20
ピン配置およびピン機能の説明 .....	8	出力コンデンサの選択 .....	20
代表的な性能特性 .....	10	アプリケーション回路 .....	21
動作原理 .....	17	出荷時にプログラム可能なオプション .....	22
制御方式 .....	17	外形寸法 .....	23
高精度イネーブルおよびシャットダウン .....	17	オーダー・ガイド .....	23
発振器と位相シフト .....	17	オートモーティブ製品 .....	23
同期 .....	17		

## 改訂履歴

5/2018—Revision 0: Initial Version

機能ブロック図

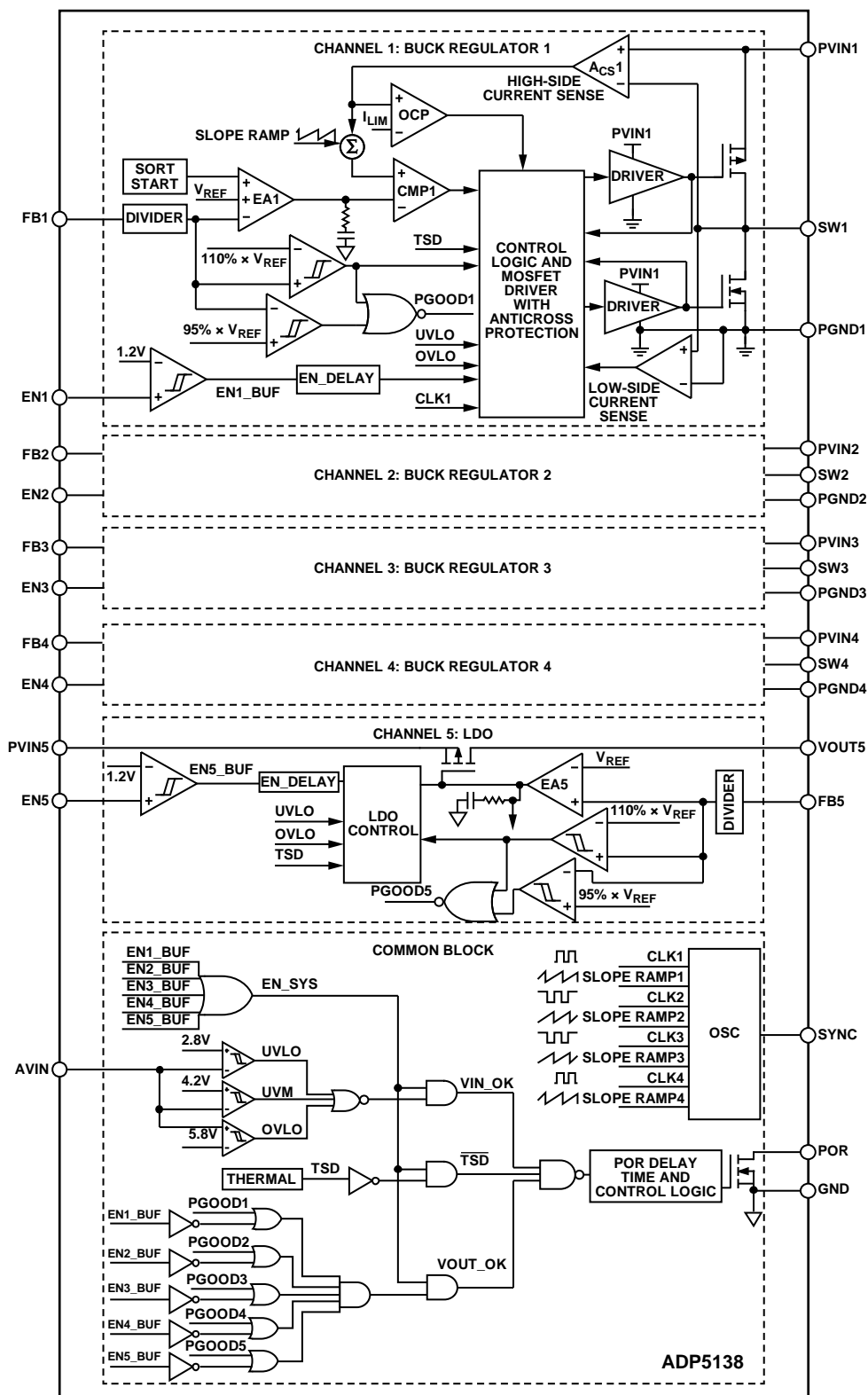


図 2.

16869-002

## 仕様

特に指定がない限り、 $V_{AVIN} = V_{PVIN1} = V_{PVIN2} = V_{PVIN3} = V_{PVIN4} = V_{PVIN5} = 5.0V$ 、仕様の最小値/最大値については  $T_J = -40^{\circ}C \sim +125^{\circ}C$ 、仕様の代表値については  $T_A = 25^{\circ}C$ 。 $V_{OUTx}$  はチャンネル x の出力電圧（ここで x は 1~5）。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>POWER INPUT</b>						
PVINx Voltage Range	$V_{PVINx}$	PVIN1, PVIN2, PVIN3, and PVIN4 pins PVIN5 pin	3 1.7		5.5 5.5	V V
AVIN Voltage Range	$V_{AVIN}$	AVIN pin	3		5.5	V
Quiescent Current	$I_Q$	No switching		6	7.5	mA
Shutdown Current	$I_{SHDN}$	$V_{EN1} = V_{EN2} = V_{EN3} = V_{EN4} = V_{EN5} = GND$		0.6	20	$\mu A$
Input UVLO Threshold						
AVIN UVLO Rising				2.9	3	V
AVIN UVLO Falling			2.7	2.8		V
Input Undervoltage Monitor Threshold						
AVIN UVM Falling			4.05	4.2	4.35	V
AVIN UVM Hysteresis				80	100	mV
Input OVLO Threshold						
AVIN OVLO Rising			5.6	5.8	6	V
AVIN OVLO Hysteresis				80	100	mV
<b>ENABLE</b>						
Rising Threshold		ENx pins		1.2	1.28	V
Falling Threshold			1.02	1.1		V
Pull-Down Resistance				1		$M\Omega$
<b>POWER-ON RESET (POR)</b>						
Output Undervoltage Threshold		POR pin				
Rising Threshold		Percentage of normal $V_{OUTx}$	93	95	97	%
Falling Threshold		Percentage of normal $V_{OUTx}$	91	93	95	%
Output Overvoltage Threshold						
Rising Threshold		Percentage of normal $V_{OUTx}$	108	110	112	%
Falling Threshold		Percentage of normal $V_{OUTx}$	105.5	108	110	%
Deglintch Time						
POR Rising	$t_{POR\_DELAY\_R}$		5	5.7	6.8	ms
POR Falling	$t_{POR\_DELAY\_F}$			10		$\mu s$
POR Leakage Current		POR voltage ( $V_{POR}$ ) = 5 V		0.05	1	$\mu A$
POR Output Low Voltage		POR current ( $I_{POR}$ ) = 3 mA		38	100	mV
POR Effective Threshold Voltage on AVIN <sup>1</sup>	$V_{AVIN\_POR}$	$I_{POR} = 1\text{ mA}$ , $V_{POR} \leq 0.2\text{ V}$			1.16	V
<b>START-UP SEQUENCE DELAY TIME</b>	$t_{SS\_D}$	Delay time during startup	500	600	700	$\mu s$
<b>THERMAL SHUTDOWN</b>						
Threshold <sup>1</sup>				150		$^{\circ}C$
Hysteresis <sup>1</sup>				15		$^{\circ}C$

<sup>1</sup> 設計時に確認されていますが、出荷テストの対象外です。

## 降圧レギュレータ仕様

特に指定がない限り、 $V_{AVIN} = V_{PVIN1} = V_{PVIN2} = V_{PVIN3} = V_{PVIN4} = 5.0V$ 、仕様の最小値/最大値については  $T_J = -40^{\circ}C \sim +125^{\circ}C$ 、仕様の代表値については  $T_A = 25^{\circ}C$ 。

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
FEEDBACK						
FB1 to FB4 Regulation Voltage	$V_{FB1}$ to $V_{FB4}$	Adjustable version	0.788	0.8	0.812	V
Fixed Output Accuracy <sup>1</sup>	$V_{OUT1}$ to $V_{OUT4}$		-2		+2	%
OUTPUT CHARACTERISTICS						
Load Regulation <sup>2</sup>	$\Delta V_{OUT}/\Delta I_{OUT}$	Pulse-width modulation (PWM) mode Output current ( $I_{OUT}$ ) from 0 A to 1 A, $V_{AVIN} = V_{PVINx} = 5 V$		0.3		%/A
Line Regulation <sup>2</sup>	$\Delta V_{OUT}/\Delta V_{PVIN}$	$V_{AVIN} = V_{PVINx} = 4 V$ to $5.5 V$ , $I_{OUT} = 1 A$		0.1		%/V
SWITCH NODE						
High-Side On Resistance <sup>3</sup>	$R_{DSON\_H}$	$V_{AVIN} = V_{PVINx} = 5 V$ , $I_{SWx} = 0.5 A$		130	200	m $\Omega$
Low-Side On Resistance <sup>3</sup>	$R_{DSON\_L}$	$V_{AVIN} = V_{PVINx} = 5 V$ , $I_{SWx} = 0.5 A$		120	200	m $\Omega$
SWx Leakage Current	$I_{SW\_LK}$	$V_{AVIN} = V_{PVINx} = 5 V$ , $SWx = GND$ or $SWx = V_{PVINx}$		0.1		$\mu A$
CURRENT LIMIT						
High-Side Peak Current Limit			1.28	1.6	1.92	A
Low-Side Sink Current Limit				1		A
PWM SWITCHING FREQUENCY	$f_{SW}$		3	3.2	3.4	MHz
PHASE SHIFT		Phase shift between channels		90		Degrees
SYNC		SYNC pin				
Synchronization Range			2.8		3.5	MHz
SYNC Minimum On Time			100			ns
SYNC Minimum Off Time			100			ns
SYNC Input Voltage						
High			1.2			V
Low					0.4	V
OUTPUT DISCHARGE RESISTANCE	$R_{DISCHARGE1}$ to $R_{DISCHARGE4}$			64	100	$\Omega$
SOFT START TIME	$t_{SS1}$ to $t_{SS4}$		425	500	575	$\mu s$

<sup>1</sup>  $V_{OUT1} \sim V_{OUT4}$  はチャンネル 1~チャンネル 4 の出力電圧です。

<sup>2</sup> ベンチテストによる特性評価結果。

<sup>3</sup> ピン相互間の測定値。

## LDO レギュレータ仕様

特に指定がない限り、 $V_{AVIN} = 5.0V$ 、 $V_{PVIN5} = (\text{チャンネル 5 の出力電圧 (V}_{OUT5}) + 0.5V)$  または  $3V$  (どちらか大きいほう)、チャンネル 5 の入力容量 ( $C_{IN5}$ ) = チャンネル 5 の出力容量 ( $C_{OUT5}$ ) =  $1\mu F$ 、仕様の最小値/最大値については  $T_J = -40^\circ C \sim +125^\circ C$ 、仕様の代表値については  $T_A = 25^\circ C$ 。

表 3.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>CURRENT</b>						
Operating Quiescent Current	$I_{Q\_LDO5}$	$I_{OUT5} = 0 \mu A, V_{OUT5} = 1.8 V$		58	100	$\mu A$
Output Current	$I_{OUT5}$	$I_{OUT5} = 100 mA, V_{OUT5} = 1.8 V$ $V_{PVIN5} \geq 3 V$ $1.7 V \leq V_{PVIN5} < 3 V$		146	300	$\mu A$
Current Limit		$V_{OUT5}$ drops 5% from nominal voltage	300	400	100	$mA$
<b>FEEDBACK</b>						
FB5 Regulation Voltage	$V_{FB5}$	Adjustable version	0.788	0.8	0.812	V
Fixed Output Voltage Accuracy	$V_{OUT5}$	$I_{OUT5} = 10 mA, T_J = 25^\circ C$ $1 mA < I_{OUT5} < 250 mA$	-1		+1	%
			-2		+2	%
<b>REGULATION</b>						
Load Regulation		$I_{OUT5}$ from 1 mA to 250 mA		0.002	0.005	%/mA
Line Regulation		$I_{OUT5} = 10 mA$	-0.1		+0.1	%/V
<b>DROPOUT VOLTAGE<sup>1</sup></b>						
	$V_{DROPOUT5}$	$V_{OUT5} = 3.3 V, I_{OUT5} = 250 mA$ $V_{OUT5} = 1.8 V, I_{OUT5} = 100 mA$		173		mV
				132		mV
<b>OUTPUT DISCHARGE RESISTANCE</b>						
	$R_{DISCHARGES}$			83	120	$\Omega$
<b>SOFT START TIME</b>						
	$t_{SS5}$	$V_{OUT5} = 1.8 V, I_{OUT5} = 250 mA$	420	570	720	$\mu s$
<b>OUTPUT NOISE<sup>2</sup></b>						
	$OUT_{NOISE5}$	10 Hz to 100 kHz, $V_{PVIN5} = 5 V, V_{OUT5} = 1.8 V, I_{OUT5} = 250 mA$ , adjustable output option		20		$\mu V$ rms
<b>POWER SUPPLY REJECTION RATIO<sup>2</sup></b>						
	$PSRR_{LDO5}$	1 kHz, $V_{PVIN5} = 5 V, V_{OUT5} = 1.8 V, I_{OUT5} = 250 mA$ , adjustable output option		55		dB

<sup>1</sup> ドロップアウト電圧は、入力電圧を公称出力電圧に設定したときの入力電圧と出力電圧間の電圧差として定義されます。

<sup>2</sup> ベンチテストによる特性評価結果。

## 絶対最大定格

表 4.

Parameter	Rating
PVIN1, PVIN2, PVIN3, PVIN4, PVIN5, AVIN, VOUT5	-0.3 V to +6 V
SW1, SW2, SW3, SW4	-0.3 V to +6 V
FB1, FB2, FB3, FB4, FB5, EN1, EN2, EN3, EN4, EN5, POR, SYNC	-0.3 V to +6 V
PGND1, PGND2, PGND3, PGND4 to GND	-0.3 V to +0.3 V
Operating Temperature Range (Junction)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020
Electrostatic Discharge (ESD)	
Human Body Model	2000 V
Charged Device Model	500 V

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。

PCBの熱設計には、細心の注意を払う必要があります。

表 5. 熱抵抗

Package Type	$\theta_{JA}$ <sup>1</sup>	$\theta_{JC}$	Unit
CP-28-5	32.6	1.4	°C/W

<sup>1</sup>  $\theta_{JA}$  は、サーマル・ビアの形成された JEDEC 規格の 4 層基板を自然対流下で使用し、露出パッドを PCB にハンダ付けした状態で測定しています。

## ESD に関する注意



## ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能の説明

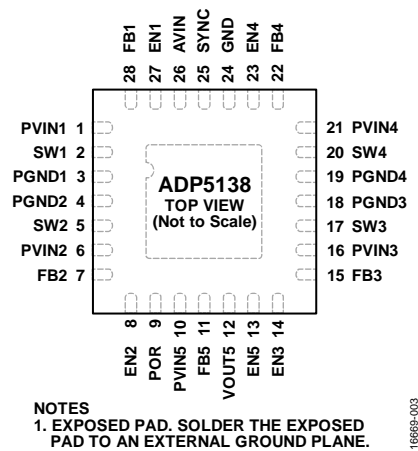


図 3. ピン配置

表 6. ピン機能の説明

Pin No.	Mnemonic	Description
1	PVIN1	チャンネル 1 の電源入力。PVIN1 を入力電源に接続し、このピンと PGND1 の間にバイパス・コンデンサを接続します。
2	SW1	チャンネル 1 のスイッチング・ノード。
3	PGND1	チャンネル 1 の電源グラウンド。
4	PGND2	チャンネル 2 の電源グラウンド。
5	SW2	チャンネル 2 のスイッチング・ノード。
6	PVIN2	チャンネル 2 の電源入力。PVIN2 を入力電源に接続し、このピンと PGND2 の間にバイパス・コンデンサを接続します。
7	FB2	チャンネル 2 の帰還電圧検出入力。可変出力バージョンの場合、このピンを $V_{OUT2}$ の抵抗分圧器に接続します。固定出力バージョンの場合は、このピンを $V_{OUT2}$ に直接接続します。
8	EN2	チャンネル 2 の高精度イネーブル・ピン。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。チャンネル 2 を自動的にイネーブルにするには、EN2 ピンを PVIN2 に接続します。
9	POR	パワーオン・リセット出力（オープンドレイン）。
10	PVIN5	チャンネル 5 の電源入力。PVIN5 を入力電源に接続し、このピンとグラウンドの間にバイパス・コンデンサを接続します。
11	FB5	チャンネル 5 の帰還電圧検出入力。可変出力バージョンの場合、このピンを $V_{OUT5}$ の抵抗分圧器に接続します。固定出力バージョンの場合は、このピンを $V_{OUT5}$ に直接接続します。
12	VOUT5	チャンネル 5 の出力。このピンとグラウンドの間にバイパス・コンデンサを接続します。
13	EN5	チャンネル 5 の高精度イネーブル・ピン。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。チャンネル 5 を自動的にイネーブルにするには、EN5 ピンを PVIN5 に接続します。
14	EN3	チャンネル 3 の高精度イネーブル・ピン。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。チャンネル 3 を自動的にイネーブルにするには、EN3 ピンを PVIN3 に接続します。
15	FB3	チャンネル 3 の帰還電圧検出入力。可変出力バージョンの場合、このピンを $V_{OUT3}$ の抵抗分圧器に接続します。固定出力バージョンの場合は、このピンを $V_{OUT3}$ に直接接続します。
16	PVIN3	チャンネル 3 の電源入力。PVIN3 を入力電源に接続し、このピンと PGND3 の間にバイパス・コンデンサを接続します。
17	SW3	チャンネル 3 のスイッチング・ノード。
18	PGND3	チャンネル 3 の電源グラウンド。
19	PGND4	チャンネル 4 の電源グラウンド。
20	SW4	チャンネル 4 のスイッチング・ノード。
21	PVIN4	チャンネル 4 の電源入力。PVIN4 を入力電源に接続し、このピンと PGND4 の間にバイパス・コンデンサを接続します。
22	FB4	チャンネル 4 の帰還電圧検出入力。可変出力バージョンの場合、このピンを $V_{OUT4}$ の抵抗分圧器に接続します。固定出力バージョンの場合は、このピンを $V_{OUT4}$ に直接接続します。
23	EN4	チャンネル 4 の高精度イネーブル・ピン。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。チャンネル 4 を自動的にイネーブルにするには、EN4 ピンを PVIN4 に接続します。



Pin No.	Mnemonic	Description
24	GND	アナログ・グラウンド。このピンをグラウンド・プレーンに接続します。
25	SYNC	同期入力。このピンを 2.8MHz~3.5MHz の外部クロックに接続して、スイッチング周波数を外部クロックと同期させます。同期機能を使用しない場合は、このピンを GND に接続してください。
26	AVIN	バイアス電圧入力ピン。AVIN を PVINx に接続し、AVIN と GND の間にバイパス・コンデンサを接続します。
27	EN1	チャンネル 1 の高精度イネーブル・ピン。外付け抵抗分圧器を使用して、ターンオン閾値を設定します。チャンネル 1 を自動的にイネーブルにするには、EN1 ピンを PVIN1 に接続します。
28	FB1	チャンネル 1 の帰還電圧検出入力。可変出力バージョンの場合、このピンを V <sub>OUT1</sub> の抵抗分圧器に接続します。固定出力バージョンの場合は、このピンを V <sub>OUT1</sub> に直接接続します。
	EP	露出パッド。露出パッドは外部グラウンド・プレーンにハンダ付けします。

## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{AVIN} = V_{PVIN1} = V_{PVIN2} = V_{PVIN3} = V_{PVIN4} = V_{PVIN5} = 5.0\text{V}$ 、 $f_{SW} = 3.2\text{MHz}$ 。  $V_{OUTx}$  は 1つのチャンネルの出力電圧です。

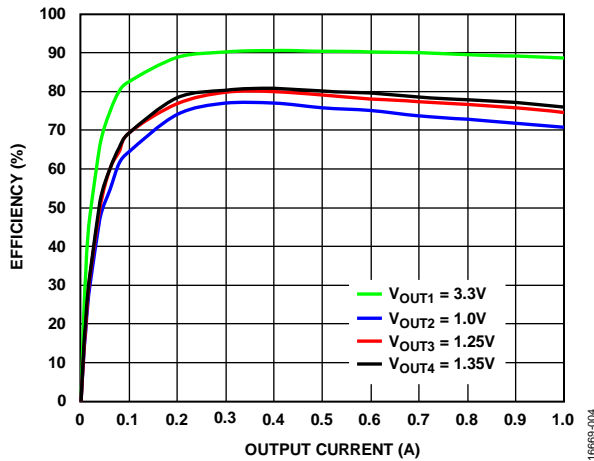


図 4. 効率と出力電流の関係、 $V_{PVINx} = 5\text{V}$ 、 $f_{SW} = 3.2\text{MHz}$

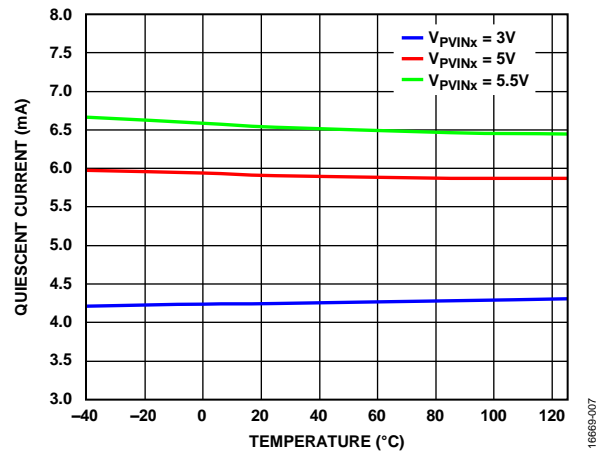


図 7. 静止電流と温度の関係

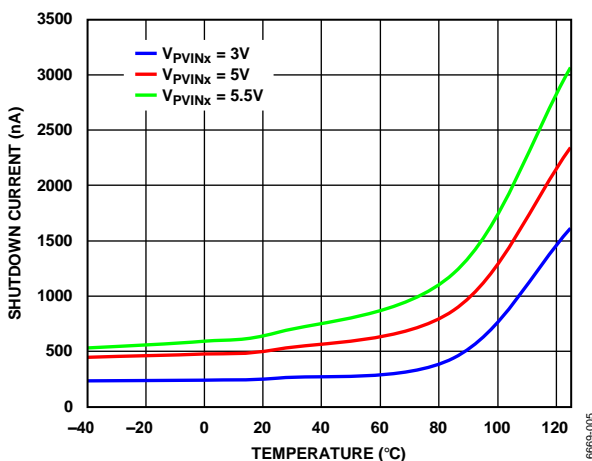


図 5. シャットダウン電流と温度の関係

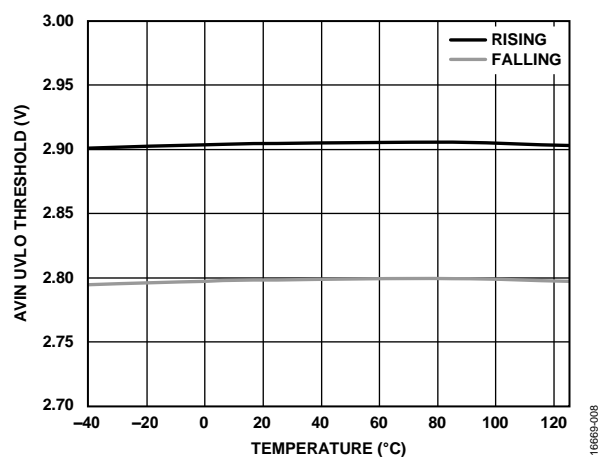


図 8. AVIN UVLO 閾値と温度の関係

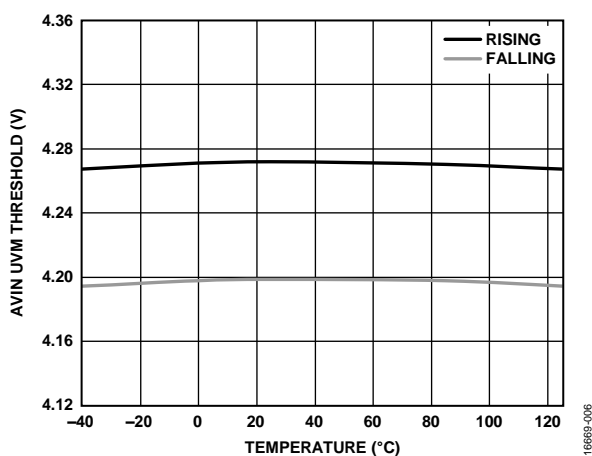


図 6. AVIN UVM 閾値と温度の関係

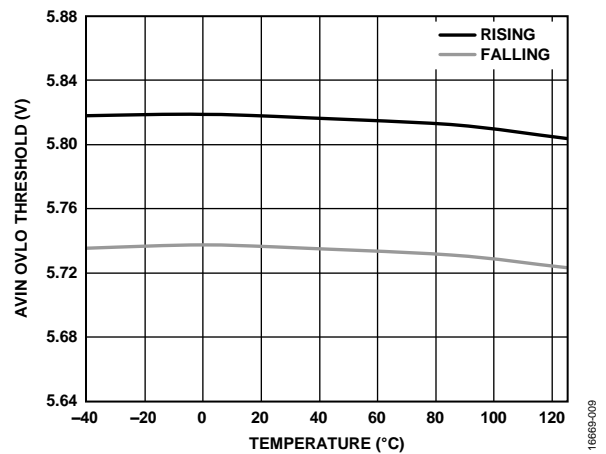


図 9. AVIN OVLO 閾値と温度の関係

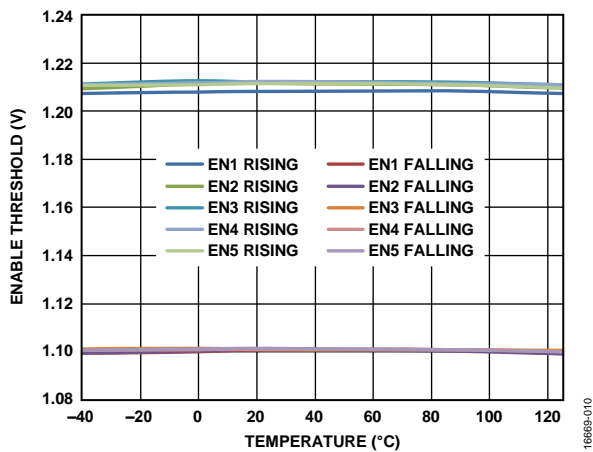


図 10. イネーブル閾値と温度の関係

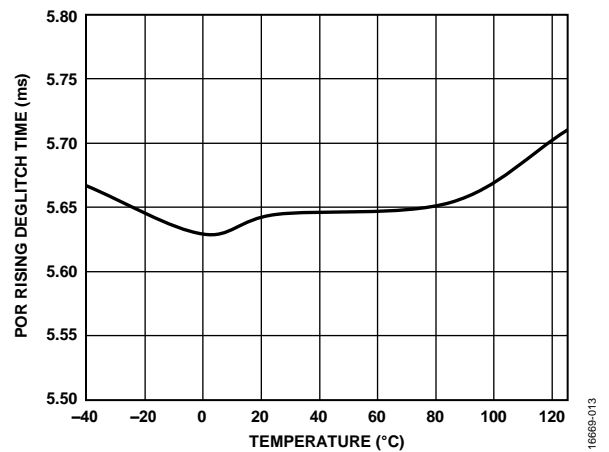


図 13. POR の立ち上がりデグリッチ時間と温度の関係

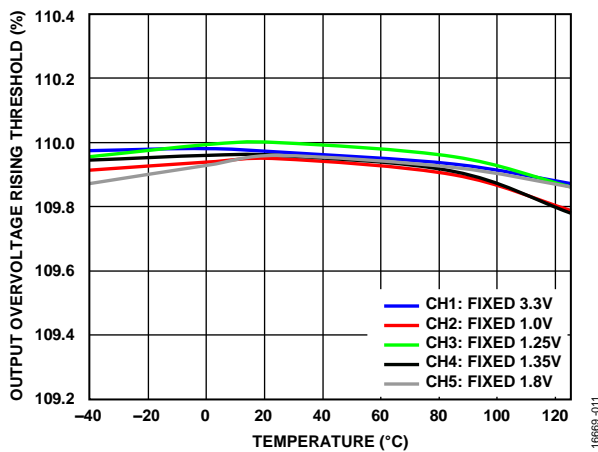


図 11. 出力過電圧の立ち上がり閾値と温度の関係

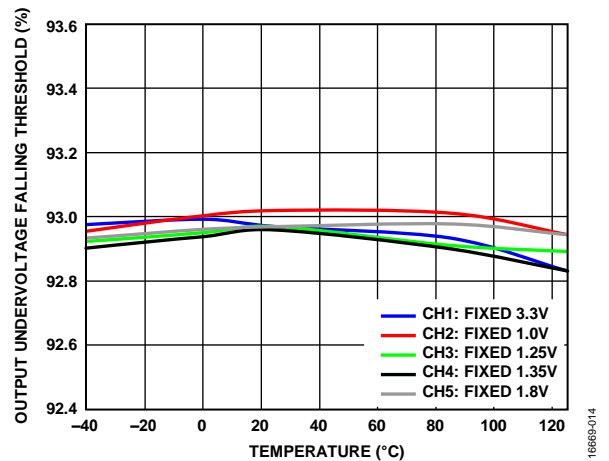


図 14. 出力低電圧の立下がり閾値と温度の関係

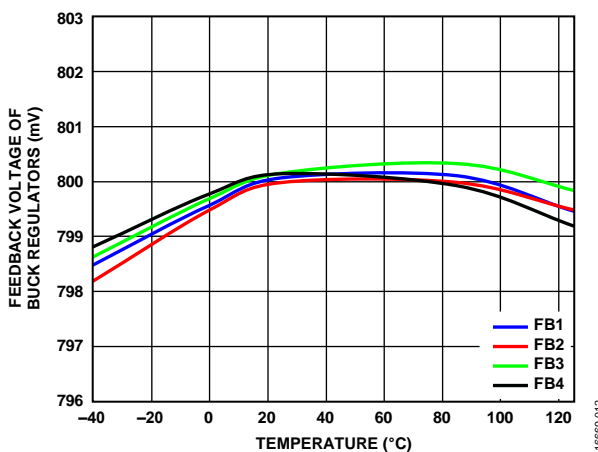


図 12. 降圧レギュレータの帰還電圧と温度の関係

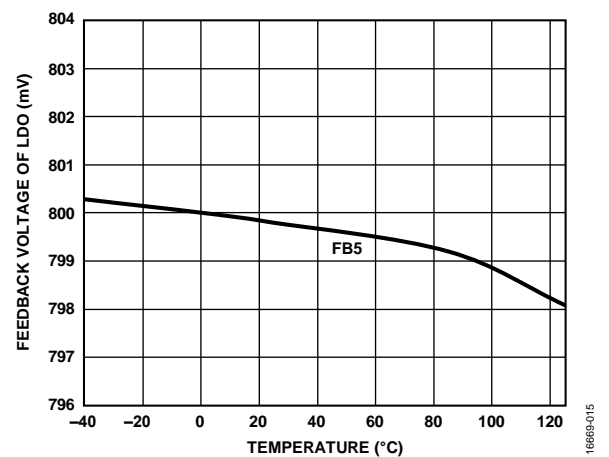


図 15. LDO の帰還電圧と温度の関係

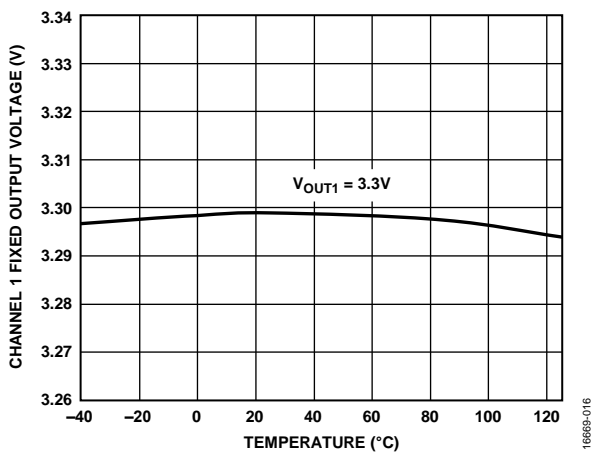


図 16. チャンネル 1 の固定出力電圧と温度の関係

16669-016

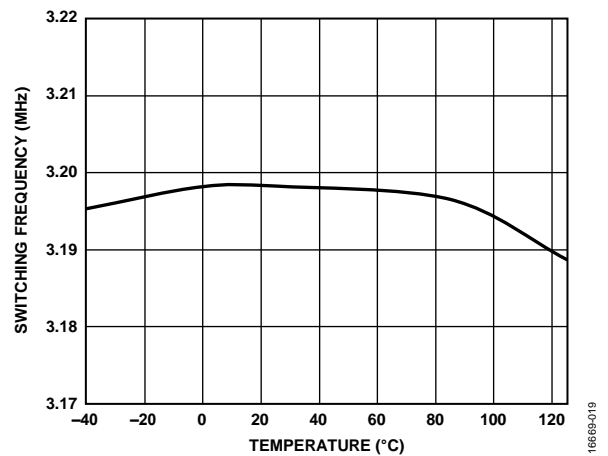


図 19. スイッチング周波数と温度の関係

16669-019

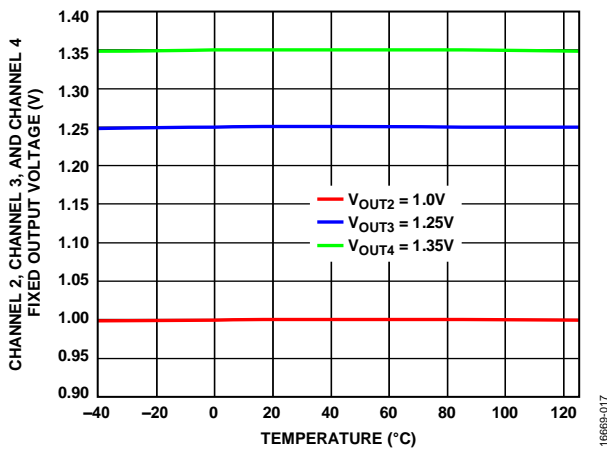


図 17. チャンネル 2、チャンネル 3、およびチャンネル 4 の固定出力電圧と温度の関係

16669-017

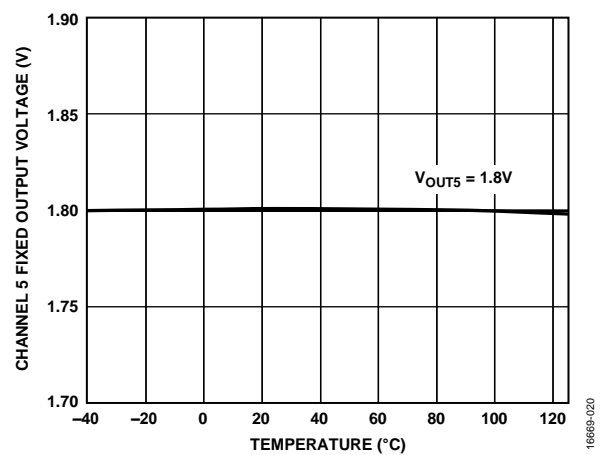


図 20. チャンネル 5 の固定出力電圧と温度の関係

16669-020

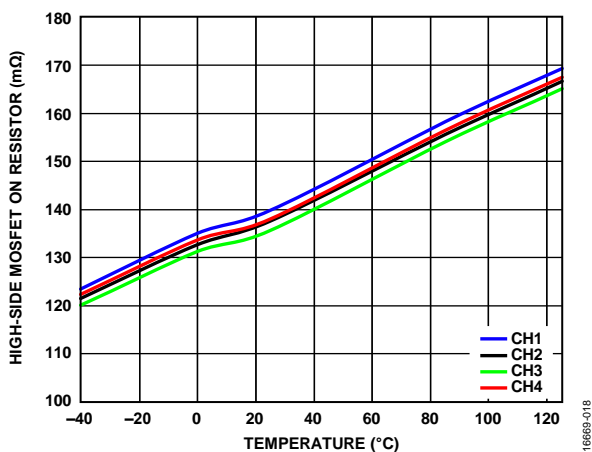


図 18. ハイサイド金属酸化膜半導体電界効果トランジスタ (MOSFET) のオン抵抗と温度の関係

16669-018

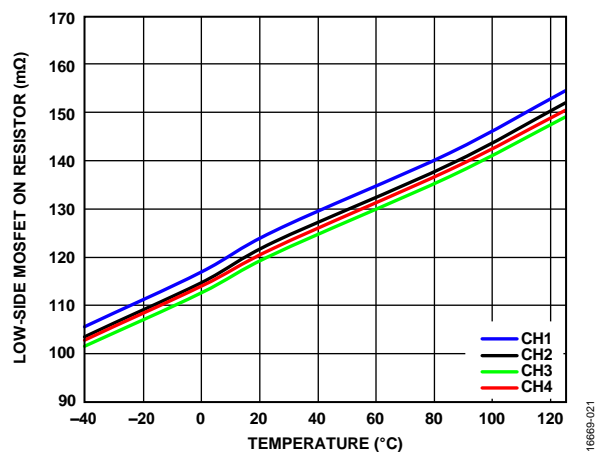


図 21. ローサイド MOSFET のオン抵抗と温度の関係

16669-021

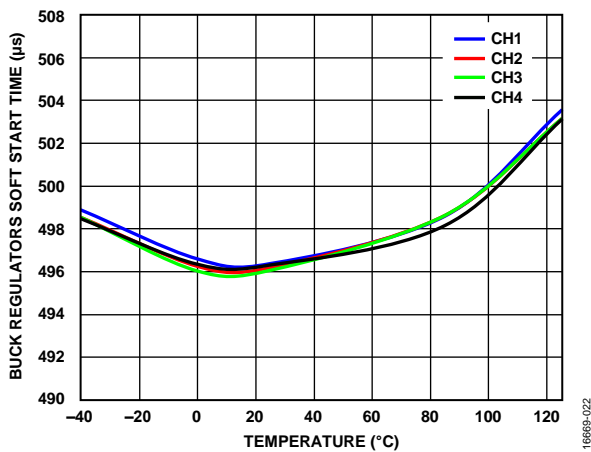


図 22. 降圧レギュレータのソフト・スタート時間と温度の関係

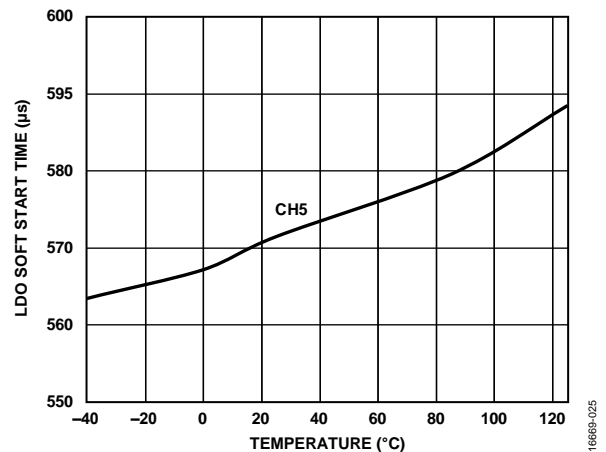


図 25. LDO のソフト・スタート時間と温度の関係

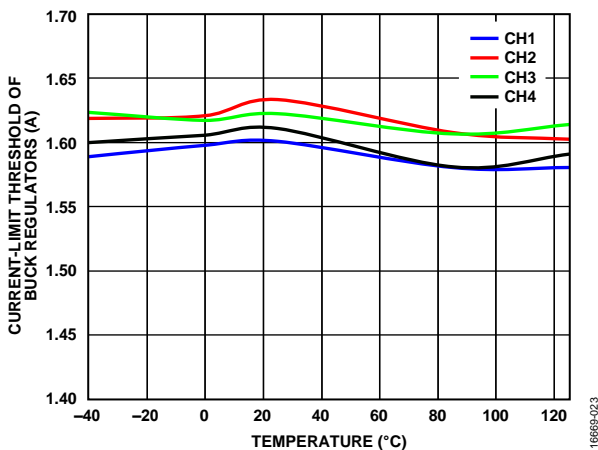


図 23. 降圧レギュレータの電流制限閾値と温度の関係

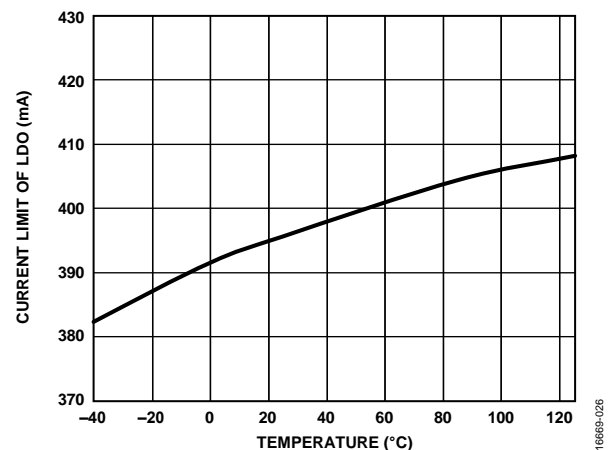


図 26. LDO の電流制限と温度の関係

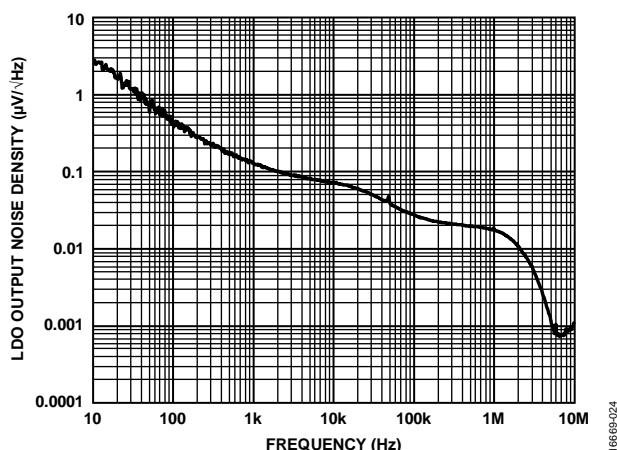


図 24. LDO 出力ノイズ密度と周波数の関係、  
 $V_{PVIN5} = 5V$ 、 $I_{OUT5} = 250mA$ 、 $V_{OUT5} = 1.8V$ 、可変出力選択時

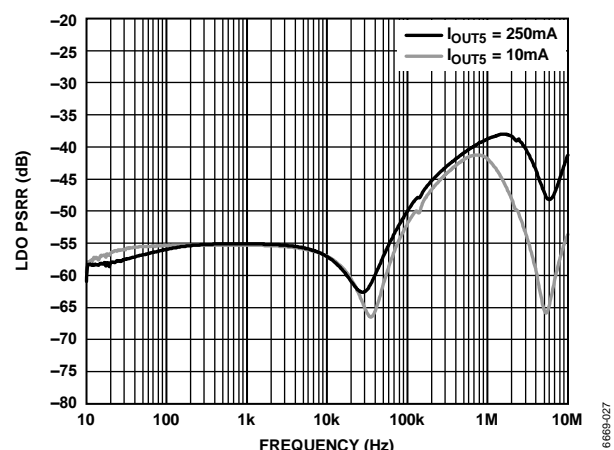


図 27. LDO PSRR と周波数の関係、  
 $V_{PVIN5} = 5V$ 、 $V_{OUT5} = 1.8V$ 、可変出力選択時

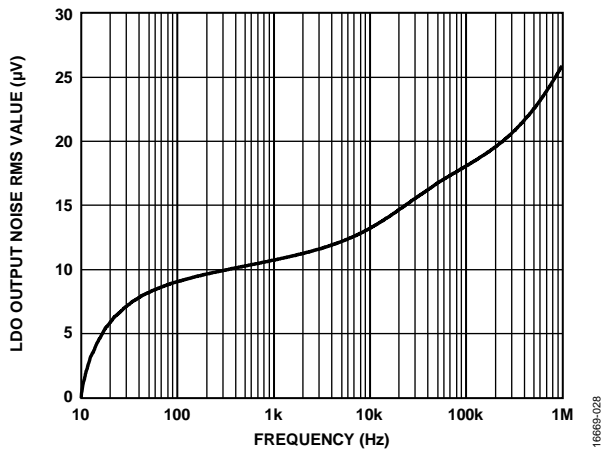


図 28. LDO 出力ノイズの RMS 値と周波数の関係、  
 $V_{PVIN5} = 5V$ 、 $I_{OUT5} = 250mA$ 、 $V_{OUT5} = 1.8V$ 、可変出力選択時

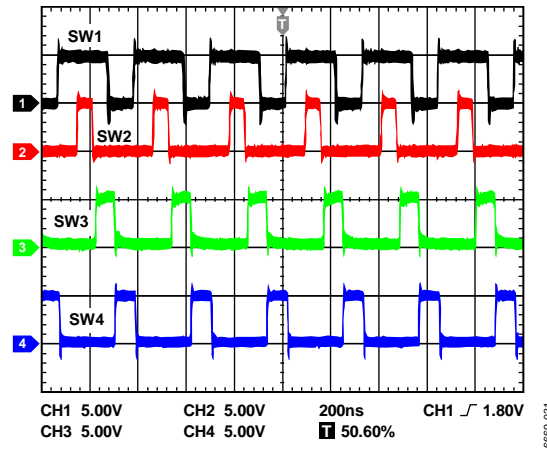


図 31. 位相シフト

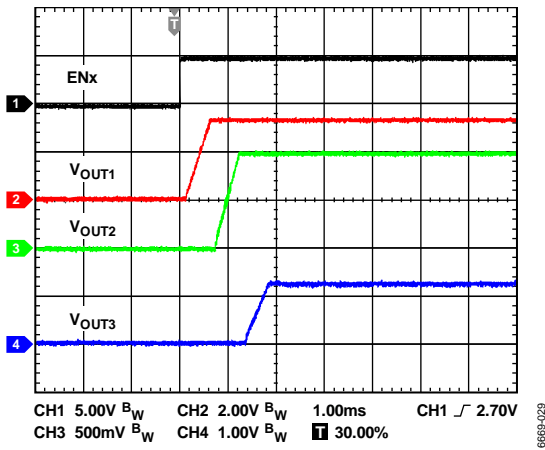


図 29. 全負荷状態でのスタートアップ  
 (ENx、V<sub>OUT1</sub>、V<sub>OUT2</sub>、V<sub>OUT3</sub>)

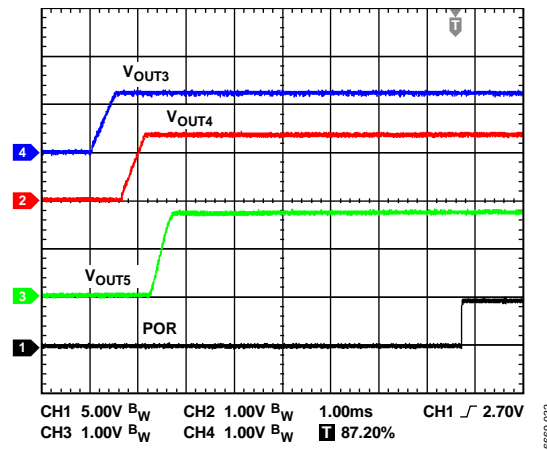


図 32. 全負荷状態でのスタートアップ  
 (V<sub>OUT3</sub>、V<sub>OUT4</sub>、V<sub>OUT5</sub>、POR)

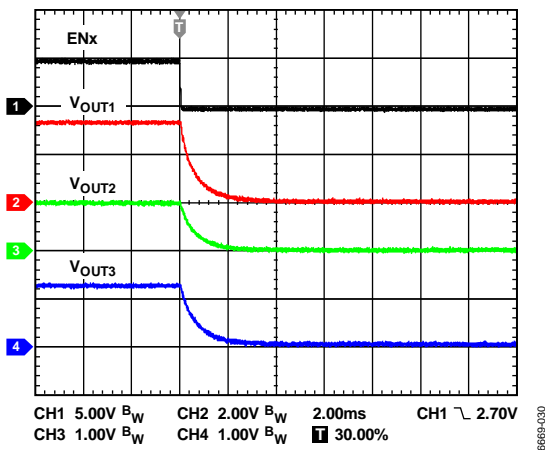


図 30. 無負荷状態でのシャットダウン  
 (ENx、V<sub>OUT1</sub>、V<sub>OUT2</sub>、V<sub>OUT3</sub>)

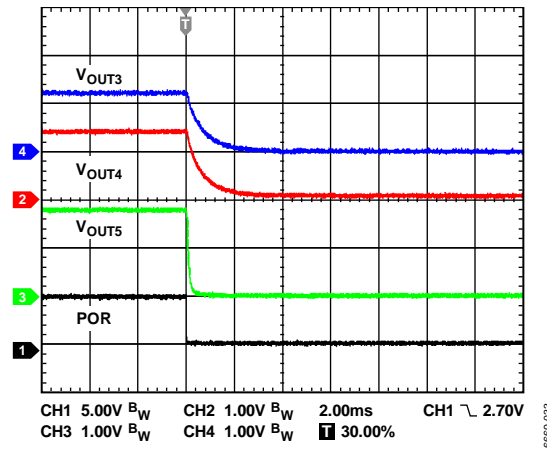


図 33. 無負荷状態でのシャットダウン  
 (V<sub>OUT3</sub>、V<sub>OUT4</sub>、V<sub>OUT5</sub>、POR)

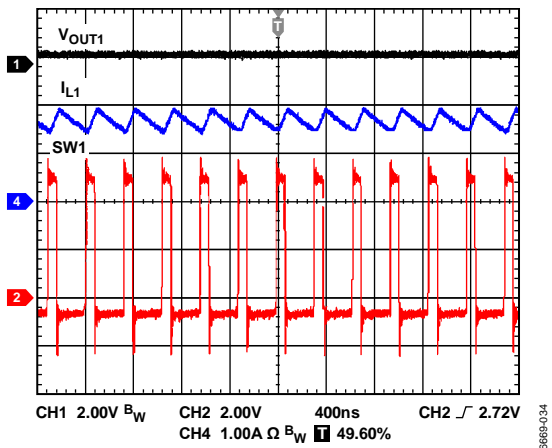


図 34. 過電流保護 ( $I_{L1}$  はチャンネル 1 のインダクタ電流)

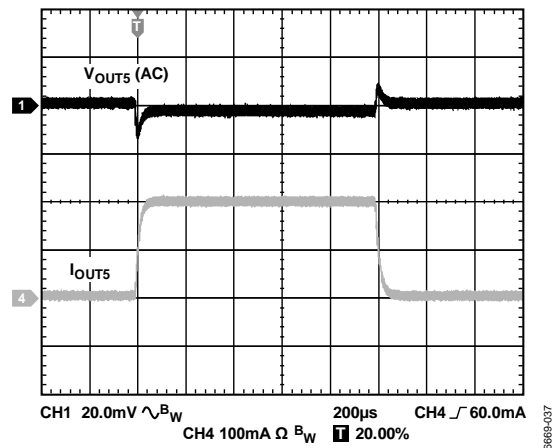


図 37. チャンネル 5 の負荷過渡応答 (1.8V)、0A~0.2A

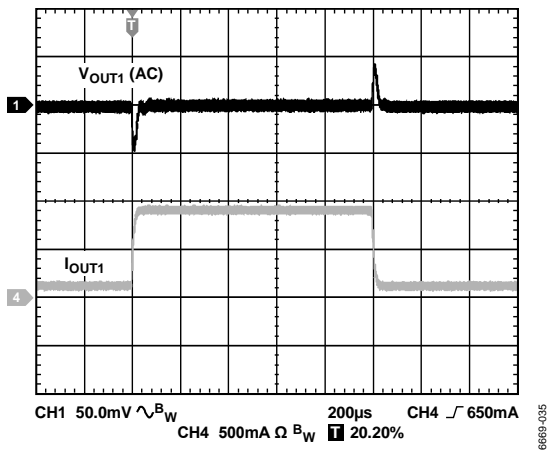


図 35. チャンネル 1 の負荷過渡応答 (3.3V)、0.1A~0.9A

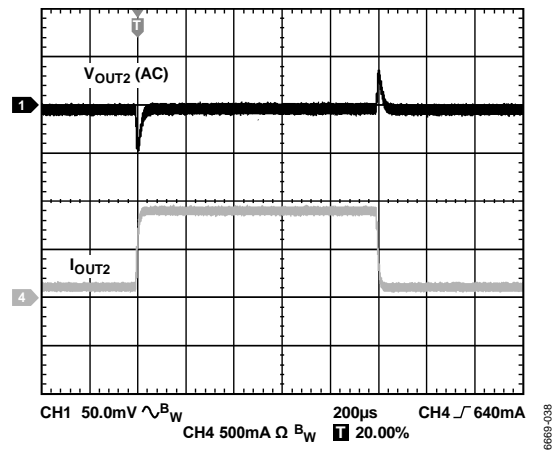


図 38. チャンネル 2 の負荷過渡応答 (1.0V)、0.1A~0.9A

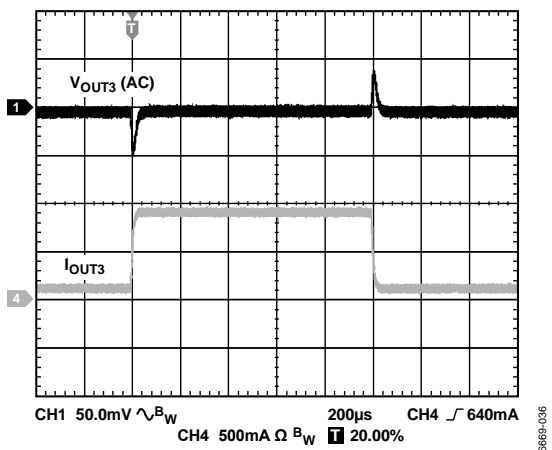


図 36. チャンネル 3 の負荷過渡応答 (1.25V)、0.1A~0.9A

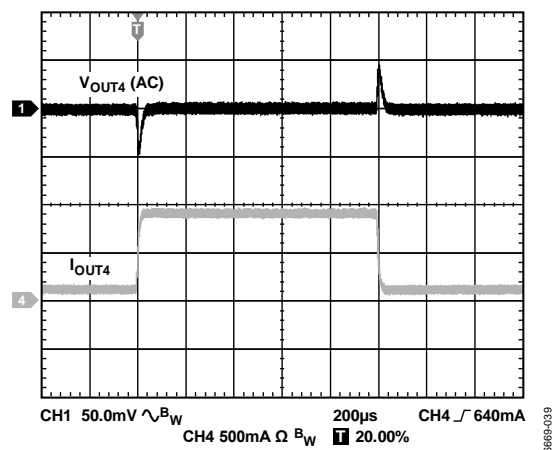
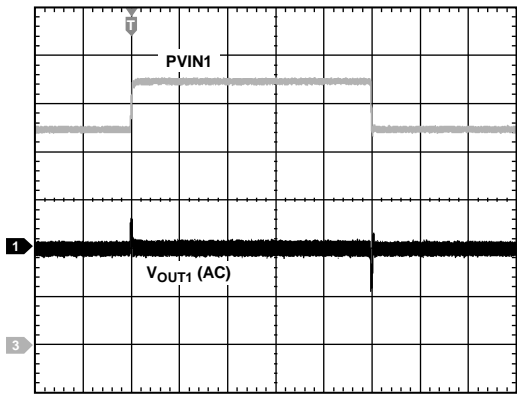


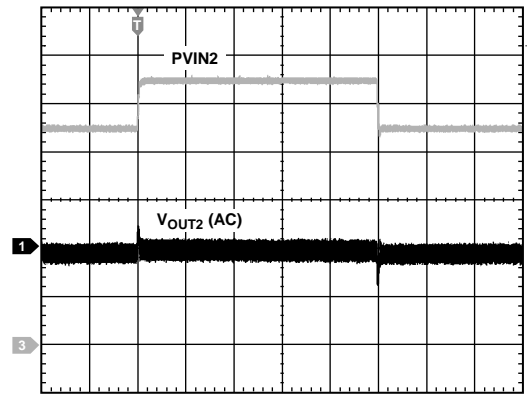
図 39. チャンネル 4 の負荷過渡応答 (1.35V)、0.1A~0.9A



CH1 20.0mV  $\Delta$   $B_W$  2.00ms CH3  $\surd$  5.20V  
 CH3 1.00V  $B_W$   $\Gamma$  20.00%

16869-040

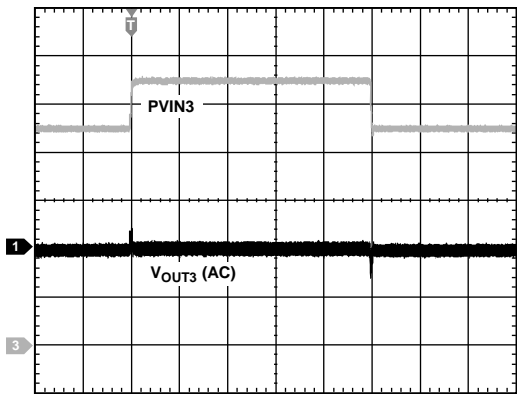
図 40. チャンネル 1 のライン過渡応答 (3.3V)、  
 4.5V~5.5V の PVIN1、1A の負荷電流



CH1 10.0mV  $\Delta$   $B_W$  2.00ms CH3  $\surd$  5.20V  
 CH3 1.00V  $B_W$   $\Gamma$  20.00%

16869-043

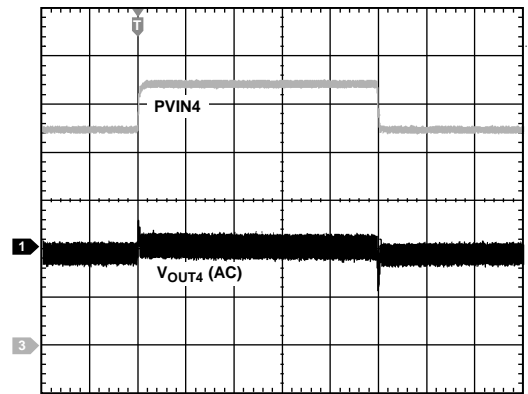
図 43. チャンネル 2 のライン過渡応答 (1.0V)、  
 4.5V~5.5V の PVIN2、1A の負荷電流



CH1 20.0mV  $\Delta$   $B_W$  2.00ms CH3  $\surd$  5.20V  
 CH3 1.00V  $B_W$   $\Gamma$  20.00%

16869-041

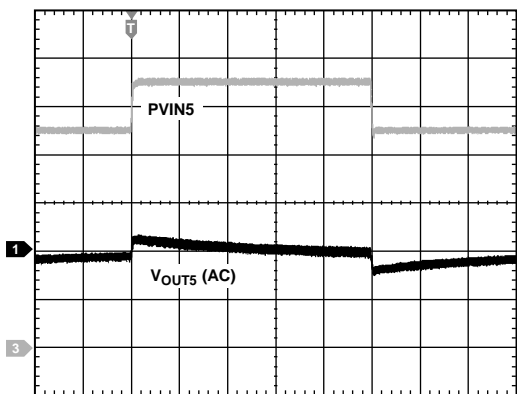
図 41. チャンネル 3 のライン過渡応答 (1.25V)、  
 4.5V~5.5V の PVIN3、1A の負荷電流



CH1 10.0mV  $\Delta$   $B_W$  2.00ms CH3  $\surd$  5.22V  
 CH3 1.00V  $B_W$   $\Gamma$  20.00%

16869-044

図 44. チャンネル 4 のライン過渡応答 (1.35V)、  
 4.5V~5.5V の PVIN4、1A の負荷電流



CH1 10.0mV  $\Delta$   $B_W$  2.00ms CH3  $\surd$  5.20V  
 CH3 1.00V  $B_W$   $\Gamma$  20.00%

16869-042

図 42. チャンネル 5 のライン過渡応答 (1.8V)、  
 4.5V~5.5V の PVIN5、250mA の負荷電流



## 動作原理

ADP5138 は、4 個の降圧レギュレータと 1 個の低ノイズ LDO を 28 ピン LFCSP パッケージに内蔵したパワー・マネージメント IC です。このデバイスは、3V~5.5V の PVINx 入力電圧範囲で動作し、最小 0.8V または出荷時の設定に出力電圧を調整できます。また、入力 UVLO、OVLO、および UVM 機能を備えています。更に、ADP5138 は出力電圧を監視し、POR 出力を提供します。

### 制御方式

ADP5138 には、固定周波数、ピーク電流モードの PWM 制御アーキテクチャが採用されています。発振器の各サイクルの開始時に、ハイサイド電界効果トランジスタ (FET) がオンになり、インダクタの両端に正電圧がかかります。インダクタ電流は、電流検出信号がピーク・インダクタ電流の閾値を超えるまで増加して、ハイサイド FET がオフになり、ローサイド FET がオンになります。この結果、インダクタの両端に負の電圧が印加され、インダクタ電流が減少します。ローサイド FET は、サイクルの残りの期間にわたってオン状態に保たれます。

### 高精度イネーブルおよびシャットダウン

ADP5138 には、チャンネルごとに独立した 5 本のイネーブル・ピン (ENx) があります。ENx は高精度アナログ入力ピンで、ENx の電圧が 1.2V (代表値) を超えるとレギュレータをイネーブルにします。ENx 電圧が 1.1V (代表値) を下回ると、レギュレータはオフになります。内部プルダウン抵抗 (1M $\Omega$ ) により、ENx がフロート状態のときに誤ってレギュレータがイネーブルになることを防ぎます。

入力電力を加えたときに ADP5138 を自動的に始動させるには、ENx を PVINx に接続します。

### 発振器と位相シフト

ADP5138 の降圧レギュレータは、3.2MHz の固定スイッチング周波数で動作します。チャンネル 2 からチャンネル 4 まで、チャンネル 1 に対する位相シフトが 90° に設定されています。これにより、入力リップル電流と入力容量を低減できるため、システム EMI の低減に役立ちます。

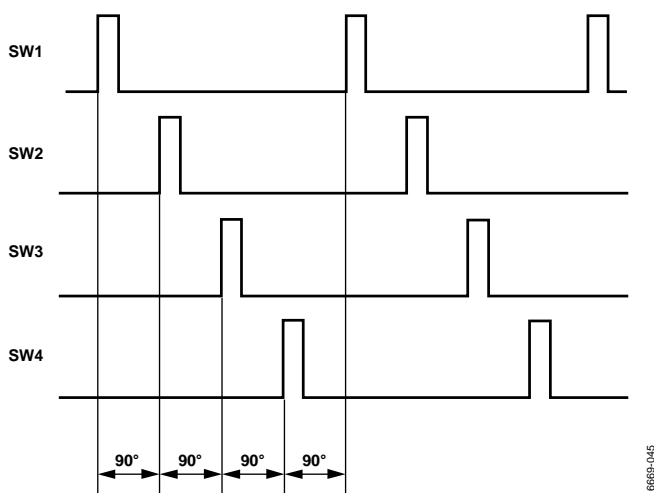


図 45. チャンネル 1 からチャンネル 4 までの間で均等な位相シフト

### 同期

ADP5138 を同期するには、外部クロックを SYNC ピンに接続します。外部クロック周波数は 2.8MHz~3.5MHz の範囲で設定できます。同期している間、チャンネル 1 は外部クロックと同相で動作します。

同期機能を使用しない場合は、SYNC ピンをグラウンドに接続してください。

### 入力過電圧ロックアウト (OVLO)

ADP5138 は、入力電源に入力過電圧ロックアウト回路を内蔵しています。入力電圧 V<sub>AVIN</sub> が 5.8V (代表値) を超えると、OVLO イベントが検出され、すべてのレギュレータがオフになります。そして、POR がグラウンドにプルダウンされます。入力電圧が 5.72V (代表値) 以下まで低下すると、OVLO が解除され、ソフト・スタートによって再初期化されます。

### 入力低電圧モニタ (UVM)

ADP5138 は、入力電源に入力低電圧モニタリング回路を内蔵しています。入力電圧 V<sub>AVIN</sub> が 4.2V (代表値) 未満に低下すると、POR ピンがグラウンドにプルダウンされますが、デバイスは、入力電圧が UVLO 閾値に低下するまで動作します。入力電圧が 4.28V (代表値) を超えたときに他の条件がすべて満たされていると、POR ピンは POR の立上がり遅延時間 t<sub>POR\_DELAY\_R</sub>後にハイになります。

### 入力低電圧ロックアウト (UVLO)

ADP5138 は、入力電源に入力低電圧ロックアウト回路を内蔵しています。入力電圧 V<sub>AVIN</sub> が 2.8V (代表値) 未満に低下すると、入力 UVLO イベントが検出され、すべてのレギュレータがオフになります。そして、POR ピンがグラウンドにプルダウンされます。入力電圧が 2.9V (代表値) を超えて UVLO イベントから回復すると、ソフト・スタートによって再初期化されます。

### 出力電圧のパワーグッド

5 個のレギュレータのそれぞれに、出力電圧のパワーグッド・モニタリング回路が内蔵されています。

出力電圧が低電圧立下がり閾値 (公称出力電圧の 93%) を下回ると、出力低電圧イベントが検出され、パワーグッド信号がローになります。出力電圧が低電圧立上がり閾値 (公称出力電圧の 95%) を上回ると、パワーグッド信号はハイになります。

出力電圧が過電圧立上がり閾値 (公称出力電圧の 110%) を超えると、出力過電圧イベントが検出されます。出力過電圧となったレギュレータは、その間スイッチングを停止し、パワーグッド信号はローになります。出力電圧が過電圧立下がり閾値 (公称出力電圧の 108%) を下回ると、レギュレータは通常動作に戻り、パワーグッド信号はハイになります。

### パワーオン・リセット (POR)

ADP5138にはPOR回路が内蔵されており、レギュレータの入出力電圧をモニタできます。PORピンはアクティブ・ハイのオープンドレイン出力で、所定の電圧にプルアップする抵抗が必要です。

ENxピン電圧によってPOR回路内のどの出力電圧をモニタするかを決定します。ENxピン電圧が1.2V(代表値)を超えている場合、POR回路はそのピンに対応する出力電圧をモニタします。ENxピン電圧が1.1V(代表値)未満の場合、POR回路はその出力電圧をモニタしません。

PORピンは、以下の条件がすべて満たされてから5.7ms(代表値)経過するまでハイになりません。

- 入力電圧が低電圧ロックアウト閾値および低電圧モニタの閾値より大きい。
- 入力電圧が入力過電圧閾値より小さい。
- サーマル・シャットダウン状態になっていない。
- モニタしている出力電圧のパワーグッド信号がすべてハイになっている。

PORピンは、10μsのデグリッチ時間でこれらの条件が満たされない場合、プルダウンされます。

すべてのチャンネルがディスエーブルになると、PORピンはグラウンドにプルダウンします。

AVINの電圧がV<sub>AVIN\_POR</sub>より大きい場合、POR出力は完全に制御できます。

### ソフト・スタートおよび電源投入シーケンス

ADP5138の各チャンネルにはソフト・スタート回路が内蔵されており、出力電圧の立上がり時間を制限し、スタートアップ時の突入電流を低減します。ソフト・スタート時間は、降圧レギュレータが500μs(代表値)、LDOレギュレータが570μs(代表値)に固定されています。

ADP5138が入力UVLO、入力OVLO、またはサーマル・シャットダウンのイベントから回復するとき、それぞれのイネーブル信号には固定の遅延時間があります。この遅延時間によって、すべてのレギュレータが同時に電源投入されることを防ぎ、入力突入電流を低減します。表7に各チャンネルの遅延時間を示します。

表7. 各チャンネルのイネーブル遅延時間

Channel	Delay Time
Channel 1	15 μs
Channel 2	t <sub>SS_D</sub>
Channel 3	2 × t <sub>SS_D</sub>
Channel 4	3 × t <sub>SS_D</sub>
Channel 5	4 × t <sub>SS_D</sub>

図46に、ENxピンが同時にプルアップされた場合の電源投入シーケンスを示します。チャンネル1の電源が最初に投入され、その後、チャンネル2、チャンネル3、チャンネル4、チャンネル5の順に電源が投入されます。

図47に、各チャンネルが異なるタイミングでイネーブルされた場合の電源投入シーケンスを示します。

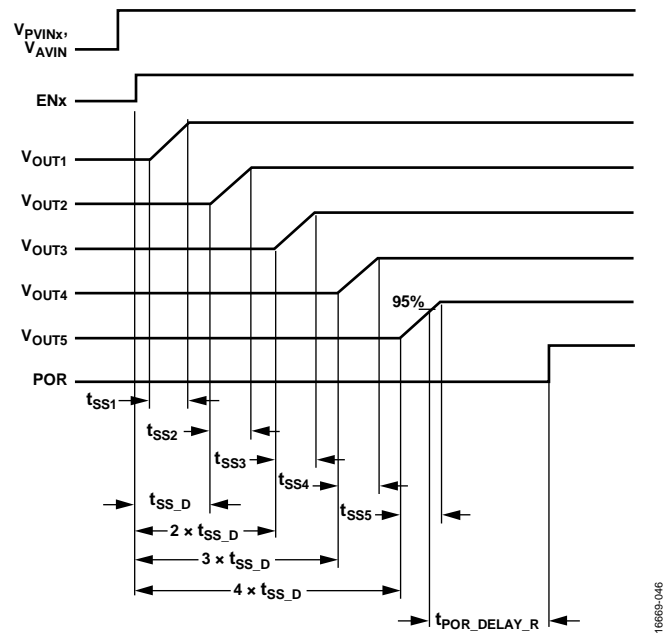


図46. すべてのチャンネルが同時にイネーブルされた場合の電源投入シーケンス

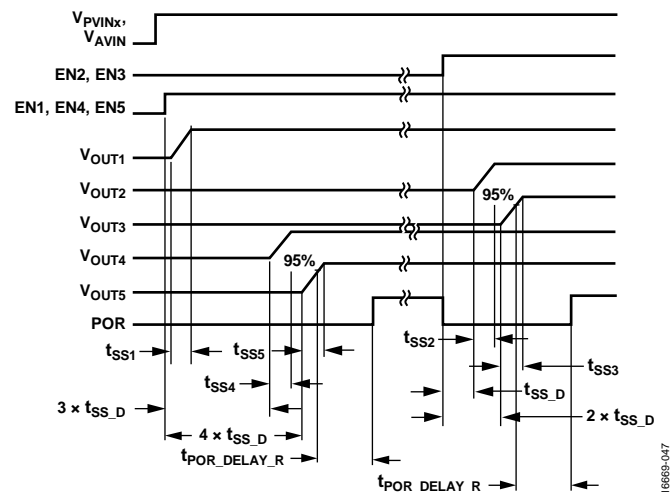


図47. 各チャンネルが異なるタイミングでイネーブルされた場合の電源投入シーケンス

### 電流制限および短絡保護機能

ADP5138は、電流の暴走を防止するため、サイクルごとにピーク電流制限が作動する保護回路を各降圧レギュレータに内蔵しています。ハイサイドFETのピーク電流は1.6A(代表値)に制限されます。ピーク・インダクタ電流が電流制限の閾値に達すると、ハイサイドFETはオフに、ローサイドFETはオンになり、出力リファレンス電圧が低下します。

また、降圧レギュレータのローサイドFETは負荷から電流をシンクすることができます。ローサイドのシンク電流制限を超えると、ローサイドFETとハイサイドFETはどちらも次のサイクルが開始されるまでオフになります。

LDO は、出力負荷が電流制限の閾値に達すると、電流を制限するように設計されています。出力負荷が電流制限の閾値を超えると、出力電圧を下げて一定の電流制限値が維持されます。

### アクティブ出力放電

ADP5138 に搭載された 5 個のレギュレータのそれぞれに、スイッチング・ノードからグラウンドへの放電スイッチが内蔵されています。このスイッチは、それぞれに対応する ENx ピンがローになったときにオンになり、これにより、出力コンデンサを素早く放電することができます。この放電スイッチの代表値は、降圧レギュレータが 64Ω、LDO レギュレータが 83Ω です。

### サーマル・シャットダウン

ADP5138 のジャンクション温度が 150°C を超えると、サーマル・シャットダウン回路によりデバイスはオフになります。15°C のヒステリシスを備えているため、ADP5138 は、内部温度が 135°C を下回るまでサーマル・シャットダウンから復帰しません。復帰時には、通常動作に戻る前にソフト・スタートと電源投入シーケンスが開始されます。

## アプリケーション情報

### 入力コンデンサの選択

入力コンデンサにより、PVINx でのスイッチ電流に起因する電圧リップルを低減できます。入力コンデンサは、PVINx ピンのできるだけ近くに配置してください。10 $\mu$ F~47 $\mu$ F の範囲のセラミック・コンデンサを推奨します。この入力コンデンサ、ハイサイド MOSFET、ローサイド MOSFET によって形成されるループはできるだけ小さくしてください。

入力コンデンサの定格電圧は、最大入力電圧よりも大きくする必要があります。入力コンデンサの RMS 定格電流は、次式で計算される値よりも大きくしてください。

$$I_{CIN\_RMS} = I_{OUT} \times \sqrt{D \times (1-D)}$$

ここで、

$I_{OUT}$  は出力電流。

$D$  はデューティ・サイクル ( $D = V_{OUT}/V_{IN}$ )。

### 出力電圧の設定

ADP5138 の出力電圧 ( $V_{OUT}$ ) は工場出荷時の設定にするか、外付け抵抗分圧器によってプログラムすることができます。

出力電圧を工場出荷時の設定にする場合は、FBx ピンを出力電圧に直接接続します。

出力電圧をプログラムする場合は、次式を使用して出力電圧を設定します。

$$V_{OUT} = 0.8 \times \left( 1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

ここで、

$R_{TOP}$  は抵抗分圧器のトップ抵抗。

$R_{BOT}$  は抵抗分圧器のボトム抵抗。

表 8. 様々な出力電圧に対応する抵抗分圧器の値

$V_{OUT}$ (V)	$R_{TOP} \pm 1\%$ (k $\Omega$ )	$R_{BOT} \pm 1\%$ (k $\Omega$ )
1.0	4.99	20
1.2	10	20
1.5	10	11.5
1.8	18.7	15
2.5	24.3	11.5
3.3	35.7	11.5

### インダクタの選択

インダクタ値は、動作周波数、入力電圧、出力電圧、インダクタのリップル電流によって決まります。小さなインダクタ値を使用すると、過渡応答は速くなりますが、インダクタのリップル電流が大きくなることによって効率が低下します。大きなインダクタ値を使用すると、リップル電流が小さくなって効率が向上しますが、過渡応答は遅くなります。

目安として、過渡応答と効率のバランスが最もよくとれるように、0.68 $\mu$ H~2.2 $\mu$ H の範囲のインダクタ値を推奨します。インダクタのリップル電流 ( $\Delta I_L$ ) は、最大負荷電流の 1/3 に設定します。

インダクタ値は次式を使用して計算します。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、

$V_{IN}$  は入力電圧。

$V_{OUT}$  は出力電圧。

$D$  はデューティ・サイクル ( $D = V_{OUT}/V_{IN}$ )。

$\Delta I_L$  はインダクタの電流リップル。

$f_{SW}$  はスイッチング周波数。

ピーク・インダクタ電流は、次式を使用して計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

インダクタの飽和電流は、ピーク・インダクタ電流よりも大きくする必要があります。フェライト・コア・インダクタがすぐに飽和するのを防止するには、インダクタの定格飽和電流をスイッチの電流制限の閾値よりも大きくする必要があります。

次の式を使用して、インダクタの RMS 電流を計算します。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

低コア損失と低 EMI (電磁干渉) を実現するには、シールド付きフェライト・コア材料を使用することを推奨します。

### 出力コンデンサの選択

出力コンデンサの選択は、レギュレータの出力電圧リップルと動的ループ特性の両方に影響を与えます。ADP5138 は、低等価直列抵抗 (ESR) および低等価直列インダクタンス (ESL) の小さなセラミック・コンデンサを使用して動作するため、出力電圧のリップル条件を簡単に満たすことができます。

レギュレータを連続導通モードで動作する場合、総出力電圧リップルは、出力コンデンサの ESR から発生する電圧スパイクの和に出力コンデンサの充放電で発生する電圧リップルを加算した値です。

$$\Delta V_{RIPPLE} = \Delta I_L \times \left( \frac{1}{8 \times f_{SW} \times C_{OUT}} + ESR_{C_{OUT}} \right)$$

ここで、

$\Delta V_{RIPPLE}$  は出力電圧リップル。

$C_{OUT}$  は、出力コンデンサ容量。

次式に示すように、出力電圧リップルを低く抑えるには、ESR が低いコンデンサが適しています。

$$ESR_{C_{OUT}} \leq \frac{\Delta V_{RIPPLE}}{\Delta I_L}$$

セラミック・コンデンサは様々な誘電体を使用して作られているので、温度や印加電圧に対する容量変化がそれぞれ異なります。最適性能を得るには、低 ESR で温度係数が小さい X5R または X7R 誘電体を使用することを推奨します。

アプリケーション回路

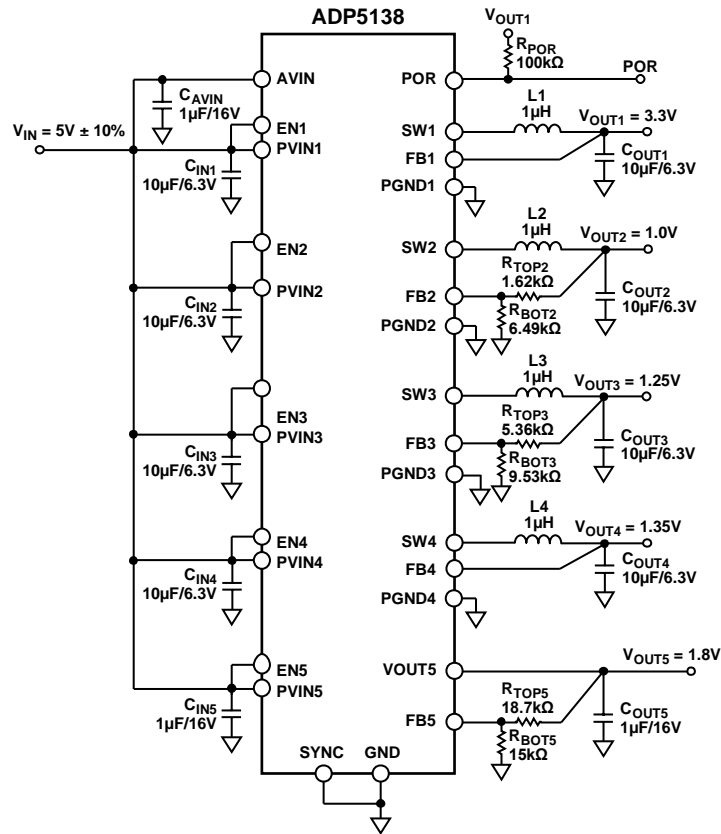


図 48. アプリケーション回路

16669-04B

## 出荷時にプログラム可能なオプション

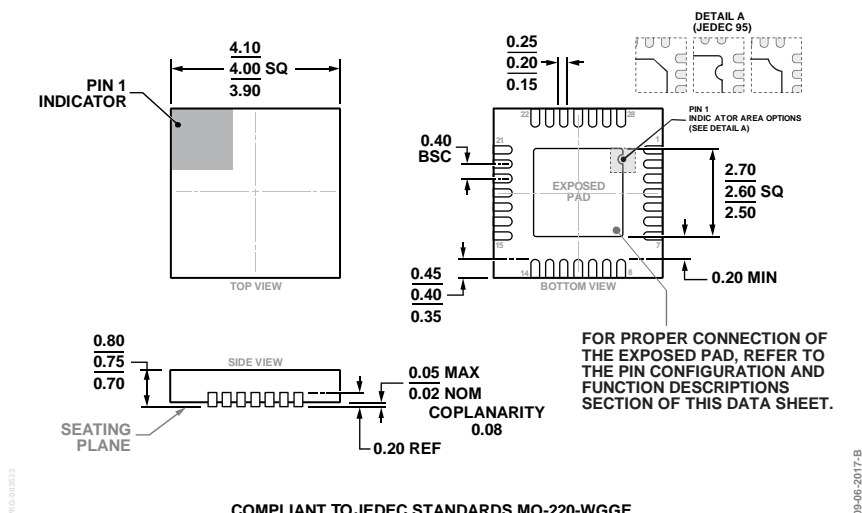
降圧レギュレータと LDO レギュレータの出力は、表 9 に記載されたオプションの 1 つにプリセットできます。15 の固定値と 1 つの変換オプションがあります。オーダー・ガイドに記載され

たデフォルト以外のオプションでデバイスを注文する場合は、アナログ・デバイセズの営業担当者または販売代理店までお問い合わせください。

表 9. ヒューズで選択可能な出力電圧の調整オプション

Parameter	Output Voltage Trim Options (V)
Buck Regulator 1	Adjustable, 0.9, 0.95, 1.0, 1.05, 1.1, 1.15, 1.2, 1.25, 1.35, 1.5, 1.8, 2.5, 2.65, 3.0, 3.3
Buck Regulator 2	Adjustable, 0.9, 0.95, 1.0, 1.05, 1.1, 1.15, 1.2, 1.25, 1.35, 1.5, 1.8, 2.5, 2.65, 3.0, 3.3
Buck Regulator 3	Adjustable, 0.9, 0.95, 1.0, 1.05, 1.1, 1.15, 1.2, 1.25, 1.35, 1.5, 1.8, 2.5, 2.65, 3.0, 3.3
Buck Regulator 4	Adjustable, 0.9, 0.95, 1.0, 1.05, 1.1, 1.15, 1.2, 1.25, 1.35, 1.5, 1.8, 2.5, 2.65, 3.0, 3.3
LDO	Adjustable, 1.0, 1.05, 1.1, 1.15, 1.2, 1.25, 1.3, 1.5, 1.8, 2.5, 2.65, 2.8, 2.85, 3.0, 3.3

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WGGE.

図 49. 28 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]  
 4 mm × 4 mm ボディ、0.75 mm パッケージ高  
 (CP-28-5)  
 寸法：mm

## オーダー・ガイド

Model <sup>1, 2, 3</sup>	Output Voltage (V) <sup>4</sup>					Temperature Range	Package Description	Package Option
	Buck 1	Buck 2	Buck 3	Buck 4	LDO			
ADP5138WACPZ-1-R7	3.3	ADJ	ADJ	1.35	ADJ	-40°C to +125°C	28-Lead LFCSP	CP-28-5
ADP5138ACPZ-2-R7	ADJ	ADJ	ADJ	ADJ	ADJ	-40°C to +125°C	28-Lead LFCSP	CP-28-5
ADP5138W-1-EVALZ	3.3	ADJ	ADJ	1.35	ADJ		Evaluation Board	

<sup>1</sup> Z = RoHS 準拠製品。

<sup>2</sup> W = 車載アプリケーション向けに性能を評価済み。

<sup>3</sup> オーダー・ガイドに記載された 2 つのデフォルト以外のオプションでデバイスを注文する場合は、アナログ・デバイセズの営業担当者または販売代理店までお問い合わせください。

<sup>4</sup> ADJ は調節可能を意味します。

## オートモーティブ製品

ADP5138W モデルは、車載アプリケーションの品質と信頼性の要件に対応するよう管理された製造により提供されています。これらの車載モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重に検討してください。車載アプリケーション向けには、上記の車載グレード製品のみを提供しています。特定製品のオーダー情報とこのモデル固有の車載信頼性レポートについては、最寄りのアナログ・デバイセズ代理店までお問い合わせください。