



MPPTと充電管理機能付き 超低消費電力昇圧レギュレータ

データシート

ADP5090

特長

- 最大電力点追従 (MPPT) を採用した昇圧レギュレータ
- 極めて軽い負荷で最適効率を可能にするヒステリック・コントローラ
- 320 nA の超低静止電流 (CBP ≥ MINOP)
- 260 nA の超低静止電流 (CBP < MINOP)
- 動作入力電圧範囲: 80 mV ~ 3.3 V
- 内蔵チャージ・ポンプ回路による 380 mV (typ) からのコールド・スタート
- MPPT 用の開放回路電圧 (OCV) 検出機能
- 光発電 (PV) または熱電発電 (TEG) による発電向けに MPPT 比が設定可能
- シャットダウン・ポイントを MINOP ピンで設定可能
- 電池管理機能
 - 充電制御、および過充電または過放電を防止する設定可能な電圧監視 (2.2 V ~ 5.2 V)
 - BACK_UP ピンに接続された予備電池のコントロール機能
- RF 伝送回路向け機能
 - マイクロコントローラ (MCU) 通信により昇圧レギュレータを一時的にシャットダウン

代表的なアプリケーション回路

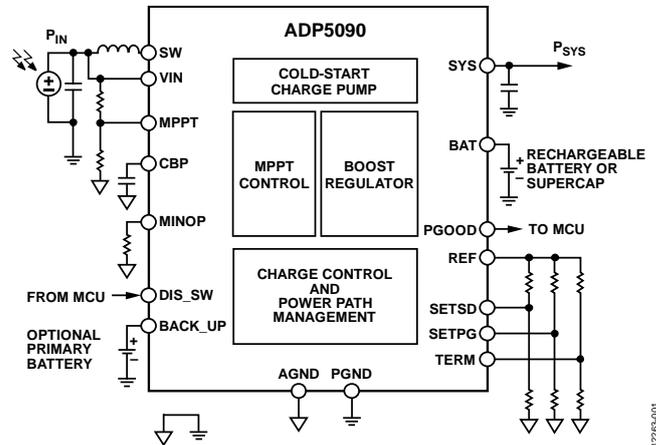


図 1.

アプリケーション

- PV セル・エネルギー・ハーベスティング
- TEG エネルギー・ハーベスティング
- 太陽光パネルを電源とするバッテリー・レギュレータ
- 工業用モニタリング
- セルフパワー・ワイヤレス・センサー・デバイス
- エネルギー・ハーベスティングによるポータブル機器とウェアラブル機器

概要

ADP5090 は、PV セルまたは TEG からの DC 電力を変換する昇圧レギュレータです。このデバイスは、充電可能リチウムイオン電池、薄膜電池、スーパーキャパシタ、従来型のコンデンサなどの電池を充電し、小型の電子機器や電池なしのシステムを起動させます。

ADP5090 は 16 μ W ~ 200 mW の範囲の収集した限られた電力を低い損失で効率よく変換します。内蔵のコールド・スタート回路を使い、レギュレータは最小 380 mV の入力電圧で動作を開始することができます。コールド・スタートアップの後、レギュレータは 80 mV ~ 3.3 V の入力電圧範囲で動作します。

VIN ピンで入力電圧を検出して、制御ループにより入力電圧リップルを固定範囲内で安定した DC/DC 昇圧変換を維持します。VIN OCV 検出機能と入力電圧の動作電圧の設定により、PV セルまたは TEG ハーベスタから最大のエネルギーを取り出すことができます。設定可能な最小動作閾値 (MINOP) により、光が少ない状態で昇圧をシャットダウンすることができます。さらに、

DIS_SW ピンを使うと、一時的に昇圧レギュレータをシャットダウンさせて、RF 伝送を容易にします。

ADP5090 の充電制御機能は充電可能電池を保護します。この機能は、設定可能な充電終了電圧とシャットダウン放電電圧を使って電池の電圧をモニタすることにより実現されています。さらに、設定可能な PGOOD 出力で SYS 電圧を監視します。

オプションの予備電池を接続することができ、内蔵の電力経路制御回路により管理することができます。この電力経路制御回路は、エネルギー・ハーベスタ、充電可能電池、予備電池からの電源を自動的に切り替えます。

ADP5090 は 3 mm × 3 mm の 16 ピン LFCSP パッケージを採用し、-40°C ~ +125°C のジャンクション温度範囲で仕様が規定されています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	MINOP 機能.....	12
アプリケーション.....	1	昇圧動作の強制オフ機能.....	12
代表的なアプリケーション回路.....	1	電池過充電防止機能.....	12
概要.....	1	電池過放電防止機能.....	12
改訂履歴.....	2	パワーグッド (PGOOD).....	13
仕様.....	3	電力経路制御回路の動作フロー.....	14
絶対最大定格.....	4	電流制限機能と短絡保護機能.....	14
熱抵抗.....	4	サーマル・シャットダウン.....	14
ESD の注意.....	4	アプリケーション情報.....	15
ピン配置およびピン機能説明.....	5	エネルギー・ハーベスタの選択.....	15
代表的な性能特性.....	6	電池の選択.....	15
詳細機能ブロック図.....	10	インダクタの選択.....	15
動作原理.....	11	コンデンサの選択.....	15
コールド・スタートアップ ($V_{SYS} < V_{SYS_TH}$ 、 $V_{IN} > V_{IN_COLD}$).....	11	レイアウトと組み立てについての考慮事項.....	16
昇圧レギュレータ ($V_{BAT_TERM} > V_{SYS} \geq V_{SYS_TH}$).....	11	代表的なアプリケーション回路.....	17
VIN 開放電圧と MPPT.....	11	外形寸法.....	19
電池充電管理.....	11	オーダー・ガイド.....	19
予備電池と電力経路.....	12		

改訂履歴

11/14—Rev. 0 to Rev. A

Changes to Figure 25.....	10
Changes to Battery Discharging Protection Section.....	12
Changes to Power Good (PGOOD) Section and Table 5.....	
Column Headings.....	13
Changes to CBP Capacitor Section.....	16
Change to Figure 32.....	18

9/14—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{IN} = 1.2\text{ V}$ 、 $V_{SYS} = V_{BAT} = 3\text{ V}$ 、最小/最大仕様では $T_J = -40^\circ\text{C} \sim 125^\circ\text{C}$ 、typ 仕様では $T_A = 25^\circ\text{C}$ 。外付け部品およびインダクタ (L) = $22\ \mu\text{H}$ 、 $C_{IN} = 4.7\ \mu\text{F}$ 、 $C_{SYS} = 4.7\ \mu\text{F}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
COLD-START CIRCUIT						
Minimum Input Voltage for Cold-Start	V_{IN_COLD}	$V_{SYS} = 0\text{ V}$, $0^\circ\text{C} < T_A < 85^\circ\text{C}$		380	440	mV
Minimum Input Power for Cold-Start	P_{IN_COLD}			16		μW
End of Cold-Start Operation Threshold	V_{SYS_TH}		1.8	1.93	2.03	V
End of Cold-Start Operation Hysteresis	V_{SYS_HYS}			125		mV
BOOST REGULATOR						
Input Voltage Operation Range	V_{IN}	Cold-start completed	0.1		3.3	V
Input Power Operation Range	P_{IN}	Cold-start completed, $V_{IN} = 0.5\text{ V}$	0.01		200	mW
Input Peak Current	I_{IN_PEAK}			100	135	mA
Low-Side Switch on Resistance	$R_{LS_DS_ON}$			1.25	1.71	Ω
High-Side Switch on Resistance	$R_{HS_DS_ON}$			1.38	1.88	Ω
SYS Switch on Resistance	$R_{SYS_DS_ON}$			0.48	0.70	Ω
DIS_SW High Voltage	DIS_SW_{HIGH}		1			V
DIS_SW Low Voltage	DIS_SW_{LOW}				0.5	V
DIS_SW Delay	t_{DIS_DELAY}			1		μs
VIN CONTROL AND REGULATION						
VIN Open Circuit Voltage Sampling Cycle	T_{VOC_CYCLE}			19		s
VIN Open Circuit Voltage Sampling Time	T_{VOC_SAMPL}			296		ms
MINOP Bias Current	I_{MINOP}		1.45	2	2.55	μA
MINOP Operation Voltage Range	V_{MINOP}				1	V
ENERGY STORAGE MANAGEMENT						
Operating Quiescent Current of SYS Pin	I_{Q_SYS}	$V_{IN} > V_{CBP} \geq V_{MINOP}$, $V_{SYS} > V_{BAT_SD}$		320	580	nA
Sleeping Quiescent Current of SYS Pin	$I_{Q_SLEEP_SYS}$	$V_{CBP} < V_{MINOP}$, $V_{SYS} > V_{BAT_SD}$		260	480	nA
Internal Reference Voltage	V_{REF}		1.14	1.21	1.28	V
Battery Stop Discharging Threshold	V_{BAT_SD}		2		V_{BAT_TERM}	V
Battery Stop Discharging Hysteresis Resistor	$R_{BAT_SD_HYS}$		65	103.5	150	k Ω
Battery Terminal Charging Threshold	V_{BAT_TERM}		2.2		5.2	V
Battery Terminal Charging Hysteresis	$V_{BAT_TERM_HYS}$			3	3.7	%
PGOOD Falling Threshold at SYS Pin	V_{SYS_PG}		V_{BAT_SD}		V_{BAT_TERM}	V
PGOOD Hysteresis Resistor at SYS Pin	$R_{SYS_PG_HYS}$		65	103.5	150	k Ω
PGOOD Pull-Up Resistor				11.8	17	k Ω
PGOOD Pull-Down Resistor				11.8	17	k Ω
Battery Switch on Resistance	$R_{BAT_SW_ON}$			0.55	0.73	Ω
Battery Current Capability	I_{BAT}				800	mA
Leakage Current at BAT Pin	I_{BAT_LEAK}	$V_{BAT} = 2\text{ V}$, $V_{BAT_SD} = 2.2\text{ V}$, $V_{SYS} = 2\text{ V}$ $V_{BAT} = 3.3\text{ V}$, $V_{BAT_SD} = 2.2\text{ V}$, $V_{SYS} = 0\text{ V}$		15	50	nA
				0.5	20	nA
BACK_UP POWER PATH						
BACK_UP Switches on Resistance	$R_{BKP_SW_ON}$	$V_{SYS} = V_{BACK_UP} = 3\text{ V}$		1.18	1.60	Ω
BACK_UP and BAT Comparator Offset	V_{BKP_OFFSET}	$V_{SYS} \geq V_{SYS_TH}$	135	185	250	mV
BACK_UP and BAT Comparator Hysteresis	V_{BAT_HYS}	$V_{SYS} \geq V_{SYS_TH}$	55	75	100	mV
BACK_UP Current Capability	I_{BKP}	$V_{SYS} \geq V_{SYS_TH}$		400	520	mA
Leakage Current at BACK_UP Pin	I_{BKP_LEAK}	$V_{BACK_UP} = V_{SYS} = V_{BAT} = 3\text{ V}$		6	18	nA
THERMAL SHUTDOWN						
Thermal Shutdown Threshold	T_{SHDN}	$V_{SYS} \geq V_{SYS_TH}$		125		$^\circ\text{C}$
Thermal Shutdown Hysteresis	T_{HYS}			15		$^\circ\text{C}$

絶対最大定格

表 2.

Parameter	Rating
VIN, MPPT, CBP, MINOP	-0.3 V to +3.6 V
DIS_SW, TERM, SETPG, SETSD, PGOOD, REF to AGND	-0.3 V to +6.0 V
SW, SYS, BAT, BACK_UP to PGND	-2.0 V to +6.0 V
PGND to GND	-0.3 V to +0.3 V

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上での製品動作を定めたものではありません。製品を長時間絶対最大定格状態に置くと製品の信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 3.

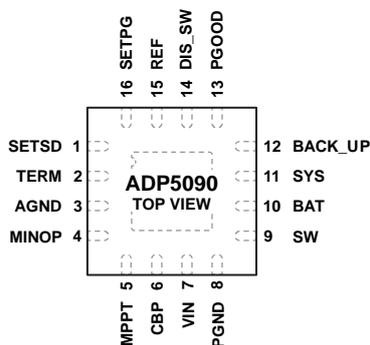
Package Type	θ_{JA}	θ_{JC}	Unit
16-Lead LFCSP Package	53.1	4.55	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



NOTES
1. THE EXPOSED PAD MUST BE CONNECTED TO AGND.

12283-002

図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	SETSD	シャットダウン設定。このピンは、BAT ピン電圧の放電シャットダウン電圧を設定します。
2	TERM	充電終了電圧設定。このピンは、BAT ピン電圧の充電終了電圧を設定します。
3	AGND	アナログ・グラウンド。エクスポーズド・パッドをボードのアナログ・グラウンドへ接続してください。
4	MINOP	最小動作入力電圧設定。このピンに抵抗を接続して、最小動作入力電圧を設定します。昇圧レギュレータは、CBP 電圧が MINOP 電圧を超えるとスイッチングを開始します。MINOP 機能をオフするときは、このピンを AGND に接続してください。
5	MPPT	最大電力点追従設定。このピンは、様々なエネルギー・ハーベスタに対して最大電力点追従電圧を設定します。MPPT をオフするときは、このピンをフローティングにします。
6	CBP	コンデンサ・バイパス。最大電力点電圧をサンプル&ホールドします。このピンと AGND の間に 10 nF のコンデンサを接続します。MPPT をオフするときは、CBP を VIN より低い外部リファレンスへ接続してください。
7	VIN	エネルギー・ハーベスタ・ソースからの入力電源。最小 4.7 μ F のコンデンサをこのピンと PGND の間に、できるだけ近くに接続してください。
8	PGND	電源グラウンド。
9	SW	外付けインダクタを接続する昇圧レギュレータ用のスイッチング・ノード。このピンと VIN の間に 22 μ H のインダクタを接続してください。
10	BAT	SYS 出力電源用の電池として、充電可能な電池またはスーパー・キャパシタを接続してください。
11	SYS	電圧出力。最小 4.7 μ F のコンデンサをこのピンと PGND の間に、できるだけ近くに接続してください。
12	BACK_UP	予備電池の入力電源。
13	PGOOD	パワーグッド出力。SYS 電圧が SETPG 閾値より高い場合、ロジック・ハイ信号を維持します。
14	DIS_SW	MCU または RF トランシーバからのコントロール信号入力。このピンにロジック・ハイを入力して、メイン昇圧スイッチングを停止させます。メイン昇圧スイッチングをオンするときは、このピンをローにします。
15	REF	SETSD ピン、TERM ピン、SETPG ピンのバイアス電圧を供給します。抵抗分圧器のハイサイドをこのバイアス電圧に接続します。
16	SETPG	SYS ピン電圧の Power Good 電圧を設定します。
	EPAD	エクスポーズド・パッド。エクスポーズド・パッドは AGND に接続する必要があります。

代表的な性能特性

$I_{VIN} = 5 \text{ mA}$ 、 $V_{BAT_TERM} = 3.5 \text{ V}$ 、 $V_{SYS_PG} = 3.0 \text{ V}$ 、 $V_{BAT_SD} = 2.4 \text{ V}$ 、MPPT 比 (OCV) = 80%、 $L = 22 \mu\text{H}$ 、 $C_{IN} = C_{SYS} = 4.7 \mu\text{F}$ 、 $C_{CBP} = 10 \text{ nF}$ 。

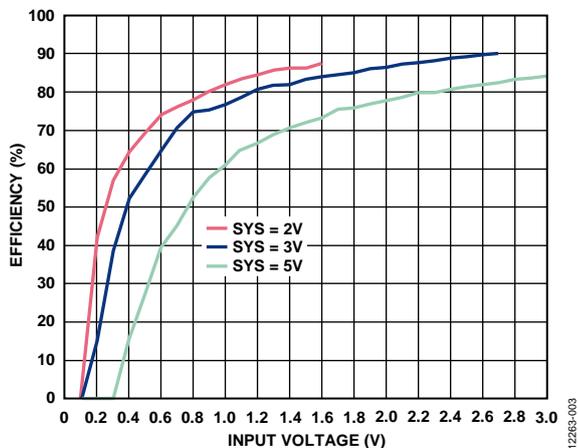


図 3. 入力電圧対効率、 $I_{IN} = 10 \mu\text{A}$

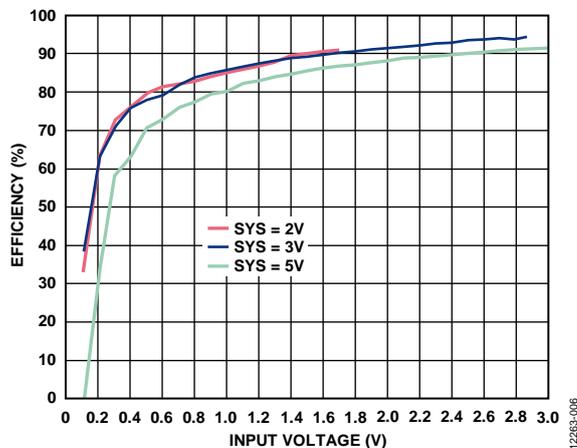


図 6. 入力電圧対効率、 $I_{IN} = 100 \mu\text{A}$

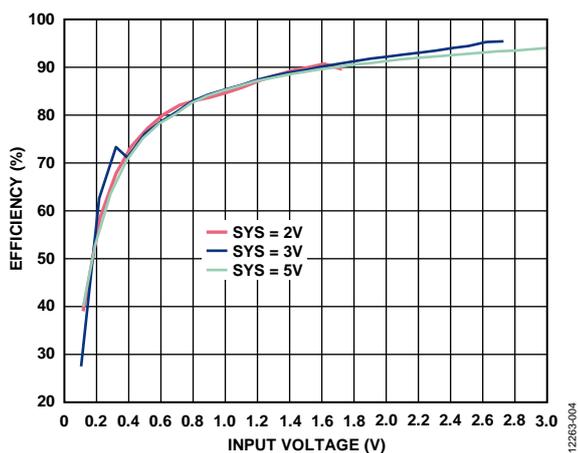


図 4. 入力電圧対効率、 $I_{IN} = 10 \text{ mA}$

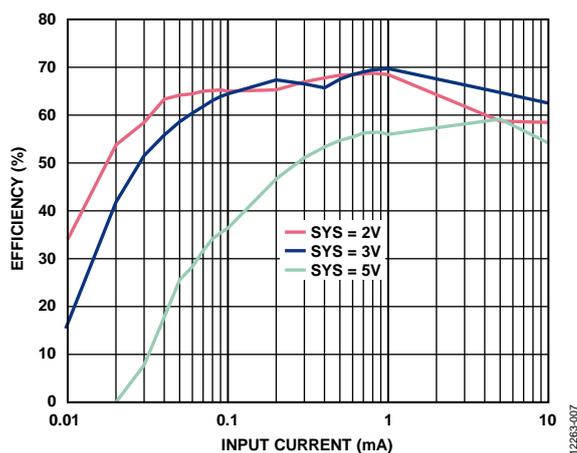


図 7. 入力電流対効率、 $V_{IN} = 0.2 \text{ V}$

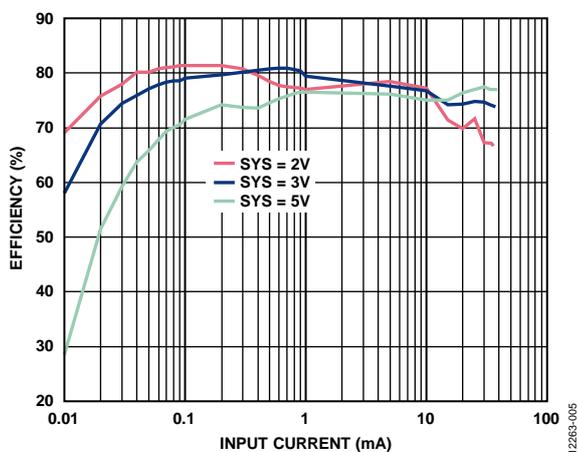


図 5. 入力電流対効率、 $V_{IN} = 0.5 \text{ V}$

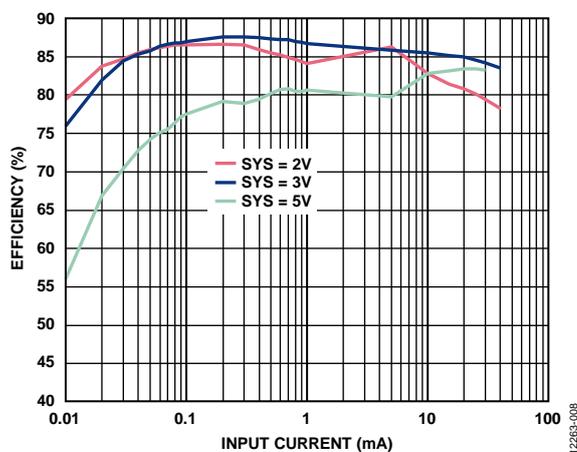


図 8. 入力電流対効率、 $V_{IN} = 1 \text{ V}$

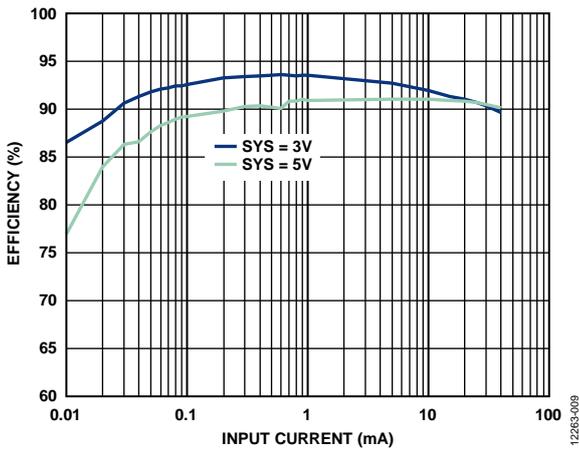


図 9. 入力電流対効率、 $V_{IN} = 2V$

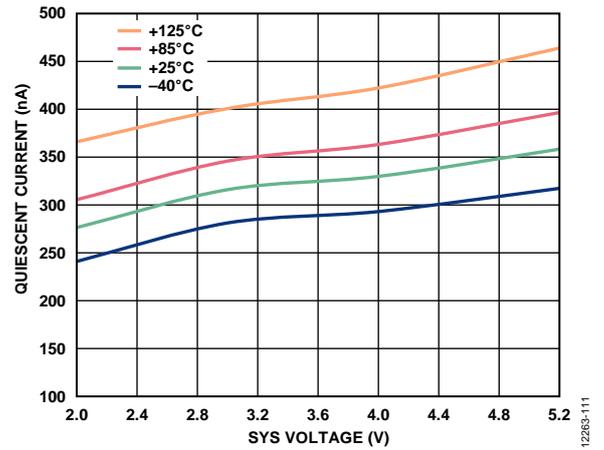


図 12. SYS 電圧対静止電流

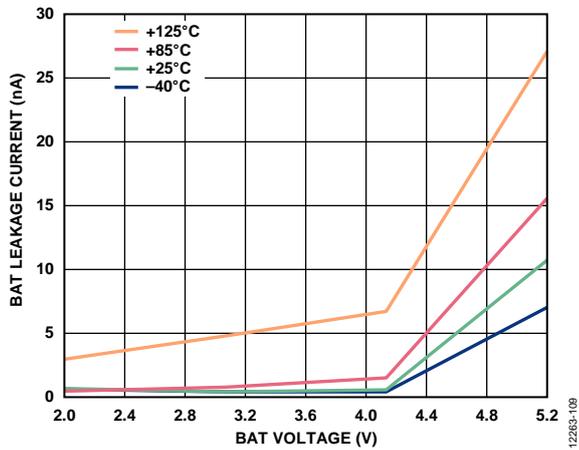


図 10. BAT 電圧対 BAT リーク電流

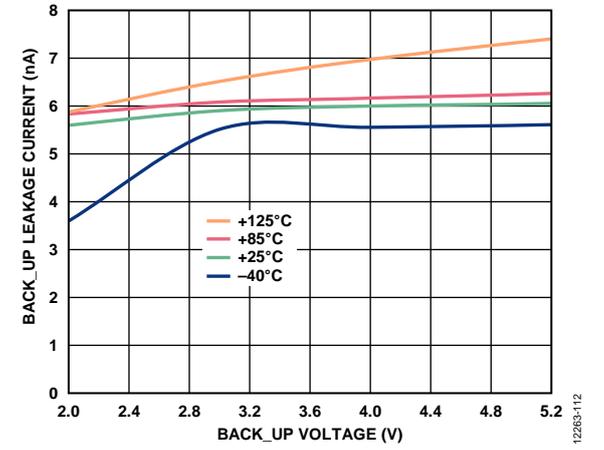


図 13. BACK_UP 電圧対 BACK_UP リーク電流

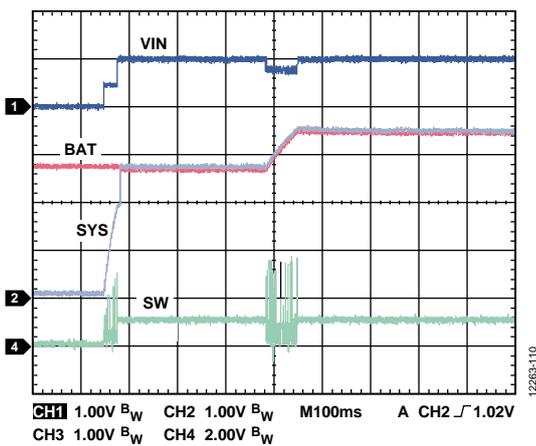


図 11. 100 μF 電池での起動、 $V_{BAT} > V_{BAT_SD}$

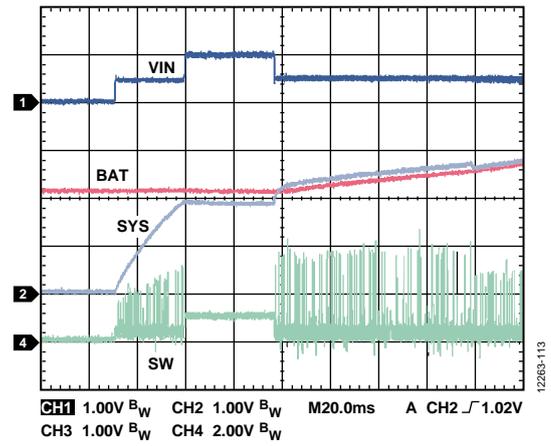


図 14. 100 μF 電池での起動、 $V_{BAT} < V_{BAT_SD}$

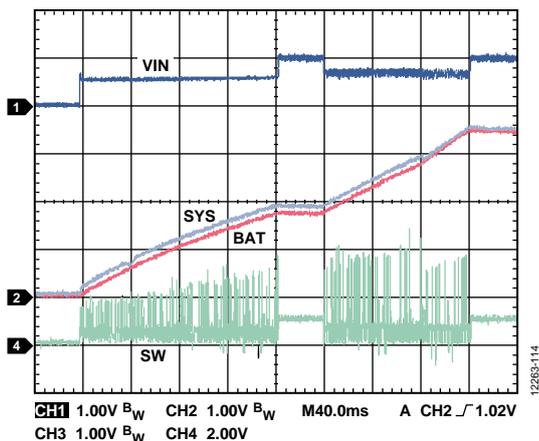


図 15. 空の 100 μ F 電池での起動

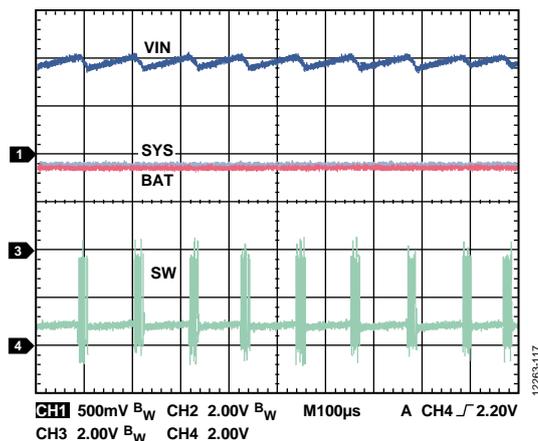


図 18. メイン昇圧 PFM 波形、200 μ A 負荷

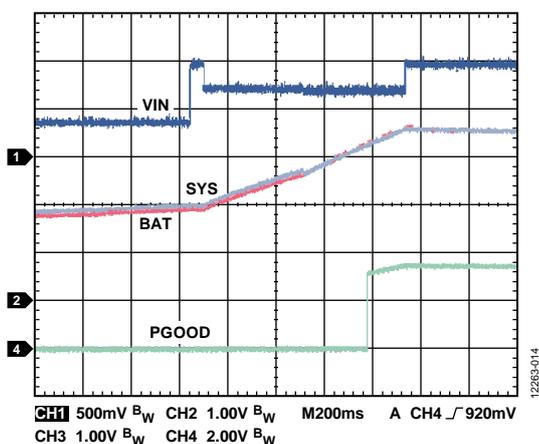


図 16. PGOOD 機能の波形

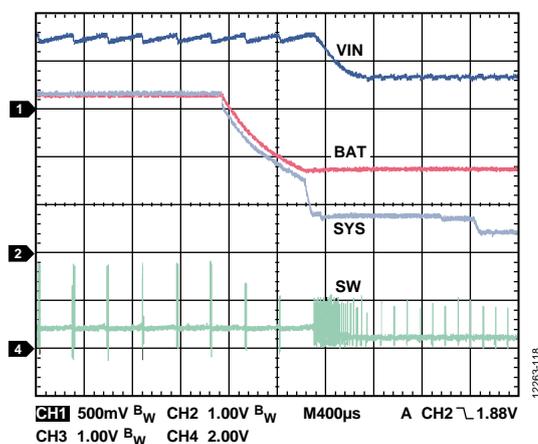


図 19. 電池保護機能の波形

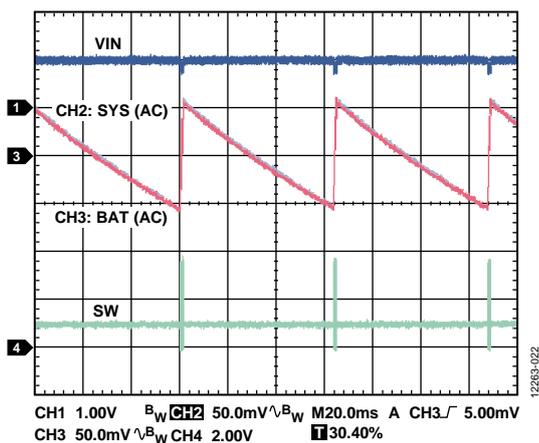


図 17. TERM 機能の出カリップル、100 μ A 負荷

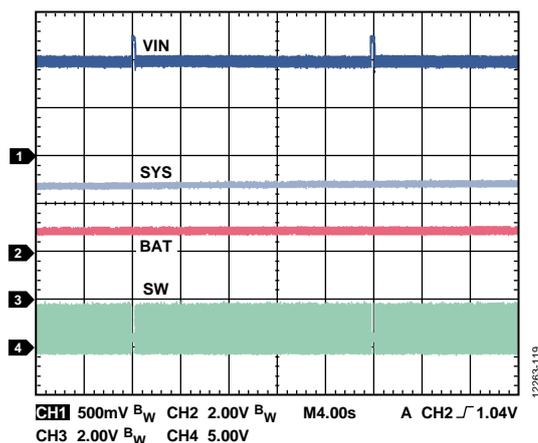


図 20. MPPT サンプルング・サイクル波形

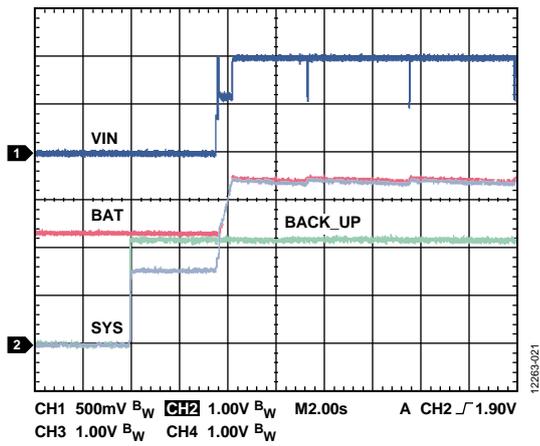


図 21. 予備電池(バックアップ)機能、 $V_{BACK_UP} < V_{BAT}$

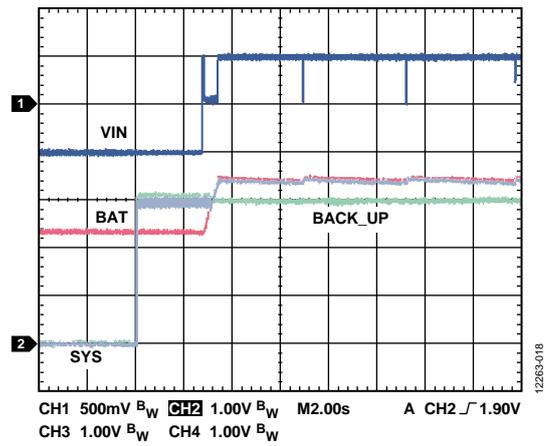


図 23. 予備電池(バックアップ)機能、 $V_{BACK_UP} > V_{BAT}$

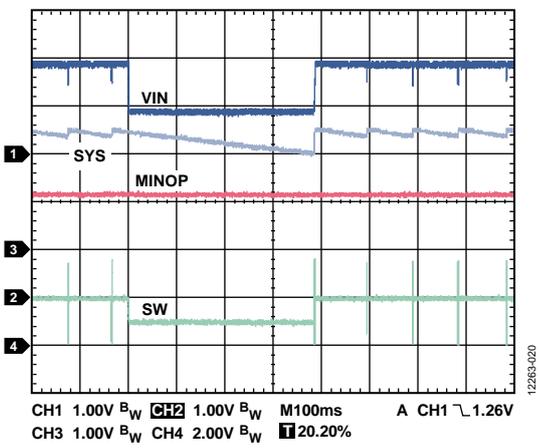


図 22. MINOP 機能の波形

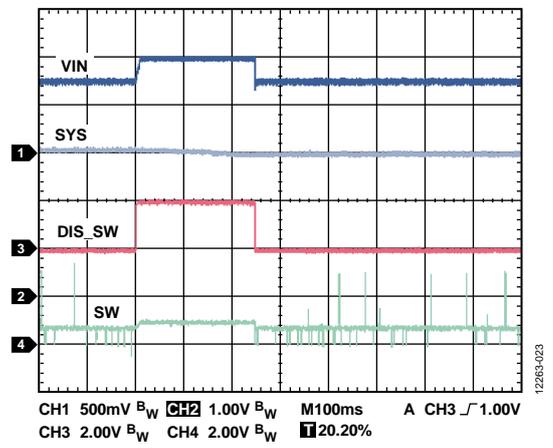


図 24. DIS_SW 機能の波形

詳細機能ブロック図

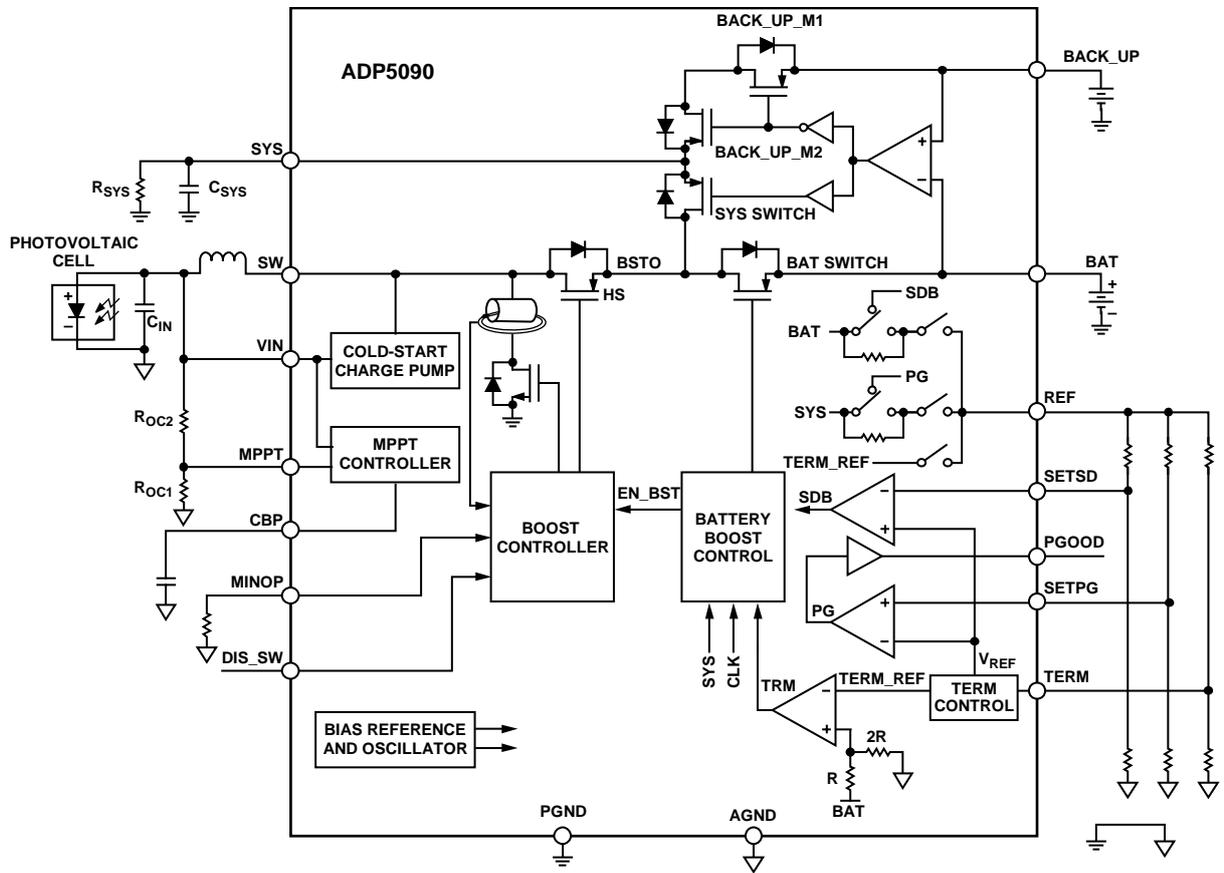


図 25. 詳細機能ブロック図

動作原理

ADP5090 は、低電力で動作する昇圧レギュレータと電池管理コントローラを組み合わせたものです。このデバイスは、PV セル、TEG、圧電モジュールのような低電圧高インピーダンス DC 電源からの電力を変換します。このデバイスは、電池保護機能付きの充電可能な電池またはコンデンサに電力を保存し、負荷に電力を供給します。また、予備電池を使用した、追加の電力経路を制御することもできます。

ADP5090 は、コールド・スタートアップ回路、MOSFET 付きの同期整流昇圧コントローラ、スイッチ付きの充電制御回路、予備電池の電力経路制御用のスイッチを内蔵しています。また、外部信号を使って、昇圧動作を一時的に停止させて、RF 伝送との干渉を防止することができます。

コールド・スタートアップ ($V_{SYS} < V_{SYS_TH}$ 、 $V_{IN} > V_{IN_COLD}$)

VIN ピンが V_{IN_COLD} を上回り、かつ SYS ピンの電池電圧が V_{SYS_TH} を下回るときに、コールド・スタートアップ回路が必要になります。 V_{SYS_TH} より高い電圧の状態では、昇圧レギュレータと電池コントローラが動作を開始します。チャージ・ポンプが内蔵されたコールド・スタートアップ回路は、VIN ピンに存在するエネルギーを取り出して、SYS ピンと BAT ピンのコンデンサを V_{SYS_TH} まで充電します。エネルギー・ハーベスタは、コールド・スタートアップを完了するため十分な電力を供給する必要があります (詳細については、エネルギー・ハーベスタの選択のセクション参照)。コールド・スタートアップ回路では昇圧レギュレータに比べて効率は低いです、スタートアップ時間が短くすることができるため、低いシャットダウン電流のシステム負荷を構成することができます。このシステム負荷は PGOOD 信号でオンされます。コールド・スタートアップをバイパスするときは、BACK_UP ピンに予備電池を接続します (詳細については、予備電池と電力経路のセクション参照)。

昇圧レギュレータ ($V_{BAT_TERM} > V_{SYS} \geq V_{SYS_TH}$)

VIN ピンと SW ピンの間に外付けインダクタを接続したスイッチング・モード同期整流昇圧レギュレータは、パルス周波数モード (PFM) で動作し、入力コンデンサに保存されたエネルギーを BAT ピンに接続された電池とシステム負荷 (SYS) へ転送します。昇圧制御ループは VIN 電圧を MPPT ピンでサンプルし、CBP ピンに接続されたコンデンサに保持し、その電圧に応じて整流します。広い入力電力範囲で高い効率を維持するため、電流検出回路では内部ピーク電流制限値によって、インダクタ電流を制御します。

BAT ピン電圧が SETSD ピンで設定された電池放電保護閾値を下回る場合には電池コントローラから、非同期整流モードとして昇圧レギュレータ動作は SYS スイッチと BAT スイッチをオフさせます。あるいは BAT ピン電圧が TERM ピンに設定された電池過充電閾値を上回る場合には、スイッチングを停止させます。CBP ピンの電圧が MINOP ピンの抵抗で設定された閾値まで低下すると、昇圧レギュレータがオフされます。さらに、開放電圧サンプリング回路により昇圧が周期的に停止され、また DIS_SW ピンをハイ・レベルにして、一時的にオフすることもできます。

VIN 開放電圧と MPPT

昇圧レギュレーションのリファレンス電圧は、MPPT ピンの抵抗分圧器により設定される比でスケールされる VIN ピンの開放電圧になります。この電圧は周期的にサンプルされて、CBP ピンに接続されたコンデンサに保持されます。このコンデンサは、ADP5090 入力でエネルギー・ハーベスタから得られる最大電力点電圧で動作するように VIN 電圧を維持します。19 sec ごとにリファレンス電圧を再取得する際、昇圧レギュレータを 296 ms 間オフし、開放電圧をサンプリングします。

リファレンス電圧は次式で設定されます。

$$V_{MPPT} = V_{IN} (\text{開放電圧}) \left(\frac{R_{OC1}}{R_{OC1} + R_{OC2}} \right) \quad (1)$$

MPPT 比 (typ) は、ハーベスタのタイプに依存します。例えば、PV セルの場合約 0.8 に、TEG の場合約 0.5 に、それぞれ異なります。また、MPPT をオフし、フローティングにすることができます。CBP ピンを VIN 電圧より低い電圧に設定してください。入力ソースが理想的な電圧源の場合は、MPPT ピンと CBP ピンをグラウンドに接続します。

電池充電管理

電池を BAT ピンに接続します。電池は、充電可能な電池、スーパー・キャパシタ、または 100 μ F 以上のコンデンサが接続可能です。電池コントローラは充放電動作を管理し、SYS ピン電圧を監視して、この電圧が SETPG ピンで設定された閾値を超えたとき PGOOD ピンがロジック・ハイ信号を出力します。

BAT ピン電圧が TERM ピンで設定した充電保護閾値を超えると、昇圧動作を停止して、電池の過充電を防止します。過充電保護閾値は、2.2 V~5.2 V の範囲に設定することができます。BAT 電圧が SETSD ピンで設定された放電保護閾値電圧を下回ると、BAT ピンと SYS ピンの間のスイッチがオープンとなり、破壊に至る深い電池の放電を防止し、昇圧動作は非同期モードになります。SYS ピンと BAT ピンには電流制限値はありませんが、システム負荷電流を最大 800 mA に制限することが推奨されます。システム負荷電流が大きくなると、SYS スイッチ、BAT スイッチ、接続された電池の内部抵抗により、SYS ピンと BAT ピンに接続した電池との間で電圧低下が発生します。

入力ソースが接続されていない場合、電池を BAT ピンに接続する前に SYS ピンをグラウンドへ放電させてください。充電済み電池を接続した後に、SYS ピンを解放してください。これは、SYS 電圧が V_{SYS_TH} を下回る場合、BAT スイッチがオープン状態を保持し、SYS 電圧が V_{SYS_TH} に到達するまで電池を保護するためです。これは、BAT ピンの電池を放電させることなく長時間保存を可能にする最小リーク (typ 値 0.5 nA) の状態である保存モードと呼ぶことができます。

予備電池と電力経路

ADP5090 は、予備電池の電力経路と予備電池コントローラ、BACK_UP ピンと SYS ピンの間の互いに逆向きの 2 個のパワー・スイッチが内蔵されています。収集および保存した電力が周期的に不足する状態でシステムが動作する場合、予備の電池を BACK_UP ピンに接続することができます。SYS 電圧が 1.5 V (typ) を超えると、予備電池コントローラがオンします。BACK_UP ピン電圧が BAT ピン電圧を超えると、BACK_UP ピンと SYS ピンの間の内蔵パワー・スイッチがオンします。BACK_UP ピン電圧が BAT ピン電圧を下回ると、内蔵パワー・スイッチがオフします。BAT ピンの 185 mV (typ) コンパレータ入力オフセットにより、入力ソースと BAT ピンからの BACK_UP ピンの予備電池への充電が防止されます (図 28 参照)。さらに、予備電池は突入電流保護回路としてコールド・スタートアップをバイパスさせることができます。システム電流が 400 mA (typ) の内部電流制限値を超えると、BACK_UP スイッチがオフします。表 6 に、パワー・パス動作状態を示します。長時間保存させる場合は、予備電池を切り離して、SYS をグラウンドへ放電させてください。

MINOP 機能

ハーベスタから発生されるエネルギーが安定動作状態を維持できない場合は、MINOP 機能が昇圧レギュレータをオフさせて、電池の放電を防止することができます。MINOP 機能が MPPT 機能をオフさせることで 260 nA (typ) の最小静止電流を実現させます。CBP ピンの電圧が MINOP ピンの抵抗で設定された閾値まで低下すると、昇圧レギュレータはスイッチングを停止します。MINOP を AGND へ接続すると、この機能がオフされます。MINOP バイアス電流は 2 μA (typ) です。

昇圧動作の強制オフ機能

ノイズまたは EMI に敏感なアプリケーションの場合、DIS_SW ピンをロジック・ハイにして、昇圧動作を一時的に停止させて RF 回路との干渉を防止することができます。DIS_SW ピンをロジック・ローにすると、昇圧スイッチングが再開されます。移行遅延は 1 μs (typ) 以下です。

電池の過充電防止機能

充電可能な電池が過充電されて損傷するのを防止するため、外付け抵抗を使って電池終了電圧 (V_{BAT_TERM}) を設定する必要があります。図 26 に、式 2 で与えられる V_{BAT_TERM} 上昇閾値電圧を示します。

$$V_{BAT_TERM} = \frac{3}{2} V_{REF} \left(1 + \frac{R_{TERM1}}{R_{TERM2}} \right) \quad (2)$$

静止消費電流を考慮すると、抵抗の和は 6 MΩ を超える必要があります。すなわち、

$$R_{TERM1} + R_{TERM2} \geq 6 \text{ M}\Omega$$

過電圧下降閾値は V_{BAT_TERM_HYS} で与えられ、内部で過電圧閾値から V_{BAT_TERM_HYS} で表される内部ヒステリシス電圧を減算した値に設定されます。電池電圧が V_{BAT_TERM} 閾値を超えると、メインの昇圧レギュレータがオフされます。電池の電圧が V_{BAT_TERM_HYS} 電圧を下回ると、メイン昇圧動作が再開します。入力エネルギーが大きい場合、VBAT ピン電圧は V_{BAT_TERM} 電圧と V_{BAT_TERM_HYS} 電圧の間で変動します。

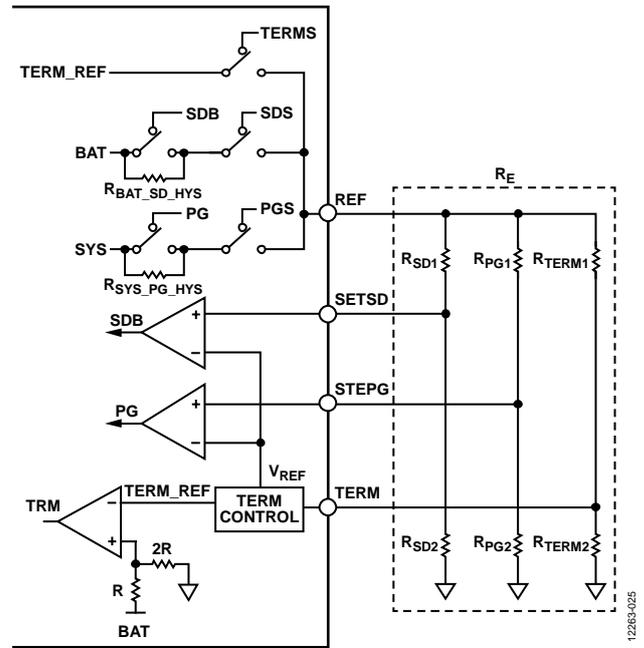


図 26. ADP5090 設定パラメータの設定

電池の過放電防止機能

充電可能な電池が過放電して損傷するのを防止するため、外付け抵抗を使って電池放電シャットダウン電圧 (V_{BAT_SD}) を設定する必要があります。図 26 に、式 3 で与えられる V_{BAT_SD} 下降閾値電圧を示します。

$$V_{BAT_SD} = V_{REF} \left(1 + \frac{R_{SD1}}{R_{SD2}} \right) \quad (3)$$

ADP5090 は、式 4 で与えられるヒステリシスを設定する抵抗 R_{BAT_SD_HYS} = 103.5 kΩ (typ) を内蔵しています。

$$V_{BAT_SD_HYS} = V_{BAT_SD} \times \frac{R_{BAT_SD_HYS}}{R_E} \quad (4)$$

ここで、V_{BAT_SD_HYS} はヒステリシスを設定する内部抵抗を含みます。

静止消費電流を考慮すると、抵抗分圧器 (R_{BAT_SD_HYS}、R_{SD1}、R_{SD2}) を構成する抵抗の和は 6 MΩ を超える必要があります。すなわち、

$$R_{BAT_SD_HYS} + R_{SD1} + R_{SD2} \geq 6 \text{ M}\Omega$$

外付けの 3 個の設定用抵抗分圧器の等価抵抗 R_E は、3 個の抵抗分圧器の並列接続と等価です。

パワーグッド (PGOOD)

ADP5090 では、SYS 電圧が許容レベルにあることを表示する設定可能な PGOOD 電圧 (V_{PGOOD}) 閾値をユーザーが設定することができます。外付け抵抗を使う必要があります。図 26 に、式 4 で与えられる V_{PGOOD} 下降閾値電圧を示します。

$$V_{SYS_PGOOD} = V_{REF} \left(1 + \frac{R_{PG1}}{R_{PG2}} \right) \quad (4)$$

ADP5090 は、式 5 で与えられるヒステリシスを設定する抵抗 R_{SYS_PG_HYS} = 103.5 kΩ (typ) を内蔵しています。

$$V_{SYS_PGOOD_HYS} = V_{SYS_PGOOD} \times \frac{R_{SYS_PG_HYS}}{R_E} \quad (5)$$

ここで、V_{SYS_PG_HYS} は PGOOD ヒステリシス電圧です。

3 個の外付け設定用抵抗分圧器の等価抵抗 R_E は、抵抗の選択を容易にするため、同じ 3 個の抵抗分圧器で構成することが推奨されます。静止消費電流を考慮すると、パワーグッド抵抗分圧器 (R_{SYS_PG_HYS}, R_{PG1}, R_{PG2}) を構成する抵抗の和は 6 MΩ を超える必要があります。すなわち、

$$R_{SYS_PG_HYS} + R_{PG1} + R_{PG2} \geq 6 \text{ M}\Omega \quad (6)$$

PGOOD のロジック・ハイ電圧は SYS 電圧で、ロジック・ロー電圧はグラウンドです。ロジック・ハイ電圧には、電流を制限する約 11.8 kΩ (typ) の内部抵抗があります。V_{PGOOD} 閾値は、V_{BAT_SD} 閾値以上である必要があります。システムの最適動作のためには、SYS とシステム負荷の間でインバータを介して外付け PFET を駆動するように PGOOD を設定し、電池容量を最適化す

るために負荷の接続/切り離しのタイミングを決めるようにする必要があります (図 32 参照)。システム負荷をオフできない場合、コールド・スタートアップを完了させる必要があります。

表 5 に、10 MΩ 抵抗分圧器による種々の電圧に対応する閾値抵抗を設定する例を示します。図 27 に、各閾値電圧の状態を示します。

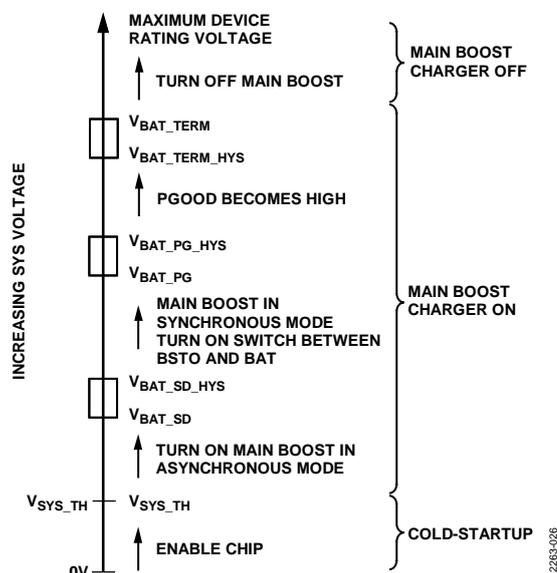


図 27. 様々な閾値電圧の状態

表 5. 閾値抵抗の設定

Voltage Threshold (V)	R _{SD1} and R _{PG1} (MΩ)	R _{SD2} and R _{PG2} (MΩ)	R _{TERM1} (MΩ)	R _{TERM2} (MΩ)
2	3.92	6.04	N/A ¹	N/A ¹
2.1	4.22	5.76	N/A ¹	N/A ¹
2.2	4.53	5.49	1.74	8.25
2.3	4.75	5.23	2.1	7.87
2.4	4.99	5	2.43	7.5
2.5	5.11	4.87	2.74	7.32
2.6	5.36	4.64	3.01	6.98
2.7	5.49	4.53	3.3	6.65
2.8	5.62	4.32	3.48	6.49
2.9	5.76	4.22	3.74	6.2
3	5.9	4.02	3.92	6.04
3.1	6.04	3.9	4.12	5.9
3.2	6.2	3.74	4.32	5.62
3.3	6.34	3.65	4.53	5.49
3.4	6.49	3.57	4.64	5.36
3.5	6.49	3.48	4.87	5.23
3.6	6.65	3.4	4.99	5
3.7	6.8	3.3	5.1	4.87
3.8	6.81	3.2	5.23	4.75
3.9	6.98	3.09	5.36	4.64

Voltage Threshold (V)	R _{SD1} and R _{PG1} (MΩ)	R _{SD2} and R _{PG2} (MΩ)	R _{TERM1} (MΩ)	R _{TERM2} (MΩ)
4	6.98	3.01	5.49	4.53
4.1	6.98	2.94	5.6	4.42
4.2	7.15	2.87	5.62	4.32
4.3	7.15	2.8	5.76	4.22
4.4	7.32	2.74	5.9	4.12
4.5	7.32	2.7	5.9	4.02
4.6	7.32	2.61	6.04	3.92
4.7	7.5	2.55	6.19	3.83
4.8	7.5	2.5	6.2	3.74
4.9	7.5	2.49	6.34	3.74
5	7.5	2.43	6.34	3.65
5.1	7.68	2.37	6.49	3.57
5.2	7.68	2.32	6.49	3.48

¹ N/A=適用なし。

表 6. 電力経路の動作状態

	Power Condition	Main Boost	BAT Switch	SYS Switch	BACK_UP_M1	BACK_UP_M2
Without Backup Battery	$V_{SYS} > V_{SYS_TH}, V_{BAT_SD} > V_{BAT}$	Asynchronous	Off	Off	Off	Off
	$V_{BAT_TERM} > V_{BAT} = V_{SYS} > V_{BAT_SD}$	Synchronous	On	On	Off	Off
	$V_{SYS} > V_{SYS_TH}, V_{BAT} > V_{BAT_TERM}$	Disabled	On	On	Off	Off
With Backup Battery	$V_{SYS} > V_{SYS_TH}, V_{BACK_UP} > V_{BAT} > V_{BAT_SD}$	Synchronous	On	Off	On	On
	$V_{SYS} > V_{SYS_TH}, V_{BACK_UP} > V_{BAT_SD} > V_{BAT}$	Asynchronous	Off	Off	On	On
	$1.5\text{ V} < V_{SYS} < V_{SYS_TH}, V_{SYS} < V_{BACK_UP}$	Disabled	Off	Off	On	On
	$V_{SYS} < 1.5\text{ V}$	Disabled	Off	Off	Off	Off

電力経路制御回路の動作フロー

図 28 に、予備電池を使用する場合のパワー・スイッチ構造を示します。BACK_UP 電圧が BAT 電圧より高い場合、SYS スイッチは BACK_UP 予備電池からの BAT ピンの充電を防止します。一方、BAT オフセットは入力ソースによる BACK_UP 予備電池の充電を回避します。表 6 に、電力経路の動作状態を示します。

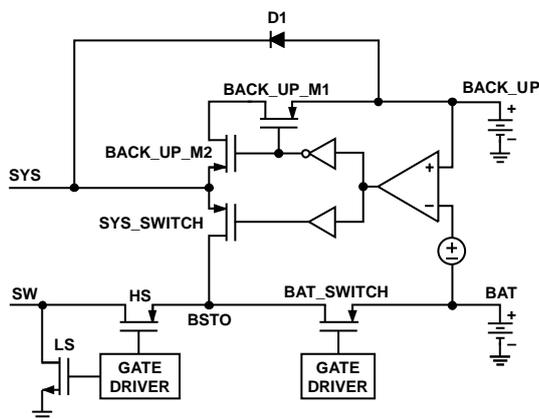


図 28. パワー・スイッチの構造

電流制限機能と短絡保護機能

ADP5090 の昇圧レギュレータは、ローサイド昇圧スイッチを流れる正電流を制限する電流制限保護回路を内蔵しています。

SYS ピンと BAT ピンには電流制限値はありませんが、システム負荷電流を 800 mA に制限することが推奨されます。SYS スイッチと BAT スイッチ (1.03 Ω, typ) の合計抵抗により、システム負荷に BAT から大きな電流が流れると電圧降下が生じます。BAT ピンに接続される電池の内部抵抗を考慮する必要があります。

400 mA (typ) の BACK_UP 電力経路の電流制限値は、予備電池から大きな電流が流れだすのを防止します。BACK_UP ピンの電流が電流制限値を超えると、BACK_UP スイッチがオフします。

サーマル・シャットダウン

ADP5090 ジャンクション温度が 125°C を超えると、サーマル・シャットダウン (TSD) 回路が BAT ピンと SYS ピンの間のスイッチをターンオフさせて、高い周囲温度での電池の損傷を防止します。昇圧動作も停止します。15°C のヒステリシスがあるため、内部温度が 110°C を下回ると、ADP5090 は動作を再開できます。TSD から抜け出すと、昇圧レギュレータと電池コントローラは動作を再開します。

アプリケーション情報

ADP5090 は、VIN ピンからエネルギーを取り出して SYS ピンと BAT ピンを充電します。これは、コールド・スタート、非同期整流昇圧、同期整流昇圧の 3 ステージで行われます。このセクションでは、エネルギー伝導システムを維持するための外付け部品の選択手順、レイアウトと組み立ての考慮事項について説明します。

エネルギー・ハーベスタの選択

エネルギー・ハーベスタ入力ソースは、コールド・スタート、非同期整流昇圧、同期整流昇圧に対して最小レベルの電力を供給する必要があります。コールド・スタートを完了するために必要な最小入力電力は、次式で計算することができます。

$$V_{IN} \times I_{IN} \times \eta_{COLD} > V_{SYS_TH} \times (I_{STR_LEAK} + I_{SYS_LOAD})$$

ここで、

V_{IN} は $V_{IN_COLD} = 380 \text{ mV (typ)}$ にクランプされ、コールド・スタート実入力電力を表します。

I_{IN} は入力電流。

η_{COLD} はコールド・スタート効率で、約 5%~7% です。

V_{SYS_TH} はバイアス電圧による電流で、ワースト・ケースの計算値。

I_{STR_LEAK} は BAT ピンでの電池のリーク電流。

I_{SYS_LOAD} は SYS ピンのシステム負荷電流。システム負荷を小さくすると、コールド・スタートが加速されます。PGOOD 閾値を設定してシステム負荷電流をオンすることが推奨されます。

ADP5090 がコールド・スタートを完了した後、MPPT 機能がオンされます。平均システム負荷電流を満たすため、入力ソースは昇圧レギュレータに十分な電力を供給して、電池をフル充電すると同時に、システムは低消費電力すなわちスリープ・モードになる必要があります。システムに必要とされる電力は、次式で計算することができます。

$$V_{IN} \times I_{IN} \times \eta_{BOOST} > V_{BAT_TERM} \times (I_{STR_LEAK} + I_{SYS_LOAD})$$

ここで、

V_{IN} は CBP ピン電圧 (MPPT 比 \times OCV) にレギュレーションされます。

I_{IN} は入力電流。

η_{BOOST} は昇圧レギュレータ効率。詳細については、代表的な性能特性のセクションの効率値を参照してください。

V_{BAT_TERM} はバイアス電圧による電流で、ワースト・ケースの計算値。

I_{STR_LEAK} は BAT ピンでの電池のリーク電流。

I_{SYS_LOAD} は SYS ピンの平均システム負荷電流。

電池の選択

過充電または過放電から電池を保護するため、電池は BAT ピンへ、システム負荷は SYS ピンへ、それぞれ接続する必要があります。ADP5090 では、充電可能な電池、スーパー・キャパシタ、従来型コンデンサのような、多くのタイプの電池をサポートしています。PFM スイッチング・コンバータのパルス電流をフィルタするため、100 μF の等価容量を持つ電池が必要です。入力ソースが電力を発生しなくなった場合、電池容量は全システム負荷を供給する必要があります。

大きいパルス電流が存在する場合、または電池のインピーダンスが大きい場合、SYS コンデンサを最小 4.7 μF から大きくするか、または BAT ピンにコンデンサを追加して、SYS 電圧の低下を防止する必要があります。SYS コンデンサを大きくすると、昇圧レギュレータはスタートアップ時に、低下した効率のコールド・スタート・ステージで動作する時間が長くなることに注意してください。アプリケーションで、コールド・スタート時間が長くなることを許容できない場合は、電池と並列にコンデンサを追加してください。詳細については、コンデンサの選択のセクションを参照してください。

インダクタの選択

昇圧レギュレータでは、適切なインダクタが必要です。インダクタの飽和電流は、予想ピーク・インダクタ電流より少なくとも 30% 大きい必要があります。また、直列抵抗 (DCR) を小さくして高い効率を維持する必要があります。昇圧レギュレータの内部制御回路は、効率を最適化し、22 $\mu\text{H} \pm 20\%$ の公称インダクタンスでスイッチング動作を制御するように設計されています。表 7 に、推奨インダクタを示します。

表 7. 推奨インダクタ

Vendor	Device No.	L (μH)	ISAT (A)	IRMS (A)	DCR (m Ω)
Würth Elektronik	74437324220	22	2	1	470
	744042220	22	0.6	0.88	255
Coilcraft	LPS4018-223M	22	0.8	0.65	360

コンデンサの選択

リーク電流に敏感な超低消費電力アプリケーションに対しては、低リーク・コンデンサが必要です。コンデンサからのリークがあると効率は低下し、静止電流が増加し、MPPT 有効性が低下します。

入力コンデンサ

VIN ピンに接続するコンデンサ C_{IN} と PGND ピンが入力ソースからのエネルギーを保存します。エネルギー・ハーベスタの場合、ソース・インピーダンスは容量性動作に支配されます。エネルギー・ハーベスタの出力容量値に従い入力コンデンサの大きさを決めてください。最小 4.7 μF が推奨されます。

予備電池を入力ソースとして使用するアプリケーションの場合、容量が大きいほど、入力電圧リップルを小さくすることに役立ち、電池寿命を長くするためのソース電流安定に役立ちます。

SYS コンデンサ

ADP5090 では、SYS ピンと PGND ピンの間に 2 個のコンデンサを接続する必要があります。最小 4.7 μF の低 ESR セラミック・コンデンサと 0.1 μF の高周波バイパス・コンデンサを並列接続してください。バイパス・コンデンサは、SYS と PGND の間で、できるだけ近づけて接続してください。

CBP コンデンサ

MPPT ピンの動作は、OCV のサンプル値に依存します。VIN ピンは、CBP コンデンサに保存された電圧にレギュレーションされます。このコンデンサは、保持時間が約 19 sec であるため、リークに敏感です。コンデンサ電圧がリークのために低下すると、VIN レギュレーション電圧も低下して、MPPT の有効性に影響を与えます。IC ジャンクション温度が 85°C を超えると、CBP ピンのリーク電流が大幅に増えるため、大きい容量ほど MPPT の有効性に有利です。図 29 の代表的アプリケーション回路と同じ MPPT 抵抗と CBP コンデンサ (最大 220 nF) を使う RC 時定数を維持することが推奨されます。MPPT 抵抗分圧器と CBP コンデンサの時定数を考慮すると、低リーク X7R または COG 10 nF セラミック・コンデンサが推奨されます。

レイアウトと組み立てについての考慮事項

スイッチング電源の設計では、特に高ピーク電流と高スイッチング周波数では、プリント回路ボード (PCB) のレイアウトを注意深く行う必要があります。このため、メイン・パワー・パスと電源グラウンド・パスには幅広い短いパターンを使用することが推奨されます。入力コンデンサ、出力コンデンサ、インダクタ、電池は、IC のできるだけ近くに配置します。出力からグラウンドまでのパワー・パスを短くすることが昇圧レギュレータにとって最も重要です。このため、出力コンデンサは SYS ピン

と PGND ピンの間で、できるだけ近くに配置してください。入力コンデンサからインダクタまで、VIN ピンから PGND ピンまでのパワー・パスを最小に維持してください。入力コンデンサは VIN ピンと PGND ピンの間のできるだけ近くに配置し、インダクタは VIN ピンと SW ピンの近くに配置します。インダクタを該当するピンに接続するときは、ビアと裏面パターンの使用が最適です。高インピーダンスの閾値設定ノード (REF、TERM、SETSD、SETPG) からのノイズ混入を小さくするため、IC の近くに短いパターンで外付け抵抗を接続してください。

CBP コンデンサは MPPT 電圧を 19 sec 間保持するため、リークがあると MPPT の有効性が損なわれます。ボードの組み立てと洗浄では、ハンダ溶剤や残留物のような汚染があると、高速気流がある多湿環境では特に、グラウンドに対する寄生抵抗が形成されることがあります。このために、電圧レギュレーションが大幅に性能低下し、外付け抵抗で設定される閾値電圧が変化します。したがって、CBP コンデンサまたは閾値設定抵抗の近くにグラウンド・プレーンを設けないことが推奨されます。さらに、ボードを注意深く洗浄する必要があります。可能な場合、CBP コンデンサと閾値設定抵抗は、脱イオン水でイオン汚染を洗浄してください。

代表的なアプリケーション回路

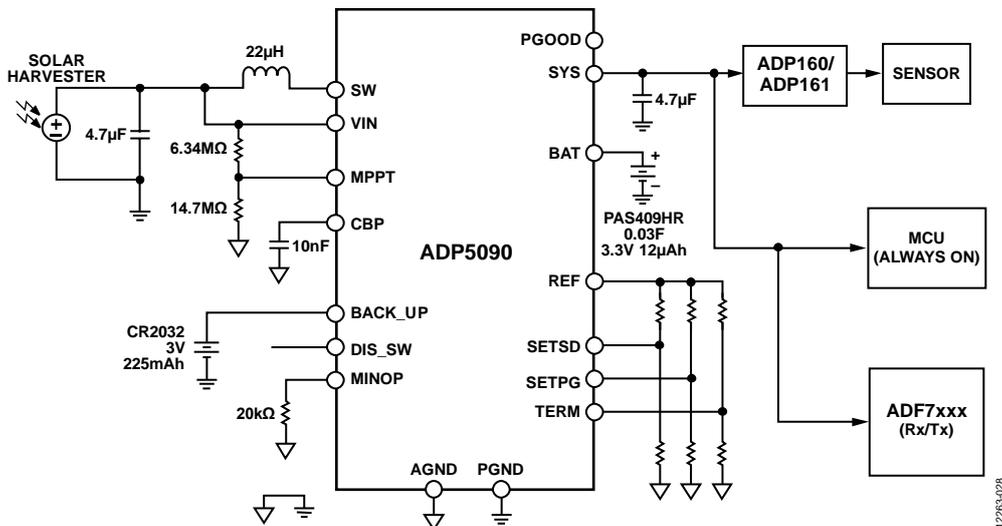


図 29.ADP5090 採用のエネルギー・ハーベスタ・ワイヤレス・センサー・アプリケーション
 PV セルをハーベスティング・エネルギー・ソース (Trony 0.7 V、60 µA、Alta Devices 0.72 V、42 µA、Gcell 1.1 V、100 µA)として使用、
 Shoei Electronics 社のポリアセン・コイン型コンデンサ PAS409HR を収集済みエネルギーの保存に使用、
 Panasonic 社のプライマリ・リチウムイオン・コイン型セル CR2032 を予備電池として使用

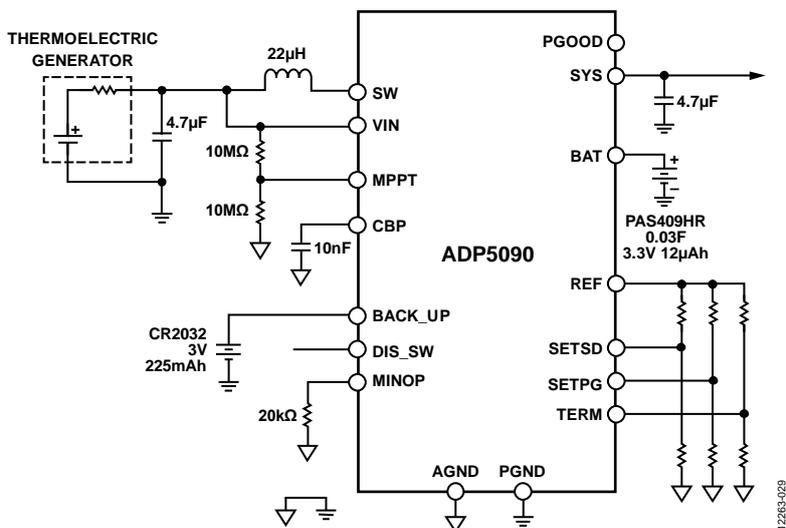


図 30.ADP5090 採用のエネルギー・ハーベスタ回路
 熱電発電をハーベスティング・エネルギー・ソースとして使用
 Shoei Electronics 社のポリアセン・コイン型コンデンサ PAS409HR を収集済みエネルギーの保存に使用
 Panasonic 社のプライマリ・リチウムイオン・コイン型セル CR2032 を予備電池として使用

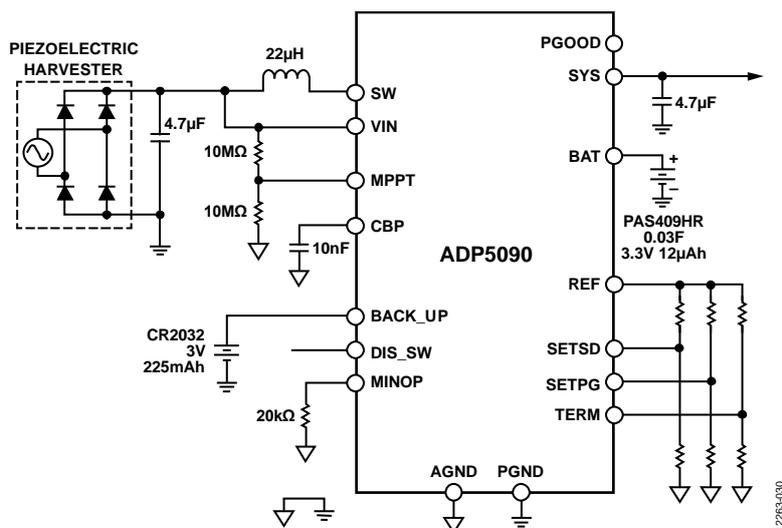


図 31. ADP5090 採用のエネルギー・ハーベスタ回路

圧電素子をハーベスティング・エネルギー・ソースとして使用、
Shohei Electronics 社のポリアセン・コイン型コンデンサ PAS409HR を収集済みエネルギーの保存に使用
Panasonic 社のプライマリ・リチウムイオン・コイン型セル CR2032 を予備電池として使用

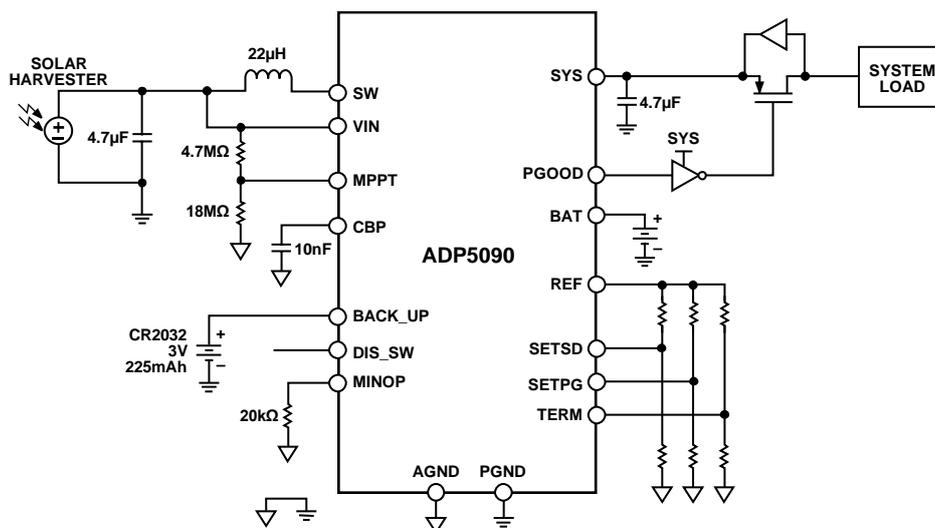


図 32. ADP5090 の PGOOD 機能がシステム負荷をオンするタイミングを決定

外形寸法

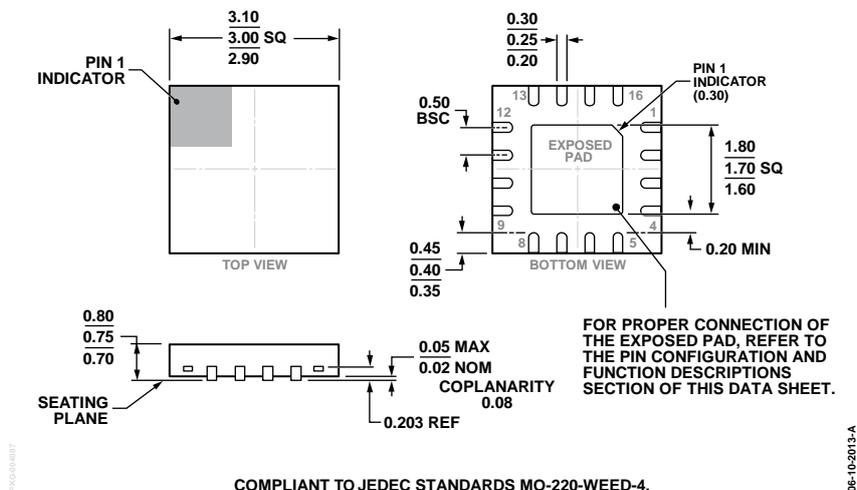


図 33.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_WQ]
 3 mm x 3 mm ボディ、極薄クワッド
 (CP-16-33)
 寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Branding
ADP5090ACPZ-1-R7	-40°C to +125°C	16-Lead Lead Frame Chip Scale Package [LFCSP_WQ]	CP-16-33	LPN
ADP5090-1-EVALZ		Evaluation Board		
ADP5090-2-EVALZ		Evaluation Board with Solar Harvester		

¹ Z = RoHS 準拠製品。