



# 36 V、1 A、同期整流 降圧DC/DCレギュレータ

データシート

ADP2441

## 特長

- 広い入力電圧範囲: 4.5 V~36 V
- 最小オン時間: 50 ns
- 最大負荷電流: 1 A
- 高い効率: 最大 94%
- 調整可能出力: 最小 0.6 V
- 出力電圧精度:  $\pm 1\%$
- 調整可能スイッチング周波数: 300 kHz~1 MHz
- 軽い負荷での省電力用パルス・スキップ・モード
- 高精度イネーブル入力ピン
- オープン・ドレインのパワーグッド出力
- トラッキング機能付きの外部ソフトスタート
- 過電流制限保護機能
- シャットダウン電流: 15  $\mu$ A 以下
- UVLO およびサーマル・シャットダウン
- 3 mm x 3 mm の 12 ピン LFCSP パッケージを採用

## アプリケーション

- ポイント・オブ・ロード・アプリケーション
- 分散型電源システム
- 工業用制御電源
- 24V から 12V / 5V / 3.3V への標準電源に最適

## 概要

ADP2441 は固定周波数、電流モード制御、同期整流の降圧 DC/DC レギュレータであり、優れたライン・レギュレーション特性と負荷レギュレーション特性で最大 1 A の負荷を駆動することができます。ADP2441 は広い入力電圧範囲 4.5 V~36 V で動作するため、多様な電源からの電力をレギュレーションするのに最適です。さらに、ADP2441 は非常に小さい最小オン時間(50 ns)を持つため、非常に大きな降圧比を必要とするアプリケーションに適しています。

出力電圧は、0.6 V~0.9 V  $\times$  V<sub>IN</sub> の範囲で調整することができます。ハイサイドとローサイドのデバイス用として低抵抗の N チャンネル MOSFET を内蔵しているため高い効率が得られます。

スイッチング周波数は外付け抵抗により 300 kHz~1 MHz で調整可能です。また、ADP2441 は正確なパワーグッド(PGOOD)オープン・ドレイン出力信号を持っています。

軽い負荷状態でレギュレータは、パルス・スキップ・モードで動作し、パルスをスキップしてスイッチング損失を小さくし、エネルギー効率を向上させます。さらに、中程度から重い負荷状態では、レギュレータは固定周波数パルス幅変調(PWM)モードで動作して電磁干渉(EMI)を小さくします。

## 代表的な回路構成

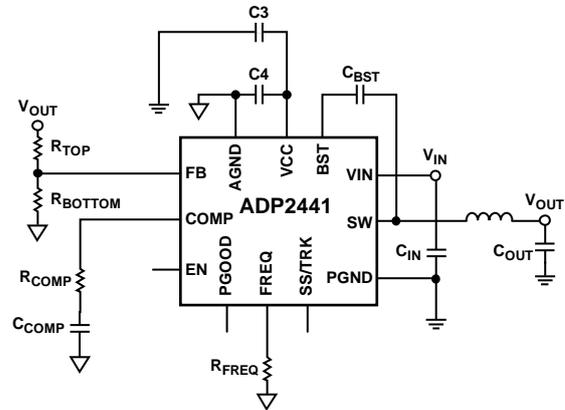


図 1.

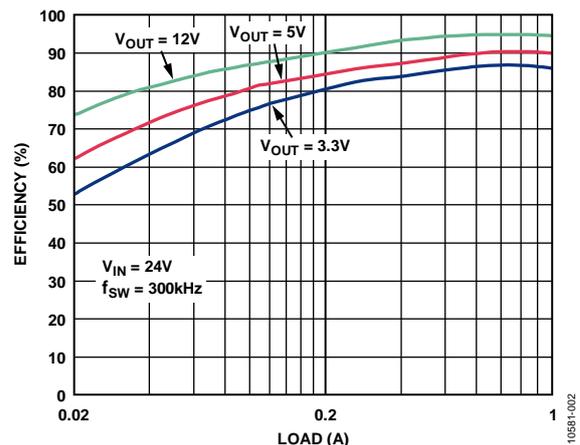


図 2. 負荷電流対効率、V<sub>IN</sub> = 24 V

ADP2441 はヒックアップ・モードの過電流保護を使用して、出力の短絡または過電流状態から IC を保護します。外部から設定可能なソフトスタート機能により、多様な負荷容量でのスタートアップ時に突入電流を制限します。その他の重要な内蔵機能としては、トラッキング、入力低電圧ロックアウト(UVLO)、サーマル・シャットダウン(TSD)、ロジック・レベルのシャットダウン入力としても使用可能な高精度イネーブル(EN)などがあります。

ADP2441 は 3 mm x 3 mm の 12 ピン LFCSP パッケージを採用し、-40°C~+125°C のジャンクション温度範囲で仕様が規定されています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長.....	1	アプリケーション情報.....	18
アプリケーション.....	1	出力電圧の選択.....	18
概要.....	1	スイッチング周波数の設定.....	18
代表的な回路構成.....	1	ソフトスタート.....	19
改訂履歴.....	2	外付け部品の選択.....	19
仕様.....	3	ブースト・コンデンサ.....	21
絶対最大定格.....	5	VCC コンデンサ.....	21
熱抵抗.....	5	ループ補償.....	21
ESD の注意.....	5	ループ補償の大信号解析.....	21
ピン配置およびピン機能説明.....	6	デザイン例.....	23
代表的な性能特性.....	7	設定と部品の選択.....	23
内部ブロック図.....	14	システム構成.....	24
動作原理.....	15	代表的なアプリケーション回路.....	25
制御アーキテクチャ.....	15	デザイン例.....	25
調整可能な周波数.....	16	その他の代表的な回路構成.....	26
パワーグッド.....	16	消費電力と熱についての考慮事項.....	29
ソフトスタート.....	16	消費電力.....	29
トラッキング.....	16	熱に対する考慮事項.....	29
低電圧ロックアウト機能(UVLO).....	17	評価用ボードの熱性能.....	30
高精度イネーブル/シャットダウン.....	17	回路ボード・レイアウトの推奨事項.....	31
電流制限機能と短絡保護機能.....	17	外形寸法.....	32
サーマル・シャットダウン.....	17	オーダー・ガイド.....	32

## 改訂履歴

6/12—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_{IN} = 4.5\text{ V} \sim 36\text{ V}$ 、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>POWER SUPPLY</b>						
Input Voltage Range	$V_{IN}$		4.5		36	V
Supply Current	$I_{VIN}$	$V_{EN} = 1.5\text{ V}$ not switching		1.7	2.2	mA
Shutdown Current	$I_{SHDN}$	$V_{EN} = \text{AGND}$		10	15	$\mu\text{A}$
<b>UVLO</b>						
Threshold	$V_{UVLO}$	$V_{IN}$ falling	3.8	4	4.2	V
Hysteresis				200		mV
<b>INTERNAL REGULATOR</b>						
Regulator Output Voltage	$V_{CC}$	$V_{IN} = 5\text{ V}$ to $36\text{ V}$		5	5.5	V
<b>OUTPUT</b>						
Output Voltage Range	$V_{OUT}$		0.6		$0.9 \times V_{IN}$	V
Maximum Output Current	$I_{OUT}$		1			A
Feedback Regulation Voltage	$V_{FB}$	$T_J = -40^\circ\text{C}$ to $+85^\circ\text{C}$	0.594	0.6	0.606	V
		$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.591	0.6	0.609	V
Line Regulation				0.005		%/V
Load Regulation				0.05		%/A
<b>ERROR AMPLIFIER</b>						
Feedback Bias Current	$I_{FB\_BIAS}$	$V_{FB} = 0.6\text{ V}$		50	200	nA
Transconductance	$g_m$	$I_{COMP} = \pm 20\ \mu\text{A}$	200	250	300	$\mu\text{A}/\text{V}$
Open-Loop Voltage Gain <sup>1</sup>	$A_{VOL}$			65		dB
<b>MOSFETS</b>						
High-Side Switch On Resistance <sup>2</sup>	$R_{DS\_H(ON)}$	BST – SW = 5 V		170	270	m $\Omega$
Low-Side Switch On Resistance <sup>2</sup>	$R_{DS\_L(ON)}$	$V_{CC} = 5\text{ V}$		120	180	m $\Omega$
Leakage Current	$I_{LKG}$	$V_{EN} = \text{AGND}$		1	25	$\mu\text{A}$
Minimum On Time <sup>3</sup>	$t_{ON\_MIN}$	All switching frequencies		50	65	ns
Minimum Off Time <sup>4</sup>	$t_{OFF\_MIN}$			165	175	ns
<b>CURRENT SENSE</b>						
Current Sense Amplifier Gain	$G_{CS}$		1.6	2	2.4	A/V
Hiccup Time		$f_{SW} = 300\text{ kHz}$ to $1\text{ MHz}$		6		ms
Number Of Cumulative Current-Limit Cycles to Go into Hiccup Mode				8		Events
Peak Current Limit	$I_{CL}$		1.4	1.6	1.8	A
<b>FREQUENCY</b>						
Switching Frequency Range	$f_{SW}$		300		1000	kHz
Frequency Set Accuracy		FREQ pin = 308 k $\Omega$	270	300	330	kHz
		FREQ pin = 92.5 k $\Omega$	900	1000	1100	kHz
<b>SOFT START</b>						
Soft Start Current	$I_{SS}$	$V_{SS} = 0\text{ V}$	0.9	1	1.2	$\mu\text{A}$
<b>PRECISION ENABLE</b>						
Input Threshold	$V_{EN(RISING)}$		1.15	1.20	1.25	V
Hysteresis	$V_{EN(HYST)}$			100		mV
Leakage Current	$I_{IEN\_LEAK}$	$V_{IN} = V_{EN}$		0.1	1	$\mu\text{A}$
<b>Thermal Shutdown</b>						
Rising	$T_{SD}$			150		$^\circ\text{C}$
Hysteresis	$T_{SD(HYST)}$			25		$^\circ\text{C}$

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>POWER GOOD</b>						
PGOOD High, FB Rising Threshold <sup>5</sup>			89	92	95	%
PGOOD Low, FB Rising Threshold <sup>5</sup>			111	115	118	%
PGOOD High, FB Falling Threshold <sup>5</sup>			106	109	112	%
PGOOD Low, FB Falling Threshold <sup>5</sup>			83	86	89	%
<b>PGOOD</b>						
Delay	t <sub>PGOOD</sub>			50		μs
High Leakage Current	I <sub>PGOOD(SRC)</sub>	V <sub>PGOOD</sub> = V <sub>CC</sub>		1	10	μA
Pull-Down Resistor	I <sub>PGOOD(SNK)</sub>	FB = 0 V		0.5	0.7	kΩ
<b>TRK</b>						
TRK Input Voltage Range			0		600	mV
TRK to FB Offset Voltage		TRK = 0 mV to 500 mV		10		mV

<sup>1</sup> デザインで保証します。

<sup>2</sup> VIN ピンと SW ピンの間で測定—ボンディング・ワイヤーとピン抵抗を含みます。

<sup>3</sup> ベンチ・キャラクタライゼーションに基づきます。V<sub>IN</sub> = 12 V、V<sub>OUT</sub> = 1.2 V、負荷 = 1 A、f<sub>sw</sub> = 1 MHz、出力はレギュレーション状態。測定値にはデッド・タイムを含みません。

<sup>4</sup> ベンチ・キャラクタライゼーションに基づきます。V<sub>IN</sub> = 15 V、V<sub>OUT</sub> = 12 V、負荷 = 1 A、f<sub>sw</sub> = 600 kHz、出力はレギュレーション状態。測定値にはデッド・タイムを含みません。

<sup>5</sup> このスレッショールドは、公称出力電圧のパーセント値として表されます。

## 絶対最大定格

表 2.

Parameter	Rating
VIN to PGND	-0.3 V to +40 V
EN to AGND	-0.3 V to +40 V
SW to PGND	-0.3 V to +40 V
BST to PGND	-0.3 V to +45 V
VCC to AGND	-0.3 V to +6 V
BST to SW	-0.3 V to +6 V
FREQ, PGOOD, SS/TRK, COMP, FB to AGND	-0.3 V to +6 V
PGND to AGND	±0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec)	260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。ボードは4層の標準 JEDEC ボードを使用。

表 3.熱抵抗

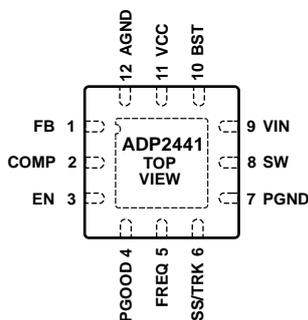
Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
12-Lead LFCSP	40	2.4	°C/W

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



NOTES  
 1. THE EXPOSED PAD SHOULD BE CONNECTED TO THE SYSTEM AGND PLANE AND PGND PLANE. 10691-003

図 3. ピン配置(上面図)

表 4. ピン機能の説明

ピン番号	記号	説明
1	FB	帰還レギュレーション電圧は 0.6 V です。このピンを DC/DC レギュレータ出力からの抵抗分圧器へ接続します。
2	COMP	誤差アンプ補償。グラウンドへ直列に抵抗とコンデンサを接続してください。
3	EN	高精度イネーブル。この機能は、1.25 V のリファレンス電圧を使用した場合 ±5% 精度を提供します。このピンをハイ・レベルにするとレギュレータがイネーブルされ、ロー・レベルにするとレギュレータがディスエーブルされます。
4	PGOOD	アクティブ・ハイのパワーグッド出力。出力がレギュレーション外になると、このピンがロー・レベルになります。
5	FREQ	スイッチング周波数。抵抗をこのピンと AGND との間に接続すると、スイッチング周波数が設定されます(スイッチング周波数の設定のセクション参照)。
6	SS/TRK	ソフトスタート/トラッキング入力。出力を穏やかにランプアップさせるソフトスタート時間を設定するときは、このピンとグラウンドとの間にコンデンサを接続する必要があります。外部電圧にトラッキングさせるときは、このピンに外部リファレンス電圧に対する抵抗分圧器を接続することが必要です。
7	PGND	電源グラウンド。VIN ピンとこのピンの間に、デカップリング・セラミック・コンデンサをできるだけ近くに接続してください。このピンは直接エクスポーズド・パッドへ接続してください。
8	SW	スイッチ。ローサイド N チャンネル・パワー MOSFET スイッチのドレインとハイサイド N チャンネル・パワー MOSFET スイッチのソースの midpoint。
9	VIN	電源入力。このピンを入力電源に接続し、さらにバイパス・セラミック・コンデンサを直接このピンと PGND の間に、できるだけ IC に近づけて接続してください。動作電圧は 4.5 V ~ 36 V です。
10	BST	ブースト。10 nF のセラミック・コンデンサを BST ピンと SW ピンの間に、できるだけ IC に近づけて接続して、ハイサイド N チャンネル・パワー MOSFET ドライバに対するフローティング電源を形成してください。このコンデンサは、N チャンネル・パワー MOSFET のゲートを電源電圧より高く駆動するために必要です。
11	VCC	内蔵低ドロップアウト・レギュレータの出力。このピンから、内部コントローラとドライバ回路の電源を供給します。1 μF のセラミック・コンデンサを VCC と AGND の間に、1 μF のセラミック・コンデンサを VCC と PGND の間に、それぞれ接続してください。EN ピン電圧が 0.7 V を超えると、VCC 出力がアクティブになります。
12	AGND	アナログ・グラウンド。このピンは、制御機能の内部グラウンドです。このピンは直接エクスポーズド・パッドへ接続してください。
	EP	エクスポーズド・サーマル・パッド。エクスポーズド・パッドは AGND と PGND に接続する必要があります。

代表的な性能特性

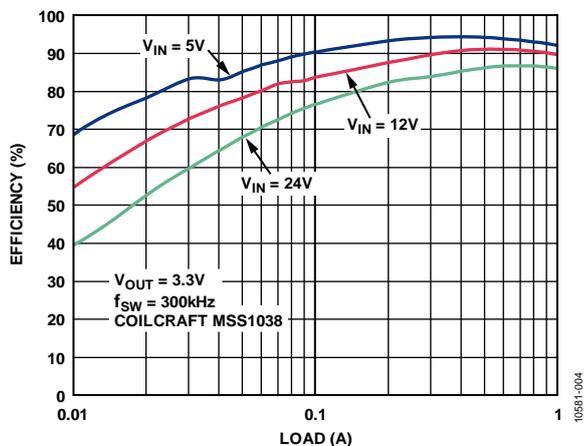


図 4. 負荷電流対効率、 $V_{OUT} = 3.3\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$

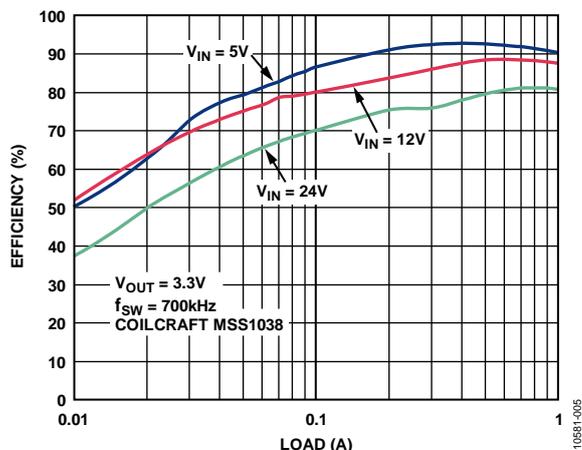


図 7. 負荷電流対効率、 $V_{OUT} = 3.3\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$

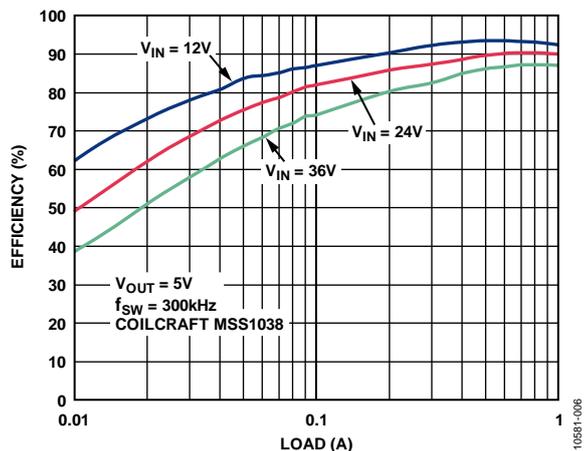


図 5. 負荷電流対効率、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$

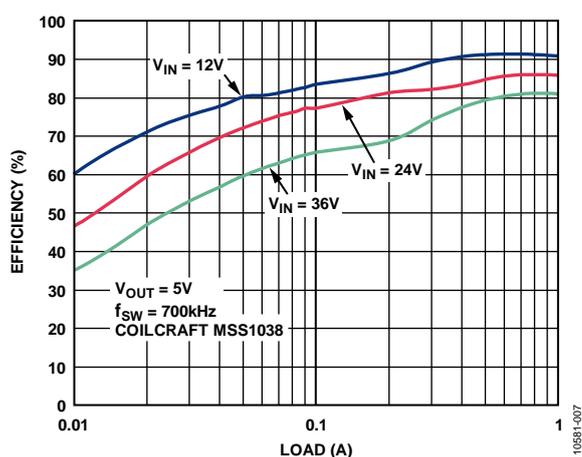


図 8. 負荷電流対効率、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$

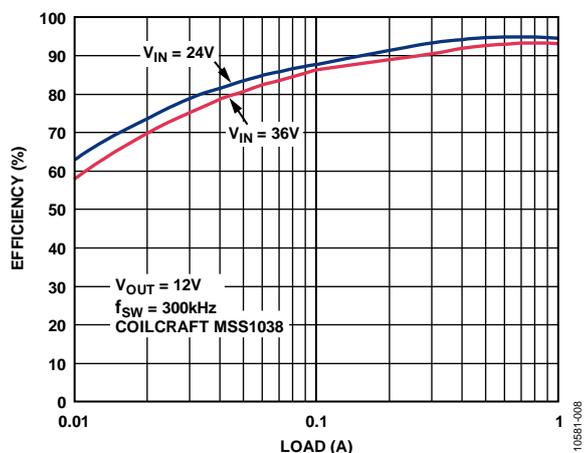


図 6. 負荷電流対効率、 $V_{OUT} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$

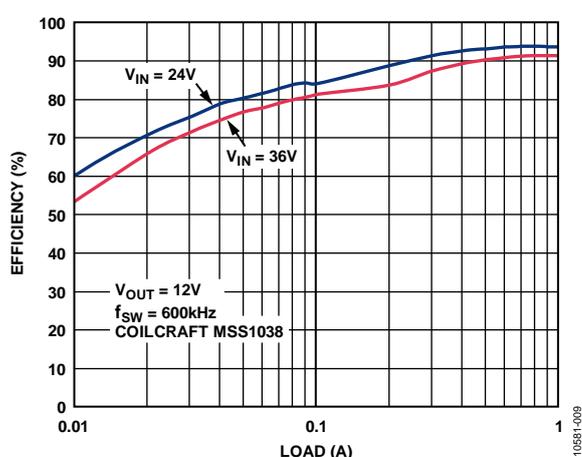


図 9. 負荷電流対効率、 $V_{OUT} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$

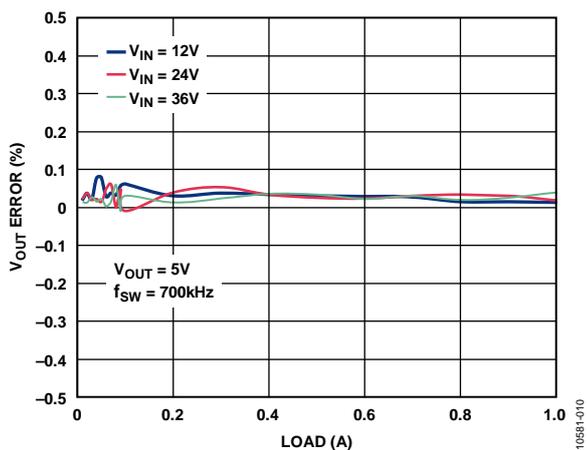


図 10.様々な電源電圧での負荷レギュレーション

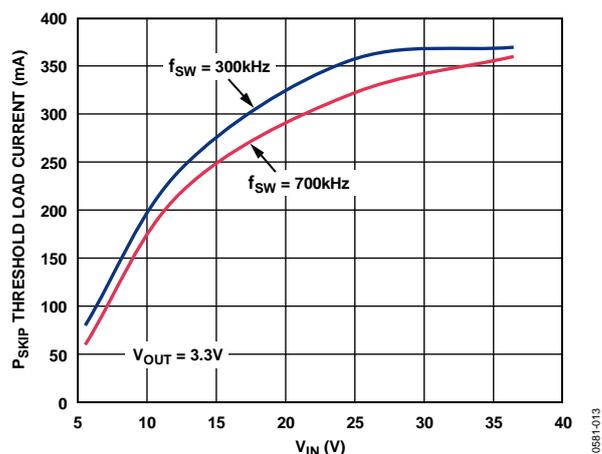


図 13.パルス・スキップ・スレッショールド、V<sub>OUT</sub> = 3.3 V

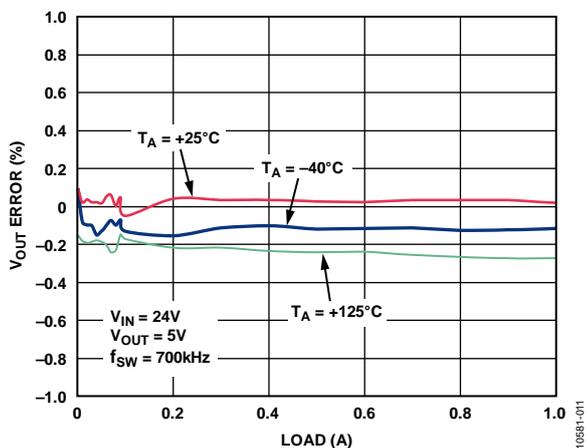


図 11.様々な温度での負荷レギュレーション

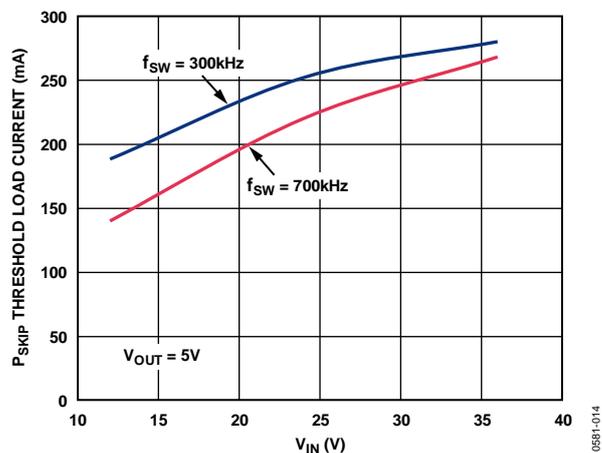


図 14.パルス・スキップ・スレッショールド、V<sub>OUT</sub> = 5 V

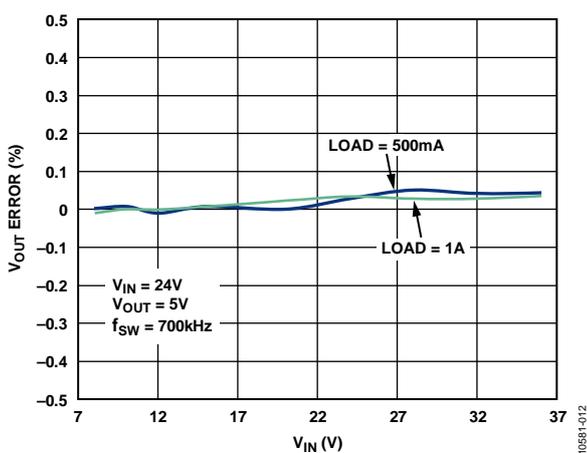


図 12.様々な負荷でのライン・レギュレーション、V<sub>OUT</sub> = 5 V

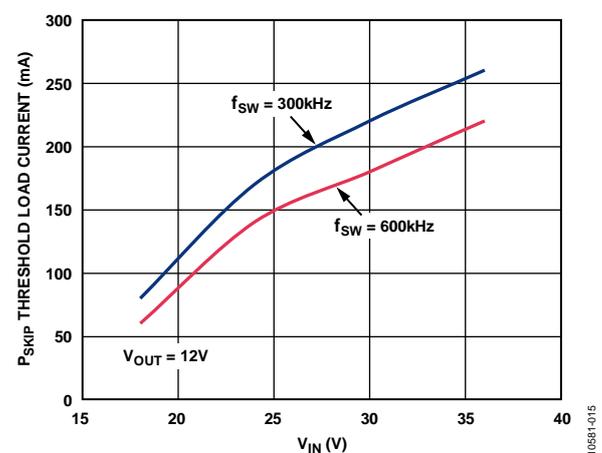


図 15.パルス・スキップ・スレッショールド、V<sub>OUT</sub> = 12 V

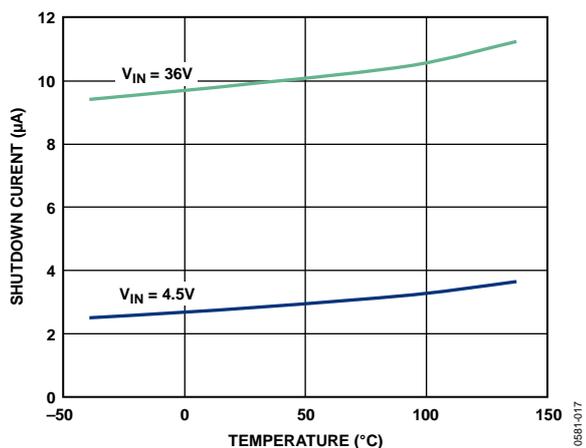


図 16.シャットダウン電流の温度特性

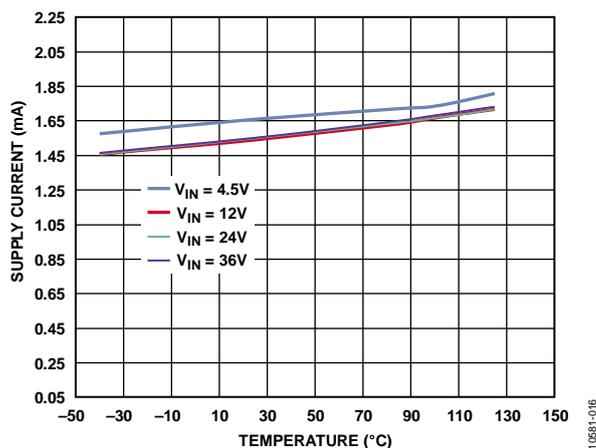


図 19.電源電流の温度特性

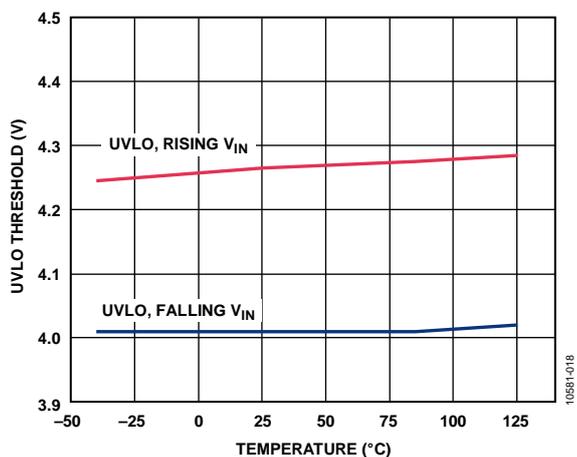


図 17.UVLO スレッシュホールドの温度特性

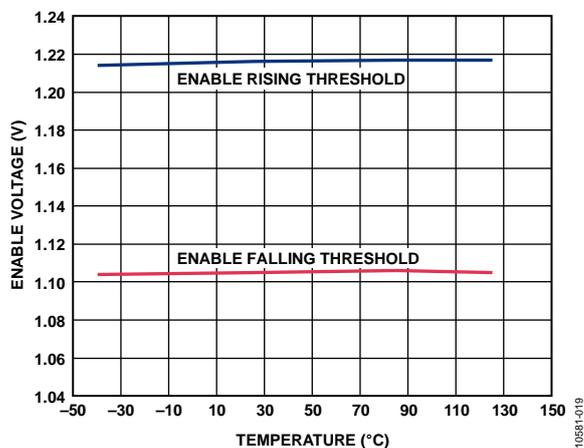


図 20.イネーブル・スレッシュホールドの温度特性

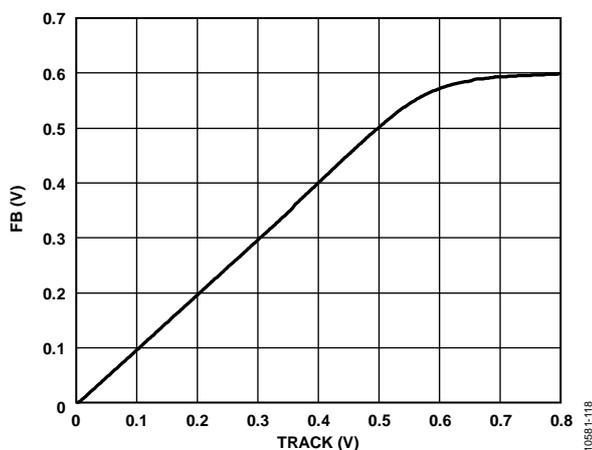


図 18.トラッキング・レンジ

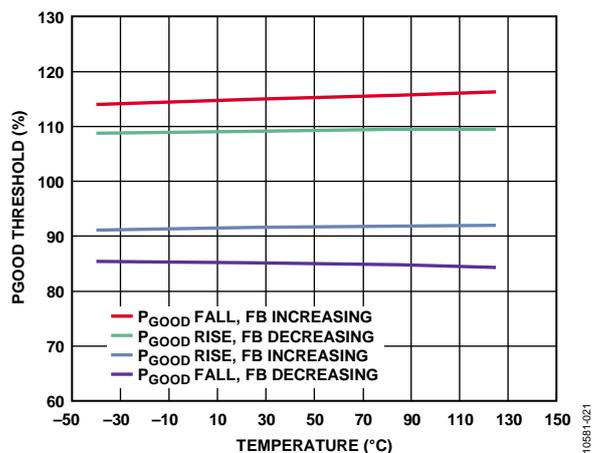


図 21.PGOOD スレッシュホールドの温度特性

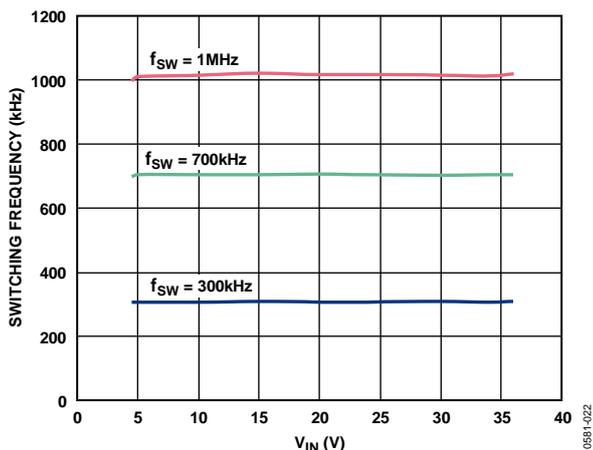


図 22.電源電圧対スイッチング周波数

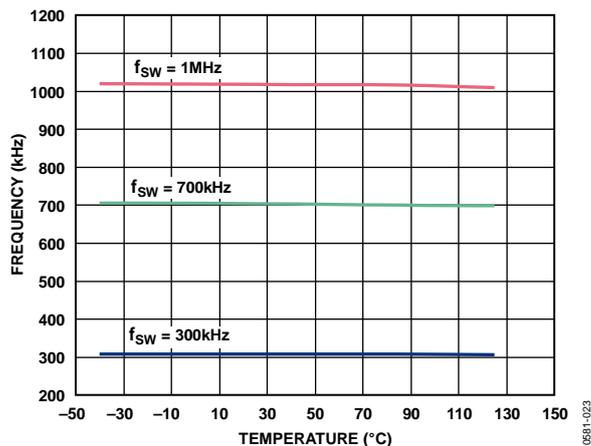


図 25.スイッチング周波数の温度特性

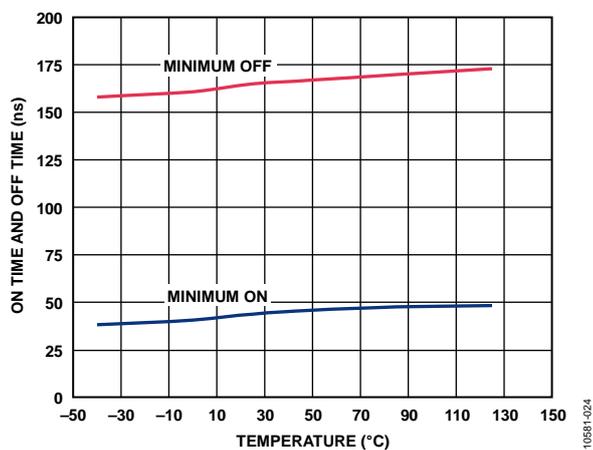


図 23.最小オン時間と最小オフ時間の温度特性

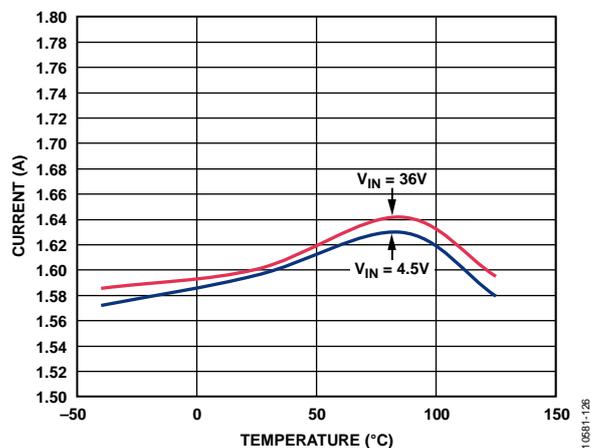


図 26.電流制限値の温度特性

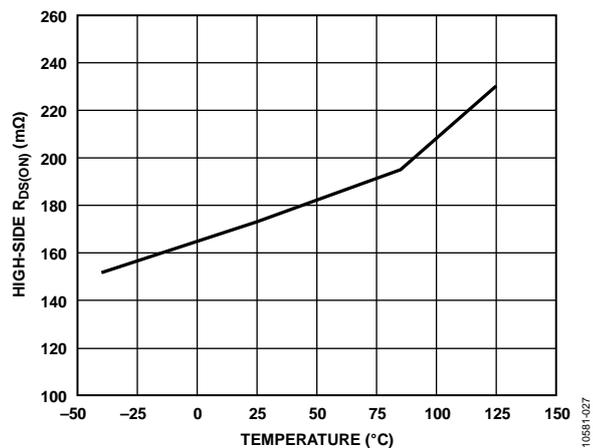


図 24.ハイサイド  $R_{DS(ON)}$  の温度特性

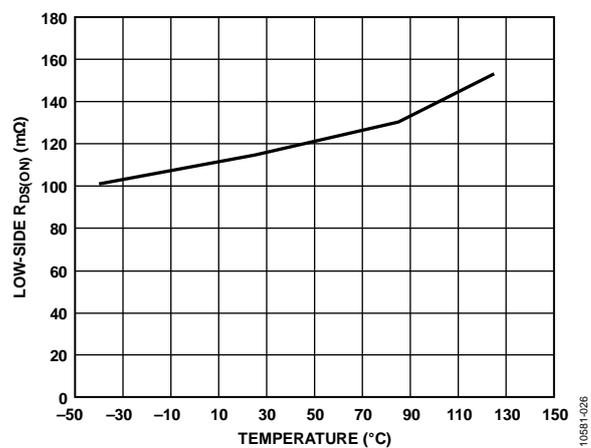


図 27.ローサイド  $R_{DS(ON)}$  の温度特性

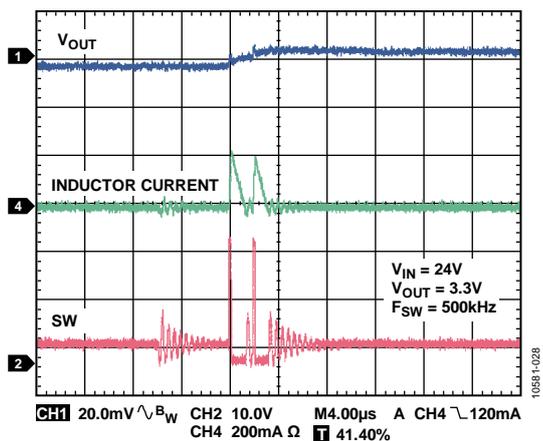


図 28.パルス・スキップ・モード  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 3.3 V、f<sub>SW</sub> = 500 kHz、無負荷

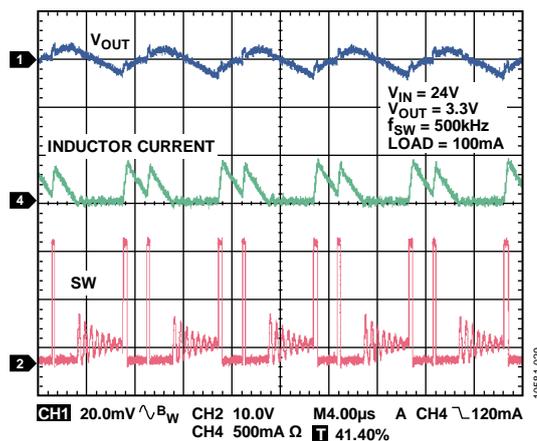


図 31.パルス・スキップ・モード  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 3.3 V、f<sub>SW</sub> = 500 kHz、負荷 = 100 mA

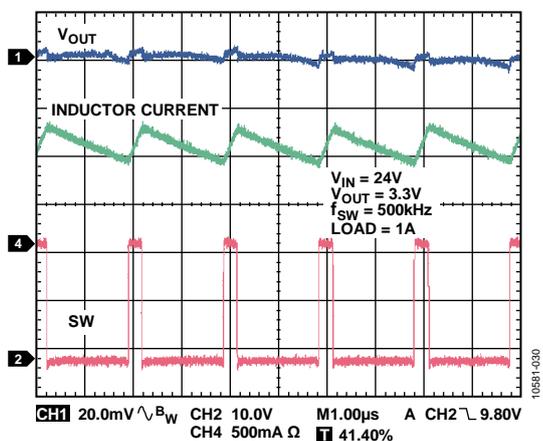


図 29.PWM モード  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 3.3 V、f<sub>SW</sub> = 500 kHz、負荷 = 1 A

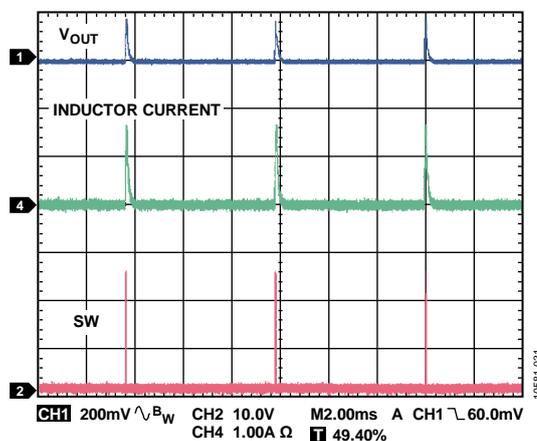


図 32.ヒカップ・モード  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 3.3 V、f<sub>SW</sub> = 500 kHz、出力を PGND へ短絡

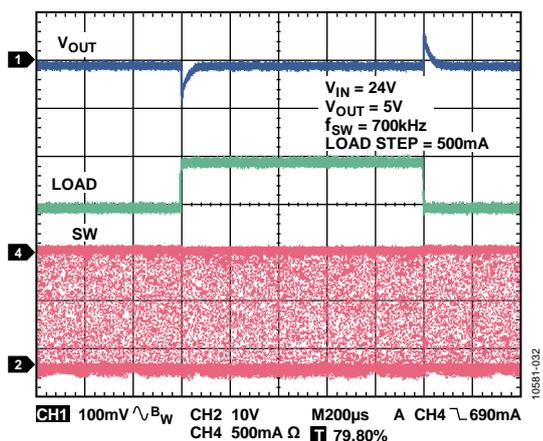


図 30.負荷過渡応答  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 5 V、f<sub>SW</sub> = 700 kHz  
負荷ステップ = 500 mA

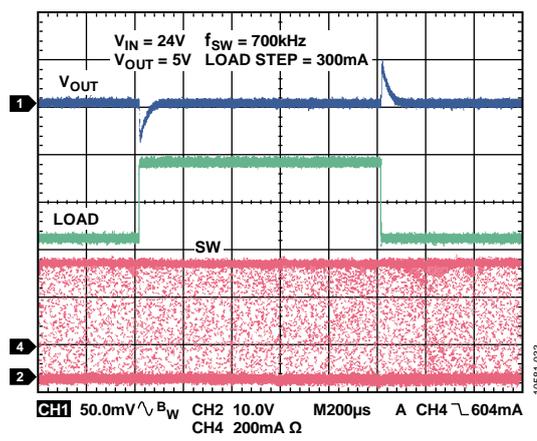


図 33.負荷過渡応答  
V<sub>IN</sub> = 24 V、V<sub>OUT</sub> = 5 V、f<sub>SW</sub> = 700 kHz  
負荷ステップ = 300 mA

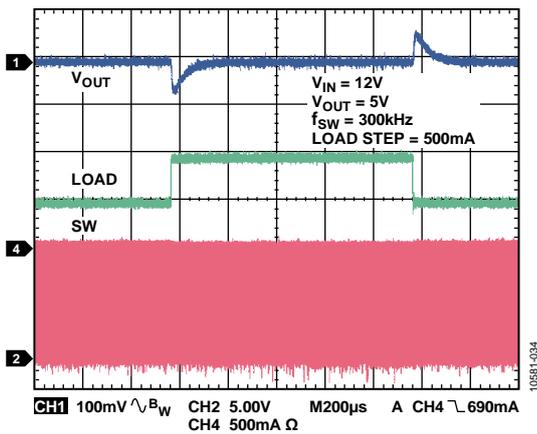


図 34. 負荷過渡応答  
 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$   
 負荷ステップ = 500 mA

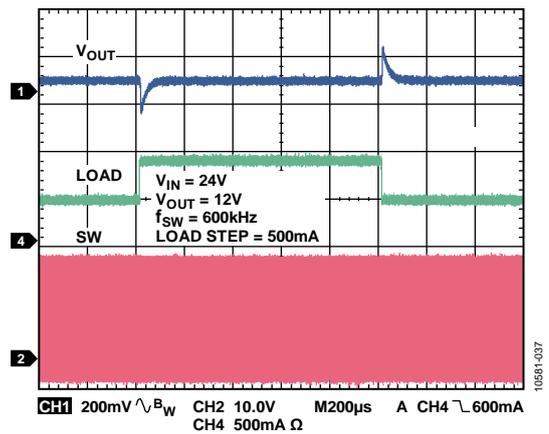


図 37. 負荷過渡応答  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$   
 負荷ステップ = 500 mA

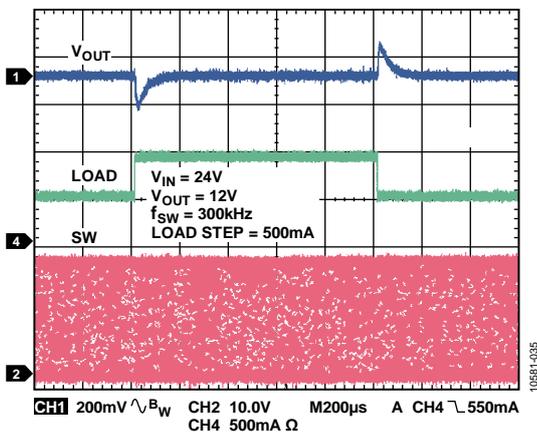


図 35. 負荷過渡応答  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$   
 負荷ステップ = 500 mA

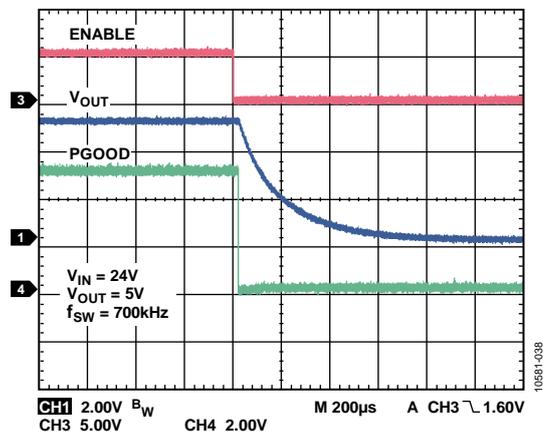


図 38. パワーグッド・シャットダウン  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$

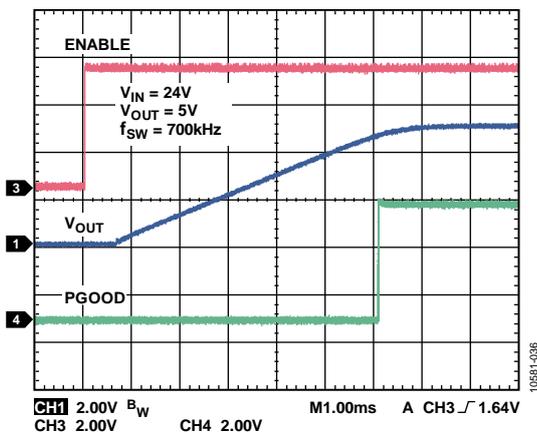


図 36. パワーグッド・スタートアップ  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$

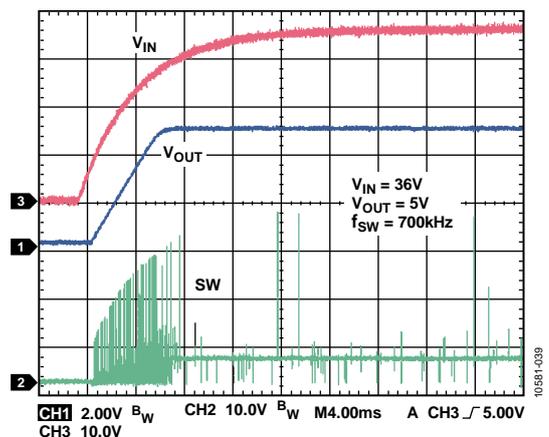


図 39.  $V_{IN}$  でのスタートアップ  
 $V_{IN} = 36\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ 、無負荷

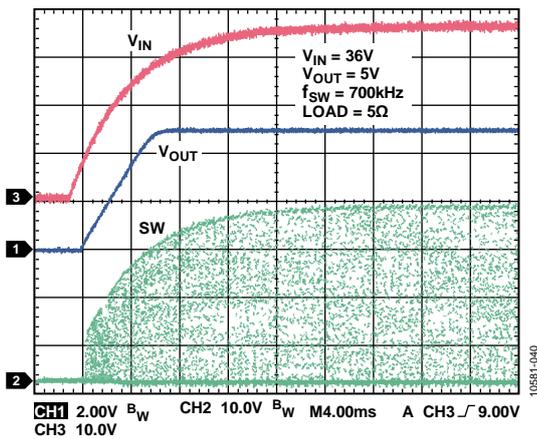


図 40.  $V_{IN}$ でのスタートアップ  
 $V_{IN} = 36\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ 、負荷 =  $5\ \Omega$

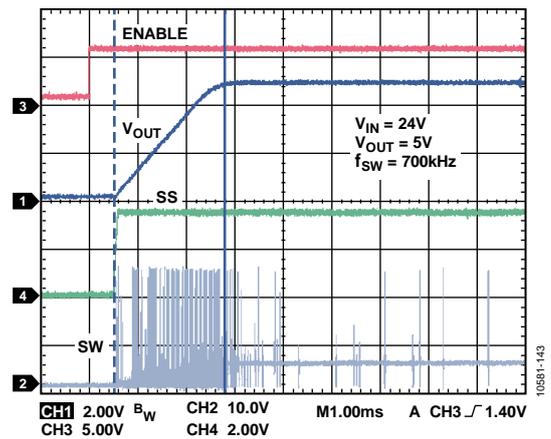


図 43. ソフトスタート・スタートアップ  
 高精度をイネーブル、 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 5\text{ V}$   
 $f_{SW} = 700\text{ kHz}$ 、無負荷、内蔵 SS

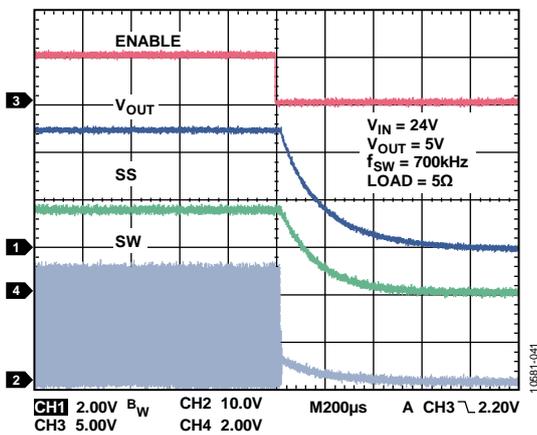


図 41. 高精度イネーブルでのシャットダウン  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ 、負荷 =  $5\ \Omega$

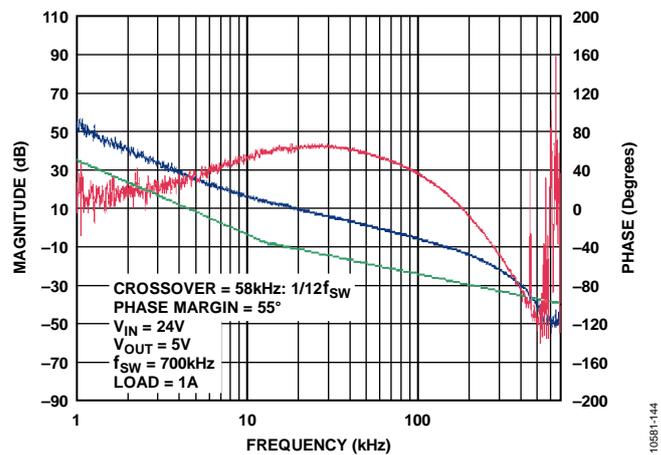


図 44. 振幅と位相の周波数特性

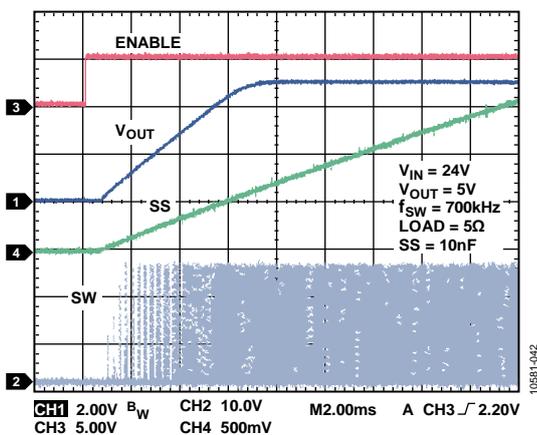


図 42. 高精度イネーブルでのスタートアップ  
 $V_{IN} = 24\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$   
 負荷 =  $5\ \Omega$ 、SS =  $10\text{ nF}$

内部ブロック図

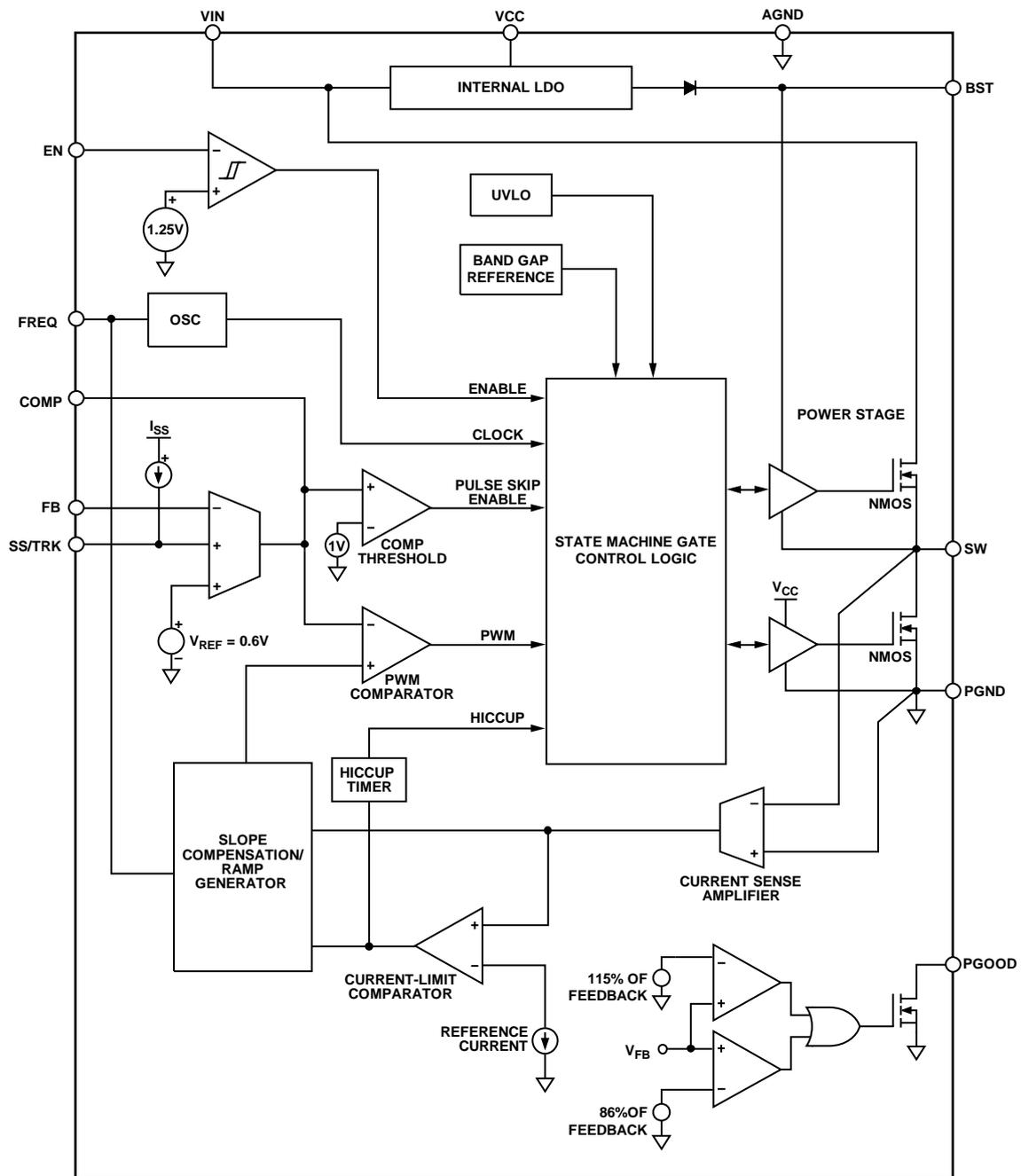


図 45. ブロック図

10281-043

## 動作原理

ADP2441 は固定周波数、電流モード制御、同期整流の降圧スイッチング・レギュレータであり、最大 1 A の負荷を駆動することができます。このデバイスは、4.5 V ~ 36 V の広い入力電圧範囲で動作し、出力は  $0.6\text{ V} \sim 0.9\text{ V} \times V_{\text{IN}}$  の範囲で調整可能です。内蔵のハイサイド N チャンネル・パワー MOSFET とローサイド N チャンネル・パワー MOSFET により、中程度と重い負荷で高い効率が得られます。軽い負荷で効率を向上させるためパルス・スキップ・モードを使用することができます。

ADP2441 は、ソフトスタート、出力電圧、スイッチング周波数、パワーグッドのようなプログラマブルな機能を内蔵しています。これらの機能は、外部から小さい抵抗とコンデンサを使って設定することができます。また、ADP2441 はヒステリシス付の UVLO、出力短絡保護、サーマル・シャットダウンのような保護機能も内蔵しています。

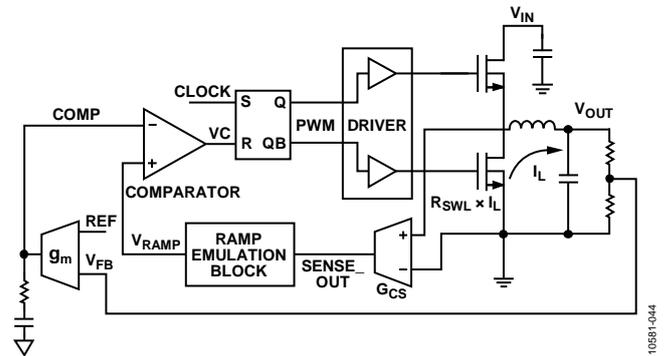


図 46.制御アーキテクチャのブロック図

## 制御アーキテクチャ

ADP2441 は、エミュレートしたピーク電流モード制御アーキテクチャを採用しています。

### 固定周波数モード

制御アーキテクチャの基本ブロック図を図 46 に示します。ADP2441 は、中程度から重い負荷では、固定スイッチング周波数 PWM モードで動作します。出力電圧  $V_{\text{OUT}}$  は帰還ピン FB で検出されます。誤差アンプは、帰還電圧とリファレンス電圧 ( $V_{\text{REF}} = 0.6\text{ V}$ ) との間の誤差を積分して、COMP ピンへ誤差電圧を出力します。電流検出アンプは、ローサイド・パワー MOSFET がオンで、かつハイサイド・パワー MOSFET がオフのとき、オフ周期で谷インダクタ電流 ( $I_L$ ) を検出します。内蔵発振器は PWM パルスを開始して、固定スイッチング周波数でローサイド・パワー MOSFET をターンオフし、ハイサイド・パワー MOSFET をターンオンします。ハイサイド N チャンネル・パワー MOSFET がイネーブルされると、谷インダクタ電流情報がエミュレートされたランプ信号に加算され、次に PWM コンパレータがこの値と COMP ピンの誤差電圧を比較します。PWM コンパレータ出力により、PWM パルスの幅を調整することによりデューティ・サイクルが変調されます。この PWM パルス後のオフタイムでハイサイド・パワー MOSFET がターンオフされ、ローサイド・パワー MOSFET がターンオンされます。

スロープ補償は、エミュレートされたランプ信号に内部で設定され、入力電圧、出力電圧、スイッチング周波数に応じて自動的に選択されます。この機能により、50%デューティ・サイクル動作近くかそれ以上での高調波発振が防止されます。この機能の 1 つの制約は、インダクタ・リップル電流を 0.2 A ~ 0.5 A に設定して、ループへ十分な電流情報を提供する必要があることです。

## パルス・スキップ・モード

ADP2441 は軽い負荷のときターンオンするパルス・スキップ回路を内蔵しています。この回路は、出力電圧をレギュレーション内に維持するように必要なときだけスイッチングします。この機能により、レギュレータは軽い負荷で動作するときスイッチング損失を小さくすることにより、高い効率を維持します。パルス・スキップ回路はコンパレータを内蔵しており、COMP 電圧と固定パルス・スキップ・スレッショールドを比較します。

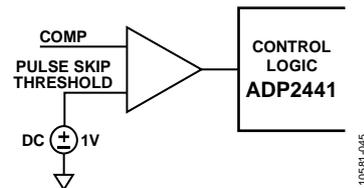


図 47.パルス・スキップ・コンパレータ

軽い負荷では、出力電圧が非常に低速のレートで放電します(負荷に依存)。出力電圧がレギュレーション内にある場合、デバイスはスリープ・モードになり、非常に小さい静止電流になります。出力電圧がレギュレーション電圧より低くなると、COMP 電圧がパルス・スキップ・スレッショールドを超えます。デバイスはウェイクアップしてスイッチングを開始し、出力電圧がレギュレーション内に入るまでスイッチングを続けます。

負荷が大きくなると、COMP 電圧のセトリング値が大きくなります。特定の負荷で、COMP はパルス・スキップ・スレッショールドより上で安定し、デバイスは固定周波数 PWM モードになります。このため、COMP がパルス・スキップ・スレッショールドを超えときの負荷電流が、パルス・スキップ電流スレッショールドとして決定されます。この値はデューティ・サイクルとインダクタ・リップル電流とともに変化します。

$V_{\text{IN}}$  に対するパルス・スキップ・スレッショールドの測定値を図 13、図 14、図 15 に示します。

調整可能な周波数

ADP2441 の内蔵発振器周波数は、抵抗を FREQ ピンと AGND ピンの間に接続して調整することができます。

パワーアップ時、FREQ ピンは 1.2 V になり、電流が FREQ ピンから AGND へ流れます。この電流値は FREQ ピンの抵抗値に基づきます。次に、同じ電流が発振器内で複製されて、スイッチング周波数が設定されます。FREQ ピンに接続する抵抗は FREQ ピンのできるだけ近くに接続する必要がありますことに注意してください(詳細については、アプリケーション情報のセクション参照)。

パワーグッド

PGOOD ピンは、出力電圧のステータスを表示するオープン・ドレイン出力です。FB ピンの電圧が内蔵リファレンス電圧の 92%~109% であるとき、プルアップ抵抗がこのピンに接続されている場合、PGOOD 出力がハイ・レベルになります。FB ピンの電圧がこの範囲内でない場合、PGOOD 出力は AGND へプルダウンされます。PGOOD スレッシュホールドを図 48 に示します。

同様に、入力電圧が内部 UVLO スレッシュホールドを下回った場合、EN ピンがロー・レベルの場合、またはサーマル・シャットダウンが発生した場合に、PGOOD ピンは AGND へプルダウンされます。

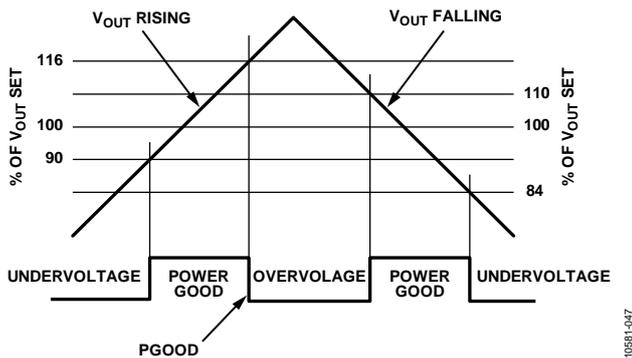


図 48.PGOOD のスレッシュホールド

一般的なアプリケーションでは、プルアップ抵抗を PGOOD ピンと外付け電源の間に接続して、ロジック信号の発生に使用します。このプルアップ抵抗は 30 kΩ~100 kΩ の範囲内の値であり、外付け電源は 5.5 V より低い必要があります。

ソフトスタート

ADP2441 のソフトスタート機能により、出力電圧は制御された方法で上昇するため、スタートアップ時の突入電流が制限されます。ソフトスタート時間を設定するためには、外付けコンデンサを SS/TRK ピンと AGND ピンの間に接続する必要があります。

このプログラマブルなソフトスタート機能は、スタートアップ時に制御された電圧スルーレートが負荷で必要とされる場合に便利です。レギュレータがパワーアップしてソフトスタートがイネーブルされると、内蔵 1 μA 電流源により外付けソフトスタート・コンデンサが充電されて、SS ピンに電圧ランプ・スロープが発生します(図 49 参照)。ソフトスタート周期は、ソフトスタート・ランプ電圧が 0.6 V の内蔵リファレンス電圧を超えたとき終了します。また、ADP2441 には 2 ms の内部デフォルト・ソフトスタート時間もあります。詳細については、アプリケーション情報のセクションを参照してください。

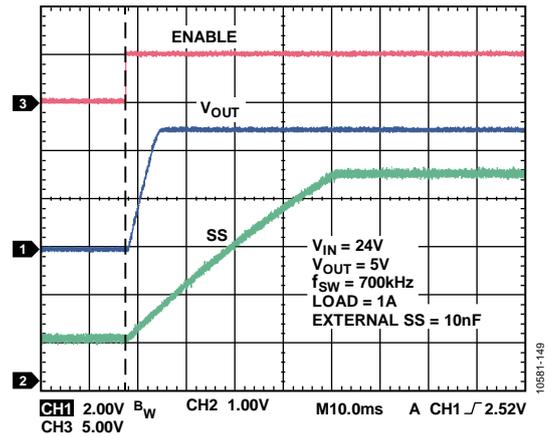


図 49.外部ソフトスタート

トラッキング

ADP2441 は、出力電圧を外部電圧に追従させるトラッキング機能を内蔵しています。この機能は、電源シーケンシングとトラッキングが必要なシステムで特に役立ちます。

ADP2441 SS/TRK ピンは内蔵誤差アンプに接続されています。内蔵誤差アンプには、内蔵リファレンス電圧、SS/TRK 電圧、帰還電圧の 3 つの入力があります。誤差アンプは、帰還電圧を他の 2 つの電圧の低い方へレギュレーションします。マスター電圧に追従させるときは、SS/TRK ピンをマスター電圧の抵抗分圧器に接続します(図 50 参照)。

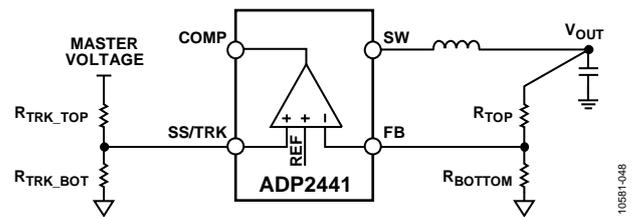


図 50.トラッキング機能のブロック図

マスター電圧に対するスレーブ出力電圧の比は、次式のように 2 つの分圧器の関数になります。

$$\frac{V_{OUT}}{V_{MASTER}} = \frac{\left(1 + \frac{R_{TOP}}{R_{BOTTOM}}\right)}{\left(1 + \frac{R_{TRK\_TOP}}{R_{TRK\_BOT}}\right)} \tag{1}$$

### 同時トラッキング

トラッキングの最も一般的なモードは同時トラッキングです。この方法では、スレーブ電圧のスロープがマスター電圧のスロープに一致します(図 51 参照)。マスター電圧が上昇すると、スレーブ電圧も同じように上昇します。最終的に、スレーブ電圧がレギュレーション電圧に到達すると、内蔵リファレンス電圧がレギュレーションを引き継ぎますが、SS/TRK 入力が増加を続ける間は、出力電圧の制御を停止しています。

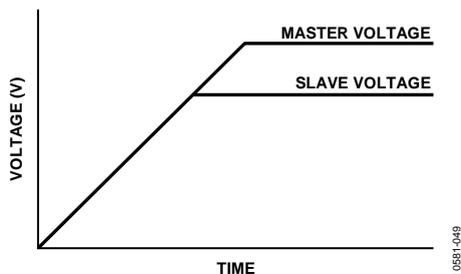


図 51.同時トラッキング

同時トラッキングの場合、式 1 で  $R_{TRK\_TOP} = R_{TOP}$  と  $R_{TRK\_BOT} = R_{BOTTOM}$  に設定します。

### 比例トラッキング

比例トラッキング方式では、マスター電圧とスレーブ電圧は異なるスロープで上昇します。

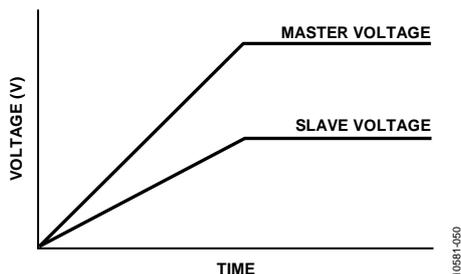


図 52.比例トラッキング

マスター電圧がスレーブ電圧より高速に上昇する比例トラッキングでは(図 52 参照)、式 1 で、 $R_{TRK\_TOP} \geq R_{TOP}$  かつ  $R_{TRK\_BOT} = R_{BOTTOM}$  に設定します。

### 低電圧ロックアウト機能(UVLO)

UVLO 機能は入力電圧が規定の動作範囲より低い間に IC がターンオンすることを防止して、不要な動作モードを回避します。入力電圧が規定範囲を下回ると、UVLO 機能がデバイスをシャットオフさせます。UVLO 機能の立ち上がり入力電圧スレッシュホールドは、4.2 V で 200 mV のヒステリシスが付いています。この 200 mV のヒステリシスは、VIN ピンの低速電圧ランプでレギュレータがオン/オフを繰り返すのを防止します。

### 高精度イネーブル/シャットダウン

ADP2441 はデバイスのイネーブルまたはシャットダウンに使用できる高精度イネーブル・ピン(EN)を持っています。±5%の精度であるため、VIN ピン(または別の外付け電源)からの抵抗分圧器により、4.2 V の固定内部 UVLO より高い UVLO スレッシュホールドを設定することができます。ヒステリシスは 100 mV です。

抵抗分圧器を使用しない場合、ロジック信号を入力することができます。ハイ・レベルにするとデバイスがイネーブルされ、ロー・レベルにするとデバイスはシャットダウン・モードになります。

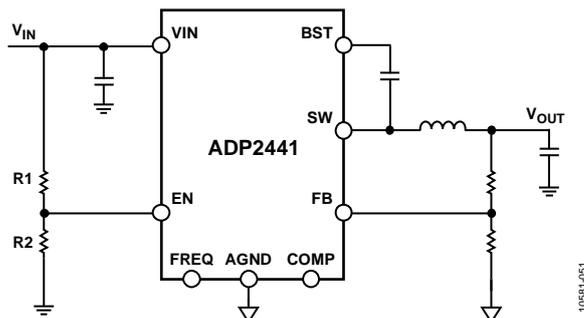


図 53.プログラマブルな UVLO として使用した高精度イネーブル

### 電流制限機能と短絡保護機能

ADP2441 は電流制限コンパレータを内蔵しており、ローサイド・パワー・MOSFET から検出した電流と内部で設定したリファレンス電流を比較します。検出電流がリファレンス電流を上回ると、ハイサイド・パワー・MOSFET は次のサイクルでターンオンせず、ローサイド・パワー・MOSFET はインダクタ電流ランプが電流制限レベルを下回るまでオンを続けます。

出力が過負荷で、かつピーク・インダクタ電流が設定されている電流制限値を連続 8 クロック・サイクル間を超えて上回ると、ヒカップ・モード電流制限状態が発生します。出力は 6 ms 間スリープし、この間に出力が放電し、平均消費電力が減少して、デバイスはソフトスタート周期でウェイクアップします。電流制限状態が再度開始されると、出力はスリープ状態になって、6 ms 後にウェイクアップします。図 32 に、出力が PGND へ短絡した時の電流制限ヒカップ・モードを示します。

### サーマル・シャットダウン

ADP2441 のジャンクション温度が 150 °C を超えると、サーマル・シャットダウン回路がスイッチング・レギュレータをターンオフさせます。ジャンクション温度が極端に高くなる原因には、大電流動作、回路基板の設計不良、あるいは高い周囲温度などがあります。25 °C のヒステリシスがあるため、サーマル・シャットダウンが発生すると、ジャンクション温度が 125 °C 未満に低下するまで ADP2441 は通常動作に復帰しません。ソフトスタートは各再起動サイクルでアクティブになります。

## アプリケーション情報

### 出力電圧の選択

出力電圧は、出力電圧と FB ピンの間に接続した抵抗分圧器で設定します (図 54 参照)。抵抗分圧器により、出力電圧を 0.6 V の FB レギュレーション電圧まで下げます。出力電圧は、下は 0.6 V から上は入力電源電圧の 90% までの範囲で設定できます。

抵抗分圧器の比により出力電圧が設定され、抵抗の絶対値によりデバイダ・ストリング電流が設定されます。デバイダ・ストリング電流が小さいときは、抵抗値を計算する場合、小さい 50 nA (0.1 μA 最大) の FB バイアス電流を考慮する必要があります。デバイダ・ストリング電流が大きい場合には、FB バイアス電流を無視できますが、小さい帰還抵抗を使うとその漏れ電流により非常に軽い負荷で効率が低下します。

0.005% (最大 0.5%) より小さい FB バイアス電流のために出力電圧精度が低下するのを制限するため、デバイダ・ストリング電流を 20 μA より大きくしてください。抵抗値を計算するときは、まず下側の抵抗値  $R_{BOTTOM}$  を次のように求めます。

$$R_{BOTTOM} = \frac{V_{REF}}{I_{STRING}} \quad (2)$$

ここで、

$V_{REF}$  は内蔵リファレンス電圧で 0.6 V。  
 $I_{STRING}$  は抵抗分圧器のストリング電流。

次に、上側の抵抗値  $R_{TOP}$  を次のように計算します。

$$R_{TOP} = R_{BOTTOM} \times \left( \frac{V_{OUT} - V_{REF}}{V_{REF}} \right) \quad (3)$$

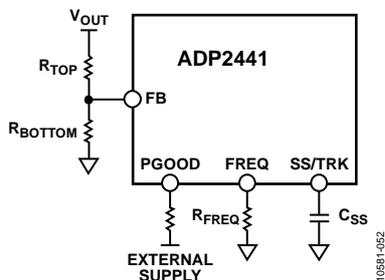


図 54.分圧器

表 5.出力電圧の選択

Voltage (V)	$R_{TOP}$ (kΩ)	$R_{BOTTOM}$ (kΩ)
12	190	10
5	73	10
3.3	45	10
1.2	10	10

### スイッチング周波数の設定

スイッチング周波数の選択は、DC/DC 変換比に依存し、制御可能な最小および最大のデューティ・サイクルにより制限されず (図 55)。これは、電流検出と強固な動作のために必要とされる最小オン時間と最小オフ時間のためですが、選択肢は小さい外付け部品の有無からも影響を受けます。例えば、面積が制限された小さい電源ソリューションでは、高いスイッチング周波数が必要とされます。

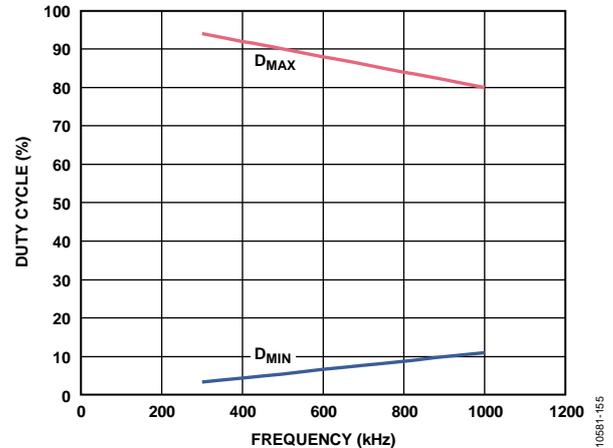


図 55.スイッチング周波数対デューティ・サイクル

次式を使って周波数抵抗値を計算してください。

$$R_{FREQ} = \frac{92,500}{f_{SW}} \quad (4)$$

ここで、

$R_{FREQ}$  は kΩ 単位。  
 $f_{SW}$  は kHz 単位。

表 6 と図 56 に、スイッチング周波数に基づいた周波数抵抗値の例を示します。

表 6.周波数抵抗の選択

$R_{FREQ}$ (kΩ)	Frequency
308	300 kHz
132	700 kHz
92.5	1 MHz

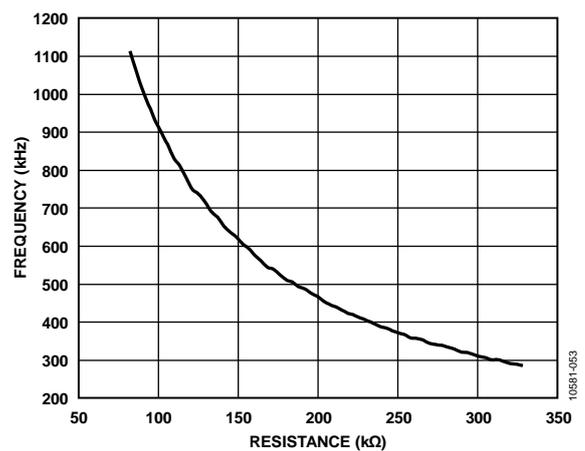


図 56.抵抗値対周波数

## ソフトスタート

ソフトスタート機能はスタートアップ時に入力突入電流を制限し、出力オーバーシュートを防止します。ソフトスタート時間は、小さいセラミック・コンデンサを SS/TRK ピンと AGND ピンの間に接続して設定します。このコンデンサ値によりソフトスタート時間  $t_{SS}$  が次のように決定されます。

$$\frac{V_{REF}}{t_{SS}} = \frac{I_{SS}}{C_{SS}} \quad (5)$$

ここで、

$V_{REF}$  は 0.6 V の内蔵リファレンス電圧。

$I_{SS}$  は 1  $\mu$ A のソフトスタート電流。

$C_{SS}$  はソフトスタート・コンデンサ値。

表 7. ソフトスタート時間の選択

Soft Start Capacitor (nF)	Soft Start Time (ms)
5	3
10	6
20	12

あるいは、SS/TRK ピンを未接続のままにして、2 ms の内部ソフトスタート時間を使うこともできます。

## 外付け部品の選択

### 入力コンデンサの選択

降圧レギュレータの入力電流は、本来脈流です。この電流はハイサイド・スイッチがオフの場合はゼロになり、スイッチがオンの場合はほぼ負荷電流に等しくなります。スイッチングは適切な高い周波数(300 kHz~1 MHz)で行われるため、入力バイパス・コンデンサから大部分の高周波電流(リップル電流)が供給されるので、入力電源からは平均(DC)電流のみを供給することができます。入力コンデンサは、入力リップルを処理するために十分なリップル電流定格と、入力電圧リップルを小さくするために十分小さい ESR を持つ必要があります。多くの場合、異なるタイプのコンデンサを並列接続して実効 ESR と実効 ESL を小さくします。

特定の負荷に対して要求される最小入力容量は、次式で求めます。

$$C_{IN\_MIN} = \frac{I_{OUT} \times D \times (1-D)}{(V_{PP} - I_{OUT} \times D \times R_{ESR}) f_{SW}} \quad (6)$$

ここで、

$V_{PP}$  は所要入力リップル電圧。

$R_{ESR}$  はコンデンサの等価直列抵抗。

$I_{OUT}$  は最大負荷電流。

このタイプのコンデンサの ESR はほぼゼロであるため、セラミック・バイパス・コンデンサの使用が推奨され、式は次のようになります。

$$C_{IN\_MIN} = \frac{I_{OUT} \times D \times (1-D)}{V_{PP} \times f_{SW}} \quad (7)$$

さらに、X5R および X7R 誘電体の入力電圧の 1.5 倍の電圧定格を持つセラミック・コンデンサの使用が推奨されます。Y5V 誘電体と Z5U 誘電体は温度特性と DC バイアス特性が十分でないため推奨されません。表 10 に、Murata 社と Taiyo Yuden 社製の推奨 MLCC コンデンサを示します。

大きなステップ負荷過渡の場合には、例えば、電解コンデンサまたはポリマー・コンデンサを使ってバルク容量を追加します。バルク・コンデンサのリップル電流定格が特定デザインの最小入力リップル電流より大きいことを確認してください。

### インダクタの選択

ADP2441 のスイッチング周波数は高いため、小さいインダクタを使用しても、出力電圧リップルを小さくすることができます。インダクタ・サイズを選択するには、効率と過渡応答との間のトレードオフが関係します。インダクタを小さくすると、インダクタ電流リップルが大きくなるため、優れた過渡応答が得られますが効率が低下します。ADP2441 のスイッチング周波数は高いため、シールドされたフェライト・コア・インダクタの使用が推奨されます。これは、コア損失と EMI が小さいためです。

また、インダクタ・リップル電流はループの安定性にも影響を与えます。これは、ADP2441 でエミュレートされたピーク電流モード・アーキテクチャを採用しているためです。スローブ補償の従来型手法では、インダクタ・リップル電流を設定した後、外付けランプ抵抗を使ってスローブ補償を設定します。多くの場合、インダクタ・リップル電流は一般に、最適な過渡応答と効率を得るために最大負荷電流の 1/3 に設定されます。ADP2441 はスローブ補償を内蔵し、ここではインダクタ・リップル電流を 0.3 A (最大負荷 1 A の 30%) に設定して、外付けランプ抵抗を不要にしています。

ADP2441 の場合、安定動作のためにインダクタのピーク to ピーク・リップル電流が 0.2 A~0.5 A となるようにインダクタを選択してください。

したがって、インダクタ値は次のように計算されます。

$$\Delta I_L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L} \quad (8)$$

$$0.2 \text{ A} \leq \Delta I_L \leq 0.5 \text{ A}$$

$$\frac{2 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}} \leq L \leq \frac{5 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}}$$

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}} \quad (9)$$

ここで、

$V_{IN}$  は入力電圧。

$V_{OUT}$  は出力電圧。

$f_{SW}$  はレギュレータ・スイッチング周波数。

広い入力( $V_{IN}$ )範囲を持つアプリケーションの場合は、入力電圧の限界値の幾何平均に基いてインダクタを選択してください。

$$V_{IN(GEOMETRIC)} = \sqrt{V_{IN\_MAX} \times V_{IN\_MIN}}$$

ここで、

$V_{IN\_MAX}$  は最大入力電圧。

$V_{IN\_MIN}$  は最小入力電圧。

$V_{IN(GEOMETRIC)}$ に基づくインダクタ値は次式で与えられます。

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN(GEOMETRIC)} - V_{OUT})}{V_{IN(GEOMETRIC)} \times f_{SW}}$$

表 8. 様々な  $V_{IN}$ 、 $V_{OUT}$ 、 $f_{SW}$  の組み合わせに対するインダクタ値

$f_{SW}$ (kHz)	$V_{IN}$ (V)	$V_{OUT}$ (V)	Inductor Value	
			Min ( $\mu$ H)	Max ( $\mu$ H)
300	12	3.3	22	27
300	12	5	27	33
300	24	3.3	27	33
300	24	5	39	47
300	24	12	56	68
300	36	3.3	27	33
300	36	5	39	47
300	36	12	68	82
600	12	3.3	12	15
600	12	5	15	18
600	24	3.3	15	18
600	24	5	18	22
600	24	12	27	33
600	36	3.3	15	18
600	36	5	22	27
1000	12	5	6.8	10
1000	24	5	10	12
1000	24	12	18	22
1000	36	5	12	15

インダクタの飽和を防止し、正常動作を保証するため、飽和電流値と最大温度定格電流値を超えないようにインダクタ値を選択してください。インダクタ・メーカーは、これらの定格をデータシートに記載しています。あるいは、定格を次式で計算することができます。

$$I_{L\_PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_L}{2} \quad (10)$$

ここで、  
 $I_{LOAD(MAX)}$ は最大 DC 負荷電流。  
 $\Delta I_L$ はピーク to ピーク・インダクタ・リップル電流。

表 9. 推奨インダクタ

Value ( $\mu$ H)	Small Size Inductors (<10 mm × 10 mm)	Large Size Inductors (>10 mm × 10 mm)
10	XAL4040-103ME	MSS1260
18	LPS6235-183ML	MSS1260
33	LPS6235-33ML	MSS1260
15	XAL4040-153ME	MSS1260

### 出力コンデンサの選択

出力コンデンサの選択は、出力電圧リップルとレギュレータのループ動作に影響を与えます。ADP2441 は、ESR と ESL が小さい小型セラミック出力コンデンサで動作するようにデザインされています。このため、このデバイスは厳しい出力電圧リップル仕様を容易に満たすことができます。最適性能を得るため、電圧定格が出力電圧の 1.5 倍の X5R または X7R 誘電体コンデンサを使用してください。温度と DC バイアス特性が良くない Y5V と Z5U 誘電体コンデンサの使用は回避してください。表 10 に、Murata 社と Taiyo Yuden 社製の推奨コンデンサを示します。

許容最大出力電圧リップルに対して、最小出力容量  $C_{OUT(MIN)}$  は次式で求めます。

$$\Delta V_{RIPPLE} \cong \Delta I_L \times \left( ESR + \frac{1}{8 \times f_{SW} \times C_{OUT(MIN)}} \right) \quad (11)$$

したがって、

$$C_{OUT(MIN)} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)} \quad (12)$$

ここで、  
 $\Delta V_{RIPPLE}$ は許容ピーク to ピーク出力電圧リップル。  
 $\Delta I_L$ はインダクタのリップル電流。  
 $ESR$ はコンデンサの等価直列抵抗。  
 $f_{SW}$ はレギュレータのスイッチング周波数。

ステップ負荷要求がある場合は、ステップ負荷の値を基に出力コンデンサ値を選択してください。ステップ負荷による最大許容出力電圧ドロップ/オーバーシュートは、

$$C_{OUT(MIN)} \cong \Delta I_{OUT(STEP)} \times \left( \frac{3}{f_{SW} \times \Delta V_{DROOP}} \right) \quad (13)$$

ここで、  
 $\Delta I_{OUT(STEP)}$ は負荷ステップ。  
 $f_{SW}$ はレギュレータのスイッチング周波数。  
 $\Delta V_{DROOP}$ は最大許容出力電圧ドロップ/オーバーシュート。

式 12 と式 13 で与えられる最大出力容量を選択してください。レギュレータの出力フィルタにセラミック・コンデンサ・タイプを選択する際は、公称容量が計算値より 20%~30% 大きいものを選択してください。これは、実効容量が DC 電圧と温度とともに低下するためです。図 57 に、Murata 社製の 3 種類の X7R MLCC コンデンサについて、出力電圧 DC バイアスから生ずる容量劣化を示します。

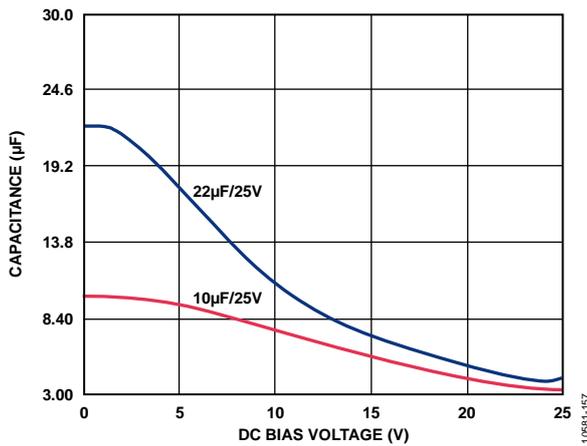


図 57.DC バイアス電圧対容量

例えば、出力電圧 = 5 V で温度変動に対して余裕を持たせて出力容量 20 µF を得るためには、電圧定格 25 V の 22 µF コンデンサと電圧定格 25 V の 10 µF コンデンサの並列接続を使用してください。この構成により、すべての条件で十分な出力容量が得られるため、デバイスの動作は安定します。

表 10.ADP2441 に対する推奨出力コンデンサ

Capacitor	Vendor	
	Murata	Taiyo Yuden
10 µF/25 V	GRM32DR71E106KA12L	TMK325B7106KN-TR
22 µF/25 V	GRM32ER71E226KE15L	TMK325B7226MM-TR
47 µF/6.3 V	GCM32ER70J476KE19L	JMK325B7476MM-TR
4.7 µF/50 V	GRM31CR71H475KA12L	UMK325B7475MMT

### ブースト・コンデンサ

ブースト・ピン(BST)を使って、ハイサイド・パワー・MOSFET の内蔵ドライバをパワーアップさせます。ADP2441 では、ハイサイド・パワー・MOSFET が N チャンネル・デバイスであるため、中および高デューティ・サイクルのアプリケーションで高い効率を実現します。ハイサイド・ドライバをパワーアップさせるためには、BST ピンと SW ピンの間にコンデンサが必要です。このブースト・コンデンサのサイズは重要です。これは、軽い負荷時のデバイスの機能と効率に影響を与えるためです。このため、電圧定格 50 V の 10 nF セラミック・ブースト・コンデンサを BST ピンと SW ピンの間に接続し、このコンデンサを IC のできるだけ近くに配置することが推奨されます。

### VCC コンデンサ

ADP2441 は内部コントローラとローサイド・ドライバをパワーアップさせるレギュレータを内蔵しています。VCC ピンは内蔵レギュレータの出力です。内蔵レギュレータは、ローサイド・ドライバがターンオンするときパルス電流を供給します。このため、1 µF のセラミック・コンデンサを VCC ピンと PGND ピンの間に IC のできるだけ近くに、1 µF のセラミック・コンデンサを VCC ピンと AGND ピンの間に、それぞれ接続することが推奨されます。

### ループ補償

ADP2441 では優れた負荷とラインの過渡応答のためにピーク電流モード制御アーキテクチャを採用しています。この制御アーキテクチャには、外側電圧ループと内側電流ループの 2 つのループがあります。

内側電流ループはローサイド・スイッチの電流を検出し、デューティ・サイクルを制御して平均インダクタ電流を維持します。スロープ補償を内側電流ループに追加してデューティ・サイクルが 50% を超えるときの安定動作を保証しています。

外側電圧ループは出力電圧を検出し、デューティ・サイクルを調節して出力電圧を所望の値にレギュレーションします。COMP ピンに接続された外付け直列 RC 回路を持つ相互コンダクタンス・アンプにより、外側電圧ループを補償します。

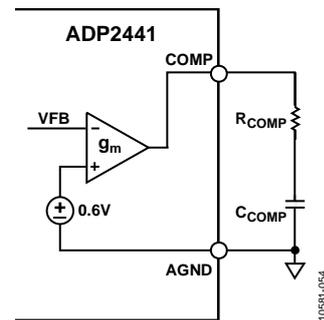


図 58.RC 補償回路

### ループ補償の大信号解析

制御ループは、次の 3 つのセクションに分割することができます。

- $V_{OUT} \sim V_{COMP}$
- $V_{COMP} \sim I_L$
- $I_L \sim V_{OUT}$

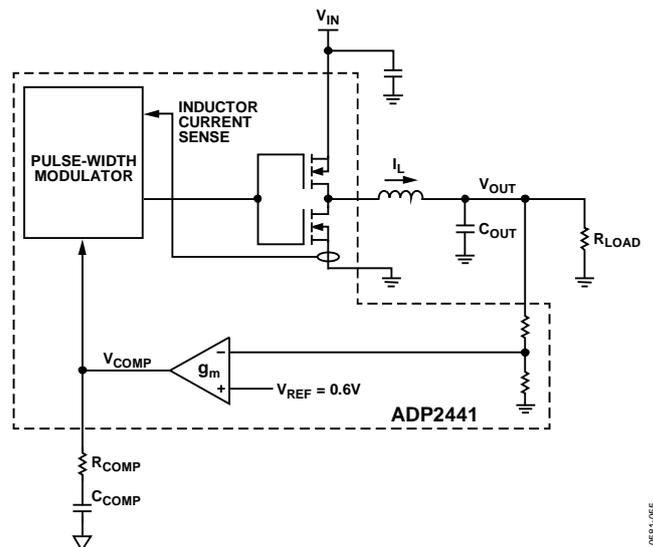


図 59.大信号モデル

これに対応して、次の3つの伝達関数が存在します。

$$\frac{V_{COMP}(s)}{V_{OUT}(s)} = \frac{V_{REF}}{V_{OUT}} \times g_m \times Z_{COMP}(s) \quad (14)$$

$$\frac{I_L(s)}{V_{COMP}(s)} = G_{CS} \quad (15)$$

$$\frac{V_{OUT}(s)}{I_L(s)} = Z_{FILT}(s) \quad (16)$$

ここで、

$g_m$  は誤差アンプの相互コンダクタンスで 250  $\mu\text{A/V}$ 。

$G_{CS}$  は電流検出ゲインで 2 A/V。

$V_{OUT}$  はレギュレータの出力電圧。

$V_{REF}$  は内蔵リファレンス電圧で 0.6 V。

$Z_{COMP}(s)$  は RC 補償回路のインピーダンス。この RC 補償回路は式 17 に示すように原点で極とゼロ点を形成します。

$$Z_{COMP}(s) = \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times C_{COMP}} \quad (17)$$

$Z_{FILT}(s)$  は出力フィルタのインピーダンスで次式により表されます。

$$Z_{FILT}(s) = \frac{R_{LOAD}}{1 + s \times R_{LOAD} \times C_{OUT}} \quad (18)$$

ここで、 $s$  は角周波数で  $s = 2\pi f$  と表されます。

ループ全体のゲイン  $H(s)$  は、次式のように前述の 3 つの伝達関数を乗算して得られます。

$$H(s) = g_m \times G_{CS} \times \frac{V_{REF}}{V_{OUT}} \times Z_{COMP}(s) \times Z_{FILT}(s) \quad (19)$$

スイッチング周波数( $f_{sw}$ )、出力電圧( $V_{OUT}$ )、出力インダクタ( $L$ )、出力コンデンサ( $C_{OUT}$ )を選択する場合、ユニティ・クロスオーバー周波数はスイッチング周波数の 1/12 に設定することができます。

クロスオーバー周波数で、オープン・ループ伝達関数のゲインは 1 になります。

$$H(f_{CROSSOVER}) = 1 \quad (20)$$

これから、クロスオーバー周波数での RC 補償回路インピーダンスの式 21 が得られます。

$$Z_{COMP}(f_{CROSSOVER}) = \frac{2 \times \pi \times f_{CROSSOVER} \times C_{OUT}}{g_m \times G_{CS}} \times \frac{V_{OUT}}{V_{REF}} \quad (21)$$

式 17 で  $s = f_{CROSSOVER}$  とすると、

$$Z_{COMP}(f_{CROSSOVER}) = \frac{1 + 2 \times \pi \times f_{CROSSOVER} \times R_{COMP} \times C_{COMP}}{2 \times \pi \times f_{CROSSOVER} \times C_{COMP}} \quad (22)$$

クロスオーバー周波数で十分な位相マージンを確保するためには、次式に示すように補償ゼロ点をクロスオーバー周波数の 1/8 に配置します。

$$f_{ZERO} = \frac{1}{2 \times \pi \times R_{COMP} \times C_{COMP}} \approx \frac{f_{CROSSOVER}}{8} \quad (23)$$

式 21、式 22、式 23 を解くと、RC 補償回路の抵抗とコンデンサの値は式 24 と式 25 のように得られます。

$$R_{COMP} = 0.9 \times \frac{2 \times \pi \times f_{CROSSOVER}}{g_m \times G_{CS}} \times \frac{C_{OUT} \times V_{OUT}}{V_{REF}} \quad (24)$$

$$C_{COMP} = \frac{1}{2 \times \pi \times f_{ZERO} \times R_{COMP}} \quad (25)$$

これらの式を使うと、電圧ループに対する補償を計算することができます。

## デザイン例

アプリケーションは次の仕様を持つものとします。

- $V_{IN} = 24 \text{ V} \pm 10\%$
- $V_{OUT} = 5 \text{ V} \pm 1\%$
- スイッチング周波数 = 700 kHz
- 負荷 = 800 mA (typ)
- 最大負荷電流 = 1 A
- ソフトスタート時間 = 6 ms
- オーバーシュート  $\leq 2\%$  (すべての負荷過渡条件)

### 設定と部品の選択

#### 抵抗分圧器

外付け部品選択の最初のステップは、出力電圧を設定する抵抗分圧器の抵抗の計算です。

式2と式3から、

$$R_{BOTTOM} = \frac{V_{REF}}{I_{STRING}} = \frac{0.6}{60 \mu\text{A}} = 10 \text{ k}\Omega$$

$$R_{TOP} = R_{BOTTOM} \times \left( \frac{V_{OUT} - V_{REF}}{V_{REF}} \right)$$

$$R_{TOP} = 10 \text{ k}\Omega \times \left( \frac{5 \text{ V} - 0.6 \text{ V}}{0.6 \text{ V}} \right) = 73.3 \text{ k}\Omega$$

#### スイッチング周波数

スイッチング周波数の選択には、効率と部品サイズとの間のトレードオフが含まれます。低周波ではゲート損失が小さくなるので効率が良くなりますが、大型のインダクタが必要になります。高周波の選択は、最小と最大のデューティ・サイクルで制限されます。

表 11. デューティ・サイクル

$V_{IN}$	Duty Cycle
24 V (Nominal)	$D_{NOMINAL} = 20.8\%$
26 V (10% Above Nominal)	$D_{MIN} = 19\%$ $V_{INMAX}$ 時
22 V (10% Less than Nominal)	$D_{MIN} = 23\%$ $V_{INMIN}$ 時

計算したデューティ・サイクル範囲に基づき、最小と最大のデューティ・サイクル制限に従って、スイッチング周波数を選択します(図 55 参照)。例えば、周波数 700 kHz は最大と最小のデューティ・サイクル制限内にあります。

式4から、

$$R_{FREQ} = \frac{92,500}{f_{SW}}$$

$$R_{FREQ} = 132 \text{ k}\Omega$$

#### ソフトスタート・コンデンサ

与えられたソフトスタート時間に対して、ソフトスタート・コンデンサは式5から計算されます。

$$\frac{V_{REF}}{t_{SS}} = \frac{I_{SS}}{C_{SS}}$$

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{V_{REF}}$$

$$C_{SS} = \frac{1 \mu\text{A} \times 6 \text{ ms}}{0.6 \text{ V}} = 10 \text{ nF}$$

#### インダクタの選択

インダクタを式9を使って選択します。

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}}$$

$$L_{IDEAL} = \frac{3.3 \times 5 \text{ V} \times (24 - 5) \text{ V}}{24 \text{ V} \times 700 \text{ kHz}} = 18.66 \mu\text{H} \approx 18.3 \mu\text{H}$$

式9で、 $V_{IN} = 24 \text{ V}$ 、 $V_{OUT} = 5 \text{ V}$ 、 $I_{LOAD(MAX)} = 1 \text{ A}$ 、 $f_{SW} = 700 \text{ kHz}$  とすると、 $L = 18.66 \mu\text{H}$  が得られます。式8で  $L = 18 \mu\text{H}$  (最寄りの標準値) とすると、 $\Delta I_L = 0.314 \text{ A}$  になります。最大出力電流 1 A が必要とされますが、最大ピーク電流は 1.6 A です。このため、インダクタの定格は電流 1.6 A より高い必要があります。

#### 入力コンデンサの選択

入力フィルタは、IC のできるだけ近くに配置された、小型の 0.1  $\mu\text{F}$  セラミック・コンデンサで構成されます。

特定の負荷に対して要求される最小入力容量は、次式で求めます。

$$C_{IN\_MIN} = \frac{I_{OUT} \times D \times (1 - D)}{V_{PP} \times f_{SW}}$$

ここで、

$$V_{PP} = 50 \text{ mV}.$$

$$I_{OUT} = 1 \text{ A}.$$

$$D = 0.23.$$

$$f_{SW} = 700 \text{ kHz}.$$

したがって、

$$C_{IN\_MIN} = \frac{1 \text{ A} \times 0.22 \times (1 - 0.22)}{0.05 \text{ V} \times 700 \text{ kHz}} \approx 4.9 \mu\text{F}$$

電圧定格 50 V の 10  $\mu\text{F}$  入力コンデンサを選択すると、電圧と温度に対して十分な容量が確保されます。

## 出力コンデンサの選択

式 12 と式 13 から出力コンデンサを選択します。

$$C_{OUT(MIN)} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)}$$

式 12 は出力電圧リップル( $\Delta V_{RIPPLE}$ )に基づいており、出力電圧の 1% です。

$$C_{OUT(MIN)} \cong \Delta I_{OUT(STEP)} \left( \frac{3}{f_{SW} \times \Delta V_{DROOP}} \right)$$

式 13 では、2% の過渡負荷性能条件に基づいてコンデンサの選択を計算します。これらの計算を実行した後、コンデンサを選択する際に大型のコンデンサ・サイズが得られる式を使います。

この例では、表 12 に示す値を式 12 と式 13 の変数に代入します。

表 12. 条件

Parameter	Test Conditions/Comments	Value
Ripple Current	Fixed at 0.3 A for the ADP2441	0.3 A
Voltage Ripple	1% of $V_{OUT}$	50 mV
Voltage Droop Due to Load Transient	2% of $V_{OUT}$	100 mV
ESR		5 m $\Omega$
$f_{SW}$		700 kHz

出力電圧リップル(式 12)に基づく計算は、最小出力容量が次式で表されることを示しています。

$$C_{OUT(MIN)} \cong \frac{0.3 \text{ A}}{8 \times 700 \text{ kHz} \times (50 \text{ mV} - 0.3 \text{ A} \times 5 \text{ m}\Omega)} = 1.1 \mu\text{F}$$

一方、過渡負荷(式 13)に基づく計算は、最小出力容量が次式で表されることを示しています。

$$C_{OUT(MIN)} \cong 0.5 \times \frac{3}{700 \text{ kHz} \times 0.1 \text{ V}} \approx 22 \mu\text{F}$$

両条件を満たすため、後者の式で求めた値を使います。図 57 に示すように、容量は DC バイアスとともに低下するため、計算値の 1.5 倍のコンデンサを選択します。

$$C_{OUT} = 1.5 \times 22 \mu\text{F} = 32 \mu\text{F}$$

## 補償の選択

次式を使って、帰還ループの補償部品値を計算します。

$$R_{COMP} = 0.9 \times \frac{2 \times \pi \times f_{CROSSOVER} \times C_{OUT} \times V_{OUT}}{g_m \times G_{CS}} \times \frac{V_{REF}}{V_{REF}}$$

$$C_{COMP} = \frac{1}{2 \times \pi \times f_{ZERO} \times R_{COMP}}$$

クロスオーバー周波数をスイッチング周波数の 1/12 に設定し、ゼロ周波数をクロスオーバー周波数の 1/8 に配置すると、システムに十分な位相マージンを確保することができます。

表 13. パラメータの計算値

Parameter	Test Conditions/Comments	Value
$f_{CROSSOVER}$	1/12 of $f_{SW}$	58.3 kHz
$f_{ZERO}$	1/8 of $f_{CROSSOVER}$	7.3 kHz
$V_{REF}$	Fixed reference	0.6 V
$g_m$	Transconductance of error amplifier	250 $\mu\text{A/V}$
$G_{CS}$	Current sense gain	2 A/V
$C_{OUT}$	Output capacitor	22 $\mu\text{F}$
$V_{OUT}$	Output voltage	5 V

表 13 に示す値を使って、補償値を次のように計算します。

$$R_{COMP} = 0.9 \times \frac{2 \times \pi \times 58.3}{250 \times 2} \times \frac{22 \times 5}{0.6} \approx 121 \text{ k}\Omega$$

最寄りの標準抵抗値は 118 k $\Omega$  です。したがって、

$$C_{COMP} = \frac{1}{2 \times \pi \times 7.3 \times 118} = 185 \text{ pF} \approx 180 \text{ pF}$$

## システム構成

システムを次のように構成します。

- 1  $\mu\text{F}$  のコンデンサを VCC ピンと PGND ピンの間に、別の 1  $\mu\text{F}$  コンデンサを VCC ピンと AGND ピンの間に、それぞれ接続します。最適性能を得るため、25 V 電圧定格のセラミック X5R または X7R コンデンサを使用します。
- 50 V 電圧定格の 10 nF セラミック・コンデンサを BST ピンと SW ピンの間に接続します。
- IC のできるだけ近くの FREQ ピンと AGND ピンの間に抵抗を接続します。
- パワーグッド機能を使う場合、50 k $\Omega$  のプルアップ抵抗を 5 V の外付け電源へ接続します。
- 10 nF のコンデンサを SS ピンと AGND ピンの間に接続します。トラッキングが必要な場合は、抵抗分圧器を TRK ピンと別の電源の間に接続します(図 50 参照)。

このデザイン例の回路図については図 60 を、部品の計算値については表 14 を、それぞれ参照してください。

## 代表的なアプリケーション回路

### デザイン例

$V_{IN} = 24\text{ V} \pm 10\%$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ 。

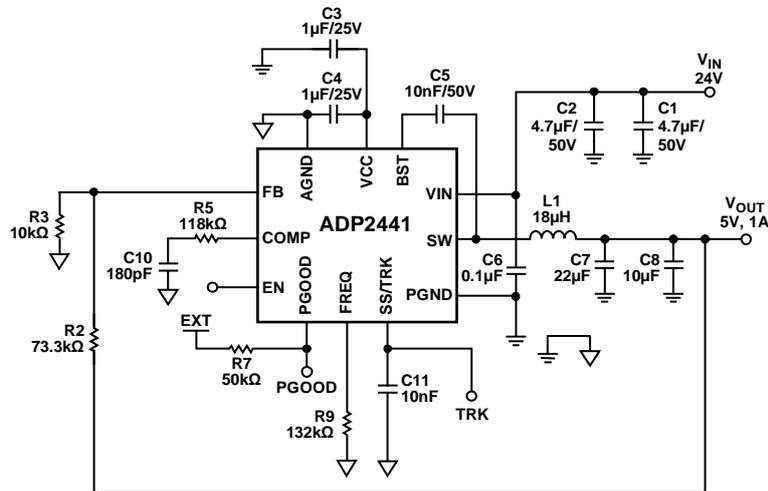


図 60. ADP2441 の代表的なアプリケーション回路  
 $V_{IN} = 24\text{ V} \pm 10\%$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$

表 14. 図 60 に対する部品の計算値

Qty.	Ref	Value	Description	Part Number
2	C1, C2	4.7 $\mu\text{F}$	Capacitor ceramic, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 $\mu\text{F}$	Capacitor ceramic, 1 $\mu\text{F}$ , 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5, C11	10 nF	Capacitor ceramic, 10,000 pF, 50 V, 10%, X7R, 603	ECJ-1VB1H103K
1	C7	22 $\mu\text{F}$	Capacitor ceramic, 22 $\mu\text{F}$ , 25 V, X7R, 1210	GRM32ER71E226K
1	C8	10 $\mu\text{F}$	Capacitor ceramic, 10 $\mu\text{F}$ , 25 V, X7R, 1210	GRM32DR71E106KA12L
1	L1	18.3 $\mu\text{H}$	Inductor, 18.3 $\mu\text{H}$	CoilCraft MSS1260T-183NLB
1	C6	0.1 $\mu\text{F}$	Capacitor ceramic, 0.1 $\mu\text{F}$ , 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	185 pF	Capacitor ceramic, 50 V	Vishay, Panasonic
1	R9	132 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R5	118 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R2	74 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R3	10 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R7	50 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	

その他の代表的な回路構成

$V_{IN} = 24\text{ V} \pm 10\%$ 、 $V_{OUT} = 12\text{ V}$ 、 $f_{sw} = 600\text{ kHz}$ 。

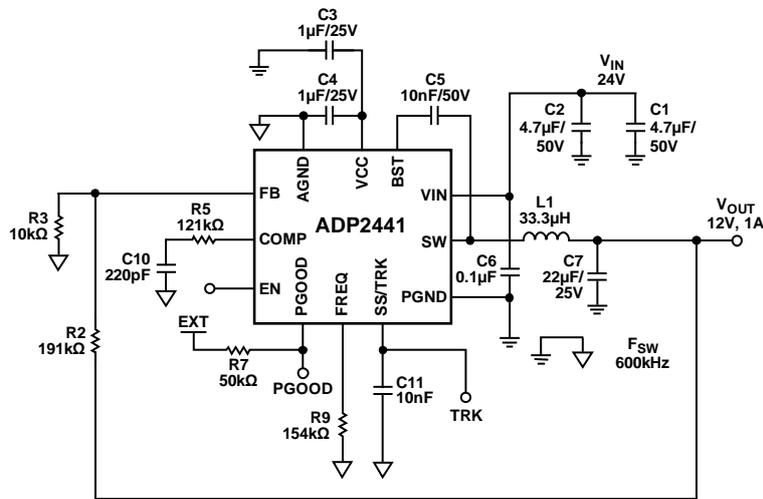


図 61. ADP2441 の代表的なアプリケーション回路  
 $V_{IN} = 24\text{ V} \pm 10\%$ 、 $V_{OUT} = 12\text{ V}$ 、 $f_{sw} = 600\text{ kHz}$

表 15. 図 61 に対する部品の計算値

Qty.	Ref	Value	Description	Part Number
2	C1, C2	4.7 $\mu\text{F}$	Capacitor ceramic, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 $\mu\text{F}$	Capacitor ceramic, 1 $\mu\text{F}$ , 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5, C11	10 nF	Capacitor ceramic, 10000 pF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	22 $\mu\text{F}$	Capacitor ceramic, 22 $\mu\text{F}$ , 25 V, X7R, 1210	GRM32ER71E226K
1	L1	33.3 $\mu\text{H}$	Inductor, 33.3 $\mu\text{H}$	CoilCraft MSS1038-333ML
1	C6	0.1 $\mu\text{F}$	Capacitor ceramic, 0.1 $\mu\text{F}$ , 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	220 pF	Capacitor ceramic, 50 V	Vishay, Panasonic
1	R9	154 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R5	121 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R2	191 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R3	10 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R7	50 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	

$V_{IN} = 12\text{ V} \pm 10\%$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$ 。

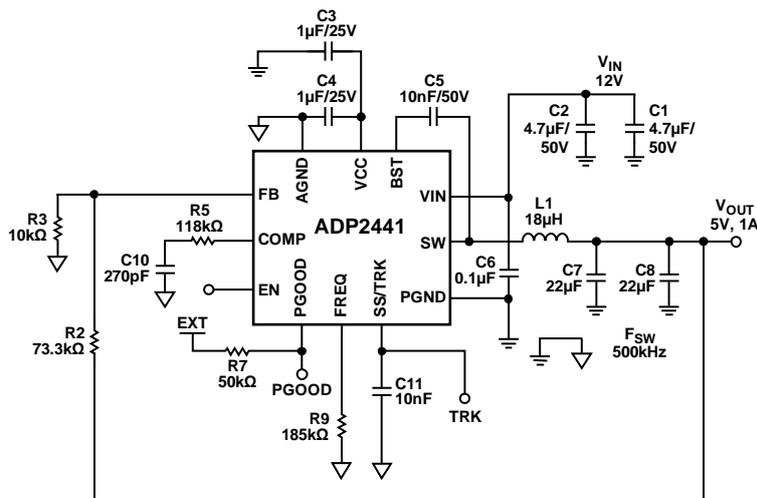


図 62. ADP2441 の代表的なアプリケーション回路  
 $V_{IN} = 12\text{ V} \pm 10\%$ 、 $V_{OUT} = 5\text{ V}$ 、 $f_{SW} = 500\text{ kHz}$

表 16. 図 62 に対する部品の計算値

Qty.	Ref	Value	Description	Part Number
2	C1, C2	4.7 $\mu\text{F}$	Capacitor ceramic, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 $\mu\text{F}$	Capacitor ceramic, 1 $\mu\text{F}$ , 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5, C11	10 nF	Capacitor ceramic, 10,000 pF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	22 $\mu\text{F}$	Capacitor ceramic, 22 $\mu\text{F}$ , 25 V, X7R, 1210	GRM32ER71E226K
1	C8	22 $\mu\text{F}$	Capacitor ceramic, 22 $\mu\text{F}$ , 25 V, X7R, 1210	
1	L1	18.3 $\mu\text{H}$	Inductor, 18.3 $\mu\text{H}$	CoilCraft MSS1038-183ML
1	C6	0.1 $\mu\text{F}$	Capacitor ceramic, 0.1 $\mu\text{F}$ , 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	270 pF	Capacitor ceramic, 50 V	Vishay, Panasonic
1	R9	185 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R5	118 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R2	74 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R3	10 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	
1	R7	50 k $\Omega$	Resistor, 1/10 W, 1%, 0603, SMD	

$V_{IN} = 36\text{ V} \pm 10\%$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$ 。

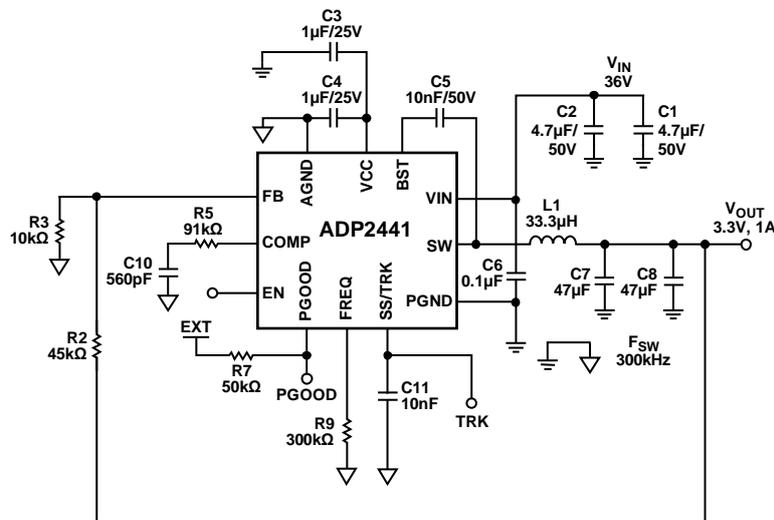


図 63. ADP2441 の代表的なアプリケーション回路  
 $V_{IN} = 36\text{ V} \pm 10\%$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$

表 17. 図 63 に対する部品の計算値

Qty.	Ref	Value	Description	Part Number
2	C1, C2	4.7 µF	Capacitor ceramic, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 µF	Capacitor ceramic, 1 µF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5, C11	10 nF	Capacitor ceramic, 10,000 pF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	47 µF	Capacitor ceramic, 47 µF, 6.3 V, X7R, 1210	GRM32ER70J476KE20L
1	C8	47 µF	Capacitor ceramic, 47 µF, 6.3 V, X7R, 1210	GRM32ER70J476KE20L
1	L1	33.3 µH	Inductor, 33.3 µH	CoilCraft MSS1038T-333ML
1	C6	0.1 µF	Capacitor ceramic, 0.1 µF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	560 pF	Capacitor ceramic, 50 V	Vishay, Panasonic
1	R9	300 kΩ	Resistor, 1/10 W, 1%, 0603, SMD	
1	R5	91 kΩ	Resistor, 1/10 W, 1%, 0603, SMD	
1	R2	45 kΩ	Resistor, 1/10 W, 1%, 0603, SMD	
1	R3	10 kΩ	Resistor, 1/10 W, 1%, 0603, SMD	
1	R7	50 kΩ	Resistor, 1/10 W, 1%, 0603, SMD	

## 消費電力と熱についての考慮事項

### 消費電力

DC/DC レギュレータの効率は次式で表されます。

$$\text{Efficiency} = \frac{P_{OUT}}{P_{IN}} \times 100\% \quad (26)$$

ここで、

$P_{IN}$  は入力電力。

$P_{OUT}$  は出力電力。

DC/DC レギュレータの電力損失は、

$$P_{LOSS} = P_{IN} - P_{OUT}$$

DC/DC レギュレータの電力損失には次の 4 つの主な原因があります。

- インダクタ損失
- パワー・スイッチ伝導損失
- スイッチング損失
- 遷移損失

### インダクタ損失

インダクタの導通損失は、インダクタ DCR (内部抵抗) を流れる電流によって発生します。

インダクタ電力損失(コア損失を除く)は、

$$P_L = I_{OUT}^2 \times DCR_L \quad (27)$$

### パワー・スイッチ伝導損失

パワー・スイッチ伝導損失は、内部抵抗  $R_{DS(ON)}$  を持つ N チャンネル MOSFET パワー・スイッチを流れる出力電流  $I_{OUT}$  により発生します。電力損失の大きさは次式で近似できます。

$$P_{COND} = [R_{DS(ON)-High Side} \times D + R_{DS(ON)-Low Side} \times (1 - D)] \times I_{OUT}^2 \quad (28)$$

### スイッチング損失

スイッチング損失は、スイッチング周波数でパワー・デバイスがターンオン/ターンオフするときドライバを流れる電流に対応します。パワー・デバイスのゲートがターンオン/ターンオフするごとに、ドライバが入力電源からゲートへ電荷( $\Delta Q$ )を移動させ、次にゲートからグラウンドへ移動させます。

スイッチング損失の大きさは次式で計算することができます。

$$P_{SW} = Q_{G\_TOTAL} \times V_{IN} \times f_{SW} \quad (29)$$

ここで、

$Q_{G\_TOTAL}$  はハイサイドとローサイドのデバイスの合計ゲート電荷で約 28 nC。

$f_{SW}$  はスイッチング周波数。

### 遷移損失

遷移損失は、N チャンネル MOSFET パワー・スイッチが瞬時にターンオンまたはターンオフできないために発生します。スイッチ・ノード遷移時、パワー・スイッチがすべてのインダクタ電流を供給し、パワー・スイッチのソースドレイン間電圧が入力の 1/2 になるため電力損失が発生します。負荷電流と入力電圧が増加すると遷移損失は増加するため、これらの損失は各スイッチング・サイクルで 2 回発生します。

遷移損失は次式で計算することができます。

$$P_{TRANS} = \frac{V_{IN}}{2} \times I_{OUT} \times (t_{ON} + t_{OFF}) f_{SW} \quad (30)$$

ここで、 $t_{ON}$  と  $t_{OFF}$  はスイッチ・ノードの立ち上がり時間と立下がり時間であり、各々は 24 V 入力に対して約 10 ns です。

### 熱に対する考慮事項

レギュレータの消費電力により、次式で示すようにチップジャンクション温度  $T_J$  が周囲温度  $T_A$  より高くなります。

$$T_J = T_A + T_R \quad (31)$$

ここで、温度上昇  $T_R$  はパッケージ内の消費電力  $P_D$  に比例します。

比例係数は、次式のようにチップのジャンクション温度から周囲温度までの熱抵抗として定義されます。

$$T_R = \theta_{JA} + P_D \quad (32)$$

ここで、 $\theta_{JA}$  はジャンクション—周囲間の熱抵抗であり、JEDEC ボードに対しては 40°C/W です(表 3 参照)。

特定の周囲温度範囲に対するアプリケーションをデザインする際には、式 28、式 29、式 30 を使って、伝導、スイッチング、遷移損失に起因する ADP2441 の予想消費電力( $P_D$ )を計算し、式 31 と式 32 を使って温度上昇を計算します。優れたボード・レイアウトにより優れた熱性能を実現することができます。例えば、ADP2441 評価用ボード(ADP2441-EVALZ)では、 $\theta_{JA}$  の測定値は 30°C/W 以下です。ADP2441 評価用ボードの熱性能を図 64 と図 65 に示します。

評価用ボードの熱性能

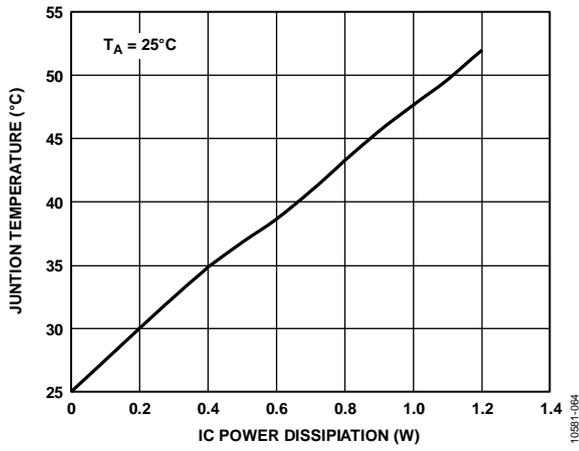


図 64.ADP2441-EVALZ に基づく消費電力対ジャンクション温度

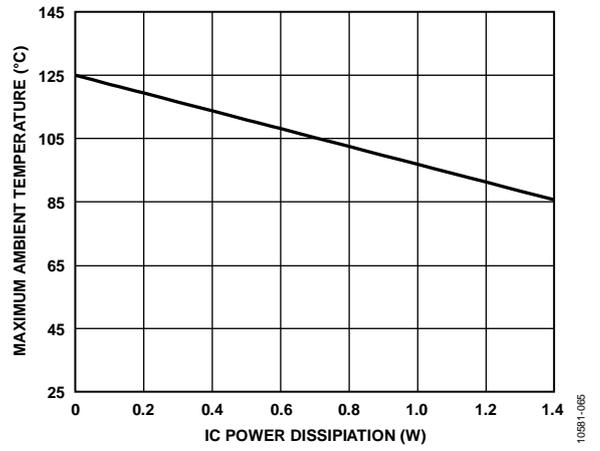


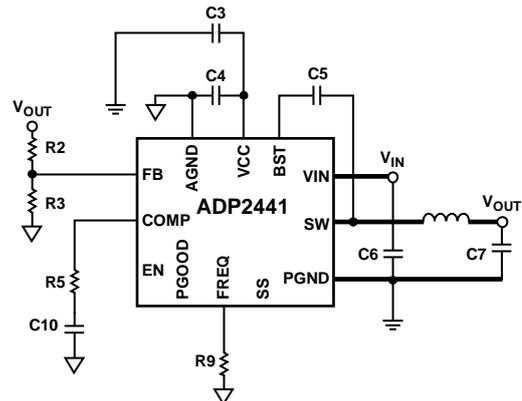
図 65.ADP2441-EVALZ に基づく消費電力対最大周囲温度

## 回路ボード・レイアウトの推奨事項

優れた回路ボード・レイアウトは最適性能を得るために不可欠です。良くない回路ボード・レイアウトでは、出力電圧リップル、負荷レギュレーション、ライン・レギュレーション、帰還レギュレーション、EMI、電磁適合性の性能が低下します。最適レイアウトのためには、次のガイドラインを参照してください。

- アナログ・プレーンと電源グラウンド・プレーンを分離します。出力分圧器の部品、補償抵抗、周波数抵抗のような敏感なアナログ回路のグラウンド基準をアナログ・グラウンドへ接続します。さらに、入力コンデンサや出力コンデンサのような電源部品のグラウンド基準を電源グラウンドへ接続します。両グラウンド・プレーンをADP2441のエクスポーズド・パッドへ接続します。
- 入力コンデンサの一方の端子をVINピンのできるだけ近くに配置し、他の端子を最寄りの電源グラウンド・プレーンへ接続します。
- VCCは内蔵レギュレータ出力です。1  $\mu\text{F}$  のコンデンサをVCCピンとAGNDピンの間に、別の1  $\mu\text{F}$  コンデンサをVCCピンとPGNDピンの間に、それぞれ接続します。コンデンサはピンのできるだけ近くに配置します。
- 高電流ループ・パターンはできるだけ短くかつ太くします。 $C_{IN} \rightarrow L \rightarrow C_{OUT} \rightarrow$  電源グラウンド・プレーン  $\rightarrow C_{IN}$  の高電流パスはできるだけ短くします。これを実現するため、入力コンデンサと出力コンデンサが共通の電源グラウンド・プレーンを使用するようにします。さらに、PGNDピン  $\rightarrow L \rightarrow C_{OUT} \rightarrow$  電源グラウンド・プレーンの高電流パスはできるだけ短くします。これを実現するため、入力コンデンサと出力コンデンサのできるだけ近くでPGNDピンをPGNDプレーンへ接続します(図66参照)。
- ADP2441のエクスポーズド・パッドを大きな銅プレーンへ接続して放熱能力を大きくします。
- 帰還抵抗分圧器回路をFBピンのできるだけ近くに配置して、ノイズの混入を防止します。帰還抵抗分圧器の上部と出力を接続するパターンの長さはできるだけ短くし、高電流パターンとスイッチ・ノードから離して、ノイズの混入を防止します。アナログ・グラウンド・プレーンをFBパターンの片方に配置してさらにノイズの混入を防止します。

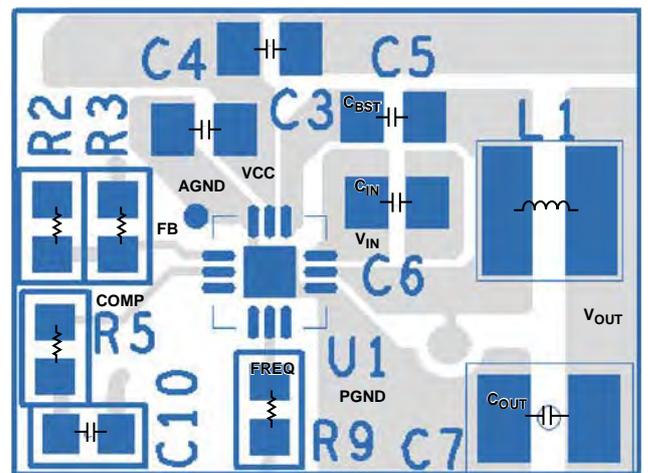
- 補償部品の配置/配線は、ADP2441の最適性能にとって重要です。補償部品をCOMPピンのできるだけ近くに配置します。0402サイズの補償部品を使って、近くへの配置を可能にすることにより、寄生ノイズを減らします。補償部品をAGNDで囲んで、ノイズの混入を防止します。
- FREQピンはノイズに敏感なため、周波数抵抗をFREQピンのできるだけ近くに配置して、短いパターンで配線する必要があります。小信号部品は、アナログ・グラウンド・パスへグラウンド接続する必要があります。



NOTES  
1. THICK LINE INDICATES HIGH CURRENT TRACE.

10581-066

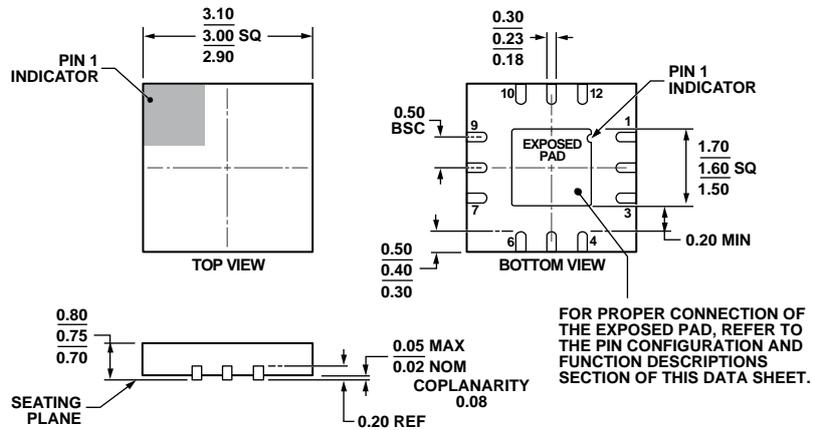
図 66.高電流パターン



10581-067

図 67.PCB 上面の配置

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-229-WEED-4.

072809-B

図 68.12 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_WQ]  
3 mm x 3 mm ボディ、極薄クワッド  
(CP-12-6)  
寸法: mm

オーダー・ガイド

Model <sup>1</sup>	Output Voltage	Temperature Range	Package Description	Package Option
ADP2441ACPZ-R7 ADP2441-EVALZ	Adjustable	-40°C to +125°C	12-Lead Lead Frame Chip Scale Package [LFCSP_WQ] Evaluation Board Preset to 5 V	CP-12-6

<sup>1</sup> Z = RoHS 準拠製品。