

特長

入力電圧: 4.5 V~20 V
 内蔵 MOSFET: 44 mΩ/11.6 mΩ
 リファレンス電圧: 0.6 V ± 1%
 連続出力電流: 4 A
 プログラム可能なスイッチング周波数: 200 kHz~1.4 MHz
 外部クロックへの同期機能: 200 kHz~1.4 MHz
 180° 位相差クロックの同期
 高精度イネーブルとパワーグッド
 外部補償機能
 外付け調整オプションによる内部ソフトスタート機能
 プリチャージされた出力へのスタートアップ
 ADIsimPower デザインツールによるサポート

アプリケーション

通信インフラストラクチャ
 ネットワーキング、サーバー
 工業用および計測機器
 健康・医療機器
 中間電源としてのレール変換
 DC/DC ポイント・オブ・ロード (POL) アプリケーション

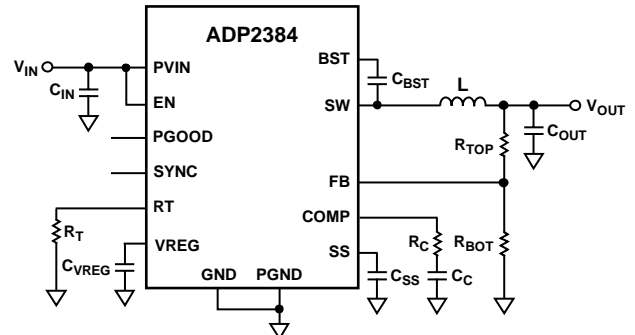
代表的なアプリケーション回路


図 1

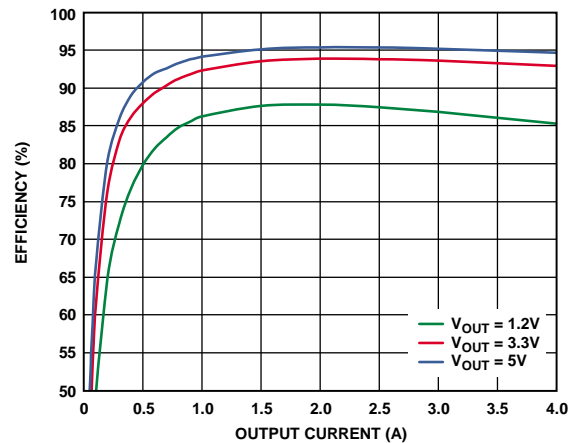


図 2. 効率 対 出力電流、VIN = 12V、fsw = 300kHz

概要

ADP2384 は同期型ステップダウン DC/DC レギュレータで、44mΩ のハイサイドパワー MOSFET と 11.6mΩ の同期型整流 MOSFET を内蔵し、4mm × 4mm の小型 LFCSP パッケージで高効率のソリューションを提供します。この製品は、ピーク電流モード、固定周波数のパルス幅変調 (PWM) 制御方式を採用し、優れた安定性と過渡応答を実現します。ADP2384 のスイッチング周波数は、200kHz~1.4MHz の範囲で設定することができます。システム・ノイズを最小化するために、同期機能によって、スイッチング周波数を外部クロックに同期させることができます。

ADP2384 は最小限の外付け部品で、4.5V~20V の入力電圧範囲で動作します。出力電圧は 0.6V から入力電圧の 90% まで調整可能で、連続電流として 4A まで供給できます。各 IC のディスエーブル状態では、入力ソースからの電流は 120μA 以下です。

このレギュレータは、高い効率と設計の柔軟性が求められる高性能アプリケーションを対象に設計されています。外部補償機能と調整可能なソフトスタート機能により、柔軟な設計が可能となり、パワーグッド出力と高精度なイネーブル入力、シンプルで信頼性のあるパワー・シーケンシングを提供します。

その他の特長として、低電圧ロックアウト (UVLO)、過電圧保護 (OVP)、過電流保護 (OCP)、短絡保護 (SCP)、サーマル・シャットダウン (TSD) などの機能があります。

ADP2384 は、-40°C~+125°C のジャンクション温度範囲で動作し、24 ピン、4mm × 4mm の LFCSP パッケージを採用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

目次

特長.....	1	アプリケーション情報.....	15
アプリケーション.....	1	入力コンデンサの選択.....	15
代表的なアプリケーション回路.....	1	出力電圧の設定.....	15
概要.....	1	電圧変換の制限.....	15
改訂履歴.....	2	インダクタの選択.....	15
仕様.....	3	出力コンデンサの選択.....	16
絶対最大定格.....	5	入力電圧 UVLO の設定.....	17
熱抵抗.....	5	補償回路の設計.....	17
ESD の注意.....	5	ADIsimPower デザインツール.....	17
ピン配置およびピン機能説明.....	6	Design Example.....	18
代表的な性能特性.....	7	出力電圧の設定.....	18
機能ブロック図.....	11	周波数の設定.....	18
動作原理.....	12	インダクタの選択.....	18
制御方式.....	12	出力コンデンサの選択.....	19
高精度イネーブル/シャットダウン.....	12	補償部品.....	19
内部レギュレータ (VREG).....	12	ソフトスタート時間の設定.....	19
ブートストラップ回路.....	12	入力コンデンサの選択.....	19
発振器.....	12	推奨外付け部品.....	20
同期.....	12	回路基板レイアウトの推奨事項.....	21
ソフトスタート.....	13	代表的なアプリケーション回路.....	22
パワーグッド.....	13	外形寸法.....	23
ピーク電流制限と短絡保護.....	13	オーダー・ガイド.....	23
過電圧保護 (OVP).....	13		
低電圧ロックアウト (UVLO).....	14		
サーマル・シャットダウン.....	14		

改訂履歴

8/12—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{PVIN} = 12\text{ V}$ 、最小仕様/最大仕様では $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 、typ 仕様では $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
PVIN						
PVIN Voltage Range	V_{PVIN}		4.5		20	V
Quiescent Current	I_Q	No switching	2.1	2.9	3.6	mA
Shutdown Current	I_{SHDN}	EN = GND	45	80	120	μA
PVIN Undervoltage Lockout Threshold	UVLO	PVIN rising		4.3	4.5	V
		PVIN falling	3.5	3.8		V
FB						
FB Regulation Voltage	V_{FB}	$0^\circ\text{C} < T_J < 85^\circ\text{C}$	0.594	0.6	0.606	V
		$-40^\circ\text{C} < T_J < 125^\circ\text{C}$	0.591	0.6	0.609	V
FB Bias Current	I_{FB}			0.01	0.1	μA
ERROR AMPLIFIER (EA)						
Transconductance	g_m		340	470	600	μS
EA Source Current	I_{SOURCE}		40	60	80	μA
EA Sink Current	I_{SINK}		40	60	80	μA
INTERNAL REGULATOR (VREG)						
VREG Voltage	V_{VREG}	$V_{PVIN} = 12\text{ V}, I_{VREG} = 50\text{ mA}$	7.6	8	8.4	V
Dropout Voltage		$V_{PVIN} = 12\text{ V}, I_{VREG} = 50\text{ mA}$		340		mV
Regulator Current Limit			65	100	135	mA
SW						
High-Side On Resistance ¹		$V_{BST} - V_{SW} = 5\text{ V}$		44	70	m Ω
Low-Side On Resistance ¹		$V_{VREG} = 8\text{ V}$		11.6	20	m Ω
High-Side Peak Current Limit			4.8	6.1	7.4	A
Low-Side Negative Current-Limit Threshold Voltage ²				20		mV
SW Minimum On Time	t_{MIN_ON}			125	168	ns
SW Minimum Off Time	t_{MIN_OFF}			200	260	ns
BST						
Bootstrap Voltage	V_{BOOT}		4.5	5	5.5	V
OSCILLATOR (RT PIN)						
Switching Frequency	f_{SW}	$R_T = 100\text{ k}\Omega$	530	600	670	kHz
Switching Frequency Range	f_{SW}		200		1400	kHz
SYNC						
Synchronization Range			200		1400	kHz
SYNC Minimum Pulse Width			100			ns
SYNC Minimum Off Time			100			ns
SYNC Input High Voltage			1.3			V
SYNC Input Low Voltage					0.4	V
SS						
Internal Soft Start				1600		Clock cycles
SS Pin Pull-Up Current	I_{SS_UP}		2.5	3.2	3.9	μA
PGOOD						
Power-Good Range						
FB Rising Threshold		PGOOD from low to high		95		%
FB Rising Hysteresis		PGOOD from high to low		5		%
FB Falling Threshold		PGOOD from low to high		105		%
FB Falling Hysteresis		PGOOD from high to low		11.7		%
Power-Good Deglitch Time		PGOOD from low to high		1024		Clock cycle
		PGOOD from high to low		16		Clock cycle
Power-Good Leakage Current		$V_{PGOOD} = 5\text{ V}$		0.01	0.1	μA
Power-Good Output Low Voltage		$I_{PGOOD} = 1\text{ mA}$		125	200	mV

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
EN						
EN Rising Threshold				1.17	1.28	V
EN Falling Threshold			0.97	1.07		V
EN Source Current		EN voltage below falling threshold		5		μ A
		EN voltage above rising threshold		1		μ A
THERMAL SHUTDOWN						
Thermal Shutdown Threshold				150		$^{\circ}$ C
Thermal Shutdown Hysteresis				25		$^{\circ}$ C

¹ ピン間測定値。

² 設計により保証。

絶対最大定格

表 2.

Parameter	Rating
PVIN, EN, PGOOD	-0.3 V to +22 V
SW	-1 V to +22 V
BST	$V_{SW} + 6 V$
FB, SS, COMP, SYNC, RT	-0.3 V to +6 V
VREG	-0.3 V to +12 V
PGND to GND	-0.3 V to +0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち、表面実装パッケージの場合、デバイスを JEDEC 規格の 4 層回路ボードに半田付けした状態で規定。

表 3. 熱抵抗

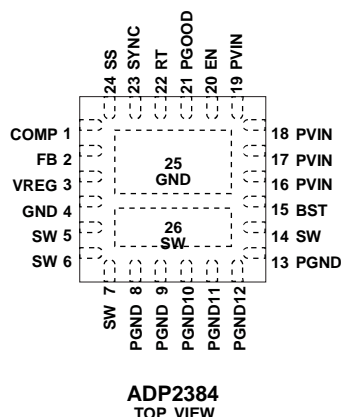
Package Type	θ_{JA}	Unit
24-Lead LFCSP_WQ	42.6	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



- ADP2384
TOP VIEW**
- 注
- GND のエクスポーズド・パッドは、熱抵抗を低減するために大きな外部銅 GND プレーンにハンダ付けする必要があります。
 - SW のエクスポーズド・パッドは、熱抵抗を低減するために、幅広の短いパターンを使って ADP2384 の SW ピンに接続するか、大きな外部銅 SW プレーンにハンダ付けする必要があります。

10725-003

図 3. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	COMP	エラー・アンプ出力。COMP ピンと GND の間に RC ネットワークを接続します。
2	FB	帰還電圧検出入力。出力電圧 V_{OUT} からの抵抗分圧器に接続します。
3	VREG	内部 8 V レギュレータの出力。制御回路はこの電圧から給電されます。このピンと GND の間に 1 μ F の X7R または X5R セラミック・コンデンサを配置します。
4	GND	アナログ・グラウンド。内部制御回路のリターン。
5、6、7、14	SW	スイッチ・ノード出力。出力インダクタに接続します。
8、9、10、11、12、13	PGND	電源グラウンド。ローサイド・パワー MOSFET のリターン。
15	BST	ハイサイド・ゲート・ドライブ用の電源レール。SW ピンと BST ピンの間に 0.1 μ F の X7R または X5R コンデンサを接続します。
16、17、18、19	PVIN	電源入力。このピンは入力電源に接続し、このピンと PGND の間にバイパス・コンデンサを接続します。
20	EN	高精度イネーブル・ピン。外付け抵抗分圧器を使ってターンオン閾値を設定することができます。デバイスを自動的にイネーブルするには、EN ピンを PVIN ピンに接続します。
21	PGOOD	パワーグッド出力(オープン・ドレイン)。10 k Ω ~100 k Ω のプルアップ抵抗をこのピンに接続することを推奨します。
22	RT	周波数設定。RT ピンと GND の間に 1 本の抵抗を接続することで、200 kHz~1.4 MHz のスイッチング周波数を設定することができます。
23	SYNC	同期入力。このピンを外部クロックに接続することで、デバイスを 200 kHz~1.4 MHz のスイッチング周波数に同期させることができます (詳細は「発振器」と「同期」を参照)。
24	SS	ソフトスタート制御。SS ピンと GND の間に 1 個のコンデンサを接続することで、ソフトスタート時間を設定できます。このピンがオープンの場合、レギュレータは内部ソフトスタート時間を使用します。
25	EP、GND	GND のエクスポーズド・パッドは、熱抵抗を低減するために大きな外部銅 GND プレーンにハンダ付けする必要があります。
26	EP、SW	SW のエクスポーズド・パッドは、熱抵抗を低減するために、幅広の短いパターンを使って ADP2384 の SW ピンに接続するか、あるいは大きな外部銅 SW プレーンにハンダ付けする必要があります。

代表的な性能特性

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $L = 3.3\ \mu\text{H}$ 、 $C_{OUT} = 47\ \mu\text{F} \times 2$ 、 $f_{SW} = 600\text{ kHz}$ 。

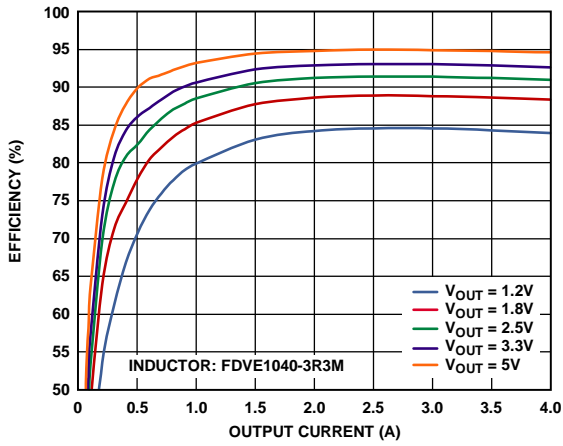


図 4. 効率 ($V_{IN} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$)

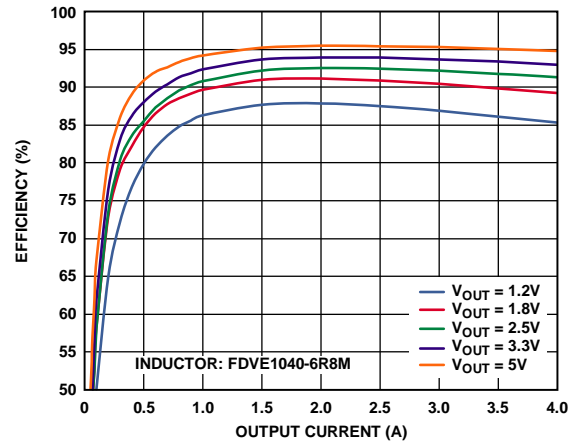


図 7. 効率 ($V_{IN} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$)

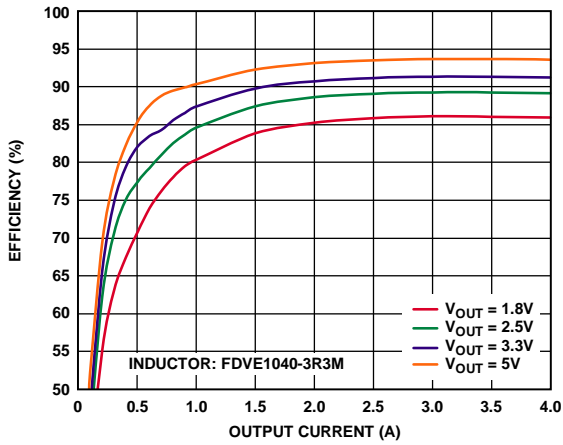


図 5. 効率 ($V_{IN} = 18$ 、 $f_{SW} = 600\text{ kHz}$)

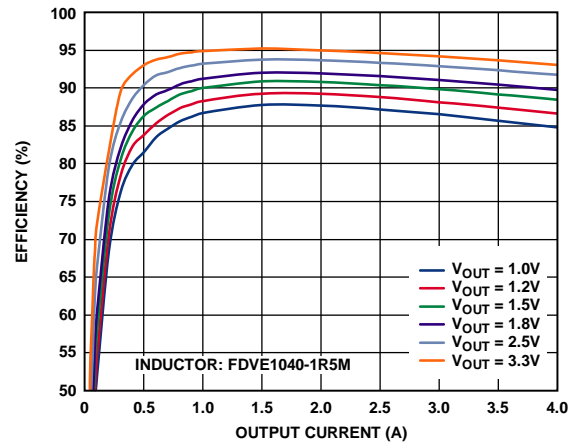


図 8. 効率 ($V_{IN} = 5\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$)

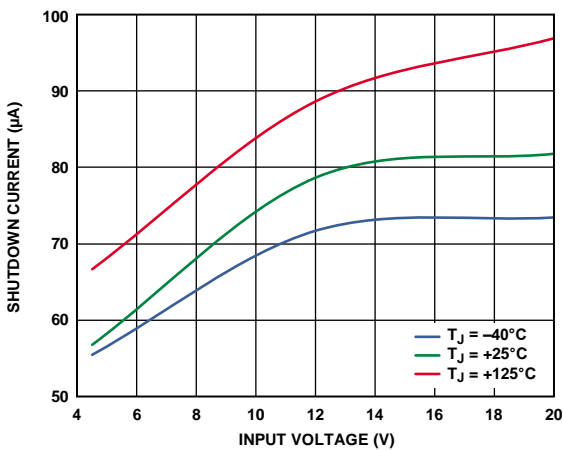


図 6. V_{IN} 対 シャットダウン電流

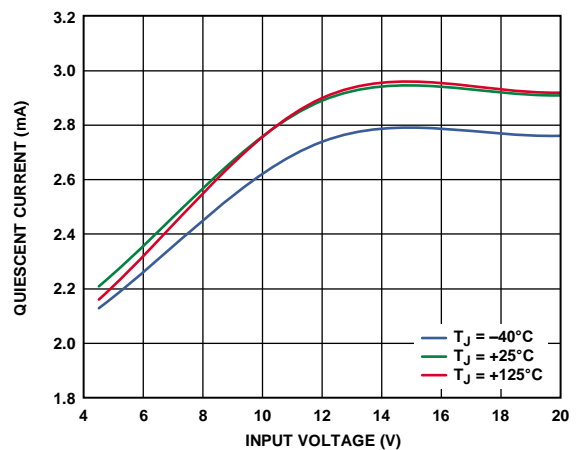


図 9. V_{IN} 対 静止電源電流

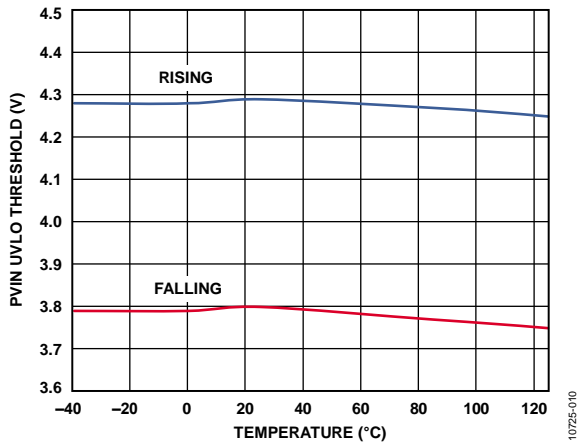


図 10. UVLO 閾値の温度特性

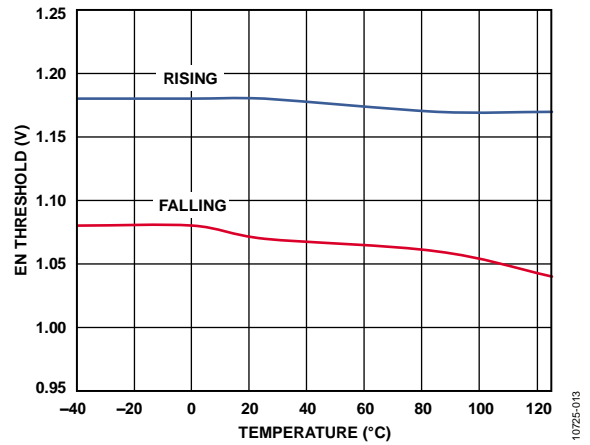


図 13. EN 閾値の温度特性

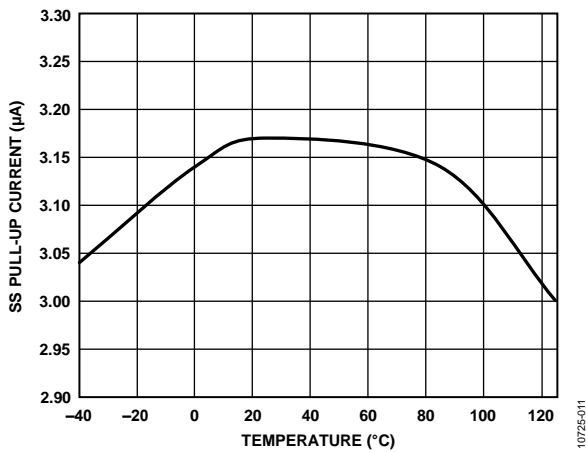


図 11. SS ピンのプルアップ電流の温度特性

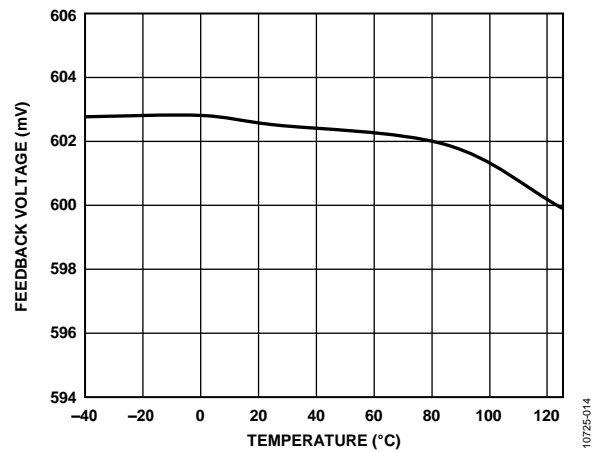


図 14. FB 電圧の温度特性

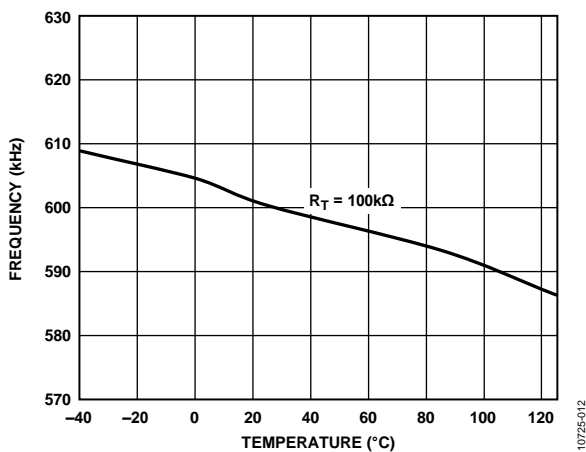


図 12. 周波数の温度特性

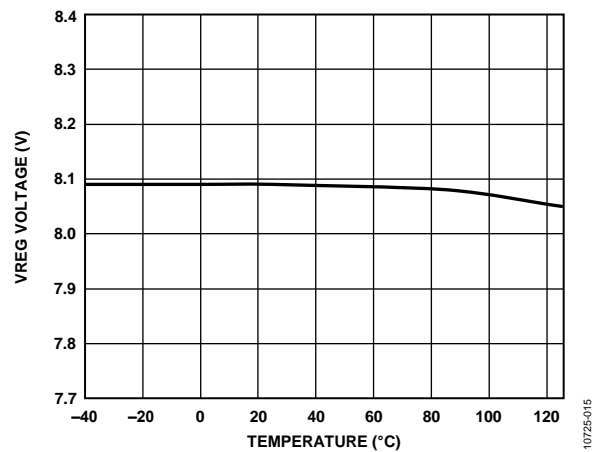


図 15. VREG 電圧の温度特性

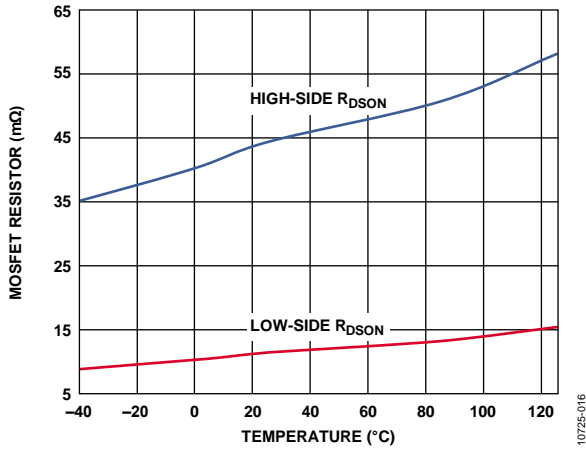


図 16. MOSFET の R_{DS(on)} の温度特性

10725-016

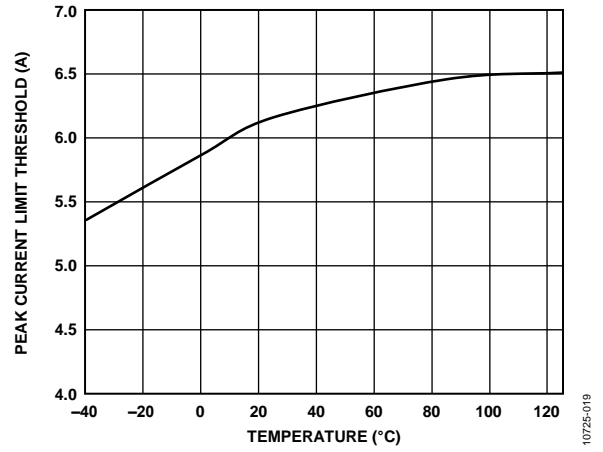


図 19. 電流制限閾値の温度特性

10725-019

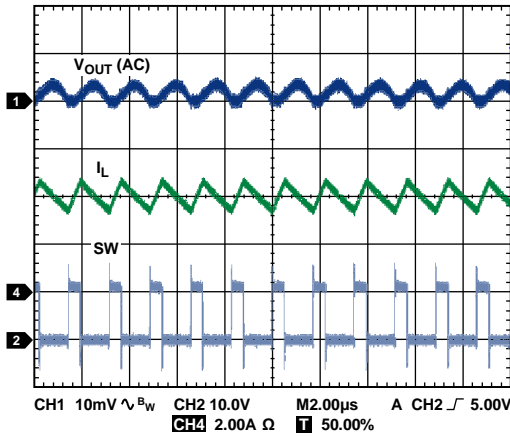


図 17. 動作時の波形

10725-017

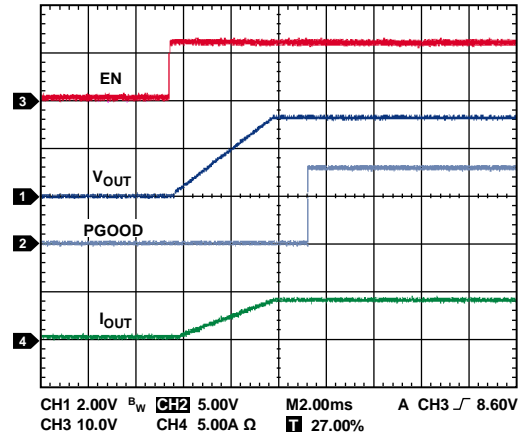


図 20. 全負荷でのソフトスタート

10725-020

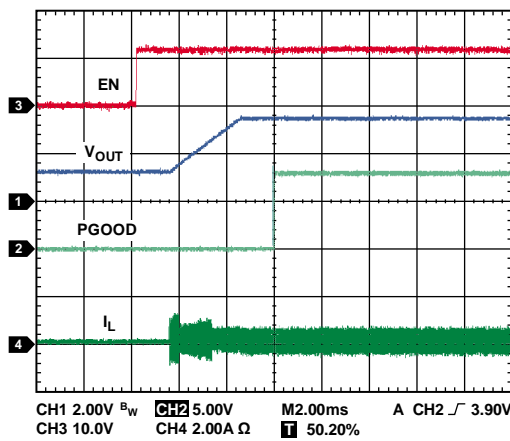


図 18. プリチャージ電圧出力

10725-018

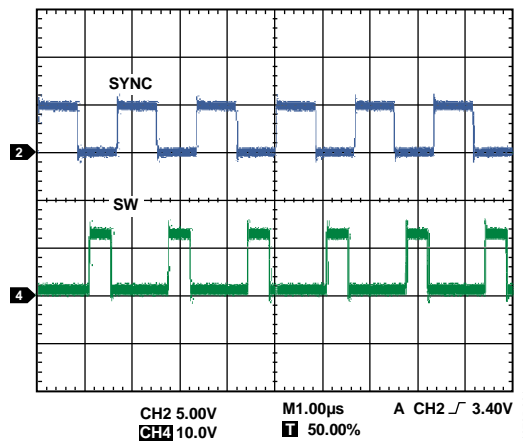


図 21. 外部同期

10725-021

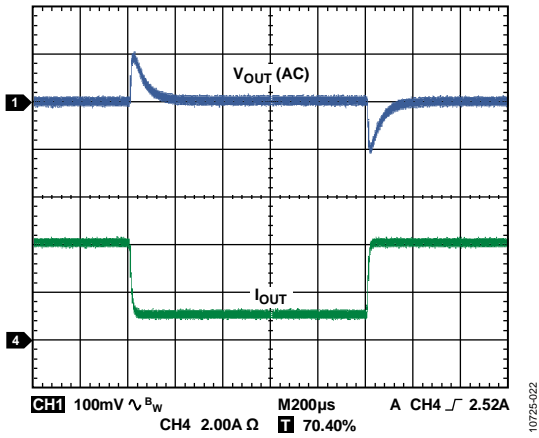


図 22. 負荷過渡応答、1 A~4 A

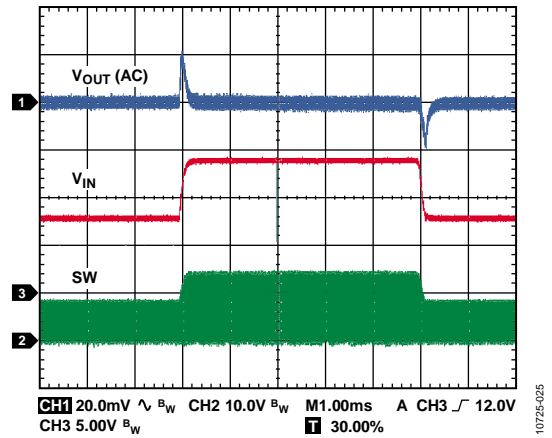


図 25. ライン過渡応答、 $V_{IN} = 8\text{ V} \sim 14\text{ V}$ 、 $I_{OUT} = 4\text{ A}$

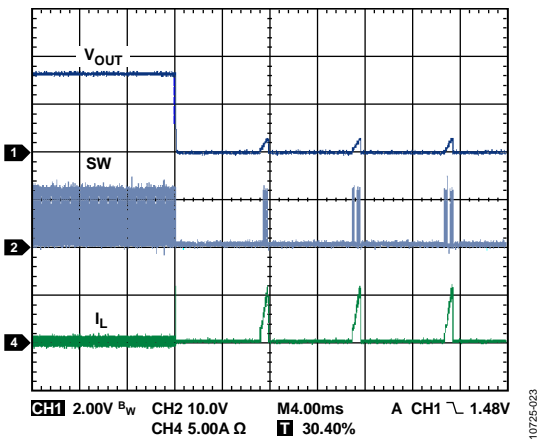


図 23. 出力短絡状態への移行

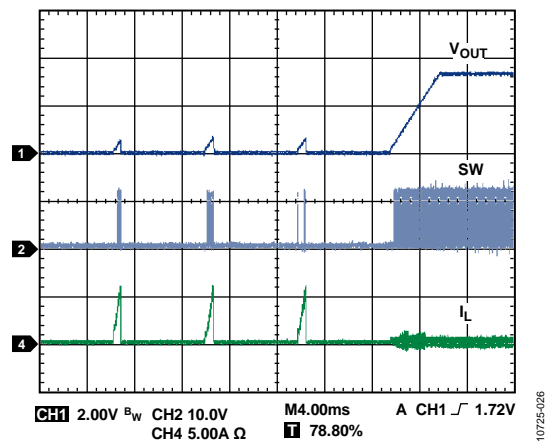


図 26. 出力短絡状態からの復帰

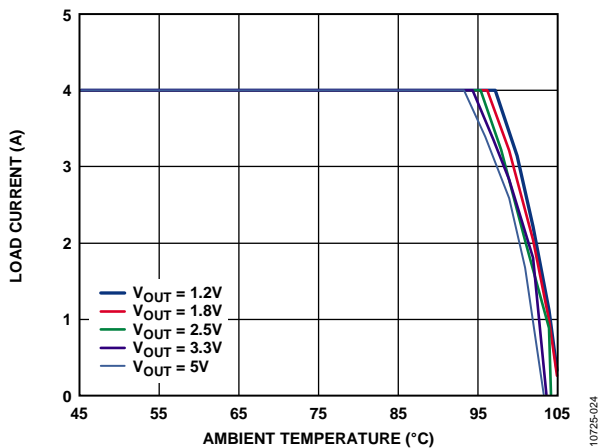


図 24. 周囲温度 対 出力電流 ($V_{IN} = 12\text{ V}$ 、 $f_{SW} = 600\text{ kHz}$)

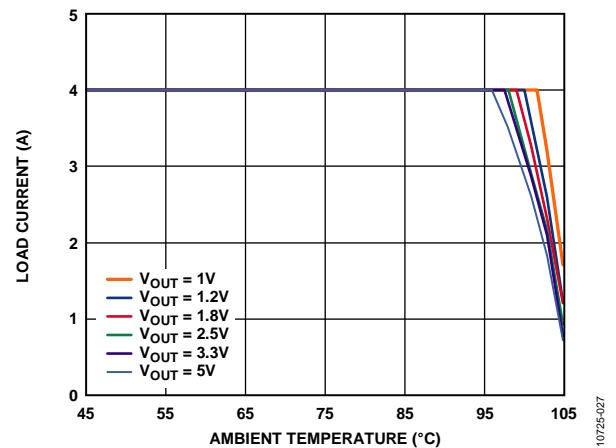


図 27. 周囲温度 対 出力電流 ($V_{IN} = 12\text{ V}$ 、 $f_{SW} = 300\text{ kHz}$)

機能ブロック図

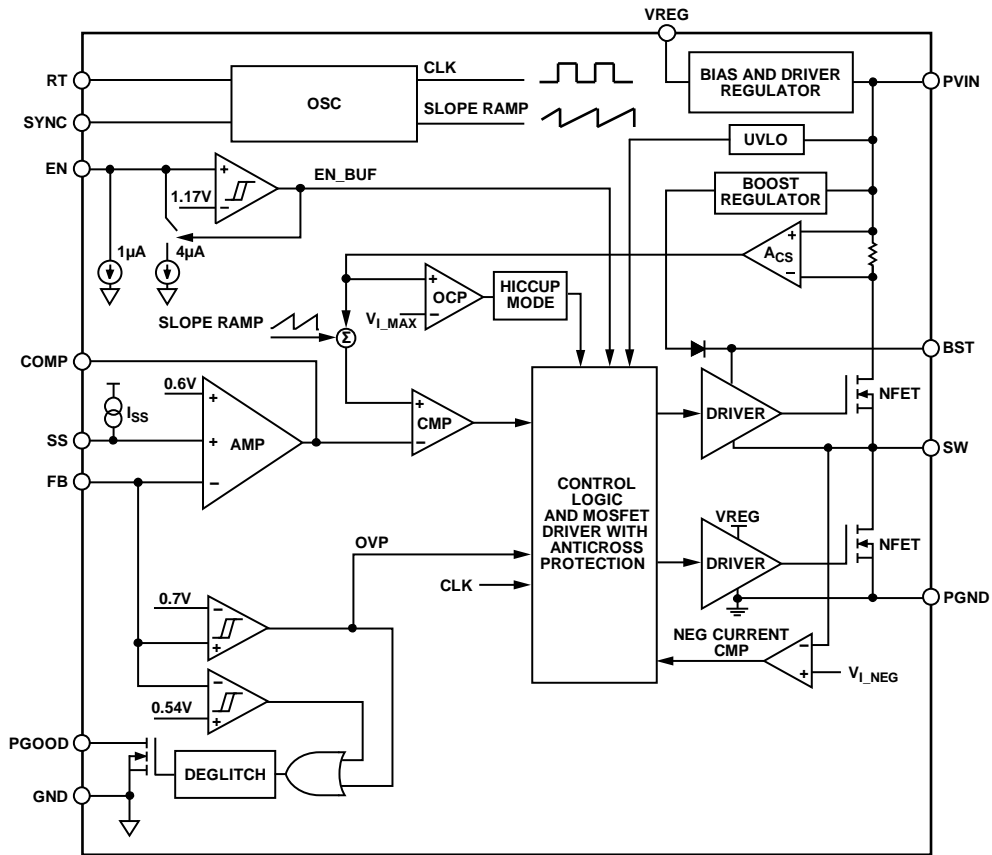


図 28. 機能ブロック図

10725-028

動作原理

ADP2384 は、ハイサイド・パワースイッチとローサイド同期整流器を内蔵する電流モード・アーキテクチャを採用した同期整流ステップダウン DC/DC レギュレータです。このレギュレータは、高い効率と設計の柔軟性を必要とする高性能アプリケーションをターゲットとしています。

ADP2384 は 4.5V~20V 範囲の入力電圧で動作し、出力電圧を 0.6V から入力電圧の 90% に安定化します。設計の柔軟性を最大限に高めるその他の機能として、可変スイッチング周波数、プログラマブル・ソフトスタート、外部補償、高精度イネーブル、パワーグッド出力などがあります。

制御方式

ADP2384 は、固定周波数のピーク電流モード PWM 制御アーキテクチャを採用しています。発振器の各サイクルの開始時に、ハイサイド N チャンネル MOSFET がオンし、インダクタ両端に正電圧が加わります。インダクタ電流がピーク・インダクタ電流の閾値を超えると、ハイサイド N チャンネル MOSFET がオフし、ローサイド N チャンネル MOSFET がオンします。これにより、インダクタ両端に負電圧が加わり、インダクタ電流が減少します。サイクルの残りの間、ローサイド N チャンネル MOSFET はオン状態を保ちます (図 17 参照)。

高精度イネーブル/シャットダウン

EN 入力ピンには、1.17V (標準) の高精度アナログ閾値と 100mV のヒステリシスがあります。レギュレータはイネーブル電圧が 1.17V を超えるとオンし、1.07V (標準) を下回るとオフします。入力電源が印加されたときにレギュレータを自動的に始動させるには、EN を PVIN に接続します。

高精度の EN ピンには、EN ピンが開放のときにデフォルトでターンオフさせるプルダウン電流源 (5 μ A) が内蔵されています。

EN ピンの電圧が 1.17V (標準) を超えると、ADP2384 はイネーブルされ、EN ピンの内部プルダウン電流源が 1 μ A まで減少するので、PVIN UVLO とヒステリシスを設定することができます。

内部レギュレータ (VREG)

内蔵のレギュレータは内部回路に安定した電源電圧を供給します。VREG ピンと GND の間に 1 μ F のセラミック・コンデンサを接続することを推奨します。内部レギュレータは、最大外部負荷電流を超えたときに出力を保護する電流制限回路を備えています。

ブートストラップ回路

ADP2384 は、ハイサイド N チャンネル MOSFET のゲート駆動電圧を供給するレギュレータを内蔵しています。このレギュレータは、差動検出を使って BST ピンと SW ピンの間に 5V のブートストラップ電圧を発生します。

BST ピンと SW ピンの間に X7R または X5R の 0.1 μ F セラミック・コンデンサを接続することを推奨します。

発振器

ADP2384 のスイッチング周波数は RT ピンによって制御されます。RT と GND の間の抵抗により、次式に従ってスイッチング周波数を設定できます。

$$f_{SW} \text{ (kHz)} = \frac{69,120}{R_T \text{ (k}\Omega) + 15}$$

100k Ω の抵抗で周波数が 600kHz に、42.2k Ω の抵抗で周波数が 1.2MHz に設定されます。f_{SW} と R_T の代表的な関係を図 29 に示します。

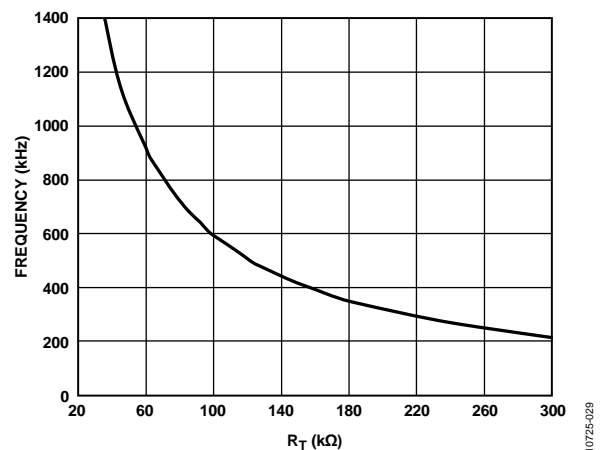


図 29. スイッチング周波数対 R_T

同期

ADP2384 を同期させるには、外部クロックを SYNC ピンに接続します。外部クロックの周波数は 200kHz~1.4MHz の範囲で設定可能です。同期時、レギュレータは連続導通モード (CCM) で動作し、スイッチング波形の立ち上がりエッジの位相が外部クロックの立ち上がりエッジから 180°シフトします。

ADP2384 を同期モードで動作させる場合、RT ピンと GND 間に抵抗を 1 本接続し、内部発振器が外部同期クロック周波数の 90%~110% で動作するように設定する必要があります。

ソフトスタート

ADP2384 は出力電圧の立ち上がり時間を制限し、起動時の突入電流を低減するためのソフトスタート回路を内蔵しています。内部ソフトスタート時間は次式で計算します。

$$t_{SS_INT} = \frac{1600}{f_{sw}} \text{ (ms)}$$

SS ピンを使用することで、ソフトスタート時間を長く設定することが可能です。また、SS ピンと GND 間にコンデンサを接続すると、内部電流がそのコンデンサを充電してソフトスタート・ランプを発生します。ソフトスタート時間は次式で計算します。

$$t_{SS_EXT} = \frac{0.6V \times C_{SS}}{I_{SS_UP}}$$

ここで、

C_{SS} はソフトスタート容量。

I_{SS_UP} はソフトスタート・プルアップ電流 (3.2μA) です。

内部エラーアンプには、内部リファレンス電圧、内部デジタル・ソフトスタート電圧、SS ピンの電圧の3つの正入力があります。エラーアンプは、FB の電圧をこれら3つの電圧の最も低い値に安定化します。

出力電圧がオンする直前に充電されると、ADP2384 は出力コンデンサを放電する逆インダクタ電流が流れないようにします。この機能は、ソフトスタート電圧が FB ピンの電圧を超えるまでアクティブのままです。

パワーグッド

パワーグッド・ピン (PGOOD) はアクティブ・ハイのオープンドレイン出力で、所定の電圧にプルアップする外付け抵抗が必要です。PGOOD ピンのロジック“H”は、FB ピンの電圧 (つまり出力電圧) がレギュレーション範囲内であることを示します。

パワーグッド回路は、FB ピンの出力電圧をモニタし、表 1 で規定された上昇時間閾値および下降時間閾値と比較します。上昇時出力電圧が目標値を超えると、PGOOD ピンは“L”に保たれます。下降時出力電圧が目標値に戻るまで、PGOOD ピンは“L”の状態を保持されます。

出力電圧が目標値を下回ると、PGOOD ピンは“L”に保たれます。上昇時出力電圧が目標値に戻るまで、PGOOD ピンは“L”の状態を保持されます。

パワーグッドの上昇時間閾値と下降時間閾値を図 30 に示します。PGOOD ピンが“L”から“H”になるまでに 1024 サイクルの待ち時間があり、PGOOD ピンが“H”から“L”になるまでに 16 サイクルの待ち時間があります。

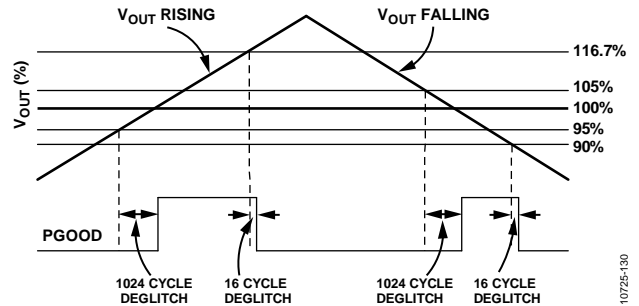


図 30. PGOOD の上昇時間閾値と下降時間閾値

ピーク電流制限と短絡保護

ADP2384 は、電流の暴走を防止するピーク電流制限保護回路を備えています。初期ソフトスタートの間、ADP2384 は周波数フォールドバックを使って出力電流の暴走を防止します。スイッチング周波数が FB ピンの電圧に従って減少し、インダクタの放電時間を確保します。スイッチング周波数と FB ピンの電圧の関係を表 5 に示します。

表 5. FB ピンの電圧とスイッチング周波数

FB ピンの電圧	スイッチング周波数
V _{FB} ≥ 0.4 V	f _{sw}
0.4 V > V _{FB} ≥ 0.2 V	f _{sw} /2
V _{FB} < 0.2 V	f _{sw} /4

重負荷に対して保護するため、ADP2384 は過電流保護機能にヒカップ・モードを使用しています。インダクタ・ピーク電流が電流制限値に達すると、ハイサイド MOSFET がオフし、次のサイクルまでローサイド MOSFET がオンします。このプロセスの間、過電流カウンタがインクリメントされます。過電流カウンタが 10 に達するか、またはソフトスタート後に FB ピンの電圧が 0.4V まで下がると、レギュレータはヒカップ・モードになります。ハイサイド MOSFET とローサイド MOSFET はどちらもオフします。レギュレータは、4096 クロック・サイクルの間ヒカップ・モードを維持し、その後、再起動を試みます。電流制限フォールトが解消されると、レギュレータは通常動作を再開します。これ以外の場合は、ヒカップ・モードに戻ります。

また、ADP2384 はシンク電流制限機能を備え、負荷からローサイド MOSFET に大きな電流がシンクされないようにします。ローサイド MOSFET 両端の電圧がシンク電流制限の閾値 (標準 20mV) を超えると、ローサイド MOSFET は残りのサイクルの期間、直ちにオフします。次のクロック・サイクルまでハイサイド MOSFET とローサイド MOSFET のどちらもオフします。

場合により、入力電圧 (V_{PVIN}) のランプレートが低速すぎるか、または出力コンデンサが大きすぎてソフトスタート・プロセスの間に出力がレギュレーションに達することができず、レギュレータがヒカップ・モードになることがあります。このようなことが起きないようにするには、EN ピンに抵抗分圧器を使って入力電圧 UVLO を設定するか、ソフトスタート時間を長くします。

過電圧保護 (OVP)

ADP2384 には、高い電源電圧への出力の短絡や負荷切断時に生じる大きなトランジェントからレギュレータを保

護する過電圧保護機能があります。帰還電圧が 0.7V まで上昇すると、FB ピンの電圧が 0.63V に低下するまで内部のハイサイド MOSFET とローサイド MOSFET がオフします。この時点で、ADP2384 は通常動作を再開します。

低電圧ロックアウト (UVLO)

ADP2384 には、パワーオン・グリッチが発生しないように低電圧ロックアウト回路が内蔵されています。V_{PVIN} の電圧が 3.8V (標準) を下回ると、デバイスがシャットダウンし、パワースイッチと同期整流器の両方がシャットダウンします。V_{PVIN} の電圧が 4.3V (標準) を上回ると、ソフトスタートが開始され、デバイスがイネーブルされます。

サーマル・シャットダウン

ADP2384 のジャンクション温度が 150°C を上回ると、内部のサーマル・シャットダウン回路が自己保護のためにレギュレータをオフします。ジャンクション温度が極端に高くなる要因として、大電流の動作、回路基板の熱設計の不備、高い周囲温度などがあります。サーマル・シャットダウン回路には 25°C のヒステリシスがあるため、過熱状態が生じると、ADP2384 は、内部温度が 125°C を下回るまで通常動作に戻りません。サーマル・シャットダウン状態から回復すると、通常動作が始まる前にソフトスタートが開始されます。

アプリケーション情報

入力コンデンサの選択

入力コンデンサにより、PVIN のスイッチ電流に起因する入力電圧リップルが低減されます。入力コンデンサは PVIN ピンのできるだけ近くに配置してください。10 μ F～47 μ F 範囲のセラミック・コンデンサを推奨します。この入力コンデンサ、ハイサイド N チャンネル MOSFET、ローサイド N チャンネル MOSFET で構成されるループはできるだけ小さくします。

入力コンデンサの電圧定格は、最大入力電圧より大きくする必要があります。また、入力コンデンサの RMS 電流定格は、次式で計算される値より大きくする必要があります。

$$I_{CIN_RMS} = I_{OUT} \times \sqrt{D \times (1 - D)}$$

出力電圧の設定

ADP2384 の出力電圧は外付け抵抗分圧器によって設定します。抵抗値は次式で求めます。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

FB のバイアス電流（最大 0.1 μ A）による出力電圧精度の低下を 0.5%（最大）未満に制限するため、R_{BOT} を 30k Ω より小さくします。

表 6 に、種々の出力電圧に対する抵抗分圧器の値を示します。

表 6. 種々の出力電圧に対する抵抗分圧器の値

V _{OUT} (V)	R _{TOP} \pm 1% (k Ω)	R _{BOT} \pm 1% (k Ω)
1.0	10	15
1.2	10	10
1.5	15	10
1.8	20	10
2.5	47.5	15
3.3	10	2.21
5.0	22	3

電圧変換の制限

与えられた入力電圧とスイッチング周波数に対する最小出力電圧は、最小オン時間によって制約を受けます。ADP2384 の最小オン時間は標準 125ns です。与えられた入力電圧とスイッチング周波数に対する最小出力電圧は、次式で計算できます。

$$V_{OUT_MIN} = V_{IN} \times t_{MIN_ON} \times f_{SW} - (R_{DSON_HS} - R_{DSON_LS}) \times I_{OUT_MIN} \times t_{MIN_ON} \times f_{SW} - (R_{DSON_LS} + R_L) \times I_{OUT_MIN} \quad (1)$$

ここで、

V_{OUT_MIN} は最小出力電圧。

t_{MIN_ON} は最小オン時間。

f_{SW} はスイッチング周波数。

R_{DSON_HS} はハイサイド MOSFET のオン抵抗。

R_{DSON_LS} はローサイド MOSFET のオン抵抗。

I_{OUT_MIN} は最小出力電流。

R_L は出力インダクタの直列抵抗。

与えられた入力電圧とスイッチング周波数に対する最大出力電圧は、最小オフ時間と最大デューテサイクルによって制限されます。ADP2384 の最小オフ時間は標準 200ns、最大デューテサイクルは標準 90% です。

与えられた入力電圧と周波数での最小オフ時間によって制限される最大出力電圧は、次式で計算できます。

$$V_{OUT_MAX} = V_{IN} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSON_HS} - R_{DSON_LS}) \times I_{OUT_MAX} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSON_LS} + R_L) \times I_{OUT_MAX} \quad (2)$$

ここで、

V_{OUT_MAX} は最大出力電圧。

t_{MIN_OFF} は最小オフ時間。

I_{OUT_MAX} は最大出力電流です。

与えられた入力電圧での最大デューテサイクルによって制限される最大出力電圧は、次式で計算できます。

$$V_{OUT_MAX} = D_{MAX} \times V_{IN} \quad (3)$$

ここで、D_{MAX} は最大デューテサイクルです。

式 1～式 3 に示されるように、スイッチング周波数を下げると、最小オン時間と最小オフ時間の制約が緩和されます。

インダクタの選択

インダクタ値は、動作周波数、入力電圧、出力電圧、インダクタのリップル電流によって決まります。小さなインダクタ値を使用すると過渡応答は高速になりますが、インダクタのリップル電流が大きくなり効率が低下します。これに対して大きなインダクタ値を使用するとリップル電流が小さくなり効率が向上しますが、過渡応答は遅くなります。

1 つのガイドラインとして、インダクタのリップル電流 (ΔI_L) は、一般に最大負荷電流の 1/3 に設定します。インダクタ値は次式で計算されます。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、

V_{IN} は入力電圧。

V_{OUT} は出力電圧。

D はデューテサイクル (D = V_{OUT}/V_{IN})。

ΔI_L はインダクタ電流リップル。

f_{SW} はスイッチング周波数です。

ADP2384 では電流ループに適応型スロープ補償を使って、デューテサイクルが 50% を超えたときの低調波発振を防止します。内部スロープ補償により、最小インダクタ値が制限されます。

デューテサイクルが 50% を超える場合、最小インダクタ値は次式で求められます。

$$L(\text{最小}) = \frac{V_{OUT} \times (1-D)}{2 \times f_{SW}}$$

ピーク・インダクタ電流は次式で計算されます。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

インダクタの飽和電流はピーク・インダクタ電流より大きくする必要があります。すぐに飽和するフェライト・コア・インダクタの場合、インダクタの飽和電流の定格をスイッチの電流制限閾値より大きくします。これにより、インダクタが飽和するのを防止します。

インダクタの RMS 電流は次のように計算されます。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

コア損失を小さくして低 EMI を実現するには、シールド・フェライト・コア材を推奨します。推奨するインダクタのいくつかを表 7 に示します。

出力コンデンサの選択

出力コンデンサの選択は、レギュレータの出力リップル電圧、負荷ステップ・トランジェント、ループ安定性に影響を与えます。

たとえば、負荷が突然大きくなる負荷ステップ・トランジェントの間、制御ループがインダクタ電流をランプアップすることができるまで、出力コンデンサが負荷に電力を供給します。制御ループによって生じる遅延により、出力にアンダーシュートが発生します。電圧ドループの要件を満たすのに必要な出力容量は、次式で計算できます。

表 7. 推奨インダクタ

Vendor	Part No.	Value (µH)	ISAT (A)	IRMS (A)	DCR (mΩ)
Toko	FDVE1040-1R5M	1.5	13.7	14.6	4.6
	FDVE1040-2R2M	2.2	11.4	11.6	6.8
	FDVE1040-3R3M	3.3	9.8	9.0	10.1
	FDVE1040-4R7M	4.7	8.2	8.0	13.8
	FDVE1040-6R8M	6.8	7.1	7.1	20.2
	FDVE1040-100M	10	6.1	5.2	34.1
Vishay	IHLP4040DZ-1R0M-01	1.0	36	17.5	4.1
	IHLP4040DZ-1R5M-01	1.5	27.5	15	5.8
	IHLP4040DZ-2R2M-01	2.2	25.6	12	9
	IHLP4040DZ-3R3M-01	3.3	18.6	10	14.4
	IHLP4040DZ-4R7M-01	4.7	17	9.5	16.5
	IHLP4040DZ-6R8M-01	6.8	13.5	8.0	23.3
	IHLP4040DZ-100M-01	10	12	6.8	36.5
Würth Elektronik	744325120	1.2	25	20	1.8
	744325180	1.8	18	16	3.5
	744325240	2.4	17	14	4.75
	744325330	3.3	15	12	5.9
	744325420	4.2	14	11	7.1
	744325550	5.5	12	10	10.3

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで、

K_{UV} は係数、 K_{UV} の標準設定値 = 2。

ΔI_{STEP} は負荷ステップ。

ΔV_{OUT_UV} は出力電圧の許容アンダーシュート。

もう 1 つの例は、負荷が出力から突然切り離されて、インダクタに蓄積されたエネルギーが出力コンデンサに突入する場合で、出力にオーバーシュートが発生します。

オーバーシュートの条件を満たすのに必要な出力容量は、次式で計算できます。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

ここで、

ΔV_{OUT_OV} は出力電圧の許容オーバーシュート。

K_{OV} は係数で、 K_{OV} の標準設定値 = 2 です。

出力リップルは、出力コンデンサの ESR と容量値によって求められます。次式で、出力リップル条件を満たすことができるコンデンサを選択します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

ここで、

ΔV_{OUT_RIPPLE} は許容出力リップル電圧。

R_{ESR} は出力コンデンサの等価直列抵抗 (Ω) です。

負荷トランジエントと出力リップル性能要件を満たすように、 C_{OUT_UV} 、 C_{OUT_OV} 、 C_{OUT_RIPPLE} から得られる最大出力容量を選択します。

選択した出力コンデンサの電圧定格は、出力電圧より大きくなければなりません。また、出力コンデンサの RMS 電流定格は、次式で計算される値より大きくなければなりません。

$$I_{C_{OUT-RMS}} = \frac{\Delta I_L}{\sqrt{12}}$$

入力電圧 UVLO の設定

ADP2384 は、入力電圧の UVLO 閾値を設定するのに使用可能な高精度イネーブル入力を備えています (図 31 参照)。

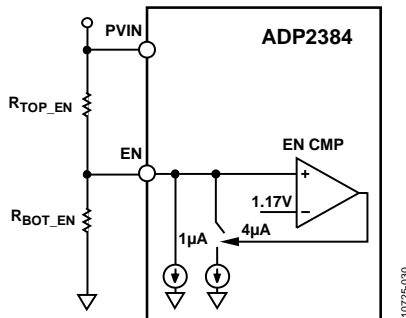


図 31. 入力電圧 UVLO の設定

次式から R_{TOP_EN} と R_{BOT_EN} を算出します。

$$R_{TOP_EN} = \frac{1.07V \times V_{IN_RISING} - 1.17V \times V_{IN_FALLING}}{1.07V \times 5\mu A - 1.17V \times 1\mu A}$$

$$R_{BOT_EN} = \frac{1.17V \times R_{TOP_EN}}{V_{IN_RISING} - R_{TOP_EN} \times 5\mu A - 1.17V}$$

ここで、

V_{IN_RISING} は V_{IN} の上昇時閾値。

$V_{IN_FALLING}$ は V_{IN} の下降時閾値です。

補償回路の設計

ピーク電流モード制御では、電力段を、出力コンデンサと負荷抵抗に電流を供給する電圧制御電流源として簡素化できます。補償回路は、出力コンデンサの ESR に起因する極とゼロ点から構成されます。制御から出力までの伝達関数は次式に基づいています。

$$G_{VD}(s) = \frac{V_{OUT}(s)}{V_{COMP}(s)} = A_{VI} \times R \times \left(1 + \frac{s}{2 \times \pi \times f_z}\right) \left(1 + \frac{s}{2 \times \pi \times f_p}\right)$$

$$f_z = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

$$f_p = \frac{1}{2 \times \pi \times (R + R_{ESR}) \times C_{OUT}}$$

ここで、

$A_{VI} = 8.7A/V$ 。

R は負荷抵抗。

C_{OUT} は出力容量。

R_{ESR} は出力コンデンサの等価直列抵抗です。

ADP2384 では、エラーアンプにトランスコンダクタンス・アンプを使ってシステムを補償します。図 32 に、ピーク電流モード制御を簡略化した小信号回路を示します。

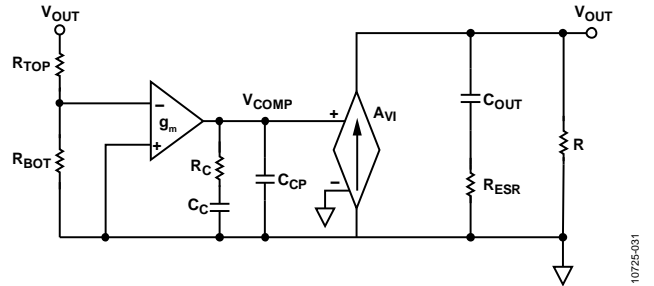


図 32. ピーク電流モード制御の簡略化した小信号回路

補償部品 R_C と C_C はゼロ点に、 R_C とオプションの C_{CP} はオプションの極にそれぞれ関係しています。

クローズド・ループ伝達関数の式は次のようになります。

$$T_V(s) = \frac{R_{BOT}}{R_{BOT} + R_{TOP}} \times \frac{-g_m}{C_C + C_{CP}} \times \frac{1 + R_C \times C_C \times s}{s \times \left(1 + \frac{R_C \times C_C \times C_{CP}}{C_C + C_{CP}} \times s\right)} \times G_{VD}(s)$$

以下に示す設計ガイドラインに、セラミック出力コンデンサのアプリケーション用に補償部品 R_C 、 C_C 、 C_{CP} を選択する方法を示します。

1. クロス周波数 f_C を決定します。通常、 f_C は $f_{sw}/12 \sim f_{sw}/6$ の範囲です。
2. 次式で R_C を計算します。

$$R_C = \frac{2 \times \pi \times V_{OUT} \times C_{OUT} \times f_C}{0.6V \times g_m \times A_{VI}}$$

3. 極 f_p にゼロ補償を配置し、次式で C_C を決定します。

$$C_C = \frac{(R + R_{ESR}) \times C_{OUT}}{R_C}$$

4. C_{CP} はオプションです。これを使って、出力コンデンサの ESR によって生じるゼロ点をキャンセルすることができます。

$$C_{CP} = \frac{R_{ESR} \times C_{OUT}}{R_C}$$

ADISIMPOWER デザインツール

ADP2384 は、ADIsimPower™ デザインツール・セットを使用可能です。ADIsimPower は、特定の設計目標に対して最適化された電源設計を生成するためのツールを集めたものです。これらのツールを使用すると、全体回路図、部品表、性能計算が数分で得られます。ADIsimPower は動作条件、IC の制約、実際の全外付け部品を考慮しながら、コスト、面積、効率、部品数について設計を最適化することができます。ADIsimPower デザインツールの詳細については、www.analog.com/jp/ADIsimPower をご覧ください。このツール・セットはこの Web サイトから入手可能で、部品が未実装のボードも提供可能です。

設計例

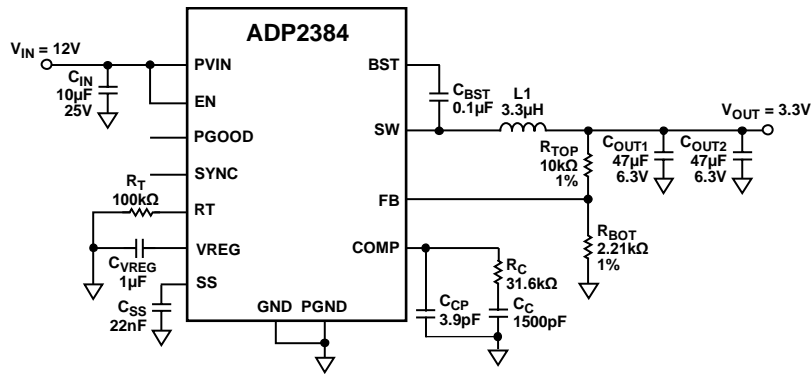


図 33. 設計例の回路図

ここでは、表 8 に示す仕様の例を基に外付け部品を選択する手順について説明します。この設計例の回路図については、図 33 を参照してください。

表 8. ステップダウン DC/DC レギュレータの条件

パラメータ	仕様
入力電圧	$V_{IN} = 12.0 \text{ V} \pm 10\%$
出力電圧	$V_{OUT} = 3.3 \text{ V}$
出力電流	$I_{OUT} = 4 \text{ A}$
出力電圧リップル	$\Delta V_{OUT_RIPPLE} = 33 \text{ mV}$
負荷トランジェント	$\pm 5\%$, 1 A to 4 A, 2 A/ μs
スイッチング周波数	$f_{SW} = 600 \text{ kHz}$

出力電圧の設定

トップ帰還抵抗 (R_{TOP}) に $10\text{k}\Omega$ の抵抗を選択し、次式からボトム帰還抵抗 (R_{BOT}) を計算します。

$$R_{BOT} = R_{TOP} \times \left(\frac{0.6}{V_{OUT} - 0.6} \right)$$

出力電圧を 3.3V に設定するには、抵抗値を $R_{TOP} = 10\text{k}\Omega$ および $R_{BOT} = 2.21\text{k}\Omega$ にします。

周波数の設定

RT ピンと GND の間に $100\text{k}\Omega$ の抵抗を接続して、スイッチング周波数を 600kHz に設定します。

インダクタの選択

インダクタのピーク to ピーク・リップル電流 (ΔI_L) は、最大出力電流の 30% に設定されます。次式でインダクタ値を求めます。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで、
 $V_{IN} = 12 \text{ V}$ 、
 $V_{OUT} = 3.3 \text{ V}$ 、
 $D = 0.275$ 、
 $\Delta I_L = 1.2 \text{ A}$ 、
 $f_{SW} = 600 \text{ kHz}$ 。

これを計算すると、 $L = 3.323\mu\text{H}$ になります。 $3.3\mu\text{H}$ の標準インダクタ値を選択します。

インダクタのピーク to ピーク・リップル電流は、次式で計算できます。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times D}{L \times f_{SW}}$$

これを計算すると、 $\Delta I_L = 1.21\text{A}$ になります。

次式でピーク・インダクタ電流を計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

これを計算すると、 $I_{PEAK} = 4.605\text{A}$ になります。

次式で、インダクタを流れる RMS 電流を計算します。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

この結果、 $I_{RMS} = 4.015\text{A}$ になります。

計算された電流値に基づき、最小 RMS 電流定格が 4.02A 、最小飽和電流定格が 4.61A のインダクタを選択します。

ただし、電流制限の条件下でインダクタが飽和点に達するのを防ぐため、インダクタの飽和電流を 6A 以上の定格にし、高信頼性動作を実現する必要があります。

前記の条件に基づき、 $3.3\mu\text{H}$ のインダクタを選択します。たとえば、東光の FDVE1040-3R3M (DCR = $10.1\text{m}\Omega$ 、飽和電流 = 9.8A) などがああります。

出力コンデンサの選択

出力電圧リップルと負荷過渡応答の両方の条件を満たすためには、出力コンデンサが必要です。

出力電圧リップルの条件を満たすために、次式で出力コンデンサの ESR と容量値を計算します。

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_s \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

この結果、 $C_{OUT_RIPPLE} = 7.6\mu\text{F}$ および $R_{ESR} = 27\text{m}\Omega$ になります。

$\pm 5\%$ のオーバーシュートとアンダーシュートのトランジェント条件を満たすため、次式で容量を計算します。

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで、

$K_{OV} = K_{UV} = 2$ は計算のための係数。

$\Delta I_{STEP} = 3\text{A}$ は負荷ステップ・トランジェント。

$\Delta V_{OUT_OV} = 5\% V_{OUT}$ は電圧オーバーシュート。

$\Delta V_{OUT_UV} = 5\% V_{OUT}$ は電圧アンダーシュートです。

これを計算すると、 $C_{OUT_OV} = 53.2\mu\text{F}$ および $C_{OUT_UV} = 20.7\mu\text{F}$ になります。

計算の結果、出力容量は $53\mu\text{F}$ より大きく、出力コンデンサの ESR は $27\text{m}\Omega$ より小さくする必要があります。2 個の $47\mu\text{F}/\text{X5R}/6.3\text{V}$ セラミック・コンデンサを使用することを推奨します。例として、村田製作所の GRM32ER60J476ME20 (ESR = $2\text{m}\Omega$) があります。

補償部品

負荷過渡応答と安定性能を良くするため、クロス周波数 (f_c) を $f_{sw}/10$ に設定します。この場合、 f_{sw} は 600kHz で動作するので、 f_c を 60kHz に設定します。

$47\mu\text{F}$ のセラミック出力コンデンサの値は $32\mu\text{F}$ に下げます。

$$R_C = \frac{2 \times \pi \times 3.3\text{V} \times 2 \times 32\mu\text{F} \times 60\text{kHz}}{0.6\text{V} \times 470\mu\text{s} \times 8.7\text{A/V}} = 32.5\text{ k}\Omega$$

$$C_C = \frac{(0.825\Omega + 0.002\Omega) \times 2 \times 32\mu\text{F}}{32.5\text{ k}\Omega} = 1629\text{ pF}$$

$$C_{CP} = \frac{0.002\Omega \times 2 \times 32\mu\text{F}}{32.5\text{ k}\Omega} = 3.9\text{ pF}$$

標準部品、 $R_C = 31.6\text{k}\Omega$ 、 $C_C = 1500\text{pF}$ 、 $C_{CP} = 3.9\text{pF}$ を選択します。

図 34 に、 4A でのボーデ線図を示します。クロス周波数は 59kHz で、位相マージンは 55° です。

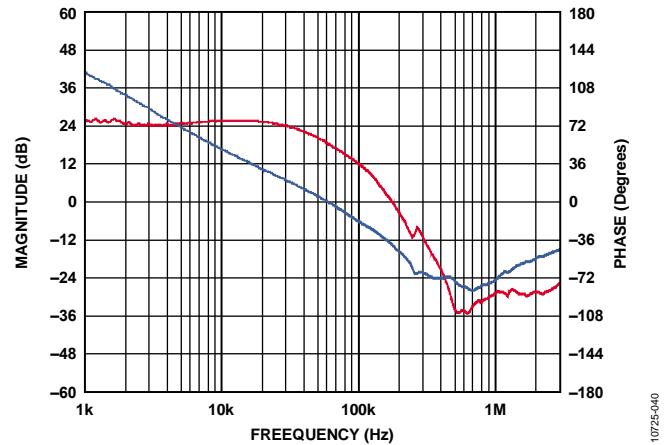


図 34. 4A でのボーデ線図

ソフトスタート時間の設定

ソフトスタート機能により、出力電圧が制御された状態でランプアップするので、ソフトスタート時の出力電圧のオーバーシュートがなくなり、突入電流が制限されます。ソフトスタート時間は 4ms に設定します。

$$C_{SS} = \frac{T_{SS_EXT} \times I_{SS_UP}}{0.6} = \frac{4\text{ms} \times 3.2\mu\text{A}}{0.6\text{V}} = 21.3\text{ nF}$$

標準部品の値 $C_{SS} = 22\text{nF}$ を選択します。

入力コンデンサの選択

最小 $10\mu\text{F}$ のセラミック・コンデンサを PVIN ピンの近くに配置する必要があります。このアプリケーションでは、1 個の $10\mu\text{F}/\text{X5R}/25\text{V}$ のセラミック・コンデンサを使用することを推奨します。

推奨外付け部品

表 9. 推奨外付け部品 (出力電流 4 A の代表的アプリケーション)

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	L (μ H)	C_{OUT} (μ F) ¹	R_{TOP} (k Ω)	R_{BOT} (k Ω)	R_C (k Ω)	C_C (pF)	C_{CP} (pF)	
300	12	1	2.2	680	10	15	47	3300	150	
	12	1.2	3.3	680	10	10	59	3300	100	
	12	1.5	3.3	470	15	10	47	3300	100	
	12	1.8	4.7	470	20	10	60.4	3300	68	
	12	2.5	4.7	2 × 100	47.5	15	22	3300	10	
	12	3.3	6.8	2 × 100	10	2.21	29.4	3300	8.2	
	12	5	10	100 + 47	22	3	34	3300	4.7	
	5	1	2.2	680	10	15	47	3300	150	
	5	1.2	2.2	470	10	10	39	3300	100	
	5	1.5	3.3	470	15	10	47	3300	100	
	5	1.8	3.3	3 × 100	20	10	24	3300	15	
	5	2.5	3.3	2 × 100	47.5	15	22	3300	10	
	5	3.3	3.3	2 × 100	10	2.21	29.4	3300	8.2	
	600	12	1.5	2.2	3 × 100	15	10	39	1500	10
		12	1.8	2.2	2 × 100	20	10	31.6	1500	8.2
12		2.5	2.2	2 × 47	47.5	15	24	1500	4.7	
12		3.3	3.3	2 × 47	10	2.21	31.6	1500	4.7	
12		5	4.7	100	22	3	44.2	1500	2.2	
5		1	1	3 × 100	10	15	26.7	1500	10	
5		1.2	1	2 × 100	10	10	21	1500	10	
5		1.5	1.5	2 × 100	15	10	26.7	1500	10	
5		1.8	1.5	100 + 47	20	10	24	1500	8.2	
5		2.5	1.5	100	47.5	15	22	1500	4.7	
5		3.3	1.5	100	10	2.21	28	1500	4.7	
1000		12	2.5	1.5	100	47.5	15	37.4	1000	3.3
	12	3.3	2.2	100	10	2.21	47	1000	2.2	
	12	5	2.2	100	22	3	69	1000	1	
	5	1	1	3 × 100	10	15	43.2	1000	8.2	
	5	1.2	1	2 × 100	10	10	33	1000	6.8	
	5	1.5	1	100 + 47	15	10	33	1000	4.7	
	5	1.8	1	2 × 47	20	10	30	1000	4.7	
	5	2.5	1	100	47.5	15	37.4	1000	3.3	
	5	3.3	1	100	10	2.21	47	1000	2.2	

¹ 680 μ F: 4 V, Sanyo 4TPF680M; 470 μ F: 6.3 V, Sanyo 6TPF470M; 100 μ F: 6.3 V, X5R, Murata GRM32ER60J107ME20; 47 μ F: 6.3 V, X5R, Murata GRM32ER60J476ME20.

回路基板レイアウトに関する推奨事項

ADP2384 から最高の性能を得るには、優れたプリント回路基板 (PCB) レイアウトが不可欠です。PCB レイアウトに不備があると、出力レギュレーションをはじめ、電磁干渉 (EMI) や電磁環境適合性 (EMC) の性能が低下します。ADP2384 に最適な PCB レイアウトの例を図 36 に示します。最適なレイアウトを行うには、以下のガイドラインを参照してください。

- アナログ・グラウンド・プレーンとパワー・グラウンド・プレーンを分離します。出力分圧器の部品のような敏感なアナログ回路のグラウンド基準は、アナログ・グラウンドに接続します。また、入力コンデンサや出力コンデンサのような電源部品のグラウンド・リファレンスは、パワー・グラウンドに接続します。両方のグラウンド・プレーンは、ADP2384 の露出した GND パッドに接続します。
- 入力コンデンサ、インダクタ、出力コンデンサをできるだけ IC の近くに配置し、短いパターンを使用します。
- 大電流のループ・パターンは、できるだけ短く幅を広くします。入力コンデンサからインダクタ、出力コンデンサ、パワー・グラウンド・プレーンを経由して入力コンデンサに戻る大電流経路は、できるだけ短くします。これを実現するためには、入力コンデンサと出力コンデンサが同じパワー・グラウンド・プレーンを共有するようにします。
- さらに、パワー・グラウンド・プレーンからインダクタと出力コンデンサを経由してパワー・グラウンド・プレーンに戻る大電流経路はできるだけ短くします。このためには、入力コンデンサと出力コンデンサのできるだけ近くで ADP2384 の PGND ピンを PGND プレーンに接続します。

- ADP2384 の露出した GND パッドは、外側の大きな銅箔グラウンド・プレーンに接続し、電力放散能力が最大に、ジャンクション温度が最も低くなるようにします。また、露出した SW パッドは、短く幅の広いパターンを使って ADP2384 の SW ピンに接続します。大電流が流れる場合、露出した SW パッドはスイッチング・ノードの大きな銅箔プレーンに接続します。
- ノイズの混入を防ぐため、帰還抵抗分圧器ネットワークを FB ピンのできるだけ近くに設置します。帰還抵抗分圧器の上部と出力を接続するパターンは長さを最小限に抑え、大電流パターンとスイッチング・ノードから離して、ノイズの混入を防止します。ノイズの混入をさらに減らすため、アナログ・グラウンド・プレーンを FB パターンの片方に配置し、このパターンができるだけ短くなるようにして、寄生容量によるピックアップを減らします。

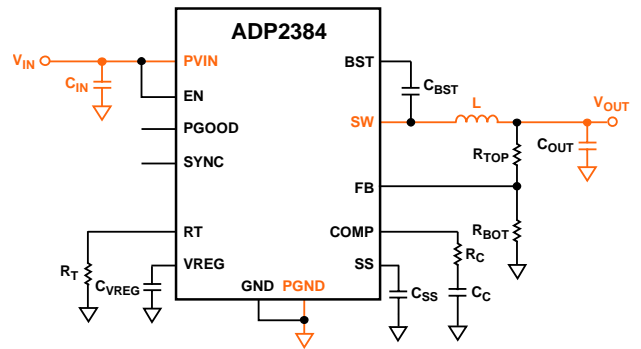


図 35. PCB 回路の高電流パス

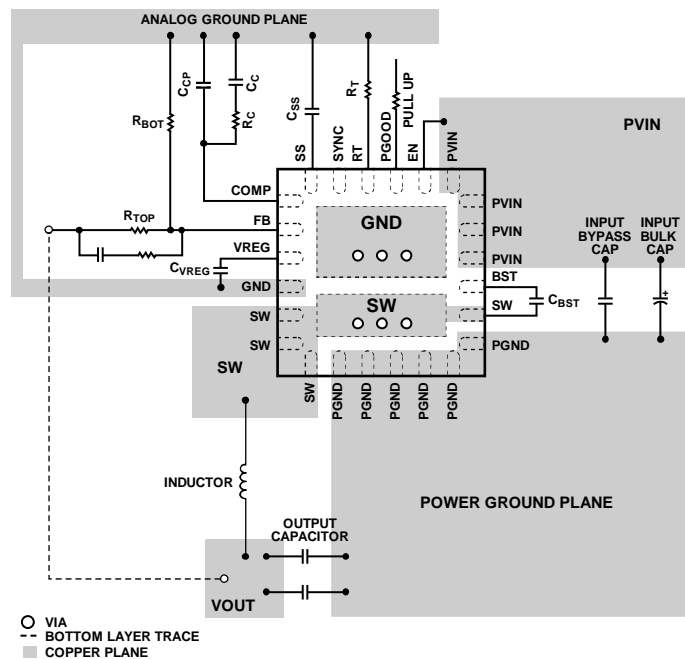


図 36. 推奨 PCB レイアウト

代表的なアプリケーション回路

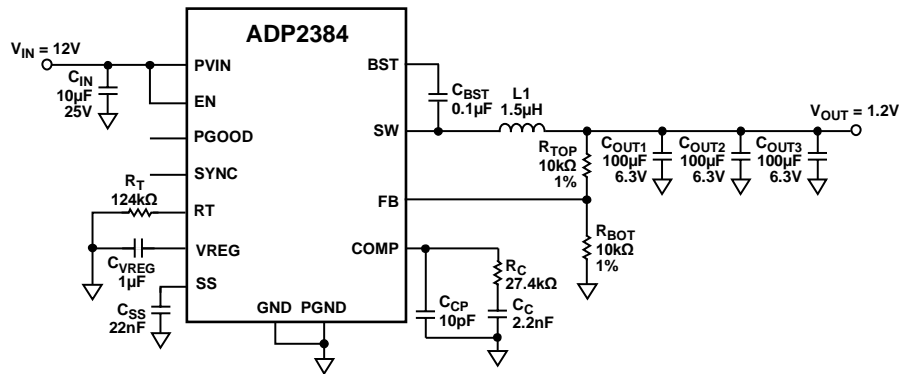


図 37. 代表的アプリケーション回路、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $I_{OUT} = 4\text{ A}$ 、 $f_{sw} = 500\text{ kHz}$

10725-036

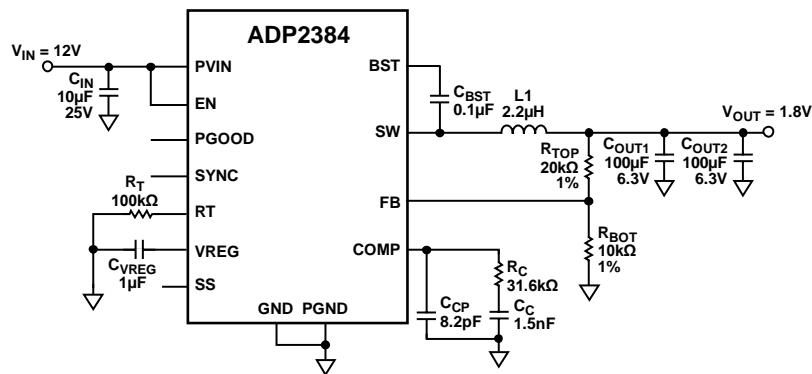


図 38. 内部ソフトスタート機能を使った代表的アプリケーション回路、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 $I_{OUT} = 4\text{ A}$ 、 $f_{sw} = 600\text{ kHz}$

10725-035

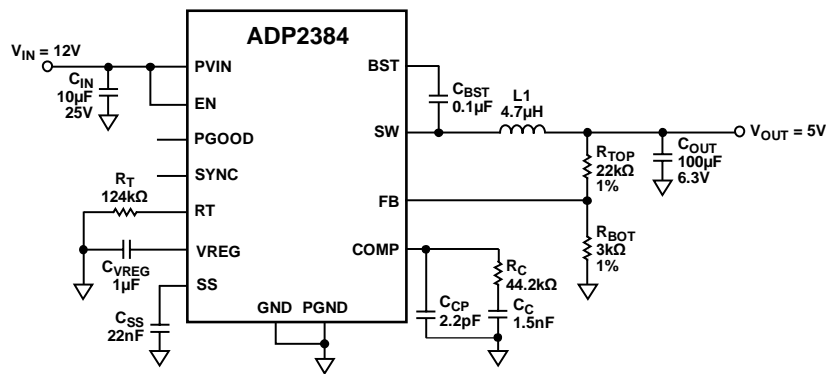
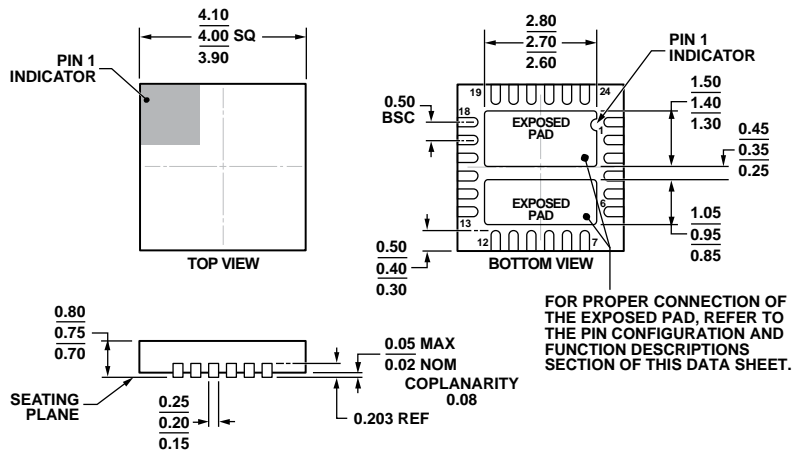


図 39. スイッチング周波数を 500 kHz に設定した代表的アプリケーション回路、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 $I_{OUT} = 4\text{ A}$ 、 $f_{sw} = 500\text{ kHz}$

10725-037

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WGGD .

図 40. 24 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_WQ]
 4 mm × 4 mm ボディ、極薄、クワッド
 (CP-24-12)
 寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Packing
ADP2384ACPZN-R7	-40°C to +125°C	24-Lead LFCSP_WQ	CP-24-12	7" Tape and Reel
ADP2384-EVALZ		Evaluation Board		

¹ Z = RoHS 準拠製品。

注記