



# 高電圧、1.2 MHz/600 kHz、800 mA 低静止電流の降圧レギュレータ

## データシート

## ADP2370/ADP2371

### 特長

- 入力電圧範囲: 3.2 V~15 V、出力電流: 800 mA
- 静止電流: 省電力モード(PSM)で 14  $\mu$ A 以下
- 効率: 90%以上
- 強制 PWM モードと低負荷時に自動 PSM モード切替ピン、及び外部周波数同期ピン(SYNC)
- 600 kHz/1.2 MHz 周波数選択ピン(FSEL)を装備
- 固定出力: 0.8 V、1.2 V、1.5 V、1.8 V、2.5 V、3.0 V、3.3 V、5 V、および調整可能なオプション
- 100%デューティ・サイクル機能
- 初期精度:  $\pm 1\%$
- 低シャットダウン電流: 1.2  $\mu$ A 以下
- クイック出力放電(QOD)オプション
- 8 ピンの 0.75 mm  $\times$  3 mm  $\times$  3 mm LFCSP (QFN)パッケージを採用
- ADIsimPower デザイン・ツールのサポート

### アプリケーション

- ポータブル型およびバッテリー駆動の装置
- 自動メータ読取り(WSN)
- POS およびトランザクション処理機器
- 医用計測機器
- 中位フォーマットのディスプレイ・タブレットおよびパッド

### 概要

ADP2370/ADP2371 は、8 ピンの小型 3 mm  $\times$  3 mm LFCSP (QFN) パッケージを採用した高効率、低静止電流、800 mA の降圧 DC/DC コンバータです。ソリューション全体では、3 個の小さな外付け部品だけで動作します。

この降圧レギュレータは、当社独自の高速、電流モード、固定周波数 PWM 制御方式を採用して、優れた安定性と過渡応答を提供しています。高効率の同期整流アーキテクチャの採用により外付け整流ダイオードは不要になっています。

携帯型アプリケーションでのバッテリー寿命を延ばすため、ADP2370/ADP2371 では省電力可変周波数モードを採用して軽負荷条件ではスイッチング周波数を下げます。ADP2370/ADP2371 は 3.2 V~15 V の入力電圧で動作するため、複数のアルカリ/NiMH、リチウム電池、またはその他の標準電源を使うことができます。

ADP2370/ADP2371 には、動作周波数を設定する複数のオプションがあります。ADP2370/ADP2371 は 600 kHz~1.2 MHz の外部クロックに同期化することができます。あるいは、FSEL ピンを使って 600 kHz または 1.2 MHz で動作させることができます。リップルノイズの問題が効率より重要となる場合には、ADP2370/ADP2371 を PWM モード(FPWM)で動作させることでリップルノイズは小さい状態で軽負荷時も動作します。

### 代表的なアプリケーション回路

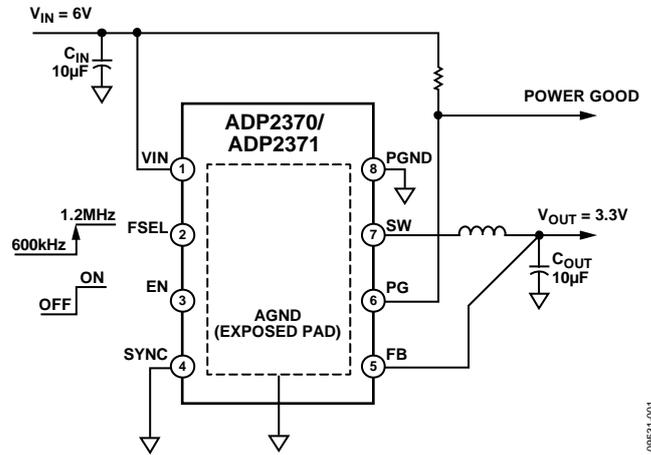


図 1.

出力電圧が公称値の 92%を上回ったタイミングを表示するパワーグッド出力があります。

ADP2371 は ADP2370 と同じですが、ADP2371 にはスイッチ抵抗と、デバイスをディスエーブルした際に出力を自動的に放電させるクイック出力放電機能(QOD)が追加されている点が異なります。

両デバイスともパワー・スイッチと同期整流子を内蔵して、外付け部品数を削減して、高効率化しています。また、ADP2370/ADP2371 はソフトスタートと使い易い内部位相補償を内蔵しています。

ロジック制御によるシャットダウン時には、入力が出力から切り離されて、入力ソースからのレギュレータへ流れる電流は 1.2  $\mu$ A 以下になります。その他の主要機能としては、深いバッテリー放電を防止する低電圧ロックアウトや、スタートアップ時に入力過電流を防止するソフトスタートなどがあります。短絡保護回路と熱過負荷保護回路により、悪条件での損傷を防止します。各 ADP2370/ADP2371 では、1 個の 0805 コンデンサ、1 個の 1206 コンデンサ、1 個の 4 mm  $\times$  4 mm インダクタを使用します。ソリューション全体のサイズは約 53 mm<sup>2</sup> で、様々な携帯型アプリケーションに対応できる非常に小さいフットプリント・ソリューションが実現されます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。  
 ※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
 ©2012 Analog Devices, Inc. All rights reserved.

Rev. B

## 目次

特長	1	過熱保護	22
アプリケーション	1	ソフトスタート	22
代表的なアプリケーション回路	1	電流制限	22
概要	1	100%のデューティ・サイクル	23
改訂履歴	2		23
仕様	3	パワーグッド	24
コンデンサの推奨仕様	5	アプリケーション情報	25
絶対最大定格	6	ADIsimPower デザイン・ツール	25
熱データ	6	外付け部品の選択	25
熱抵抗	6	インダクタの選択	25
ESD の注意	6	出力コンデンサ	25
ピン配置およびピン機能説明	7	入力コンデンサ	25
代表的な性能特性	8	調整可能な出力電圧の設定	25
降圧レギュレータ出力	8	効率	26
動作原理	20	パワー・スイッチの伝導損失	26
PWM 動作	20	降圧レギュレータの推奨外付け部品	26
PSM 動作	21	コンデンサの選択	28
機能説明	22	熱に対する考慮事項	29
高精度イネーブル	22	プリント基板レイアウト時の考慮事項	30
強制 PWM または PWM/PSM の選択	22	パッケージとオーダー情報	32
クイック出力放電(QOD)機能	22	外形寸法	32
短絡保護機能	22	オーダー・ガイド	32
低電圧ロックアウト機能	22		

## 改訂履歴

<b>8/12—Rev. A to Rev. B</b>	
Change to Figure 62	17
Changes to Figure 63, Figure 64, Figure 65, and Figure 66	18
<b>5/12—Rev. 0 to Rev. A</b>	
Changed Voltage Range for SW to PGND and Ground Plane from -0.3 V to VIN + 0.3 V to -0.7 V to VIN + 0.3 V	6
Changes to Ordering Guide	32
<b>4/12—Revision 0: Initial Version</b>	

## 仕様

特に指定がない限り、 $V_{IN} = V_{OUT} + 1\text{ V}$  または  $3.2\text{ V}$  (いずれか大きい方)、 $EN = V_{IN}$ 、 $I_{OUT} = 100\text{ mA}$ 、 $C_{IN} = 10\text{ }\mu\text{F}$ 、 $C_{OUT} = 10\text{ }\mu\text{F}$ 、typ 仕様では  $T_A = 25^\circ\text{C}$ 、最小仕様/最大仕様では  $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>SUPPLY</b>						
Input Voltage Range	$V_{IN}$		3.2		15	V
Quiescent Current	$I_{Q-PSM}$	FSEL = $V_{IN}$ , SYNC = 0 V, no load, device not switching		13.5		$\mu\text{A}$
	$I_{Q-PWM}$	FSEL = $V_{IN}$ , SYNC = $V_{IN}$ , no load, device not switching		725		$\mu\text{A}$
	$I_{SW-PWM}$	FSEL = $V_{IN}$ , SYNC = $V_{IN}$ , no load, device switching		5.7		mA
Shutdown Current	$I_{SHUT}$	EN = GND, $T_J = -40^\circ\text{C}$ to $+85^\circ\text{C}$		1.2	3.5	$\mu\text{A}$
<b>FIXED OUTPUT</b>						
Output Current	$I_{OUT}$		800			mA
Fixed Output Accuracy	$V_{OUT}$	Initial set point, $I_{OUT} = 250\text{ mA}$ , $T_J = 25^\circ\text{C}$	-1		+1	%
		$I_{OUT} = 250\text{ mA}$	-1.5		+1.5	%
		No load to full load, PWM mode	-3		+3	%
<b>ADJUSTABLE OUTPUT</b>						
Feedback Voltage	$V_{FB}$			0.8		V
Feedback Voltage Accuracy	$V_{FB-TOL}$	Initial set point, $I_{OUT} = 250\text{ mA}$ , $T_J = 25^\circ\text{C}$	-1		+1	%
Output Voltage Range	$V_{OUT-ADJ}$	No load to full load	0.8		14	V
<b>FIXED AND ADJUSTABLE OUTPUT</b>						
Load Regulation	$\Delta V_{OUT}/\Delta I_{OUT}$	No load to full load		0.125		%/A
Line Regulation	$\Delta V_{OUT}/\Delta V_{IN}$	$I_{OUT} = 250\text{ mA}$		0.01		%/V
Efficiency	EFF	$I_{OUT} = 250\text{ mA}$ , $V_{IN} = 7.2\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		92		%
<b>Overcurrent Frequency Foldback Threshold</b>						
Rising	$OC_{FOLDBACK-RISE}$	% of $V_{OUT}$ , $V_{OUT}$ rising		50		%
Falling	$OC_{FOLDBACK-FALL}$	% of $V_{OUT}$ , $V_{OUT}$ falling		37.5		%
PSM Threshold	$PSM_{THRESHOLD}$	$V_{IN} = 7.2\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		170		mA
<b>Feedback Pin Input Current</b>						
Fixed	$I_{FB-FIXED}$	Fixed output voltage model		2.5		$\mu\text{A}$
Adjustable	$I_{FB-ADJUST}$	Adjustable output voltage model		10		nA
Minimum On Time	$ON-TIME_{MIN}$	$V_{IN} < 5.5\text{ V}$		65	100	ns
		$V_{IN} > 5.5\text{ V}$		40	60	ns
Soft Start Time	$SS_{TIME}$	When EN rises from 0 V to $V_{IN}$ , and $V_{OUT} = 0.9 \times V_{OUT}$		350		$\mu\text{s}$
Active Pull-Down Resistance (ADP2371)	$R_{PULL-DOWN}$			260	400	$\Omega$
<b>POWER SWITCH</b>						
P-Channel On Resistance	$RDS_{ON-P}$	$V_{IN} > 5.5\text{ V}$ , $I_{OUT} = 400\text{ mA}$		400		m $\Omega$
		$V_{IN} < 5.5\text{ V}$ , $I_{OUT} = 400\text{ mA}$		500		m $\Omega$
N-Channel On Resistance	$RDS_{ON-N}$	$V_{IN} > 5.5\text{ V}$ , $I_{OUT} = 400\text{ mA}$		280		m $\Omega$
		$V_{IN} < 5.5\text{ V}$ , $I_{OUT} = 400\text{ mA}$		400		m $\Omega$
<b>Current Limit</b>						
P-Channel	$I_{LIM-P}$	Peak inductor current		1200	1300	mA
N-Channel	$I_{LIM-N}$	Peak inductor current		500	550	mA
<b>Leakage Current</b>						
P-Channel	$I_{LEAK-SW}$			0.01	1	$\mu\text{A}$
N-Channel				0.01	1	$\mu\text{A}$
<b>OSCILLATOR</b>						
Oscillator Frequency	$f_{OSC}$	FSEL = $V_{IN}$ , $3.2\text{ V} \leq V_{IN} \leq 15\text{ V}$	1.0	1.2	1.4	MHz
		FSEL = 0 V, $3.2\text{ V} \leq V_{IN} \leq 15\text{ V}$	500	600	700	kHz

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
Frequency Synchronization Range	$f_{\text{SYNC\_RANGE}}$	FSEL = 0 V, $3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$ FSEL = $V_{\text{IN}}$ , $3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$	400		800	kHz
Synchronization Threshold			0.8		1.6	MHz
High	SYNC <sub>HIGH</sub>	$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$	1.2			V
Low	SYNC <sub>LOW</sub>	$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$			0.4	V
Hysteresis	SYNC <sub>HYS</sub>	$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$		200		mV
Typical Sync Duty Cycle Range	SYNC <sub>DUTY</sub>	$V_{\text{IN}}$ (1.2 MHz), $3.2 \text{ V} \leq V_{\text{IN}} \leq 5 \text{ V}$ , FSEL = $V_{\text{IN}}$ $V_{\text{IN}}$ (1.2 MHz), $5 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$ , FSEL = $V_{\text{IN}}$	20		55	%
SYNC Pin Leakage Current	SYNC <sub>LKG</sub>	SYNC = 0 V or SYNC = $V_{\text{IN}}$		0.05	1	$\mu\text{A}$
FSEL Threshold		$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$				
High	FSEL <sub>HIGH</sub>		1			V
Low	FSEL <sub>LOW</sub>				0.4	V
Hysteresis	FSEL <sub>HYS</sub>			125		mV
FSEL Pin Leakage Current	FSEL <sub>LKG</sub>	FSEL = 0 V or FSEL = $V_{\text{IN}}$		0.04	1	$\mu\text{A}$
<b>POWER GOOD (PG PIN)</b>						
PG Threshold		$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$				
Rising	PG <sub>RISE</sub>			92	95	%
Falling	PG <sub>FALL</sub>		82.5	87		%
Hysteresis	PG <sub>HYS</sub>			5		%
PG Output Low	PG <sub>LOW</sub>	Pull-up current < 1 mA			0.3	V
PG Delay						
Rising	PG <sub>DELAYRISE</sub>	$V_{\text{OUT}}$ crossing PG rising threshold, pull-up current < 1 mA		20		$\mu\text{s}$
Falling	PG <sub>DELAYFALL</sub>	$V_{\text{OUT}}$ crossing PG falling threshold, pull-up current < 1 mA		0.5		$\mu\text{s}$
PG Leakage	PG <sub>LKG</sub>			0.04	1	$\mu\text{A}$
<b>UNDERVOLTAGE LOCKOUT (UVLO)</b>						
Input Voltage Rising	UVLO <sub>RISE</sub>				3.19	V
Input Voltage Falling	UVLO <sub>FALL</sub>		2.80			V
Hysteresis	UVLO <sub>HYS</sub>			190		mV
<b>ENABLE INPUT STANDBY (EN PIN)</b>						
EN Input Logic		$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$				
High	EN <sub>STBY-HIGH</sub>		1			V
Low	EN <sub>STBY-LOW</sub>				0.4	V
Hysteresis	EN <sub>STBY-HYS</sub>			125		mV
<b>ENABLE INPUT PRECISION (EN PIN)</b>						
EN Input Logic		$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$				
High	EN <sub>HIGH</sub>		1.135	1.2	1.26	V
Low	EN <sub>LOW</sub>		1.045	1.1	1.155	V
Hysteresis	EN <sub>HYS</sub>			100		mV
EN Input Leakage Current	I <sub>EN-LKG</sub>	EN = $V_{\text{IN}}$ or GND		0.05	1	$\mu\text{A}$
EN Input Delay Time	T <sub>EN-DLY</sub>	For $V_{\text{OUT}} = 0 \text{ V}$ to $0.1 \times V_{\text{OUT}}$ when EN rises from 0 V to $V_{\text{IN}}$		70		$\mu\text{s}$
<b>THERMAL SHUTDOWN</b>						
Thermal Shutdown Threshold	TS <sub>SD</sub>	$3.2 \text{ V} \leq V_{\text{IN}} \leq 15 \text{ V}$ $T_j$ rising		150		$^{\circ}\text{C}$
Thermal Shutdown Hysteresis	TS <sub>SD-HYS</sub>			15		$^{\circ}\text{C}$

## コンデンサの推奨仕様

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
MINIMUM INPUT and OUTPUT CAPACITANCE <sup>1</sup>	C <sub>MIN</sub>	T <sub>A</sub> = -40°C to +125°C	6.5	10		μF
CAPACITOR ESR	R <sub>ESR</sub>	T <sub>A</sub> = -40°C to +125°C	1		10	mΩ

<sup>1</sup> 最小入力容量と最小出力容量は、全動作範囲で7 μF より大きい必要があります。最小容量規定値を確実に満たすようにするため、デバイス選択時にアプリケーションの全動作範囲を考慮する必要があります。X7R タイプと X5R タイプのコンデンサの使用が推奨されます。Y5V コンデンサと Z5U コンデンサはすべての降圧レギュレータに推奨できません。

## 絶対最大定格

表 3.

Parameter	Rating
VIN to PGND and Ground Plane	-0.3 V to +17 V
SW to PGND and Ground Plane	-0.7 V to VIN + 0.3 V
FB to PGND and Ground Plane	-0.3 V to +6 V
EN to PGND and Ground Plane	-0.3 V to +17 V
PG to PGND and Ground Plane	-0.3 V to +17 V
SYNC to PGND and Ground Plane	-0.3 V to +17 V
FSEL to PGND and Ground Plane	-0.3 V to +17 V
Temperature Range	
Storage	-65°C to +150°C
Operating Ambient	-40°C to +85°C
Operating Junction	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱データ

絶対最大定格は、組み合わせではなく個別に適用されます。ジャンクション温度( $T_J$ )の規定値を超えると [ADP2370/ADP2371](#) に損傷を与えることがあります。周囲温度をモニタしても、 $T_J$  が規定温度範囲内にあることを保証できません。消費電力が大きいかつ熱抵抗が高いアプリケーションでは、最大周囲温度を下げる必要があります。

中程度の消費電力で、プリント回路ボード(PCB)の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度はこの最大値を超えても問題はありません。デバイスのジャンクション温度は、周囲温度、デバイス消費電力、パッケージのジャンクション—周囲間の熱抵抗( $\theta_{JA}$ )に依存します。

最大ジャンクション温度( $T_J$ )は、次式を使って周囲温度( $T_A$ )と消費電力( $P_D$ )から計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション／周囲間の熱抵抗( $\theta_{JA}$ )は、4層ボードを使用したモデルと計算に基づいています。 $\theta_{JA}$  は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力が大きいアプリケーションでは、ボードの熱デザインに注意が必要です。 $\theta_{JA}$  値は、PCB の材料、レイアウト、環境条件に依存して変化します。

$\theta_{JA}$  の規定値は、4 インチ×3 インチの 4 層回路ボードに基づいています。ボードの詳細構成については、JESD 51-7 「*High Effective Thermal Conductivity Test Board for Leaded Surface Mount Packages*」を参照してください。詳細については、[AN-772 アプリケーション・ノート](#) 「リード・フレーム・チップ・スケール・パッケージ (LFCSP) の設計および製造ガイド」をご覧ください。

$\Psi_{JB}$  はジャンクション—ボード間のサーマル・キャラクタライゼーション・パラメータであり、単位は°C/W です。パッケージの  $\Psi_{JB}$  は、4 層ボードを使ったモデルと計算に基づいています。JESD51-12 「*Guidelines for Reporting and Using Electronic Package Thermal Information*」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じではないと記載されています。 $\Psi_{JB}$  は、熱抵抗  $\theta_{JB}$  の場合のように 1 つのパスではなく、複数のサーマル・パスを経由して流れる成分を表します。したがって、 $\Psi_{JB}$  サーマル・パスには、パッケージ上面からの対流、パッケージからの放射、実際のアプリケーションで  $\Psi_{JB}$  を有効にしているファクタが含まれます。最大ジャンクション温度( $T_J$ )は、次式を使ってボード温度( $T_B$ )と消費電力( $P_D$ )から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

$\Psi_{JB}$  の詳細については、JESD51-12 および JESD51-8 「*Integrated Circuit Thermal Test Method Environmental Conditions—Junction-to-Board*」をご覧ください。

## 熱抵抗

$\theta_{JA}$  と  $\Psi_{JB}$  はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。 $\theta_{JC}$  は上部にヒートシンクが付いた表面実装パッケージのパラメータです。

表 4.熱抵抗

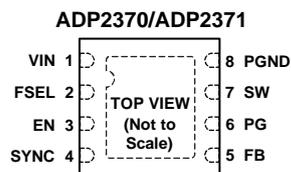
Package Type	$\theta_{JA}$	$\theta_{JC}$	$\Psi_{JB}$	Unit
8-Lead 3 mm × 3 mm LFCSP	36.7	23.5	17.2	°C/W

## ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



**NOTES**

1. THE EXPOSED PAD ON THE BOTTOM OF THE PACKAGE ENHANCES THE THERMAL PERFORMANCE AND IS ELECTRICALLY CONNECTED TO GROUND INSIDE THE PACKAGE. THE EXPOSED PAD MUST BE CONNECTED TO THE GROUND PLANE ON THE CIRCUIT BOARD FOR PROPER OPERATION.

09B31-002

図 2.ピン配置

表 5.ピン機能の説明

ピン番号	記号	説明
1	VIN	電源入力。
2	FSEL	周波数選択。ハイ・レベル= 1.2 MHz、ロー・レベル= 600 kHz。
3	EN	イネーブル。高精度スレッシュホールドを持つイネーブル入力。
4	SYNC	外部周波数同期ピン。このピンを使って、デバイスを 600 kHz~1.2 MHz の外部クロックに同期化させるか、または PWM モードにします(ハイ・レベル)。SYNC をロー・レベルにすると、自動 PWM/PSM 動作になります。
5	FB	帰還。このピンへ出力からの帰還を入力します。
6	PG	パワーグッド表示。PG はオープン・ドレイン出力です。
7	SW	スイッチ。このピンは、パワーMOSFET からインダクタへの接続として機能します。
8	PGND	パワーグラウンド。
	EPAD	エクスポーズド・パッド。パッケージ底面のエクスポーズド・パッドは熱性能を強化し、パッケージ内部でグラウンドに電氣的に接続されています。このエクスポーズド・パッドは、正常動作のためには回路ボードのグラウンド・プレーンへ接続する必要があります。

## 代表的な性能特性

### 降圧レギュレータ出力

特に指定がない限り、推奨インダクタ値を使用、 $I_{OUT} = 10\text{ mA}$ 、 $C_{IN} = C_{OUT} = 10\text{ }\mu\text{F}$ 、自動 PSM/PWM モード、 $T_A = 25^\circ\text{C}$ 。

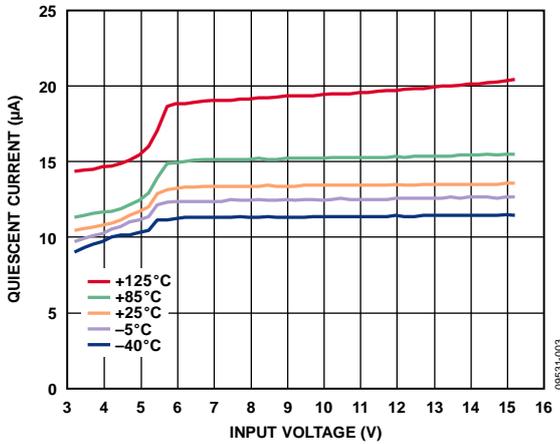


図 3. 様々な温度での入力電圧対静止電源電流  
非スイッチング

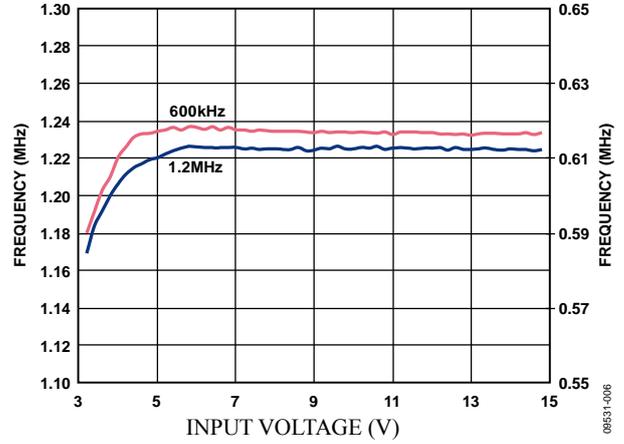


図 6. 入力電圧対スイッチング周波数、FPWM モード

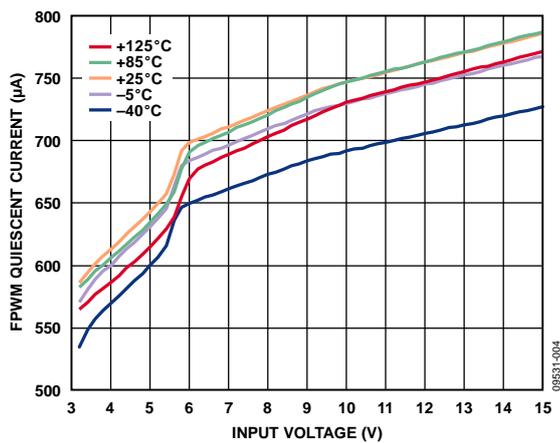


図 4. 様々な温度での入力電圧対 FPWM 静止電源電流  
非スイッチング

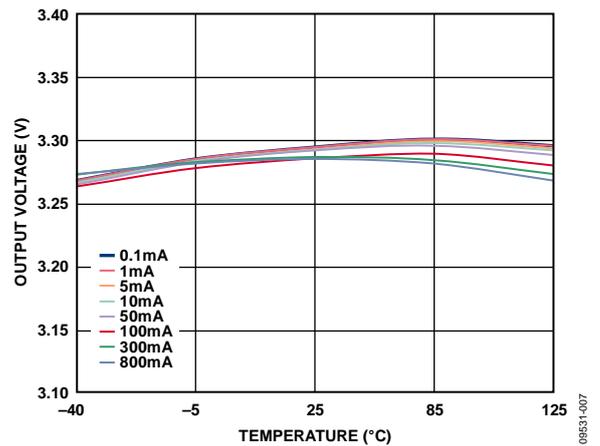


図 7. 様々な負荷での出力電圧の温度特性、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 7.3\text{ V}$

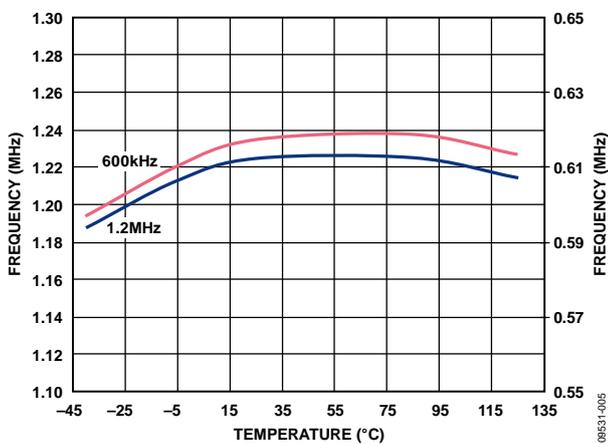


図 5. スwitching 周波数の温度特性、FPWM モード、 $V_{IN} = 8\text{ V}$

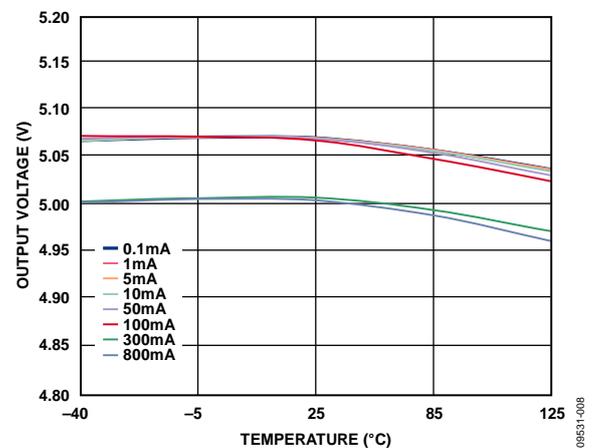


図 8. 様々な負荷での出力電圧の温度特性、 $V_{OUT} = 5\text{ V}$ 、 $V_{IN} = 7.2\text{ V}$

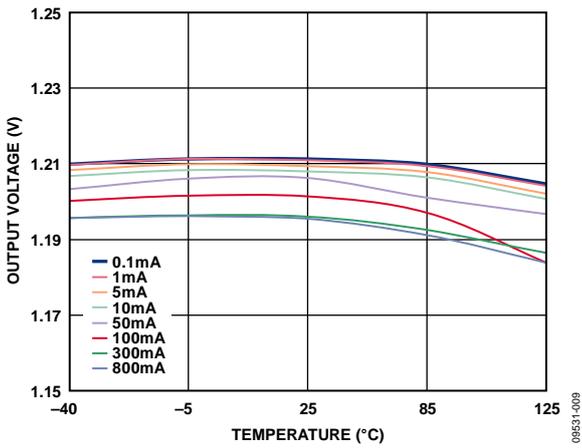


図 9. 様々な負荷での出力電圧の温度特性、 $V_{OUT} = 1.2\text{ V}$ 、 $V_{IN} = 4\text{ V}$

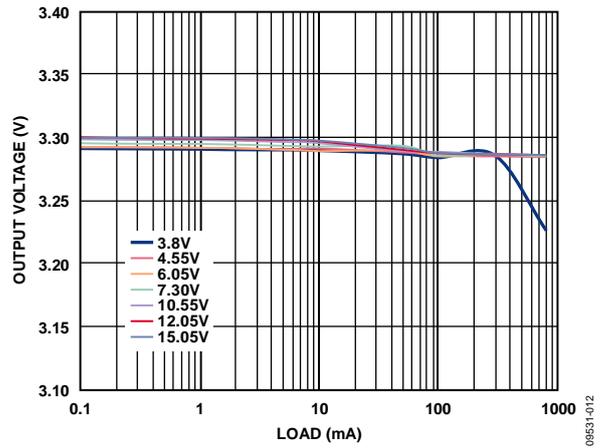


図 12. 負荷レギュレーション、 $V_{OUT} = 3.3\text{ V}$

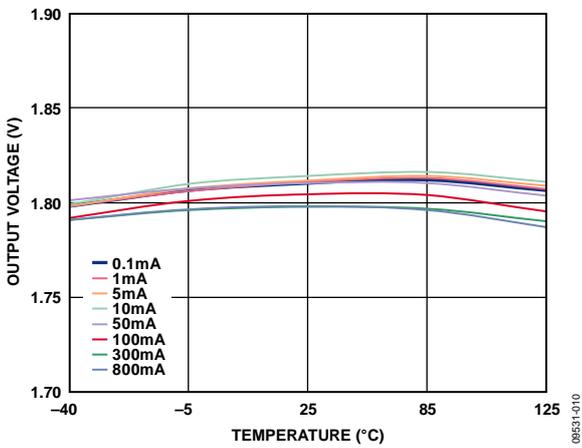


図 10. 様々な負荷での出力電圧の温度特性、  
 $V_{OUT} = 1.8\text{ V}$ 、 $V_{IN} = 7.2\text{ V}$

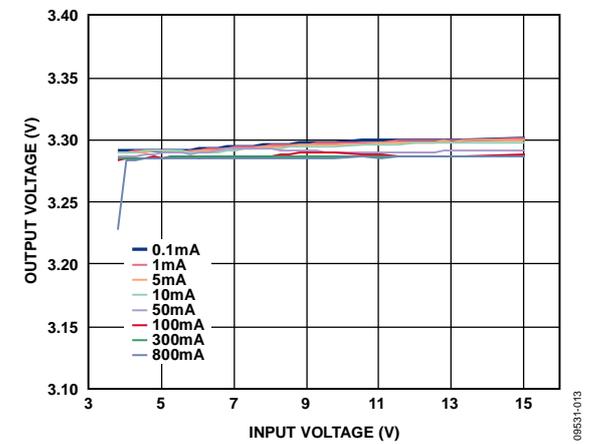


図 13. 様々な負荷でのライン・レギュレーション、 $V_{OUT} = 5.0\text{ V}$

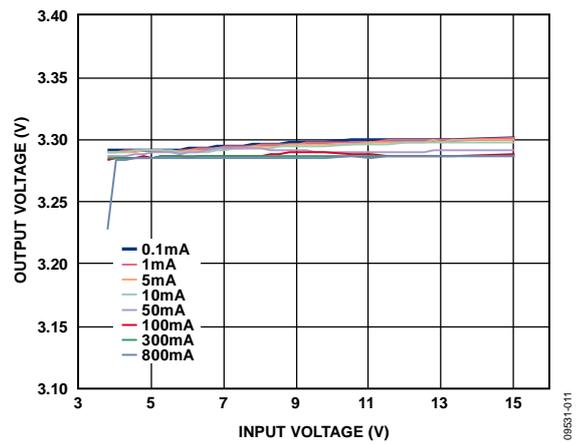


図 11. 様々な負荷でのライン・レギュレーション、 $V_{OUT} = 3.3\text{ V}$

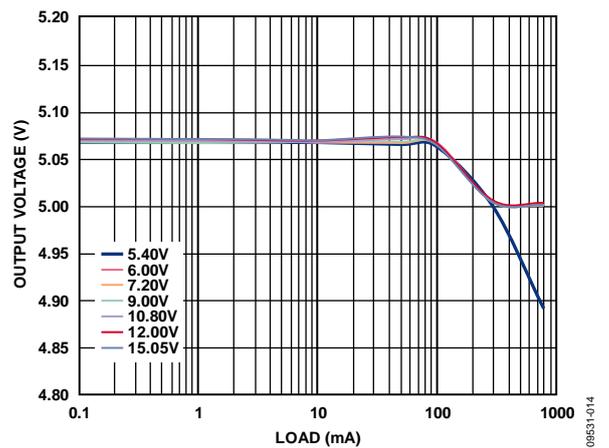


図 14. 負荷レギュレーション、 $V_{OUT} = 5.0\text{ V}$

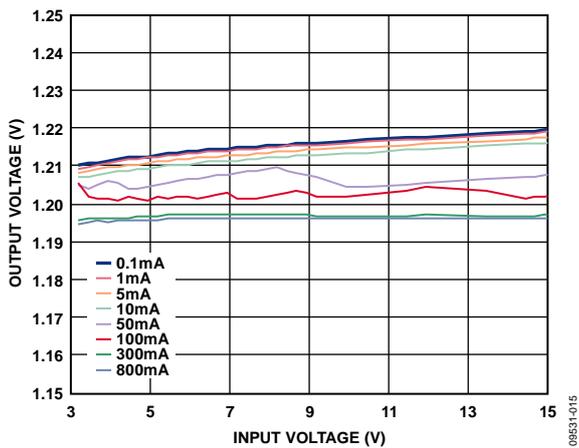


図 15.様々な負荷でのライン・レギュレーション、 $V_{OUT} = 1.2V$

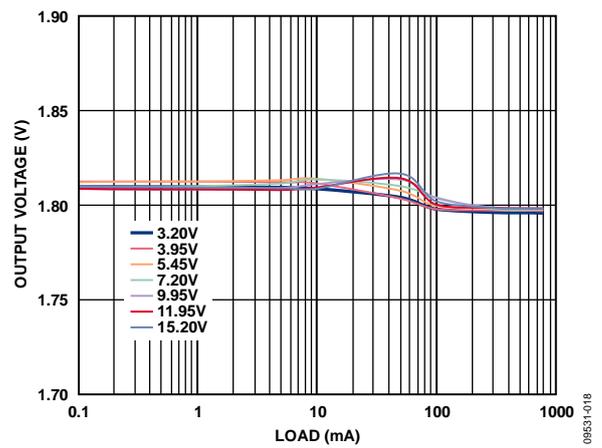


図 18.負荷レギュレーション、 $V_{OUT} = 1.8V$

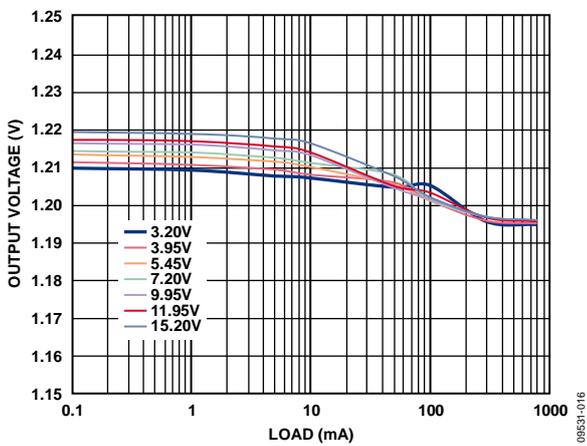


図 16.負荷レギュレーション、 $V_{OUT} = 1.2V$

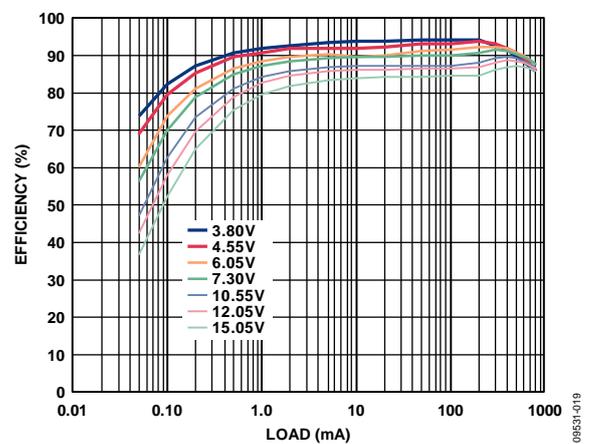


図 19.様々な入力電圧での負荷電流対効率、 $V_{OUT} = 3.3V$

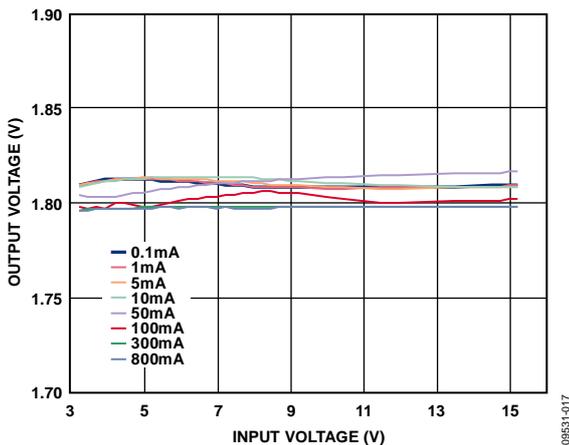


図 17.様々な負荷でのライン・レギュレーション、 $V_{OUT} = 1.8V$

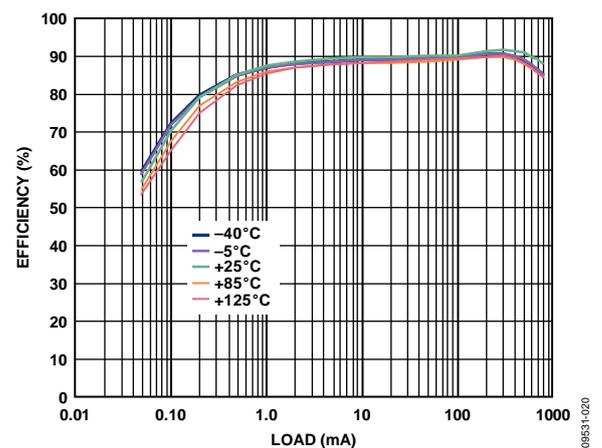


図 20.様々な温度での負荷電流対効率、 $V_{OUT} = 3.3V$ 、 $V_{IN} = 7.3V$

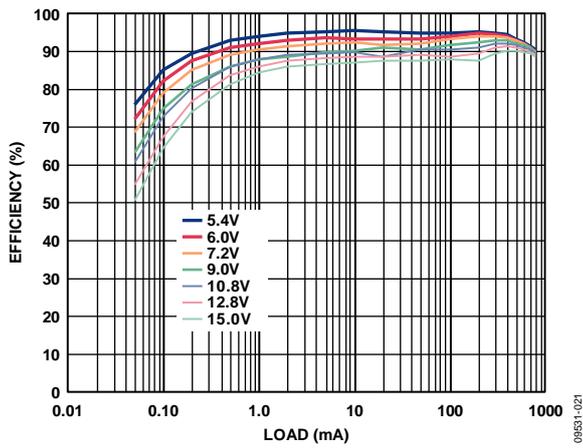


図 21.様々な入力電圧での負荷電流対効率、 $V_{OUT} = 5.0\text{ V}$

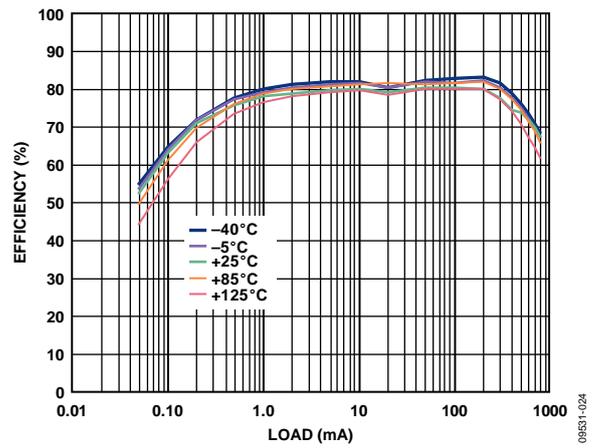


図 24.様々な温度での負荷電流対効率、 $V_{OUT} = 1.2\text{ V}$ 、 $V_{IN} = 4\text{ V}$

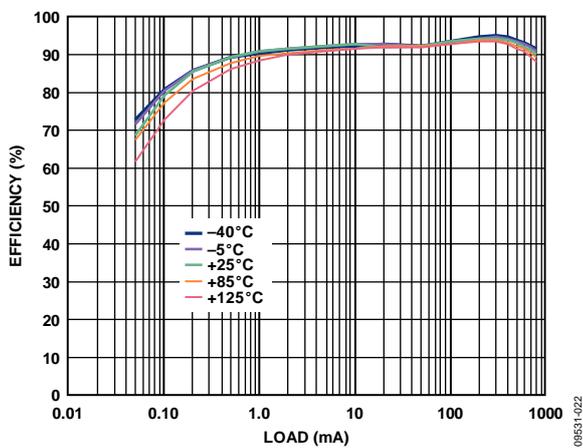


図 22.様々な温度での負荷電流対効率、 $V_{OUT} = 5.0\text{ V}$

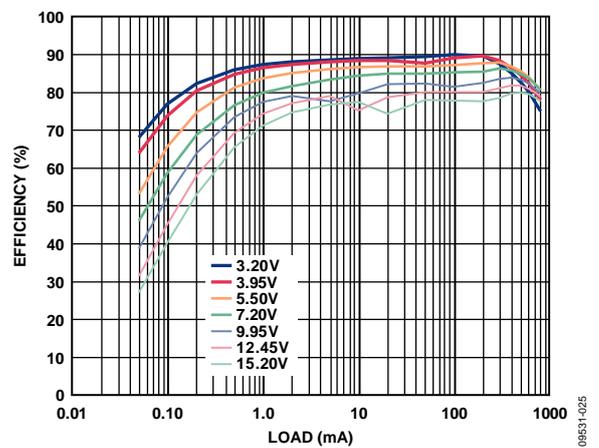


図 25.様々な入力電圧での負荷電流対効率、 $V_{OUT} = 1.8\text{ V}$

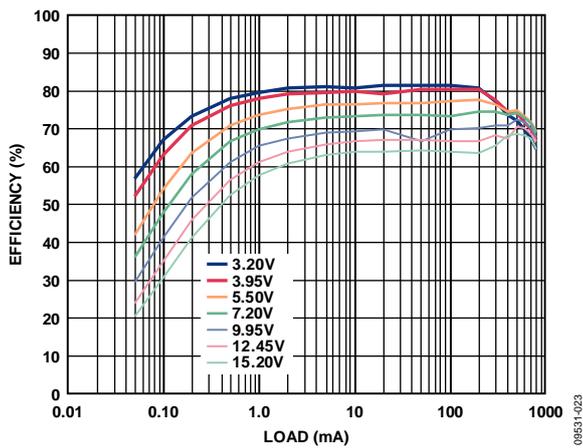


図 23.様々な入力電圧での負荷電流対効率、 $V_{OUT} = 1.2\text{ V}$

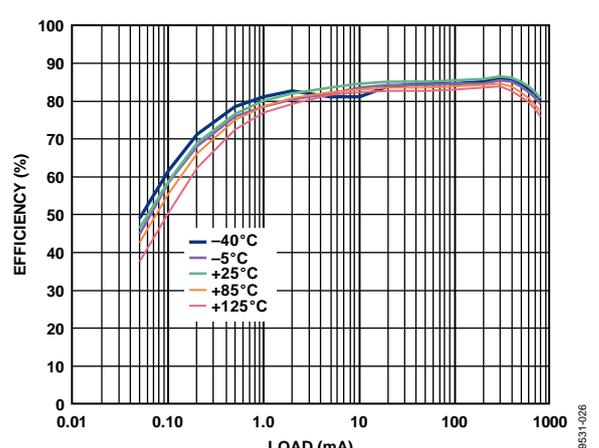


図 26.様々な温度での負荷電流対効率、 $V_{OUT} = 1.8\text{ V}$ 、 $V_{IN} = 4\text{ V}$

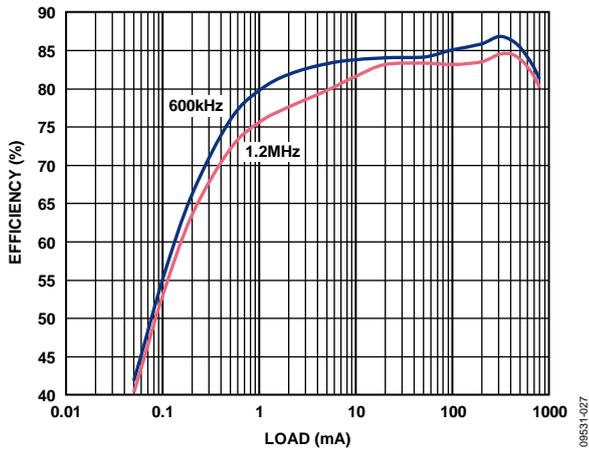


図 27.様々なスイッチング周波数での負荷電流対効率  
 $V_{OUT} = 1.8\text{ V}$ 、 $V_{IN} = 9\text{ V}$

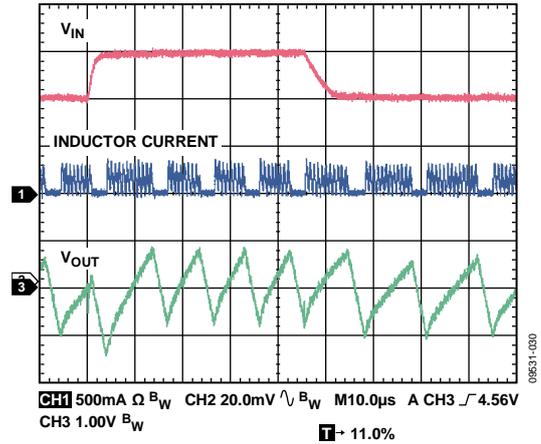


図 30.ライン過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、PSM モード、 $100\text{ mA}$   
 $V_{IN1} = 4\text{ V} \sim 5\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

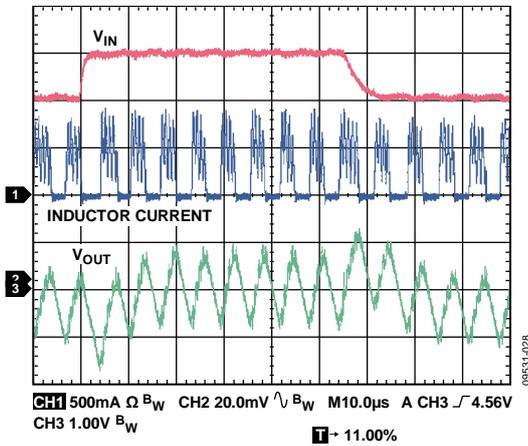


図 28.ライン過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、PSM モード、 $100\text{ mA}$   
 $V_{IN1} = 4\text{ V} \sim 5\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

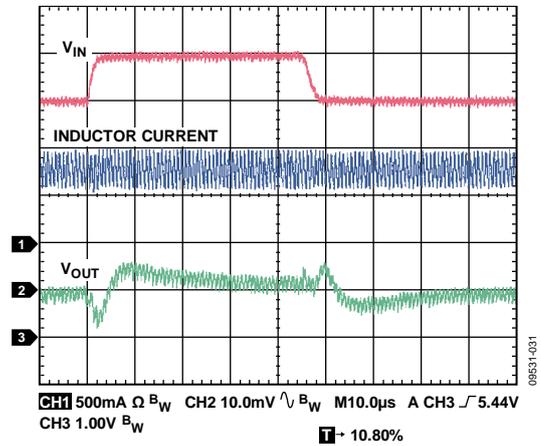


図 31.ライン過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、PWM モード、 $800\text{ mA}$   
 $V_{IN1} = 4\text{ V} \sim 5\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

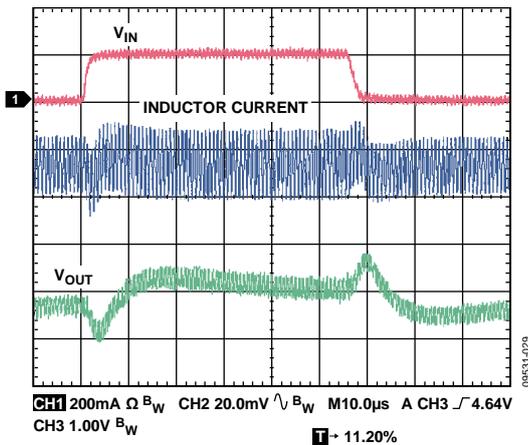


図 29.ライン過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、PWM モード、 $800\text{ mA}$   
 $V_{IN1} = 4\text{ V} \sim 5\text{ V}$ 、 $0.2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

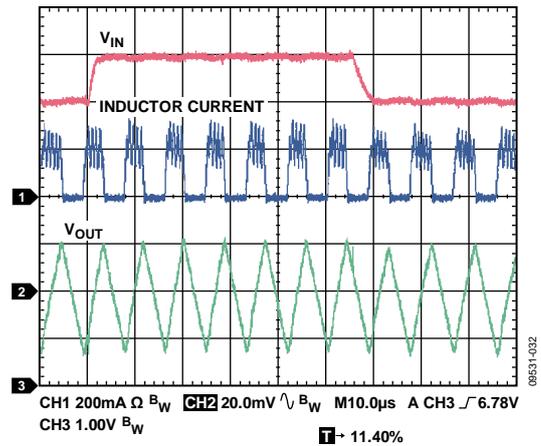


図 32.ライン過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、PSM モード、 $100\text{ mA}$   
 $V_{IN1} = 6\text{ V} \sim 7\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

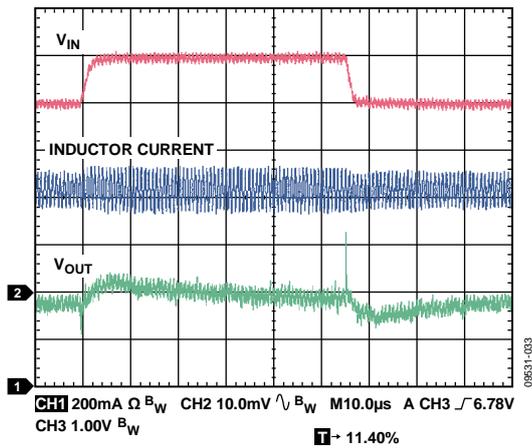


図 33.ライン過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、PWM モード、800 mA  
 $V_{IN1} = 6\text{ V} \sim 7\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

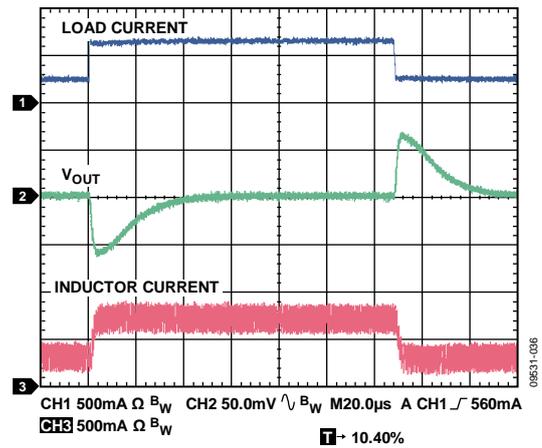


図 36.負荷過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、300 mA~800 mA  
負荷電流の立上がり時間= 200 ns

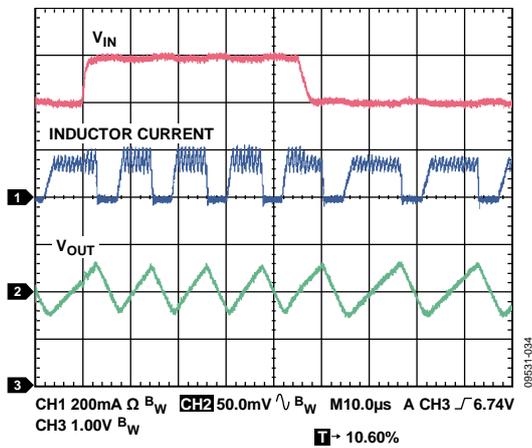


図 34.ライン過渡応答、 $V_{OUT} = 5\text{ V}$ 、PSM モード、100 mA  
 $V_{IN1} = 6\text{ V} \sim 7\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

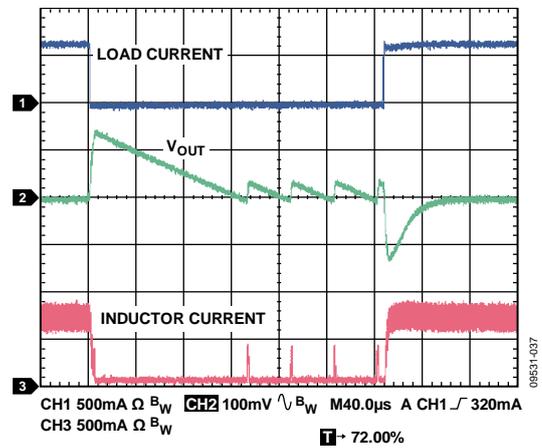


図 37.負荷過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、10 mA~800 mA  
負荷電流の立上がり時間= 200 ns

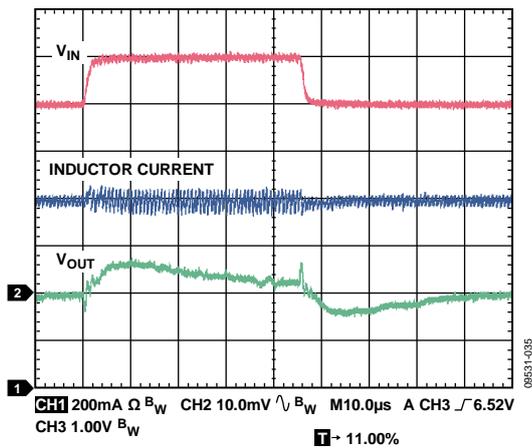


図 35.ライン過渡応答、 $V_{OUT} = 5\text{ V}$ 、PWM モード、800 mA  
 $V_{IN1} = 6\text{ V} \sim 7\text{ V}$ 、 $2\text{ }\mu\text{s}$  立上がり時間、 $C_{IN} = 3.3\text{ }\mu\text{F}$

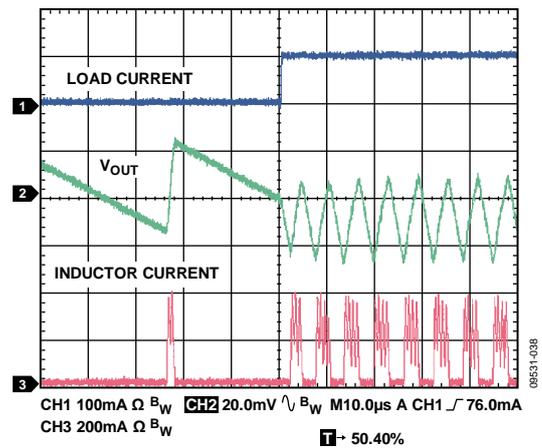


図 38.負荷過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、10 mA~110 mA  
負荷電流の立上がり時間= 200 ns

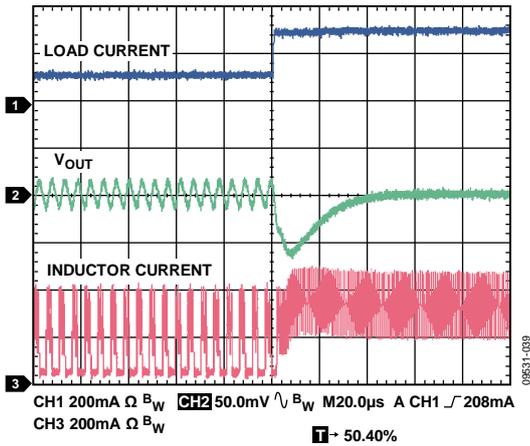


図 39. 負荷過渡応答、 $V_{OUT} = 1.8\text{ V}$ 、 $100\text{ mA} \sim 300\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$

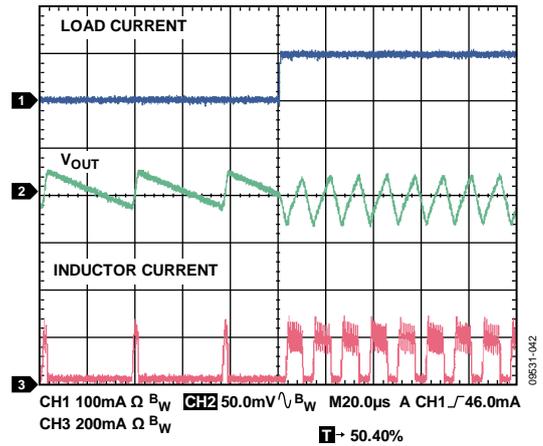


図 42. 負荷過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、 $10\text{ mA} \sim 110\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$

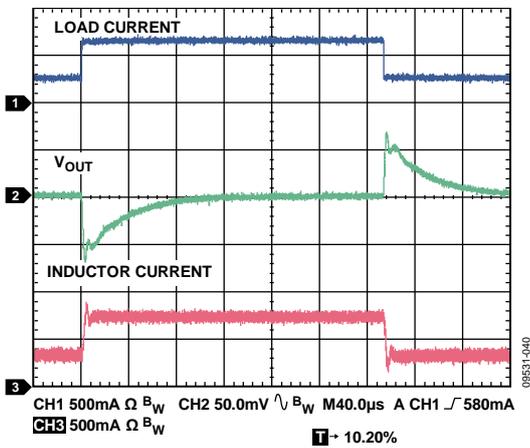


図 40. 負荷過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、 $300\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$

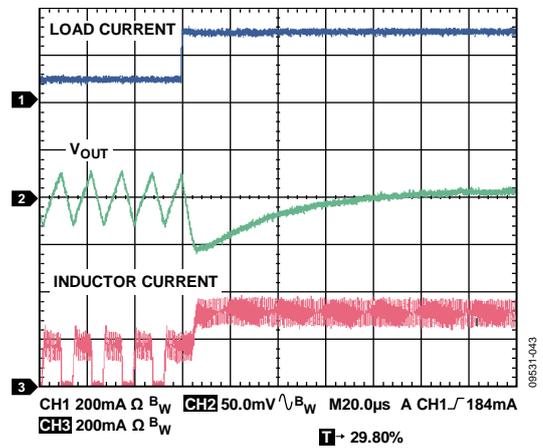


図 43. 負荷過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、 $100\text{ mA} \sim 300\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$

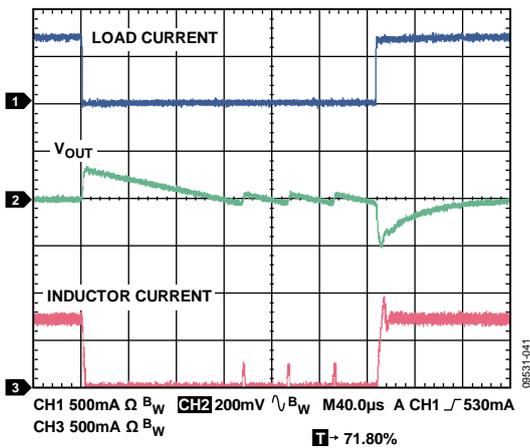


図 41. 負荷過渡応答、 $V_{OUT} = 3.3\text{ V}$ 、 $10\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$

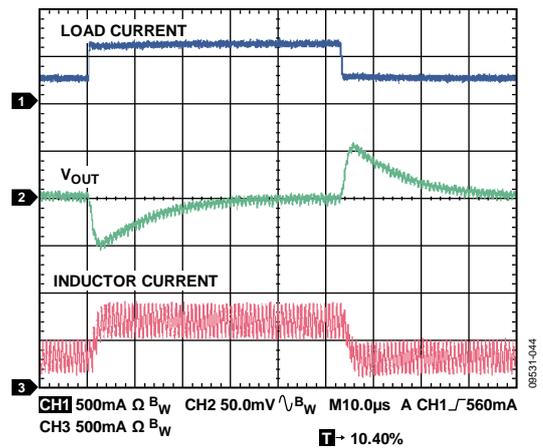


図 44. 負荷過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、 $300\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$ 、 $V_{IN} = 5\text{ V}$

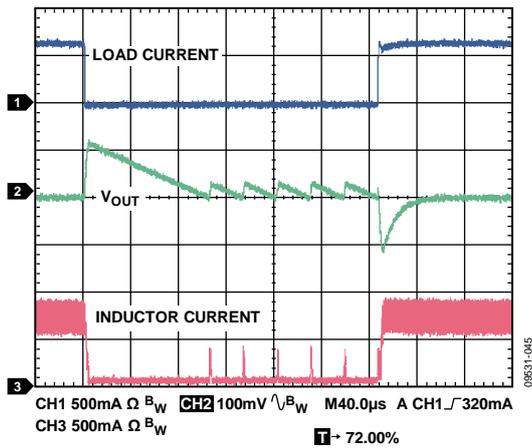


図 45. 負荷過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、 $10\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 5\text{ V}$

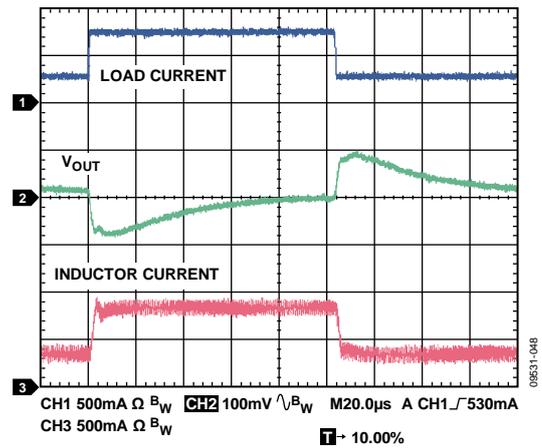


図 48. 負荷過渡応答、 $V_{OUT} = 5\text{ V}$ 、 $300\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 8\text{ V}$

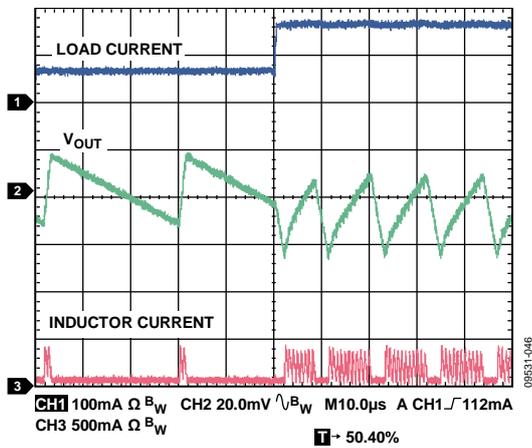


図 46. 負荷過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、 $10\text{ mA} \sim 110\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 5\text{ V}$

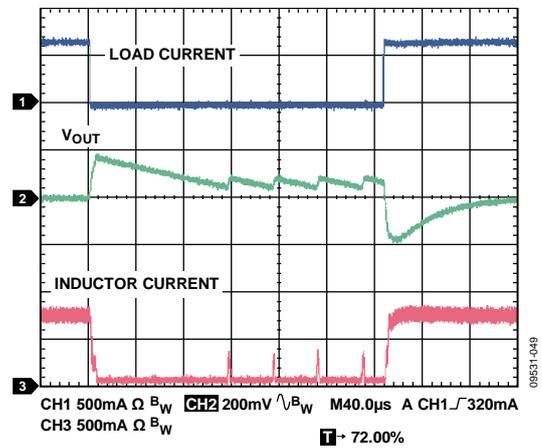


図 49. 負荷過渡応答、 $V_{OUT} = 5\text{ V}$ 、 $1\text{ mA} \sim 800\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 8\text{ V}$

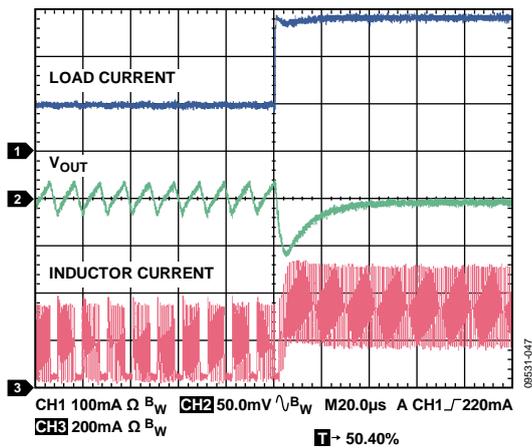


図 47. 負荷過渡応答、 $V_{OUT} = 1.2\text{ V}$ 、 $100\text{ mA} \sim 300\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 5\text{ V}$

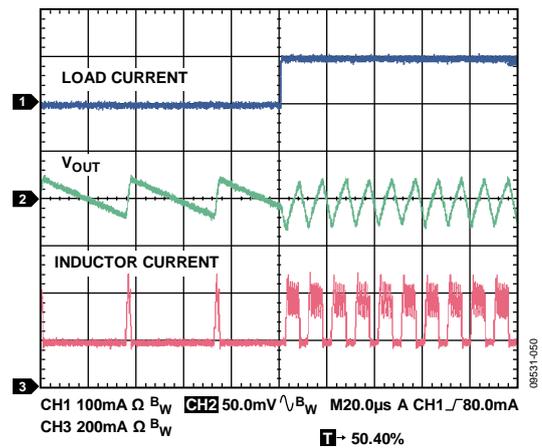


図 50. 負荷過渡応答、 $V_{OUT} = 5\text{ V}$ 、 $10\text{ mA} \sim 110\text{ mA}$   
負荷電流の上上がり時間=  $200\text{ ns}$ 、 $V_{IN} = 8\text{ V}$

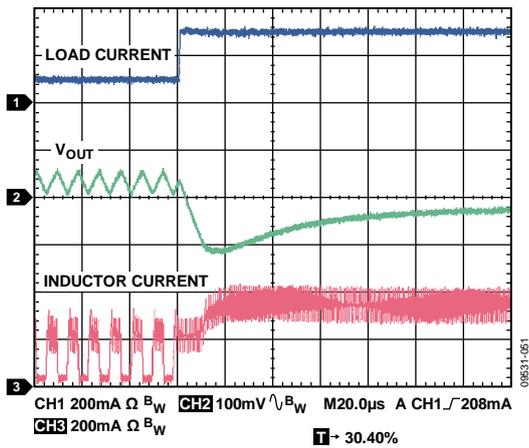


図 51. 負荷過渡応答、 $V_{OUT} = 5\text{ V}$ 、 $100\text{ mA} \sim 300\text{ mA}$   
負荷電流の上上がり時間 =  $200\text{ ns}$ 、 $V_{IN} = 8\text{ V}$

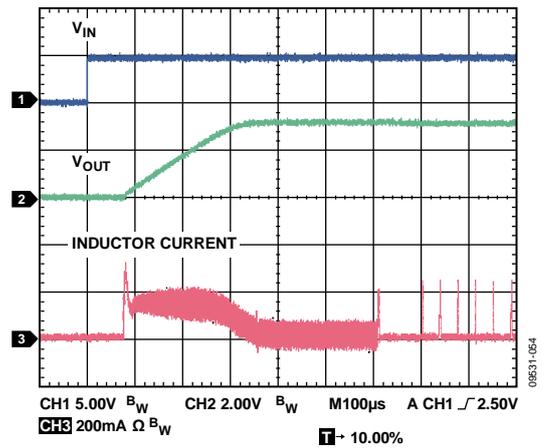


図 54. スタートアップ、 $V_{OUT} = 3.3\text{ V}$ 、 $10\text{ mA}$

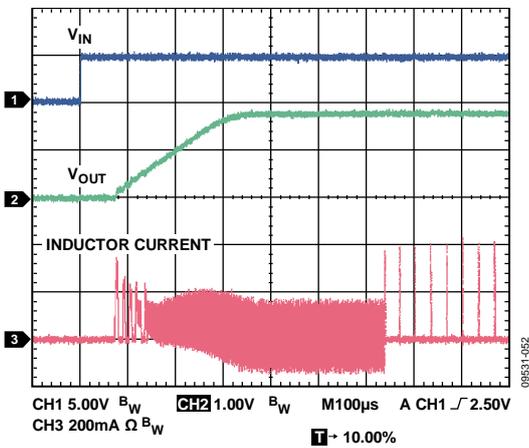


図 52. スタートアップ、 $V_{OUT} = 1.8\text{ V}$ 、 $10\text{ mA}$

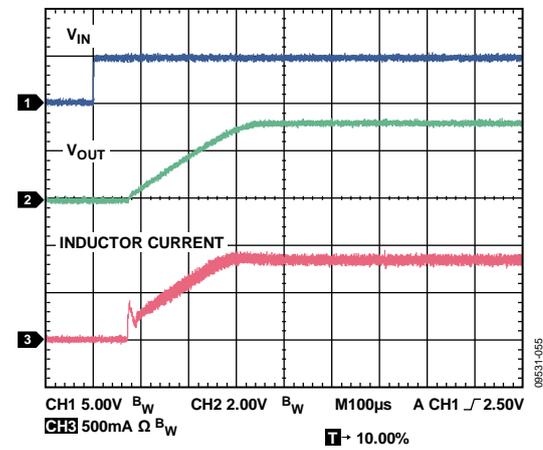


図 55. スタートアップ、 $V_{OUT} = 3.3\text{ V}$ 、 $800\text{ mA}$

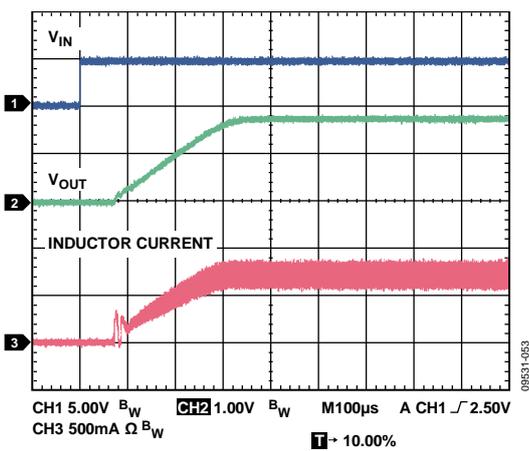


図 53. スタートアップ、 $V_{OUT} = 1.8\text{ V}$ 、 $800\text{ mA}$

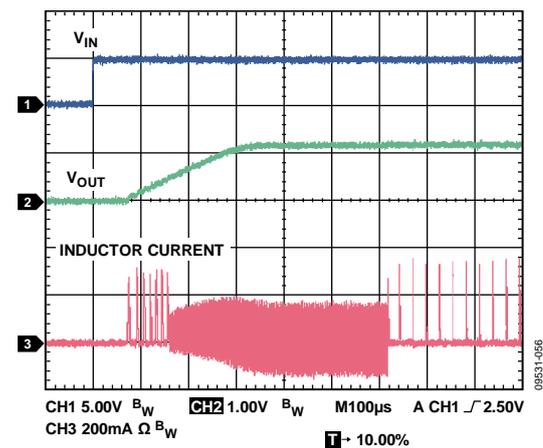


図 56. スタートアップ、 $V_{OUT} = 1.2\text{ V}$ 、 $10\text{ mA}$ 、 $V_{IN} = 5\text{ V}$

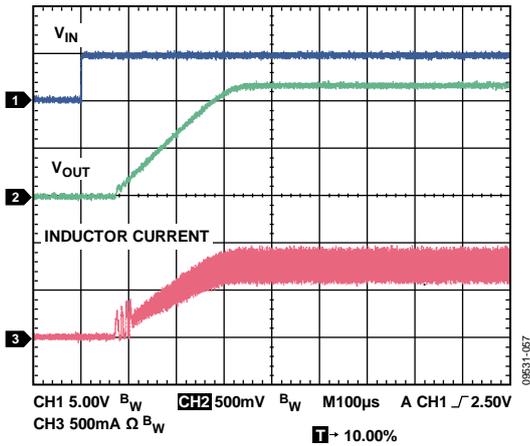


図 57. スタートアップ、 $V_{OUT} = 1.2\text{ V}$ 、 $800\text{ mA}$ 、 $V_{IN} = 5\text{ V}$

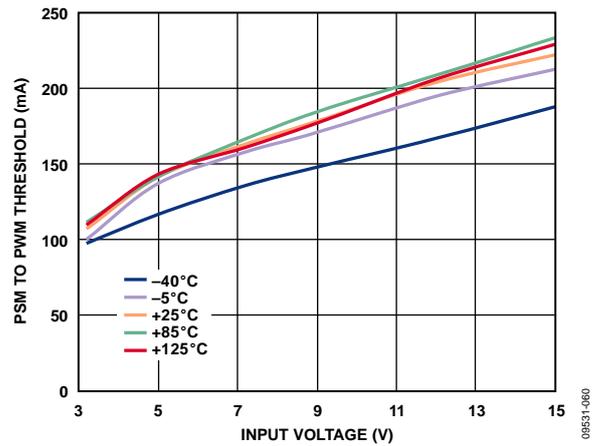


図 60. 様々な温度での入力電圧対 PSM→PWM のモード変化

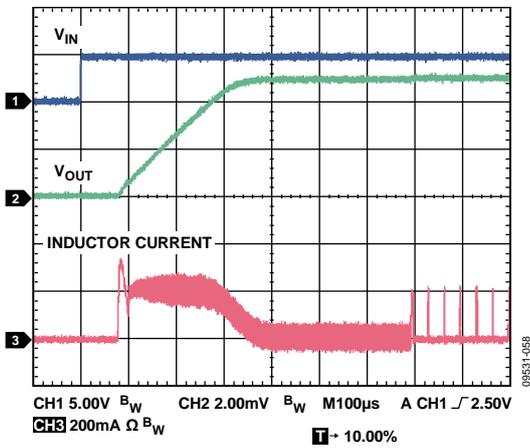


図 58. スタートアップ、 $V_{OUT} = 5\text{ V}$ 、 $10\text{ mA}$ 、 $V_{IN} = 7\text{ V}$

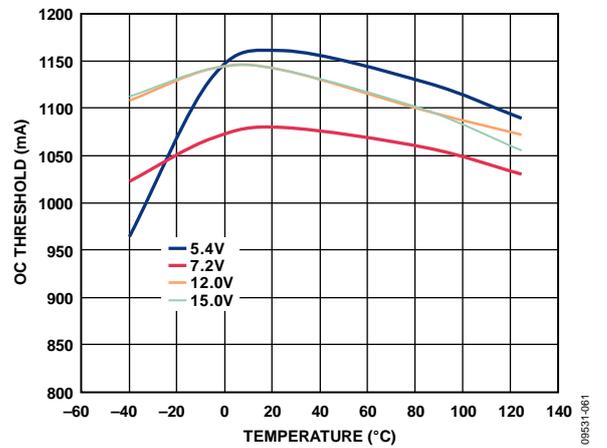


図 61. 様々な入力電圧での過電流制限値の温度特性、 $V_{OUT} = 5\text{ V}$

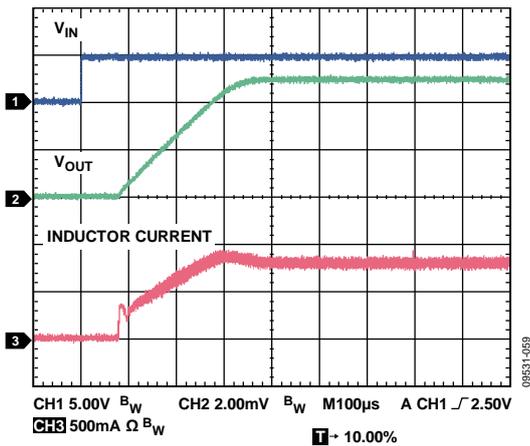


図 59. スタートアップ、 $V_{OUT} = 5\text{ V}$ 、 $800\text{ mA}$ 、 $V_{IN} = 7\text{ V}$

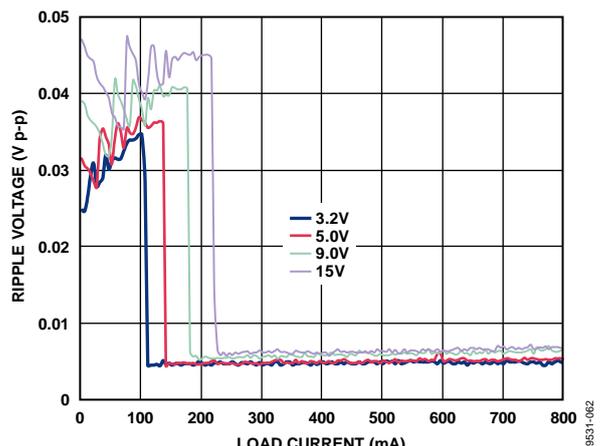


図 62. 様々な入力電圧での負荷電流対出力リップル  
 $V_{OUT} = 1.2\text{ V}$ 、自動モード

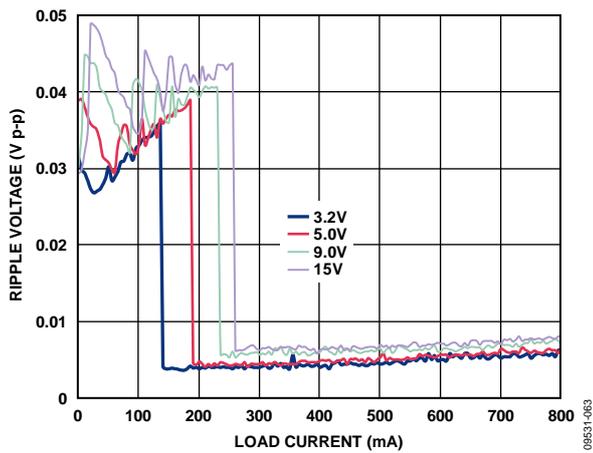


図 63.様々な入力電圧での負荷電流対出力リップル  
 $V_{OUT} = 1.8V$ 、自動モード

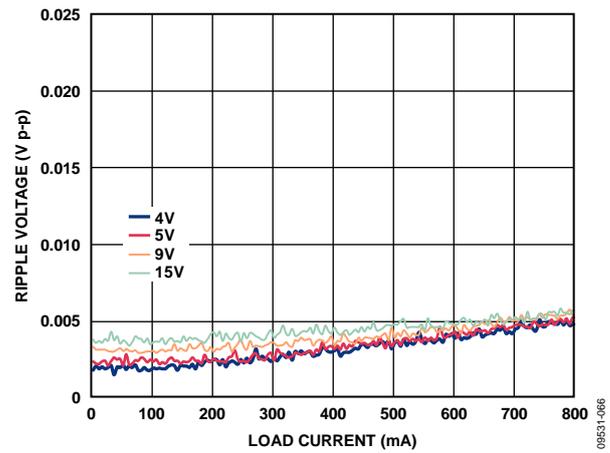


図 66.様々な入力電圧での負荷電流対出力リップル  
 $V_{OUT} = 3.3V$ 、強制 PWM モード

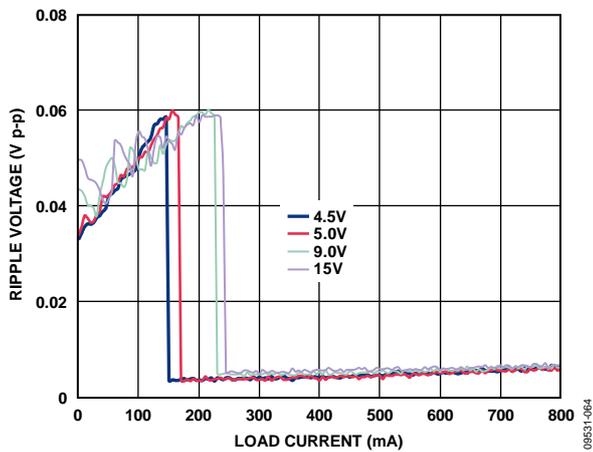


図 64.様々な入力電圧での負荷電流対出力リップル  
 $V_{OUT} = 3.3V$ 、自動モード

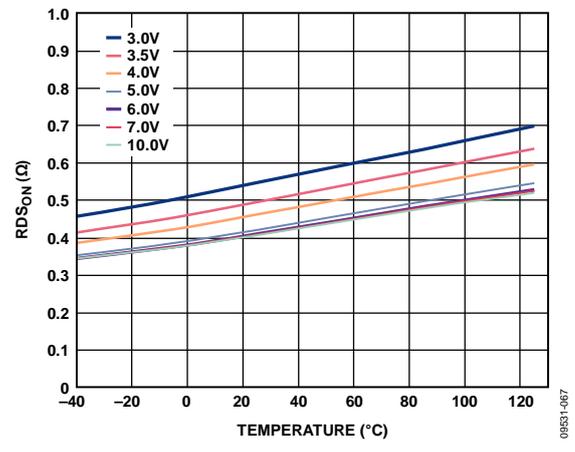


図 67.様々な入力電圧での PMOS  $R_{DS(on)}$  の温度特性  
 400 mA

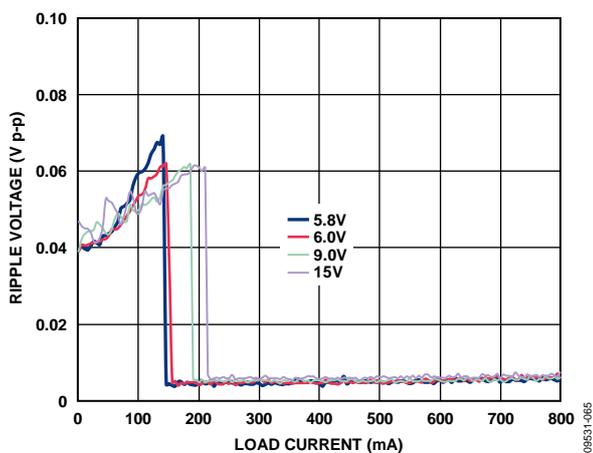


図 65.様々な入力電圧での負荷電流対出力リップル  
 $V_{OUT} = 5V$ 、自動モード

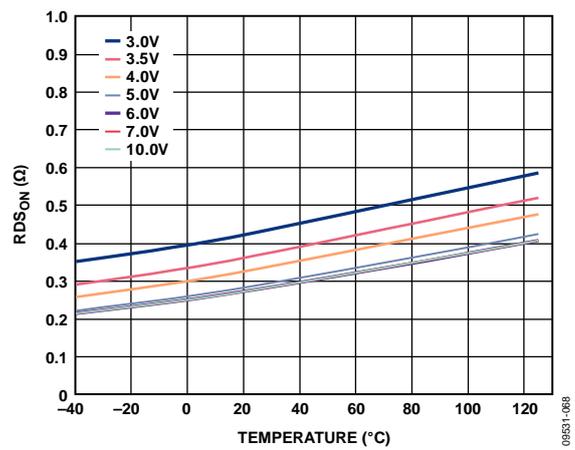


図 68.様々な入力電圧での NMOS  $R_{DS(on)}$  の温度特性  
 400 mA

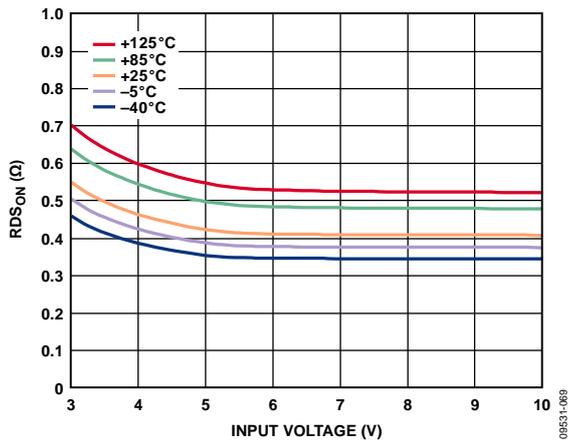


図 69.様々な温度での入力電圧対 PMOS RDS<sub>ON</sub>、400 mA

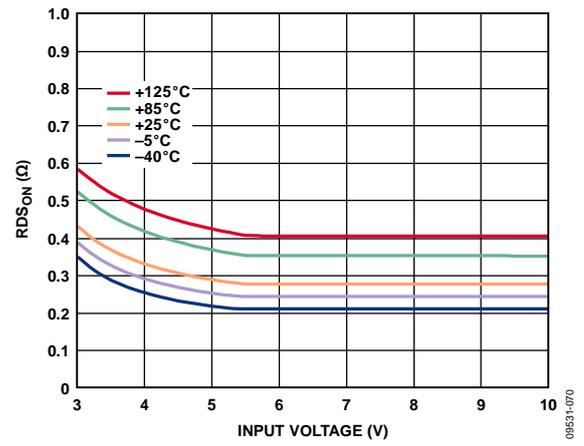


図 70.様々な温度での入力電圧対 NMOS RDS<sub>ON</sub>、400 mA

動作原理

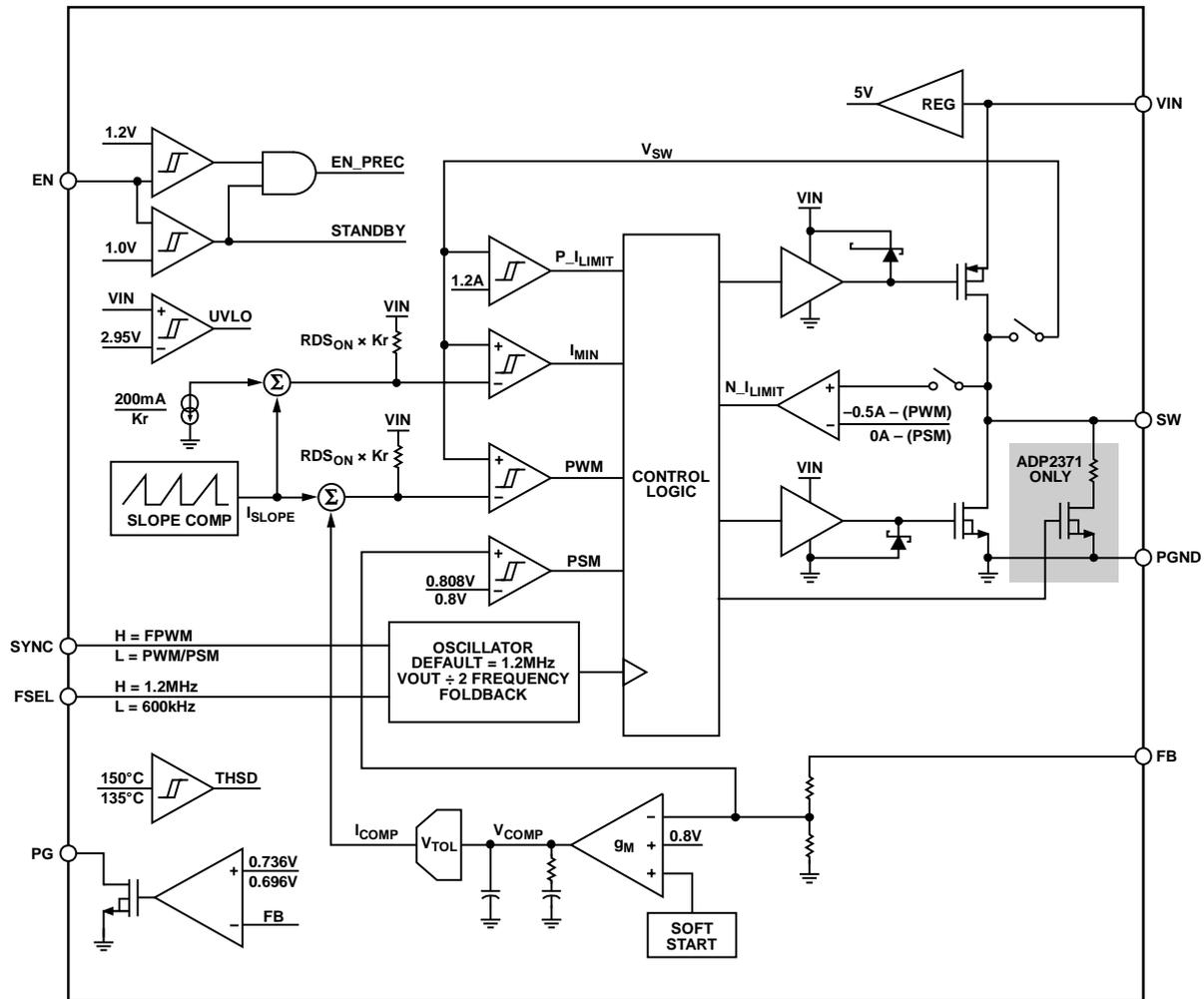


図 71.機能ブロック図

ADP2370/ADP2371 は、当社独自の高速、電流モード、固定周波数 PWM 制御方式を採用して、優れた安定性と過渡応答を提供しています。携帯型アプリケーションでのバッテリー寿命を延ばすため、ADP2370/ADP2371 は省電力モードを持っています。軽負荷状態では、スイッチング周波数が下がるためリップルノイズが増えますが、スイッチングロスが低減するため高い効率を維持し、無負荷状態では ADP2370/ADP2371 は低静止状態 14  $\mu$ A のスリープ・モードになります。次のセクションでは、2 つの動作モードと ADP2370/ADP2371 の機能を詳しく説明します。

PWM 動作

ADP2370/ADP2371 の PWM モードは、固定周波数 1.2 MHz (typ) の電流モード・アーキテクチャです。SYNC ピンを使って、レギュレータを外部クロック周波数に同期するか、PWM 固定、PWM/PSM 自動切り替わりモードを選択できます。または FSEL ピンを使って 600 kHz または 1.2 MHz の内部クロック周波数を選択できます。

ADP2370/ADP2371 は、インダクタが出力電圧に比例する固定スロープ補償方式を採用しています。特定の出力電圧に対するインダクタを選択する式は、

$$N = \frac{1.2 \times X_{QW}}{0.478 \times h_V}$$

適切なインダクタ値選択の詳細については、アプリケーション情報のセクションを参照してください。

PWM モードのサイクルごとの動作は、内部クロックの立下がりエッジで開始されます。外部クロックを使用する場合、立上がりエッジでレギュレータが同期され、立下がりエッジは内部クロックで決定され、パルス幅は 25 ns (typ) になることに注意してください。ハイサイド・スイッチがターンオンすることにより、クロックの立下がりエッジによりサイクルが開始され、これによりインダクタ内に正の di/dt 電流が発生します。PWM コンパレータは、ハイサイド・スイッチがターンオフするタイミングを制御します。コンパレータの正入力、SW ノードを介してピーク・インダクタ電流をモニタします。コンパレータ入力電圧の負側は、電圧制御ループからスロープ補償を減算した値により設定されます。ハイサイド・スイッチがターンオフすると、ローサイド・スイッチがクロック周期の残りの区間ターンオンします。

PWM/PSM モードでは、インダクタ電流がゼロになると、ロー

サイド・スイッチがターンオフして、不連続導通(DCC)モードで動作します。デバイスを PWM 専用モードにするため SYNC をハイ・レベルに固定すると、次のクロック・サイクルまで、またはインダクタ電流が負電流の限界値に到達するまで、ローサイド・スイッチは導通したままになります。

## PSM 動作

ADP2370/ADP2371 は滑らかに可変周波数 PSM 動作へ移行します。ADP2370/ADP2371 は、入力電圧と出力電圧に基づいてインダクタのピーク電流に対して最小電流値  $I_{MIN}$  を選択します。 $I_{MIN}$  値のデザインでは、推奨インダクタ値を採用します。特定の出力電圧に対して推奨インダクタ値から離れると、PSM から PWM へのスレッシュホールドがシフトするため、デバイスは DCC モードになることがあります。

必要とされるピーク・インダクタ電流が  $I_{MIN}$  より大きい限り、レギュレータは PWM モードを維持します。負荷が減少すると、PSM 回路はピーク・インダクタ電流が PSM ピーク電流値より低下することを防止します。この回路により、レギュレータは負荷が必要とする電流より大きい電流を出力フィルタに供給するようになるため、出力電圧が大きくなり、誤差アンプ  $V_{COMP}$  の内部位相補償ノードの出力が低下します。

FB ピン電圧が公称出力電圧の 1%を超えて、 $V_{COMP}$  ノード電圧が既定の PSM スレッシュホールド電圧レベルより低くなると、レギュレータはスリープ・モードになります。スリープ・モードでは、ハイサイド・スイッチとローサイド・スイッチ、および大部分の回路がディスエーブルされて、スリープ・モードの低い静止電流と高効率性能が可能になります。

スリープ・モードでは、出力コンデンサが負荷へ放電するため出力電圧が低下します。固定周波数動作は、FB 電圧が公称出力電圧に到達したとき開始されます。負荷条件が  $I_{MIN}$  ピーク電流レベルを超えて増加すると、 $V_{COMP}$  ノードが上昇するため、PWM 制御ループによりデューティ・サイクルが設定されます。デバイスがスリープ・モードを開始/終了する間、コンパレータの遅延のために PSM 電圧リップルは 1%を超えます。

図 72 と図 73 に、負荷の変化と PSM 動作の開始/終了で出力電圧とインダクタ電流が変化の様子を示します。PSM での出力電圧リップルは約 40 mV p-p で、PWM でのリップルは 10 mV p-p 以下です。

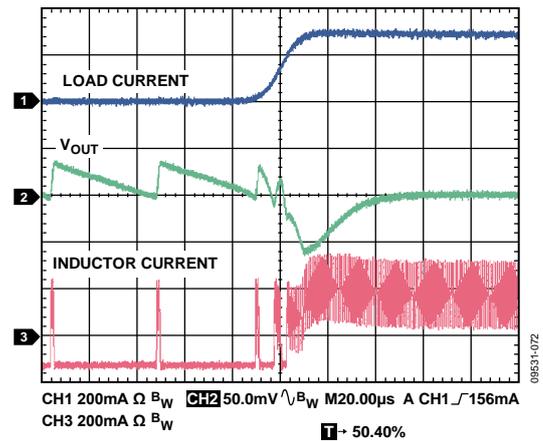


図 72.PSM から PWM への移行時の波形  
 $V_{OUT} = 1.8 \text{ V}$ 、10 mA 負荷→300 mA 負荷

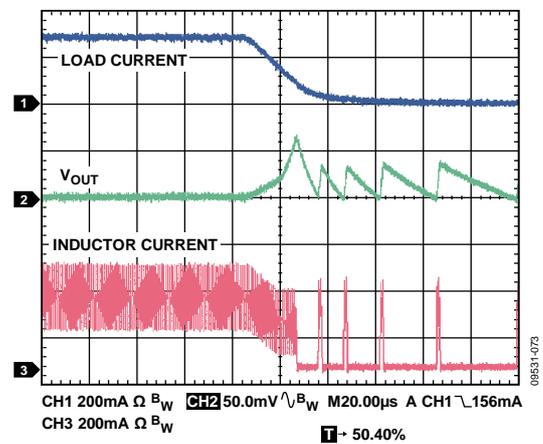


図 73.PWM から PSM への移行時の波形  
 $V_{OUT} = 1.8 \text{ V}$ 、300 mA 負荷→10 mA 負荷

## 機能説明

### 高精度イネーブル

ADP2370/ADP2371 のイネーブル回路は、シャットダウン時の入力電流を最小化し、同時に正確なイネーブル・スレッシュョールドを提供します。イネーブル入力電圧が 400 mV を下回ると、レギュレータはシャットダウン・モードになり、電源電流は 1.2  $\mu$ A (typ) になります。イネーブル入力電圧がスタンバイ・イネーブル・スレッシュョールド 1.0 V を超えると、内部バイアス電流と電圧がアクティブになり、高精度イネーブル回路がターンオンします。これにより、EN ピン電圧が高精度イネーブルの立上がりスレッシュョールド 1.2 V を超えたタイミングを高精度イネーブル回路が正確に検出できるようになります。

### 強制 PWM または PWM/PSM の選択

SYNC ピンを 1.2 V より高い電圧に接続すると、デバイスは恒久的に PWM モードで動作します。これは、出力電流が PWM/PSM スレッシュョールドを下回っても ADP2370/ADP2371 は固定周波数で動作を続けることを意味します。PWM モードでは、軽い負荷での PSM モードに比べて効率は低くなります。ローサイド NMOS は出力電流がゼロより小さくなったとき導通したままになるため、デバイスが不連続導通(DCC)モードになるのを防ぎます。

動作中に SYNC ピンをロー・レベルにすることにより、FPWM モードから省 PSM モードへ切り替えることは可能です。デバイス動作時の SYNC ピンの柔軟な構成により、効率良い電力管理が可能です。

SYNC ピンを 0.4 V より低い電圧に接続すると、デバイスは出力電流に応じて PWM モードまたは PSM モードで動作することができます。平均出力電流が PWM/PSM スレッシュョールドを下回ると、ADP2370/ADP2371 は PSM モード動作になります。PSM モード時、デバイスはスイッチング周波数を下げて動作し、最小の静止電流で高い効率を維持します。出力電流がゼロに到達するとローサイド NMOS がターンオフして、デバイスは DCC モードで動作します。

### クイック出力放電(QOD)機能

ADP2371 は、降圧レギュレータをディスエーブルしたとき出力電圧をゼロにする出力放電抵抗を内蔵しています。これにより、降圧レギュレータ出力はイネーブル/ディスエーブルによらず常に確定した状態が保証されます。ADP2370 にはこの出力放電機能は内蔵されていません。

### 短絡保護機能

ADP2370/ADP2371 は、ハードウェアの短絡で出力電流が暴走するのを防ぐ周波数フォールドバック機能を備えています。帰還ピンの電圧が 0.3 V を下回り、出力にハードウェア短絡が生じる可能性があることを表示すると、スイッチング周波数が内部発振器周波数の 1/4 まで低下します。スイッチング周波数が低下するとインダクタの放電時間が長くなるため、出力電流の暴走を防止することができます。

### 低電圧ロックアウト機能

バッテリーの放電を防ぐために低電圧ロックアウト回路 (UVLO) が ADP2370/ADP2371 に内蔵されています。入力電圧が UVLO スレッシュョールドを下回ると、ADP2370/ADP2371 がシャットダウンして、パワー・スイッチと同期整流子がターンオフします。入力電圧が UVLO スレッシュョールドを上回ると、ソフトスタート周期が開始されて、デバイスがイネーブルされます。

### 過熱保護

ADP2370 または ADP2371 のジャンクション温度が 150 °C を超えると、サーマル・シャットダウン保護回路によってレギュレータがオフにされます。ジャンクション温度が極端に高くなる原因には、大電流動作、回路基板の設計不良、あるいは高い周囲温度などがあります。20°C のヒステリシスが保護回路に内蔵されているため、サーマル・シャットダウンが発生すると、オンチップ温度が 130°C 未満に低下するまでデバイスの動作は復帰しません。サーマル・シャットダウン状態が解消すると、ソフトスタートが開始されます。

### ソフトスタート

ADP2370/ADP2371 にはソフトスタート機能があります。この機能はスタートアップ時に制御された方法で出力電圧を上昇させて、入力突入電流を抑えます。バッテリーまたはハイ・インピーダンス電源をコンバータの入力に接続しているときは、この機能によって入力の電圧降下を防止できます。ソフトスタート時間は 350  $\mu$ s (typ) です。また、ADP2370/ADP2371 は充電済み出力コンデンサで起動することもできます。出力コンデンサの電荷がゼロより大きいときにソフトスタートを起動すると、デバイスはスイッチングの開始を内部ソフトスタート・ランプが対応する FB 電圧に到達するまで遅らせます。この機能により、ソフトスタートの開始時に出力コンデンサの放電が防止されます。

### 電流制限

ADP2370/ADP2371 は、パワー・スイッチと同期整流子を通る電流の向きと大きさをサイクルごとに 1200 mA に制限する保護回路を内蔵しています。パワー・スイッチの正電流制限値は、入力から出力へ流れる電流を制限します。同期整流子の負電流制限値は、インダクタ電流が逆向きに負荷から流出するのを防止します。

負電流制限値は ADP2370/ADP2371 から提供され、強制連続導通モードでスイッチング・セクションが負荷から電流をシンクする際に大きな逆向きに流れるインダクタ電流を防止します。負電流制限状態で、ハイサイド・スイッチとローサイド・スイッチはディスエーブルされます。

## 100%のデューティ・サイクル

ADP2370/ADP2371 は、100%デューティ・サイクルを滑らかに開始/停止します。制御ループは、ハイサイド・スイッチが動作している間、次のクロック・サイクルを探します。見つかったら、クロック信号がマスクされ、PMOSは導通したままになります。入力電圧が上昇すると、内部  $V_{COMP}$  ノードで制御ループへの信号が減少するため、デバイスはクロック・サイクルのスキップを停止して、100%デューティ・サイクルを終了します。

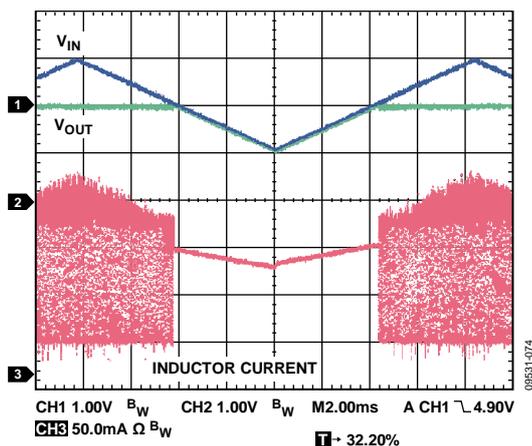


図 74.PSM モードでのドロップアウトの開始と停止  
 $V_{OUT} = 5V$ 、 $100mA$  負荷

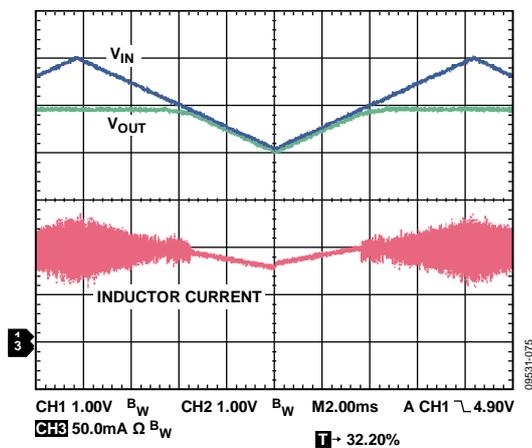


図 75.PWM モードでのドロップアウトの開始と停止  
 $V_{OUT} = 5V$ 、 $100mA$  負荷

## 外部周波数同期

400 kHz~1.6 MHz の周波数範囲で、ADP2370/ADP2371 は外部クロックに同期することができます。デバイスは最初のクロックの立上がりエッジを自動的に検出し、外部クロックに同期します。クロック信号が停止すると、デバイスは内部クロックに自動的に切り替わって動作を続けます。

内部クロックで 4 クロック・サイクル間、SYNC ピンに立上がりエッジを検出できないとき、この切り替えが開始されます。このため、内部クロックが最小周波数 600 kHz で動作する場合、最大遅延時間は 6.7  $\mu s$  になることがあります。この間、クロック信号がなくなります。出力は、ADP2370 回路が内部クロック信号に切り替わるまでスイッチングを停止します。

デバイスを外部クロックに同期化させると、PSM モードがディスエーブルされ、デバイスは強制 PWM モードを維持します。400 kHz~800 kHz の周波数範囲で同期化する場合 FSEL をグ

ラウンドへ接続し、外部周波数が 800 kHz~1600 kHz の範囲の場合は FSEL を入力電圧に接続します。FSEL にはプルダウン抵抗が内蔵されているため、FSEL を開放したときはデフォルトとして 600 kHz モードになります。

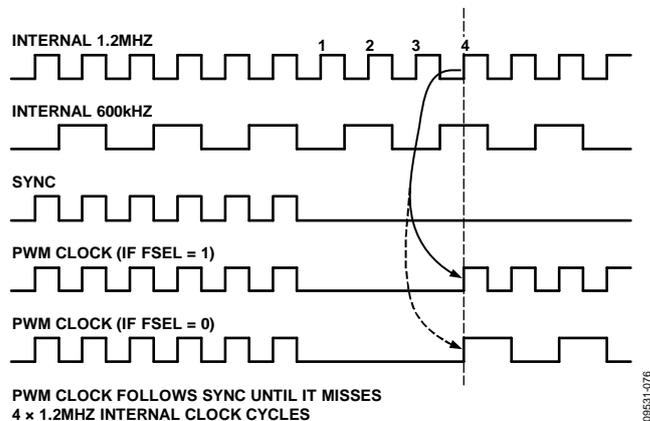


図 76.代表的な SYNC タイミング

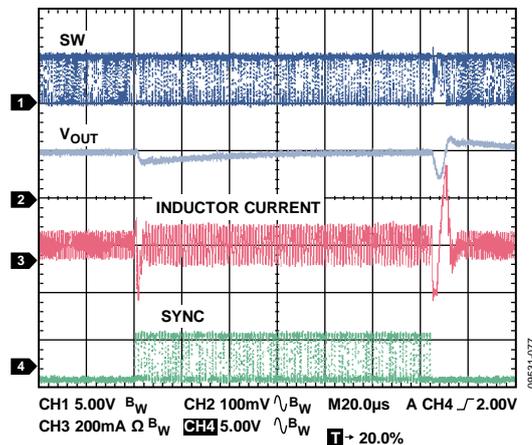


図 77.代表的な SYNC 過渡応答、1.2 MHz→800 kHz→1.2 MHz

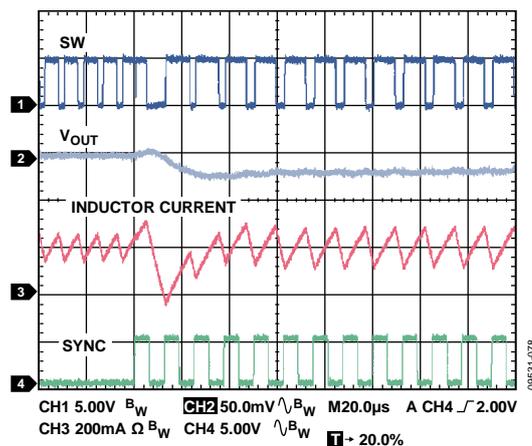


図 78.SYNC 過渡応答、1.2 MHz→800 kHz

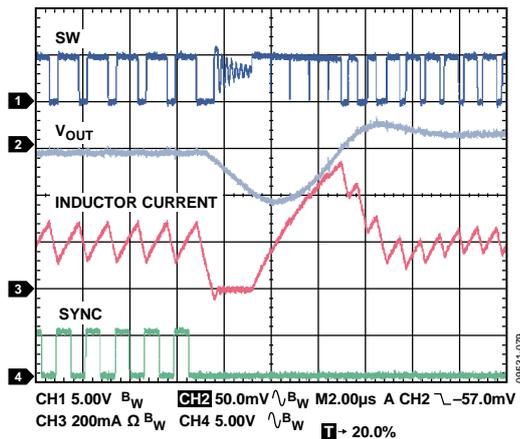


図 79. SYNC 過渡応答、800 kHz→1.2 MHz

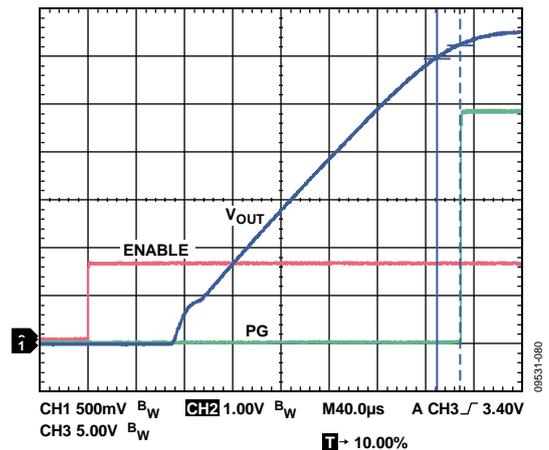


図 80. スタートアップ時の代表的な PG タイミング

### パワーグッド

ADP2370/ADP2371 のパワーグッド(PG)出力は、モニタした出力電圧の状態を表示します。PG 機能はアクティブ・ハイのオープン・ドレイン出力であるため、I/O 電源レールに接続される外付けプルアップ抵抗が必要です(図 1 参照)。

検出された出力電圧が公称値の 87%を下回ると、PG ピンはロー・レベルになります。検出された出力電圧が公称値の 92%を上回ると、PG ラインは  $t_{RESET}$  後にハイ・レベルになります。検出された出力電圧が公称出力電圧レベルの 92%を上回ると、PG ピンはハイ・レベルを維持します。

降圧レギュレータが PWM モードの場合の PG 遅延は 20  $\mu$ s (typ) です。図 80 に、スタートアップ時の代表的な PG 動作を示します。図 81 に、出力電圧が PG スレッシュホールドを下回るような大きな負荷過渡電流が存在する場合の PG 動作を示します。

PG 機能を使用しない場合は、プルアップ抵抗を取り外して、PG ピンを開放のままにするか、グラウンドへ接続してください。

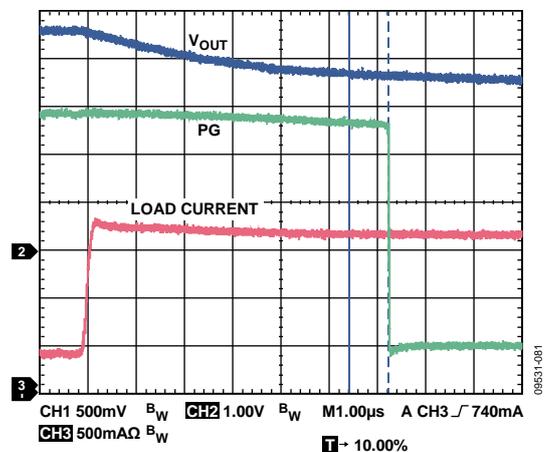


図 81. 200 mA→1100 mA の負荷過渡電流がある場合の代表的な PG タイミング

## アプリケーション情報

### ADIsimPower デザイン・ツール

ADP2370/ADP2371 は、ADIsimPower™デザイン・ツール・セットによりサポートされています。ADIsimPower は、特定のデザイン目標に対して最適化された電源デザインを生成するツールです。このツールを使うと、フル回路図、部品表、詳しいシミュレーション結果を生成することができます。ADIsimPower は、動作条件、IC の制限、実際のすべての外付け部品を考慮して、コスト、面積、効率、部品数についてデザインを最適化することができます。詳細と ADIsimPower デザイン・ツールの取得については、[www.analog.com/jp/ADIsimPower](http://www.analog.com/jp/ADIsimPower) をご覧ください。ADIsimPower ツールを使って部品未実装のボードを要求することもできます。

### 外付け部品の選択

表 6 と表 7 に、図 82 に示す ADP2370/ADP2371 アプリケーション回路に対する外付け部品の選択を示します。部品の選択は、入力電圧、出力電圧、負荷電流条件に依存します。さらに、外付け部品の選択を変えて、効率や過渡応答のような性能パラメータ間のトレードオフを行います。

### インダクタの選択

ADP2370/ADP2371 のスイッチングは高周波であるため、小型の表面実装パワー・インダクタを使用することができます。インダクタ値は、PWM から PSM への遷移、効率、出力リップル、電流制限値に影響を与えます。理論インダクタンスを計算するときは、与えられた出力電圧とスイッチング周波数に対してインダクタ電流スロープ補償から導出した次式を使ってください。

$$N = \frac{1.2 \times X_{QW}}{0.478 \times I_{SY}}$$

リップル電流は次のように計算されます。

$$\Delta K_L = \frac{X_{QW}}{I_{SY} \times N} \times \left( 1 - \frac{X_{QW}}{X_{RP}} \right)$$

ここで、 $f_{SW}$  は MHz で表したスイッチング周波数 (typ 値は 1.2 MHz)、 $L$  は  $\mu\text{H}$  で表したインダクタ値。

選択したインダクタの DC 抵抗(DCR)値は、効率に影響を与えますが、一般にこの値の減少は、コアと表面の rms 損失の増加を意味します。インダクタの DC 電流定格の最小条件は、次式に示すように最大負荷電流とインダクタ電流リップルの 1/2 との和に等しくなります。

$$K_{RM} = K_{NOCF(OCZ)} + \left( \frac{\Delta K_N}{2} \right)$$

### 出力コンデンサ

出力容量は、電圧オーバーシュート、電圧アンダーシュート、出力のリップル電圧を小さくするために必要です。低い等価直列抵抗(ESR)値を持つコンデンサは、出力リップルを小さくするため、X5R 誘電体のようなコンデンサを使ってください。Y5V と Z5U コンデンサは使用しないでください。Y5V と Z5U コンデンサは、温度変化と DC バイアス電圧変化に対する容量変動が大きいいため適しません。ESR は重要であるため、次式を使ってコンデンサを選択してください。

$$GUT_{EQW} \leq \frac{X_{TDRNG}}{\Delta K_N}$$

ここで、 $ESR_{COUT}$  は選択したコンデンサの ESR。 $V_{RIPPLE}$  はピーク to ピーク出力電圧リップル。

出力容量を求めるときは次式を使います。

$$E_{QW} \geq \frac{X_{RP}}{(2\pi \times I_{LY}) \times 2 \times N \times X_{TDRNG}}$$

$$E_{QW} \geq \frac{\Delta K_N}{8 \times I_{LY} \times X_{TDRNG}}$$

出力コンデンサ値を大きくしても安定性に影響がないため、出力リップルを小さくし、負荷過渡応答を向上させることができます。この出力コンデンサ値を選択するときは、出力電圧 DC バイアスに起因する容量での損失を考慮することも重要です。

### 入力コンデンサ

入力コンデンサは、入力電圧リップル、入力リップル電流、ソース・インピーダンスを小さくするために必要です。入力コンデンサは VIN ピンのできるだけ近くに配置してください。入力電圧リップルを小さくするため、低 ESR の X7R または X5R タイプ・コンデンサの使用が推奨されます。次式を使って rms 入力電流を求めます。

$$K_{RP} \geq K_{NOCF(OCZ)} \sqrt{\frac{X_{QW}(X_{RP} - X_{QW})}{X_{RP}}}$$

$$K_{IOL} \geq K_{NOCF(OCZ)} \sqrt{\frac{X_{QW}(X_{RP} - X_{QW})}{X_{RP}}}$$

### 調整可能な出力電圧の設定

ADP2370/ADP2371 の調整可能な出力電圧範囲は、0.8 V~12 V です。この出力電圧は、図 83 に示すように、2 本の外付け抵抗 R2 と R3 の比によって設定されます。デバイスは、FB ピン電圧をグラウンドに対して 0.8 V に維持するように出力を制御します。したがって、R2 の電流は 0.8 V/R3 と FB ピン・バイアス電流との和に等しくなります。FB ピンのバイアス電流 (25°C で 10 nA) は、R2 から FB ピンへ流入します。出力電圧、次式で計算されます。

$$V_{OUT} = 0.8 \text{ V} (1 + R2/R3) + (FB_{BIAS})(R2)$$

FB ピンのバイアス電流による出力電圧誤差を小さくするため、R2 の値を 250 kΩ より小さく維持してください。例えば、R2 = R3 = 250 kΩ の場合、出力電圧は 1.6 V です。25°C での FB ピン・バイアス電流を 10 nA (typ) とすると、FB ピンのバイアス電流で生ずる出力電圧誤差は 2.5 mV (= 0.156%) です。シャットダウン・モードでは、出力がターンオフして分圧器電流が 0 になることに注意してください。出力インダクタとコンデンサは、インダクタの選択、出力コンデンサのセクションと入力コンデンサのセクション、さらに表 6 の情報に従って選択してください。

## 効率

効率は、出力電力の入力電力に対する比として定義されます。ADP2370/ADP2371 の高い効率には次の 2 つの利点があります。1 つ目は、DC/DC コンバータ・パッケージで消費される電力が小さいため、熱的制約が緩和されます。2 つ目は、高い効率により、与えられた入力電力に対して最大の出力電力を供給するため、携帯型アプリケーションでバッテリー寿命を延ばします。

## パワー・スイッチの伝導損失

パワー・スイッチの DC 伝導損失は、該当する内部抵抗 ( $R_{DS(ON)}$ ) を持つ P チャンネル・パワー・スイッチと N チャンネル同期整流子を流れる出力電流により発生します。この電力損失は次式で近似されます。

$$R_{SY\_EQPF}'' = (T_{FS(QP)\_R} \times F + T_{FS(QP)\_P} \times (1 - F)) \times K_{OUT}^2$$

ここで、

$$F = \frac{X_{QW}}{X_P}$$

パワー・スイッチの内部抵抗は温度とともに増加し、さらに入力電圧が 5.5 V より低くなると増加します。

## インダクタ損失

インダクタの導通損失は、インダクタを流れる電流に起因しますが、これには対応する内部 DC 抵抗 (DCR) があります。インダクタのサイズが大きいくほど DCR が小さくなり、インダクタの導通損失が小さくなります。インダクタのコア損失は、コア材料の透磁率に関係しています。ADP2370/ADP2371 は高スイッチング周波数の DC/DC レギュレータであるため、コア損失と EMI が低いシールド・フェライト・コア材の使用を推奨します。インダクタでの総合電力損失を計算するときは、次式を使います。

$$P_L = DCR \times I_{OUT}^2 + \text{コア損失}$$

## スイッチング損失

スイッチング損失は、スイッチング周波数でパワー・デバイスがターンオン/ターンオフするときドライバを流れる電流に対応します。

パワー・デバイスのゲートがターンオン/ターンオフするごとに、ドライバが入力電源からゲートへ電荷を移動させ、次にゲートからグラウンドへ移動させます。スイッチング損失を計算するときは次式を使います。

$$P_{SW} = (C_{GATE\_P} + C_{GATE\_N}) \times V_{IN}^2 \times f_{SW}$$

ここで、

$C_{GATE\_P}$  は内部ハイサイド・スイッチのゲート容量。

$C_{GATE\_N}$  は内部ローサイド・スイッチのゲート容量。

$f_{SW}$  はスイッチング周波数。

ゲート容量  $C_{GATE\_P}$  と  $C_{GATE\_N}$  は 150 pF (typ) です。

## 遷移損失

遷移損失は、P チャンネル・スイッチが瞬時にターンオンまたはターンオフできないために発生します。SW ノード変化の中心で、パワー・スイッチがすべてのインダクタ電流を供給します。パワー・スイッチのソースドレイン間電圧は入力電圧の 1/2 であるため、電力損失が発生します。負荷電流と入力電圧が増加すると遷移損失は増加するため、これらの損失は各スイッチング・サイクルで 2 回発生します。次式を使って遷移損失を計算します。

$$P_{TRAN} = V_{IN}/2 \times I_{OUT} \times (t_r + t_f) \times f_{SW}$$

ここで、

$t_r$  は SW ノードの立上がり時間。

$t_f$  は SW ノードの立下がり時間。

立上がり時間  $t_r$  と立下がり時間  $t_f$  は 2 ns (typ) です。

## 降圧レギュレータの推奨外付け部品

ADP2370/ADP2371 に使用する推奨外付け部品を表 6 (インダクタ) と表 7 (コンデンサ) に示します。

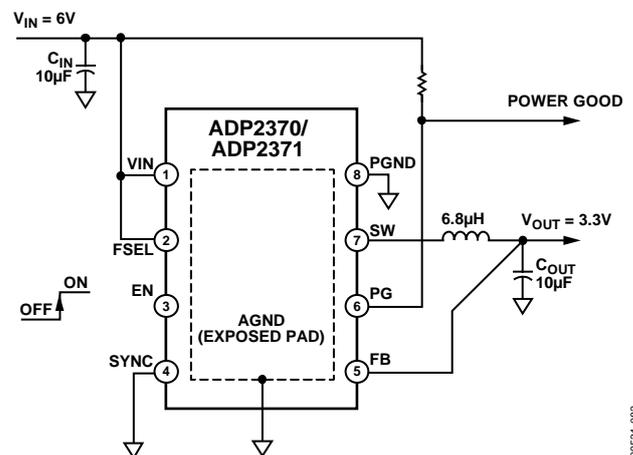


図 82. 代表的アプリケーション  
1.2 MHz、固定出力

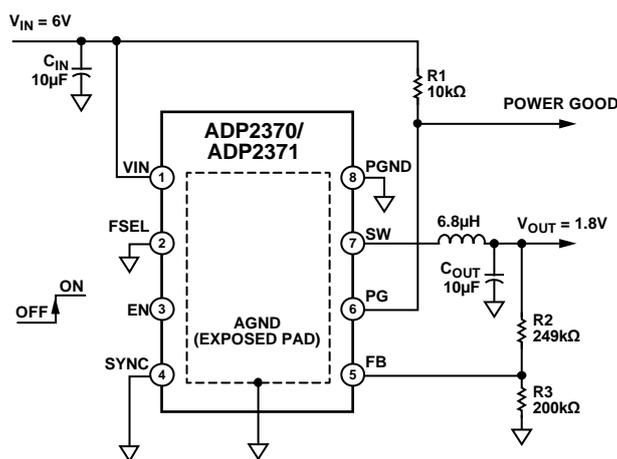


図 83. 代表的アプリケーション、600 kHz、調整可能出力

表 6. インダクタ

Vendor	Model	Frequency	Output Voltage	Ideal Value (µH)	Standard Value (µH)	Dimensions (mm)	ISAT (A)	DCR (mΩ)
Coilcraft	XFL4020-222ME	1.2 MHz	1.2	2.5	2.2	4 × 4 × 2	4.1	24
Coilcraft	XFL4020-332ME	1.2 MHz	1.5	3.1	3.3	4 × 4 × 2	3.1	38
Coilcraft	XFL4020-332ME	1.2 MHz	1.8	3.8	3.3	4 × 4 × 2	3.1	38
Coilcraft	XFL4020-472ME	1.2 MHz	2.5	5.2	4.7	4 × 4 × 2	2.0	57
Coilcraft	XAL4030-682ME	1.2 MHz	3.0	6.3	6.8	4 × 4 × 3	1.9	74
Coilcraft	XAL4030-682ME	1.2 MHz	3.3	6.9	6.8	4 × 4 × 3	1.9	74
Coilcraft	XAL4040-103ME	1.2 MHz	5	10.5	10	4 × 4 × 4	1.5	92
Coilcraft	LPS6235-183ML	1.2 MHz	9	18.8	18	6 × 6 × 3.5	1.7	14
Coilcraft	XFL4020-472ME	600 kHz	1.2	5.0	4.7	4 × 4 × 2	2.0	57
Coilcraft	XAL4030-682ME	600 kHz	1.5	6.3	6.8	4 × 4 × 3	1.9	74
Coilcraft	XAL4030-682ME	600 kHz	1.8	7.5	6.8	4 × 4 × 3	1.9	74
Coilcraft	XAL4040-103ME	600 kHz	2.5	10.5	10	4 × 4 × 4	1.5	92
Coilcraft	XAL4040-103ME	600 kHz	3.0	12.6	10	4 × 4 × 4	1.5	92
Coilcraft	XAL4040-153ME	600 kHz	3.3	13.8	15	4 × 4 × 4	1.3	120
Coilcraft	LPS6235-223ML	600 kHz	5	20.9	22	6 × 6 × 3.5	1.6	145
Coilcraft	LPS6235-333ML	600 kHz	9	37.7	33	6 × 6 × 3.5	1.3	130

表 7. 10 µF コンデンサ

Vendor	Model	Case Size	Voltage Rating	Location	Input Voltage	Output Voltage
Murata	GRM32ER7YA106KA12	1210	35	Input or Output	<15 V	
Murata	GRM32DR61E106KA12	1210	25	Input or Output	<12 V	
Murata	GRM31CR61C106KA88	1206	16	Input or Output	<8 V	
Murata	GRM32ER7YA106KA12	1210	35	Input or Output		<12 V
Murata	GRM32DR61E106KA12	1210	25	Input or Output		<9 V
Murata	GRM31CR61C106KA88	1206	16	Input or Output		<7 V
Murata	GRM21BR61C106KE15	0805	16	Output		<2.5 V

## コンデンサの選択

### 出力コンデンサ

ADP2370/ADP2371 は、小型で省スペースのセラミック・コンデンサで動作するようにデザインされていますが、実効直列抵抗 (ESR) 値に注意すれば一般的に使用されているコンデンサで動作することもできます。出力コンデンサの ESR は、制御ループの安定性に影響を与えます。ADP2370/ADP2371 の安定性のためには、10 mΩ 以下の ESR を持つ最小 7 μF の出力コンデンサの使用が推奨されます。

負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな値の出力容量を使用すると、負荷電流の大きな変化に対する ADP2370/ADP2371 の過渡応答を向上させることができます。図 84 に、10 μF の出力容量値に対する過渡応答を示します。

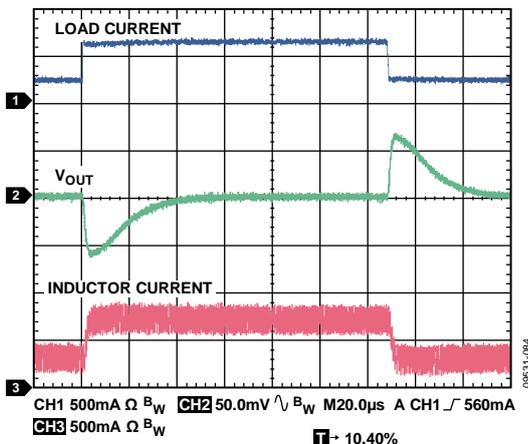


図 84. 出力過渡応答、 $V_{OUT2} = 1.8\text{ V}$ 、 $C_{OUT} = 10\text{ }\mu\text{F}$ 、 $300\text{ mA} \rightarrow 800\text{ mA}$ 、負荷電流立ち上がり時間 = 200 ns

### 入力バイパス・コンデンサ

VIN ピンと GND の間に 10 μF のコンデンサを接続すると、特に入力パターンが長いカソース・インピーダンスが高い場合に、PCB のレイアウトに対する回路の感受性を小さくすることができます。10 μF より大きい出力容量が必要な場合は、出力容量に合わせて入力コンデンサを大きくして、過渡応答を向上させることが推奨されます。

### 入力コンデンサと出力コンデンサの特性

最小容量と最大 ESR 条件を満たすかぎり、ADP2370/ADP2371 で任意の高品質セラミック・コンデンサを使用することができます。セラミック・コンデンサは様々な誘電体を使って製造されて、各々は温度と加えられる電圧に対して異なる動作をします。コンデンサは、必要とされる温度範囲と DC バイアス条件で最小容量を確保できる十分な誘電体を持つ必要があります。最適な性能を得るために、電圧定格値が 6.3 V ~ 25 V の X5R または X7R の誘電体コンデンサを推奨します。Y5V 誘電体コンデンサと Z5U 誘電体コンデンサは温度特性と DC バイアス特性が十分でないため推奨されません。

図 85 に、様々なケース・サイズと電圧定格を持つ幾つかの 10 μF コンデンサについて容量対電圧バイアス特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格の影響を大きく受けます。一般に、コンデンサのパッケージが大きいほど、または電圧定格が大きいほど、優れた安定性を示します。X5R 誘電体の温度変動は、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$  の温度範囲で  $\pm 15\%$  であり、パッケージ・サイズまたは電圧定格の関数になっていません。

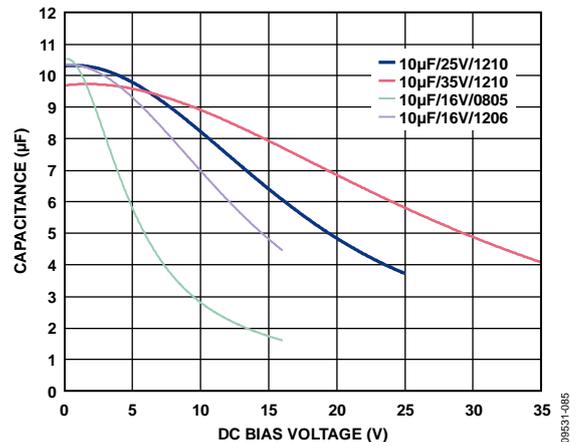


図 85. 電圧対容量特性、様々なケース・サイズ

式 1 を使うと、温度、部品許容誤差、電圧に対するコンデンサの変動を考慮した、ワーストケース容量を求めることができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、

$C_{BIAS}$  は動作電圧での実効容量。

$TEMPCO$  は最悪時のコンデンサ温度係数です。

$TOL$  は最悪時の部品許容誤差です。

この例では、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$  でのワーストケース  $TEMPCO$  を、X5R 誘電体では 15% と想定しています。コンデンサの許容誤差 ( $TOL$ ) は 10% とし、1210 パッケージの 10 μF、35 V コンデンサの  $C_{BIAS}$  は 12 V で 8.53 μF です (図 85 参照)。

これらの値を式 1 に代入すると、

$$C_{EFF} = 8.53\text{ }\mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 6.53\text{ }\mu\text{F}$$

したがって、この例で選択したコンデンサは、選択した出力電圧で、温度と許容誤差に対する ADP2370/ADP2371 の最小容量条件を満たします。

ADP2370/ADP2371 の性能を保証するためには、DC バイアス、温度、許容誤差の影響を各アプリケーションごとに評価することが不可欠です。

## 熱に対する考慮事項

大部分のアプリケーションでは、ADP2370/ADP2371 の効率が高いため、大きな発熱はありませんが、周囲温度が高く、かつ電源電圧と出力電圧の差が大きいアプリケーションでは、パッケージの発熱が大きくなって、チップのジャンクション温度が最大 125°C を超えるようになります。

ADP2370/ADP2371 のジャンクション温度が 150°C を超えると、レギュレータはサーマル・シャットダウンします。永久的な IC の損傷を防止するため、ジャンクション温度が 130°C を下回るまでレギュレータは回復しません。すべての条件で信頼度の高い動作を保証するためには、アプリケーションの熱解析が非常に重要です。式 2 に示すように、チップのジャンクション温度は、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼度の高い動作を保証するためには、ADP2370/ADP2371 のジャンクション温度が 125°C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に寄与するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクションー周囲間の熱抵抗 ( $\theta_{JA}$ ) などがあります。 $\theta_{JA}$  の値は、パッケージ組み立て材料とパッケージの GND および EPAD と PCB をハンダ接続する銅の量に依存します。表 8 に、様々な PCB 銅サイズに対する 8 ピン 3 mm × 3 mm LFCSP パッケージの  $\theta_{JA}$  値 (typ) を示します。

表 8.  $\theta_{JA}$  値 (typ)

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)
25 <sup>1</sup>	162.2
100	124.1
500	68.7
1000	56.5
6400	42.4

<sup>1</sup> デバイスは最小サイズのピン・パターンにハンダ付け。

ADP2370/ADP2371 のジャンクション温度は次式で計算されます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、

$T_A$  は周囲温度。

$P_D$  はチップの総合消費電力で、次式で与えられます。

$$P_D = P_{BUCK} = P_{SW} + P_{TRAN} + P_{SW\_COND} \quad (3)$$

ここで、

$P_{SW}$ 、 $P_{TRAN}$ 、 $P_{SW\_COND}$  は効率のセクションで定義されています。

与えられた周囲温度と総合消費電力に対して、ジャンクション温度が 125°C を超えないようにするため、PCB に対する最小銅サイズ条件が存在します。図 86~図 88 に、様々な周囲温度、総合消費電力、PCB 銅面積に対するジャンクション温度計算を示します。

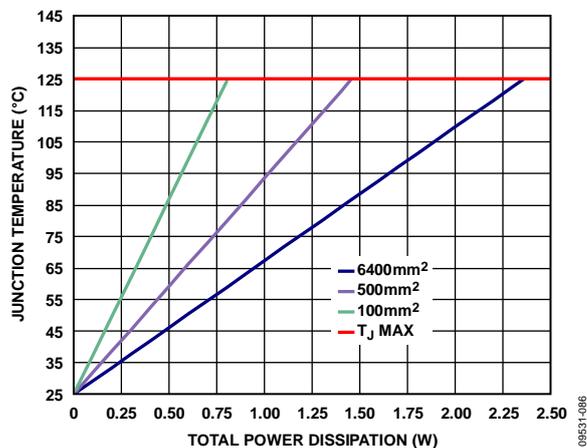


図 86.消費電力対ジャンクション温度、 $T_A = 25^\circ\text{C}$

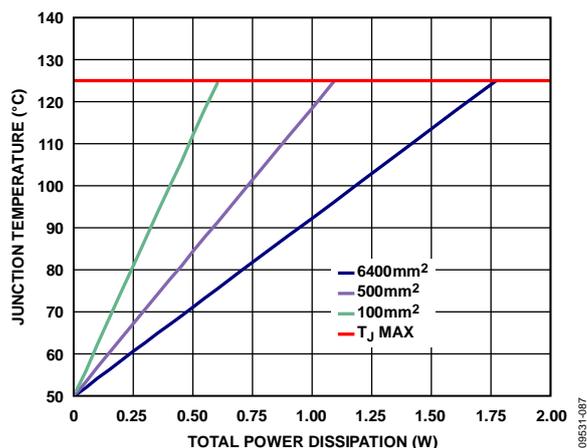


図 87.消費電力対ジャンクション温度、 $T_A = 50^\circ\text{C}$

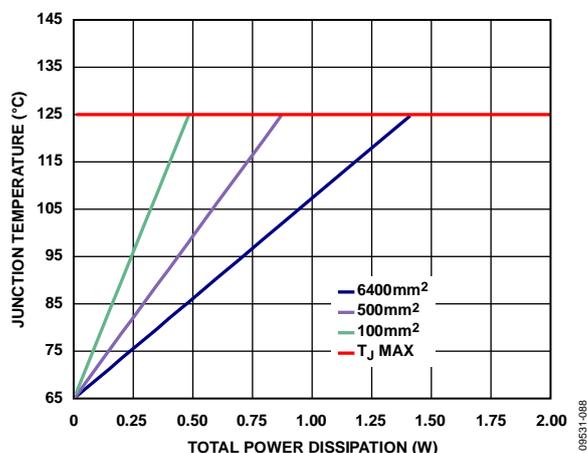


図 88.消費電力対ジャンクション温度、 $T_A = 65^\circ\text{C}$

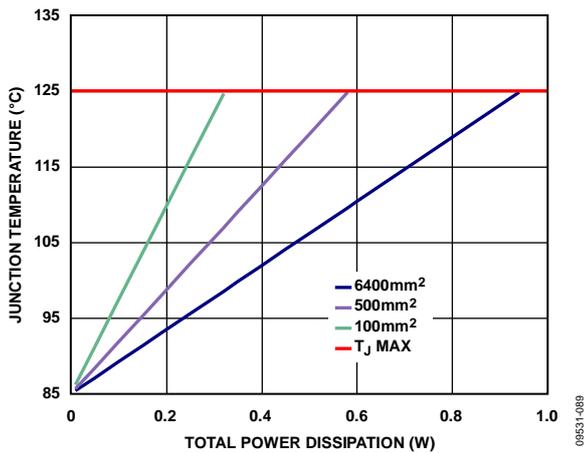


図 89.消費電力対ジャンクション温度、 $T_A = 85^\circ\text{C}$

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ  $\Psi_{JB}$  を使ってジャンクション温度上昇を計算してください。最大ジャンクション温度( $T_J$ )は、次式を使ってボード温度( $T_B$ )と消費電力( $P_D$ )から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

8 ピンの 3 mm × 3 mm LFCSP の  $\Psi_{JB}$  値は、 $22.2^\circ\text{C/W}$  (typ)です。

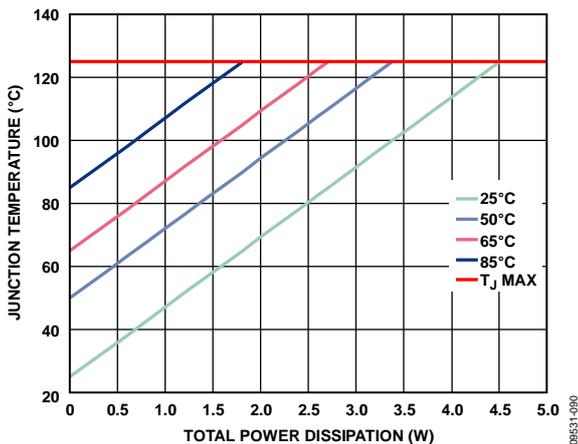


図 90.様々なボード温度での消費電力対ジャンクション温度

### プリント基板レイアウト時の考慮事項

ADP2370/ADP2371 のピンに接触する銅の量を増やすとパッケージからの放熱を改善することができます。表 8 に示すように、限界点に到達して、それ以上銅サイズを増やしても熱放散を大きく改善できません。

レイアウトが良くないと、ADP2370/ADP2371 降圧レギュレータ性能に影響があり、電磁干渉(EMI)、電磁適合性(EMC)性能低下、グラウンド・バウンス、電圧損失などが発生するため、レギュレーションと安定性に影響が生じます。次のルールを適用して最適性能を保証する優れた PCB レイアウトを行なってください。

- 短いパターンを使用し、インダクタ、入力コンデンサ、出力コンデンサを IC の近くに配置します。これらの部品は高スイッチング周波数を伝送し、広いパターンはアンテナとして機能します。
- 出力電圧フィードバック経路をインダクタや SW ノードから一定の距離を置いてルーティングし、ノイズと電磁干渉を最小限に抑えます。
- 部品面のグラウンドへ接続してある複数のピアを持つグラウンド・プレーンを使って、敏感な回路ノードのノイズ干渉をさらに減らします。
- 0402 または 0603 サイズのコンデンサを使うと、面積が制限されているボード上で最小のフットプリント・ソリューションが実現できます。

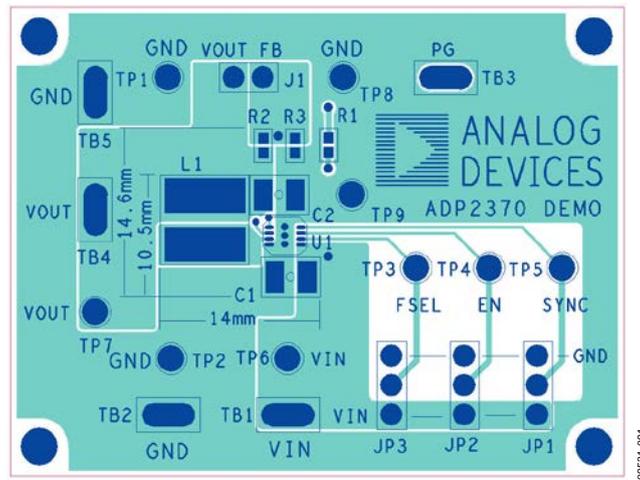


図 91.PCB レイアウト、上面

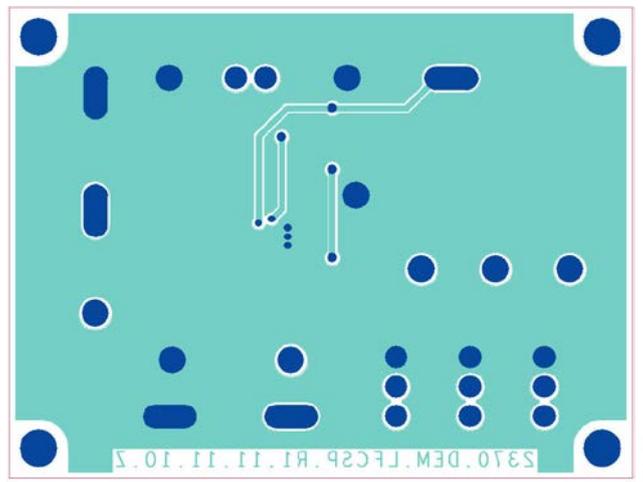


図 92.PCB レイアウト、下面

パッケージとオーダー情報

外形寸法

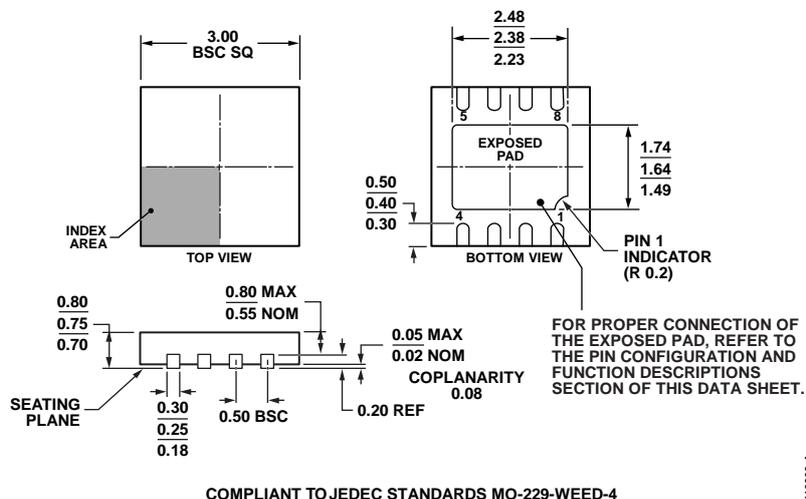


図 93. 8 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_WD]  
 3 mm × 3 mm ボディ、極薄、デュアル・リード  
 (CP-8-5)  
 寸法: mm

オーダー・ガイド

Model <sup>1</sup>	Buck Output Voltage (V)	Temperature Range	Package Description	Package Option	Branding
ADP2370ACPZ-1.2-R7	1.2	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL4
ADP2370ACPZ-1.5-R7	1.5	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL5
ADP2370ACPZ-1.8-R7	1.8	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL6
ADP2370ACPZ-2.5-R7	2.5	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL7
ADP2370ACPZ-3.0-R7	3.0	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL8
ADP2370ACPZ-3.3-R7	3.3	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LL9
ADP2370ACPZ-5.0-R7	5.0	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LLB
ADP2370ACPZ-R7	Adjustable	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LGZ
ADP2371ACPZ-1.2-R7	1.2 with QOD	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LLJ
ADP2371ACPZ-1.8-R7	1.8 with QOD	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LLK
ADP2371ACPZ-3.3-R7	3.3 with QOD	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LLL
ADP2371ACPZ-R7	Adjustable with QOD	-40°C to +125°C	8-Lead LFCSP_WD	CP-8-5	LLM
ADP2370CPZ-REDYKIT			REDYKIT		

<sup>1</sup> Z = RoHS 準拠製品。