

特長

- 広い入力電圧範囲: 3.0 V~20 V
- 最大負荷電流
 - ADP2302: 2 A
 - ADP2303: 3 A
- 全温度範囲における出力精度: $\pm 1.5\%$
- 出力電圧: 最低 0.8 V
- スイッチング周波数: 700 kHz
- 電流モード制御アーキテクチャ
- 自動 PFM/PWM モード
- ヒステリシス付きの高精度イネーブル・ピン
- ハイサイド MOSFET を内蔵
- ブートストラップ・ダイオードを内蔵
- 内部補償とソフト・スタート
- Power Good 出力
- 低電圧ロックアウト(UVLO)
- 過電流保護(OCP)
- サーマル・シャットダウン(TSD)
- エクスポーズド・パッド付きの 8 ピン SOIC パッケージ

アプリケーション

- 中間電源レール変換
- DC/DC ポイント・オブ・ロード・アプリケーション
- 通信およびネットワーク装置
- 工業用および計装
- 健康機器および医用機器
- 民生機器

概要

ADP2302/ADP2303 は、パワーMOSFET を内蔵した、固定周波数電流モードのコンパクトな降圧 DC/DC レギュレータです。3 V から 20 V までの広い入力電圧範囲で動作するため、さまざまなアプリケーションで使用できます。ADP2302/ADP2303 の出力電圧は、調整可能なバージョンでは最低 0.8 V まで可能であり、固定出力バージョンとしては 5.0 V、3.3 V、2.5 V 出力電圧の製品を提供しています。動作周波数が 700 kHz であるため、小型のインダクタとセラミック・コンデンサが使用可能なので小型のソリューションを提供することができます。電流モード制御は、高速で安定なライン過渡性能および負荷過渡性能を提供します。ADP2302/ADP2303 は、パワーアップ時の大きな突入電流

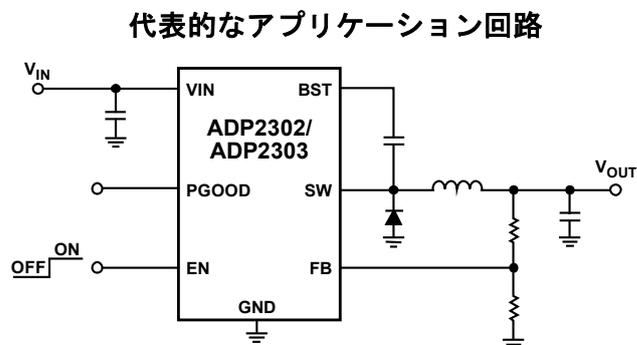


図 1. 典型的なアプリケーション回路

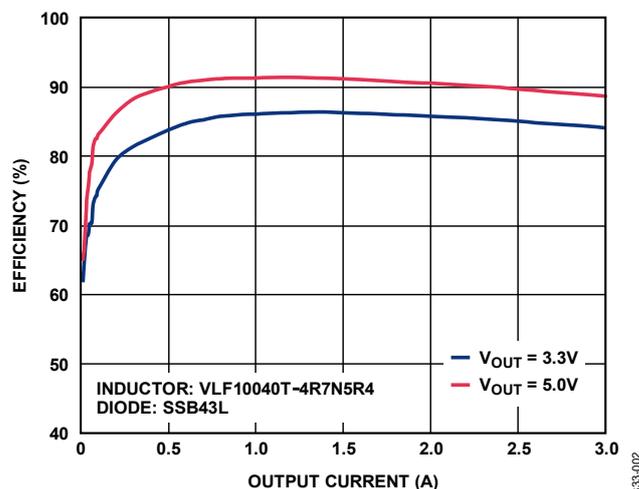


図 2. ADP2303 の出力電流対効率、 $V_{IN} = 12 V$

を防止するソフト・スタート回路を内蔵しています。電源正常信号は、イネーブル入力を持つデバイスをシーケンス制御するときにご使用することができます。高精度イネーブル・スレッシュホールド電圧を使うと、他の入力/出力電源からこのデバイスを容易にシーケンス制御することができます。その他の主な内蔵機能としては、低電圧ロックアウト(UVLO)、過電圧保護(OVP)、サーマル・シャットダウン(TSD)、過電流保護(OCP)などがあります。

ADP2302/ADP2303 デバイスは、エクスポーズド・パッド付きの 8 ピン SOIC パッケージを採用し、ジャンクション温度範囲定格は $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2010 Analog Devices, Inc. All rights reserved.

目次

特長.....	1	過電圧保護機能(OVP).....	15
アプリケーション.....	1	パワーグッド...エラー!ブックマークが定義されていません。	
代表的なアプリケーション回路.....	1	制御ループ.....	15
概要.....	1	アプリケーション情報.....	16
改訂履歴.....	2	出力電圧の設定.....	16
仕様.....	3	電圧変換の制限.....	16
絶対最大定格.....	4	低入力電圧についての考慮事項.....	17
熱抵抗.....	4	高精度イネーブルの設定.....	17
ESDに関する注意.....	4	インダクタ.....	17
ピン配置およびピン機能説明.....	5	キャッチ・ダイオード.....	18
代表的な性能特性.....	6	入力コンデンサ.....	19
機能ブロック図.....	13	出力コンデンサ.....	19
動作原理.....	14	熱に対する考慮事項.....	19
基本動作.....	14	デザイン例.....	20
PWMモード.....	14	キャッチ・ダイオードの選択.....	20
省電力モード.....	14	インダクタの選択.....	20
ブートストラップ回路.....	14	出力コンデンサの選択.....	20
高精度イネーブル.....	14	抵抗分圧器の選択.....	20
内蔵ソフトスタート.....	14	回路ボード・レイアウトの推奨事項.....	22
電流制限機能.....	14	代表的なアプリケーション回路.....	23
短絡保護機能.....	14	外形寸法.....	26
低電圧ロックアウト(UVLO).....	15	オーダー・ガイド.....	26
サーマル・シャットダウン(TSD).....	15		

改訂履歴

7/10—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{IN} = 3.3\text{ V}$ 、最小/最大仕様は $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 、typ 仕様は $T_A = 25^\circ\text{C}$ 。

表 1.

Parameters	Symbol	Test Conditions	Min	Typ	Max	Unit
VIN						
Voltage Range	V_{IN}		3.0		20	V
Supply Current	I_{VIN}	No switching, $V_{IN} = 12\text{ V}$		720	950	μA
Shutdown Current	I_{SHDN}	$V_{EN} = 0\text{ V}$, $V_{IN} = 12\text{ V}$		24	45	μA
Undervoltage Lockout Threshold	UVLO	V_{IN} rising		2.7	2.9	V
		V_{IN} falling	2.2	2.4		V
FB						
Regulation Voltage	V_{FB}	ADP230xARDZ (adjustable)	0.788	0.8	0.812	V
		ADP230xARDZ-2.5	2.463	2.5	2.538	V
		ADP230xARDZ-3.3	3.25	3.3	3.35	V
		ADP230xARDZ-5.0	4.925	5.0	5.075	V
Bias Current	I_{FB}	ADP230xARDZ (adjustable)		0.01	0.1	μA
SW						
On Resistance ¹		$V_{BST} - V_{SW} = 5\text{ V}$, $I_{SW} = 200\text{ mA}$	80	120	160	$\text{m}\Omega$
Peak Current Limit		ADP2302, $V_{BST} - V_{SW} = 5\text{ V}$	2.7	3.5	4.4	A
		ADP2303, $V_{BST} - V_{SW} = 5\text{ V}$	4.6	5.5	6.4	A
Leakage Current		$V_{EN} = V_{SW} = 0\text{ V}$, $V_{IN} = 12\text{ V}$		0.1	5	μA
Minimum On Time				126	170	ns
Minimum Off Time				210	280	ns
OSCILLATOR FREQUENCY	f_{SW}		595	700	805	kHz
SOFT START TIME				2048		Clock cycles
EN						
Input Threshold	V_{EN}		1.12	1.2	1.28	V
Input Hysteresis				100		mV
Pull-Down Current				1.2		μA
BOOTSTRAP VOLTAGE	V_{BOOT}	$V_{IN} = 12\text{ V}$	4.7	5.0	5.3	V
PGOOD						
PGOOD Rising Threshold			82.5	87.5	92.5	%
PGOOD Hysteresis				2.5		%
PGOOD Deglitch Time ²				32		Clock cycles
PGOOD Output Low Voltage				150	300	mV
PGOOD Leakage Current		$V_{PGOOD} = 5\text{ V}$		0.1	1	μA
THERMAL SHUTDOWN						
Threshold		Rising temperature		150		$^\circ\text{C}$
Hysteresis				15		$^\circ\text{C}$

¹ ピン間で測定。

² デザインで保証。

絶対最大定格

表 2.

Parameter	MAX Rating
VIN, EN, PGOOD	-0.3 V to +24 V
SW	-1.0 V to +24 V
BST to SW	-0.6 V to +6 V
FB, NC	-0.3 V to +6 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

絶対最大定格は、組み合わせではなく個別に適用されます。特に注記がない限り、すべての電圧はGNDを基準にします。

熱抵抗

θ_{JA} はワーストケース条件で規定します。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定します。

表 3.熱抵抗¹

Package Type	θ_{JA}	Unit
8-Lead SOIC_N_EP	58.5	°C/W

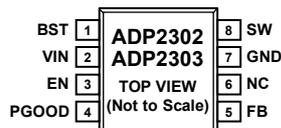
¹ θ_{JA} は、JEDEC 4層ボードを使い自然空冷で測定。

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明



NOTES

1. NC = NO CONNECT.
2. THE EXPOSED PAD SHOULD BE SOLDERED TO AN EXTERNAL GROUND PLANE UNDERNEATH THE IC FOR THERMAL DISSIPATION.

08833-003

図 3. ピン配置(上面図)

表 4. ピン機能の説明

ピン番号	記号	説明
1	BST	ハイサイド MOSFET ドライバ用のブースト電源。SW ピンと BST ピンの間に 0.1 μ F のコンデンサを接続して、フローティング電源を形成し、MOSFET スイッチのゲートを V_{IN} 電源電圧を上回る値に駆動します。
2	VIN	電源入力。GND にセラミック・バイパス・コンデンサを接続し、このピンから直接入力電源に接続します。
3	EN	出力イネーブル。このピンをハイ・レベルにすると、出力がイネーブルされます。このピンをロー・レベルにすると、出力がディスエーブルされます。このピンは、プログラマブルな UVLO 入力として使うこともできます。このピンには、GND への 1.2 μ A の内部プルダウン電流が流れます。
4	PGOOD	Power Good のオープン・ドレイン出力。
5	FB	帰還電圧センス入力。調整可能なバージョンの場合、このピンは V_{OUT} の抵抗分圧器へ接続します。固定出力バージョンの場合は、このピンを V_{OUT} へ直接接続します。
6	NC	内部テストに使用されます。正常動作のためには、このピンを GND に接続するか、またはフローティングのままにしてください。
7	GND	グラウンド。このピンはグラウンド・プレーンへ接続してください。
8	SW	スイッチ・ノード出力。このピンと V_{OUT} の間にインダクタを接続し、このピンと GND の間にキャッチ・ダイオードを接続します。
9 (EPAD)	エクスポーズド・パッド	エクスポーズド・パッドは、熱放散のために IC 直下の外部グラウンド・プレーンへ接続する必要があります。

代表的な性能特性

特に指定がない限り、 $V_{IN} = 3.3\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

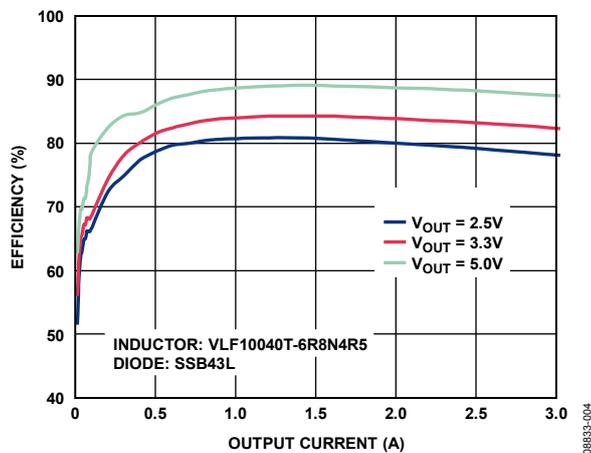


図 4.ADP2303 の効率、 $V_{IN} = 18\text{ V}$

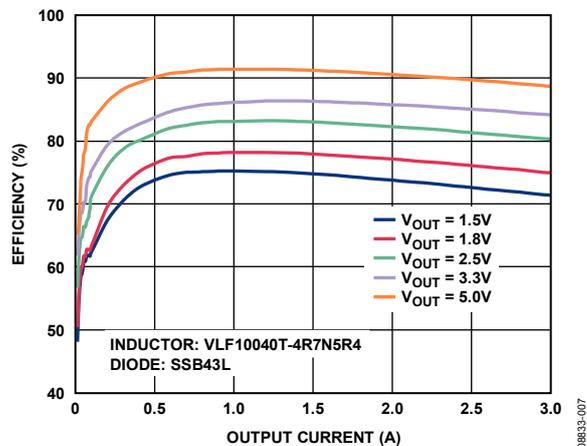


図 7.ADP2303 の効率、 $V_{IN} = 12\text{ V}$

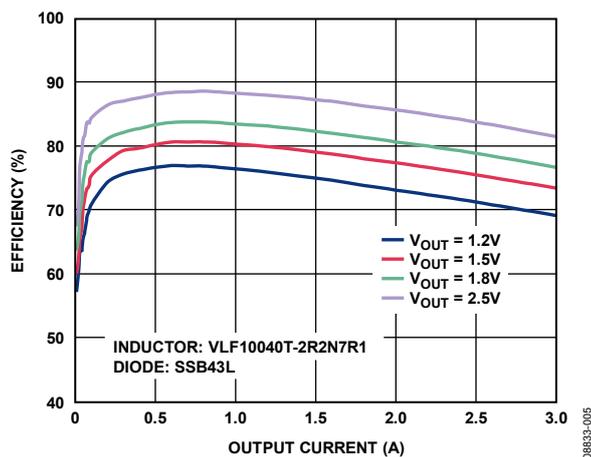


図 5.ADP2303 の効率、 $V_{IN} = 5\text{ V}$

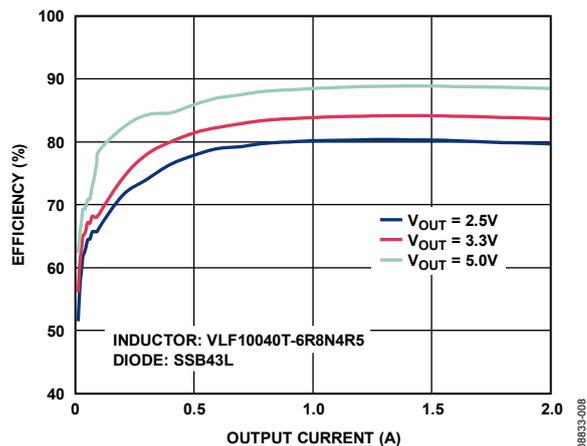


図 8.ADP2302 の効率、 $V_{IN} = 18\text{ V}$

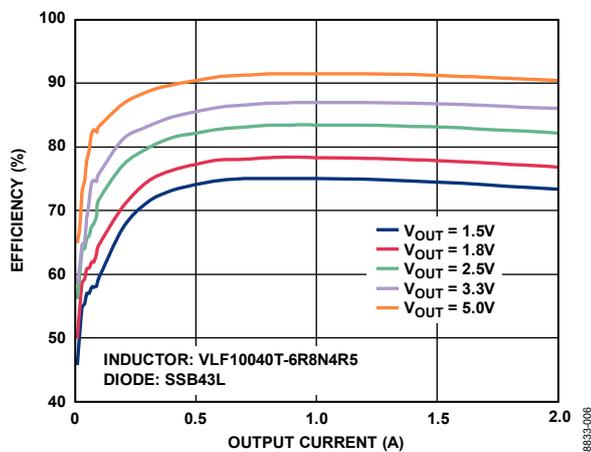


図 6.ADP2302 の効率、 $V_{IN} = 12\text{ V}$

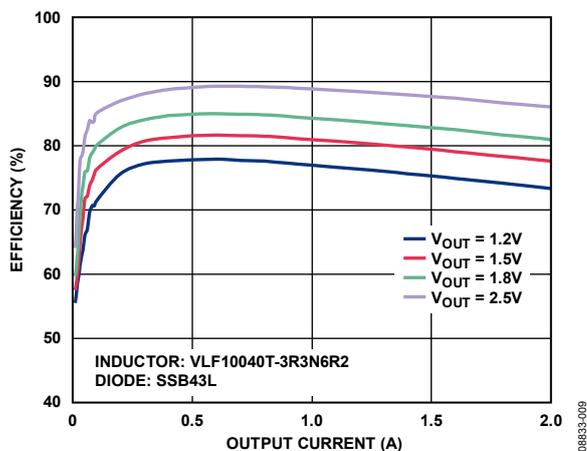
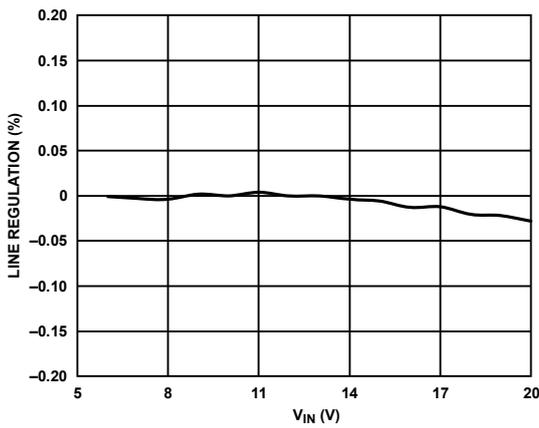
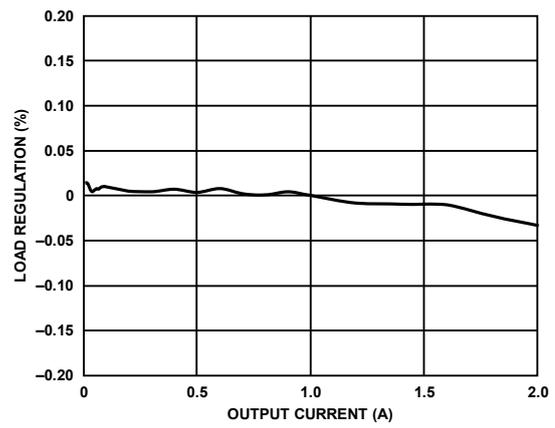


図 9.ADP2302 の効率、 $V_{IN} = 5\text{ V}$



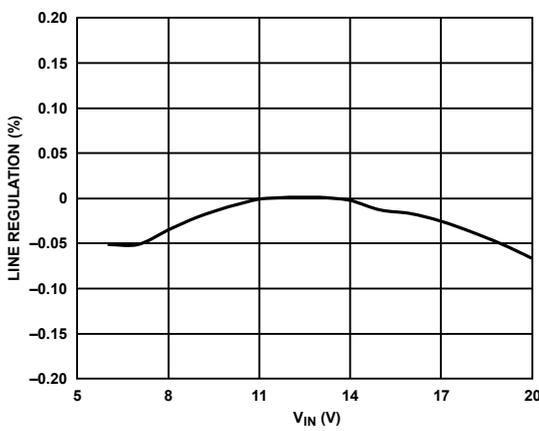
08833-010

図 10. ADP2302 のライン・レギュレーション
 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 2\text{ A}$



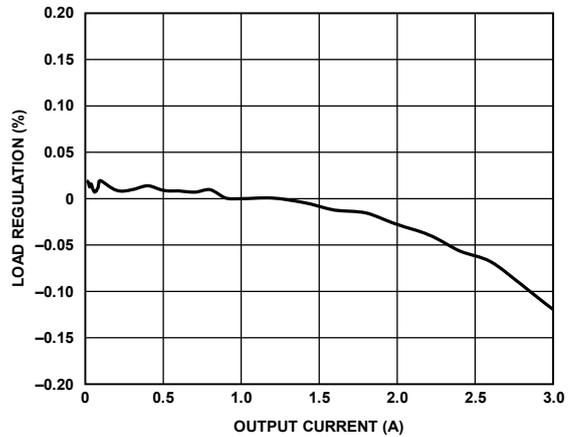
08833-013

図 13. ADP2302 の負荷レギュレーション
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$



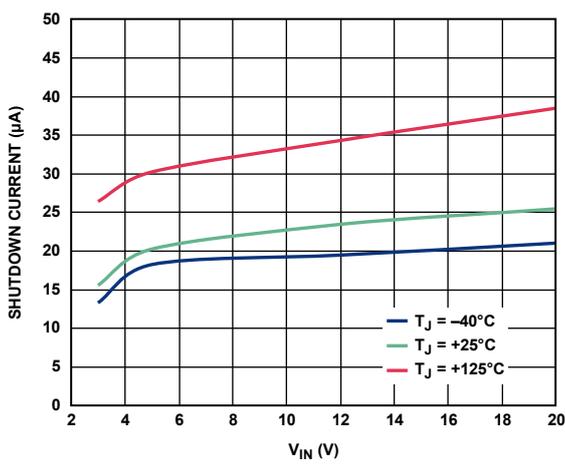
08833-011

図 11. ADP2303 のライン・レギュレーション
 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 3\text{ A}$



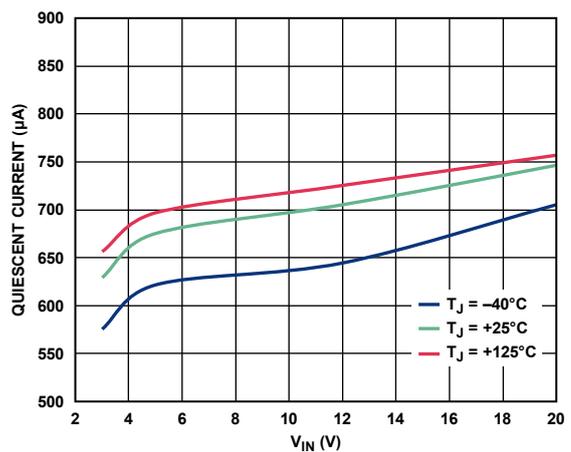
08833-014

図 14. ADP2303 の負荷レギュレーション
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$



08833-012

図 12. V_{IN} 対シャットダウン電流



08833-015

図 15. V_{IN} 対静止電流

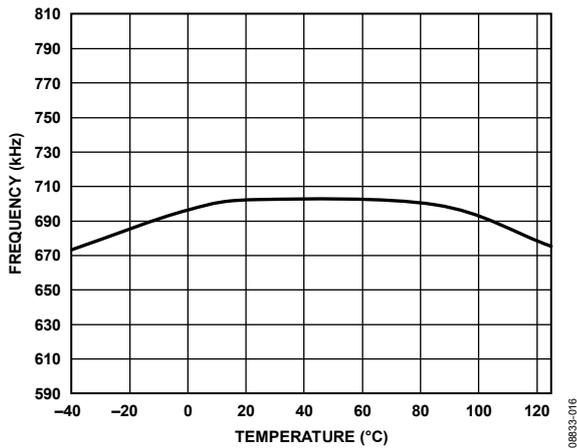


図 16. 温度対周波数

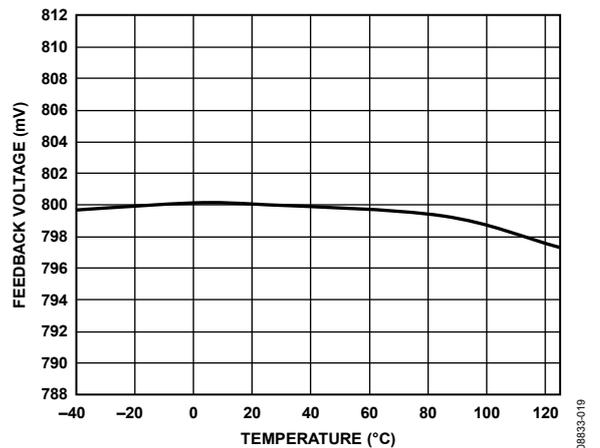


図 19. 0.8 V 帰還電圧の温度特性

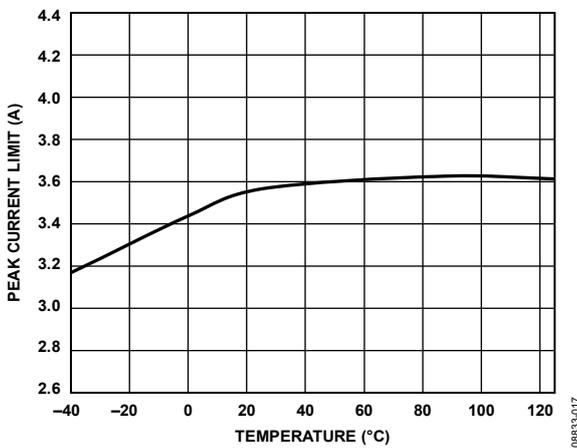


図 17. ADP2302 電流制限スレッシュホールドの温度特性
 $V_{BST} - V_{SW} = 5V$

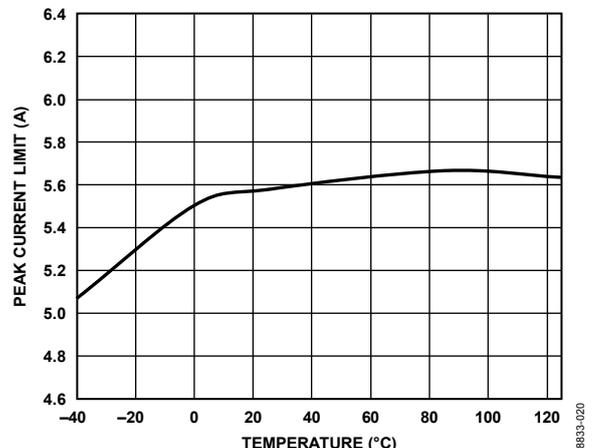


図 20. ADP2303 電流制限スレッシュホールドの温度特性
 $V_{BST} - V_{SW} = 5V$

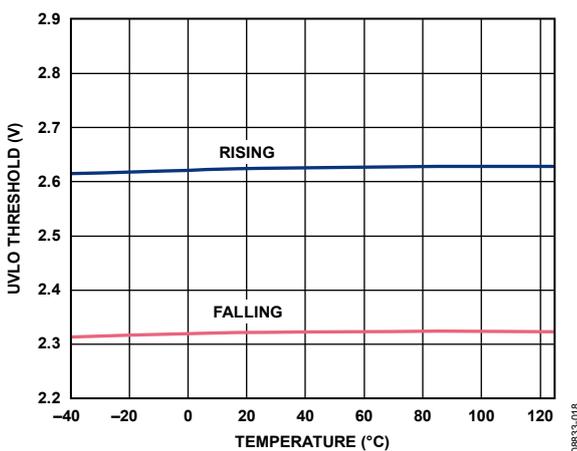


図 18. UVLO スレッシュホールドの温度特性

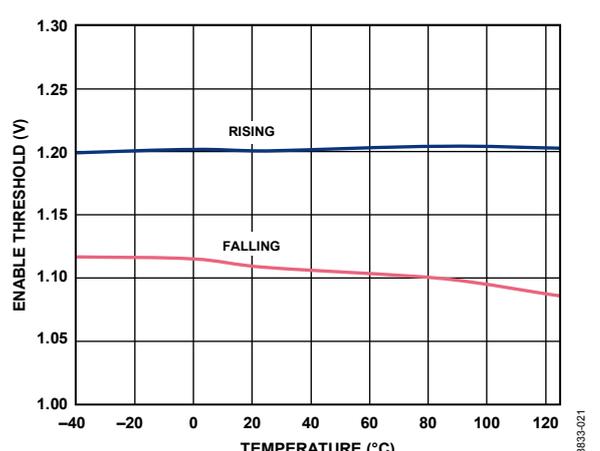


図 21. イネーブル・スレッシュホールドの温度特性

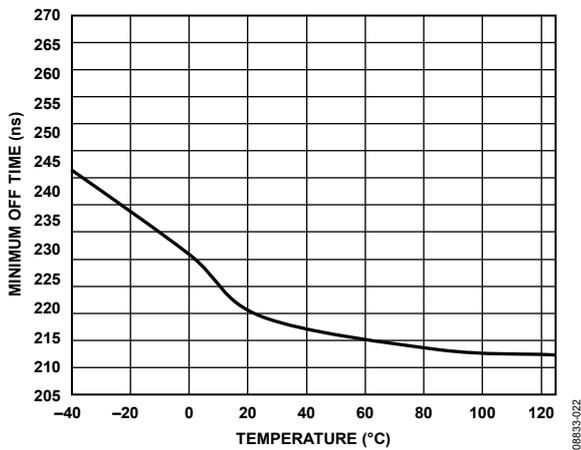


図 22.最小オフ時間の温度特性

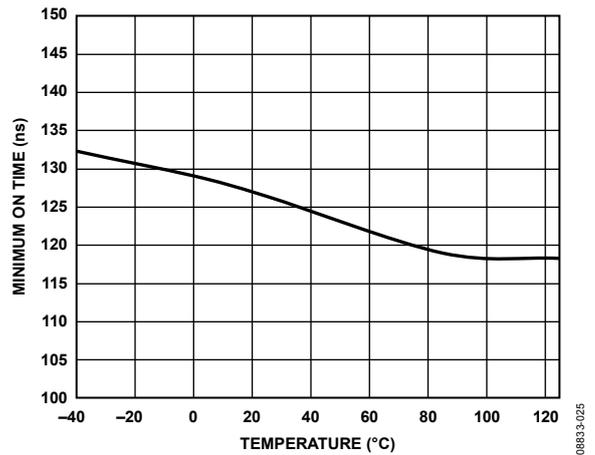


図 25.最小オン時間の温度特性

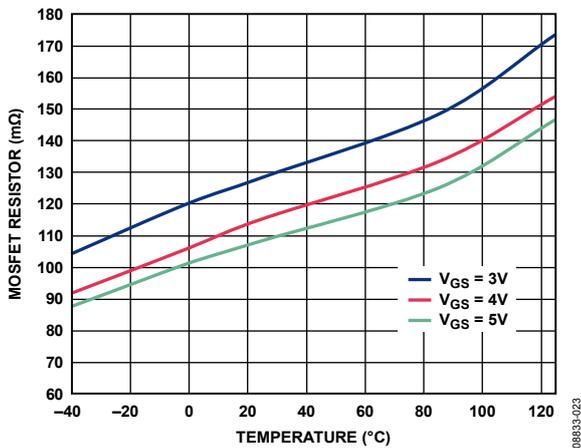


図 23.MOSFET $R_{DS(on)}$ の温度特性(ピン間測定)

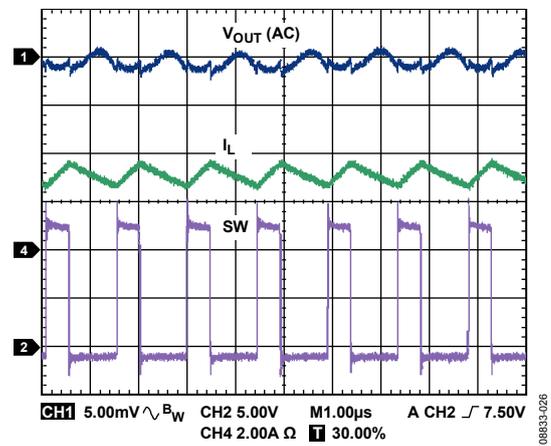


図 26.連続導通モード(CCM)、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$

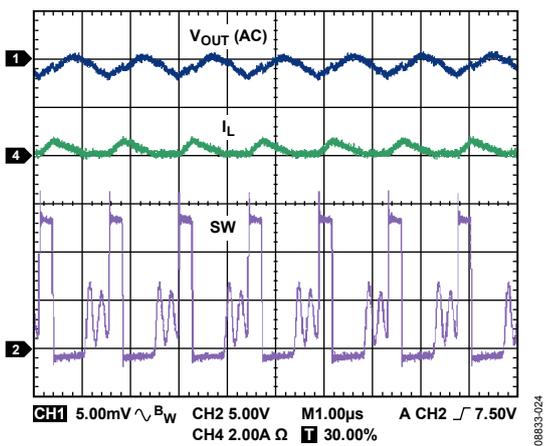


図 24.非連続導通モード(DCM)、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$

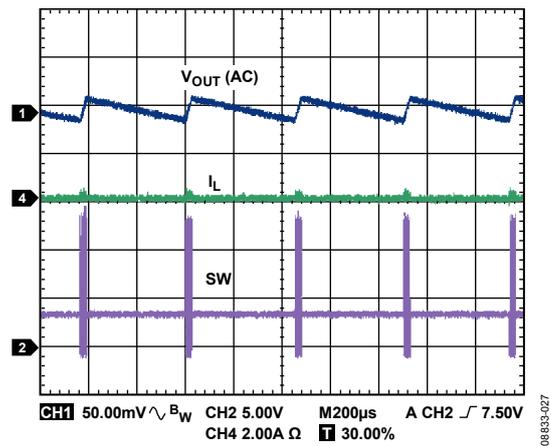


図 27.省電力モード、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$

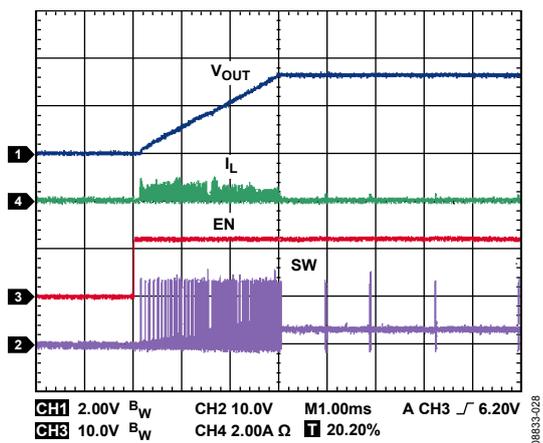


図 28. ソフト・スタート、無負荷、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$

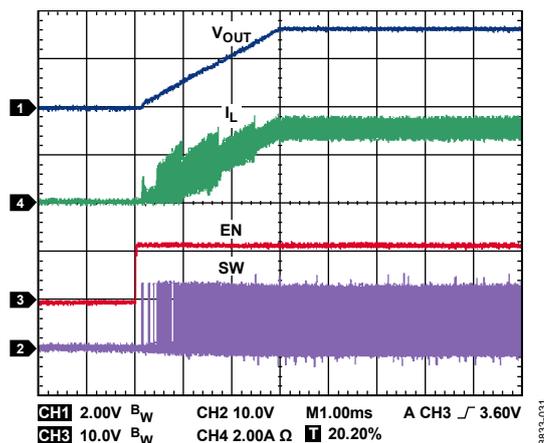


図 31. ソフト・スタート、フル負荷、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$

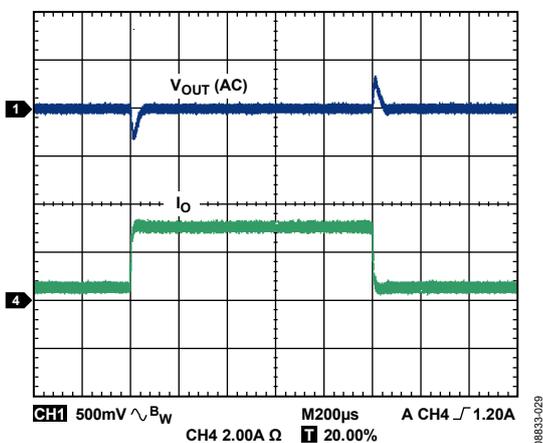


図 29. ADP2303 の負荷過渡応答
 $0.5\text{ A} \sim 3.0\text{ A}$ 、 $V_{OUT} = 5.0\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\text{ }\mu\text{H}$ 、 $C_{OUT} = 47\text{ }\mu\text{F}$

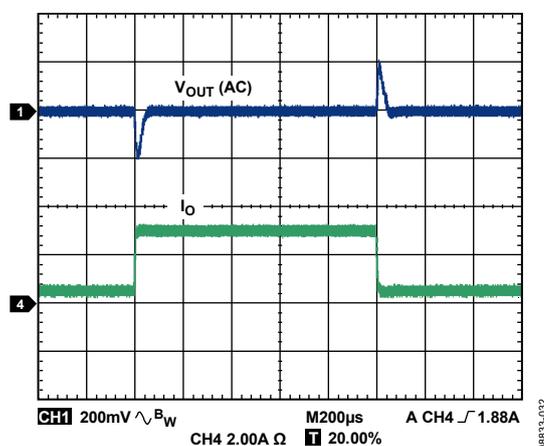


図 32. ADP2303 の負荷過渡応答
 $0.5\text{ A} \sim 3.0\text{ A}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\text{ }\mu\text{H}$ 、 $C_{OUT} = 2 \times 47\text{ }\mu\text{F}$

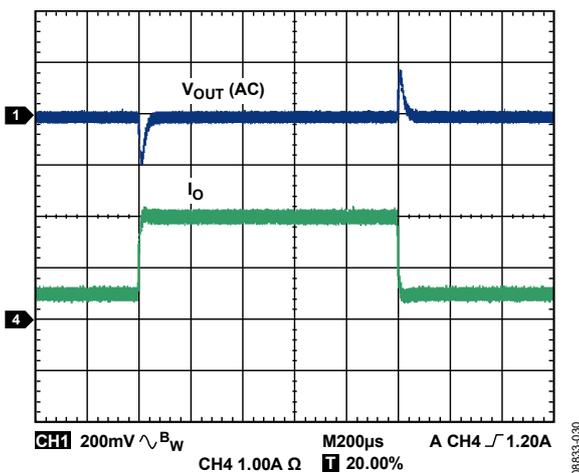


図 30. ADP2302 の負荷過渡応答
 $0.5\text{ A} \sim 2.0\text{ A}$ 、 $V_{OUT} = 5.0\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 6.8\text{ }\mu\text{H}$ 、 $C_{OUT} = 2 \times 22\text{ }\mu\text{F}$

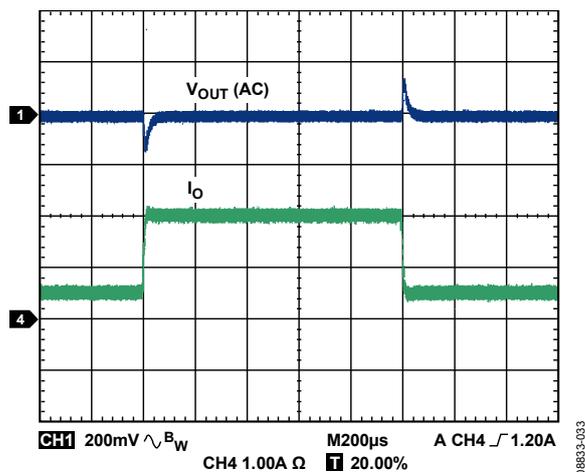


図 33. ADP2302 の負荷過渡応答
 $0.5\text{ A} \sim 2.0\text{ A}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 6.8\text{ }\mu\text{H}$ 、 $C_{OUT} = 2 \times 22\text{ }\mu\text{F}$

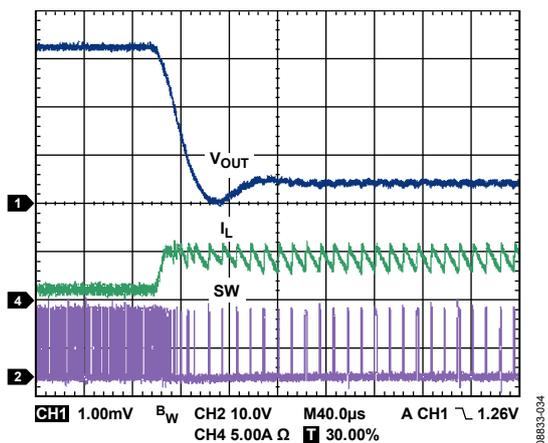


図 34.出力短絡、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 47\ \mu\text{F}$

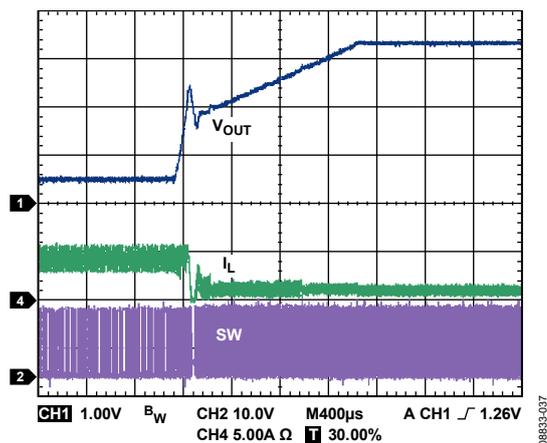


図 37.出力短絡回復、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 47\ \mu\text{F}$

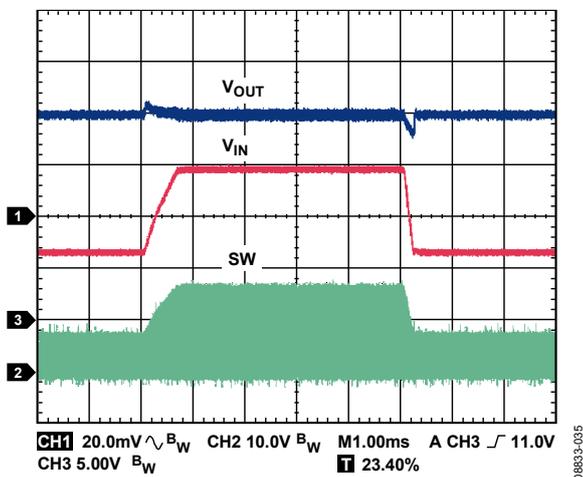


図 35.ADP2303 のライン過渡応答
 $7\text{ V} \sim 15\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 3\text{ A}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 47\ \mu\text{F}$

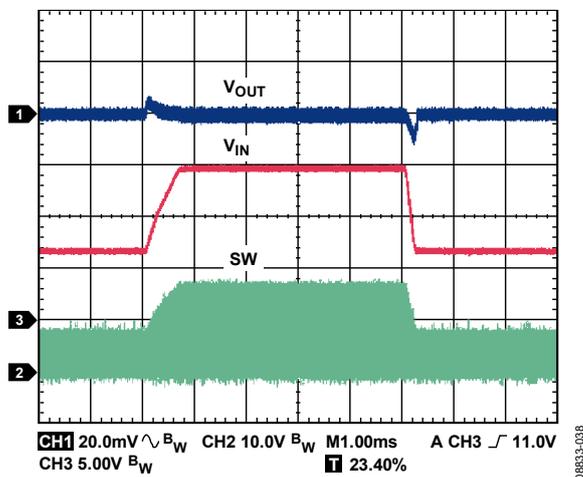


図 38.ADP2302 のライン過渡応答
 $7\text{ V} \sim 15\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 2\text{ A}$
 $L = 6.8\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 22\ \mu\text{F}$

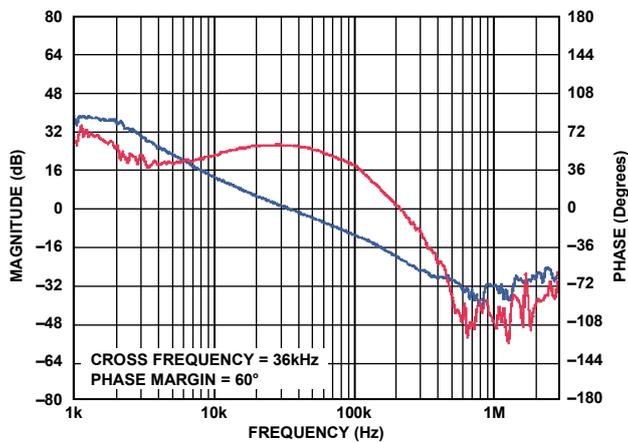


図 36.ADP2302 の周波数応答
 $V_{OUT} = 2.5\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 3 \times 22\ \mu\text{F}$

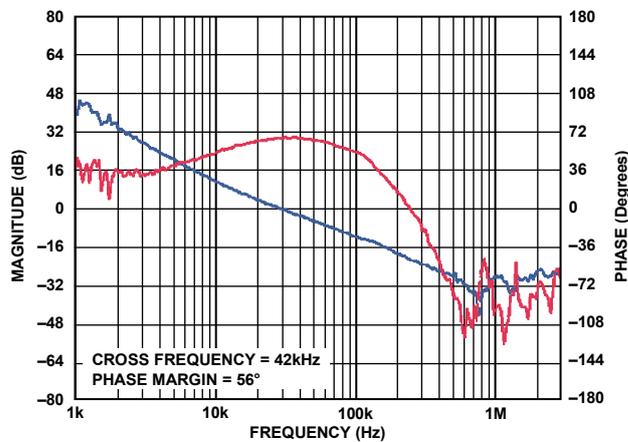


図 39.ADP2302 の周波数応答
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 6.8\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 22\ \mu\text{F}$

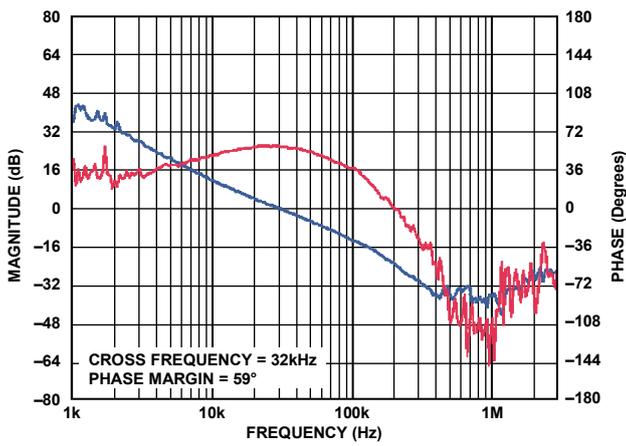


図 40. ADP2302 の周波数応答
 $V_{OUT} = 5\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 6.8\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 22\ \mu\text{F}$

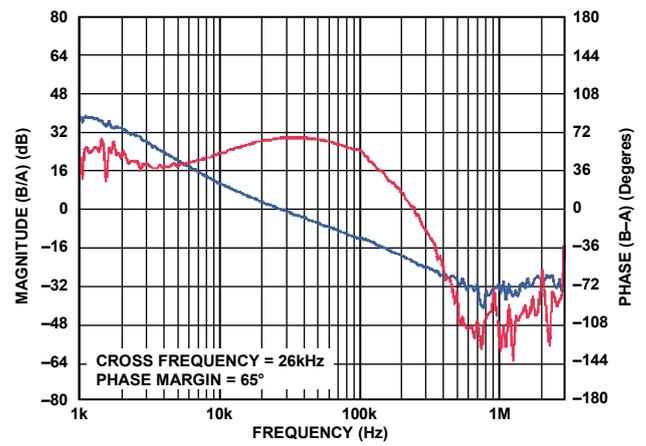


図 42. ADP2303 の周波数応答
 $V_{OUT} = 2.5\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 3.3\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 47\ \mu\text{F}$

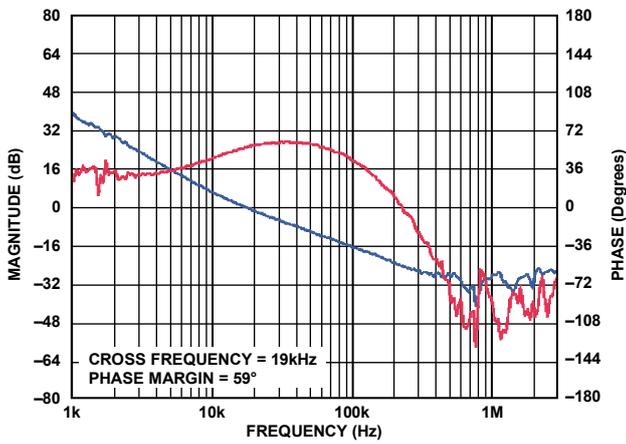


図 41. ADP2303 の周波数応答
 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 47\ \mu\text{F}$

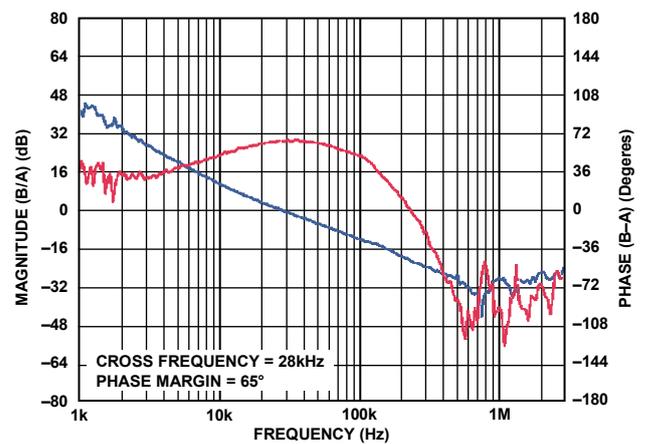


図 43. ADP2303 の周波数応答
 $V_{OUT} = 5\text{ V}$ 、 $V_{IN} = 12\text{ V}$
 $L = 4.7\ \mu\text{H}$ 、 $C_{OUT} = 47\ \mu\text{F}$

機能ブロック図

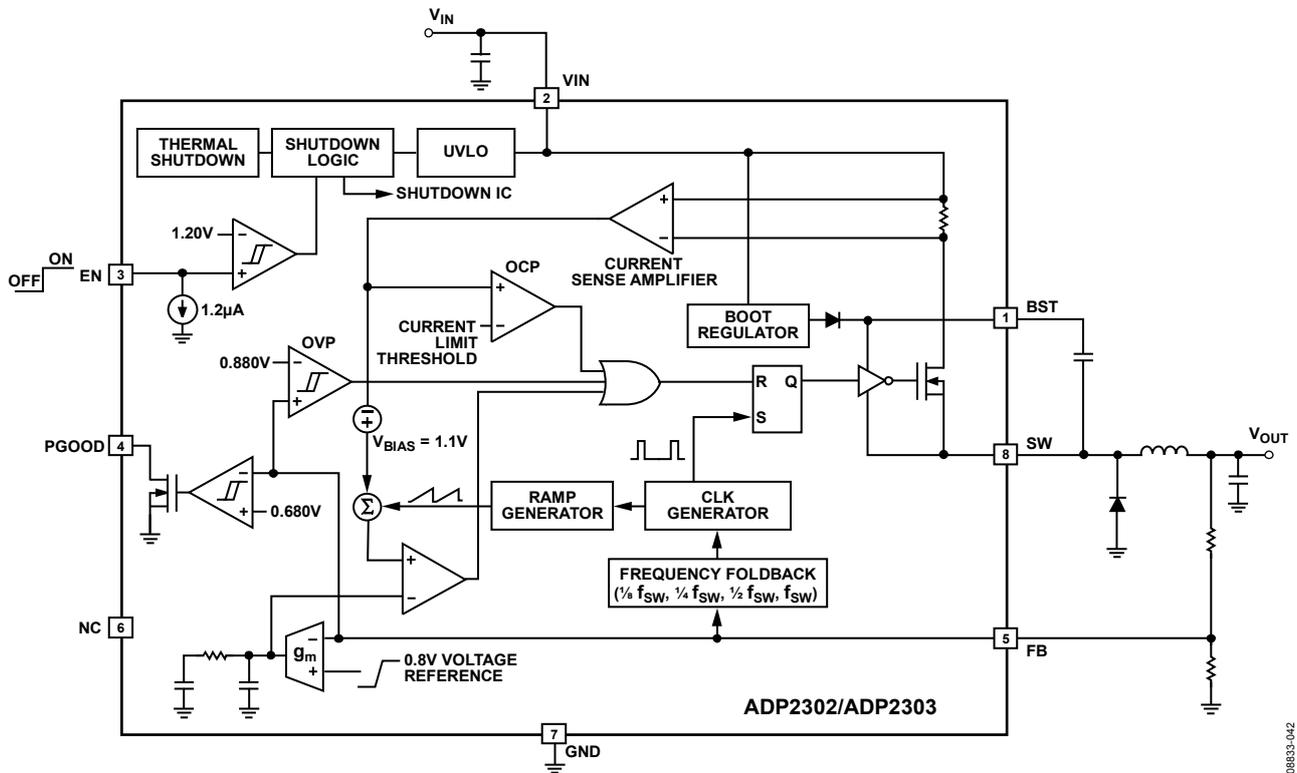


図 44.機能ブロック図

08833-042

動作原理

ADP2302/ADP2303 は、ハイ・サイド・パワー・MOSFET 内蔵の非同期整流降圧 DC/DC レギュレータです。高スイッチング周波数と小型の 8 ピン SOIC パッケージにより、小型の降圧 DC/DC レギュレータ・ソリューションを実現します。

ADP2302/ADP2303 は、3.0 V~20 V の入力電圧で動作することができ、最低 0.8 V までの出力電圧を安定化します。

ADP2302 は 2 A の最大連続出力電流を、ADP2303 は 3 A の最大連続出力電流を、それぞれ供給することができます。

基本動作

ADP2302/ADP2303 では、中~高の負荷電流時では固定周波数ピーク電流モード PWM アーキテクチャを採用していますが、低負荷ではパルス・スキップ・モード制御方式に移行して、スイッチング電力損失を低減し、効率低下を防ぎます。固定周波数 PWM モードでは、内蔵 MOSFET のデューティ・サイクルを制御して出力を安定化します。低負荷時のパルス・スキップ・モードでは、出力リップルが大きくなりますが、出力電圧をヒステリシス方式で制御します。この動作モードでは、レギュレータがスイッチングを数サイクル単位で定期的に停止し、変換損失を最小限に抑え手効率を改善します。

PWMモード

PWM モードでは、ADP2302/ADP2303 は内部発振器で設定する固定周波数で動作します。発振器サイクルが開始するたびに、MOSFET スイッチがオンになり、インダクタの両端に正電圧が印加されます。インダクタ電流が増加し、電流検出信号がインダクタのピーク電流スレッシュホールドに達すると、MOSFET スイッチをオフにします。このスレッシュホールドは誤差アンプ出力によって設定します。MOSFET がオフのとき、次の発振器クロック・パルスで新しいサイクルが開始するまで、インダクタの電流は外部ダイオードにより転流します。

パワーセーブ・モード

高効率を達成するために、ADP2302/ADP2303 は、出力負荷がパルス・スキップ電流スレッシュホールドを下回ると、ただちにパルス・スキップ・モードに移行します。出力電圧が低下してレギュレーション・レベルを下回ると、ADP2302/ADP2303 は、発振器の数サイクル間 PWM モードに入り、出力電圧をレギュレーションのレベルまで上昇させます。バーストとバーストの間のアイドル時間は、MOSFET スイッチがオフになり、出力コンデンサがすべての負荷電流を供給します。

パルス・スキップ・モードのコンパレータがピーク・インダクタ電流情報を示す内部の補償ノードを監視するため、パルス・スキップ負荷電流スレッシュホールドの平均値は、入力電圧(V_{IN})、出力電圧(V_{OUT})、インダクタ、出力コンデンサに依存します。

出力電圧がレギュレーション・レベルを下回ったり回復したりするため、パワーセーブ・モード時の出力電圧リップルは PWM 動作モード時のリップルより大きくなります。

ブートストラップ回路

ADP2302/ADP2303 はそれぞれブート・レギュレータを内蔵しているため、0.1 μ F のセラミック・コンデンサ(X5R または X7R) を BST ピンと SW ピンの間に接続して、ハイサイド MOSFET にゲート駆動電圧を供給する必要があります。ハイサイド MOSFET をオンにするには、BST ピンと SW ピン間で 1.2 V 以上の電位差が必要です。この電圧は、ダイオード経由で BST ピンに外部電圧源を供給する場合は 5.5 V 以下にします。

ADP2302/ADP2303 は BST と SW ピン間の電圧を差動で検出して安定化させ、ゲート駆動回路用の 5.0 V (typ) のブートストラップ電圧を生成します。チップに内蔵されたダイオードが、MOSFET スイッチがオンになるときの VIN と BST ピン間の逆方向電圧をブロックします。

高精度イネーブル

ADP2302/ADP2303 は、リファレンス電圧が 1.2 V、ヒステリシスが 100 mV の高精度イネーブル回路を備えています。EN ピンの電圧が 1.2 V より大きくなると、デバイスはイネーブルになります。EN 電圧が 1.1 V を下回ると、デバイスはディスエーブルになります。この高精度イネーブル・スレッシュホールド電圧により、デバイスとほかの入出力電源との接続が簡単になります。また、抵抗分割器を利用して、この回路をプログラマブルな UVLO 入力として使用することもできます。EN ピンがフローティング状態の場合は、内部の 1.2 μ A プルダウン電流によって誤差を防止できます。

内蔵ソフト・スタート

ADP2302/ADP2303 はソフト・スタート回路を内蔵しており、スタートアップ時に出力電圧の上昇を制御することによって突入電流を制限することができます。ソフト・スタート時間は、2048 クロック・サイクルに固定されています。

電流制限

ADP2302/ADP2303 は電流制限保護回路を備えており、ハイサイド MOSFET スイッチに流れる正電流を制限することができます。パワー・スイッチの正電流を制限することで、入力から出力に流れる電流量が制限されます。

短絡保護

ADP2302/ADP2303 は周波数フォールドバックを備えており、出力でハード短絡が発生した場合に出力電流が暴走するのを防ぐことができます。FB ピンの電圧が一定の値を急激に下回ると、スイッチング周波数が低下します。これによって、インダクタの電流が低下する時間が長くなりますが、ピーク電流を安定化する間のリップル電流が増大します。その結果、平均出力電流が減少し、出力電流の暴走を防止します。スイッチング周波数と FB ピン電圧間の相関関係をエラー! 参照元が見つかりません。に示します。

表 5. f_{SW} と V_{FB} との関係

FB Pin Voltage	Switching Frequency
$V_{FB} \geq 0.6 \text{ V}$	f_{SW}
$0.4 \text{ V} < V_{FB} < 0.6 \text{ V}$	$1/2 f_{SW}$
$0.2 \text{ V} < V_{FB} \leq 0.4 \text{ V}$	$1/4 f_{SW}$
$V_{FB} \leq 0.2 \text{ V}$	$1/8 f_{SW}$

ハード短絡 ($V_{FB} \leq 0.2 \text{ V}$) を取り除くと、ソフトスタート・サイクルが開始し、出力は通常動作中のレベルに安定化します。これによって、突入電流が制限され、出力電圧のオーバーシュートを防止できます。

低電圧ロックアウト(UVLO)

ADP2302/ADP2303 は、固定の内部設定低電圧ロックアウト回路を備えています。入力電圧が低下して 2.4 V を下回ると、デバイスがシャットダウンし、MOSFET スイッチがオフになります。電圧が上昇して 2.7 V を再び上回ると、ソフト・スタートが開始し、デバイスがイネーブルになります。

サーマル・シャットダウン(TSD)

ADP2302/ADP2303 のジャンクション温度が 150°C を超えると、サーマル・シャットダウン回路によってチップがディセーブルになります。ジャンクション温度は、高電流動作、回路基板の不適切な設計、または高い周囲温度のために極端に高くなる場合があります。 15°C のヒステリシスが設けられているため、

サーマル・シャットダウンの後、ADP2300/ADP2301 はオンチップ温度が 135°C を下回るまで動作に復帰しません。サーマル・シャットダウンが終了すると、ソフト・スタートを開始します。

過電圧保護機能(OVP)

ADP2302/ADP2303 は、出力の高い電圧源への短絡からシステムを保護する過電圧保護機能を提供しています。帰還電圧が 0.880 V を超えると、内部ハイサイド MOSFET がターンオフし、FB の電圧が 0.850 V まで下がると、ADP2302/ADP2303 は通常の動作に戻ります。

パワーグッド

PGOOD ピンはアクティブ・ハイのオープン・ドレイン出力であるため、 20.0 V 以下の電圧へプルアップする抵抗が必要です。ハイ・レベルは、FB ピンの電圧(したがって出力電圧)がリファレンス電圧の 87.5% 上にあることを表示します。ロー・レベルは、FB ピンの電圧がリファレンス電圧の 85% 下にあることを表示します。FB の範囲内または範囲外が検出された後に、 32 サイクルの待ち時間があります。

制御ループ

ADP2302/ADP2303 は、外部部品の数とコストを最小限に抑えるために内部で補償を行います。また、スロープ補償回路を内蔵しているため、デバイスが 50% 近くまたは 50% を超えるデューティ・サイクルで動作するときにサブハーモニック発振を防止することができます。

アプリケーション情報

出力電圧の設定

ADP2302/ADP2303 の出力電圧は、図 45 に示すように、出力電圧とFBピンの間の抵抗分圧器によって外部で設定します。代表的な出力電圧設定に対する推奨抵抗値を表 6 に示します。出力電圧設定値は次式で算出します。

$$V_{OUT} = 0.800 \text{ V} \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

ここで、
 V_{OUT} は出力電圧です。
 R_{TOP} は V_{OUT} から FB までの帰還抵抗です。
 R_{BOT} は FB から GND までの帰還抵抗です。

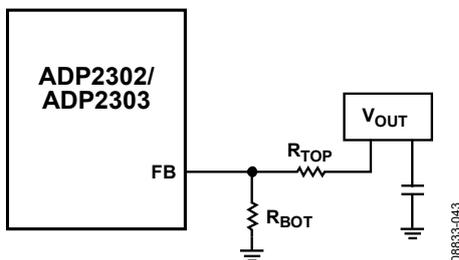


図 45. 抵抗分圧器を使用する出力電圧の設定

表 6. 抵抗分圧器に対する推奨値

V_{OUT} (V)	R_{TOP} (k Ω), $\pm 1\%$	R_{BOT} (k Ω), $\pm 1\%$
1.2	10	20
1.5	10	11.3
1.8	12.7	10.2
2.5	21.5	10.2
3.3	31.6	10.2
5.0	52.3	10

出力電圧制限

最短オン時間、最短オフ時間、ブートストラップ・ドロップアウト電圧のために、入力電圧に対して出力電圧の上限値と下限値があります。

出力電圧の下限値は、有限の制御可能な最短オン時間によって制約されます。最悪時の最短オン時間は最大で 170 ns になります。変動するスイッチング周波数と入力電圧の両方を考慮すると、出力電圧の下限値は以下ようになります。

$$V_{OUT(min)} = t_{MIN-ON} \times f_{SW(max)} \times (V_{IN(max)} + V_D) - V_D$$

ここで、
 $V_{IN(max)}$ は最大入力電圧です。
 $f_{SW(max)}$ は最悪時の最大スイッチング周波数です。
 t_{MIN-ON} は最短の制御可能なオン時間です。
 V_D はダイオードの順方向電圧降下です。

出力電圧の上限値は、制御可能な最短オフ時間によって制約されます。ADP2302/ADP2303 の場合、最悪時の最短オフ時間が最大で 280 ns になります。変動するスイッチング周波数と入力電圧の両方を考慮すると、出力電圧の上限値は以下ようになります。

$$V_{OUT(max)} = t_{MIN-OFF} \times f_{SW(max)} \times (V_{IN(min)} + V_D) - V_D$$

ここで、
 $V_{IN(min)}$ は最小入力電圧です。
 $f_{SW(max)}$ は最悪時の最大スイッチング周波数です。
 V_D はダイオードの順方向電圧降下です。
 $t_{MIN-OFF}$ は制御可能な最短オフ時間です。

このほか、デバイスの内部ドロップアウト電圧のために、ブートストラップ回路が必要な出力を得るために最小入力電圧を制限します。低負荷時の安定動作とプリバイアス状態の適正なスタートアップを確実に実現するために、ADP2302/ADP2303 では、入力電圧と安定化出力電圧間（または入力電圧とプリバイアス電圧間）の電圧差を最悪時の 2.1 V より大きくしなければなりません。電圧差がそれより小さいと、ブートストラップ回路が最小の負荷電流を使用してスタートアップ用のブースト・コンデンサを充電します。図 46 に、出力電圧が 3.3 V の場合の典型的な必要最小入力電圧と負荷電流の関係を示します。

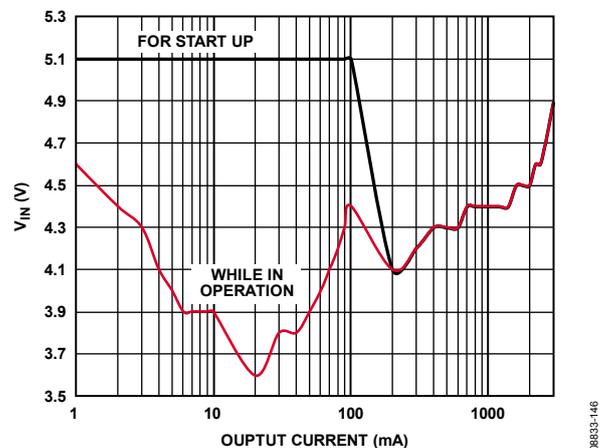


図 46. 負荷電流対最小入力電圧

3 つの変換制限（最短オン時間、最短オフ時間、ブートストラップ・ドロップアウト電圧）により、電圧変換制限は図 477 のようになります。

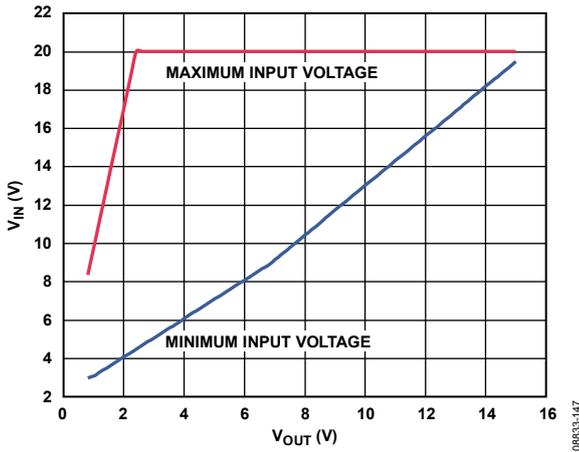


図 47.電圧変換の制限

低入力電圧に関する考慮事項

3 ~ 5 Vの低入力電圧の場合、内部ドロップアウト電圧のために内部ブート・レギュレータでは5.0 Vの十分なブートストラップ電圧が得られません。このためにMOSFETの $R_{DS(ON)}$ が増加し、使用可能な負荷電流が減少します。これを防ぐには、外付け小信号ショットキー・ダイオードを追加して5.0 Vからのブートストラップ・バイアス電圧を使用する必要があります。BSTピンとSWピン間の絶対最大定格は6.0 Vであるため、バイアス電圧は5.5 Vより小さくします。図 48 に、外部ブートストラップ回路のアプリケーション図を示します。

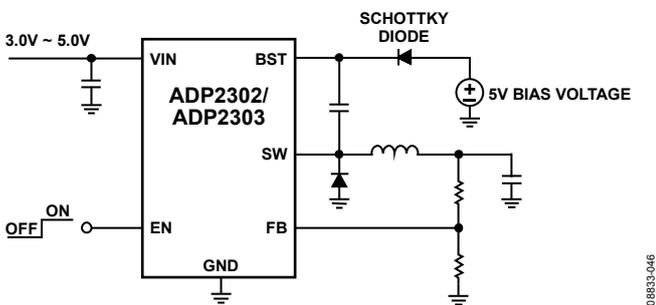


図 48.低入力電圧アプリケーション向けの外部ブートストラップ回路

高精度イネーブルの設定

一般に、ENピンとVINとの簡単な接続で、入力電源の供給時にデバイスを自動スタートアップすることができます。しかし、図 499 に示すように、抵抗分圧器を V_{IN} に接続すれば、高精度イネーブル機能によってADP2302/ADP2303 をプログラマブルなUVLOとして使用することができます。負荷電流が比較的高いときにソフト・スタートで V_{IN} を徐々に増大すると、スタートアップ障害が発生することがありますが、この回路構成はそれを防止します。

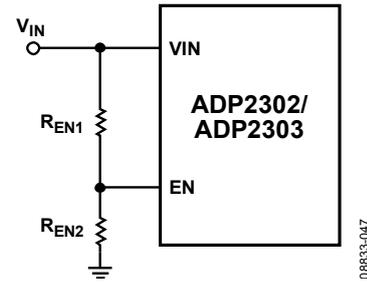


図 49.高精度イネーブルをプログラマブル UVLO として使用

また、高精度イネーブル機能によって、図 5050 に示すように別のDC/DC出力電源を使用する場合にADP2300/ADP2301 の正確なシーケンシングが可能になります。

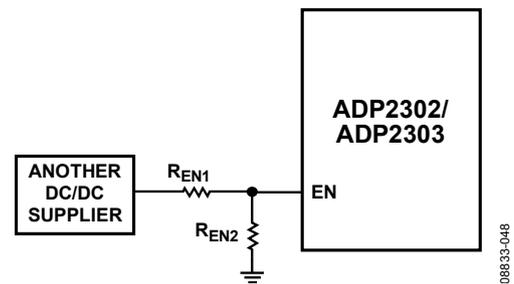


図 50.別 DC/DC 電源からのシーケンス制御として高精度イネーブルを使用

ENピンのプルアップ電流が1.2 μ Aの場合のスタートアップ電圧（図 499、図 5050）は、以下のようになります。

$$V_{STARTUP} = \left(\frac{1.2 \text{ V}}{R_{EN2}} + 1.2 \mu\text{A} \right) \times R_{EN1} + 1.2 \text{ V}$$

ここで、

$V_{STARTUP}$ はチップをイネーブルにするスタートアップ電圧です。
 R_{EN1} は DC 電源と EN 間の抵抗です。
 R_{EN2} は EN と GND 間の抵抗です。

インダクタ

ADP2302/ADP2303 のスイッチング周波数は高いため、小型のインダクタを使用することができます。最適の性能を実現するためには、1 μ H ~ 15 μ H のインダクタ値を使用してください。

ピーク to ピークのインダクタ・リップル電流は、次式で計算します。

$$\Delta I_{RIPPLE} = \frac{(V_{IN} - V_{OUT})}{L \times f_{sw}} \times \left(\frac{V_{OUT} + V_D}{V_{IN} + V_D} \right)$$

ここで、

f_{sw} はスイッチング周波数です。
 L はインダクタ値です。
 V_D はダイオードの順方向電圧降下です。
 V_{IN} は入力電圧です。
 V_{OUT} は出力電圧です。

小電流のインダクタは一般にサイズが小さく値段も安くなりますが、それに伴ってリップル電流や出力電圧リップルは増大します。目安としては、インダクタのピーク to ピーク電流リップルを最大負荷電流の 30% に設定すると、最適な過渡応答と効率

が得られます。したがって、インダクタ値は次式によって算出します。

$$L = \frac{(V_{IN} - V_{OUT})}{0.3 \times I_{LOAD(max)} \times f_{sw}} \times \left(\frac{V_{OUT} + V_D}{V_{IN} + V_D} \right)$$

ここで、

$I_{LOAD(max)}$ は最大負荷電流です。

インダクタのピーク電流は次式で算出します。

$$I_{PEAK} = I_{LOAD(max)} + \frac{\Delta I_{RIPPLE}}{2}$$

インダクタの最小電流は、インダクタのピーク電流より大きい値にする必要があります。すぐに飽和するフェライト・コア・インダクタの場合は、インダクタ飽和電流の定格をスイッチ電流制限スレッシュホールドより大きくして、インダクタが飽和点に達しないようにします。必要な温度範囲で出力短絡が生じる最悪の条件について必ず検証してください。

インダクタの導通損失は、内部DC抵抗 (DCR) に関連するインダクタ内の電流に起因します。サイズの大きいインダクタは、DCRが小さいため、インダクタの導通損失は小さくなります。これに対し、インダクタのコア損失はコアの材料やAC磁束振幅にも関連しており、ピークtoピーク・インダクタ・リップル電流の影響を受けます。ADP2302/ADP2303 は高スイッチング周波数レギュレータであるため、低コア損失と低EMIを実現するためにシールド・フェライト・コア材を使用することを推奨します。推奨インダクタを表 8に示します。

表 8. 推奨インダクタ

Vendor	Value (µH)	Part No.	DCR (mΩ)	I _{SAT} (A)	Dimensions L × W × H (mm)
Sumida	2.5	CDRH104RNP-2R5N	7.8	7.5	10.5 × 10.3 × 3.8
	3.8	CDRH104RNP-3R8N	9.6	6	10.5 × 10.3 × 3.8
	5.2	CDRH104RNP-5R2N	16	5.5	10.5 × 10.3 × 3.8
	7	CDRH104RNP-7R0N	20	4.8	10.5 × 10.3 × 3.8
	10	CDRH104RNP-100N	26	4.4	10.5 × 10.3 × 3.8
Coilcraft	2.5	MSS1038-252NL	10	7.62	10 × 10.2 × 3.8
	3.8	MSS1038-382NL	13	6.5	10 × 10.2 × 3.8
	5.2	MSS1038-522NL	22	5.28	10 × 10.2 × 3.8
	7	MSS1038-702NL	27	4.74	10 × 10.2 × 3.8
	10	MSS1038103NL	35	3.9	10 × 10.2 × 3.8
Toko	2.8	#919AS-2R8M	10.7	8.3	10.3 × 10.3 × 4.5
	3.7	#919AS-3R7M	14.2	7	10.3 × 10.3 × 4.5
	4.7	#919AS-4R7M	16.2	6.1	10.3 × 10.3 × 4.5
	6.4	#919AS-6R4M	22.9	5.2	10.3 × 10.3 × 4.5
	10	#919AS-100M	26.5	4.3	10.3 × 10.3 × 4.5
TDK	2.2	VLF10040T-2R2N7R1	7.9	8.2	10 × 9.7 × 4.0
	3.3	VLF10040T-3R3N6R2	10.5	6.7	10 × 9.7 × 4.0
	4.7	VLF10040T-4R7N5R4	12.7	5.4	10 × 9.7 × 4.0
	6.8	VLF10040T-6R8N4R5	19.8	4.6	10 × 9.7 × 4.0
	10	VLF10040T-100M3R8	28	3.8	10 × 9.7 × 4.0

キャッチ・ダイオード

キャッチ・ダイオードは、内部 MOSFET のオフの間にインダクタ電流を流します。そのため、通常動作時のダイオードの平均電流が、レギュレータのデューティ・サイクルと出力負荷電流に左右されるようになります。

$$I_{DIODE(AVG)} = \left(1 - \frac{V_{OUT} + V_D}{V_{IN} + V_D} \right) \times I_{LOAD(max)}$$

ここで、 V_D はダイオードの順方向電圧降下です。

通常動作時に必要な電流よりも高い電流定格のダイオードを選択するのは、出力が短絡したときの最悪条件に対応するためだけです。この場合、ダイオード電流は標準のピーク電流スレッシュホールドまで増加します。必ずダイオードのデータシートを参照して、ダイオードが熱条件や電氣的条件の制限範囲内で正常に動作するか確認してください。

ダイオードの逆ブレイクダウン電圧定格は最大入力電圧より大きい値にし、SWノードのリングング・ノイズに対応できる余裕を見込んでおく必要があります。ショットキー・ダイオードは順方向電圧降下が小さく、スイッチング速度が速いため、最高の効率を得るために使用を推奨します。キャッチ・ダイオード 7に、推奨ショットキー・ダイオードの一覧を示します。

表 7. 推奨ショットキー・ダイオード

Vendor	Part No.	V _{RRM} (V)	I _{AVG} (A)
Vishay	SSB43L	30	4
	SSA33L	30	3
ON Semiconductor	MBR330T3	30	3
Diodes Inc.	B330B	30	3

入力コンデンサ

入力コンデンサは、最大入力動作電圧と最大 RMS 入力電流に対応する必要があります。入力コンデンサを流れる最大 RMS 入力電流は $I_{LOAD(max)}/2$ です。次式を使用して、アプリケーションの最大負荷電流で RMS 入力電流に耐えられる入力コンデンサを選択してください。

$$I_{IN(RMS)} = I_{LOAD(max)} \times \sqrt{D \times (1-D)}$$

ここで、 D はデューティ・サイクルですが、これは次式で

$$D = \frac{V_{OUT} + V_D}{V_{IN} + V_D}$$

表すことができます。

入力コンデンサには、低 ESR で温度係数が小さい X5R または X7R 誘電体を用いたセラミック・コンデンサを推奨します。10 μ F の容量は、ほとんどのアプリケーションに適合します。電源ノイズを最小限に抑えるために、ADP2302/ADP2303 の VIN ピンのできるだけ近くに入力コンデンサを接続してください。

出力コンデンサ

出力コンデンサの選択は、レギュレータのループ・ダイナミクスと出力電圧リップルの両方に影響を与えます。ADP2302/ADP2303 は、等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) が低い、小さいセラミック・コンデンサで動作するように設計されているため、厳しい出力電圧リップル仕様に容易に対応できます。

レギュレータが強制連続導通モードで動作した場合、全出力電圧リップルは出力コンデンサの ESR に起因する電圧スパイクと出力コンデンサの充電や放電に起因する電圧リップルの合計になります。

$$\Delta V_{RIPPLE} = \Delta I_{RIPPLE} \times \left(\frac{1}{8 \times f_{sw} \times C_{OUT}} + ESR_{C_{OUT}} \right)$$

低 ESR のコンデンサは、次式に示すように、出力電圧リップルを低減する点で優れています。

$$ESR_{C_{OUT}} \leq \frac{\Delta V_{RIPPLE}}{\Delta I_{RIPPLE}}$$

セラミック・コンデンサは、さまざまな誘電体で製造されているため、それぞれ温度と印加電圧に対して異なる動作をします。

表 9. $V_{OUT} \leq 5.0$ V に対する推奨コンデンサ

Vendor	Value	Part No.	Dimensions L × W × H (mm)
Murata	22 μ F, 6.3 V, X5R	GRM31CR60J226KE19	3.2 × 2.5 × 2.0
	47 μ F, 6.3 V, X5R	GRM32ER60J476ME20	3.2 × 2.5 × 2.0
TDK	22 μ F, 6.3 V, X5R	C3216X5R0J226MB	3.2 × 1.6 × 0.85
	33 μ F, 6.3 V, X5R	C3216X5R0J336MB	3.2 × 1.6 × 1.3
	47 μ F, 6.3 V, X5R	C3225X5R0J476MB	3.2 × 2.5 × 2.5

最適な性能を得るために、低 ESR で温度係数が小さい X5R または X7R 誘電体を推奨します。Y5V 誘電体と Z5U 誘電体は、温度と DC バイアスの特性が十分でないため推奨できません。

一般に、大部分のアプリケーションでは、 $2 \times 22 \mu$ F の最小出力コンデンサ値が必要とされます。

$V_{OUT} \leq 5.0$ V に対する推奨出力コンデンサを表 9 に示します。

熱に対する考慮事項

ADP2302/ADP2303 は、内部 MOSFET がオンの間だけインダクタ電流の値を保存します。そのため、パッケージ内の消費電力がごくわずかになり、熱に関連する制限を緩和することができます。

それでも、周囲温度が高くデューティ・サイクルが大きい最大負荷モードでアプリケーションが動作する場合は、パッケージ内の発熱量が大きくなり、チップ (ダイ) のジャンクション温度が最大ジャンクション温度の 125°C を超えることがあります。ジャンクション温度が 150°C を超えると、レギュレータがサーマル・シャットダウン・モードに移行し、ジャンクション温度が 135°C を下回ると元のモードに戻ります。

チップのジャンクション温度は、次式に示すように、環境の周囲温度と消費電力に起因するパッケージの上昇温度の合計になります。

$$T_J = T_A + T_R$$

ここで、

T_J はジャンクション温度です。

T_A は周囲温度です。

T_R は消費電力に起因するパッケージの上昇温度です。

パッケージの温度上昇は、パッケージ内の消費電力に比例します。この関係の比例定数は、次の式に示すように、チップのジャンクションから周囲温度までの熱抵抗です。

$$T_R = \theta_{JA} \times P_D$$

ここで、

T_R はパッケージの上昇温度です。

θ_{JA} はチップのジャンクションからパッケージの周囲温度までの熱抵抗です。

P_D はパッケージの消費電力です。

設計の例

ここでは、表 10 に記した仕様例に基づいて外付け部品を選択する手順を示します。この設計例の回路図を図 5151 に示します。出力電流が 3 A であるため、このアプリケーションには ADP2303 を選択します。

表 10. 降圧 DC/DC レギュレータの条件

Parameter	Specification	Additional Requirements
Input Voltage, V_{IN}	12.0 V \pm 10%	None
Output Voltage, V_{OUT}	3.3 V, 3 A, 1% V_{OUT} ripple at full load condition	None
Programmable UVLO Voltage	V_{IN} start-up voltage approximately 7.8 V	None
PGOOD	Not used	None

キャッチ・ダイオードの選択

キャッチ・ダイオードを選択します。最適な効率を実現するには、順方向電圧降下が小さくスイッチング速度が速いショットキー・ダイオードを推奨します。ショットキー・ダイオードの標準的な順方向電圧で、通常動作時のキャッチ・ダイオードの平均電流は次式によって算出できます。

$$I_{DIODE(AVG)} = \left(1 - \frac{V_{OUT} + V_D}{V_{IN} + V_D}\right) \times I_{LOAD(max)}$$

ここで、
 $V_{OUT} = 3.3$ V。
 $V_{IN} = 12$ V。
 $I_{LOAD(max)} = 3$ A。
 $V_D = 0.4$ V。

したがって、 $I_{DIODE(AVG)} = 2.1$ A。

この場合、SSB43L、4.0 A、30 V の表面実装ショットキー・ダイオードを選択すると、信頼度の高い動作が得られます。

インダクタの選択

次式を使ってインダクタを選択します。

$$L = \frac{(V_{IN} - V_{OUT})}{0.3 \times I_{LOAD(max)} \times f_{sw}} \times \left(\frac{V_{OUT} + V_D}{V_{IN} + V_D}\right)$$

ここで、
 $V_{OUT} = 3.3$ V。
 $V_{IN} = 12$ V。
 $I_{LOAD(max)} = 3$ A。
 $V_D = 0.4$ V。
 $f_{sw} = 700$ kHz。

これより、 $L = 4.12$ μ H となります。最寄りの標準値は 4.7 μ H であるため、 $\Delta I_{RIPPLE} = 0.7$ A となります。

インダクタのピーク電流は次式で計算されます。

$$I_{PEAK} = I_{LOAD(max)} + \frac{\Delta I_{RIPPLE}}{2}$$

ここで、
 $I_{LOAD(max)} = 3$ A。
 $\Delta I_{RIPPLE} = 0.7$ A。

インダクタのピーク電流の計算値は 3.4 A となるため、このアプリケーションでは、インダクタとして VLF10040T-4R7N5R4 を選択します。

出力コンデンサの選択

最小出力電圧リップル条件に基づき、次式を使って出力コンデンサを選択します。

$$\Delta V_{RIPPLE} = \Delta I_{RIPPLE} \times \left(\frac{1}{8 \times f_{sw} \times C_{OUT}} + ESR_{C_{OUT}} \right)$$

ここで、
 $\Delta I_{RIPPLE} = 0.7$ A。
 $f_{sw} = 700$ kHz。
 $\Delta V_{RIPPLE} = 33$ mV (出力電圧の 1%)。

セラミック・コンデンサの ESR が 3 m Ω の場合、 $C_{OUT} = 4$ μ F となります。

ループの安定性を制御する 2 つの外付け部品の内の 1 つは出力コンデンサであるため、表 11 に示す推奨外付け部品に従い、このアプリケーションでは電圧定格 6.3 V の 47 μ F コンデンサを 2 個選択します。

抵抗分圧器の選択

出力帰還抵抗分圧器は、次式で表されます。

$$V_{OUT} = 0.800 \text{ V} \times \left(1 + \frac{R_{TOP}}{R_{BOT}}\right)$$

3.3 V 出力電圧の場合、表 11 に示す推奨値に従い、帰還抵抗分圧器として $R_{TOP} = 31.6$ k Ω と $R_{BOT} = 10.2$ k Ω を選択します。

プログラマブルな V_{IN} スタートアップ電圧に対する抵抗分圧器は次式で表されます。

$$V_{STARTUP} = \left(\frac{1.2 \text{ V}}{R_{EN2}} + 1.2 \mu\text{A}\right) \times R_{EN1} + 1.2 \text{ V}$$

$V_{STARTUP} = 7.8$ V の場合、 $R_{EN2} = 10.2$ k Ω を選択し、 R_{EN1} を計算します。この場合この値は 56 k Ω と求められます。

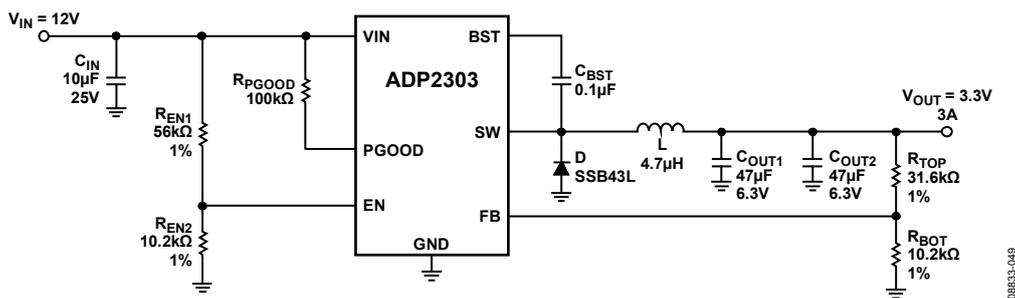
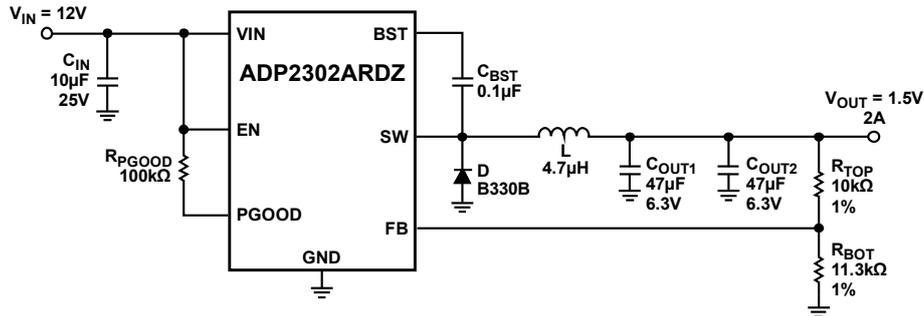


図 51. デザイン例の回路図

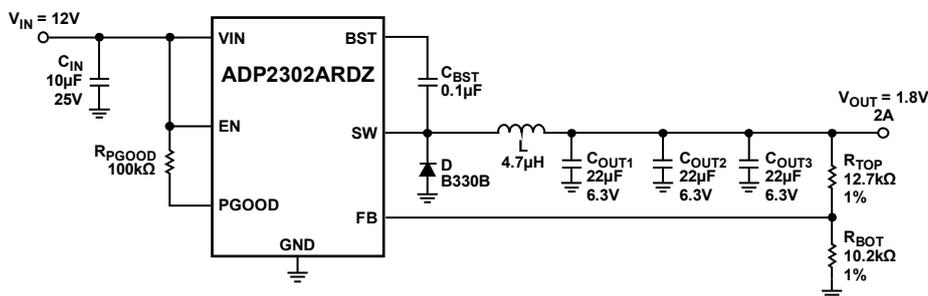
表 11.2 A/3 A 出力負荷の代表的なアプリケーションに対する推奨外付け部品

Part Number	V _{IN} (V)	V _{OUT} (V)	I _{load (max)} (A)	L (µH)	C _{OUT}	R _{TOP} (kΩ), ±1%	R _{BOT} (kΩ), ±1%
ADP2302	18	3.3	2	6.8	2 × 22 µF	31.6	10.2
	18	5.0	2	10	2 × 22 µF	52.3	10
	12	1.5	2	4.7	2 × 47 µF	10	11.3
	12	1.8	2	4.7	3 × 22 µF	12.7	10.2
	12	2.5	2	4.7	3 × 22 µF	21.5	10.2
	12	3.3	2	6.8	2 × 22 µF	31.6	10.2
	12	5.0	2	6.8	2 × 22 µF	52.3	10
	5	1.5	2	3.3	2 × 47 µF	10	11.3
	5	1.8	2	3.3	2 × 47 µF	12.7	10.2
	5	2.5	2	3.3	2 × 22 µF	21.5	10.2
ADP2303	18	3.3	3	4.7	2 × 47 µF	31.6	10.2
	18	5.0	3	6.8	47 µF	52.3	10
	12	1.5	3	2.5	3 × 47 µF	10	11.3
	12	1.8	3	3.3	3 × 47 µF	12.7	10.2
	12	2.5	3	3.3	2 × 47 µF	21.5	10.2
	12	3.3	3	4.7	2 × 47 µF	31.6	10.2
	12	5.0	3	4.7	47 µF	52.3	10
	5	1.5	3	2.2	3 × 47 µF	10	11.3
	5	1.8	3	2.2	3 × 47 µF	12.7	10.2
	5	2.5	3	2.2	3 × 47 µF	21.5	10.2

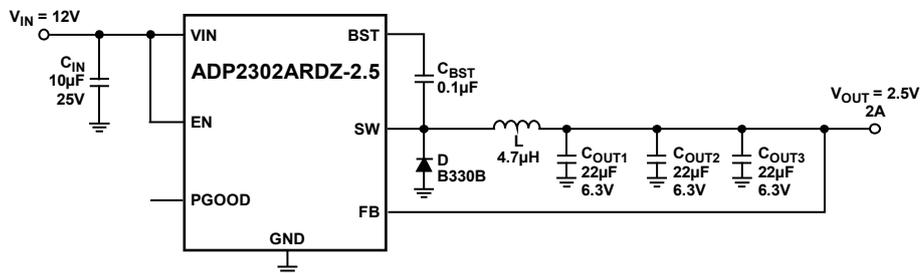
代表的なアプリケーション回路

図 54. ADP2302 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 2 A

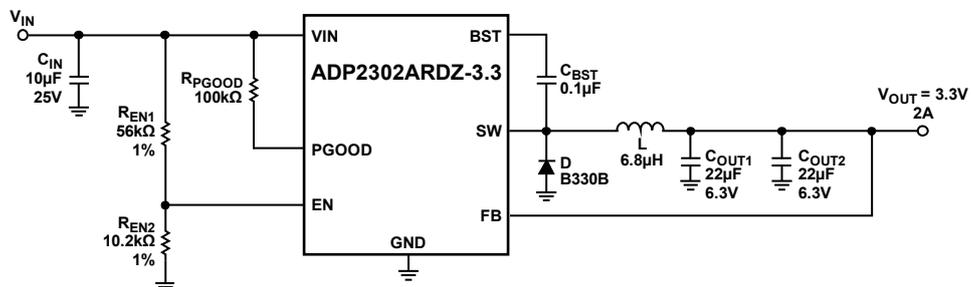
08833-052

図 55. ADP2302 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 2 A

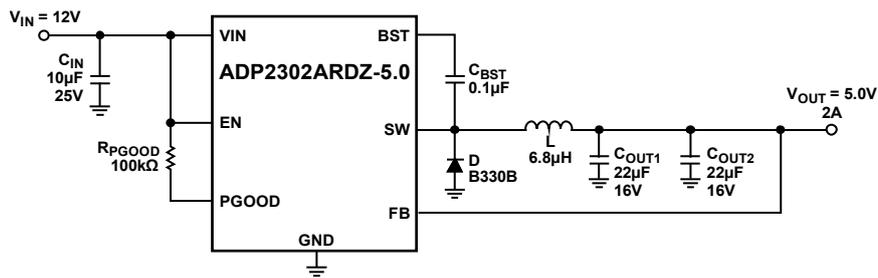
08833-053

図 56. ADP2302 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 2.5\text{ V}$ 、 2 A

08833-054

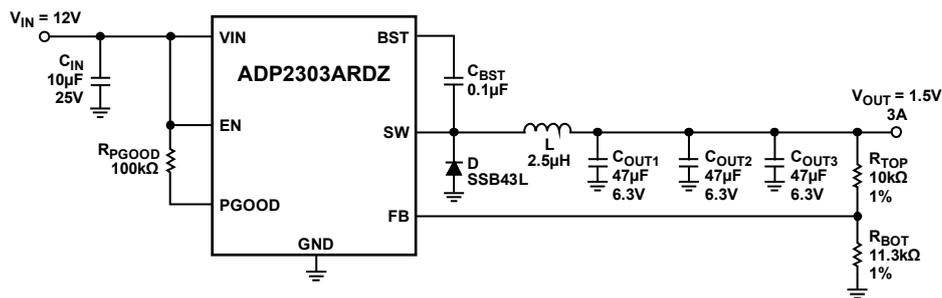
図 57. ADP2302 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 2 A 、プログラマブルな 7.8 V UVLO

08833-055



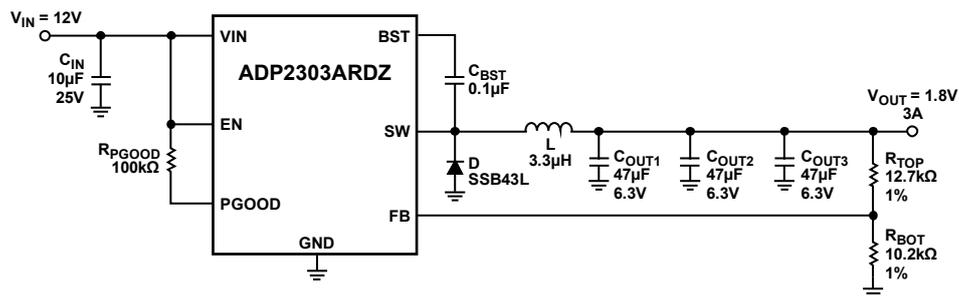
08833-056

図 58. ADP2302 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 2 A



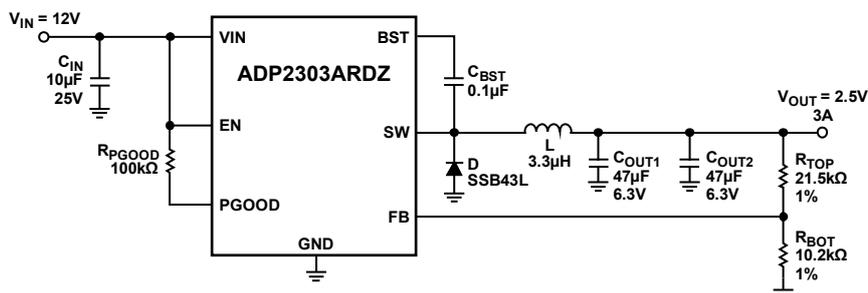
08833-057

図 59. ADP2303 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.5\text{ V}$ 、 3 A



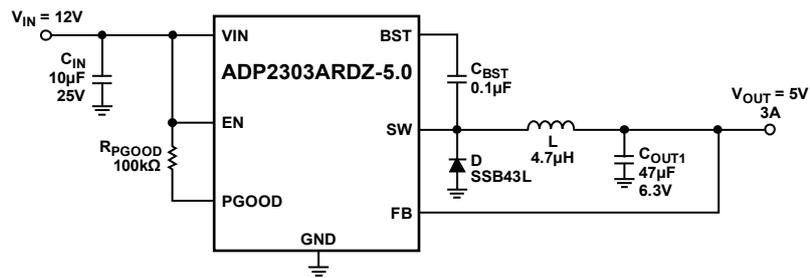
08833-058

図 60. ADP2303 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 3 A



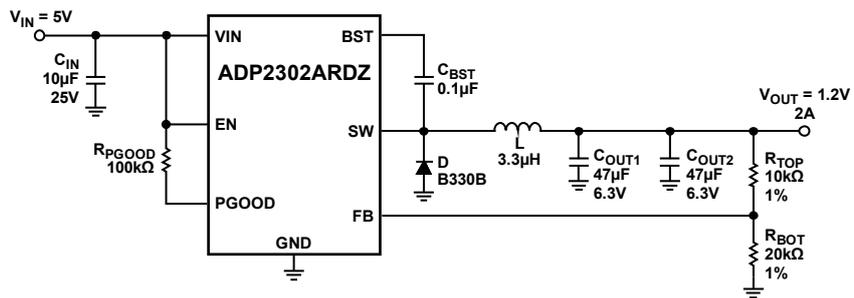
08833-059

図 61. ADP2303 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 2.5\text{ V}$ 、 3 A



086833-600

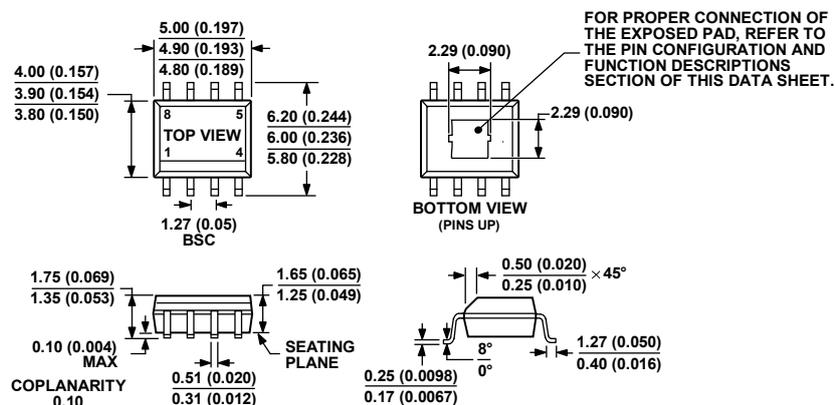
図 62. ADP2303 の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 5\text{ V}$ 、 3 A



086833-061

図 63. ADP2302 の代表的なアプリケーション、 $V_{IN} = 5\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 2 A

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA

CONTROLLING DIMENSIONS ARE IN MILLIMETER; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

0728108A

図 64. 8 ピン標準スモール・アウトライン・パッケージ、エクスポーズド・パッド付き[SOIC_N_EP]
ナロー・ボディ
(RD-8-1)
寸法: mm (インチ)

オーダー・ガイド

Model ¹	Output Voltage	Temperature Range	Package Description	Package Option
ADP2302ARDZ-R7	Adjustable	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2302ARDZ-2.5-R7	2.5 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2302ARDZ-3.3-R7	3.3 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2302ARDZ-5.0-R7	5.0 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2302-EVALZ			Evaluation Board	
ADP2303ARDZ-R7	Adjustable	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2303ARDZ-2.5-R7	2.5 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2303ARDZ-3.3-R7	3.3 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2303ARDZ-5.0-R7	5.0 V	-40°C to +125°C	8-Lead SOIC_N_EP	RD-8-1
ADP2303-EVALZ			Evaluation Board	

¹ Z = RoHS 準拠製品。