

## ADP2300/ADP2301

### 特長

- 最大負荷電流 : 1.2 A
- 全温度範囲における出力精度 :  $\pm 2\%$
- 広い入力電圧範囲 : 3.0~20 V
- スイッチング周波数 : 700 kHz (ADP2300) または 1.4 MHz (ADP2301)
- 高効率 : 最大 91%
- 電流モード制御アーキテクチャ
- 出力電圧 :  $0.8\text{ V} \sim 0.85 \times V_{\text{IN}}$
- PFM/PWM モードの自動切り替え
- ヒステリシス付きの高精度イネーブル・ピン
- ハイサイド MOSFET 内蔵
- ブートストラップ・ダイオード内蔵
- 内部補償とソフトスタート
- 最小限の外付け部品
- 低電圧ロックアウト (UVLO)
- 過電流保護 (OCP) とサーマル・シャットダウン (TSD)
- ADIsimPower™ オンライン設計ツール
- 超小型の 6 ピン TSOT パッケージ

### アプリケーション

- デジタル負荷アプリケーション用の LDO 代替製品
- 中間電源レール変換
- 通信およびネットワークング
- 産業および計測
- ヘルスケアおよび医用
- 民生用製品

### 概要

ADP2300/ADP2301 は、パワー-MOSFET を内蔵した、固定周波数電流モードのコンパクトな降圧 DC/DC レギュレータです。3 V から 20 V までの広い入力電圧範囲で動作するため、さまざまなアプリケーションで使用できます。高精度の低電圧リファレンスを備えているため、最大 1.2 A の負荷電流で 0.8 V の安定した出力電圧 ( $\pm 2\%$  の精度) を生成するのに最適です。

2 種類のスイッチング周波数を選択でき、ADP2300 は 700 kHz、ADP2301 は 1.4 MHz で動作します。効率とソリューション全体のサイズとのトレードオフに基づいてデバイスを選ぶことができます。電流モード制御機能によって、高速で安定したライン/負荷過渡応答性能が得られます。ADP2300/ADP2301 には、パワー

### 代表的なアプリケーション回路

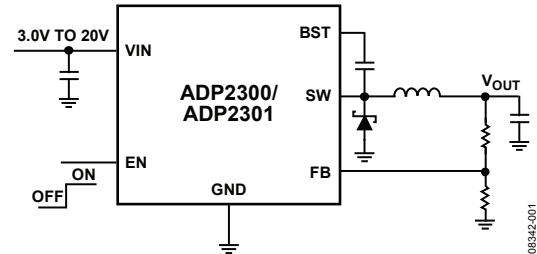


図 1.

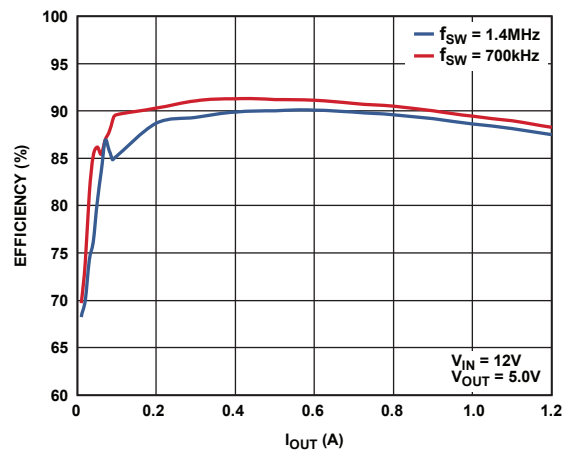


図 2. 出力電流 対 効率

アップ時の突入電流を防止するソフトスタート機能があります。その他の重要な安全機能としては、短絡保護、サーマル・シャットダウン (TSD)、入力低電圧ロックアウト (UVLO) などがあります。また、高精度イネーブル・ピンのスレッシュホールド電圧により、ほかの入出力電源からのシーケンスが簡単になります。抵抗分压器を利用すれば、この電圧をプログラマブルな UVLO 入力として使用することもできます。

ADP2300/ADP2301 は、6 ピン TSOT パッケージを採用しており、 $-40 \sim +125^\circ\text{C}$  のジャンクション温度範囲で仕様が規定されています。

## 目次

特長.....	1	サーマル・シャットダウン.....	15
アプリケーション.....	1	制御ループ.....	15
代表的なアプリケーション回路.....	1	アプリケーション情報.....	16
概要.....	1	出力電圧の設定.....	16
改訂履歴.....	2	出力電圧制限.....	16
仕様.....	3	低入力電圧に関する考慮事項.....	17
絶対最大定格.....	4	高精度イネーブルの設定.....	17
熱抵抗.....	4	インダクタ.....	18
ESD に関する注意.....	4	キャッチ・ダイオード.....	19
ピン配置と機能の説明.....	5	入力コンデンサ.....	19
代表的な性能特性.....	6	出力コンデンサ.....	19
機能ブロック図.....	13	熱に対する考慮事項.....	20
動作原理.....	14	設計の例.....	21
基本動作.....	14	スイッチング周波数の選択.....	21
PWM モード.....	14	キャッチ・ダイオードの選択.....	21
パワーセーブ・モード.....	14	インダクタの選択.....	21
ブートストラップ回路.....	14	出力コンデンサの選択.....	21
高精度イネーブル.....	14	抵抗分圧器の選択.....	22
内蔵ソフトスタート.....	14	PC ボードのレイアウトに関する推奨事項.....	23
電流制限.....	14	代表的なアプリケーション回路.....	24
短絡保護.....	15	外形寸法.....	26
低電圧ロックアウト (UVLO).....	15	オーダー・ガイド.....	26

## 改訂履歴

2/10—Revision 0: Initial Version

## 仕様

特に指定のない限り、 $V_{IN} = 3.3\text{ V}$ 、 $T_J = -40\sim+125^\circ\text{C}$  (Min/Max 値)、 $T_A = 25^\circ\text{C}$  (Typ 値)。

表 1.

Parameter	Symbol	Test Conditions	Min	Typ	Max	Unit
VIN						
Voltage Range	$V_{IN}$		3		20	V
Supply Current	$I_{VIN}$	No switching, $V_{IN} = 12\text{ V}$		640	800	$\mu\text{A}$
Shutdown Current	$I_{SHDN}$	$V_{EN} = 0\text{ V}$ , $V_{IN} = 12\text{ V}$		18	35	$\mu\text{A}$
Undervoltage Lockout Threshold	UVLO	$V_{IN}$ rising		2.80	2.95	V
		$V_{IN}$ falling	2.15	2.40		V
FB						
Regulation Voltage	$V_{FB}$	$T_J = 0^\circ\text{C}$ to $+125^\circ\text{C}$	0.788	0.800	0.812	V
		$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.784	0.800	0.816	V
Bias Current	$I_{FB}$			0.01	0.1	$\mu\text{A}$
SW						
On Resistance <sup>1</sup>		$V_{BST} - V_{SW} = 5\text{ V}$ , $I_{SW} = 150\text{ mA}$		440	700	m $\Omega$
Peak Current Limit <sup>2</sup>		$V_{BST} - V_{SW} = 5\text{ V}$ , $V_{IN} = 12\text{ V}$	1.5	1.9	2.5	A
Minimum On Time				100	135	ns
Minimum Off Time		ADP2300		145	190	ns
		ADP2301		70	120	ns
OSCILLATOR FREQUENCY						
		ADP2300	0.5	0.7	0.9	MHz
		ADP2301	1.0	1.4	1.75	MHz
SOFT START TIME						
		ADP2300		1460		$\mu\text{s}$
		ADP2301		730		$\mu\text{s}$
EN						
Input Threshold	$V_{EN}$		1.13	1.2	1.27	V
Input Hysteresis				100		mV
Pull-Down Current				1.2		$\mu\text{A}$
BOOTSTRAP VOLTAGE	$V_{BOOT}$	No switching, $V_{IN} = 12\text{ V}$		5.0		V
THERMAL SHUTDOWN						
Threshold				140		$^\circ\text{C}$
Hysteresis				15		$^\circ\text{C}$

<sup>1</sup> ピン to ピン測定

<sup>2</sup> 設計により保証

## 絶対最大定格

表 2.

Parameter	Rating
VIN, EN	-0.3 V to +28 V
SW	-1.0 V to +28 V
BST to SW	-0.6 V to +6 V
BST	-0.3 V to +28 V
FB	-0.3 V to +3.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

絶対最大定格は、これらの組み合わせではなく個別に適用されます。特に指定のない限り、すべての電圧は GND を基準にします。

## 熱抵抗

$\theta_{JA}$  は最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表 3. 熱抵抗<sup>1</sup>

Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
6-Lead TSOT	186.02	66.34	°C/W

<sup>1</sup>  $\theta_{JA}$  と  $\theta_{JC}$  は JEDEC4 層ボード上で自然対流により測定します。

## ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないうまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置と機能の説明

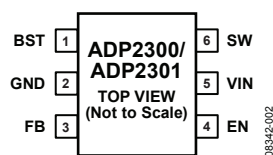


図 3. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	BST	ハイサイド MOSFET ドライバ用のブースト電源。SW ピンと BST ピンの間に 0.1 $\mu$ F コンデンサを接続してフローティング電源を形成し、MOSFET スイッチのゲートを $V_{IN}$ 電源電圧を上回る値に駆動します。
2	GND	グラウンド。このピンはグラウンド・プレーンに接続してください。
3	FB	帰還電圧センス入力。このピンは $V_{OUT}$ と抵抗分割器の間に接続してください。必要な $V_{OUT}$ を得るためにこのピンの電圧を 0.8 V に設定します。
4	EN	出力イネーブル。このピンをハイレベルにして出力をイネーブルにするか、ローレベルにして出力をディスエーブルにします。EN ピンはプログラマブルな UVLO 入力としても使用できます。このピンには、GND に落とす 1.2 $\mu$ A のプルダウン電流があります。
5	VIN	電源入力。GND にセラミック・バイパス・コンデンサを接続し、このピンから直接入力電源に接続します。
6	SW	スイッチ・ノード出力。このピンからインダクタを $V_{OUT}$ に接続し、キャッチ・ダイオードを GND に接続します。

## 代表的な性能特性

特に指定のない限り、 $V_{IN} = 3.3\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $V_{EN} = V_{IN}$ 。

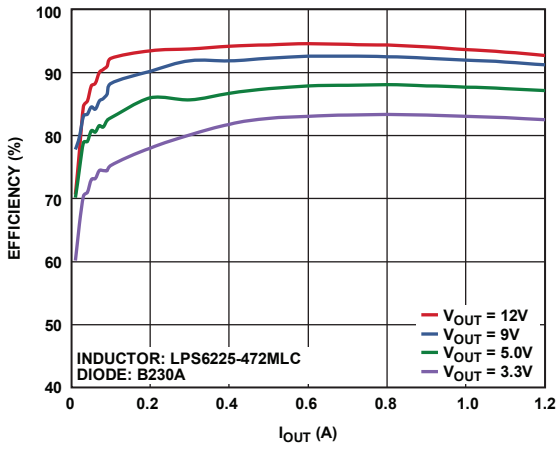


図 4. 効率曲線 ( $V_{IN} = 18\text{ V}$ 、 $f_{SW} = 1.4\text{ MHz}$ )

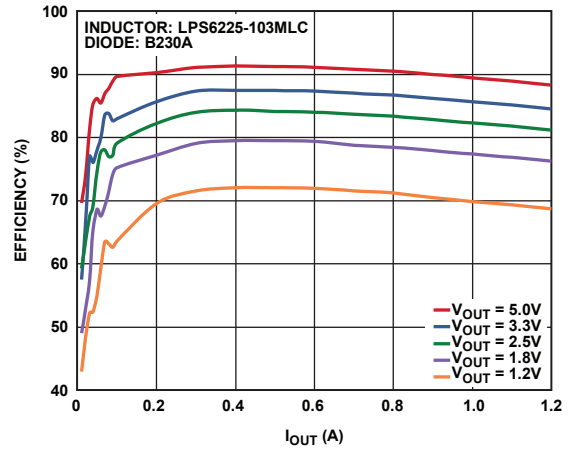


図 7. 効率曲線 ( $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ )

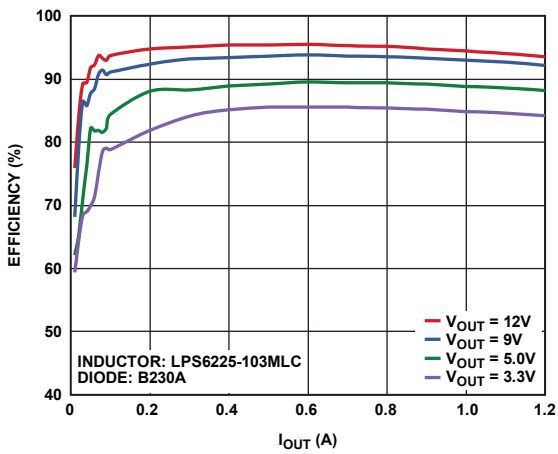


図 5. 効率曲線 ( $V_{IN} = 18\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ )

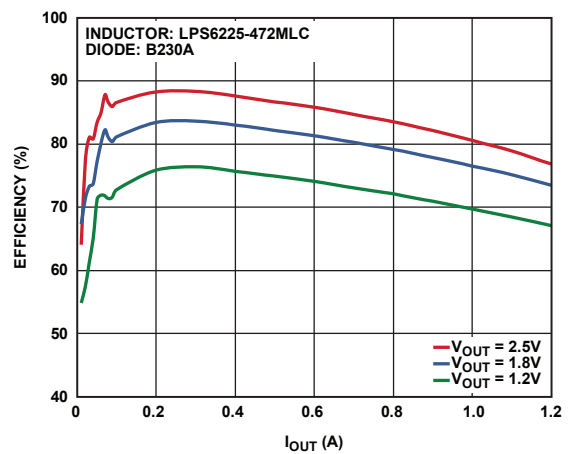


図 8. 効率曲線 ( $V_{IN} = 5.0\text{ V}$ 、 $f_{SW} = 1.4\text{ MHz}$ )

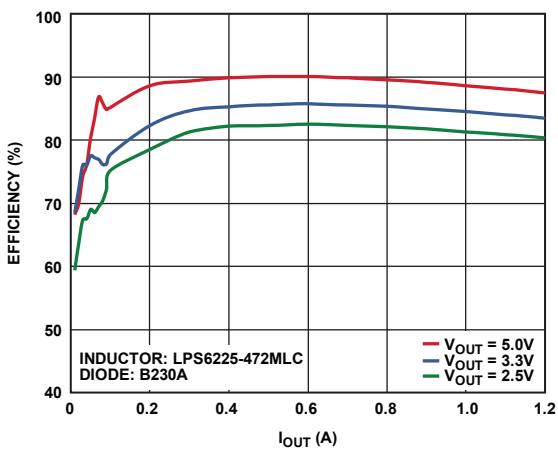


図 6. 効率曲線 ( $V_{IN} = 12\text{ V}$ 、 $f_{SW} = 1.4\text{ MHz}$ )

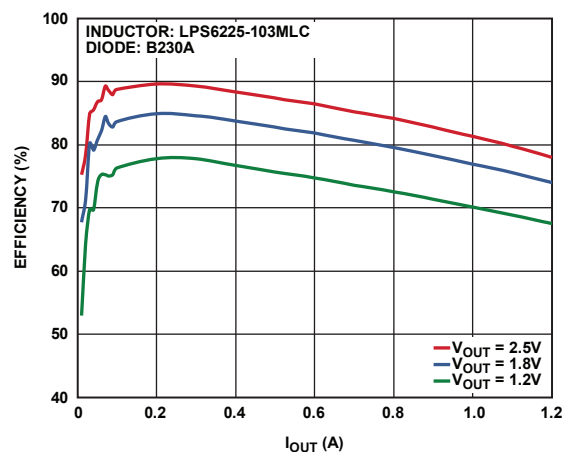


図 9. 効率曲線 ( $V_{IN} = 5.0\text{ V}$ 、 $f_{SW} = 700\text{ kHz}$ )

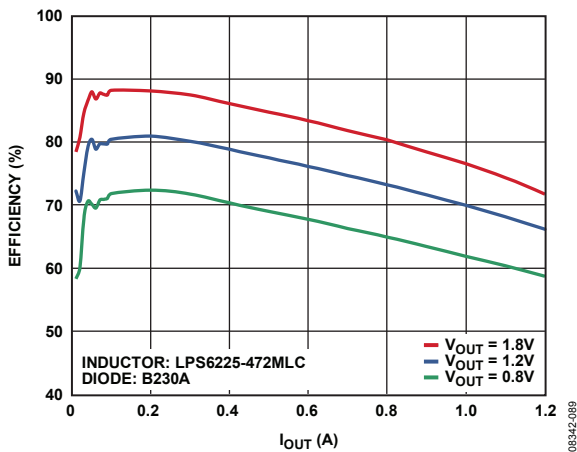


図 10. 効率曲線 ( $V_{IN} = 3.3V$ 、外部ブートストラップ・バイアス電圧  $5.0V$ 、 $f_{SW} = 1.4MHz$ )

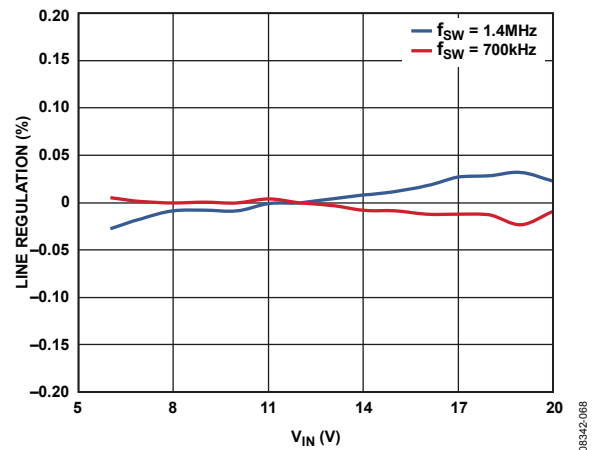


図 13. ライン・レギュレーション ( $V_{OUT} = 3.3V$ 、 $I_{OUT} = 500mA$ )

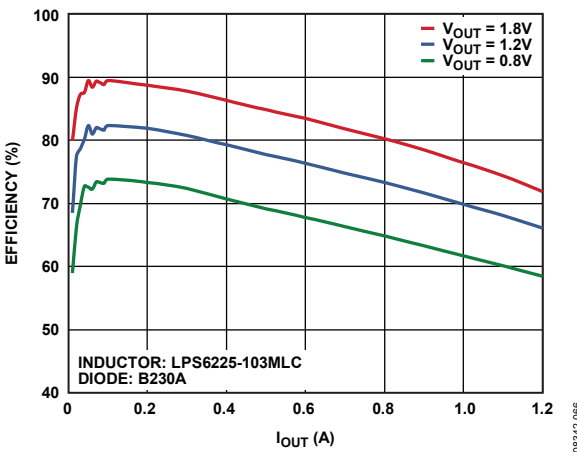


図 11. 効率曲線 ( $V_{IN} = 3.3V$ 、外部ブートストラップ・バイアス電圧  $5.0V$ 、 $f_{SW} = 700kHz$ )

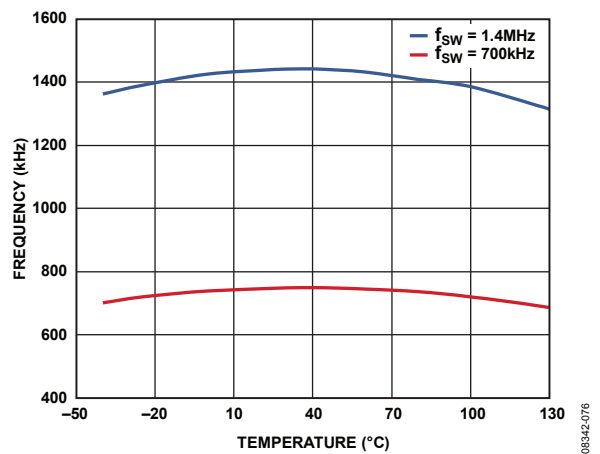


図 14. 周波数の温度特性

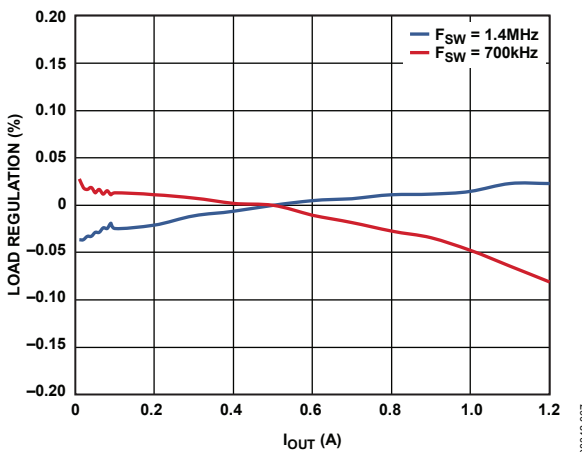


図 12. 負荷レギュレーション ( $V_{OUT} = 3.3V$ 、 $V_{IN} = 12V$ )

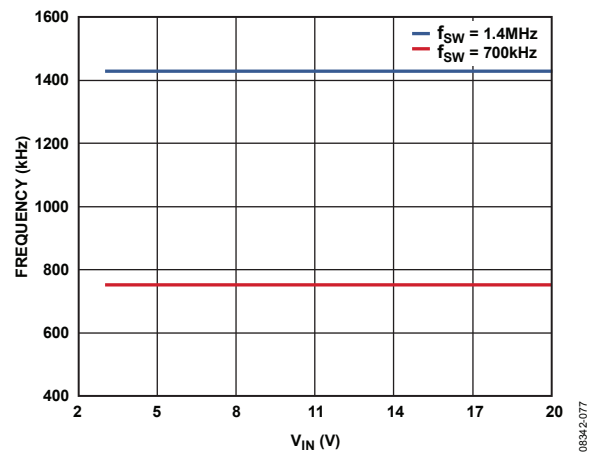


図 15.  $V_{IN}$  の周波数特性

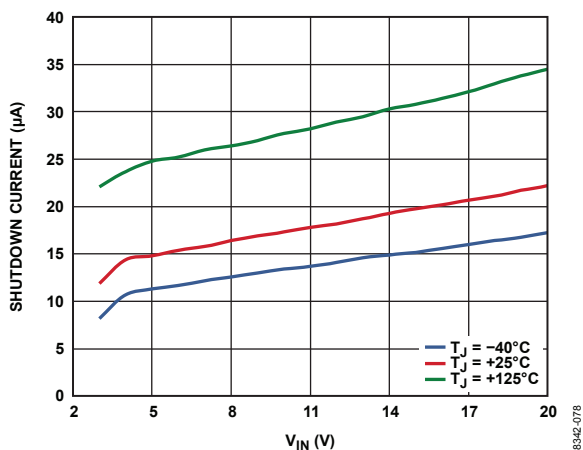


図 16. V<sub>IN</sub> 対 シャットダウン電流

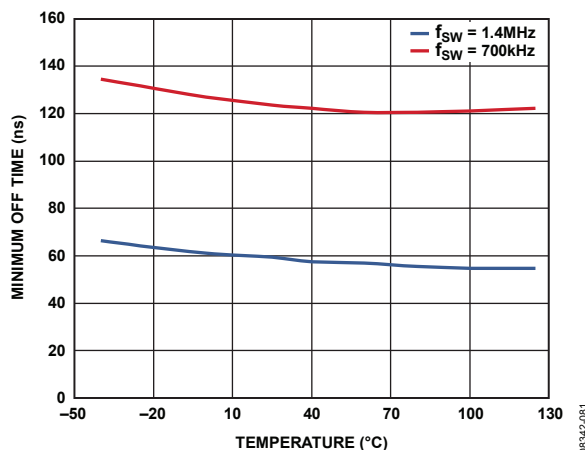


図 19. 最短オフ時間の温度特性

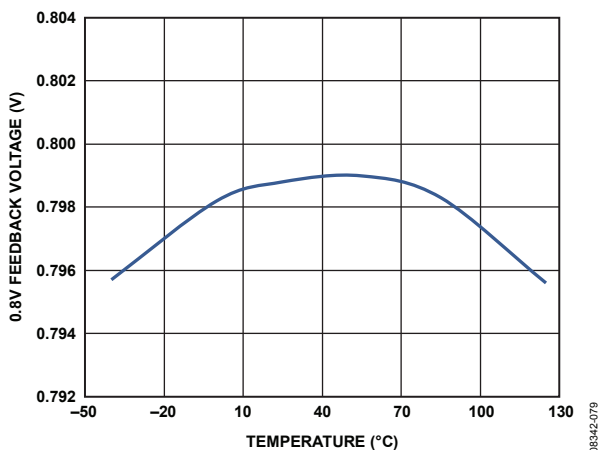


図 17. 0.8 V 帰還電圧の温度特性

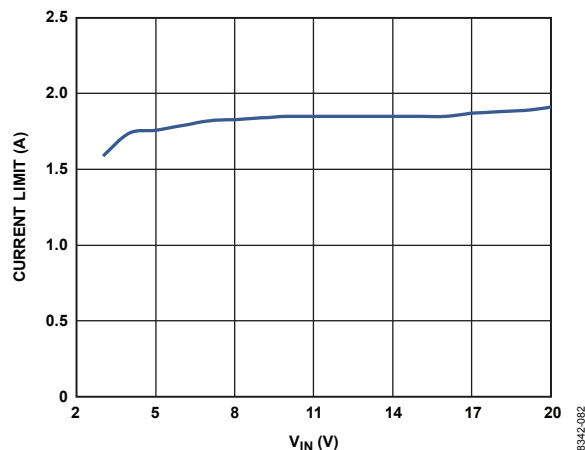


図 20. V<sub>IN</sub> 対 電流制限スレッショールド (V<sub>BST</sub> - V<sub>SW</sub> = 5.0 V)

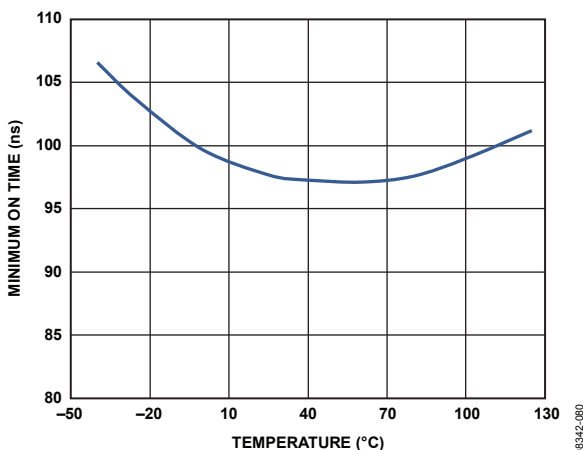


図 18. 最短オン時間の温度特性

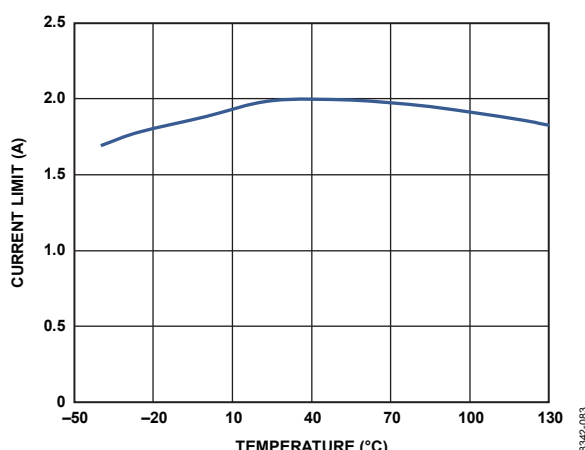


図 21. 電流制限スレッショールドの温度特性



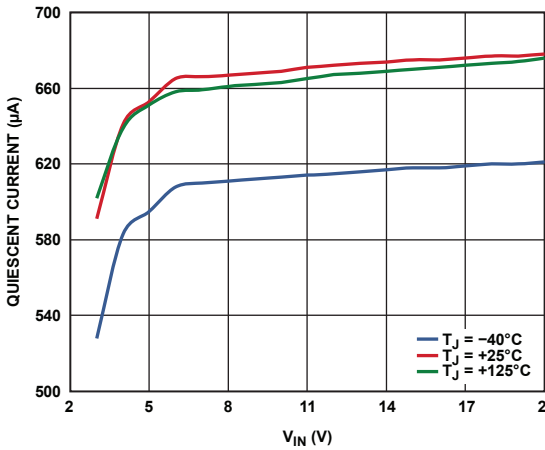


図 22.  $V_{IN}$  対 静止電流

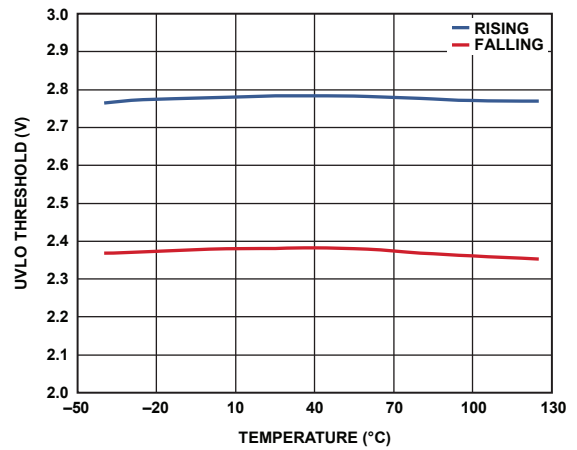


図 25. UVLO スレッシュホールドの温度特性

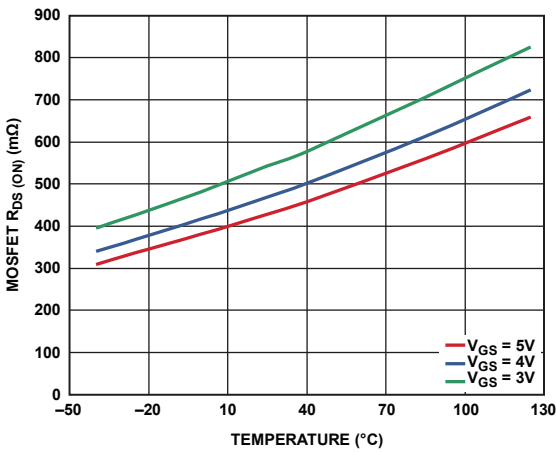


図 23. MOSFET  $R_{DS(ON)}$  の温度特性 (ピン to ピン測定)

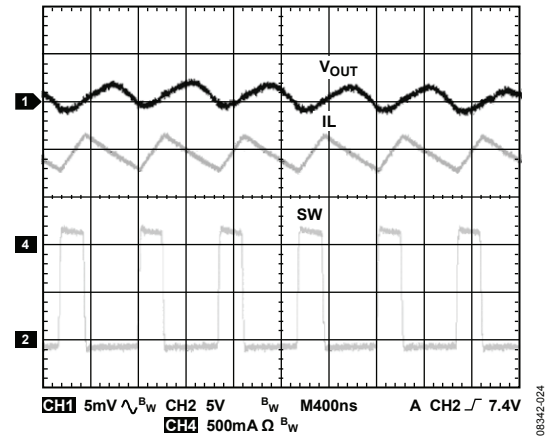


図 26. 高負荷時の定常状態 ( $f_{SW} = 1.4 \text{ MHz}$ 、 $I_{OUT} = 1 \text{ A}$ )

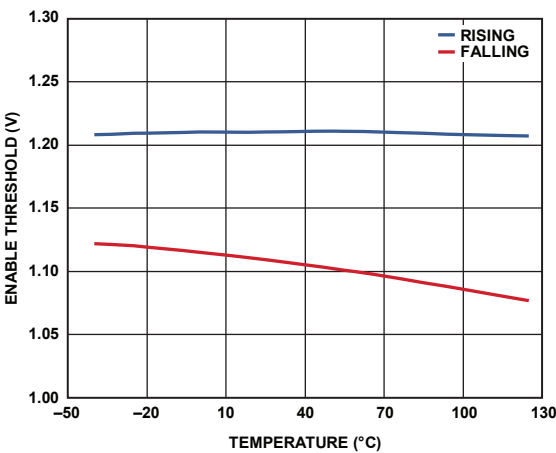


図 24. イネーブル・スレッシュホールドの温度特性

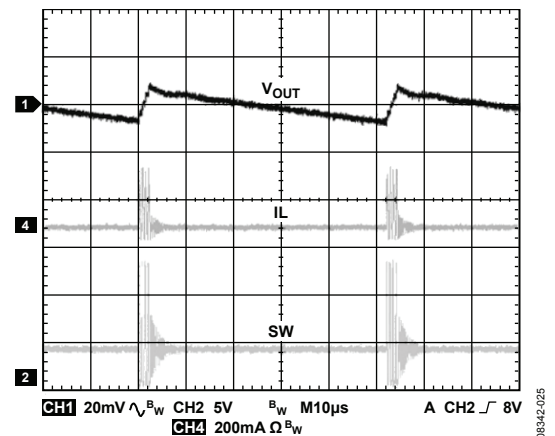


図 27. 低負荷時の定常状態 ( $f_{SW} = 1.4 \text{ MHz}$ 、 $I_{OUT} = 40 \text{ mA}$ )

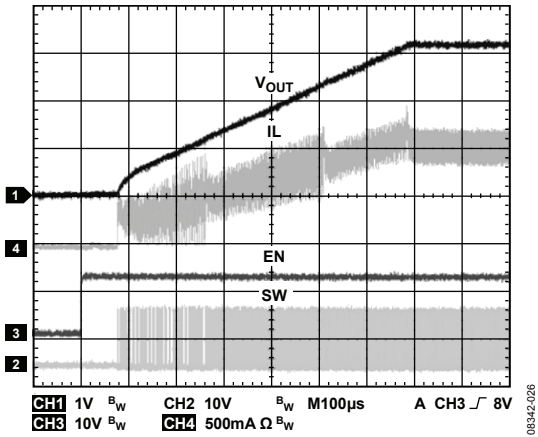


図 28. 1 A 抵抗負荷時のソフトスタート ( $f_{SW} = 1.4 \text{ MHz}$ )

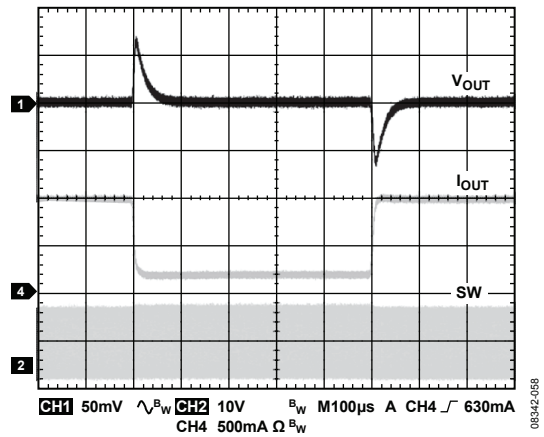


図 31. ADP2301 の負荷過渡応答、 $0.2 \sim 1.0 \text{ A}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$   
( $f_{SW} = 1.4 \text{ MHz}$ 、 $L = 4.7 \mu\text{H}$ 、 $C_{OUT} = 22 \mu\text{F}$ )

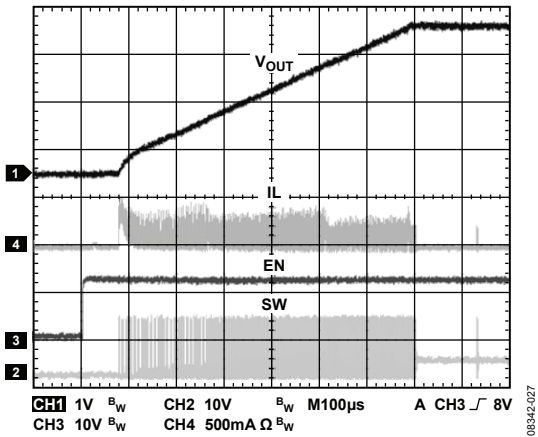


図 29. 無負荷時のソフトスタート ( $f_{SW} = 1.4 \text{ MHz}$ )

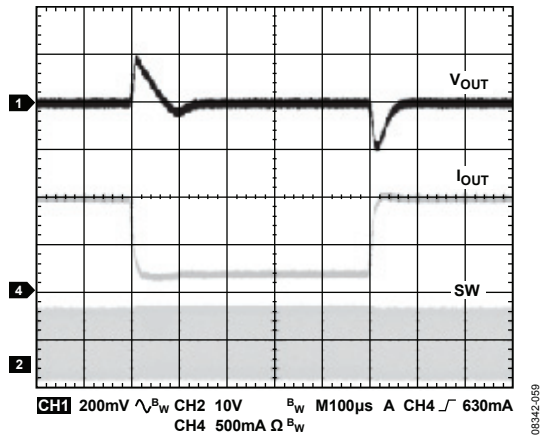


図 32. ADP2300 の負荷過渡応答、 $0.2 \sim 1.0 \text{ A}$ 、 $V_{OUT} = 5.0 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$   
( $f_{SW} = 700 \text{ kHz}$ 、 $L = 10 \mu\text{H}$ 、 $C_{OUT} = 22 \mu\text{F}$ )

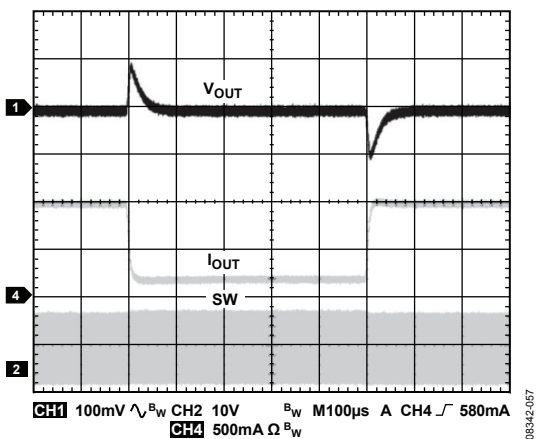


図 30. ADP2301 の負荷過渡応答、 $0.2 \sim 1.0 \text{ A}$ 、 $V_{OUT} = 5.0 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$   
( $f_{SW} = 1.4 \text{ MHz}$ 、 $L = 4.7 \mu\text{H}$ 、 $C_{OUT} = 10 \mu\text{F}$ )

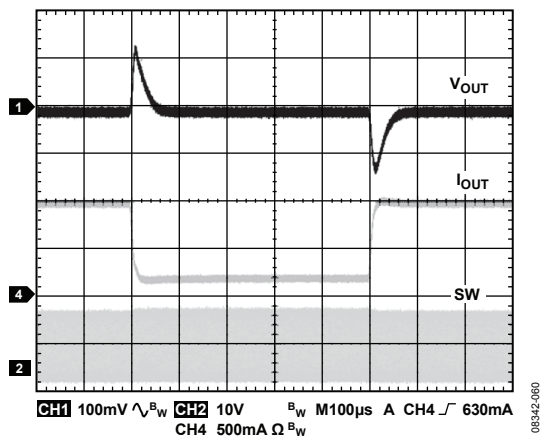


図 33. ADP2300 の負荷過渡応答、 $0.2 \sim 1.0 \text{ A}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$   
( $f_{SW} = 700 \text{ kHz}$ 、 $L = 10 \mu\text{H}$ 、 $C_{OUT} = 22 \mu\text{F}$ )

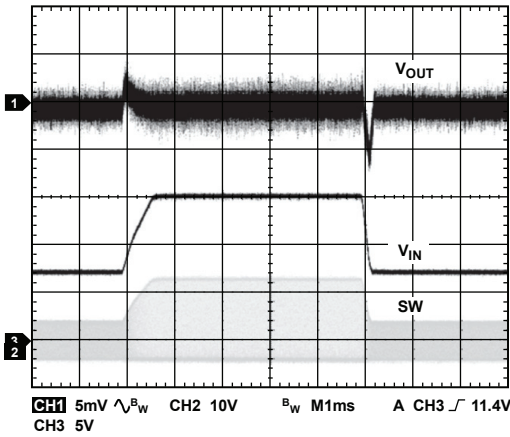


図 34. ADP2301 のライン過渡応答、 $V_{IN} = 7 \sim 15 \text{ V}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $I_{OUT} = 1.2 \text{ A}$ 、 $f_{SW} = 1.4 \text{ MHz}$

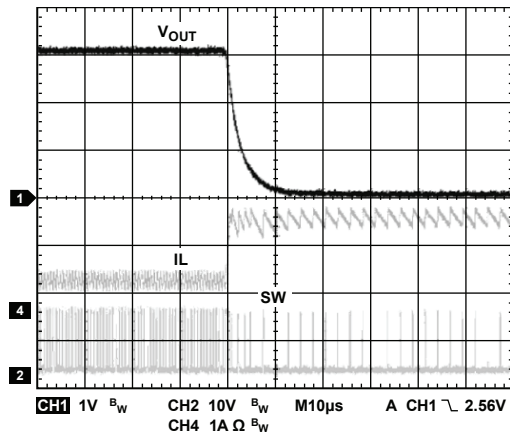


図 35. ADP2301 の短絡、 $V_{OUT} = 3.3 \text{ V}$  ( $f_{SW} = 1.4 \text{ MHz}$ )

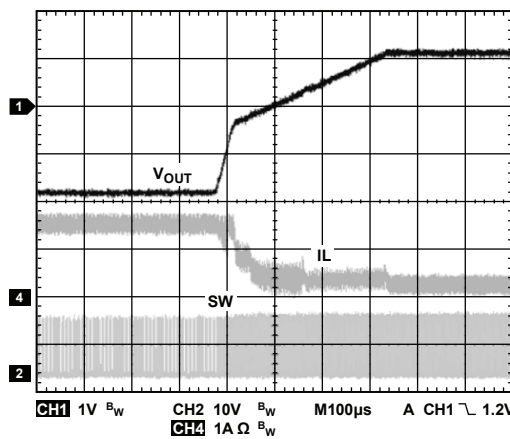


図 36. ADP2301 の短絡回復、 $V_{OUT} = 3.3 \text{ V}$  ( $f_{SW} = 1.4 \text{ MHz}$ )

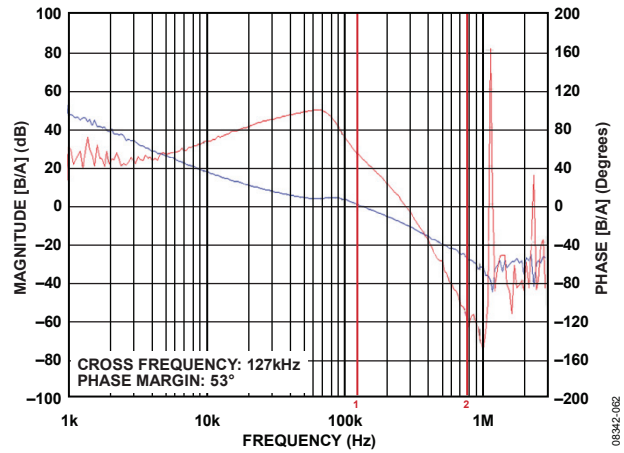


図 37. ADP2301 のボード線図、 $V_{OUT} = 5.0 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$  ( $f_{SW} = 1.4 \text{ MHz}$ 、 $L = 4.7 \mu\text{H}$ 、 $C_{OUT} = 10 \mu\text{F}$ )

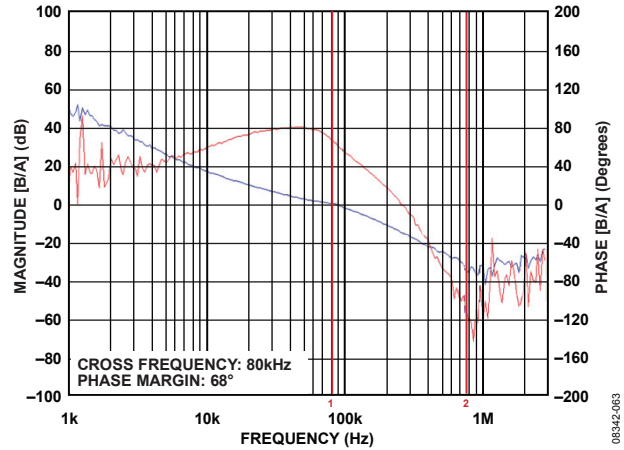


図 38. ADP2301 のボード線図、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$  ( $f_{SW} = 1.4 \text{ MHz}$ 、 $L = 4.7 \mu\text{H}$ 、 $C_{OUT} = 22 \mu\text{F}$ )

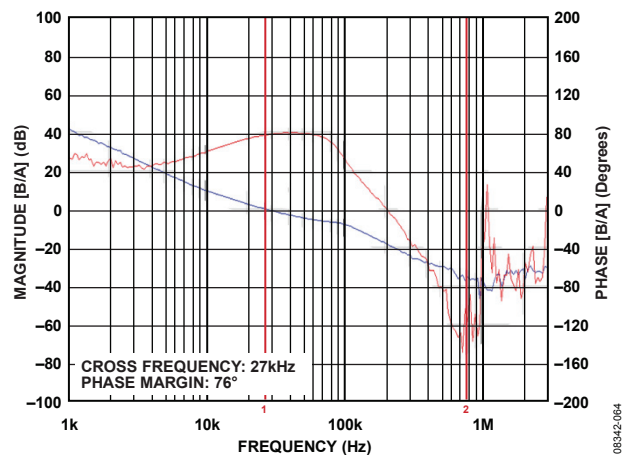


図 39. ADP2300 のボード線図、 $V_{OUT} = 5.0 \text{ V}$ 、 $V_{IN} = 12 \text{ V}$  ( $f_{SW} = 700 \text{ kHz}$ 、 $L = 10 \mu\text{H}$ 、 $C_{OUT} = 22 \mu\text{F}$ )

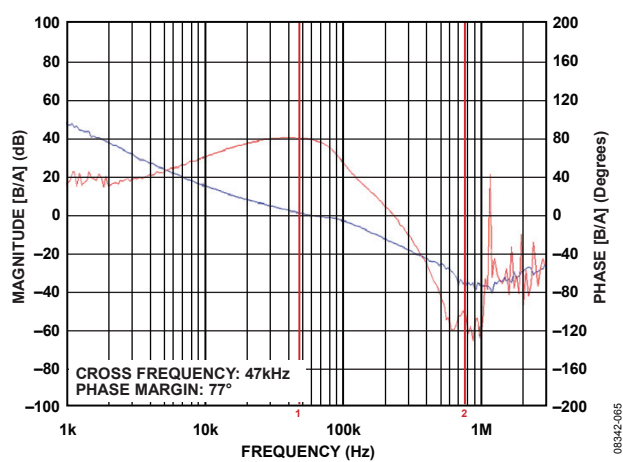


図 40. ADP2300 のボード線図、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 12\text{ V}$   
( $f_{SW} = 700\text{ kHz}$ 、 $L = 10\text{ }\mu\text{H}$ 、 $C_{OUT} = 22\text{ }\mu\text{F}$ )

機能ブロック図

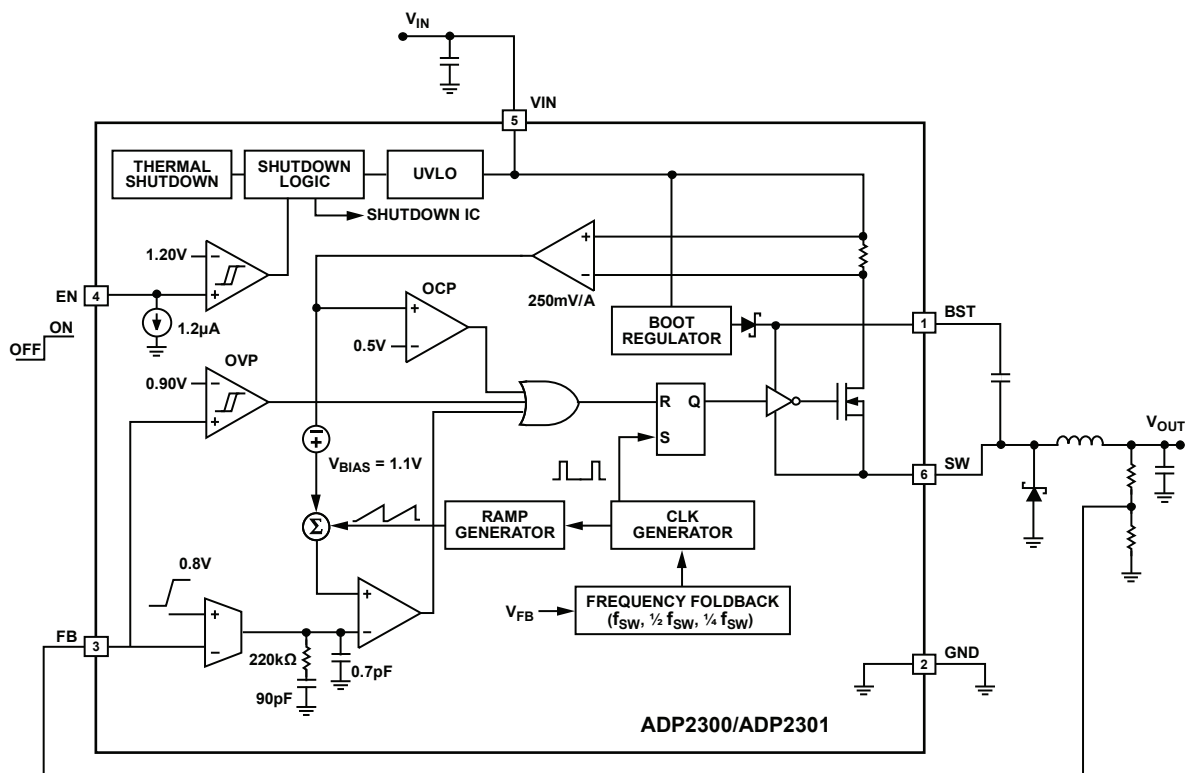


図 41. ADP2300/ADP2301 の機能ブロック図

08942-038

## 動作原理

ADP2300/ADP2301 は、ハイサイド・パワーMOSFET 内蔵の非同期降圧 DC/DC レギュレータです。高スイッチング周波数と超小型の 6 ピン TSOT パッケージにより、小型の降圧 DC/DC レギュレータ・ソリューションを実現します。

ADP2300/ADP2301 は 3.0~20 V の電圧で動作し、出力電圧を 0.8 V に安定化します。

ADP2300/ADP2301 には、700 kHz (ADP2300) と 1.4 MHz (ADP2301) の 2 つの固定周波数オプションがあります。

## 基本動作

ADP2300/ADP2301 は、中~高の負荷電流時では固定周波数ピーク電流モード PWM アーキテクチャを使用しますが、低負荷時はパルススキップ・モード制御方式に移行してスイッチング電力損失を低減し、効率低下を防ぎます。固定周波数 PWM モードでは、内蔵 MOSFET のデューティ・サイクルを制御して出力を安定化します。低負荷時のパルススキップ・モードでは、出力リップルが大きくなりますが、出力電圧をヒステリシス方式で制御します。この動作モードでは、レギュレータがスイッチングを数サイクル単位で定期的に停止し、変換損失を最小限に抑えて効率を改善します。

## PWMモード

PWM モードでは、ADP2300/ADP2301 は内部発振器で設定する固定周波数で動作します。発振器サイクルが開始するたびに、MOSFET スイッチがオンになり、インダクタの両端に正電圧が印加されます。インダクタの電流が増加し、電流検出信号がインダクタのピーク電流スレッシュホールドに達すると、MOSFET スイッチをオフにします。このスレッシュホールドは誤差アンプ出力によって設定します。MOSFET がオフのとき、次の発振器クロック・パルスで新しいサイクルが開始するまで、インダクタの電流は外部ダイオードにより低下します。ADP2300/ADP2301 は、ピーク・インダクタ電流スレッシュホールドを調整して出力電圧を安定化します。

## パワーセーブ・モード

高効率を達成するために、ADP2300/ADP2301 は、出力負荷がパルススキップ電流スレッシュホールドを下回ると、ただちにパルススキップ・モードに移行します。出力電圧が低下してレギュレーション・レベルを下回ると、ADP2300/ADP2301 は、発振器の数サイクル間 PWM モードに入り、出力電圧をレギュレーションのレベルまで上昇させます。バーストとバーストの間のアイドル期間は、MOSFET スイッチがオフになり、出力コンデンサがすべての出力電流を供給します。

パルススキップ・モードのコンパレータがピーク・インダクタ電流情報を示す内部の補償ノードを監視するため、パルススキップ負荷電流スレッシュホールドの平均値は、入力電圧 ( $V_{IN}$ )、出力電圧 ( $V_{OUT}$ )、インダクタ、出力コンデンサに依存します。

出力電圧がレギュレーション・レベルを下回ったり回復したりするため、パワーセーブ・モード時の出力電圧リップルは PWM 動作モード時のリップルより大きくなります。

## ブートストラップ回路

ADP2300/ADP2301 はそれぞれブート・レギュレータを内蔵しているため、0.1  $\mu$ F のセラミック・コンデンサ (X5R または X7R) を BST ピンと SW ピンの間に接続してハイサイド MOSFET にゲート駆動電圧を供給する必要があります。ハイサイド MOSFET をオンにするには、BST ピンと SW ピン間で 1.2 V 以上の電位差が必要です。この電圧は、ダイオード経由で BST ピンに外部電源を供給する場合は 5.5 V 以下にします。

ADP2300/ADP2301 は BST と SW ピン間の電圧を差動で検出して安定化させ、ゲート駆動回路用の 5.0 V (typ) のブートストラップ電圧を生成します。チップに内蔵されたダイオードが、MOSFET スイッチがオンになるときの  $V_{IN}$  と BST ピン間の逆電圧をブロックします。

## 高精度イネーブル

ADP2300/ADP2301 は、リファレンス電圧が 1.2 V、ヒステリシスが 100 mV の高精度イネーブル回路を備えています。EN ピンの電圧が 1.2 V より大きくなると、デバイスはイネーブルになります。EN 電圧が 1.1 V を下回ると、デバイスはディスエーブルになります。この高精度イネーブル・スレッシュホールド電圧により、デバイスとほかの入出力電源との接続が簡単になります。また、抵抗分器器を利用して、この回路をプログラマブルな UVLO 入力として使用することもできます。EN ピンがフローティング状態の場合は、内部の 1.2  $\mu$ A プルダウン電流によって誤差を防止できます。

## 内蔵ソフトスタート

ADP2300/ADP2301 はソフトスタート回路を内蔵しており、スタートアップ時に出力電圧の上昇を制御することによって突入電流を制限することができます。ソフトスタート時間は、一般に ADP2300 の場合は 1460  $\mu$ s、ADP2301 の場合は 730  $\mu$ s に固定されています。

## 電流制限

ADP2300/ADP2301 は電流制限保護回路を備えており、ハイサイド MOSFET スイッチに流れる正電流を制限することができます。パワー・スイッチの正電流を制限することで、入力から出力に流れる電流量が制限されます。

## 短絡保護

ADP2300/ADP2301 は周波数フォールドバックを備えており、出力でハード短絡が発生した場合に出力電流が暴走するのを防ぐことができます。FBピンの電圧が一定の値を急激に下回ると、スイッチング周波数が低下します。これによって、インダクタの電流が低下する時間が長くなりますが、ピーク電流を安定化する間のリップル電流が増大します。その結果、平均出力電流が減少し、出力電流の暴走を防止します。スイッチング周波数とFBピン電圧間の相関関係を表 5に示します。

表 5. スwitching周波数とFBピン電圧間の相関関係

FB Pin Voltage	Switching Frequency
$V_{FB} \geq 0.6 \text{ V}$	$f_{sw}$
$0.6 \text{ V} > V_{FB} > 0.2 \text{ V}$	$\frac{1}{2} f_{sw}$
$V_{FB} \leq 0.2 \text{ V}$	$\frac{1}{4} f_{sw}$

ハード短絡 ( $V_{FB} \leq 0.2 \text{ V}$ ) を取り除くと、ソフトスタート・サイクルが開始し、出力は通常動作中のレベルに安定化します。これによって、突入電流が制限され、出力電圧のオーバーシュートを防止できます。

## 低電圧ロックアウト (UVLO)

ADP2300/ADP2301 は、固定の内部設定低電圧ロックアウト回路を備えています。入力電圧が低下して  $2.4 \text{ V}$  を下回ると、デバイスがシャットダウンし、MOSFET スイッチがオフになります。電圧が上昇して  $2.8 \text{ V}$  を再び上回ると、ソフトスタートが開始し、デバイスがイネーブルになります。

## サーマル・シャットダウン

ADP2300/ADP2301 のジャンクション温度が  $140^\circ\text{C}$  を超えると、サーマル・シャットダウン回路によってチップがディスエーブルになります。ジャンクション温度は、高電流動作、回路基板の不適切な設計、または高い周囲温度のために極端に高くなる場合があります。  $15^\circ\text{C}$  のヒステリシスが設けられているため、サーマル・シャットダウンの後、ADP2300/ADP2301 はオンチップ温度が  $125^\circ\text{C}$  を下回るまで動作に復帰しません。サーマル・シャットダウンが終了すると、ソフトスタートを開始します。

## 制御ループ

ADP2300/ADP2301 は、外部部品の数とコストを最小限に抑えるために内部で補償を行います。また、スロープ補償回路を内蔵しているため、デバイスが  $50\%$  近くまたは  $50\%$  を超えるデューティ・サイクルで動作するときにサブハーモニック発振を防止することができます。

## アプリケーション情報

### 出力電圧の設定

ADP2300/ADP2301 の出力電圧は、図 42 に示すように、出力電圧と FB ピンの間の抵抗分圧器によって外部で設定します。代表的な出力電圧設定に対する推奨抵抗値を表 6 に示します。出力電圧設定値は次式で算出します。

$$V_{OUT} = 0.800 \text{ V} \times \left( 1 + \frac{R_{FB1}}{R_{FB2}} \right)$$

ここで、

$V_{OUT}$  は出力電圧です。

$R_{FB1}$  は  $V_{OUT}$  と FB 間の帰還抵抗です。

$R_{FB2}$  は FB と GND 間の帰還抵抗です。

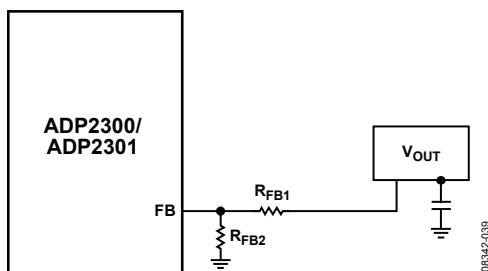


図 42. 抵抗分圧器を使用した出力電圧の設定

表 6. 抵抗分圧器の推奨値

$V_{OUT}$ (V)	$R_{FB1}$ (k $\Omega$ ), $\pm 1\%$	$R_{FB2}$ (k $\Omega$ ), $\pm 1\%$
1.2	4.99	10
1.8	12.7	10.2
2.5	21.5	10.2
3.3	31.6	10.2
5.0	52.3	10

### 出力電圧制限

最短オン時間、最短オフ時間、ブートストラップ・ドロップアウト電圧のために、入力電圧に対して出力電圧の上限値と下限値があります。

出力電圧の下限値は、有限の制御可能な最短オン時間によって制約されます。最悪時の最短オン時間は最大で 135 ns になります。変動するスイッチング周波数と入力電圧の両方を考慮すると、出力電圧の下限値は以下のようになります。

$$V_{OUT(\min)} = t_{MIN-ON} \times f_{SW(\max)} \times (V_{IN(\max)} + V_D) - V_D$$

ここで、

$V_{IN(\max)}$  は最大入力電圧です。

$f_{SW(\max)}$  は最悪時の最大スイッチング周波数です。

$t_{MIN-ON}$  は最短の制御可能なオン時間です。

$V_D$  はダイオードの順方向電圧降下です。

出力電圧の上限値は、制御可能な最短オフ時間によって制約されます。ADP2301 の場合、最悪時の最短オフ時間が最大で 120 ns になります。変動するスイッチング周波数と入力電圧の両方を考慮すると、出力電圧の上限値は以下のようになります。

$$V_{OUT(\max)} = (1 - t_{MIN-OFF} \times f_{SW(\max)}) \times (V_{IN(\min)} + V_D) - V_D$$

ここで、

$V_{IN(\min)}$  は最小入力電圧です。

$f_{SW(\max)}$  は最悪時の最大スイッチング周波数です。

$V_D$  はダイオードの順方向電圧降下です。

$t_{MIN-OFF}$  は制御可能な最短オフ時間です。

このほか、デバイスの内部ドロップアウト電圧のために、ブートストラップ回路が必要な出力を得るために最小入力電圧を制限します。低負荷時の安定動作とプリバイアス状態の適正なスタートアップを確実に実現するために、ADP2300/ADP2301 では、入力電圧と安定化出力電圧間（または入力電圧とプリバイアス電圧間）の電圧差を最悪時の 2.1 V より大きくしなければなりません。電圧差がそれより小さいと、ブートストラップ回路が最小の負荷電流を使用してスタートアップ用のブースト・コンデンサを充電します。図 43 に、出力電圧が 3.3 V の場合の典型的な必要最小入力電圧と負荷電流の関係を示します。



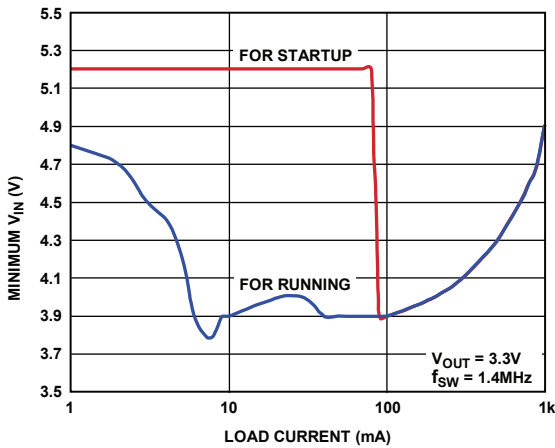


図 43. 負荷電流 対 最小入力電圧

3つの変換制限（最短オン時間、最短オフ時間、ブートストラップ・ドロップアウト電圧）により、電圧変換制限は図 44 のようになります。

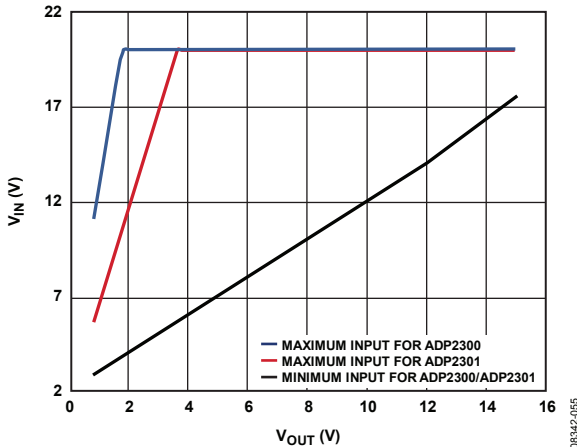


図 44. 電圧変換制限

## 低入力電圧に関する考慮事項

3 ~ 5 V の低入力電圧の場合、内部ドロップアウト電圧のために内部ブート・レギュレータでは 5.0 V の十分なブートストラップ電圧が得られません。このために MOSFET の  $R_{DS(ON)}$  が増加し、使用可能な負荷電流が減少します。これを防ぐには、外付け小信号ショットキー・ダイオードを追加して 5.0 V からのブートストラップ・バイアス電圧を使用する必要があります。BST ピンと SW ピン間の絶対最大定格は 6.0 V であるため、バイアス電圧は 5.5 V より小さくします。図 45 に、外部ブートストラップ回路のアプリケーション図を示します。

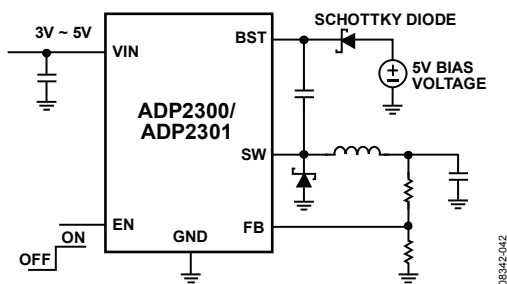


図 45. 低入力電圧用の外部ブートストラップ回路

## 高精度イネーブルの設定

一般に、EN ピンと VIN との簡単な接続で、入力電源の供給時にデバイスを自動スタートアップすることができます。しかし、図 46 に示すように、抵抗分圧器を VIN に接続すれば、高精度イネーブル機能によって ADP2300/ADP2301 をプログラマブルな UVLO として使用することができます。負荷電流が比較的高いときにソフトスタートで VIN を徐々に増大すると、スタートアップ障害が発生することがありますが、この回路構成はそれを防止します。

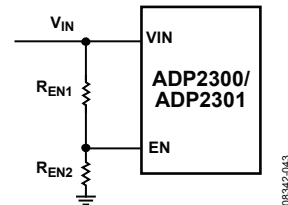


図 46. プログラマブルな UVLO として使用する高精度イネーブル

また、高精度イネーブル機能によって、図 47 に示すように別の DC/DC 出力電源を使用する場合に ADP2300/ADP2301 の正確なシーケンシングが可能になります。

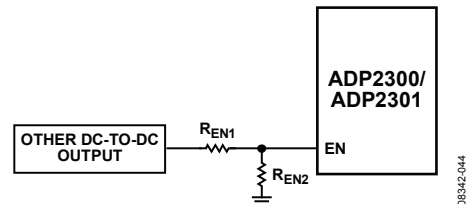


図 47. 別の DC/DC 出力からのシーケンシング制御を実現する高精度イネーブル

EN ピンのプルアップ電流が 1.2  $\mu$ A の場合のスタートアップ電圧（図 46、図 47）は、以下のようになります。

$$V_{STARTUP} = \left( \frac{1.2 \text{ V}}{R_{EN2}} + 1.2 \mu\text{A} \right) \times R_{EN1} + 1.2 \text{ V}$$

ここで、 $V_{STARTUP}$  はチップをイネーブルにするスタートアップ電圧です。 $R_{EN1}$  は DC 電源と EN 間の抵抗です。 $R_{EN2}$  は EN と GND 間の抵抗です。

## インダクタ

ADP2300/ADP2301 はスイッチング周波数が高いため、小型インダクタを使用できます。最高の性能を実現するためには、ADP2301には2  $\mu$ H~10  $\mu$ Hのインダクタ値、ADP2300は2~22  $\mu$ Hのインダクタ値を使用してください。

ピーク to ピーク・インダクタ電流リップルは次式によって算出します

$$\Delta I_{RIPPLE} = \frac{(V_{IN} - V_{OUT})}{L \times f_{sw}} \times \left( \frac{V_{OUT} + V_D}{V_{IN} + V_D} \right)$$

ここで、

$f_{sw}$  はスイッチング周波数です。

$L$  はインダクタ値です。

$V_D$  はダイオードの順方向電圧降下です。

$V_{IN}$  は入力電圧です。

$V_{OUT}$  は出力電圧です。

小電流のインダクタは一般にサイズが小さく値段も安くなりますが、それに伴ってリップル電流や出力電圧リップルは増大します。目安としては、インダクタのピーク to ピーク電流リップルを最大負荷電流の30%に設定すると、最適な過渡応答と効率が得られます。したがって、インダクタ値は次式によって算出します。

$$L = \frac{(V_{IN} - V_{OUT})}{0.3 \times I_{LOAD(max)} \times f_{sw}} \times \left( \frac{V_{OUT} + V_D}{V_{IN} + V_D} \right)$$

ここで、 $I_{LOAD(max)}$  は最大負荷電流です。

インダクタのピーク電流は次式で算出します。

$$I_{PEAK} = I_{LOAD(max)} + \frac{\Delta I_{RIPPLE}}{2}$$

インダクタの最小電流は、インダクタのピーク電流より大きい値にする必要があります。すぐに飽和するフェライト・コア・インダクタの場合は、インダクタ飽和電流の定格をスイッチ電流制限スレッシュホールドより大きくして、インダクタが飽和点に達しないようにします。必要な温度範囲で出力短絡が生じる最悪の条件について必ず検証してください。

インダクタの導通損失は、内部DC抵抗 (DCR) に関連するインダクタ内の電流に起因します。サイズの大きいインダクタは、DCRが小さいため、インダクタの導通損失は小さくなります。これに対し、インダクタのコア損失はコアの材料やAC磁束振幅にも関連しており、ピークtoピーク・インダクタ・リップル電流の影響を受けます。ADP2300/ADP2301 は高スイッチング周波数レギュレータであるため、低コア損失と低EMIを実現するためにシールド・フェライト・コア材を使用することを推奨します。推奨インダクタを表7に示します。

表7. 推奨インダクタ

Vendor	Value ( $\mu$ H)	Part No.	DCR (m $\Omega$ )	ISAT (A)	Dimensions L x W x H (mm)
Coilcraft	4.7	LPS6225-472MLC	65	3.1	6.0 x 6.0 x 2.4
	6.8	LPS6225-682MLC	95	2.7	6.0 x 6.0 x 2.4
	10	LPS6225-103MLC	105	2.1	6.0 x 6.0 x 2.4
Sumida	4.7	CDRH5D28RHPNP-4R7N	43	3.7	6.2 x 6.2 x 3.0
	4.7	CDRH5D16NP-4R7N	64	2.15	5.8 x 5.8 x 1.8
	6.8	CDRH5D28RHPNP-6R8N	61	3.1	6.2 x 6.2 x 3.0
	6.8	CDRH5D16NP-6R8N	84	1.8	5.8 x 5.8 x 1.8
	10	CDRH5D28RHPNP-100M	93	2.45	6.2 x 6.2 x 3.0
Cooper Bussmann	4.7	SD53-4R7-R	39	2.1	5.2 x 5.2 x 3.0
	6.8	SD53-6R8-R	59	1.85	5.2 x 5.2 x 3.0
	10	DR73-100-R	65	2.47	7.6 x 7.6 x 3.5
Toko	4.7	B1077AS-4R7N	34	2.6	7.6 x 7.6 x 4.0
	6.8	B1077AS-6R8N	40	2.3	7.6 x 7.6 x 4.0
	10	B1077AS-100M	58	1.8	7.6 x 7.6 x 4.0
TDK	4.7	VLC5045T-4R7M	34	3.3	5.0 x 5.0 x 4.5
	6.8	VLC5045T-6R8M	46	2.7	5.0 x 5.0 x 4.5
	10	VLC5045T-100M	66	2.1	5.0 x 5.0 x 4.5

## キャッチ・ダイオード

キャッチ・ダイオードは、内部 MOSFET のオフの間にインダクタ電流を流します。そのため、通常動作時のダイオードの平均電流が、レギュレータのデューティ・サイクルと出力負荷電流に左右されるようになります。

$$I_{DIODE(AVG)} = \left(1 - \frac{V_{OUT} + V_D}{V_{IN} + V_D}\right) \times I_{LOAD(max)}$$

ここで、 $V_D$  はダイオードの順方向電圧降下です。

通常動作時に必要な電流よりも高い電流定格のダイオードを選択するのは、出力が短絡したときの最悪条件に対応するためだけです。この場合、ダイオード電流は標準のピーク電流スレッシュホールドまで増加します。必ずダイオードのデータシートを参照して、ダイオードが熱条件や電氣的条件の制限範囲内で正常に動作するか確認してください。

ダイオードの逆ブレイクダウン電圧定格は最大入力電圧より大きい値にし、SWノードのリングング・ノイズに対応できる余裕を見込んでおく必要があります。ショットキー・ダイオードは順方向電圧降下が小さく、スイッチング速度が速いため、最高の効率を得るために使用を推奨します。表 8 に、推奨ショットキー・ダイオードの一覧を示します。

表 8. 推奨ショットキー・ダイオード

Vendor	Part No.	V <sub>RRM</sub> (V)	I <sub>AVG</sub> (A)
ON Semiconductor	MBRS230LT3	30	2
	MBRS240LT3	40	2
Diodes Inc.	B230A	30	2
	B240A	40	2
Vishay	SL23	30	2
	SS24	40	2

## 入力コンデンサ

入力コンデンサは、最大入力動作電圧と最大 RMS 入力電流に対応する必要があります。入力コンデンサを流れる最大 RMS 入力電流は  $I_{LOAD(max)}/2$  です。次式を使用して、アプリケーションの最大負荷電流で RMS 入力電流に耐えられる入力コンデンサを選択してください。

$$I_{IN(RMS)} = I_{LOAD(max)} \times \sqrt{D \times (1-D)}$$

ここで、 $D$  はデューティ・サイクルですが、これは次式で表すことができます。

$$D = \frac{V_{OUT} + V_D}{V_{IN} + V_D}$$

入力コンデンサには、低 ESR で温度係数が小さい X5R または X7R 誘電体を用いたセラミック・コンデンサを推奨します。10  $\mu$ F の容量は、ほとんどのアプリケーションに適合します。電源ノイズを最小限に抑えるために、ADP2300/ADP2301 の VIN ピンのできるだけ近くに入力コンデンサを接続してください。

## 出力コンデンサ

出力コンデンサの選択は、レギュレータのループ・ダイナミクスと出力電圧リップルの両方に影響を与えます。ADP2300/ADP2301 は、等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) が低い、小さいセラミック・コンデンサで動作するように設計されているため、厳しい出力電圧リップル仕様に容易に対応できます。

レギュレータが強制連続導通モードで動作した場合、全出力電圧リップルは出力コンデンサの ESR に起因する電圧スパイクと出力コンデンサの充電や放電に起因する電圧リップルの合計になります。

$$\Delta V_{RIPPLE} = \Delta I_{RIPPLE} \times \left( \frac{1}{8 \times f_{sw} \times C_{OUT}} + ESR_{C_{OUT}} \right)$$

低 ESR のコンデンサは、次に示すように、出力電圧リップルを低減する点で優れています。

$$ESR_{C_{OUT}} \leq \frac{\Delta V_{RIPPLE}}{\Delta I_{RIPPLE}}$$

セラミック・コンデンサは、さまざまな誘電体で製造されているため、それぞれ温度と印加電圧に対して異なる動作をします。最適な性能を得るために、低 ESR で温度係数が小さい X5R または X7R 誘電体を推奨します。Y5V 誘電体と Z5U 誘電体は、温度と DC バイアスの特性が十分でないため推奨できません。

一般に、ADP2301 (1.4 MHz のスイッチング周波数) を使用するほとんどのアプリケーションは 10  $\mu$ F の最小出力コンデンサ値を必要とし、ADP2300 (700 kHz のスイッチング周波数) を使用するほとんどのアプリケーションは 20  $\mu$ F の最小出力コンデンサ値を必要とします。V<sub>OUT</sub> ≤ 5.0 V での推奨出力コンデンサを表 9 に示します。

表 9. V<sub>OUT</sub> ≤ 5.0 V の場合の推奨コンデンサ

Vendor	Value	Part No.	Dimensions L × W × H (mm)
Murata	10 $\mu$ F, 6.3 V	GRM31MR60J106KE19	3.2 × 1.6 × 1.15
	22 $\mu$ F, 6.3 V	GRM31CR60J226KE19	3.2 × 1.6 × 1.6
TDK	10 $\mu$ F, 6.3 V	C3216X5R0J106K	3.2 × 1.6 × 1.6
	22 $\mu$ F, 6.3 V	C3216X5R0J226M	3.2 × 1.6 × 0.85

## 熱に対する考慮事項

ADP2300/ADP2301 は、内部 MOSFET がオンの間だけインダクタ電流の値を保存します。そのため、パッケージ内の消費電力がごくわずかになり、熱に関連する制限を緩和することができます。

それでも、周囲温度が高くデューティ・サイクルが大きい最大負荷モードでアプリケーションが動作する場合は、パッケージ内の発熱量が大きくなり、チップ（ダイ）のジャンクション温度が最大ジャンクション温度の 125°C を超えることがあります。ジャンクション温度が 140°C を超えると、レギュレータがサーマル・シャットダウン・モードに移行し、ジャンクション温度が 125°C を下回ると元のモードに戻ります。

チップのジャンクション温度は、次式に示すように、環境の周囲温度と消費電力に起因するパッケージの上昇温度の合計になります。

$$T_J = T_A + T_R$$

ここで、

$T_J$  はジャンクション温度です。

$T_A$  は周囲温度です。

$T_R$  は消費電力に起因するパッケージの上昇温度です。

パッケージの温度上昇は、パッケージ内の消費電力に比例します。この関係の比例定数は、次の式に示すように、チップのジャンクションから周囲温度までの熱抵抗です。

$$T_R = \theta_{JA} \times P_D$$

ここで、

$T_R$  はパッケージの上昇温度です。

$\theta_{JA}$  はチップのジャンクションからパッケージの周囲温度までの熱抵抗です。

$P_D$  はパッケージの消費電力です。

## 設計の例

ここでは、表 10 に記した仕様例に基づいて外付け部品を選択する手順を示します。この設計例の回路図を図 48 に示します。

表 10. 降圧 DC/DC レギュレータの条件

Parameter	Specification	Additional Requirements
Input Voltage, $V_{IN}$	12.0 V $\pm$ 10%	None
Output Voltage, $V_{OUT}$	3.3 V, 1.2 A, 1% $V_{OUT}$ ripple at CCM mode	None
Programmable UVLO Voltage	$V_{IN}$ start-up voltage approximately 7.8 V	None

### スイッチング周波数の選択

図 44 の変換を制限する条件（最短オン時間、最短オフ時間、ブートストラップ・ドア電圧）を評価する変換制限曲線を使って、700 kHz（ADP2300）または 1.4 MHz（ADP2301）のスイッチング周波数を選択してください。

たとえば、図 44 で 3.3 V の出力電圧に対し  $V_{IN} = 12 \text{ V} \pm 10\%$  であれば 700 kHz と 1.4 MHz のどちらのスイッチング周波数も変換制限内にありますが、1.4 MHz の周波数を選択すれば、ソリューションのサイズが最小になります。もっと高い効率が必要な場合は、700 kHz のほうを選択してください。ただし、この場合はインダクタと出力コンデンサが大きくなるため、レギュレータのフットプリント面積が大きくなります。

### キャッチ・ダイオードの選択

キャッチ・ダイオードを選択します。最適な効率を実現するには、順方向電圧降下が小さくスイッチング速度が速いショットキー・ダイオードを推奨します。ショットキー・ダイオードの標準的な順方向電圧で、通常動作時のキャッチ・ダイオードの平均電流は次式によって算出できます。

$$I_{DIODE(AVG)} = \left(1 - \frac{V_{OUT} + V_D}{V_{IN} + V_D}\right) \times I_{LOAD(max)}$$

ここで、  
 $V_{OUT} = 3.3 \text{ V}$   
 $V_{IN} = 12 \text{ V}$   
 $I_{LOAD(max)} = 1.2 \text{ A}$   
 $V_D = 0.4 \text{ V}$

したがって、 $I_{DIODE(AVG)} = 0.85 \text{ A}$

ただし、出力短絡という最悪条件の場合は、ピーク・スイッチ電流制限（表 1 を参照）によって一般にダイオードの電流が 2 A に増大します。この場合は、B230A 表面実装ショットキー・ダイオード（2.0 A/30 V）を選択すると、信頼性の高い動作を実現できます。

### インダクタの選択

次の式を使ってインダクタを選択します。

$$L = \frac{(V_{IN} - V_{OUT})}{0.3 \times I_{LOAD(max)} \times f_{sw}} \times \left(\frac{V_{OUT} + V_D}{V_{IN} + V_D}\right)$$

ここで、  
 $V_{OUT} = 3.3 \text{ V}$   
 $V_{IN} = 12 \text{ V}$   
 $I_{LOAD(max)} = 1.2 \text{ A}$   
 $V_D = 0.4 \text{ V}$   
 $f_{sw} = 1.4 \text{ MHz}$

計算すると、 $L = 5.15 \mu\text{H}$  になります。最も近い標準値は  $4.7 \mu\text{H}$  であるため、 $\Delta I_{RIPPLE} = 0.394 \text{ A}$  です。

インダクタのピーク電流は次式で算出します。

$$I_{PEAK} = I_{LOAD(max)} + \frac{\Delta I_{RIPPLE}}{2}$$

ここで、  
 $I_{LOAD(max)} = 1.2 \text{ A}$   
 $\Delta I_{RIPPLE} = 0.394 \text{ A}$

この式から、インダクタのピーク電流値は  $1.397 \text{ A}$  になります。ただし、電流制限条件下でインダクタが飽和点に達するのを防ぐために、インダクタの飽和電流を 2.0 A 以上に規定し、高信頼性の動作を実現する必要があります。

### 出力コンデンサの選択

以下の式により、出力電圧リップル条件に基づいて出力コンデンサを選択します。

$$\Delta V_{RIPPLE} = \Delta I_{RIPPLE} \times \left(\frac{1}{8 \times f_{sw} \times C_{OUT}} + ESR_{C_{OUT}}\right)$$

ここで、  
 $\Delta I_{RIPPLE} = 0.394 \text{ A}$   
 $f_{sw} = 1.4 \text{ MHz}$   
 $\Delta V_{RIPPLE} = 33 \text{ mV}$

セラミック・コンデンサの ESR が  $3 \text{ m}\Omega$  の場合、 $C_{OUT} = 1.2 \mu\text{F}$  です。

出力コンデンサはループ安定性を制御する 2 つの外部部品の 1 つであり、ADP2301（1.4 MHz のスイッチング周波数）を使用するほとんどのアプリケーションで安定性を確保するために最低  $10 \mu\text{F}$  のコンデンサが必要です。推奨外部部品を示す表 11 に従い、この設計の例では  $22 \mu\text{F}$ 、6.3 V（電圧定格）を選択します。

## 抵抗分圧器の選択

抵抗分圧器を選択するには、まず出力帰還抵抗分圧器を計算し、次にプログラマブルな  $V_{IN}$  スタートアップ電圧に対して抵抗分圧器を計算します。

出力帰還抵抗分圧器の計算には次式を使用します。

$$V_{OUT} = 0.800 \text{ V} \times \left( 1 + \frac{R_{FB1}}{R_{FB2}} \right)$$

3.3 V の出力電圧の場合は、表 11 の推奨値に従い、 $R_{FB1} = 31.6 \text{ k}\Omega$  および  $R_{FB2} = 10.2 \text{ k}\Omega$  の帰還抵抗分圧器を選択してください。

プログラマブルな  $V_{IN}$  スタートアップ電圧の抵抗分圧器を求めるには、次式を使用します。

$$V_{STARTUP} = \left( \frac{1.2 \text{ V}}{R_{EN2}} + 1.2 \mu\text{A} \right) \times R_{EN1} + 1.2 \text{ V}$$

$V_{STARTUP} = 7.8 \text{ V}$  の場合は、 $R_{EN2} = 10.2 \text{ k}\Omega$  を選択して  $R_{EN1}$  を計算してください。この場合、 $R_{EN1}$  は  $56 \text{ k}\Omega$  になります。

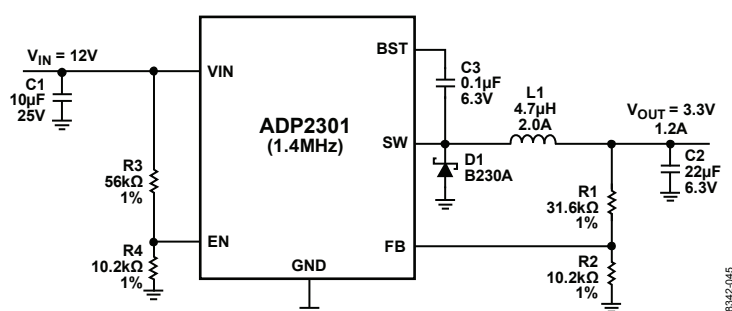


図 48. 設計例の回路図

表 11. 代表的なアプリケーションの推奨外部部品（負荷電流 = 1.2 A）

Part Number	$V_{IN}$ (V)	$V_{OUT}$ (V)	$I_{OUT}$ (A)	L ( $\mu\text{H}$ )	$C_{OUT}$ ( $\mu\text{F}$ )	$R_{FB1}$ ( $\text{k}\Omega$ , $\pm 1\%$ )	$R_{FB2}$ ( $\text{k}\Omega$ , $\pm 1\%$ )
ADP2300 (700 kHz)	18	3.3	1.2	10	22	31.6	10.2
	18	5.0	1.2	15	22	52.3	10
	12	1.2	1.2	6.8	$2 \times 22$	4.99	10
	12	1.8	1.2	6.8	$2 \times 22$	12.7	10.2
	12	2.5	1.2	10	22	21.5	10.2
	12	3.3	1.2	10	22	31.6	10.2
	12	5.0	1.2	10	22	52.3	10
	9	3.3	1.2	10	22	31.6	10.2
	9	5.0	1.2	10	22	52.3	10
	5	1.8	1.2	4.7	$2 \times 22$	12.7	10.2
	5	2.5	1.2	4.7	22	21.5	10.2
	ADP2301 (1.4 MHz)	18	3.3	1.2	4.7	22	31.6
18		5.0	1.2	6.8	10	52.3	10
12		2.5	1.2	4.7	22	21.5	10.2
12		3.3	1.2	4.7	22	31.6	10.2
12		5.0	1.2	4.7	10	52.3	10
9		3.3	1.2	4.7	22	31.6	10.2
9		5.0	1.2	4.7	10	52.3	10
5		1.8	1.2	2.2	$2 \times 22$	12.7	10.2
5		2.5	1.2	2.2	22	21.5	10.2

## PCボードのレイアウトに関する推奨事項

ADP2300/ADP2301 から最高の性能を引き出すには、優れた回路基板のレイアウトが必要です。回路レイアウトが不十分だと、レギュレーションや安定性が損なわれ、電磁干渉 (EMI) 性能や電磁適合性 (EMC) が低下することがあります。PCBレイアウトの例を図 50に示します。最適なPCBレイアウトを行うために、以下のガイドラインに従ってください。

- 短いパターンを用いて、IC の近くに入力コンデンサ、インダクタ、キャッチ・ダイオード、出力コンデンサ、ブートストラップ・コンデンサを接続します。
- 大電流ループ・パターンをできるだけ太く短くします。大電流の経路を図 49に示します。
- 部品側のグラウンド・メタルのサイズを最大限大きくして、放熱性を高めます。
- ノイズ干渉を受けやすい回路ノードへの影響を低減するために、グラウンド・プレーンに複数のビアを設けて部品側のグラウンドと接続します。

- 帰還抵抗分圧器の上部と出力を接続するFBパターンの長さを最小限に抑えながら、ノイズの混入を招く大電流パターンとスイッチ・ノードから離して配置します。

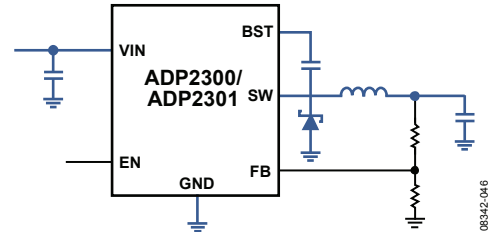


図 49. 大電流パターンを青色で示した代表的なアプリケーション回路

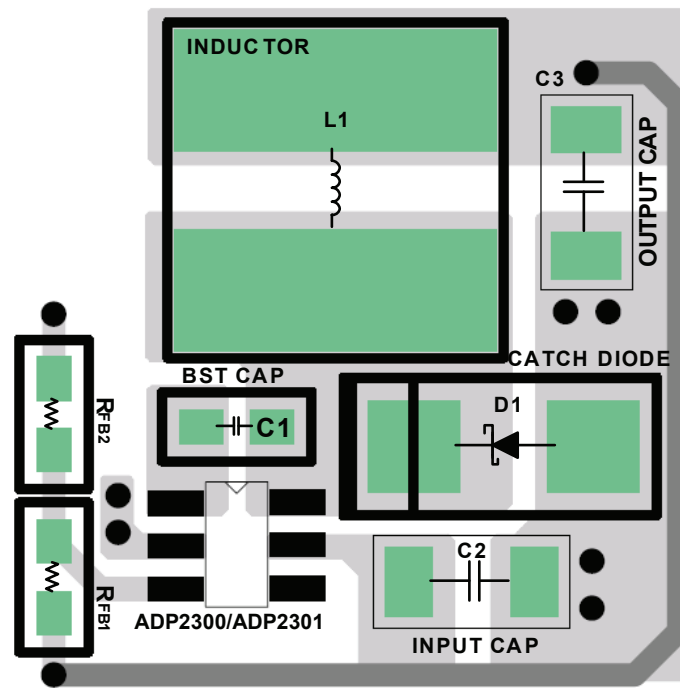


図 50. ADP2300/ADP2301 の推奨 PCB レイアウト

## 代表的なアプリケーション回路

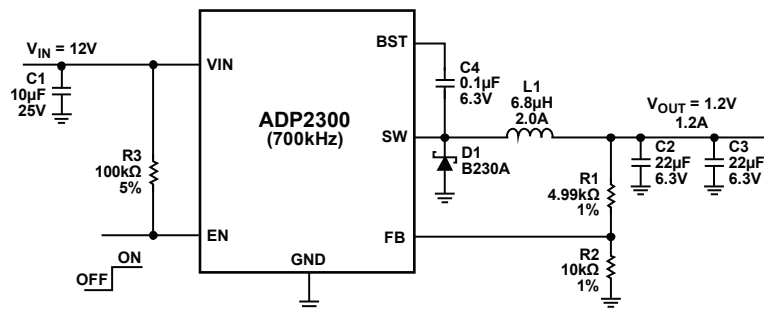


図 51. ADP2300 : 700 kHz の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}/1.2\text{ A}$ 、外部イネーブル

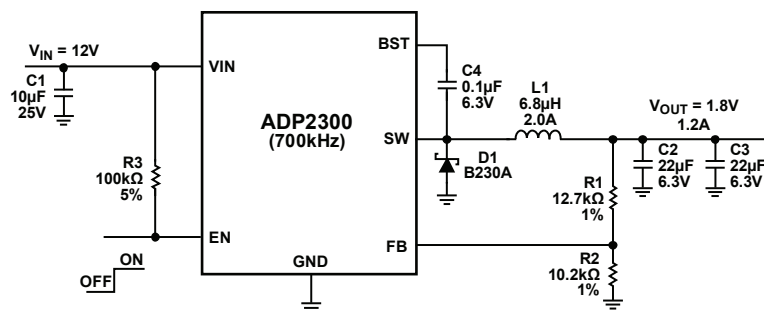


図 52. ADP2300 : 700 kHz の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}/1.2\text{ A}$ 、外部イネーブル

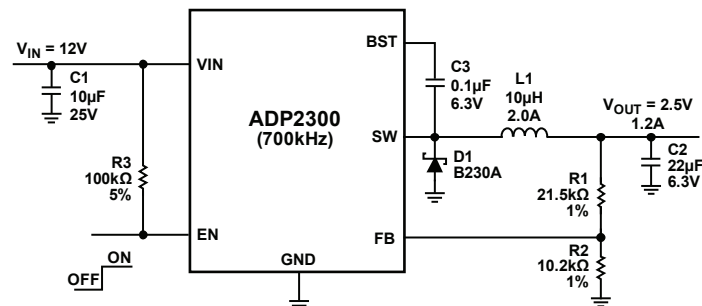


図 53. ADP2300 : 700 kHz の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 2.5\text{ V}/1.2\text{ A}$ 、外部イネーブル



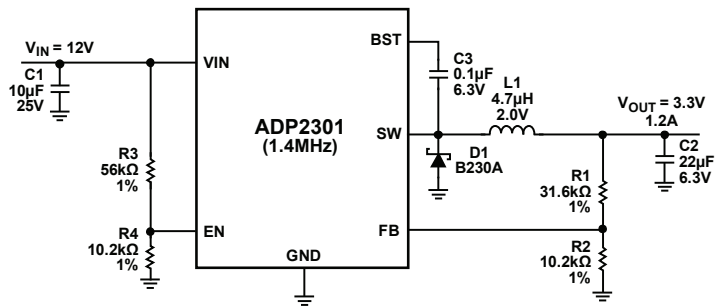


図 54. ADP2301 : 1.4 MHz の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}/1.2\text{ A}$   
(プログラマブルな 7.8 V スタートアップ入力電圧)

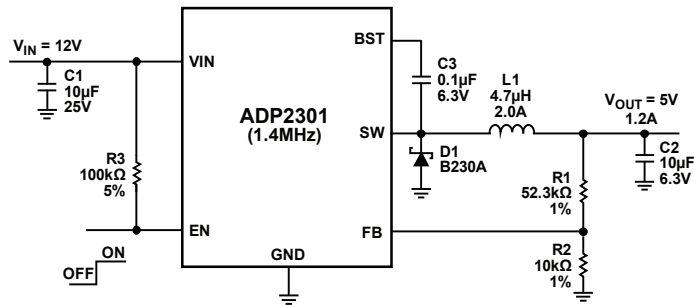


図 55. ADP2301 : 1.4 MHz の代表的なアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 5.0\text{ V}/1.2\text{ A}$ 、外部イネーブル

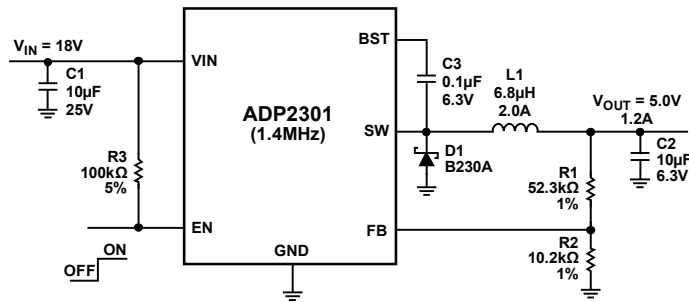


図 56. ADP2301 : 1.4 MHz の代表的なアプリケーション、 $V_{IN} = 18\text{ V}$ 、 $V_{OUT} = 5.0\text{ V}/1.2\text{ A}$ 、外部イネーブル

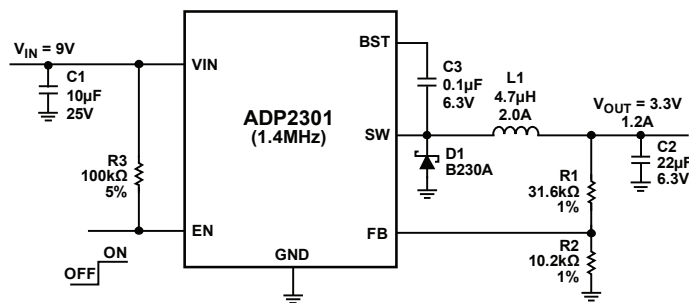


図 57. ADP2301 : 1.4 MHz の代表的なアプリケーション、 $V_{IN} = 9\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}/1.2\text{ A}$ 、外部イネーブル

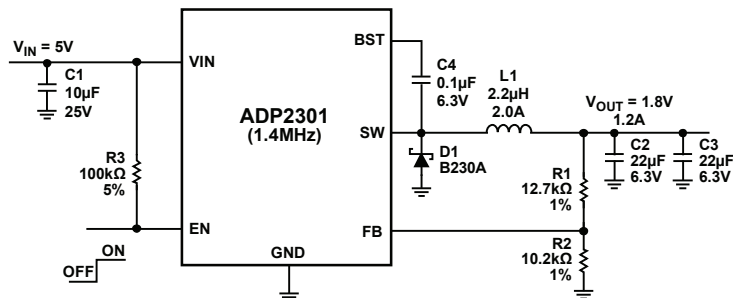
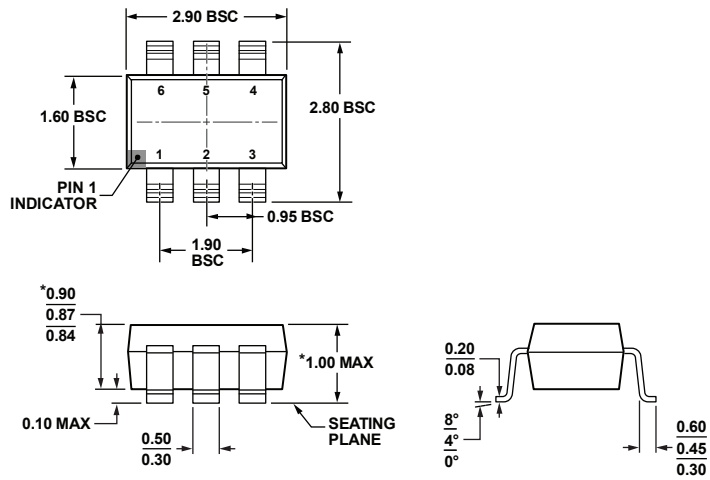


図 58. ADP2301 : 1.4 MHz の代表的なアプリケーション、 $V_{IN} = 5\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}/1.2\text{ A}$ 、外部イネーブル

## 外形寸法



\*COMPLIANT TO JEDEC STANDARDS MO-193-AA WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

102808-A

図 59. 6 ピン薄型スモール・アウトライン・トランジスタ・パッケージ[TSOT] (UJ-6)  
寸法単位：mm

## オーダー・ガイド

Model <sup>1</sup>	Switching Frequency	Temperature Range	Package Description	Package Option	Branding
ADP2300AUJZ-R7	700 kHz	-40°C to +85°C	6-Lead Thin Small Outline Transistor Package [TSOT]	UJ-6	L87
ADP2300-EVALZ			Evaluation Board		
ADP2301AUJZ-R7	1.4 MHz	-40°C to +85°C	6-Lead Thin Small Outline Transistor Package [TSOT]	UJ-6	L86
ADP2301-EVALZ			Evaluation Board		

<sup>1</sup> Z = RoHS 準拠製品