

特長

入力電圧範囲: 2.3 V~5.5 V

出力電圧範囲: 1.2 V~3.3 V

出力電流: 150 mA

小さい静止電流

$I_{GND} = 11 \mu A$ 、0 mA 負荷

$I_{GND} = 30 \mu A$ 、150 mA 負荷

低いシャットダウン電流: 1 μA 以下

低いドロップアウト電圧

150 mA の負荷で 90 mV

高い PSRR

1 kHz、 $V_{OUT} = 1.2 V$ で 70 dB

10 kHz、 $V_{OUT} = 1.2 V$ で 70 dB

低ノイズ: $V_{OUT} = 1.2 V$ で 40 μV rms

ノイズ・バイパス・コンデンサが不要

出力電圧精度: $\pm 1\%$

小さい 1 μF のセラミック出力コンデンサで安定

16 種類の固定出力電圧オプション

電流制限保護とサーマル過負荷保護

ロジック制御によるイネーブル

5 ピンの TSOT パッケージを採用

4 ボールの 0.4 mm ピッチ WLCSP を採用

アプリケーション

携帯電話

デジタル・カメラとオーディオ機器

ポータブル機器とバッテリー駆動装置

ポスト DC/DC レギュレーション

ポスト・レギュレーション

概要

ADP121 は、2.3 V~5.5 V で動作し、最大 150 mA の出力電流を持つ、低静止電流、低ドロップアウトのリニア・レギュレータです。150 mA 負荷で 135 mV の低ドロップアウト電圧により、効率の向上と広い入力電圧範囲での動作が可能です。ADP121 はフル負荷で 30 μA の低静止電流を持つため、バッテリー駆動のポータブル装置に最適です。

ADP121 には、1.2 V~3.3 V の 16 種類の固定出力電圧オプションがあります。このデバイスは、小型の 1 μF セラミック出力コ

代表的なアプリケーション回路

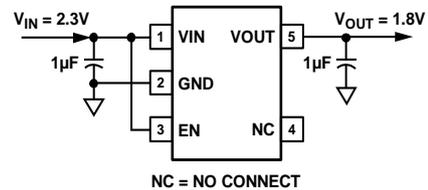


図 1. 固定出力電圧 1.8 V の ADP121 TSOT

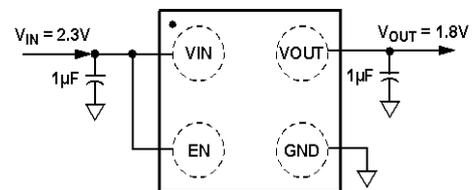


図 2. 固定出力電圧 1.8 V の ADP121 WLCSP

ンデンサによる安定動作に対して最適化されています。ADP121 は、最小のボード面積で優れた過渡性能を提供します。

短絡保護とサーマル過負荷保護の回路により、損傷を防止します。ADP121 は小型の 5 ピン TSOT パッケージまたは 4 ボール 0.4 mm ピッチ WLCSP パッケージを採用し、多様なポータブル・アプリケーションに最小のフットプリント・ソリューションを提供します。

目次

特長.....	1	代表的な性能特性.....	7
アプリケーション.....	1	動作原理.....	11
代表的なアプリケーション回路.....	1	アプリケーション情報.....	12
概要.....	1	コンデンサの選択.....	12
改訂履歴.....	2	低電圧ロックアウト機能.....	13
仕様.....	3	イネーブル機能.....	13
絶対最大定格.....	5	電流制限保護とサーマル過負荷保護.....	14
サーマル・データ.....	5	熱に対する考慮事項.....	14
熱抵抗.....	5	プリント回路ボード・レイアウトの考慮事項.....	17
ESDの注意.....	5	外形寸法.....	18
ピン配置およびピン機能説明.....	6	オーダー・ガイド.....	19

改訂履歴

7/08—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ または 2.3 V のいずれか大きい方、 $EN = V_{IN}$ 、 $I_{OUT} = 10 \text{ mA}$ 、 $C_{IN} = C_{OUT} = 1 \mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT VOLTAGE RANGE	V_{IN}	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.3		5.5	V
OPERATING SUPPLY CURRENT	I_{GND}	$I_{OUT} = 0 \mu\text{A}$		11		μA
		$I_{OUT} = 0 \mu\text{A}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			21	μA
		$I_{OUT} = 10 \text{ mA}$		15		μA
		$I_{OUT} = 10 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			29	μA
		$I_{OUT} = 150 \text{ mA}$		30		μA
		$I_{OUT} = 150 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			40	μA
SHUTDOWN CURRENT	I_{GND-SD}	$EN = GND$		0.1		μA
		$EN = GND$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			1.5	μA
FIXED OUTPUT VOLTAGE ACCURACY	V_{OUT}	$I_{OUT} = 10 \text{ mA}$	-1		+1	%
		$100 \mu\text{A} < I_{OUT} < 150 \text{ mA}$, $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to 5.5 V	-2		+2	%
		$100 \mu\text{A} < I_{OUT} < 150 \text{ mA}$, $V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to 5.5 V , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-3		+3	%
REGULATION						
Line Regulation	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 0.5 \text{ V})$ to 5.5 V , $I_{OUT} = 1 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-0.03		+0.03	%/V
Load Regulation ¹	$\Delta V_{OUT}/\Delta I_{OUT}$	$I_{OUT} = 1 \text{ mA}$ to 150 mA		0.001		%/mA
		$I_{OUT} = 1 \text{ mA}$ to 150 mA , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			0.005	%/mA
DROPOUT VOLTAGE ²						
TSOT	$V_{DROPOUT}$	$V_{OUT} = 3.3 \text{ V}$		8		mV
		$I_{OUT} = 10 \text{ mA}$			12	mV
		$I_{OUT} = 10 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$				
		$I_{OUT} = 150 \text{ mA}$		120		mV
		$I_{OUT} = 150 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			180	mV
WLCSP	$V_{DROPOUT}$	$I_{OUT} = 10 \text{ mA}$		6		mV
		$I_{OUT} = 10 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			9	mV
		$I_{OUT} = 150 \text{ mA}$		90		mV
		$I_{OUT} = 150 \text{ mA}$, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			135	mV
START-UP TIME ³	$T_{START-UP}$	$V_{OUT} = 3.3 \text{ V}$		120		μs
CURRENT-LIMIT THRESHOLD ⁴	I_{LIMIT}		160	225	350	mA
THERMAL SHUTDOWN						
Thermal Shutdown Threshold	TS_{SD}	T_J rising		150		$^\circ\text{C}$
Thermal Shutdown Hysteresis	TS_{SD-HYS}			15		$^\circ\text{C}$
EN INPUT						
EN Input Logic High	V_{IH}	$2.3 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$	1.2			V
EN Input Logic Low	V_{IL}	$2.3 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$			0.4	V
EN Input Leakage Current	$V_{I-LEAKAGE}$	$EN = V_{IN}$ or GND		0.05		μA
		$EN = V_{IN}$ or GND , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			1	
UNDERVOLTAGE LOCKOUT						
Input Voltage Rising	$UVLO_{RISE}$				2.25	V
Input Voltage Falling	$UVLO_{FALL}$		1.5			V
Hysteresis	$UVLO_{HYS}$			120		mV
OUTPUT NOISE	OUT_{NOISE}	10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 3.3 \text{ V}$		65		$\mu\text{V rms}$
		10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 2.5 \text{ V}$		52		$\mu\text{V rms}$
		10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 1.2 \text{ V}$		40		$\mu\text{V rms}$
POWER SUPPLY REJECTION RATIO	PSRR	10 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 3.3 \text{ V}$		60		dB
		10 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 2.5 \text{ V}$		66		dB
		10 kHz, $V_{IN} = 5 \text{ V}$, $V_{OUT} = 1.2 \text{ V}$		70		dB
INPUT AND OUTPUT CAPACITOR ⁵						
Minimum Input and Output Capacitance	CAP_{MIN}	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.70			μF
Capacitor ESR	R_{ESR}	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.001		1	Ω

- ¹ 1 mA と 100 mA の負荷を使用した端点計算を使用。1 mA 以下の負荷に対する代表的な負荷レギュレーション性能については、図 6 を参照してください。
- ² ドロップアウト電圧は、入力電圧が公称出力電圧に設定されたときの入力ー出力間の電位差として定義されます。これは、2.3 V を超える出力電圧に対してのみ適用されます。
- ³ スタートアップ・タイムは、EN の立ち上がりエッジから VOUT が公称値の 90% になるまでの時間として定義されます。
- ⁴ 電流制限スレッシュホールドは、出力電圧が typ 規定値の 90% に低下する電流値として定義されます。例えば、3.0 V の出力電圧に対する電流制限値は、出力電圧が 3.0 V の 90% すなわち 2.7 V に低下する電流値として定義されます。
- ⁵ は、全動作範囲で 0.70 μ F 以上である必要があります。アプリケーションでの全動作範囲は、最小容量規定値を満たすように、デバイス選択時に考慮する必要があります。X7R と X5R タイプのコンデンサの使用が推奨されます。Y5V と Z5U のコンデンサは、LDO と組み合わせて使用することを推奨できません。

絶対最大定格

表 2.

Parameter	Rating
VIN to GND	-0.3 V to +6 V
VOOUT to GND	-0.3 V to VIN
EN to GND	-0.3 V to +6 V
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

サーマル・データ

絶対最大定格は、組み合わせではなく個別に適用されます。ジャンクション温度を超えると ADP121 は損傷を受けることがあります。周囲温度をモニターしても、 T_J が規定温度範囲内にあることを保証できません。大きな消費電力と大きな熱抵抗を持つアプリケーションでは、最大周囲温度を低くする必要があります場合があります。中程度の消費電力と低い PCB 熱抵抗を持つアプリケーションでは、ジャンクション温度が規定値内にあるかぎり、最大周囲温度は最大値を超えることができます。デバイスのジャンクション温度 (T_J) は、周囲温度 (T_A)、デバイス消費電力 (P_D)、パッケージのジャンクション-周囲間熱抵抗 (θ_{JA}) に依存します。 T_J は、次式を使って T_A と P_D から計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

ジャンクション-周囲間熱抵抗 θ_{JA} は、4 層ボードを使ったモデルと計算に基づいています。ジャンクション-周囲間熱抵抗は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力の生ずるアプリケーションでは、ボードの熱設計に注意する必要があります。 θ_{JA} の値は、PCB 材料、レイアウト、環境条件に依存して変わります。 θ_{JA} の規定値は、4 インチ×3 インチの 4 層回路ボードに基づいています。ボード構成の詳細については、JESD 51-7 と JESD 51-9 を参照してください。その他の情報については、AN-617 アプリケーション・ノート「MicroCSP™ Wafer Level Chip Scale Package」を参照してください。

Ψ_{JB} はジャンクション-ボード間のサーマル・キャラクタライゼーション・パラメータであり単位は°C/W です。 Ψ_{JB} は 4 層ボードを使ったモデルと計算に基づいています。JESD51-12 「Guidelines for Reporting and Using Package Thermal Information」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じでないと記載されています。 Ψ_{JB} では、熱抵抗 θ_{JB} の 1 つのパスとは異なり、複数のサーマル・パスを通過する電力成分を測定しています。したがって、 Ψ_{JB} のサーマル・パスにはパッケージ上面からの対流冷却やパッケージからの放射が含まれ、 Ψ_{JB} を実際のアプリケーションに近づけるファクタが含まれます。最大 T_J は、次式を使ってボード温度 (T_B) と P_D から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

Ψ_{JB} の詳細については、JESD51-8 と JESD51-12 を参照してください。

熱抵抗

θ_{JA} と Ψ_{JB} は、ワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 3.

Package Type	θ_{JA}	Ψ_{JB}	Unit
5-Lead TSOT	170	43	°C/W
4-Ball 0.4 mm Pitch WLCSP	260	58	°C/W

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

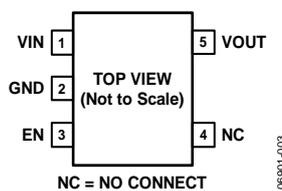


図 3.5 ピン TSOT ピン配置

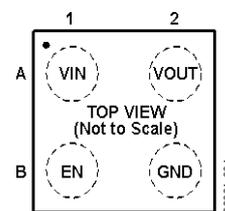


図 4.4 ボール WLCSP ピン配置

表 4. ピン機能の説明

ピン番号		記号	説明
TSOT	WLCSP		
1	A1	VIN	レギュレータ入力電源。1 μ F 以上のコンデンサで VIN と GND の間でバイパスしてください。
2	B2	GND	グラウンド。
3	B1	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータはターンオンし、EN をロー・レベルにするとレギュレータはターンオフします。自動スタートアップの場合は、EN と VIN を接続します。
4	—	NC	未接続。内部で未接続。
5	A2	VOUT	安定化した出力電圧。VOUT と GND との間に 1 μ F 以上のコンデンサを接続してバイパスしてください。

代表的な性能特性

特に指定がない限り、 $V_{IN} = 2.3\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$ 、 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

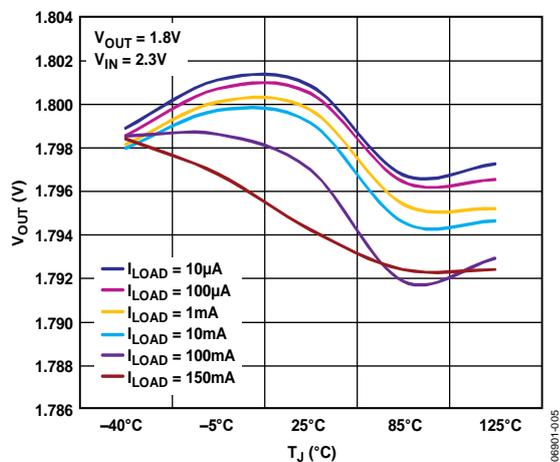


図 5. 出力電圧対ジャンクション温度

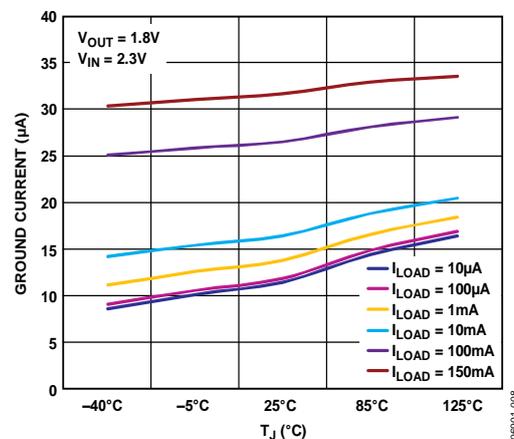


図 8. グラウンド電流対ジャンクション温度

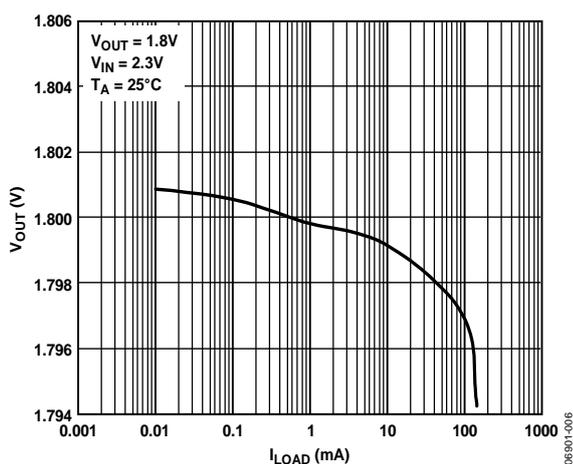


図 6. 出力電圧対負荷電流

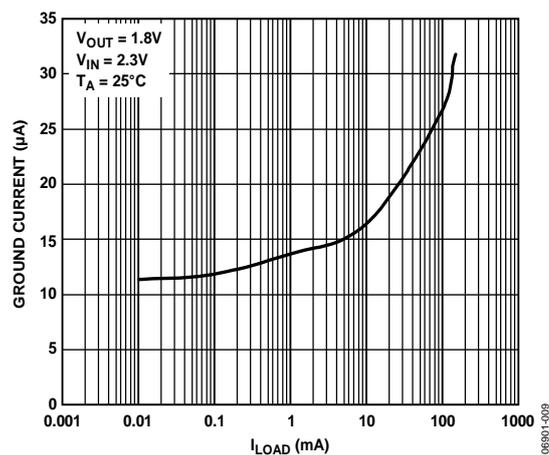


図 9. グラウンド電流対負荷電流

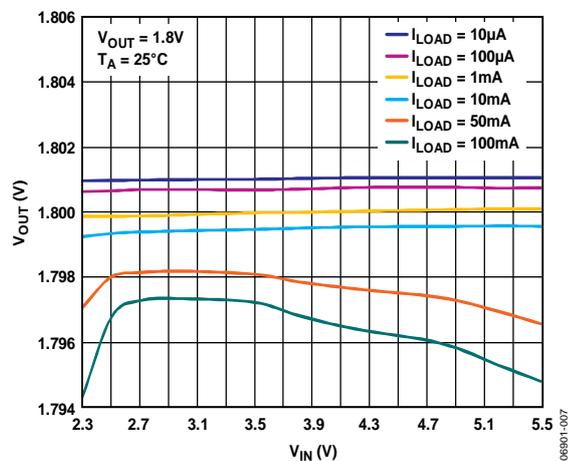


図 7. 出力電圧対入力電圧

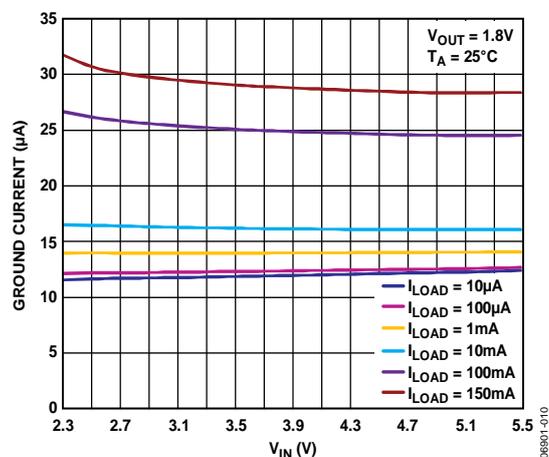


図 10. グラウンド電流対入力電圧

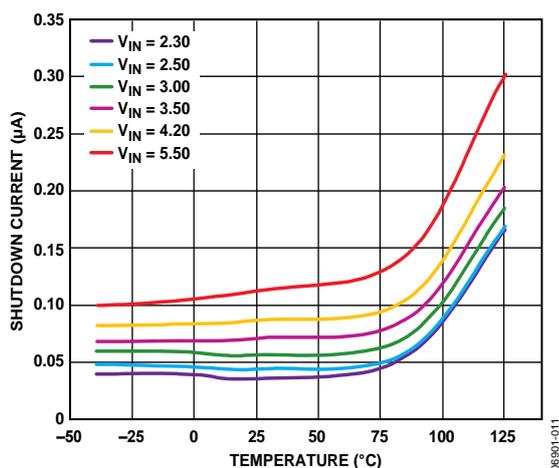


図 11. さまざまな入力電圧でのシャットダウン電流の温度特性

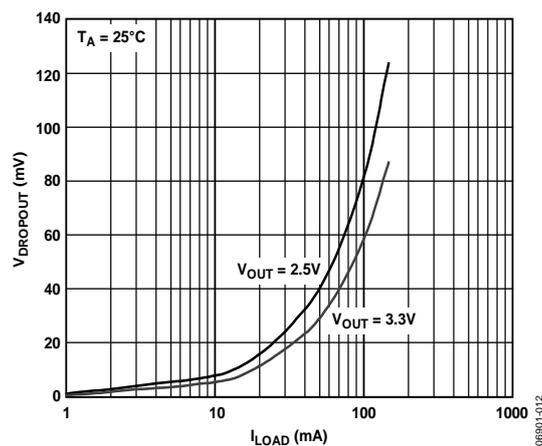


図 14. ドロップアウト電圧対負荷電流、WLCSP

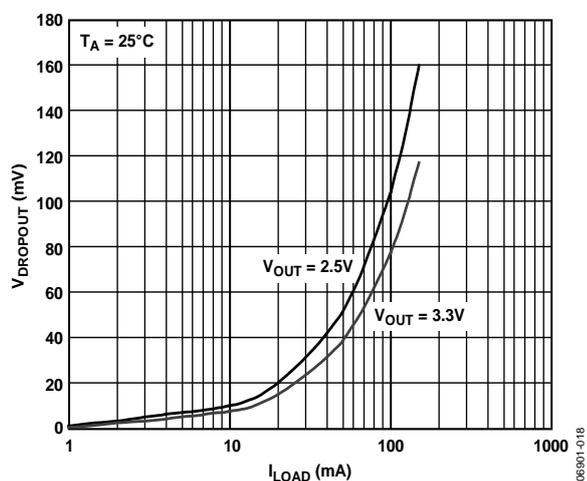


図 12. ドロップアウト電圧対負荷電流、TSOT

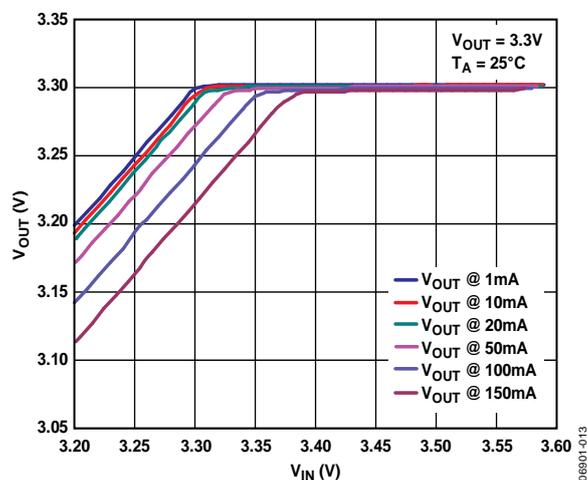


図 15. 出力電圧対入力電圧(ドロップアウト時)、WLCSP

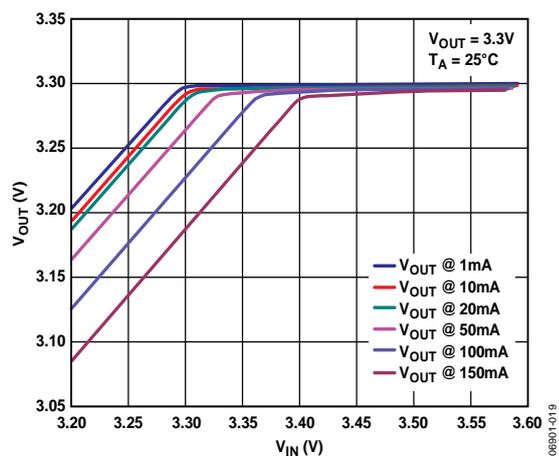


図 13. 出力電圧対入力電圧(ドロップアウト時)、TSOT

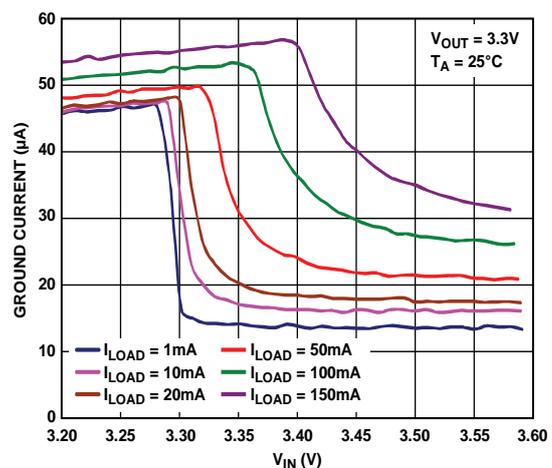


図 16. グラウンド電流対入力電圧(ドロップアウト時)

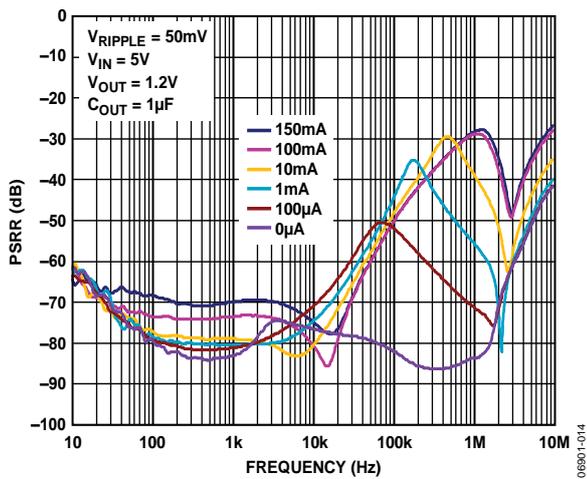


図 17.電源除去比の周波数特性

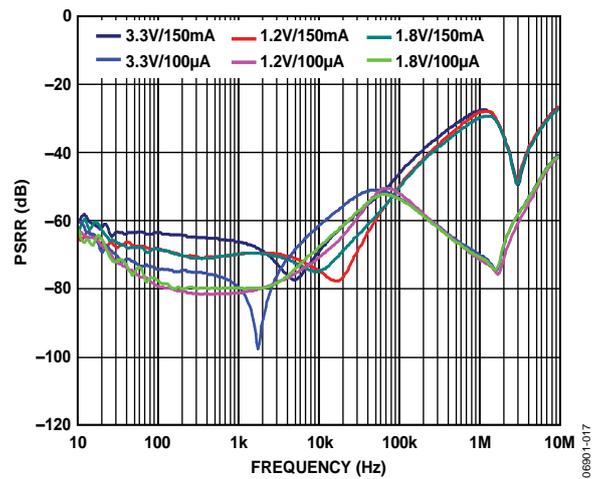


図 20.さまざまな出力電圧と負荷電流での電源除去比の周波数特性

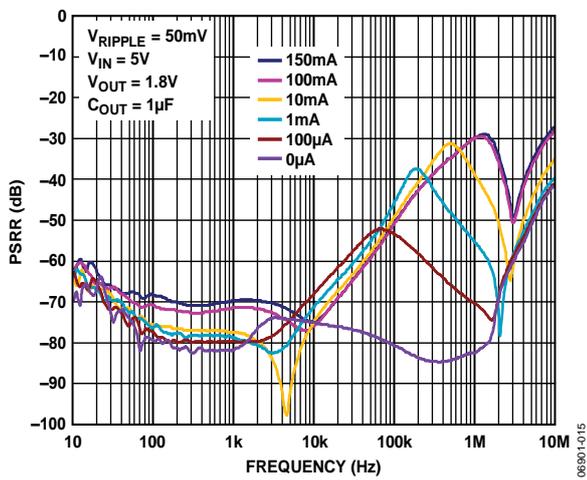


図 18.電源除去比の周波数特性

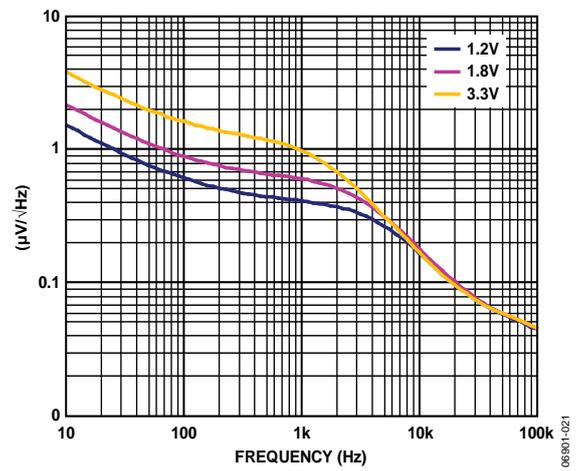


図 21.出力ノイズ・スペクトル
 $V_{IN} = 5V$, $I_{LOAD} = 10mA$, $C_{OUT} = 1\mu F$

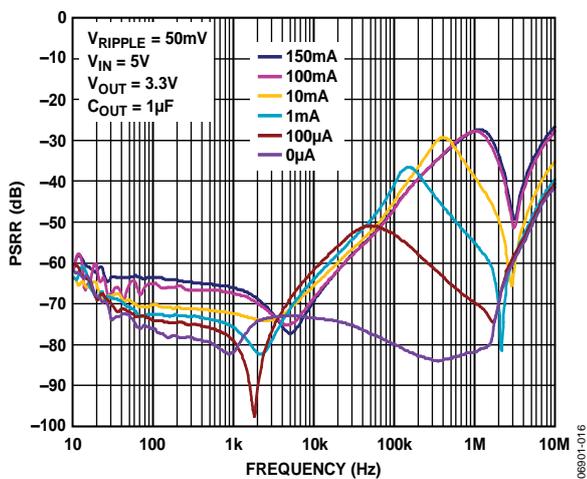


図 19.電源除去比の周波数特性

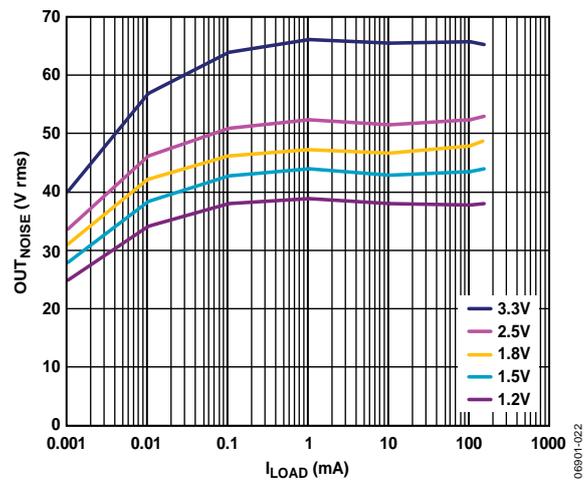


図 22.出力ノイズ対負荷電流および出力電圧
 $V_{IN} = 5V$, $C_{OUT} = 1\mu F$

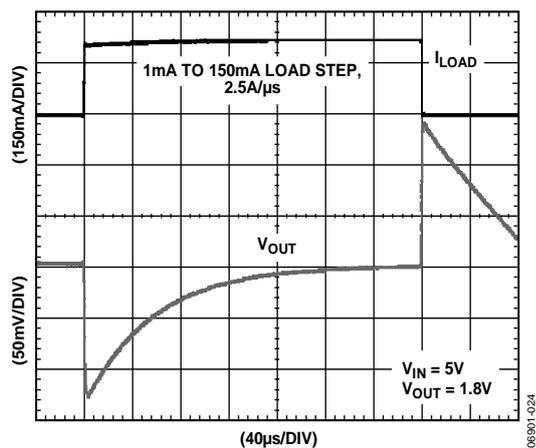


図 23. 負荷過渡応答、 $C_{IN} = C_{OUT} = 1 \mu\text{F}$

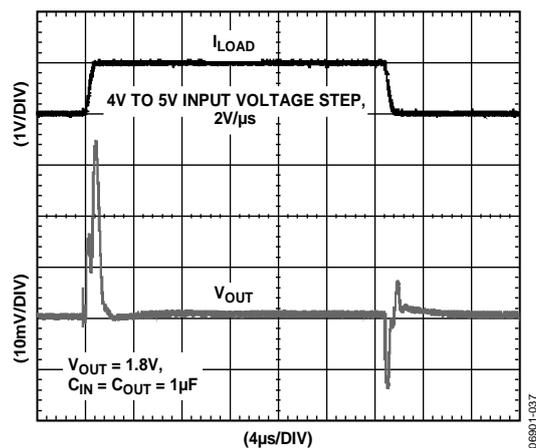


図 25. ライン過渡応答、負荷電流 = 150 mA

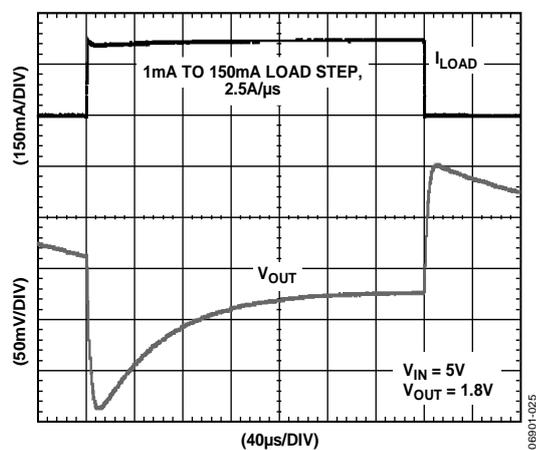


図 24. 負荷過渡応答、 $C_{IN} = C_{OUT} = 4.7 \mu\text{F}$

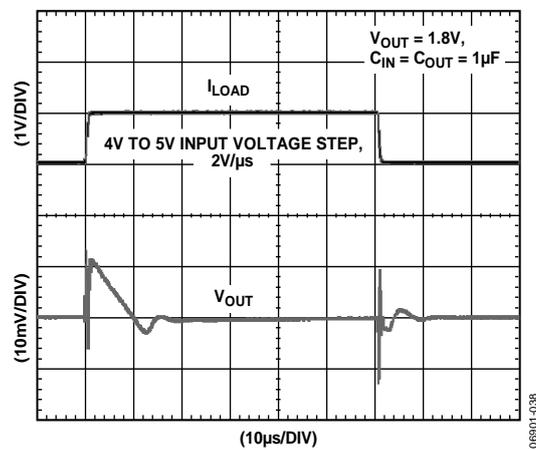


図 26. ライン過渡応答、負荷電流 = 1 mA

動作原理

ADP121 は、2.3 V～5.5 V で動作し、最大 150 mA の出力電流を持つ、低静止電流、低ドロップアウトのリニア・レギュレータです。フル負荷で 30 μ A の低静止電流を持つため、バッテリー駆動のポータブル装置に最適です。シャットダウン時の消費電流は、100 nA (typ) です。

ADP121 は小型の 1 μ F セラミック・コンデンサ使用に対して最適化されているため、優れた過渡性能を提供します。

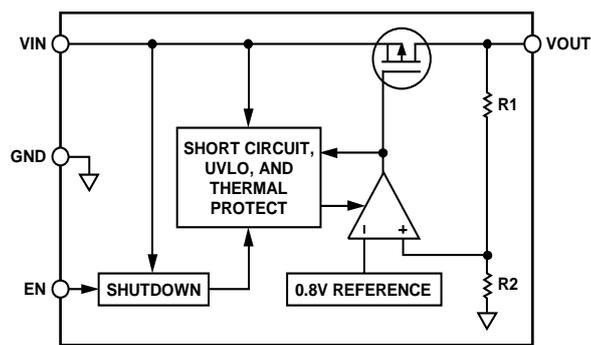


図 27.内部ブロック図

ADP121 内部は、リファレンス電圧、誤差アンプ、帰還電圧分圧器、PMOS パス・トランジスタから構成されています。出力電流は、誤差アンプから制御される PMOS パス・デバイスを経由して出力されます。誤差アンプは、リファレンス電圧と出力からの帰還電圧を比較し、差を増幅します。帰還電圧がリファレンス電圧より低い場合、PMOS デバイスのゲートがプルダウンされて、電流が増加するため出力電圧が大きくなります。帰還電圧がリファレンス電圧より高い場合には、PMOS デバイスのゲートがハイ・レベルになり、電流が減少するため出力電圧が小さくなります。

ADP121 には、1.2 V～3.3 V の 16 種類の出力電圧オプションがあります。ADP121 は通常の状態では、EN ピンを使って VOUT ピンをイネーブル/ディスエーブルします。EN がハイ・レベルになると VOUT がターンオンし、EN がロー・レベルになると VOUT がターンオフします。自動スタートアップの場合は、EN と VIN を接続することができます。

アプリケーション情報

コンデンサの選択

出力コンデンサ

ADP121 は、省スペースの小型セラミック・コンデンサで動作するようにデザインされていますが、実効直列抵抗(ESR)値に注意する限り、一般的なコンデンサでも動作します。出力コンデンサの ESR は、LDO 制御ループの安定性に影響を与えます。ADP121 の安定性のためには、 $ESR = 1 \Omega$ 以下で最小 $0.70 \mu\text{F}$ の容量の使用が推奨されます。負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな出力容量値を使うと、負荷電流の大きな変化に対する ADP121 の過渡応答が改善されます。図 28 と図 29 に、それぞれ出力容量 $1 \mu\text{F}$ と $4.7 \mu\text{F}$ に対する過渡応答を示します。

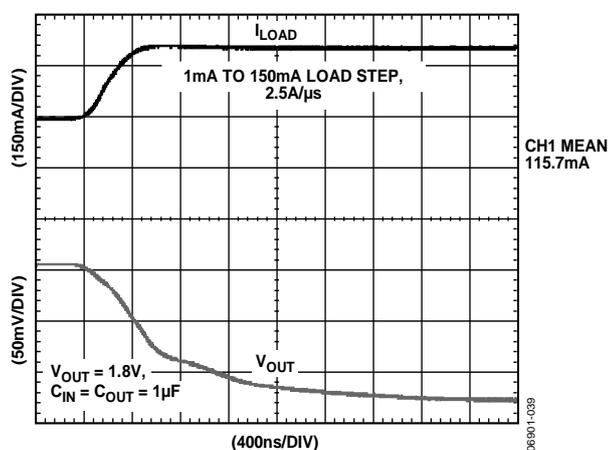


図 28. 出力過渡応答、 $C_{OUT} = 1 \mu\text{F}$

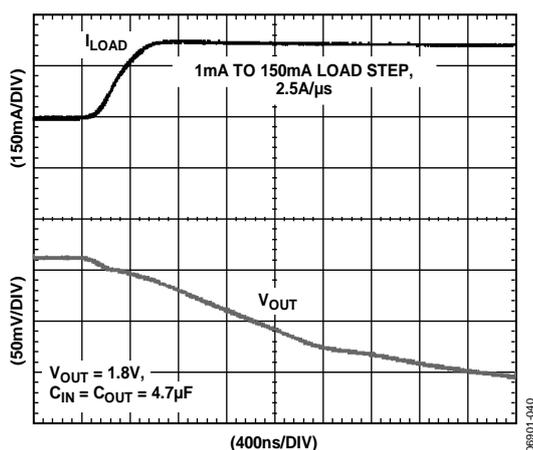


図 29. 出力過渡応答、 $C_{OUT} = 4.7 \mu\text{F}$

入力バイパス・コンデンサ

$1 \mu\text{F}$ のコンデンサを V_{IN} と GND の間に接続すると、プリント回路ボード(PCB)のレイアウトによる回路への影響を軽減することができます(特に入力パターンが長い場合またはソース・インピーダンスが高い場合)。 $1 \mu\text{F}$ より大きい出力容量が必要な場合は、入力コンデンサもそれに合わせて大きくする必要があります。

入力コンデンサと出力コンデンサの特性

ADP121 には、最小容量条件と最大 ESR 条件を満たすかぎり、どんな高品質セラミック・コンデンサでも使うことができます。セラミック・コンデンサは多様な誘電体で製造されていて、温度と電圧に対して異なる動作をします。コンデンサは、必要な温度範囲と DC バイアスの条件に対して最小容量を保証するため、十分な誘電体を持つ必要があります。電圧定格 6.3V または 10V の X5R 誘電体または X7R 誘電体の使用が推奨されます。Y5V 誘電体と Z5U 誘電体は、温度と DC バイアスの特性が十分でないため、推奨できません。

図 30 に、0402 $1 \mu\text{F}$ 、 10V 、X5R コンデンサの容量対電圧バイアス特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格から大きな影響を受けます。一般に、コンデンサのパッケージが大きいと、または電圧定格が高いほど安定性が良くなります。X5R 誘電体の温度変動は、 $-40^\circ\text{C} \sim +85^\circ\text{C}$ の温度範囲で約 $\pm 15\%$ であるため、パッケージまたは電圧定格の関数になっていません。

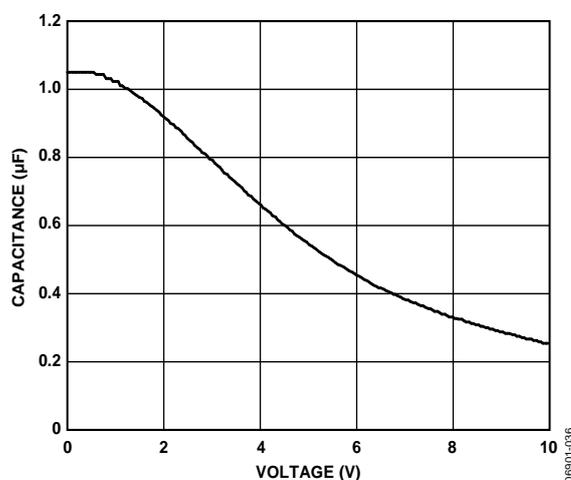


図 30. 容量対バイアス電圧特性

コンデンサの温度変動、部品偏差、電圧を考慮したワーストケース容量を求めるときは、式 1 を使うことができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、 C_{BIAS} は動作電圧での実効容量。 $TEMPCO$ は、ワーストケースのコンデンサ温度係数。 TOL は、ワーストケースの部品偏差。

この例では、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ での $TEMPCO$ は、X5R 誘電体に対して 15% としています。図 30 のグラフから、 TOL は 10%、さらに C_{BIAS} は 1.8 V で $0.94 \mu\text{F}$ としています。

これらの値を式 1 に代入すると、

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

したがって、この例で選択されたコンデンサは、選択した出力電圧での温度と偏差に対する LDO の最小容量条件を満たします。

ADP121 の性能を保証するためには、DC バイアス、温度、偏差のコンデンサ動作に対する影響を各アプリケーションについて評価することが不可欠です。

低電圧ロックアウト機能

ADP121 は、入力電圧が約 2.2 V 以下のときに、すべての入力と出力をディスエーブルする低電圧ロックアウト回路を内蔵しています。この機能は、パワーアップ時に ADP121 の入力と出力が予測可能な動作を行うことを保証します。

イネーブル機能

ADP121 は、通常の動作状態では、EN ピンを使って、VOUT ピンをイネーブル/ディスエーブルします。図 31 に、EN の電圧が上昇してアクティブ・スレッシュホールドを横切り、VOUT がターンオンする動作を示します。EN の電圧が非アクティブ・スレッシュホールドより下がると、VOUT がターンオフします。

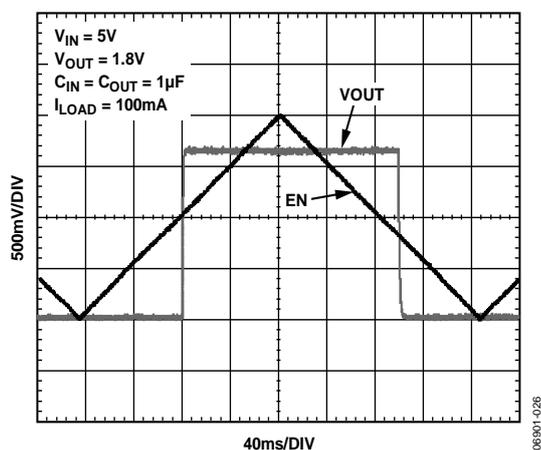


図 31. ADP121 EN ピンの動作

図 31 に示すように、EN ピンにはヒステリシスがあります。これにより、スレッシュホールド・ポイントを通過する際に EN ピンにノイズがあると発生するオン/オフ発振が防止されます。

EN ピンのアクティブ/非アクティブ・スレッシュホールドは、VIN 電圧から発生されます。したがって、これらのスレッシュホールドは入力電圧が変化すると変わります。図 32 に、入力電圧が 2.3 V から 5.5 V へ変化するときの代表的な EN アクティブ/非アクティブ・スレッシュホールドを示します。

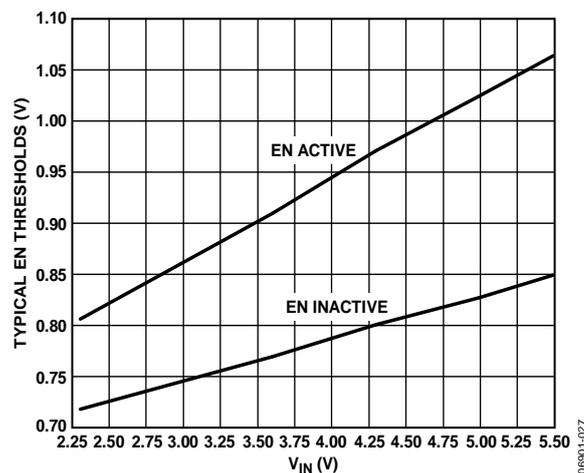


図 32. EN ピンのスレッシュホールド対入力電圧

ADP121 は、内部ソフト・スタート機能を使って、出力がイネーブルされたときの突入電流を制限します。1.8 V オプションのスタートアップ・タイムは、出力が最終値の 90% に到達したときに EN アクティブ・スレッシュホールドを横切った時から約 120 μs になります。スタートアップ・タイムは、出力電圧の設定にある程度依存するため、出力電圧が高くなると少し大きくなります。

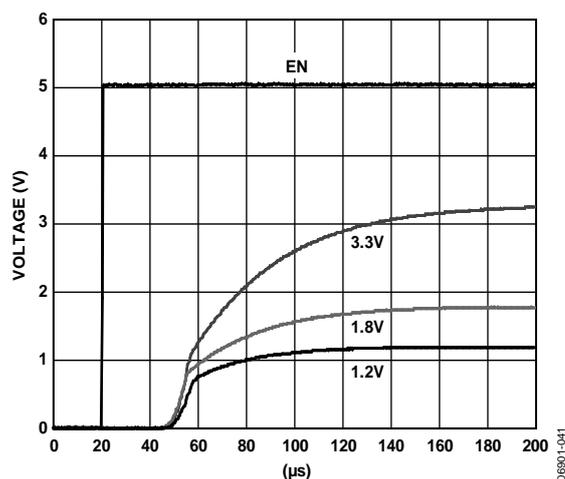


図 33. スタートアップ・タイム

電流制限保護とサーマル過負荷保護

ADP121 は、電流制限保護とサーマル過負荷保護の回路により、大きな消費電力による損傷から保護されています。ADP121 は、出力負荷が 225 mA (typ) に到達すると、電流制限するようにデザインされています。出力負荷が 225 mA を超えると、出力電圧が一定の電流制限値になるように抑えられます。

サーマル過負荷保護機能が内蔵されていますが、この機能はジャンクション温度を最大 150°C (typ) に制限します。極限状態(周囲温度と消費電力が大)で、ジャンクション温度が 150°C を超えて上昇し始めると、出力がターンオフされて、出力電流がゼロへ減少します。ジャンクション温度が 135°C を下回ると、出力が再びターンオンして、出力電流が公称値に戻ります。

V_{OUT} が GND に短絡した場合を考えます。まず、ADP121 の電流が制限されて、短絡電流が 225 mA になります。ジャンクションの自己発熱が大きいため温度が 150°C を超えると、サーマル・シャットダウン機能が起動されて、出力がターンオフされるため出力電流がゼロに減少します。ジャンクション温度が 135°C を下回ると、出力がターンオンするので、短絡電流が 225 mA に戻るため、ジャンクション温度は 150°C を超えます。135°C と 150°C の間でのこの熱的な発振により、225 mA と 0 mA の間の電流発振が生じて、出力に短絡がある間続きます。

電流と熱的な制限保護機能の目的は、偶発的な過負荷状態からデバイスを保護することです。信頼度の高い動作を実現するためには、デバイスの消費電力を外部から制限して、ジャンクション温度が 125°C を超えないようにする必要があります。

熱に対する考慮事項

大部分のアプリケーションでは、ADP121 は効率が高いため多くの熱を発生しません。ただし、高い周囲温度と出力電位差に対して高い電源電圧を持つアプリケーションでは、パッケージ内の熱発生が大きくなり、チップのジャンクション温度が最大ジャンクション温度 125°C を超えることがあります。

ジャンクション温度が 150°C を超えると、コンバータはサーマル・シャットダウン状態になります。ジャンクション温度が 135°C を下回ったときのみ回復して、恒久的な損傷を防止します。したがって、すべての条件で信頼度の高い性能を保証するためには、アプリケーションに対する熱解析が非常に重要です。チップのジャンクション温度は、式 2 に示すように、環境の周囲温度と消費電力によるパッケージの温度上昇の和になります。

信頼度の高い動作を保証するためには、ADP121 のジャンクション温度が 125°C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に影響するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクションー周囲間の熱抵抗(θ_{JA})などがあります。 θ_{JA} の値は、パッケージ材料とパッケージの GND ピンが PCB 上でハンダ付けされる場所の銅量に依存します。表 5 には PCB 銅サイズに対する θ_{JA} 値 (typ) を、表 6 には ADP121 の Ψ_{JB} 値 (typ) を、それぞれ示します。

表 5. θ_{JA} の値 (Typ)

Copper Size (mm ²)	TSOT (°C/W)	WLCSP (°C/W)
0 ¹	170	260
50	152	159
100	146	157
300	134	153
500	131	151

¹ デバイスは最小サイズのピン・パターンにハンダ付け。

表 6. Ψ_{JB} の値 (Typ)

TSOT (°C/W)	WLCSP (°C/W)
42.8	58.4

ADP121 のジャンクション温度は次式で計算できます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、 T_A は周囲温度。 P_D はチップ内の消費電力で、次式で与えられます。

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

ここで、 I_{LOAD} は負荷電流。 I_{GND} はグラウンド電流。 V_{IN} と V_{OUT} はそれぞれ入力電圧と出力電圧。

グラウンド電流による消費電力は小さいので無視できます。したがって、ジャンクション温度の式は次のように簡素化されます。

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

式 4 に示すように、周囲温度、入力/出力電位差、連続負荷電流が与えられると、ジャンクション温度が 125°C を超えないようにする、PCB に対する最小銅サイズ条件が存在します。図 34～図 47 に、さまざまな周囲温度、負荷電流、 V_{IN} — V_{OUT} 間の電位差、PCB 銅の面積に対するジャンクション温度の計算を示します。

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ Ψ_{JB} を使って、ジャンクション温度の上昇を計算することができます。 T_J は、次式を使って T_A と P_D から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

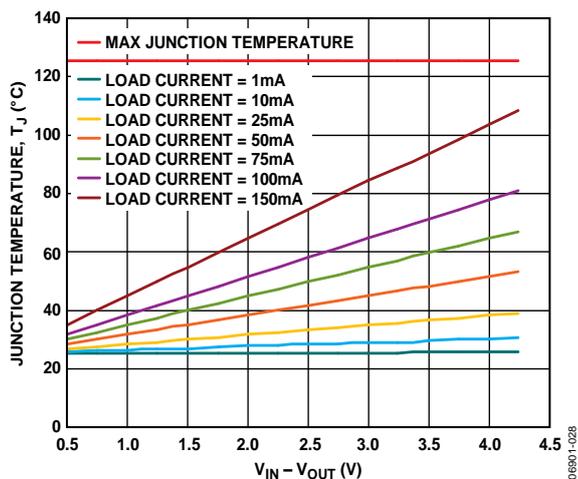


図 34. TSOT、500 mm² の PCB 銅、T_A = 25°C

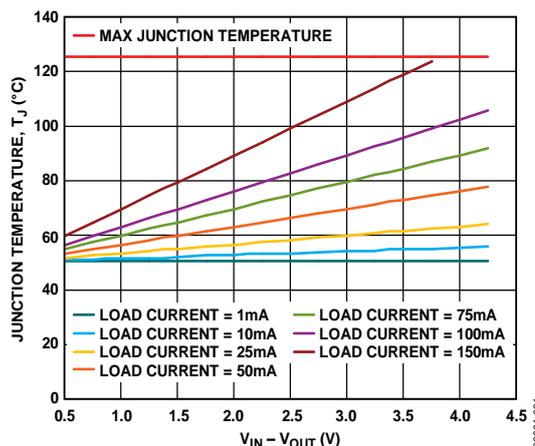


図 37. TSOT、500 mm² の PCB 銅、T_A = 50°C

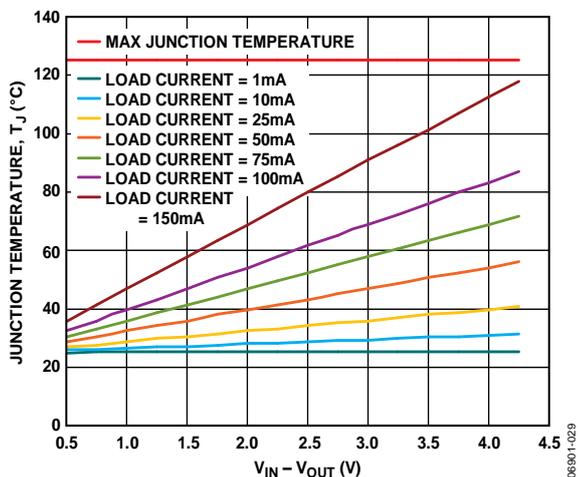


図 35. TSOT、100 mm² の PCB 銅、T_A = 25°C

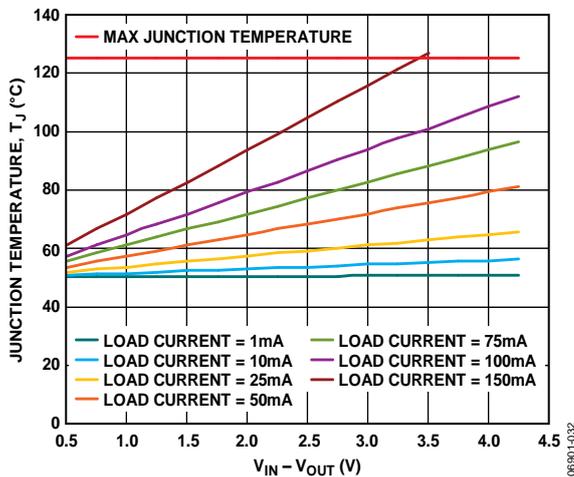


図 38. TSOT、100 mm² の PCB 銅、T_A = 50°C

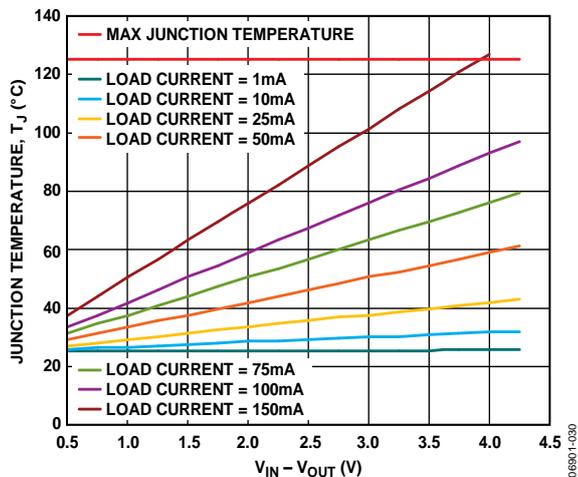


図 36. TSOT、0 mm² の PCB 銅、T_A = 25°C

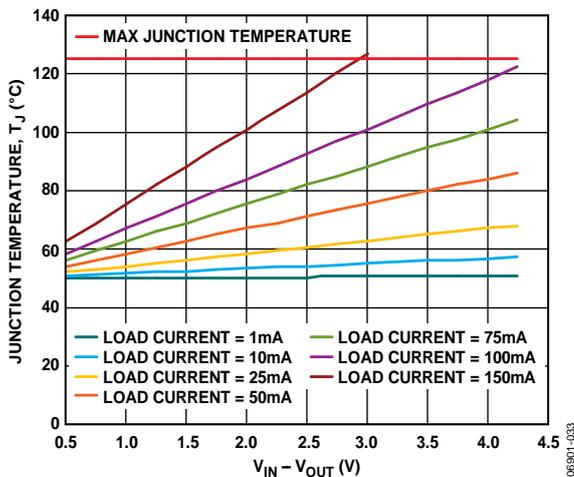


図 39. TSOT、0 mm² の PCB 銅、T_A = 50°C

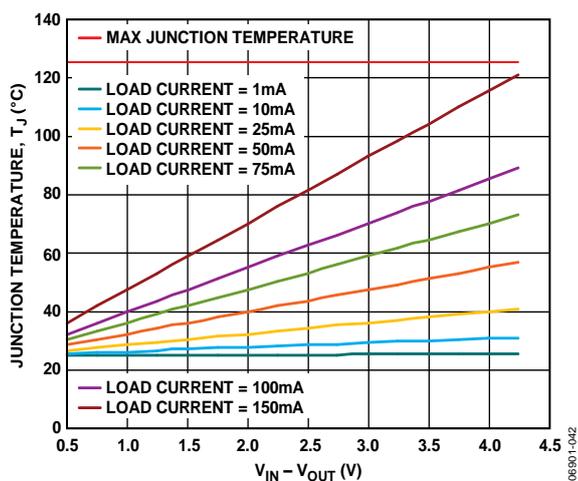


図 40.WLCSP、500 mm² の PCB 銅、T_A = 25°C

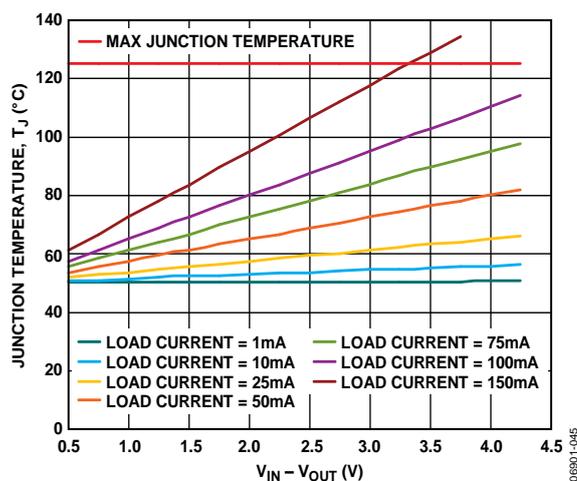


図 43.WLCSP、500 mm² の PCB 銅、T_A = 50°C

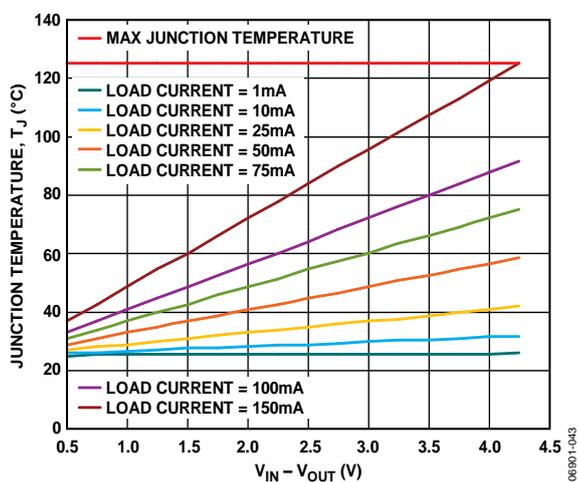


図 41.WLCSP、100 mm² の PCB 銅、T_A = 25°C

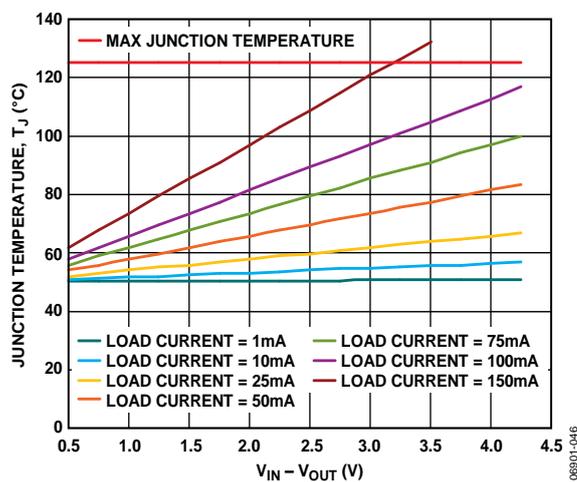


図 44.WLCSP、100 mm² の PCB 銅、T_A = 50°C

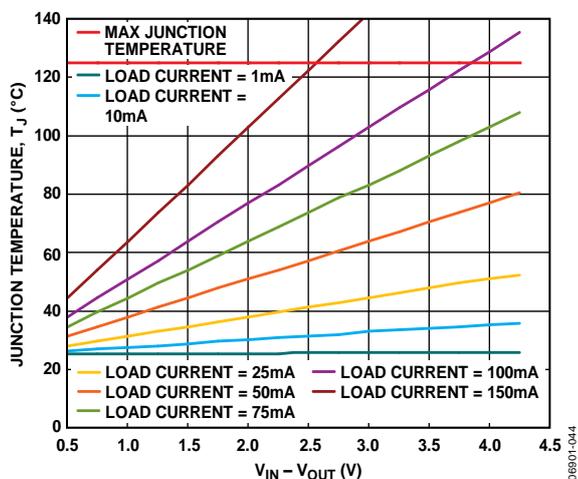


図 42.WLCSP、0 mm² の PCB 銅、T_A = 25°C

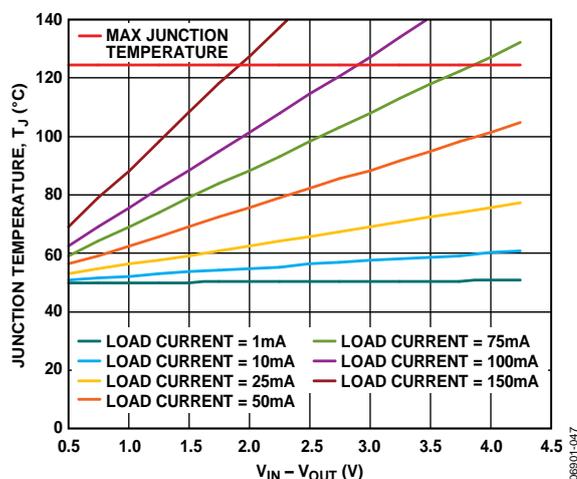


図 45.WLCSP、0 mm² の PCB 銅、T_A = 50°C

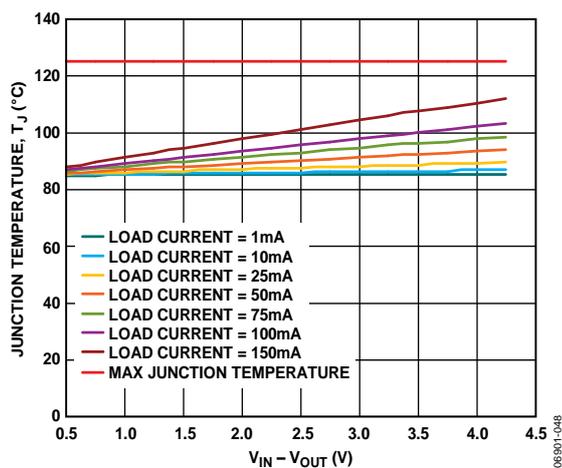
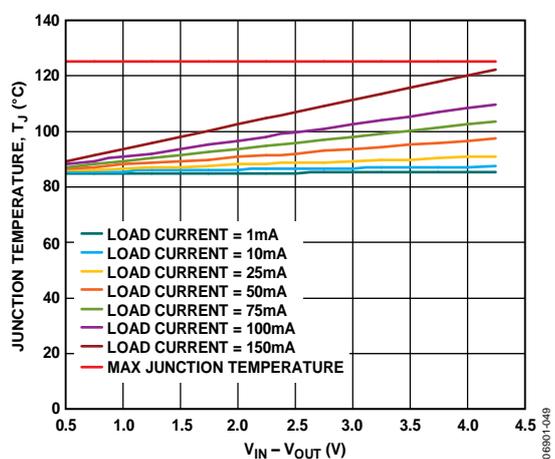
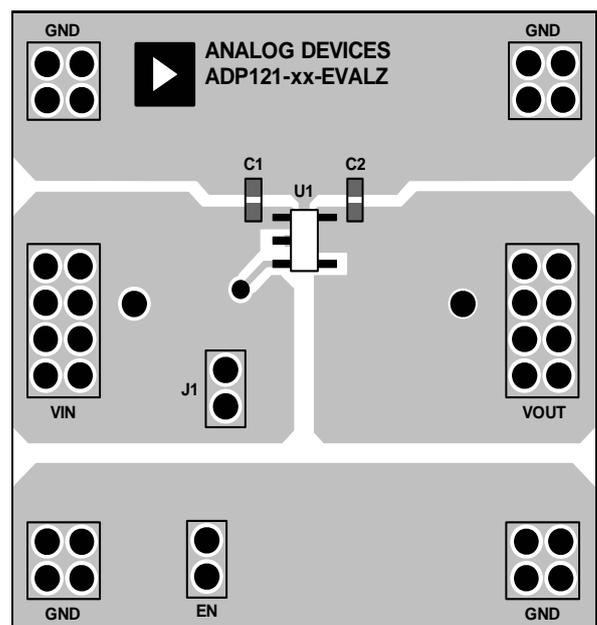
図 46. TSOT、100 mm² の PCB 銅、T_A = 85°C図 47. WLCSP、100 mm² の PCB 銅、T_A = 85°C

図 48. TSOT PCB レイアウトの例

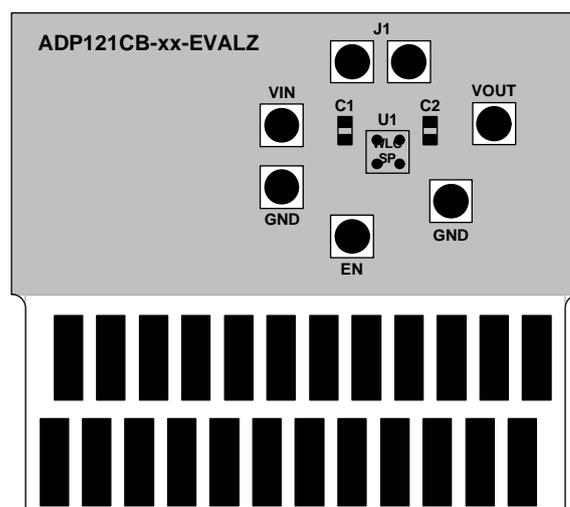


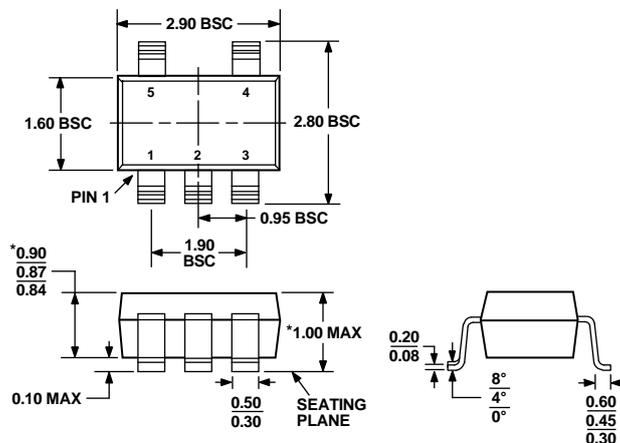
図 49. WLCSP PCB レイアウトの例

プリント回路ボード・レイアウトの考慮事項

パッケージの放熱は、ADP121 のピンを接続する銅量を増やすことにより向上させることができますが、表 5 と表 6 から分かるように、限界点があります。この点を超えると、銅サイズを増やしても大きな放熱効果の改善が見られなくなります。

入力コンデンサを VIN ピンと GND ピンのできるだけ近くに配置してください。出力コンデンサを VOUT ピンと GND ピンのできるだけ近くに配置してください。面積の制約がある場合には、0402 または 0603 サイズのコンデンサと抵抗を使って、ボード上で最小のフットプリント・ソリューションを実現してください。

外形寸法



*COMPLIANT TO JEDEC STANDARDS MO-193-AB WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

図 50.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ [TSOT] (UJ-5) 寸法: mm

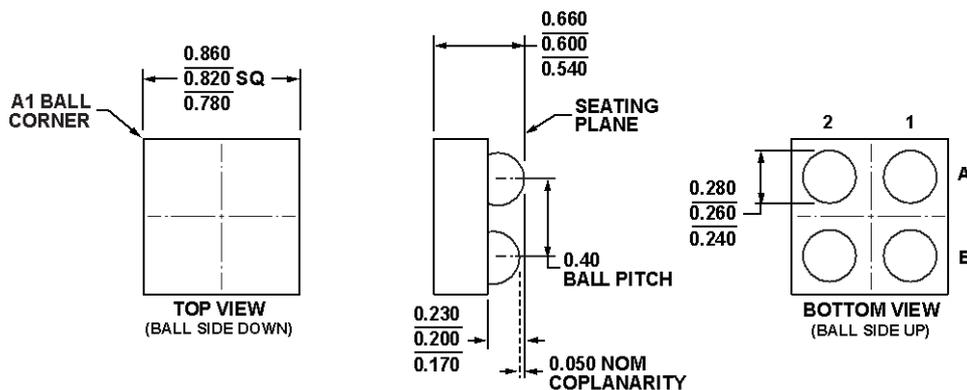


図 51.4 ボール・ウェハー・レベル・チップ・スケール・パッケージ [WLCSP] (CB-4-2) 寸法: mm

1015107-A

オーダー・ガイド

Model	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADP121-AUJZ28R7 ¹	-40°C to +125°C	2.8	5-Lead TSOT	UJ-5	LA3
ADP121-AUJZ30R7 ¹	-40°C to +125°C	3.0	5-Lead TSOT	UJ-5	LA4
ADP121-AUJZ33R7 ¹	-40°C to +125°C	3.3	5-Lead TSOT	UJ-5	LA5
ADP121-ACBZ12R7 ¹	-40°C to +125°C	1.2	4-Ball WLCSP	CB-4-2	LC0
ADP121-ACBZ15R7 ¹	-40°C to +125°C	1.5	4-Ball WLCSP	CB-4-2	LC1
ADP121-ACBZ155R7 ¹	-40°C to +125°C	1.55	4-Ball WLCSP	CB-4-2	LC2
ADP121-ACBZ16R7 ¹	-40°C to +125°C	1.6	4-Ball WLCSP	CB-4-2	LC3
ADP121-ACBZ165R7 ¹	-40°C to +125°C	1.65	4-Ball WLCSP	CB-4-2	LC4
ADP121-ACBZ17R7 ¹	-40°C to +125°C	1.7	4-Ball WLCSP	CB-4-2	LC5
ADP121-ACBZ175R7 ¹	-40°C to +125°C	1.75	4-Ball WLCSP	CB-4-2	LC6
ADP121-ACBZ18R7 ¹	-40°C to +125°C	1.8	4-Ball WLCSP	CB-4-2	LC7
ADP121-ACBZ188R7 ¹	-40°C to +125°C	1.875	4-Ball WLCSP	CB-4-2	LC8
ADP121-ACBZ20R7 ¹	-40°C to +125°C	2.0	4-Ball WLCSP	CB-4-2	LC9
ADP121-ACBZ25R7 ¹	-40°C to +125°C	2.5	4-Ball WLCSP	CB-4-2	LCA
ADP121-ACBZ278R7 ¹	-40°C to +125°C	2.775	4-Ball WLCSP	CB-4-2	LCC
ADP121-ACBZ28R7 ¹	-40°C to +125°C	2.8	4-Ball WLCSP	CB-4-2	LCD
ADP121-ACBZ29R7 ¹	-40°C to +125°C	2.9	4-Ball WLCSP	CB-4-2	LCE
ADP121-ACBZ30R7 ¹	-40°C to +125°C	3.0	4-Ball WLCSP	CB-4-2	LCF
ADP121-ACBZ33R7 ¹	-40°C to +125°C	3.3	4-Ball WLCSP	CB-4-2	LCG
ADP121-3.3-EVALZ ¹	-40°C to +125°C	3.3	ADP121 3.3 V Output Evaluation Board		
ADP121-3.0-EVALZ ¹	-40°C to +125°C	3.0	ADP121 3.0 V Output Evaluation Board		
ADP121-2.8-EVALZ ¹	-40°C to +125°C	2.8	ADP121 2.8 V Output Evaluation Board		
ADP121CB-3.3-EVALZ ¹	-40°C to +125°C	3.3	ADP121-1 3.3 V Output Evaluation Board		
ADP121CB-3.0-EVALZ ¹	-40°C to +125°C	3.0	ADP121-1 3.0 V Output Evaluation Board		
ADP121CB-2.8-EVALZ ¹	-40°C to +125°C	2.8	ADP121-1 2.8 V Output Evaluation Board		
ADP121CB-2.0-EVALZ ¹	-40°C to +125°C	2.0	ADP121-1 2.0 V Output Evaluation Board		
ADP121CB-1.8-EVALZ ¹	-40°C to +125°C	1.8	ADP121-1 1.8 V Output Evaluation Board		

¹ Z = RoHS 準拠製品。