



# 超低ノイズ、 200 mA リニア・レギュレータ

データシート

ADM7160

## 特長

PSRR 性能: 54 dB (100 kHz)

超低ノイズ

0.1 Hz ~ 10 Hz: 3  $\mu$ V rms

0.1 Hz ~ 100 kHz: 9.5  $\mu$ V rms

10 Hz ~ 100 kHz: 9  $\mu$ V rms

10 Hz ~ 1 MHz: 17  $\mu$ V rms

低ドロップアウト電圧: 150 mV (200 mA 負荷時)

最大出力電流: 200 mA

入力電圧範囲: 2.2 V ~ 5.5 V

低静止電流と低シャットダウン電流

初期精度:  $\pm 1\%$

ライン、負荷、温度に対する精度:  $-2.5\%/+1.5\%$

5 ピン TSOT パッケージまたは 6 ピン LFCSP パッケージを採用

## アプリケーション

ADC/DAC 電源

RF、VCO、PLL 電源

ポスト DC/DC レギュレーション

## 概要

ADM7160 は 2.2 V ~ 5.5 V で動作し、最大 200 mA の電流を供給する超低ノイズ低ドロップアウトのリニア・レギュレータです。200 mA 負荷で 150 mV とドロップアウト電圧が低いため効率が向上し、広い入力電圧範囲で動作することができます。

ADM7160 は技術革新的回路を採用し、バイパス・コンデンサなしで超低ノイズ性能を実現しているため、ノイズに敏感なアナログ・フロントエンドおよび RF アプリケーションに最適なデバイスになっています。また、ADM7160 は PSRR または過渡ラインおよび負荷性能を犠牲にすることなく超低ノイズ性能を実現しています。

電流制限保護回路と熱過負荷保護回路により、悪条件での損傷を防止します。ADM7160 は、EN 入力にプルダウン抵抗も内蔵しています。

## アプリケーション回路

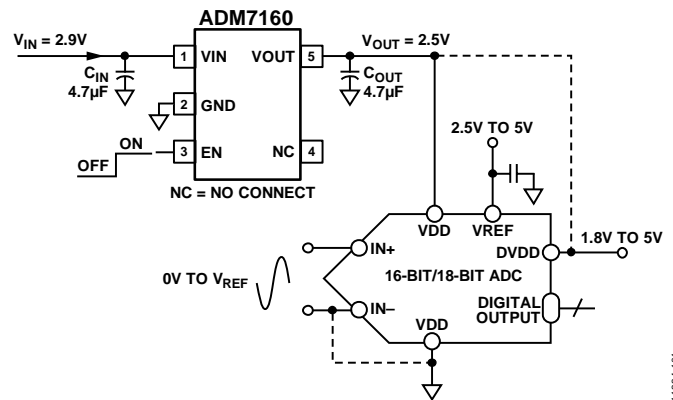


図 1. 16/18 ビット ADC に電源を供給する ADM7160

ADM7160 は特に、高性能でスペースに制約があるアプリケーションの要求を満たすように、小型 1  $\mu$ F、 $\pm 30\%$ セラミック入力/出力コンデンサで安定に動作するよう設計されています。

ADM7160 は、小型 5 ピン TSOT または 6 ピン LFCSP パッケージを採用し、1.1 V ~ 3.3 V の 16 種類の固定出力電圧オプションを提供しています。LFCSP は非常に小型なソリューションを提供し、小型なロー・プロファイル・フットプリントで最大 200 mA の出力電流を必要とするアプリケーションに対して優れた熱性能を提供します。

Rev. A

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2013–2014 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長.....	1	動作原理.....	13
アプリケーション.....	1	イネーブル機能.....	13
アプリケーション回路.....	1	ソフトスタート.....	14
概要.....	1	電流制限および熱過負荷保護.....	14
改訂履歴.....	2	アプリケーション情報.....	15
仕様.....	3	コンデンサの選択.....	15
入力コンデンサと出力コンデンサの推奨仕様.....	4	熱に対する考慮事項.....	16
絶対最大定格.....	5	プリント基板レイアウト時の考慮事項.....	19
熱データ.....	5	代表的なアプリケーション回路.....	20
熱抵抗.....	5	外形寸法.....	21
ESDの注意.....	5	オーダー・ガイド.....	22
ピン配置およびピン機能説明.....	6		
代表的な性能特性.....	7		

## 改訂履歴

### 4/14—Rev. 0 to Rev. A

Changes to Ordering Guide ..... 22

### 6/13—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_{IN} = (V_{OUT} + 0.4 \text{ V})$  または  $2.2 \text{ V}$  (いずれか大きい方)、 $EN = V_{IN}$ 、 $I_{LOAD} = 10 \text{ mA}$ 、 $C_{IN} = C_{OUT} = 1 \mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT VOLTAGE RANGE	$V_{IN}$	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.2		5.5	V
OPERATING SUPPLY CURRENT	$I_{GND}$	$I_{LOAD} = 0 \mu\text{A}$ $I_{LOAD} = 0 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{LOAD} = 100 \mu\text{A}$ $I_{LOAD} = 100 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{LOAD} = 10 \text{ mA}$ $I_{LOAD} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{LOAD} = 200 \text{ mA}$ $I_{LOAD} = 200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		10 20 60 265	20 40 90 350	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
SHUTDOWN CURRENT	$I_{GND-SD}$	$EN = GND$ $EN = GND$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		0.2	1.0	$\mu\text{A}$ $\mu\text{A}$
OUTPUT VOLTAGE ACCURACY	$V_{OUT}$	$I_{LOAD} = 10 \text{ mA}$ $100 \mu\text{A} < I_{LOAD} < 200 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.4 \text{ V})$ to $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $V_{OUT} < 1.8 \text{ V}$ $V_{OUT} \geq 1.8 \text{ V}$	-1 -3 -2.5		+1 +2 +1.5	% % %
TEMPERATURE COEFFICIENT	TEMPCO	$V_{OUT} = 2.5 \text{ V}$ , $T_J = 25^\circ\text{C}$ to $85^\circ\text{C}$		29		ppm/ $^\circ\text{C}$
LINE REGULATION	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 0.4 \text{ V})$ to $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-0.05		+0.05	%/V
LOAD REGULATION $V_{OUT} < 1.8 \text{ V}$  $V_{OUT} \geq 1.8 \text{ V}$	$\Delta V_{OUT}/\Delta I_{LOAD}$	$I_{LOAD} = 100 \mu\text{A}$ to $200 \text{ mA}$ $I_{LOAD} = 100 \mu\text{A}$ to $200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{LOAD} = 100 \mu\text{A}$ to $200 \text{ mA}$ $I_{LOAD} = 100 \mu\text{A}$ to $200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		0.006 0.003	0.012 0.008	%/mA %/mA %/mA %/mA
DROPOUT VOLTAGE <sup>1</sup>	$V_{DROPOUT}$	$I_{LOAD} = 10 \text{ mA}$ $I_{LOAD} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$ $I_{LOAD} = 200 \text{ mA}$ $I_{LOAD} = 200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		10 150	30 230	mV mV mV mV
START-UP TIME <sup>2</sup>	$t_{START-UP}$	$V_{OUT} = 3.3 \text{ V}$		180		$\mu\text{s}$
CURRENT-LIMIT THRESHOLD <sup>3</sup>	$I_{LIMIT}$	$T_J = 0^\circ\text{C}$ to $125^\circ\text{C}$	220	300	400	mA
UNDERVOLTAGE LOCKOUT Input Voltage Rising Input Voltage Falling Hysteresis	UVLO UVLO <sub>RISE</sub> UVLO <sub>FALL</sub> UVLO <sub>HYS</sub>	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	1.28		1.96	V V mV
THERMAL SHUTDOWN Thermal Shutdown Threshold Thermal Shutdown Hysteresis	TS <sub>SD</sub> TS <sub>SD-HYS</sub>	$T_J$ rising		150	15	$^\circ\text{C}$ $^\circ\text{C}$
EN INPUT EN Input Logic High EN Input Logic Low EN Input Pull-Down Resistance	$V_{IH}$ $V_{IL}$ $R_{EN}$	$2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $V_{IN} = V_{EN} = 5.5 \text{ V}$	1.2		0.4	V V M $\Omega$
OUTPUT NOISE	OUT <sub>NOISE</sub>	$V_{IN} = 5 \text{ V}$ , $V_{OUT} = 2.5 \text{ V}$ 0.1 Hz to 10 Hz 0.1 Hz to 100 kHz 10 Hz to 100 kHz 10 Hz to 1 MHz		3 9.5 9 17		$\mu\text{V rms}$ $\mu\text{V rms}$ $\mu\text{V rms}$ $\mu\text{V rms}$

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
POWER SUPPLY REJECTION RATIO $V_{IN} = V_{OUT} + 0.5\text{ V}$  $V_{IN} = V_{OUT} + 1\text{ V}$	PSRR	$I_{LOAD} = 100\text{ mA}$				
		100 kHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		49		dB
		500 kHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		43		dB
		1 MHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		43		dB
		100 kHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		46		dB
		500 kHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		44		dB
		1 MHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		44		dB
		100 kHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		54		dB
		500 kHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		46		dB
		1 MHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		46		dB
		100 kHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		49		dB
		500 kHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		47		dB
1 MHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		47		dB		

<sup>1</sup> ドロップアウト電圧は、入力電圧を公称出力電圧に設定したときの入力電圧—出力電圧間の電位差として定義されます。この仕様は、2.2 Vを超える出力電圧に対してのみ適用されます。

<sup>2</sup> スタートアップ時間は、ENの立上がりエッジから  $V_{OUT}$  が公称値の90%になるまでの時間として定義されます。

<sup>3</sup> 電流制限スレッシュホールドは、出力電圧が規定 typ 値の90%に低下する電流値として定義されます。例えば、3.0 V出力電圧の電流制限値は、出力電圧が3.0 Vの90%すなわち2.7 Vに低下する電流値として定義されます。

## 入力コンデンサと出力コンデンサの推奨仕様

$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit
Minimum Input and Output Capacitance <sup>1</sup>	$C_{MIN}$	0.7			$\mu\text{F}$
Capacitor ESR	$R_{ESR}$	0.001		0.2	$\Omega$

<sup>1</sup> 最小入力容量と最小出力容量は、全動作範囲で0.7  $\mu\text{F}$  より大きい必要があります。最小容量規定値を確実に満たすようにするため、デバイス選択時にアプリケーションの全動作範囲を考慮する必要があります。X7RタイプとX5Rタイプのコンデンサの使用が推奨されます。Y5VコンデンサとZ5UコンデンサはすべてのLDOレギュレータに推奨できません。詳細については、入力コンデンサと出力コンデンサの特性のセクションを参照してください。

## 絶対最大定格

表 3.

Parameter	Rating
VIN to GND	-0.3 V to +6.5 V
VOU to GND	-0.3 V to VIN
EN to GND	-0.3 V to +6.5 V
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Operating Ambient Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱データ

絶対最大定格は、組み合わせではなく個別に適用されます。ジャンクション温度を超えると ADM7160 は損傷を受けることがあります。周囲温度をモニタしても、 $T_J$  が規定温度範囲内にあることを保証できません。

消費電力が大きくかつ熱抵抗が高い PCB を使用するアプリケーションでは、最大周囲温度を下げる必要があります。中程度の消費電力で、PCB の熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度はこの最大値を超えても問題はありません。

デバイスのジャンクション温度( $T_J$ )は、周囲温度( $T_A$ )、デバイス消費電力( $P_D$ )、パッケージのジャンクション-周囲間熱抵抗( $\theta_{JA}$ )に依存します。 $T_J$ は次式で計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション-周囲間の熱抵抗( $\theta_{JA}$ )は4層ボードを使用したモデルと計算に基づいています。 $\theta_{JA}$ は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力が大きいアプリケーションでは、ボードの熱設計に注意が必要です。 $\theta_{JA}$ の値は、PCBの材料、レイアウト、環境条件に応じて変わります。

$\theta_{JA}$ の規定値は、4層、4インチ×3インチの回路ボード(PCB)に基づきます。ボード構造については JEDEC JESD51-7 と JESD51-9 を参照してください。LFCSP パッケージの詳細については、AN-772 アプリケーション・ノート「A Design and Manufacturing Guide for the Lead Frame Chip Scale Package (LFCSP)」をご覧ください。

$\Psi_{JB}$ はジャンクション-ボード間サーマル・キャラクタライゼーション・パラメータであり、単位は°C/W です。パッケージの  $\Psi_{JB}$ は、4層ボードを使ったモデルと計算に基づいています。

JEDEC JESD51-12「Guidelines for Reporting and Using Electronic Package Thermal Information」には、サーマル・キャラクタライゼーション・パラメータは熱抵抗と同じではないと記載されています。 $\Psi_{JB}$ は、熱抵抗( $\theta_{JB}$ )の場合のように1つのパスではなく、複数のサーマル・パスを経由する成分を表します。したがって、 $\Psi_{JB}$ サーマル・パスには、パッケージ上面からの対流、パッケージからの放射、実際のアプリケーションで  $\Psi_{JB}$ を有効にしているファクタが含まれます。

最大ジャンクション温度( $T_J$ )は、次式を使ってボード温度( $T_B$ )と消費電力( $P_D$ )から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

$\Psi_{JB}$ の詳細については、JEDEC JESD51-8 と JESD51-12 を参照してください。

## 熱抵抗

$\theta_{JA}$ と  $\Psi_{JB}$ はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 4.熱抵抗

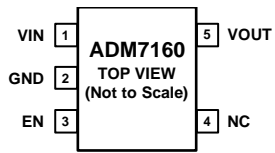
Package Type	$\theta_{JA}$	$\Psi_{JB}$	Unit
5-Lead TSOT	170	43	°C/W
6-Lead LFCSP	63.6	28.3	°C/W

## ESD の注意



ESD (静電放電)の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

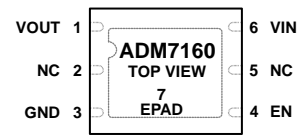
## ピン配置およびピン機能説明



NOTES  
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

11334-003

図 2.5 ピン TSOT のピン配置



NOTES  
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.  
2. THE EXPOSED PAD MUST BE CONNECTED TO GROUND. THE EXPOSED PAD ENHANCES THE THERMAL PERFORMANCE OF THE PACKAGE.

11334-004

図 3.6 ピン LFCSP のピン配置

表 5. ピン機能の説明

ピン番号		記号	説明
TSOT	LFCSP		
1	6	VIN	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。
2	3	GND	グラウンド。
3	4	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータがオンし、ロー・レベルにするとレギュレータがオフします。自動スタートアップの場合は、EN と VIN を接続します。
4	2、5	NC	未接続。このピンは接続しないでください。
5	1	VOUT	レギュレーションされた出力電圧。1 $\mu$ F 以上のコンデンサで VOUT を GND へバイパスしてください。
N/A	7	EPAD	エクスポーズド・パッド。エクスポーズド・パッドはグラウンドに接続する必要があります。エクスポーズド・パッドはパッケージの熱性能を強化します。

## 代表的な性能特性

特に指定がない限り、 $V_{IN} = 2.9\text{ V}$ 、 $V_{OUT} = 2.5\text{ V}$ 、 $I_{LOAD} = 1\text{ mA}$ 、 $C_{IN} = C_{OUT} = 4.7\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

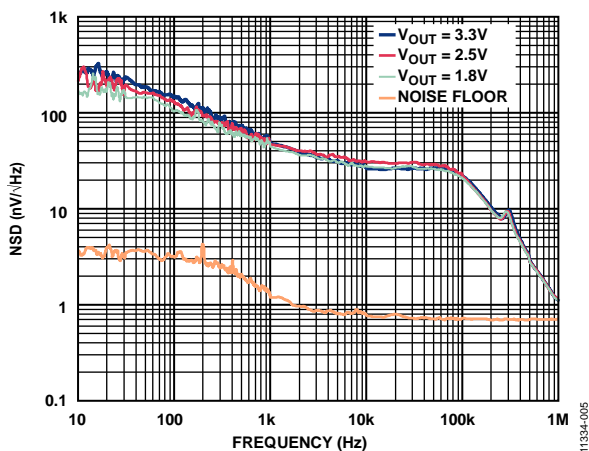


図 4. 様々な出力電圧でのノイズ・スペクトル密度  
 $I_{LOAD} = 10\text{ mA}$

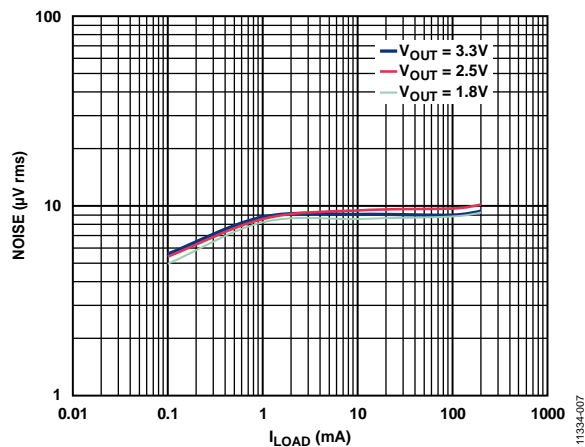


図 7. 負荷電流対 RMS ノイズ、10 Hz~100 kHz

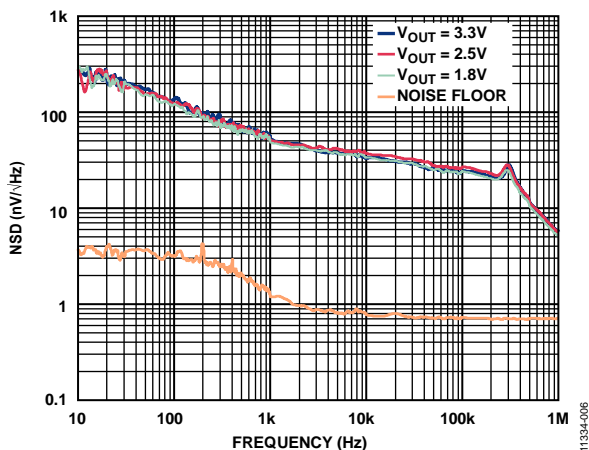


図 5. 様々な出力電圧でのノイズ・スペクトル密度  
 $I_{LOAD} = 200\text{ mA}$

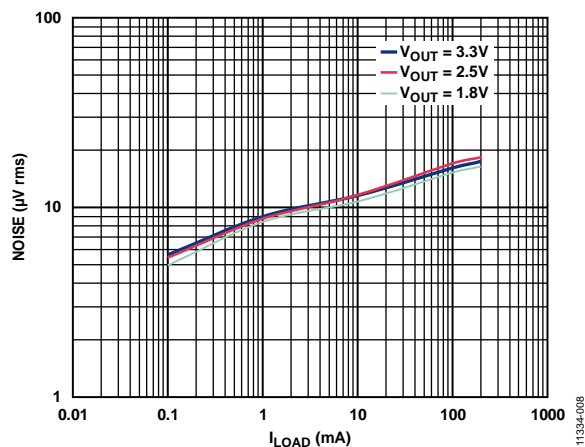


図 8. 負荷電流対 RMS ノイズ、10 Hz~1 MHz

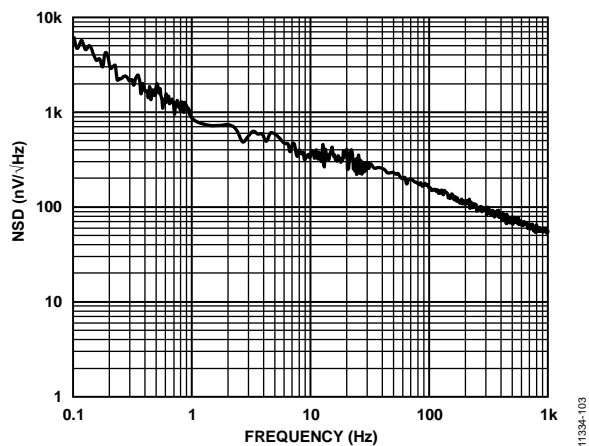


図 6. ノイズ・スペクトル密度、0.1 Hz~1 kHz

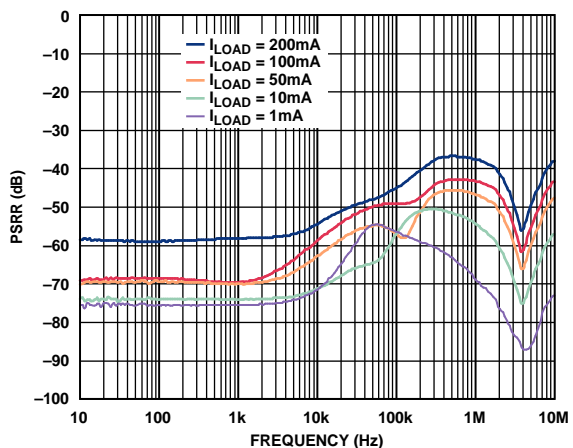


図 9. 様々な負荷電流での PSRR の周波数特性  
500 mV ヘッドルーム、 $V_{OUT} = 3.3 V$

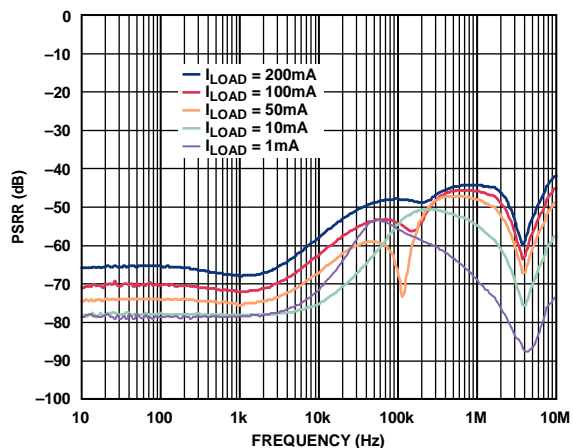


図 12. 様々な負荷電流での PSRR の周波数特性  
1 V ヘッドルーム、 $V_{OUT} = 3.3 V$

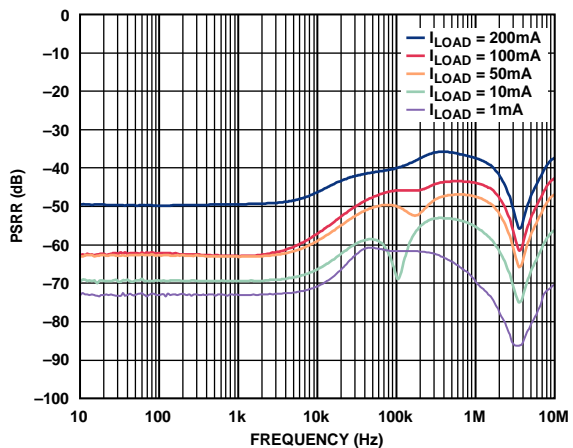


図 10. 様々な負荷電流での PSRR の周波数特性  
500 mV ヘッドルーム、 $V_{OUT} = 2.5 V$

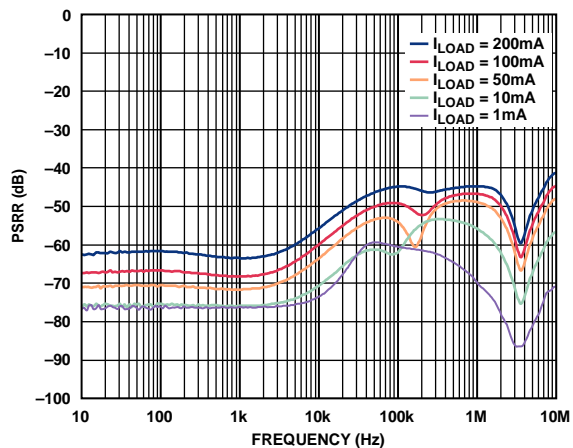


図 13. 様々な負荷電流での PSRR の周波数特性  
1 V ヘッドルーム、 $V_{OUT} = 2.5 V$

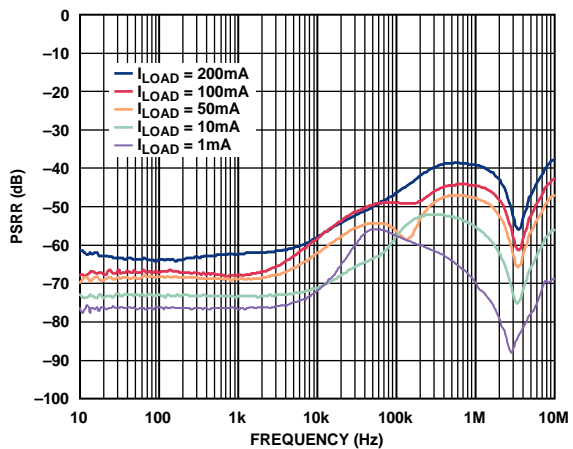


図 11. 様々な負荷電流での PSRR の周波数特性  
500 mV ヘッドルーム、 $V_{OUT} = 1.8 V$

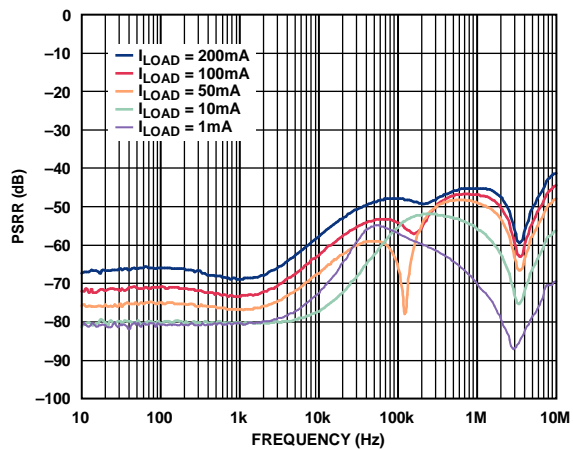


図 14. 様々な負荷電流での PSRR の周波数特性  
1 V ヘッドルーム、 $V_{OUT} = 1.8 V$



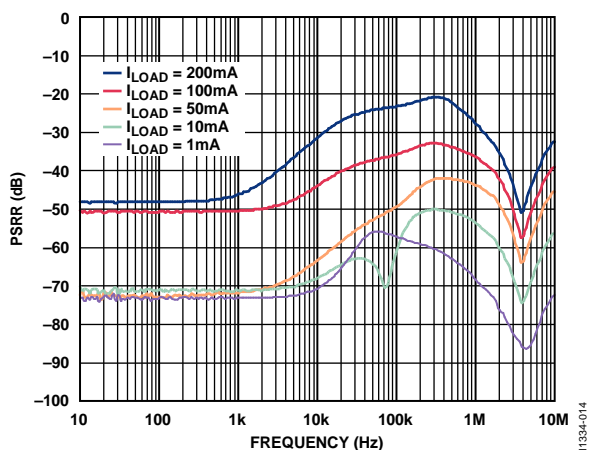


図 15. 様々な負荷電流での PSRR の周波数特性  
300 mV ヘッドルーム、 $V_{OUT} = 3.3 V$

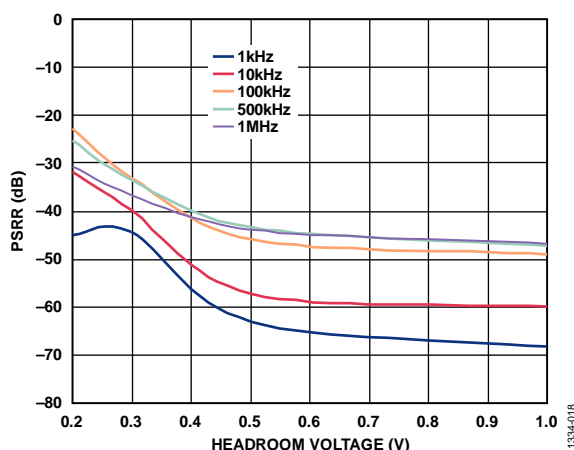


図 18. 様々な周波数でのヘッドルーム 電圧対 PSRR  
 $I_{LOAD} = 100 mA$

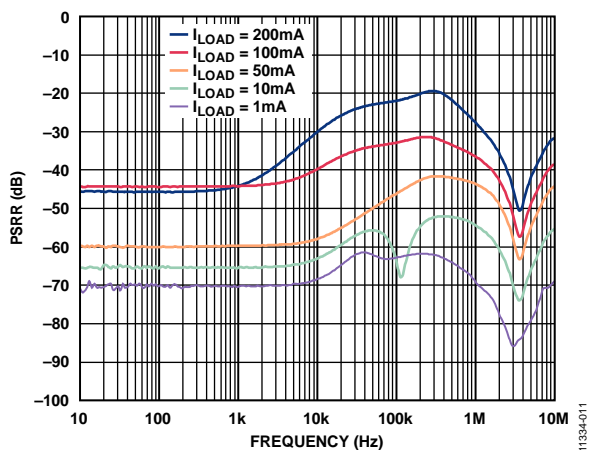


図 16. 様々な負荷電流での PSRR の周波数特性  
300 mV ヘッドルーム、 $V_{OUT} = 2.5 V$

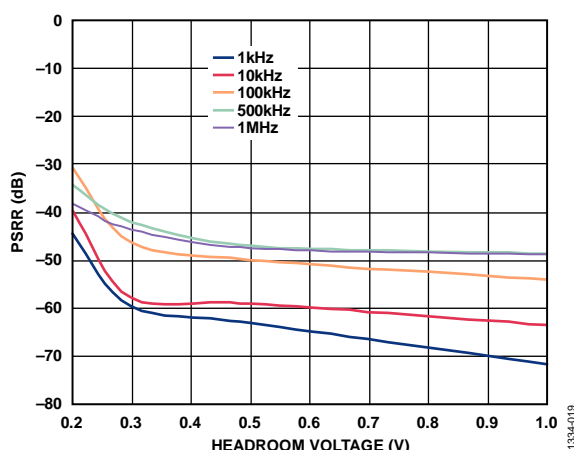


図 19. 様々な周波数でのヘッドルーム 電圧対 PSRR  
 $I_{LOAD} = 50 mA$

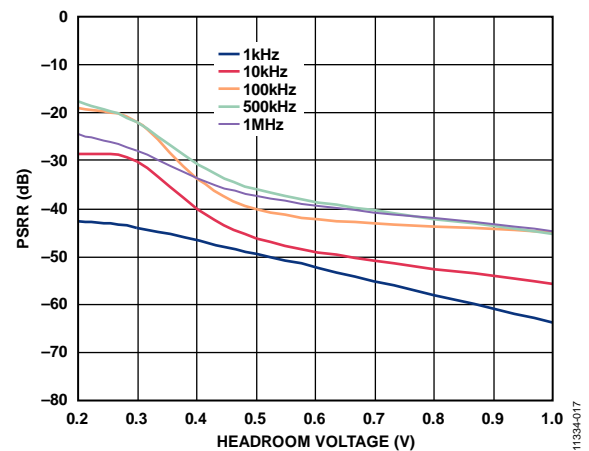


図 17. 様々な周波数でのヘッドルーム 電圧対 PSRR  
 $I_{LOAD} = 200 mA$

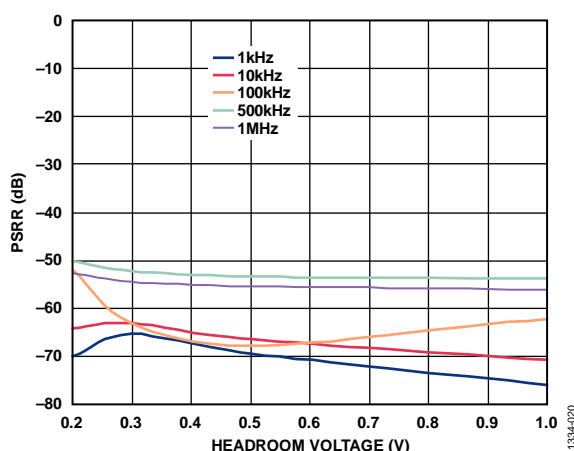


図 20. 様々な周波数でのヘッドルーム 電圧対 PSRR  
 $I_{LOAD} = 10 mA$

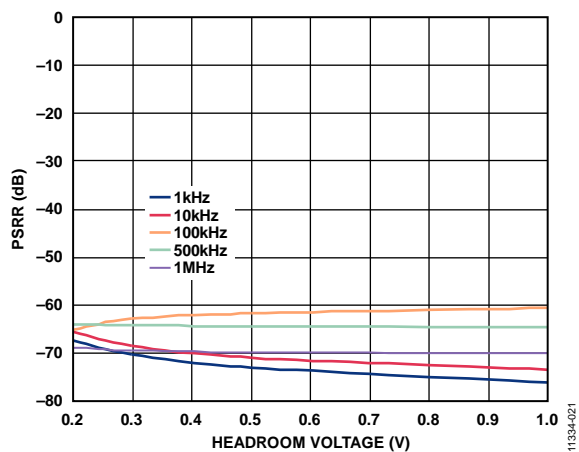


図 21. 様々な周波数でのヘッドルーム 電圧対 PSRR  
 $I_{LOAD} = 1 \text{ mA}$

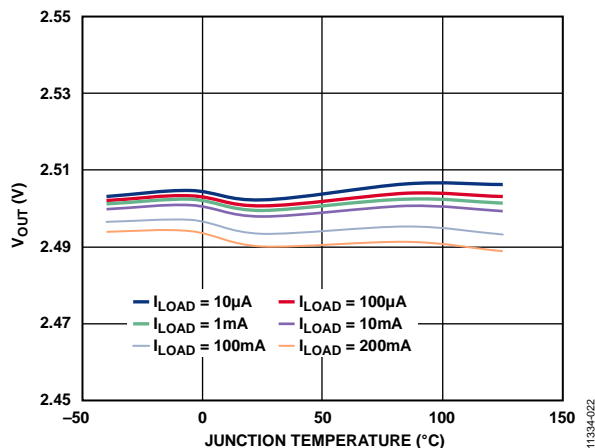


図 24. ジャンクション温度対出力電圧

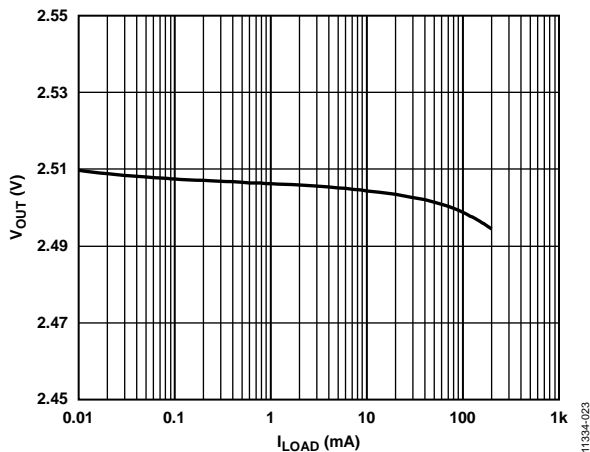


図 22. 負荷電流対出力電圧

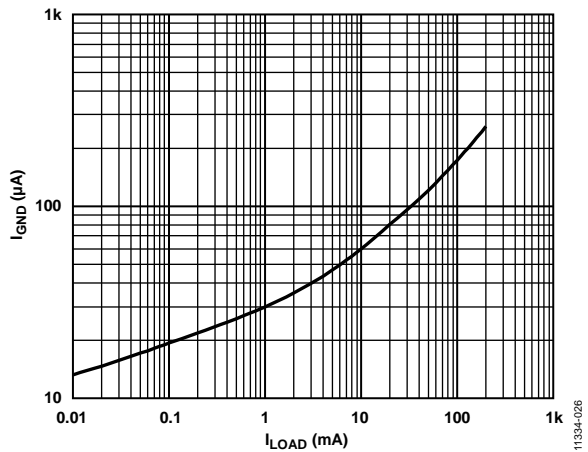


図 25. 負荷電流対グラウンド電流

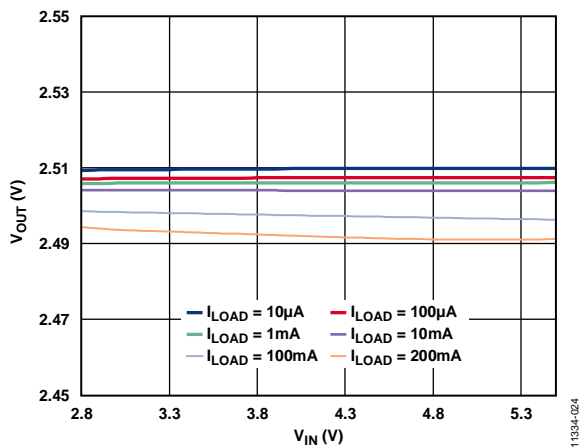


図 23. 入力電圧対出力電圧

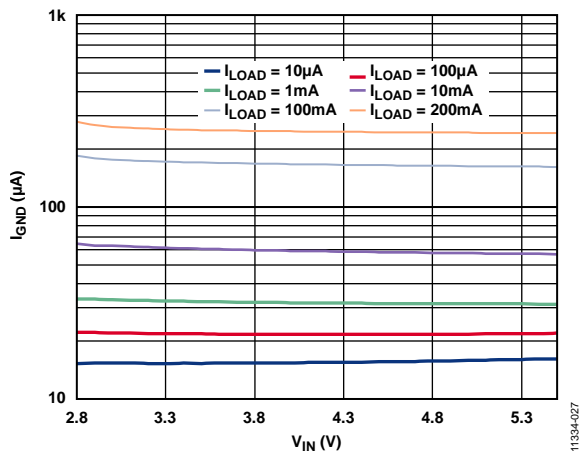


図 26. 入力電圧対グラウンド電流

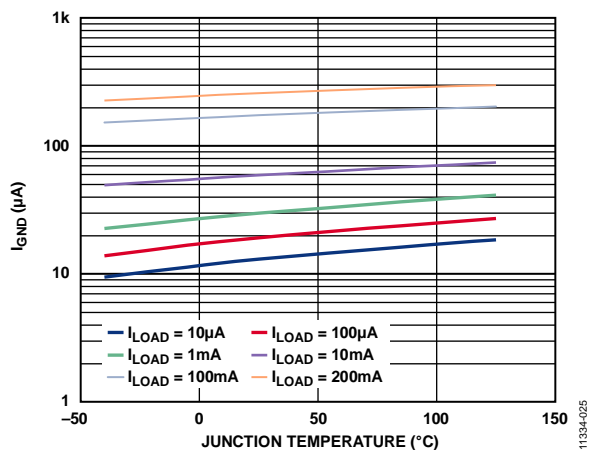


図 27.ジャンクション温度対グラウンド電流

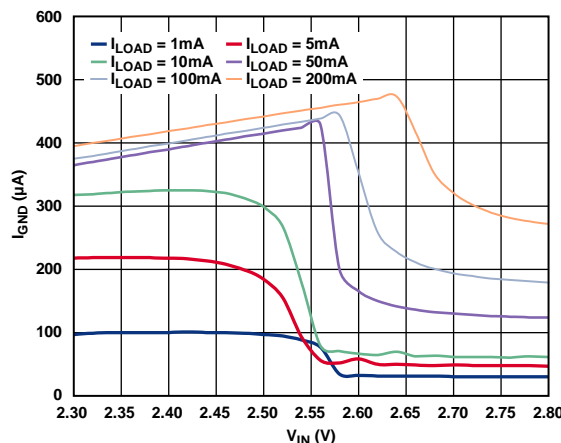


図 30.入力電圧対グラウンド電流(ドロップアウト時)

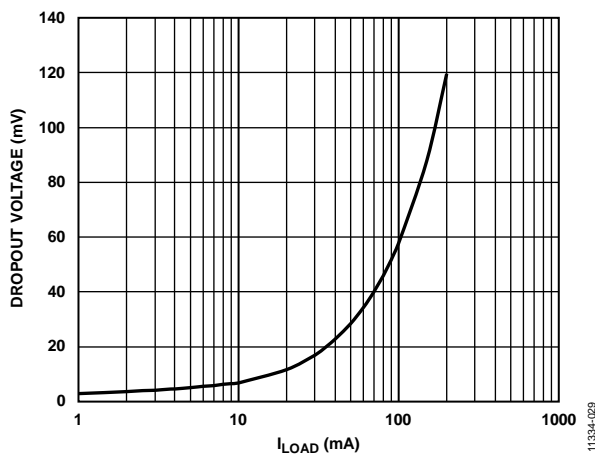


図 28.負荷電流対ドロップアウト電圧

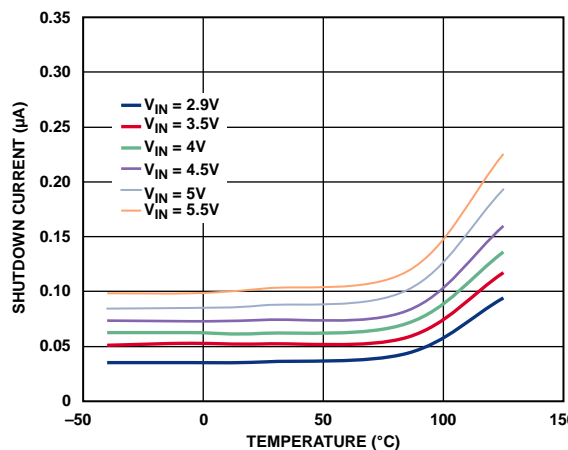


図 31.様々な入力電圧でのシャットダウン電流の温度特性

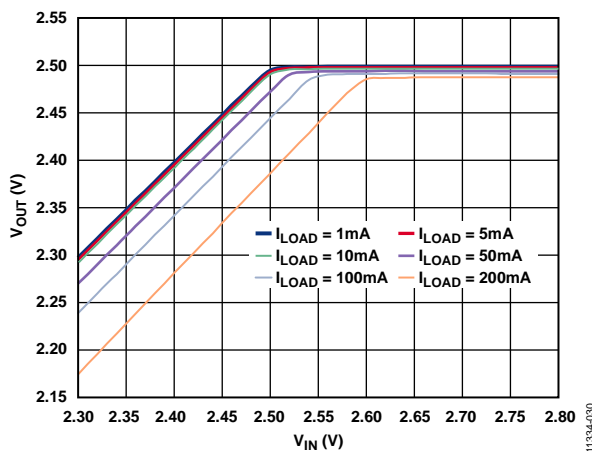


図 29.入力電圧対出力電圧(ドロップアウト時)

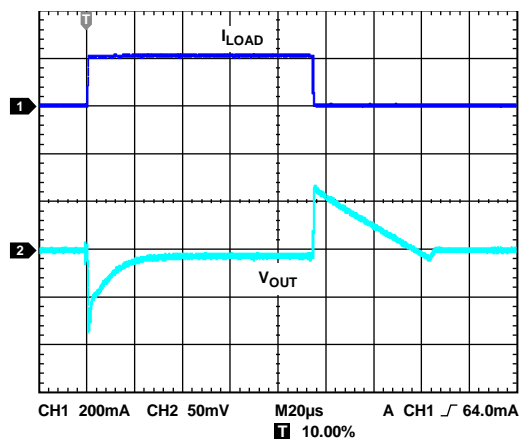


図 32.負荷過渡応答  
C<sub>IN</sub>および C<sub>OUT</sub> = 1 µF、I<sub>LOAD</sub> = 1 mA~200 mA

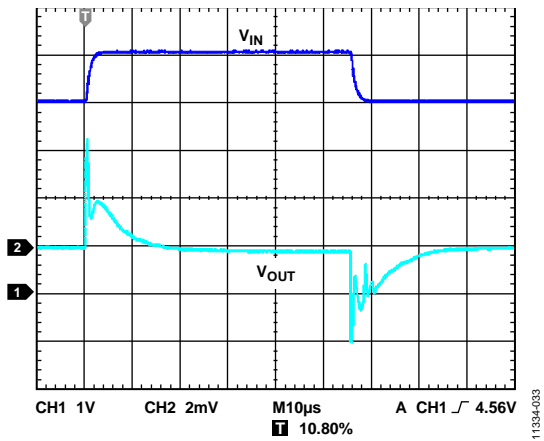


図 33.ライン過渡応答  
 $C_{IN}$  および  $C_{OUT} = 1 \mu\text{F}$ 、 $I_{LOAD} = 200 \text{ mA}$

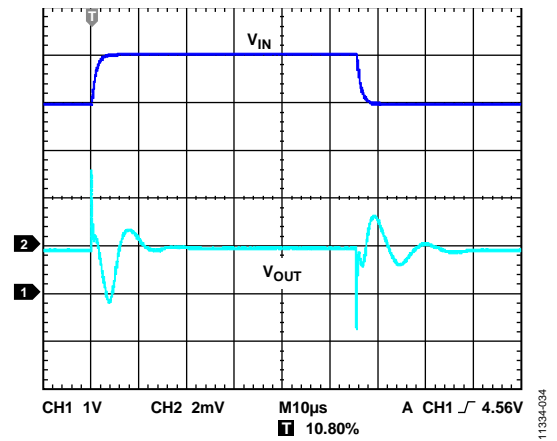


図 34.ライン過渡応答  
 $C_{IN}$  および  $C_{OUT} = 1 \mu\text{F}$ 、 $I_{LOAD} = 1 \text{ mA}$

## 動作原理

ADM7160 は 2.2 V~5.5 V で動作し、最大 200 mA の電流を供給する超低ノイズ、低静止電流、低ドロップアウトのリニア・レギュレータです。ADM7160 が消費する静止電流はフル負荷で 265  $\mu$ A (typ) です。シャットダウン消費電流は 200 nA (typ) です。ADM7160 は技術革新的回路を採用し、ノイズに敏感なアナログ・フロントエンドおよび RF アプリケーションに対してノイズ・バイパス・コンデンサなしで超低ノイズ性能を提供します。また、ADM7160 は小型の 1  $\mu$ F セラミック・コンデンサの使用に対して最適化されています。

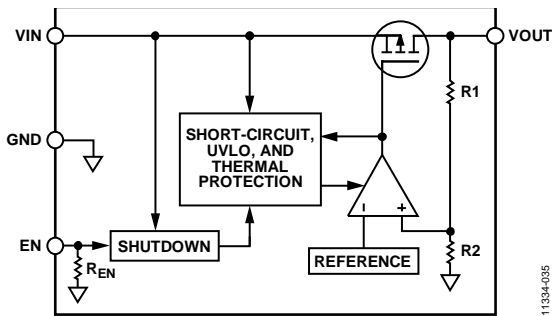


図 35.内部ブロック図

内部的には、ADM7160 は、リファレンス電圧、エラーアンプ、帰還分圧器、PMOS パス・トランジスタから構成されています。出力電流は、誤差アンプから制御される PMOS パス・デバイスを經由して供給されます。エラーアンプは、リファレンス電圧と出力からの帰還電圧を比較して、その差を増幅します。帰還電圧がリファレンス電圧より低い場合、PMOS デバイスのゲート電位が低くなるので、通過する電流が大きくなり、出力電圧が上昇します。帰還電圧がリファレンス電圧より高い場合は、PMOS デバイスのゲート電位が高くなるので、通過する電流が小さくなり、出力電圧が低下します。

EN 入力の内蔵プルダウン抵抗により、EN ピンの未接続時に入力がロー・レベルに維持されます。

ADM7160 では、1.1 V~3.3 V の 16 種類出力電圧オプションを提供しています。

## イネーブル機能

ADM7160 では EN ピンを使って、通常の動作状態で VOUT ピンをイネーブル/ディスエーブルします。EN がハイ・レベルのとき VOUT がオンし、EN がロー・レベルのとき、VOUT がオフします。自動スタートアップの場合は、EN と VIN を接続することができます。

図 36 に示すように、EN の電圧上昇がアクティブ・スレッショールドを超えると、VOUT がオンします。EN の電圧が非アクティブ・スレッショールドを下回ると、VOUT がオフします。EN ピンにはヒステリシスが付いています。このヒステリシスは、EN ピンがスレッショールド・ポイントを通るときにノイズにより発生するオン/オフ発振を防止します。

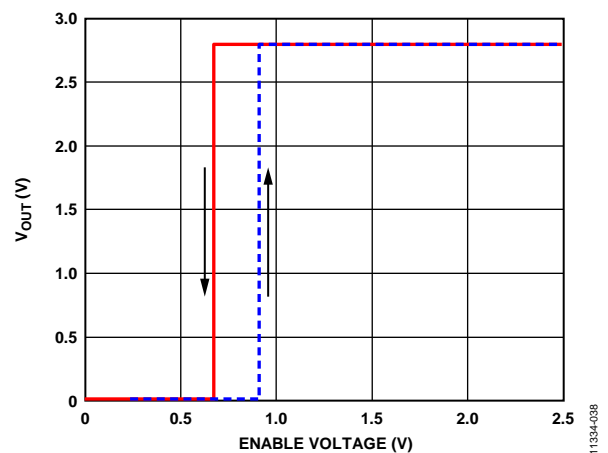


図 36.一般的な EN ピンの動作

EN ピンのアクティブ/非アクティブ・スレッショールドは VIN 電圧から発生されます。このため、これらのスレッショールドは入力電圧の変化により変動します。図 37 に、入力電圧が 2.2 V から 5.5 V まで変化するときの EN のアクティブ/非アクティブ・スレッショールド(typ 値)を示します。

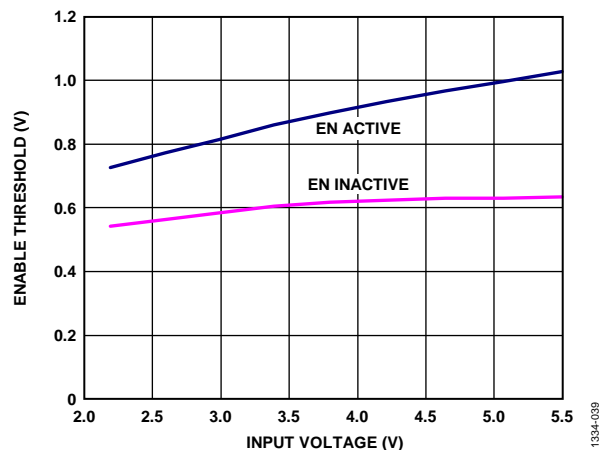


図 37.入力電圧対 EN ピン・スレッショールド(typ 値)

## ソフトスタート

ADM7160 では内部ソフトスタート機能を使って、出力をイネーブルしたときの突入電流を制限しています。3.3 V オプションでのスタートアップ時間は、EN アクティブ・スレッショルドを通過してから出力が最終値の 90%に到達するまでとして約 180  $\mu\text{s}$  です。図 38 に示すように、スタートアップ時間は出力電圧の設定に依存します。

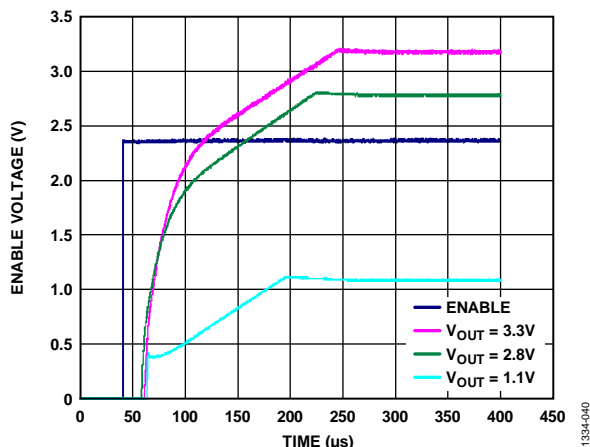


図 38. 代表的なスタートアップ動作

## 電流制限および熱過負荷保護

ADM7160 は、過電流保護回路と熱過負荷保護回路により大きな消費電力による損傷から保護されています。ADM7160 は、出力負荷が 300 mA (typ)に到達したとき、電流を制限するように設計されています。出力負荷が 300 mA を超えると、出力電圧を下げ、一定の電流限界値を維持します。

熱過負荷保護機能によりジャンクション温度を最大 150°C (typ)に制限しています。極限状態(周囲温度が高く、消費電力が大きい)で、ジャンクション温度が 150°C を超え始めると、出力がオフされて、出力電流が 0 mA になります。ジャンクション温度が 135°C を下回ると、出力が再びオンして、出力電流が公称値に戻ります。

VOUT がグラウンドへ短絡するケースを考えます。まず、ADM7160 は短絡電流が 300 mA を超えないように電流制限します。ジャンクションの自己発熱が大きくなると温度が 150°C を超えるので、サーマル・シャットダウンが起動されて、出力がオフされ、出力電流が 0 mA になります。ジャンクション温度が 135°C を下回ると、出力がオンして短絡に 300 mA が流れて、再びジャンクション温度が 150°C を超えます。135°C と 150°C の間のこの熱的発振により、300 mA と 0 mA の間の電流発振が発生して、出力に短絡が残っている間この発振が続きます。

電流制限機能と熱過負荷保護機能は、偶発的な過負荷状態に対してデバイスを保護することを目的としています。信頼度の高い動作を得るためには、外部からデバイス消費電力を制限して、ジャンクション温度が 125°C を超えないようにする必要があります。

## アプリケーション情報

### コンデンサの選択

#### 出力コンデンサ

ADM7160 は、小型で省スペースのセラミック・コンデンサで動作するように設計されていますが、実効直列抵抗(ESR)値に注意すれば一般的に使用されているコンデンサで動作することもできます。出力コンデンサの ESR は、LDO 制御ループの安定性に影響を与えます。ADM7160 の安定性のためには、1 Ω 以下の ESR を持つ最小 1 μF のコンデンサの使用が推奨されます。負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな値の出力容量を使用すると、負荷電流の大きな変化に対する ADM7160 の過渡応答を向上させることができます。図 39 に、1 μF の出力容量値に対する過渡応答を示します。

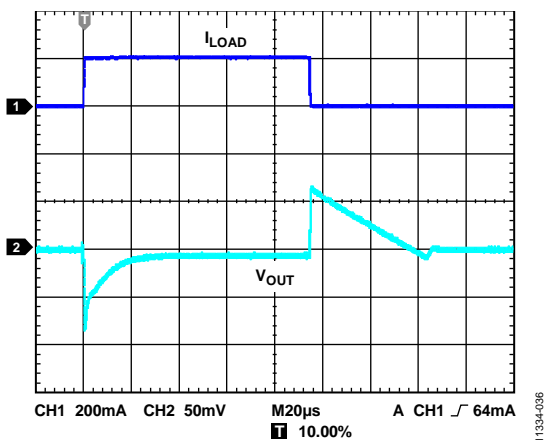


図 39. 出力過渡応答、 $C_{OUT} = 1 \mu\text{F}$

#### 入力バイパス・コンデンサ

VIN ピンと GND の間に 1 μF のコンデンサを接続すると、PCB のレイアウトによる影響を小さくすることができます。(特に入力パターンが長い、もしくはソース・インピーダンスが高い場合)

1 μF より大きい出力容量が必要な場合は、出力容量に合わせて入力コンデンサを大きくすることが推奨されます。

#### 入力コンデンサと出力コンデンサの特性

最小容量と最大 ESR 条件を満たすかぎり、ADM7160 に任意の高品質セラミック・コンデンサを使用することができます。セラミック・コンデンサは様々な誘電体を使って製造され、温度と加えられる電圧に対して異なる特性を持ちます。コンデンサは、必要とされる温度範囲と DC バイアス条件に対して最小容量を保証する適切な誘電体を持っている必要があります。電圧定格 6.3 V または 10 V の X5R 誘電体または X7R 誘電体の使用が推奨されます。Y5V 誘電体と Z5U 誘電体は温度特性と DC バイアス特性が十分でないため推奨されません。

図 40 に、0402、1 μF、10 V の X5R コンデンサについて電圧バイアス対容量特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格の影響を大きく受けます。一般に、コンデンサのパッケージが大きいほど、または電圧定格が大きいほど、優れた安定性を示します。X5R 誘電体の温度変動は、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$  の温度範囲で約  $\pm 15\%$  であり、パッケージ・サイズまたは電圧定格の関数になっていません。

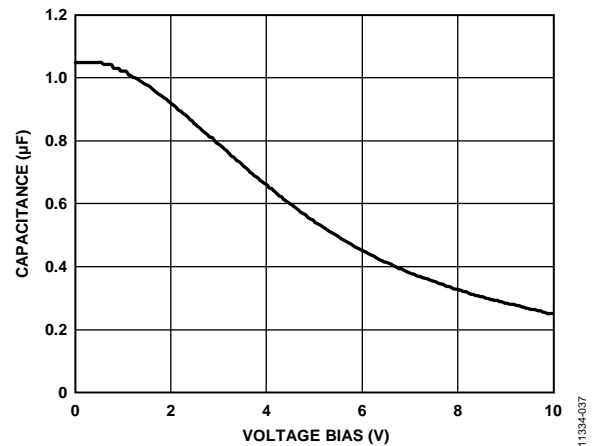


図 40. 電圧バイアス対容量特性

式 1 を使うと、温度、部品許容誤差、電圧に対するコンデンサの変動を考慮した、ワーストケース容量を求めることができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、

$C_{BIAS}$  は動作電圧での実効容量。

$TEMPCO$  は最悪時のコンデンサ温度係数です。

$TOL$  は最悪時の部品許容誤差です。

この例では、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$  でのワーストケース温度係数 ( $TEMPCO$ ) を、X5R 誘電体では 15% と想定しています。図 40 に示すように、コンデンサの許容誤差 ( $TOL$ ) は 10%、かつ 1.8 V で  $C_{BIAS} = 0.94 \mu\text{F}$  としています。

これらの値を式 1 に代入すると、

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

したがって、この例で選択したコンデンサは、選択した出力電圧で、温度と許容誤差に対する LDO レギュレータの最小容量条件を満たします。

ADM7160 の性能を保証するためには、コンデンサ動作に対する DC バイアス、温度、許容誤差の影響を各アプリケーションごとに評価することが不可欠です。

図 41 と図 42 に、それぞれ 5 ピン TSOT パッケージと 6 ピン LFCSP パッケージでの VIN ピンと VOUT ピンの 4.7 μF コンデンサの接続を示します。

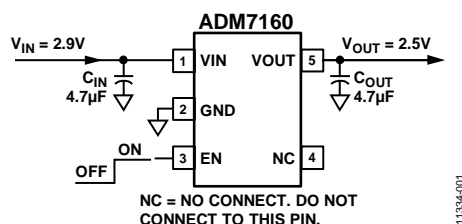


図 41.5 ピン TSOT での入力および出力の 4.7 μF コンデンサ

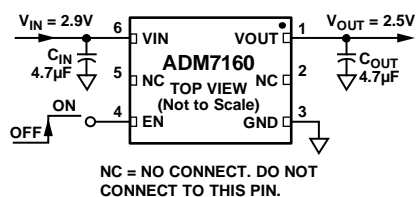


図 42.6 ピン LFCSP での入力および出力の 4.7 μF コンデンサ

### 熱に対する考慮事項

大部分のアプリケーションでは、ADM7160 の効率がいため、大きな発熱はありませんが、周囲温度が高く、かつ入力電圧と出力電圧の差が大きいアプリケーションでは、パッケージの発熱が大きくなって、チップのジャンクション温度が最大ジャンクション温度 125°C を超えるようになります。

ジャンクション温度が 150 °C を超えると、ADM7160 はサーマル・シャットダウンします。永久的な損傷を防止するため、ジャンクション温度が 135°C を下回るまでレギュレータは回復しません。したがって、すべての条件で信頼度の高い性能を保証するためには、選択したアプリケーションの熱解析が非常に重要です。式 2 に示すように、チップのジャンクション温度は、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼度の高い動作を保証するためには、ADM7160 のジャンクション温度が 125°C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に寄与するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクション—周囲間の熱抵抗 ( $\theta_{JA}$ ) があります。 $\theta_{JA}$  値は、パッケージ組み立て材料とパッケージの GND ピンとエクスPOSEド・パッド (LFCSP の場合) を PCB へハンダ付けする際に使用する銅の量に依存します。

表 6 に、PCB の銅サイズに対する 5 ピン TSOT パッケージと 6 ピン LFCSP パッケージの  $\theta_{JA}$  値 (typ) を示します。

表 6.  $\theta_{JA}$  値 (typ)

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)	
	TSOT	LFCSP
0 <sup>1</sup>	170	231.2
50	152	161.8
100	146	150.1
300	134	111.5
500	131	91.8

<sup>1</sup> デバイスは最小サイズのピン・パターンにハンダ付け。

表 7 に、5 ピン TSOT パッケージと 6 ピン LFCSP パッケージの  $\Psi_{JB}$  値 (typ) を示します。

表 7.  $\Psi_{JB}$  値 (typ)

Package	$\Psi_{JB}$ (°C/W)
TSOT	43
LFCSP	28.3

ADM7160 のジャンクション温度は次式で計算できます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、

$T_A$  は周囲温度。

$\theta_{JA}$  はジャンクション—周囲間のパッケージ熱抵抗。

$P_D$  はチップの消費電力で、次式で与えられます。

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

ここで、

$V_{IN}$  と  $V_{OUT}$  は、それぞれ入力電圧と出力電圧。

$I_{LOAD}$  は負荷電流。

$I_{GND}$  はグラウンド電流。

グラウンド電流による消費電力は小さいため無視できます。したがって、ジャンクション温度の式は次のように簡単になります。

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

式 4 に示すように、与えられた周囲温度に対して、ジャンクション温度が 125°C を超えないようにするため、入力と出力間の電位差、連続負荷電流、最小銅サイズ条件が PCB に対して存在します。

図 43 ~ 図 54 に、様々な周囲温度、負荷電流、入力—出力間電位差、PCB 銅面積に対するジャンクション温度計算を示します。



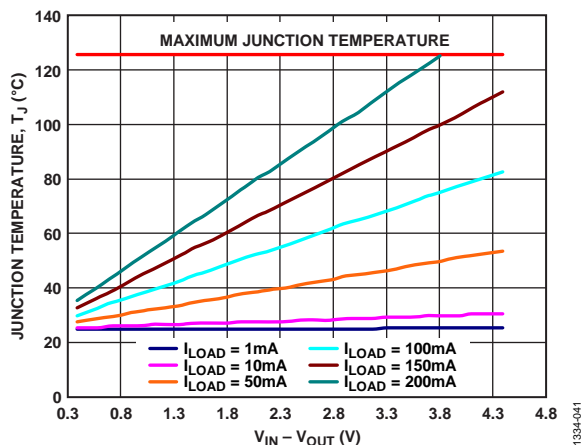


図 43. TSOT、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

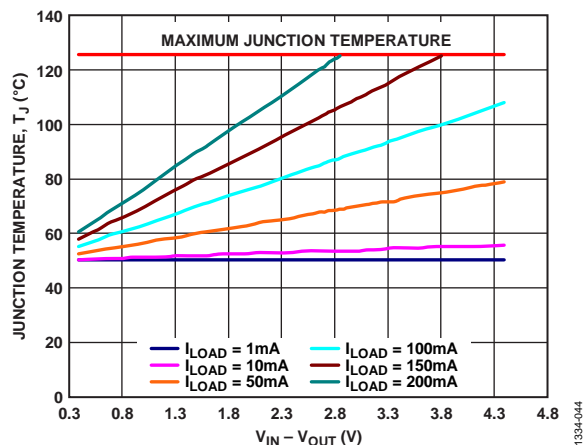


図 46. TSOT、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

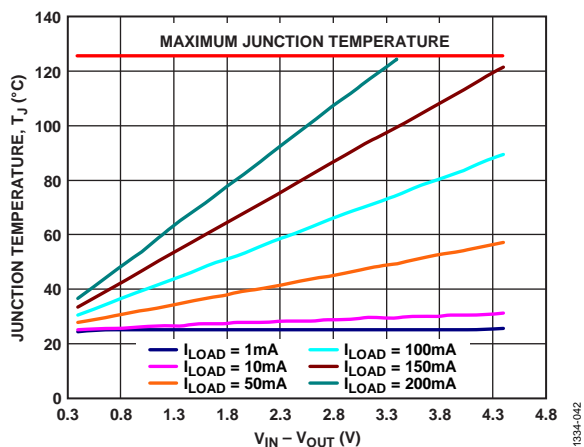


図 44. TSOT、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

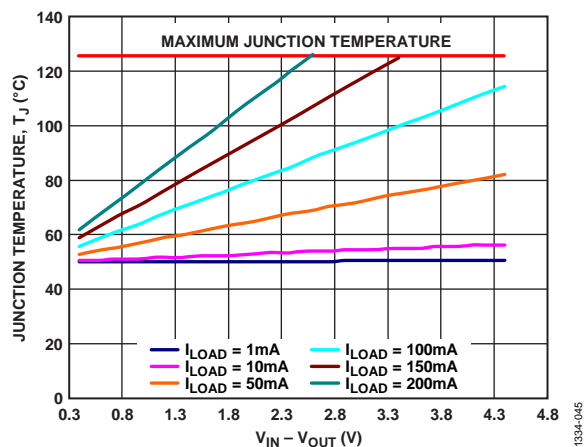


図 47. TSOT、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

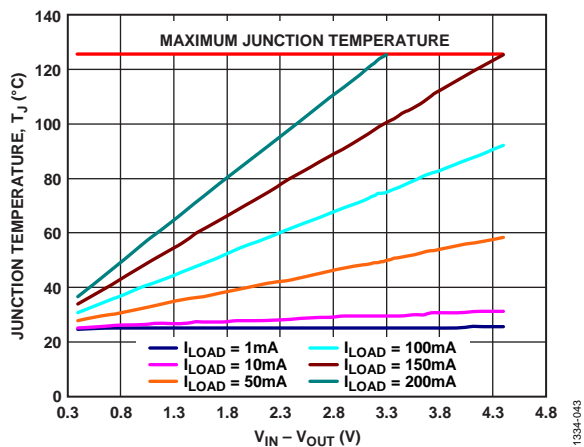


図 45. TSOT、50 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

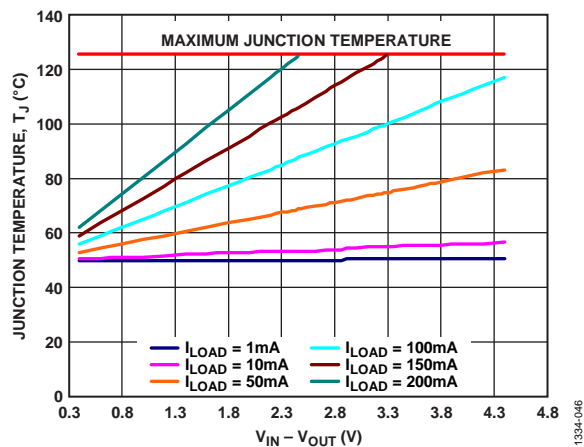


図 48. TSOT、50 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

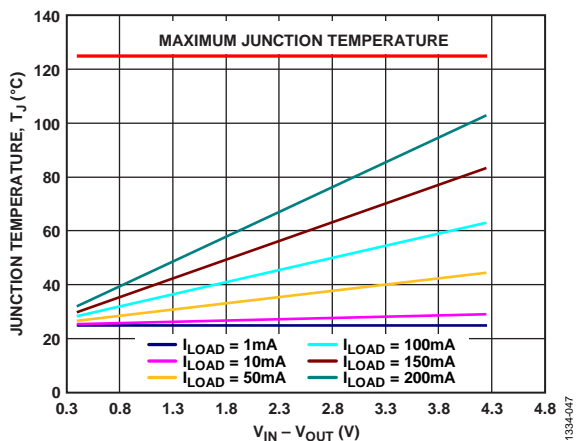


図 49.LFCSP、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

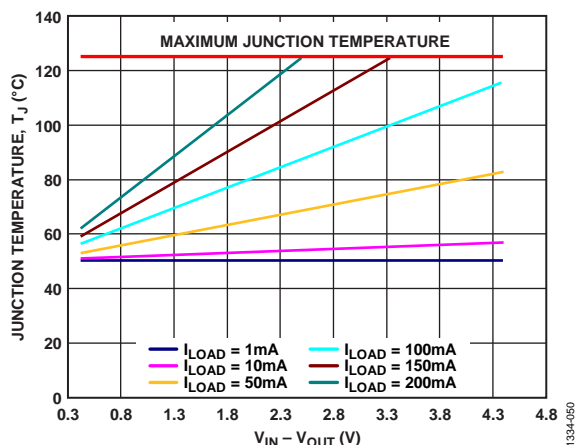


図 52.LFCSP、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

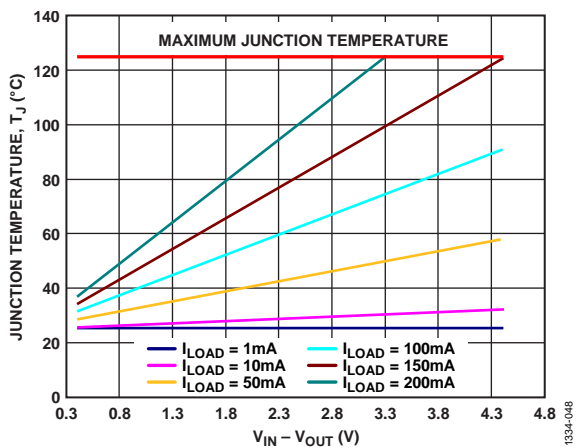


図 50.LFCSP、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

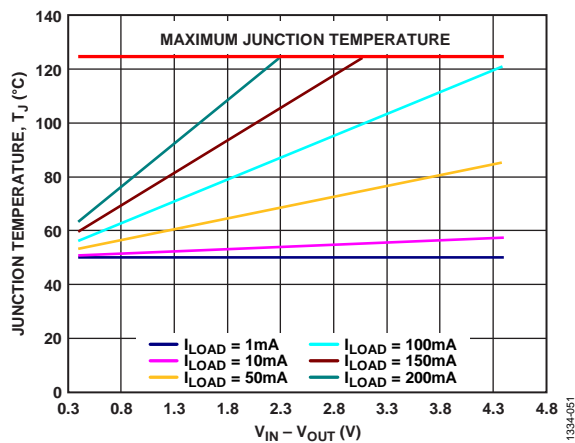


図 53.LFCSP、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

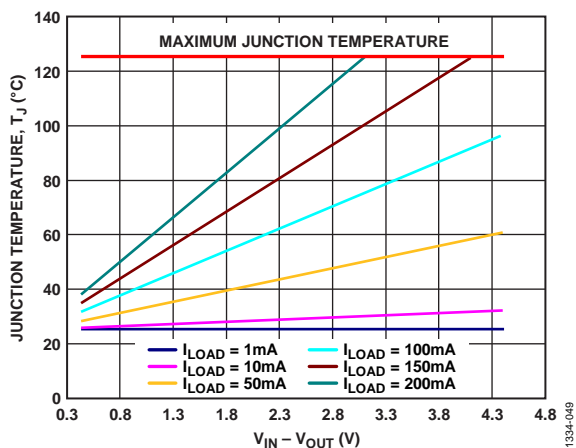


図 51.LFCSP、50 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

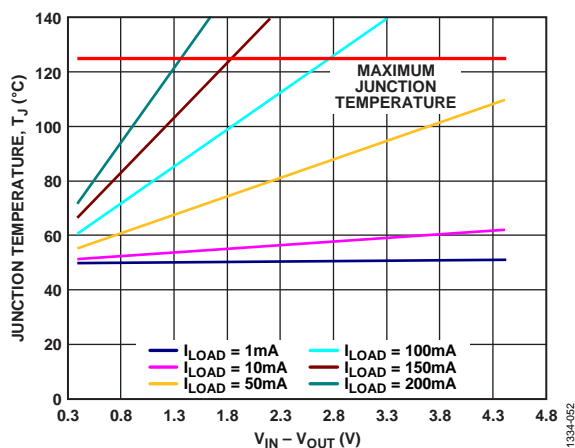


図 54.LFCSP、50 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ  $\Psi_{JB}$  を使ってジャンクション温度上昇を計算することができます(図 55 と図 56 参照)。最大ジャンクション温度 ( $T_J$ )は、次式を使ってボード温度( $T_B$ )と消費電力( $P_D$ )から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

$\Psi_{JB}$  の typ 値は、5 ピン TSOT パッケージの場合 43°C/W に、6 ピン LFCSP パッケージの場合 28.3°C/W に、それぞれなります。

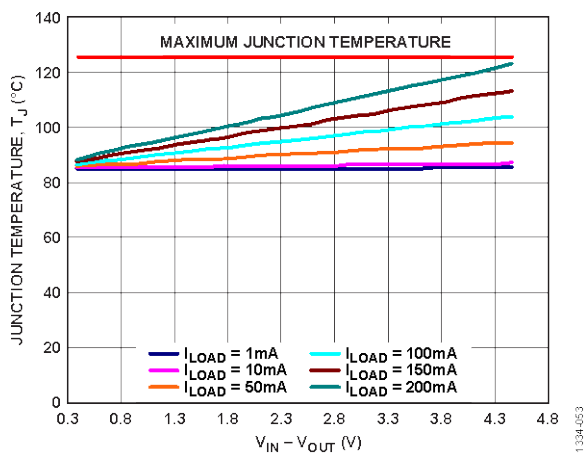


図 55. TSOT、 $T_A = 85^\circ\text{C}$

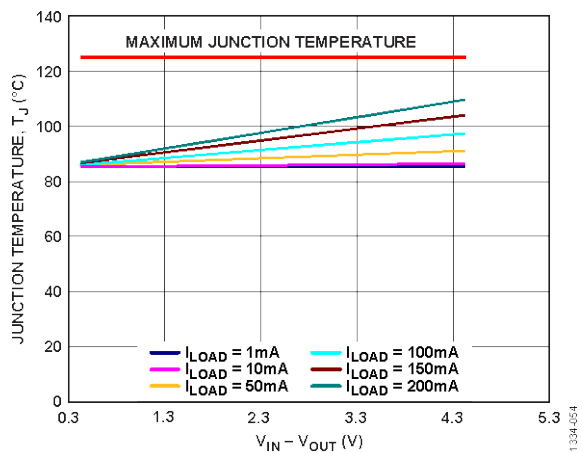


図 56. LFCSP、 $T_A = 85^\circ\text{C}$

### プリント基板レイアウト時の考慮事項

ADM7160 のピンに接触する銅の量を増やすとパッケージからの放熱を改善することができますが、表 6 に示すように、限界点に到達して、それ以上銅サイズを増やしても熱放散を大きく改善できません。

入力コンデンサは VIN ピンと GND ピンのできるだけ近くに配置します。出力コンデンサは VOUT ピンと GND ピンのできるだけ近くに配置します。0402 または 0603 サイズのコンデンサを使うと、面積が制限されているボード上で最小のフットプリント・ソリューションが実現できます。

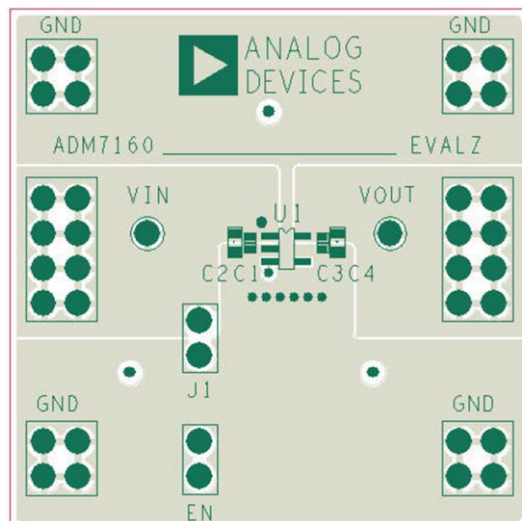


図 57. PCB レイアウト例、TSOT パッケージ

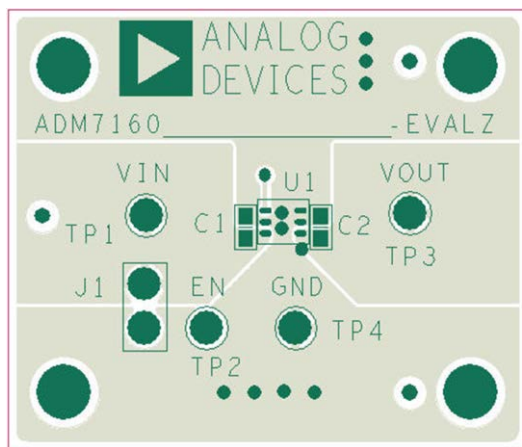


図 58. PCB レイアウト例、LFCSP パッケージ

代表的なアプリケーション回路

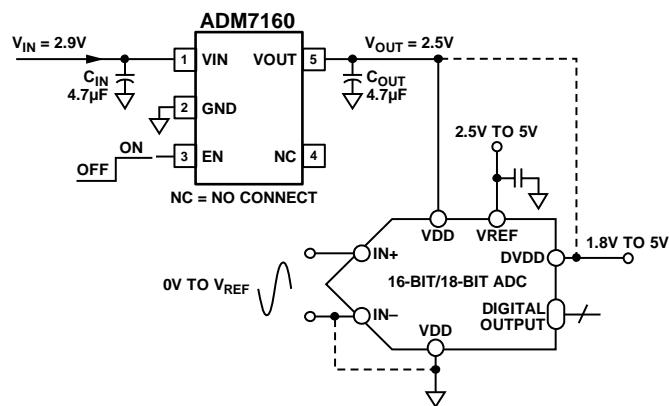


図 59. 16/18 ビット ADC に電源を供給する ADM7160

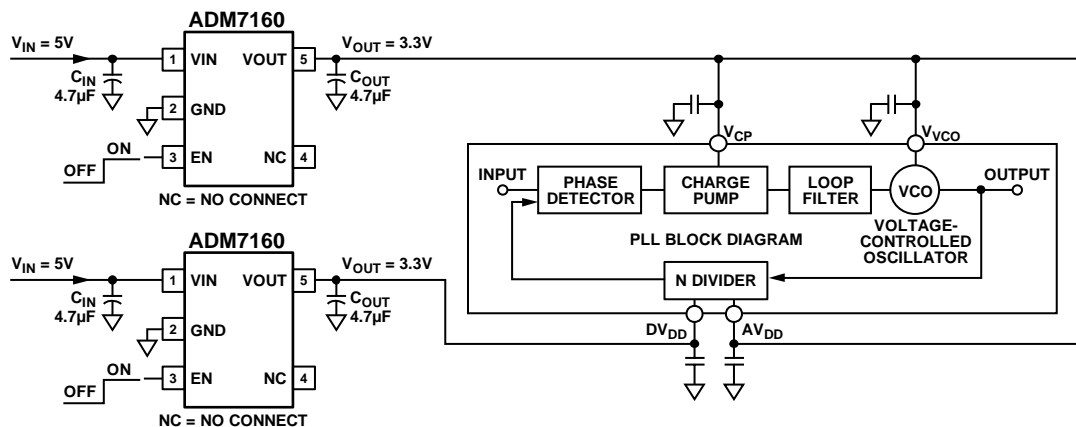
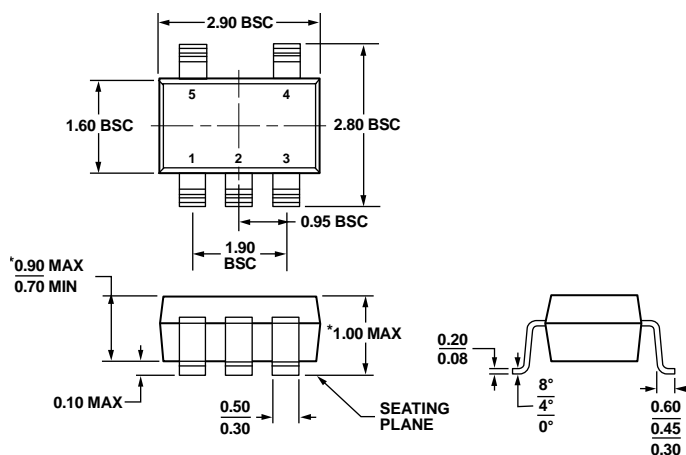


図 60. PLL/VCO に電源を供給する ADM7160

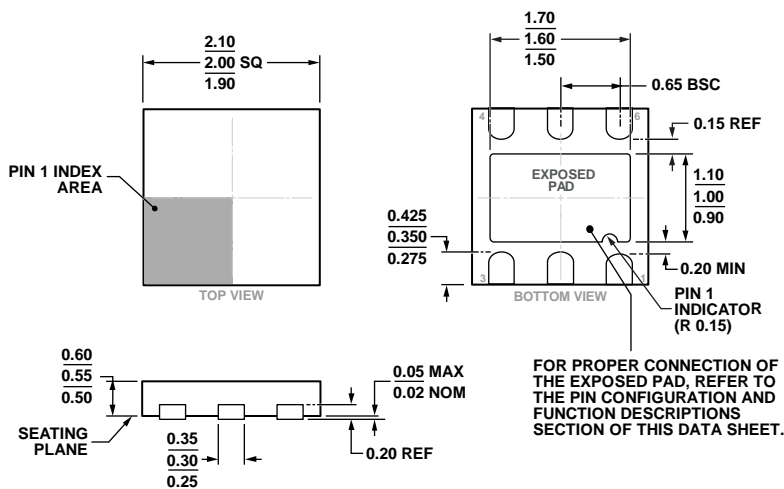
外形寸法



\*COMPLIANT TO JEDEC STANDARDS MO-193-AB WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

100708-A

図 61.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ [TSOT] (UJ-5)  
寸法: mm



02-06-2013-D

図 62.6 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP\_UD] 2.00 mm x 2.00 mm ボディ、極薄、デュアル・リード (CP-6-3)  
寸法: mm

## オーダー・ガイド

Model <sup>1, 2</sup>	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADM7160AUJZ-1.8-R7	-40°C to +125°C	1.8	5-Lead TSOT	UJ-5	LNH
ADM7160AUJZ-2.5-R7	-40°C to +125°C	2.5	5-Lead TSOT	UJ-5	LNJ
ADM7160AUJZ-3.3-R7	-40°C to +125°C	3.3	5-Lead TSOT	UJ-5	LNK
ADM7160AUJZ-1.8-R2	-40°C to +125°C	1.8	5-Lead TSOT	UJ-5	LNH
ADM7160AUJZ-2.5-R2	-40°C to +125°C	2.5	5-Lead TSOT	UJ-5	LNJ
ADM7160AUJZ-3.3-R2	-40°C to +125°C	3.3	5-Lead TSOT	UJ-5	LNK
ADM7160ACPZN1.8-R7	-40°C to +125°C	1.8	6-Lead LFCSP_UD	CP-6-3	LNH
ADM7160ACPZN2.5-R7	-40°C to +125°C	2.5	6-Lead LFCSP_UD	CP-6-3	LNJ
ADM7160ACPZN3.3-R7	-40°C to +125°C	3.3	6-Lead LFCSP_UD	CP-6-3	LNK
ADM7160ACPZN1.8-R2	-40°C to +125°C	1.8	6-Lead LFCSP_UD	CP-6-3	LNH
ADM7160ACPZN2.5-R2	-40°C to +125°C	2.5	6-Lead LFCSP_UD	CP-6-3	LNJ
ADM7160ACPZN3.3-R2	-40°C to +125°C	3.3	6-Lead LFCSP_UD	CP-6-3	LNK
ADM7160CP-EVALZ			Evaluation Board for LFCSP_UD		
ADM7160UJ-EVALZ			Evaluation Board for TSOT		

<sup>1</sup> Z = RoHS 準拠製品。

<sup>2</sup> その他の電圧オプションについては、最寄りのアナログ・デバイセズ販売代理店へご連絡ください。