



# 600 mA、超低ノイズ、高PSRR、RFリニア電圧レギュレータ

データシート

ADM7154

## 特長

- 入力電圧範囲: 2.3~5.5 V
- 最大負荷電流: 600 mA
- 超低ノイズ
  - 100 Hz~100 kHz : 0.9  $\mu$ V rms
  - 10 Hz~100 kHz : 1.6  $\mu$ V rms
- ノイズ・スペクトル密度: 1.5 nV/ $\sqrt{\text{Hz}}$  (10 kHz~1 MHz)
- PSRR: 90 dB (200 Hz~200 kHz)、58 dB @ 1 MHz、 $V_{\text{OUT}} = 3.3$  V、 $V_{\text{IN}} = 3.8$  V
- ドロップアウト電圧: 120 mV (typ) @  $V_{\text{OUT}} = 3.3$  V、 $I_{\text{OUT}} = 600$  mA
- 初期精度:  $\pm 0.5\%$
- ライン、負荷、温度についての精度 ( $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ ):  $-2.0\%$  (min)、 $+1.5\%$  (max)
- 静止電流:  $I_{\text{GND}} = 4$  mA (無負荷時)
- 低シャットダウン電流: 0.2  $\mu$ A
- 10  $\mu$ F のセラミック出力コンデンサで安定
- 調整可能/固定出力電圧オプション: 1.2 V、1.8 V、2.5 V、2.8 V、3.0 V、3.3 V (16 の標準電圧: 1.2~3.3 V)
- 8 ピン LFCSP と 8 ピン SOIC パッケージ
- 高精度イネーブル入力
- ADIsimPower ツール対応

## アプリケーション

- ノイズに敏感なアプリケーション向けの安定化電源: PLL、VCO、VCO 内蔵の PLL
- 通信、インフラ
- バックホール、マイクロウェブ・リンク

## 概要

ADM7154 は 2.3~5.5 V で動作し、最大 600 mA の負荷電流を供給するリニア・レギュレータです。先進的な独自アーキテクチャを採用し、高い電源電圧変動除去比、超低ノイズ特性を実現し、小さな 10  $\mu$ F のセラミック出力コンデンサだけで優れたラインおよび負荷過渡応答が得られます。

ADM7154 は 16 種類の標準的な出力電圧を用意しています。現在は 1.2 V、1.8 V、2.5 V、2.8 V、3.0 V、3.3 V の電圧が入手可能です。1.3 V、1.5 V、1.6 V、2.0 V、2.2 V、2.6 V、2.7 V、2.9 V、3.1 V、3.2 V の電圧は、特注でご用意できます。

ADM7154 の代表的な出力ノイズは、固定出力電圧オプションの場合 0.9  $\mu$ V rms (100 Hz~100 kHz) で、ノイズ・スペクトル密度は 1.5 nV/ $\sqrt{\text{Hz}}$  (10 kHz~1 MHz) です。ADM7154 は 8 ピンの 3 mm $\times$ 3 mm LFCSP と 8 ピン SOIC パッケージを採用し、超コンパクトなソリューションを実現できるだけでなく、小型で薄型のフットプリントで最大 600 mA の負荷電流が必要なアプリケーションに対応する優れた熱性能を提供します。

<sup>1</sup> Adj は調整可能という意味です。

## 代表的なアプリケーション回路

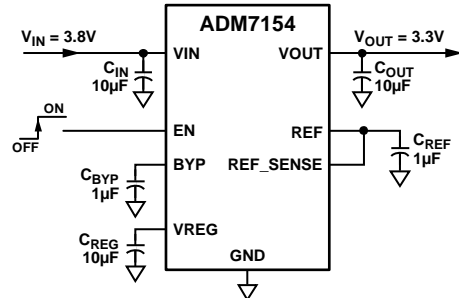


図 1. 3.8 V 入力からの安定化した 3.3 V 出力

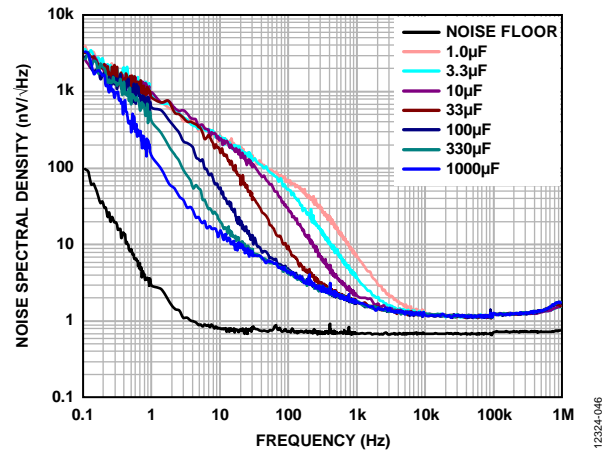


図 2. さまざまな  $C_{\text{BYP}}$  に対するノイズ・スペクトル密度

表 1. 関連デバイス

Model	Input Voltage	Output Current	Fixed /Adj <sup>1</sup>	Package
ADM7150ACP	4.5 V to 16 V	800 mA	Fixed	8-Lead LFCSP
ADM7150ARD	4.5 V to 16 V	800 mA	Fixed	8-Lead SOIC
ADM7151ACP	4.5 V to 16 V	800 mA	Adj	8-Lead LFCSP
ADM7151ARD	4.5 V to 16 V	800 mA	Adj	8-Lead SOIC
ADM7155ACP	2.3 V to 5.5 V	600 mA	Adj	8-Lead LFCSP
ADM7155ARD	2.3 V to 5.5 V	600 mA	Adj	8-Lead SOIC

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許その他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。©20145 Analog Devices, Inc. All rights reserved.

## 目次

特長.....	1	アプリケーション情報.....	15
アプリケーション.....	1	ADIsimPower 設計ツール.....	15
概要.....	1	コンデンサの選択.....	15
代表的なアプリケーション回路.....	1	低電圧入力保護 (UVLO).....	16
改訂履歴.....	2	設定可能な高精度イネーブル入力.....	17
仕様.....	3	スタートアップ時間.....	17
絶対最大定格.....	5	REF、BYP、VREG ピン.....	18
熱データ.....	5	電流制限と熱過負荷保護.....	18
熱抵抗.....	5	熱に関する留意事項.....	18
ESD に関する注意.....	5	PC ボード・レイアウトの留意事項.....	21
ピン配置と機能の説明.....	6	外形寸法.....	22
代表的な性能特性.....	7	オーダー・ガイド.....	23
動作原理.....	14		

## 改訂履歴

### 12/14—Rev.0 to Rev.A

Changes to Figure 35 to Figure 40..... 12

Changes to Figure 44..... 15

### 10/14—Revision 0: Initial Version

## 仕様

特に指定のない限り、 $V_{IN} = V_{OUT} + 0.5\text{ V}$  または  $2.3\text{ V}$  (いずれか大きいほう)、 $EN = V_{IN}$ 、 $I_{LOAD} = 10\text{ mA}$ 、 $C_{IN} = C_{OUT} = C_{REG} = 10\text{ }\mu\text{F}$ 、 $C_{REF} = C_{BYP} = 1\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$  (typ 値の仕様)、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$  (min/max 値の仕様)。

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT VOLTAGE RANGE	$V_{IN}$		2.3		5.5	V
LOAD CURRENT	$I_{LOAD}$				600	mA
OPERATING SUPPLY CURRENT	$I_{GND}$	$I_{LOAD} = 0\text{ }\mu\text{A}$		4.0	7.0	mA
		$I_{LOAD} = 600\text{ mA}$		6.5	10	mA
SHUTDOWN CURRENT	$I_{IN\_SD}$	$EN = GND$		0.2	2	$\mu\text{A}$
NOISE						
Output Noise	$OUT_{NOISE}$	10 Hz to 100 kHz, $V_{OUT} = 1.2\text{ V to }3.3\text{ V}$ 100 Hz to 100 kHz, $V_{OUT} = 1.2\text{ V to }3.3\text{ V}$		1.6		$\mu\text{V rms}$
Noise Spectral Density	$OUT_{NSD}$	10 kHz to 1 MHz, $V_{OUT} = 1.2\text{ V to }3.3\text{ V}$		0.9		$\mu\text{V rms}$
POWER SUPPLY REJECTION RATIO	PSRR	200 Hz to 200 kHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$ , $I_{LOAD} = 400\text{ mA}$		90		dB
		1 MHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$ , $I_{LOAD} = 400\text{ mA}$		58		dB
		200 Hz to 200 kHz, $V_{IN} = 2.3\text{ V}$ , $V_{OUT} = 1.8\text{ V}$ , $I_{LOAD} = 400\text{ mA}$		90		dB
		1 MHz, $V_{IN} = 2.3\text{ V}$ , $V_{OUT} = 1.8\text{ V}$ , $I_{LOAD} = 400\text{ mA}$		63		dB
OUTPUT VOLTAGE ACCURACY						
Initial Accuracy	$V_{OUT}$	$V_{OUT} = V_{REF}$ $I_{LOAD} = 10\text{ mA}$ , $T_J = +25^\circ\text{C}$	-0.5		+0.5	%
		$1\text{ mA} < I_{LOAD} < 600\text{ mA}$ , $T_J = -40^\circ\text{C to }+85^\circ\text{C}$	-2.0		+1.5	%
		$1\text{ mA} < I_{LOAD} < 600\text{ mA}$	-2.0		+2.0	%
REGULATION						
Line	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = V_{OUT} + 0.5\text{ V}$ or $2.3\text{ V}$ , whichever is greater, to $5.5\text{ V}$	-0.02		+0.02	%/V
Load <sup>1</sup>	$\Delta V_{OUT}/\Delta I_{OUT}$	$I_{OUT} = 1\text{ mA to }600\text{ mA}$		0.3	1.6	%/A
CURRENT-LIMIT THRESHOLD <sup>2</sup>	$I_{LIMIT}$					
$V_{REF}$			700	22		mA
$V_{OUT}$				960	1200	mA
DROPOUT VOLTAGE <sup>3</sup>	$V_{DROPOUT}$	$I_{OUT} = 400\text{ mA}$ , $V_{OUT} = 3.3\text{ V}$ $I_{OUT} = 600\text{ mA}$ , $V_{OUT} = 3.3\text{ V}$		80	130	mV
				120	210	mV
PULL-DOWN RESISTANCE						
$V_{OUT}$	$V_{OUT\_PULL}$	$EN = 0\text{ V}$ , $V_{OUT} = 1\text{ V}$ , $V_{IN} = 5.5\text{ V}$		550		$\Omega$
REG	$V_{REG\_PULL}$	$EN = 0\text{ V}$ , $V_{REG} = 1\text{ V}$ , $V_{IN} = 5.5\text{ V}$		33		k $\Omega$
REF	$V_{REF\_PULL}$	$EN = 0\text{ V}$ , $V_{REF} = 1\text{ V}$ , $V_{IN} = 5.5\text{ V}$		620		$\Omega$
BYP	$V_{BYP\_PULL}$	$EN = 0\text{ V}$ , $V_{BYP} = 1\text{ V}$ , $V_{IN} = 5.5\text{ V}$		400		$\Omega$
START-UP TIME <sup>4</sup>						
$V_{OUT}$	$t_{STARTUP}$	$V_{OUT} = 3.3\text{ V}$		1.2		ms
$V_{REG}$	$t_{REG\_STARTUP}$	$V_{OUT} = 3.3\text{ V}$		0.55		ms
$V_{REF}$	$t_{REF\_STARTUP}$	$V_{OUT} = 3.3\text{ V}$		0.44		ms
THERMAL SHUTDOWN						
Threshold	$TS_{SD}$	$T_J$ rising		150		$^\circ\text{C}$
Hysteresis	$TS_{SD\_HYS}$			15		$^\circ\text{C}$
UNDERVOLTAGE THRESHOLDS						
Input Voltage						
Rising	$UVLO_{RISE}$				2.29	V
Falling	$UVLO_{FALL}$		1.95			V
Hysteresis	$UVLO_{HYS}$			200		mV

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>V<sub>REG</sub> THRESHOLDS<sup>5</sup></b>						
Rising	V <sub>REG_UVFLORISE</sub>				1.94	V
Falling	V <sub>REG_UVLOFALL</sub>		1.60			V
Hysteresis	V <sub>REG_UVLOHYS</sub>			185		mV
<b>PRECISION EN INPUT</b>		2.3 V ≤ V <sub>IN</sub> ≤ 5.5 V				
Logic High	EN <sub>HIGH</sub>		1.13	1.22	1.31	V
Logic Low	EN <sub>LOW</sub>		1.05	1.13	1.22	V
Logic Hysteresis	EN <sub>HYS</sub>			90		mV
Leakage Current	I <sub>EN_LKG</sub>	EN = V <sub>IN</sub> or GND		0.01	1	μA

<sup>1</sup> 負荷 1 mA と負荷 600 mA による端点計算を使用。

<sup>2</sup> 電流制限閾値とは、出力電圧が規定の typ 値の 90% に低下する電流値です。たとえば、3.0 V 出力電圧の電流制限閾値は、出力電圧を 3.0 V の 90% に低下させる電流値、つまり 2.7 V になります。

<sup>3</sup> ドロップアウト電圧とは、入力電圧を公称出力電圧に設定したときの入力電圧と出力電圧間の電位差です。これは、2.3 V を超える出力電圧にのみ適用されます。

<sup>4</sup> スタートアップ時間とは、V<sub>EN</sub> の立上がりエッジから V<sub>OUT</sub>、V<sub>REG</sub>、または V<sub>REF</sub> が公称値の 90% になるまでの時間です。

<sup>5</sup> 出力電圧は、V<sub>REG</sub> UVLO 立上がり閾値を超えるまでオフとなります。V<sub>REG</sub> 出力は、入力電圧 UVLO 立上がり閾値を超えるまでオフとなります。

表 3. 入力/出力コンデンサ、推奨仕様

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>MINIMUM CAPACITANCE</b>						
Input <sup>1</sup>	C <sub>IN</sub>	T <sub>A</sub> = -40°C to +125°C	7.0			μF
Regulator <sup>1</sup>	C <sub>REG</sub>	T <sub>A</sub> = -40°C to +125°C	7.0			μF
Output <sup>1</sup>	C <sub>OUT</sub>	T <sub>A</sub> = -40°C to +125°C	7.0			μF
Bypass	C <sub>BYP</sub>	T <sub>A</sub> = -40°C to +125°C	0.1			μF
Reference	C <sub>REF</sub>	T <sub>A</sub> = -40°C to +125°C	0.7			μF
<b>CAPACITOR ESR</b>						
C <sub>REG</sub> , C <sub>OUT</sub> , C <sub>IN</sub> , C <sub>REF</sub>	R <sub>ESR</sub>	T <sub>A</sub> = -40°C to +125°C	0.001		0.2	Ω
C <sub>BYP</sub>	R <sub>ESR</sub>	T <sub>A</sub> = -40°C to +125°C	0.001		2.0	Ω

<sup>1</sup> 最小入力/レギュレータ/出力容量は、全動作範囲で 7.0 μF を上回る必要があります。最小容量規定値を確実に満たすには、デバイス選択時にアプリケーションの全動作範囲を考慮する必要があります。X7R タイプと X5R タイプのコンデンサの使用をお勧めします。Y5V コンデンサと Z5U コンデンサはどの LDO にもお勧めできません。

## 絶対最大定格

表 4.

Parameter	Rating
VIN to GND	-0.3 V to +7 V
VREG to GND	-0.3 V to VIN, or +4 V (whichever is less)
VOUT to GND	-0.3 V to VREG, or +4 V (whichever is less)
BYP to VOUT	±0.3 V
EN to GND	-0.3 V to +7 V
BYP to GND	-0.3 V to VREG, or +4 V (whichever is less)
REF to GND	-0.3 V to VREG, or +4 V (whichever is less)
REF_SENSE to GND	-0.3 V to +4 V
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Operating Ambient Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱データ

絶対最大定格はこれらの値の組み合わせではなく個別に適用されます。ジャンクション温度の制限値を超えると、ADM7154 は損傷を受けることがあります。周囲温度を監視しても、 $T_J$  が規定温度範囲内にあることを保証できません。大きな消費電力と小さな熱抵抗を持つアプリケーションでは、場合によって最大周囲温度の定格を下げる必要があります。

適度な消費電力で PCB 熱抵抗が低いアプリケーションでは、ジャンクション温度が規定値内にある限り、最大周囲温度が最大値を超えても大丈夫です。デバイスのジャンクション温度 ( $T_J$ ) は、周囲温度 ( $T_A$ )、デバイス消費電力 ( $P_D$ )、パッケージのジャンクションと周囲間の熱抵抗 ( $\theta_{JA}$ ) に依存します。

最大ジャンクション温度 ( $T_J$ ) は、次式のように周囲温度 ( $T_A$ ) と消費電力 ( $P_D$ ) を使って計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクション/周囲間熱抵抗 ( $\theta_{JA}$ ) は、4層ボードを使ったモデルと計算に基づいています。ジャンクション/周囲間熱抵抗は、アプリケーションと PCB レイアウトに大きく依存します。最大消費電力が高いアプリケーションでは、サーマル・ボードの設計に注意が必要です。 $\theta_{JA}$  の値は、PCB の材料、レイアウト、環境条件によって異なります。 $\theta_{JA}$  の規定値は、4層の4インチ×3インチ回路ボードに基づいています。ボード構成の詳細については、JESD51-7とJESD51-9を参照してください。

パッケージの  $\Psi_{JB}$  はジャンクション/ボード間の熱特性評価パラメータで、単位は°C/Wです。 $\Psi_{JB}$  は、4層ボードを使ったモデルと計算に基づいています。JESD51-12「Guidelines for Reporting and Using Electronic Package Thermal Information」には、熱特性評価パラメータは熱抵抗と同じでないとして記載されています。 $\Psi_{JB}$  では、熱抵抗  $\theta_{JB}$  の場合の1つのパスとは異なり、複数のサーマル・パスの電力成分を測定します。したがって、 $\Psi_{JB}$  のサーマル・パスにはパッケージ上面からの対流冷却やパッケージからの放射が含まれます。これらのファクタに基づく  $\Psi_{JB}$  は実際のアプリケーションに大いに役に立ちます。最大ジャンクション温度 ( $T_J$ ) は、次式のように PCB 温度 ( $T_B$ ) と消費電力 ( $P_D$ ) を使って計算します。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

$\Psi_{JB}$  の詳細については、JESD51-8およびJESD51-12をご覧ください。

## 熱抵抗

$\theta_{JA}$ 、 $\theta_{JC}$ 、 $\Psi_{JB}$  は最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表 5. 熱抵抗

Package Type	$\theta_{JA}$	$\theta_{JC}$	$\Psi_{JB}$	Unit
8-Lead LFCSP	36.7	23.5	13.3	°C/W
8-Lead SOIC	36.9	27.1	18.6	°C/W

## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置と機能の説明

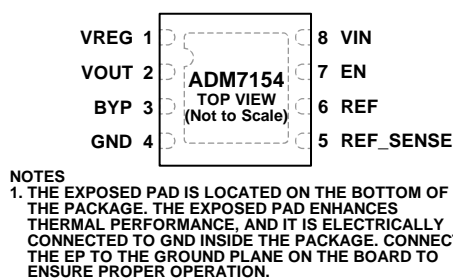


図 3. 8ピン LFCSP のピン配置

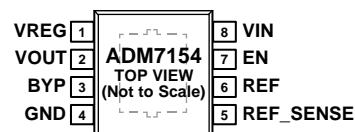


図 4. 8ピン SOIC のピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	VREG	内部エラーアンプへの安定化入力電源。10 $\mu$ F 以上のコンデンサで VREG を GND にバイパスしてください。
2	VOUT	出力電圧。10 $\mu$ F 以上のコンデンサで VOUT を GND にバイパスしてください。
3	BYP	低ノイズ・バイパス・コンデンサ。BYP ピンと GND 間に 1 $\mu$ F コンデンサを接続してノイズを低減します。負荷をグラウンドに接続しないでください。
4	GND	グラウンド接続。
5	REF_SENSE	リファレンス検出。ピン 5 を REF ピンに接続します。ピン 5 を VOUT や GND に接続しないでください。
6	REF	低ノイズのリファレンス電圧出力。1 $\mu$ F コンデンサで REF を GND にバイパスしてください。固定出力電圧を選択するために REF_SENSE を REF に短絡します。負荷をグラウンドに接続しないでください。
7	EN	イネーブル。EN をハイ・レベルに駆動するとレギュレータがオンになり、ロー・レベルに駆動するとオフになります。自動スタートアップにするには、EN を VIN に接続します。
8	VIN	レギュレータ入力電源電圧。10 $\mu$ F 以上のコンデンサで VIN を GND にバイパスしてください。
	EP	露出パッド。露出パッドはパッケージ底部にあります。このパッドは熱性能を良くするためのもので、パッケージ内の GND に電氣的に接続します。適正な動作のためには、EP をボードのグラウンド・プレーンに接続してください。

## 代表的な性能特性

特に指定のない限り、 $V_{IN} = V_{OUT} + 0.5\text{ V}$  または  $V_{IN} = 2.3\text{ V}$  (いずれか大きいほう)、 $V_{EN} = V_{IN}$ 、 $I_{OUT} = 10\text{ mA}$ 、 $C_{IN} = C_{OUT} = C_{REG} = 10\text{ }\mu\text{F}$ 、 $C_{REF} = C_{BYP} = 1\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

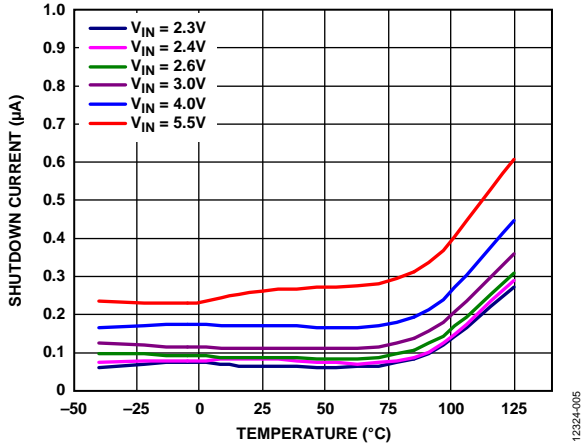


図 5. さまざまな入力電圧でのシャットダウン電流の温度特性、 $V_{OUT} = 1.8\text{ V}$

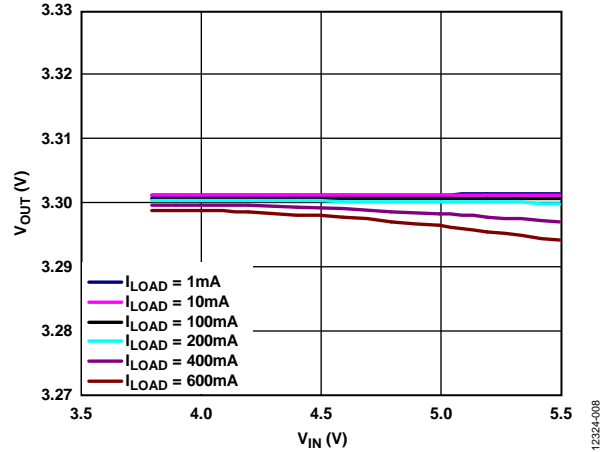


図 8. さまざまな負荷での入力電圧 ( $V_{IN}$ ) 対 出力電圧 ( $V_{OUT}$ )、 $V_{OUT} = 3.3\text{ V}$

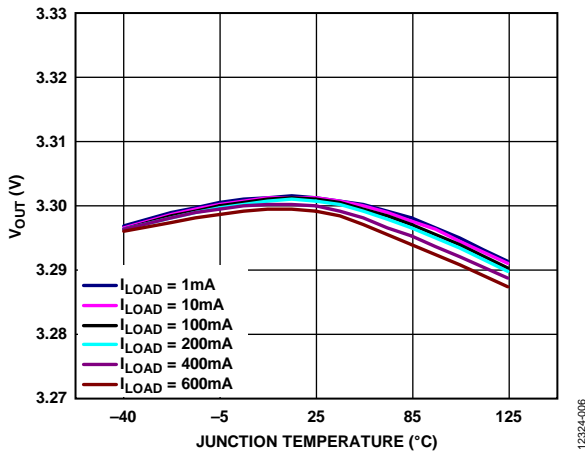


図 6. さまざまな負荷でのジャンクション温度 対 出力電圧 ( $V_{OUT}$ )、 $V_{OUT} = 3.3\text{ V}$

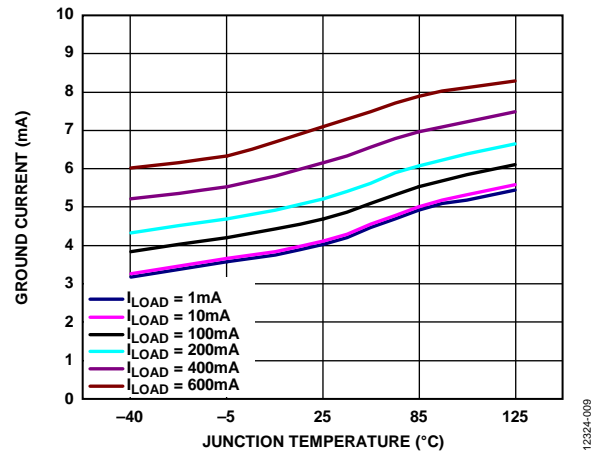


図 9. さまざまな負荷でのジャンクション温度 ( $T_J$ ) 対 グラウンド電流、 $V_{OUT} = 3.3\text{ V}$

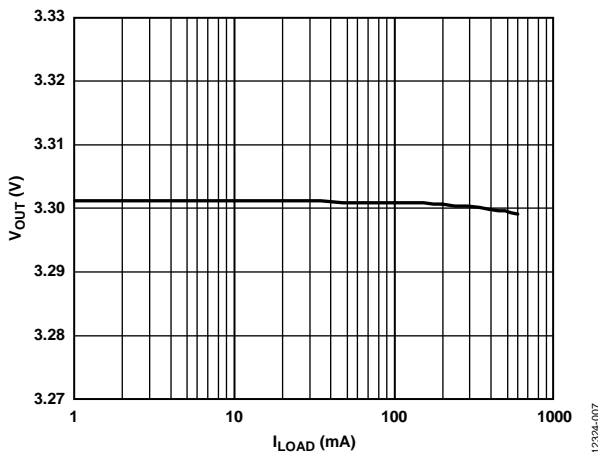


図 7. 負荷電流 ( $I_{LOAD}$ ) 対 出力電圧 ( $V_{OUT}$ )、 $V_{OUT} = 3.3\text{ V}$

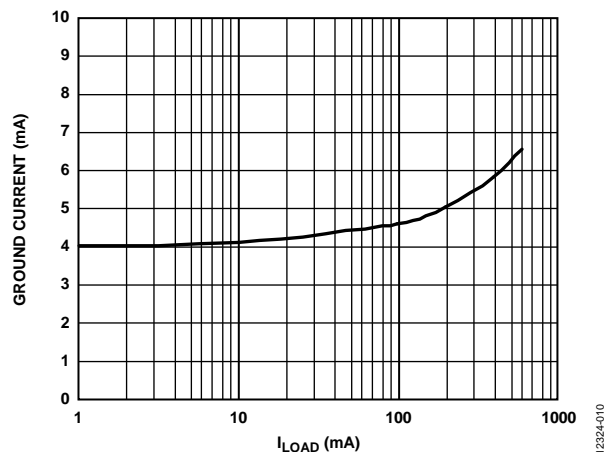


図 10. 負荷電流 ( $I_{LOAD}$ ) 対 グラウンド電流、 $V_{OUT} = 3.3\text{ V}$

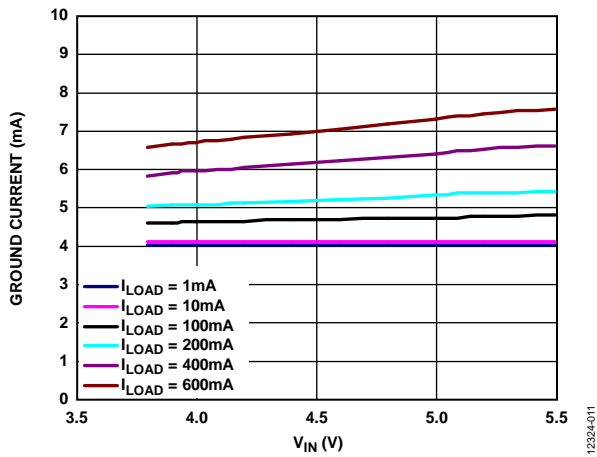


図 11. さまざまな負荷での入力電圧 (VIN) 対 グラウンド電流、VOUT = 3.3 V

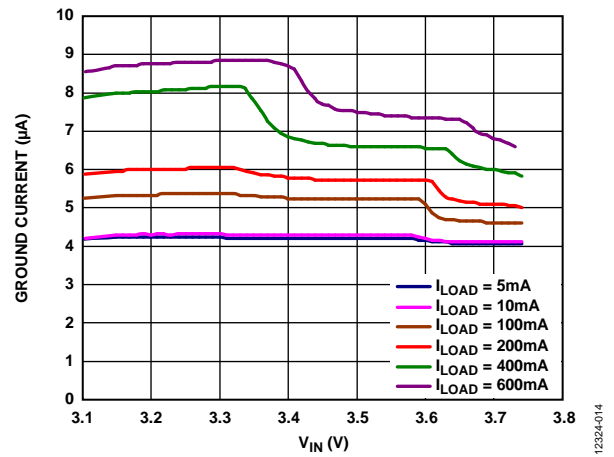


図 14. ドロップアウト時の入力電圧 (VIN) 対 グラウンド電流、VOUT = 3.3 V

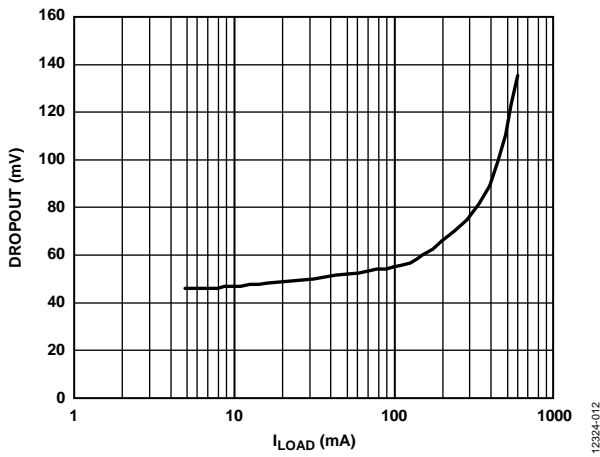


図 12. 負荷電流 (ILOAD) 対 ドロップアウト電圧、VOUT = 3.3 V

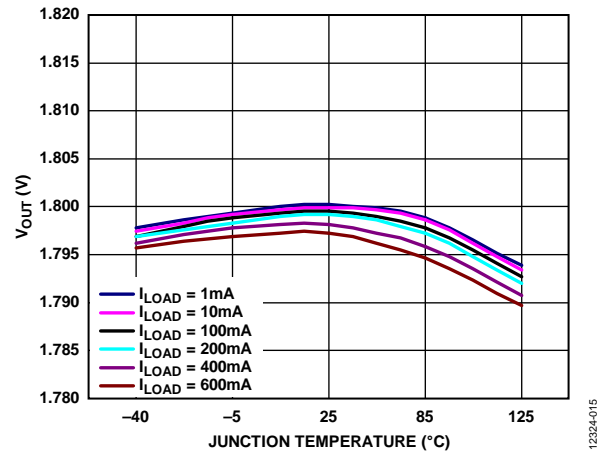


図 15. さまざまな負荷でのジャンクション温度 (TJ) 対 出力電圧 (VOUT)、VOUT = 1.8 V

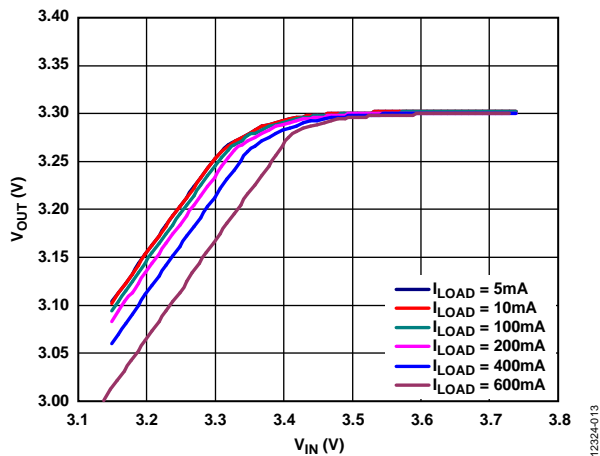


図 13. ドロップアウト時の入力電圧 (VIN) 対 出力電圧 (VOUT)、VOUT = 3.3 V

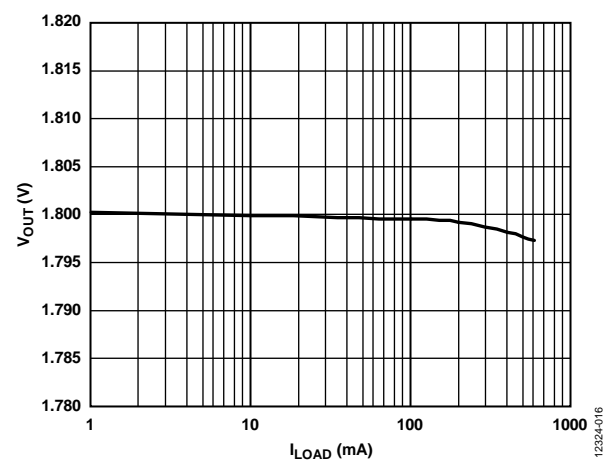


図 16. 負荷電流 (ILOAD) 対 出力電圧 (VOUT)、VOUT = 1.8 V



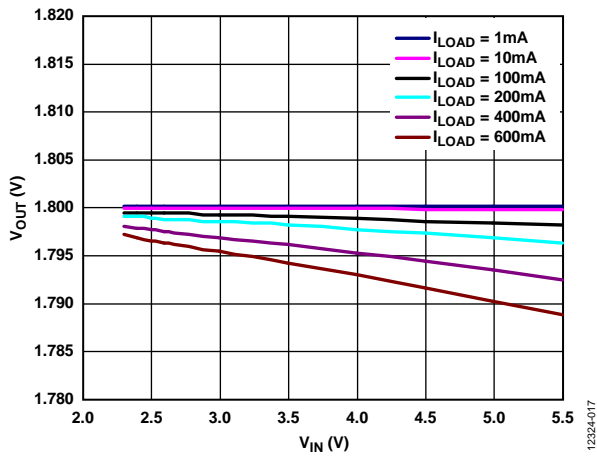


図 17. さまざまな負荷での入力電圧 ( $V_{IN}$ ) 対 出力電圧 ( $V_{OUT}$ )、 $V_{OUT} = 1.8\text{ V}$

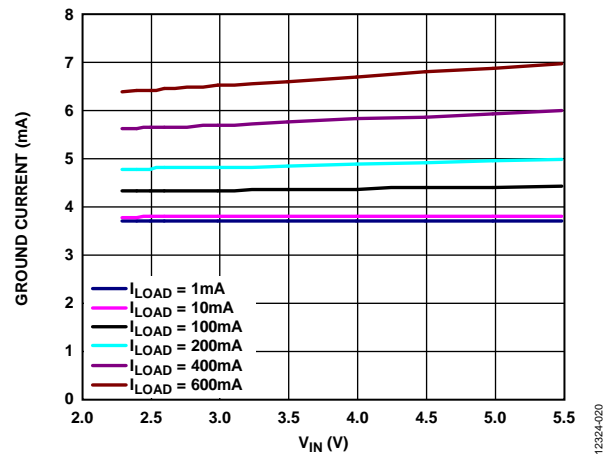


図 20. さまざまな負荷での入力電圧 ( $V_{IN}$ ) 対 グラウンド電流、 $V_{OUT} = 1.8\text{ V}$

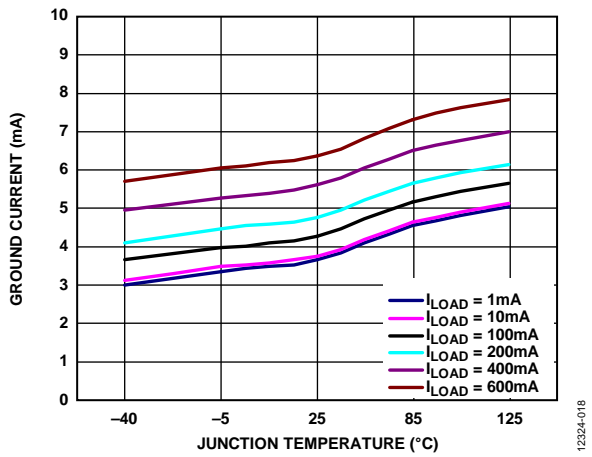


図 18. さまざまな負荷でのジャンクション温度 ( $T_J$ ) 対 グラウンド電流、 $V_{OUT} = 1.8\text{ V}$

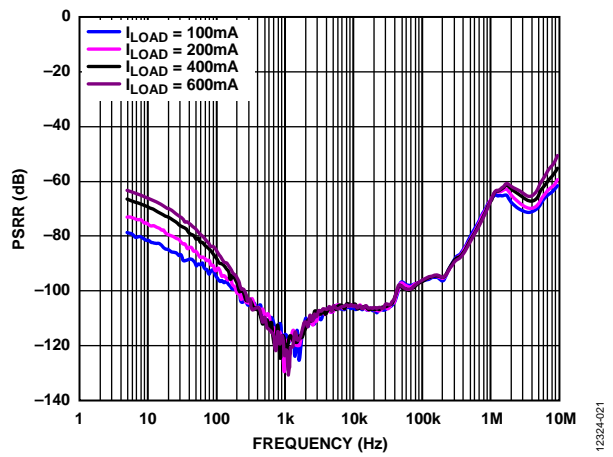


図 21. さまざまな負荷での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 3.3\text{ V}$ 、 $V_{IN} = 4.1\text{ V}$

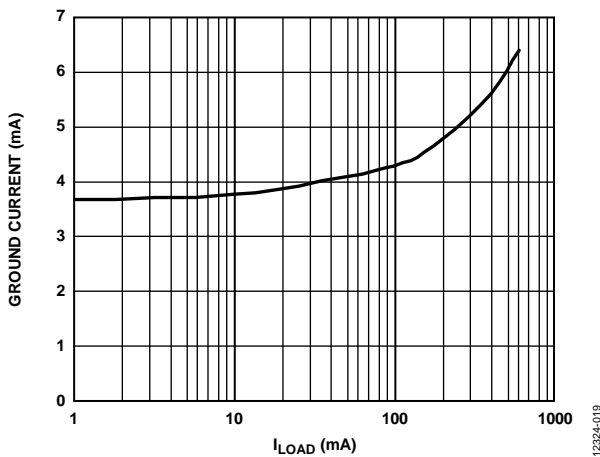


図 19. 負荷電流 ( $I_{LOAD}$ ) 対 グラウンド電流、 $V_{OUT} = 1.8\text{ V}$

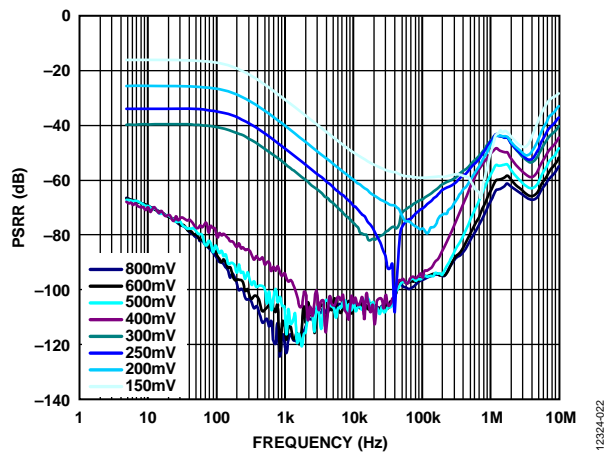


図 22. さまざまなヘッドルーム電圧での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 3.3\text{ V}$ 、400 mA 負荷

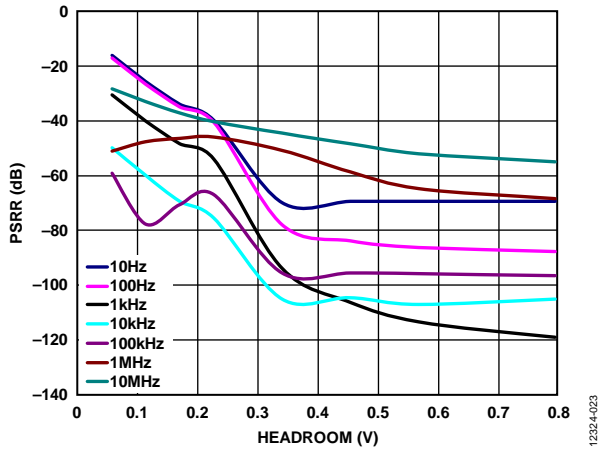


図 23. さまざまな周波数でのヘッドルーム電圧 対 電源電圧変動除去比 (PSRR)、 $V_{OUT} = 3.3\text{ V}$ 、 $400\text{ mA}$  負荷

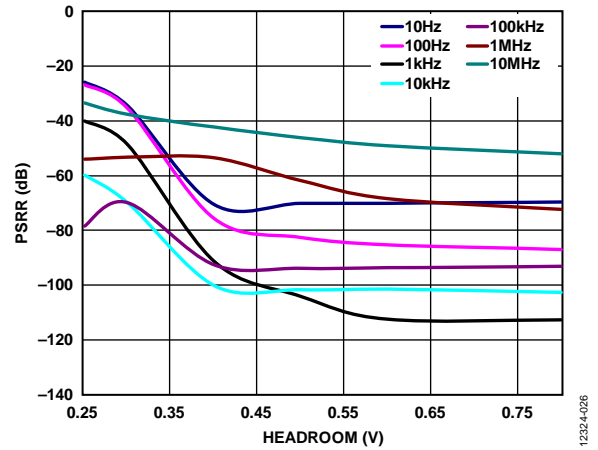


図 26. さまざまな周波数でのヘッドルーム電圧 対 電源電圧変動除去比 (PSRR)、 $V_{OUT} = 1.8\text{ V}$ 、 $400\text{ mA}$  負荷

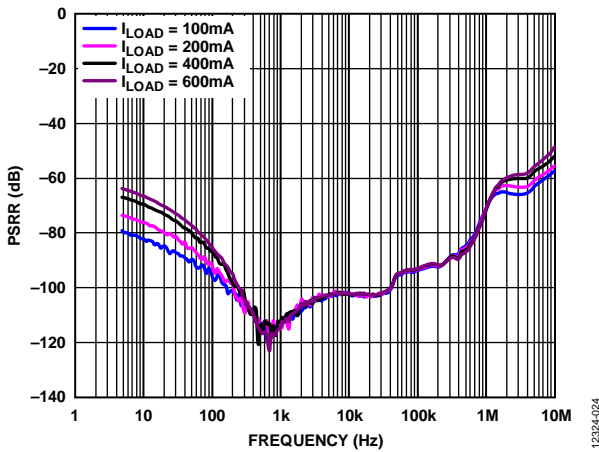


図 24. さまざまな負荷での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 1.8\text{ V}$ 、 $V_{IN} = 2.6\text{ V}$

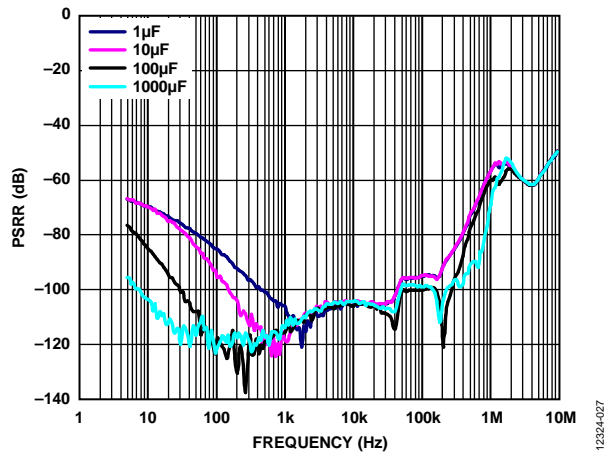


図 27. 電源電圧変動除去比 (PSRR) の周波数特性、さまざまな  $C_{BYP}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $400\text{ mA}$  負荷、 $500\text{ mV}$  ヘッドルーム

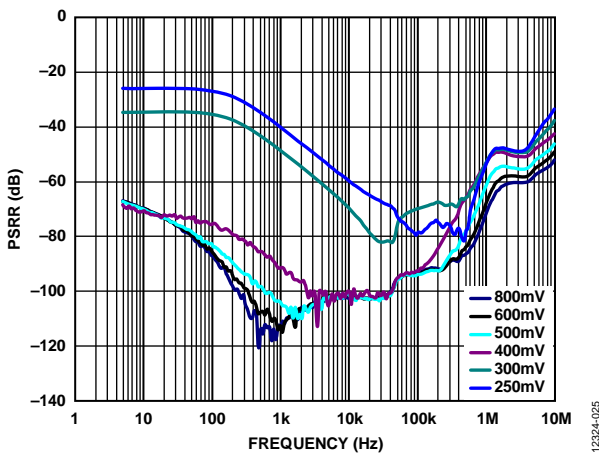


図 25. さまざまなヘッドルーム電圧での電源電圧変動除去比 (PSRR) の周波数特性、 $V_{OUT} = 1.8\text{ V}$ 、 $400\text{ mA}$  負荷

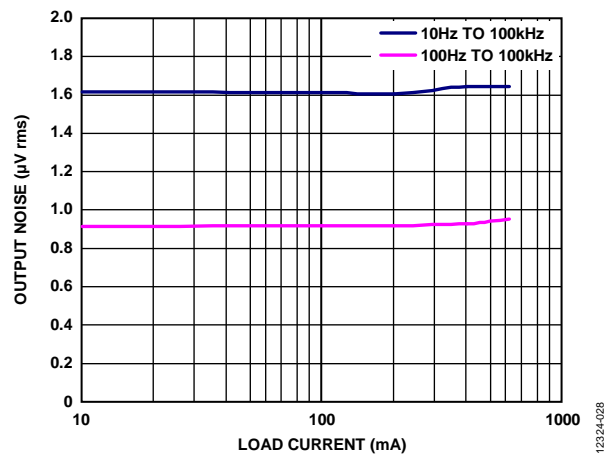


図 28. 負荷電流 対 RMS 出力ノイズ

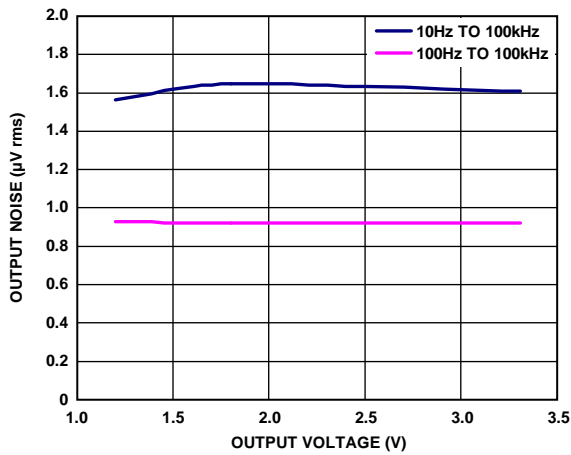


図 29. 出力電圧 対 RMS 出力ノイズ

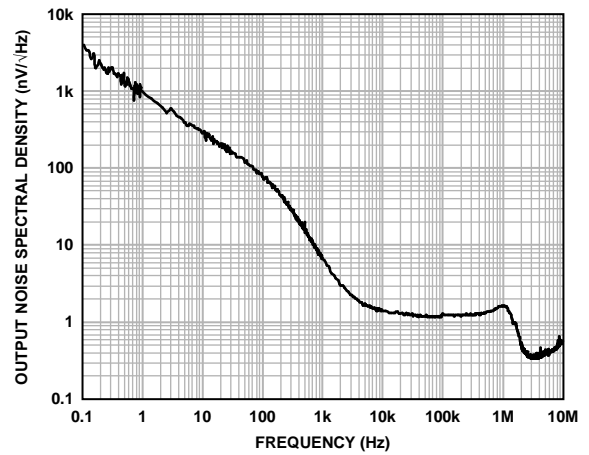


図 32. 出力ノイズ・スペクトル密度、0.1 Hz~10 MHz、 $I_{LOAD} = 100\text{ mA}$

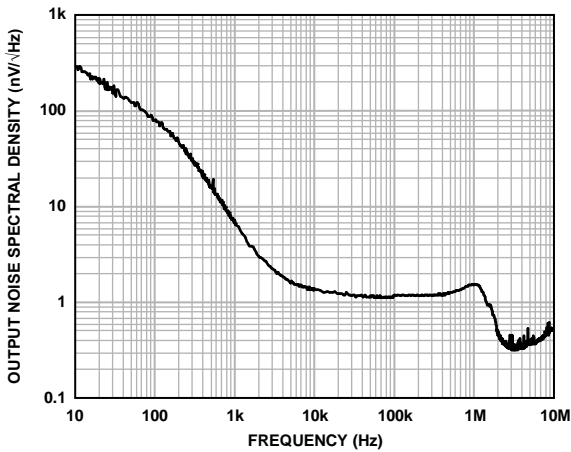


図 30. 出力ノイズ・スペクトル密度、10 Hz~10 MHz、 $I_{LOAD} = 100\text{ mA}$

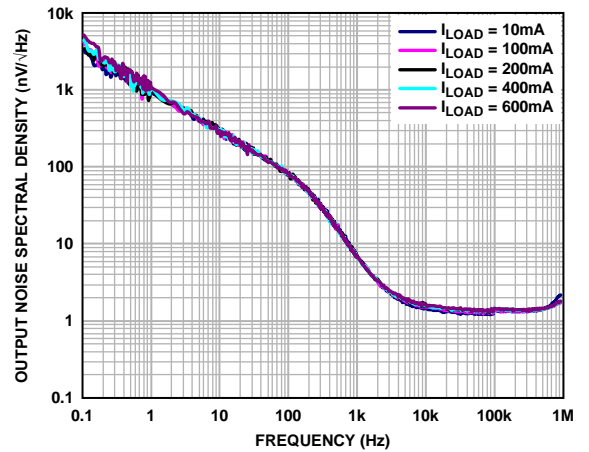


図 33. さまざまな負荷での出力ノイズ・スペクトル密度、0.1 Hz~1 MHz

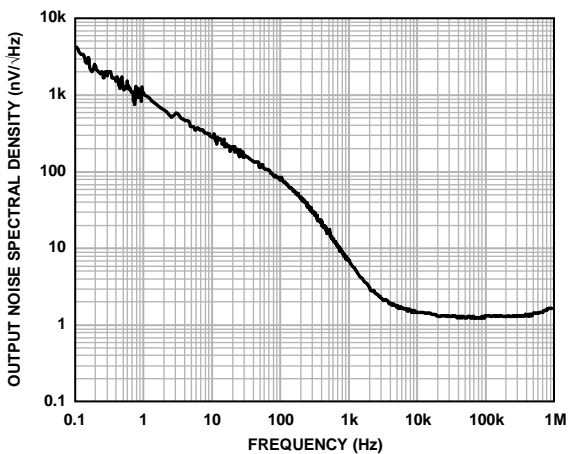


図 31. 出力ノイズ・スペクトル密度、0.1 Hz~1 MHz、 $I_{LOAD} = 10\text{ mA}$

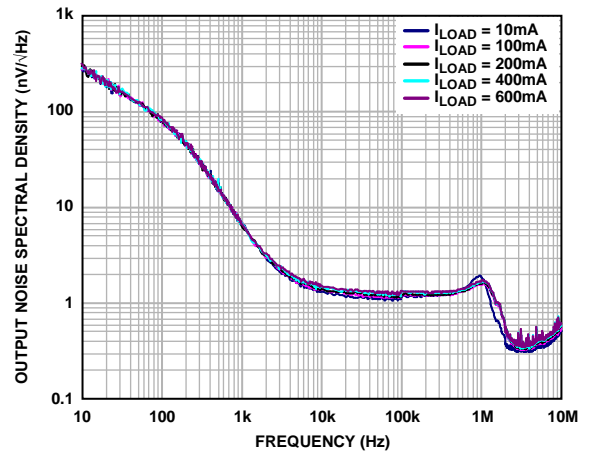


図 34. さまざまな負荷での出力ノイズ・スペクトル密度、10 Hz~10 MHz

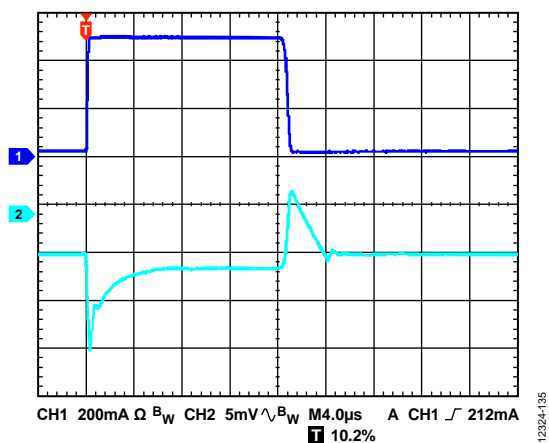


図 35. 負荷過渡応答、 $I_{LOAD} = 10 \sim 510 \text{ mA}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 3.8 \text{ V}$ 、 $CH1 = I_{OUT}$ 、 $CH2 = V_{OUT}$

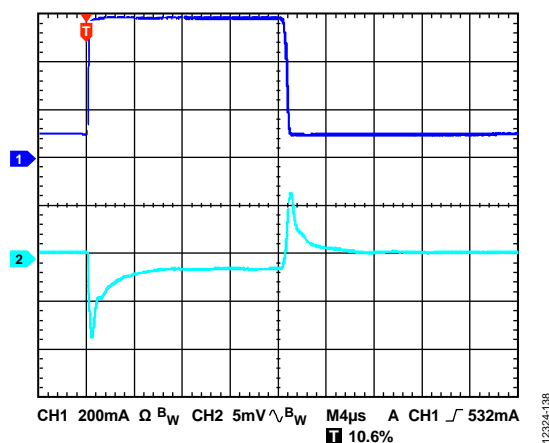


図 38. 負荷過渡応答、 $I_{LOAD} = 100 \text{ mA} \sim 600 \text{ mA}$ 、 $V_{OUT} = 1.8 \text{ V}$ 、 $V_{IN} = 2.3 \text{ V}$ 、 $CH1 = I_{OUT}$ 、 $CH2 = V_{OUT}$

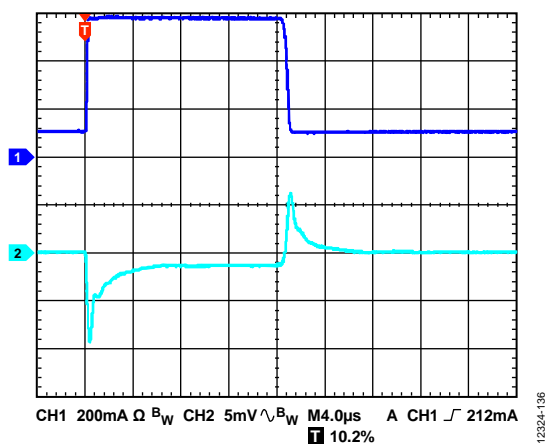


図 36. 負荷過渡応答、 $I_{LOAD} = 100 \sim 600 \text{ mA}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 3.8 \text{ V}$ 、 $CH1 = I_{OUT}$ 、 $CH2 = V_{OUT}$

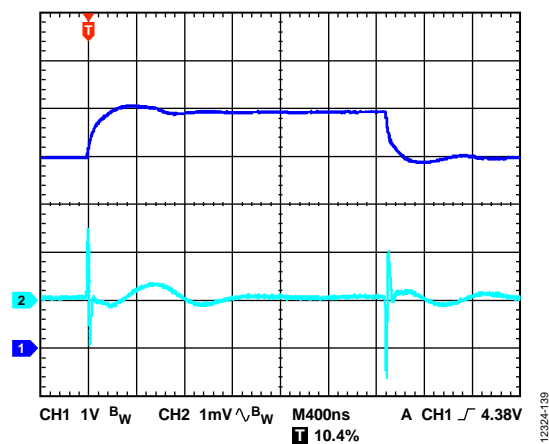


図 39. ライン過渡応答、 $1 \text{ V}$  入力ステップ、 $I_{LOAD} = 600 \text{ mA}$ 、 $V_{OUT} = 3.3 \text{ V}$ 、 $V_{IN} = 3.9 \text{ V}$ 、 $CH1 = V_{IN}$ 、 $CH2 = V_{OUT}$

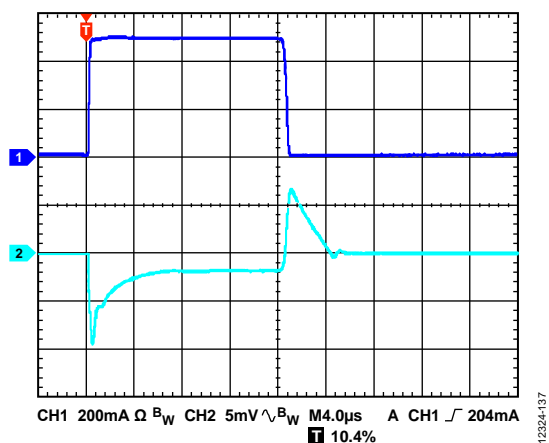


図 37. 負荷過渡応答、 $I_{LOAD} = 10 \sim 510 \text{ mA}$ 、 $V_{OUT} = 1.8 \text{ V}$ 、 $V_{IN} = 2.3 \text{ V}$ 、 $CH1 = I_{OUT}$ 、 $CH2 = V_{OUT}$

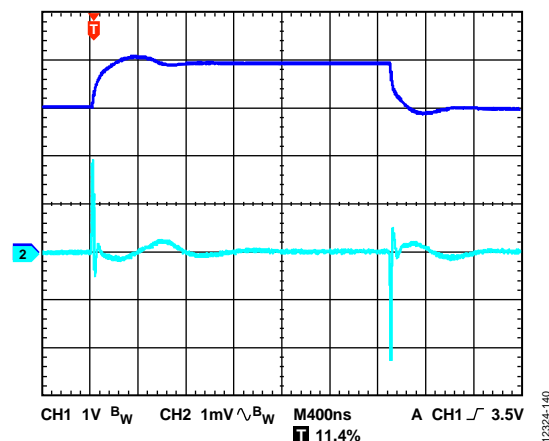


図 40. ライン過渡応答、 $1 \text{ V}$  入力ステップ、 $I_{LOAD} = 600 \text{ mA}$ 、 $V_{OUT} = 1.8 \text{ V}$ 、 $V_{IN} = 2.4 \text{ V}$ 、 $CH1 = V_{IN}$ 、 $CH2 = V_{OUT}$

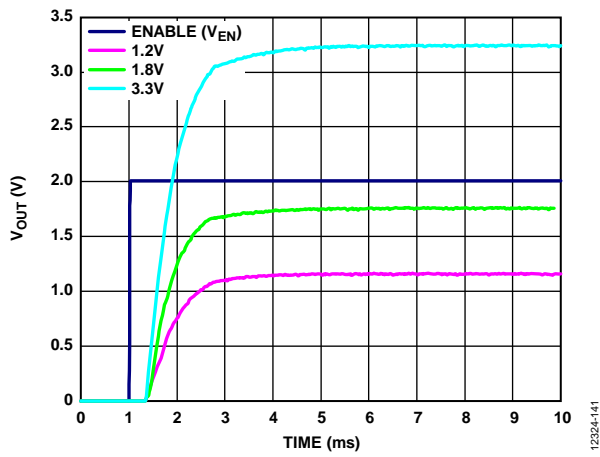


図 41. さまざまな出力電圧設定での  $V_{EN}$  立上がり後の  $V_{OUT}$  スタートアップ時間、 $V_{IN} = 5V$

## 動作原理

ADM7154 は、RF（無線周波数）アプリケーション向けの PSRR（電源電圧変動除去比）リニア・レギュレータです。入力電圧範囲は 2.3~5.5 V、最大 600 mA の負荷電流を提供できます。代表的なシャットダウン消費電力は、室温で 0.2  $\mu$ A です。

ADM7154 は 10  $\mu$ F セラミック・コンデンサで安定動作するように最適化されており、優れた過渡性能を実現します。

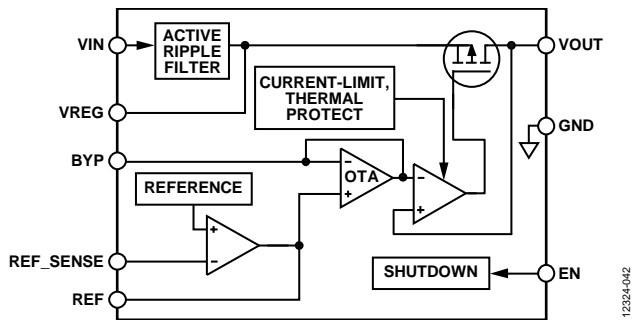


図 42. 内部回路の簡略ブロック図

ADM7154 の内部はリファレンス、エラーアンプ、P チャンネル MOSFET パス・トランジスタで構成されています。出力電流は PMOS パス・デバイスから供給し、エラーアンプがそのデバイスを制御します。エラーアンプは出力からの帰還電圧とリファレンス電圧を比較し、その差を増幅します。帰還電圧がリファレンス電圧よりも低ければ、PMOS デバイスのゲートを低くし、電流を多く入れて出力電圧を上げます。帰還電圧がリファレンス電圧よりも高いと、PMOS デバイスのゲートを高くし、通過する電流量を減少させ、出力電圧を低下させます。

ADM7154 は、リファレンス電圧のフィルタリングを強化することにより、10 kHz~1 MHz で 1.5 nV/ $\sqrt$ Hz 出力を実現できます。エラーアンプは必ずユニティ・ゲインで動作するため、出力ノイズは出力電圧に依存しません。

広い周波数範囲で超高 PSRR を維持するために、ADM7154 は内蔵アクティブ・リップル・フィルタを使用します。この回路段は、低出力ノイズ LDO を VIN ピンのノイズから絶縁します。その結果、ADM7154 は単一回路段の LDO より広い周波数範囲で PSRR が非常に高くなります。

ADM7154 は、通常動作状態のときに EN ピンを使って VOUT ピンをオン/オフします。EN がハイ・レベルのとき VOUT はオンになり、EN がロー・レベルのとき VOUT はオフになります。自動スタートアップを行う場合は、EN を VIN に接続します。

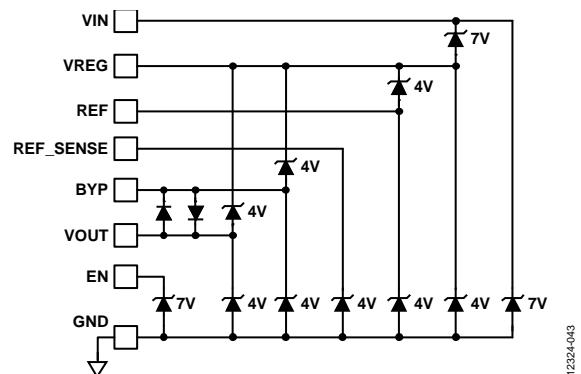


図 43. ESD 保護回路の簡略ブロック図

ESD 保護デバイスをつねにダイオード接続ブロック図で示します（図 43 を参照）。

## アプリケーション情報

### ADIsimPower 設計ツール

ADM7154 には、ADIsimPower™ 設計ツールが利用できます。ADIsimPower はさまざまなツールの集合体であり、これらを使って特定の設計目標を満たす最適な電源回路設計を実現することができます。このツールがあれば、全体回路図、BOM (部品表) を生成し、数分間で性能の計算ができます。ADIsimPower は動作条件、IC の制約、実際の全外付け部品を考慮しながら、コスト、面積、効率、デバイス数について設計を最適化することができます。ADIsimPower 設計ツールの詳細とその入手方法については、[www.analog.com/ADIsimPower](http://www.analog.com/ADIsimPower) をご覧ください。

### コンデンサの選択

積層セラミック・コンデンサ (MLCC) は、その小型サイズ、低 ESR、低 ESL、広い動作温度範囲により、バイパス・コンデンサとして最適です。しかし、欠点がないわけではありません。誘電体の材料により、温度、DC バイアス、AC 信号レベルによって容量が大きく変動することがあります。したがって、適正なコンデンサを選択すれば、最適な回路性能が得られます。

### 出力コンデンサ

ADM7154 はセラミック・コンデンサを使用するように設計されていますが、等価直列抵抗 (ESR) の値に注意すれば通常タイプのコンデンサを利用することもできます。出力コンデンサの ESR は、LDO 制御ループの安定性に影響します。ADM7154 の安定性のために、 $0.2 \Omega$  以下の ESR で最低  $10 \mu\text{F}$  のコンデンサを推奨します。負荷電流の変化に対する過渡応答も、出力容量に左右されます。出力容量が大きければ、負荷電流の大きな変化に対する ADM7154 の過渡応答が改善します。図 44 に、出力容量値が  $10 \mu\text{F}$  の場合の過渡応答を示します。

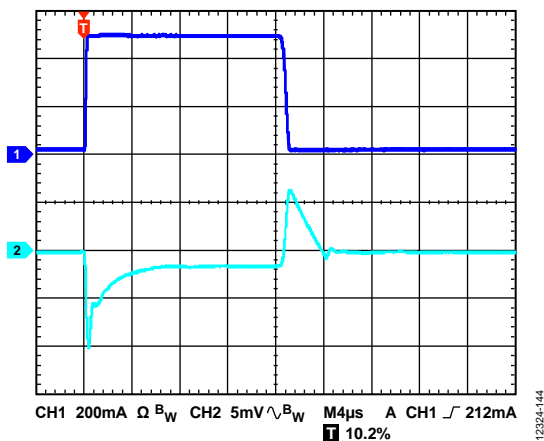


図 44. 出力過渡応答、 $V_{\text{OUT}} = 3.3 \text{ V}$ 、 $C_{\text{OUT}} = 10 \mu\text{F}$ 、CH1 = 負荷電流、CH2 =  $V_{\text{OUT}}$

### 入力/VREG コンデンサ

$10 \mu\text{F}$  コンデンサを VIN と GND 間に接続すると、PC ボード (PCB) レイアウトによる回路への影響が小さくなります。入力パターンが長いときやソース・インピーダンスが高いときには特に効果的です。

最高の安定性や PSRR を維持するには、VREG と GND の間に  $10 \mu\text{F}$  のコンデンサを接続する必要があります。 $10 \mu\text{F}$  より大きな出力容量が必要な場合は、それに対応して入力および VREG コンデンサ  $C_{\text{REG}}$  の数を増やしてください。

### REF コンデンサ

リファレンス・アンプを安定させるには、REF コンデンサ  $C_{\text{REF}}$  が必要です。REF と GND の間に、最低でも  $1 \mu\text{F}$  のコンデンサを接続してください。

### BYP コンデンサ

リファレンス・バッファのフィルタ処理には、BYP コンデンサ  $C_{\text{BYP}}$  が必要です。一般には、 $1 \mu\text{F}$  コンデンサを BYP と GND の間に接続します。 $0.1 \mu\text{F}$  ほどの小さいコンデンサも使用できますが、そうすると LDO の出力ノイズ電圧が増大します。

一方、BYP コンデンサ値を大きくしてノイズを  $1 \text{ kHz}$  未満に低減できますが、この場合は LDO のスタートアップ時間が長くなります。ノイズを大幅に低減して  $10 \text{ Hz}$  未満にするには、 $C_{\text{BYP}}$  の値をかなり大きくする必要があります。約  $33 \mu\text{F}$  を上回るコンデンサとしては、タンタル・コンデンサを推奨します。ソリッド・タンタル・コンデンサはマイクロフォニック・ノイズ問題が生じにくいからです。高周波数でノイズ性能を改善したい場合は、 $1 \mu\text{F}$  セラミック・コンデンサと大きなタンタル・コンデンサの並列接続を推奨します。

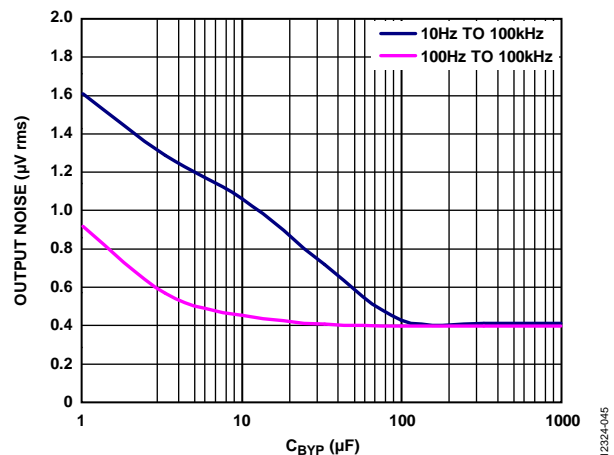


図 45.  $C_{\text{BYP}}$  対 RMS ノイズ

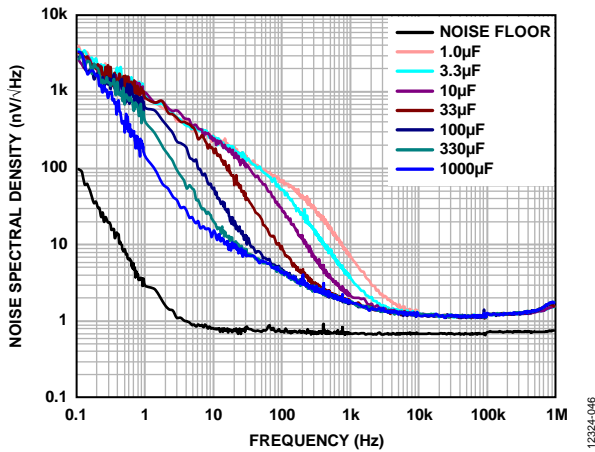


図 46. さまざまな容量 (C<sub>BYP</sub>) でのノイズ・スペクトル密度の周波数特性

コンデンサの特性

最小容量と最大 ESR の条件を満たしていれば、品質の良いセラミック・コンデンサならどれでも ADM7154 に使用できます。セラミック・コンデンサは、さまざまな誘電体で製造されており、温度範囲や印加電圧に対する動作特性がそれぞれ異なります。必要な温度範囲と DC バイアス条件で最小容量を確保できる適正な誘電体が必要です。電圧定格値が 6.3 V~50 V の X5R もしくは X7R の誘電体を推奨します。Y5V と Z5U の誘電体は温度特性と DC バイアス特性が低いいため、推奨できません。

図 47 に、1206、10 μF、10 V、X5R コンデンサの DC バイアス電圧特性と容量の関係を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格から大きな影響を受けます。一般に、コンデンサのパッケージが大きいか、または電圧定格が高いほど安定性が良くなります。X5R 誘電体の温度変動は、-40°C~+85°C の温度範囲で約±15%であり、パッケージや電圧定格に左右されません。

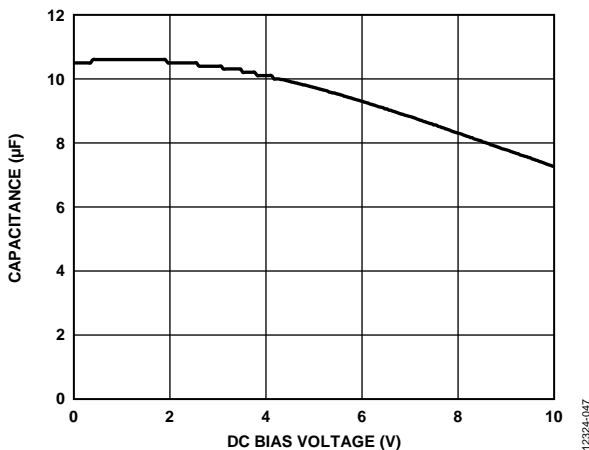


図 47. DC バイアス電圧 対 容量

コンデンサの温度変動、部品許容誤差、電圧を考慮して最悪時の容量を求めるときは、式 1 を使うことができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \tag{1}$$

ここで、  
C<sub>BIAS</sub> は動作電圧時の実効容量です。  
TEMPCO は、最悪時のコンデンサ温度係数です。  
TOL は最悪時の部品許容誤差です。

この例では、-40°C~+85°C での最悪時の温度係数 (TEMPCO) は X5R 誘電体で 15% とします。図 47 のグラフから、コンデンサの許容誤差 (TOL) は 10%、C<sub>BIAS</sub> は 5 V で 9.72 μF とします。

これらの値を式 1 に代入すると、

$$C_{EFF} = 9.72 \mu F \times (1 - 0.15) \times (1 - 0.1) = 7.44 \mu F$$

したがって、この例のコンデンサは、選択した出力電圧時の温度と許容誤差について LDO の最小容量条件を満たします。

ADM7154 の性能を保証するには、コンデンサ動作に対する DC バイアス、温度、許容誤差の影響を各アプリケーションについて評価することが不可欠です。

低電圧入力保護 (UVLO)

ADM7154 は UVLO 回路も内蔵しており、入力電圧がレギュレータの最小入力電圧 (定格) より小さくなると出力電圧をオフにします。上限と下限の閾値は内部で固定され、ヒステリシスは約 200 mV となります。

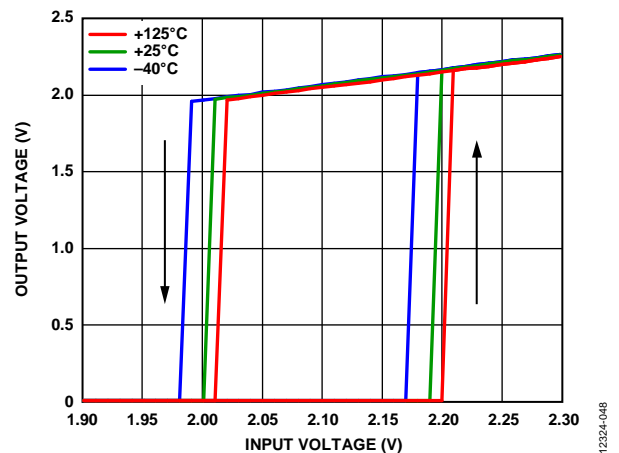


図 48. さまざまな温度での代表的な UVLO 動作、V<sub>OUT</sub> = 3.3 V

図 48 に、UVLO 機能の代表的なヒステリシスを示します。このヒステリシスは、閾値を通過するときに入力電圧にノイズがあると発生するオン/オフ発振を防止します。



### 設定可能な高精度イネーブル入力

ADM7154は、通常動作状態でENピンを使ってV<sub>OUT</sub>ピンをオン/オフします。図49に示すように、ENの立上がり電圧が上限閾値（通常1.22V）を上回ると、V<sub>OUT</sub>がオンになります。ENの立下がり電圧が下限閾値（公称1.13V）を下回ると、V<sub>OUT</sub>がオフになります。ENの閾値のヒステリシスは約90mVです。

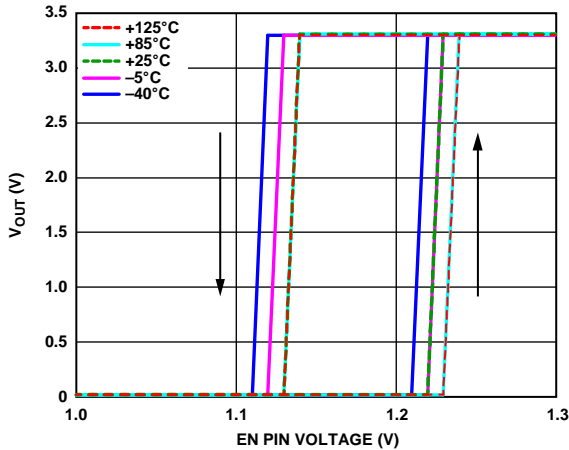


図 49. ENピン動作に対する代表的なV<sub>OUT</sub>応答

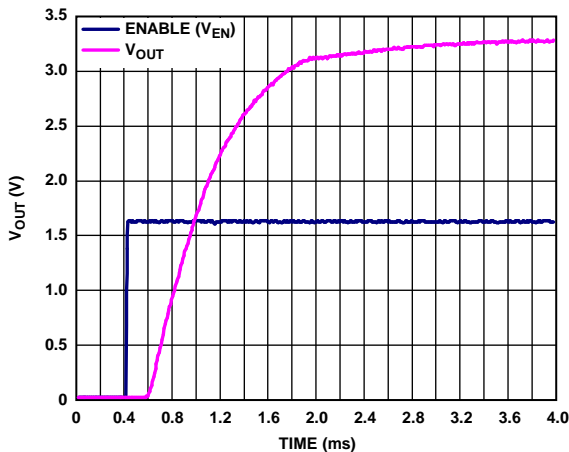


図 50. ENピン動作 (V<sub>EN</sub>) に対する代表的なV<sub>OUT</sub>応答、V<sub>OUT</sub> = 3.3V、V<sub>IN</sub> = 5V、C<sub>BYP</sub> = 1μF

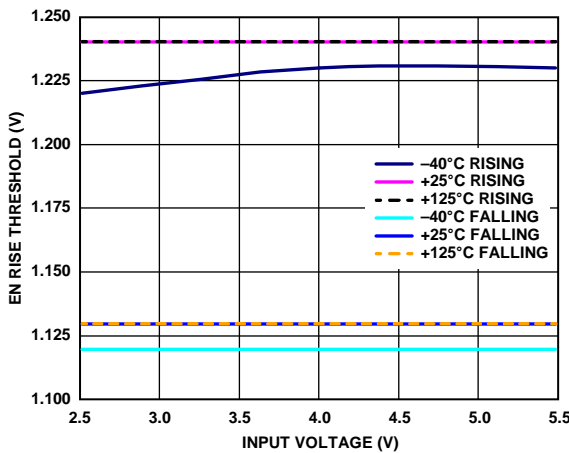


図 51. さまざまな温度での入力電圧 (V<sub>IN</sub>) 対 代表的な EN 閾値

上限と下限の閾値はユーザが設定でき、2本の抵抗を使って公称1.22Vの閾値より高い値に設定することができます。抵抗値R<sub>EN1</sub>とR<sub>EN2</sub>を求めるときは次式を使用します。

$$R_{EN1} = R_{EN2} \times (V_{IN} - 1.22 \text{ V}) / 1.22 \text{ V}$$

ここで、R<sub>EN2</sub>は代表的な抵抗範囲で10~100kΩです。V<sub>IN</sub>は必要なオン電圧です。

ヒステリシス電圧は以下の係数で増加します。

$$(R_{EN1} + R_{EN2}) / R_{EN1}$$

図52の例では、ENの閾値が2.44Vでヒステリシスが200mVです。

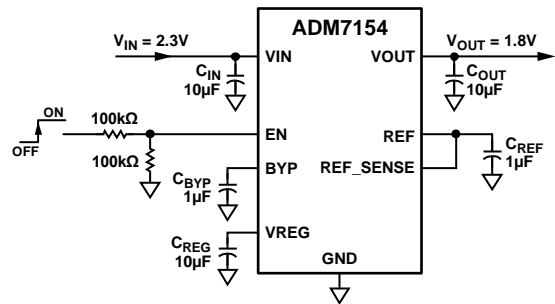


図 52. 代表的な EN ピン分圧器

図52に、ENピンの代表的なヒステリシスを示します。このヒステリシスは、閾値通過時にENピンにノイズがあると発生するオン/オフ発振を防止します。

### スタートアップ時間

ADM7154は、内部ソフト・スタート機能を使って、出力がオンされたときの突入電流を制限します。3.3V出力でのスタートアップ時間は、ENハイ・レベル閾値を通過してから出力が最終値の90%に到達するまでで約1.2msです。

出力電圧の立上がり時間を秒単位で示すと(10~90%)、およそ以下の値になります。

$$0.0012 \times C_{BYP}$$

ここでC<sub>BYP</sub>はμF単位の値です。

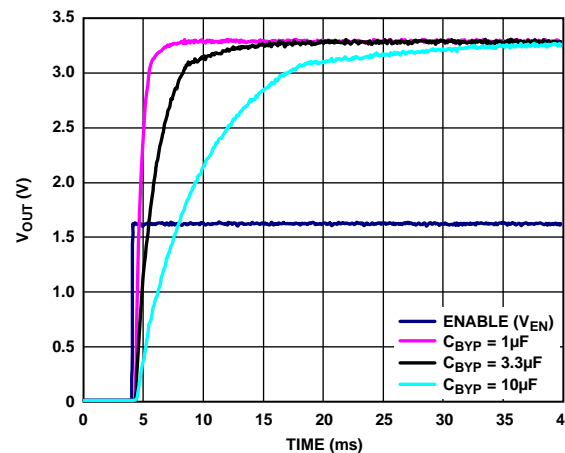


図 53. C<sub>BYP</sub> = 1~10μF の場合の代表的なスタートアップ動作

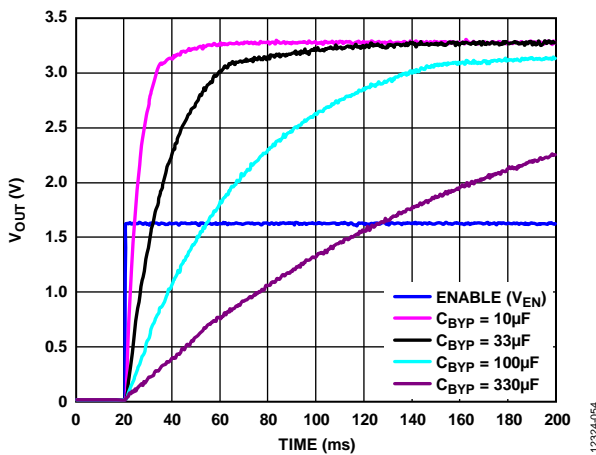


図 54. 代表的なスタートアップ動作、 $C_{BYP} = 10 \sim 330 \mu\text{F}$

## REF、BYP、VREG ピン

REF、BYP、VREG は、内部で電圧 ( $V_{REF}$ 、 $V_{BYP}$ 、 $V_{REG}$ ) を発生させます。適正な動作を実現するには外付けのバイパス・コンデンサが必要です。これらのピンには決して負荷を接続しないでください。負荷を接続すると、ADM7154 のノイズ性能と PSRR 性能が劣化します。 $C_{BYP}$ 、 $C_{REF}$ 、 $C_{REG}$  は値の大きいものを使用できますが、そうするとスタートアップ時間が長くなる可能性があります（「スタートアップ時間」を参照）。

## 電流制限と熱過負荷保護

ADM7154 は、電流制限回路と熱過負荷保護回路により過度な消費電力によって損傷しないように保護されています。ADM7154 は、出力負荷が 960 mA (typ) に達すると電流を制限する設計になっています。出力負荷が 960 mA を超えると、出力電圧を下げ一定の電流制限値を維持します。

ジャンクション温度を最大 150°C に制限する熱過負荷保護機能も内蔵しています。厳しい条件（すなわち周囲温度が高く、消費電力が大きい）下で、ジャンクション温度が 150°C を超え始めると出力がオフになり、出力電流が 0mA に下がります。ジャンクション温度が 135°C を下回ると、出力が再びオンになって、出力電流が動作値に戻ります。

$V_{OUT}$  が GND に短絡する場合を考えてみましょう。まず、ADM7154 は短絡電流が 960 mA を超えないように電流を制限します。ジャンクションの自己発熱が大きくなり、その温度が 150°C を上回ると、サーマル・シャットダウンが作動し、出力がオフになって、出力電流がゼロ (0mA) になります。ジャンクション温度が下がり 135°C を下回ると、出力がオンになって短絡電流 900 mA が流れ、再びジャンクション温度が 150°C を上回ります。この 135°C と 150°C の間の熱的発振によって 900 mA と 0 mA の間の電流発振が生じ、出力が短絡している限り発振を続けます。

電流制限と熱過負荷保護の目的は、偶発的に過負荷状態に陥らないようにデバイスを保護することです。高信頼度の動作を得るためには、デバイスの消費電力を外部から制限して、ジャンクション温度が 150°C を超えないようにする必要があります。

## 熱に関する留意事項

入力と出力間の電位差が低いアプリケーションでは、ADM7154 の発熱は大きくなりませんが、周囲温度が高く、入力電圧が高いアプリケーションでは、パッケージの発熱が大きくなって、チップのジャンクション温度が最大ジャンクション温度 150°C を超えます。

ジャンクション温度が 150°C を超えると、コンバータはサーマル・シャットダウンします。回復不能な損傷を防止するため、ジャンクション温度が 135°C を下回るまで回復しません。したがって、すべての条件で信頼度の高い性能を保証するには、アプリケーションの熱解析が非常に重要です。式 2 に示すように、チップのジャンクション温度は、周囲温度と電力消費によるパッケージの温度上昇の和です。

信頼度の高い動作を保証するには、ADM7154 のジャンクション温度が 150°C を超えないようにする必要があります。ジャンクション温度をこの最大値未満に維持するには、ジャンクション温度の変化に寄与するパラメータを知っておく必要があります。これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクション/周囲間の熱抵抗 ( $\theta_{JA}$ ) があります。 $\theta_{JA}$  の値は、パッケージ組立て材料と、パッケージの GND ピンや露出パッドを PCB にハンダ接続する銅の量に依存します。

表 7 に、PCB のさまざまな銅サイズに対する 8 ピン SOIC パッケージと 8 ピン LFCSP パッケージの  $\theta_{JA}$  値 (typ) を示します。

表 8 に、8 ピン SOIC パッケージと 8 ピン LFCSP パッケージの  $\Psi_{JB}$  値 (typ) を示します。

表 7. 代表的な  $\theta_{JA}$  値

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)	
	8-Lead LFCSP	8-Lead SOIC
25 <sup>1</sup>	165.1	165
100	125.8	126.4
500	68.1	69.8
1000	56.4	57.8
6400	42.1	43.6

<sup>1</sup> デバイスは最小サイズのピン・パターンにハンダ付け。

表 8. 代表的な  $\Psi_{JB}$  値

Package	$\Psi_{JB}$ (°C/W)
8-Lead LFCSP	15.1
8-Lead SOIC	17.9

ADM7154 のジャンクション温度は次式で計算します。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、

$T_A$  は周囲温度です。

$P_D$  はチップの消費電力であり、次式で表すことができます。

$$P_D = ((V_{IN} - V_{OUT}) \times I_{LOAD}) + (V_{IN} \times I_{GND}) \quad (3)$$

ここで、

$V_{IN}$  と  $V_{OUT}$  はそれぞれ入力電圧と出力電圧です。

$I_{LOAD}$  は負荷電流です。

$I_{GND}$  はグラウンド電流です。

グラウンド電流による消費電力はかなり小さいので無視できます。このため、ジャンクション温度の式は次のように簡単になります。

$$T_J = T_A + (((V_{IN} - V_{OUT}) \times I_{LOAD}) \times \theta_{JA}) \quad (4)$$

式4に示すように、特定の周囲温度、入力と出力間の電位差、連続負荷電流に対し、ジャンクション温度が  $150^\circ\text{C}$  を超えないようにする PCB の最小銅サイズ条件が存在します。

パッケージの放熱は、ADM7154 のピンと露出パッドに接続する銅の量を増すことで改善できます。パッケージの下に放熱プレーンを追加することも熱性能の改善になります。しかし、表7に示すように最終的には収穫逡減点に到達するので、それを越えると銅面積を増やしてもジャンクションと周囲間の熱抵抗は大幅には下がりません。

図55～図60に、さまざまな周囲温度、消費電力、PCB銅面積について計算したジャンクション温度の値を示します。

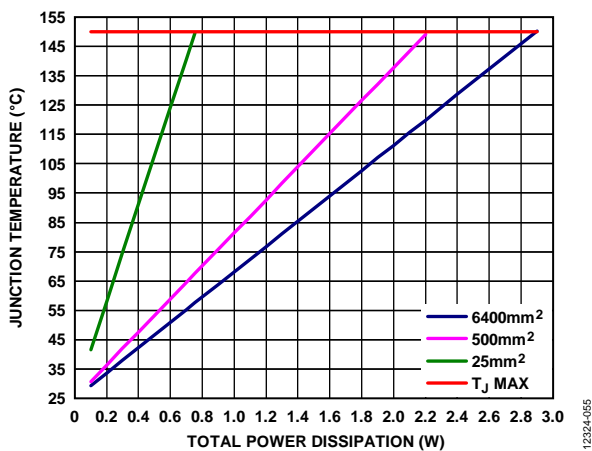


図 55. 全消費電力対ジャンクション温度、8ピン LFCSP、 $T_A = 25^\circ\text{C}$

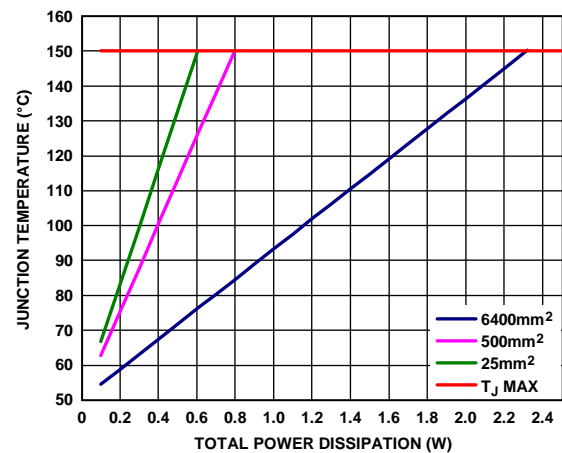


図 56. 全消費電力対ジャンクション温度、8ピン LFCSP、 $T_A = 50^\circ\text{C}$

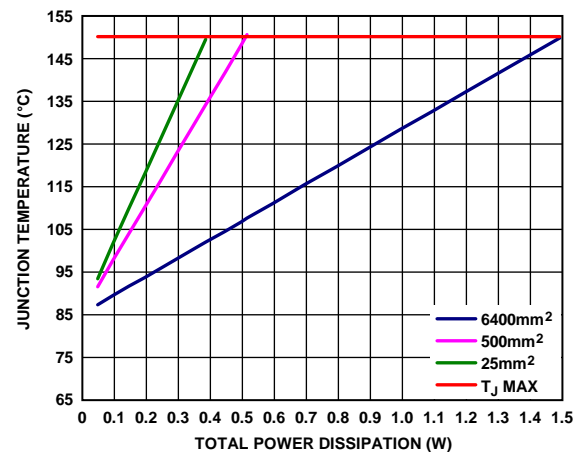


図 57. 全消費電力対ジャンクション温度、8ピン LFCSP、 $T_A = 85^\circ\text{C}$

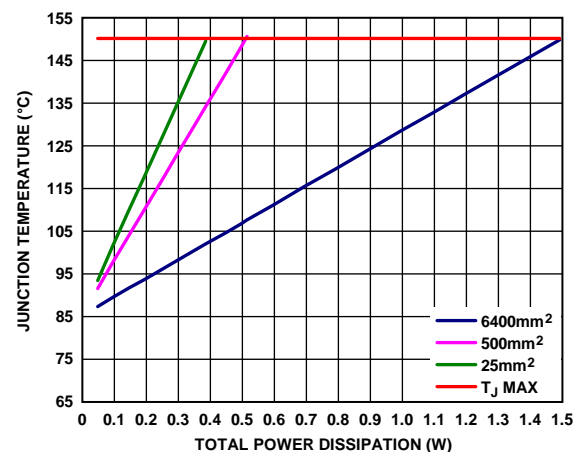


図 58. 全消費電力対ジャンクション温度、8ピン SOIC、 $T_A = 25^\circ\text{C}$

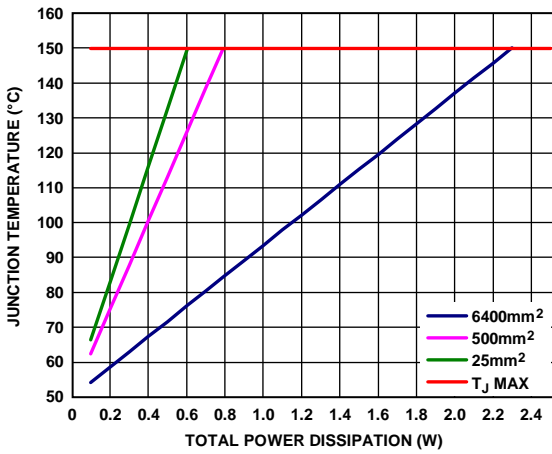


図 59. 全消費電力対ジャンクション温度、8ピン SOIC、 $T_A = 50^\circ\text{C}$

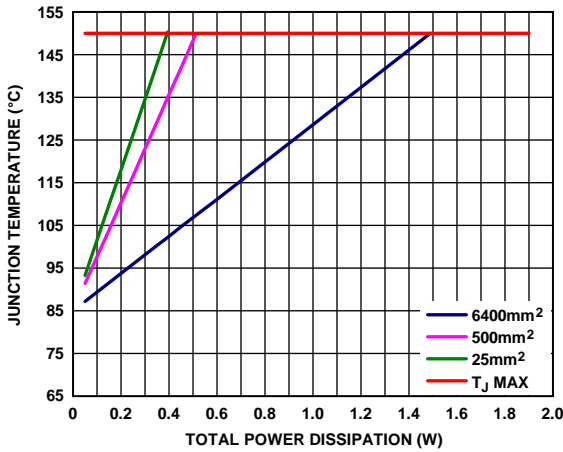


図 60. 全消費電力対ジャンクション温度、8ピン SOIC、 $T_A = 85^\circ\text{C}$

熱特性評価パラメータ ( $\Psi_{JB}$ )

ボード温度が既知の場合は、熱特性評価パラメータ ( $\Psi_{JB}$ ) を使用してジャンクション温度の上昇を計算してください (図 61 と図 62 を参照)。最大ジャンクション温度 ( $T_J$ ) は、ボード温度 ( $T_B$ ) と消費電力 ( $P_D$ ) から次式を使用して計算します。

$$T_J = T_B + (P_D \times \Psi_{JB}) \tag{5}$$

$\Psi_{JB}$  の代表値は 8 ピン LFCSP パッケージの場合  $15.1^\circ\text{C}/\text{W}$  で、8 ピン SOIC パッケージの場合  $17.9^\circ\text{C}/\text{W}$  です。

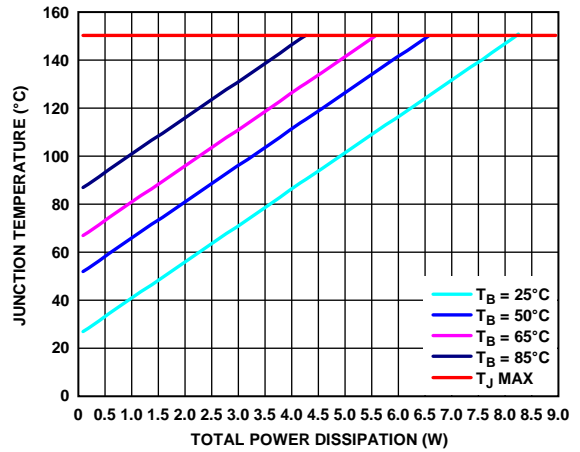


図 61. 全消費電力対ジャンクション温度、8ピン LFCSP

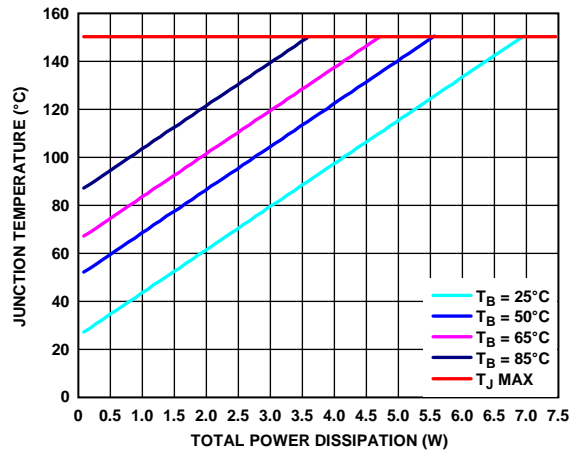


図 62. 全消費電力対ジャンクション温度、8ピン SOIC

## PCボード・レイアウトの留意事項

入力コンデンサは VIN ピンと GND ピンのできるだけ近くに配置してください。出力コンデンサは VOUT ピンと GND ピンのできるだけ近くに配置してください。VREG、VREF、VBYP用のバイパスコンデンサ (CREG、CREF、CBYP) を各ピン (VREG、REF、BYP) と GND の近くに配置してください。0805、0603、0402 サイズのコンデンサを使用すると、面積が限られているボード上で最小フットプリント・ソリューションを実現できます。

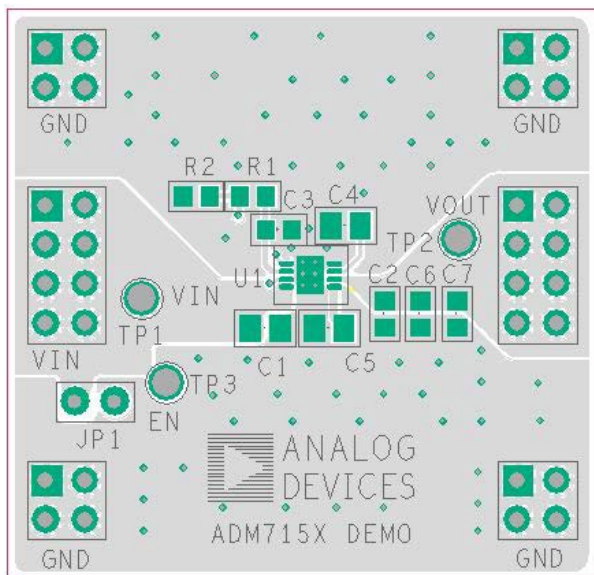


図 63. 8 ピン LFCSP PC ボード・レイアウトの例

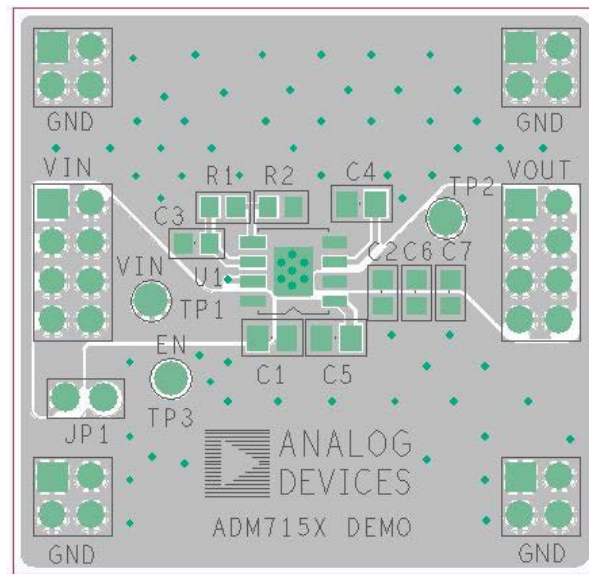


図 64. 8 ピン SOIC PC ボード・レイアウトの例

外形寸法

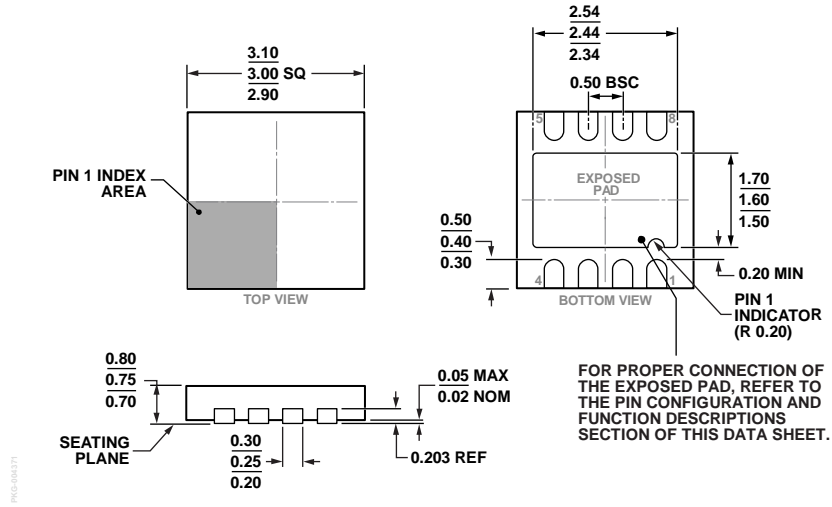
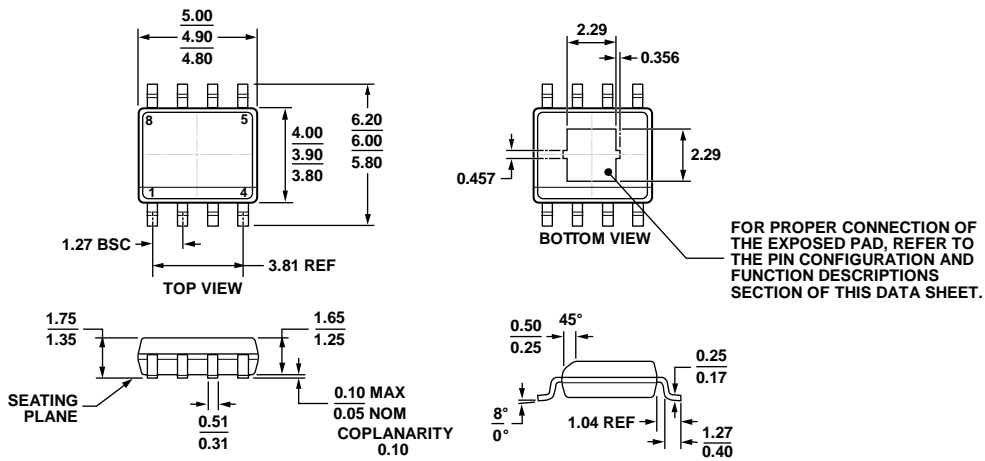


図 65. 8 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_WD]  
 3 mm x 3 mm ボディ、超極薄、デュアル・リード  
 (CP-8-21)  
 寸法単位：mm



COMPLIANT TO JEDEC STANDARDS MS-012-AA

図 66. 8 ピン標準スモール・アウトライン・パッケージ、露出パッド付き[SOIC\_N\_EP]  
 ナローボディ  
 (RD-8-1)  
 寸法単位：mm

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Output Voltage (V)	Package Description	Package Option	Branding
ADM7154ACPZ-1.2-R7	-40°C to +125°C	1.2	8-Lead LFCSP_WD	CP-8-21	LQS
ADM7154ACPZ-1.8-R7	-40°C to +125°C	1.8	8-Lead LFCSP_WD	CP-8-21	LQT
ADM7154ACPZ-2.5-R7	-40°C to +125°C	2.5	8-Lead LFCSP_WD	CP-8-21	LQU
ADM7154ACPZ-2.8-R7	-40°C to +125°C	2.8	8-Lead LFCSP_WD	CP-8-21	LQ6
ADM7154ACPZ-3.0-R7	-40°C to +125°C	3.0	8-Lead LFCSP_WD	CP-8-21	LRF
ADM7154ACPZ-3.3-R7	-40°C to +125°C	3.3	8-Lead LFCSP_WD	CP-8-21	LQ7
ADM7154ARDZ-1.2-R7	-40°C to +125°C	1.2	8-Lead SOIC_N_EP	RD-8-1	
ADM7154ARDZ-1.8-R7	-40°C to +125°C	1.8	8-Lead SOIC_N_EP	RD-8-1	
ADM7154ARDZ-2.5-R7	-40°C to +125°C	2.5	8-Lead SOIC_N_EP	RD-8-1	
ADM7154ARDZ-2.8-R7	-40°C to +125°C	2.8	8-Lead SOIC_N_EP	RD-8-1	
ADM7154ARDZ-3.0-R7	-40°C to +125°C	3.0	8-Lead SOIC_N_EP	RD-8-1	
ADM7154ARDZ-3.3-R7	-40°C to +125°C	3.3	8-Lead SOIC_N_EP	RD-8-1	
ADM7154CP-3.3EVALZ			Evaluation Board		
ADM7154RD-1.8EVALZ			Evaluation Board		

<sup>1</sup> Z = RoHS 準拠製品