



# バス側に高電圧リニア・レギュレータを 内蔵した絶縁型CANトランシーバ

## ADM3052

### 特長

- 5 kV rms の絶縁型 CAN トランシーバ
- V<sub>+</sub> のリニア・レギュレータを内蔵
- V<sub>+</sub> と V<sub>-</sub> からバス側の電源を供給
- V<sub>+</sub> で 11 V~25 V 動作
- V<sub>DD1</sub> で 5 V または 3.3 V 動作
- ISO 11898 規格に準拠
- 高速データ・レート: 最大 1 Mbps
- バス・ピンの短絡保護
- バスの誤接続保護
- バス動作を乱さない電源なしのノード
- 110 ノード以上をバスに接続可能
- サーマル・シャットダウン保護機能を内蔵
- 高い同相モード・トランジェント耐性: 25 kV/μs 以上
- 安全性規制の認定
  - UL 認定 (申請中)
  - UL 1577 規格に準拠の 5000 V<sub>RMS</sub>、1 分間
  - VDE 適合性認定(申請中)
  - DIN V VDE V 0884-10 (VDE V 0884-10): 2006-12
  - V<sub>IORM</sub> = 846 V ピーク
- 工業用動作温度範囲: -40°C~+85°C
- ワイド・ボディの 16 ピン SOIC パッケージを採用

### アプリケーション

- CAN データ・バス
- 工業用ネットワーク
- DeviceNet アプリケーション

### 概要

ADM3052は、V<sub>+</sub>のリニア・レギュレータを内蔵する絶縁型コントローラ・エリア・ネットワーク (CAN) 物理層トランシーバです。ADM3052はISO 11898 規格に準拠しています。

このデバイスはアナログ・デバイス社の iCoupler<sup>®</sup>技術を採用して、3 チャンネル・アイソレータ、CAN トランシーバ、リニア・レギュレータを 1 個のパッケージに組込んだものです。電源は、V<sub>DD1</sub> 上の 3.3 V または 5 V の単電源(ロジック側)と V<sub>+</sub>上の 24 V の単電源(バス側)との間で絶縁されています。

ADM3052は、CAN プロトコル・コントローラと物理層バスとの間で絶縁型インターフェースを構成し、最大 1 Mbps のデータレートで動作することができます。

このデバイスは、V<sub>+</sub>、V<sub>-</sub>、CANH、CANL の各バス・ピンの誤接続防止機能を内蔵しています。

このデバイスは、電流制限機能とサーマル・シャットダウン機能も持っているため、出力の短絡およびバスのグラウンド端子または電源端子への短絡に対して保護されています。このデバイスは工業温度範囲仕様であり、16 ピンのワイド・ボディ SOIC パッケージを採用しています。

### 機能ブロック図

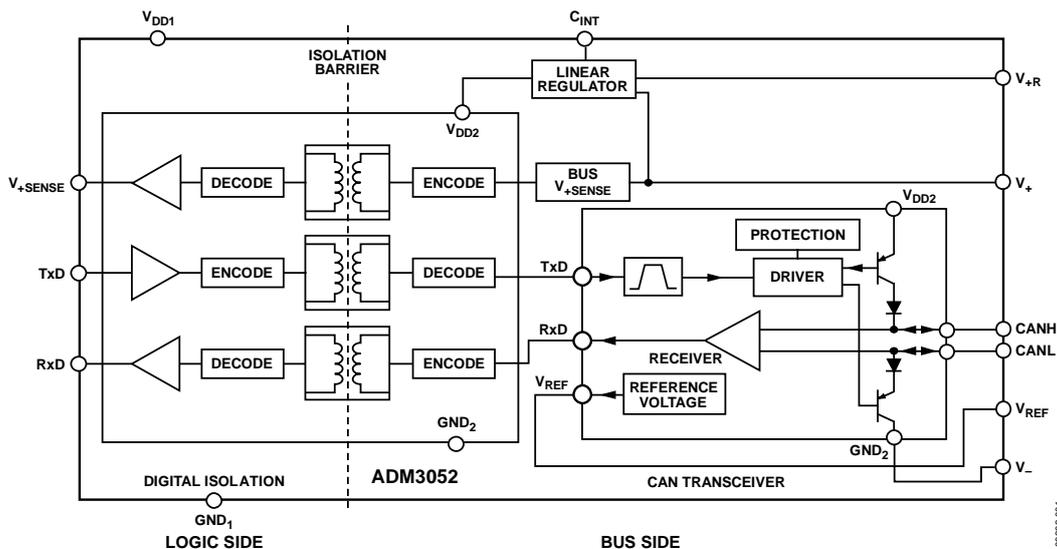


図 1.

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2011 Analog Devices, Inc. All rights reserved.

Rev. 0

## 目次

特長.....	1	テスト回路.....	12
アプリケーション.....	1	スイッチング特性.....	13
概要.....	1	回路説明.....	14
機能ブロック図.....	1	CAN トランシーバの動作.....	14
改訂履歴.....	2	電氣的絶縁性.....	14
仕様.....	3	真理値表.....	14
タイミング仕様.....	4	サーマル・シャットダウン.....	16
適用規格.....	4	リニア・レギュレータ.....	16
絶縁および安全性関連の仕様.....	4	磁界耐性.....	16
VDE 0884 絶縁特性 (申請中).....	5	アプリケーション情報.....	17
絶対最大定格.....	6	代表的なアプリケーション.....	17
ESD の注意.....	6	外形寸法.....	18
ピン配置およびピン機能説明.....	7	オーダー・ガイド.....	18
代表的な性能特性.....	8		

## 改訂履歴

6/11—Revision 0: Initial Version

## 仕様

すべての電圧はそれぞれのグラウンドを基準とします。特に指定がない限り、 $3.0\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$ 、 $V_+ = 11\text{ V} \sim 25\text{ V}$ 。

表 1.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>SUPPLY CURRENT</b>						
Power Supply Current Logic Side						
TxD/RxD Data Rate 1 Mbps	$I_{DD1}$		0.7	2	mA	
Power Supply Current Bus Side						
Recessive State	$I_-$			10	mA	$R_L = 60\ \Omega$ , see Figure 26
Dominant State	$I_-$		64	75	mA	$R_L = 60\ \Omega$ , see Figure 26
TxD/RxD Data Rate 1 Mbps	$I_-$		48	55	mA	$R_L = 60\ \Omega$ , see Figure 26
<b>EXTERNAL RESISTOR</b>						
Resistance	$R_P$	297	300	303	$\Omega$	
Power Rating		0.75			W	
<b>DRIVER</b>						
Logic Inputs						
Input Voltage High	$V_{IH}$	$0.7 V_{DD1}$			V	TxD
Input Voltage Low	$V_{IL}$			$0.25 V_{DD1}$	V	TxD
CMOS Logic Input Currents	$I_{IH}, I_{IL}$			500	$\mu\text{A}$	TxD
Differential Outputs						
Recessive Bus Voltage	$V_{CANL}, V_{CANH}$	2.0		3.0	V	$V_{TXD} = \text{high}$ , $R_L = \infty$ , see Figure 23
CANH Output Voltage	$V_{CANH}$	2.75		4.5	V	$V_{TXD} = \text{low}$ , see Figure 23
CANL Output Voltage	$V_{CANL}$	0.5		2.0	V	$V_{TXD} = \text{low}$ , see Figure 23
Differential Output Voltage	$V_{OD}$	1.5		3.0	V	$V_{TXD} = \text{low}$ , $R_L = 45\ \Omega$ , see Figure 23
Short-Circuit Current, CANH	$I_{SCCANH}$			+50	mV	$V_{TXD} = \text{high}$ , $R_L = \infty$ , see Figure 23
Short-Circuit Current, CANL	$I_{SCCANL}$		-100	-200	mA	$V_{CANH} = -5\text{ V}$
Short-Circuit Current, CANL	$I_{SCCANL}$			200	mA	$V_{CANH} = -36\text{ V}$
Short-Circuit Current, CANL	$I_{SCCANL}$				mA	$V_{CANL} = 36\text{ V}$
<b>RECEIVER</b>						
Differential Inputs						
Voltage Recessive	$V_{IDR}$	-1.0		+0.5	V	$-7\text{ V} < V_{CANL}, V_{CANH} < 12\text{ V}$ , see Figure 24, $C_L = 15\text{ pF}$
Voltage Dominant	$V_{IDD}$	0.9		5.0	V	$-7\text{ V} < V_{CANL}, V_{CANH} < 12\text{ V}$ , see Figure 24, $C_L = 15\text{ pF}$
Input Voltage Hysteresis	$V_{HYS}$		150		mV	See Figure 24
CANH, CANL Input Resistance	$R_{IN}$	5		25	k $\Omega$	
Differential Input Resistance	$R_{DIFF}$	20		100	k $\Omega$	
Logic Outputs						
Output Low Voltage	$V_{OL}$		0.2	0.4	V	$I_{OUT} = 1.5\text{ mA}$
Output High Voltage	$V_{OH}$	$V_{DD1} - 0.3$	$V_{DD1} - 0.2$		V	$I_{OUT} = -1.5\text{ mA}$
Short-Circuit Current	$I_{OS}$	7		85	mA	$V_{OUT} = GND_1$ or $V_{DD1}$
<b>VOLTAGE REFERENCE</b>						
Reference Output Voltage	$V_{REF}$	2.025		3.025	V	$ I_{REF} = 50\ \mu\text{A} $
<b>BUS VOLTAGE SENSE</b>						
$V_{+SENSE}$ Output Voltage Low	$V_{OL}$		0.2	0.4	V	$I_{O+SENSE} = 1.5\text{ mA}$
$V_{+SENSE}$ Output Voltage High	$V_{OH}$	$V_{DD1} - 0.3$	$V_{DD1} - 0.2$		V	$I_{O+SENSE} = -1.5\text{ mA}$
Threshold Voltage	$V_{+SENSETH}$	7.0		10	V	
<b>COMMON-MODE TRANSIENT IMMUNITY<sup>1</sup></b>						
		25			kV/ $\mu\text{s}$	$V_{CM} = 1\text{ kV}$ , transient magnitude = 800 V

1. CMは、仕様に準拠した動作をしている間に維持できる同相モード電圧の最大スルーレートです。 $V_{CM}$ は、ロジック側とバス側との間の同相モード電位差です。過渡電圧振幅は、同相モードの平衡が失われる範囲を表します。同相モード電圧スルーレートは、立上がりりと立下がりの両同相モード電圧エッジに適用されます。

## タイミング仕様

すべての電圧はそれぞれのグラウンドを基準とします。特に指定がない限り、 $3.0\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$ 、 $V_+ = 11\text{ V} \sim 25\text{ V}$ 。

表 2.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions
<b>DRIVER</b>						
Maximum Data Rate		1			Mbps	
Propagation Delay from TxD On to Bus Active	$t_{onTxD}$			90	ns	See Figure 25 and Figure 27, $R_L = 60\ \Omega$ , $C_L = 100\text{ pF}$
Propagation Delay from TxD Off to Bus Inactive	$t_{offTxD}$			120	ns	See Figure 25 and Figure 27, $R_L = 60\ \Omega$ , $C_L = 100\text{ pF}$
<b>RECEIVER</b>						
Propagation Delay from TxD On to Receiver Active	$t_{onRxD}$			200	ns	See Figure 25 and Figure 27, $R_L = 60\ \Omega$ , $C_L = 100\text{ pF}$
Propagation Delay from TxD Off to Receiver Inactive	$t_{offRxD}$			250	ns	See Figure 25 and Figure 27, $R_L = 60\ \Omega$ , $C_L = 100\text{ pF}$
<b>POWER-UP</b>						
Enable Time, $V_+$ High to $V_{+SENSE}$ Low	$t_{SE}$			300	$\mu\text{s}$	See Figure 29
Disable Time, $V_+$ Low to $V_{+SENSE}$ High	$t_{SD}$			10	ms	See Figure 29

## 適用規格

ADM3052は、表 3 に記載する組織の認定を申請中です。

表 3.

Organization	Approval Type	Notes
UL	Recognized under the component recognition program of Underwriters Laboratories, Inc.	In accordance with UL 1577, each ADM3052 is proof tested by applying an insulation test voltage $\geq 6000\text{ V rms}$ for 1 second (current leakage detection limit = $10\ \mu\text{A}$ )
VDE	Certified according to DIN V VDE V 0884-10 (VDE V 0884-10):2006-12	In accordance with DIN V VDE V 0884-10, each ADM3052 is proof tested by applying an insulation test voltage $\geq 1590\text{ V peak}$ for 1 second (partial discharge detection limit = $5\text{ pC}$ )

## 絶縁および安全性関連の仕様

表 4.

Parameter	Symbol	Value	Unit	Conditions
Rated Dielectric Insulation Voltage		5000	V rms	1-minute duration
Minimum External Air Gap (Clearance)	L(I01)	7.7	mm	Measured from input terminals to output terminals, shortest distance through air
Minimum External Tracking (Creepage)	L(I02)	7.6	mm	Measured from input terminals to output terminals, shortest distance along body
Minimum Internal Gap (Internal Clearance)		0.017 min	mm	Insulation distance through insulation
Tracking Resistance (Comparative Tracking Index)	CTI	>175	V	DIN IEC 112/VDE 0303-1
Isolation Group		IIIa		Material group (DIN VDE 0110)

**VDE 0884 絶縁特性 (申請中)**

このアイソレータは、安全性制限値データ以内での電氣的絶縁強化に対してのみ有効です。安全性データの維持は、保護回路を使って確実にする必要があります。

表 5.

Description	Test Conditions	Symbol	Characteristic	Unit
<b>CLASSIFICATIONS</b>				
Installation Classification per DIN VDE 0110 for Rated Mains Voltage				
≤150 V rms			I to IV	
≤300 V rms			I to III	
≤400 V rms			I to II	
Climatic Classification			40/85/21	
Pollution Degree	DIN VDE 0110		2	
<b>VOLTAGE</b>				
Maximum Working Insulation Voltage		$V_{IORM}$	846	V peak
Input-to-Output Test Voltage, Method B1	$V_{IORM} \times 1.875 = V_{PR}$ , 100% production tested, $t_m = 1$ sec, partial discharge < 5 pC	$V_{PR}$	1590	V peak
Input-to-Output Test Voltage, Method A		$V_{PR}$	1357	V peak
After Environmental Tests, Subgroup 1	$V_{IORM} \times 1.6 = V_{PR}$ , $t_m = 60$ sec, partial discharge < 5 pC			
After Input and/or Safety Test, Subgroup 2/Subgroup 3	$V_{IORM} \times 1.2 = V_{PR}$ , $t_m = 60$ sec, partial discharge < 5 pC		1018	V peak
Highest Allowable Overvoltage		$V_{TR}$	6000	V peak
<b>SAFETY-LIMITING VALUES</b>				
Case Temperature		$T_S$	150	°C
Input Current		$I_{S, INPUT}$	265	mA
Output Current		$I_{S, OUTPUT}$	335	mA
Insulation Resistance at $T_S$		$R_S$	>10 <sup>9</sup>	Ω

## 絶対最大定格

特に指定のない限り、 $T_A = 25\text{ }^\circ\text{C}$ 。すべての電圧はそれぞれのグラウンドを基準とします。

表 6.

Parameter	Rating
$V_{DD1}$	-0.5 V to +6 V
$V_+$	-36 V to +36 V
$V_{+R}$	-36 V to +36 V
Digital Input Voltage	
TxD	-0.5 V to $V_{DD1} + 0.5\text{ V}$
Digital Output Voltage	
RxD	-0.5 V to $V_{DD1} + 0.5\text{ V}$
$V_{+SENSE}$	-0.5 V to $V_{DD1} + 0.5\text{ V}$
CANH, CANL	-36 V to +36 V
$V_{REF}$	-0.5 V to +6 V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-55°C to +150°C
ESD (Human Body Model)	3 kV
Lead Temperature	
Soldering (10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C
$\theta_{JA}$ , Thermal Impedance	53°C/W
$T_J$ , Junction Temperature	130°C

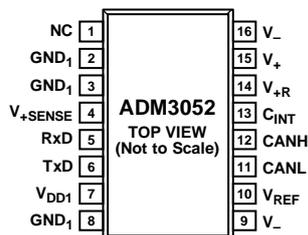
上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

### ESDの注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されずにそのまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



NOTES  
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

002922-006

図 2. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1	NC	未接続。このピンは接続しないでください。
2	GND <sub>1</sub>	グラウンド(ロジック側)。
3	GND <sub>1</sub>	グラウンド(ロジック側)。
4	V <sub>+SENSE</sub>	バス電圧検出。V <sub>+SENSE</sub> のロー・レベルにより、V <sub>+</sub> とV <sub>-</sub> 上でバスに電源が接続されていることを表示します。V <sub>+SENSE</sub> のハイ・レベルにより、V <sub>+</sub> とV <sub>-</sub> 上でバスに電源が接続されていないことを表示します。
5	RxD	レシーバの出力データ。
6	TxD	ドライバ入力データ。
7	V <sub>DD1</sub>	電源(ロジック側)。このピンとGND <sub>1</sub> の間にデカップリング・コンデンサが必要です。コンデンサ値は0.01 μF ~ 0.1 μFです。
8	GND <sub>1</sub>	グラウンド(ロジック側)。
9	V <sub>-</sub>	グラウンド(バス側)。
10	V <sub>REF</sub>	リファレンス電圧出力。
11	CANL	ロー・レベル CAN 電圧入力/出力。
12	CANH	ハイ・レベル CAN 電圧入力/出力。
13	C <sub>INT</sub>	このピンには1 μF、10 Vのコンデンサが必要です。
14	V <sub>+R</sub>	V <sub>+R</sub> とV <sub>+</sub> の間に300 Ω、750 mWの抵抗を接続してください。V <sub>+R</sub> とGND <sub>2</sub> の間に10 μFのコンデンサを接続することが推奨されます。
15	V <sub>+</sub>	バス電源接続。V <sub>+R</sub> とV <sub>+</sub> の間に300 Ω、750 mWの抵抗を接続してください。
16	V <sub>-</sub>	グラウンド(バス側)。

## 代表的な性能特性

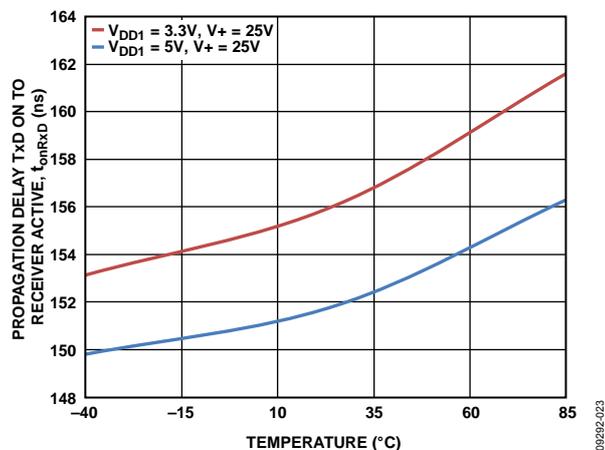


図 3. TxD オンからレシーバ・アクティブまでの伝搬遅延の温度特性

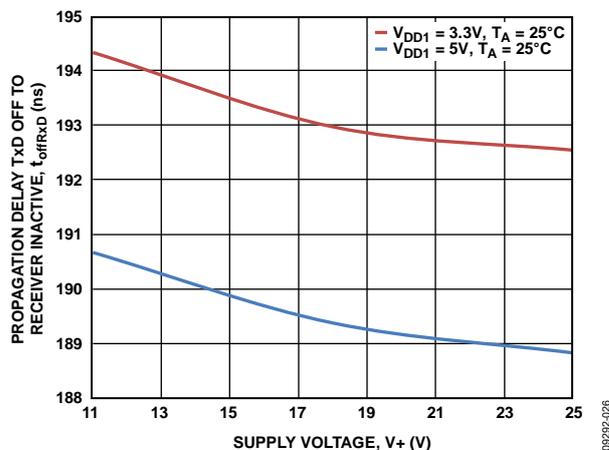


図 6. 電源電圧 V<sub>+</sub> 対 TxD オフからレシーバ非アクティブまでの伝搬遅延

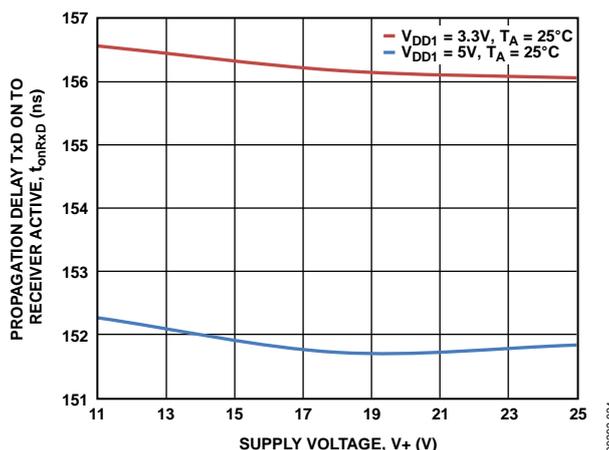


図 4. 電源電圧 V<sub>+</sub> 対 TxD オンからレシーバ・アクティブまでの伝搬遅延

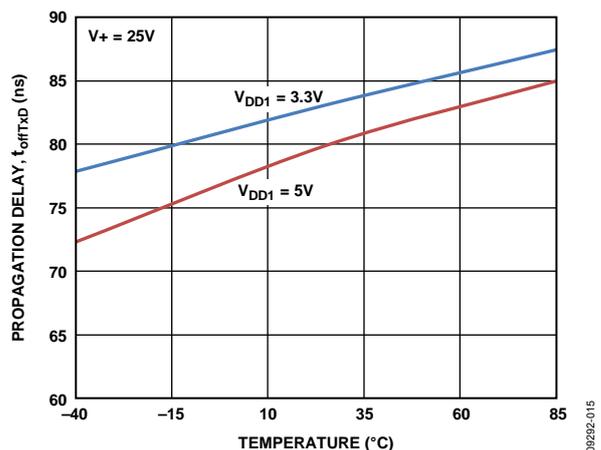


図 7. TxD オフからバス非アクティブまでの伝搬遅延の温度特性

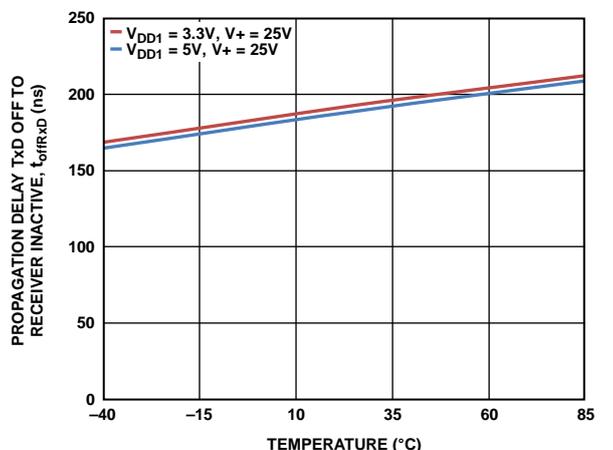


図 5. TxD オフからレシーバ非アクティブまでの伝搬遅延の温度特性

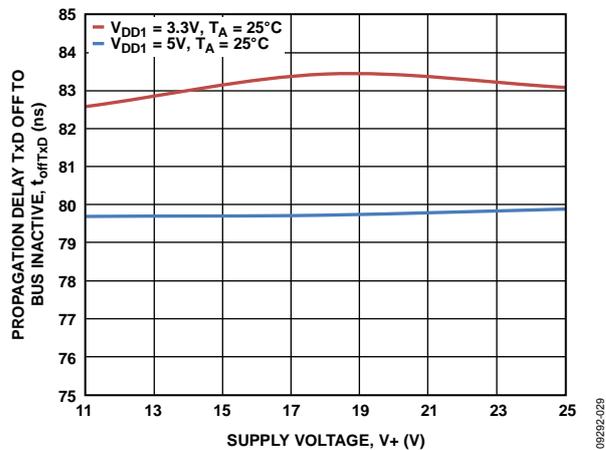


図 8. 電源電圧 V<sub>+</sub> 対 TxD オフからバス非アクティブまでの伝搬遅延

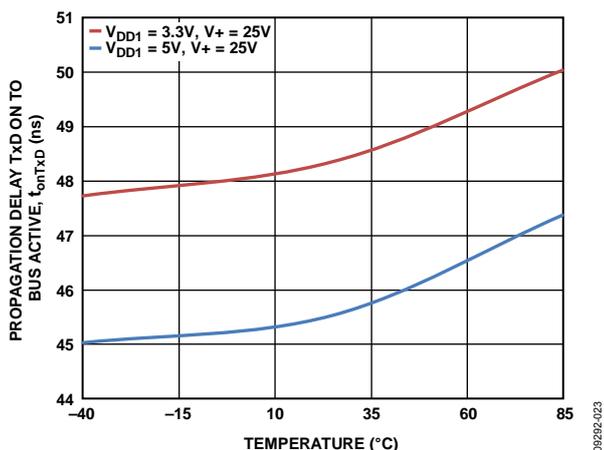


図 9. TxD オンからバス・アクティブまでの伝搬遅延の温度特性

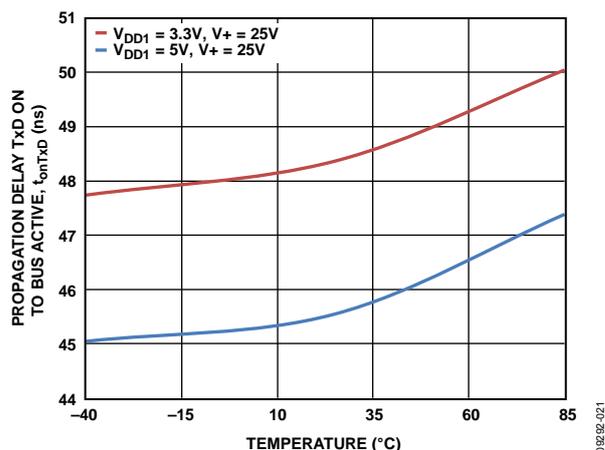


図 12. TxD オンからバス・アクティブまでの伝搬遅延の温度特性

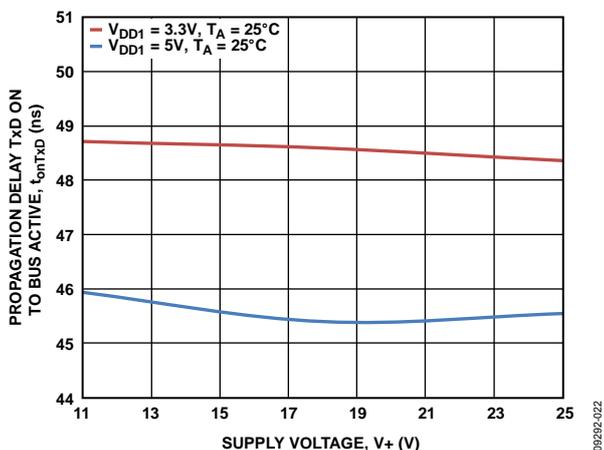


図 10. 電源電圧  $V_+$  対 TxD オンからバス・アクティブまでの伝搬遅延

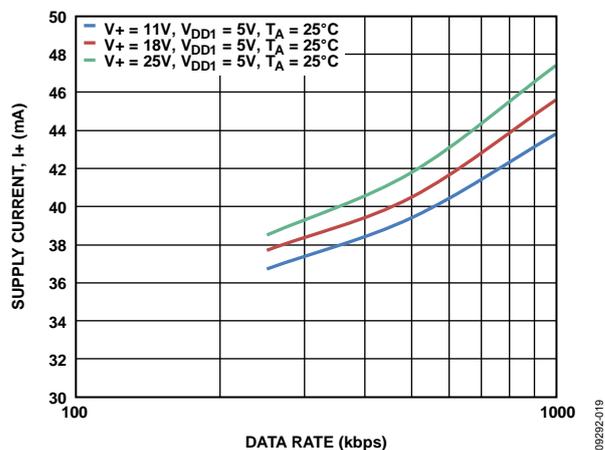


図 13. データレート対電源電流 ( $I_+$ )  
 $V_+, V_{\text{DD1}} = 5\text{V}$

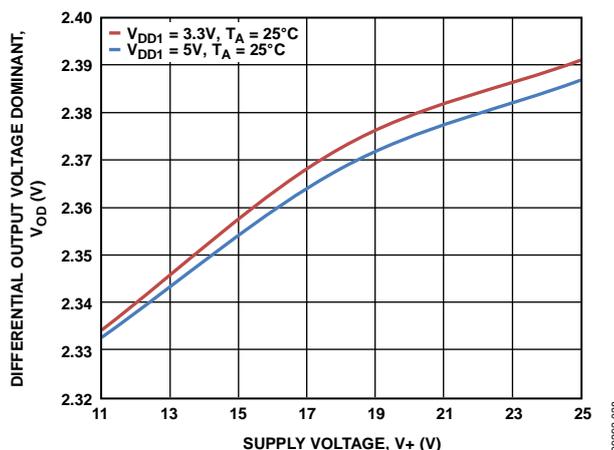


図 11. 電源電圧  $V_+$  対差動出力電圧ドミナント

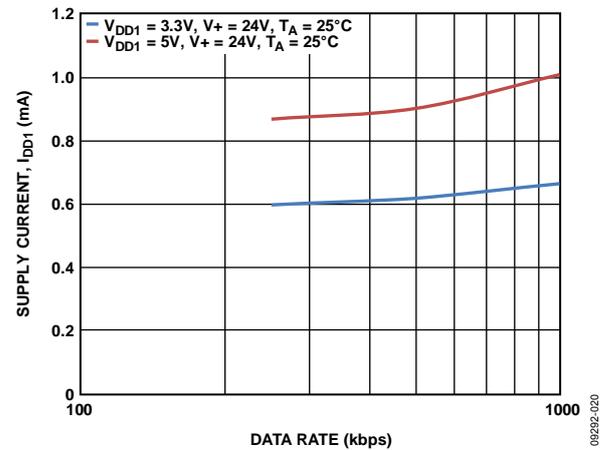


図 14. データレート対電源電流 ( $I_{\text{DD1}}$ )  
 $V_{\text{DD1}} = 3.3\text{V}, 5\text{V}; V_+ = 24\text{V}$

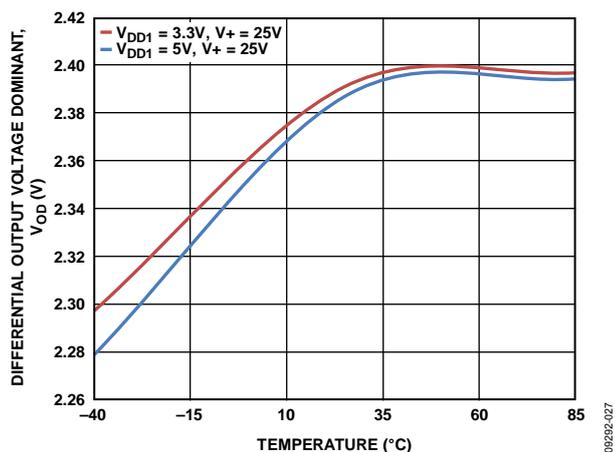


図 15. ドライバ差動出力電圧ドミナントの温度特性

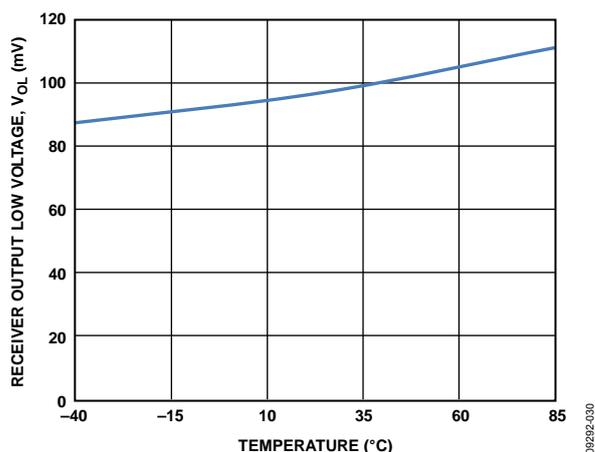


図 18. レシーバ出力ロー・レベル電圧の温度特性

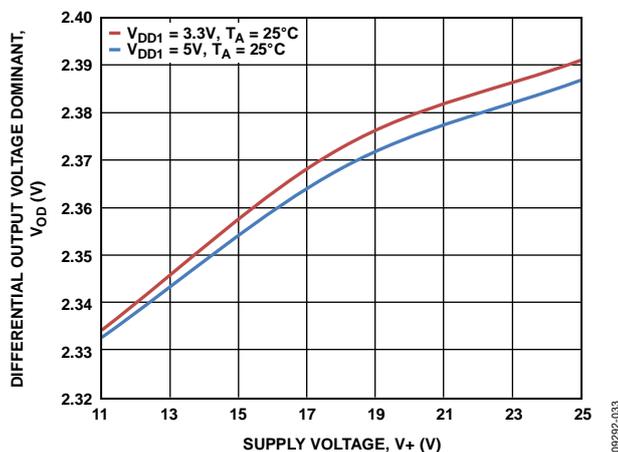


図 16. 電源電圧  $V_+$  対ドライバ差動出力電圧ドミナント

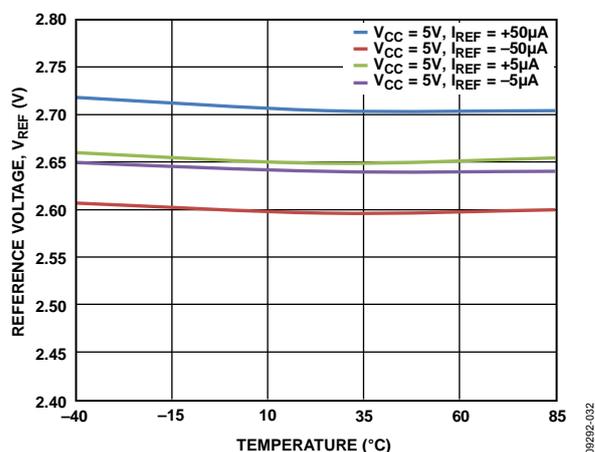


図 19.  $V_{REF}$  の温度特性

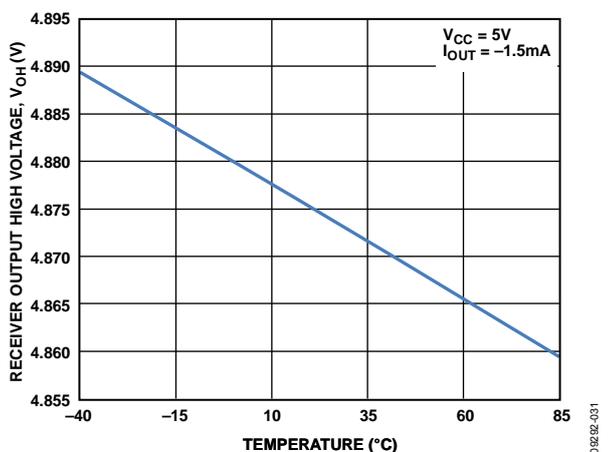


図 17. レシーバ出力ハイ・レベル電圧の温度特性

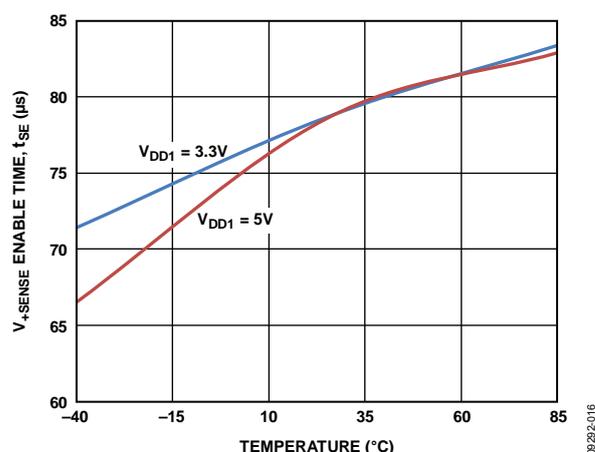


図 20. イネーブル時間 ( $V_+$  ハイ・レベル  $\rightarrow V_{+SENSE}$  ロー・レベル) の温度特性

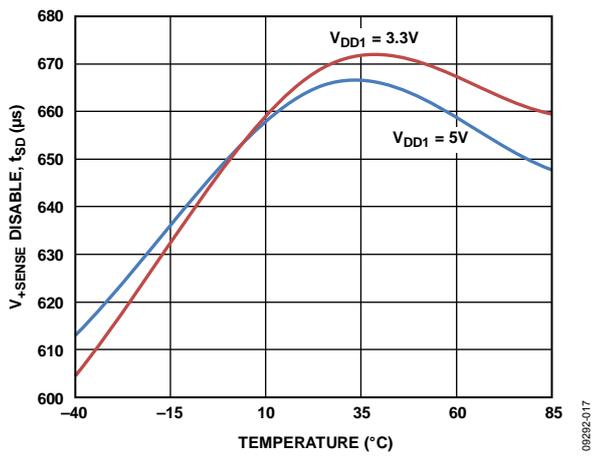


図 21. ディスエーブル時間( $V_+$  ロー・レベル $\rightarrow V_{+SENSE}$  ハイ・レベル)の温度特性

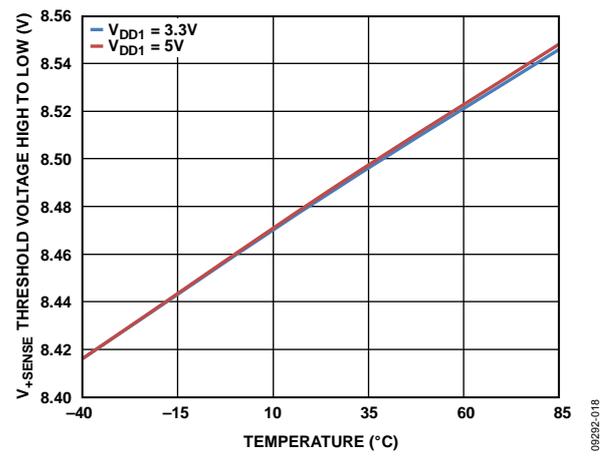


図 22. バス電圧検出スレッシュホールド電圧(ハイ・レベル $\rightarrow$ ロー・レベル)の温度特性

# テスト回路

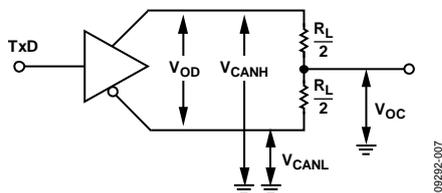


図 23. ドライバ電圧の測定

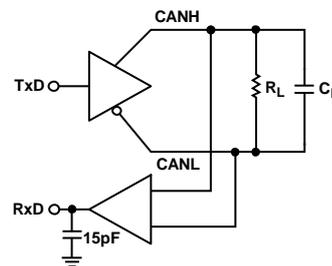


図 25. スイッチング特性測定

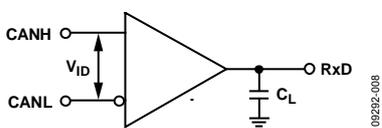


図 24. レシーバ電圧測定

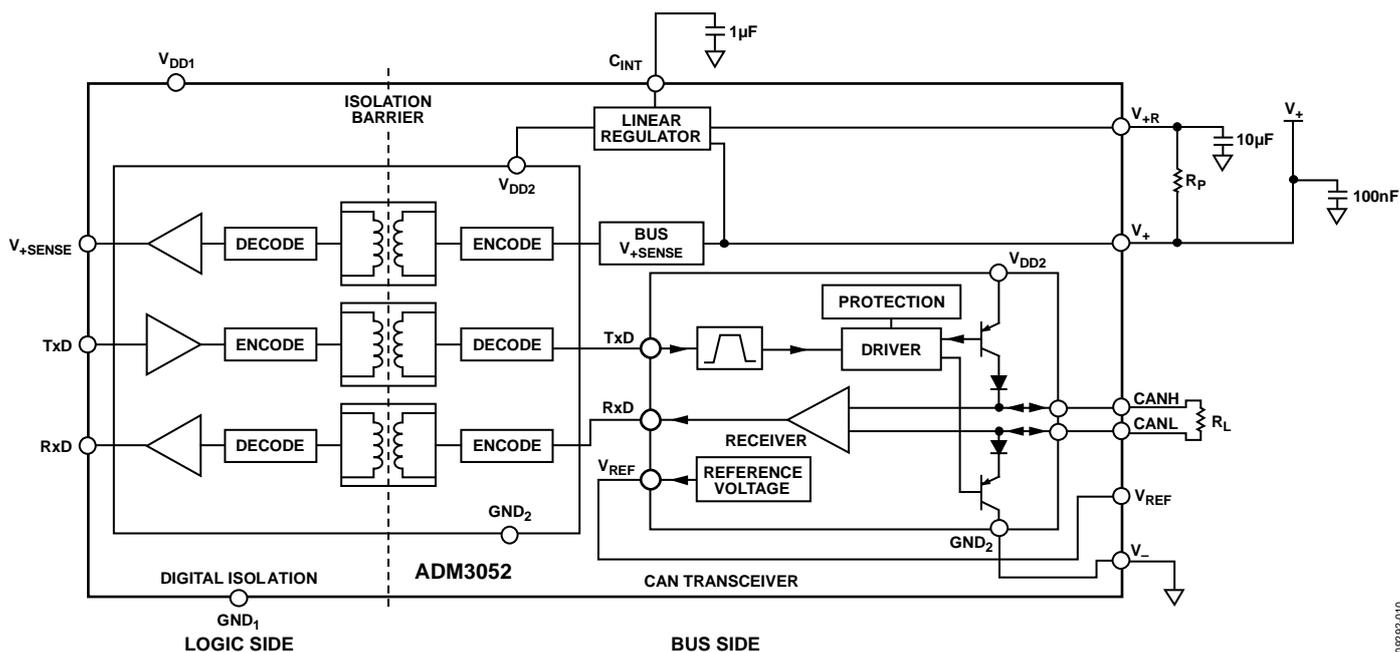


図 26. 電源電流測定テスト回路

# スイッチング特性

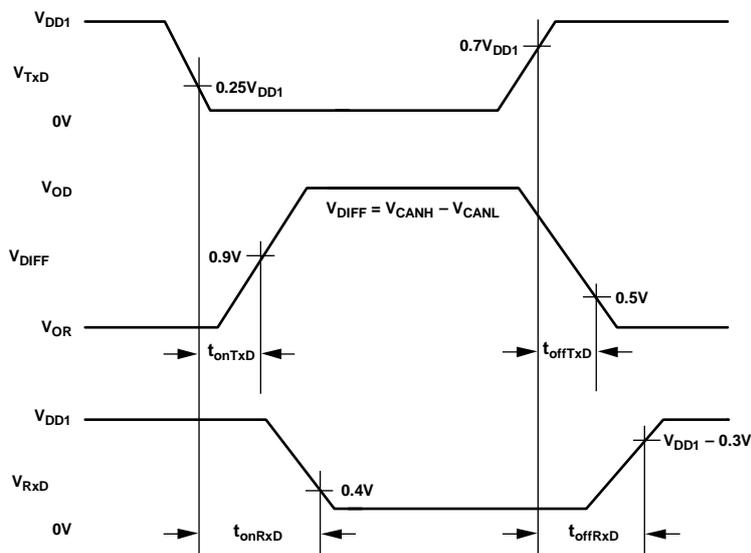


図 27. ドライバとレシーバの伝搬遅延

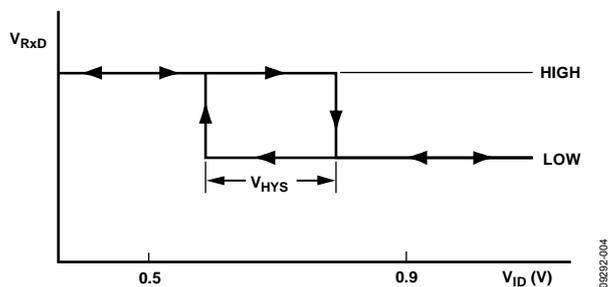


図 28. レシーバ入力ヒステリシス

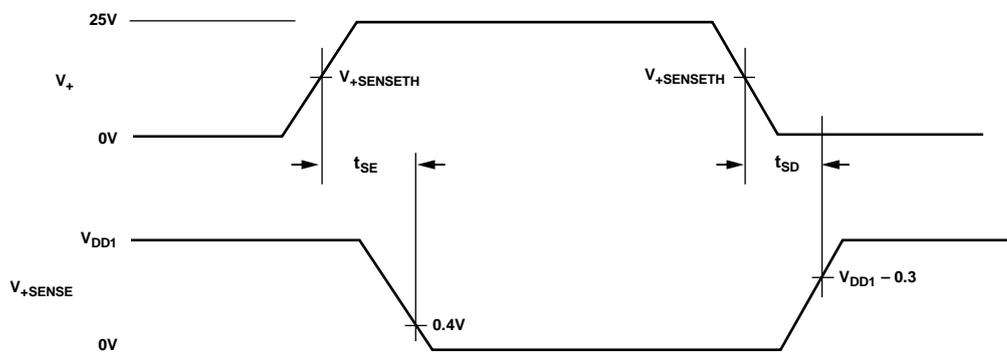


図 29.  $V_{+SENSE}$  のイネーブル/ディスエーブル時間

## 回路説明

### CAN トランシーバの動作

CAN バスにはドミナント(優性)とリセッシブ(劣性)と呼ばれる 2 つの状態があります。CANH と CANL の間の差動電圧が 0.9 V を超えるとき、ドミナント状態がバスへ出力されます。CANH と CANL の間の差動電圧が 0.5 V を下回るとき、リセッシブ状態がバスへ出力されます。ドミナント・バス状態では、CANH ピンがハイ・レベルに、CANL ピンがロー・レベルに、それぞれなります。リセッシブ・バス状態では、CANH ピンと CANL ピンがハイ・インピーダンス状態になります。

### 電氣的絶縁性

ADM3052では、電氣的絶縁はインターフェースのロジック側で実現されています。したがって、デバイスはデジタル・アイソレーション部とトランシーバ部から構成されています(図 30)。TxDピンに入力されるドライバ入力信号はロジック・グラウンド(GND<sub>I</sub>)を基準としており、絶縁障壁を超えて絶縁グラウンド(V<sub>-</sub>)を基準とするトランシーバ部に渡されます。同様に、トランシーバ部の絶縁グラウンドを基準とするレシーバ入力とV<sub>+</sub>は、絶縁障壁を超えて渡され、ロジック・グラウンドを基準とする、それぞれRxDPinとV<sub>+SENSE</sub>に出力されます。

### iCoupler技術

デジタル信号は iCoupler 技術を採用する絶縁障壁を超えて送信されます。この技術では、チップ・サイズのトランス巻線を使って、障壁の一方から他方へデジタル信号を磁氣的に結合します。デジタル入力は、トランスの 1 次巻線を励磁できる能力を持つ波形にエンコードされます。2 次巻線では、誘導された波形が送信された元のバイナリ値にデコードされます。

入力での正および負のロジック変化により、狭いパルス(約 1 ns)がトランスを経由してデコーダに送られます。デコーダは双安定であるため、パルスによりセットまたはリセットされて、入力ロジックの変化が表されます。約 1 μs 以上入力にロジック変化がない場合、正常な入力状態を表す周期的なリフレッシュ・パルスのセットを送信して、出力での DC を正常に維持します。デコーダが約 5μs 間以上この内部パルスを受信しないと、入力側が電源オフであるか非動作状態にあると見なされて、出力が強制的にデフォルト状態にされます(表 9 と表 10 参照)。

### 真理値表

このセクションの真理値表では表 8 の省略表示を使っています。

表 8.真理値表の省略表示

Letter	Description
H	High level
L	Low level
I	Indeterminate
X	Don't care
Z	High impedance (off)
NC	Disconnected

表 9.送信

Supply Status		Input	Outputs			
V <sub>DD1</sub>	V <sub>+</sub>	TxD	Bus State	CANH	CANL	V <sub>+SENSE</sub>
On	On	L	Dominant	H	L	L
On	On	H	Recessive	Z	Z	L
On	On	Floating	Recessive	Z	Z	L
Off	On	X	Recessive	Z	Z	I
On	Off	L	I	I	I	H

表 10.受信

Supply Status		Inputs		Outputs	
V <sub>DD1</sub>	V <sub>+</sub>	V <sub>ID</sub> = CANH - CANL	Bus State	RxD	V <sub>+SENSE</sub>
On	On	≥ 0.9 V	Dominant	L	L
On	On	≤ 0.5 V	Recessive	H	L
On	On	0.5 V < V <sub>ID</sub> < 0.9 V	I	I	L
On	On	Inputs open	Recessive	H	L
Off	On	X	X	I	I
On	Off	X	X	H	H

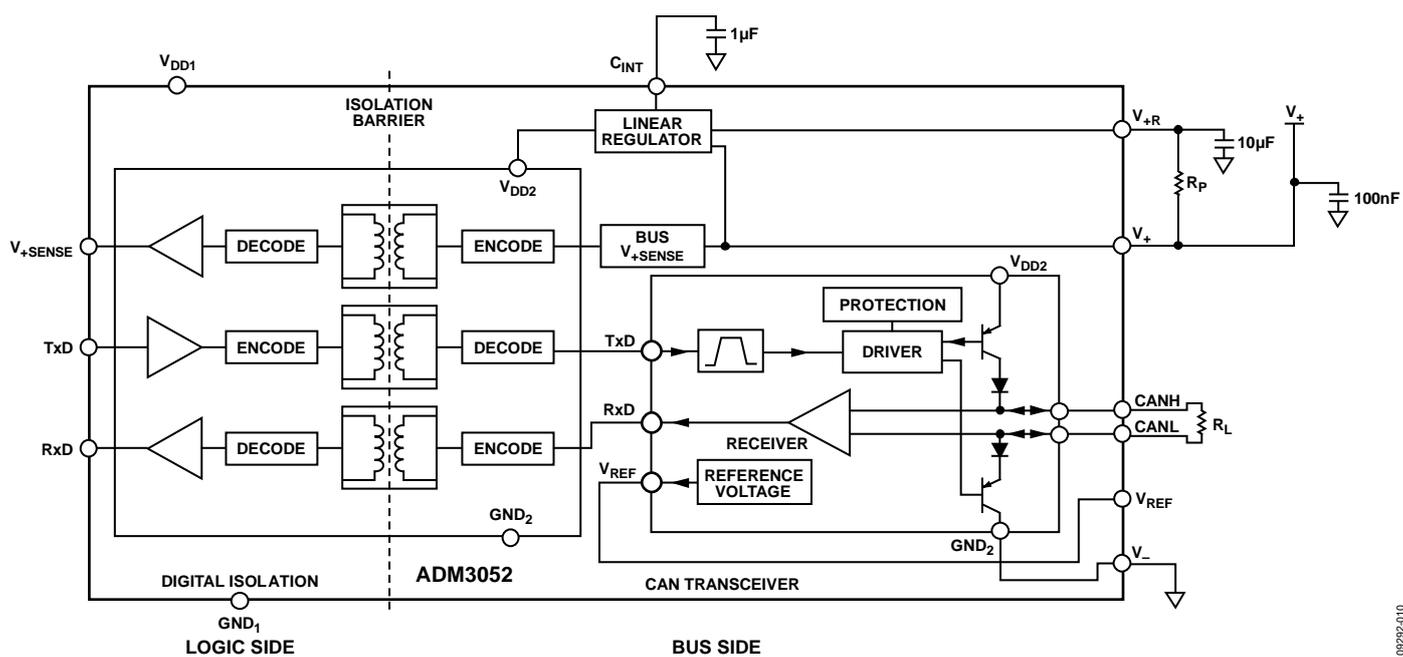


図 30. デジタル・アイソレーション・セクションとトランシーバ・セクション

0929-010

## サーマル・シャットダウン

ADM3052はサーマル・シャットダウン回路を内蔵しており、故障時に消費電力が大きくなり過ぎないように保護しています。ドライバ出力を低インピーダンス電源に短絡させると、大きなドライバ電流が流れます。温度検出回路がこの状態でのチップ温度上昇を検出して、ドライバ出力をディスエーブルします。この回路は、ジャンクション温度が 150 °Cに到達したとき、ドライバ出力をディスエーブルするようにデザインされています。デバイスが冷えて温度 140 °Cになると、ドライバは再イネーブルされます。

## リニア・レギュレータ

リニア・レギュレータは  $V_+$  バス電源 (11 V~25 V) を入力してこの電圧を 5 V へレギュレーションして、バス側内部回路 (*iCoupler* アイソレーション、 $V_{+SENSE}$ 、トランシーバ回路)の電源として供給します。このリニア・レギュレータは、2つのレギュレーション・ループを使って、内部チップと外付け抵抗で消費される電力を供給します。これにより、パッケージ内の発熱が削減されています。300  $\Omega$  の外付け抵抗は、電力定格 750 mW で許容誤差 1% である必要があります。

## 磁界耐性

*iCoupler* の磁界耐性の限界は、トランスの受信側コイルに発生する誘導電圧が十分大きくなり、デコーダをセットまたはリセットさせる誤動作が発生することで決まります。この状態が発生する条件を以下の解析により求めます。ADM3052の 3 V動作は最も敏感な動作モードであるため、この条件について調べます。

トランス出力でのパルスは 1 V 以上の振幅を持っています。デコーダは約 0.5 V の検出スレッシュホールドを持つので、誘導電圧に対しては 0.5 V の余裕を持っています。

受信側コイルへの誘導電圧は次式で与えられます。

$$V = \left( \frac{-d\beta}{dt} \right) \sum \pi r_n^2; n=1, 2, \dots, N$$

ここで、

$\beta$  = 磁束密度(Gauss)

$N$  = 受信側コイルの巻数

$r_n$  = 受信側コイルの  $n$  回目の半径(cm)

受信側コイルの形状が与えられ、かつ誘導電圧がデコーダにおける 0.5 V 余裕の最大でも 50% であるとする、最大許容磁界は図 31 を使って計算されます。

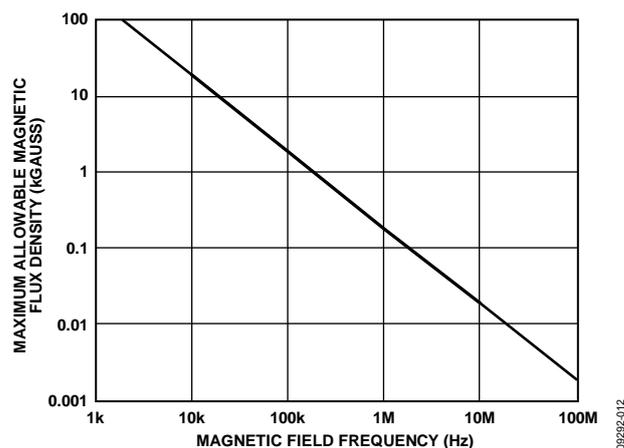


図 31.最大許容外部磁束密度

例えば、磁界周波数 = 1 MHz で、最大許容磁界 = 0.2 Kgauss の場合、受信側コイルでの誘導電圧は 0.25 V になります。これは検出スレッシュホールドの約 50% であるため、出力変化の誤動作はありません。同様に、仮にこのような条件が送信パルス内に存在し、さらに最悪ケースの極性であっても、受信パルスが 1.0 V 以上から 0.75V へ減少されるため、デコーダの検出スレッシュホールド 0.5 V に対してなお余裕を持っています。

図 32 に磁束密度値を示します。この図ではADM3052のトランスから与えられた距離のところで最大許容電流のような良く知られた数値を使って、磁束密度値を表しています。

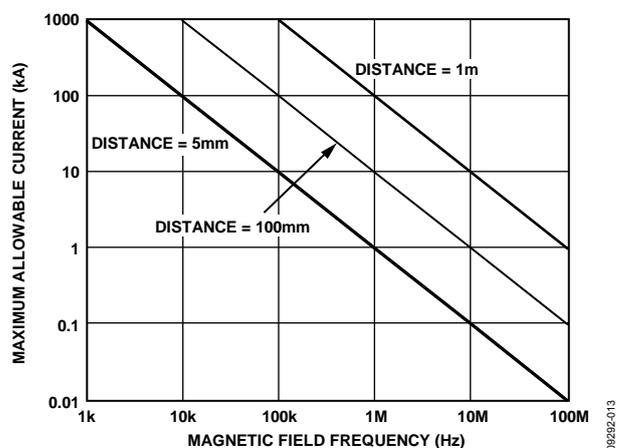


図 32.様々な電流値とADM3052までの距離に対する最大許容電流

強い磁界と高周波が合わさると、PCB パターンで形成されるループに十分大きな誤差電圧が誘導されて、後段回路のスレッシュホールドがトリガされてしまうことに注意が必要です。パターンのレイアウトでは、このようなことが発生しないように注意する必要があります。

## アプリケーション情報

## 代表的なアプリケーション

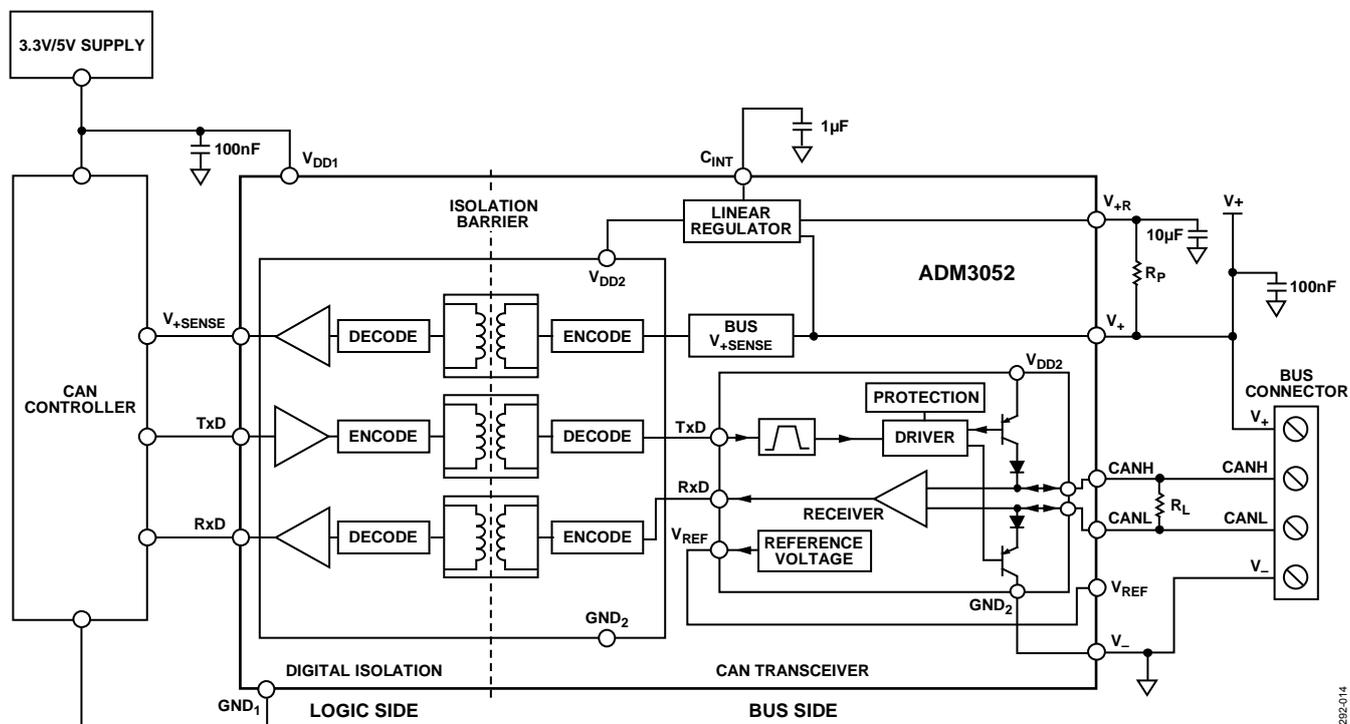
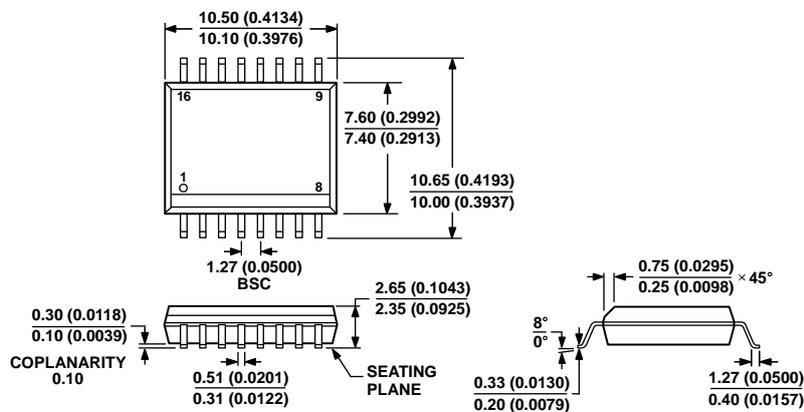


図 33. ADM3052を使用した代表的な絶縁型 CAN ノード

09292-014

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MS-013-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

03-27-2007-B

図 34.16 ピン標準スモール・アウトライン・パッケージ [SOIC\_W]  
 ワイド・ボディ  
 (RW-16)  
 寸法: mm (インチ)

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
ADM3052BRWZ	-40°C to +85°C	16-Lead SOIC_W	RW-16
ADM3052BRWZ-REEL7	-40°C to +85°C	16-Lead SOIC_W	RW-16
EVAL-ADM3052EBZ		Evaluation Board	

Z = RoHS 準拠製品。