

ADM1177

特長

- 電源オン状態のバックプレーンでボードの安全な抜き差しが可能
- 3.15~16.5V電源電圧を制御
- 高精度の電流検出アンプ
- 高精度電圧入力
- 電圧と電流のリードバックが可能な12ビットA/Dコンバータ
- 外付けNチャンネルFETゲートを駆動するチャージ・ポンプ付きドライバ
- 回路ブレーカ付きの調整可能なアナログ電流制限機能
- ±3%精度のホットスワップ電流制限レベル
- 高速応答によりピーク障害電流を制限
- 電流障害時の自動リトライまたはラッチオフ
- TIMERピンを使った設定可能なホットスワップ・タイミング
- 初期電流ランプ・レートの設定およびリファレンス調整を可能にするソフト・スタート・ピン
- アクティブ・ハイのONピン
- I²C®高速モード準拠のインターフェース (最大400kHz)
- 10ピンMSOP

アプリケーション

- 電力モニタ/電力バジェット
- 電話局用機器
- 通信/データ通信用機器
- PC/サーバ

概要

ADM1177は、12ビットの内蔵A/Dコンバータ (ADC) を使って電流と電圧をデジタル・モニタするホットスワップ・コントローラです。電流データと電圧データの読出しにはI²Cインターフェースを使用します。

内蔵の電流検出アンプは、パワー・パス内に接続されたセンス抵抗の両端電圧をVCCピンとSENSEピン経由して検出します。

ADM1177はGATEピンを経由して、パワー・パス内に接続された外付けNチャンネルFETのゲート電圧を制御して、センス抵抗を流れる電流を制限します。センス電圧 (したがってインラッシュ電流) を、予め設定された最大値以下に抑えます。

ADM1177は、最大電流が流れる時間を制限して外部FETを保護します。この電流制限時間は、TIMERピンに接続したコンデンサで設定します。また、ホットスワップ後に発生する可能性のある過電流に対しても保護機能を備えています。回路で短絡が生じた場合には、センス抵抗を流れる電流が過電流トリップ・スレッシュホールドを超えるので、GATEピンがプルダウンされてFETは直ちにオフとなります。

機能ブロック図

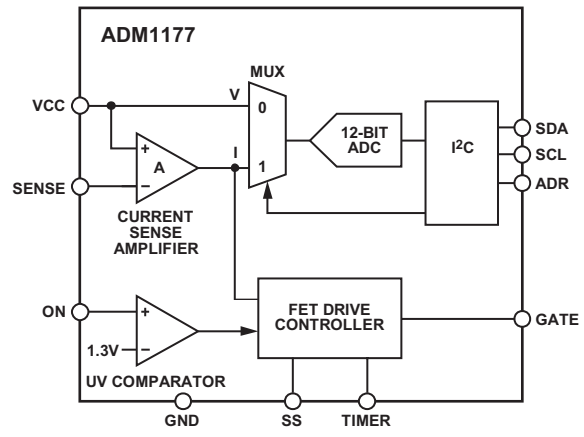


図1

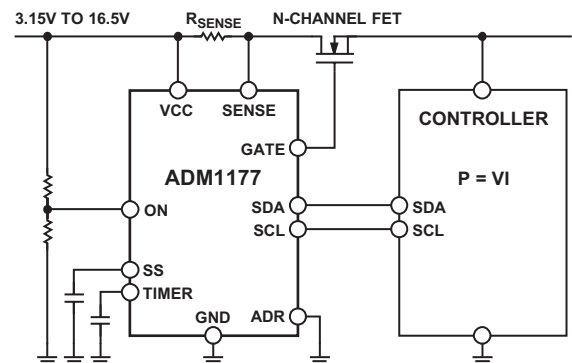


図2. アプリケーション図

デバイスはソフト・スタート (SS) ピンも備えています。このピンで電流検出アンプのリファレンス電圧を制御することができます。スタートアップ時には内部の電流源によってこのピン上のコンデンサが充電されるため、初期電流ランプのプロファイル設定が可能となります。このピンを電圧駆動してリファレンス電圧を変更することもできます。

12ビットADCは、センス抵抗を流れる電流とVCCピンの電源電圧を測定できます。コントローラは、業界標準のI²Cインターフェースを経由して、ADCから電流データと電圧データを読み取ります。電圧と電流の測定はI²Cコマンドで実行できます。ADCを連続動作させて、必要に応じて最新の変換データを読み取ることもできます。ADRピンの接続方法に応じて、最大4つの固有なI²Cアドレスを発生させることができます。

ADM1177は、10ピンMSOPパッケージを採用しています。

ADM1177

目次

特長	1	初期タイミング・サイクル	14
アプリケーション	1	ADM1177-1のホットスワップ・リトライ・サイクル	15
概要	1	ソフト・スタート (SSピン)	15
機能ブロック図	1	電圧および電流のリードバック	16
改訂履歴	2	シリアル・バス・インターフェース	16
仕様	3	I ² Cバス上でのADM1177の識別	16
絶対最大定格	6	一般的なI ² Cタイミング	16
熱特性	6	書込み動作と読出し動作	18
ESDに関する注意	6	クイック・コマンド	18
ピン配置とピン機能の説明	7	バイト書込みコマンド	18
代表的な性能特性	8	書込み拡張バイト	19
ホットスワップ機能の概要	13	電圧および/または電流データ・バイトの読出し	20
アンダー電圧ロックアウト	13	アプリケーション情報	22
ONピンの機能	13	アプリケーションの波形	22
TIMERピンの機能	13	ケルビン・センス抵抗接続	23
ホットスワップ中のGATEとTIMERの機能	14	外形寸法	24
電流制限値と故障電流制限時間の計算	14	オーダー・ガイド	24

改訂履歴

4/07—Rev. 0 to Rev. A

Changes to GATE and TIMER Functions During a Hot Swap Section	14
Changes to Calculating Current Limits and Fault Current Limit Time Section	14
Changes to Initial Timing Cycle Section	14
Changes to Soft Start (SS Pin) Section	15
Changes to Table 5	16
Changes to Figure 34 and Figure 35	17
Changes to Figure 39	19
Changes to Figure 41 and Figure 42	20
Added Applications Information Heading	22

9/06—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{CC}=3.15\sim 16.5V$ 、 $T_A=-40\sim +85^{\circ}C$ 、 T_A (typ) = $25^{\circ}C$ 。

表1

Parameter	Min	Typ	Max	Unit	Conditions
VCC PIN					
Operating Voltage Range, V_{VCC}	3.15		16.5	V	V_{CC} rising
Supply Current, I_{CC}		1.7	2.5	mA	
Undervoltage Lockout, V_{UVLO}		2.8		V	
Undervoltage Lockout Hysteresis, $V_{UVLOHYS}$		80		mV	
ON PIN					
Input Current, I_{INON}	-100		+100	nA	ON < 1.5 V
	-2		+2	μ A	
Rising Threshold, V_{ONTH}	1.26	1.3	1.34	V	ON rising
Trip Threshold Hysteresis, V_{ONHYS}	35	50	65	mV	
Glitch Filter Time		3		μ s	
SS PIN					
Pull-Up Current, I_{ISSPU}		10		μ A	$V_{SS} = 0$ V to 1 V
Current Setting Gain, $GAIN_{SS}$	9.5	10	10.5	V/V	V_{SS}/V_{CB} ; $V_{SS} = 0.5$ V to 1 V
Soft Start Completion Voltage, SS_{HIGHV}		1		V	SS continues to pull up beyond 1 V
Pull-Down Current, I_{ISSPD}		70		μ A	Under fault
SENSE PIN					
Input Leakage, I_{SENSE}	-1		+1	μ A	$V_{SENSE} = V_{VCC}$
Overcurrent Fault Timing Threshold, V_{OCTRIM}	92			mV	$V_{OCTRIM} = (V_{VCC} - V_{SENSE})$, fault timing starts on the TIMER pin
Overcurrent Limit Threshold, V_{LIM}	97	100	103	mV	$V_{LIM} = (V_{VCC} - V_{SENSE})$, closed-loop regulation to a current limit
Fast Overcurrent Trip Threshold, V_{OCFAST}			115	mV	$V_{OCFAST} = (V_{VCC} - V_{SENSE})$, gate pull-down current turned on
GATE PIN					
Drive Voltage, V_{GATE}	3	6	9	V	$V_{GATE} - V_{VCC}$, $V_{VCC} = 3.15$ V
	9	11	13	V	$V_{GATE} - V_{VCC}$, $V_{VCC} = 5$ V
	7	10	13	V	$V_{GATE} - V_{VCC}$, $V_{VCC} = 16.5$ V
Pull-Up Current	8	12.5	17	μ A	$V_{GATE} = 0$ V
Pull-Down Current		1.5		mA	$V_{GATE} = 3$ V, $V_{VCC} = 3.15$ V
		5		mA	$V_{GATE} = 3$ V, $V_{VCC} = 5$ V
		7		mA	$V_{GATE} = 3$ V, $V_{VCC} = 16.5$ V
TIMER PIN					
Pull-Up Current (Power-On Reset), $I_{TIMERUPPOR}$	-3.5	-5	-6.5	μ A	Initial cycle, $V_{TIMER} = 1$ V
Pull-Up Current (Fault Mode), $I_{TIMERUPFAULT}$	-40	-60	-80	μ A	During current fault, $V_{TIMER} = 1$ V
Pull-Down Current (Retry Mode), $I_{TIMERDNRETRY}$		2	3	μ A	After current fault and during a cool-down period on a retry device, $V_{TIMER} = 1$ V
Pull-Down Current, $I_{TIMERDN}$		100		μ A	Normal operation, $V_{TIMER} = 1$ V
Trip Threshold High, V_{TIMERH}	1.26	1.3	1.34	V	TIMER rising
Trip Threshold Low, V_{TIMERL}	0.175	0.2	0.225	V	TIMER falling
ADR PIN					
Set Address to 00, V_{ADRL0W}	0		0.8	V	Low state
Set Address to 01, R_{ADRL0W}	135	150	165	k Ω	Resistor to ground state, load pin with specified resistance for 01 decode
Set Address to 10, $I_{ADRHIGH}$	-1		+1	μ A	Open state, maximum load allowed on ADR pin for 10 decode
Set Address to 11, $V_{ADRHIGH}$	2		5.5	V	High state
Input Current for 11 Decode, I_{ADRL0W}		3	10	μ A	$V_{ADR} = 2.0$ V to 5.5 V
Input Current for 00 Decode, $I_{ADRHIGH}$	-40	-22		μ A	$V_{ADR} = 0$ V to 0.8 V

ADM1177

Parameter	Min	Typ	Max	Unit	Conditions
MONITORING ACCURACY¹					
Current Sense Absolute Accuracy	-1.45		+1.45	%	$V_{SENSE} = 75 \text{ mV}$ 0°C to +70°C
	-1.8		+1.8	%	$V_{SENSE} = 50 \text{ mV}$ 0°C to +70°C
	-2.8		+2.8	%	$V_{SENSE} = 25 \text{ mV}$ 0°C to +70°C
	-5.7		+5.7	%	$V_{SENSE} = 12.5 \text{ mV}$ 0°C to +70°C
	-1.5		+1.5	%	$V_{SENSE} = 75 \text{ mV}$ 0°C to +85°C
	-1.8		+1.8	%	$V_{SENSE} = 50 \text{ mV}$ 0°C to +85°C
	-2.95		+2.95	%	$V_{SENSE} = 25 \text{ mV}$ 0°C to +85°C
	-6.1		+6.1	%	$V_{SENSE} = 12.5 \text{ mV}$ 0°C to +85°C
	-1.95		+1.95	%	$V_{SENSE} = 75 \text{ mV}$ -40°C to +85°C
	-2.45		+2.45	%	$V_{SENSE} = 50 \text{ mV}$ -40°C to +85°C
	-3.85		+3.85	%	$V_{SENSE} = 25 \text{ mV}$ -40°C to +85°C
	-6.7		+6.7	%	$V_{SENSE} = 12.5 \text{ mV}$ -40°C to +85°C
V_{SENSE} for ADC Full Scale		105.84		mV	This is an absolute value to be used when converting ADC codes to current readings; any inaccuracy in this value is factored into absolute current accuracy values (see specifications for Current Sense Absolute Accuracy)
Voltage Sense Accuracy	-0.85		+0.85	%	$V_{CC} = 3 \text{ V}$ minimum (low range) 0°C to +70°C
	-0.9		+0.9	%	$V_{CC} = 6 \text{ V}$ minimum (high range) 0°C to +70°C
	-0.85		+0.85	%	$V_{CC} = 3 \text{ V}$ minimum (low range) 0°C to +85°C
	-0.9		+0.9	%	$V_{CC} = 6 \text{ V}$ minimum (high range) 0°C to +85°C
	-0.9		+0.9	%	$V_{CC} = 3 \text{ V}$ minimum (low range) -40°C to +85°C
	-1.15		+1.15	%	$V_{CC} = 6 \text{ V}$ minimum (high range) -40°C to +85°C
V_{CC} for ADC Full Scale, Low Range (VRANGE = 1)		6.65		V	These are absolute values to be used when converting ADC codes to voltage readings; any inaccuracy in these values is factored into voltage accuracy values (see specifications for Voltage Accuracy)
V_{CC} for ADC Full Scale, High Range (VRANGE = 0)		26.35		V	
I²C TIMING					
Low Level Input Voltage, V_{IL}			$0.3 V_{BUS}$	V	$I_{OL} = 3 \text{ mA}$ $C_B = \text{bus capacitance from SDA to GND}$
High Level Input Voltage, V_{IH}		$0.7 V_{BUS}$		V	
Low Level Output Voltage on SDA, V_{OL}			0.4	V	
Output Fall Time on SDA from V_{IHMIN} to V_{ILMAX}	$20 + 0.1 C_B$		250	ns	
Maximum Width of Spikes Suppressed by Input Filtering on SDA and SCL Pins	50		250	ns	
Input Current, I_I , on SDA/SCL When Not Driving Out a Logic Low	-10		+10	μA	
Input Capacitance on SDA/SCL		5		pF	
SCL Clock Frequency, f_{SCL}			400	kHz	
Low Period of the SCL Clock	600			ns	
High Period of the SCL Clock	1300			ns	
Setup Time for a Repeated Start Condition, $t_{SU,STA}$	600			ns	
SDA Output Data Hold Time, $t_{HD,DAT}$	100		900	ns	

Parameter	Min	Typ	Max	Unit	Conditions
Setup Time for a Stop Condition, $t_{\text{SU:STO}}$	600			ns	
Bus Free Time Between a Stop and a Start Condition, t_{BUF}	1300			ns	
Capacitive Load for Each Bus Line			400	pF	

¹ モニタ精度とは、特定の電圧／電流に対してリードバックされるコード内の誤差を表します。これはアンプ誤差、リファレンス誤差、ADC誤差、ADCフルスケール変換係数の誤差を組み合わせたものとなります。

絶対最大定格

表2

Parameter	Rating
VCC Pin	20 V
SENSE Pin	20 V
TIMER Pin	-0.3 V to +6 V
ON Pin	-0.3 V to +20 V
SS Pin	-0.3 V to +6 V
GATE Pin	30 V
SDA Pin, SCL Pin	-0.3 V to +7 V
ADR Pin	-0.3 V to +6 V
Storage Temperature Range	-65°C to +125°C
Operating Temperature Range	-40°C to +85°C
Lead Temperature (Soldering, 10 sec)	300°C
Junction Temperature	150°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。


熱特性

θ_{JA} は、最悪の条件、すなわち回路ボードに表面実装パッケージをハンダ付けした状態で規定しています。

表3. 熱抵抗

Package type	θ_{JA}	Unit
10-Lead MSOP	137.5	°C/W

ESDに関する注意

	<p>ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスで高エネルギーの静電放電が発生した場合、損傷を生じる可能性があります。性能劣化や機能低下を防止するため、ESDに対して適切な予防措置をとることが推奨されます。</p>
---	---

ピン配置とピン機能の説明

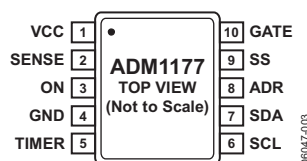


図3. ピン配置

表4. ピン機能の説明

ピン番号	記号	説明
1	VCC	正電源入力ピン。動作電源電圧範囲は3.15~16.5Vです。アンダー電圧ロックアウト (UVLO) 回路は、低電源電圧が検出されたときにADM1177をリセットします。
2	SENSE	電流検出入力ピン。VCCピンとSENSEピンの間のセンス抵抗で、アナログ電流制限値を設定します。ADM1177のホットスワップ動作により、外付けFETゲートを制御して電圧 ($V_{VCC} - V_{SENSE}$) を100mV以下に維持します。
3	ON	アンダー電圧入力ピン (アクティブ・ハイ)。内蔵ONコンパレータのトリップ・スレッシュホールドは1.3Vです。このコンパレータ出力をホットスワップ動作のイネーブル信号として使います。VCCとGNDの間に抵抗分圧器を外付けし、ONピンを使ってVCCの特定の電圧でホットスワップをイネーブルして、アンダー電圧機能を提供します。
4	GND	チップのグラウンド・ピン。
5	TIMER	タイマ・ピン。外付けのコンデンサ C_{TIMER} は、初期タイミング・サイクル遅延270ms/ μ Fと故障遅延21.7ms/ μ Fを設定します。GATEピンは、TIMERピンが上限スレッシュホールドを超えるとオフになります。外付けのZenerを用いたオーバー電圧の検出では、このピンをハイレベルにすることができます。
6	SCL	I ² Cクロック・ピン。オープンドレイン入力であるため外付けの抵抗プルアップが必要です。
7	SDA	I ² CデータI/Oピン。オープンドレイン入出力であるため外付けの抵抗プルアップが必要です。
8	ADR	I ² Cアドレス・ピン。ローレベルに固定、ハイレベルに固定、フロート状態のまま、または抵抗を使ってローレベルに固定のいずれかにより、4つの異なるI ² Cアドレスを設定できます。
9	SS	ソフト・スタート・ピン。電流検出アンプのリファレンス電圧を制御します。スタートアップ時に10 μ Aの電流源から充電されます。その後、ピンのコンデンサが初期電流ランプのスロープを設定します。SSピンを特定の電圧に駆動してリファレンス電圧を直接変更すれば、ゲイン10で電流制限値を調整できます。
10	GATE	ゲート出力ピン。外付けNチャンネルFETのハイサイド・ゲート駆動ピンです。FET駆動コントローラによって駆動されます。コントローラはチャージ・ポンプを使って12.5 μ Aのプルアップ電流を供給し、FET GATEピンを充電します。FET駆動コントローラは、GATEピンを変調して最大負荷電流 (センス抵抗により100mV) に安定化します。

代表的な性能特性

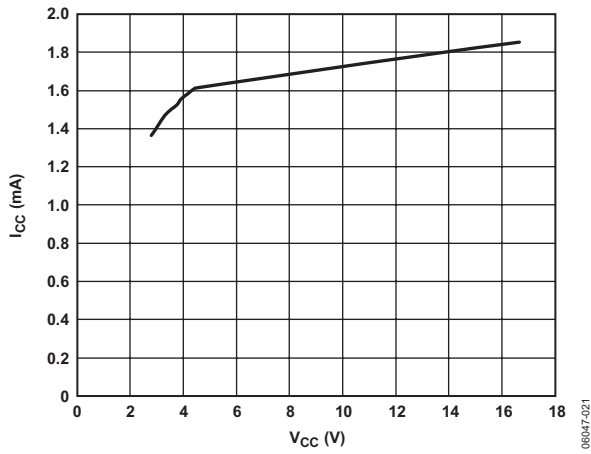


図4. 電源電圧 対 電源電流

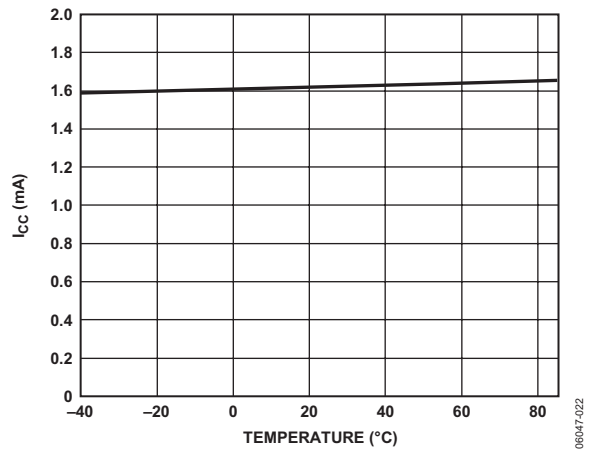


図7. 電源電流の温度特性 (ゲート・オン)

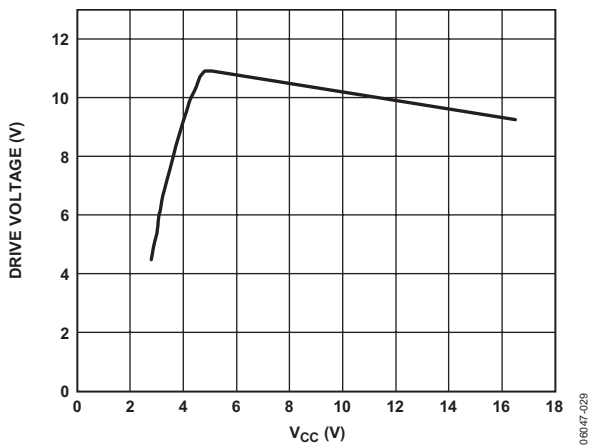


図5. 電源電圧 対 駆動電圧 ($V_{GATE}-V_{CC}$)

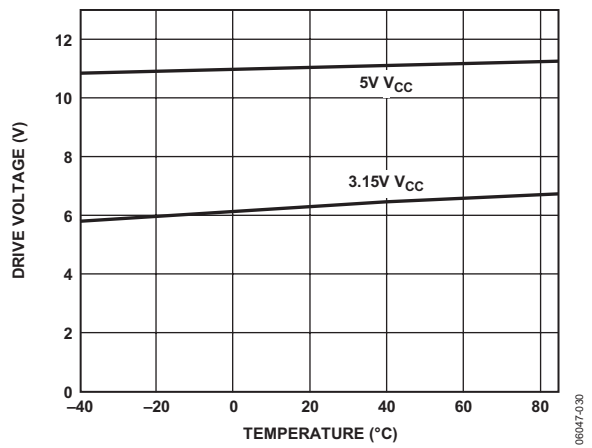


図8. 駆動電圧 ($V_{GATE}-V_{CC}$) の温度特性

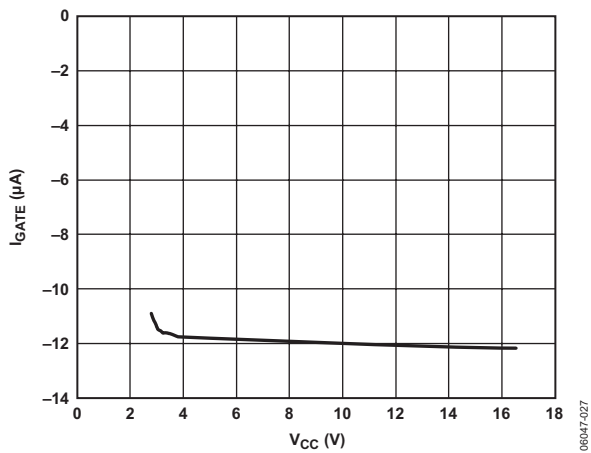


図6. 電源電圧 対 ゲート・プルアップ電流

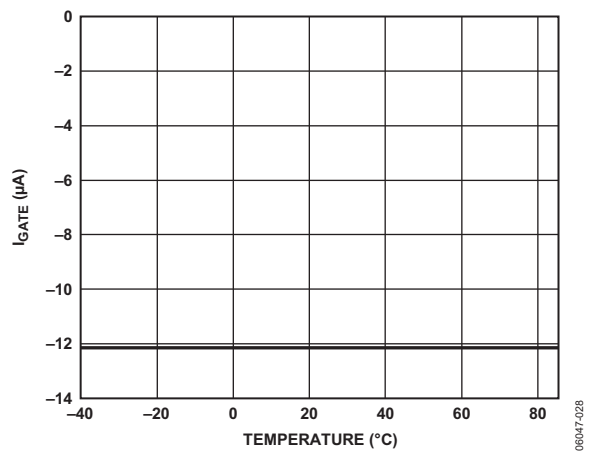


図9. ゲート・プルアップ電流の温度特性

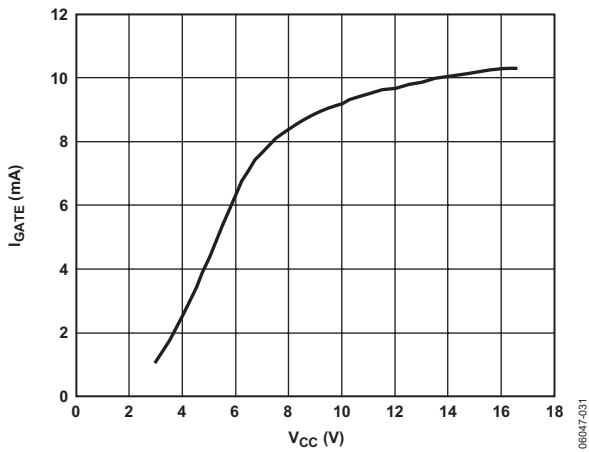


図10. V_{CC} ($V_{GATE}=5V$) 対 ゲート・プルダウン電流

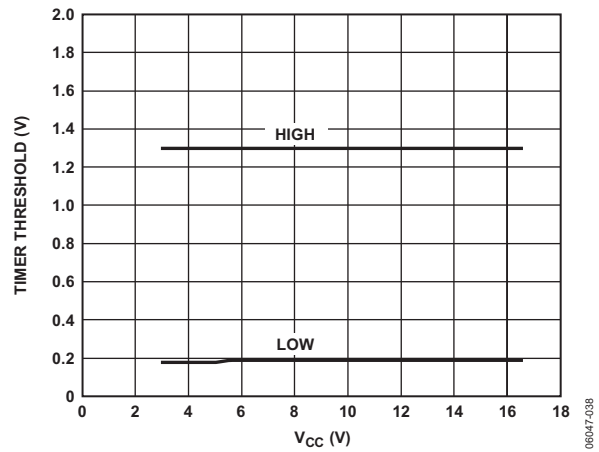


図13. 電源電圧 対 タイマ・スレッショールド

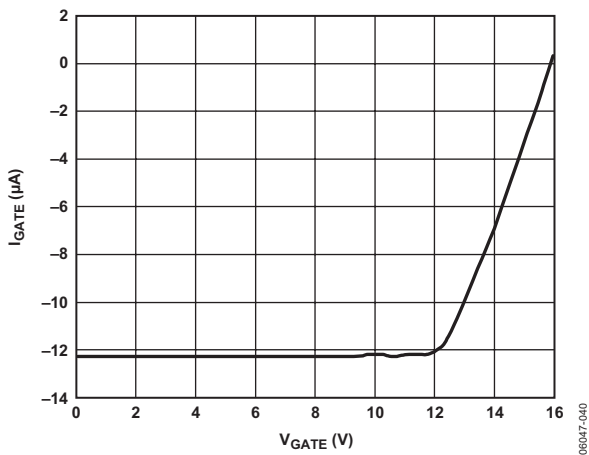


図11. ゲート電圧 ($V_{CC}=5V$) 対 ゲート・プルアップ電流

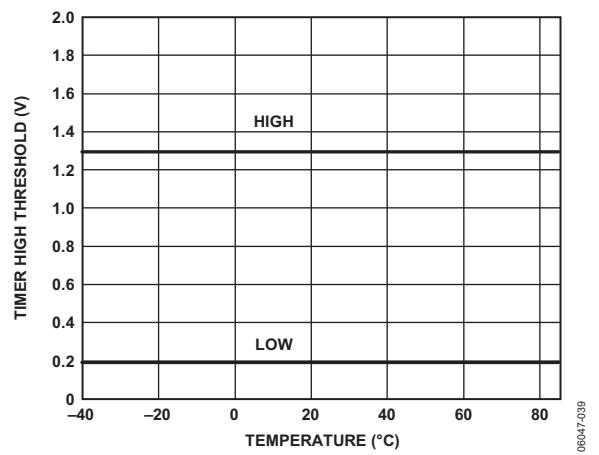


図14. タイマ・スレッショールドの温度特性

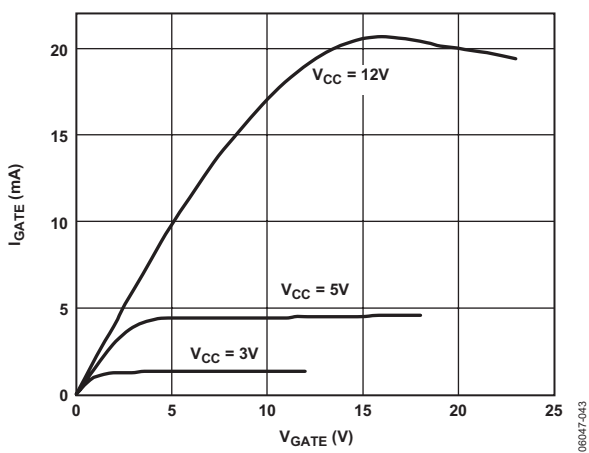


図12. ゲート電圧 対 ゲート・プルダウン電流

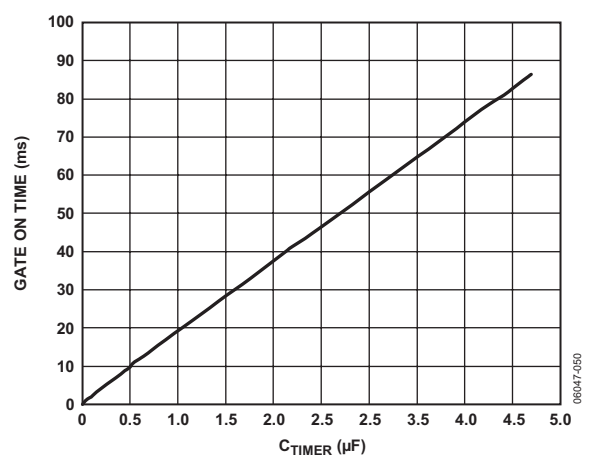


図15. タイマ容量 対 時間による電流制限

ADM1177

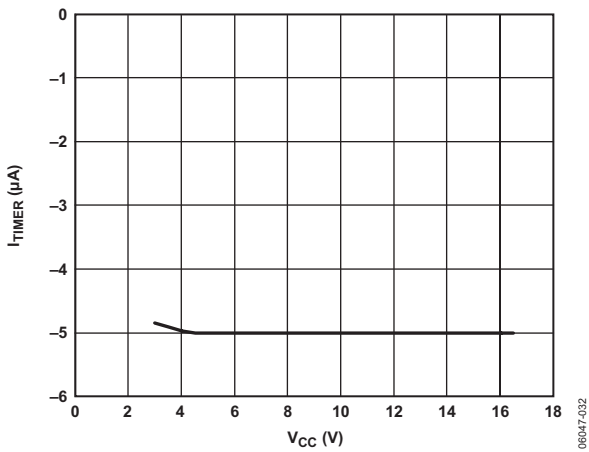


図16. 電源電圧 対 タイマ・プルアップ電流 (初期サイクル)

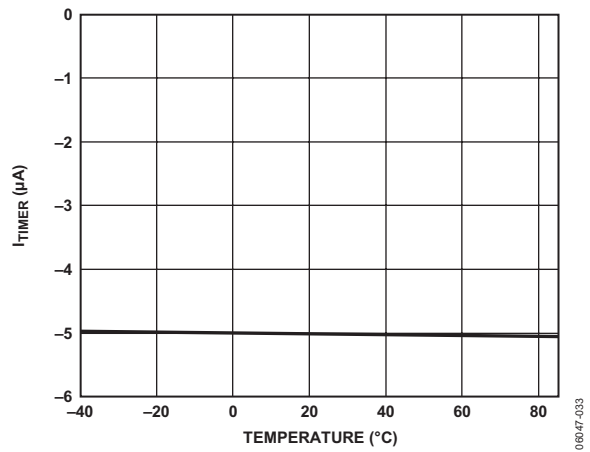


図19. タイマ・プルアップ電流 (初期サイクル) の温度特性

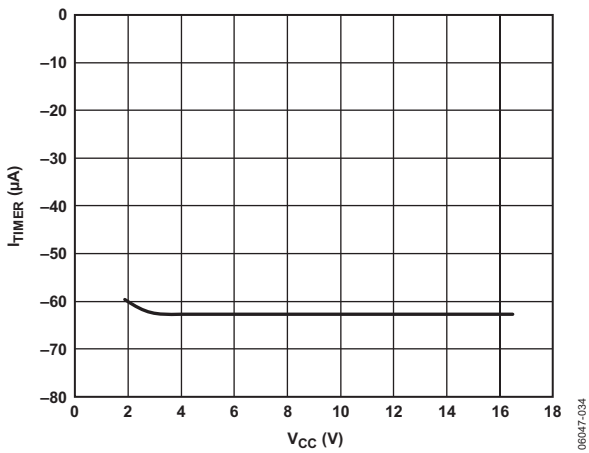


図17. 電源電圧 対 タイマ・プルアップ電流 (CB遅延)

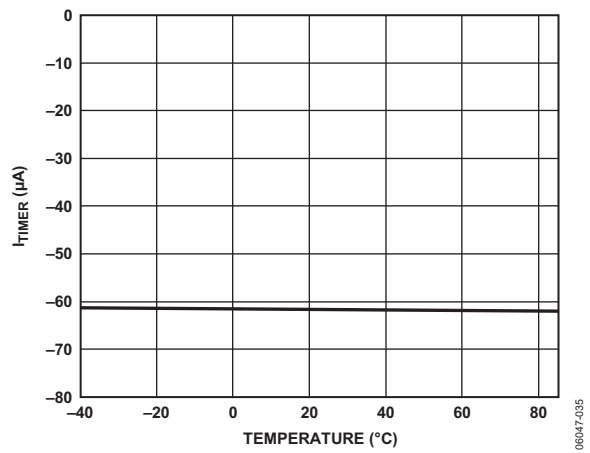


図20. タイマ・プルアップ電流 (CB遅延) の温度特性

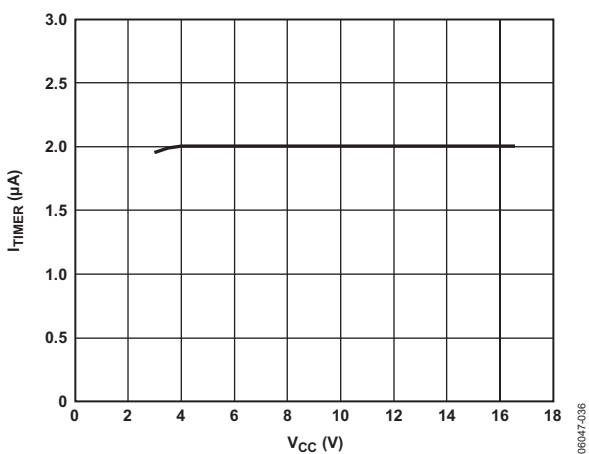


図18. 電源電圧 対 タイマ・プルダウン電流 (クールオフ・サイクル)

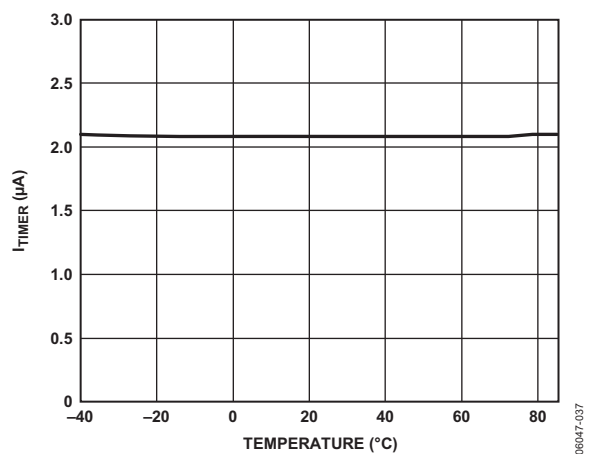


図21. タイマ・プルダウン電流 (クールオフ・サイクル) の温度特性

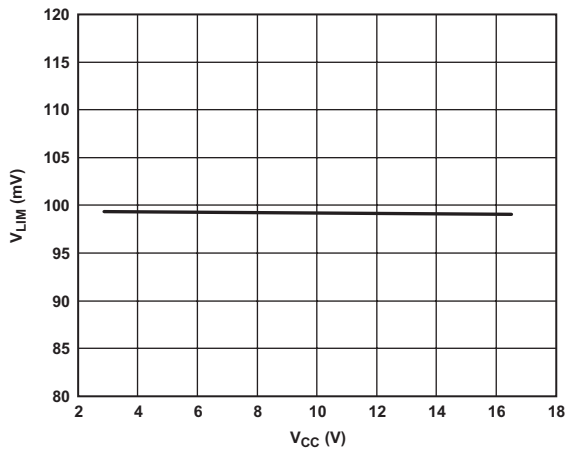


図22. 電源電圧 対 回路ブレーカ制限電圧

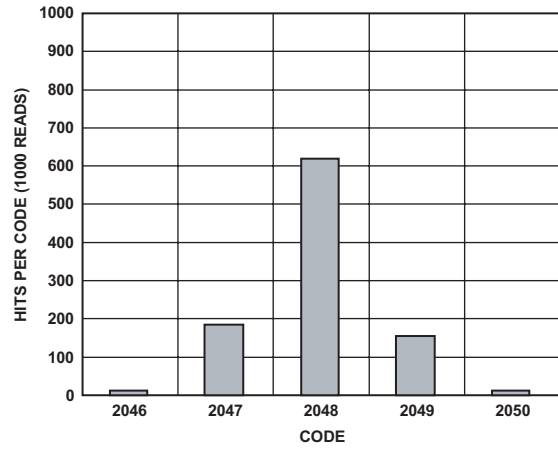


図25. ADCのノイズ、電流チャンネル、中央コード入力、読出し回数1000

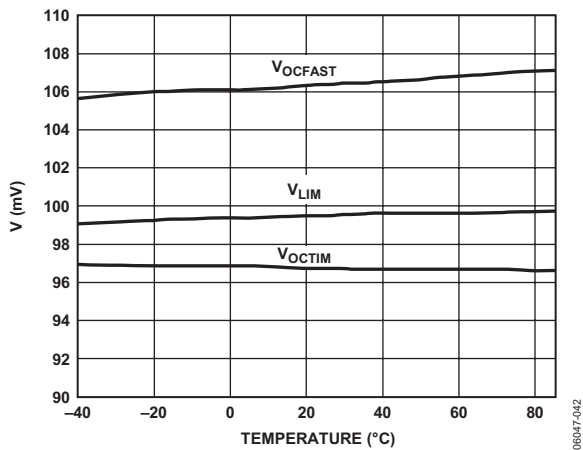


図23. V_{VOCTRIM}、V_{LIM}、V_{OCFAST}の温度特性

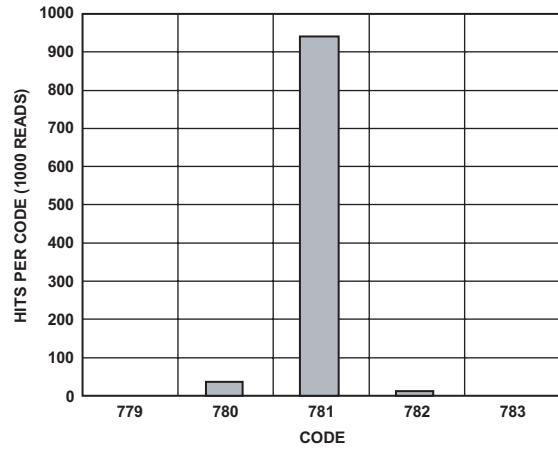


図26. ADCのノイズ、14：1電圧チャンネル、5V入力、読出し回数1000

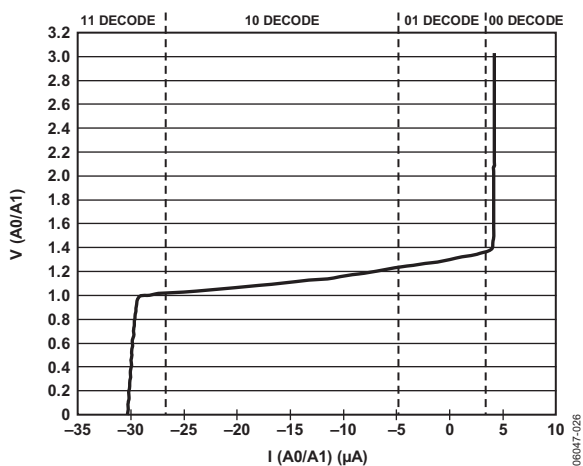


図24. 4つのアドレス指定オプションに対応したアドレス・ピン電流 対 アドレス・ピン電圧

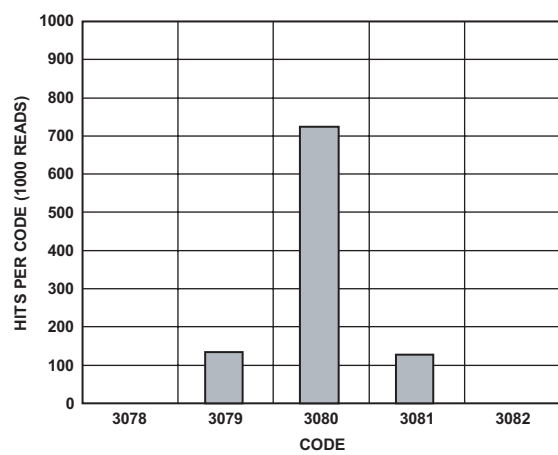


図27. ADCのノイズ、7：1電圧チャンネル、5V入力、読出し回数1000

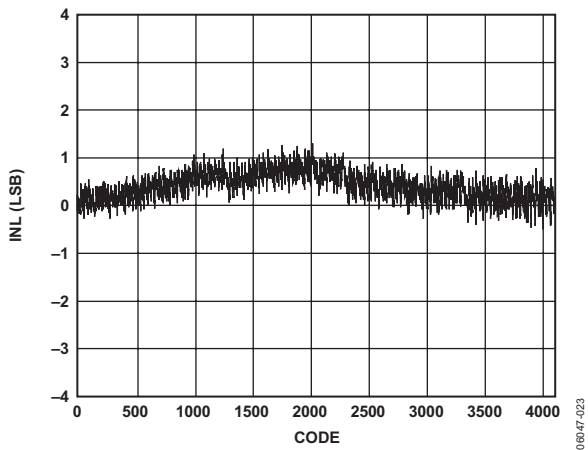


図28. ADCのINL

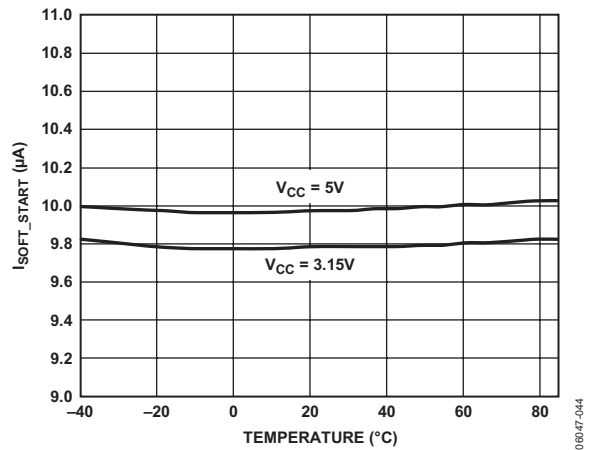


図30. SSピン・プルアップ電流の温度特性

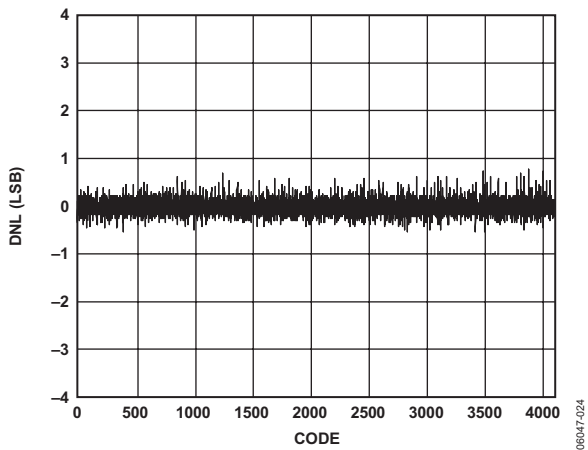


図29. ADCのDNL

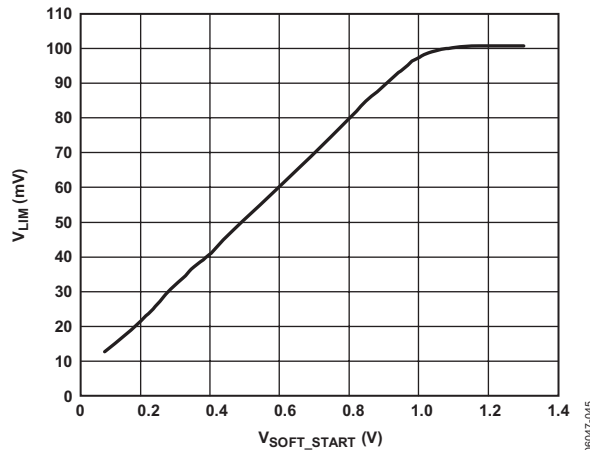


図31. V_{SS} 対 V_{LIM}

ホットスワップ機能の概要

回路ボードを電源オン状態（すなわちライブ状態）のバックプレーンに挿入すると電源バイパス・コンデンサが放電して、バックプレーン電源バスから大きな過渡電流が流れ込みます。この過渡電流は、システム上の他のボードをリセットできるバックプレーン電源の一時的な低下やコネクタ・ピンに対する回復不能な損傷を与えることがあります。ADM1177は回路ボードの電源電圧を制御された方法でオン/オフできるように設計されているため、ライブ・バックプレーンに回路ボードを安全に抜き差しすることができます。ADM1177は、バックプレーンまたは回路ボード自体に実装できます。

ADM1177は、ライブ電源レールと負荷の間に配置された外付けのNチャンネルFETのゲートを変調して、インラッシュ電流を固定の最大レベルに制限します。このホットスワップ機能は、カードのコネクタやFET自体を損傷から保護し、ライブ電源レール上の高い電流負荷によって生じる問題を軽減します。

ADM1177は、条件が満たされるまでGATEピンをプルダウンしてFETをオフにします。アンダー電圧ロックアウト回路は、デバイスに適正な入力電源電圧が供給されるのを確認します。入力電源電圧が正常に検出されると、デバイスは遅延を挿入する初期タイミング・サイクルを実行した後にホットスワップを実行するようにします。この遅延によって、ボードのパワーアップ前に確実にバックプレーン実装できるようになります。

初期タイミング・サイクルが完了すると、ホットスワップ機能はONピンの制御のもとにオンに切り替わります。ONピンがハイレベルになると、ホットスワップ動作を開始します。

ADM1177はFETのゲートを充電して負荷を接続します。この充電は、リニア電流制限値（ $100\text{mV}/R_{\text{SENSE}}$ に設定）に到達するまで続けられます。低負荷容量と高電流制限値の組み合わせの場合には、この制限値に達しないで負荷が完全に充電されない場合があります。制限値に達すると、ADM1177はGATEピンを調整して、この制限値の電流を維持します。電流が過電流故障タイミング・スレッシュホールド（公称値： $100\text{mV}/R_{\text{SENSE}}$ ）を上回ったとき、TIMERピンに電流を流して電流故障の発生タイミングを決定します。故障電流制限時間に到達する前に負荷の充電が完了すると（TIMERピンが1.3Vになったとき）、電流は過電流故障タイミング・スレッシュホールドを下回ります。ADM1177はGATEピンをさらに充電して、FETを完全に導通させて、 R_{ON} が最小になるようにします。TIMERピンは再度プルダウンされます。

負荷が電流制限値を下回る前に故障電流制限時間に達すると、故障が検出されて、GATEピンがプルダウンされ、FETがオフになり、ホットスワップ動作は停止します。

ADM1177-2はこの時点でラッチオフします。ONピンがアサート解除され再度アサートされた場合のみホットスワップを実行します。

ADM1177-1はホットスワップ動作を無制限にリトライしますが、各トライ間のクールダウン時間をTIMERピンで調整してFETが安全動作領域（SOA）から逸脱しないようにします。リトライ・デューティサイクルは、TIMERピンでの電流スレッシュホールドと電圧スレッシュホールドの組み合わせにより3.8%に設定されます。

ADM1177は、3.15~16.5Vの電源範囲で動作するようにデザインされています。

アンダー電圧ロックアウト

内蔵のアンダー電圧ロックアウト（UVLO）回路は、通常動作のときに V_{CC} 電源電圧が低くなりすぎるとADM1177をリセットします。UVLOは、2.8Vの低から高へのスレッシュホールド、80mVのヒステリシス特性を備えています。電源電圧が2.8Vを上回ると、ADM1177は初期タイミング・サイクルを開始します。

ONピンの機能

ADM1177-1には、アクティブ・ハイのONピンがあります。このONピンは、1.3Vの低から高へのスレッシュホールド、50mVのヒステリシス、3 μs のグリッチ・フィルタを備えたコンパレータへの入力になっています。ONピン入力が高レベルになると、GATEピンがグラウンド・レベルになるので、外付けFETがオフになり、ホットスワップ動作が停止します。このピンのプルダウン電流をオンにして、TIMERピンをリセットすることもできます。ONピンでローレベルからハイレベルへの変化が発生すると、スワップ動作が開始されます。ONピンは10k Ω のプルアップ抵抗で電源に接続することを推奨します。

また、ONピンの外付け抵抗分圧器を使って、内蔵のUVLO回路よりも高いアンダー電圧ロックアウト値を設定し、ホットスワップ動作を開始する V_{CC} 電源の電圧レベルを設定することもできます。初期タイミング・サイクル遅延が不十分な場合は、RCフィルタをONピンに追加してカード装着時の遅延時間を増やすことができます。

TIMERピンの機能

TIMERピンは、外付けコンデンサ C_{TIMER} を使って複数のタイミング機能を処理します。コンパレータのスレッシュホールドには、 V_{TIMERH} （0.2V）と V_{TIMERL} （1.3V）の2つがあります。タイミング電流源としては、5 μA プルアップ、60 μA プルアップ、2 μA プルダウン、100 μA プルダウンの4つがあります。100 μA のプルダウンは理想的な電流源ではなく、0.4V未満では約7k Ω の抵抗になります。

この電流レベルと電圧レベル、それにユーザの選択した C_{TIMER} 値により、初期タイミング・サイクルの時間、故障電流制限時間、ホットスワップ・リトライ・デューティサイクルが決まります。

ホットスワップ中のGATEとTIMERの機能

通電中のVCC電源レールにボードを挿入すると、急激に加わる電源電圧によって外付けFETのドレイン/ゲート容量が充電され、望ましくないゲート電圧スパイクが発生する可能性があります。内蔵の回路が、内部回路が起動するまでGATEをローレベルに保ちます。これにより、挿入時のFET電流サージは大幅に減少します。GATEピンは初期タイミング・サイクルの間ローレベルに維持されて、この状態はONピンがハイレベルになってホットスワップ動作が開始されるまで続きます。

ホットスワップ動作中、GATEピンが $12.5\mu\text{A}$ の電流源によってプルアップされます。センス抵抗を流れる電流が過電流故障タイミング・スレッシュホールド V_{OCTRIM} に達すると、TIMERピンのプルアップ電流 ($60\mu\text{A}$) がオンになり、このピンの充電が開始されます。センス抵抗の電圧がわずかに高くなると、誤差アンプ (EA) がセンス抵抗の電圧をリニア電流値 V_{LIM} になるようにGATEピンを制御して、負荷電流を一定に維持します。

通常のホットスワップは、ボードの電源コンデンサがフル充電に近づくと完了し、センス抵抗を流れる電流はボードの負荷電流のレベルにまで下がります。電流が過電流故障タイミング・スレッシュホールドを下回ると、TIMERピンの入力電流によって $60\mu\text{A}$ プルアップが $100\mu\text{A}$ プルダウンへと切り替えられます。ADM1177は、FETが完全に導通する高いGATE電圧を駆動して、 R_{ON} の損失を最小限に抑えます。

TIMERピンが 1.3V に充電される前に、負荷電流が過電流故障タイミング・スレッシュホールド V_{OCTRIM} を下回らないと、ホットスワップは失敗します。この場合は、GATEピンが $1.5\sim 7\text{mA}$ の電流シンク (電源電圧によって変化) でプルダウンされます。GATEのプルダウンはホットスワップ・リトライが開始されるまでオン状態のままです。ホットスワップ・リトライは、ONピンのアサートを解除して再アサートすると実行できます。ADM1177-1では、クールダウン期間が終了するとデバイスは自動的にリトライします。

センス抵抗にはリニア電流制限値をはるかに超える電流が流れる場合がありますが、ADM1177は、この突然の負荷電流サージ (低インピーダンス故障など) に対する保護機能も備えています。高速過電流トリップ・スレッシュホールド V_{OCFAST} を超えると、 $1.5\sim 7\text{mA}$ のGATEプルダウン電流が直ちにオンになります。GATE電圧がすぐにプルダウンされるので、電流スパイクの幅を制限でき、センス抵抗の電流を速やかにリニア制御に戻すことができます。このプロセスは、バックプレーン電源を持続的な過電流状態から保護します。この機能がないと、過電流イベント中にバックプレーン電源の低下が生じます。

電流制限値と故障電流制限時間の計算

リニア電流制限の公称値は、VCCピンとSENSEピンの間に接続したセンス抵抗で求められ、式1で表します。

$$I_{\text{LIMIT(NOM)}} = V_{\text{LIM(NOM)}} / R_{\text{SENSE}} = 100 \text{ mV} / R_{\text{SENSE}} \quad (1)$$

リニア故障電流の最小値は式2で求められます。

$$I_{\text{LIMIT(MIN)}} = V_{\text{LIM(MIN)}} / R_{\text{SENSE(MAX)}} = 97 \text{ mV} / R_{\text{SENSE(MAX)}} \quad (2)$$

リニア故障電流の最大値は式3で求められます。

$$I_{\text{LIMIT(MAX)}} = V_{\text{LIM(MAX)}} / R_{\text{SENSE(MIN)}} = 103 \text{ mV} / R_{\text{SENSE(MIN)}} \quad (3)$$

センス抵抗の定格電力は、リニア故障電流の最大レベルで規定します。

過電流故障タイミング・スレッシュホールド電流の最小値は、式4で求められます。

$$I_{\text{OCTIM(MIN)}} = V_{\text{OCTIM(MIN)}} / R_{\text{SENSE(MAX)}} = 90 \text{ mV} / R_{\text{SENSE(MAX)}} \quad (4)$$

高速過電流トリップ・スレッシュホールド電流の最大値は、式5で求められます。

$$I_{\text{OCFAST(MAX)}} = V_{\text{OCFAST(MAX)}} / R_{\text{SENSE(MIN)}} = 115 \text{ mV} / R_{\text{SENSE(MIN)}} \quad (5)$$

故障電流制限時間は、デバイスが過電流故障時間の計測に費やす時間で、式6で求められます。

$$t_{\text{FAULT}} \approx 21.7 \times C_{\text{TIMER}} \text{ ms} / \mu\text{F} \quad (6)$$

初期タイミング・サイクル

VCCを最初にバックプレーン電源に接続したとき、ADM1177の内部電源 (図32のタイム・ポイント (1)) の充電が必要になります。内部電源の充電はごくわずかな時間 (1msよりかなり短い時間) で完了し、VCCでアンダー電圧ロックアウト電圧を超えるため、デバイスはリセット状態から抜け出します。この最初の短いリセット時間内にGATEピンは 25mA のプルダウン電流でプルダウンされ、TIMERピンは $100\mu\text{A}$ の電流シンクでプルダウンされます。

これで、ADM1177は初期タイミング・サイクルを抜けます。タイム・ポイント (2) では、TIMERピンが $5\mu\text{A}$ でハイレベルにプルアップされます。タイム・ポイント (3) では、TIMERが V_{TIMERL} スレッシュホールド値に到達して、初期サイクルの最初の部分が終了します。タイム・ポイント (4) でTIMERピンが 0.2V になるまで $100\mu\text{A}$ の電流源でピンをプルダウンします。初期サイクル遅延 (タイム・ポイント (2) ~タイム・ポイント (4)) と C_{TIMER} の関係は式7で与えられます。

$$t_{\text{INITIAL}} \approx 270 \times C_{\text{TIMER}} \text{ ms} / \mu\text{F} \quad (7)$$

初期タイミング・サイクルが終了すると、デバイスはホットスワップ動作を開始できます (ONピンがアサートされている場合)。図32の例では、ONピンは V_{CC} が加えられると同時にアサートされるため、ホットスワップ動作はタイム・ポイント (4) の直後に開始されます。

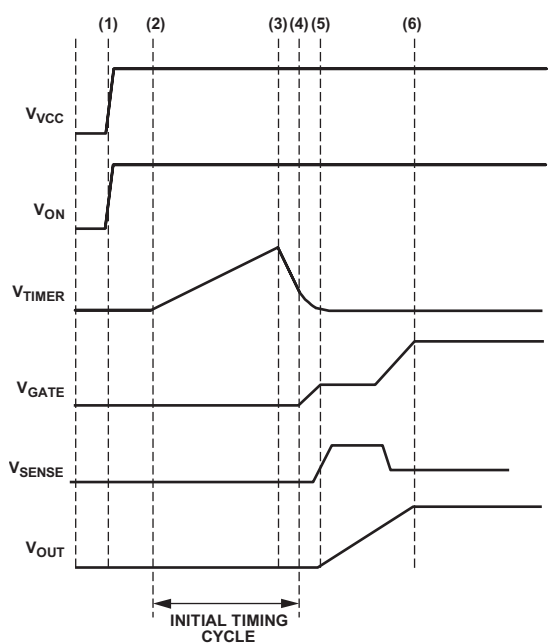


図32. スタートアップ（電源投入時にONアサート）

このとき、FETゲートは12.5 μ Aの電流源で充電されます。タイム・ポイント（5）では、FETのスレッシュホールド電圧に到達し、負荷電流が流れ始めます。FETは、100mV（ R_{SENSE} 値で定義された最大負荷電流レベルに相等）のセンス電圧を維持するよう制御されます。タイム・ポイント（6）で、 V_{GATE} と V_{OUT} は最大電位に達し、負荷電流は公称レベルに安定します。図33は、 V_{VCC} が加えられた後にONピンがアサートされた状態を示します。

ADM1177-1のホットスワップ・リトライ・サイクル

ADM1177-1は、過電流故障後にFETをオフにし、TIMERピンを使って遅延時間を経過させた後に自動的にホットスワップをリトライします。

すべてのADM1177では、TIMERコンデンサを60 μ Aのプルアップ電流で充電して過電流故障の時間を決定します。TIMERピンが1.3Vになったときには、故障電流制限時間に達しているため、GATEピンがプルダウンされます。ADM1177-1では、TIMERピンは2 μ Aの電流シンクでプルダウンされます。TIMERピンが0.2Vに達すると、ホットスワップ動作が自動的に再開されます。

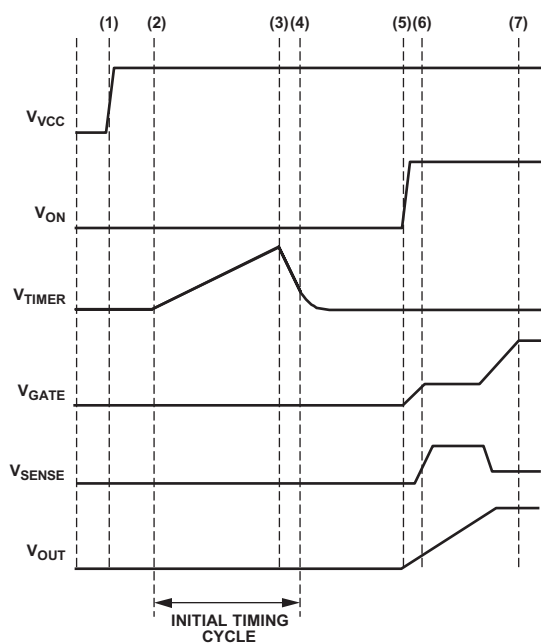


図33. スタートアップ（電源投入後にONアサート）

クールダウン期間と C_{TIMER} の関係は式8で与えられます。

$$t_{COOL} \approx 550 \times C_{TIMER} \text{ ms}/\mu\text{F} \quad (8)$$

リトライ・デューティサイクルは式9で求められます。

$$\text{Fault}/(t_{ool} + f_{ault}) \times 100\% = 3.8\% \quad (9)$$

ソフト・スタート（SSピン）

SSピンで、インラッシュ電流プロファイルを決めることができます。コンデンサは、SSピンに接続します。FETオンの要求があると、SSピンはSENSEピンが数ミリボルトに達するまでグラウンド・レベルを維持します。電流源がオンになると、コンデンサの電圧は1.0Vまで直線的に上昇します。GATEリニア制御アンプのリファレンス電圧は、インラッシュ・リニア電流制限値を $I_{LIMIT} = V_{SS}/(10 \times R_{SENSE})$ と定めて、ソフト・スタート電圧から求めます。

SSピンを特定の電圧に駆動してリファレンス電圧を直接変更して、電流制限レベルをゲイン10で調整することもできます。この関係を図31に示します。

電圧および電流のリードバック

ADM1177はホットスワップ機能のほかに、I²C (Inter-IC) バスを経由して電流と電圧のリードバックを行うこともできます。電流検出アンプの電圧出力とVCCピンの電圧は、マルチプレクサ経由で12ビットADCに入力されます。この動作中に、I²Cコマンドで電圧および/または電流を変換するように指示できます。変換がすべて完了すると、電圧および/または電流の値を2バイトまたは3バイトのデータとして12ビット精度で読み出すことができます。

シリアル・バス・インターフェース

ADM1177は、I²Cバスを介して制御されます。このインターフェースは、I²Cファースト・モード (最大400kHz) と互換性があります。ADM1177は、マスタ・デバイスの制御のもとでスレーブ・デバイスとしてこのバスに接続します。

I²Cバス上でのADM1177の識別

ADM1177は、7ビットのシリアル・バス・スレーブ・アドレスを持っています。デフォルトのシリアル・バス・アドレスでパワーアップします。アドレスの上位5ビットは10110に設定され、下位2ビットはADRピンの状態に応じて決定されます。ADRピンでは4種類の設定が可能で、I²Cアドレスの下位2ビットに対応します (表5を参照)。この方式では、4個のADM1177デバイスが1本のI²Cバス上で動作できます。

一般的なI²Cタイミング

図34と図35に、I²Cを使用した一般的な読み出し/書き込み動作のタイミング図を示します。I²C仕様では、各種の読み出し/書き込み動作に対して特定の条件を規定しています。詳細については後で説明します。一般的なI²Cプロトコル処理は次のとおりです。

1. マスタは、スタート条件を設定してデータ転送を開始します。この条件は、シリアル・クロック・ライン (SCL) がハイレベルのときにシリアル・データ・ライン (SDA) がハイレベルからローレベルに変化する動作として定義されます。この設定により、データ・ストリームが送信されます。シリアル・バスに接続したスレーブ・ペリフェラルはすべてスタート条件に反応し、次の8ビットをシフト入力します。この8ビットは、7ビットのスレーブ・アドレス (MSBファースト) とR/Wビットで構成されます。このR/Wビットはデータ転送の方向、すなわちスレーブ・デバイスに対するデータの書き込みまたは読み出しを指定します (0=書き込み、1=読み出し)。

送信されたアドレスに対応するペリフェラルは、9番目のクロック・パルス (アクノレッジ・ビット) の前のローレベル期間でデータ・ラインをローレベルにすることにより応答します。このクロック・パルスがハイレベルのあいだ、ローレベルが維持されます。選択されたデバイスが書き込みまたは読み出し対象のデータを待つあいだ、バス上の他の全デバイスはアイドル状態を維持します。R/Wビットが0の場合は、マスタがスレーブ・デバイスに書き込みを行います。R/Wビットが1の場合は、マスタがスレーブ・デバイスから読み出しを行います。

2. シリアル・バス上で9個のクロック・パルスのシーケンスでデータを送信します。8ビットのデータの後はスレーブ・デバイスからのアクノレッジ・ビットが続きます。データ・ライン上のデータの変化はクロック信号のローレベル期間で発生し、ハイレベル期間では安定した状態を維持する必要があります。これは、クロックがハイレベルのときのローレベルからハイレベルへの変化がストップ信号と解釈されるためです。

書き込み動作の場合は、スレーブ・アドレス後の最初のデータ・バイトがコマンド・バイトです。このバイトで、次の動作をスレーブ・デバイスに知らせます。このバイトは、命令 (たとえば、スレーブ・デバイスにブロック書き込みを指示する)、またはレジスタ・アドレス (次のデータの書き込み場所を示す) として使用されます。

R/Wビットの定義に従いデータは一方方向のみに転送されるため、読み出し動作中にスレーブ・デバイスにコマンドを送信することはできません。読み出し動作を行う前に、書き込み動作を実行して、スレーブに次の読み出し動作に関する指示と読み出し先のアドレスを通知しておく必要があります。

3. 全データ・バイトの読み出しまたは書き込みが終わると、ストップ条件が設定されます。書き込みモードでは、マスタが10番目のクロック・パルス時にデータ・ラインをハイレベルにして、ストップ条件をアサートします。読み出しモードでは、マスタ・デバイスが9番目のクロック・パルスの前のローレベル期間にSDAラインを開放しますが、スレーブ・デバイスはこのSDAラインをローレベルにしません。これはノー・アクノレッジと呼ばれます。マスタは10番目のクロック・パルスの前のローレベル期間にデータ・ラインをローレベルにし、かつ10番目のクロック・パルスでハイレベルにして、ストップ条件をアサートします。

表5. ADRピンによるI²Cアドレスの設定

Base Address	ADR Pin State	ADR Logical State	Address in Binary	Address in Hex
10110	Ground	00	1011000X	0xB0
	Resistor to ground	01	1011001X	0xB2
	Floating	10	1011010X	0xB4
	High	11	1011011X	0xB6

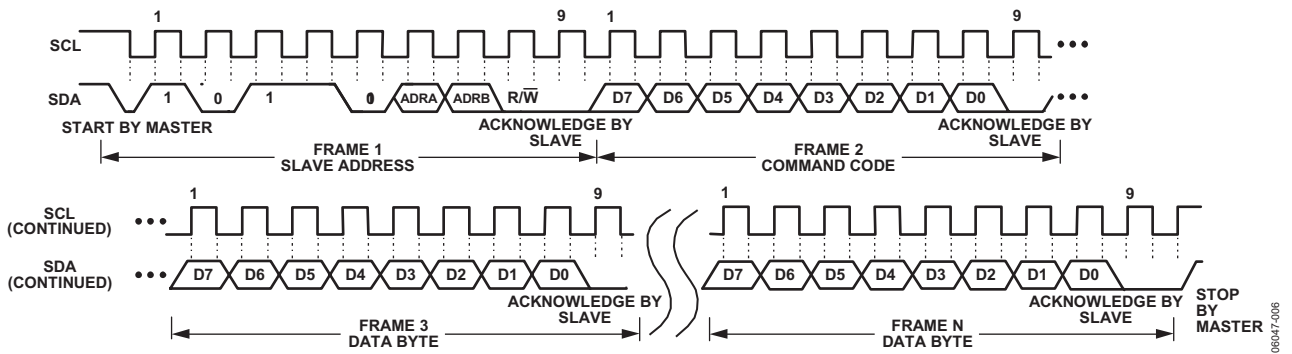


図34. 一般的なI²C書き込みのタイミング図

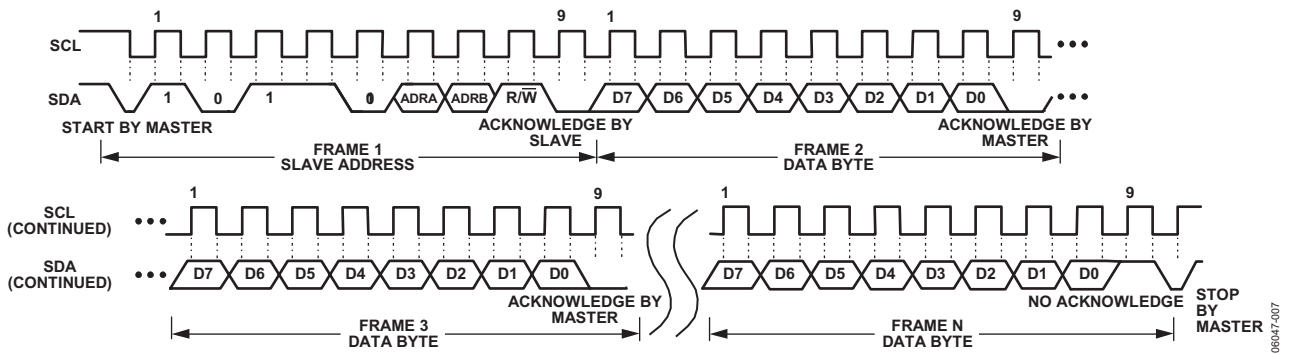


図35. 一般的なI²C読出しのタイミング図

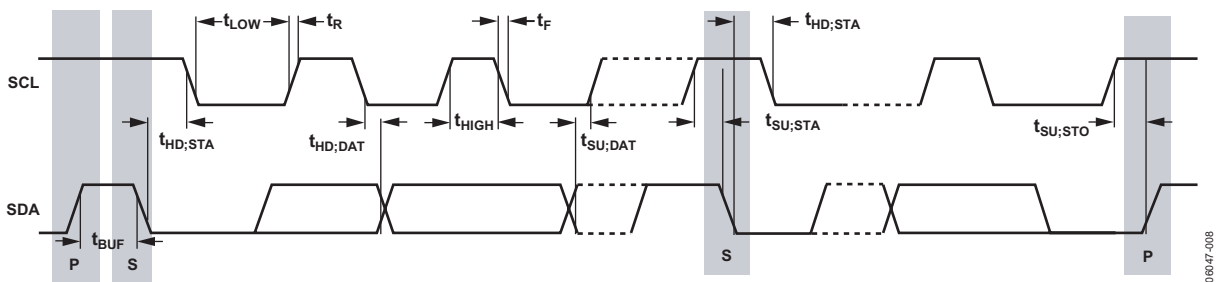


図36. シリアル・バスのタイミング図

ADM1177

書き込み動作と読み出し動作

I²C仕様は、さまざまな読み出し動作と書き込み動作に対応したプロトコルを規定しています。ADM1177に採用されている動作については次の項で説明します。表6に、コマンド図で使用する略号を示します（図37～42参照）。

表6. I²Cの略号

Abbreviation	Condition
S	Start
P	Stop
R	Read
W	Write
A	Acknowledge
N	No acknowledge

クイック・コマンド

クイック・コマンド動作により、マスタはスレーブがバス上に存在するかどうかを、次の手順で確認します。

1. マスタ・デバイスはSDA上でスタート条件をアサートします。
2. マスタは、7ビットのスレーブ・アドレスとそれに続く書き込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスは、SDA上でアクノレッジをアサートします。

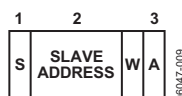


図37. クイック・コマンド

バイト書き込みコマンド

バイト書き込みコマンド動作では、マスタ・デバイスは次の手順でコマンド・バイトをスレーブ・デバイスに送信します。

1. マスタ・デバイスはSDA上でスタート条件をアサートします。
2. マスタは、7ビットのスレーブ・アドレスとそれに続く書き込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスは、SDA上でアクノレッジをアサートします。
4. マスタはコマンド・バイトを送信します。コマンド・バイトはMSB=0で識別されます。MSB=1は、拡張レジスタ書き込みを示します（「拡張バイト書き込み」を参照）。
5. スレーブはSDA上でアクノレッジをアサートします。
6. マスタはSDA上でストップ条件をアサートしてトランザクションを終了します。

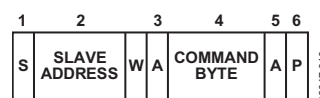


図38. バイト書き込みコマンド

コマンド・バイトの下位7ビットを使ってADM1177の設定および制御を行います。表7に各ビットの機能を詳しく説明します。

表7. コマンド・バイトの動作

ビット	デフォルト	名前	機能
C0	0	V_CONT	このビットをセットすると、電圧を連続的に変換します。最初の変換が完了する前にリードバックを実行しようとする、ADM1177はアクノレッジをアサートして、全ビット0のリターン・データを返します。
C1	0	V_ONCE	このビットをセットすると、電圧を1回だけ変換します。クリアは自動的に行われます。ADC変換の完了前に読み出しを実行すると、I ² Cはノー・アクノレッジをアサートします。
C2	0	I_CONT	このビットをセットすると、電流を連続的に変換します。最初の変換が完了する前にリードバックを実行しようとする、ADM1177はアクノレッジをアサートして、全ビット0のリターン・データを返します。
C3	0	I_ONCE	このビットをセットすると、電流を1回だけ変換します。クリアは自動的に行われます。ADC変換の完了前に読み出しを実行すると、I ² Cはノー・アクノレッジをアサートします。
C4	0	VRANGE	電圧リードバック用の内部減衰抵抗回路を選択します。C4が0の場合は14:1電圧デバイダが選択され、C4が1の場合は7:2電圧デバイダが選択されます。ADCフルスケール電圧が1.902Vの場合、VCCピンのADCフルスケール電圧値はVRANGE = 0のとき26.35Vで、VRANGE = 1のとき6.65Vとなります。
C5	0	N/A	未使用。
C6	0	STATUS_RD	ステータス読み出し。このビットをセットすると、ADM1177からSTATUSバイトがリードバックされます。このバイトはデバイス・アラートのステータスを含みます。STATUSバイトの詳細は、表15を参照してください。

書込み拡張バイト

書込み拡張バイト動作の場合、マスタ・デバイスは次の手順でスレーブ・デバイスの3つの拡張レジスタのいずれかに書込みを行います。

1. マスタ・デバイスはSDA上でスタート条件をアサートします。
2. マスタは、7ビットのスレーブ・アドレスとそれに続く書込みビット（ローレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスは、SDA上でアクノレッジをアサートします。
4. マスタはレジスタ・アドレス・バイトを送信します。このバイトのMSBは、拡張レジスタへの書込みを示す値1に設定されます。下位2ビットは、書込み先の3つの拡張レジスタのいずれかを示します（表8を参照）。他のビットはすべて0に設定します。
5. スレーブはSDA上でアクノレッジをアサートします。
6. マスタはコマンド・バイトを送信します。コマンド・バイトはMSB=0で識別されます。MSB=1は拡張レジスタへの書込みを示します。

7. スレーブはSDA上でアクノレッジをアサートします。
8. マスタは、SDA上でストップ条件をアサートしてトランザクションを終了します。



図39. 書込み拡張バイト

表9～11に、各拡張レジスタの機能を示します。

表8. 拡張レジスタのアドレス

A6	A5	A4	A3	A2	A1	A0	Extended Register
0	0	0	0	0	0	1	ALERT_EN
0	0	0	0	0	1	0	ALERT_TH
0	0	0	0	0	1	1	CONTROL

表9. ALERT_ENレジスタの動作

ビット	デフォルト	名前	機能
0	0	EN_ADC_OC1	IチャンネルでのシングルADC変換が、ALERT_THレジスタに設定されたスレッシュホールドを超えた場合に、イネーブルされます。
1	0	EN_ADC_OC4	Iチャンネルでの4つの連続したADC変換が、ALERT_THレジスタに設定されたスレッシュホールドを超えた場合に、イネーブルされます。
2	1	EN_HS_ALERT	過電流イベントが発生したためにホットスワップがラッチオフされるか、またはクールダウン・サイクルに入った場合に、イネーブルされます。
3	0	EN_OFF_ALERT	ONピンのアサートを解除する状態変化またはSWOFFビットをハイレベルにする動作によってHS動作がオフになった場合に、アラートがイネーブルされます。
4	0	CLEAR	STATUSレジスタのステータス・ビットOFF_ALERT、HS_ALERT、およびADC_ALERTをクリアします。アラートの原因がクリアされていない場合、またはこのレジスタの他のビットでディスエーブルされていない場合には、これらのビットは即座にリセットされます。このビットは、STATUSレジスタ・ビットがクリアされると、自動的に0クリアされます。

表10. ALERT_THレジスタの動作

ビット	デフォルト	機能
7:0	FF	ALERT_THレジスタは、アラートが発生する電流レベルを設定します。デフォルトではADCフルスケール値が設定されます。ALERT_THの8ビット値は、電流チャンネル・データの上位8ビットに対応します。

表11. CONTROLレジスタの動作

ビット	デフォルト	名前	機能
0	0	SWOFF	ホットスワップをオフにします。ONピンのアサート解除に相等。

ADM1177

電圧および/または電流データ・バイトの読み出し

ADM1177は、情報を3通りの方法で出力するように設定することができます（「バイト書込みコマンド」を参照）。デバイスの設定に応じて、変換（1回または複数回）後に次のデータをデバイスから読み出すことができます。

電圧と電流のリードバック

ADM1177は電圧と電流の両方をデジタル化します。3バイト・データは、表12に示すフォーマットでデバイスから読み出されます。

表12. 電圧と電流のリードバック・フォーマット

Byte	Contents	B7	B6	B5	B4	B3	B2	B1	B0
1	Voltage MSBs	V11	V10	V9	V8	V7	V6	V5	V4
2	Current MSBs	I11	I10	I9	I8	I7	I6	I5	I4
3	LSBs	V3	V2	V1	V0	I3	I2	I1	I0

電圧リードバック

ADM1177は電圧のみをデジタル化します。2バイト・データは、表13に示すフォーマットでデバイスから読み出されます。

表13. 電圧のリードバック・フォーマット

Byte	Contents	B7	B6	B5	B4	B3	B2	B1	B0
1	Voltage MSBs	V11	V10	V9	V8	V7	V6	V5	V4
2	Voltage LSBs	V3	V2	V1	V0	0	0	0	0

電流リードバック

ADM1177は電流のみをデジタル化します。2バイト・データは、表14に示すフォーマットでデバイスから読み出されます。

表14. 電流のリードバック・フォーマット

Byte	Contents	B7	B6	B5	B4	B3	B2	B1	B0
1	Current MSBs	I11	I10	I9	I8	I7	I6	I5	I4
2	Current LSBs	I3	I2	I1	I0	0	0	0	0

次の一連のイベントは、マスタがスレーブ・デバイスから3バイト（電圧と電流のデータ）を受信するときに発生します。

1. マスタ・デバイスはSDA上でスタート条件をアサートします。
2. マスタは、7ビットのスレーブ・アドレスとそれに続く読み出しビット（ハイ）を送信します。
3. アドレス指定されたスレーブ・デバイスは、SDA上でアクノレッジをアサートします。
4. マスタは最初のデータ・バイトを受信します。
5. マスタはSDA上でアクノレッジをアサートします。
6. マスタは2つ目のデータ・バイトを受信します。
7. マスタはSDA上でアクノレッジをアサートします。
8. マスタは3つ目のデータ・バイトを受信します。
9. マスタはSDA上でノー・アクノレッジをアサートします。
10. マスタは、SDA上でストップ条件をアサートしてトランザクションを終了します。

マスタが電圧または電流のみを読み出す場合は、2個のデータ・バイトしか読み出しません。ステップ7と8は不要です。

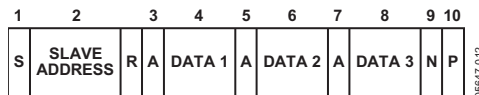


図40. ADM1177からの3バイト読み出し

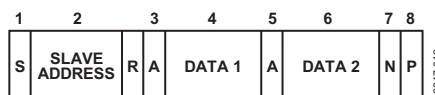


図41. ADM1177からの2バイト読み出し

ADCコードを電圧値または電流値に変換

次の式は、ADM1177の12ビットADCで得られた電圧コードと電流コードを実際の電圧値と電流値に変換する場合に使用します。

$$Voltage = (V_{FULLSCALE}/4096) \times Code$$

ここで、 $V_{FULLSCALE} = 6.65$ (7:2の範囲) または 26.35 (14:1の範囲) です。

コードは、デバイスから読み出されたADC電圧コードです（ビットV0～V11）。

$$Current = ((I_{FULLSCALE}/4096) \times Code)/Sense\ Resistor$$

ここで、 $I_{FULLSCALE} = 105.84\text{mV}$ です。

コードは、デバイスから読み出されたADC電流コードです（ビットI0～I11）。

ステータス・レジスタの読み出し

ADM1177のステータス・データは、1つのレジスタから読み出すことができます。

1. マスタ・デバイスはSDA上でスタート条件をアサートします。
2. マスタは、7ビットのスレーブ・アドレスとそれに続く読み出しビット（ハイレベル）を送信します。
3. アドレス指定されたスレーブ・デバイスは、SDA上でアクノレッジをアサートします。
4. マスタはステータス・バイトを受信します。
5. マスタはSDA上でアクノレッジをアサートします。



図42. ADM1177からのステータス読み出し

表15に、ADM1177のステータス・レジスタの詳細を示します。ビット1、ビット3、ビット5は、ALERT_EN レジスタのビット4への書込み（CLEAR）によりクリアされます。

表15. ステータス・バイトの動作

ビット	名前	機能
0	ADC_OC	ADCベースの過電流比較が、最後の3回の変換で検出されています。
1	ADC_ALERT	ADCベースの過電流トリップが発生したため、アラートを発生しています。ALERT_ENレジスタのビット4への書込みでクリアされます。
2	HS_OC	アナログ過電流イベントの発生によりホットスワップがオフになっています。ラッチオフしたデバイスの場合、このビットはHS_ALERTステータス・ビットと同じです (EN_HS_ALERT=1の場合)。リトライ・デバイスの場合は、現在の状態を示します。値0は、デバイスのリトライ中にデータが読み出されたか、または少なくとも1回の過電流タイムアウト後のリトライでホットスワップが正常に実行されたことを示します。
3	HS_ALERT	このビットの最終リセット以降にホットスワップが失敗しています。ALERT_ENレジスタのビット4への書込みでクリアされます。
4	OFF_STATUS	ONピンの状態。入力ピンのアサートが解除されている場合は1に設定します。CONTROLレジスタのSWOFFビットへの書込みを行うことで1に設定することもできます。
5	OFF_ALERT	ONピンまたはSWOFFビットによりアラートが発生しています。ALERT_ENレジスタのビット4への書込みでクリアされます。

アプリケーション情報

アプリケーションの波形

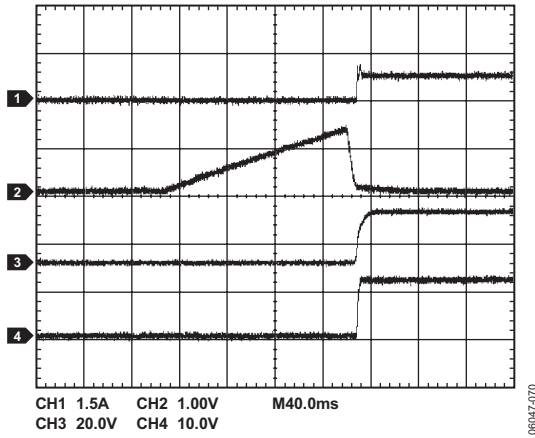


図43. 220 μ F負荷へのインラッシュ電流の制御
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

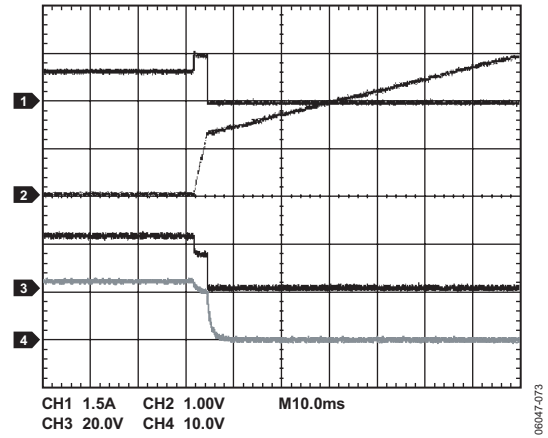


図46. 動作中の過電流状態 (ADM1177-1モデル)
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

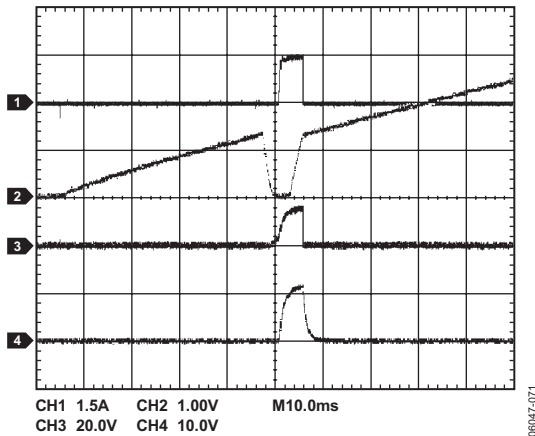


図44. スタートアップ時の過電流状態 (ADM1177-1モデル)
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

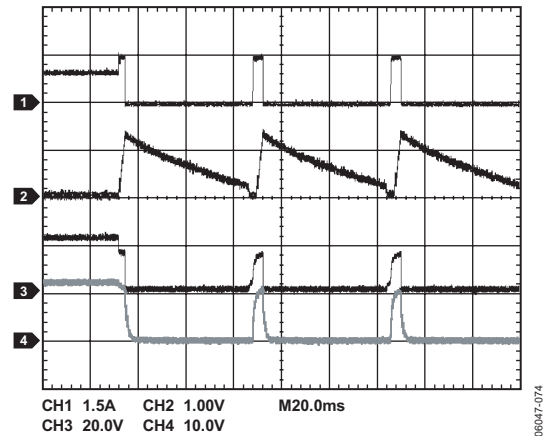


図47. 動作中の過電流状態 (ADM1177-2モデル)
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

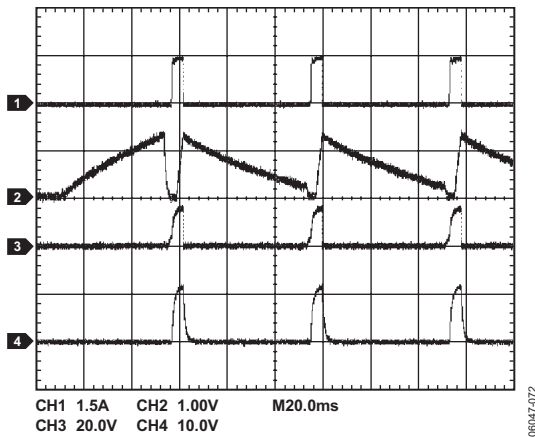


図45. スタートアップ時の過電流状態 (ADM1177-2モデル)
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

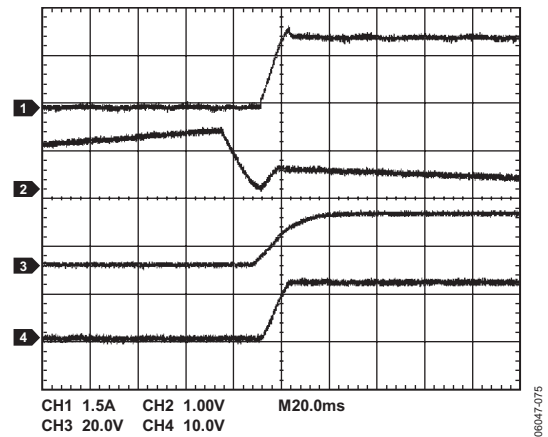


図48. インラッシュ電流の制御：SSピンのコンデンサを流れる初期電流エッジ波形を使用
(CH1= I_{LOAD} 、CH2= V_{TIMER} 、CH3= V_{GATE} 、CH4= V_{OUT})

ケルビン・センス抵抗接続

大きい電流の測定のために小さい値のセンス抵抗を使用するときは、寄生直列抵抗の問題が生じます。リード抵抗が定格抵抗のかなりの部分を占め、全抵抗はリード長の関数となります。この問題は、ケルビン・センス接続によって回避できます。この種の接続を行うと、抵抗の電流パスと抵抗の電圧降下を切り離すことができます。図49は、ADM1177のSENSEピンとVCCピンの間にセンス抵抗を正しく接続する方法を示しています。

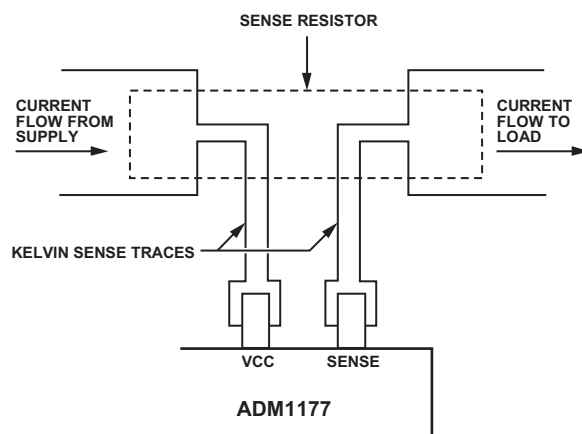
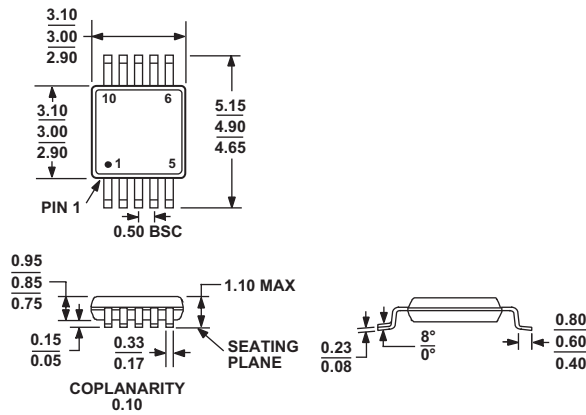


図49. ケルビン・センス接続

06047-015

ADM1177

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-187-BA

図50. 10ピン・ミニ・スモール・アウトライン・パッケージ [MSOP]
(RM-10)
寸法単位：mm

オーダー・ガイド

Model	Hot Swap Retry Option	Temperature Range	Package Description	Package Option	Branding
ADM1177-1ARMZ-R7 ¹	Automatic Retry Version	-40°C to +85°C	10-Lead MSOP	RM-10	M5Y
ADM1177-2ARMZ-R7 ¹	Latched Off Version	-40°C to +85°C	10-Lead MSOP	RM-10	M5Z
EVAL-ADM1177EBZ ¹			Evaluation Board		

¹ Z=RoHS適合製品