

特長

- 3軸デジタル・ジャイロスコープ、 $\pm 450^\circ/\text{sec}$ のダイナミックレンジ
 - 直交アライメント： $\pm 0.05^\circ$ 未満
 - 動作中のバイアス安定性： $6^\circ/\text{hr}$
 - 角度ランダム・ウォーク： $0.3^\circ/\sqrt{\text{hr}}$
 - 非直線性：0.01%
- 3軸デジタル加速度センサー： $\pm 5\text{ g}$
- 3軸、角度変化、速度変化の出力
- 高速スタートアップ時間：約 500 ms
- 感度、バイアス、軸アライメントは工場出荷時にキャリブレーション
 - キャリブレーション温度範囲： $-40\sim+70^\circ\text{C}$
- SPI 互換シリアル・インターフェース
- 組み込み温度センサー
- 設定可能な動作と制御
 - 自動とマニュアル両方のバイアス補正制御
 - 4個の FIR フィルタ・バンク、設定可能な 120 のタップ
 - デジタル I/O：データレディ・アラーム・インジケータ、外部クロック
 - 状態監視アラーム
 - パワーダウン/スリープ・モードのパワーマネジメント
 - オプションの外部サンプル・クロック入力：最大 2.4 kHz
 - シングル・コマンドのセルフテスト
- 単電源動作：3.0~3.6 V
- 2000 g 衝撃耐性
- 動作温度範囲： $-40\sim+85^\circ\text{C}$

アプリケーション

- プラットフォームの安定化と制御
- ナビゲーション
- パーソナル・トラッキング
- 計測器
- ロボット

概要

ADIS16485 iSensor[®] デバイスは、3軸ジャイロスコープと3軸加速度センサーを備えたフル機能の慣性システムです。ADIS16485 の各センサーは、業界最先端の iMEMS[®] 技術と動的性能を最適化するシグナル・コンディショニングを組み合わせています。工場出荷時キャリブレーションで、感度、バイアス、アライメント、線形加速度感度（ジャイロ・バイアス）の特性を各センサーについて評価しています。これにより、正確なセンサー測定を実現するダイナミックな補正式が各センサーに個々に組み込まれています。

ADIS16485 を使用すれば、特にディスクリート設計の複雑さやコストに比較すると、産業用システム向けに高精度な多軸慣性センシングを簡単かつ低コストで提供することができます。製品に必要なモーション・テストやキャリブレーションはすべて生産工程の一環として工場内で行われるため、システム統合の時間を大幅に短縮できます。タイトな直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが簡単になります。また、SPI やレジスタ構造により、データ収集や設定制御のインターフェースも簡単です。

ADIS16485 は ADIS16375 や ADIS16488 と同じフットプリント/コネクタ・システムを採用しているため、アップグレードが大幅に簡素化します。このデバイスは標準コネクタ・インターフェースを備え、約 47 mm × 44 mm × 14 mm のモジュールで提供しています。

機能ブロック図

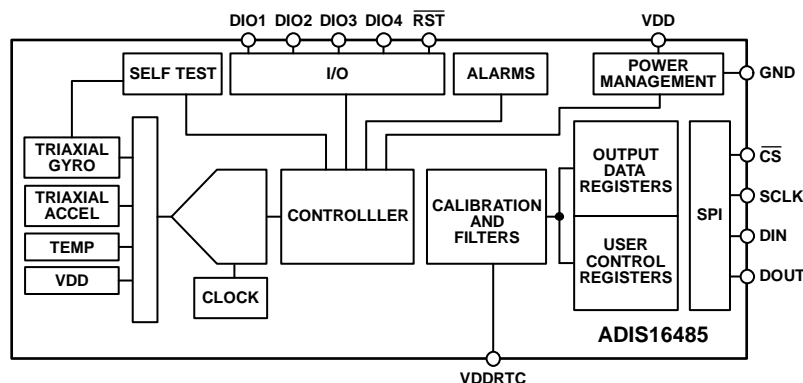


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。©2012-2013 Analog Devices, Inc. All rights reserved.

Rev. B

目次

特長	1	製品 ID	16
アプリケーション	1	デジタル信号処理	17
概要	1	ジャイロスコープ/加速度センサー	17
機能ブロック図	1	平均化/デシメーション・フィルタ	17
改訂履歴	2	FIR フィルタ・バンク	18
仕様	3	キャリブレーション	20
タイミング仕様	5	ジャイロスコープ	20
絶対最大定格	6	加速度センサー	21
ESD に関する注意	6	工場出荷時キャリブレーション値の復元	22
ピン配置と機能の説明	7	振動ポイント・アライメント	22
代表的な性能特性	8	アラーム	23
基本動作	9	静的アラームの使用	23
レジスタ構造	9	動のアラームの使用	23
SPI 通信	10	システム制御	24
デバイスの設定	10	グローバル・コマンド	24
センサー・データの読出し	10	メモリ管理	24
ユーザ・レジスタ	11	汎用 I/O	25
出力データ・レジスタ	13	パワーマネジメント	25
慣性センサーのデータ・フォーマット	13	アプリケーション情報	27
回転角速度 (ジャイロスコープ)	13	実装上のポイント	27
加速度	14	評価ツール	28
角度変化	14	電源に関する考察	28
速度変化	15	外形寸法	29
内部温度	15	オーダー・ガイド	29
ステータス/アラーム・インジケータ	16		
ファームウェア・リビジョン	16		

改訂履歴

12/13—Rev. A to Rev. B

Change to t_2 Parameter, Table 2	5
Change to Figure 6	7
Changes to Delta Angles Section	15
Changes to Delta Velocity Section	16
Changes to Status/Alarm Indicators Section	17
Deleted Prototype Interface Board Section, PC Evaluation with EVAL_ADIS Section, Mechanical Design Tips Section, Figure 26, Figure 27, Figure 30, and Figure 31; Renumbered Sequentially	27
Added Mounting Tips Section and Figure 26; Renumbered Sequentially	27
Added Evaluation Tools Section, Power Supply Considerations Section, Figure 29 and Figure 30; Renumbered Sequentially	28
Changes to Ordering Guide	29

12/12—Rev. 0 to Rev. A

Changes to Table 1	3
Added t_{SFS} Parameter, Table 2	5
Changes to t_2 Parameter, Table 2 and Figure 2	5
Changes to Figure 8	8
Changes to Linear Acceleration on Effect on Gyroscope Bias Section	21
Changes to Prototype Interface Board Section	27
Deleted Installation Tips Section, and Figure 28; Renumbered Sequentially	27
Added Mechanical Design Tips Section, Connector Down Mounting Tips Section, and Figure 28; Renumbered Sequentially	27
Added Connector Up Mounting Tips Section, Figure 30, and Figure 31	28
Updated Outline Dimensions	29

5/12—Revision 0: Initial Version

仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 3.3\text{ V}$ 、角速度 = $0^\circ/\text{sec}$ 、ダイナミックレンジ = $\pm 450^\circ/\text{sec} \pm 1\text{ g}$ 、 $300 \sim 1100\text{ mbar}$

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
GYROSCOPES					
Dynamic Range		± 450		± 480	$^\circ/\text{sec}$
Sensitivity	x_GYRO_OUT and x_GYRO_LOW (32-bit)		3.052×10^{-7}		$^\circ/\text{sec}/\text{LSB}$
Repeatability ¹	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$			± 1	%
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 35		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis		± 0.05		Degrees
	Axis-to-frame (package)		± 1.0		Degrees
Nonlinearity	Best fit straight line, $FS = 450^\circ/\text{sec}$		0.01		% of FS
Bias Repeatability ^{1,2}	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 0.2		$^\circ/\text{sec}$
In-Run Bias Stability	1σ		6.25		$^\circ/\text{hr}$
Angular Random Walk	1σ		0.3		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 0.0025		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	Any axis, 1σ (CONFIG[7] = 1)		0.009		$^\circ/\text{sec}/\text{g}$
Output Noise	No filtering		0.16		$^\circ/\text{sec rms}$
Rate Noise Density	$f = 25\text{ Hz}$, no filtering		0.0066		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			18		kHz
ACCELEROMETERS					
Dynamic Range	Each axis	± 5			g
Sensitivity	x_ACCL_OUT and x_ACCL_LOW (32-bit)		3.815×10^{-9}		g/LSB
Repeatability ¹	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$			± 0.5	%
Sensitivity Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 10		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis		± 0.035		Degrees
	Axis-to-frame (package)		± 1.0		Degrees
Nonlinearity	Best-fit straight line, $\pm 5\text{ g}$		0.1		% of FS
Bias Repeatability ^{1,2}	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, 1σ		± 3		mg
In-Run Bias Stability	1σ		32		μg
Velocity Random Walk	1σ		0.023		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-40^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		± 0.03		$\text{mg}/^\circ\text{C}$
Output Noise	No filtering		1.25		mg rms
Noise Density	$f = 25\text{ Hz}$, no filtering		0.055		$\text{mg}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			5.5		kHz
TEMPERATURE SENSOR					
Scale Factor	Output = $0x0000$ at 25°C ($\pm 5^\circ\text{C}$)		0.00565		$^\circ\text{C}/\text{LSB}$
LOGIC INPUTS³					
Input High Voltage, V_{IH}		2.0			V
Input Low Voltage, V_{IL}				0.8	V
\overline{CS} Wake-Up Pulse Width		20			μs
Logic 1 Input Current, I_{IH}	$V_{IH} = 3.3\text{ V}$			10	μA
Logic 0 Input Current, I_{IL}	$V_{IL} = 0\text{ V}$			10	μA
All Pins Except \overline{RST}			0.33		μA
\overline{RST} Pin			10		mA
Input Capacitance, C_{IN}			10		pF
DIGITAL OUTPUTS					
Output High Voltage, V_{OH}	$I_{SOURCE} = 0.5\text{ mA}$	2.4			V
Output Low Voltage, V_{OL}	$I_{SINK} = 2.0\text{ mA}$			0.4	V

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
FLASH MEMORY	Endurance ⁴	100,000			Cycles
Data Retention ⁵	T _J = 85°C	20			Years
FUNCTIONAL TIMES ⁶	Time until data is available				
Power-On, Start-Up Time	T _A = -40°C to +85°C		400 ± 160		ms
Reset Recovery Time	T _A = -40°C to +85°C		400 ± 160		ms
Sleep Mode Recovery Time			500		μs
Flash Memory Update Time			900		ms
Flash Memory Test Time			66		ms
Automatic Self Test Time	Using internal clock, 100 SPS		12		ms
CONVERSION RATE			2.46		kSPS
Initial Clock Accuracy			0.02		%
Temperature Coefficient			40		ppm/°C
Sync Input Clock ⁷		0.7		2.4	kHz
POWER SUPPLY, VDD	Operating voltage range	3.0		3.6	V
Power Supply Current ⁸	Normal mode, VDD = 3.3 V, μ ± σ		197		mA
	Sleep mode, VDD = 3.3 V		12.2		mA
	Power-down mode, VDD = 3.3 V		37		μA
POWER SUPPLY, VDDRTC	Operating voltage range	3.0		3.6	V
Real-Time Clock Supply Current	Normal mode, VDDRTC = 3.3 V		13		μA

¹ 再現性の仕様は、温度ヒステリシス (-40°C~+70°C)、エレクトロニクス・ドリフト (高温動作時の寿命試験: +85°C、500 時間)、温度サイクルのドリフト (JESD22、Method A104-C、Method N、500 サイクル、-40°C~+85°C)、レート・ランダム・ウォーク (10 年予想)、ブロードバンド・ノイズのドリフト寄与/条件に基づく分析的な予測です。

² バイアス再現性とはさまざまな条件における長期的な動作特性であり、短期再現性は動作中のバイアス安定性とノイズ密度の仕様に関係しています。

³ デジタル I/O 信号は 3.3 V 系の電源で駆動します。

⁴ 耐久性は JEDEC 規格 22 Method A117 に準拠し、-40°C、+25°C、+85°C、+125°C の温度条件で測定しています。

⁵ データ保持の仕様は、JEDEC 規格 22 Method A117 に従ってジャンクション温度 (T_J) = 85°C で規定されています。データ保持寿命は T_J にもなって短くなります。

⁶ これらの時間には、熱安定の時間と内部フィルタ応答時間は含まれていません。これを含めると、全体の精度に影響を及ぼす可能性があります。

⁷ デバイスはクロック・レートが 0.7 kHz を下回っても動作しますが、性能が低下します。

⁸ 電源過渡電流は、スタートアップ時とリセット復旧時に 400 μs 間、450 mA に達する可能性があります。

タイミング仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 3.3\text{ V}$

表 2.

Parameter	Description	Normal Mode			Unit
		Min ¹	Typ	Max ¹	
f_{SCLK}	Serial clock	0.01		15	MHz
t_{STALL}	Stall period between data	2			μs
t_{CLS}	Serial clock low period	31			ns
t_{CHS}	Serial clock high period	31			ns
t_{CS}	Chip select to clock edge	32			ns
t_{DAV}	DOUT valid after SCLK edge			10	ns
t_{DSU}	DIN setup time before SCLK rising edge	2			ns
t_{DHD}	DIN hold time after SCLK rising edge	2			ns
$t_{\text{DR}}, t_{\text{DF}}$	DOUT rise/fall times, $\leq 100\text{ pF}$ loading		3	8	ns
t_{DSOE}	$\overline{\text{CS}}$ assertion to data out active	0		11	ns
t_{HD}	SCLK edge to data out invalid	0			ns
t_{SFS}	Last SCLK edge to $\overline{\text{CS}}$ deassertion	32			ns
t_{DSHI}	$\overline{\text{CS}}$ deassertion to data out high impedance	0		9	ns
t_1	Input sync pulse width	5			μs
t_2	Input sync to data invalid			407	μs
t_3	Input sync period	417			μs

¹ 仕様については出荷テストを行っていませんが、設計および特性評価により保証しています。

タイミング図

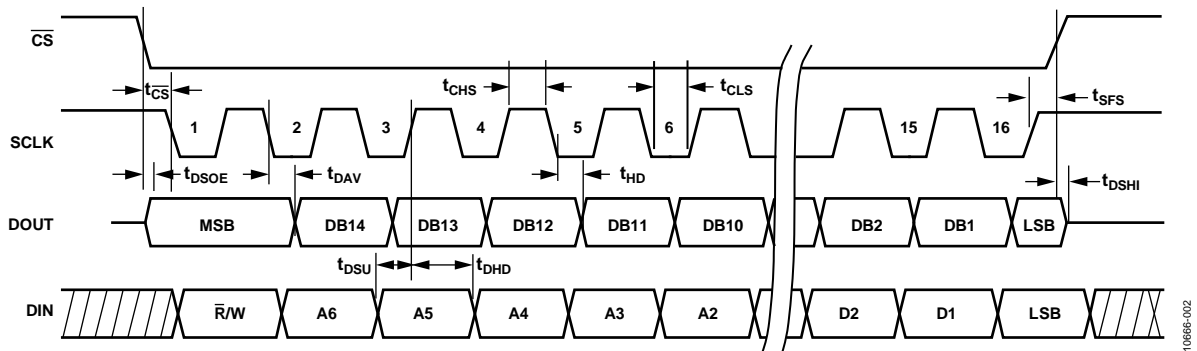


図 2. SPI タイミングとシーケンス

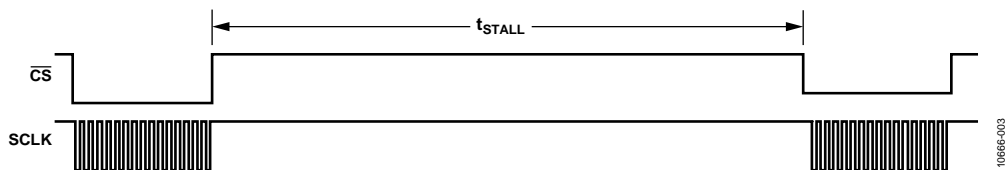


図 3. 待ち時間とデータレート

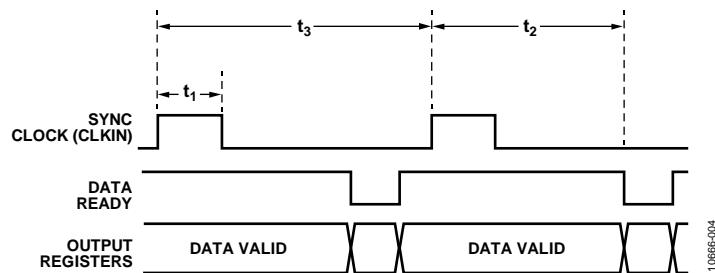


図 4. 入力クロック・タイミング図

絶対最大定格

表 3.

Parameter	Rating
Acceleration	
Any Axis, Unpowered	2000 g
Any Axis, Powered	2000 g
VDD to GND	-0.3 V to +3.6 V
Digital Input Voltage to GND	-0.3 V to VDD + 0.2 V
Digital Output Voltage to GND	-0.3 V to VDD + 0.2 V
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C ¹

¹ 規定温度範囲の-40°C ~ +105°Cとは異なる条件下に長時間放置すると、工場出荷時キャリブレーションの精度に悪影響を及ぼす可能性があります。

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 4. パッケージ特性

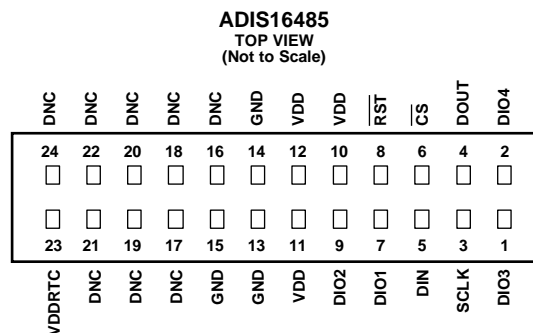
Package Type	θ_{JA}	θ_{JC}	Device Weight
24-Lead Module (ML-24-6)	22.8°C/W	10.1°C/W	48 g

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されずにそのまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

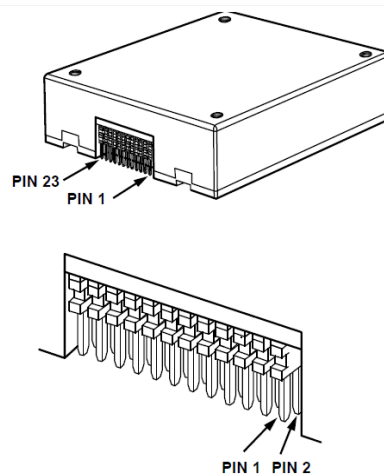
ピン配置と機能の説明



- NOTES
1. THIS REPRESENTATION DISPLAYS THE TOP VIEW PINOUT FOR THE MATING SOCKET CONNECTOR.
 2. THE ACTUAL CONNECTOR PINS ARE NOT VISIBLE FROM THE TOP VIEW.
 3. MATING CONNECTOR: SAMTEC CLM-112-02 OR EQUIVALENT.
 4. DNC = DO NOT CONNECT.

10866-005

図 5. メイティング・コネクタのピン配置



10866-106

図 6. 軸方向（上面を上にした状態）

表 5. ピン機能の説明

ピン番号	記号	タイプ	説明
1	DIO3	入力/出力	設定可能なデジタル入力/出力
2	DIO4	入力/出力	設定可能なデジタル入力/出力
3	SCLK	入力	SPI シリアル・クロック
4	DOUT	出力	SPI データ出力。SCLK 立下りエッジでのクロック出力
5	DIN	入力	SPI データ入力。SCLK 立ち上がりエッジでのクロック入力
6	CS	入力	SPI チップ・セレクト
7	DIO1	入力/出力	設定可能なデジタル入力/出力
8	RST	入力	リセット
9	DIO2	入力/出力	設定可能なデジタル入力/出力
10, 11, 12	VDD	電源	電源
13, 14, 15	GND	電源	電源グラウンド
16~22, 24	DNC	該当なし	これらのピンには接続しないでください。
23	VDDRTC	電源	リアルタイム・クロック電源

代表的な性能特性

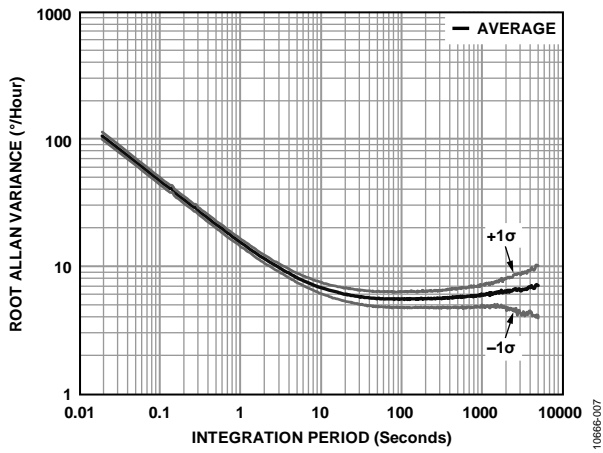


図 7. ジャイロスコープのアラン分散、25°C

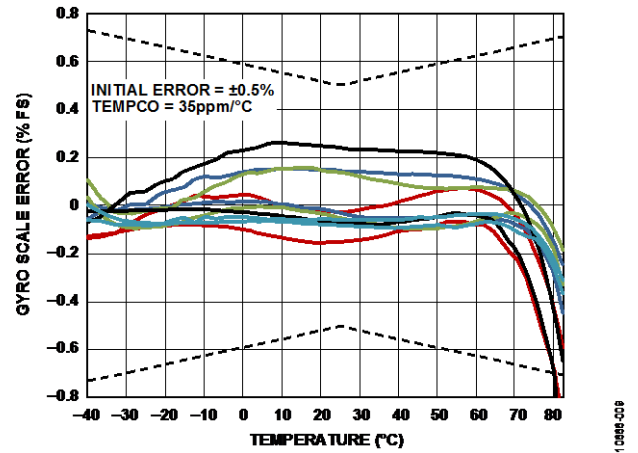


図 9. ジャイロスコープのスケール（感度）誤差とヒステリシスの温度特性

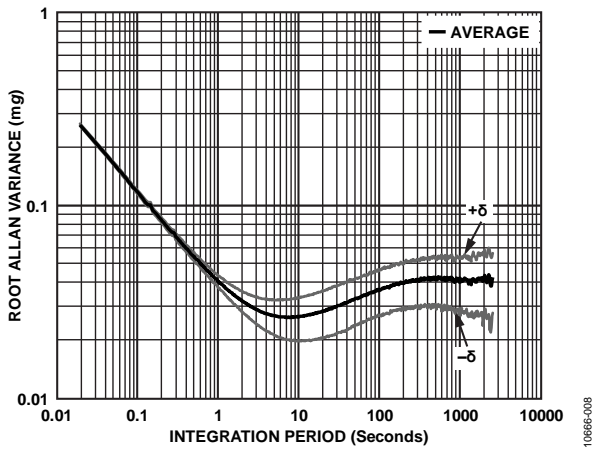


図 8. 加速度センサーのアラン分散、25°C

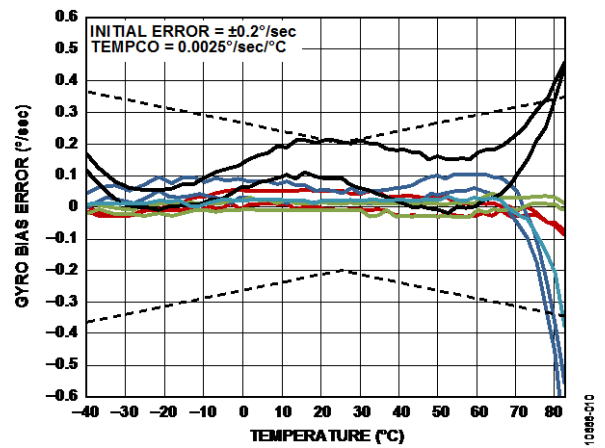


図 10. ジャイロスコープのバイアス誤差とヒステリシスの温度特性

基本動作

ADIS16485 は、有効な電源電圧が投入されると自力でスタートアップする自律センサー・システムです。初期設定プロセスが完了すると、キャリブレーション済みセンサーのデータをサンプリング、処理し、出力レジスタにロードします。出力レジスタには SPI ポート経由で接続します。SPI ポートは、一般に、図 11 の接続図を使って組込みプロセッサの互換ポートに接続します。4 つの SPI 信号で同期シリアル・データ通信を実行します。通常動作には、RST (ピン 8、表 5 を参照) を VDD に接続するか、または RST を開放のままにしておく必要があります。工場出荷時のデフォルト設定では、DIO2 ピンにデータレディ信号が送られます。出力データ・レジスタで新しいデータが使用可能になると、この信号がハイレベルになります。

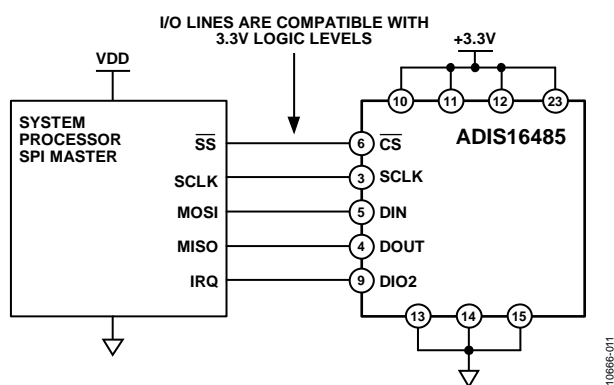


図 11. 電氣的接続図

表 6. マスター・プロセッサの一般的なピン名と機能

Mnemonic	Function
SS	Slave select
IRQ	Interrupt request
MOSI	Master output, slave input
MISO	Master input, slave output
SCLK	Serial clock

組込みプロセッサは、一般に制御レジスタを使ってシリアル・ポートを設定し、ADIS16485 などの SPI スレーブ・デバイスと通信します。表 7 に、ADIS16485 の SPI プロトコルに関する設定リストを示します。通常、マスター・プロセッサの初期化ルーチンにおいて、ファームウェア・コマンドを使ってこれらの設定を行い、シリアル制御レジスタに書き込みます。

表 7. マスター・プロセッサの一般的な SPI 設定

Processor Setting	Description
Master	ADIS16485 operates as slave
SCLK ≤ 15 MHz	Maximum serial clock rate
SPI Mode 3	CPOL = 1 (polarity), and CPHA = 1 (phase)
MSB-First Mode	Bit sequence
16-Bit Mode	Shift register/data length

レジスタ構造

レジスタ構造と SPI ポートは、センサー処理システムと外部マスター・プロセッサ間のブリッジの役割を果たします。レジスタ構造には出力データ・レジスタと制御レジスタの両方が含まれます。出力データ・レジスタは最新のセンサー・データ、リアルタイム・クロック、エラー・フラグ、アラーム・フラグ、識別データを保持します。制御レジスタにはサンプル・レート、フィルタ処理、入力/出力、アラーム、キャリブレーション、診断設定のオプションがあります。ADIS16485 と外部プロセッサ間の通信はすべて、ユーザ・レジスタへの書き込みか読み出しに関連する動作です。

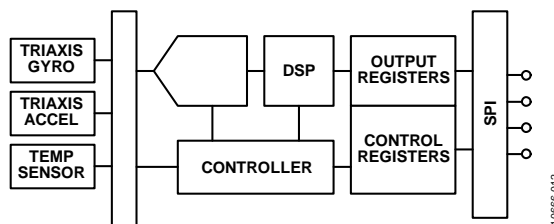


図 12. 基本動作

レジスタ構造は 13 ページ構成のページ・アドレス指定法を採用しており、各ページに 64 のレジスタ・ロケーションがあります。各ページは 16 ビット幅であり、各バイトはそのページのメモリ・マップ内に独自のアドレスを持っています。SPI ポートは、図 17 のビット・シーケンスを使って一度に 1 ページのみアクセスすることができます。SPI アクセスでアクティブにするページを選択するには、そのページのコードを PAGE_ID レジスタに書き込む必要があります。どのページが現在アクティブか判断するには、PAGE_ID レジスタを読み出します。各ページの PAGE_ID の内容とそれらの基本的な機能を表 8 に示します。PAGE_ID レジスタは各ページのアドレス 0x00 にあります。

表 8. ユーザ・レジスタのページ割当て

Page	PAGE_ID	Function
0	0x00	Output data, clock, identification
1	0x01	Reserved
2	0x02	Calibration
3	0x03	Control: sample rate, filtering, I/O, alarms
4	0x04	Serial number
5	0x05	FIR Filter Bank A Coefficient 0 to Coefficient 59
6	0x06	FIR Filter Bank A, Coefficient 60 to Coefficient 119
7	0x07	FIR Filter Bank B, Coefficient 0 to Coefficient 59
8	0x08	FIR Filter Bank B, Coefficient 60 to Coefficient 119
9	0x09	FIR Filter Bank C, Coefficient 0 to Coefficient 59
10	0x0A	FIR Filter Bank C, Coefficient 60 to Coefficient 119
11	0x0B	FIR Filter Bank D, Coefficient 0 to Coefficient 59
12	0x0C	FIR Filter Bank D, Coefficient 60 to Coefficient 119

SPI 通信

SPIポートは、図 17 に示すように full duplex 通信に対応しています。この通信により、外部プロセッサは前コマンドの読み出し要求に応じて DOUT を読み出しているときに、DIN への書き込みを行うことができます。図 17 は、DIN と DOUT の両方に関してビット・コーディングのガイドラインを提供します。

デバイスの設定

SPIは、図 17 のビット割当てに従って一度に 1 バイトずつ制御レジスタに書き込むことができます。各レジスタは 16 ビットで構成されており、ビット[7:0]は下位アドレスを表し(表 9 を参照)、ビット[15:8]は上位アドレスを表します。レジスタへの書き込みは最初に下位バイト、次に上位バイトの順で行います。下位バイトの 1 回の書き込みで変わるレジスタは PAGE_ID レジスタのみです。書き込みコマンドの場合は、DIN シーケンスの最初のビットが 1 に設定されます。アドレス・ビット[A6:A0]はターゲット・アドレスを表し、データ・コマンド・ビット[DC7:DC0]はその位置に書き込まれるデータを表します。図 13 は、アドレス 0x00 (PAGE_ID [7:0]) への 0x03 の書き込みの例であり、DIN = 0x8003 を使用しています。この書き込みコマンドで SPI アクセスの制御ページがアクティブになります。

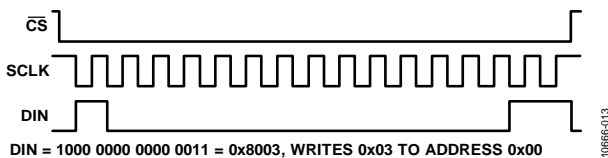


図 13. 制御ページをアクティブにするための SPI シーケンス (DIN = 0x8003)

デュアル・メモリ構造

設定データを制御レジスタに書き込むと、その SRAM (揮発性メモリ) の内容が更新されます。システム内の個々の制御レジスタの設定を最適化した後は、マニュアル・フラッシュ更新コマンドを使用します。このコマンドは、レジスタ・マップのページ 3 の GLOB_CMD[3]にあります。マニュアル・フラッシュ更新コマンドを起動するには、ページ 3 (DIN = 0x8003) にアクセスして、GLOB_CMD[3] = 1 (DIN = 0x8208、次に DIN = 0x8300) に設定します。フラッシュ・メモリ更新の全処理時間 (375 ms) の間、電源が仕様の範囲値内に収まるようにしてください。表 9 はユーザ・レジスタのメモリ・マップです。この表にはフラッシュ・バックアップ情報の欄もあります。Flash 列に、「Yes」と記載されている場合はそのレジスタにフラッシュのミラー位置があることを示しており、正しくバックアップが行われると、スタートアップ中やリセット後に自動的に復元されます。図 14 に、動作の管理や重要なユーザ設定の格納を行うためのデュアル・メモリ構造を示します。

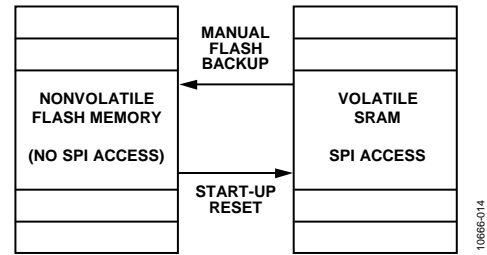


図 14. SRAM とフラッシュのメモリ図

センサー・データの読み出し

ADIS16485 は自動的にスタートアップし、データ・レジスタへのアクセスのためにページ 0 をアクティブにします。他のページにアクセスした後にデータ・アクセスのためにページ 0 をアクティブにするには、0x00 を PAGE_ID レジスタ (DIN = 0x8000) に書き込みます。1 回のレジスタ読み出しには、2 つの 16 ビット SPI サイクルが必要です。最初のサイクルは、図 17 のビット割当てを使用してレジスタの内容を要求します。続いて、2 番目のシーケンスで、DOUT にレジスタの内容が出力されます。DIN コマンドの最初のビットはゼロで、その後レジスタの上位アドレスか下位アドレスが続きます。最後の 8 ビットは無効(don't care)ですが、SPI は要求を受け取るために全 16 SCLK を必要とします。図 15 に連続する 2 つのレジスタ読み出しを示します。最初は Z_GYRO_OUT レジスタの内容を要求するための DIN = 0x1A00、続いて Z_GYRO_LOW レジスタの内容を要求するための 0x1800 が来ます。



図 15. SPI 読み出し例

図 16 に、PROD_ID を反復パターンで読み出すときの 4 つの SPI 信号の例を示します。PROD_ID の内容は事前に定義され、安定しているため、このパターンは SPI インターフェースのセットアップや通信のトラブルシューティングに適用できます。

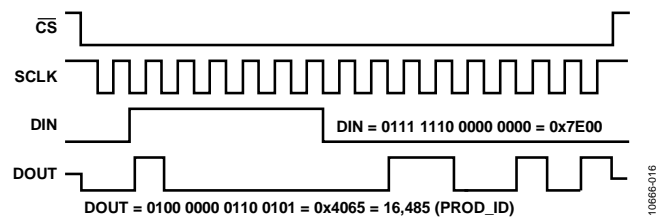
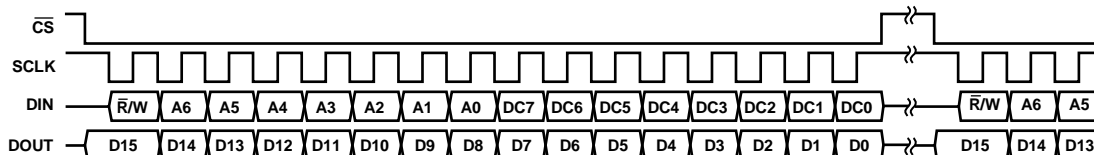


図 16. SPI 読み出し例、2 番目の 16 ビット・シーケンス



- NOTES
1. DOUT BITS ARE PRODUCED ONLY WHEN THE PREVIOUS 16-BIT DIN SEQUENCE STARTS WITH R/W = 0.
 2. WHEN CS IS HIGH, DOUT IS IN A THREE-STATE, HIGH IMPEDANCE MODE, WHICH ALLOWS MULTIFUNCTIONAL USE OF THE LINE FOR OTHER DEVICES.

図 17. SPI 通信ビット・シーケンス

ユーザ・レジスタ

表 9. ユーザ・レジスタのメモリ・マップ (N/A = 該当なし)

Name	R/W	Flash	PAGE_ID	Address	Default	Register Description	Format
PAGE_ID	R/W	No	0x00	0x00	0x00	Page identifier	N/A
Reserved	N/A	N/A	0x00	0x02 to 0x06	N/A	Reserved	N/A
SYS_E_FLAG	R	No	0x00	0x08	0x0000	Output, system error flags	Table 40
DIAG_STS	R	No	0x00	0x0A	0x0000	Output, self test error flags	Table 41
ALM_STS	R	No	0x00	0x0C	0x0000	Output, alarm error flags	Table 42
TEMP_OUT	R	No	0x00	0x0E	N/A	Output, temperature	Table 38
X_GYRO_LOW	R	No	0x00	0x10	N/A	Output, x-axis gyroscope, low word	Table 14
X_GYRO_OUT	R	No	0x00	0x12	N/A	Output, x-axis gyroscope, high word	Table 10
Y_GYRO_LOW	R	No	0x00	0x14	N/A	Output, y-axis gyroscope, low word	Table 15
Y_GYRO_OUT	R	No	0x00	0x16	N/A	Output, y-axis gyroscope, high word	Table 11
Z_GYRO_LOW	R	No	0x00	0x18	N/A	Output, z-axis gyroscope, low word	Table 16
Z_GYRO_OUT	R	No	0x00	0x1A	N/A	Output, z-axis gyroscope, high word	Table 12
X_ACCL_LOW	R	No	0x00	0x1C	N/A	Output, x-axis accelerometer, low word	Table 21
X_ACCL_OUT	R	No	0x00	0x1E	N/A	Output, x-axis accelerometer, high word	Table 17
Y_ACCL_LOW	R	No	0x00	0x20	N/A	Output, y-axis accelerometer, low word	Table 22
Y_ACCL_OUT	R	No	0x00	0x22	N/A	Output, y-axis accelerometer, high word	Table 18
Z_ACCL_LOW	R	No	0x00	0x24	N/A	Output, z-axis accelerometer, low word	Table 23
Z_ACCL_OUT	R	No	0x00	0x26	N/A	Output, z-axis accelerometer, high word	Table 19
Reserved	N/A	N/A	0x00	0x28 to 0x3E	N/A	Reserved	N/A
X_DELTANG_LOW	R	No	0x00	0x40	N/A	Output, x-axis delta angle, low word	Table 28
X_DELTANG_OUT	R	No	0x00	0x42	N/A	Output, x-axis delta angle, high word	Table 24
Y_DELTANG_LOW	R	No	0x00	0x44	N/A	Output, y-axis delta angle, low word	Table 29
Y_DELTANG_OUT	R	No	0x00	0x46	N/A	Output, y-axis delta angle, high word	Table 25
Z_DELTANG_LOW	R	No	0x00	0x48	N/A	Output, z-axis delta angle, low word	Table 30
Z_DELTANG_OUT	R	No	0x00	0x4A	N/A	Output, z-axis delta angle, high word	Table 26
X_DELTVEL_LOW	R	No	0x00	0x4C	N/A	Output, x-axis delta velocity, low word	Table 35
X_DELTVEL_OUT	R	No	0x00	0x4E	N/A	Output, x-axis delta velocity, high word	Table 31
Y_DELTVEL_LOW	R	No	0x00	0x50	N/A	Output, y-axis delta velocity, low word	Table 36
Y_DELTVEL_OUT	R	No	0x00	0x52	N/A	Output, y-axis delta velocity, high word	Table 32
Z_DELTVEL_LOW	R	No	0x00	0x54	N/A	Output, z-axis delta velocity, low word	Table 37
Z_DELTVEL_OUT	R	No	0x00	0x56	N/A	Output, z-axis delta velocity, high word	Table 33
Reserved	N/A	N/A	0x00	0x58 to 0x76	N/A	Reserved	N/A
TIME_MS_OUT	R	Yes	0x00	0x78	N/A	Factory configuration time: minutes/seconds	Table 95
TIME_DH_OUT	R	Yes	0x00	0x7A	N/A	Factory configuration date/time: day/hour	Table 96
TIME_YM_OUT	R	Yes	0x00	0x7C	N/A	Factory configuration date: year/month	Table 97
PROD_ID	R	Yes	0x00	0x7E	0x4065	Output, product identification (16,485)	Table 46
Reserved	N/A	N/A	0x01	0x00 to 0x7E	N/A	Reserved	N/A
PAGE_ID	R/W	No	0x02	0x00	0x00	Page identifier	N/A
Reserved	N/A	N/A	0x02	0x02	N/A	Reserved	N/A
X_GYRO_SCALE	R/W	Yes	0x02	0x04	0x0000	Calibration, scale, x-axis gyroscope	Table 63
Y_GYRO_SCALE	R/W	Yes	0x02	0x06	0x0000	Calibration, scale, y-axis gyroscope	Table 64
Z_GYRO_SCALE	R/W	Yes	0x02	0x08	0x0000	Calibration, scale, z-axis gyroscope	Table 65
X_ACCL_SCALE	R/W	Yes	0x02	0x0A	0x0000	Calibration, scale, x-axis accelerometer	Table 73
Y_ACCL_SCALE	R/W	Yes	0x02	0x0C	0x0000	Calibration, scale, y-axis accelerometer	Table 74
Z_ACCL_SCALE	R/W	Yes	0x02	0x0E	0x0000	Calibration, scale, z-axis accelerometer	Table 75
XG_BIAS_LOW	R/W	Yes	0x02	0x10	0x0000	Calibration, offset, gyroscope, x-axis, low word	Table 59
XG_BIAS_HIGH	R/W	Yes	0x02	0x12	0x0000	Calibration, offset, gyroscope, x-axis, high word	Table 56
YG_BIAS_LOW	R/W	Yes	0x02	0x14	0x0000	Calibration, offset, gyroscope, y-axis, low word	Table 60
YG_BIAS_HIGH	R/W	Yes	0x02	0x16	0x0000	Calibration, offset, gyroscope, y-axis, high word	Table 57
ZG_BIAS_LOW	R/W	Yes	0x02	0x18	0x0000	Calibration, offset, gyroscope, z-axis, low word	Table 61
ZG_BIAS_HIGH	R/W	Yes	0x02	0x1A	0x0000	Calibration, offset, gyroscope, z-axis, high word	Table 58

Name	R/W	Flash	PAGE_ID	Address	Default	Register Description	Format
XA_BIAS_LOW	R/W	Yes	0x02	0x1C	0x0000	Calibration, offset, accelerometer, x-axis, low word	Table 70
XA_BIAS_HIGH	R/W	Yes	0x02	0x1E	0x0000	Calibration, offset, accelerometer, x-axis, high word	Table 67
YA_BIAS_LOW	R/W	Yes	0x02	0x20	0x0000	Calibration, offset, accelerometer, y-axis, low word	Table 71
YA_BIAS_HIGH	R/W	Yes	0x02	0x22	0x0000	Calibration, offset, accelerometer, y-axis, high word	Table 68
ZA_BIAS_LOW	R/W	Yes	0x02	0x24	0x0000	Calibration, offset, accelerometer, z-axis, low word	Table 72
ZA_BIAS_HIGH	R/W	Yes	0x02	0x26	0x0000	Calibration, offset, accelerometer, z-axis, high word	Table 69
Reserved	N/A	N/A	0x02	0x28 to 0x72	N/A	Reserved	N/A
USER_SCR_1	R/W	Yes	0x02	0x74	0x0000	User Scratch Register 1	Table 91
USER_SCR_2	R/W	Yes	0x02	0x76	0x0000	User Scratch Register 2	Table 92
USER_SCR_3	R/W	Yes	0x02	0x78	0x0000	User Scratch Register 3	Table 93
USER_SCR_4	R/W	Yes	0x02	0x7A	0x0000	User Scratch Register 4	Table 94
FLSHCNT_LOW	R	Yes	0x02	0x7C	N/A	Diagnostic, flash memory count, low word	Table 86
FLSHCNT_HIGH	R	Yes	0x02	0x7E	N/A	Diagnostic, flash memory count, high word	Table 87
PAGE_ID	R/W	No	0x03	0x00	0x0000	Page identifier	N/A
GLOB_CMD	W	No	0x03	0x02	N/A	Control, global commands	Table 85
Reserved	N/A	N/A	0x03	0x04	N/A	Reserved	N/A
FNCTIO_CTRL	R/W	Yes	0x03	0x06	0x000D	Control, I/O pins, functional definitions	Table 88
GPIO_CTRL	R/W	Yes	0x03	0x08	0x00X0 ¹	Control, I/O pins, general purpose	Table 89
CONFIG	R/W	Yes	0x03	0x0A	0x00C0	Control, clock, and miscellaneous correction	Table 66
DEC_RATE	R/W	Yes	0x03	0x0C	0x0000	Control, output sample rate decimation	Table 48
NULL_CNFG	R/W	Yes	0x03	0x0E	0x070A	Control, automatic bias correction configuration	Table 62
SLP_CNT	R/W	No	0x03	0x10	N/A	Control, power-down/sleep mode	Table 90
Reserved	N/A	N/A	0x03	0x12 to 0x14	N/A	Reserved	N/A
FILTR_BNK_0	R/W	Yes	0x03	0x16	0x0000	Filter selection	Table 49
FILTR_BNK_1	R/W	Yes	0x03	0x18	0x0000	Filter selection	Table 50
Reserved	N/A	N/A	0x03	0x1A to 0x1E	N/A	Reserved	N/A
ALM_CNFG_0	R/W	Yes	0x03	0x20	0x0000	Alarm configuration	Table 82
ALM_CNFG_1	R/W	Yes	0x03	0x22	0x0000	Alarm configuration	Table 83
Reserved	N/A	N/A	0x03	0x24 to 0x26	N/A	Reserved	N/A
XG_ALM_MAGN	R/W	Yes	0x03	0x28	0x0000	Alarm, x-axis gyroscope threshold setting	Table 76
YG_ALM_MAGN	R/W	Yes	0x03	0x2A	0x0000	Alarm, y-axis gyroscope threshold setting	Table 77
ZG_ALM_MAGN	R/W	Yes	0x03	0x2C	0x0000	Alarm, z-axis gyroscope threshold setting	Table 78
XA_ALM_MAGN	R/W	Yes	0x03	0x2E	0x0000	Alarm, x-axis accelerometer threshold	Table 79
YA_ALM_MAGN	R/W	Yes	0x03	0x30	0x0000	Alarm, y-axis accelerometer threshold	Table 80
ZA_ALM_MAGN	R/W	Yes	0x03	0x32	0x0000	Alarm, z-axis accelerometer threshold	Table 81
Reserved	N/A	N/A	0x03	0x34 to 0x76	N/A	Reserved	N/A
FIRM_REV	R	Yes	0x03	0x78	N/A	Firmware revision	Table 43
FIRM_DM	R	Yes	0x03	0x7A	N/A	Firmware programming date: day/month	Table 44
FIRM_Y	R	Yes	0x03	0x7C	N/A	Firmware programming date: year	Table 45
Reserved	N/A	N/A	0x03	0x7E	N/A	Reserved	N/A
Reserved	N/A	N/A	0x04	0x00 to 0x18	N/A	Reserved	N/A
SERIAL_NUM	R	Yes	0x04	0x20	N/A	Serial number	Table 47
Reserved	N/A	N/A	0x04	0x22 to 0x7F	N/A	Reserved	N/A
FIR_COEF_Axxx	R/W	Yes	0x05	0x00 to 0x7E	N/A	FIR Filter Bank A, Coefficients 0 through 59	Table 51
FIR_COEF_Axxx	R/W	Yes	0x06	0x00 to 0x7E	N/A	FIR Filter Bank A, Coefficients 60 through 119	Table 51
FIR_COEF_Bxxx	R/W	Yes	0x07	0x00 to 0x7E	N/A	FIR Filter Bank B, Coefficients 0 through 59	Table 52
FIR_COEF_Bxxx	R/W	Yes	0x08	0x00 to 0x7E	N/A	FIR Filter Bank B, Coefficients 60 through 119	Table 52
FIR_COEF_Cxxx	R/W	Yes	0x09	0x00 to 0x7E	N/A	FIR Filter Bank C, Coefficients 0 through 59	Table 53
FIR_COEF_Cxxx	R/W	Yes	0x0A	0x00 to 0x7E	N/A	FIR Filter Bank C, Coefficients 60 through 119	Table 53
FIR_COEF_Dxxx	R/W	Yes	0x0B	0x00 to 0x7E	N/A	FIR Filter Bank D, Coefficients 0 through 59	Table 54
FIR_COEF_Dxxx	R/W	Yes	0x0C	0x00 to 0x7E	N/A	FIR Filter Bank D, Coefficients 60 through 119	Table 54

¹ GPIO_CTRL[7:4]ビットは DIOx ライン上のロジック・レベルを反映した値となり、デフォルト設定はありません。

出力データ・レジスタ

ADIS16485 がスタートアップ処理を終えると、PAGE_ID レジスタは 0x0000 を保持します。これで、ページ 0 は SPI アクセスのためのアクティブ・ページとして設定されます。ページ 0 は出力データ、リアルタイム・クロック、ステータス、製品 ID の各レジスタがあります。

慣性センサーのデータ・フォーマット

ジャイロ스코ープ、加速度センサー、角度変化、速度変化の出力データ・レジスタは 32 ビット、2 の補数のフォーマットを使用します。各出力は 2 つのレジスタを使ってこの分解能に対応します。図 18 は、各レジスタが各慣性測定にどのように寄与するかを示す一例です。この場合、X_GYRO_OUT は最上位ワード（上位 16 ビット）で、X_GYRO_LOW は最下位ワード（下位 16 ビット）です。多くの場合、最上位ワード・レジスタを使用するだけで重要な性能レベルを保持するのに十分な分解能が得られます。

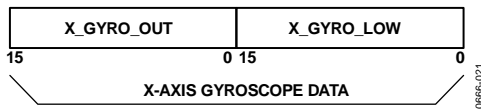


図 18. ジャイロ스코ープ出力フォーマット例、DEC_RATE > 0

図 19 に示す矢印はモーションの方向を示すもので、各センサーの出力レジスタに正の出力応答を生成します。加速度センサーは、動的な力だけでなく、重力など加速度に関連する静的な力にも応答します。図 19 に示すように完全に平らな状態で配置すると、z 軸の加速度センサー出力は 1g となり、x および y 加速度センサーは 0g となります。

回転角速度（ジャイロ스코ープ）

x_GYRO_OUT フォーマットを使用するレジスタは、ジャイロスコープ測定のための主要レジスタです（表 10、表 11、表 12 を参照）。これらのレジスタのデータを処理するときは、16 ビット、2 の補数のデータ・フォーマットを使用します。表 13 に、x_GYRO_OUT のデジタル・コーディング例を示します。

表 10. X_GYRO_OUT (ページ 0、ベース・アドレス = 0x12)

Bits	Description
[15:0]	X-axis gyroscope data; twos complement, $\pm 450^\circ/\text{sec}$ range, $0^\circ/\text{sec} = 0x0000$, 1 LSB = $0.02^\circ/\text{sec}$

表 11. Y_GYRO_OUT (ページ 0、ベース・アドレス = 0x16)

Bits	Description
[15:0]	Y-axis gyroscope data; twos complement, $\pm 450^\circ/\text{sec}$ range, $0^\circ/\text{sec} = 0x0000$, 1 LSB = $0.02^\circ/\text{sec}$

表 12. Z_GYRO_OUT (ページ 0、ベース・アドレス = 0x1A)

Bits	Description
[15:0]	Z-axis gyroscope data; twos complement, $\pm 450^\circ/\text{sec}$ range, $0^\circ/\text{sec} = 0x0000$, 1 LSB = $0.02^\circ/\text{sec}$

表 13. x_GYRO_OUT データ・フォーマットの例

Rotation Rate	Decimal	Hex	Binary
+450°/sec	+22,500	0x57E4	0101 0111 1110 0100
+0.04°/sec	+2	0x0002	0000 0000 0000 0010
+0.02°/sec	+1	0x0001	0000 0000 0000 0001
0°/sec	0	0x0000	0000 0000 0000 0000
-0.02°/sec	-1	0xFFFF	1111 1111 1111 1111
-0.04°/sec	-2	0xFFFE	1111 1111 1111 1110
-450°/sec	-22,500	0xA81C	1010 1000 0001 1100

x_GYRO_LOW のフォーマットを使用するレジスタは、ジャイロスコープ測定に対して追加の分解能を提供します（表 14、表 15、表 16 を参照）。MSB の重みは $0.01^\circ/\text{sec}$ であり、後続の各ビットの重みは前のビットの $1/2$ となります。

表 14. X_GYRO_LOW (ページ 0、ベース・アドレス = 0x10)

Bits	Description
[15:0]	X-axis gyroscope data; additional resolution bits

表 15. Y_GYRO_LOW (ページ 0、ベース・アドレス = 0x14)

Bits	Description
[15:0]	Y-axis gyroscope data; additional resolution bits

表 16. Z_GYRO_LOW (ページ 0、ベース・アドレス = 0x18)

Bits	Description
[15:0]	Z-axis gyroscope data; additional resolution bits

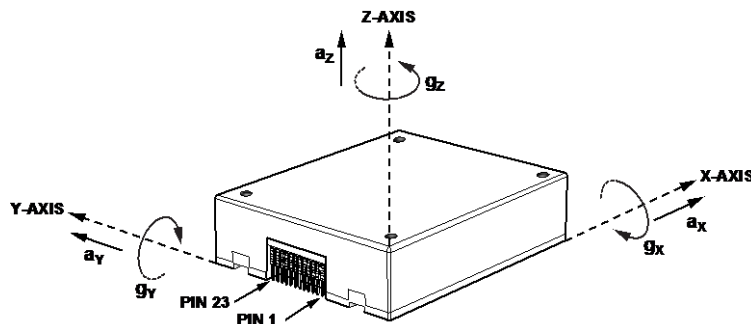


図 19. 慣性センサーの方向の参照図

加速度

x_ACCL_OUT フォーマットを使用するレジスタは、加速度センサー測定のための主要レジスタです。(表 17、表 18、表 19 を参照)。これらのレジスタのデータを処理するときは、16 ビット、2 の補数のデータ・フォーマットを使用します。表 20 に、x_ACCL_OUT デジタル・コーディングの例を示します。

表 17. X_ACCL_OUT (ページ 0、ベース・アドレス = 0x1E)

Bits	Description
[15:0]	X-axis accelerometer data; twos complement, $\pm 5\text{ g}$ range, $0\text{ g} = 0x0000$, 1 LSB = 0.25 mg

表 18. Y_ACCL_OUT (ページ 0、ベース・アドレス = 0x22)

Bits	Description
[15:0]	Y-axis accelerometer data; twos complement, $\pm 5\text{ g}$ range, $0\text{ g} = 0x0000$, 1 LSB = 0.25 mg

表 19. Z_ACCL_OUT (ページ 0、ベース・アドレス = 0x26)

Bits	Description
[15:0]	Z-axis accelerometer data; twos complement, $\pm 5\text{ g}$ range, $0\text{ g} = 0x0000$, 1 LSB = 0.25 mg

表 20. x_ACCL_OUT データ・フォーマットの例

Acceleration	Decimal	Hex	Binary
+5 g	+20,000	0x4E20	0100 1110 0010 0000
+0.5 mg	+2	0x0002	0000 0000 0000 0010
+0.25 mg	+1	0x0001	0000 0000 0000 0001
0 mg	0	0x0000	0000 0000 0000 0000
-0.25 mg	-1	0xFFFF	1111 1111 1111 1111
-0.5 mg	-2	0xFFFE	1111 1111 1111 1110
-5 g	-20,000	0xB1E0	1011 0001 1110 0000

x_ACCL_LOW のフォーマットを使用するレジスタは、加速度センサー測定に対して追加の分解能を提供します(表 21、表 22、表 23 を参照)。MSB の重みは 0.125 mg であり、後続の各ビットの重みは前のビットの 1/2 となります。

表 21. X_ACCL_LOW (ページ 0、ベース・アドレス = 0x1C)

Bits	Description
[15:0]	X-axis accelerometer data; additional resolution bits

表 22. Y_ACCL_LOW (ページ 0、ベース・アドレス = 0x20)

Bits	Description
[15:0]	Y-axis accelerometer data; additional resolution bits

表 23. Z_ACCL_LOW (ページ 0、ベース・アドレス = 0x24)

Bits	Description
[15:0]	Z-axis accelerometer data; additional resolution bits

角度変化

x_DELTANG_OUT フォーマットを使用するレジスタは、角度変化計算用の主要レジスタです。これらのレジスタのデータを処理するときは、16 ビット、2 の補数のデータ・フォーマットを使用します(表 24、表 25、表 26 を参照)。表 27 に、x_DELTANG_OUT デジタル・コーディングの例を示します。

角度変化出力はジャイロスコープの測定値を積分したものであり、3 軸すべてについて次式を使用します(ここでは x 軸を示します)。

$$\Delta\theta_{x,nD} = \frac{1}{2f_s} \times \sum_{d=0}^{D-1} (\omega_{x,nD+d} + \omega_{x,nD+d-1})$$

ここで、 ω_x はジャイロスコープの x 軸です。 f_s はサンプル間の時間です。

n はデシメーション・フィルタ前のサンプル数です。

D はデシメーション比です($D = \text{DEC_RATE} + 1$)。

内部サンプル・クロックを使用すると、 f_s は 2.46 SPS となります。外部クロック・オプションを使用すると、 f_s は外部クロックの周波数となります。この場合、アクティブ・エッジ間の時間は 252 MHz のクロックで計測されます。DEC_RATE レジスタ(デシメーション・フィルタ)については、表 48 および図 20 を参照してください。

表 24. X_DELTANG_OUT (ページ 0、ベース・アドレス = 0x42)

Bits	Description
[15:0]	X-axis delta angle data; twos complement, $\pm 720^\circ$ range, $0^\circ = 0x0000$, 1 LSB = $720^\circ/2^{15} = \sim 0.022^\circ$

表 25. Y_DELTANG_OUT (ページ 0、ベース・アドレス = 0x46)

Bits	Description
[15:0]	Y-axis delta angle data; twos complement, $\pm 720^\circ$ range, $0^\circ = 0x0000$, 1 LSB = $720^\circ/2^{15} = \sim 0.022^\circ$

表 26. Z_DELTANG_OUT (ページ 0、ベース・アドレス = 0x4A)

Bits	Description
[15:0]	Z-axis delta angle data; twos complement, $\pm 720^\circ$ range, $0^\circ = 0x0000$, 1 LSB = $720^\circ/2^{15} = \sim 0.022^\circ$

表 27. x_DELTANG_OUT データ・フォーマットの例

Angle (°)	Decimal	Hex	Binary
$+720 \times (2^{15} - 1)/2^{15}$	+32,767	0x7FFF	0111 1111 1111 1111
$+1440/2^{15}$	+2	0x0002	0000 0000 0000 0010
$+720/2^{15}$	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
$-720/2^{15}$	-1	0xFFFF	1111 1111 1111 1111
$-1440/2^{15}$	-2	0xFFFE	1111 1111 1111 1110
-720	-32,768	0x8000	1000 0000 0000 0000

x_DELTANG_LOW フォーマットを使用するレジスタは、ジャイロスコプ測定に対して追加の分解能を提供し、x_DELTANT_OUT レジスタと合わせて 32 ビット、2 の補数表現の値を提供します (表 28、表 29、表 30 を参照)。MSB の重みは約 0.011° (720°/2¹⁶) であり、後続の各ビットの重みは前のビットの 1/2 となります。

表 28. X_DELTANG_LOW (ページ 0、ベース・アドレス = 0x40)

Bits	Description
[15:0]	X-axis delta angle data; additional resolution bits

表 29. Y_DELTANG_LOW (ページ 0、ベース・アドレス = 0x44)

Bits	Description
[15:0]	Y-axis delta angle data; additional resolution bits

表 30. Z_DELTANG_LOW (ページ 0、ベース・アドレス = 0x48)

Bits	Description
[15:0]	Z-axis delta angle data; additional resolution bits

速度変化

x_DELTVEL_OUT フォーマットを使用するレジスタは、速度変化計算用の主要レジスタです。これらのレジスタのデータを処理するときは、16 ビット、2 の補数のデータ・フォーマットを使用します (表 31、表 32、表 33 を参照)。

表 34 に、x_DELTVEL_OUT デジタル・コーディングの例を示します。

速度変化出力は加速度センサー測定値を積分したものであり、3 軸すべてについて次式を使用します (ここでは x 軸を示します)。

$$\Delta V_{x,nD} = \frac{1}{2f_s} \times \sum_{d=0}^{D-1} (a_{x,nD+d} + a_{x,nD+d-1})$$

ここで、
 a_x は加速度センサーの x 軸です。
 f_s はサンプル間の時間です。

n はデシメーション・フィルタ前のサンプル数です。

D はデシメーション比です ($D = \text{DEC_RATE} + 1$)。内部サンプル・クロックを使用すると、 f_s は 2.46 SPS となります。外部クロック・オプションを使用すると、 f_s は外部クロックの周波数となります。この場合、アクティブ・エッジ間の時間は 252 MHz のクロックで計測されます。DEC_RATE レジスタ (デシメーション・フィルタ) については、表 48 および図 20 を参照してください。

表 31. X_DELTVEL_OUT (ページ 0、ベース・アドレス = 0x4E)

Bits	Description
[15:0]	X-axis delta velocity data; twos complement, ±50 m/sec range, 0 m/sec = 0x0000, 1 LSB = 50 m/sec ÷ (2 ¹⁵ - 1) = ~1.526 mm/sec

表 32. Y_DELTVEL_OUT (ページ 0、ベース・アドレス = 0x52)

Bits	Description
[15:0]	Y-axis delta velocity data; twos complement, ±50 m/sec range, 0 m/sec = 0x0000, 1 LSB = 50 m/sec ÷ (2 ¹⁵ - 1) = ~1.526 mm/sec

表 33. Z_DELTVEL_OUT (ページ 0、ベース・アドレス = 0x56)

Bits	Description
[15:0]	Z-axis delta velocity data; twos complement, ±50 m/sec range, 0 m/sec = 0x0000, 1 LSB = 50 m/sec ÷ (2 ¹⁵ - 1) = ~1.526 mm/sec

表 34. x_DELTVEL_OUT データ・フォーマットの例

Velocity (m/sec)	Decimal	Hex	Binary
+50 × (2 ¹⁵ - 1)/2 ¹⁵	+32,767	0x7FFF	0111 1111 1111 1111
+100/2 ¹⁵	+2	0x0002	0000 0000 0000 0010
+50/2 ¹⁵	+1	0x0001	0000 0000 0000 0001
0	0	0x0000	0000 0000 0000 0000
-50/2 ¹⁵	-1	0xFFFF	1111 1111 1111 1111
-100/2 ¹⁵	-2	0xFFFFE	1111 1111 1111 1110
-50	-32,768	0x8000	1000 0000 0000 0000

x_DELTVEL_OUT のフォーマットを使用するレジスタは、ジャイロスコプ測定に対して追加の分解能を提供します (表 35、表 36、表 37 を参照)。MSB の重みは約 0.7629 mm/sec (50 m/sec ÷ 2¹⁶) であり、後続の各ビットの重みは前のビットの 1/2 となります。

表 35. X_DELTVEL_LOW (ページ 0、ベース・アドレス = 0x4C)

Bits	Description
[15:0]	X-axis delta velocity data; additional resolution bits

表 36. Y_DELTVEL_LOW (ページ 0、ベース・アドレス = 0x50)

Bits	Description
[15:0]	Y-axis delta velocity data; additional resolution bits

表 37. Z_DELTVEL_LOW (ページ 0、ベース・アドレス = 0x54)

Bits	Description
[15:0]	Z-axis delta velocity data; additional resolution bits

内部温度

TEMP_OUT レジスタは、ADIS16485 内の相対温度変化を調べるのに利用できる内部温度測定値を提供します (表 38 を参照)。表 39 に、TEMP_OUT デジタル・コーディングの例を示します。この温度は、自己発熱により、周囲温度より高い値となります。

表 38. TEMP_OUT (ページ 0、ベース・アドレス = 0x0E)

Bits	Description
[15:0]	Temperature data; twos complement, 0.00565°C per LSB, 25°C = 0x0000

表 39. TEMP_OUT データ・フォーマットの例

Temperature (°C)	Decimal	Hex	Binary
+85	+10,619	0x297B	0010 1001 0111 1011
+25 + 0.0113	+2	0x0002	0000 0000 0000 0010
+25 + 0.00565	+1	0x0001	0000 0000 0000 0001
+25	0	0x0000	0000 0000 0000 0000
+25 - 0.00565	-1	0xFFFF	1111 1111 1111 1111
+25 - 0.0113	-2	0xFFFFE	1111 1111 1111 1110
-40	-11,504	0xD310	1101 0011 0001 0000

ステータス/アラーム・インジケータ

表 40 の SYS_E_FLAG レジスタは、さまざまな状態に対応したシステム・エラー・フラグを提供します (表 40 を参照)。SYS_E_FLAG を読み出すと、ビット[7]を除いてすべてのエラー・フラグをクリアし、値を 0 にします。SYS_E_FLAG[7]がハイの場合、ソフトウェア・リセット (GLOB_CMD[7]、表 40 参照) を行い、状態をクリアして通常動作に戻してください。SYS_E_FLAG レジスタを読んだ後にも、このレジスタのいずれかのビットに関わるエラーが発生している場合、そのビットはアラーム値である 1 に戻ります。

表 40. SYS_E_FLAG (ページ 0、ベース・アドレス = 0x08)

Bits	Description (Default = 0x0000)
15	Watch dog timer flag (1 = timed out)
[14:8]	Not used
7	Processing overrun (1 = error)
6	Flash memory update, result of GLOB_CMD[3] = 1 (1 = failed update, 0 = update successful)
5	Inertial self test failure (1 = DIAG_STS ≠ 0x0000)
4	Sensor overrange (1 = at least one sensor overranged)
3	SPI communication error (1 = error condition, when the number of SCLK pulses is not equal to a multiple of 16)
[2:1]	Not used
0	Alarm status flag (1 = ALM_STS ≠ 0x0000)

表 41 の DIAG_STS レジスタは、GLOB_CMD[1]の内部セルフテスト機能に対応したフラグを提供します (表 85 を参照)。DIAG_STS を読み出すと、その値は 0x0000 にリセットされます。

表 41. DIAG_STS (ページ 0、ベース・アドレス = 0x0A)

Bits	Description (Default = 0x0000)
[15:6]	Not used
5	Self test failure, z-axis accelerometer (1 = failure)
4	Self test failure, y-axis accelerometer (1 = failure)
3	Self test failure, x-axis accelerometer (1 = failure)
2	Self test failure, z-axis gyroscope (1 = failure)
1	Self test failure, y-axis gyroscope (1 = failure)
0	Self test failure, x-axis gyroscope (1 = failure)

表 42 の ALM_STS レジスタは、各センサーのプログラマブルなアラーム・レベルに対応したアラーム・ビットを提供します。ALM_STS を読み出すと、その値は 0x0000 にリセットされます。

表 42. ALM_STS (ページ 0、ベース・アドレス = 0x0C)

Bits	Description (Default = 0x0000)
[15:6]	Not used
5	Z-axis accelerometer alarm flag (1 = alarm is active)
4	Y-axis accelerometer alarm flag (1 = alarm is active)
3	X-axis accelerometer alarm flag (1 = alarm is active)
2	Z-axis gyroscope alarm flag (1 = alarm is active)
1	Y-axis gyroscope alarm flag (1 = alarm is active)
0	X-axis gyroscope alarm flag (1 = alarm is active)

ファームウェア・リビジョン

FIRM_REV レジスタ (表 43 を参照) は、内部プロセッサのファームウェア・リビジョンを提供します。各 nibble (1nibble は 4bit を表す)は、リビジョン・コードの各桁の数値を表します。たとえば、FIRM_REV = 0x0102 の場合、ファームウェア・リビジョンは 1.02 です。

表 43. FIRM_REV (ページ 3、ベース・アドレス = 0x78)

Bits	Description
[15:12]	Binary, revision, 10s digit
[11:8]	Binary, revision, 1s digit
[7:4]	Binary, revision, tenths digit
[3:0]	Binary, revision, hundredths digit

FIRM_DM レジスタ (表 44 を参照) は、工場出荷時に設定された日付の月と日を保持します。FIRM_DM[15:12] と FIRM_DM[11:8]は工場出荷時設定の月を表す数値を保持します。たとえば、11 月は年度の 11 番目の月であり、FIRM_DM[15:8] = 0x11 で表されます。FIRM_DM[7:4]と FIRM_DM[3:0]は工場出荷時設定の日を表す数値を保持します。たとえば、その月の 27 日は FIRM_DM[7:0] = 0x27 で表されます。

表 44. FIRM_DM (ページ 3、ベース・アドレス = 0x7A)

Bits	Description
[15:12]	Binary, month 10s digit, range: 0 to 1
[11:8]	Binary, month 1s digit, range: 0 to 9
[7:4]	Binary, day 10s digit, range: 0 to 3
[3:0]	Binary, day 1s digit, range: 0 to 9

FIRM_Y レジスタ (表 45 を参照) は、工場出荷時に設定された日付の年を表す値を保持します。たとえば、2013 年は FIRM_Y = 0x2013 で表されます。

表 45. FIRM_Y (ページ 3、ベース・アドレス = 0x7C)

Bits	Description
[15:12]	Binary, year 1000s digit, range: 0 to 9
[11:8]	Binary, year 100s digit, range: 0 to 9
[7:4]	Binary, year 10s digit, range: 0 to 9
[3:0]	Binary, year 1s digit, range: 0 to 9

製品 ID

PROD_ID レジスタ (表 46 を参照) は、部品番号 (16,485 = 0x4065) に相当するバイナリを保持し、SERIAL_NUM レジスタ (表 47 を参照) はロット固有のシリアル番号を保持します。

表 46. PROD_ID (ページ 0、ベース・アドレス = 0x7E)

Bits	Description (Default = 0x4065)
[15:0]	Product identification = 0x4065 (16,485)

表 47. SERIAL_NUM (ページ 0、ベース・アドレス = 0x20)

Bits	Description
[15:0]	Lot specific serial number

デジタル信号処理

ジャイロスコープ／加速度センサー

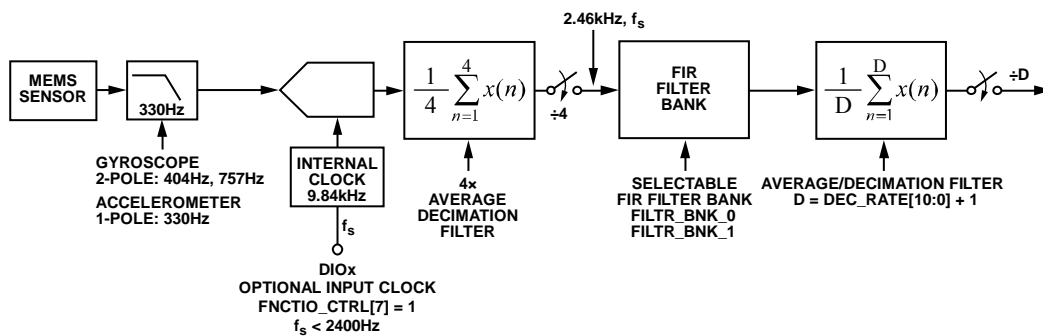
図 20 に、加速度センサーやジャイロスコープの周波数応答に影響する部品と設定すべてについての信号フロー図を示します。各加速度センサーおよびジャイロスコープのサンプル・レートは 9.84 kHz です。各センサーはそれぞれ専用の平均化／デシメーション・フィルタ段を備えており、この回路段で更新レートを 2.46 kSPS に低減します。外部の同期クロック・オプションを使用すると (FNCTIO_CTRL[7:4], 表 88 を参照)、入力クロックは 9.84 kSPS のサンプル・レートで 4 サンプル・バーストを駆動し、それを 4x 平均化／デシメーション・フィルタに供給します。その結果、データレートは入力クロック周波数と同じになります。

平均化／デシメーション・フィルタ

DEC_RATE レジスタ (表 48 を参照) で、ユーザは最終フィルタ段を制御することができます (図 20 を参照)。この回路段では、加速度センサー、ジャイロスコープ、角度変化、速度変化の各データを平均化／デシメートすることができます。出力サンプル・レートは、 $2460 / (\text{DEC_RATE} + 1)$ です。外部同期クロック・オプションを使用する場合は (FNCTIO_CTRL[7:4], 表 88 を参照)、この式の 2460 という数値を入力クロック周波数に置き換えます。たとえば、ページ 3 (DIN = 0x8003) にアクセスし、DEC_RATE = 0x18 (DIN = 0x8C18、次に DIN = 0x8D00) を設定すれば、出力サンプル・レートは 98.4 SPS ($2460 \div 25$) に低減します。

表 48. DEC_RATE (ページ 3、ベース・アドレス = 0x0C)

Bits	Description (Default = 0x0000)
[15:11]	Don't care
[10:0]	Decimation rate, binary format, maximum = 2047, see Figure 20 for impact on sample rate



NOTES

1. WHEN FNCTIO_CTRL[7] = 1, EACH CLOCK PULSE ON THE DESIGNATED DIOx LINE (FNCTIO_CTRL[5:4]) STARTS A 4-SAMPLE BURST, AT A SAMPLE RATE OF 9.84kHz. THESE FOUR SAMPLES FEED INTO THE 4x AVERAGE/DECIMATION FILTER, WHICH PRODUCES A DATA RATE THAT IS EQUAL TO THE INPUT CLOCK FREQUENCY.

10686-019

図 20. サンプリング／周波数応答のブロック図

FIR フィルタ・バンク

ADIS16485は、設定可能な120タップFIRフィルタ・バンクを提供します。各係数は16ビット幅で、各ページの定められたレジスタ位置にあります。このようなバンクのFIRフィルタを設計するときは、2.46 kHzのサンプル・レートを使用し、その係数を増減し、合計が32,768になるようにします。タップ数が120未満のフィルタ設計の場合は、係数をフィルタの下位部分にロードし、係数1から始めます。余計な応答の遅延が発生しないように、未使用のタップはすべてゼロにする必要があります。FILTR_BNK_xレジスタは1センサー当たり3ビットを提供し、これによってフィルタ・バンク（A、B、C、D）を設定し、フィルタ機能をオンまたはオフにします。たとえば、ページ3（DIN=0x8003）にアクセスし、0x002FをFILTR_BNK_0（DIN=0x962F、DIN=0x9700）に書き込むことにより、x軸ジャイロスコープにバンクDのFIRフィルタの使用を設定し、y軸ジャイロスコープにバンクBのFIRフィルタの使用を設定し、x軸とy軸のジャイロスコープの2つのFIRフィルタをイネーブルにします。フィルタ設定は上位バイトへの書き込み後に更新されるため、必ず下位バイトを最初に設定してください。FILTR_BNK_0またはFILTR_BNK_1の下位バイトのみに設定する必要がある場合は、上位バイトに0x00を書き込んで処理を終了します。

表 49. FILTR_BNK_0（ページ 3、ベース・アドレス = 0x16）

Bits	Description (Default = 0x0000)
15	Don't care
14	Y-axis accelerometer filter enable (1 = enabled)
[13:12]	Y-axis accelerometer filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D
11	X-axis accelerometer filter enable (1 = enabled)
[10:9]	X-axis accelerometer filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D
8	Z-axis gyroscope filter enable (1 = enabled)
[7:6]	Z-axis gyroscope filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D
5	Y-axis gyroscope filter enable (1 = enabled)
[4:3]	Y-axis gyroscope filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D
2	X-axis gyroscope filter enable (1 = enabled)
[1:0]	X-axis gyroscope filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D

表 50. FILTR_BNK_1（ページ 3、ベース・アドレス = 0x18）

Bits	Description (Default = 0x0000)
[15:3]	Don't care
2	Z-axis accelerometer filter enable (1 = enabled)
[1:0]	Z-axis accelerometer filter bank selection: 00 = Bank A, 01 = Bank B, 10 = Bank C, 11 = Bank D

フィルタ・メモリ構成

各フィルタ・バンクはユーザ・レジスタ構造の2ページを使用します。

各フィルタ・バンクのレジスタ・アドレスについては、表 51、表 52、表 53、表 54 を参照してください。

表 51. フィルタ・バンク A のメモリ・マップ、FIR_COEF_Axxx

Page	PAGE_ID	Address	Register
5	0x05	0x00	PAGE_ID
5	0x05	0x02 to 0x07	Not used
5	0x05	0x08	FIR_COEF_A000
5	0x05	0x0A	FIR_COEF_A001
5	0x05	0x0C to 0x7C	FIR_COEF_A002 to FIR_COEF_A058
5	0x05	0x7E	FIR_COEF_A059
6	0x06	0x00	PAGE_ID
6	0x06	0x02 to 0x07	Not used
6	0x06	0x08	FIR_COEF_A060
6	0x06	0x0A	FIR_COEF_A061
6	0x06	0x0C to 0x7C	FIR_COEF_A062 to FIR_COEF_A118
6	0x06	0x7E	FIR_COEF_A119

表 52. フィルタ・バンク B のメモリ・マップ、FIR_COEF_Bxxx

Page	PAGE_ID	Address	Register
7	0x07	0x00	PAGE_ID
7	0x07	0x02 to 0x07	Not used
7	0x07	0x08	FIR_COEF_B000
7	0x07	0x0A	FIR_COEF_B001
7	0x07	0x0C to 0x7C	FIR_COEF_B002 to FIR_COEF_B058
7	0x07	0x7E	FIR_COEF_B059
8	0x08	0x00	PAGE_ID
8	0x08	0x02 to 0x07	Not used
8	0x08	0x08	FIR_COEF_B060
8	0x08	0x0A	FIR_COEF_B061
8	0x08	0x0C to 0x7C	FIR_COEF_B062 to FIR_COEF_B118
8	0x08	0x7E	FIR_COEF_B119

表 53. フィルタ・バンク C のメモリ・マップ、FIR_COEF_Cxxx

Page	PAGE_ID	Address	Register
9	0x09	0x00	PAGE_ID
9	0x09	0x02 to 0x07	Not used
9	0x09	0x08	FIR_COEF_C000
9	0x09	0x0A	FIR_COEF_C001
9	0x09	0x0C to 0x7C	FIR_COEF_C002 to FIR_COEF_C058
9	0x09	0x7E	FIR_COEF_C059
10	0x0A	0x00	PAGE_ID
10	0x0A	0x02 to 0x07	Not used
10	0x0A	0x08	FIR_COEF_C060
10	0x0A	0x0A	FIR_COEF_C061
10	0x0A	0x0C to 0x7C	FIR_COEF_C062 to FIR_COEF_C118
10	0x0A	0x7E	FIR_COEF_C119

表 54. フィルタ・バンク D のメモリ・マップ、FIR_COEF_Dxxx

Page	PAGE_ID	Address	Register
11	0x0B	0x00	PAGE_ID
11	0x0B	0x02 to 0x07	Not used
11	0x0B	0x08	FIR_COEF_D000
11	0x0B	0x0A	FIR_COEF_D001
11	0x0B	0x0C to 0x7C	FIR_COEF_D002 to FIR_COEF_D058
11	0x0B	0x7E	FIR_COEF_D059
12	0x0C	0x00	PAGE_ID
12	0x0C	0x02 to 0x07	Not used
12	0x0C	0x08	FIR_COEF_D060
12	0x0C	0x0A	FIR_COEF_D061
12	0x0C	0x0C to 0x7C	FIR_COEF_D062 to FIR_COEF_D118
12	0x0C	0x7E	FIR_COEF_D119

デフォルト・フィルタ性能

FIR フィルタ・バンクには、工場設定のフィルタ設計があります。これらはすべて、ユニティ DC ゲインのローパス・フィルタです。表 55 に各フィルタ設計の概要、図 21 に周波数応答特性を示します。位相遅延は全タップ数の 1/2 となります。

表 55. FIR フィルタのデフォルト設定

FIR Filter Bank	Taps	-3 dB Frequency (Hz)
A	120	310
B	120	55
C	32	275
D	32	63

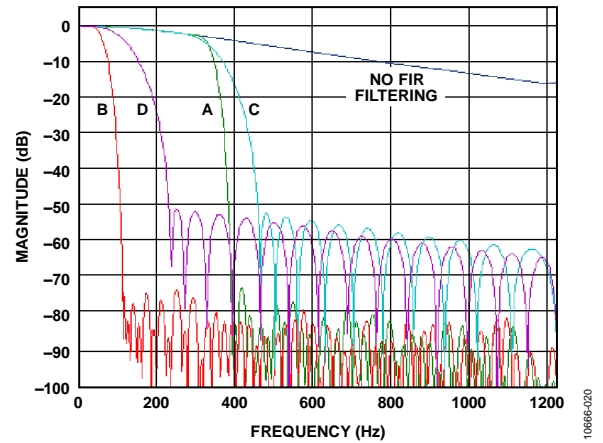


図 21. FIR フィルタ周波数応答曲線

キャリブレーション

ADIS16485 では、工場出荷時キャリブレーションでジャイロスコープと加速度センサー用の補正式を生成し、フラッシュ・メモリにその式がプログラムされています。さらに、ユーザ設定可能な一連のキャリブレーション・レジスタもシステム内の微調整用に提供しています。

ジャイロスコープ

ジャイロスコープのユーザ・キャリブレーションには、図 22 に示すように、バイアスと感度を調整するためのレジスタがあります。

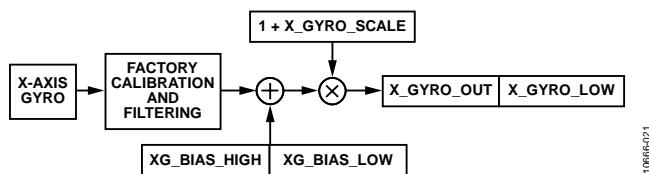


図 22. ユーザ・キャリブレーションの信号経路 (ジャイロスコープ)

マニュアル・バイアス補正

xG_BIAS_HIGH レジスタ (表 56、表 57、表 58 を参照) と xG_BIAS_LOW レジスタ (表 59、表 60、表 61 を参照) は、各ジャイロスコープ・センサーの出力のバイアス調整機能を提供します。

表 56. XG_BIAS_HIGH (ページ 2、ベース・アドレス = 0x12)

Bits	Description (Default = 0x0000)
[15:0]	X-axis gyroscope offset correction, upper word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 57. YG_BIAS_HIGH (ページ 2、ベース・アドレス = 0x16)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis gyroscope offset correction, upper word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 58. ZG_BIAS_HIGH (ページ 2、ベース・アドレス = 0x1A)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis gyroscope offset correction, upper word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 59. XG_BIAS_LOW (ページ 2、ベース・アドレス = 0x10)

Bits	Description (Default = 0x0000)
[15:0]	X-axis gyroscope offset correction, lower word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec ÷ 2 ¹⁶ = -0.000000305°/sec

表 60. YG_BIAS_LOW (ページ 2、ベース・アドレス = 0x14)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis gyroscope offset correction, lower word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec ÷ 2 ¹⁶ = -0.000000305°/sec

表 61. ZG_BIAS_LOW (ページ 2、ベース・アドレス = 0x18)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis gyroscope offset correction, lower word; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec ÷ 2 ¹⁶ = -0.000000305°/sec

バイアス・ゼロ調整コマンド

連続バイアス・エスティメータ (CBE) は、64 サンプル FIFO のデータを累積し、平均化します。バイアス予想値の平均時間 (t_A) は、NULL_CNFG[3:0] のサンプル時間ベースの設定に依存します (表 62 を参照)。ユーザは GLOB_CMD[0] のバイアス・ゼロ調整コマンド (表 85 を参照) を使って、CBE の補正係数をジャイロスコープのオフセット補正レジスタ (表 56、表 57、表 58、表 59、表 60、表 61 を参照) にロードすることができます。NULL_CNFG[13:8] では、バイアス・ゼロ調整コマンドの発行時に更新されるセンサーのオン/オフを制御することができます。NULL_CNFG の工場出荷時のデフォルト設定により、ジャイロスコープのバイアス・ゼロ調整コマンドはイネーブル、加速度センサーのバイアス・ゼロ調整コマンドはディスエーブル、平均時間は約 26.64 秒となります。最良の結果を得るために、この時間は ADIS16485 を静止状態にしておく必要があります。

表 62. NULL_CNFG (ページ 3、ベース・アドレス = 0x0E)

Bits	Description (Default = 0x070A)
[15:14]	Not used
13	Z-axis acceleration bias correction enable (1 = enabled)
12	Y-axis acceleration bias correction enable (1 = enabled)
11	X-axis acceleration bias correction enable (1 = enabled)
10	Z-axis gyroscope bias correction enable (1 = enabled)
9	Y-axis gyroscope bias correction enable (1 = enabled)
8	X-axis gyroscope bias correction enable (1 = enabled)
[7:4]	Not used
[3:0]	Time base control (TBC), range: 0 to 13 (default = 10); t _B = 2 ^{TBC} /2460, time base, t _A = 64 × t _B , average time

ページ 3 (DIN = 0x8003) にアクセスし、GLOB_CMD[0] = 1 (DIN = 0x8201、次に DIN = 0x8300) に設定して、ユーザ・オフセット・レジスタを CBE の補正係数で更新します。

マニュアル感度補正

x_GYRO_SCALE レジスタで感度調整をイネーブルにします (表 63、表 64、表 65 を参照)。

表 63. X_GYRO_SCALE (ページ 2、ベース・アドレス = 0x04)

Bits	Description (Default = 0x0000)
[15:0]	X-axis gyroscope scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.003052%

表 64. Y_GYRO_SCALE (ページ 2、ベース・アドレス = 0x06)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis gyroscope scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.003052%

表 65. Z_GYRO_SCALE (ページ 2、ベース・アドレス = 0x08)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis gyroscope scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.003052%

ジャイロスコープのバイアスに対するリニア加速度の影響

MEMS ジャイロスコープは、一般にその回転軸に垂直なリニア加速度に対してバイアス応答を示します。レジスタ (0x00C0) の工場出荷時のデフォルト設定では、この機能はイネーブルです。機能をオフにするには、ページ 3 (DIN = 0x8003) にアクセスして、CONFIG[7]=0 (DIN = 0x8A40, DIN = 0x8B00) を設定します。この際、加速度センサーの原点アライメント機能はオンとなります。

表 66. CONFIG (ページ 3、ベース・アドレス = 0x0A)

Bits	Description (Default = 0x00C0)
[15:8]	Not used
7	Linear-g compensation for gyroscopes (1 = enabled)
6	Point of percussion alignment (1 = enabled)
[5:2]	Not used
1	Real-time clock, daylight savings time (1: enabled, 0: disabled)
0	Real-time clock control (1: relative/elapsed timer mode, 0: calendar mode)

加速度センサー

加速度センサーのユーザ・キャリブレーションには、図 23 に示すように、バイアスと感度を調整するためのレジスタもあります。

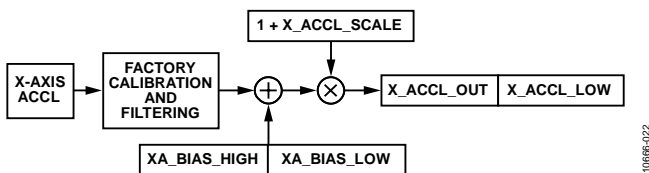


図 23. ユーザ・キャリブレーションの信号経路、ジャイロスコープ

マニュアル・バイアス補正

xA_BIAS_HIGH (表 67、表 68、表 69 を参照) および xA_BIAS_LOW (表 70、表 71、表 72 を参照) レジスタは、各ジャイロスコープ・センサーの出力のバイアス調整機能を提供します。xA_BIAS_HIGH レジスタは x_ACCL_OUT レジスタと同じフォーマットを使用します。xA_BIAS_LOW レジスタは x_ACCL_LOW レジスタと同じフォーマットを使用します。

表 67. XA_BIAS_HIGH (ページ 2、ベース・アドレス = 0x1E)

Bits	Description (Default = 0x0000)
[15:0]	X-axis accelerometer offset correction, high word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 68. YA_BIAS_HIGH (ページ 2、ベース・アドレス = 0x22)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis accelerometer offset correction, high word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 69. ZA_BIAS_HIGH (ページ 2、ベース・アドレス = 0x26)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis accelerometer offset correction, high word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 70. XA_BIAS_LOW (ページ 2、ベース・アドレス = 0x1C)

Bits	Description (Default = 0x0000)
[15:0]	X-axis accelerometer offset correction, low word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg ÷ 2 ¹⁶ = ~0.000003815 mg

表 71. YA_BIAS_LOW (ページ 2、ベース・アドレス = 0x20)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis accelerometer offset correction, low word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg ÷ 2 ¹⁶ = ~0.000003815 mg

表 72. ZA_BIAS_LOW (ページ 2、ベース・アドレス = 0x24)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis accelerometer offset correction, low word; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg ÷ 2 ¹⁶ = ~0.000003815 mg

マニュアル感度補正

x_ACCL_SCALE レジスタは感度調整をイネーブルにします (表 73、表 74、表 75 を参照)。

表 73. X_ACCL_SCALE (ページ 2、ベース・アドレス = 0x0A)

Bits	Description (Default = 0x0000)
[15:0]	X-axis accelerometer scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.0003052%

表 74. Y_ACCL_SCALE (ページ 2、ベース・アドレス = 0x0C)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis accelerometer scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.0003052%

表 75. Z_ACCL_SCALE (ページ 2、ベース・アドレス = 0x0E)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis accelerometer scale correction; twos complement, 0x0000 = unity gain, 1 LSB = 1 ÷ 2 ¹⁵ = ~0.0003052%

工場出荷時キャリブレーション値の復元

ページ 3 (DIN=0x8003) にアクセスし、GLOB_CMD[6]=1 (DIN=0x8240、DIN=0x8300) に設定することにより、工場出荷時キャリブレーション値の復元機能を実行します。この機能で各ユーザ・キャリブレーション・レジスタがゼロにリセットされ、すべてのセンサー・データが 0 にリセットされ、フラッシュ・メモリが 900 ms 以内に自動的に更新されます。GLOB_CMD については、表 85 を参照してください。

振動ポイント・アライメント

CONFIG[6]は、図 24 に示すパッケージの隅に加速度センサーをマッピングする加速度センサーの原点アライメント機能を提供します。この機能をアクティブにするには、ページ 3 (DIN=0x8003) にアクセスして、CONFIG[6]=1 (DIN=0x8A40、DIN=0x8B00) に設定します。CONFIG レジスタについては、表 66 を参照してください。

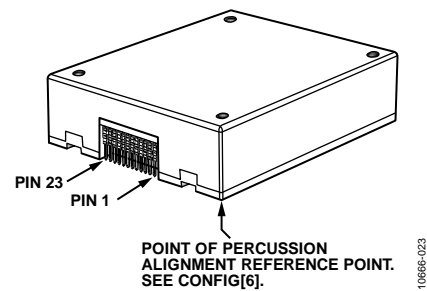


図 24. 加速度センサーの原点

アラーム

各センサーは独立したアラーム機能を備えており、アラームの大きさ、極性、動的变化率オプションの設定を制御することができます。ALM_STS レジスタ (表 42 を参照) はアラーム出力フラグを保持しており、FNCTIO_CTRL レジスタ (表 88 を参照) はデジタル I/O ラインの 1 つをアラーム・インジケータに設定できるオプションを提供します。

静的アラームの使用

静的アラームを設定すると、各センサーの出力とセンサーの xx_ALM_MAGN レジスタ (表 76、表 77、表 78、表 79、表 80、表 81 を参照) のトリガ設定を比較します。各アラームの極性制御は、ALM_CNFG_x レジスタ (表 82、表 83 を参照) で行います。極性ビットの設定では、基準値を上まわるか下まわるかどちらかでアラーム条件を生成します。xx_ALM_MAGN 値と出力データの比較は、上位ワード、すなわち出力データの 16 ビットにのみ適用されます。

動적アラームの使用

動적アラームの設定では、48.7 ms 間における各センサーの出力の変化とそのセンサーの xx_ALM_MAGN レジスタを比較することができます。

表 76. XG_ALM_MAGN (ページ 3、ベース・アドレス = 0x28)

Bits	Description (Default = 0x0000)
[15:0]	X-axis gyroscope alarm threshold settings; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 77. YG_ALM_MAGN (ページ 3、ベース・アドレス = 0x2A)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis gyroscope alarm threshold settings; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 78. ZG_ALM_MAGN (ページ 3、ベース・アドレス = 0x2C)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis gyroscope alarm threshold settings; twos complement, 0°/sec = 0x0000, 1 LSB = 0.02°/sec

表 79. XA_ALM_MAGN (ページ 3、ベース・アドレス = 0x2E)

Bits	Description (Default = 0x0000)
[15:0]	X-axis accelerometer alarm threshold settings; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 80. YA_ALM_MAGN (ページ 3、ベース・アドレス = 0x30)

Bits	Description (Default = 0x0000)
[15:0]	Y-axis accelerometer alarm threshold settings; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 81. ZA_ALM_MAGN (ページ 3、ベース・アドレス = 0x32)

Bits	Description (Default = 0x0000)
[15:0]	Z-axis accelerometer alarm threshold settings; twos complement, 0 g = 0x0000, 1 LSB = 0.25 mg

表 82. ALM_CNFG_0 (ページ 3、ベース・アドレス = 0x20)

Bits	Description (Default = 0x0000)
15	X-axis accelerometer alarm (1 = enabled)
14	Not used
13	X-axis accelerometer alarm polarity 1 = active when X_ACCL_OUT > XA_ALM_MAGN 0 = active when X_ACCL_OUT > XA_ALM_MAGN
12	X-axis accelerometer dynamic enable (1 = enabled)
11	Z-axis gyroscope alarm (1 = enabled)
10	Not used
9	Z-axis gyroscope alarm polarity 1 = active when Z_GYRO_OUT > ZG_ALM_MAGN 0 = active when Z_GYRO_OUT > ZG_ALM_MAGN
8	Z-axis gyroscope dynamic enable (1 = enabled)
7	Y-axis gyroscope alarm (1 = enabled)
6	Not used
5	Y-axis gyroscope alarm polarity 1 = active when Y_GYRO_OUT > YG_ALM_MAGN 0 = active when Y_GYRO_OUT > YG_ALM_MAGN
4	Y-axis gyroscope dynamic enable (1 = enabled)
3	X-axis gyroscope alarm (1 = enabled)
2	Not used
1	X-axis gyroscope alarm polarity 1 = active when X_GYRO_OUT > XG_ALM_MAGN 0 = active when X_GYRO_OUT > XG_ALM_MAGN
0	X-axis gyroscope dynamic enable (1 = enabled)

表 83. ALM_CNFG_1 (ページ 3、ベース・アドレス = 0x22)

Bits	Description (Default = 0x0000)
[15:8]	Don't care
7	Z-axis accelerometer alarm (1 = enabled)
6	Not used
5	Z-axis accelerometer alarm polarity 1 = active when Z_ACCL_OUT > ZA_ALM_MAGN 0 = active when Z_ACCL_OUT > ZA_ALM_MAGN
4	Z-axis accelerometer dynamic enable (1 = enabled)
3	Y-axis accelerometer alarm (1 = enabled)
2	Not used
1	Y-axis accelerometer alarm polarity 1 = active when Y_ACCL_OUT > YA_ALM_MAGN 0 = active when Y_ACCL_OUT > YA_ALM_MAGN
0	Y-axis accelerometer dynamic enable (1 = enabled)

アラームの例

表 84 にアラームの設定例を示します。この例では、Z_GYRO_OUT > 131.1°/sec (0x199B) 時に z 軸ジャイロスコープのアラームが作動します。

表 84. アラームの設定例

DIN	Description
0xAC9B, 0xAD19	Set ZG_ALM_MAGN = 0x199B
0xA000, 0xA10A	Set ALM_CNFG_0 = 0x0A00

システム制御

ADIS16485はリセット、セルフテスト、キャリブレーション、メモリ管理、I/O設定など、システム動作を管理するための制御機能を数多く提供します。

グローバル・コマンド

GLOB_CMDレジスタ(表85)は複数の動作に対応したトリガ・ビットを提供します。GLOB_CMDのビットに1を書き込むとその機能がスタートします。機能が完了すると、ビットは0に戻ります。

表 85. GLOB_CMD (ページ 3、ベース・アドレス = 0x02)

Bits	Description	Execution Time
[15:8]	Not used	Not applicable
7	Software reset	120 ms
6	Factory calibration restore	75 ms
[5:4]	Not used	Not applicable
3	Flash memory update	375 ms
2	Flash memory test	50 ms
1	Self test	12 ms
0	Bias null	See Table 62

ソフトウェア・リセット

ページ3 (DIN=0x8003) にアクセスし、GLOB_CMD[7]=1 (DIN = 0x8280, DIN = 0x8300) に設定して動作をリセットします。これによりすべてのデータが削除され、全レジスタがそのフラッシュ設定から初期化され、データ収集が開始されます。この機能は、RSTラインの代わりとなるファームウェアを提供します(表5、ピン8を参照)

自動セルフテスト

ページ3 (DIN=0x8003) にアクセスし、GLOB_CMD[1]=1 (DIN = 0x8202、次に DIN=0x8300) に設定すると、自動セルフテスト・ルーチンで以下のステップを実行します。

1. 各センサーで出力を測定します。
2. 各センサーでセルフテストをアクティブにします。
3. 各センサーで出力を測定します。
4. 各センサーのセルフテストを非アクティブにします。
5. セルフテストをオンとオフにして差を計算します。
6. 内部の合否基準で差を比較します。
7. 各センサーの合否結果をDIAG_STSに報告します。

12 ms 間待ってこのテストを完了し、ページ0 (DIN = 0x8000) にアクセスし、DIN = 0x0A00 を使ってDIAG_STSを読み出します。外部クロックを使用するときは、この時間を長くすることができます。100 Hz の外部クロックを使用する場合は、35 ms です。ただし、最適なセンサー性能を実現するには 100 Hz では遅すぎます。

メモリ管理

フラッシュ・メモリのデータ保持は温度や書き込みサイクル数に左右されます。図 25 に、データ保持の温度特性を示します。FLSHCNT_LOW と FLSHCNT_HIGH の両レジスタ(表 86、表 87 を参照)は、フラッシュの書き込みサイクルの累計を提供します。フラッシュは、GLOB_CMD[6]、GLOB_CMD[3]、または GLOB_CMD[0]が1に設定されるたびに更新されます。

表 86. FLSHCNT_LOW (ページ 2、ベース・アドレス = 0x7C)

Bits	Description
[15:0]	Binary counter; number of flash updates, lower word

表 87. FLSHCNT_HIGH (ページ 2、ベース・アドレス = 0x7E)

Bits	Description
[15:0]	Binary counter; number of flash updates, upper word

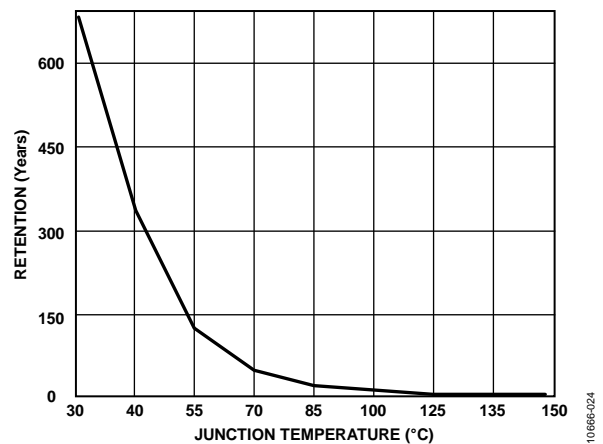


図 25. フラッシュ・メモリの保持

フラッシュ・メモリ・テスト

ページ3 (DIN=0x8003) にアクセスし、GLOB_CMD[2]=1 (DIN = 0x8204、DIN = 0x8300) に設定して内部フラッシュ・メモリのチェックサム・テストを実行します。このテストでは、工場出荷時の設定値を同じメモリ位置の現在の合計と比較します。テスト結果は、SYS_E_FLAG[6]にロードされます。ページ 0 (DIN = 0x8000) にアクセスし、DIN = 0x0800 を使ってSYS_E_FLAGを読み出します。

汎用 I/O

汎用 I/O ラインには DIO1、DIO2、DIO3、DIO4 の 4 つがあります。FNCTIO_CTRL レジスタが、各 I/O ラインの基本機能を制御します。各 I/O ラインは一度に 1 つの機能にしか対応しません。同じラインに 2 つの異なる指定があると、優先度の低い機能のイネーブル・ビットが自動的にゼロにリセットされてディスエーブルになります。優先度は順に (1) データレディ、(2) 同期クロック入力、(3) アラーム・インジケータ、(4) 汎用、となり、1 が最高の優先度、4 が最低の優先度です。

表 88. FNCTIO_CTRL (ページ 3、ベース・アドレス = 0x06)

Bits	Description (Default = 0x000D)
[15:12]	Not used
11	Alarm indicator: 1 = enabled, 0 = disabled
10	Alarm indicator polarity: 1 = positive, 0 = negative
[9:8]	Alarm indicator line selection: 00 = DIO1, 01 = DIO2, 10 = DIO3, 11 = DIO4
7	Sync clock input enable: 1 = enabled, 0 = disabled
6	Sync clock input polarity: 1 = rising edge, 0 = falling edge
[5:4]	Sync clock input line selection: 00 = DIO1, 01 = DIO2, 10 = DIO3, 11 = DIO4
3	Data-ready enable: 1 = enabled, 0 = disabled
2	Data-ready polarity: 1 = positive, 0 = negative
[1:0]	Data-ready line selection: 00 = DIO1, 01 = DIO2, 10 = DIO3, 11 = DIO4

データレディ・インジケータ

FNCTIO_CTRL[3:0] には、DIOx ラインの 1 つをデータレディ・インジケータ信号として使用する設定オプションがあります。この設定で、プロセッサの割込み制御ラインを駆動できます。工場出荷時のデフォルトでは、DIO2 が正の極性のデータレディ信号に指定されています。この指定を負の極性の DIO1 に変更するには、ページ 3 (DIN = 0x8003) にアクセスし、FNCTIO_CTRL[3:0] = 1000 (DIN = 0x8608、次に DIN = 0x8700) に設定します。データレディ信号のタイミング・ジッタは ±1.4 μs です。

入力同期／クロック制御

FNCTIO_CTRL[7:4] には、DIOx ラインの 1 つを慣性センサー・データのサンプリング用入力同期信号として使用する設定オプションがいくつかあります。たとえば、DIO4 を正の極性の入力クロック・ピンとして設定し、データレディ機能の工場出荷時のデフォルト設定をそのままにするには、ページ 3 (DIN = 0x8003) にアクセスし、FNCTIO_CTRL[7:0] = 0xFD (DIN = 0x86FD、次に DIN = 0x8700) に設定します。ちなみに、このコマンドでは、内部サンプリング・クロックもディスエーブルになり、入力クロック信号なしにはデータ・サンプリングが行われません。クロック入力周波数を選択するときは、330 Hz のセンサー帯域幅を考慮に入れる必要があります。センサー信号をアンダーサンプリングすると、ノイズ性能や安定性が低下する可能性があります。

汎用 I/O 制御

FNCTIO_CTRL で DIOx ピンを設定しない場合、GPIO_CTRL でそのピンの汎用用途に対応したレジスタ制御ができます。GPIO_CTRL[3:0] は、各ラインに対する入力／出力指定を制御します。DIOx ラインが入力のときは、GPIO_CTRL[7:4] を読み出してその信号レベルを監視します。DIOx ラインを出力として使用するとき、GPIO_CTRL[7:4] への書込みを行って信号レベルを設定します。たとえば、DIO1 をハイレベルの出力ライン、DIO3 をローレベルの出力ラインに設定し、DIO2 と DIO4 を入力ラインに設定するには、ページ 3 (DIN = 0x8003) にアクセスし、GPIO_CTRL[7:0] = 0x15 (DIN = 0x8815、次に DIN = 0x8900) に設定します。

表 89. GPIO_CTRL (ページ 3、ベース・アドレス = 0x08)

Bits	Description (Default = 0x00X0) ¹
[15:8]	Don't care
7	General-Purpose I/O Line 4 (DIO4) data level
6	General-Purpose I/O Line 3 (DIO3) data level
5	General-Purpose I/O Line 2 (DIO2) data level
4	General-Purpose I/O Line 1 (DIO1) data level
3	General-Purpose I/O Line 4 (DIO4) direction control (1 = output, 0 = input)
2	General-Purpose I/O Line 3 (DIO3) direction control (1 = output, 0 = input)
1	General-Purpose I/O Line 2 (DIO2) direction control (1 = output, 0 = input)
0	General-Purpose I/O Line 1 (DIO1) direction control (1 = output, 0 = input)

¹ GPIO_CTRL レジスタのビット[7:4]は、DIOx ラインのデータ・レベルを反映したのになります。

パワーマネジメント

SLP_CNT レジスタ (表 90 を参照) は、パワーダウン・モードとスリープ・モードを制御します。この両者のトレードオフはアイドル時の消費電力と復帰時間にあります。パワーダウン・モードではアイドル時の消費電力はベストですが、復元時間は最も長くなります。また、パワーダウン時は揮発性の設定がすべて失われますが、スリープ・モード中は保持されます。

指定時間スリープ・モードとする場合は、ページ 3 (DIN = 0x8003) にアクセスして、スリープ時間を SLP_CNT[7:0] に書き込み、スリープ期間を開始するために SLP_CNT[8] = 1 (DIN = 0x9101) に設定します。指定時間パワーダウンとする場合は、最後のコマンドを変更して SLP_CNT[9] = 1 (DIN = 0x9102) とします。時間を指定しないパワーダウンまたはスリープ・モードの場合は、SLP_CNT[7:0] = 0x00 に設定し、次に SLP_CNT[8] または SLP_CNT[9] を 1 に設定します。CS ラインがハイレベルになると、コマンドが有効になります。スリープ・モードやパワーダウン・モードからデバイスをウェークアップさせるには、次のオプションの 1 つを使って通常動作に復帰させます。

- CS をハイレベルからローレベルにします。
- RST パルスをローレベルにし、再度ハイレベルにします。
- 電源をオフにして再度オンにします。

たとえば、100 秒間のスリープを開始するには SLP_CNT[7:0] = 0x64 (DIN = 0x9064)、SLP_CNT[8] = 1 (DIN = 0x9101) と順に設定します。

表 90. SLP_CNT (ページ 3、ベース・アドレス = 0x10)

Bits	Description
[15:10]	Not used
9	Power-down mode
8	Normal sleep mode
[7:0]	Programmable time bits; 1 sec/LSB; 0x00 = indefinite

スリープ・モード・ビットとパワーダウン・モード・ビットが共にハイレベルに設定されている場合は、通常のスリープ・モード (SLP_CNT[8]) ビットが優先されます。

汎用レジスタ

USER_SCR_x レジスタ (表 91、表 92、表 93、表 94 を参照) には、データを格納できる 4 つの 16 ビット・レジスタがあります。

表 91. USER_SCR_1 (ページ 2、ベース・アドレス = 0x74)

Bits	Description
[15:0]	User-defined

表 92. USER_SCR_2 (ページ 2、ベース・アドレス = 0x76)

Bits	Description
[15:0]	User-defined

表 93. USER_SCR_3 (ページ 2、ベース・アドレス = 0x78)

Bits	Description
[15:0]	User-defined

表 94. USER_SCR_4 (ページ 2、ベース・アドレス = 0x7A)

Bits	Description
[15:0]	User-defined

リアルタイム・クロック設定/データ

VDDRTC 電源ピン (表 5、ピン 23 を参照) は、リアルタイム・クロック (RTC) 機能用に別途電源を提供します。これにより、主電源 (VDD) がオフのときでも RTC は時間の経過を追跡できます。RTC 機能を設定する場合は、CONFIG[0] (表 66 を参照) で 2 つのモードの 1 つを選択します。リアルタイム・クロック・データは、TIME_MS_OUT レジスタ (表 95 を参照)、TIME_DH_OUT レジスタ (表 96 を参照)、TIME_YM_OUT レジスタ (表 97 を参照) にあります。経時タイマ・モードを使用する場合は、デバイスがスタートアップ (またはリセット) したときに時間データ・レジスタの値が 0x0000 から始まり、ストップウォッチと同様の方法で時間を測ります。クロック/カレンダー・モードを使用するときは、リアルタイム・レジスタに現在

の時間を秒 (TIME_MS_OUT[5:0])、分 (TIME_MS_OUT[13:8])、時 (TIME_DH_OUT[5:0])、日 (TIME_DH_OUT[12:8])、月 (TIME_YM_OUT[3:0])、年 (TIME_YM_OUT[14:8]) の順番に書き込みます。タイマの更新は、TIME_YM_OUT[14:8] バイトに正しく書き込まれるまでアクティブになりません。リアルタイム・クロック・レジスタは、TIME_YM_OUT[14:8] (年) への書き込み後のクロック後に更新値を反映します。TIME_YM_OUT[14:8] への書き込みを行うとタイミング値がすべて更新されるため、年のデータ更新が必要ない場合でもタイマ更新時には必ず最後に TIME_YM_OUT[14:8] への書き込みを行ってください。

CONFIG[0] = 1 (DIN = 0x8003、DIN = 0x8A01) の設定後は、各時間データ・レジスタに現在の時間を書き込みます。CONFIG[1] は、夏時間を管理するためのビットです。CONFIG レジスタと TIME_xx_OUT レジスタを設定したら、その設定をフラッシュにバックアップするために GLOB_CMD[3] = 1 (DIN = 0x8003、DIN = 0x8208、DIN = 0x8300) に設定し、別の 3.3 V 電源から VDDRTC 機能に電力を供給します。TIME_xx_OUT レジスタの時間データにアクセスするには通常動作 (VDD = 3.3 V、フル・スタートアップ) が必要ですが、タイマ機能に必要なのは VDDRTC = 3.3 V のみで、ADIS16485 の VDD はオフであっても構いません。

表 95. TIME_MS_OUT (ページ 0、ベース・アドレス = 0x78)

Bits	Description
[15:14]	Not used
[13:8]	Minutes, binary data, range = 0 to 59
[7:6]	Not used
[5:0]	Seconds, binary data, range = 0 to 59

表 96. TIME_DH_OUT (ページ 0、ベース・アドレス = 0x7A)

Bits	Description
[15:13]	Not used
[12:8]	Day, binary data, range = 1 to 31
[7:6]	Not used
[5:0]	Hours, binary data, range = 0 to 23

表 97. TIME_YM_OUT (ページ 0、ベース・アドレス = 0x7C)

Bits	Description
[15]	Not used
[14:8]	Year, binary data, range = 0 to 99, relative to 2000 A.D.
[7:4]	Not used
[3:0]	Month, binary data, range = 1 to 12

アプリケーション情報

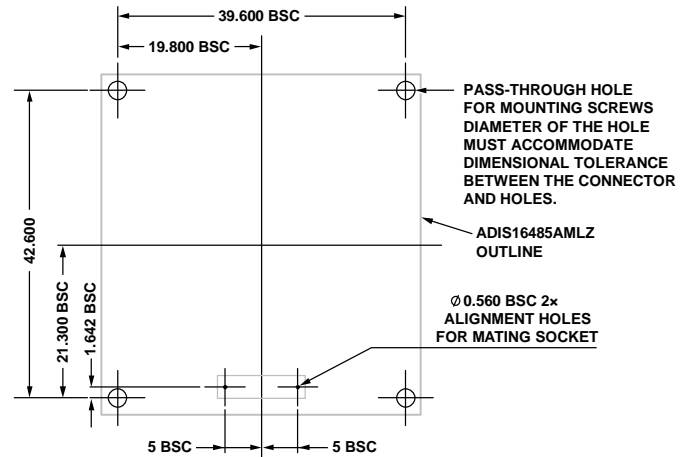
実装上のポイント

最良の性能を得るために、ADIS16485 をシステムに組み込む際には以下の簡単なルールに従ってください。

1. 併進方向に力が加わらないようにする (x 軸、y 軸方向、図 26 参照)。
2. ネジ止めに伴う応力を、ネジ穴周辺の 4 つのコーナーに隔離する。
3. 4 コーナーに均等なネジ止め力を加える。推奨トルクは 40 インチ・オンス (0.285N-m) です。

これら 3 つのルールにより、不均一な応力分布を抑えることができ、パッケージの反りやバイアス誤差の発生を防ぐことが出来ます。図 26 にワッシャーを用いてパッケージを実装面から分離し、2.85mm の貫通穴を介してワッシャーとナットで止める例を示します。**エラー! 参照元が見つかりません。**と図 29 は実装穴とコネクタ・アライメント・ピンの詳細を示します。ADIS16485 の実装に関わるより詳しい情報は、次に示す Engineer Zone の MEMS コミュニティ (英語) を参照ください：

<http://ez.analog.com/docs/DOC-10634>。



NOTES
 1. ALL DIMENSIONS IN mm UNITS.
 2. THE CONNECTOR FACES DOWN AND ARE NOT VISIBLE FROM THIS VIEW.

図 27. 推奨の PCB レイアウト・パターン、コネクタ下向き

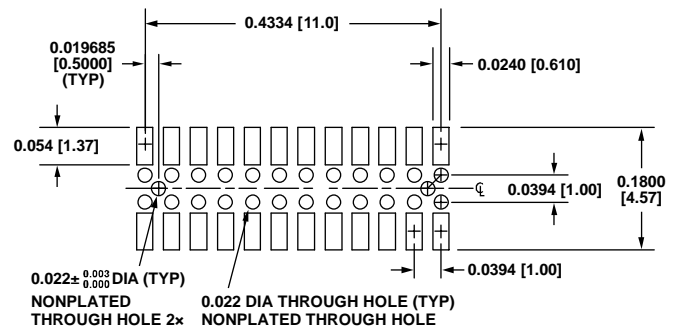


図 28. 推奨の PCB レイアウト・パターン、コネクタ下向き

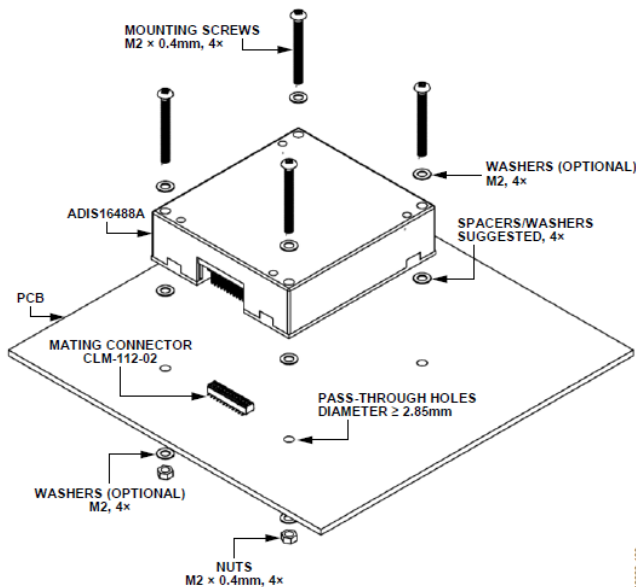


図 26. 実装例

評価ツール

ブレイクアウト・ボード、ADIS16IMU/PCBZ

ADIS16IMU1/PCBZ は ADIS16485 のブレイクアウト・ボードとしての機能を持ち、ADIS16485 に対して標準 1mm リボンケーブルをサポートする大きなコネクタを介して接続できます。また、ADIS16485 をブレイクアウト・ボードに実装するための 4 つの穴も提供します。ADIS16IMU1/PCBZ のより詳しい情報は、次のリンクを参照ください。

<http://www.analog.com/en/evaluation/eval-adis16imu1/eb.html>

PC による評価、EVAL-ADIS

EVAL-ADIS により、ADIS16485 の PC 評価ができます。EVAL-ADIS の詳細については、www.analog.com/EVAL-ADIS を参照してください。

電源に関する考察

ADIS16485 は VDD と GND 間に約 24 μ F の容量を持ちます。この容量は局所的フィルタとして働く一方で、VDD の立ち上がりが急峻な時には大きなチャージ電流を招きます。以下の関係式を用いて、適した VDD 立ち上がり波形を決定し、電源がレギュレーション可能で ADIS16485 が安定動作可能な突入電流に留めてください。

$$i(t) = C \frac{dV}{dt}$$

ADIS16485 の電源立ち上がりに注意をするとともに、ADIS16485 の起動時／初期化動作中に要求される遷移電流にも注意してください。VDD が 2.85V に達すると、ADIS16485 は初期化プロセスを開始します。ピーク電流は VDD が 2.85V に達した後およそ 350ms 後に発生しますが、図 29 に起動時の電流スパイクの時間関係、図 30 にピーク電流のより詳細な電流と時間の関係を示します。図 30 より、ピーク電流は 600mA に達し、遷移状態は約 1.75ms に及ぶことがわかります。

ADIS16IMU1/PCBZ は ADIS16485 のブレイクアウト・ボードとしての機能を持ち、ADIS16485 に対して標準 1mm リボンケーブルをサポートする大きなコネクタを介して接続できます。また、ADIS16485 をブレイクアウト・ボードに実装するための 4 つの穴

も提供します。ADIS16IMU1/PCBZ のより詳しい情報は、次のリンクを参照ください。

<http://www.analog.com/en/evaluation/eval-adis16imu1/eb.html>

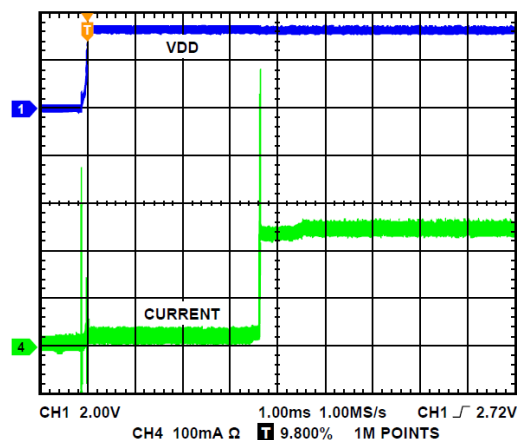


図 29. 起動時の遷移電流

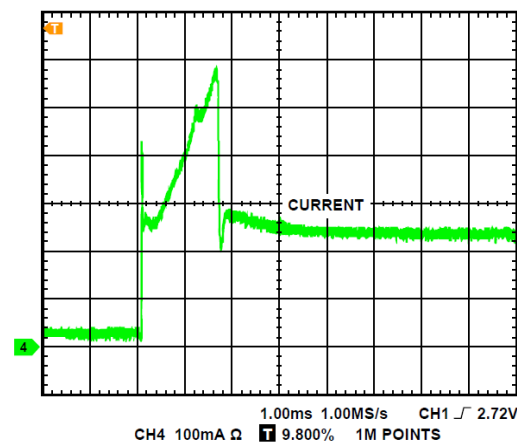


図 30. 遷移電流のピーク値

外形寸法

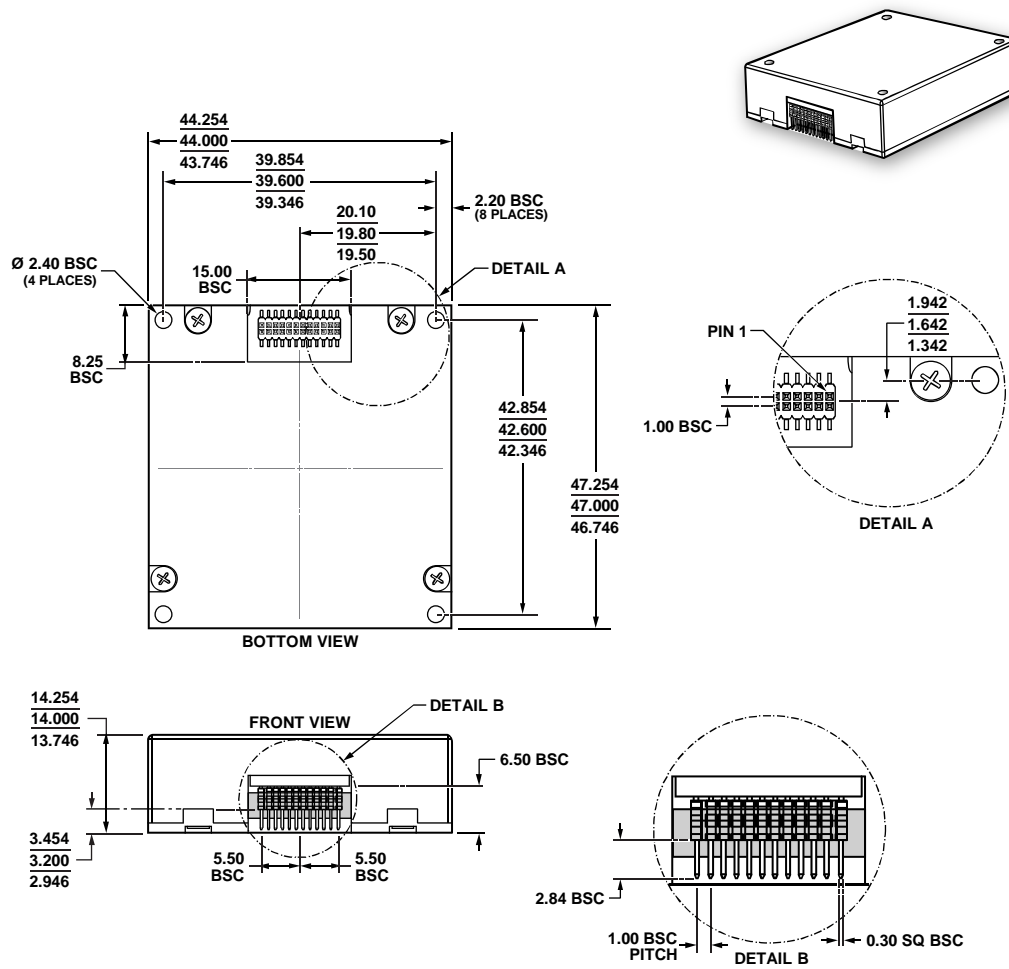


図 31 コネクタ・インターフェースを備えた 24 ピン・モジュール [MODULE]
(ML-24-6)
寸法単位：mm

12-07-2012-E

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
ADIS16485AMLZ	-40°C to +85°C	24-Lead Module with Connector Interface [MODULE]	ML-24-6

¹ Z = RoHS 準拠製品