

### 特長

- 測定レンジ可変可能な 3 軸デジタル・ジャイロスコープ
  - 設定オプション： $\pm 75^\circ/\text{sec}$ 、 $\pm 150^\circ/\text{sec}$ 、 $\pm 300^\circ/\text{sec}$
  - タイトな直交アライメント： $< 0.05^\circ$
- 3 軸デジタル加速度センサー： $\pm 1.7 g$
- 広帯域幅：330 Hz
- 自律的な動作／データ収集
  - 外部設定コマンド無しでも動作可能
  - スタートアップ時間：180 ms
  - スリープ・モードからの復帰時間：4 ms
- 工場出荷時校正済みの感度、バイアス、軸アライメント
  - 校正温度範囲： $-20 \sim +70^\circ\text{C}$
- SPI 互換シリアル・インターフェース
- 組み込み温度センサー
- プログラマブルな動作と制御
  - 自動／マニュアルのバイアス補正制御
  - パートレット・ウィンドウの FIR フィルタ長、タップ数
  - デジタル I/O：データ・レディ、アラーム・インジケータ、汎用状態監視用のアラーム
  - パワーマネジメント用のスリープ・モード
  - DAC 出力電圧
  - 外部サンプル・クロック入力のイネーブル：最大 1.2 kHz
  - シングルコマンドのセルフテスト
- 単電源動作：4.75~5.25 V
- 2000 g 衝撃耐性
- 動作温度範囲： $-40 \sim +105^\circ\text{C}$

### アプリケーション

- 医用機器
- ロボット工学
- プラットフォーム制御
- ナビゲーション

### 概要

ADIS16362 iSensor<sup>®</sup>は、3 軸ジャイロスコープと 3 軸加速度センサーを備えたフル機能の慣性システムです。ADIS16362 の各センサーは、業界最先端の iMEMS<sup>®</sup> 技術と動的性能を最適化するシグナル・コンディショニングを組み合わせています。工場出荷時の校正で、感度、バイアス、アライメント、線形加速度（ジャイロ・バイアス）について各センサーの特性評価を行っています。これにより、各センサーは独自の補正式を備え、 $-20 \sim +70^\circ\text{C}$  の温度範囲で正確なセンサー測定を行うことができます。

ADIS16362 を採用することで、特にディスクリット設計にともなう複雑さと投資に比べ、産業用システム向けに高精度な多軸慣性センシングを簡単かつ低コストで提供することができます。製品に必要なモーション・テストや校正はすべて生産工程の一環とし

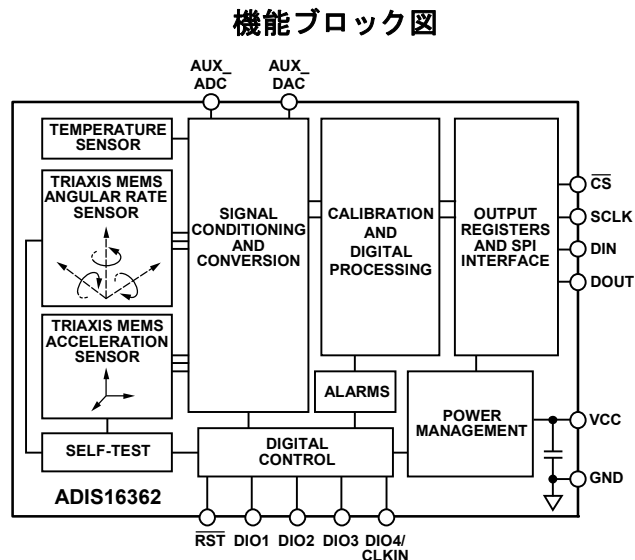


図 1.

て工場内で行われるため、システム統合の時間を大幅に短縮できます。タイトな直交アライメントにより、ナビゲーション・システムの慣性フレーム・アライメントが簡単になります。また、SPI インターフェースやレジスタ構造の改善により、データ収集や設定制御が迅速に実行できます。ADIS16362 は、ADIS1635x ファミリーに準拠したピン配置で同じパッケージを採用しています。したがって、現在 ADIS1635x ファミリーを使用しているシステムであれば、プロセッサのファームウェアをわずかに修正するだけでその性能を向上させることができます。

このコンパクトなモジュールは約 23 mm × 23 mm × 23 mm のサイズで、フレキシブル・コネクタ・インターフェースによりさまざまな装着方法に対応します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許その他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2009 Analog Devices, Inc. All rights reserved.

## 目次

特長.....	1	メモリ・マップ.....	10
アプリケーション.....	1	バースト読出しのデータ収集.....	11
機能ブロック図.....	1	出力データ・レジスタ.....	11
概要.....	1	校正.....	12
改訂履歴.....	2	操作制御.....	12
仕様.....	3	入出力機能.....	14
タイミング仕様.....	5	診断.....	15
タイミング図.....	5	製品の識別.....	16
絶対最大定格.....	6	アプリケーション情報.....	17
ESDに対する注意.....	6	取付け／取扱い.....	17
ピン配置と機能の説明.....	7	ジャイロスコープのバイアスの最適化.....	17
代表的な性能特性.....	8	入力ADCチャンネル.....	17
動作原理.....	9	インターフェースPCボード (PCB).....	17
基本動作.....	9	外形寸法.....	18
センサー・データの読出し.....	9	オーダー・ガイド.....	18
デバイスの設定.....	9		

## 改訂履歴

### 12/09—Rev. A to Rev. B

Changes to Features Section.....	1
Added Sensor Bandwidth Section.....	13
Added Figure 14; Renumbered Sequentially.....	13
Changes to Digital Filtering Section.....	13

### 11/09—Rev. 0 to Rev. A

Change to Features Section.....	1
Changes to Table 8.....	10
Changes to Product Identification Section.....	16

### 8/09—Revision 0: Initial Version

## 仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5.0\text{ V}$ 、角速度 =  $0^\circ/\text{sec}$ 、ダイナミック・レンジ =  $\pm 300^\circ/\text{sec}$ 、 $\pm 1\text{ g}$ 。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
<b>GYROSCOPES</b>					
Dynamic Range		$\pm 300$	$\pm 350$		$^\circ/\text{sec}$
Initial Sensitivity	Dynamic range = $\pm 300^\circ/\text{sec}$	0.0495	0.05	0.0505	$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 150^\circ/\text{sec}$		0.025		$^\circ/\text{sec}/\text{LSB}$
	Dynamic range = $\pm 75^\circ/\text{sec}$		0.0125		$^\circ/\text{sec}/\text{LSB}$
Sensitivity Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		$\pm 50$		$\text{ppm}/^\circ\text{C}$
Misalignment	Reference to z-axis accelerometer		$\pm 0.05$		Degrees
	Axis-to-frame (package)		$\pm 0.5$		Degrees
Nonlinearity	Best fit straight line		$\pm 0.1$		% of FS
Initial Bias Error	$\pm 1\sigma$		$\pm 3$		$^\circ/\text{sec}$
In-Run Bias Stability	$1\sigma$ , SMPL_PRD = 0x0001		0.007		$^\circ/\text{sec}$
Angular Random Walk	$1\sigma$ , SMPL_PRD = 0x0001		2.0		$^\circ/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		$\pm 0.01$		$^\circ/\text{sec}/^\circ\text{C}$
Linear Acceleration Effect on Bias	Any axis, $1\sigma$ (MSC_CTRL[7] = 1)		0.05		$^\circ/\text{sec}/\text{g}$
Bias Voltage Sensitivity	$V_{CC} = 4.75\text{ V}$ to $5.25\text{ V}$		$\pm 0.3$		$^\circ/\text{sec}/\text{V}$
Output Noise	$\pm 300^\circ/\text{sec}$ range, no filtering		0.8		$^\circ/\text{sec rms}$
Rate Noise Density	$f = 25\text{ Hz}$ , $\pm 300^\circ/\text{sec}$ range, no filtering		0.044		$^\circ/\text{sec}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			14.5		kHz
Self-Test Change in Output Response	$\pm 300^\circ/\text{sec}$ range setting	$\pm 696$	$\pm 1400$	$\pm 2449$	LSB
<b>ACCELEROMETERS</b>					
	Each axis				
Dynamic Range		$\pm 1.7$			$\text{g}$
Initial Sensitivity		0.330	0.333	0.336	$\text{mg}/\text{LSB}$
Sensitivity Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		40		$\text{ppm}/^\circ\text{C}$
Misalignment	Axis-to-axis, $\Delta = 90^\circ$ ideal		$\pm 0.2$		Degrees
	Axis-to-frame (package)		$\pm 0.5$		Degrees
Nonlinearity	Best fit straight line		$\pm 0.1$		% of FS
Initial Bias Error	$\pm 1\sigma$		6		mg
In-Run Bias Stability	$1\sigma$		41		$\mu\text{g}$
Velocity Random Walk	$1\sigma$		0.09		$\text{m}/\text{sec}/\sqrt{\text{hr}}$
Bias Temperature Coefficient	$-20^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$		$\pm 0.05$		$\text{mg}/^\circ\text{C}$
Bias Voltage Sensitivity	$V_{CC} = 4.75\text{ V}$ to $5.25\text{ V}$		$\pm 2.5$		$\text{mg}/\text{V}$
Output Noise	No filtering		5		mg rms
Noise Density	No filtering		0.23		$\text{mg}/\sqrt{\text{Hz rms}}$
3 dB Bandwidth			330		Hz
Sensor Resonant Frequency			5.5		kHz
Self-Test Change in Output Response	X-axis and y-axis	505		1671	LSB
<b>TEMPERATURE SENSOR</b>					
Scale Factor	Output = 0x0000 at $25^\circ\text{C}$ ( $\pm 5^\circ\text{C}$ )		0.136		$^\circ\text{C}/\text{LSB}$
<b>ADC INPUT</b>					
Resolution			12		Bits
Integral Nonlinearity			$\pm 2$		LSB
Differential Nonlinearity			$\pm 1$		LSB
Offset Error			$\pm 4$		LSB
Gain Error			$\pm 2$		LSB
Input Range		0		3.3	V
Input Capacitance	During acquisition		20		pF

# ADIS16362

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
DAC OUTPUT	5 k $\Omega$ /100 pF to GND				
Resolution			12		Bits
Relative Accuracy	101 LSB $\leq$ input code $\leq$ 4095 LSB		$\pm 4$		LSB
Differential Nonlinearity			$\pm 1$		LSB
Offset Error			$\pm 5$		mV
Gain Error			$\pm 0.5$		%
Output Range		0		3.3	V
Output Impedance			2		$\Omega$
Output Settling Time			10		$\mu$ s
LOGIC INPUTS <sup>1</sup>					
Input High Voltage, V <sub>IH</sub>		2.0			V
Input Low Voltage, V <sub>IL</sub>				0.8	V
$\overline{\text{CS}}$ Wake-Up Pulse Width	$\overline{\text{CS}}$ signal to wake up from sleep mode			0.55	V
Logic 1 Input Current, I <sub>IH</sub>	V <sub>IH</sub> = 3.3 V	20	$\pm 0.2$	$\pm 10$	$\mu$ A
Logic 0 Input Current, I <sub>IL</sub>	V <sub>IL</sub> = 0 V				$\mu$ A
All Pins Except $\overline{\text{RST}}$			40	60	$\mu$ A
$\overline{\text{RST}}$ Pin			1		mA
Input Capacitance, C <sub>IN</sub>			10		pF
DIGITAL OUTPUTS <sup>1</sup>					
Output High Voltage, V <sub>OH</sub>	I <sub>SOURCE</sub> = 1.6 mA	2.4			V
Output Low Voltage, V <sub>OL</sub>	I <sub>SINK</sub> = 1.6 mA			0.4	V
FLASH MEMORY	Endurance <sup>2</sup>	10,000			Cycles
Data Retention <sup>3</sup>	T <sub>J</sub> = 85°C	20			Years
FUNCTIONAL TIMES <sup>4</sup>	Time until data is available				
Power-On Start-Up Time	Normal mode, SMPL_PRD $\leq$ 0x09		180		ms
	Low power mode, SMPL_PRD $\geq$ 0x0A		250		ms
Reset Recovery Time	Normal mode, SMPL_PRD $\leq$ 0x09		60		ms
	Low power mode, SMPL_PRD $\geq$ 0x0A		130		ms
Sleep Mode Recovery Time	Normal mode, SMPL_PRD $\leq$ 0x09		4		ms
	Low power mode, SMPL_PRD $\geq$ 0x0A		9		ms
Flash Memory Test Time	Normal mode, SMPL_PRD $\leq$ 0x09		17		ms
	Low power mode, SMPL_PRD $\geq$ 0x0A		90		ms
Automatic Self-Test Time	SMPL_PRD = 0x01		12		ms
CONVERSION RATE	SMPL_PRD = 0x01 to 0xFF	0.413		819.2	SPS
Clock Accuracy				$\pm 3$	%
Sync Input Clock		0.8 <sup>5</sup>		1.2	kHz
POWER SUPPLY	Operating voltage range, VCC	4.75	5.0	5.25	V
Power Supply Current	Low power mode		24		mA
	Normal mode		49		mA
	Sleep mode		500		$\mu$ A

<sup>1</sup> デジタルI/O信号は3.3 Vの内部電源によって駆動し、入力は5 V対応です。

<sup>2</sup> 耐久性はJEDEC規格 22 Method A117 に準拠し、-40°C、+25°C、+85°C、+125°Cの温度条件で測定しています。

<sup>3</sup> 等価データ保持寿命期間は、JEDEC規格 22 Method A117 に準拠し、ジャンクション温度 (T<sub>J</sub>) = 85°C時の値です。データ保持寿命期間は、ジャンクション温度にもなって短くなります。

<sup>4</sup> これらの時間には、熱安定の時間と内部フィルタ応答時間 (330 Hz帯域幅) は含まれていません。これを含めると、全体の精度に影響を与えることがあります。

<sup>5</sup> 同期入力クロックは、規定の最小値を下回ると性能レベルが低下します。

タイミング仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 5\text{V}$ 。

表 2.

Parameter	Description	Normal Mode (SMPL_PRD $\leq$ 0x09)			Low Power Mode (SMPL_PRD $\geq$ 0x0A)			Burst Read			Unit
		Min <sup>1</sup>	Typ	Max	Min	Typ	Max	Min	Typ	Max	
$f_{\text{SCLK}}$	Serial clock	0.01		2.0	0.01		0.3	0.01		1.0	MHz
$t_{\text{STALL}}$	Stall period between data	9			75			$1/f_{\text{SCLK}}$			$\mu\text{s}$
$t_{\text{READRATE}}$	Read rate	40			100						$\mu\text{s}$
$t_{\text{CS}}$	Chip select to clock edge	48.8			48.8			48.8			ns
$t_{\text{DAV}}$	DOUT valid after SCLK edge			100			100			100	ns
$t_{\text{DSU}}$	DIN setup time before SCLK rising edge	24.4			24.4			24.4			ns
$t_{\text{DHD}}$	DIN hold time after SCLK rising edge	48.8			48.8			48.8			ns
$t_{\text{SCLKR}}, t_{\text{SCLKF}}$	SCLK rise/fall times		5	12.5		5	12.5		5	12.5	ns
$t_{\text{DR}}, t_{\text{DF}}$	DOUT rise/fall times		5	12.5		5	12.5		5	12.5	ns
$t_{\text{SFS}}$	$\overline{\text{CS}}$ high after SCLK edge	5			5			5			ns
$t_1$	Input sync positive pulse width	5						5			$\mu\text{s}$
$t_x$	Input sync low time	100						100			$\mu\text{s}$
$t_2$	Input sync to data ready output		600						600		$\mu\text{s}$
$t_3$	Input sync period	833						833			$\mu\text{s}$

<sup>1</sup> これらの仕様については出荷テストを行っていませんが、設計および特性評価により保証しています。

タイミング図

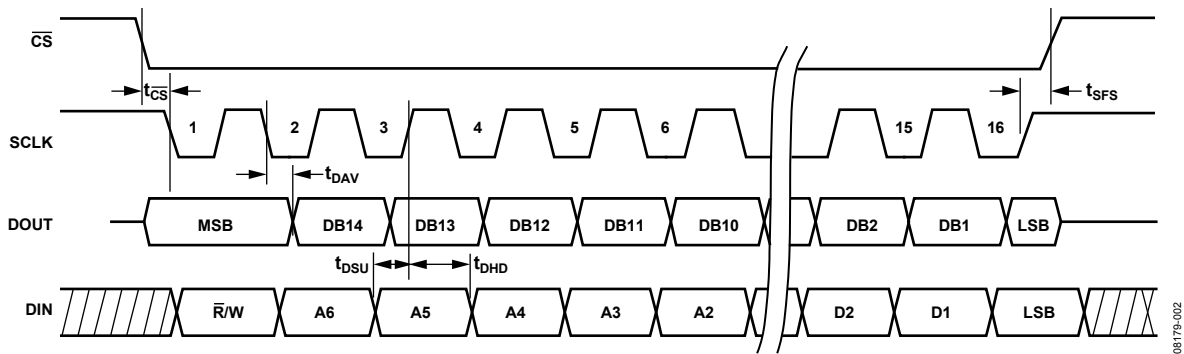


図 2. SPI タイミングとシーケンス

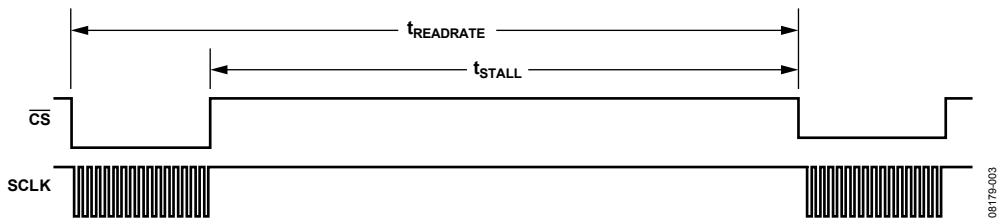


図 3. 待ち時間とデータレート

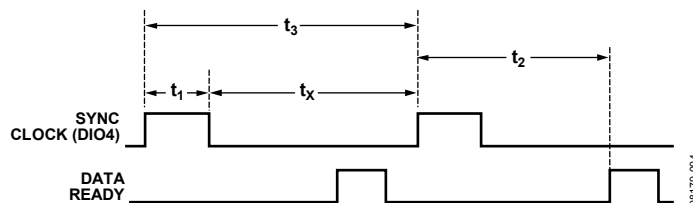


図 4. 入力クロック・タイミング図

# ADIS16362

## 絶対最大定格

表 3.

Parameter	Rating
Acceleration	
Any Axis, Unpowered	2000 g
Any Axis, Powered	2000 g
VCC to GND	-0.3 V to +6.0 V
Digital Input Voltage to GND	-0.3 V to +5.3 V
Digital Output Voltage to GND	-0.3 V to VCC + 0.3 V
Analog Input to GND	-0.3 V to +3.6 V
Operating Temperature Range	-40°C to +105°C
Storage Temperature Range	-65°C to +125°C <sup>1, 2</sup>

<sup>1</sup> -40~+105°Cの規定温度の範囲外に長時間放置すると、工場出荷時の校正の精度に悪影響を与えることがあります。この精度を維持するには、デバイスを規定の-40~+105°Cの動作温度範囲で保管する必要があります。

<sup>2</sup> デバイスは 150°Cの温度に短期間放置しても支障ありませんが、長期に及ぶと機械内部の品質に問題が生じる恐れがあります。

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

表 4. パッケージ特性

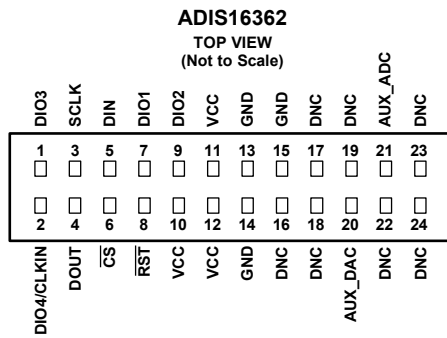
Package Type	$\theta_{JA}$	$\theta_{JC}$	Device Weight
24-Lead Module	39.8°C/W	14.2°C/W	16 grams

## ESDに対する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術であるESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

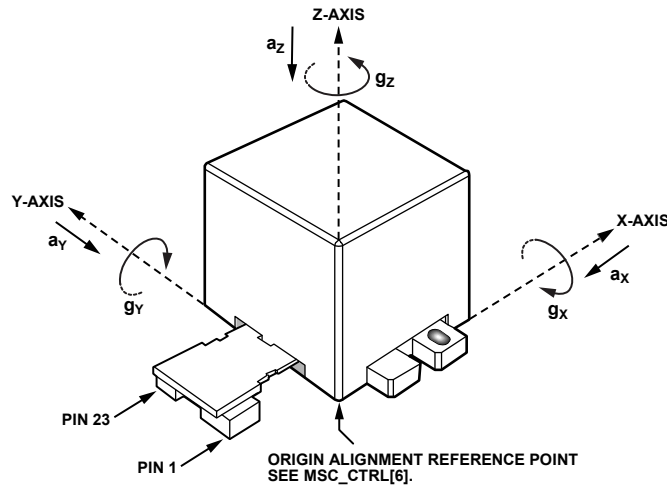
ピン配置と機能の説明



- NOTES**
1. THIS REPRESENTATION DISPLAYS THE TOP VIEW PINOUT FOR THE MATING SOCKET CONNECTOR.
  2. THE ACTUAL CONNECTOR PINS ARE NOT VISIBLE FROM THE TOP VIEW.
  3. MATING CONNECTOR: SAMTEC CLM-112-02 OR EQUIVALENT.
  4. DNC = DO NOT CONNECT.

08179-005

図 5. ピン配置



- NOTES**
1. ACCELERATION ( $a_x$ ,  $a_y$ ,  $a_z$ ) AND ROTATIONAL ( $g_x$ ,  $g_y$ ,  $g_z$ ) ARROWS INDICATE THE DIRECTION OF MOTION THAT PRODUCES A POSITIVE OUTPUT.

08179-006

図 6. 軸の向き（正の向き）

表 5. ピン機能の説明

ピン番号	記号	タイプ <sup>1</sup>	説明
1	DIO3	I/O	設定可能なデジタル入出力
2	DIO4/CLKIN	I/O	設定可能なデジタル入出力または同期クロック入力
3	SCLK	I	SPI シリアル・クロック
4	DOUT	O	SPI データ出力：SCLK の立下がりエッジでクロック出力
5	DIN	I	SPI データ入力：SCLK の立上がりエッジでクロック入力
6	$\overline{CS}$	I	SPI チップ・セレクト
7, 9	DIO1, DIO2	I/O	設定可能なデジタル入出力
8	$\overline{RST}$	I	リセット
10, 11, 12	VCC	S	電源
13, 14, 15	GND	S	グラウンド
16, 17, 18, 19, 22, 23, 24	DNC	N/A	無接続
20	AUX_DAC	O	補助 12 ビット DAC 出力
21	AUX_ADC	I	補助 12 ビット ADC 入力

<sup>1</sup> I/Oは入出力、Iは入力、Oは出力、Sは電源、N/Aは「該当せず」を意味します。

代表的な性能特性

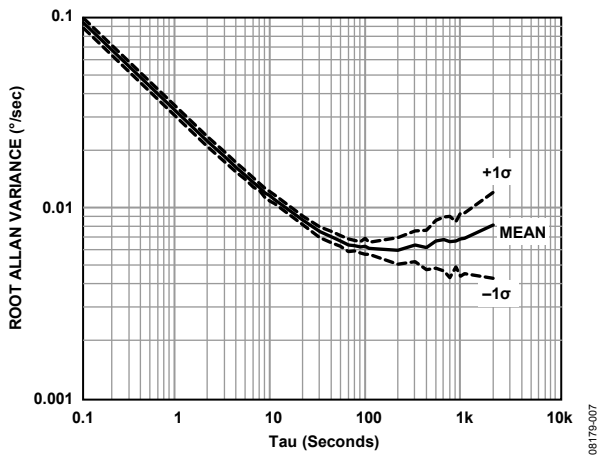


図 7. ジャイロスコプのアラン分散

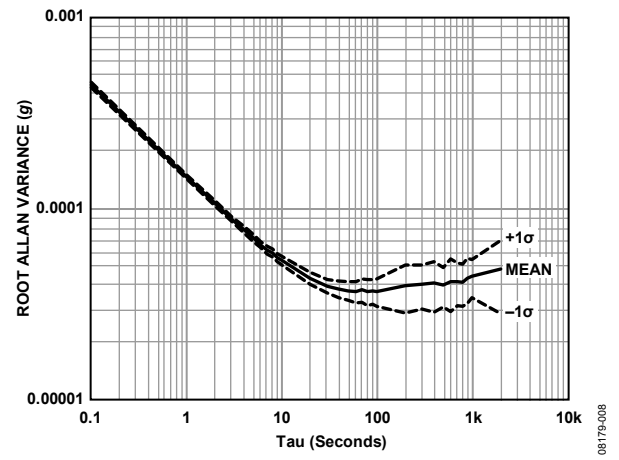


図 8. 加速度センサーのアラン分散



## 動作原理

### 基本動作

ADIS16362 は、有効な電源電圧が投入されるとスタートアップし、工場出荷時のデフォルトのサンプル・レート（819.2 SPS）で慣性測定データの生成を開始する自律センサー・システムです。各サンプル・サイクル後にセンサー・データは出力レジスタにロードされ、DIO1 パルスがハイレベルになり、システム・レベルの割り込みサービス・ルーチンを駆動するために新しいデータ・レディ制御信号を供給します。代表的なシステム構成では、マスタ・プロセッサが、図9に示す接続図に従ってSPIインターフェース経由で出力データ・レジスタにアクセスします。表6に、マスタ・プロセッサの各ピンの一般的な機能を示します。表7は、代表的なマスタ・プロセッサの設定です。これらの設定は一般に設定レジスタに保持され、ADIS16362 との通信に使用されます。

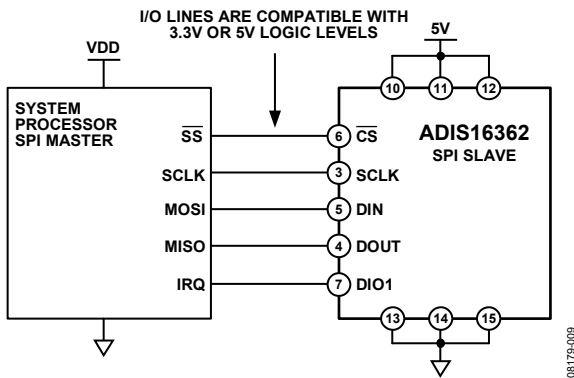


図9. 電気的接続図

表6. マスタ・プロセッサの一般的なピン名と機能

ピン名	機能
SS	スレープ・セレクト
IRQ	割り込み要求
MOSI	マスタ出力、スレープ入力
MISO	マスタ入力、スレープ出力
SCLK	シリアル・クロック

表7. マスタ・プロセッサの一般的な SPI 設定

Processor Setting	Description
Master	The ADIS16362 operates as a slave
SCLK Rate $\leq 2$ MHz <sup>1</sup>	Normal mode, SMPL_PRD[7:0] $\leq 0x09$
SPI Mode 3	CPOL = 1 (polarity), CHPA = 1 (phase)
MSB First Mode	Bit sequence
16-Bit Mode	Shift register/data length

<sup>1</sup> パースト読出しの場合SCLKレートは 1 MHz以内、低消費電力モードの場合は 300 kHz以内です。

ユーザ・レジスタは、SPIインターフェースのすべてのI/O動作に対しアドレス指定を行います。各 16 ビット・レジスタには 2 個の 7 ビット・アドレスがあり、1つは上位バイト、もう1つは下位バイトです。表8は各レジスタの下位バイト・アドレスの一覧を示し、図10は一般的なビットの割当てを示します。

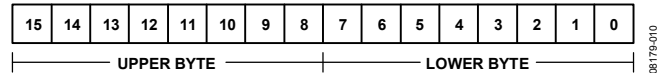


図10. レジスタの一般的なビット割当て

### センサー・データの読出し

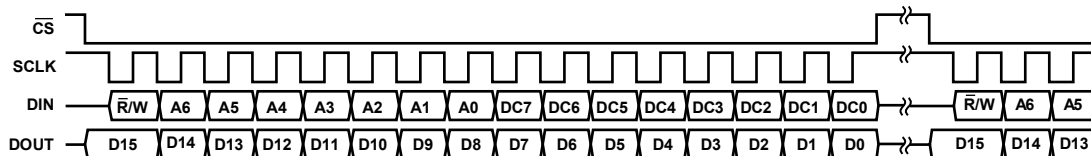
ADIS16362 は単独でデータを生成しますが、SPIスレープ・デバイスとして動作し、16 ビット・セグメントを使って（図11を参照）、システム（マスタ）プロセッサと通信を行います。各レジスタの読出しには、これらの 16 ビット・シーケンスの2つが必要です。最初の 16 ビット・シーケンスは、読出しコマンド・ビット ( $\bar{R}/W=0$ ) とターゲット・レジスタのアドレス (A6~A0) です。もう一つの 16 ビット・シーケンスは、DOUTライン上のレジスタの値 (D15~D0) を送信します。たとえば、DIN = 0x0A00 の場合、XACCL\_OUTの値が次の 16 ビット・シーケンス時に DOUTラインにシフト・アウトされます。

SPIは full-duplex mode で動作します。つまり、マスタ・プロセッサは、DOUTの出力データを読み出すと同時に、同じ SCLK パルスを使って DINの次のターゲット・アドレスを送信します。

### デバイスの設定

ユーザ・レジスタのメモリ・マップ（表8を参照）では、設定レジスタをWまたはR/Wで示しています。設定コマンドは、図11に示すビット・シーケンスも使用します。MSB = 1 の場合、DINシーケンスの最後の 8 ビット (DC7~DC0) は、アドレス・ビット (A6~A0) に対応するメモリ・アドレスにロードされます。たとえば、DIN = 0xA11F の場合は、データ・フレームの終わりに 0x1F がアドレス 0x21 (XACCL\_OFF、上位バイト) にロードされます。

マスタ・プロセッサは、GLOB\_CMD[3] = 1 (DIN = 0xBE04) に設定することによりバックアップ機能が開始されます。このコマンドによりユーザ・レジスタを指定のフラッシュ・メモリ領域内にコピーしますが、その間 50 ms は通常の動作電源電圧範囲に電源を維持する必要があります。FLASH\_CNTレジスタは、バックアップ・イベントの累積階数を提供し、フラッシュ・メモリの長期的な信頼性を監視することができます。



NOTES

1. DOUT BITS ARE PRODUCED ONLY WHEN THE PREVIOUS 16-BIT DIN SEQUENCE STARTS WITH  $\bar{R}/W = 0$ .

図11. SPI通信のビット・シーケンス

# ADIS16362

## メモリ・マップ

表 8. ユーザ・レジスタのメモリ・マップ

Name	R/W	Flash Backup	Address <sup>1</sup>	Default	Register Description	Bit Function
FLASH_CNT	R	Yes	0x00	N/A	Flash memory write count	N/A
SUPPLY_OUT	R	No	0x02	N/A	Power supply measurement	See Table 9
XGYRO_OUT	R	No	0x04	N/A	X-axis gyroscope output	See Table 9
YGYRO_OUT	R	No	0x06	N/A	Y-axis gyroscope output	See Table 9
ZGYRO_OUT	R	No	0x08	N/A	Z-axis gyroscope output	See Table 9
XACCL_OUT	R	No	0x0A	N/A	X-axis accelerometer output	See Table 9
YACCL_OUT	R	No	0x0C	N/A	Y-axis accelerometer output	See Table 9
ZACCL_OUT	R	No	0x0E	N/A	Z-axis accelerometer output	See Table 9
XTEMP_OUT	R	No	0x10	N/A	X-axis gyroscope temperature measurement	See Table 9
YTEMP_OUT	R	No	0x12	N/A	Y-axis gyroscope temperature measurement	See Table 9
ZTEMP_OUT	R	No	0x14	N/A	Z-axis gyroscope temperature measurement	See Table 9
AUX_ADC	R	No	0x16	N/A	Auxiliary ADC output	See Table 9
Reserved	N/A	N/A	0x18	N/A	Reserved	N/A
XGYRO_OFF	R/W	Yes	0x1A	0x0000	X-axis gyroscope bias offset factor	See Table 15
YGYRO_OFF	R/W	Yes	0x1C	0x0000	Y-axis gyroscope bias offset factor	See Table 15
ZGYRO_OFF	R/W	Yes	0x1E	0x0000	Z-axis gyroscope bias offset factor	See Table 15
XACCL_OFF	R/W	Yes	0x20	0x0000	X-axis acceleration bias offset factor	See Table 16
YACCL_OFF	R/W	Yes	0x22	0x0000	Y-axis acceleration bias offset factor	See Table 16
ZACCL_OFF	R/W	Yes	0x24	0x0000	Z-axis acceleration bias offset factor	See Table 16
ALM_MAG1	R/W	Yes	0x26	0x0000	Alarm 1 amplitude threshold	See Table 27
ALM_MAG2	R/W	Yes	0x28	0x0000	Alarm 2 amplitude threshold	See Table 27
ALM_SMPL1	R/W	Yes	0x2A	0x0000	Alarm 1 sample size	See Table 28
ALM_SMPL2	R/W	Yes	0x2C	0x0000	Alarm 2 sample size	See Table 28
ALM_CTRL	R/W	Yes	0x2E	0x0000	Alarm control	See Table 29
AUX_DAC	R/W	No	0x30	0x0000	Auxiliary DAC data	See Table 23
GPIO_CTRL	R/W	No	0x32	0x0000	Auxiliary digital input/output control	See Table 21
MSC_CTRL	R/W	Yes	0x34	0x0006	Miscellaneous control: data ready, self-test	See Table 22
SMPL_PRD	R/W	Yes	0x36	0x0001	Internal sample period (rate) control	See Table 18
SENS_AVG	R/W	Yes	0x38	0x0402	Dynamic range and digital filter control	See Table 20
SLP_CNT	W	No	0x3A	0x0000	Sleep mode control	See Table 19
DIAG_STAT	R	No	0x3C	0x0000	System status	See Table 26
GLOB_CMD	W	N/A	0x3E	0x0000	System command	See Table 17
Reserved	N/A	N/A	0x40 to 0x51	N/A	Reserved	N/A
LOT_ID1	R	Yes	0x52	N/A	Lot Identification Code 1	See Table 32
LOT_ID2	R	Yes	0x54	N/A	Lot Identification Code 2	See Table 32
PROD_ID	R	Yes	0x56	0x3FEA	Product identification	See Table 32
SERIAL_NUM	R	Yes	0x58	N/A	Serial number	See Table 32

<sup>1</sup> 各レジスタは2バイト構成ですが、ここには下位バイトのアドレスが示されています。上位バイトのアドレスは、下位バイトに1を加算したアドレス値と同じです。

バースト読出しのデータ収集

バースト読出しによるデータ収集により、ADIS16362 からプロセス効率の高いデータ収集を行うことができます。バースト読出しは、すべての出力レジスタが、連続したデータ・サイクル（それぞれ 1 SCLK 期間で区切られる）で一度に 16 ビットずつ DOUT にクロック出力されます。バースト読出しシーケンスを開始する場合には、DIN = 0x3E00 に設定します。各出力レジスタの値が、最初の SUPPLY\_OUT から最後の AUX\_ADC まで DOUT にシフト・アウトされます（図 13 を参照）。表 8 に示すアドレス順により、バースト読出しの出力の順番が決まります。

出力データ・レジスタ

各出力データ・レジスタは、図 12 と表 9 に示すフォーマットを使用します。図 6 は、各慣性センサーの正の方向を示しています。読み出していないデータがレジスタに存在する場合は、ND ビットが 1 になります。DIAG\_STAT レジスタのエラー／アラーム・フラグが 1 の場合は、EA ビットがハイレベルになります。

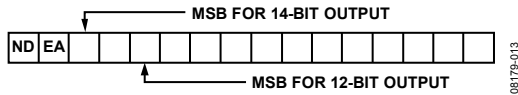


図 12. 出力レジスタのビット割当て

表 9. 出力データ・レジスタのフォーマット

Register	Bits	Scale	Reference
SUPPLY_OUT	12	2.418 mV	See Table 10
XGYRO_OUT <sup>1</sup>	14	0.05°/sec	See Table 11
YGYRO_OUT <sup>1</sup>	14	0.05°/sec	See Table 11
ZGYRO_OUT <sup>1</sup>	14	0.05°/sec	See Table 11
XACCL_OUT	14	0.333 mg	See Table 12
YACCL_OUT	14	0.333 mg	See Table 12
ZACCL_OUT	14	0.333 mg	See Table 12
XTEMP_OUT <sup>2</sup>	12	0.136°C	See Table 13
YTEMP_OUT <sup>2</sup>	12	0.136°C	See Table 13
ZTEMP_OUT <sup>2</sup>	12	0.136°C	See Table 13
AUX_ADC	12	805.8 μV	See Table 14

<sup>1</sup> スケーリングの設定は ±300°/sec です。このスケール係数はレンジに比例します。  
<sup>2</sup> 0x0000 = 25°C (±5°C)

表 10. 電源電圧：オフセット・バイナリ・フォーマット

Supply Voltage	Decimal	Hex	Binary
5.25 V	2171 LSB	0x87B	XXXX 1000 0111 1011
5.002418 V	2069 LSB	0x815	XXXX 1000 0001 0101
5 V	2068 LSB	0x814	XXXX 1000 0001 0100
4.997582 V	2067 LSB	0x813	XXXX 1000 0001 0011
4.75 V	1964 LSB	0x7AC	XXXX 0111 1010 1100

表 11. 回転角速度：2 の補数フォーマット

Rotation Rate	Decimal	Hex	Binary
+300°/sec	+6000 LSB	0x1770	XX01 0111 0111 0000
+0.1°/sec	+2 LSB	0x0002	XX00 0000 0000 0010
+0.05°/sec	+1 LSB	0x0001	XX00 0000 0000 0001
0°/sec	0 LSB	0x0000	XX00 0000 0000 0000
-0.05°/sec	-1 LSB	0x3FFF	XX11 1111 1111 1111
-0.1°/sec	-2 LSB	0x3FFE	XX11 1111 1111 1110
-300°/sec	-6000 LSB	0x2890	XX10 1000 1001 0000

表 12. 加速度：2 の補数フォーマット

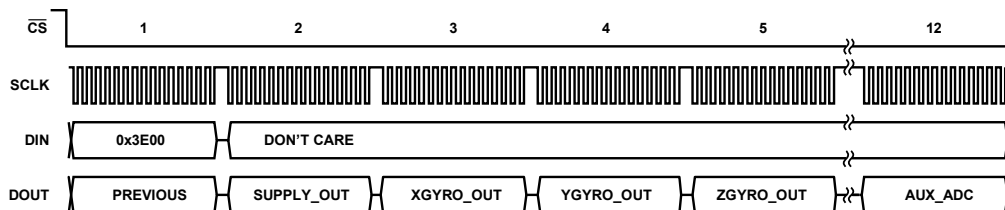
Acceleration	Decimal	Hex	Binary
+1.7 g	+5105 LSB	0x13F1	XX01 0011 1111 0001
+0.667 mg	+2 LSB	0x0002	XX00 0000 0000 0010
+0.333 mg	+1 LSB	0x0001	XX00 0000 0000 0001
0 g	0 LSB	0x0000	XX00 0000 0000 0000
-0.333 mg	-1 LSB	0x3FFF	XX11 1111 1111 1111
-0.667 mg	-2 LSB	0x3FFE	XX11 1111 1111 1110
-1.7 g	-5105 LSB	0x2C0F	XX10 1100 0000 1111

表 13. 温度：2 の補数フォーマット

Temperature	Decimal	Hex	Binary
+105°C	+588 LSB	0x24C	XXXX 0010 0100 1100
+85°C	+441 LSB	0x1B9	XXXX 0001 1011 1001
+25.272°C	+2 LSB	0x002	XXXX 0000 0000 0010
+25.136°C	+1 LSB	0x001	XXXX 0000 0000 0001
+25°C	0 LSB	0x000	XXXX 0000 0000 0000
+24.864°C	-1 LSB	0xFFF	XXXX 1111 1111 1111
+24.728°C	-2 LSB	0xFFE	XXXX 1111 1111 1110
-40°C	-478 LSB	0xE22	XXXX 1110 0010 0010

表 14. アナログ入力：オフセット・バイナリ・フォーマット

Input Voltage	Decimal	Hex	Binary
3.3 V	4095 LSB	0xFFF	XXXX 1111 1111 1111
1 V	1241 LSB	0x4D9	XXXX 0100 1101 1001
1.6116 mV	2 LSB	0x002	XXXX 0000 0000 0010
805.8 μV	1 LSB	0x001	XXXX 0000 0000 0001
0 V	0 LSB	0x000	XXXX 0000 0000 0000



NOTES  
 1. THE DOUT LINE HAS BEEN SIMPLIFIED FOR SPACE CONSTRAINTS BUT, IDEALLY, SHOULD INCLUDE ALL REGISTERS FROM SUPPLY\_OUT THROUGH AUX\_ADC.

図 13. バースト読出しシーケンス

# ADIS16362

## 校正

### マニュアル・バイアス補正

表 15と表 16のバイアス・オフセット・レジスタには、各センサーの出力に対するマニュアル調整機能があります。たとえば、XGYRO\_OFF = 0x1FF6 (DIN = 0x9B1F、0x9AF6) の場合、XGYRO\_OUTオフセットは-10 LSB、すなわち-0.125°/secシフトします。

表 15. XGYRO\_OFF、YGYRO\_OFF、ZGYRO\_OFF ビットの説明

Bit	Description (Default = 0x0000)
[15:13]	Not used.
[12:0]	Data bits. Twos complement, 0.0125°/sec per LSB. Typical adjustment range = ±50°/sec.

表 16. XACCL\_OFF、YACCL\_OFF、ZACCL\_OFF ビットの説明

Bit	Description (Default = 0x0000)
[15:12]	Not used.
[11:0]	Data bits. Twos complement, 0.333 mg/LSB. Typical adjustment range = ±0.3 g.

### ジャイロスコープの自動バイアス・ゼロ補正

自動バイアス・ゼロ補正機能を実行するには、GLOB\_CMD[0]=1 (DIN=0xBE01) に設定します。この機能は3つのジャイロスコープ出力レジスタを測定し、各ジャイロスコープ・オフセット・レジスタに反数をロードすることにより迅速にバイアス補正を行います。センサーのデータはすべて 0 にリセットされ、フラッシュ・メモリは 50 ms以内に自動的に更新されます(表 17を参照)。

### ジャイロスコープの高精度自動バイアス・ゼロ補正

高精度自動バイアス・ゼロ補正機能を実行するには、GLOB\_CMD[4]=1 (DIN=0xBE10) に設定します。この機能はセンサーを 30 秒間オフラインにし、その間にデータを収集し、各ジャイロスコープごとにより高精度なバイアス補正係数を計算します。この機能を実行された後、新しく計算された補正係数がジャイロスコープ・オフセット・レジスタにロードされ、すべてのセンサーのデータが 0 にリセットされます。フラッシュ・メモリは 50 ms以内に自動的に更新されます(表 17を参照)。

## 工場出荷時の校正値の復元

工場出荷時の校正値の復元機能を実行するには、GLOB\_CMD[1]=1 (DIN=0xBE02) に設定します。この機能は各ユーザ校正レジスタを 0x0000 にリセットし(表 15と表 16を参照)、センサーのデータをすべて 0 にリセットします。フラッシュ・メモリは 50 ms以内に自動的に更新されます(表 17を参照)。

## 線形加速度バイアス補償 (ジャイロスコープ)

ジャイロスコープ・バイアスに対する低周波領域の加速度における影響の補正を実行する場合には、MSC\_CTRL[7]=1 (DIN=0xB486) に設定します。DINシーケンスは、データ・レディ機能の工場出荷時のデフォルト状態を保持します(表 22を参照)。

## 動作制御

### グローバル・コマンド

GLOB\_CMD レジスタは、複数の便利な機能を持つトリガ・ビットを提供します。指定のビットを 1 に設定すると各動作が開始され、動作が完了するとビット値は 0 に戻ります。たとえば、GLOB\_CMD[7]=1 (DIN=0xBE80) に設定すると、ソフトウェアのリセットが実行されます。その結果、センサーの動作が終了し、デバイスはスタートアップ・シーケンスを実行します。このシーケンスでは、フラッシュ・メモリ領域内のデータを制御レジスタにロードされ、その後で新規データが生成されます。GLOB\_CMD レジスタ (DIN=0x3E00) を読むことで、バースト読み出しシーケンスが実行されます。

表 17. GLOB\_CMD ビットの説明

Bit	Description
[15:8]	Not used
[7]	Software reset command
[6:5]	Not used
[4]	Precision autonull command
[3]	Flash update command
[2]	Auxiliary DAC data latch
[1]	Factory calibration restore command
[0]	Autonull command

内部サンプル・レート

SMPL\_PRDレジスタにより、表 18のビット割当てと次式に従って個別にサンプル期間を設定することができます。

$$t_S = t_B \times (N_S + 1)$$

たとえば、SMPL\_PRD[7:0] = 0x0A のとき、サンプル・レートは 149 SPS です。

表 18. SMPL\_PRD ビットの説明

Bit	Description (Default = 0x0001)
[15:8]	Not used
[7]	Time base ( $t_B$ ) 0 = 0.61035 ms, 1 = 18.921 ms
[6:0]	Increment setting ( $N_S$ ) Internal sample period = $t_S = t_B \times (N_S + 1)$

デフォルトの 819.2 SPS のサンプル・レート設定において、センサーの帯域幅に合わせた最適な性能を実現します。サンプル・レートが低いシステムの場合は、819.2 SPS の内部サンプル・レートを維持してください。プログラマブルなフィルタ (SENS\_AVG) を使って帯域幅を低減すれば、エイリアシングを防ぐことができます。データ・レディ機能 (MSC\_CTRL) により、カウンタを使用する割込みルーチンを駆動することで、低いデータレートでもデータの一意性を保つことができます。

パワーマネジメント

SMPL\_PRD  $\geq$  0x0A に設定すると、センサーは低消費電力モードになります。低消費電力を必要とするシステムの場合は、システム内の特性評価により、関連する性能のトレードオフを定量化することができます。このモードはセンサーの性能だけでなく、SPI のデータレートに影響します (表 2を参照)。SLP\_CNT[8] = 1 (DIN= 0xBB01) の設定で無期限スリープ・モードにすることができますが、この状態からウェイクアップするには、CSのアサート (ハイレベルからローレベルに変化)、リセット、または電源の再投入が必要となります。SLP\_CNT[7:0]は、デバイスのスリープ・モードの期間を指定できます。たとえば、SLP\_CNT[7:0] = 0x64 (DIN=0xBA64) に設定すると、ADIS16362 は 50 秒間スリープ状態になります。

表 19. SLP\_CNT ビットの説明

Bit	Description
[15:9]	Not used
[8]	Indefinite sleep mode; set to 1
[7:0]	Programmable sleep time bits, 0.5 sec/LSB

センサー帯域幅

各MEMSセンサーのシグナル・チェーンには、周波数応答を整形する複数段のフィルタがあります。図 14は、ジャイロスコープと加速度センサーの信号経路のブロック図となります。表 20には、デジタル・フィルタ設定に必要な情報を示します。

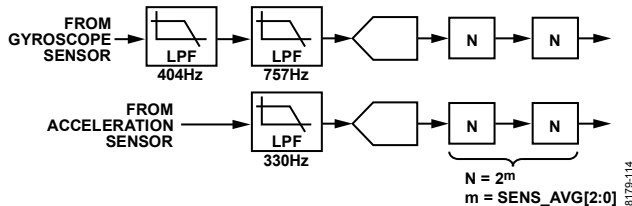


図 14. MEMS アナログ/デジタル・フィルタ

デジタル・フィルタリング

図 14のNブロックはプログラマブル・ローパス・フィルタの一部であり、慣性センサー出力に付加されるノイズを低減します。このフィルタは、バートレット・ウィンドウのFIRフィルタ応答を提供する2つのカスケード式平均化フィルタで構成されます (図 15を参照)。たとえば、SENS\_AVG[2:0] = 100 (DIN = 0xB804) に設定して各段を 16 タップに設定することができます。デフォルトの 819.2 SPS のサンプル・レートで使用する場合は、約 16 Hz までセンサー帯域幅が低減します。

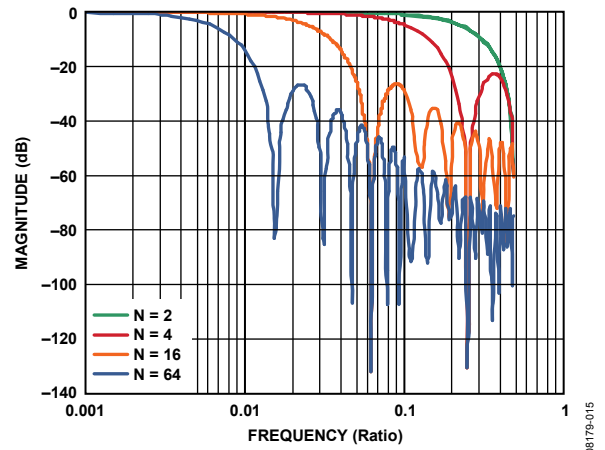


図 15. バートレット・ウィンドウの FIR フィルタ周波数応答 (位相遅延 = N サンプル)

ダイナミック・レンジ

SENS\_AVG[10:8]ビットで、このジャイロスコープの3種類のダイナミック・レンジを設定することができます。ダイナミック・レンジを小さく設定した場合 ( $\pm 75^\circ/\text{sec}$ ,  $\pm 150^\circ/\text{sec}$ )、分解能を維持するために最小のフィルタ・タップ数が制限されます。たとえば、 $\pm 150^\circ/\text{sec}$  の測定範囲で、SENS\_AVG[10:8] = 010 (DIN = 0xB902) に設定します。この設定はフィルタ設定に影響を与えることがあるため、SENS\_AVG[10:8]を設定して、さらにフィルタリングが必要であれば SENS\_AVG[2:0]を設定します。

表 20. SENS\_AVG ビットの説明

Bit	Description
[15:11]	Not used
[10:8]	Measurement range (sensitivity) selection 100 = $\pm 300^\circ/\text{sec}$ (default condition) 010 = $\pm 150^\circ/\text{sec}$ , filter taps $\geq 4$ (Bits[2:0] $\geq$ 0x02) 001 = $\pm 75^\circ/\text{sec}$ , filter taps $\geq 16$ (Bits[2:0] $\geq$ 0x04)
[7:3]	Not used
[2:0]	Number of taps in each stage, $N = 2^m$

# ADIS16362

## 入出力機能

### 汎用I/O

DIO1、DIO2、DIO3、DIO4は、設定可能な汎用I/Oラインであり、制御レジスタの優先度(MSC\_CTRL、ALM\_CTRL、GPIO\_CTRL)に従って複数の機能を実行します。たとえば、GPIO\_CTRL = 0x080C (DIN = 0xB308、次に0xB20C) に設定すれば、DIO1とDIO2が入力、DIO3とDIO4が出力になり、DIO3はローレベル、DIO4はハイレベルに設定されます。

この設定で、GPIO\_CTRL (DIN = 0x3200) の読出しを行うことで、DIO1とDIO2のデジタル状態をGPIO\_CTRL[9:8]から読み取ることができます。

表 21. GPIO\_CTRL ビットの説明

Bit	Description
[15:12]	Not used
[11]	General-Purpose I/O Line 4 (DIO4) data level
[10]	General-Purpose I/O Line 3 (DIO3) data level
[9]	General-Purpose I/O Line 2 (DIO2) data level
[8]	General-Purpose I/O Line 1 (DIO1) data level
[7:4]	Not used
[3]	General-Purpose I/O Line 4 (DIO4) direction control (1 = output, 0 = input)
[2]	General-Purpose I/O Line 3 (DIO3) direction control (1 = output, 0 = input)
[1]	General-Purpose I/O Line 2 (DIO2) direction control (1 = output, 0 = input)
[0]	General-Purpose I/O Line 1 (DIO1) direction control (1 = output, 0 = input)

### 入力クロック設定

入力クロック設定機能により、ADIS16362のサンプリングを外部から制御できます。この機能を有効にするには、GPIO\_CTRL[3] = 0 (DIN = 0x0B200)、SMPL\_PRD[7:0] = 0x00 (DIN = 0xB600) に設定します。タイミングについては、表 2 と図 4 を参照してください。

### データ・レディI/Oインジケータ

DIO1は、工場出荷時に正のデータ・レディ・インジケータ信号に設定されています。MSC\_CTRL[2:0]ビットにより、このデフォルト設定を変更することができます。たとえば、MSC\_CTRL[2:0] = 100 (DIN = 0xB404) に設定することにより、割込み入力を起動するために負のロジック入力が必要な場合はDIO1のデータ・レディ信号の極性を変更することができます。パルス幅はどの条件でも100~200 μsになります。

表 22. MSC\_CTRL ビットの説明

Bit	Description
[15:12]	Not used
[11]	Memory test (cleared upon completion) (1 = enabled, 0 = disabled)
[10]	Internal self-test enable (cleared upon completion) (1 = enabled, 0 = disabled)
[9]	Manual self-test, negative stimulus (1 = enabled, 0 = disabled)
[8]	Manual self-test, positive stimulus (1 = enabled, 0 = disabled)
[7]	Linear acceleration bias compensation for gyroscopes (1 = enabled, 0 = disabled)
[6]	Linear accelerometer origin alignment (1 = enabled, 0 = disabled)
[5:3]	Not used
[2]	Data ready enable (1 = enabled, 0 = disabled)
[1]	Data ready polarity (1 = active high, 0 = active low)
[0]	Data ready line select (1 = DIO2, 0 = DIO1)

### 補助DAC

12ビットAUX\_DACラインは、電流をシンクしていないときにグラウンド・リファレンスの5 mV以内で出力を駆動することができます。出力が0 Vに近づくと、直線性が劣化し始め(約100 LSBから)、シンク電流が増大すると、非直線の範囲も増大します。GLOB\_CMDレジスタのDACラッチ・コマンドは、AUX\_DACレジスタの値をDAC入力レジスタに移動して両バイトの値を同時に有効にし、AUX\_DACピンから電圧を出力します。

表 23. AUX\_DAC ビットの説明

Bit	Description
[15:12]	Not used
[11:0]	Data bits, scale factor = 0.8059 mV/LSB Offset binary format, 0 V = 0 LSB

表 24. AUX\_DAC = 1 V の設定

DIN	Description
0xB0D9	AUX_DAC[7:0] = 0xD9 (217 LSB).
0xB104	AUX_DAC[15:8] = 0x04 (1024 LSB).
0xBE04	GLOB_CMD[2] = 1. Move values into the DAC input register, resulting in a 1 V output level.

## 診断

### セルフテスト

セルフテスト機能では、各MEMSセンサーの機構部の動作を検証することができます。各センサー素子に静電気力を加え、実際の動きに対する擬似応答として機械的変位が生じます。表 1 に、合否基準となる各センサーの許容される規定値を示します。内部セルフテスト・ルーチンを実行する場合は、MSC\_CTRL[10]=1 (DIN=0xB504) に設定します。これによって、すべての慣性センサーのテストが行われ、各応答を測定し、合否を判定し、DIAG\_STATレジスタのエラー・フラグに結果を報告します。MSC\_CTRL[10]は、ルーチンが完了すると 0 にリセットされます。MSC\_CTRL[9:8]ビットにより、セルフテスト機能をマニュアル制御で実行し、不具合がないか調べることができます。表 25 は、このオプションを使用してx軸ジャイロスコープ機能を確認する場合のテスト・フローの例となります。

表 25. 手動セルフテストのシーケンス例

DIN	Description
0xB601	SMPL_PRD[7:0] = 0x01, sample rate = 819.2 SPS
0xB904	SENS_AVG[15:8] = 0x04, gyro range = ±300°/sec
0xB802	SENS_AVG[7:0] = 0x02, four-tap averaging filter Delay = 50 ms
0x0400	Read XGYRO_OUT
0xB502	MSC_CTRL[9] = 1, gyroscope negative self-test Delay = 50 ms
0x0400	Read XGYRO_OUT Determine whether the bias in the gyroscope output changed according to the self-test response specified in Table 1
0xB501	MSC_CTRL[9:8] = 01, gyroscope/accelerometer positive self-test Delay = 50 ms
0x0400	Read XGYRO_OUT Determine whether the bias in the gyroscope output changed according to the self-test response specified in Table 1
0xB500	MSC_CTRL[15:8] = 0x00

静止状態で、最も信頼性の高い結果が得られます。表 25 の設定は柔軟性に優れており、速度やノイズの影響を最適化できます。たとえば、使用するフィルタリング・タップの数を少なくすると遅延時間が短くなりますが、ノイズの影響を受ける可能性が増大します。

### メモリ・テスト

MSC\_CTRL[11]=1 (DIN=0xB508) に設定すると、フラッシュ・メモリ領域内のチェックサム検証を実行できます。合否結果はDIAG\_STAT[6]にロードされます。

## ステータス

エラー・フラグは、一般的なシステム・レベルの問題に対するインジケータ機能になります。各 DIAG\_STAT レジスタ読み出しサイクルの後でクリア (0 に設定) されます。エラー状態が残っている場合、次のサンプル・サイクル中にエラー・フラグが 1 に戻ります。DIAG\_STAT[1:0]ビットは、このレジスタを読み出さなくても 0 に戻ります。電源電圧がレンジ内に戻ると、2つのフラグはどちらも自動的にクリアされます。

表 26. DIAG\_STAT ビットの説明

Bit	Description
[15]	Z-axis accelerometer self-test failure (1 = fail, 0 = pass)
[14]	Y-axis accelerometer self-test failure (1 = fail, 0 = pass)
[13]	X-axis accelerometer self-test failure (1 = fail, 0 = pass)
[12]	Z-axis gyroscope self-test failure (1 = fail, 0 = pass)
[11]	Y-axis gyroscope self-test failure (1 = fail, 0 = pass)
[10]	X-axis gyroscope self-test failure (1 = fail, 0 = pass)
[9]	Alarm 2 status (1 = active, 0 = inactive)
[8]	Alarm 1 status (1 = active, 0 = inactive)
[7]	Not used
[6]	Flash test, checksum flag (1 = fail, 0 = pass)
[5]	Self-test diagnostic error flag (1 = fail, 0 = pass)
[4]	Sensor overrange (1 = fail, 0 = pass)
[3]	SPI communication failure (1 = fail, 0 = pass)
[2]	Flash update failure (1 = fail, 0 = pass)
[1]	Power supply > 5.25 V (1 = power supply > 5.25 V, 0 = power supply ≤ 5.25 V)
[0]	Power supply < 4.75 V (1 = power supply < 4.75 V, 0 = power supply ≥ 4.75 V)

## アラーム・レジスタ

アラーム機能は、2つの独立した状態を監視することができます。ALM\_CTRLレジスタは、データ・ソースの制御入力、(設定値と比較する前の) データ・フィルタリング、静的な比較、動的な変化率の比較、出力インジケータの設定に対応します。ALM\_MAGxレジスタは、トリガ・スレッシュホールドと極性を設定します。表 30 に、静的アラームを設定する方法の一例を示します。ALM\_SMPLxレジスタは、動的変化率の算出に使用するサンプル数を提供します。その期間は、SMPL\_PRDレジスタで指定したサンプル期間とALM\_SMPLxレジスタの数値を乗算した値になります。この機能に関するセンサーの設定方法例は、表 31 を参照してください。

# ADIS16362

表 27. ALM\_MAG1、ALM\_MAG2 ビットの説明

Bit	Description
[15]	Comparison polarity (1 = greater than, 0 = less than)
[14]	Not used
[13:0]	Data bits that match the format of the trigger source selection

表 28. ALM\_SMPL1、ALM\_SMPL2 ビットの説明

Bit	Description
[15:8]	Not used
[7:0]	Data bits: number of samples (both 0x00 and 0x01 = 1)

表 29. ALM\_CTRL ビットの説明

Bit	Description
[15:12]	Alarm 2 source selection 0000 = disable 0001 = power supply output 0010 = x-axis gyroscope output 0011 = y-axis gyroscope output 0100 = z-axis gyroscope output 0101 = x-axis accelerometer output 0110 = y-axis accelerometer output 0111 = z-axis accelerometer output 1000 = x-axis gyroscope temperature output 1001 = y-axis gyroscope temperature output 1010 = z-axis gyroscope temperature output 1011 = auxiliary ADC input
[11:8]	Alarm 1 source selection (same as Alarm 2)
[7]	Rate-of-change (ROC) enable for Alarm 2 (1 = rate of change, 0 = static level)
[6]	Rate-of-change (ROC) enable for Alarm 1 (1 = rate of change, 0 = static level)
[5]	Not used
[4]	Comparison data filter setting (1 = filtered data, 0 = unfiltered data)
[3]	Not used
[2]	Alarm output enable (1 = enabled, 0 = disabled)
[1]	Alarm output polarity (1 = active high, 0 = active low)
[0]	Alarm output line select (1 = DIO2, 0 = DIO1)

表 30. アラーム設定例 1

DIN	Description
0xAF55, 0xAE17	ALM_CTRL = 0x5517 Alarm 1 input = XACCL_OUT Alarm 2 input = XACCL_OUT Static level comparison, filtered data DIO2 output indicator, positive polarity
0xA783, 0xA641	ALM_MAG1 = 0x8341 Alarm 1 is true if XACCL_OUT > +0.5 g
0xA93C, 0xA8BF	ALM_MAG2 = 0x3CBF. Alarm 2 is true if XACCL_OUT < -0.5 g

表 31. アラーム設定例 2

DIN	Description
0xAF76, 0xAE87	ALM_CTRL = 0x7687 Alarm 1 input = YACCL_OUT Alarm 2 input = ZACCL_OUT Rate-of-change comparison, unfiltered data DIO2 output indicator, positive polarity
0xB601	SMPL_PRD = 0x0001 Sample rate = 819.2 SPS
0xAB08	ALM_SMPL1 = 0x0008 Alarm 1 rate-of-change period = 9.77 ms
0xAC50	ALM_SMPL2 = 0x0050 Alarm 2 rate-of-change period = 97.7 ms
0xA783, 0xA641	ALM_MAG1 = 0x8341 Alarm 1 is true if XACCL_OUT > +0.5 g
0xA93C, 0xA8BE	ALM_MAG2 = 0x3CBE Alarm 2 is true if XACCL_OUT < -0.5 g

## 製品の識別

表 32に、製品を識別するレジスタの概要を示します。PROD\_ID は製品タイプを識別するもので、LOT\_ID1 と LOT\_ID2 は 32 ビットのロット識別コードを示します。また、SERIAL\_NUM は 12 ビットのシリアル番号です。4 個のレジスタ長は、すべて 2 バイトです。SERIAL\_NUM 値を使用してシリアル番号を計算するときは、上位 4 ビットをマスクして、残りの 12 ビットを 10 進数に変換してください。

表 32. 識別レジスタ

Register Name	Address	Description
LOT_ID1	0x52	Lot Identification Code 1
LOT_ID2	0x54	Lot Identification Code 2
PROD_ID	0x56	Product identification = 0x3FEA (hexadecimal number for 16,362)
SERIAL_NUM	0x58	Serial number, 0 to 4095



## アプリケーション情報

### 取付け／取扱い

ADIS16362 を取り付ける場合は、次の 2 つの手順で行ってください。

1. ベースプレートをネジで固定します。
2. コネクタをメイト側に押し込みます。

取り外しするときは、次のようにします。

1. 小型のマイナス・ドライバを使ってコネクタをメイトからゆっくりと外します。
2. ネジを外して、デバイスを持ち上げます。

コネクタを取り外すときに、プラスチック・ケースやベースプレートを持って無理に引っ張らないでください。フレキシブル・コネクタは通常の操作では非常に高い信頼性がありますが、無理な取り扱いをすると壊れる可能性があります。壊れても、このコネクタを修理することができません。AN-1041 アプリケーション・ノートに、適切な機械的インターフェース設計を開発するための詳しい説明があります。

### ジャイロ스코ープのバイアスの最適化

工場出荷時の校正には、初期バイアス誤差とバイアスの温度依存性の校正が含まれます。取付けや環境条件によって、わずかなバイアス誤差が生じる可能性があります。高精度自動ゼロ調整コマンド (GLOB\_CMD[4]) を使用すれば、平均 30 秒でこのような誤差を約 0.008°/sec の精度まで補正し、システム実装前の簡単な処理ができます。また、100 秒間のセンサー出力データの平均化を行う方法でも性能を改善できます。このような平均化の間にデバイスの回転、電源、温度を制御すれば、この処理中に最適な精度が得られます。性能の最適化の詳細については、AN-1041 アプリケーション・ノートを参照してください。

### 入力ADCチャンネル

AUX\_ADCレジスタは、補助ADC入力チャンネルへのアクセスを提供します。ADCは、12ビットの逐次比較型コンバータで、図 16 に示す入力回路を備えています。最大入力電圧は 3.3 V です。ESD 保護ダイオードは、回復不能な損傷を生じることなく 10 mA まで処理できます。スイッチのオン抵抗 (R1) は 100 Ω (typ) で、サンプリング・コンデンサ (C2) は 16 pF (typ) です。

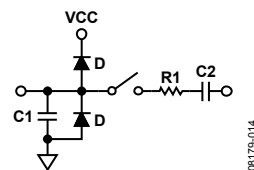
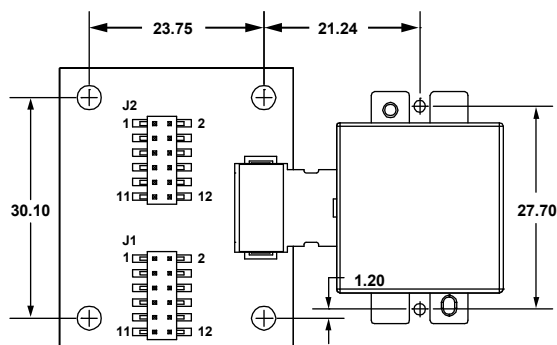


図 16. アナログ入力等価回路  
(変換フェーズ：スイッチ開、  
トラック・フェーズ：スイッチ閉)

### インターフェースPCボード (PCB)

ADIS16362/PCBZ は、1 個の ADIS16362BMLZ と 1 個のインターフェース PCB で構成されています。インターフェース PCB によって、ADIS16362BMLZ を既存のプロセッサ・システムに簡単に統合することができます。

J1 と J2 は 2 列 2 mm (ピッチ) のコネクタであり、3M 製品番号 152212-0100-GB (圧着タイプのリボン・コネクタ)、3M 製品番号 3625/12 (リボン・ケーブル) など、複数のリボン・ケーブル・システムに対応します。図 17 は、ADIS16362BMLZ とインターフェース PCB を同一面に実装する場合の穴パターンを示します。図 18 は、各コネクタのピン配置となります。ピンの説明については、表 5 を参照してください。ADIS16362 は通常の動作に外部コンデンサを必要としないため、インターフェース PCB は C1/C2 パッド (図 17 に図示していません) を使用しません。



NOTES  
1. DIMENSIONS IN MILLIMETERS.

図 17. ADIS16362/PCBZ の物理図

J1				J2			
RST	1	2	SCLK	AUX_ADC	1	2	GND
CS	3	4	DOUT	AUX_DAC	3	4	DIO3
DNC	5	6	DIN	GND	5	6	DIO4
GND	7	8	GND	DNC	7	8	DNC
GND	9	10	VCC	DNC	9	10	DNC
VCC	11	12	VCC	DIO2	11	12	DIO1

図 18. J1/J2 ピン配置

# ADIS16362

## 外形寸法

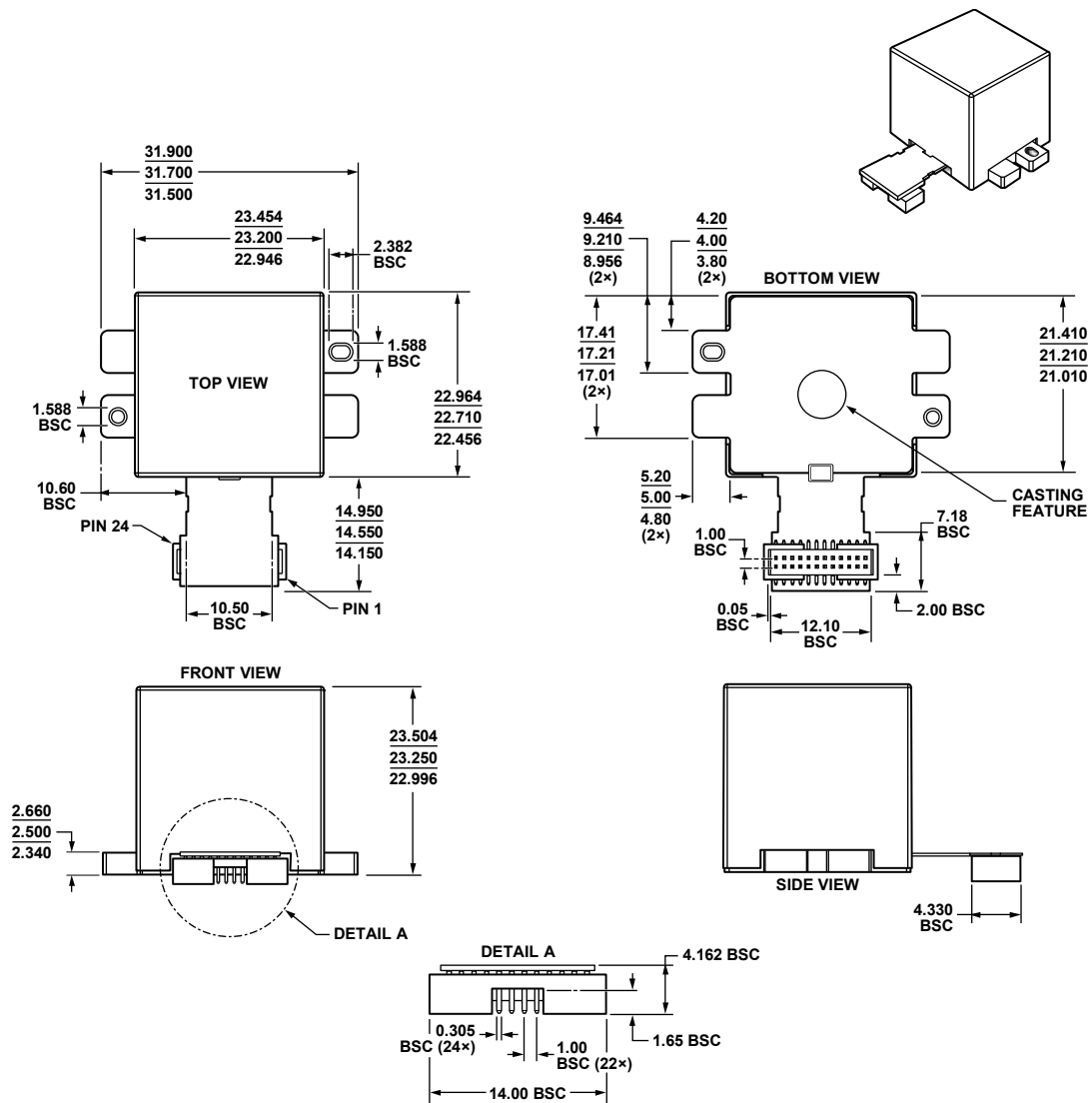


図 19. コネクタ・インターフェース付きの 24 ピン・モジュール (ML-24-2)  
寸法単位：mm

## オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
ADIS16362BMLZ	-40°C to +105°C	24-Lead Module with Connector Interface	ML-24-2
ADIS16362/PCBZ		Interface Board	

<sup>1</sup> Z = RoHS 準拠製品。